AMC0381D-Q1 車載対応、固定ゲイン差動出力付き、高精度、高電圧 DC 入力、強化絶縁型アンプ

1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
  - 温度グレード 1:-40℃ ～ +125℃、T_A
- 外付け抵抗なしで DC、電圧を直接検出できる内蔵高電圧抵抗分圧器
- 差動出力
- 電源電圧範囲:
  - ハイサイド (VDD1):3.0V ～ 5.5V
  - ローサイド (VDD2):3.0V ～ 5.5V
- 小さい DC 誤差:
  - オフセット誤差:±0.8mV (最大値)
  - オフセット ドリフト:±10μV/°C (最大値)
  - 減衰誤差:±0.25% (最大値)
  - 減衰ドリフト:±40ppm/°C (最大値)
  - 非線形性:0.025% (最大値)
- 高 CMTI:150V/ns (最小値)
- 低 EMI:CISPR-11 および CISPR-25 規制に準拠
- 利用可能な入力オプション:
  - AMC0381D06-Q1:600V、10MΩ
  - AMC0381D10-Q1:1000V、12.5MΩ
  - AMC0381D16-Q1:1600V、33.5MΩ
- 安全関連認証:
  - DIN EN IEC 60747-17 (VDE 0884-17) に準拠した強化絶縁耐圧:7000V_{PK}
  - UL 1577 に準拠した絶縁耐圧:5000V_{RMS} (1 分間)

2 アプリケーション

- トラクション インバータ
- オンボード チャージャ
- DC/DC コンバータ
- バッテリ ジャンクション ボックス

3 説明

AMC0381D-Q1 は、高電圧 DC、高インピーダンス入力、固定ゲイン差動出力備えた高精度、電気的絶縁型アンプです。入力は、高電圧信号源に直接接続できる設計を採用しています。

この絶縁バリアは、異なる同相電圧レベルで動作するシステム領域を分離します。絶縁バリアは、磁気干渉に対して高い耐性があり、最大 5kV_{RMS} (60s) の強化絶縁を実現することが認証されています。

AMC0381D-Q1 は、入力電圧に比例する差動信号を出力します。差動出力はグランド シフトの影響を受けず、長距離にわたる出力信号の配線が可能です。

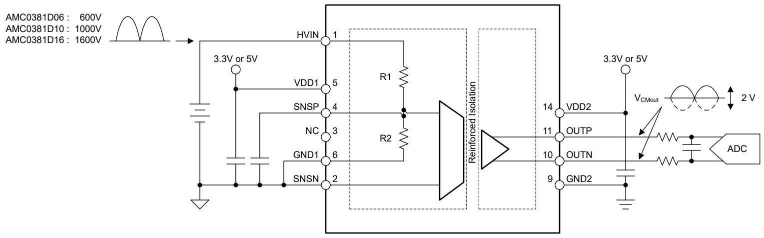
AMC0381D-Q1 は、次の 3 つのリニア入力電圧範囲で供給されます。(600V、1000V、1600V) を使用しています。高精度の抵抗分圧器を内蔵した、AMC0381D-Q1 は寿命ドリフトも含め全温度範囲で 1% 未満の精度を達成しています。

AMC0381D-Q1 は 15 ピン、0.65mm のピッチの SSOP パッケージで供給されます。このデバイスは、温度範囲 (–40℃ ～ +125℃) で完全に動作が規定されています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
AMC0381D-Q1	DFX (SSOP、15)	12.8mm × 10.3mm

(1) 詳細については、メカニカル、パッケージ、および注文情報セクションを参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション

目次

1 特長........ 1
2 アプリケーション........ 1
3 説明........ 1
4 デバイス比較表........ 3
5 ピン構成および機能........ 4
6 仕様........ 5
6.1 絶対最大定格........ 5
6.2 ESD 定格........ 5
6.3 推奨動作条件........ 5
6.4 熱に関する情報........ 6
6.5 電力定格........ 6
6.6 絶縁仕様........ 7
6.7 安全性関連認証........ 8
6.8 安全限界値........ 8
6.9 電気的特性........ 9
6.10 スイッチング特性........ 10
6.11 タイミング図........ 11
6.12 絶縁特性曲線........ 12
6.13 代表的特性........ 13
7 詳細説明........ 17
7.1 概要........ 17
7.2 機能ブロック図........ 17
7.3 機能説明........ 17
7.4 デバイスの機能モード........ 20
8 アプリケーションと実装........ 21
8.1 アプリケーション情報........ 21
8.2 代表的なアプリケーション........ 21
8.3 詳細な設計手順........ 22
8.4 アプリケーション曲線........ 22
8.5 設計のベスト プラクティス........ 22
8.6 電源に関する推奨事項........ 23
8.7 レイアウト........ 24
9 デバイスおよびドキュメントのサポート........ 25
9.1 ドキュメントのサポート........ 25
9.2 ドキュメントの更新通知を受け取る方法........ 25
9.3 サポート・リソース........ 25
9.4 商標........ 25
9.5 静電気放電に関する注意事項........ 25
9.6 用語集........ 25
10 改訂履歴........ 25
11 メカニカル、パッケージ、および注文情報........ 26

4 デバイス比較表

表 4-1. デバイスの比較

デバイス	**R1**(1)	**R2**(1)	分圧 比	リニア入力 範囲	クリッピング 電圧	絶対最大 入力電圧
AMC0381D06-Q1	10MΩ	16.7kΩ	601:1	600V	769V	900V
AMC0381D10-Q1	12.5MΩ	12.5kΩ	1001:1	1000V	1281V	1500V
AMC0381D16-Q1	33.5MΩ	21kΩ	1601:1	1600V	2049V	2000V

(1) R1 と R2 は近似抵抗値であり、分圧比を正確に反映しません。

5 ピン構成および機能

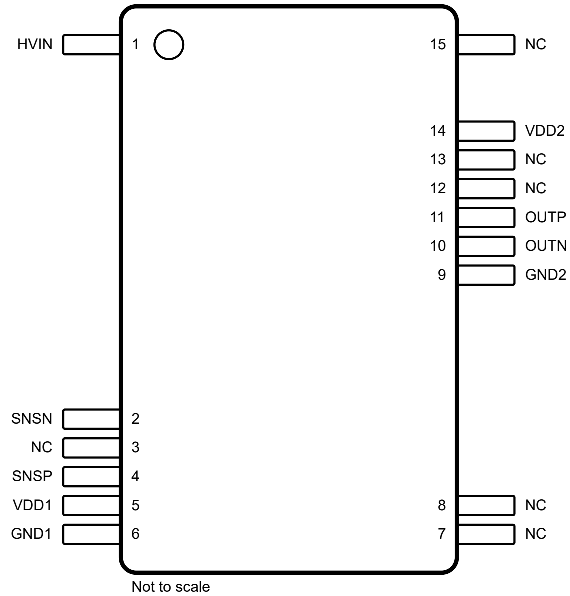


図 5-1. DFX パッケージ、15 ピン SOIC (上面図)

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	HVIN	アナログ入力	High 電圧入力
2	SNSN	アナログ入力	グランド センス ピンとアンプへの反転アナログ入力。GND1 に接続します。
3、7、8、12、13、15	NC	該当なし	内部接続なしピンは任意の電位に接続するか、浮いたままにしておくことができます。
4	SNSP	アナログ入力	センス電圧ピンとアンプへの非反転アナログ入力。外部フィルタ コンデンサに接続するか、フローティングのままにします。
5	VDD1	ハイサイド電源	アナログ (ハイサイド) 電源(1)
6	GND1	ハイサイド グランド	ハイサイド グランド
9	GND2	ローサイド グランド	ローサイド グランド
10	OUTN	アナログ出力	反転アナログ出力
11	OUTP	アナログ入力	非反転アナログ出力
14	VDD2	ローサイド電源	ローサイド電源(1)

(1) 電源のデカップリングに関する推奨事項については、「 電源に関する推奨事項 」セクションを参照してください。

6 仕様

6.1 絶対最大定格

(1) を参照

		最小値	最大値	単位
電源電圧	ハイサイド、VDD1 ～ GND1	-0.3	6.5	V
	ローサイド、VDD2 ～ GND2	-0.3	6.5	
アナログ入力電圧	HVIN から GND1 への接続、AMC0381D06-Q1	-150	900	V
	HVIN から GND1 への接続、AMC0381D10-Q1	-150	1500	
	HVIN から GND1 への接続、AMC0381D16-Q1	-150	2000	
	SNSP、SNSN	GND1 - 0.5	VDD1 + 0.5	
アナログ出力電圧	OUTP、OUTN	GND2 - 0.5	VDD2 + 0.5	V
入力電流	連続、電源ピンおよび HVIN ピンを除く任意のピン	-10	10	mA
温度	接合部、T_J		150	°C
	保存、T_{stg}	-65	150	

(1) *絶対最大定格*外での動作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限りません。またその結果、本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、AEC Q100-002[1] HBM ESD 分類レベル 2 準拠	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011、 CDM ESD 分類レベル C6 準拠	±1000	

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 推奨動作条件

動作時周囲温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
電源						
VDD1	ハイサイド電源	VDD1～GND1	3	5.0	5.5	V
VDD2	ローサイド電源	VDD2～GND2	3	3.3	5.5	V
アナログ入力						
$V_{Clipping}$	出力クリッピング前の公称入力電圧	SNSP を基準	-0.1		1.28	V
		HVIN を基準、AMC0381D06-Q1	-60		769	
		HVIN を基準、AMC0381D10-Q1	-100		1281	
		HVIN を基準、AMC0381D16-Q1	-160		2049	
V_{FSR}	線形入力電圧を規定	SNSP を基準	-0.05		1	V
		HVIN を基準、AMC0381D06-Q1	-30		600	
		HVIN を基準、AMC0381D10-Q1	-50		1000	
		HVIN を基準、AMC0381D16-Q1	-80		1600	
温度範囲						
T_A	規定周囲温度		-40		125	°C

6.4 熱に関する情報

熱評価基準(1)		DFX (SSOP) 15 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	86.9	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	36.7	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	43.5	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	17	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	41.8	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.5 電力定格

パラメータ		テスト条件	値	単位
P_D	最大消費電力 (両サイド)	AVDD = DVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D06-Q1	140	mW
		AVDD = DVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D10-Q1	210	
		AVDD = DVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D16-Q1	200	
P_{D1}	最大消費電力 (ハイサイド)	AVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D06-Q1	90	mW
		AVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D10-Q1	160	
		AVDD = 5.5V、$V_{HVIN} = V_{Clipping}$ AMC0381D16-Q1	150	
P_{D2}	最大消費電力 (ローサイド)	DVDD = 5.5V	50	mW

6.6 絶縁仕様

動作時周囲温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	値	単位
一般				
CLR	外部空間距離(1)	空気中での最短のピン間距離	≥ 8	mm
CPG	外部沿面距離(1)	パッケージ表面に沿った最短のピン間距離	≥ 9.7	mm
DTI	絶縁間の距離	二重絶縁の最小内部ギャップ (内部距離)	≥ 15.4	µm
CTI	比較トラッキング インデックス	DIN EN 60112 (VDE 0303-11)、IEC 60112	≥ 600	V
	材料グループ	IEC 60664-1 に準拠	I	
	IEC 60664-1 に準拠した過電圧カテゴリ	定格商用電源 V_{RMS} が 600V 以下	I-III	
		定格商用電源 V_{RMS} が 1000V 以下	I-II	
DIN EN IEC 60747-17 (VDE 0884-17)(2)				
V_{IORM}	最大反復ピーク絶縁電圧	AC 電圧で	1410	V_{PK}
V_{IOWM}	最大定格絶縁動作電圧	AC 電圧で (正弦波)	1000	V_{RMS}
		DC 電圧で	1410	V_{DC}
V_{IOTM}	最大過渡絶縁電圧	$V_{TEST} = V_{IOTM}$、t = 60s (認定試験)、 $V_{TEST} = 1.2 \times V_{IOTM}$、t = 1s (100% 出荷時テスト)	7000	V_{PK}
V_{IMP}	最大インパルス電圧 (3)	気中でテスト、IEC 62368-1 に準拠した 1.2/50µs の波形	7700	V_{PK}
V_{IOSM}	最大サージ絶縁電圧(4)	IEC 62368-1 に準拠し油中でテスト (認定試験)、1.2/50µs の波形	10000	V_{PK}
q_{pd}	見掛けの電荷(5)	手法 a、入力 / 出力安全性テストのサブグループ 2 および 3 の後、 $V_{pd(ini)} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.2 \times V_{IORM}$、$t_m$ = 10s	≦ 5	pC
		手法 a、環境テストのサブグループ 1 の後、 $V_{pd(ini)} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.6 \times V_{IORM}$、$t_m$ = 10s	≦ 5	
		手法 b1、事前条件設定 (タイプ テスト) およびルーチン テスト、 $V_{pd(ini)} = 1.2x\ V_{IOTM}$、$t_{ini}$ = 1s、$V_{pd(m)} = 1.875 \times V_{IORM}$、$t_m$ = 1s	≦ 5	
		手法 b2、ルーチン テスト (100% 出荷時)(7) $V_{pd(ini)} = V_{pd(m)} = 1.2 \times V_{IOTM}$、$t_{ini} = t_m$ = 1s	≦ 5	
C_{IO}	バリア容量、入力から出力へ(6)	$V_{IO} = 0.5V_{PP}$ (1MHz 時)	≅1.5	pF
R_{IO}	絶縁抵抗、入力から出力へ(6)	V_{IO} = 500V (T_A = 25℃時)	$> 10^{12}$	Ω
		V_{IO} = 500V (100℃ ≦ T_A ≦ 125℃時)	$> 10^{11}$	
		V_{IO} = 500V (T_S = 150℃時)	$> 10^{9}$	
	汚染度		2	
	耐候性カテゴリ		55/125/21	
UL1577				
V_{ISO}	絶縁耐圧	$V_{TEST} = V_{ISO}$、t = 60s (認定試験)、 $V_{TEST} = 1.2 \times V_{ISO}$、t = 1s (100% 出荷時テスト)	5000	V_{RMS}

(1) アプリケーションに固有の機器の絶縁規格に従って沿面距離および空間距離の要件を適用します。基板設計では、沿面距離および空間距離を維持し、プリント基板 (PCB) のアイソレータの取り付けパッドによりこの距離が短くならないよう注意が必要です。特定の場合には、PCB 上の沿面距離と空間距離は等しくなります。これらの規格値を増やすため、PCB 上にグルーブやリブを挿入するなどの技法が使用されます。
(2) この絶縁素子は安全定格内の *安全な電気的絶縁* のみに適しています。安全定格への準拠は、適切な保護回路によって保証する必要があります。
(3) テストは、パッケージのサージ耐性を判定するため、空気中で実行されます。
(4) テストは、絶縁バリアの固有サージ耐性を判定するため、油中で実行されます。
(5) 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
(6) バリアのそれぞれの側にあるすべてのピンは互いに接続され、実質的に 2 ピンのデバイスになります。
(7) 正式運用環境では、手法 b1 または b2 のいずれかが使用されます。

6.7 安全性関連認証

VDE	UL
DIN EN IEC 60747-17 (VDE 0884-17)、 EN IEC 60747-17、 DIN EN IEC 62368-1 (VDE 0868-1)、 EN IEC 62368-1、 IEC 62368-1 条項:5.4.3、5.4.4.4、5.4.9	1577 component および CSA component acceptance NO 5 programs により承認済み
強化絶縁	単一保護
認証書番号:保留中	ファイル番号:保留中

6.8 安全限界値

安全限界値 (1) の目的は、入力または出力回路の故障による絶縁バリアの損傷の可能性を最小限に抑えることです。I/O 回路の故障により、グランドあるいは電源との抵抗が低くなることがあります。電流制限がないと、チップがオーバーヒートして絶縁バリアが破壊されるほどの大電力が消費され、ひいてはシステムの 2 次故障に到る可能性があります。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{SI}	安全入力電流	$R_{\theta JA}$ = 86.9°C/W、VDDx = 5.5V、T_J = 150°C、T_A = 25°C、AMC0381D06-Q1			250	mA
		$R_{\theta JA}$ = 86.9°C/W、VDDx = 5.5V、T_J = 150°C、T_A = 25°C、AMC0381D10-Q1			240	
		$R_{\theta JA}$ = 86.9°C/W、VDDx = 5.5V、T_J = 150°C、T_A = 25°C、AMC0381D16-Q1			240	
I_{SO}	安全出力電流	$R_{\theta JA}$ = 86.9°C/W、VDDx = 5.5V、T_J = 150°C、T_A = 25°C			260	mA
P_S	安全入力、出力、または合計電力	$R_{\theta JA}$ = 86.9℃/W、T_J = 150℃、T_A = 25℃			1440	mW
T_S	最高安全温度				150	°C

(1) 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。I_S および P_S パラメータはそれぞれ安全電流と安全電力を表します。
I_S と P_S の上限値を超えないようにします。これらの
制限値は周囲温度 T_A によって変化します。
「熱に関する情報」の表にある、接合部から外気への熱抵抗 $R_{\theta JA}$ は、
リード付き表面実装パッケージ用の高誘電率テスト基板に実装されたデバイスのものです。次の式を使用して、各パラメータの値を計算します。
$T_J = T_A + R_{\theta JA} \times P$ (P はデバイスで消費される電力)。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$ ($T_{J(max)}$ は最大接合部温度)。
$P_S = I_S \times VDD_{max}$ (VDD_{max} はハイサイドとローサイドの最大電源電圧)。

6.9 電気的特性

最小値と最大値の仕様は、T_A = –40℃ ～ +125℃、VDD1 = 3.0V ～ 5.5V、VDD2 = 3.0V ～ 5.5V、V_{SNSP} = 0V ～ +1V、V_{SNSN} = 0V に適用されます。標準的な仕様は、T_A = 25℃、VDD1 = 5V、VDD2 = 3.3V でのものです (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
アナログ入力						
R_{IN}	入力抵抗	AMC0381D06-Q1	8.5	10	11.5	MΩ
		AMC0381D10-Q1	10.6	12.5	14.4	
		AMC0381D16-Q1	28	33.5	39	
	抵抗分圧比	V_{HVIN} / V_{SNSP}、AMC0381D06-Q1	598	601	604	V/V
		V_{HVIN} / V_{SNSP}、AMC0381D10-Q1	996	1001	1006	
		V_{HVIN} / V_{SNSP}、AMC0381D16-Q1	1596	1601	1606	
CMTI	同相過渡耐性	SNSP = GND1	150			V/ns
アナログ出力						
	公称減衰	(V_{OUTP} – V_{OUTN}) / V_{HVIN}、AMC0381D06-Q1		3.328		mV/V
		(V_{OUTP} – V_{OUTN}) / V_{HVIN}、AMC0381D10-Q1		1.998		
		(V_{OUTP} – V_{OUTN}) / V_{HVIN}、AMC0381D16-Q1		1.249		
V_{CMout}	出力同相電圧		1.39	1.44	1.50	V
$V_{CLIPout}$	クリッピング差動出力電圧	V_{OUT} = (V_{OUTP} – V_{OUTN})、 V_{IN} > $V_{Clipping}$	-2.52	±2.49	2.52	V
$V_{FAILSAFE}$	フェイルセーフ差動出力電圧	VDD1 低電圧または VDD1 がありません	-2.63	-2.57	-2.53	V
R_{OUT}	出力抵抗	OUTP または OUTN		<0.2		Ω
	出力短絡検出電流	OUTP または OUTN で、ソースまたはシンク、 HVIN = GND1 で、出力は GND または VDD2 に短絡しています		11		mA
DC 精度						
V_{OS}	入力オフセット電圧	SNSP を基準、 T_A = 25°C、HVIN = GND1	-0.8	±0.1	0.8	mV
		HVIN を基準とし、HVIN = GND1、T_A = 25°C、 AMC0381D06-Q1	-480	±60	480	
		HVIN を基準とし、HVIN = GND1、T_A = 25°C、 AMC0381D10-Q1	-800	±100	800	
		HVIN を基準とし、HVIN = GND1、T_A = 25°C、 AMC0381D16-Q1	-1280	±160	1280	
TCV_{OS}	入力オフセットの熱ドリフト[(3)]	SNSP を基準、 HVIN = GND1	-0.01	±0.003	0.01	mV/℃
		HVIN を基準とし、HVIN = GND1、AMC0381D06-Q1	-6	±1.8	6	
		HVIN を基準とし、HVIN = GND1、AMC0381D10-Q1	-10	±3	10	
		HVIN を基準とし、HVIN = GND1、AMC0381D16-Q1	-16	±4.8	16	
E_A	減衰誤差[(1)]	T_A = 25℃	-0.25%	±0.05%	0.25%	
TCE_A	減衰誤差の温度ドリフト[(4)]		-40	±20	40	ppm/℃
	非直線性[(2)]		-0.025%	±0.01%	0.025%	
	出力ノイズ電圧	V_{IN} = GND1、BW = 50kHz		200		μVrms
PSRR	電源除去比[(5)]	VDD1 の DC PSRR、HVIN = GND1、 VDD1 を 3V ～ 5.5V で動作させます		-77		dB
		VDD1 AC PSRR、HVIN = GND1、 VDD1、10kHz / 100mV リップル		-49		
		VDD2 の DC PSRR、HVIN = GND1、 VDD2 を 3V ～ 5.5V で動作させます		-100		
		VDD2 AC PSRR、HVIN = GND1、 VDD2、10kHz / 100mV リップル		-75		

6.9 電気的特性 (続き)

最小値と最大値の仕様は、T_A = –40℃ ～ +125℃、VDD1 = 3.0V ～ 5.5V、VDD2 = 3.0V ～ 5.5V、V_{SNSP} = 0V ～ +1V、V_{SNSN} = 0V に適用されます。標準的な仕様は、T_A = 25℃、VDD1 = 5V、VDD2 = 3.3V でのものです (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
AC 精度						
BW	出力帯域幅		120	145		kHz
THD	全高調波歪	V_{SNSP} = 1V_{PP}、SNSN = GND1、f_{IN} = 10kHz		-80	-73	dB
SNR	信号対雑音比	V_{SNSP} = 1V_{PP}、SNSN = GND1、f_{IN} = 1kHz、BW = 10kHz	75	79		dB
SNR	信号対雑音比	V_{SNSP} = 1V_{PP}、SNSN = GND1、f_{IN} = 10kHz、BW = 50kHz		70		dB
電源						
I_{DD1}	ハイサイド電源電流			4.3	5.6	mA
I_{DD2}	ローサイド電源電流			6.2	9.7	mA
$VDD1_{UV}$	ハイサイド低電圧検出スレッショルド	VDD1 立ち上がり	2.5	2.6	2.7	V
		VDD1 立ち下がり	1.9	2.0	2.1	
$VDD2_{UV}$	ローサイドの低電圧検出スレッショルド	VDD2 立ち上がり	2.3	2.5	2.7	V
		VDD2 立ち下がり	1.9	2.05	2.2	

(1) 標準値には、1 つのシグマの統計的変動が含まれます。
(2) 積分非線形性は、LSB の数、または指定された線形性を有する入力電圧範囲 FSR のパーセンテージとして表される、理想的な ADC 伝達関数の終点を通過する直線からの、最大偏移と定義されます。
(3) オフセット誤差ドリフトは、
$TCE_O = (value_{MAX} - value_{MIN}) / TempRange$ の式で説明されるボックス方式を使用して計算されます。
(4) 減衰誤差ドリフトは、ボックス手法を使用して計算され、次の数式で記述されます。
$TCE_G (ppm) = ((value_{MAX} - value_{MIN}) / (value \times TempRange)) \times 10^6$
(5) このパラメータは SNSP を基準にしています。

6.10 スイッチング特性

動作時周囲温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_r	出力信号の立ち上がり時間			2.6		μs
t_f	出力信号の立ち下がり時間			2.6		μs
	V_{SNSP} ～ V_{OUTx} への信号遅延 (50% ～ 10%)	フィルタなしの出力		1.6		μs
	V_{SNSP} ～ V_{OUTx} への信号遅延 (50% ～ 50%)	フィルタなしの出力		3.0	3.2	μs
	V_{SNSP} ～ V_{OUTx} への信号遅延 (50% ～ 90%)	フィルタなしの出力		4.2		μs
t_{AS}	アナログ セトリング タイム	VDD1 を 3.0V にステップアップ (VDD2 ≥ 3.0V)、V_{OUTP}、V_{OUTN} 有効、0.1% セトリング		20	100	μs

6.11 タイミング図

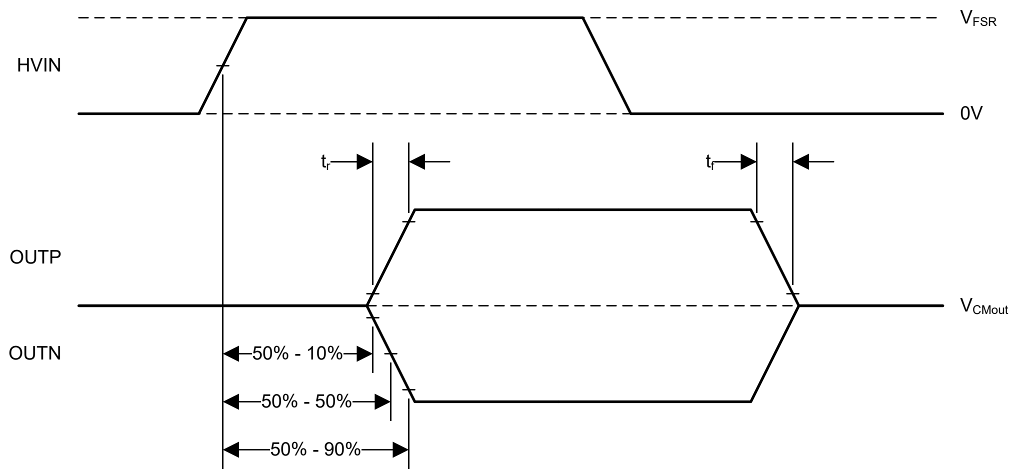


図 6-1. 立ち上がり、立ち下がり、遅延時間の定義

6.12 絶縁特性曲線

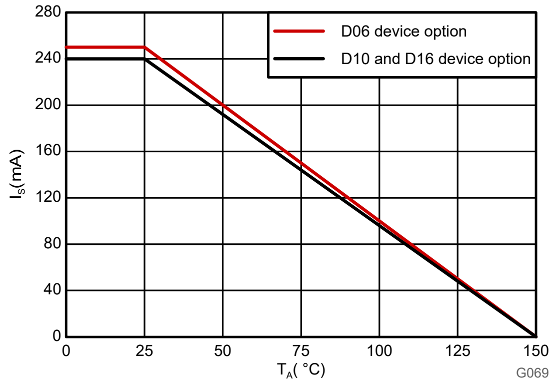


図 6-2. VDE に従う安全性制限電流の熱特性低下曲線

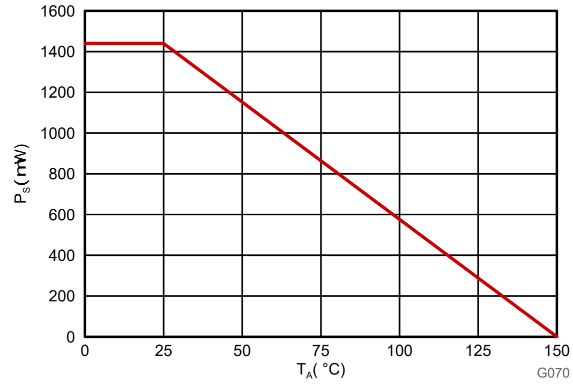
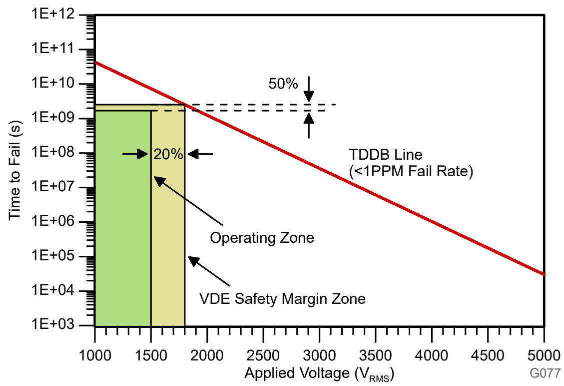


図 6-3. VDE に従う安全性制限電力の熱特性低下曲線



150℃ までの T_A、ストレス電圧周波数 = 60Hz、絶縁動作電圧 = 1500V_{RMS}、予測動作寿命 ≥ 50 年

図 6-4. 強化絶縁コンデンサの寿命推定

6.13 代表的特性

VDD1 = 5V、VDD2 = 3.3V、SNSN = GND1、f_{IN} = 10kHz (特に記述のない限り)

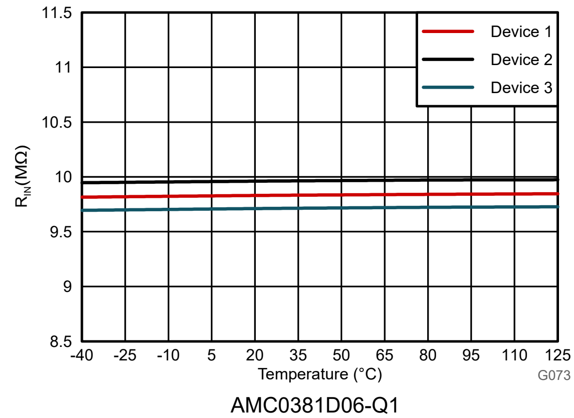


図 6-5. 入力抵抗と温度との関係

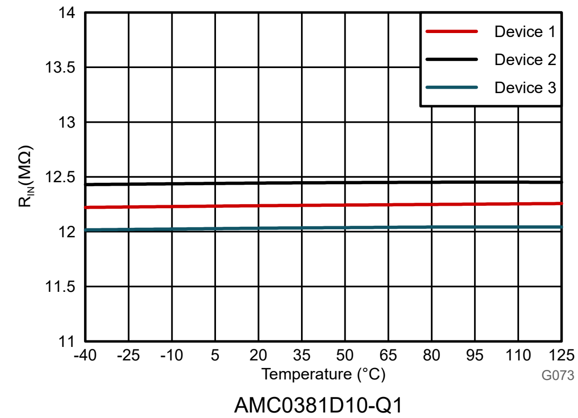


図 6-6. 入力抵抗と温度との関係

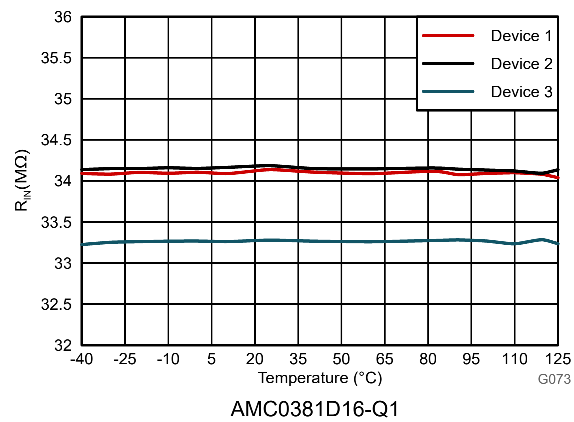


図 6-7. 入力抵抗と温度との関係

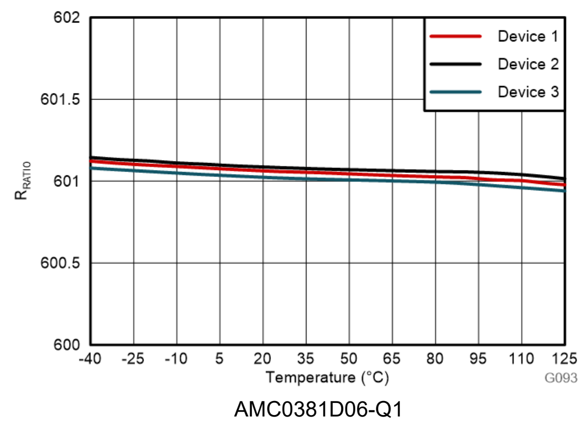


図 6-8. 分圧比と温度との関係

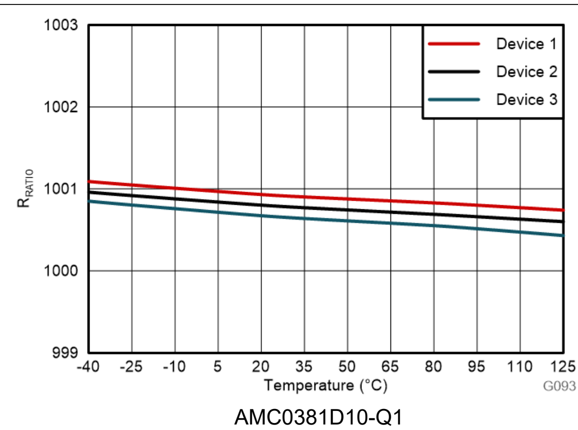


図 6-9. 分圧比と温度との関係

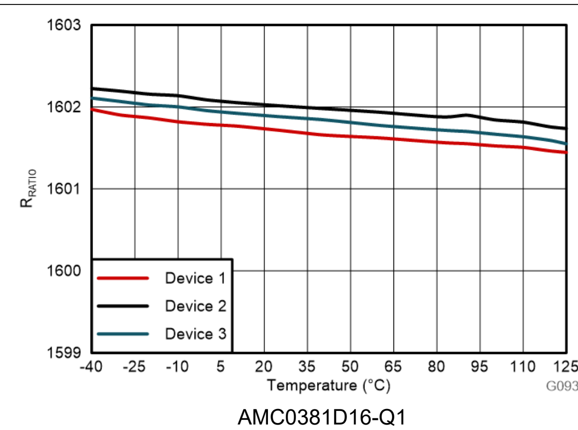


図 6-10. 分圧比と温度との関係

6.13 代表的特性 (続き)

VDD1 = 5V、VDD2 = 3.3V、SNSN = GND1、f_{IN} = 10kHz (特に記述のない限り)

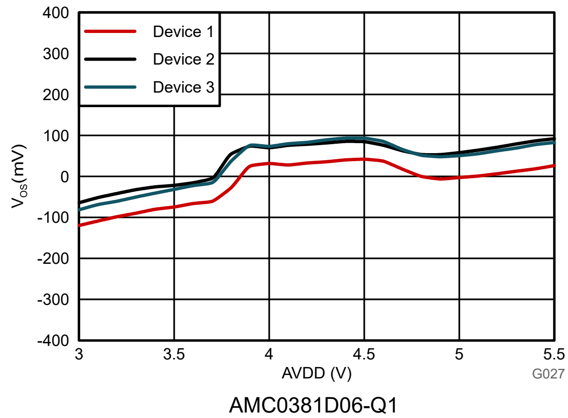


図 6-11. 入力オフセット電圧とハイサイド電源電圧との関係

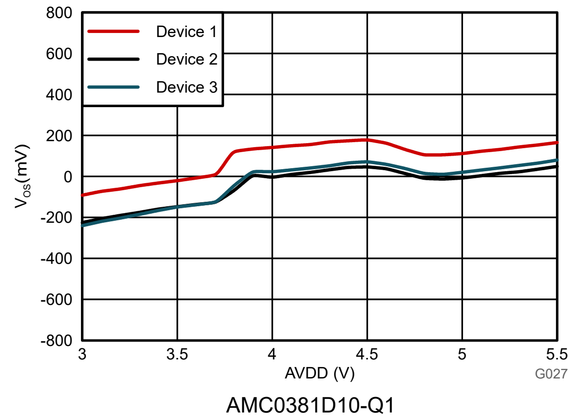


図 6-12. 入力オフセット電圧とハイサイド電源電圧との関係

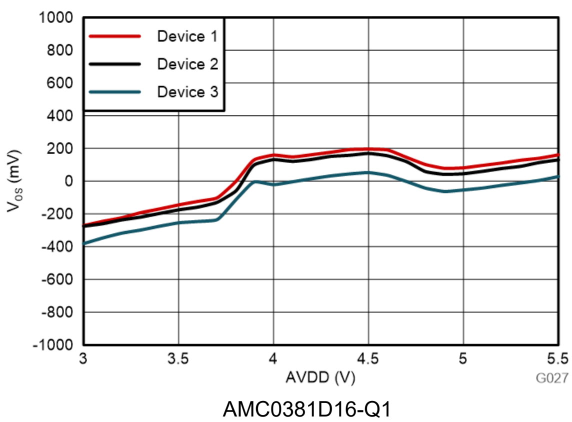


図 6-13. 入力オフセット電圧とハイサイド電源電圧との関係

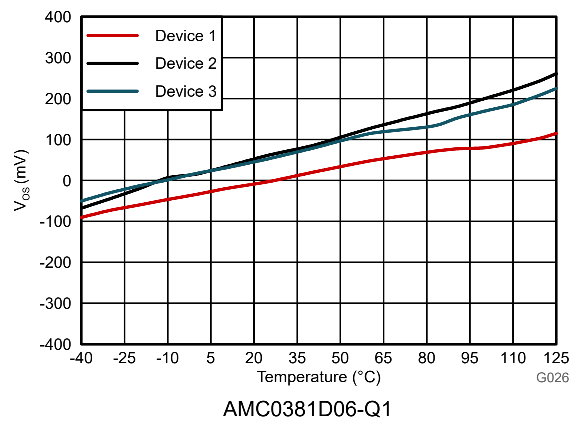


図 6-14. 入力オフセット電圧と温度との関係

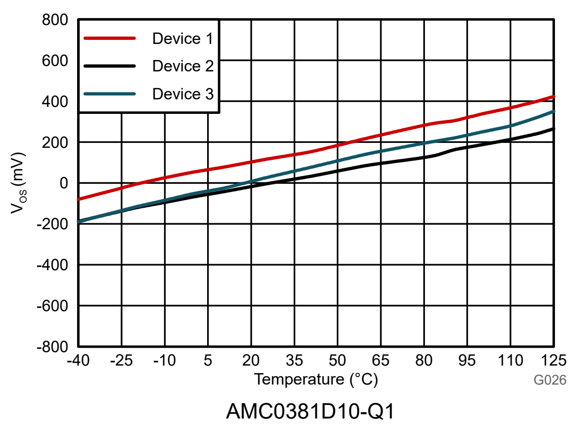


図 6-15. 入力オフセット電圧と温度との関係

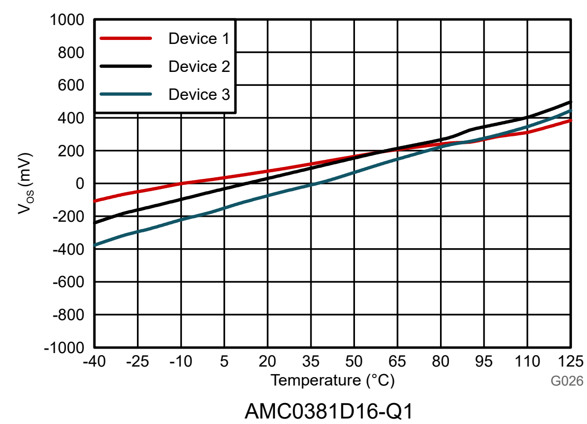


図 6-16. 入力オフセット電圧と温度との関係

6.13 代表的特性 (続き)

VDD1 = 5V、VDD2 = 3.3V、SNSN = GND1、f_{IN} = 10kHz (特に記述のない限り)

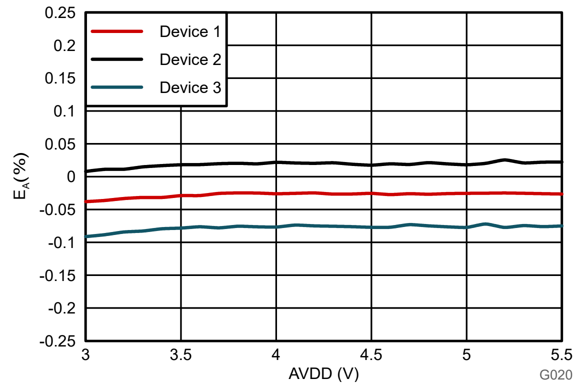


図 6-17. 減衰誤差とハイサイド電源電圧との関係

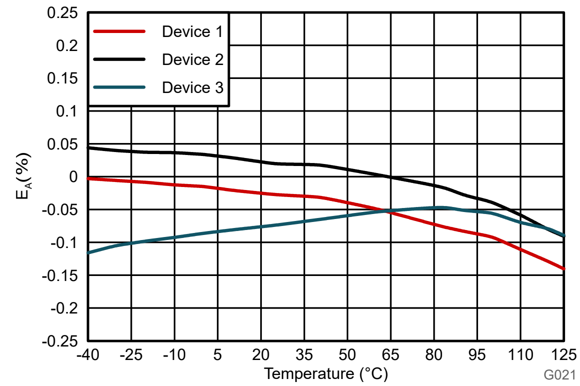


図 6-18. 減衰誤差と温度との関係

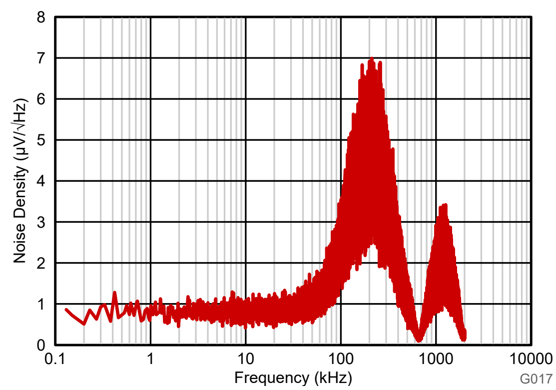


図 6-19. 入力換算ノイズ密度と周波数との関係

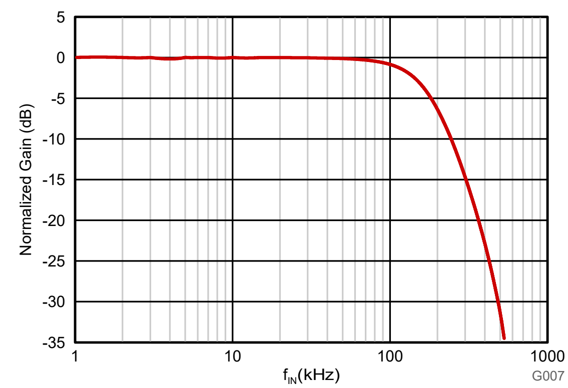


図 6-20. 正規化ゲインと入力周波数との関係

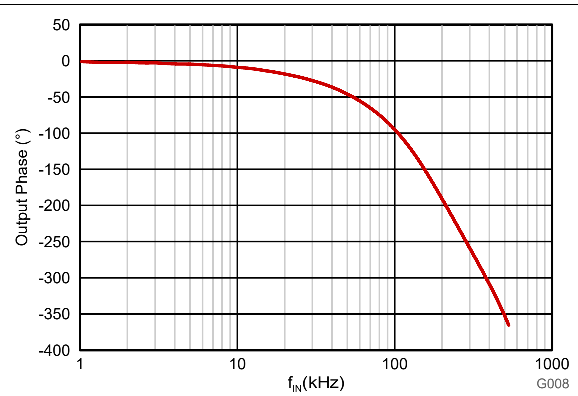


図 6-21. 出力位相と入力周波数との関係

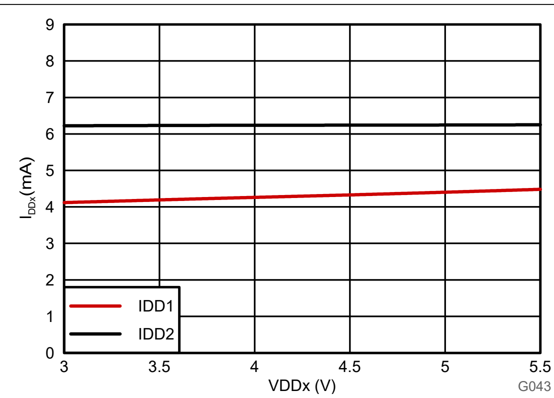


図 6-22. 電源電流と電源電圧との関係

6.13 代表的特性 (続き)

VDD1 = 5V、VDD2 = 3.3V、SNSN = GND1、f_{IN} = 10kHz (特に記述のない限り)

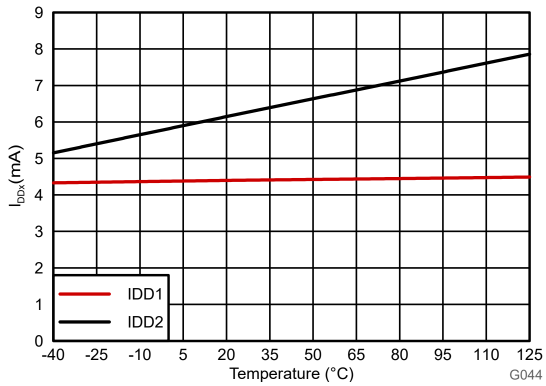


図 6-23. 電源電流と温度との関係

7 詳細説明

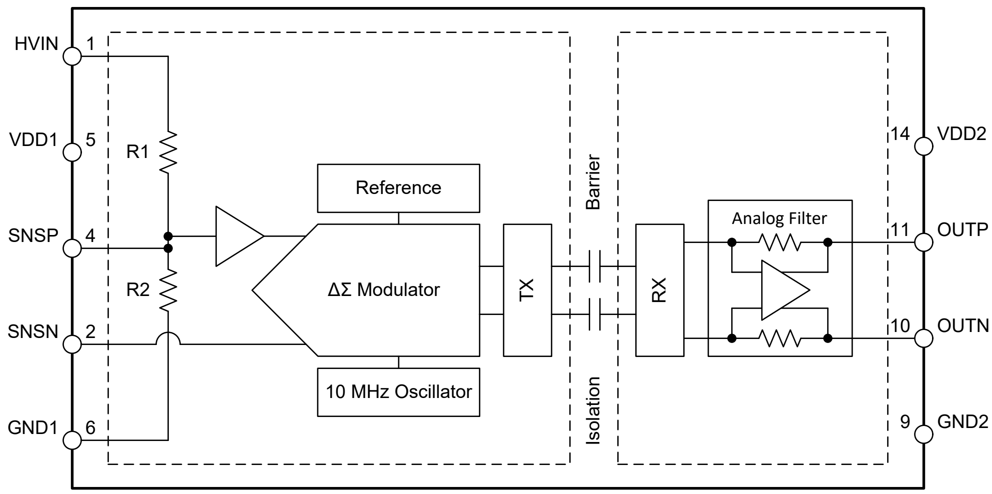
7.1 概要

AMC0381D-Q1 は、高電圧 DC、高インピーダンス入力、固定ゲイン差動出力。デバイスの入力段は、2 次デルタ シグマ (ΔΣ) 変調器を駆動します。変調器は、アナログ入力信号を、ハイ サイドとロー サイドを分離する絶縁バリアを介して転送されるデジタル ビット ストリームに変換します。

ローサイドでは、受信したビット ストリームは OUTP ピンと OUTN ピンに差動信号を出力する 4 次アナログ フィルタで処理されます。この差動出力信号は、入力信号に比例します。

SiO_2 ベースの容量性絶縁バリアは、*ISO72x デジタル アイソレータの磁場耐性アプリケーション ノート*に記載されているように、高いレベルの磁場耐性をサポートします。AMC0381D-Q1 で使用されるデジタル変調により、絶縁バリアをまたぐデータが送信されます。この変調と絶縁バリアの特性から、高い信頼性と、高い同相過渡耐性が得られます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 アナログ入力

AMC0381D-Q1 の入力に抵抗分圧器は、HVIN ピンに印加される電圧を 1V 線形フルスケール レベルに分圧します。この信号は SNSP ピンで利用できます。これは、アナログシグナルチェーンの入力でもあります。

SNSP ピンの高インピーダンス の入力バッファは、2 次のスイッチング コンデンサ、フィードフォワード ΔΣ 変調器に電力を供給します。変調器は、*絶縁チャネルの信号伝送* セクションで説明されているように、アナログ信号をビットストリームに変換します。ビットストリームは、絶縁バリアをまたぐ転送されます。

7.3.2 絶縁チャネルの信号伝送

図 7-1 に示されているように、AMC0381D-Q1 は、オン / オフ キーイング (OOK) 変調方式を使用して、変調器の出力ビットストリームを、SiO_2 ベースの絶縁膜間で伝送します。送信ドライバ (TX) をに *機能ブロック図* 示します。TX は、内部で生成された高周波キャリアを絶縁バリア越しに送信し、デジタル *1* を表現します。ただし、TX はデジタル *0* を表す信号を送信しません。AMC0381D-Q1 で使用されるキャリアの公称周波数は 480MHz です。

絶縁バリアの反対側にある受信機 (RX) は信号を回復して復調し、アナログ フィルタに入力を提供します。AMC0381D-Q1 の送信チャネルは、同相過渡耐性 (CMTI) を最大限に高め、放射妨害波を最小限に抑えるように最適化されています。高周波キャリアと RX/TX バッファのスイッチングにより、これらの放射が発生します。

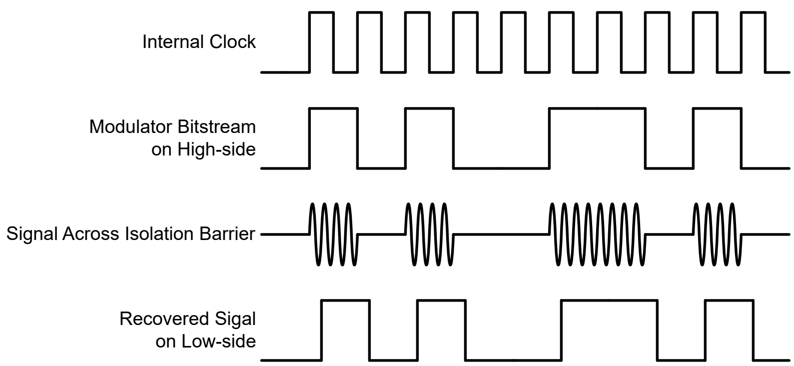


図 7-1. OOK ベースの変調方式

7.3.3 アナログ出力

AMC0381D-Q1 は、入力電圧に比例した OUTP ピンおよび OUTN ピンに差動アナログ出力電圧を提供します。$V_{FSR, MIN}$ から $V_{FSR, MAX}$ までの入力電圧範囲について、デバイスは次のような線形応答を行います。出力電圧は次のようになります。

$$(V_{OUTP} – V_{OUTN}) = 2 × V_{IN} = 2 × (V_{HVIN} / [抵抗分圧比] – V_{SNSN}) \quad (1)$$

ゼロ入力では、両方のピンが *電気的特性* の表に規定されているように、同じ同相出力電圧 V_{CMout} を出力します。絶対入力電圧が $|V_{FSR}|$ を超え、$|V_{Clipping}|$ を下回る場合、差動出力電圧の大きさは引き続き増加しますが、直線性性能は低下します。入力電圧が $V_{clipping}$ 値を超える場合、出力は、図 7-2 に示すように $V_{CLIPout}$ の差動出力電圧で飽和します。

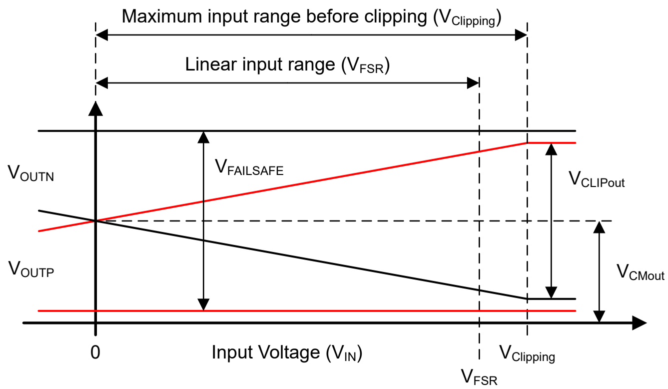


図 7-2. AMC0381D-Q1 の入力から出力への伝達曲線

AMC0381D-Q1 出力ではフェイルセーフ機能が備わっているため、システム レベルでの診断が容易になります。図 7-2 はフェイルセーフ モードでの動作を示しており、AMC0381D-Q1 は通常の動作条件では発生しない負の差動出力電圧を出力します。フェイルセーフ出力がアクティブです。

- これは、AMC0381D-Q1 デバイスの 1 次側電源 VDD1 が存在しない場合です
- 1 次側電源 VDD1 が低電圧閾値電圧 $VDD1_{UV}$ を下回ると

電気的特性 表に規定されている最大 $V_{FAILSAFE}$ 電圧を、システム レベルでのフェイルセーフ検出の基準値として使用してください。

7.4 デバイスの機能モード

AMC0381D-Q1 は、次の状態のいずれかで動作します。

- OFF 状態:ローサイド電源 (VDD2) は $VDD2_{UV}$ スレッショルドを下回っています。デバイスが応答しません。OUTP と OUTN は Hi-Z 状態です。内部では、OUTP および OUTN は ESD 保護ダイオードによって VDD2 および GND2 にクランプされます。
- ハイサイド電源喪失:デバイス (VDD2) のローサイドに電源が供給され、「推奨動作条件」内です。ハイサイド電源 (VDD1) は $VDD1_{UV}$ スレッショルドを下回っています。このデバイスは $V_{FAILSAFE}$ 電圧を出力します。
- アナログ入力オーバーレンジ (正のフルスケール入力):VDD1 および VDD2 は推奨動作条件の範囲内ですが、アナログ入力電圧 V_{IN} は最大クリッピング電圧 Vclipping,$_{Clipping, MAX}$ を上回っています。このデバイスは正の $V_{CLIPout}$ を出力します。
- アナログ入力アンダーレンジ (負のフルスケール入力):VDD1 および VDD2 は推奨動作条件の範囲内ですが、アナログ入力電圧 V_{IN} は最小クリッピング電圧 Vclipping,$_{Clipping, min}$ を下回っています。このデバイスは負の $V_{CLIPout}$ を出力します。
- 通常動作の場合:VDD1、VDD2、V_{IN} は推奨動作条件内です。このデバイスは、入力電圧に比例する差動電圧を出力します。

表 7-1 に、動作モードを示します。

表 7-1. デバイスの動作モード

動作条件	VDD1	VDD2	V_{IN}	デバイスの応答
オフ	未使用	$VDD2 < VDD2_{UV}$	未使用	OUTP と OUTN は Hi-Z 状態です。内部では、OUTP および OUTN は ESD 保護ダイオードによって VDD2 および GND2 にクランプされます。
ハイサイド電源喪失	$VDD1 < VDD1_{UV}$	有効(1)	未使用	このデバイスは $V_{FAILSAFE}$ 電圧を出力します。
入力オーバーレンジ	有効(1)	有効(1)	$V_{IN} > V_{Clipping, MAX}$	このデバイスは正の $V_{CLIPout}$ を出力します。
アンダーレンジ入力	有効(1)	有効(1)	$V_{IN} < V_{Clipping, MIN}$	このデバイスは負の $V_{CLIPout}$ を出力します。
通常動作	有効(1)	有効(1)	有効(1)	このデバイスは、入力電圧に比例する差動電圧を出力します。

(1) 「*Valid*」は一、推奨動作条件の範囲内での動作を示します。

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

トラクション インバータのような車載電源システムは、互いに電気的に絶縁された 2 つ以上の電圧ドメインに分割されています。たとえば、高電圧ドメインには、HV バッテリとトラクション インバータの電力段が含まれています。低電圧ドメインには、システム コントローラとヒューマン インターフェイスが含まれます。コントローラは、安全上の理由から高電圧ドメインから電気的に絶縁された状態で、DC バス電圧の値を測定します。AMC0381D-Q1 は、入力インピーダンスが高く、ガルバニック絶縁された出力を備えているため、この測定を可能にします。

8.2 代表的なアプリケーション

下図は、回路図 を示しています。この AMC0381D-Q1 は、DC バス電圧のセンシングに使用します。電力ドメインでは、AMC0381D-Q1 は DC (+) と DC (–) の間に直接接続されます。ローサイド ゲートドライバ電源は 5V レベルに安定化され、AMC0381D-Q1 の高電圧側に電力を供給します。信号ドメインでは、AMC0381D-Q1 絶縁バリアの反対側で、DC バス電圧に比例した電圧を出力します。

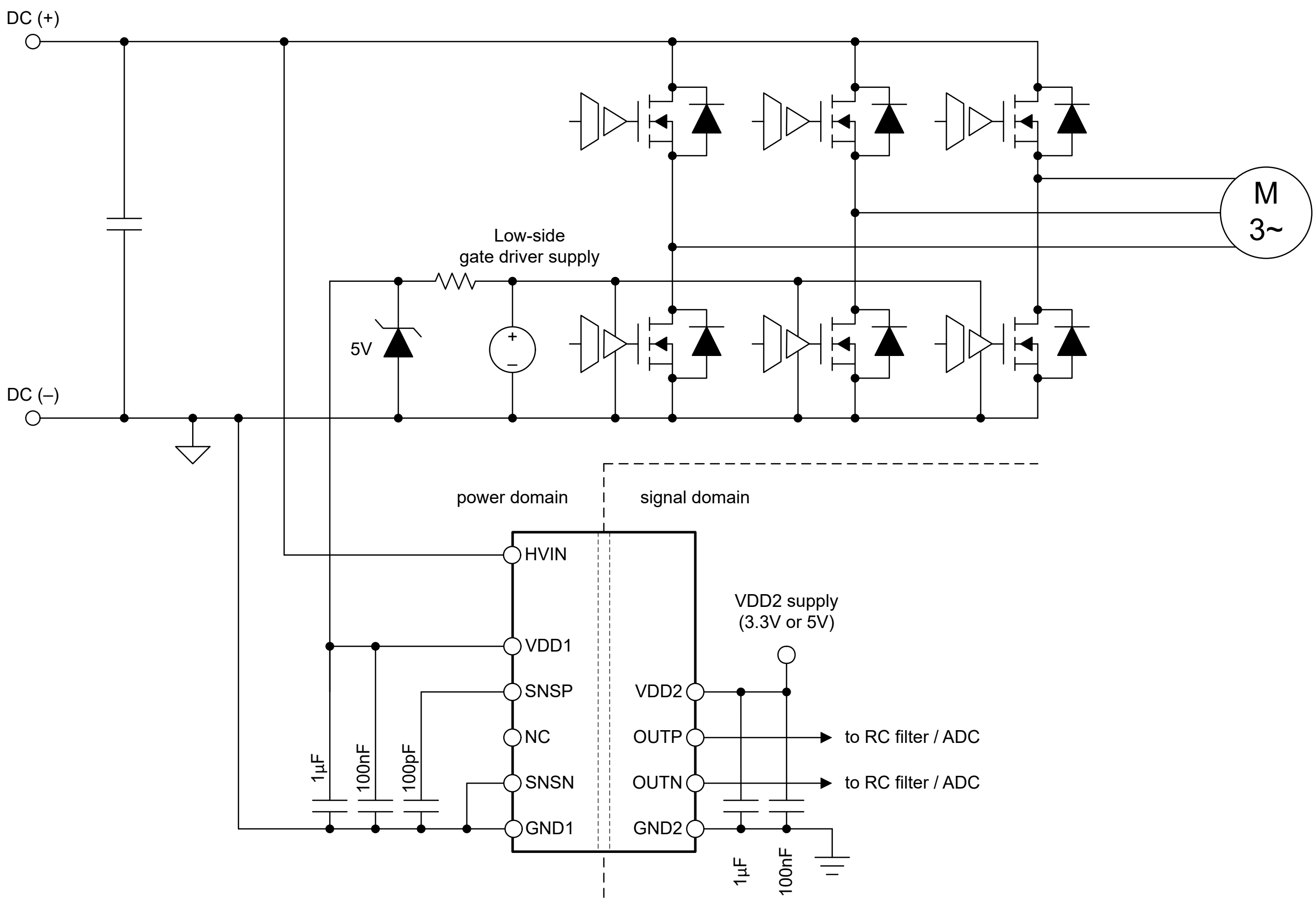


図 8-1. 代表的なアプリケーションでを使用 AMC0381D-Q1

8.2.1 設計要件

表 8-1 に、この代表的なアプリケーションのパラメータを一覧します。

表 8-1. 設計要件

パラメータ	値
DC バス電圧	960V (最大値)
ハイサイド電源電圧	5V
ローサイド電源電圧	3.3V

8.3 詳細な設計手順

この設計例では、最大 DC バス電圧は 960V です。最良の測定分解能を得るには、AMC0381D ファミリのデバイスを、ピーク入力電圧と最も近いリニア入力範囲で選択します。AMC0381D10-Q1 は、1000V のリニア入力範囲をサポートしており、アプリケーションに適しています。HVIN を DC (+) に直接、GND1 を DC (–) に直接接続します。*代表的なアプリケーション*を参照してください。

8.4 アプリケーション曲線

AMC0381D-Q1 の代表的なフルスケール ステップ応答を、図 8-2 に示します。

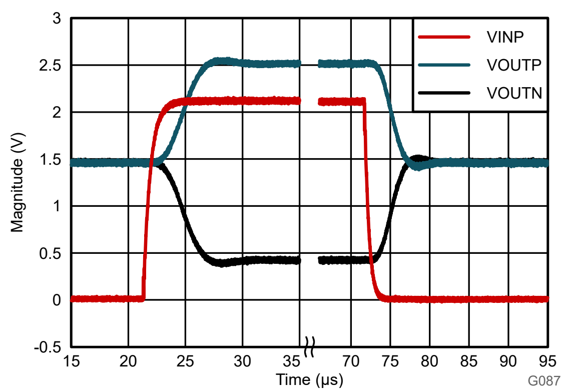


図 8-2. AMC0381D-Q1 のステップ応答

8.5 設計のベスト プラクティス

HVIN ピンと SNSP ピン の間に何らかのリーク電流を避けます。リーケージ電流は、測定誤差に大きくつながる可能性があります。レイアウトの推奨事項については、*レイアウト例*を参照してください。

8.6 電源に関する推奨事項

一般的なアプリケーションでは、AMC0381D-Q1 のハイサイド電源 (VDD1) は、絶縁型 DC/DC コンバータによってローサイド電源 (VDD2) から生成されます。低コストのオプションでは、プッシュプル ドライバ SN6501-Q1 と、目的の絶縁電圧定格をサポートするトランスを使います。

AMC0381D-Q1 は、特定の起動シーケンスを必要としません。ハイサイド電源 (VDD1) は、低 ESR の 1µF コンデンサ (C2) と並列接続された低 ESR の 100nF コンデンサ (C1) でデカップリングされます。ローサイド電源 (VDD2) は、低 ESR の 1µF コンデンサ (C4) と並列接続された低 ESR の 100nF コンデンサ (C3) で同様にデカップリングされます。4 つのコンデンサ (C1、C2、C3、C4) はすべてデバイスのできるだけ近くに配置します。図 8-3 に、AMC0381D-Q1 のデカップリング図を示します。

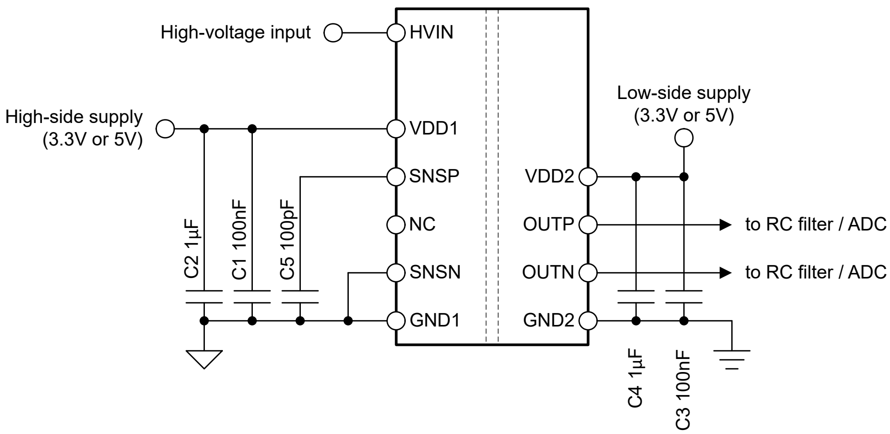


図 8-3. AMC0381D-Q1 のデカップリング

アプリケーションで発生する DC バイアス条件の下で、コンデンサは十分な*実効*容量を提供することを確認します。マルチレイヤ セラミック コンデンサ (MLCC) は通常、実際の使用条件下における容量は、公称容量よりはるかに小さい値となります。これらのコンデンサを選択する際は、これらの要素を考慮してください。この問題は、背の高い部品よりも絶縁体電界強度が高くなる薄型コンデンサで特に深刻です。信頼できるコンデンサ メーカーは、部品選択を非常に簡単にする容量対 DC バイアス曲線を提供しています。

8.7 レイアウト

8.7.1 レイアウトのガイドライン

この *レイアウト例* セクションでは、デカップリング コンデンサの重要な配置 (AMC0381D-Q1 電源ピンにできるだけ近い場所) に関するレイアウト推奨事項について詳しく説明します。この例では、デバイスに必要な他の部品の配置も示しています。

8.7.2 レイアウト例

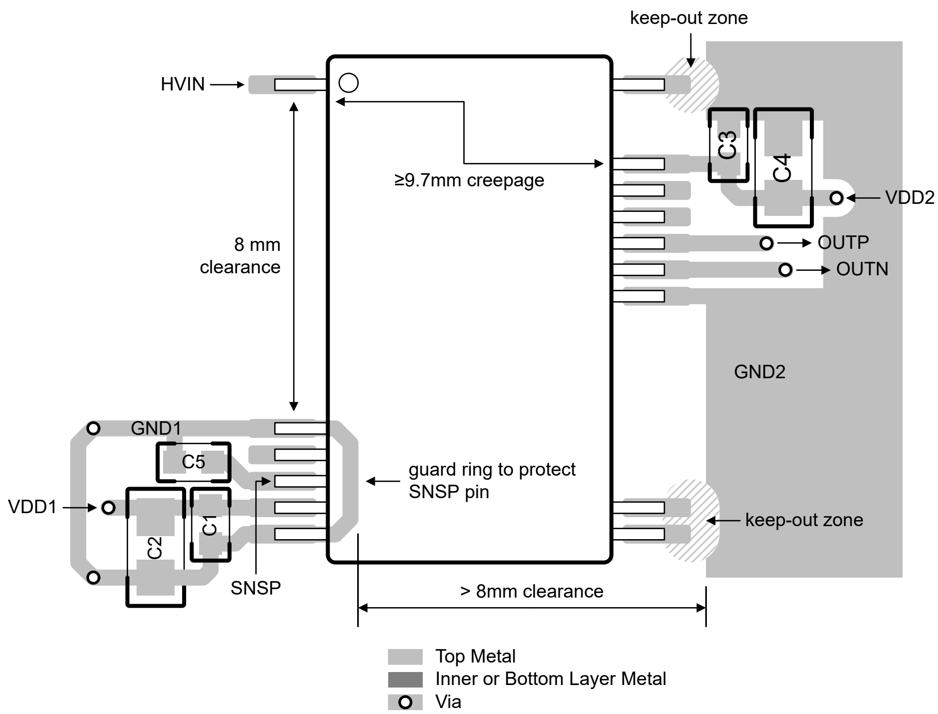


図 8-4. AMC0381D-Q1 の推奨レイアウト

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、*『絶縁の用語集』アプリケーション ノート*
- テキサス インスツルメンツ、*半導体および IC パッケージの熱評価基準アプリケーション ノート*
- テキサス インスツルメンツ、*『ISO72x デジタル アイソレータの磁界耐性』アプリケーション ノート*
- テキサス・インスツルメンツ、「絶縁型アンプの電圧センシング Excel カリキュレータ」設計ツール

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集	この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from SEPTEMBER 26, 2025 to OCTOBER 15, 2025 (from Revision A (September 2025) to Revision B (October 2025)) **Page**

- AMC0381D06-Q1 と AMC0381D10-Q1 のデバイスステータスを*製品プレビュー*から*量産データ*に変更................. 3
- AMC0381D06-Q1 と AMC0381D10-Q1 デバイスの*代表的な特性*を追加.. 13

Changes from Revision * (October 2024) to Revision A (September 2025) **Page**

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AMC0381D06QDFXRQ1	Active	Production	SSOP (DFX) | 15	750 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	AMC0381D06Q
AMC0381D10QDFXRQ1	Active	Production	SSOP (DFX) | 15	750 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	AMC0381D10Q
AMC0381D16QDFXRQ1	Active	Production	SSOP (DFX) | 15	750 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	AMC0381D16Q
PAMC0381D10QDFXRQ1	Active	Preproduction	SSOP (DFX) | 15	750 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PAMC0381D10QDFXRQ1.A	Active	Preproduction	SSOP (DFX) | 15	750 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PAMC0381D10QDFXRQ1.B	Active	Preproduction	SSOP (DFX) | 15	750 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

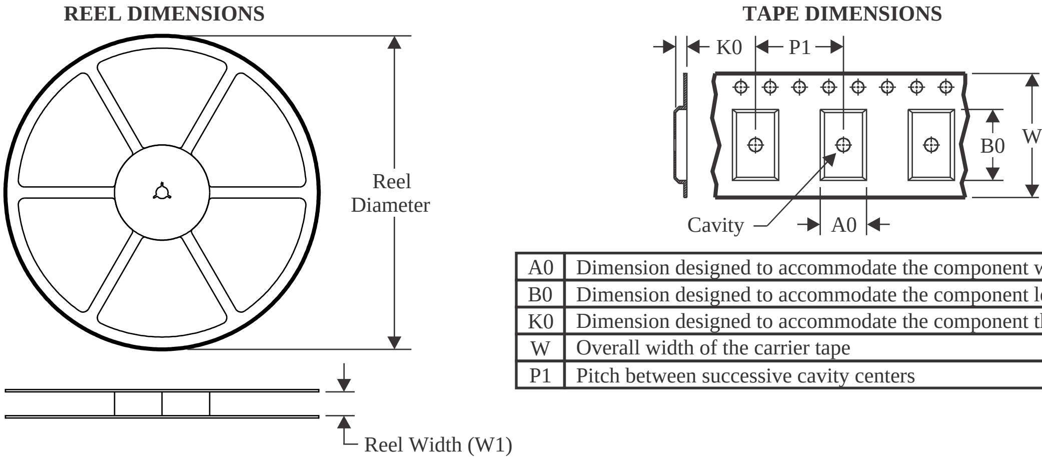
OTHER QUALIFIED VERSIONS OF AMC0381D-Q1 :

- Catalog : AMC0381D

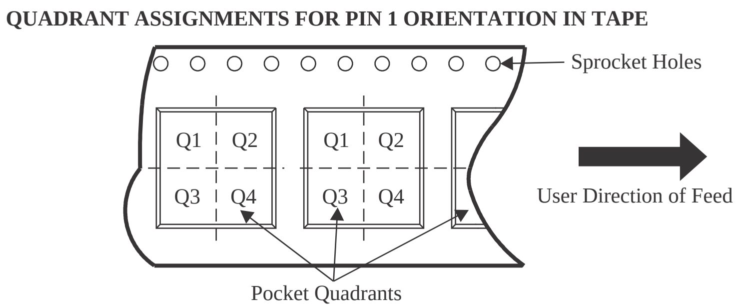
NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



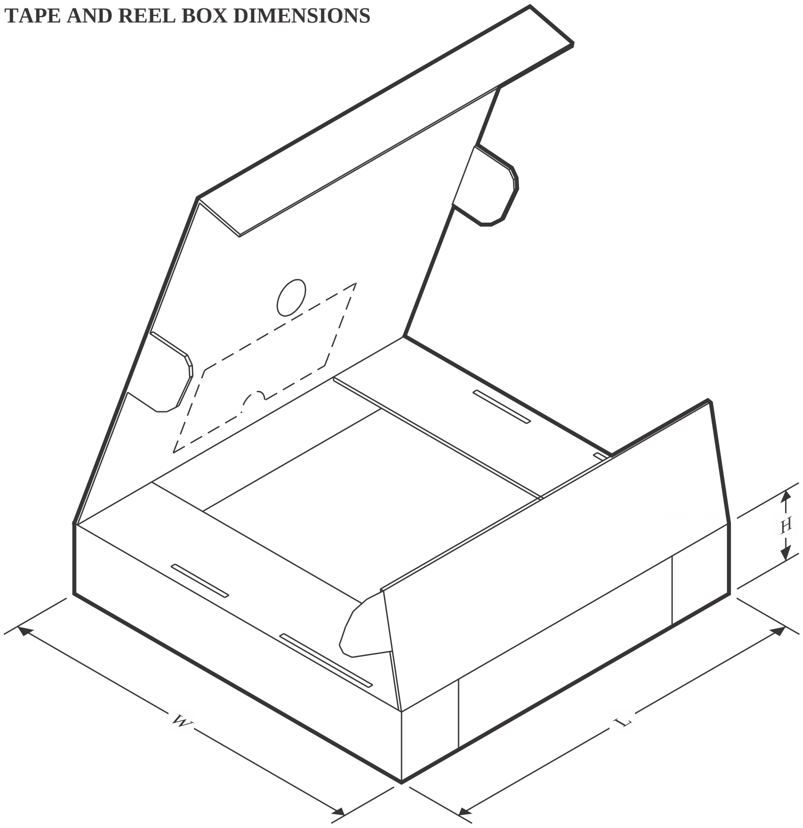
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers



*All dimensions are nominal

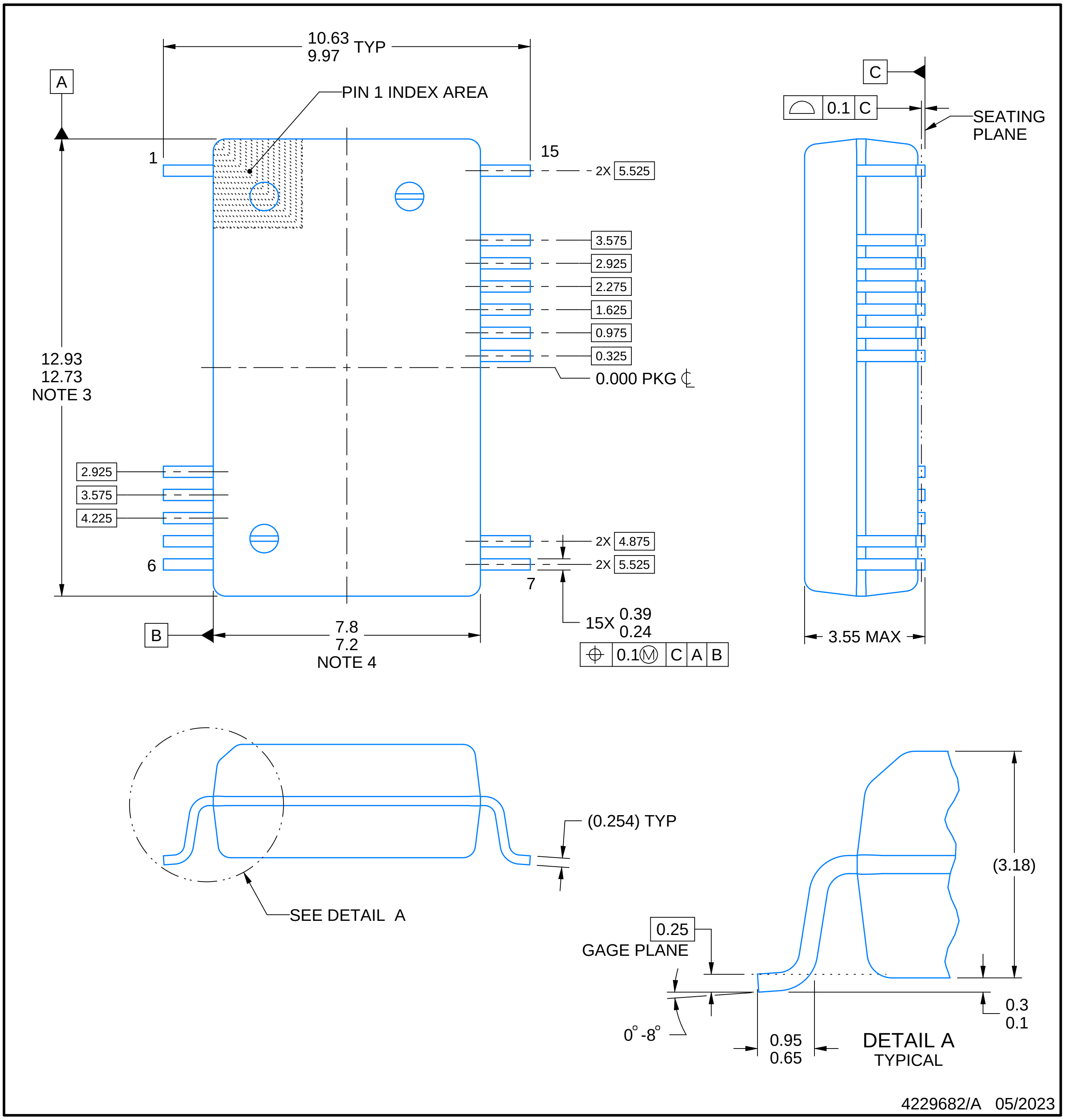
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
AMC0381D06QDFXRQ1	SSOP	DFX	15	750	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
AMC0381D10QDFXRQ1	SSOP	DFX	15	750	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
AMC0381D16QDFXRQ1	SSOP	DFX	15	750	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1

TAPE AND REEL BOX DIMENSIONS



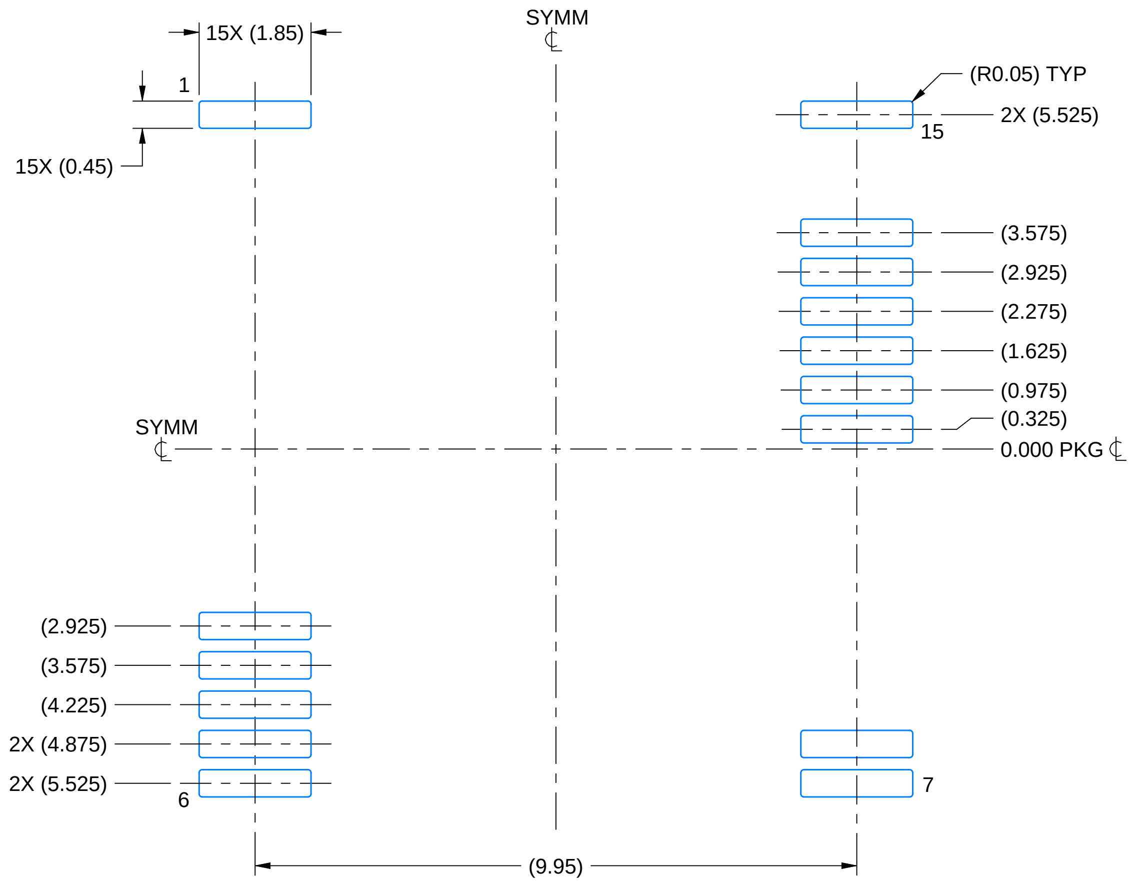
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
AMC0381D06QDFXRQ1	SSOP	DFX	15	750	350.0	350.0	43.0
AMC0381D10QDFXRQ1	SSOP	DFX	15	750	350.0	350.0	43.0
AMC0381D16QDFXRQ1	SSOP	DFX	15	750	350.0	350.0	43.0

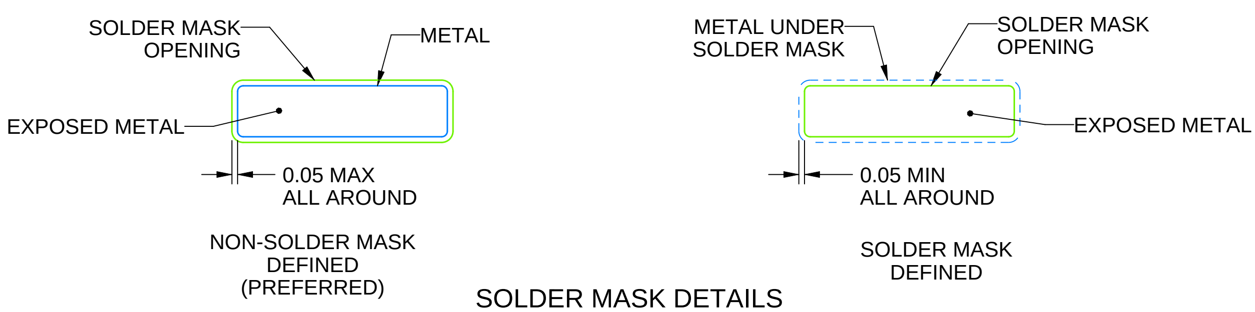


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 8X

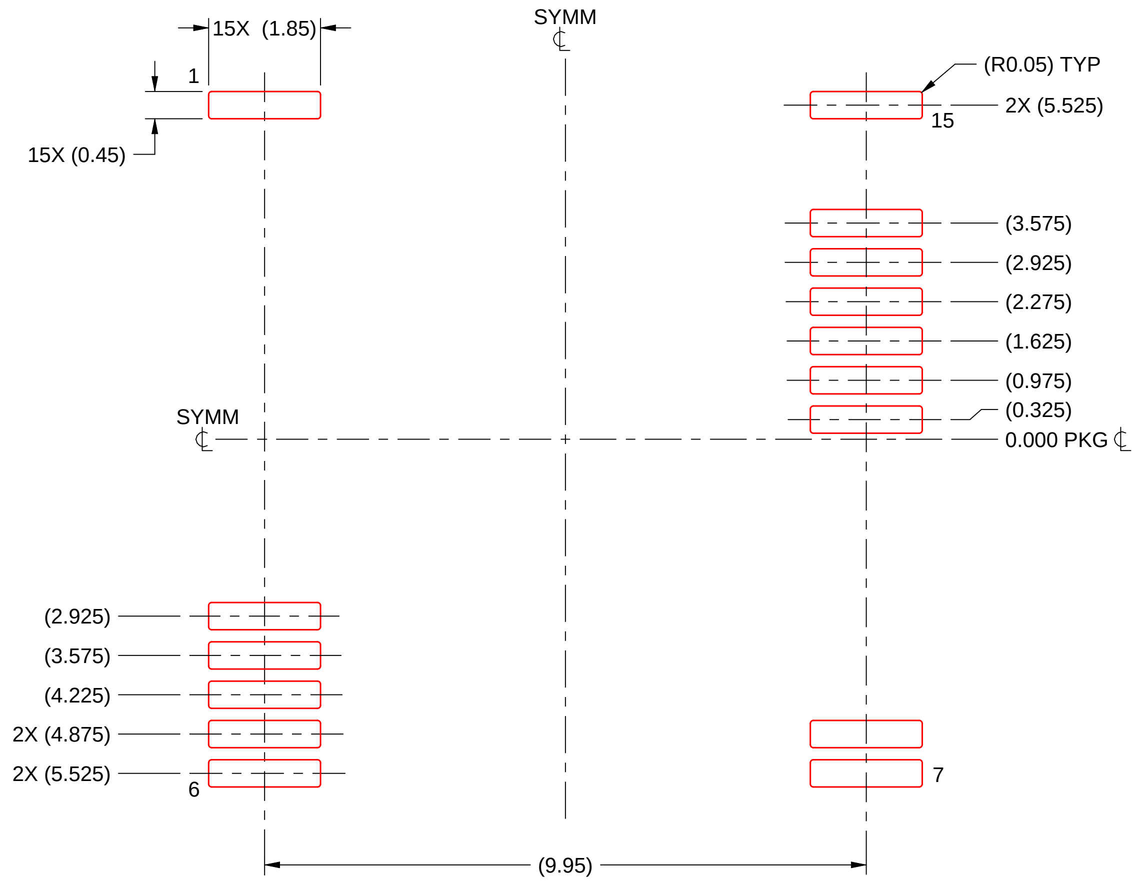


SOLDER MASK DETAILS

4229682/A 05/2023

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

4229682/A 05/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

最終更新日：2025 年 10 月