

DRV3255-Q1 高度な保護および診断機能を備えた統合型 3 相 48V 車載用ゲート・ドライバ・ユニット (GDU)

1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
 - デバイス周囲温度グレード 0: -40°C ~ +150°C
 - デバイス HBM ESD 分類レベル 2
 - デバイス CDM ESD 分類レベル C4B
- 機能安全準拠予定
 - 機能安全アプリケーション向けに開発
 - ISO 26262 システムの設計に役立つ資料を製品リリース時に提供予定
 - ASIL D までを対象の決定論的対応能力
- 3 つの N チャンネル・ハーフブリッジ・ゲート・ドライバ
 - 3.5A/4.5A の最大ピーク・ゲート駆動電流
 - 48V アプリケーション向けに最適化された電源アーキテクチャ
 - 12V/48V 分割電源アーキテクチャ
 - DC リンク電源 (DHCP) の過渡電圧の絶対最大定格: 95V
 - 90V の MOSFET 動作電圧範囲に対応するブートストラップ電圧: 105V
 - 100% デューティ・サイクルのための・チャージ・ポンプ付きブートストラップ
- 設定可能なアクティブ短絡 (ASC) 機能を内蔵
 - ローサイドおよびハイサイド ASC のサポート
 - デバイス・ピン制御を使用可能
 - フォルト処理機能
- CRC 付きシリアル・ペリフェラル・インターフェイス (SPI)
- 3.3V と 5V のロジック入力をサポート
- 先進の保護機能
 - バッテリー電圧モニタ
 - MOSFET V_{DS} 過電流監視
 - MOSFET V_{GS} ゲート・フォルト監視
 - アナログの内蔵セルフ・テスト
 - 内部レギュレータおよびクロック・モニタ
 - デバイス熱警告とシャットダウン
 - フォルト条件インジケータ・ピン

3 概要

DRV3255-Q1 デバイスは 48V 車載用モーター駆動アプリケーション向け高集積 3 相ゲート・ドライバです。本デバイスは、3.5A ピーク・ソースおよび 4.5A ピーク・シンク・ゲート駆動電流と、90V MOSFET 過渡過電圧をサポートすることで、高出力モーター駆動アプリケーションに対応するように特に設計されています。ゲート・ドライバの電力損失と自己発熱を最小限に抑えるため、高効率ブートストラップ・アーキテクチャを採用しています。チャージ・ポンプを利用することで、本ゲート・ドライバは 100% PWM デューティ・サイクル制御に対応できます。

幅広い診断、監視、保護機能が堅牢なモーター駆動システム設計をサポートします。システム・フォルトに対する高速応答を実現し、外部コンポーネントを不要にするため、高度に設定可能なアクティブ短絡 (ASC) 機能を内蔵しています。ASC 機能を使うと、外部 MOSFET を選択的に有効化できます。

パッケージ情報

部品番号 (1)	パッケージ	本体サイズ (公称)
DRV3255-Q1	HTQFP (64)	10.00mm × 10.00mm

(1) 巻末の注文情報を参照してください。

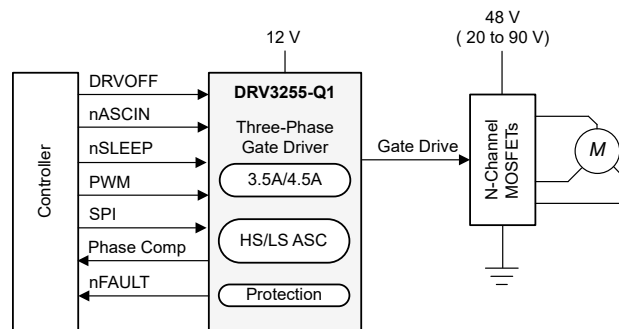


図 3-1. 概略回路図

2 アプリケーション

- 車載用 48V マイルド・ハイブリッド・モーター駆動
 - ベルト駆動型および一体型スタータ・ジェネレータ、モーター・ジェネレータ
 - 電動パワー・ステアリング
 - eTurbo と eBooster
 - HVAC コンプレッサおよびファン
 - トランスミッション制御およびアクチュエーション
 - オイル、トランスミッション、ウォーター・ポンプ



4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (February 2021) to Revision A (August 2022)	Page
• DRV3255-Q1 のデバイスのステータスを更新。.....	1

5 Device and Documentation Support

5.1 Device Support

5.1.1 Device Nomenclature

[Device Nomenclature](#) shows a legend for reading the complete orderable device name for the DRV3255-Q1 device

5.2 Documentation Support

For related documentation see the following:

- Texas Instruments, [How to Build a Small, Functionally Safe 48-V, 30-kW MHEV Motor-Drive System White paper](#)
- Texas Instruments, [How to optimize a motor-driver design for 48-V starter generators Technical article](#)
- Texas Instruments, [System Design Considerations for High-Power Motor Driver Applications Application note](#)
- Texas Instruments, [Driving parallel MOSFETs using the DRV3255-Q1 Application brief](#)
- Texas Instruments, [A basic brushless gate driver design – part 3: integrated vs. discrete half bridges Technical article](#)
- Texas Instruments, [PowerPAD™ Thermally Enhanced Package application report](#)
- Texas Instruments, [PowerPAD™ Made Easy application report](#)
- Texas Instruments, [Sensored 3-Phase BLDC Motor Control Using MSP430 application report](#)

5.2.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on [ti.com](https://www.ti.com). Click on [Subscribe to updates](#) to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

5.3 サポート・リソース

[TI E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

5.4 Trademarks

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

5.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

5.6 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

6 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

6.1 Package Option Addendum

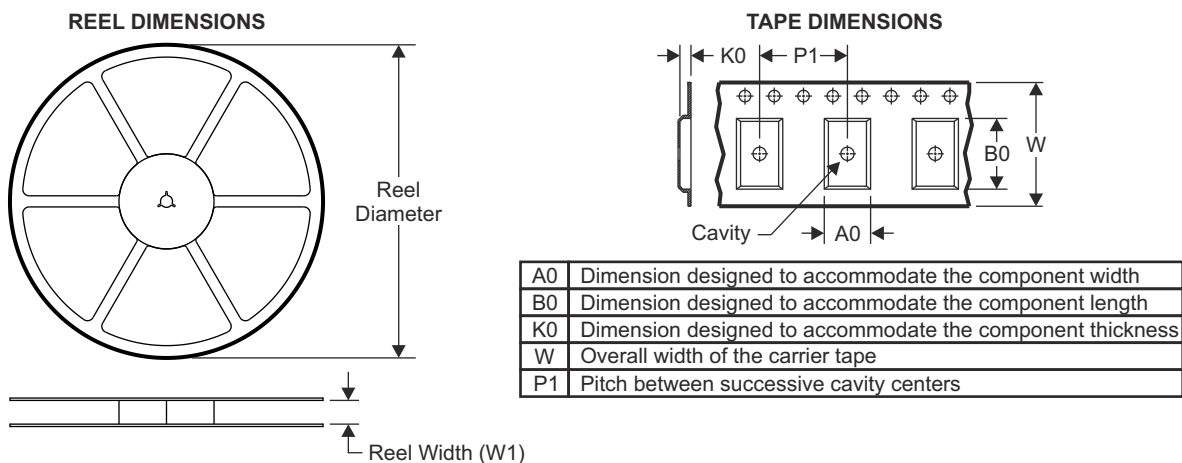
Packaging Information

Orderable Device	Status	Package Type	Package Drawing	Pins	Package Qty	Eco Plan	Lead/Ball Finish	MSL Peak Temp	Op Temp (°C)	Device Marking
DRV3255EPAP RQ1	ACTIVE	HTQFP	PAP	64	1000	RoHS & Green	NIPDAU	Level 3-260C-1 68 HR	-40 to 150	DRV3255

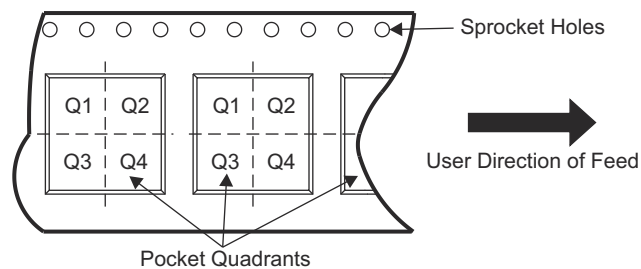
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

6.2 Tape and Reel Information

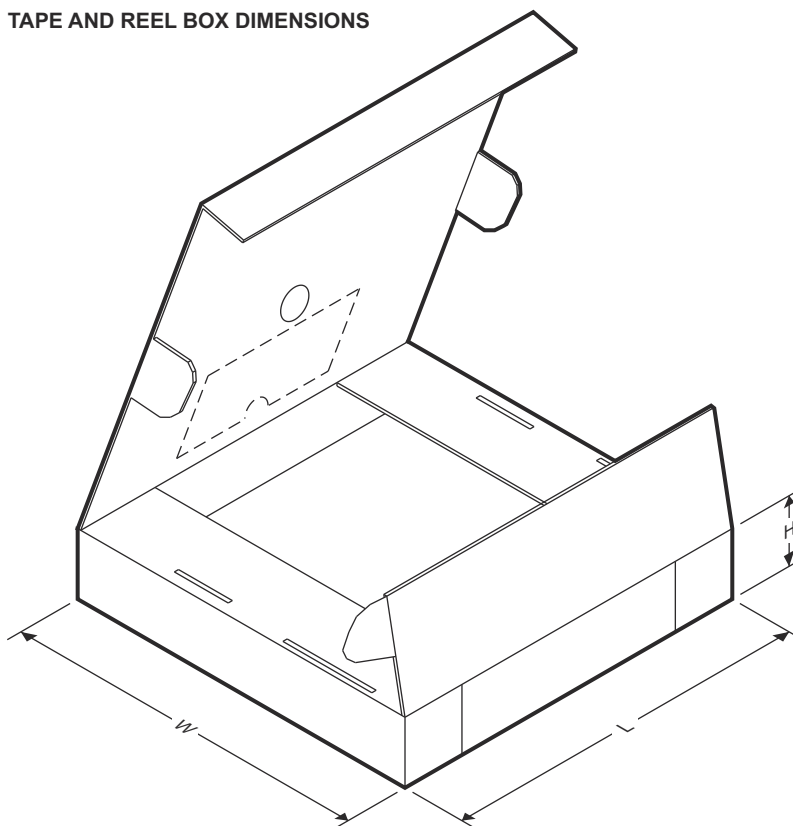


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV3255EPAPRQ1	HTQFP	PAP	64	1000	330.0	24.4	13.0	13.0	1.5	16.0	24.0	DRV3255

TAPE AND REEL BOX DIMENSIONS

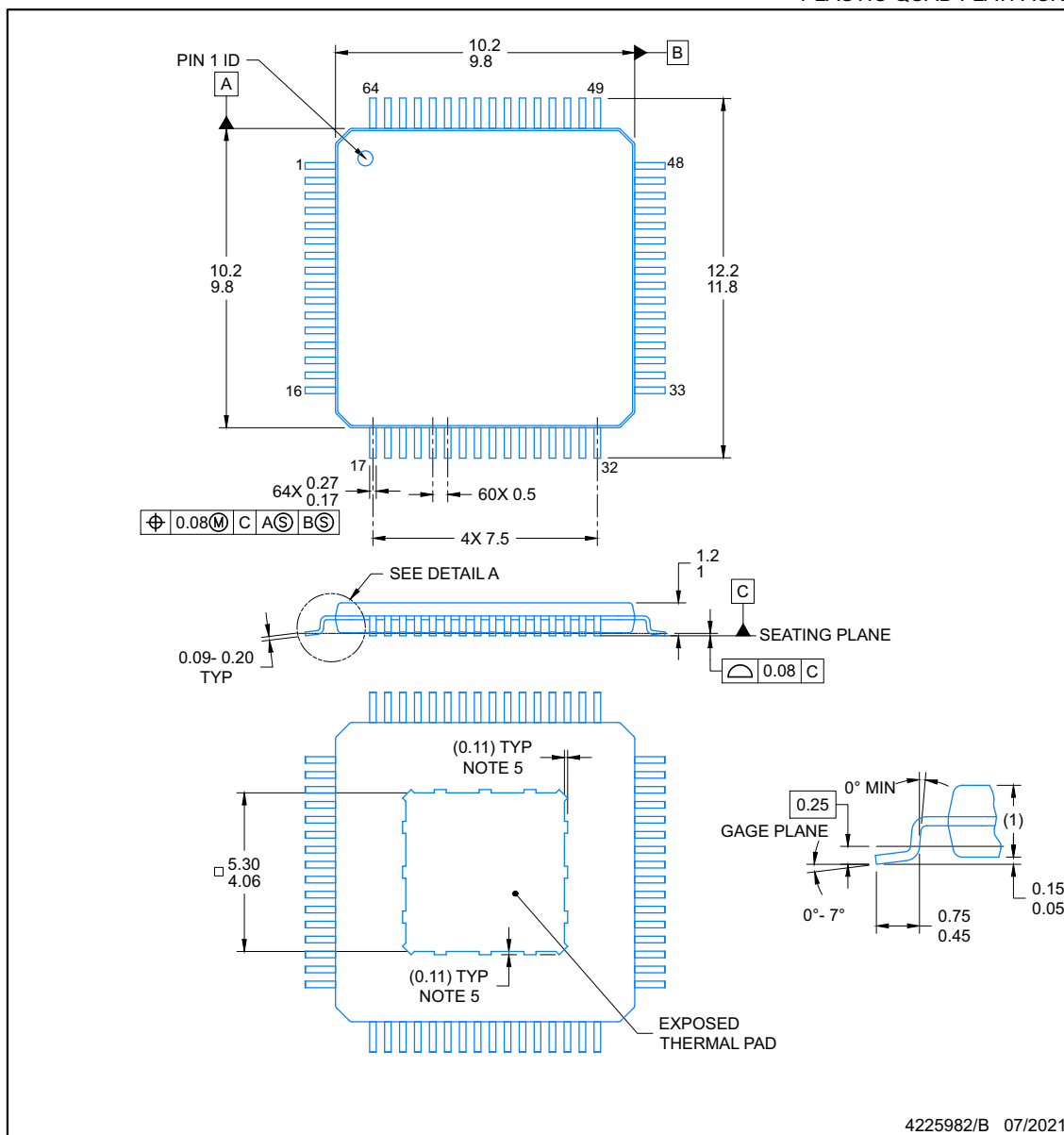


Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV3255EPAPRQ1	HTQFP	PAP	64	1000	10.0	10.0	1.0

PAP0064N

PACKAGE OUTLINE HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



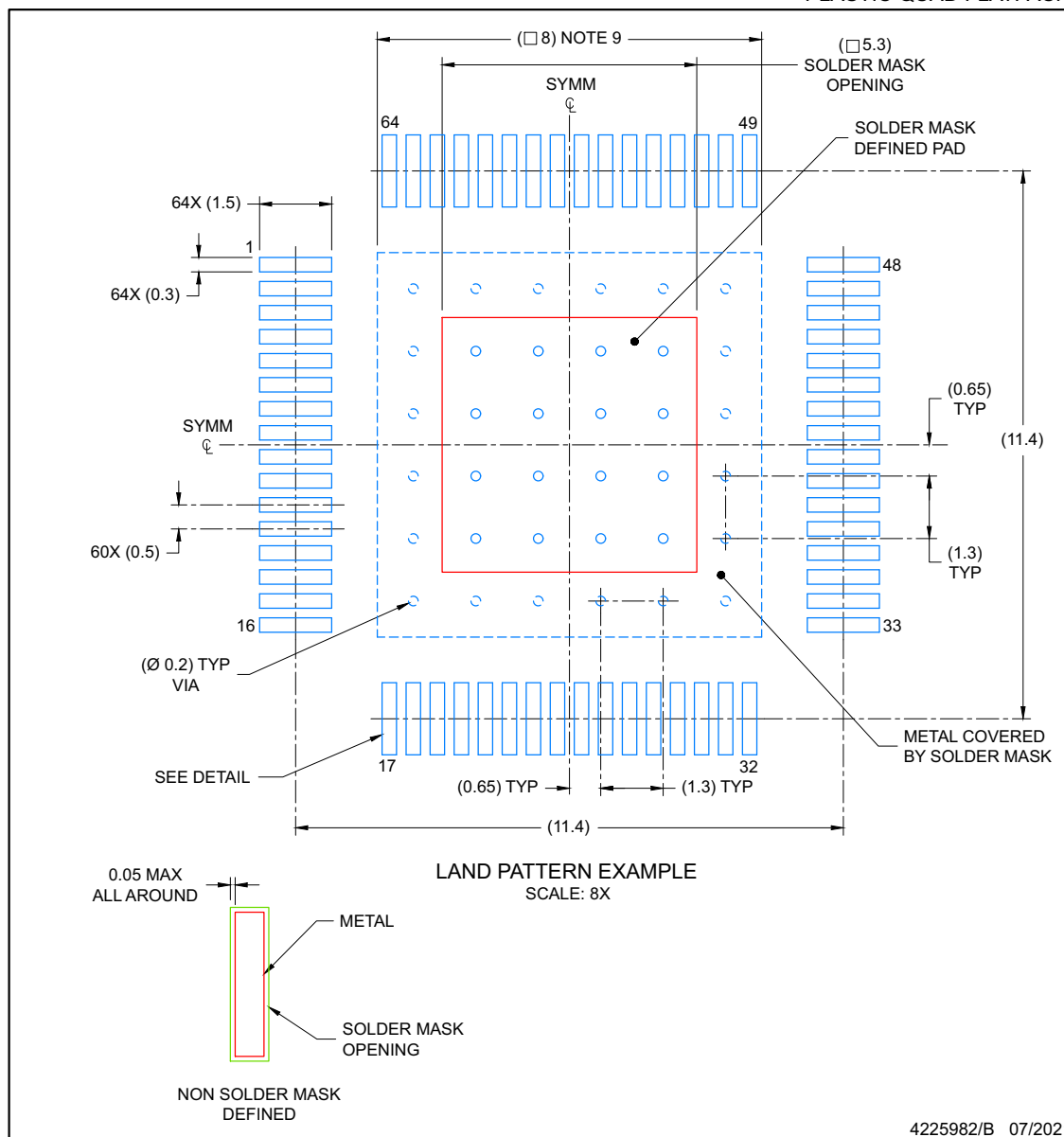
NOTES:

PowerPAD is a trademark of Texas Instruments

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Strap features may not be present.
6. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT**HTQFP - 1.2 mm max height****PAP0064N**

PLASTIC QUAD FLATPACK



NOTES: (continued)

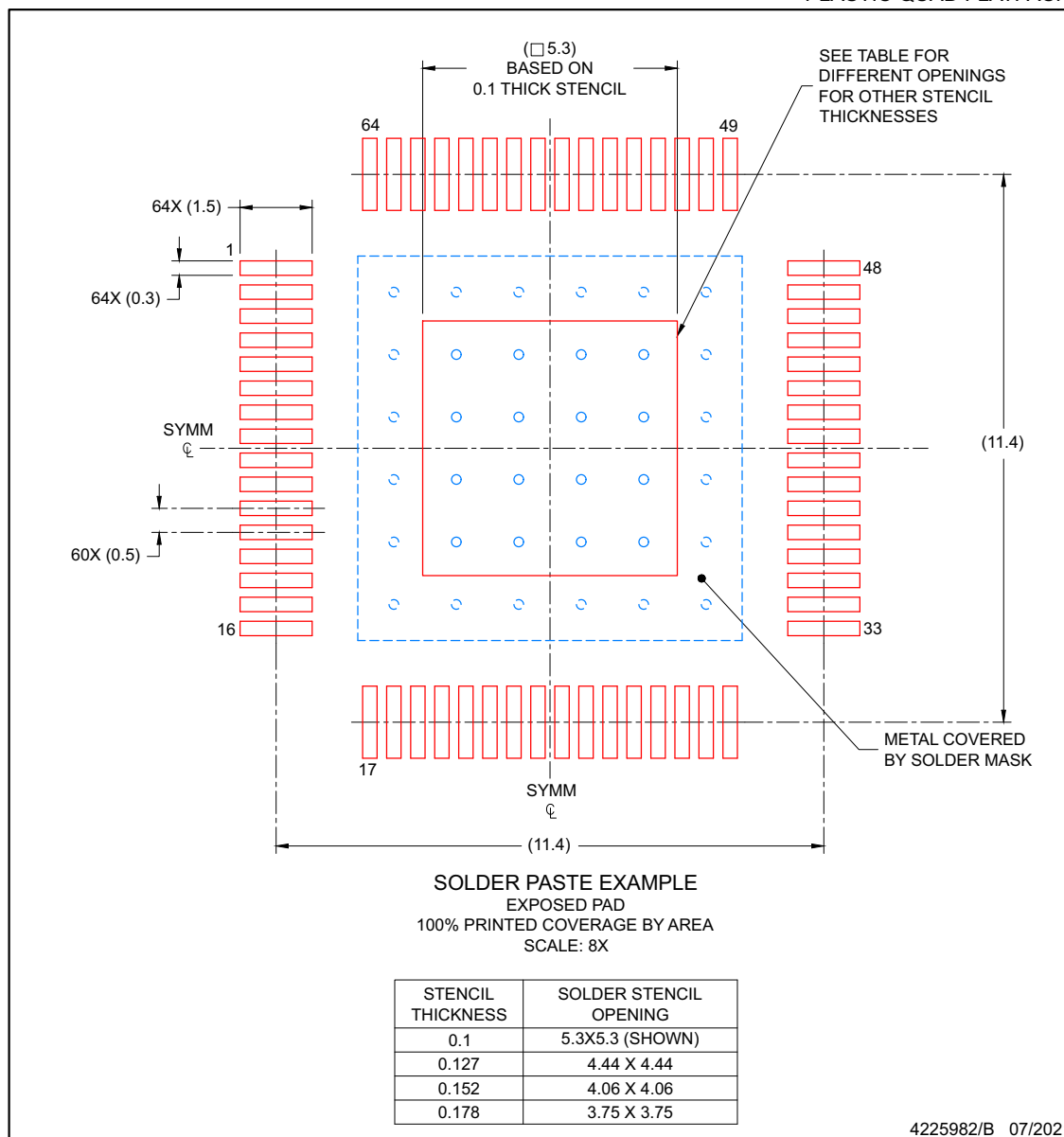
7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
9. This package is designed to be soldered to a thermal pad on the board. Refer to technical brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).

EXAMPLE STENCIL DESIGN

PAP0064N

HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV3255EPAPRQ1	Active	Production	HTQFP (PAP) 64	1000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	DRV3255 Q1
DRV3255EPAPRQ1.A	Active	Production	HTQFP (PAP) 64	1000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	DRV3255 Q1

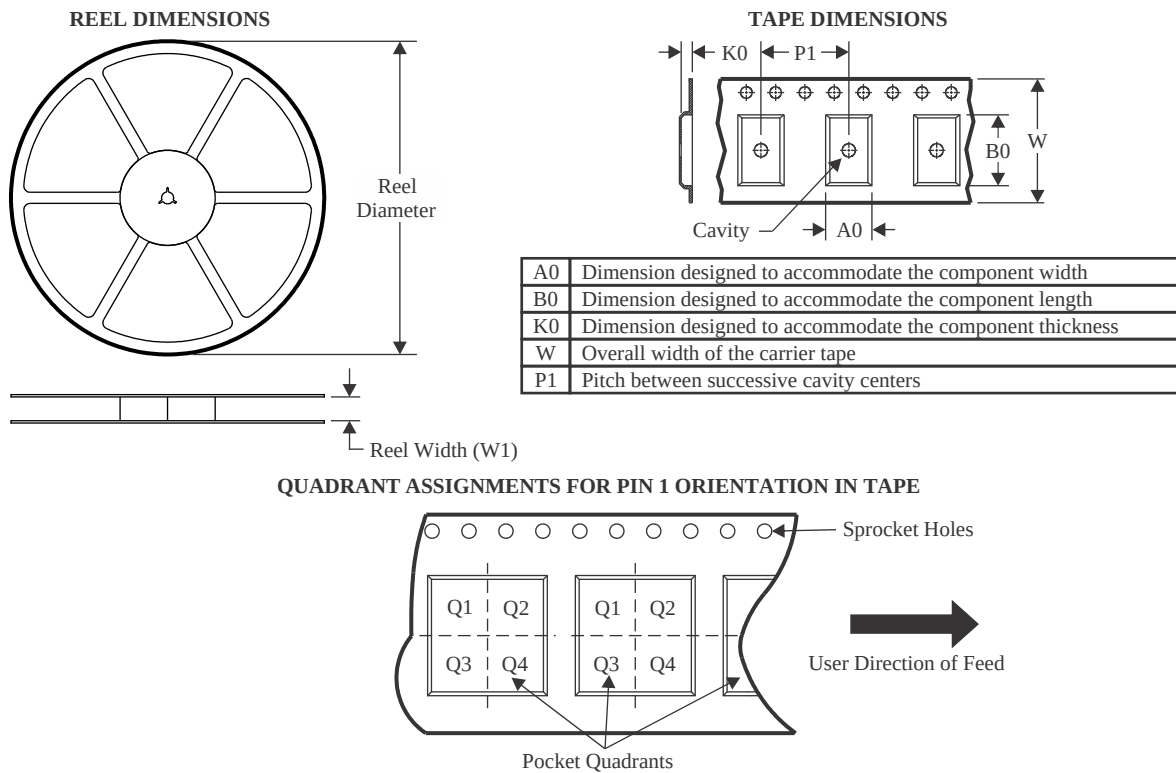
- ⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).
- ⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- ⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- ⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- ⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- ⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

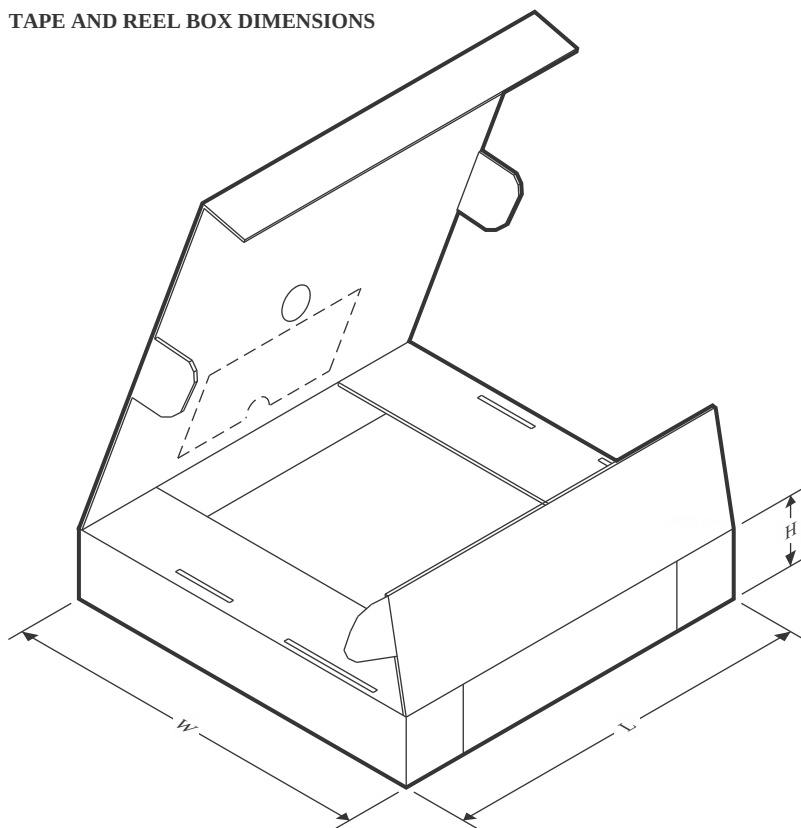
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV3255EPAPRQ1	HTQFP	PAP	64	1000	330.0	24.4	13.0	13.0	1.5	16.0	24.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV3255EPAPRQ1	HTQFP	PAP	64	1000	367.0	367.0	55.0

GENERIC PACKAGE VIEW

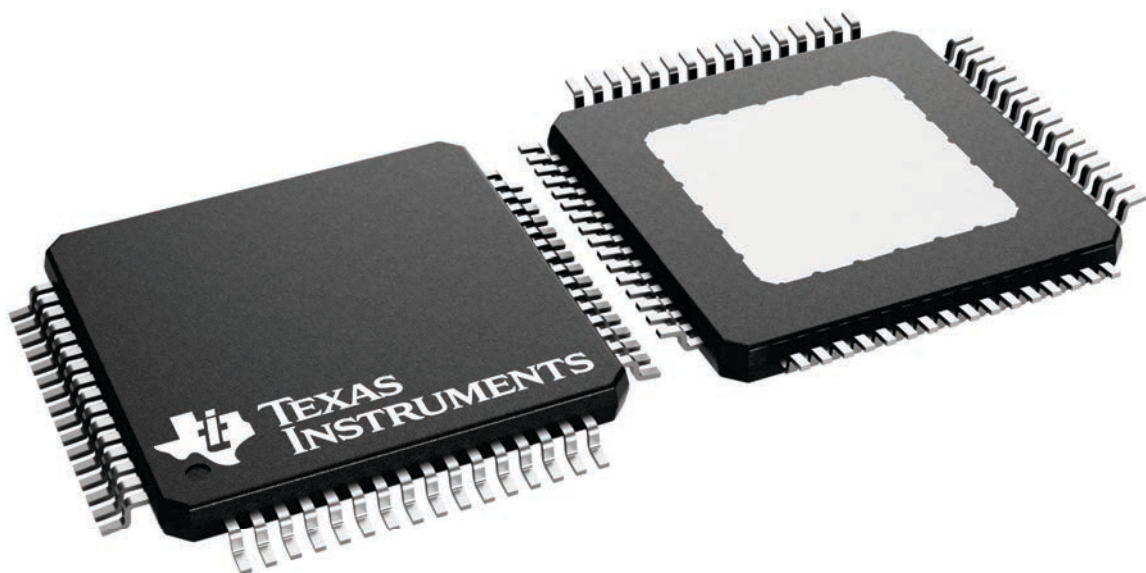
PAP 64

HTQFP - 1.2 mm max height

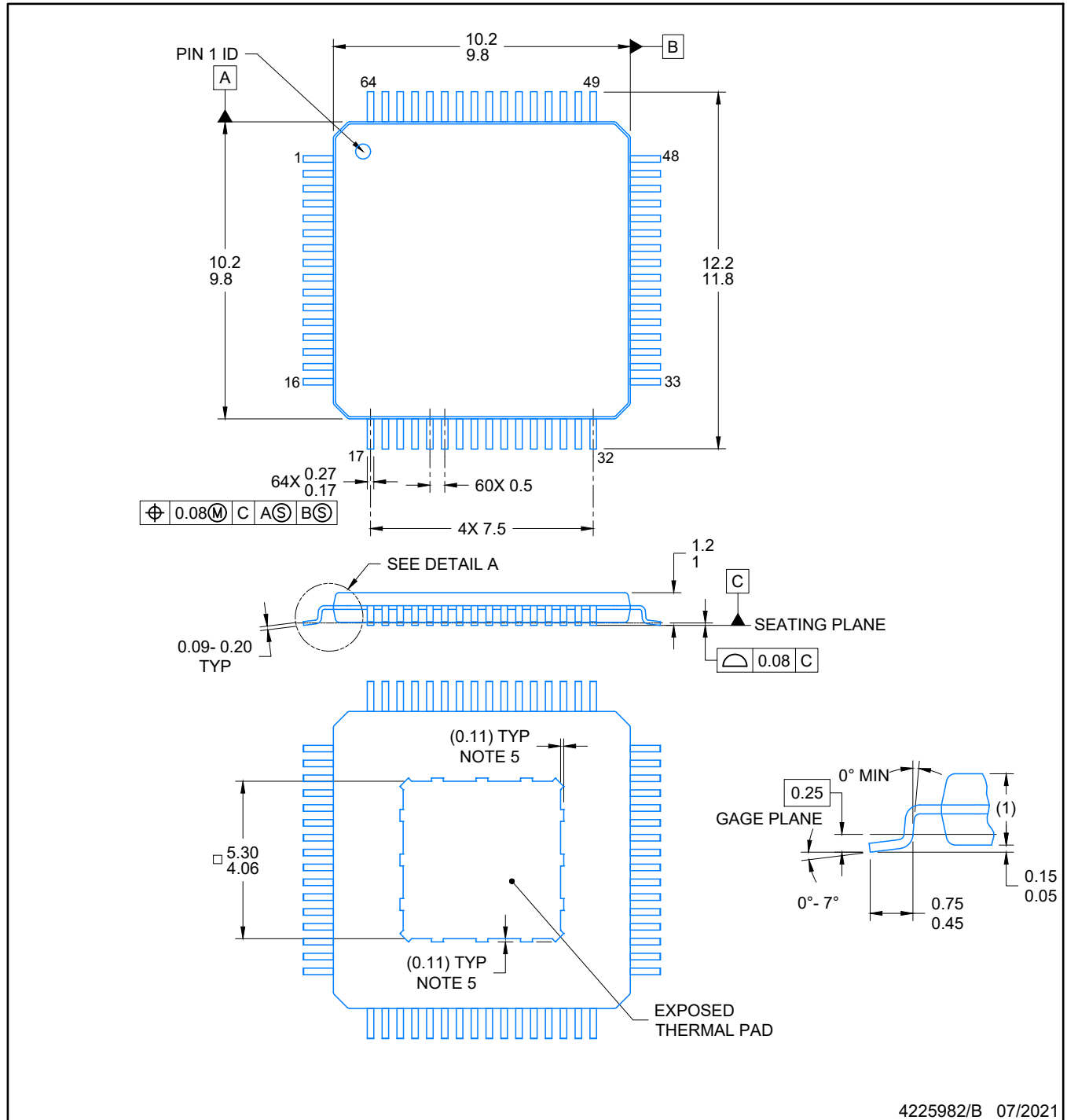
10 x 10, 0.5 mm pitch

QUAD FLATPACK

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



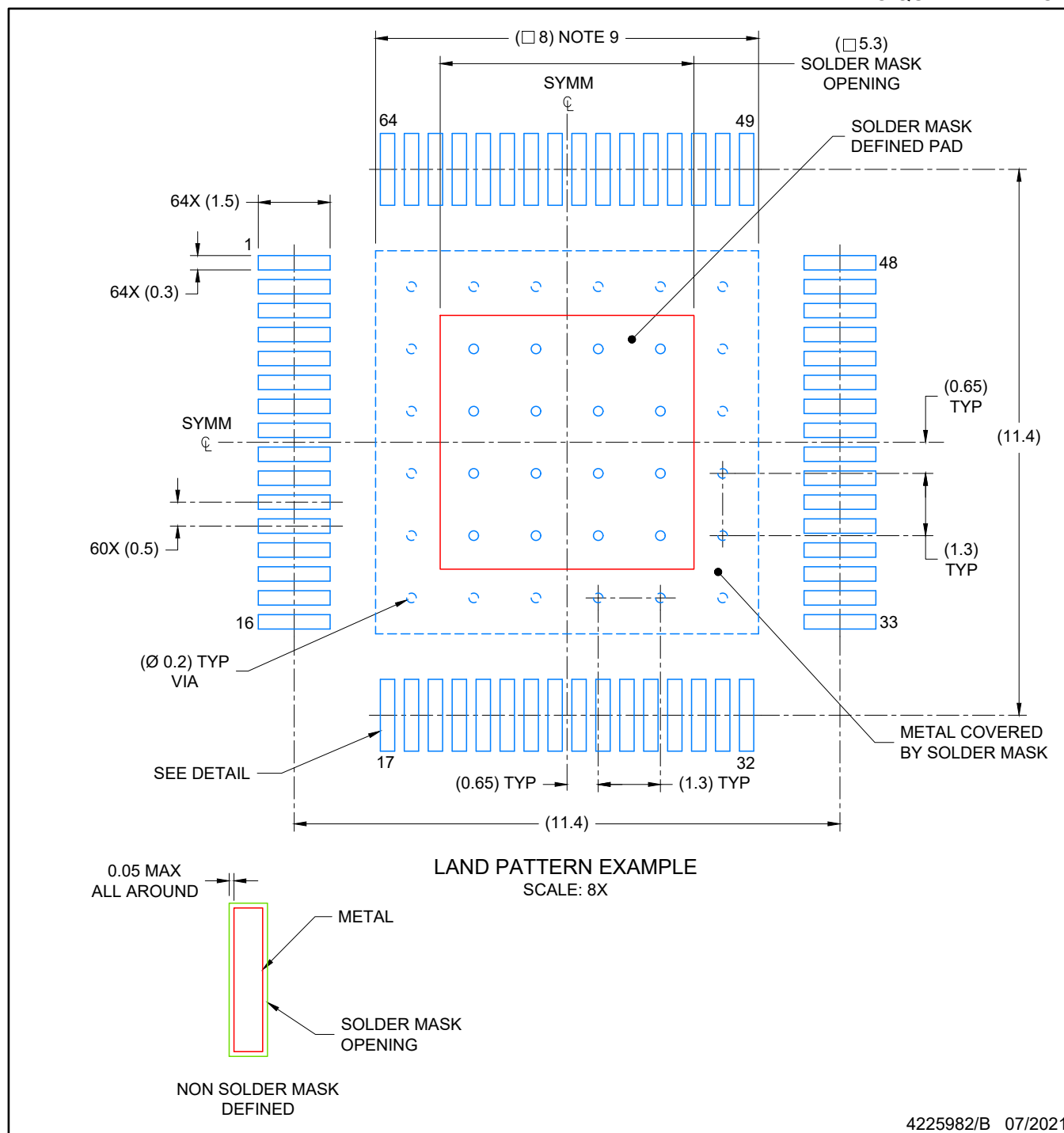
4226442/A



NOTES:

PowerPAD is a trademark of Texas Instruments

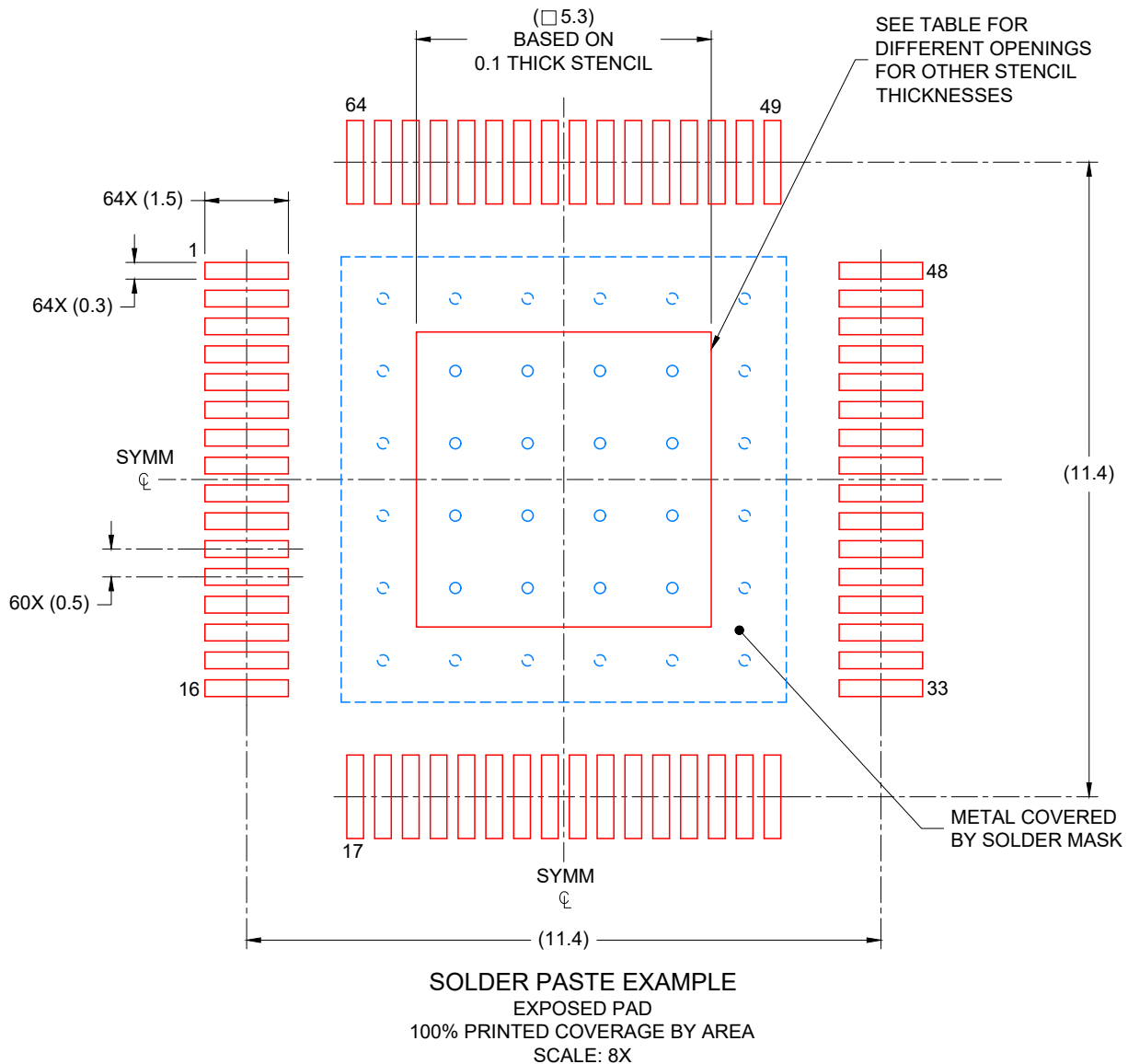
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Strap features may not be present.
6. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



4225982/B 07/2021

NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
9. This package is designed to be soldered to a thermal pad on the board. Refer to technical brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).



STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	5.3X5.3 (SHOWN)
0.127	4.44 X 4.44
0.152	4.06 X 4.06
0.178	3.75 X 3.75

4225982/B 07/2021

NOTES: (continued)

9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月