

# ESD652-Q1 車載用 18V 双方向 ESD 保護、SOT-23 パッケージ、車載 ネットワーク向け

## 1 特長

- IEC 61000-4-5 サージ保護:
  - 5.5A (8/20 $\mu$ s)
- IEC 61000-4-2 ESD 保護:
  - $\pm$ 30kV 接触放電
  - $\pm$ 30kV エアギャップ放電
- 18V の動作電圧
- I/O 容量:
  - 4pF (標準値)
- 正と負の電圧スイングをサポートする双方向極性
- 1 つの部品で完全な ESD 保護機能を実現できる 2 チャネル デバイス
- 温度範囲: -55°C ~ +150°C
- 小型のリード付き SOT-23 で低コストの自動光学検査 (AOI) が可能
- AEC-Q101 認定済み

## 2 アプリケーション

- 車載ネットワーク:
  - 車載用ハイブリッドおよび電動パワートレインシステム
  - エネルギー ストレージ システム
  - 車載用バッテリー管理システム

## 3 概要

ESD652-Q1 は、バッテリー管理システムその他の車載用アプリケーション向けの双方向 ESD 保護ダイオードです。ESD652-Q1 は、IEC 61000-4-2 国際規格に規定されている最大レベルを超える ESD 衝撃 (接触  $\pm$ 30kV、空中  $\pm$ 30kV) を吸収できるように仕様が規定されています。IEC 61000-4-5 規格に準拠して、ピーク パルス電流が最大 5.5A の 8/20 $\mu$ s のサージをクランプできます。

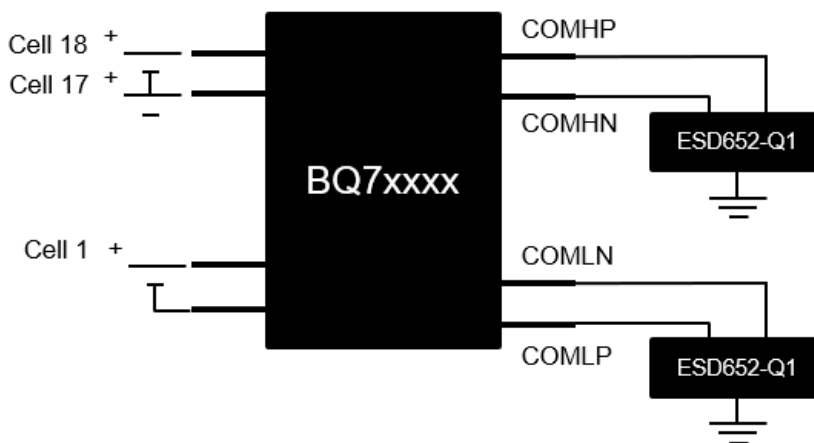
このデバイスの IO 容量は 4pF (標準値) で、高速インターフェイス保護を実現しています。動的抵抗とクランプ電圧が低いため、過渡現象に対してシステム レベルで確実な保護を行えます。車載用システムでは、安全装置の制御に高度な堅牢性と信頼性が求められるので、この保護機能は重要です。

ESD652-Q1 は、小型のリード付き SOT-23 (DBZ) パッケージで供給されます。

### パッケージ情報

| 部品番号      | パッケージ (1)       | パッケージ サイズ (2)   |
|-----------|-----------------|-----------------|
| ESD652-Q1 | DBZ (SOT-23, 3) | 2.92mm × 2.37mm |

- 詳細については、[セクション 9](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



代表的なアプリケーション回路図



## Table of Contents

|   |          |   |          |
|---|----------|---|----------|
| 1 特長.....                                     | 1        | 5.8 Typical Characteristics.....                              | 5        |
| 2 アプリケーション.....                               | 1        | <b>6 Application and Implementation.....</b>                  | <b>7</b> |
| 3 概要.....                                     | 1        | 6.1 Application Information.....                              | 7        |
| <b>4 Pin Configuration and Functions.....</b> | <b>2</b> | <b>7 Device and Documentation Support.....</b>                | <b>8</b> |
| <b>5 Specifications.....</b>                  | <b>3</b> | 7.1 Documentation Support.....                                | 8        |
| 5.1 Absolute Maximum Ratings.....             | 3        | 7.2 ドキュメントの更新通知を受け取る方法.....                                   | 8        |
| 5.2 ESD Ratings - AEC Specifications.....     | 3        | 7.3 サポート・リソース.....  | 8        |
| 5.3 ESD Ratings - IEC Specifications.....     | 3        | 7.4 Trademarks.....   | 8        |
| 5.4 ESD Ratings - ISO Specifications.....     | 3        | 7.5 静電気放電に関する注意事項.....  | 8        |
| 5.5 Recommended Operating Conditions.....     | 3        | 7.6 用語集.....  | 8        |
| 5.6 Thermal Information.....                  | 4        | <b>8 Revision History.....</b>                                | <b>8</b> |
| 5.7 Electrical Characteristics.....           | 4        | <b>9 Mechanical, Packaging, and Orderable Information....</b> | <b>8</b> |

## 4 Pin Configuration and Functions

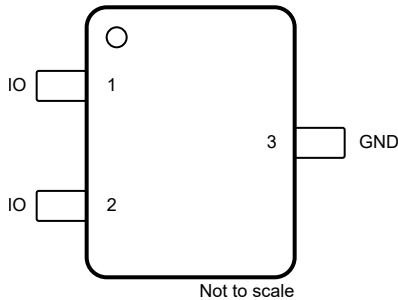


図 4-1. ESD652-Q1 DBZ Package, 3-Pin SOT-23 (Top View)

表 4-1. Pin Functions for ESD652-Q1

| PIN  |      | TYPE <sup>(1)</sup> | DESCRIPTION                |
|------|------|---------------------|----------------------------|
| NAME | NO.  |                     |                            |
| IO   | 1, 2 | I/O                 | Surge and ESD protected IO |
| GND  | 3    | GND                 | Ground. Connect to ground  |

(1) I = Input, O = Output, I/O = Input or Output, GND = ground

## 5 Specifications

### 5.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)<sup>(1)</sup>

| Parameter        |   | MIN | MAX | UNIT |
|------------------|---|-----|-----|------|
| P <sub>PPM</sub> | IEC 61000-4-5 Surge (t <sub>p</sub> = 8/20 μs) Peak Pulse Power at 25 °C <sup>(2)</sup>   |     | 176 | W    |
| I <sub>PPM</sub> | IEC 61000-4-5 Surge (t <sub>p</sub> = 8/20 μs) Peak Pulse Current at 25 °C <sup>(2)</sup> |     | 5.5 | A    |
| T <sub>A</sub>   | Operating free-air temperature  | –55 | 150 | °C   |
| T <sub>stg</sub> | Storage temperature   | –65 | 155 | °C   |

- (1) Operation outside the *Absolute Maximum Rating* may cause permanent device damage. *Absolute Maximum Rating* do not imply functional operation of the device at these or any other conditions beyond those listed under *Recommended Operating Condition*. If used outside the *Recommended Operating Condition* but within the *Absolute Maximum Rating*, the device may not be fully functional, and this may affect device reliability, functionality, performance, and shorten the device lifetime.
- (2) Voltages are with respect to GND unless otherwise noted.

### 5.2 ESD Ratings - AEC Specifications

| Parameter          |                         | Test Conditions   | VALUE | UNIT |
|--------------------|-------------------------|---|-------|------|
| V <sub>(ESD)</sub> | Electrostatic discharge | Human body model (HBM), per AEC Q101-001 <sup>(1)</sup>     | ±2500 | V    |
|                    |                         | Charged device model (CDM), per AEC Q101-005 <sup>(2)</sup> | ±1000 |      |

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
- (2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

### 5.3 ESD Ratings - IEC Specifications

| Parameter          |                         | Test Conditions                           | VALUE  | UNIT |
|--------------------|-------------------------|---|--------|------|
| V <sub>(ESD)</sub> | Electrostatic discharge | IEC 61000-4-2 Contact Discharge, all pins | ±30000 | V    |
|                    |                         | IEC 61000-4-2 Air Discharge, all pins     | ±30000 |      |

### 5.4 ESD Ratings - ISO Specifications

| Parameter          |                                   | Test Conditions     | VALUE                       | UNIT   |   |
|--------------------|-----------------------------------|---------------------|-----------------------------|--------|---|
| V <sub>(ESD)</sub> | ISO 10605 Electrostatic Discharge | C = 150pF; R = 330Ω | Contact Discharge, all pins | ±30000 | V |
|                    |                                   |                     | Air-gap Discharge, all pins | ±30000 |   |
|                    |                                   | C = 330pF; R = 330Ω | Contact Discharge, all pins | ±30000 |   |
|                    |                                   |                     | Air-gap Discharge, all pins | ±30000 |   |

### 5.5 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

|                 |                                  | MIN | NOM | MAX | UNIT |
|-----------------|----------------------------------|-----|-----|-----|------|
| V <sub>IN</sub> | Input voltage between any 2 pins | –18 |     | 18  | V    |
| T <sub>A</sub>  | Operating Free Air Temperature   | –55 |     | 150 | °C   |

## 5.6 Thermal Information

| THERMAL METRIC <sup>(1)</sup> |  | ESD652(Q1)   | UNIT |
|-------------------------------|--|--------------|------|
|                               |  | DBZ (SOT-23) |      |
|                               |  | 3 PINS       |      |
| $R_{\theta JA}$               | Junction-to-ambient thermal resistance       | 249.2        | °C/W |
| $R_{\theta JC(top)}$          | Junction-to-case (top) thermal resistance    | 129.7        | °C/W |
| $R_{\theta JB}$               | Junction-to-board thermal resistance         | 83.1         | °C/W |
| $\Psi_{JT}$                   | Junction-to-top characterization parameter   | 24.2         | °C/W |
| $\Psi_{JB}$                   | Junction-to-board characterization parameter | 82.5         | °C/W |
| $R_{\theta JC(bot)}$          | Junction-to-case (bottom) thermal resistance | NA           | °C/W |

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

## 5.7 Electrical Characteristics

At  $T_A = 25^\circ\text{C}$  unless otherwise noted

| PARAMETER   |   | TEST CONDITIONS                           | MIN | TYP  | MAX | UNIT     |
|-------------|---|---|-----|------|-----|----------|
| $V_{RWM}$   | Reverse stand-off voltage                                       | $I_{IO} < 50\text{nA}$                    | -18 |      | 18  | V        |
| $I_{LEAK}$  | Leakage current at $V_{RWM}$                                    | $V_{IO} = \pm 18\text{V}$ , I/O to GND    |     | 1    | 50  | nA       |
| $V_{BR}$    | Breakdown voltage, I/O to GND <sup>(1)</sup>                    | $I_{IO} = \pm 10\text{mA}$                | 19  |      | 25  | V        |
| $V_{CLAMP}$ | Surge clamping voltage, $t_p = 8/20 \mu\text{s}$ <sup>(2)</sup> | $I_{PP} = \pm 1\text{A}$ , I/O to GND     |     | 22   | 25  | V        |
|             |   | $I_{PP} = \pm 5.5\text{A}$ , I/O to GND   |     | 25   | 32  | V        |
| $V_{CLAMP}$ | TLP clamping voltage, $t_p = 100 \text{ ns}$ <sup>(3)</sup>     | $I_{PP} = \pm 16\text{A}$ TLP, I/O to GND |     | 28   |     | V        |
| $R_{DYN}$   | Dynamic resistance <sup>(4)</sup>                               | I/O to GND                                |     | 0.32 |     | $\Omega$ |
|             |   | GND to I/O                                |     | 0.32 |     |          |
| $C_{LINE}$  | Line capacitance, IO to GND                                     | $V_{IO} = 0\text{V}$ , $f = 1\text{MHz}$  |     | 4    |     | pF       |

(1)  $V_{BR}$  is defined as the voltage obtained at 10mA when sweeping the voltage up, before the device latches into the snapback state

(2) Device stressed with 8/20 $\mu\text{s}$  exponential decay waveform according to IEC 61000-4-5

(3) Non-repetitive square wave current pulse, Transmission Line Pulse (TLP); ANSI / ESD STM5.5.1-2008

(4) Extraction of  $R_{DYN}$  using least squares fit of TLP characteristics between  $I = 10\text{A}$  and  $I = 20\text{A}$

### 5.8 Typical Characteristics

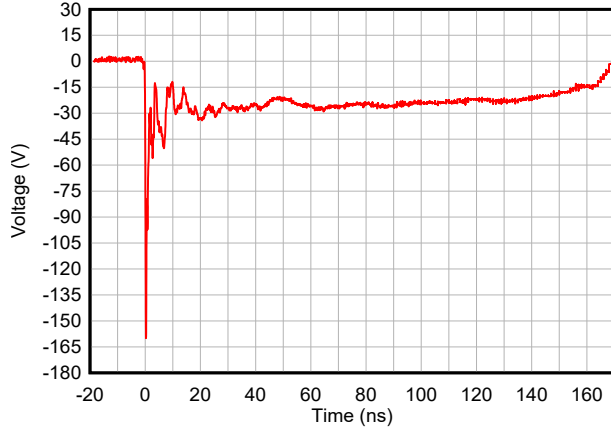


図 5-1. -8kV Clamped IEC Waveform

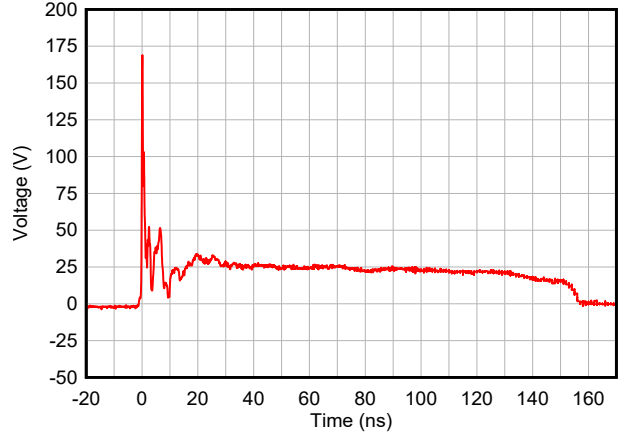


図 5-2. +8kV Clamped IEC Waveform

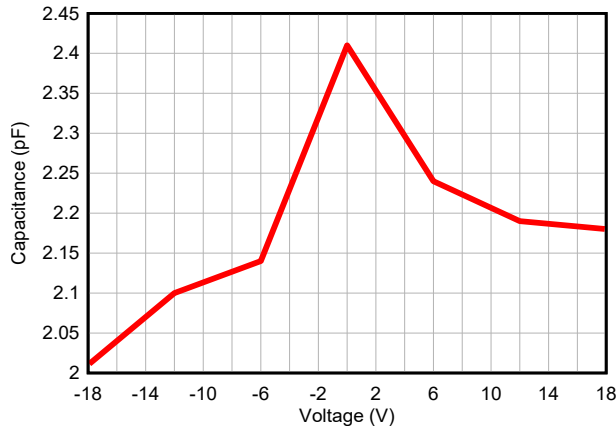


図 5-3. Capacitance vs. Bias Voltage

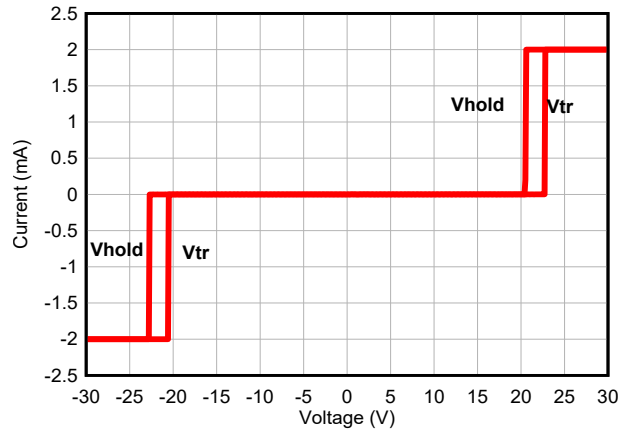


図 5-4. DC Voltage Sweep I-V Curve

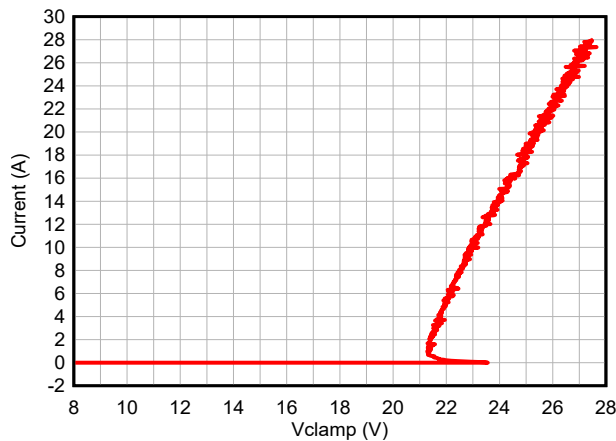


図 5-5. Negative TLP Curve

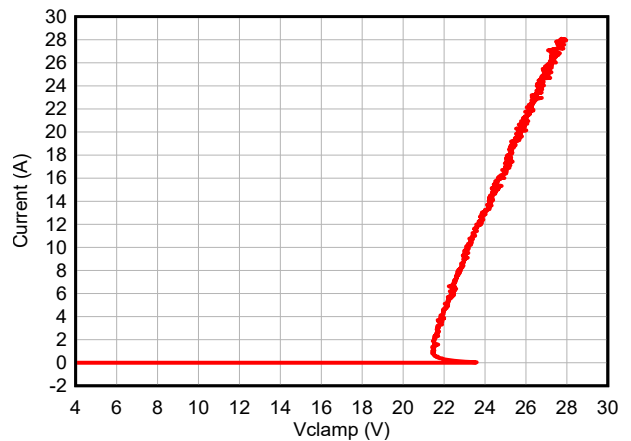
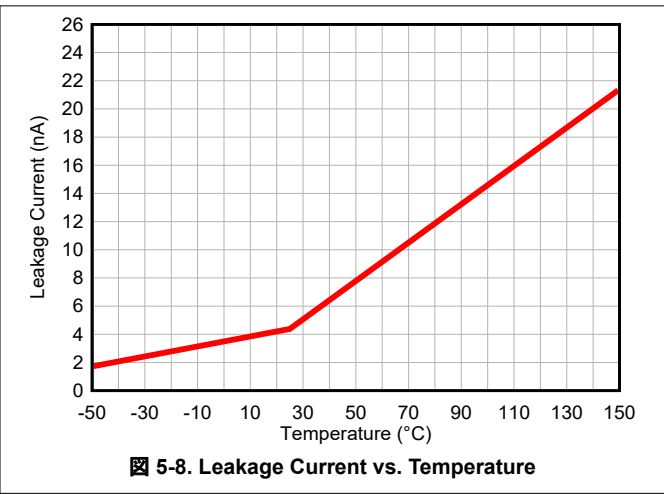
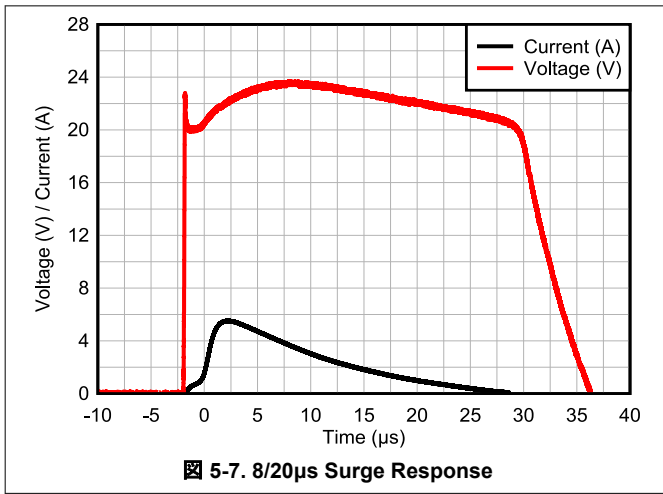


図 5-6. Positive TLP Curve

### 5.8 Typical Characteristics (continued)



## 6 Application and Implementation

---

### 注

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes, as well as validating and testing their design implementation to confirm system functionality.

---

### 6.1 Application Information

The ESD652-Q1 is a diode type TVS that provides a path to ground for dissipating transient voltage spikes, such as ESD or surge, on signal lines and power lines. Connect the device in parallel to the down stream circuitry for protection. As the current from the transient passes through the device, only a small voltage drop is present across the diode. This is the voltage presented to the protected IC. The low  $R_{DYN}$  of the triggered TVS holds this voltage ( $V_{CLAMP}$ ) to a safe level for the protected IC. For more information on how to properly use this device, refer to the [ESD Packaging and Layout Guide](#) for details.

## 7 Device and Documentation Support

### 7.1 Documentation Support

#### 7.1.1 Related Documentation

For related documentation, see the following:

- Texas Instruments, [ESD Packaging and Layout Guide](#)
- Texas Instruments, [TI's IEC 61000-4-x Testing application note](#)
- Texas Instruments, [ESD Layout Guide user's guide](#)
- Texas Instruments, [ESD Protection Diodes EVM user's guide](#)
- Texas Instruments, [Generic ESD Evaluation Module user's guide](#)
- Texas Instruments, [Reading and Understanding an ESD Protection Data Sheet user's guide](#)

#### 7.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

#### 7.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

#### 7.4 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.  
すべての商標は、それぞれの所有者に帰属します。

#### 7.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

#### 7.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 8 Revision History

| DATE          | REVISION | NOTES           |
|---------------|----------|-----------------|
| February 2024 | *        | Initial Release |

## 9 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.



## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated

**PACKAGING INFORMATION**

| Orderable Device | Status<br>(1) | Package Type | Package Drawing | Pins | Package Qty | Eco Plan<br>(2) | Lead finish/<br>Ball material<br>(6) | MSL Peak Temp<br>(3) | Op Temp (°C) | Device Marking<br>(4/5) | Samples |
|------------------|---------------|--------------|-----------------|------|-------------|-----------------|--------------------------------------|----------------------|--------------|-------------------------|---------|
| ESD652DBZRQ1     | ACTIVE        | SOT-23       | DBZ             | 3    | 3000        | RoHS & Green    | NIPDAU                               | Level-1-260C-UNLIM   | -55 to 150   | 37M8                    | Samples |

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSELETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF ESD652-Q1 :**

- Catalog : [ESD652](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

| Device       | Package Type | Package Drawing | Pins | SPQ  | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|--------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| ESD652DBZRQ1 | SOT-23       | DBZ             | 3    | 3000 | 180.0              | 8.4                | 2.9     | 3.35    | 1.35    | 4.0     | 8.0    | Q3            |

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

| Device       | Package Type | Package Drawing | Pins | SPQ  | Length (mm) | Width (mm) | Height (mm) |
|--------------|--------------|-----------------|------|------|-------------|------------|-------------|
| ESD652DBZRQ1 | SOT-23       | DBZ             | 3    | 3000 | 210.0       | 185.0      | 35.0        |

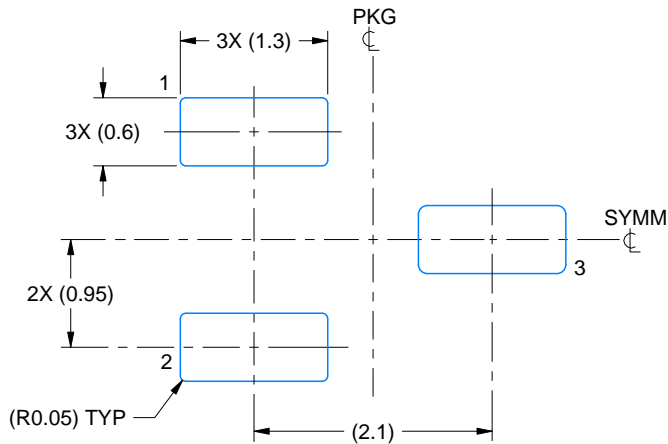


# EXAMPLE BOARD LAYOUT

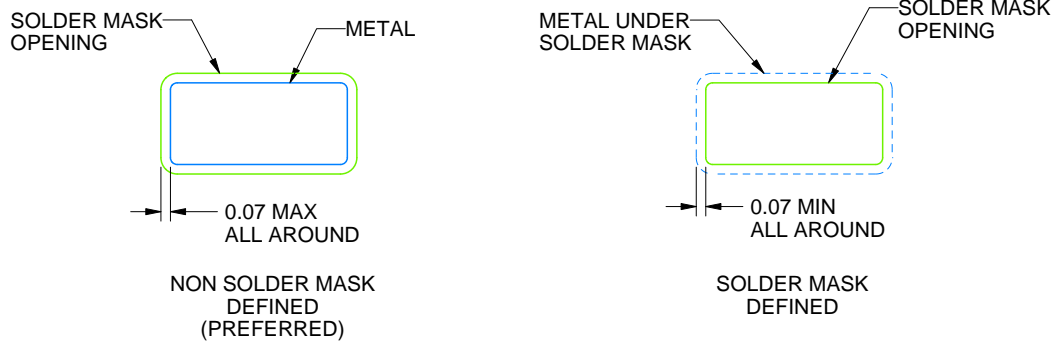
DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE  
SCALE:15X



SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

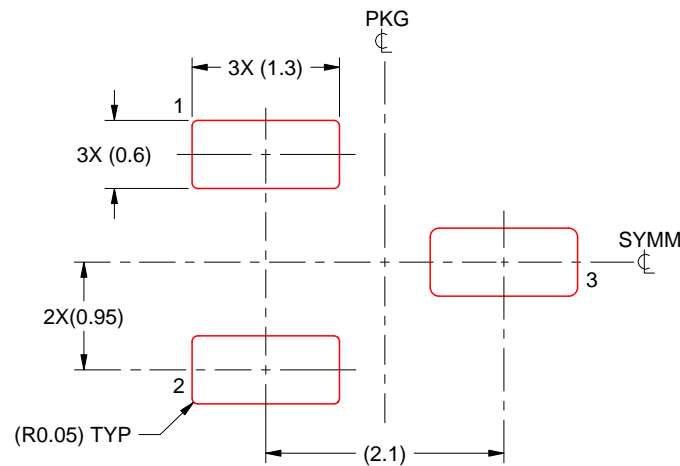
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

DBZ0003A

SOT-23 - 1.12 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE  
BASED ON 0.125 THICK STENCIL  
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.



## 重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated