

LM4674 Boomer® オーディオ パワー アンプ シリーズ、フィルタレス 2.5W ステレオ Class-D オーディオ パワー アンプ

1 特長

- 出力短絡保護機能
- ステレオ Class-D 動作
- 出力フィルタ不要
- ロジック選択可能なゲイン
- 独立したシャットダウン制御
- 最小限の外部コンポーネント
- クリックおよびポップ抑制
- マイクロパワー シャットダウン機能
- 省スペースの 2mm x 2mm x 0.6mm DSBGA および 4mm x 4mm x 0.8mm WQFN パッケージで供給されます

2 アプリケーション

- 携帯電話 / スマートフォン
- PDA
- ノートパソコン

3 主な仕様

- 3.6V (100mW、8Ω 負荷) での効率: 80% (標準値)
- 3.6V (500mW、8Ω 負荷) での効率: 85% (標準値)
- 5V (1W、8Ω 負荷) での効率: 85% (標準値)
- 3.6V 電源での
静止電源電流: 4mA
- $V_{DD} = 5V$ 、
 $R_L = 4\Omega$ 、 $THD \leq 10\%$ での出力電圧: 2.5W (標準値)
- シャットダウン電流: 0.03μA (標準値)

4 説明

LM4674 は単一電源、高効率、2.5W / チャネル、フィルタレス スイッチング オーディオ アンプです。低ノイズ PWM アーキテクチャにより出力フィルタが不要になり、外部コンポーネント数、基板面積の低減、システムコストの削減、設計の簡素化が可能になります。

LM4674 は、携帯電話やその他のポータブル通信デバイスの要求を満たすよう設計されています。単一の 5V 電源で動作するこのデバイスは、10% 未満の THD+N で 4Ω の負荷に 2.5W / チャネルの連続出力電力を供給できます。柔軟な電源要件により 2.4V ~ 5.5V での動作が可能です。

LM4674 は、従来型の Class-AB アンプと比較して高い効率を実現します。3.6V 電源から 8Ω スピーカを駆動するとき、このデバイスは $P_O = 500mW$ で 85% の効率を発揮します。G0 ピンと G1 ピンを使用して 4 つのゲインオプションをピンで選択できます。

出力短絡保護回路により、フォルト状態時のデバイスの損傷を防止します。クリックノイズ抑制機能により、パワーアップ / パワーダウン時およびシャットダウン時の可聴過渡現象を除去できます。左右独立型のシャットダウン制御により、モノラル / ステレオ混在アプリケーションで最大限の省電力を実現します。



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール(機械翻訳)を使用していることがあり、TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長	1	8.7 オーディオ アンプの入力コンデンサの選択.....	13
2 アプリケーション	1	8.8 オーディオ アンプ ゲイン設定.....	13
3 主な仕様	1	8.9 出力フィルタに関する検討事項.....	13
4 説明	1	8.10 レイアウトのガイドライン.....	14
5 ピン構成および機能	3	8.11 LM4674TL のデモ基板回路図.....	15
6 仕様	5	8.12 LM4674TL のデモ基板レイアウト.....	16
6.1 絶対最大定格.....	5	8.13 LM4674SQ のデモ基板回路図.....	19
6.2 動作定格.....	5	8.14 LM4674SQ のデモ基板レイアウト.....	19
6.3 電気的特性 $V_{DD} = 3.6V$	5	8.15 商標.....	20
6.4 代表的な性能特性.....	7	9 代表的なアプリケーション	21
7 ブロック図	11	10 開発サポート	23
8 アプリケーション情報	12	10.1 サード・パーティ製品に関する免責事項.....	23
8.1 一般的なアンプ機能.....	12	10.2 製品の命名規則.....	23
8.2 差動アンプの説明.....	12	11 ドキュメントの更新通知を受け取る方法	24
8.3 消費電力と効率.....	12	12 静電気放電に関する注意事項	24
8.4 シャットダウン機能.....	12	13 用語集	24
8.5 シングルエンド オーディオ アンプ構成.....	12	14 改訂履歴	24
8.6 オーディオ アンプ電源のバイパス / フィルタリング	12	15 メカニカル、パッケージ、および注文情報	25

5 ピン構成および機能

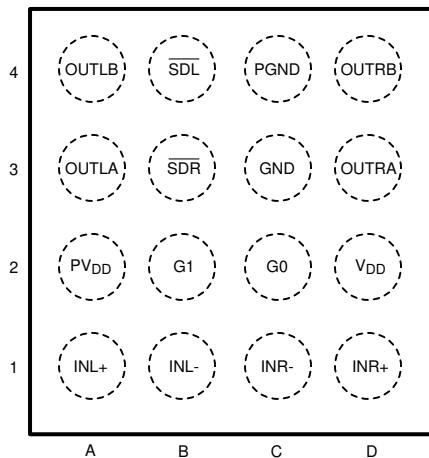


図 5-1. DSBGA (上面図)
YZR0016 パッケージを参照

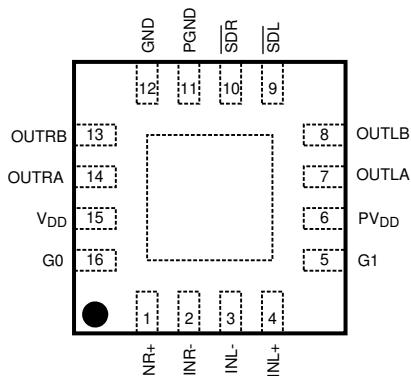


表 5-1. ピン属性 (続き)

BUMP	ピン	名称	機能
D2	15	V _{DD}	電源
D3	14	OUTRA	右チャネル出力 A
D4	13	OUTRB	右チャネル出力 B

6 仕様

6.1 絶対最大定格

電源電圧 ⁽¹⁾		6.0V
保管温度		-65°C ~ +150°C
入力電圧		-0.3V ~ V _{DD} +0.3V
消費電力 ⁽²⁾		内部的に制限
ESD 感受性、他のすべてのピン ⁽³⁾		2000V
ESD 感受性 ⁽⁴⁾		200V
接合部温度 (T _{JMAX})		150°C
熱抵抗	θ _{JA} (DSBGA) θ _{JA} (WQFN)	45.7°C/W 38.9°C/W

6.2 動作定格

温度範囲 (T _{MIN} ≤ T _A ≤ T _{MAX})		-40°C ≤ T _A ≤ 85°C
電源電圧		2.4V ≤ V _{DD} ≤ 5.5V

6.3 電気的特性 V_{DD} = 3.6V

以下の仕様は、A_V = 6dB、R_L = 15μH + 8Ω + 15μH、f = 1kHz に適用されます (特に記述のない限り)。制限値は T_A = 25°C に適用されます。

記号	パラメータ	条件	LM4674		単位 (制限)
			標準値 ⁽⁵⁾	制限値 ^{(6) (7)}	
V _{OS}	差動出力オフセット電圧	V _{IN} = 0、V _{DD} = 2.4V ~ 5.0V	5		mV
I _{DD}	静止電源電流	V _{IN} = 0、R _L = ∞、 両方のチャネル アクティブ、V _{DD} = 3.6V	4	6	mA
		V _{IN} = 0、R _L = ∞、 両方のチャネル アクティブ、V _{DD} = 5V	5	7.5	mA
I _{SD}	シャットダウン電流	V _{SDR} = V _{SDL} = GND	0.03	1	μA
V _{SDIH}	シャットダウン電圧入力 High			1.4	V (最小値)
V _{SDIL}	シャットダウン電圧入力 Low			0.4	V (最大値)
T _{WU}	ウェークアップ時間	V _{SDR/SDL} = 0.4V	0.5		ms
A _V	ゲイン	G0、G1 = GND R _L = ∞	6	6 ± 0.5	dB
		G0 = V _{DD} 、G1 = GND R _L = ∞	12	12 ± 0.5	dB
		G0 = GND、G1 = V _{DD} R _L = ∞	18	18 ± 0.5	dB
		G0、G1 = V _{DD} R _L = ∞	24	24 ± 0.5	dB
R _{IN}	入力抵抗	A _V = 6dB	28		kΩ
		A _V = 12dB	18.75		kΩ
		A _V = 18dB	11.25		kΩ
		A _V = 24dB	6.25		kΩ

以下の仕様は、 $A_V = 6\text{dB}$ 、 $R_L = 15\mu\text{H} + 8\Omega + 15\mu\text{H}$ 、 $f = 1\text{kHz}$ に適用されます (特に記述のない限り)。制限値は $T_A = 25^\circ\text{C}$ に適用されます。

記号	パラメータ	条件	LM4674		単位 (制限)
			標準値 ⁽⁵⁾	制限値 ^{(6) (7)}	
P_O	出力電力	$R_L = 15\mu\text{H} + 4\Omega + 15\mu\text{H}$, THD $\leq 10\%$ $f = 1\text{kHz}, 22\text{kHz BW}$			
		$V_{DD} = 5\text{V}$	2.5		W
		$V_{DD} = 3.6\text{V}$	1.2		W
		$V_{DD} = 2.5\text{V}$	0.530		W
		$R_L = 15\mu\text{H} + 8\Omega + 15\mu\text{H}$, THD $\leq 10\%$ $f = 1\text{kHz}, 22\text{kHz BW}$			
		$V_{DD} = 5\text{V}$	1.5		W
		$V_{DD} = 3.6\text{V}$	0.78	0.6	W
		$V_{DD} = 2.5\text{V}$	0.350		W
		$R_L = 15\mu\text{H} + 4\Omega + 15\mu\text{H}$, THD $\leq 1\%$ $f = 1\text{kHz}, 22\text{kHz BW}$			
		$V_{DD} = 5\text{V}$	1.9		W
		$V_{DD} = 3.6\text{V}$	1		W
		$V_{DD} = 2.5\text{V}$	0.430		W
THD+N	全高調波歪み	$R_L = 15\mu\text{H} + 8\Omega + 15\mu\text{H}$, THD = 1% $f = 1\text{kHz}, 22\text{kHz BW}$			
		$V_{DD} = 5\text{V}$	1.25		W
PSRR	電源除去比	$V_{RIPPLE} = 200\text{mV}_{P-P}$ 正弦波、 $f_{RIPPLE} = 21\text{Hz}$ 、入力 AC GND、 $C_i = 1\mu\text{F}$ 、入力換算	75		dB
		$V_{RIPPLE} = 1\text{V}_{P-P}$ 正弦波、 $f_{RIPPLE} = 1\text{kHz}$ 、入力 AC GND、 $C_i = 1\mu\text{F}$ 、入力換算	75		dB
CMRR	同相除去比	$V_{RIPPLE} = 1\text{V}_{P-P}$ $f_{RIPPLE} = 21\text{Hz}$	67		dB
η	効率	$P_O = 1\text{W}$ 、 $f = 1\text{kHz}$ 、 $R_L = 8\Omega$ 、 $V_{DD} = 5\text{V}$	85		%
Xtalk	クロストーク	$P_O = 500\text{mW}$ 、 $f = 1\text{kHz}$	84		dB
SNR	信号対雑音比	$V_{DD} = 5\text{V}$ 、 $P_O = 1\text{W}$	96		dB
ϵ_{OS}	出力ノイズ	入力換算、A 特性補正フィルタ	20		μV

- (1) 特に指定のない限り、すべての電圧値はグランドピンを基準に測定しています。
- (2) 高温での最大消費電力はディレーティングする必要があり、 T_{JMAX} 、 θ_{JA} 、および周囲温度 T_A により決定されます。最大許容消費電力は、 $P_{DMAX} = (T_{JMAX} - T_A) / \theta_{JA}$ または絶対最大定格で指定された数値のいずれか低い方になります。LM4674 の詳細については、電流ディレーティングをご参照ください。
- (3) 人体モデル、 $1.5\text{k}\Omega$ 抵抗を介して 100pF を放電。
- (4) マシン モデル、 $220\text{pF} \sim 240\text{pF}$ をすべてのピンで放電。
- (5) 標準値は 25°C で測定され、パラメータの標準を表します。
- (6) 制限値は平均出検品質限界 (AOQL) で規定されています。
- (7) データシートの最小 / 最大仕様の制限値は、設計、試験、または統計分析により規定されています。

6.4 代表的な性能特性

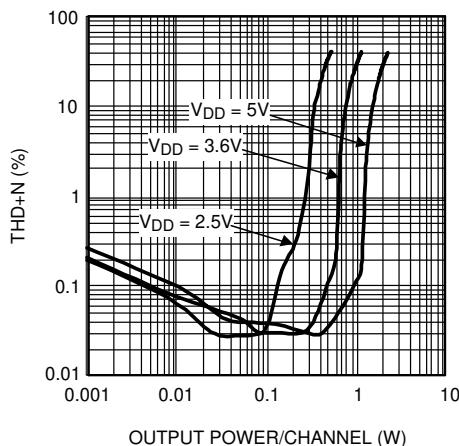


図 6-1. THD+N と出力電力との関係
 $f = 1\text{kHz}$, $A_V = 24\text{dB}$, $R_L = 8\Omega$

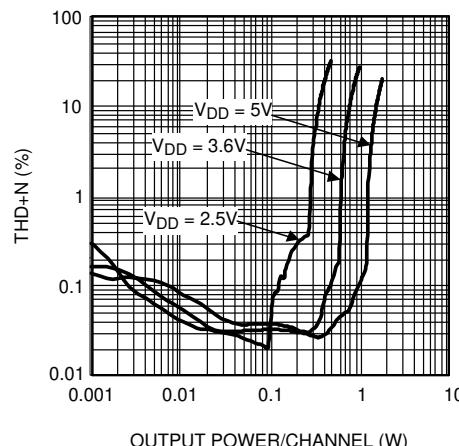


図 6-2. THD+N と出力電力との関係
 $f = 1\text{kHz}$, $A_V = 6\text{dB}$, $R_L = 8\Omega$

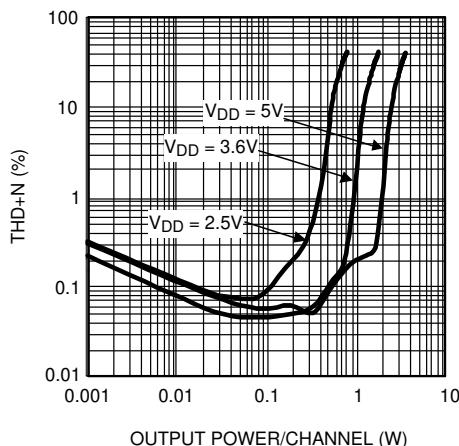


図 6-3. THD+N と出力電力との関係
 $f = 1\text{kHz}$, $A_V = 24\text{dB}$, $R_L = 4\Omega$

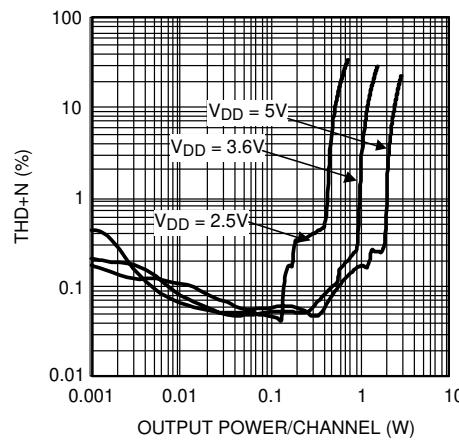


図 6-4. THD+N と出力電力との関係
 $f = 1\text{kHz}$, $A_V = 6\text{dB}$, $R_L = 4\Omega$

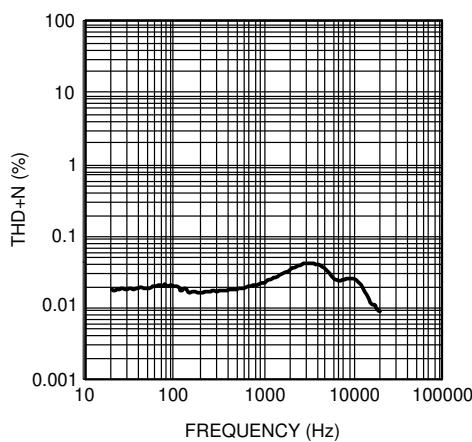


図 6-5. THD+N と周波数との関係
 $V_{DD} = 2.5\text{V}$, $P_{OUT} = 100\text{mW/ch}$, $R_L = 8\Omega$

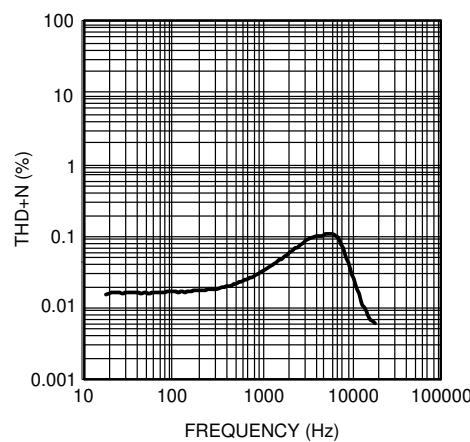


図 6-6. THD+N と周波数との関係
 $V_{DD} = 3.6\text{V}$, $P_{OUT} = 250\text{mW/ch}$, $R_L = 8\Omega$

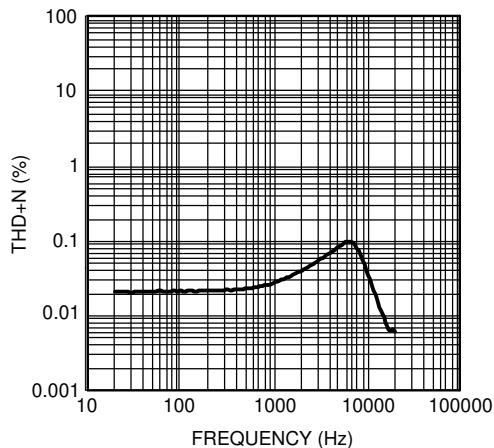


図 6-7. THD+N と周波数との関係
 $V_{DD} = 5V$ 、 $P_{OUT} = 375mW/ch$ 、 $R_L = 8\Omega$

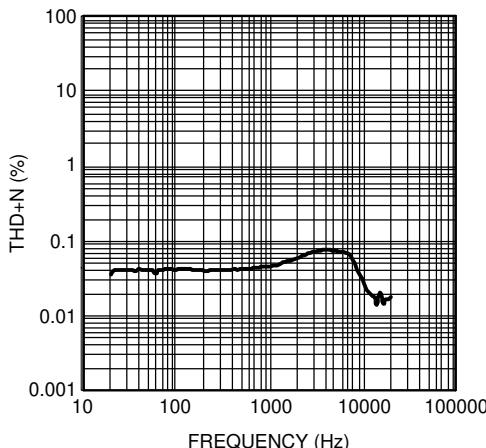


図 6-8. THD+N と周波数との関係
 $V_{DD} = 2.5V$ 、 $P_{OUT} = 100mW/ch$ 、 $R_L = 4\Omega$

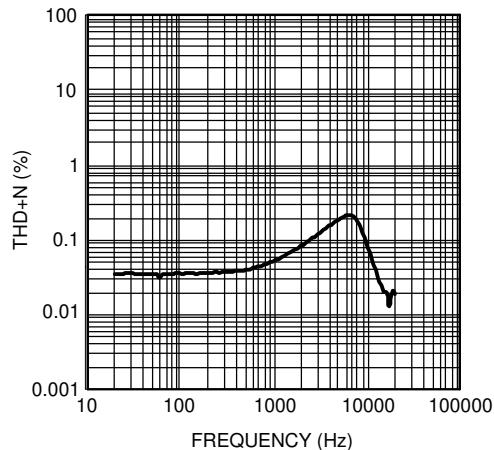


図 6-9. THD+N と周波数との関係
 $V_{DD} = 3.6V$ 、 $P_{OUT} = 250mW/ch$ 、 $R_L = 4\Omega$

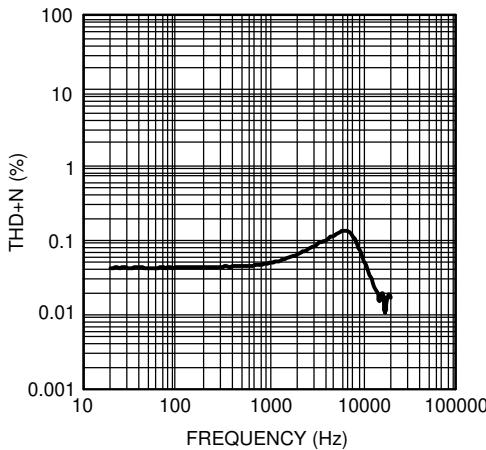


図 6-10. THD+N と周波数との関係
 $V_{DD} = 5V$ 、 $P_{OUT} = 375mW/ch$ 、 $R_L = 4\Omega$

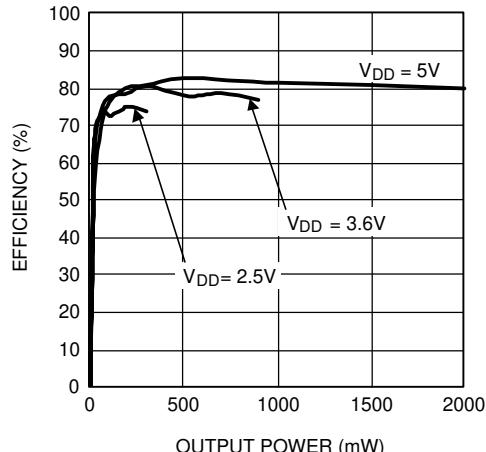


図 6-11. 効率と出力電力 / チャネルとの関係
 $R_L = 4\Omega$ 、 $f = 1kHz$

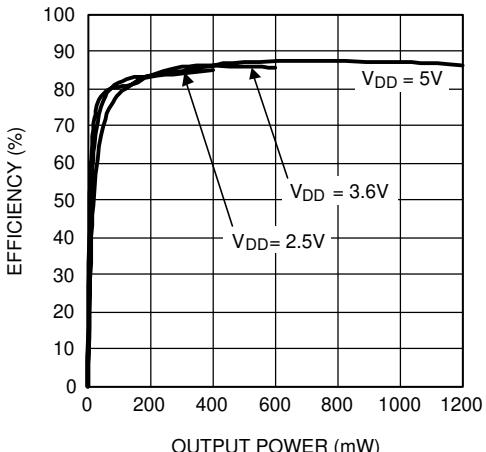


図 6-12. 効率と出力電力 / チャネルとの関係
 $R_L = 8\Omega$ 、 $f = 1kHz$

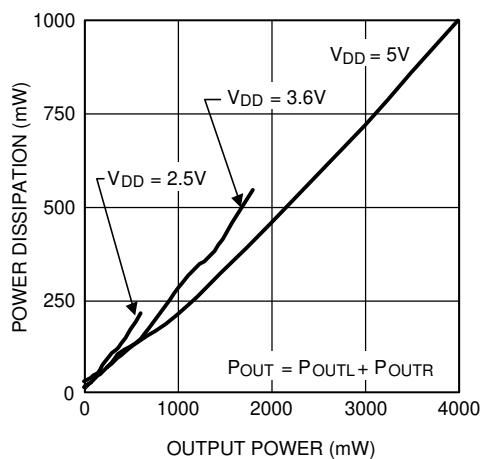


図 6-13. 消費電力と出力電力との関係
 $R_L = 4\Omega$ 、 $f = 1\text{kHz}$

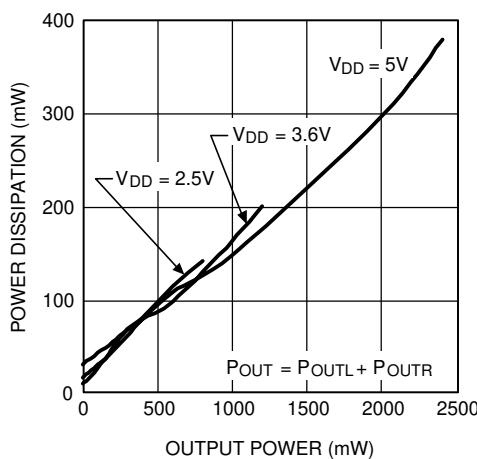


図 6-14. 消費電力と出力電力との関係
 $R_L = 8\Omega$ 、 $f = 1\text{kHz}$

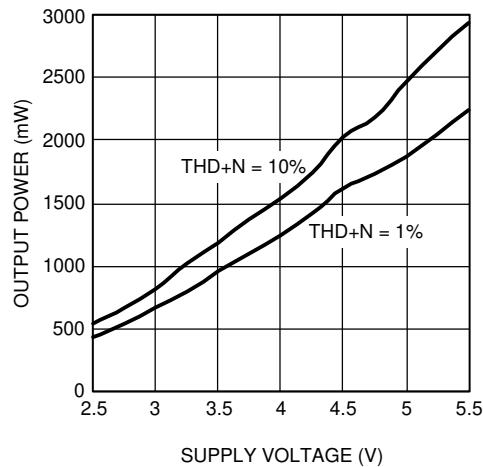


図 6-15. 出力電力 / チャネルと電源電圧との関係
 $R_L = 4\Omega$ 、 $f = 1\text{kHz}$

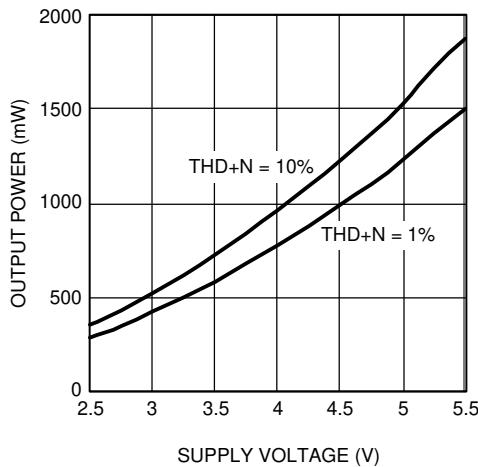


図 6-16. 出力電力 / チャネルと電源電圧との関係
 $R_L = 8\Omega$ 、 $f = 1\text{kHz}$

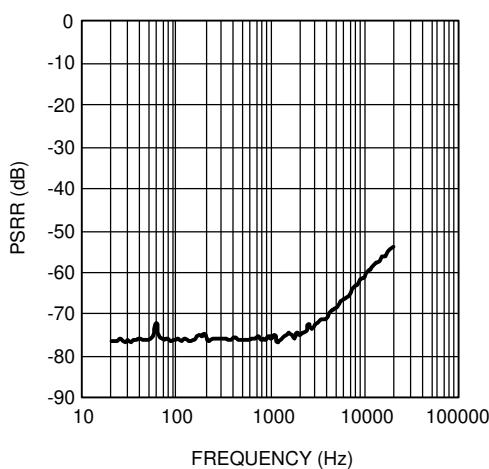


図 6-17. PSRR と周波数との関係
 $V_{DD} = 3.6V$ 、 $V_{RIPPLE} = 200\text{mV}_{P-P}$ 、 $R_L = 8\Omega$

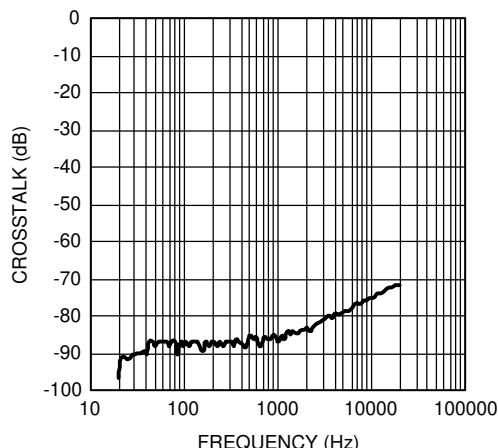


図 6-18. クロストークと周波数との関係
 $V_{DD} = 3.6V$ 、 $V_{RIPPLE} = 1\text{V}_{P-P}$ 、 $R_L = 8\Omega$

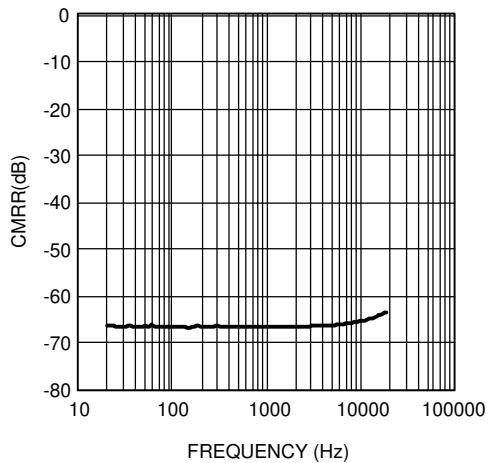


図 6-19. CMRR と周波数との関係
 $V_{DD} = 3.6V$ 、 $V_{CM} = 1V_{P-P}$ 、 $R_L = 8\Omega$

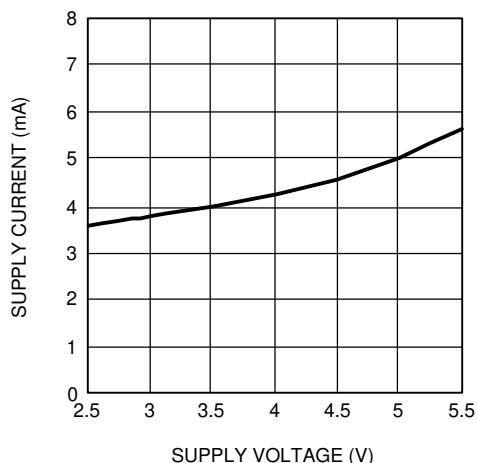


図 6-20. 電源電流と電源電圧との関係
 $R_L = \infty$

7 ブロック図

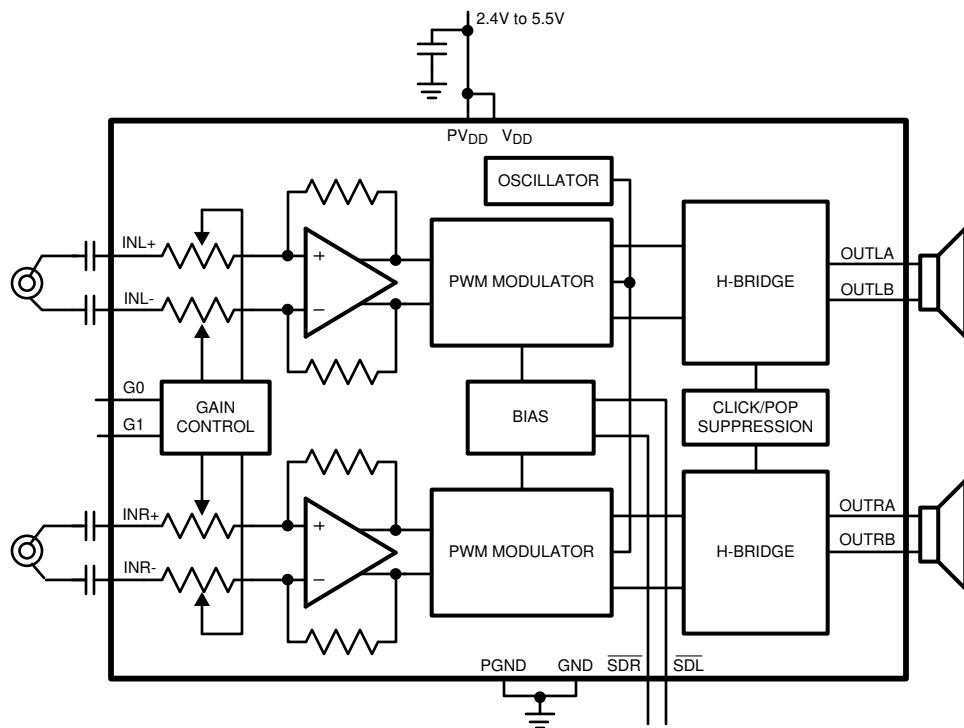


図 7-1. 差動入力構成

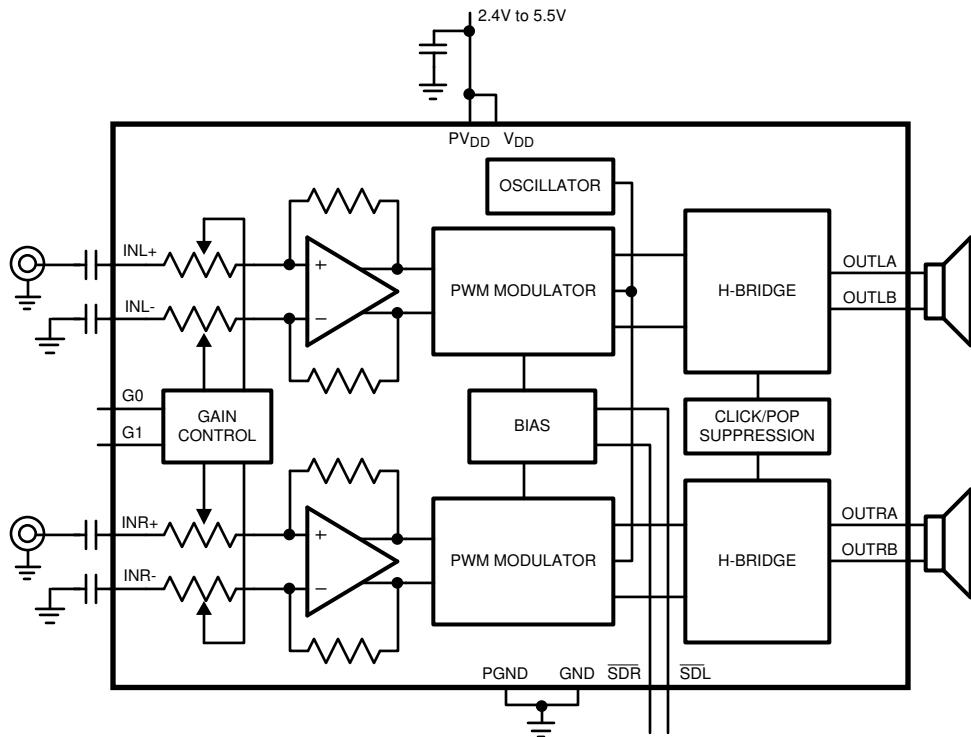


図 7-2. シングルエンド入力構成

8 アプリケーション情報

8.1 一般的なアンプ機能

LM4674 ステレオ Class-D オーディオ パワー アンプは、フィルタレス変調方式を採用しており、外部コンポーネント数の低減、基板面積の節約、システムコストの削減を実現します。デバイスの出力は、300kHz のスイッチング周波数で、 V_{DD} から GND へ遷移します。信号が印加されていない場合、各チャネルの出力は位相が 50% のデューティサイクルでスイッチングされ、2 つの出力が相殺されます。この相殺によって、スピーカの両端に正味電圧が印加されないため、アイドル状態では負荷に電流は流れません。

入力信号が印加されると、LM4674 出力のデューティサイクル（パルス幅）が変化します。出力電圧を高くすると、A 出力のデューティサイクルが増加し、B 出力のデューティサイクルが各チャネルで減少します。出力電圧が低下すると、逆が発生します。2 つのパルス幅の差により、差動出力電圧が得られます。

8.2 差動アンプの説明

ロジック電源が継続的に縮小している現状で、システム設計者は、電圧サインが制限されている状況で信号対雑音比を維持するために、差動アナログ信号処理への移行をます進めています。LM4674 には、2 つの完全差動アンプが搭載されています。差動アンプは、2 つの入力信号間の差動を增幅します。従来型のオーディオ パワー アンプは通常、シングルエンド入力のみを提供し、差動入力に対して SNR を 6dB 低減します。LM4674 は、DC 入力カップリングが可能であり、入力カップリングコンデンサが不要です。完全差動アンプの主要な利点は、シングルエンド入力アンプよりも同相信号除去比 (CMRR) が向上していることです。差動アンプの同相信号除去比を大きくすると、グランド オフセットに関連するノイズ注入に対する感度が低下します。特にノイズの多いシステムでは重要です。

8.3 消費電力と効率

Class-D アンプの主な利点は、Class-AB アンプに比べて効率が向上することです。LM4674 の効率は、出力段のトランジスタの動作領域に起因します。Class-D の出力段は電流ステアリング スイッチとして機能し、Class-AB の出力段と比較して消費電力はごくわずかです。出力段に関連する電力損失のほとんどは、MOSFET オン抵抗 ($R_{DS(ON)}$) の IR 損失と、ゲート電荷によるスイッチング損失に起因します。

8.4 シャットダウン機能

LM4674 には独立した左右チャネル シャットダウン制御があり、各チャネルを個別に無効化できます。 $\overline{SD_R}$ は右側のチャネルを制御し、 $\overline{SD_L}$ は左側のチャネルを制御します。どちらかを Low にすると、対応するチャネルが無効化されます。

シャットダウン時の消費電流を最小限に抑えるため、グランドと V_{DD} を切り替えるのが最善です。LM4674 は、GND と V_{DD} の間にシャットダウン電圧が入っている状態で無効化できます。アイドル電流は、標準値の $0.03\mu A$ よりも大きくなります。 GND と V_{DD} の間のロジックレベルには、 $0.1\mu F$ コンデンサを使用して \overline{SD}_- をバイパスします。

LM4674 シャットダウン入力には内部プルダウン抵抗があります。これらの抵抗の目的は、 \overline{SD}_- がフローティングのときに状態の望ましくない変化を排除することです。シャットダウン電流を最小限に抑えるため、 \overline{SD}_- は GND に駆動するか、フローティングのままにする必要があります。 \overline{SD}_- が GND に駆動されないと、またはフローティングの状態でないと、シャットダウン時の電源電流が増加します。

8.5 シングルエンド オーディオ アンプ構成

LM4674 はシングルエンド ソースと互換性があります。シングルエンド入力を構成する場合、入力コンデンサを使用して、デバイスの入力側にある DC 成分をブロックする必要があります。図 7-2 に、代表的なシングルエンド アプリケーション回路を示します。

8.6 オーディオ アンプ電源のバイパス / フィルタリング

低ノイズ特性と高い PSRR を実現するには、電源の適切なバイパスが非常に重要です。電源バイパスコンデンサは、デバイスのできるだけ近くに配置します。代表的なアプリケーションでは、電圧レギュレータと $10\mu F$ および $0.1\mu F$ バイパスコンデンサを組み合わせて、電源の安定性を向上させます。これらのコンデンサを使用すると、LM4674 の電源ピンをバイパスする必要はありません。 $1\mu F$ のコンデンサの使用を推奨します。

8.7 オーディオ アンプの入力コンデンサの選択

一部のアプリケーション、またはオーディオ ソースがシングルエンドの場合、入力コンデンサが必要です。入力コンデンサは、オーディオ信号の DC 成分をロックし、オーディオ ソースの DC 成分と LM4674 のバイアス電圧との間の競合を排除します。入力コンデンサは、入力抵抗 R_i を持つハイパス フィルタを形成します。ハイパス フィルタの -3dB ポイントは、以下の式 1 で求められます。

$$f = 1 / 2\pi R_i C_i \quad (1)$$

R_i の値は、各ゲイン設定の EC 表に記載されています。

入力コンデンサを使用して、オーディオ信号から低周波数成分を除去することもできます。小さなスピーカーは再生できず、低周波によって損傷することさえあります。オーディオ信号をハイパス フィルタリングで処理すると、スピーカを保護できます。LM4674 がシングルエンド ソースを使用する場合、グランドの電源ノイズは入力信号として観測されます。ハイパス フィルタ ポイントを電源ノイズ周波数より高く設定すると、たとえば GSM 電話の 217Hz はノイズをフィルタリングして、增幅されて出力で聞こえなくなります。インピーダンス整合と、CMRR および PSRR の改善には、許容誤差が 10% 以下のコンデンサを推奨します。

8.8 オーディオ アンプ ゲイン設定

LM4674 には、4 つの内部構成されたゲイン設定があります。デバイス ゲインは、2 つのロジック入力 G0 および G1 によって選択されます。下表に、ゲイン設定を示します。

ロジック入力		ゲイン	
G1	G0	V/V	dB
0	0	2	6
0	1	4	12
1	0	8	18
1	1	16	24

8.9 出力フィルタに関する検討事項

フェライト ビーズの選択における重要な要素の 1 つは、フェライト ビーズに使用されている材料の種類です。すべてのフェライト材料が異なるわけではありません。10 ~ 100MHz の範囲で有効な材料を選択することが重要で、Class-D アンプの動作の鍵となります。コンシューマ エレクトロニクスを規制する仕様の多くは、最小 30Hz のエミッション制限を設けています。フェライト ビーズ フィルタを使用して、30MHz およびそれ以上の範囲の放射がスピーカ配線や、これらの信号に適したアンテナである電源ラインに表示されないようにすることが重要です。フェライト ビーズのインピーダンスを小型コンデンサと 1000pF の範囲の値のコンデンサとともに使用して、信号の周波数スペクトルを許容可能なレベルまで下げることができます。最高の性能を得るために、フェライト ビーズとコンデンサ フィルタの共振周波数を 10MHz よりも低くします。

フェライト ビーズは、アンプが予測するピーク電流でインピーダンスを維持できるように十分な大きさであることを確認します。一部のフェライト ビーズ メーカーでは、さまざまな電流レベルでビーズのインピーダンスを規定しています。可能な限り、フェライト ビーズが、アンプが検出するピーク電流で適切な量のインピーダンスを維持するようにしてください。これらの仕様が得られない場合は、フィルタ出力の共振周波数を低消費電力で最大電力で測定し、ビーズ電流処理能力を推定できます。この条件での共振周波数の変化は 50% 未満であることが理想的です。

フェライト ビーズ フィルタには、高品質のセラミック コンデンサも必要です。温度および電圧特性が良好な低 ESR コンデンサが最適です。

各 Class-D 出力からグランドへのスナバ ネットワークを追加することにより、さらに EMC 改善が得られます。単純な RC 直列スナバ ネットワークの推奨値は、100pF コンデンサと直列に 68Ω ですが、スナバ ネットワークの設計はすべてのアプリケーションに固有であり、プリント基板とオーディオ アンプの寄生リアクタンスを考慮して設計する必要があります。スナバ回路内の部品のストレスを評価するように注意してください。特に、アンプが高い PVCC で動作している場合はこれ

が重要です。また、スナバ ネットワークのレイアウトを小さくし、チップの下にある GND またはサーマル パッドに直接戻るようにしてください。

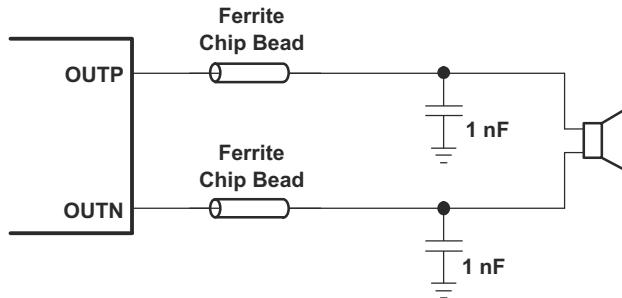


図 8-1. 標準的なフェライト チップ ビーズ フィルタ (チップ ビーズの例 : NFZ2MSM シリーズ (村田製作所)

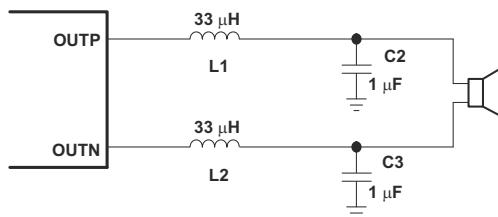


図 8-2. 標準的な LC 出力フィルタ、カットオフ周波数 27kHz、スピーカのインピーダンス = 8Ω

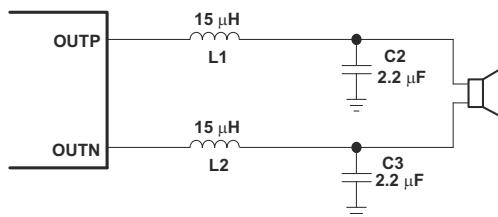


図 8-3. 標準的な LC 出力フィルタ、カットオフ周波数 27kHz、スピーカのインピーダンス = 6Ω

8.10 レイアウトのガイドライン

出力電力が増加すると、アンプ、負荷、電源の間の相互接続抵抗 (PCB パターンとワイヤ) により、電圧降下が生じます。LM4674 と負荷との間のパターンによる電圧損失の結果、出力電力が低下し、効率が低下します。電源と LM4674 間のトレース抵抗が大きいほど、レギュレートが不十分な電源と同じ効果があり、電源ラインのリップルが増加し、ピーク出力電力が低減されます。出力電力の増加、負荷インピーダンスの減少、またはその両方により出力電流が増加すると、残留トレース抵抗の影響が大きくなります。最大の出力電圧スイングとそれに対応するピーク出力電力を維持するには、出力ピンを負荷に接続する PCB パターン、および電源ピンから電源への PCB パターンを、トレース抵抗を最小化するためだけ幅広くする必要があります。

電源プレーンとグランド プレーンを使用すると、最善の THD+N 性能が得られます。トレース抵抗の低減に加えて、電源プレーンを使用すると、電源ラインのフィルタリングに役立つ寄生コンデンサが作成されます。

また、トランシスデューサ負荷の誘導性という性質により、1 つまたは両方のエッジでオーバーシュートが発生し、いずれの場合も寄生ダイオードによって GND および VDD にクランプされます。EMI の観点からは、これは、システム内の他の部品に放射または伝導して干渉を引き起こす可能性のある積極的な波形です。可能であれば、電源と出力のトレースを短くし、十分にシールドすることが重要です。グランド プレーンのビーズとマイクロストリップ レイアウト手法はいずれも、望ましくない干渉を防止するのに役立ちます。

LM4674 とスピーカー間の距離が長くなると、アンテナとして機能する出力配線またはトレースが長くなるにつれて効率が高くなるため、EMI 放射の量が増加します。EMI 放射を低減するため、フェライト チップ インダクタは LM4674 出力の近くに配置する必要がある場合があります。

8.11 LM4674TL のデモ基板回路図

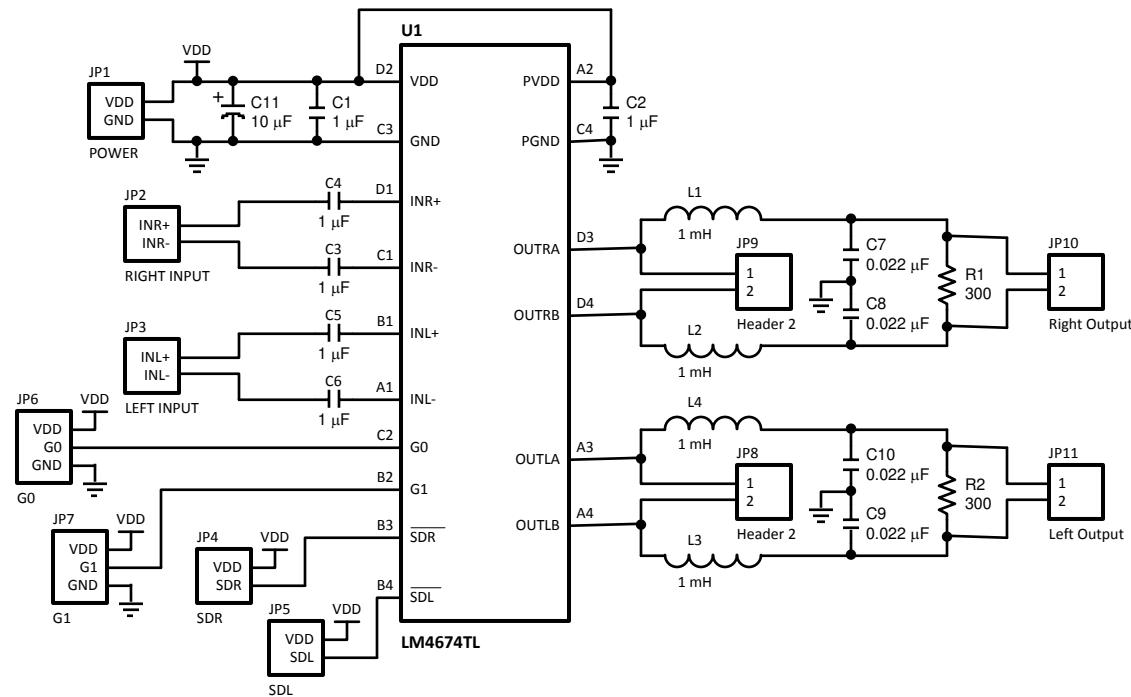


図 8-4. LM4674TL のデモ基板回路図

8.12 LM4674TL のデモ基板レイアウト

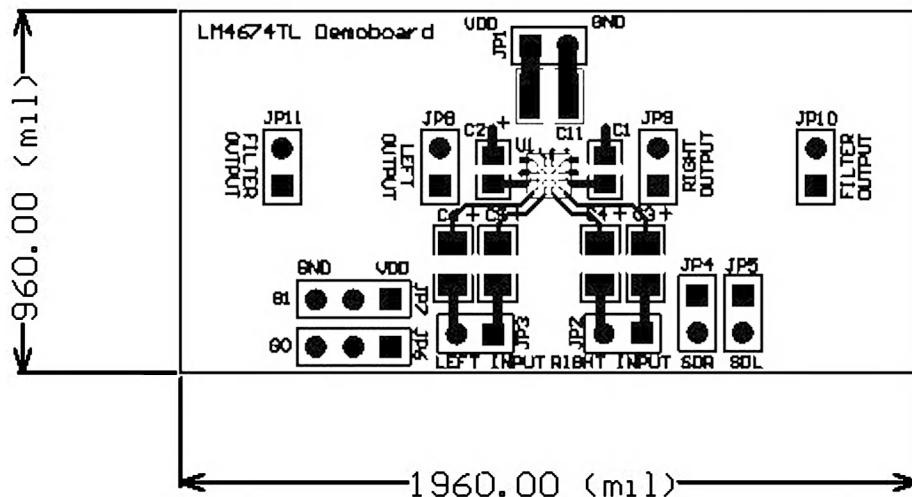


図 8-5. 第 1 層

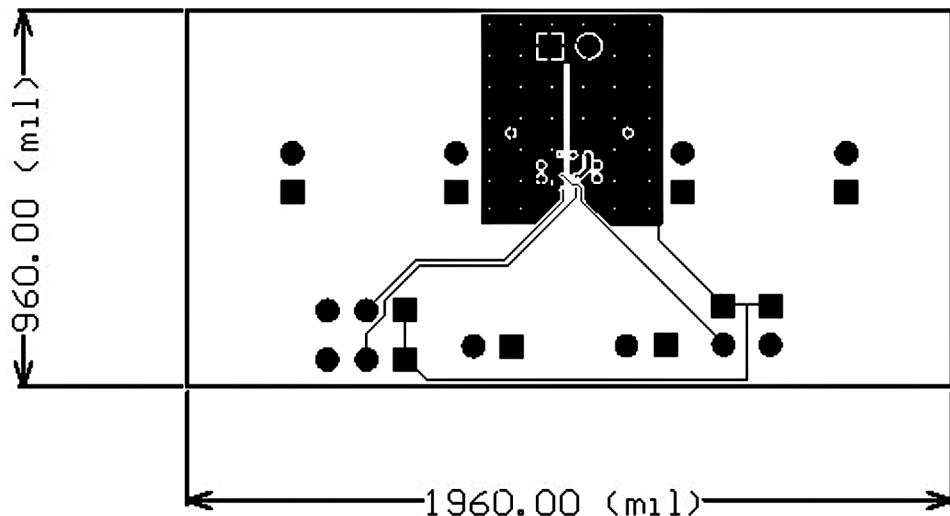


図 8-6. 第 2 層

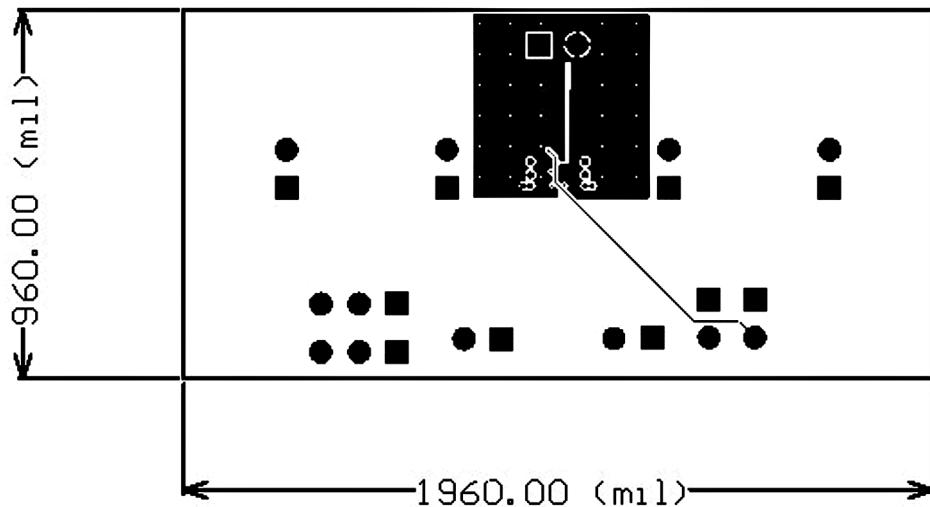


図 8-7. 第 3 層

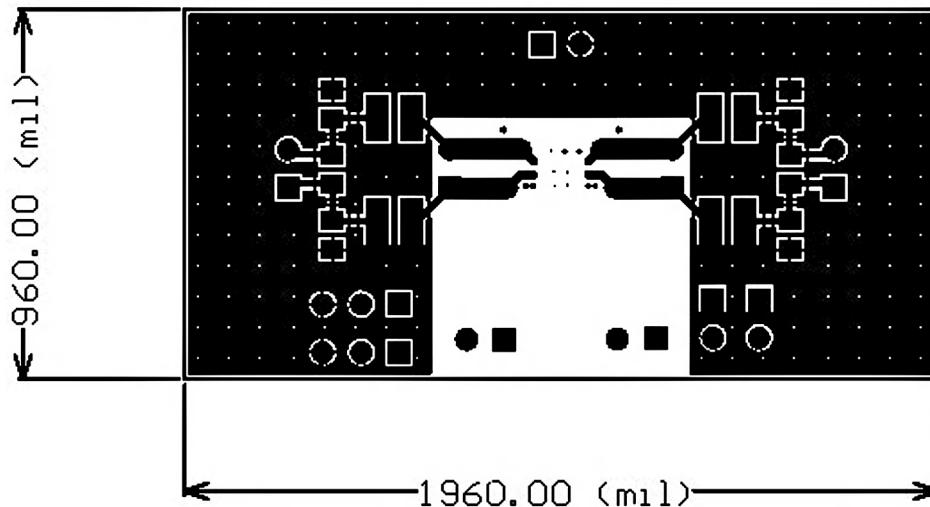


図 8-8. 第 4 層

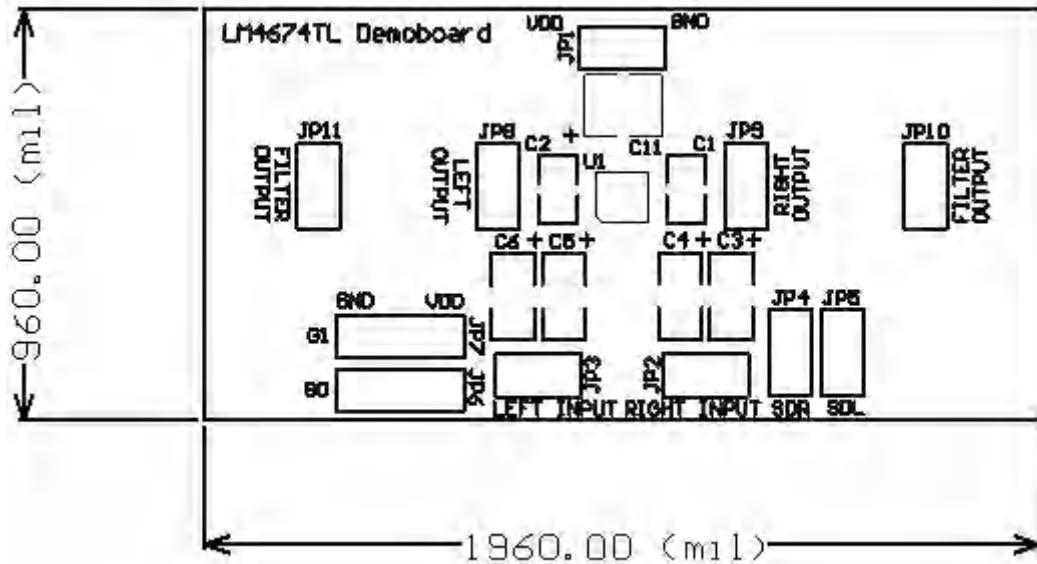


図 8-9. 上面シルクスクリーン

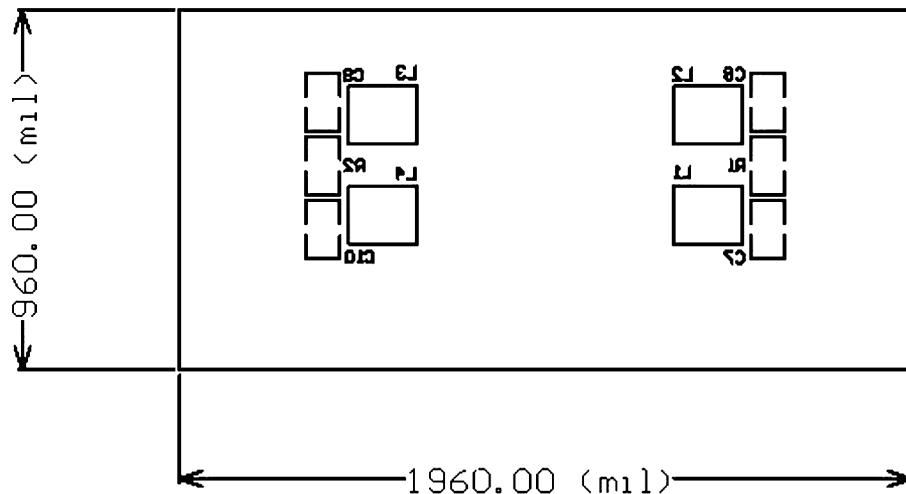


図 8-10. 下面シルクスクリーン

8.13 LM4674SQ のデモ基板回路図

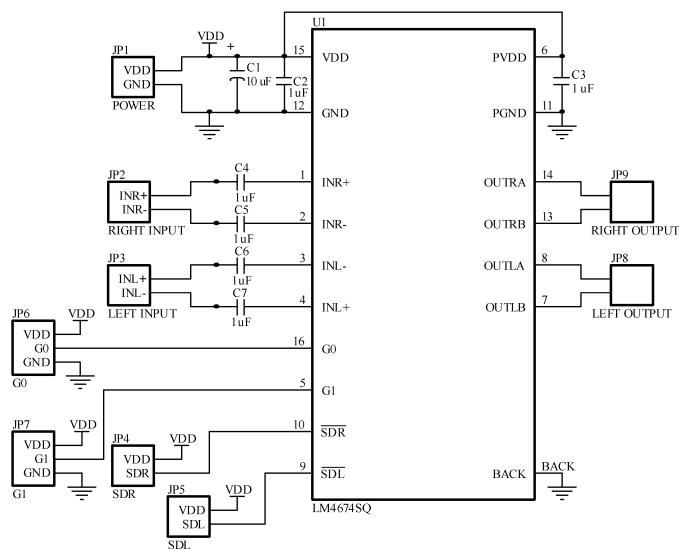


図 8-11. LM4674SQ のデモ基板回路図

8.14 LM4674SQ のデモ基板レイアウト

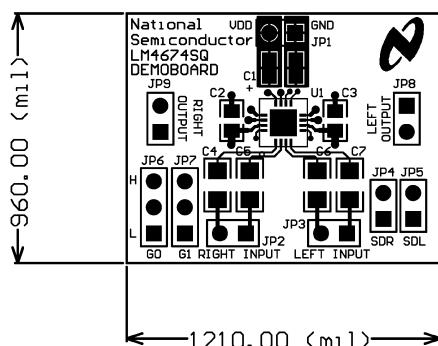


図 8-12. 第 1 層

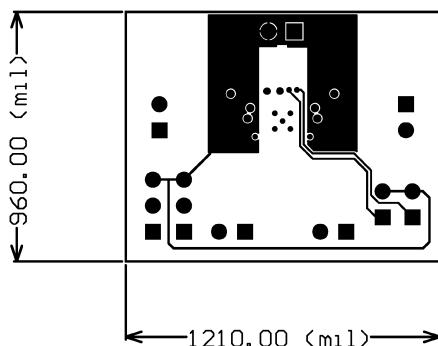


図 8-13. 第 2 層

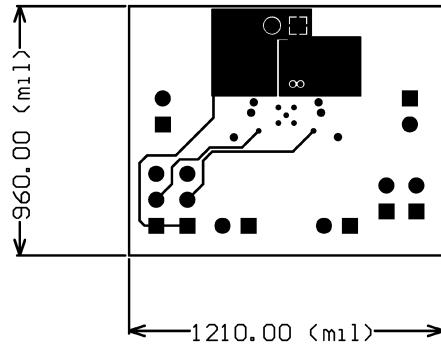


図 8-14. 第 3 層

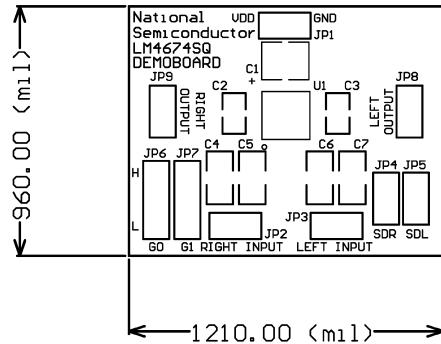


図 8-15. 上面シルクスクリーン

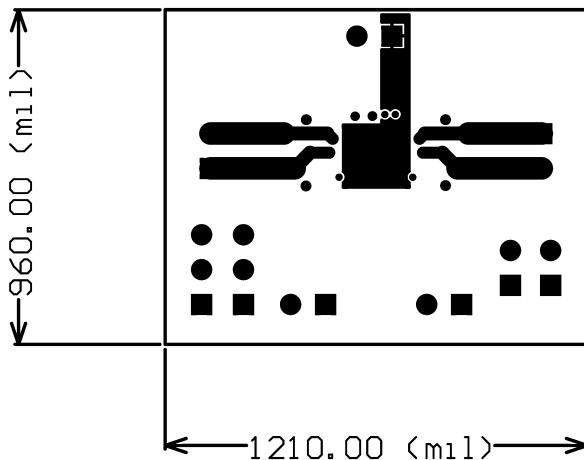
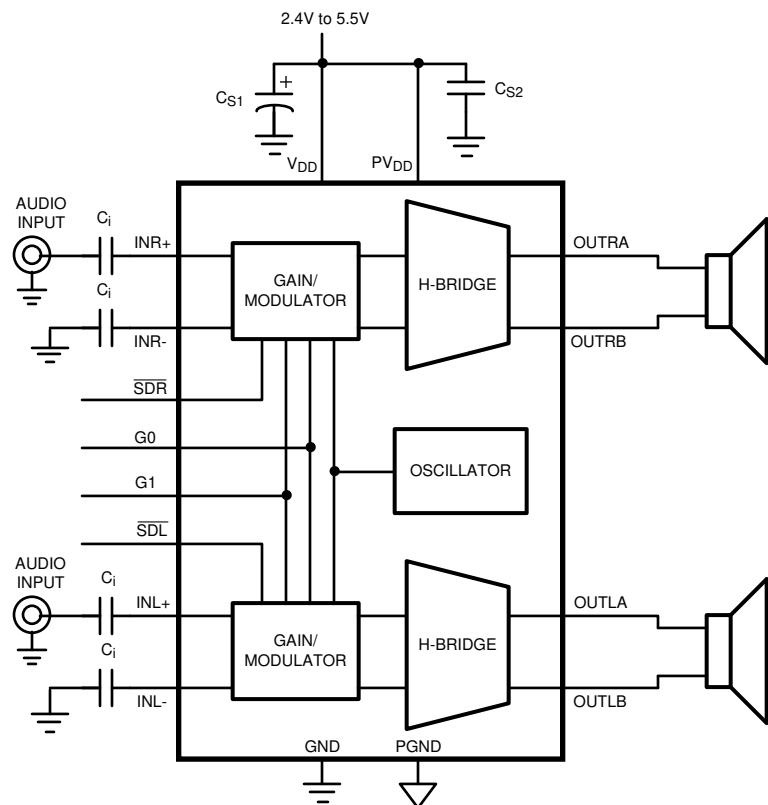


図 8-16. 下層

8.15 商標

すべての商標は、それぞれの所有者に帰属します。

9 代表的なアプリケーション



$C_i = 1\mu F$

$C_{S1} = 1\mu F$

$C_{S2} = 0.1\mu F$

図 9-1. 代表的なオーディオ アンプ アプリケーション回路

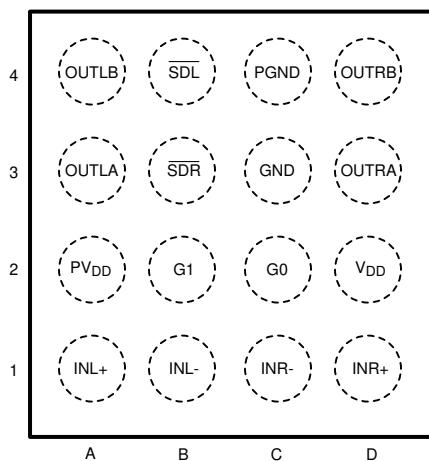


図 9-2. DSBGA (上面図)
YZR0016 パッケージを参照

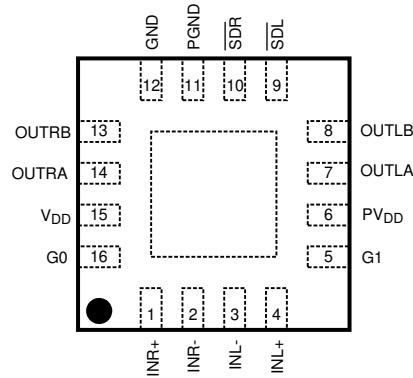


図 9-3. WQFN (上面図)
RGH0016A パッケージを参照

(図 9-1)

部品		機能説明
1.	C_s	電源フィルタリングを実現する電源バイパスコンデンサ。電源バイパスコンデンサの適切な配置と選択の詳細については、 セクション 8.7 セクション を参照してください。
2.	C_i	アンプの入力端子の DC 電圧をブロックする入力 AC カップリングコンデンサ。

10 開発サポート

この製品の開発サポートについては、以下を参照してください。

•

10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に關係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.2 製品の命名規則

デバイスの開発進展フロー：

X 実験的デバイス。最終デバイスの電気的特性を必ずしも表さず、量産アセンブリ・フローを使用しない可能性があります。

P プロトタイプ・デバイス。最終的なシリコン・ダイとは限らず、最終的な電気的特性を満たさない可能性があります。

空白 認定済みのシリコン・ダイの量産バージョン。

サポート・ツールの開発進展フロー：

TMDX 開発サポート製品。テキサス・インスツルメンツの社内認定試験はまだ完了していません。

TMDS 完全に認定済みの開発サポート製品です。

X および **P** デバイスと **TMDX** 開発サポート・ツールは、以下の免責事項の下で出荷されます。

デバイスの開発進展フロー：

TMX 実験的デバイス。最終デバイスの電気的特性を必ずしも表さず、量産アセンブリ・フローを使用しない可能性があります。

TMP プロトタイプ・デバイス。最終的なシリコン・ダイとは限らず、最終的な電気的特性を満たさない可能性があります。

TMS 認定済みのシリコン・ダイの量産バージョン。

サポート・ツールの開発進展フロー：

TMDX 開発サポート製品。テキサス・インスツルメンツの社内認定試験はまだ完了していません。

TMDS 完全に認定済みの開発サポート製品です。

TMX および **TMP** デバイスと **TMDX** 開発サポート・ツールは、以下の免責事項の下で出荷されます。

「開発中の製品は、社内での評価用です」。

量産デバイスおよび **TMDS** 開発サポート・ツールの特性は完全に明確化されており、デバイスの品質と信頼性が十分に示されています。テキサス・インスツルメンツの標準保証が適用されます。

プロトタイプ・デバイス (**X** または **P**) の方が標準的な量産デバイスに比べて故障率が大きいと予測されます。これらのデバイスは予測される最終使用時の故障率が未定義であるため、テキサス・インスツルメンツでは、それらのデバイスを量産システムで使用しないよう推奨しています。認定済みの量産デバイスのみを使用する必要があります。

11 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

12 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

13 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

14 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (April 2013) to Revision F (August 2025)	Page
• 出力フィルタの要件に関する情報を記載した新しい「使用上の注意」セクションを追加。.....	12

15 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM4674SQ/NOPB	Active	Production	WQFN (RGH) 16	1000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	L4674SQ
LM4674SQ/NOPB.A	Active	Production	WQFN (RGH) 16	1000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	L4674SQ
LM4674TLX/NOPB	Active	Production	DSBGA (YZR) 16	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	GG2
LM4674TLX/NOPB.A	Active	Production	DSBGA (YZR) 16	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	GG2

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

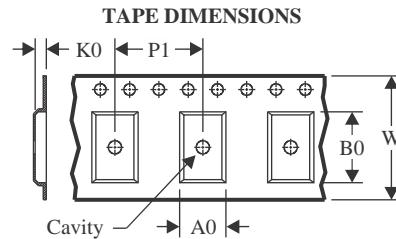
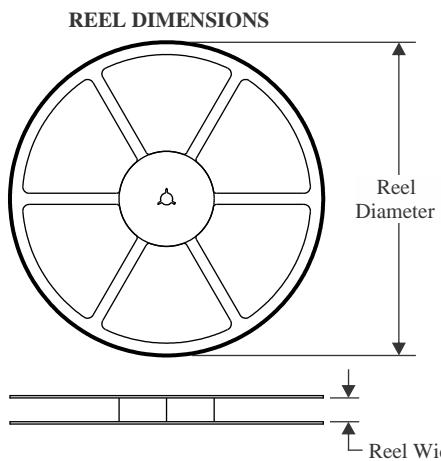
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

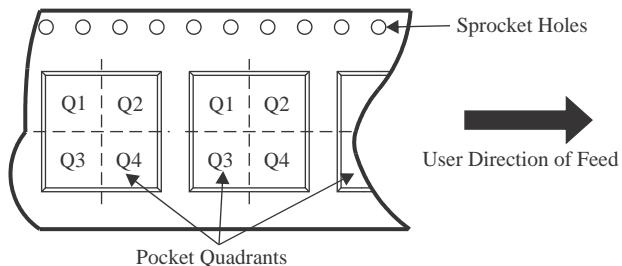
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

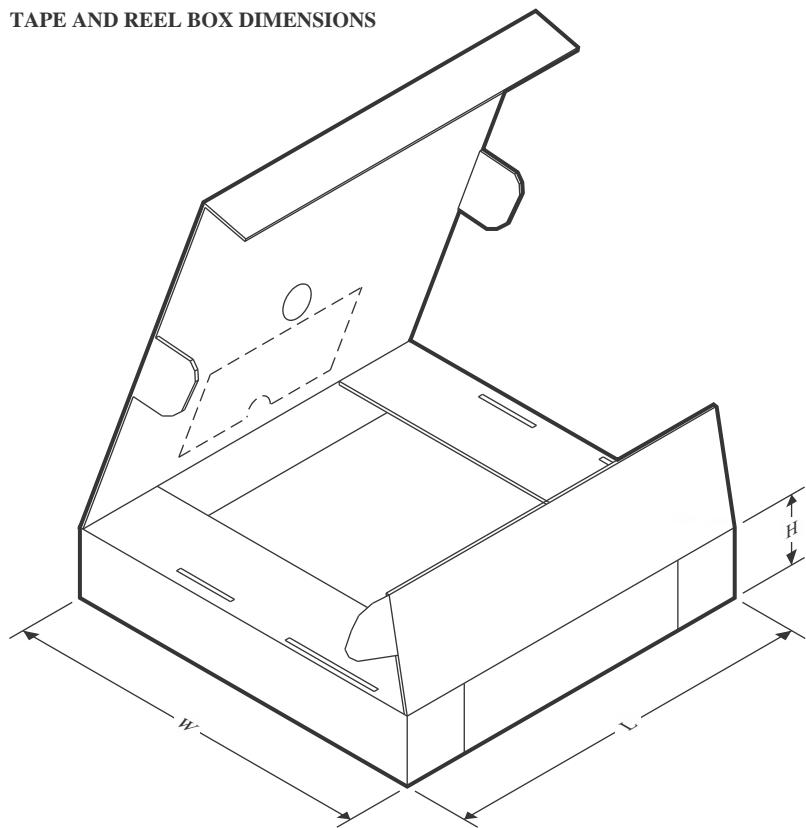
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM4674SQ/NOPB	WQFN	RGH	16	1000	177.8	12.4	4.3	4.3	1.3	8.0	12.0	Q1
LM4674TLX/NOPB	DSBGA	YZR	16	3000	178.0	8.4	2.08	2.08	0.76	4.0	8.0	Q1

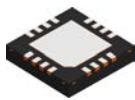
TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM4674SQ/NOPB	WQFN	RGH	16	1000	208.0	191.0	35.0
LM4674TLX/NOPB	DSBGA	YZR	16	3000	208.0	191.0	35.0

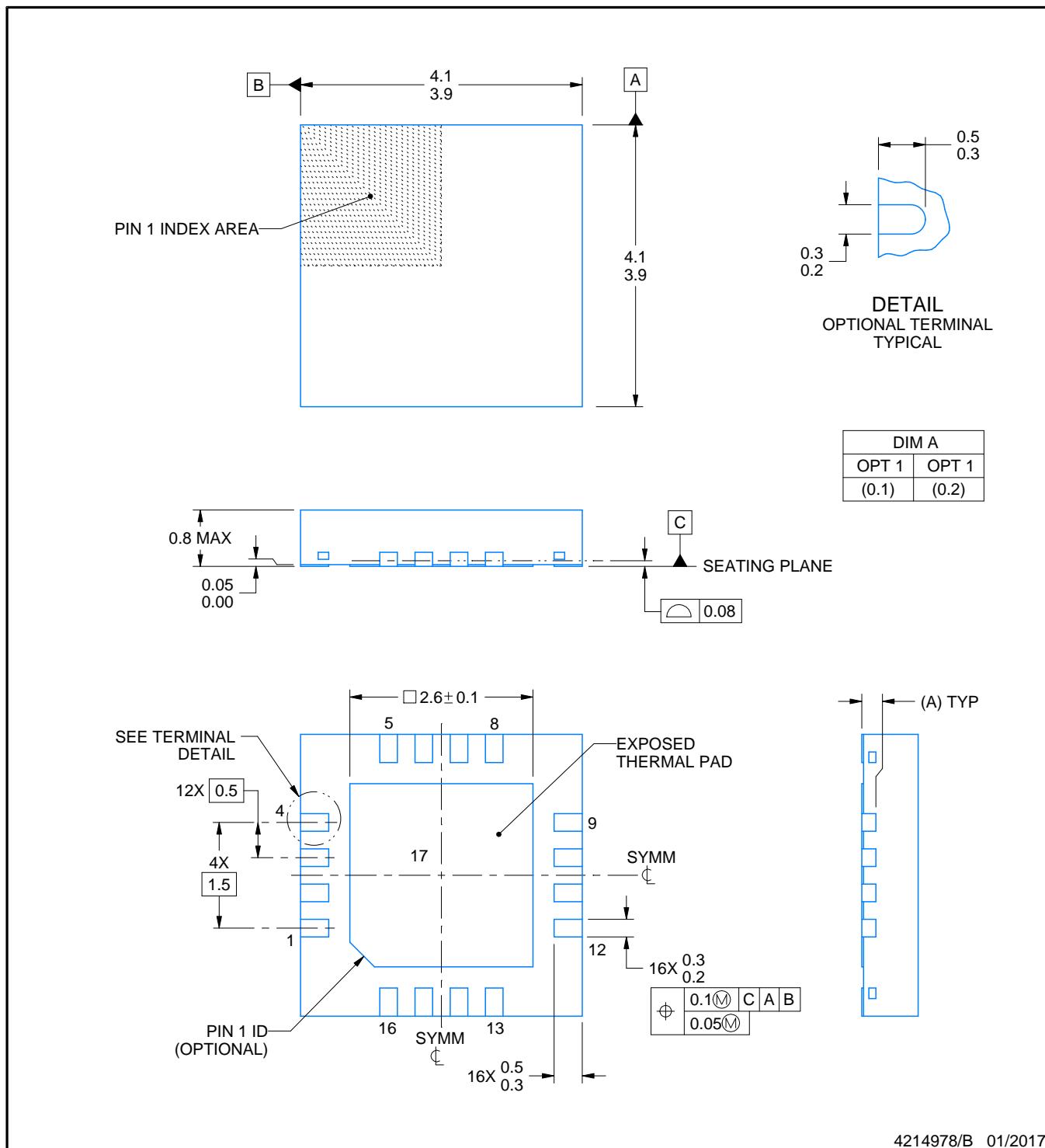
PACKAGE OUTLINE

RGH0016A



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4214978/B 01/2017

NOTES:

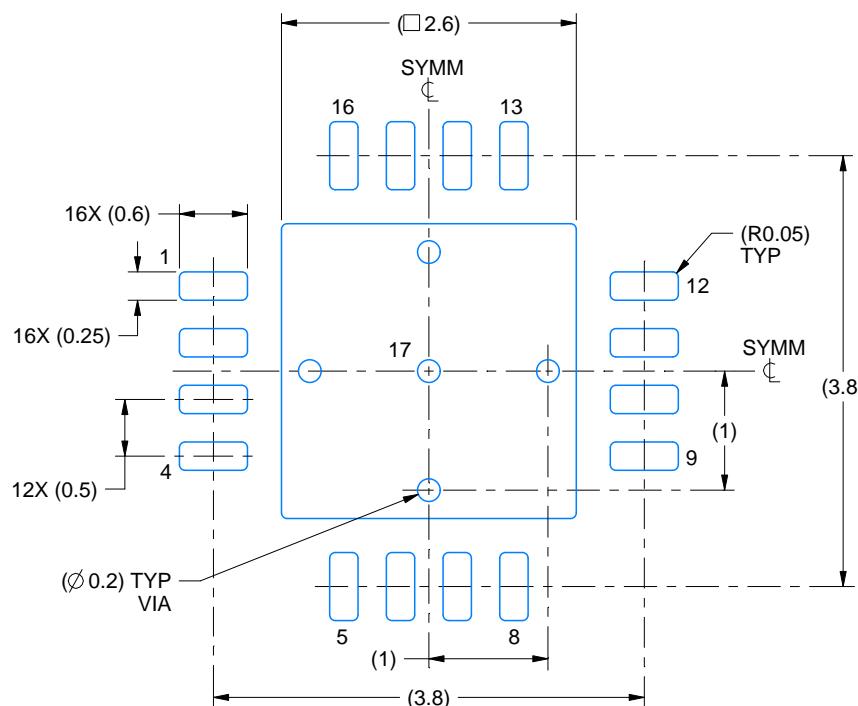
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

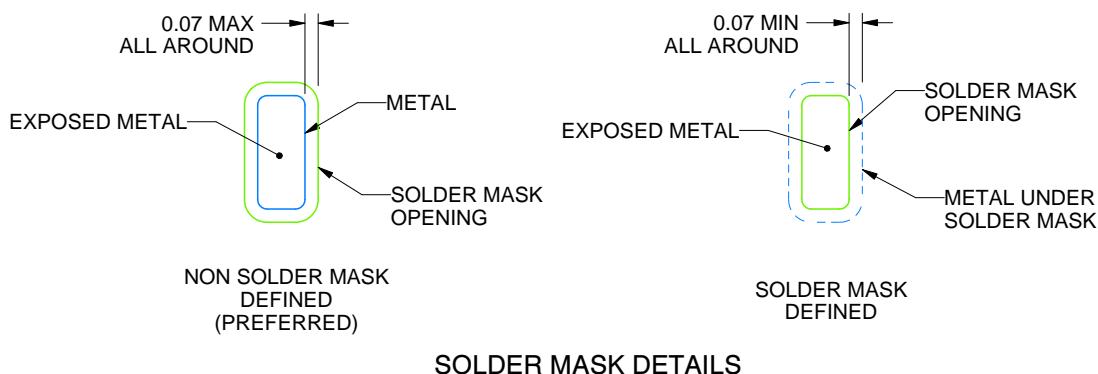
RGH0016A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



4214978/B 01/2017

NOTES: (continued)

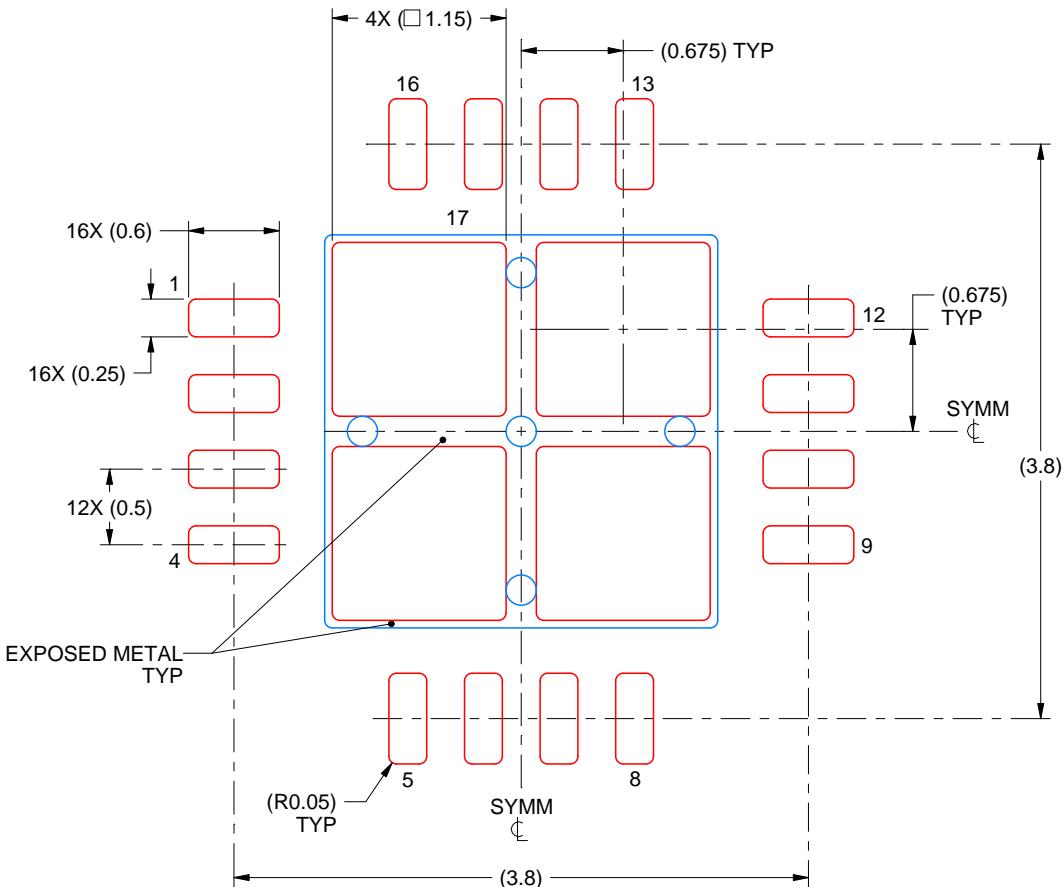
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
 - Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGH0016A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

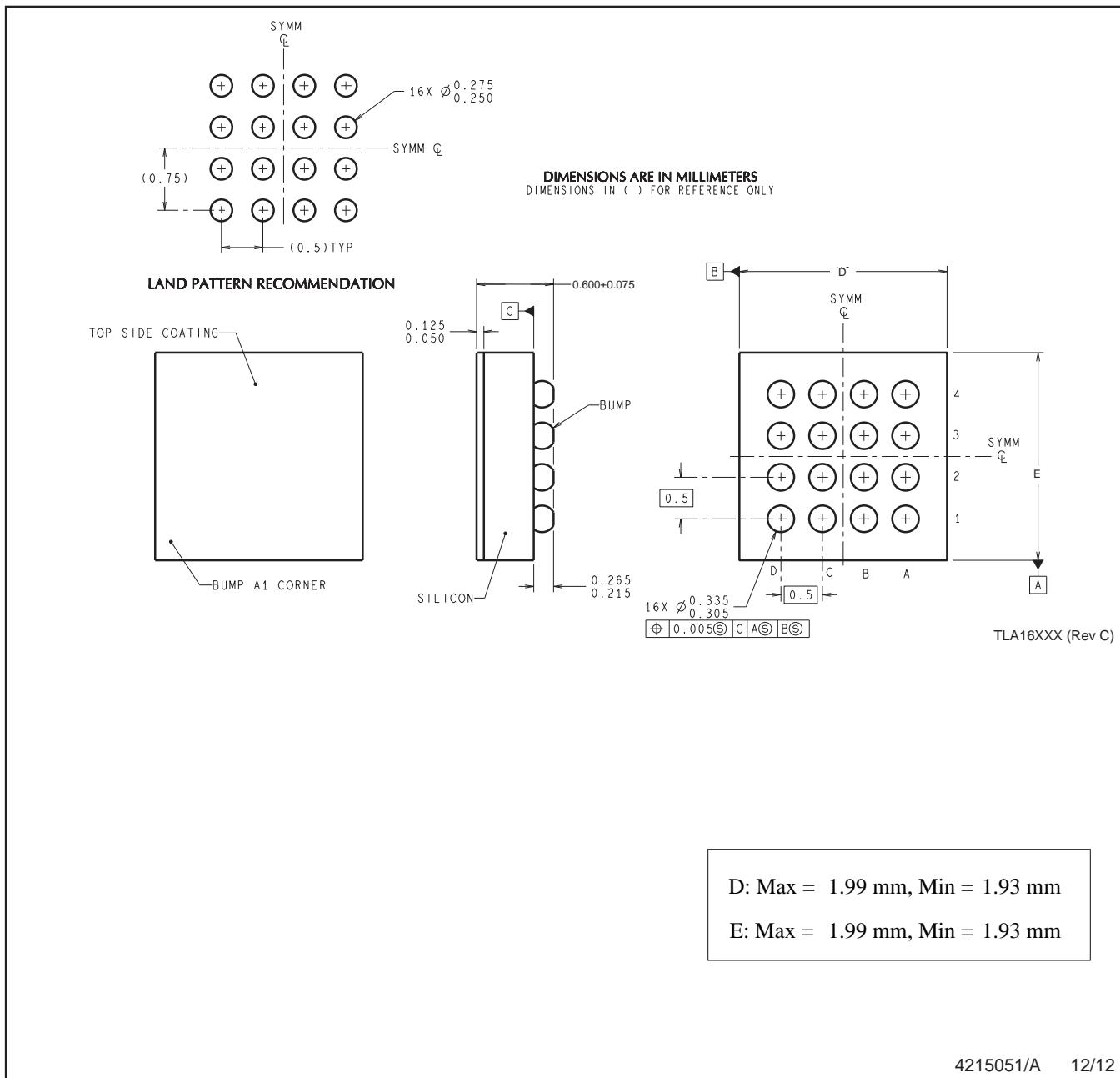
EXPOSED PAD 17
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4214978/B 01/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

YZR0016



NOTES: A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
B. This drawing is subject to change without notice.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025年10月