

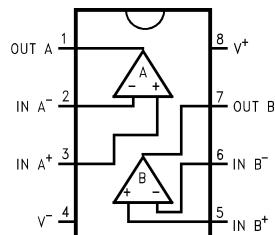
LMC6762 デュアルマイクロパワー レールツー レール入力 CMOS コンペレータ (プッシュプル出力付き)

1 特長

- (特に記述のない限り標準値)
- 低消費電力 (最大値): $I_S = 10\mu A$
- 広い電源電圧範囲: 2.7V ~ 15V
- レールツー レール入力同相電圧範囲
- レールツー レール出力スイシング (電源の 100mV 以内, @ $V^+ = 2.7V$, および $I_{LOAD} = 2.5mA$)
- 短絡保護回路: 40mA
- 伝搬遅延 (@ $V^+ = 5V$, 100mV オーバードライブ): 420ns

2 アプリケーション

- ノートPC
- 携帯電話 / スマートフォン
- メタリングシステム
- ハンドヘルド エレクトロニクス
- RC タイマー
- アラームおよび監視回路
- ウインドウ コンペレータ、マルチバイブレータ



接続図 – 8 ピン PDIP/SOIC (上面図)

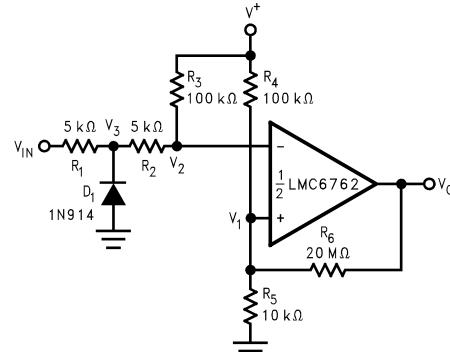
3 説明

LMC6762 は、最大電源電流が $10\mu A$ の超低消費電力デュアルコンペレータです。2.7V ~ 15V の広い電源電圧範囲で動作するように設計されています。LMC6762 は、3V デジタルシステムの要求を満たすため、2.7V での仕様を保証しています。

LMC6762 は、両方の電源を超える入力同相電圧範囲を備えています。これは、低電圧アプリケーションにとって大きな利点です。また、LMC6762 にはプッシュプル出力も備えられており、プルアップ抵抗なしでロジックデバイスに直接接続できます。

LMC6762 は、静止電力消費が $50\mu W$ (@ $V^+ = 5V$) であるため、携帯電話やハンドヘルド エレクトロニクスのアプリケーションに最適です。超低電源電流も、電源電圧に依存しません。2.7V での動作を保証し、レールツー レール性能を達成しているため、このデバイスはバッテリ駆動のアプリケーションに理想的です。

このデバイスのオープンドレインバージョンについては、LMC6772 データシートを参照してください。



代表的なアプリケーション - ゼロ交差検出器



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール(機械翻訳)を使用していることがあります。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インストルメンツは、IC を取り扱う際には常に適切な注意を払うことをお推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

5 絶対最大定格 (1) (2)

ESD 耐性 ⁽³⁾	2kV
差動入力電圧	$(V^+)+0.3V \sim (V^-)-0.3V$
入力 / 出力ピンの電圧	$(V^+)+0.3V \sim (V^-)-0.3V$
電源電圧 (V^+-V^-)	16V
入力ピンの電流	$\pm 5mA$
出力ピンの電流 ^{(5) (4)}	$\pm 30mA$
電源ピンの電流、LMC6762	40mA
リード温度 (半田付け、10 秒)	260°C
保管温度範囲	-65°C ~ +150°C
接合部温度 ⁽⁶⁾	150°C

- (1) 絶対最大定格は、それらを超えるとデバイスに損傷を与える可能性がある制限値を示します。動作定格は、デバイスが機能することを意図した条件を示しますが、特定の性能を保証するものではありません。保証される仕様とテスト条件については「電気的特性」を参照してください。
- (2) 防衛または航空宇宙仕様のデバイスをお求めの場合は、供給状況および仕様についてテキサス・インスツルメンツの営業所または販売代理店にお問い合わせください。
- (3) 人体モデル、 $1.5k\Omega$ と $100pF$ を直列に接続します。
- (4) 単一電源と分割電源での両方の動作に適用されます。高い周囲温度で連続的に短絡動作させると、150°Cの最大許容接合部温度を超える可能性があります。長時間にわたって $\pm 30mA$ を超える出力電流は、信頼性に悪影響を及ぼす可能性があります。
- (5) V^+ が 12V を超える場合、出力を V^+ に短絡しないでください。さもないと、信頼性に悪影響が出ます。
- (6) 最大消費電力は $T_{J(max)}$ 、 θ_{JA} 、 T_A の関数となります。任意の周囲温度での最大許容消費電力は、 $P_D = (T_{J(max)} - T_A)/\theta_{JA}$ です。すべての数値は、PC 基板に直接半田付けされたパッケージに適用されます。

6 動作定格 (1)

電源電圧	2.7 ≤ V_S ≤ 15V
接合部温度範囲	-40°C ≤ T_J ≤ +85°C
熱抵抗 (θ_{JA})	D0008A パッケージ、8 ピン SOICD0008A パッケージ、8 ピン SOIC

- (1) 絶対最大定格は、それらを超えるとデバイスに損傷を与える可能性がある制限値を示します。動作定格は、デバイスが機能することを意図した条件を示しますが、特定の性能を保証するものではありません。保証される仕様とテスト条件については「電気的特性」を参照してください。

7 2.7V の電気的特性

特に記述のない限り、すべての制限値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+/2$ に保証されています。太字の制限値は、温度の上限値に適用されます。

記号	パラメータ	条件	標準値 ⁽¹⁾	LMC6762AI	LMC6762BI	単位
				制限値 ⁽²⁾	制限値 ⁽²⁾	
V_{OS}	入力オフセット電圧		3	5	15	mV
				8	18	最大値
TCV_{OS}	入力オフセット電圧温度ドリフト		2.0			$\mu\text{V}/^\circ\text{C}$
I_B	入力電流		0.02			pA
I_{OS}	入力オフセット電流		0.01			pA
CMRR	同相除去比		75			dB
PSRR	電源除去比	$\pm 1.35\text{V} < V_S < \pm 7.5\text{V}$	80			dB
A_V	電圧ゲイン	(計画的)	100			dB
V_{CM}	入力同相モード 電圧レンジ	CMRR > 55dB	3.0	2.9	2.9	V
				2.7	2.7	最小値
			-0.3	-0.2	-0.2	V
				0.0	0.0	最大値
V_{OH}	出力電圧 High	$I_{LOAD} = 2.5\text{mA}$	2.5	2.4	2.4	V
				2.3	2.3	最小値
V_{OL}	出力電圧 Low	$I_{LOAD} = 2.5\text{mA}$	0.2	0.3	0.3	V
				0.4	0.4	最大値
I_S	電源電流	両方のコンパレータの場合 (出力 Low)	12	20	20	μA
				25	25	最大値

(1) 標準値は、最も可能性の高いパラメータの標準値を表します。

(2) すべての制限はテストまたは統計解析により規定されています。

8 5.0V および 15.0V の電気的特性

特に記述のない限り、すべての制限値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5.0\text{V}$ および 15.0V 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+/2$ に保証されています。太字の制限値は、温度の上限値に適用されます。

記号	パラメータ	条件	標準値 ⁽¹⁾	LMC6762AI	LMC6762BI	単位
				制限値 ⁽²⁾	制限値 ⁽¹⁾	
V_{OS}	入力オフセット電圧		3	5	15	mV
				8	18	最大値
TCV_{OS}	入力オフセット電圧温度ドリフト	$V^+ = 5\text{V}$	2.0			$\mu\text{V}/^\circ\text{C}$
I_B	入力電流	$V = 5\text{V}$	0.04			pA
I_{OS}	入力オフセット電流	$V^+ = 5\text{V}$	0.02			pA
CMRR	同相モード 除去比	$V^+ = 5\text{V}$	75			dB
		$V^+ = 15\text{V}$	82			dB
PSRR	電源除去比	$\pm 2.5\text{V} < V_S < \pm 5\text{V}$	80			dB
A_V	電圧ゲイン	(計画的)	100			dB

特に記述のない限り、すべての制限値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5.0\text{V}$ および 15.0V 、 $V^- = 0\text{V}$ 、 $V_{CM} = V^+/2$ に保証されています。太字の制限値は、温度の上限値に適用されます。

記号	パラメータ	条件	標準値 ⁽¹⁾	LMC6762AI	LMC6762BI	単位
				制限値 ⁽²⁾	制限値 ⁽¹⁾	
V_{CM}	入力同相モード 電圧レンジ	$V^+ = 5.0\text{V}$ $\text{CMRR} > 55\text{dB}$	5.3	5.2 5.0	5.2 5.0	V 最小値
			-0.3	-0.2 0.0	-0.2 0.0	V 最大値
		$V^+ = 15\text{V}$ $\text{CMRR} > 55\text{dB}$	15.3	15.2 15.0	15.2 15.0	V 最小値
			-0.3	-0.2 0.0	-0.2 0.0	V 最大値
V_{OH}	出力電圧 High	$V^+ = 5\text{V}$ $I_{LOAD} = 5\text{mA}$	4.8	4.6 4.45	4.6 4.45	V 最小値
		$V^+ = 15\text{V}$ $I_{LOAD} = 5\text{mA}$	14.8	14.6 14.45	14.6 14.45	V 最小値
V_{OL}	出力電圧 Low	$V^+ = 5\text{V}$ $I_{LOAD} = 5\text{mA}$	0.2	0.4 0.55	0.4 0.55	V 最大値
		$V^+ = 15\text{V}$ $I_{LOAD} = 5\text{mA}$	0.2	0.4 0.55	0.4 0.55	V 最大値
I_S	電源電流	両方のコンペレータの場合 (出力 Low)	12	20 25	20 25	μA 最大値
I_{SC}	短絡電流	ソース	30			mA
		シンク、 $V_O = 12\text{V}$ ⁽³⁾	45			

(1) 標準値は、最も可能性の高いパラメータの標準値を表します。

(2) すべての制限はテストまたは統計解析により規定されています。

(3) V^+ が 12V を超える場合、出力を V^+ に短絡しないでください。さもないと、信頼性に悪影響が出ます。

9 AC の電気的特性

特に記述のない限り、すべての制限値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+/2$ に保証されています。太字の制限値は、温度の上限値に適用されます。

記号	パラメータ	条件	標準値 ⁽¹⁾	LMC6762AI	LMC6762BI	単位
				制限値 ⁽²⁾	制限値 ⁽²⁾	
t_{RISE}	立ち上がり時間	$f = 10\text{kHz}$ 、 $C_L = 50\text{pF}$ 、 オーバードライブ = 10mV ⁽³⁾	15			ns
t_{FALL}	立ち下がり時間	$f = 10\text{kHz}$ 、 $C_L = 50\text{pF}$ 、 オーバードライブ = 10mV ⁽³⁾	15			ns
t_{PHL}	伝搬遅延 (High から Low)	$f = 10\text{kHz}$ 、 $C_L = 50\text{pF}$ ⁽³⁾	$\text{オーバードライブ} = 10\text{mV}$	900		ns
			$\text{オーバードライブ} = 100\text{mV}$	450		ns
t_{PLH}	伝搬遅延 (Low から High)	$f = 10\text{kHz}$ 、 $C_L = 50\text{pF}$ ⁽³⁾	$\text{オーバードライブ} = 10\text{mV}$	900		ns
			$\text{オーバードライブ} = 100\text{mV}$	420		ns

(1) 標準値は、最も可能性の高いパラメータの標準値を表します。

(2) すべての制限はテストまたは統計解析により規定されています。

(3) C_L にはプローブと治具の容量が含まれます。

10 代表的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = 12\text{V}$ 、 $R_{PULLUP} = 2.5\text{k}$ 、 $C_L = 20\text{pF}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{UNDERDRIVE} = 100\text{mV}$ 、 $V_{OVERDRIVE} = 100\text{mV}$ (特に記述のない限り)。

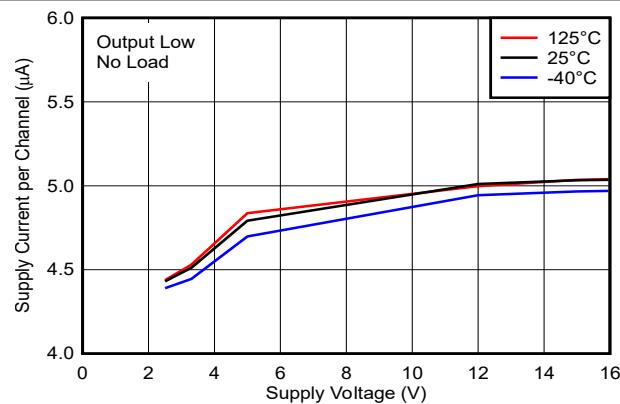


図 10-1. チャネルごとの電源電流と電源電圧の関係(出力 "Low")

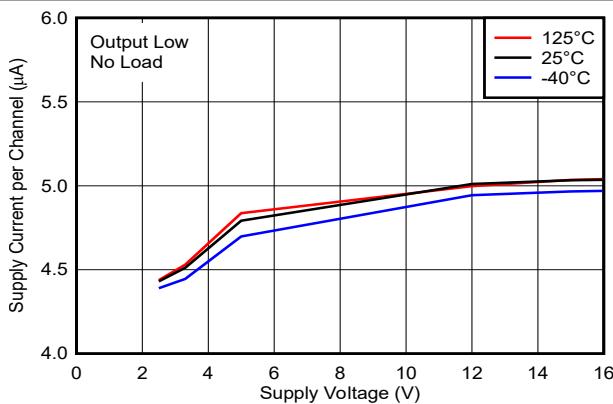


図 10-2. チャネルごとの電源電流と電源電圧の関係(出力 "High")

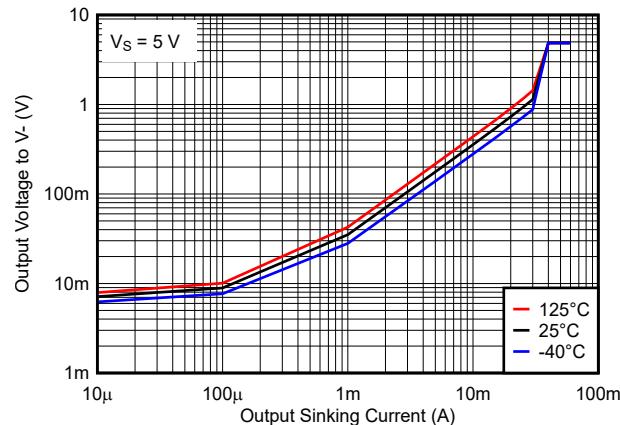


図 10-3. 出力電圧と出力シンク電流の関係、5V

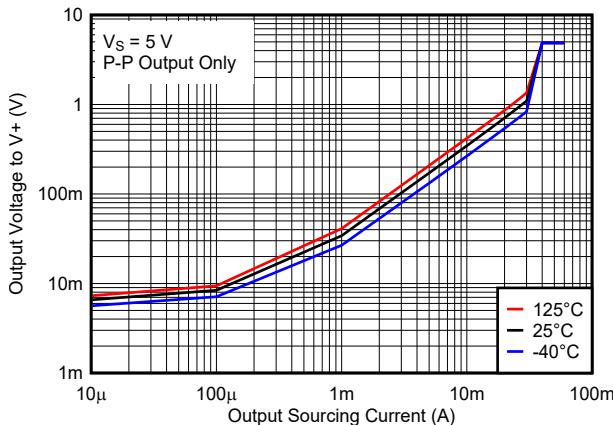


図 10-4. 出力電圧と出力ソース電流の関係、5V

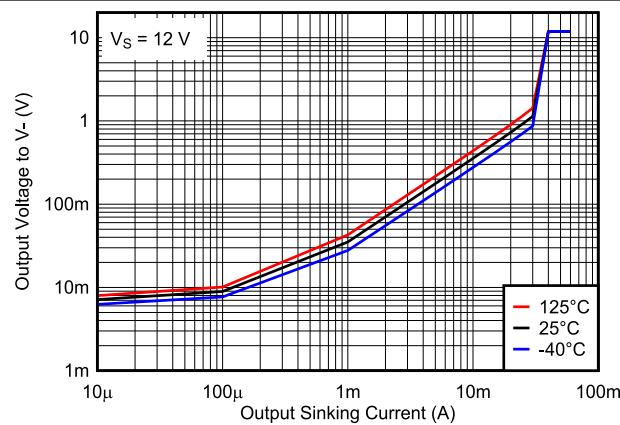


図 10-5. 出力電圧と出力シンク電流の関係、12V

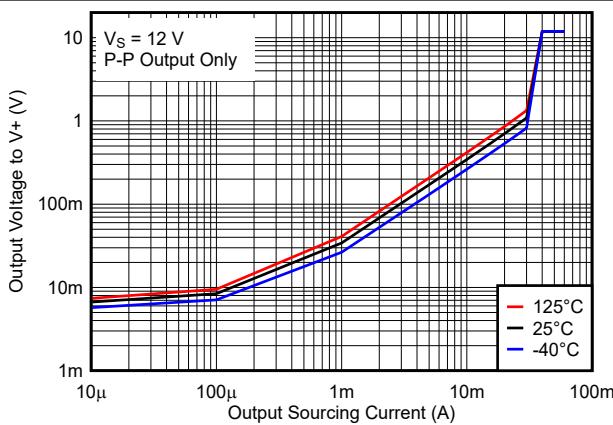


図 10-6. 出力電圧と出力ソース電流の関係、12V

10 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = 12\text{V}$ 、 $R_{\text{PULLUP}} = 2.5\text{k}$ 、 $C_L = 20\text{pF}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{UNDERDRIVE}} = 100\text{mV}$ 、 $V_{\text{OVERDRIVE}} = 100\text{mV}$ (特に記述のない限り)。

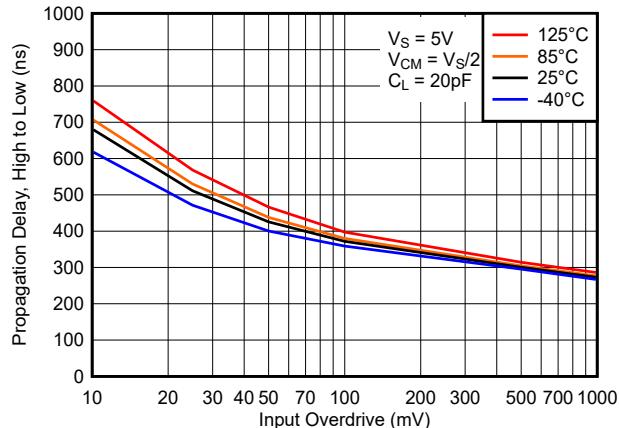


図 10-7. 伝搬遅延、"High" から "Low"、5V

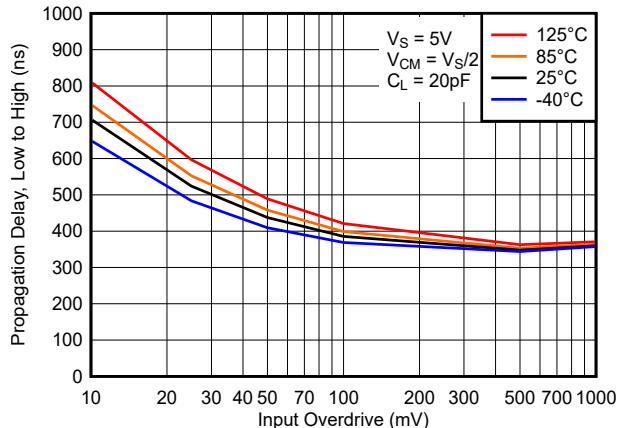


図 10-8. 伝搬遅延、"Low" から "High"、5V

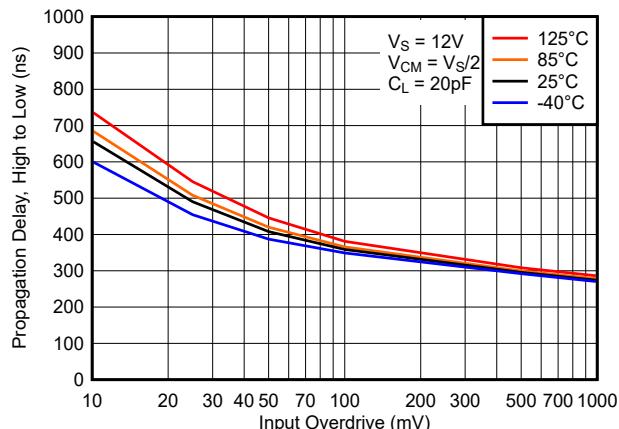


図 10-9. 伝搬遅延、"High" から "Low"、12V

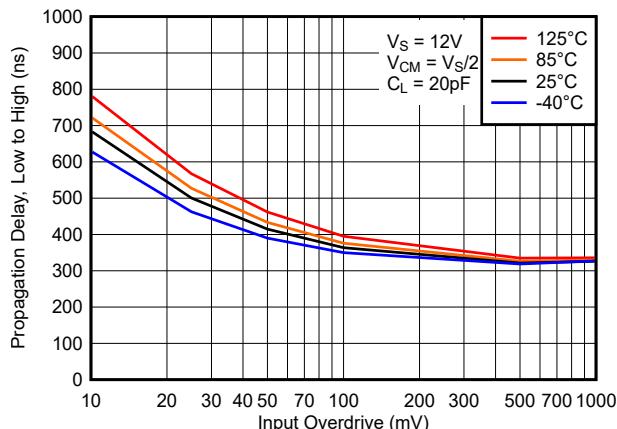


図 10-10. 伝搬遅延、"Low" から "High"、12V

11 アプリケーションヒント

11.1 入力同相電圧範囲

電源電圧が 2.7V、5V、15V では、LMC6762 の入力同相電圧範囲が両方の電源電圧を超えます。オペアンプの場合と同様に、CMVR は、デバイスの同相範囲全体にわたるコンパレータの V_{OS} シフトによって定義されます。75dB (標準値) の CMRR ($\Delta V_{OS}/\Delta V_{CM}$) は、デバイスの同相範囲全体にわたってシフトが 1mV 未満であることを意味します。 $V^+ = 5V$ での絶対最大入力電圧は、どちらかの電源レールを 200mV 超えた値です。

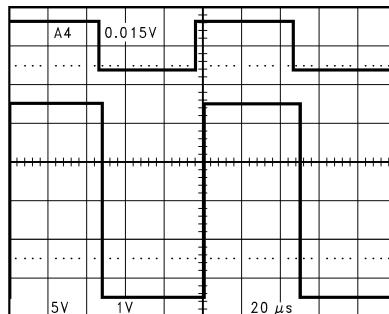


図 11-1. 位相反転なしで、入力信号が LMC6762 の電源電圧を超過

入力電圧範囲が広いため、このコンパレータを使用して、グランドおよび電源と近い信号を検出できます。これは、電源監視回路では非常に便利な機能です。

電源を上回る入力同相電圧範囲、20fA (標準値) の入力電流、高い入力インピーダンスを備えた LMC6762 は、センサアプリケーションに理想的です。LMC6762 は、アンプもバイアス回路も使用せずに、センサと直接接続できます。数十から数百ミリボルトの出力を生成するセンサを備えた回路では、LMC6762 は、センサ信号を適切に小さいリファレンス電圧と比較できます。このリファレンス電圧は、グランドまたは正電源レールに近い状態にすることができます。

11.2 低電圧動作

コンパレータは、アナログ信号がデジタル回路とインターフェイスする一般的なデバイスです。LMC6762 は、性能を犠牲にせずに 3V デジタルシステムの要求を満たせるように、2.7V の電源電圧で動作するよう設計されています。

電源電圧が 2.7V の場合、同相電圧範囲は負電源よりも 200mV 下まで拡張されます (維持)。この機能は、コンパレータが正のレール付近の信号を検出できることに加え、低電圧アプリケーションで非常に有用です。

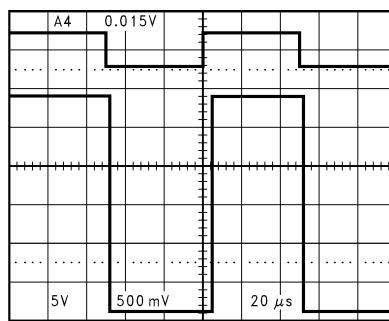


図 11-2. 2.7V の低電源電圧でも、電源電圧を超える入力信号は出力で位相反転なし

$V^+ = 2.7V$ の場合、伝搬遅延は 100mV のオーバードライブで $t_{PLH} = 420ns$ および $t_{PHL} = 450ns$ です。特性の詳細については、[セクション 10](#) を参照してください。

11.3 出力短絡電流

LMC6762 は 40mA の短絡保護回路を備えています。しかし、連続的な短絡、過渡電圧または電流スパイク、電源を超える電圧への短絡に耐えられるようには設計されていません。出力と直列に抵抗を接続すると、短絡の影響を低減できます。

す。PC 基板から信号を送信する出力の場合、電源レールへのダイオードやバリスタなどの追加の保護デバイスを使用することができます。

11.4 ヒステリシス

入力信号のノイズが非常に多い場合、入力信号がスレッショルドを繰り返し通過するにつれて、コンパレータの出力が数回トリップすることがあります。以下に示すように、この問題はヒステリシスを利用して対処できます。

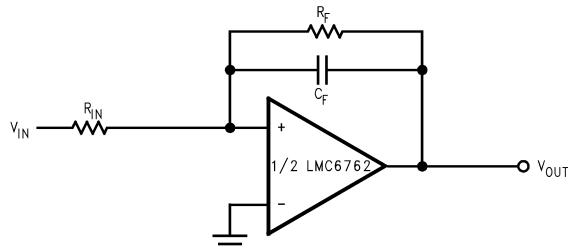


図 11-3. 入力容量の影響の相殺

帰還抵抗の両端にコンデンサを追加すると、スイッチング速度が向上し、短期的なヒステリシスが得られます。これにより、回路のノイズ耐性が向上します。

11.5 SPICE マクロモデル

LMC6762 の Spice マクロモデルが利用できます。モデルには、以下のシミュレーションが含まれています。

- 入力同相電圧範囲
- 静止および動的電源電流
- 入力オーバードライブ特性

そして、マクロモデル ディスクに記載されたその他の多くの特性も含まれます。

このオペアンプおよび他の多くのオペアンプの Spice マクロモデルは、<http://www.ti.com/ww/en/analog/webench/> の WEBENCH デザイン センタ チームから無償で入手できます

11.6 代表的なアプリケーション

11.6.1 ワンショット マルチバイブレータ

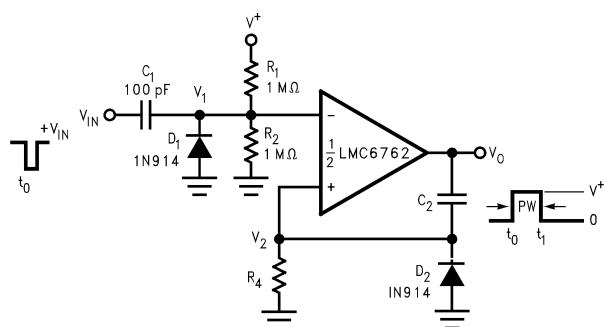


図 11-4. ワンショット マルチバイブレータ

モノステーブル マルチバイブレータには、いつまでも存続できる 1 つの安定した状態があります。この回路を外部からトリガして、別の疑似安定状態に移行させることができます。したがって、モノステーブル マルチバイブレータを使用して、必要な幅のパルスを生成することができます。

必要なパルス幅は、 C_2 と R_4 の値を調整して設定します。 R_1 と R_2 の分圧抵抗を使用して、入力トリガ パルスの大きさを決定できます。 $V_1 < V_2$ のとき、LMC6762 の状態が変化します。ダイオード D_2 は、パルスの終了時にリセットされるコン

デンサ C_2 の急速放電パスを提供します。また、このダイオードは、非反転入力がグランドより低い電圧に駆動されることを防止します。

11.6.2 双安定マルチバイブレータ

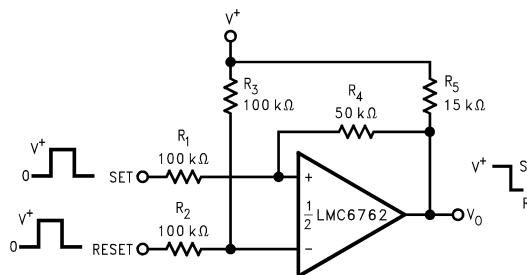


図 11-5. 双安定マルチバイブレータ

双安定マルチバイブレータには、2 つの安定状態があります。基準電圧は、 R_2 と R_3 の分圧器によって設定されます。SET 端子に印加されるパルスによって、コンパレータの出力が "High" に切り替わります。 R_1 、 R_4 、 R_5 の分圧抵抗回路は、非反転入力を基準電圧より高い電圧にクランプします。RESET に印加されたパルスにより、出力が "Low" に切り替わります。

11.6.3 ゼロ交差検出器

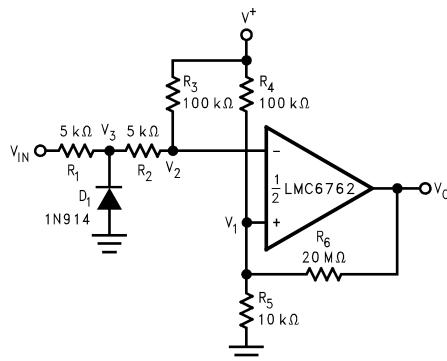


図 11-6. ゼロ交差検出器

R_4 および R_5 の分圧器により、非反転入力に基準電圧 V_1 が設定されます。 R_1 と R_2 の直列抵抗を R_5 と等しくすると、コンパレータは $V_{IN} = 0$ のときにスイッチングします。ダイオード D_1 は V_3 が -0.7V を下回らないようにします。 R_2 および R_3 の分圧器により、 V_2 がグランドより低くなるのを防止します。出力電圧の迅速な遷移を保証するために、小さなヒステリシスが設定されます。

11.6.4 発振器

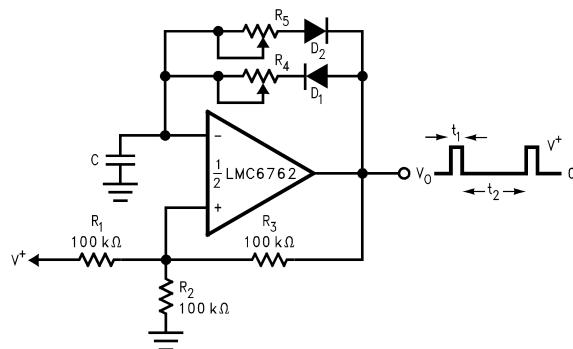


図 11-7. 方形波ジェネレータ

図 11-7 に、方形波ジェネレータ回路での LMC6762 のアプリケーションを示します。ループの合計ヒステリシスは、R₁、R₂、R₃ によって設定されます。R₄ および R₅ は、コンデンサ C に個別の充電パスと放電パスを提供します。充電パスは、R₄ および D₁ を通じて設定されます。したがって、パルス幅 t₁ は、R₄ および C の RC 時定数によって決まります。同様に、コンデンサの放電パスは、R₅ および D₂ によって設定されます。そのため、パルス間の時間 t₂ は R₅ を変化させることで変更でき、パルス幅は R₄ によって変更できます。出力の周波数は、R₄ と R₅ の両方を変化させることで変更できます。

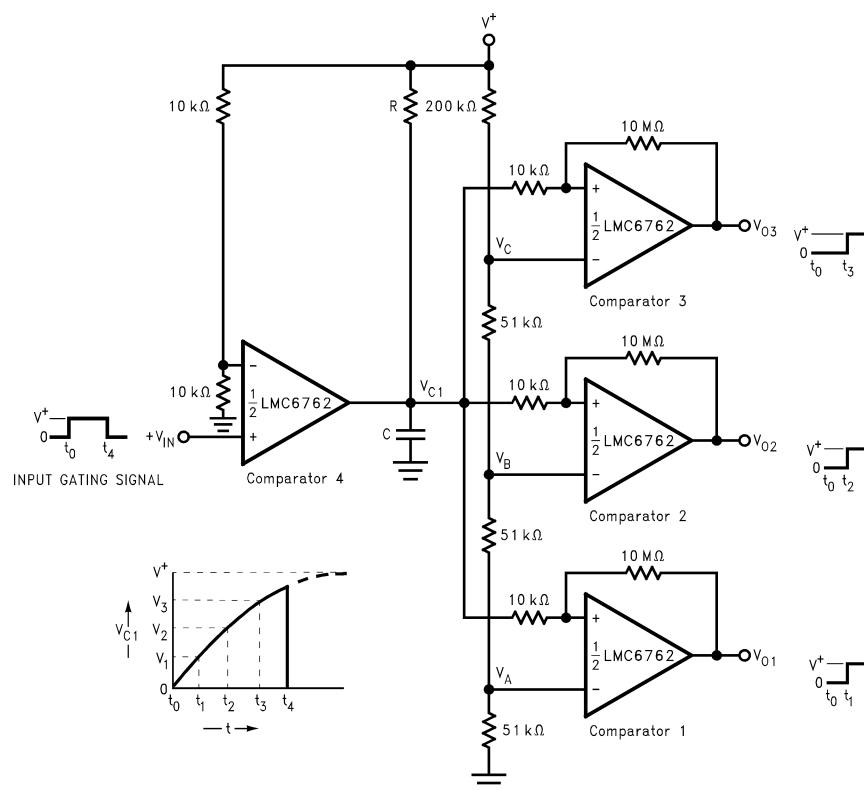


図 11-8. 時間遅延ジェネレータ

上記に示す回路は、基準時間からの所定の時間間隔で出力信号を提供し、入力がグランドに戻った時点で自動的に出力をリセットします。 $V_{IN} = 0$ の場合を考えます。コンパレータ 4 の出力も接地されています。これは、コンパレータ 1、2、3 の出力も接地されていることを意味します。入力信号が印加されると、コンパレータ 4 の出力が High にスイングし、C は R を通じて指数関数的に充電されます。これは上記に示します。

V_{C1} がリファレンス電圧 V_A, V_B, V_C を上回ると、コンパレータ 1、2、3 の出力電圧は High 状態に切り替わります。小さなヒステリシスが設定され、遅延時間が長くなる RC 時定数を選択した場合でも高速スイッチングが保証されます。

12 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (March 2013) to Revision E (November 2025)	Page
• 「電気的特性」の経時的な入力オフセット電圧ドリフトの標準値を更新。.....	4
• ドキュメント全体を通して「AC の電気的特性」を更新。.....	6
• 代表的性能曲線を更新し、貫通電流グラフを削除。.....	7

Changes from Revision C (March 2013) to Revision D (March 2013)	Page
• ナショナル データシートのレイアウトを TI 形式に変更.....	12

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC6762AIM	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62AIM
LMC6762AIM.B	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62AIM
LMC6762AIM/NOPB	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62AIM
LMC6762AIMX	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62AIM
LMC6762AIMX/NOPB	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6762AI, LMC67) 62AIM
LMC6762AIMX/NOPB.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6762AI, LMC67) 62AIM
LMC6762BIM	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62BIM
LMC6762BIM/NOPB	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	LMC67 62BIM
LMC6762BIMX/NOPB	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6762BI, LMC67) 62BIM
LMC6762BIMX/NOPB.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	(6762BI, LMC67) 62BIM

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

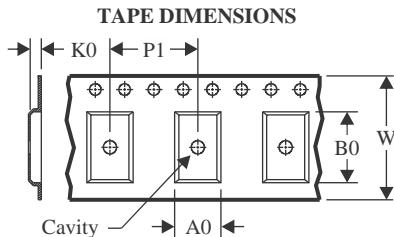
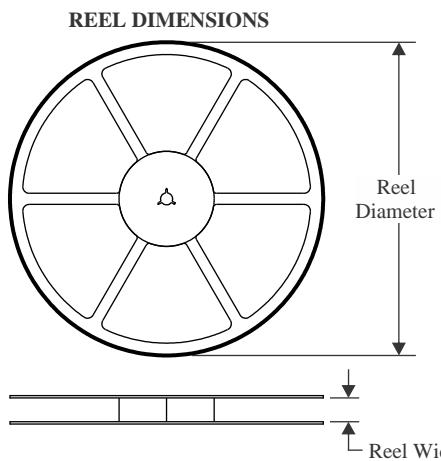
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

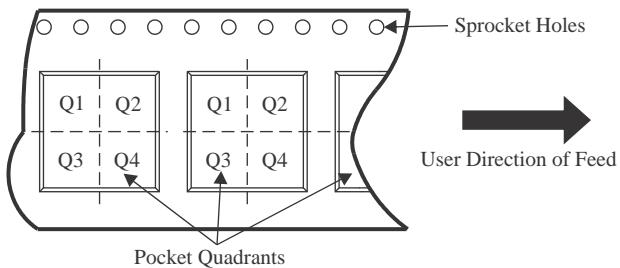
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



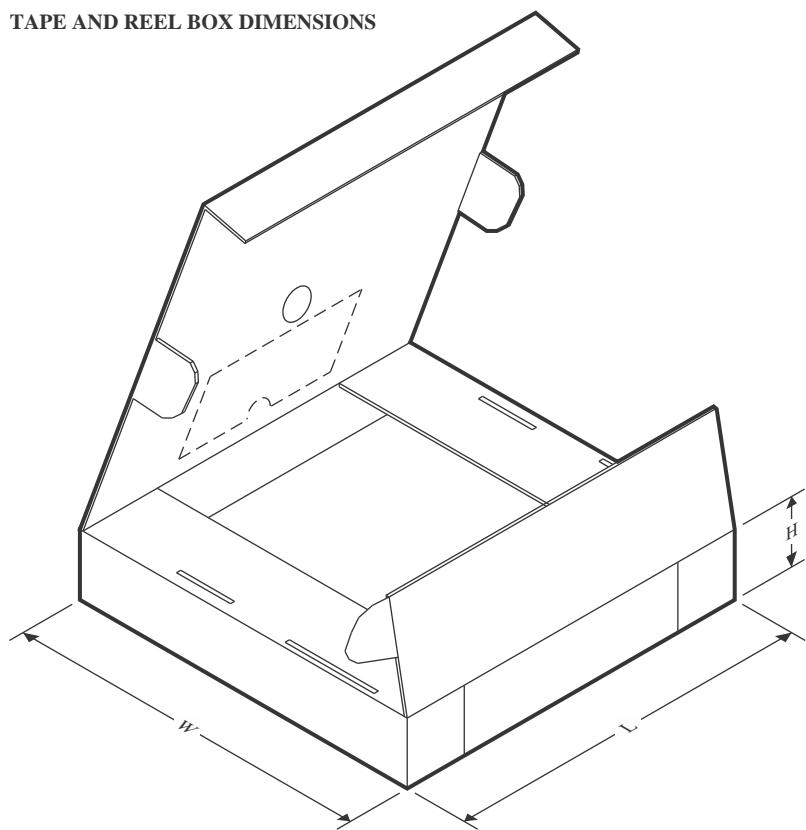
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

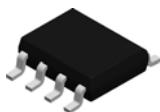
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMC6762AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
LMC6762BIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMC6762AIMX/NOPB	SOIC	D	8	2500	353.0	353.0	32.0
LMC6762BIMX/NOPB	SOIC	D	8	2500	353.0	353.0	32.0

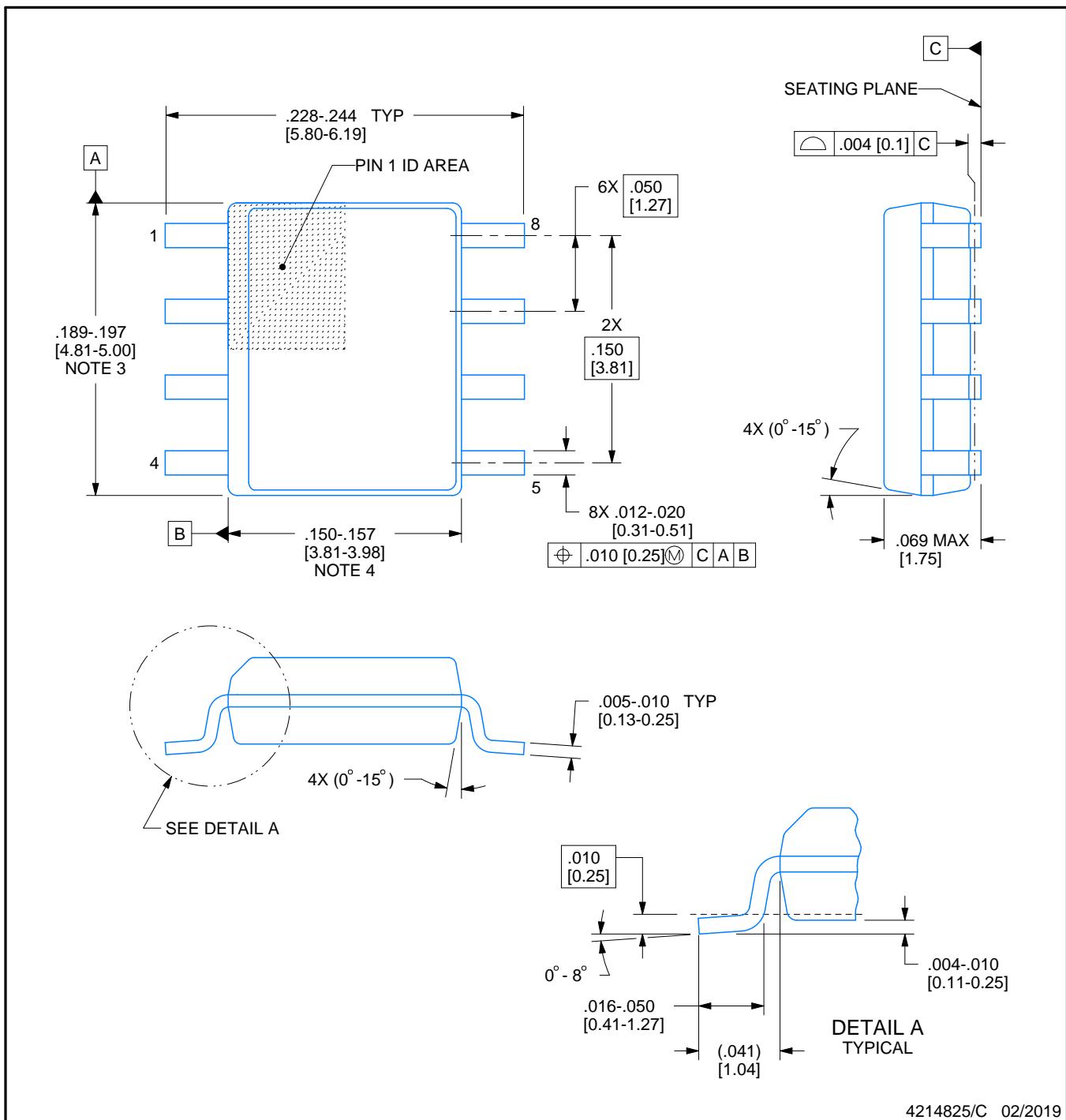
D0008A



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

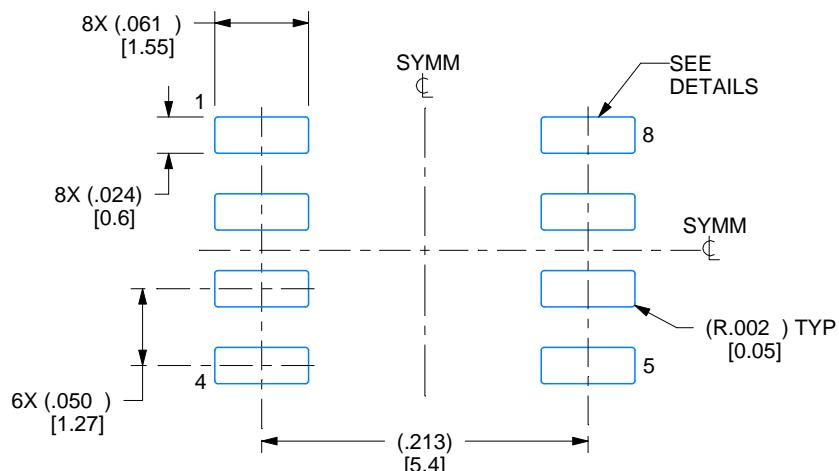
- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

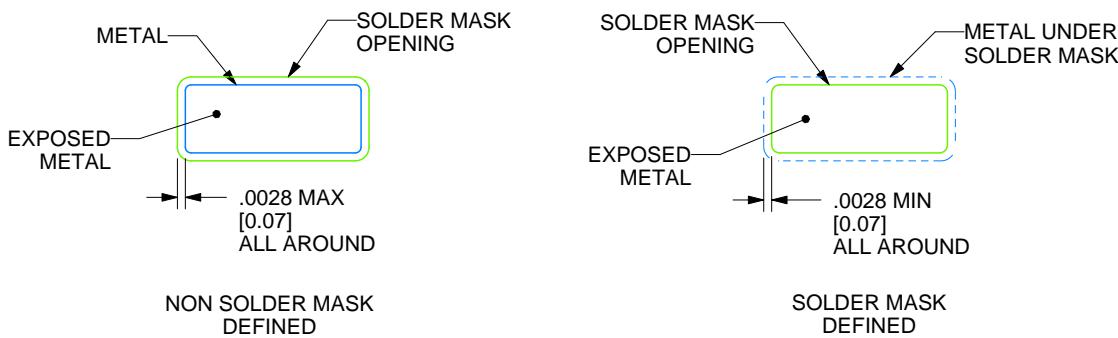
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

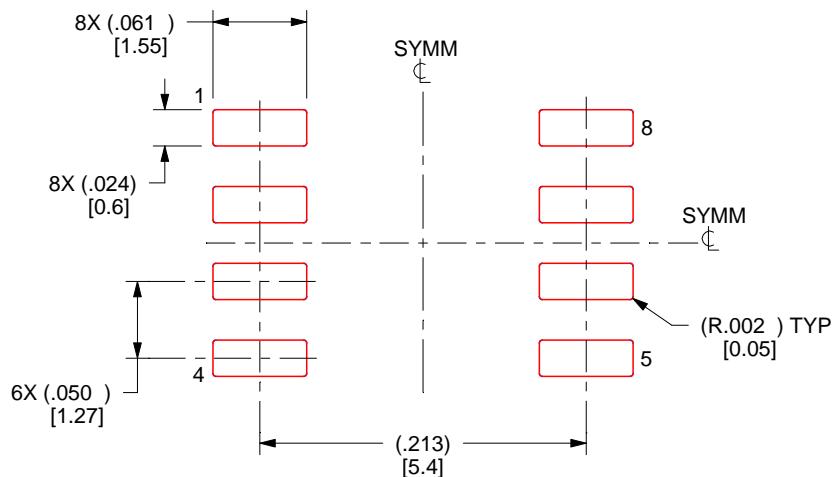
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025年10月