

LP3971

LP3971 Power Management Unit for Advanced Application Processors



Literature Number: JAJSAl7



2008年7月

LP3971 高度なアプリケーション・プロセッサ向けパワーマネジメント・ユニット

LP3971

高度なアプリケーション・プロセッサ向けパワーマネジメント・ユニット

概要

LP3971 は多機能のプログラマブル・パワーマネジメント・ユニットとして、特に高度なアプリケーション・プロセッサ向けに設計されました。LP3971 は低電源の携帯用アプリケーションに最適で、低ドロップアウト低ノイズの 6 つのリニア・レギュレータ、3 つの DC/DC 磁気式降圧型レギュレータ、1 つのバックアップ・バッテリ充電器、および 2 つの GPIO を備えています。高速シリアル・インターフェースも装備され、オン / オフ制御だけでなく個々のレギュレータ出力電圧もプログラムできます。

主な仕様

降圧型レギュレータ

V_{OUT} 0.725 ~ 3.3V までプログラム可能
最大効率 95%
最大出力電流 1.6A
 $\pm 3\%$ の出力電圧精度

LDO

V_{OUT} 1.0 ~ 3.3V までプログラム可能
 $\pm 3\%$ の出力電圧精度
出力電流 150/300/370mA
LDO RTC 30mA
LDO 1 300mA
LDO 2 150mA
LDO 3 150mA
LDO 4 150mA
LDO 5 370mA
ドロップアウト 100mV (typ)

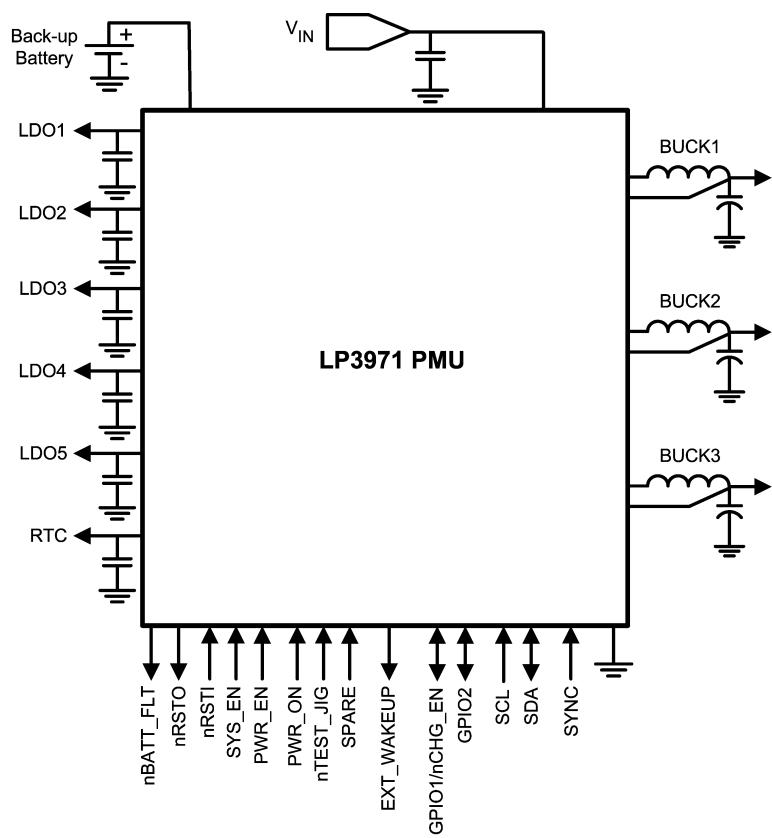
特長

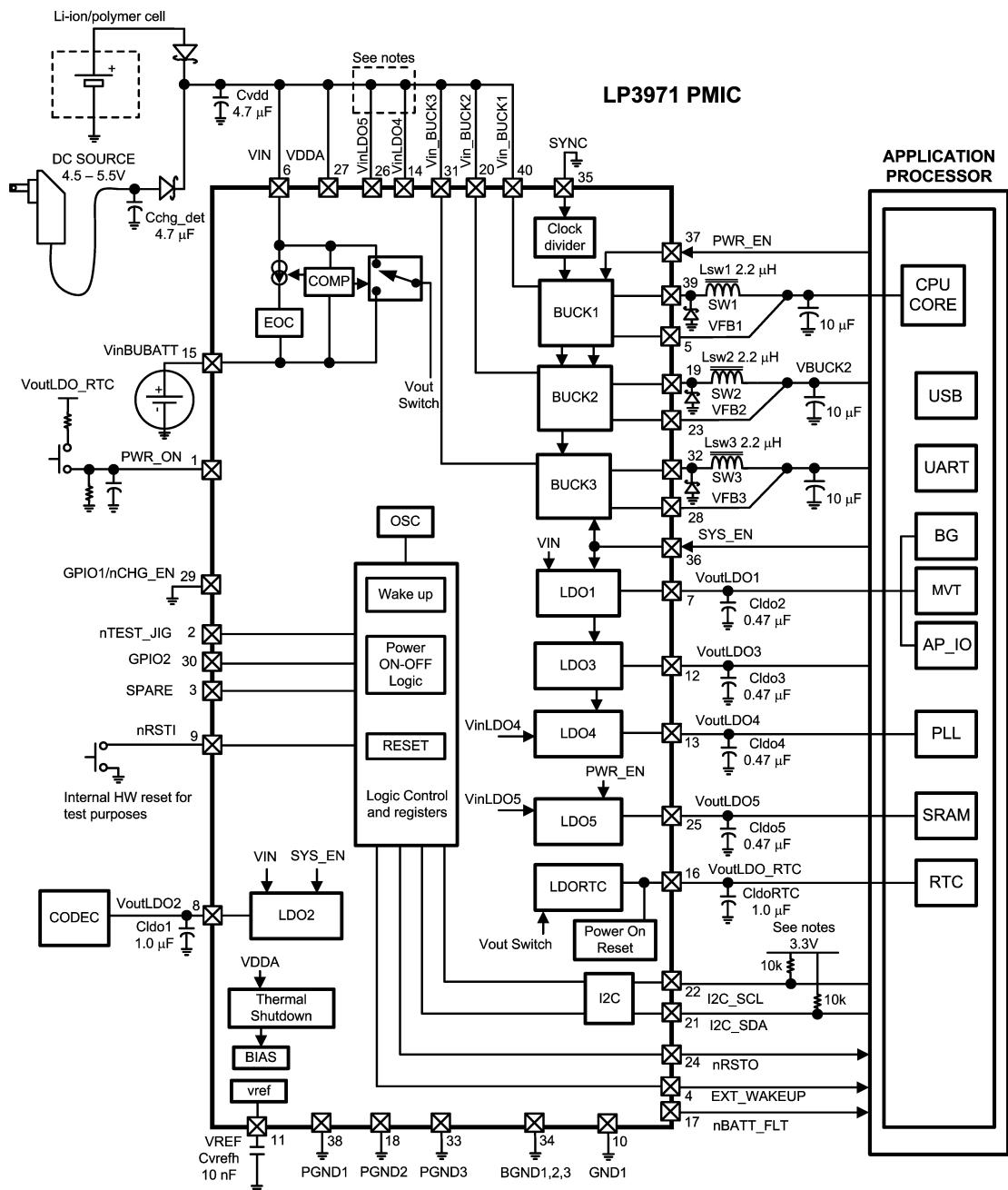
DVM (ダイナミック電圧制御) を必要とする高度なアプリケーション・プロセッサに対応
高電流プロセッサ機能または I/O に電源供給する 3 つの降圧型レギュレータ
RTC、周辺機器および I/O に電源供給する 6 つの LDO
コイン型のリチウム・マンガン電池とスーパー・キャパシタを自動的に切り替えられるバックアップ・バッテリ充電器
 I^2C 互換高速シリアル・インターフェース
レギュレータの機能および設定をソフトウェア制御
高精度内部リファレンス電圧
熱暴走保護
過電流保護
40 ピンの 5 × 5mm 小型 LLP パッケージ

アプリケーション

PDA フォン
スマートフォン
パーソナル・メディア・プレーヤ
デジタル・カメラ
アプリケーション・プロセッサ
Marvell PXA
Freescale
Samsung

アプリケーション回路

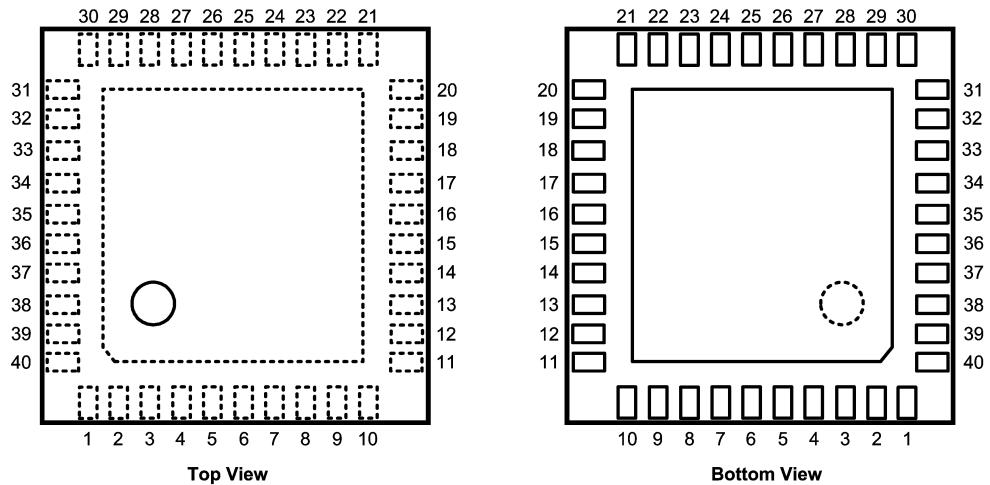




I²C のラインは I/O ソースによってプリアップされます。

V_{IN} LDO4、5は、メイン・バッテリ電源から、または降圧型レギュレータまたは V_{IN} によって電源を供給できます。

ピン配置図およびパッケージ・マーキング情報

40-Pin Leadless Leadframe Package
NS Package Number SQF40A

Note: 丸はピン 1 の位置を示します。

Package Mark



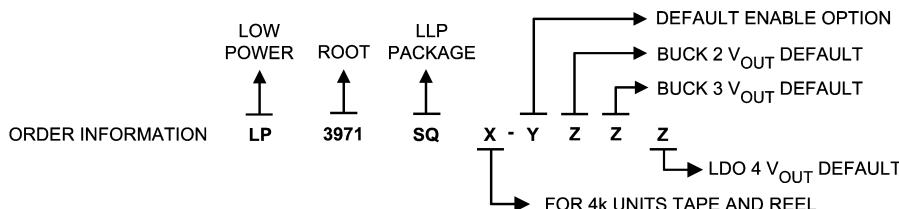
Top View

Note: パッケージ・マーキングの実際の配置は製品ごとに異なります。

(*) UZTYY フォーマット: 'U'—ウエハ工場コード; 'Z'—アセンブリ・コード; 'XY' 2 桁の日付コード; 'TT'—ダイ・ラン・コード
マーキングについての詳細は http://www.national.com/quality/marketing_conventions.html を参照してください。

製品情報

Voltage Option	Order Number	Package Type	NSC Package Drawing	Package Marking	Supplied As
Voltage B410	LP3971SQ-B410	40 lead LLP	SQA040AG	71-B410	1000 tape & reel
Voltage B410	LP3971SQX-B410	40 lead LLP	SQA040AG	71-B410	4500 tape & reel
Voltage D510	LP3971SQ-D510	40 lead LLP	SQA040AG	71-D510	1000 tape & reel
Voltage D510	LP3971SQX-D510	40 lead LLP	SQA040AG	71-D510	4500 tape & reel
Voltage F211	LP3971SQ-F211	40 lead LLP	SQA040AG	71-F211	1000 tape & reel
Voltage F211	LP3971SQX-F211	40 lead LLP	SQA040AG	71-F211	4500 tape & reel
Voltage W416	LP3971SQ-W416	40 lead LLP	SQA040AG	71-W416	1000 tape & reel
Voltage W416	LP3971SQX-W416	40 lead LLP	SQA040AG	71-W416	4500 tape & reel
Voltage N510	LP3971SQ-N510	40 lead LLP	SQA040AG	71-N510	1000 tape & reel
Voltage N510	LP3971SQX-N510	40 lead LLP	SQA040AG	71-N510	4500 tape & reel
Voltage P55A	LP3971SQ-P55A	40 lead LLP	SQA040AG	71-P55A	1000 tape & reel
Voltage P55A	LP3971SQX-P55A	40 lead LLP	SQA040AG	71-P55A	4500 tape & reel
Voltage B510	LP3971SQ-B510	40 lead LLP	SQA040AG	71-B510	1000 tape & reel
Voltage B510	LP3971SQX-B510	40 lead LLP	SQA040AG	71-B510	4500 tape & reel
Voltage G824	LP3971SQ-G824	40 lead LLP	SQA040AG	71-G824	1000 tape & reel
Voltage G824	LP3971SQX-G824	40 lead LLP	SQA040AG	71-G824	4500 tape & reel
Voltage Q418	LP3971SQ-Q418	40 lead LLP	SQA040AG	71-Q418	1000 tape & reel
Voltage Q418	LP3971SQX-Q418	40 lead LLP	SQA040AG	71-Q418	4500 tape & reel
Voltage 2G16	LP3971SQ-2G16	40 lead LLP	SQA040AG	71-2G16	1000 tape & reel
Voltage 2G16	LP3971SQX-2G16	40 lead LLP	SQA040AG	71-2G16	4500 tape & reel
Voltage O509	LP3971SQ-O509	40 lead LLP	SQA040AG	71-O509	1000 tape & reel
Voltage O509	LP3971SQX-O509	40 lead LLP	SQA040AG	71-O509	4500 tape & reel
Voltage 7848	LP3971SQ-7848	40 lead LLP	SQA040AG	71-7848	1000 tape & reel
Voltage 7848	LP3971SQX-7848	40 lead LLP	SQA040AG	71-7848	4500 tape & reel
Voltage 8858	LP3971SQ-8858	40 lead LLP	SQA040AG	71-8858	1000 tape & reel
Voltage 8858	LP3971SQX-8858	40 lead LLP	SQA040AG	71-8858	4500 tape & reel



デフォルトの V_{OUT} コーディング

Z	Default V_{OUT}
0	1.3
1	1.8
2	2.5
3	2.8
4	3.0
5	3.3
6	1.0
7	1.4
8	1.2
9	1.25
A	1.35

ピン説明

ピン番号	ピン名	I/O	タイプ	説明
1	PWR_ON	I	D	ext_wakeup(ピン4)を制御して PWR_ON および PWR_OFF のイベントを CPU に送信し、レジスタ 8H'02 の内容を選択できるアクティブ HI 押しボタン入力です。
2	nTEST_JIG	I	D	外部の HW イベントを検出するために使うアクティブ Low 入力信号です。応答は ext_wakeup(ピン4)に表れ、レジスタ 8H'02 の内容を選択します。
3	SPARE	I	D	外部の HW イベントを検出するために使う入力信号です。応答は ext_wakeup(ピン4)に表れ、レジスタ 8H'02 の内容を選択します。このピンは極性を設定できます。
4	EXT_WAKEUP	O	D	ピン1、2 および 3 からの入力に対応し、単独の 10mS パルスを CPU に出力します。CPU に対し、レジスタ 8H'02 を問い合わせるよう指示します。
5	FB1	I	A	Buck1 入力フィードバック端子
6	V _{IN}	I	PWR	バッテリ入力 (内部回路および LDO1-3 電源入力)
7	V _{OUT} LDO1	O	PWR	LDO1 出力
8	V _{OUT} LDO2	O	PWR	LDO2 出力
9	nRSTI	I	D	アクティブ LOW リセット・ピン。IC をリセットするために使用する信号 (デフォルトは内部で High になっています)。通常は押しボタンリセットです。
10	GND1	G	G	グラウンド
11	VREF	O	A	内部のハイ・インピーダンスの基準のためのバイパス・コンデンサ。
12	V _{OUT} LDO3	O	PWR	LDO3 出力
13	V _{OUT} LDO4	O	PWR	LDO4 出力
14	V _{IN} LDO4	I	PWR	LDO4 への電源入力。1.8V 電源からメイン・バッテリ電源まで、いずれにも接続できます。
15	V _{IN} BUBATT	I	PWR	バックアップ・バッテリ入力電源
16	V _{OUT} LDO_RTC	O	PWR	アプリケーション・プロセッサの RTC への LDO_RTC 出力電源。
17	nBATT_FLT	O	D	メイン・バッテリの故障出力。メイン・バッテリの電圧が低下している(放電している)ことを示します。または DC 電源がシステムから除去されています。これにより、プロセッサに電源のシャットダウンを通知します。この間、プロセッサはバックアップのコイン電池により動作します。
18	PGND2	G	G	Buck2 NMOS パワー・グラウンド
19	SW2	O	PWR	Buck2 切り替え装置出力
20	V _{IN} Buck2	I	PWR	Buck2 へのバッテリ入力電源
21	SDA	I/O	D	I ² C データ (双方向)
22	SCL	I	D	I ² C クロック
23	FB2	I	A	Buck2 入力フィードバック端子
24	nRSTO	O	D	PMIC からプロセッサへのリセット出力
25	V _{OUT} LDO5	O	PWR	LDO5 出力
26	V _{IN} LDO5	I	PWR	LDO5 への電源入力。V _{IN} または個別の 1.8V 電源のいずれにも接続できます。
27	VDDA	I	PWR	VREF、BIAS のアナログ電源
28	FB3	I	A	Buck3 フィードバック
29	GPIO1 / nCHG_EN	I/O	D	汎用 I/O/ 外部バックアップ・バッテリ充電器イネーブル・ピン。このピンはメイン・バッテリおよび DC 電源をイネーブルにし、バックアップ・バッテリを充電します。アプリケーション・プロセッサによって切り替えられます。このピンを接地することにより、DC 電源はバックアップ・バッテリの充電を継続します。
30	GPIO2	I/O	D	汎用 I/O
31	V _{IN} Buck3	I	PWR	Buck3 へのバッテリ入力電源
32	SW3	O	PWR	Buck3 切り替え装置出力
33	PGND3	G	G	Buck3 NMOS パワー・グラウンド
34	BGND1、2、3	G	G	Buck1、2 および 3 アナログ・グラウンド
35	SYNC	I	D	外部同期機能: PMIC 内部発振器を同期させるための外部クロック信号 PLL への接続。

ピン番号	ピン名	I/O	タイプ	説明
36	SYS_EN	I	D	高電圧領域電源向けの入力デジタル・イネーブル・ピン。Monahans プロセッサからの出力。
37	PWR_EN	I	D	低電圧領域電源向けのデジタル・イネーブル・ピン。Monahans プロセッサからの出力信号。
38	PGND1	G	G	Buck1 NMOS パワー・グラウンド
39	SW1	O	PWR	Buck1 切り替え装置出力
40	VIN Buck1	I	PWR	Buck1 へのバッテリ入力電源

A : アナログ・ピン、D : デジタル・ピン、G : グラウンド・ピン、P : 電源ピン、I : 入力ピン、I/O : 入出力ピン、O : 出力ピン

Note: 本資料では、アクティブ Low の項目には頭に小文字の “n” が付いています。

絶対最大定格 (Note 1)

このデバイスの軍用規格品は提供されません。本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

全入力	- 0.3V ~ + 6.5V
GND および GND SLUG 間	± 0.3V
接合部温度 (T_J, MAX)	150
保存温度	- 65 ~ + 150
消費電力 ($T_A = 70$) (Note 3)	3.2W
接合部 - 周囲間熱抵抗 抵抗 J_A (Note 3)	25 /W
最大リード温度 (ハンダ付け)	260

ESD 定格 (Note 5)

人体モデル	2kV
マシン・モデル	200V

動作定格

V_{IN} LDO 4、5	2.7V ~ 5.5V
V_{EN}	1.74 ~ (V_{IN})
接合部温度 (T_J)	- 40 ~ + 125
動作温度 (T_A)	- 40 ~ + 85
最大消費電力 ($T_A = 70$) (Note 3、4)	2.2W

一般的な電気的特性

標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は $T_J = 25$ に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 - 40 ~ + 125 に対して適用されます (Note 2、6)。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{IN} , VDDA, V_{IN} Buck1, 2 and 3	Battery Voltage		2.7	3.6	5.5	V
V_{IN} LDO4, V_{IN} LDO5	Power Supply for LDO 4 and 5		1.74	3.6	5.5	V
T_{SD}	Thermal Shutdown (Note 14)	Temperature		160		°C
		Hysteresis		20		

** 入力電源は VDDA を超えてはなりません。

電源仕様 (Note 2、6)

Supply	V_{OUT} (Volts)		I_{MAX} Maximum Output
	Range (V)	Resolution (mV)	Current (mA) (Note 14)
LDO_RTC	Tracking (Note 10)	N/A	30 or 10
LDO1	1.8 to 3.3	100	300
LDO2	1.8 to 3.3	100	150
LDO3	1.8 to 3.3	100	150
LDO4	1.0 to 3.3	50-600	150
LDO5	1.0 to 3.3	50-600	370
BUCK 1	0.8 to 3.3	50-600	1600
BUCK 2	0.8 to 3.3	50-600	1600
BUCK 3	0.8 to 3.3	50-600	1600

デフォルトの電圧オプション

Version	LP3971SQ-B410		LP3971SQ-D510		LP3971Q-F211		LP3971SQ-W416	
Enable	Version B		Version C		Version A		Version SW	
LDO_RTC	--	2.8	--	2.8	--	2.8	--	2.8
LDO1	SYS_EN	3.0 (w/ Trkg)	SYS_EN	3.3 (w/ Trkg)	SYS_EN	3.3	SYS_EN	3.0
LDO2	SYS_EN	3.0	SYS_EN	3.3	SYS_EN	3.3	SYS_EN	3.3
LDO3	SYS_EN	3.0	SYS_EN	3.3	SYS_EN	3.3	PWR_EN	2.5
LDO4	PWR_EN	1.3	PWR_EN	1.3	SYS_EN	1.8	SYS_EN	1.0
LDO5	PWR_EN	1.1	PWR_EN	1.1	PWR_EN	3.3	PWR_EN	1.0
BUCK1	PWR_EN	1.4	PWR_EN	1.4	PWR_EN	1.5	PWR_EN	1.2
BUCK2	SYS_EN	3.0	SYS_EN	3.3	SYS_EN	2.5	SYS_EN	3.0
BUCK3	SYS_EN	1.8	SYS_EN	1.8	SYS_EN	1.8	SYS_EN	1.8

Version	LP3971SQ-N510		LP3971SQ-P55A		LP3971SQ-B510		LP3971SQ-O509	
Enable							set to default 00 on system enable delay	
LDO_RTC	Track	2.8	No Track	2.8	Track	2.8	NoTrack	2.8
LDO1	SYS_EN	3.3	SYS_EN	3.3	SYS_EN	3.0	SYS_EN	3.3
LDO2	SYS_EN	3.0	SYS_EN	3.3	SYS_EN	3.0	SYS_EN	3.3
LDO3	SYS_EN	3.0	SYS_EN	3.3	SYS_EN	3.0	PWR_EN	3.3
LDO4	PWR_EN	1.3	SYS_EN	1.35	PWR_EN	1.3	SYS_EN	1.25
LDO5	PWR_EN	1.1	PWR_EN	1.8	PWR_EN	1.1	SYS_EN	1.25
BUCK1	PWR_EN	1.4	PWR_EN	1.35	PWR_EN	1.4	PWR_EN	3.3
BUCK2	SYS_EN	3.3	SYS_EN	3.3	SYS_EN	3.3	SYS_EN	3.3
BUCK3	SYS_EN	1.8	SYS_EN	3.3	SYS_EN	1.8	SYS_EN	1.3

Version	LP3971SQ-G824		LP3971SQ-Q418		LP3971SQ-2G16	
Enable						
LDO_RTC	No Track	2.8	No Track	2.8	No Track	2.8
LDO1	SYS_EN	2.5	SYS_EN	3.0	SYS_EN	3.3
LDO2	SYS_EN	2.5	SYS_EN	3.0	SYS_EN	3.3
LDO3	SYS_EN	3.3	PWR_EN	3.3	PWR_EN	3.3
LDO4	SYS_EN	3.0	SYS_EN	1.2	SYS_EN	1.0
LDO5	PWR_EN	2.5	PWR_EN	1.2	PWR_EN	1.0
BUCK1	PWR_EN	3.3	PWR_EN	1.35	PWR_EN	1.0
BUCK2	SYS_EN	1.2	SYS_EN	3.0	PWR_EN	1.1
BUCK3	SYS_EN	2.5	SYS_EN	1.8	SYS_EN	1.8

Version	LP3971SQ-7848	
Enable		
LDO_RTC	No Track	2.8
LDO1	SYS_EN	3.0
LDO2	SYS_EN	2.6
LDO3	SYS_EN	3.3
LDO4	SYS_EN	1.2
LDO5	SYS_EN	1.8
BUCK1	PWR_EN	1.2
BUCK2	PWR_EN	1.2
BUCK3	SYS_EN	3.0

Version	LP3971SQ-8858	
Enable		
LDO_RTC	No Track	2.8
LDO1	SYS_EN	3.3
LDO2	SYS_EN	3.3
LDO3	SYS_EN	3.3
LDO4	SYS_EN	1.2
LDO5	SYS_EN	1.8
BUCK1	PWR_EN	1.2
BUCK2	PWR_EN	1.2
BUCK3	SYS_EN	3.3

LDO RTC

特記のない限り、 $V_{IN} = 3.6V$ 、 $C_{IN} = 1.0\mu F$ 、 $C_{OUT} = 0.47\mu F$ 、 $C_{OUT}(V_{RTC}) = 1.0\mu F$ のセラミックとします。標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は $T_J = 25^\circ C$ に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます (Note 2、6、7) および (Note 10)。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{OUT} Accuracy	Output Voltage Accuracy	V_{IN} Connected, Load Current = 1 mA	2.632	2.8	2.968	V
ΔV_{OUT}	Line Regulation	$V_{IN} = (V_{OUT} \text{ nom} + 1.0V) \text{ to } 5.5V$ (Note 11) Load Current = 1 mA			0.15	%/V
	Load Regulation	From Main Battery Load Current = 1 mA to 30 mA			0.05	%/mA
		From Backup Battery $V_{IN} = 3.0V$ Load Current = 1 mA to 10 mA			0.5	
I_{SC}	Short Circuit Current Limit	From Main Battery $V_{IN} = V_{OUT} + 0.3V$ to 5.5V		100		mA
		From Backup Battery		30		
$V_{IN} - V_{OUT}$	Dropout Voltage	Load Current = 10 mA			375	mV
I_{Q_Max}	Maximum Quiescent Current	$I_{OUT} = 0$ mA		30		µA
TP1	RTC LDO Input Switched from Main Battery to Backup Battery	V_{IN} Falling		2.9		V
TP2	RTC LDO Input Switched from Backup Battery to Main Battery	V_{IN} Rising		3.0		V
C_O	Output Capacitor	Capacitance for Stability	0.7	1.0		µF
		ESR	5		500	mΩ

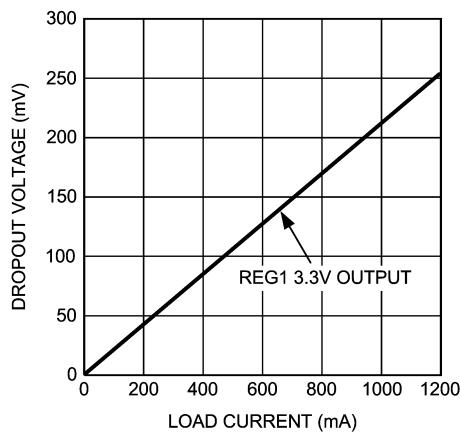
LDO 1 ~ 5

特記のない限り、 $V_{IN} = 3.6V$ 、 $C_{IN} = 1.0\mu F$ 、 $C_{OUT} = 0.47\mu F$ 、 $C_{OUT}(V_{RTC}) = 1.0\mu F$ のセラミックとします。標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は $T_J = 25^\circ C$ に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 -40~+125°C に対して適用されます (Note 2、6、7、10、11、15) および (Note 16)。

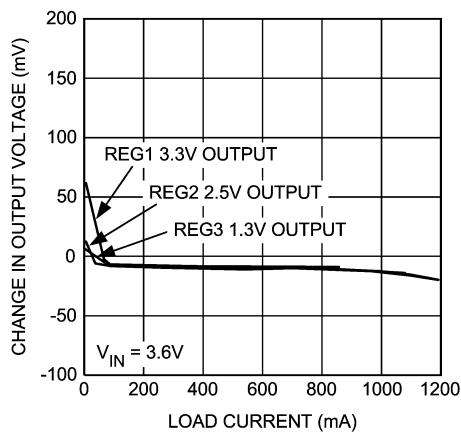
Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{OUT} Accuracy	Output Voltage Accuracy (Default V_{OUT})	Load Current = 1 mA	-3		3	%
ΔV_{OUT}	Line Regulation	$V_{IN} = 3.1V$ to 5.0V, (Note 11) Load Current = 1 mA			0.15	%/V
	Load Regulation	$V_{IN} = 3.6V$, Load Current = 1 mA to I_{MAX}			0.011	%/mA
I_{SC}	Short Circuit Current Limit	$LDO1-4, V_{OUT} = 0V$		400		mA
		$LDO5, V_{OUT} = 0V$		500		
$V_{IN} - V_{OUT}$	Dropout Voltage	Load Current = 50 mA (Note 7)			150	mV
PSRR	Power Supply Ripple Rejection	$f = 10$ kHz, Load Current = I_{MAX}		45		dB
I_Q	Quiescent Current "On"	$I_{OUT} = 0$ mA		40		μA
	Quiescent Current "On"	$I_{OUT} = I_{MAX}$		60		
	Quiescent Current "Off"	EN is de-asserted		0.03		
T_{ON}	Turn On Time	Start up from Shut-down		300		μsec
C_{OUT}	Output Capacitor	Capacitance for Stability $0^\circ C \leq T_J \leq 125^\circ C$	0.33	0.47		μF
		$-40^\circ C \leq T_J \leq 125^\circ C$	0.68	1.0		
		ESR	5		500	mΩ

全 LDO の LDO ドロップアウト電圧および負荷電流のデータ

Dropout Voltage vs. Load Current

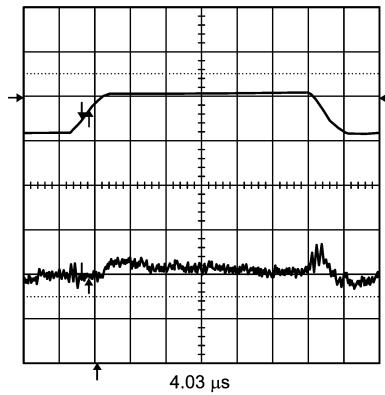


Change in Output Voltage vs. Load Current

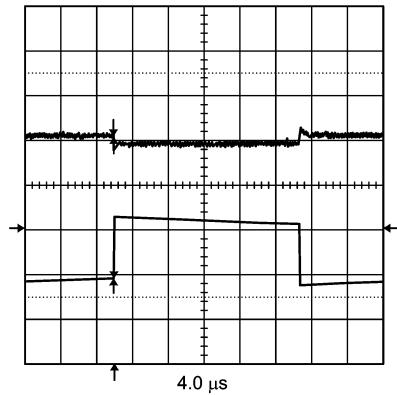


全 LDO の LDO ドロップアウト電圧および負荷電流のデータ(つづき)

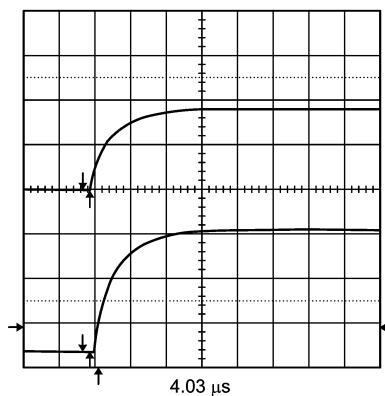
LDO1 Line Regulation
 $V_{OUT} = 1.8$ volts V_{IN} 3 to 4 volts Load = 100 mA



LDO1 Load Transient
 $V_{IN} = 4.1$ volts $V_{OUT} = 1.8$ volts no-load-100 mA



Enable Start-up time (LDO1)
LDO1 channel 2 LDO4 Channel 1 Sys_enable from 0
volts Load = 100mA



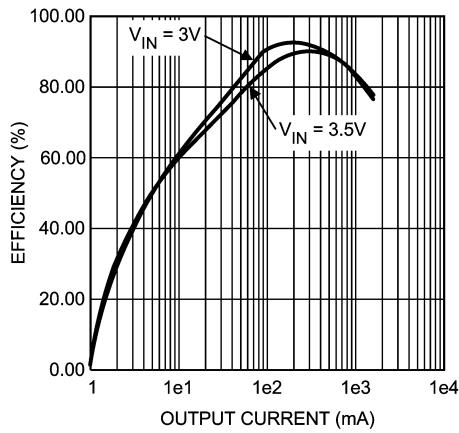
降圧型コンバータ SW1、SW2、SW3

特記のない限り、 $V_{IN} = 3.6V$ 、 $C_{IN} = 10\mu F$ 、 $C_{OUT} = 10\mu F$ 、 $L_{OUT} = 2.2\mu H$ のセラミックとします。標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は $T_J = 25^\circ C$ に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます (Note 2、6、12) および (Note 13)。

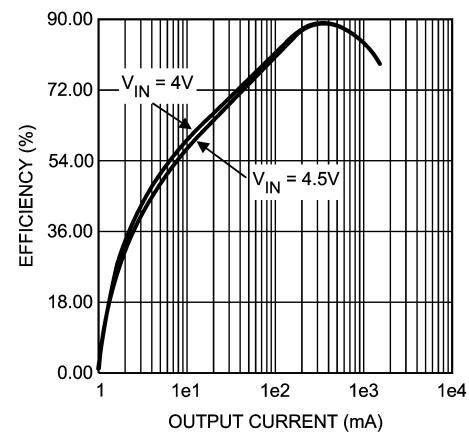
Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{OUT}	Output Voltage Accuracy	Default V_{OUT}	-3		+3	%
Eff	Efficiency	Load Current = 500 mA		95		%
I_{SHDN}	Shutdown Supply Current	EN is de-asserted		0.1		μA
	Sync Mode Clock Frequency	Synchronized from 13 MHz System Clock	10.4	13	15.6	MHz
f_{OSC}	Internal Oscillator Frequency			2.0		MHz
I_{PEAK}	Peak Switching Current Limit			2.1	2.4	A
I_Q	Quiescent Current "On"	No Load PFM Mode	21			μA
		No Load PWM Mode	200			
$R_{DS(ON)} (P)$	Pin-Pin Resistance PFET			240		$m\Omega$
$R_{DS(ON)} (N)$	Pin-Pin Resistance NFET			200		$m\Omega$
T_{ON}	Turn On Time	Start up from Shut-down		500		μsec
C_{IN}	Input Capacitor	Capacitance for Stability	8			μF
C_O	Output Capacitor	Capacitance for Stability	8			μF

Buck 1 出力効率と負荷電流 1mA ~ 1.5A の関係

$V_{IN} = 3, 3.5$ volts $V_{OUT} = 1.4$ volts Forced PWM

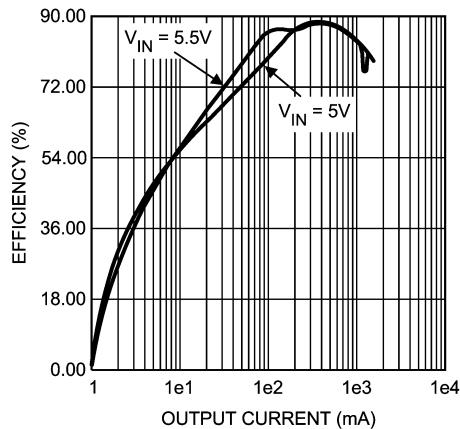


$V_{IN} = 4.0, 4.5$ volts $V_{OUT} = 1.4$ volts Forced PWM

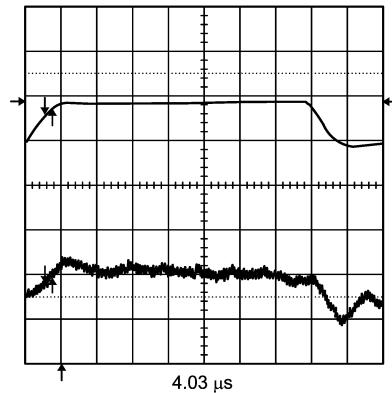


Buck 1 出力効率と負荷電流 1mA ~ 1.5A の関係 (つづき)

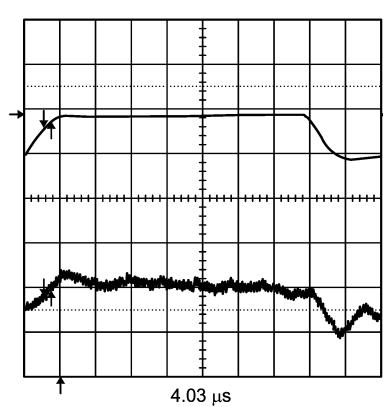
$V_{IN} = 3, 3.5$ volts $V_{OUT} = 1.4$ volts Forced PWM



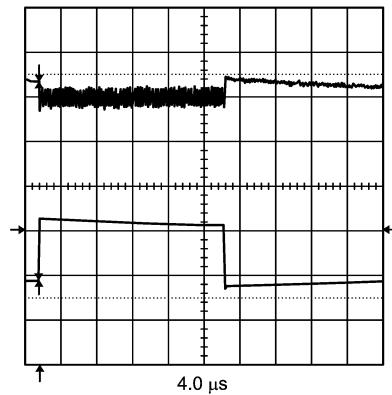
Line Transient Response
 $V_{IN} = 3, 3.6$ V, $V_{OUT} = 1.2$ V, 250 mA load



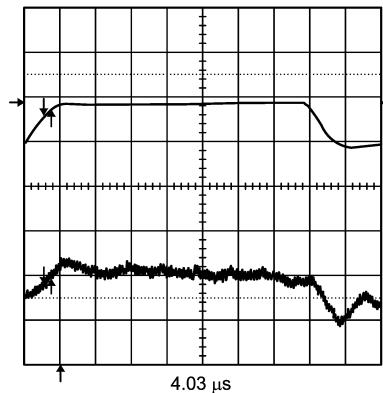
Load Transient
 $3.6 V_{IN}, 3.3 V_{OUT}$, 0 – 100 mA load



Mode Change
Load transients 20 mA to 560 mA
 $V_{OUT} = 1.4$ volts [PFM to PWM] $V_{IN} = 4.1$ volts



Startup
Startup into PWM Mode 980 mA [channel 2]
 $V_{OUT} = 1.4$ volts $V_{IN} = 4.1$ volts



バックアップ充電器の電気的特性

特記のない限り、 $V_{IN} = V_{BATT} = 3.6V$ とします。標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は $T_J = 25^\circ C$ に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます。(Note 2、6) および (Note 8)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V_{IN}	Operational Voltage Range	Voltage at V_{IN}	3.3		5.5	V
I_{OUT}	Backup Battery Charging Current	$V_{IN} = 3.6V$, Backup_Bat = 2.5V, Backup Battery Charger Enabled (Note 8)		190		μA
V_{OUT}	Charger Termination Voltage	$V_{IN} = 5.0V$ Backup Battery Charger Enabled. Programmable	2.91	3.1		V
	Backup Battery Charger Short Circuit Current	Backup_Bat = 0V, Backup Battery Charger Enabled		9		mA
PSRR	Power Supply Ripple Rejection Ratio	$I_{OUT} \leq 50 \mu A$, $V_{OUT} = 3.15V$ $V_{OUT} + 0.4 \leq V_{BATT} = V_{IN} \leq 5.0V$ $f < 10 \text{ kHz}$		15		dB
I_Q	Quiescent Current	$I_{OUT} < 50 \mu A$		25		μA
C_{OUT}	Output Capacitance	$0 \mu A \leq I_{OUT} \leq 100 \mu A$		0.1		μF
	Output Capacitor ESR		5		500	$m\Omega$

LP3971 バッテリ切り替え動作

LP3971 は、メイン・バッテリ V_{BAT} およびバックアップ・バッテリの 2 つのバッテリ接続を備えています。

バッテリ切り替えは、以下に示す条件に応じて適切なバッテリから RTC LDO へ電源供給を行うための機能です。

- バックアップ・バッテリのみを適用する場合、RTC LDO 電源は自動的にこのバッテリに接続されます。
- メイン・バッテリのみを適用する場合、RTC LDO 電源は自動的にこのバッテリに接続されます。
- 両方のバッテリを適用し、メイン・バッテリが充分に充電されている場合 ($V_{BAT} > 3.1V$)、RTC LDO 電源は自動的にメイン・バッテリに接続されます。
- メイン・バッテリが放電すると、nBATT_FLT と呼ばれる別の回路がシステムに警告します。さらにメイン・バッテリの充電回復のためのアクションが取られず放電が継続している場合、バッテリ切り替えによりメイン・バッテリからの RTC_LDO の入力が切断され、バックアップ・バッテリに接続されます。

- RTC LDO がメイン・バッテリからバックアップ・バッテリに切り替えられる際のメイン・バッテリ電圧は、代表値で 2.8V です。
- この切り替え動作にはヒステリシス電圧が設定されています。メイン・バッテリ電圧が代表値で 3.1V を超えるまで、RTC LDO はメイン・バッテリに再接続されません。
- メイン・バッテリのみを使用する場合に、バッテリ切り替え機能を無効にすることもできます。これには、制御レジスタ 8h'0B ビット 7 NBUB の “バックアップ・バッテリなしビット” を設定します。このビットを “1” に設定すると、上記の切り替えは行われません。つまり、メイン・バッテリがスレッショルドの 2.9V 未満で放電されている場合でも RTC LDO はメイン・バッテリに接続されたままになります。この場合は、バックアップ・バッテリ入力もメイン・バッテリに接続します。

ロジック入出力の DC 動作条件 (Note 2)

ロジック入力 (SYS_EN、PWR_EN、SYNC、nRSTI、PWR_ON、nTEST_JIG、SPARE および GPI)

Symbol	Parameter	Conditions	Min	Max	Units
V_{IL}	Low Level Input Voltage			0.5	V
V_{IH}	High Level Input Voltage		V_{RTC} -0.5V		V
I_{LEAK}	Input Leakage Current		-1	+1	μ A

ロジック出力 (nRSTO、EXT_WAKEUP および GPO)

Symbol	Parameter	Conditions	Min	Max	Units
V_{OL}	Output Low Level	Load = +0.2 mA = I_{OL} Max		0.5	V
V_{OH}	Output High Level	Load = -0.1 mA = I_{OH} Max	V_{RTC} -0.5V		V
I_{LEAK}	Output Leakage Current	$V_{ON} = V_{IN}$		+5	μ A

ロジック出力 (nBATT_FLT)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	nBATT_FLT Threshold Voltage	Programmable via Serial Interface Default = 2.8V	2.4	2.8	3.4	V
V_{OL}	Output Low Level	Load = +0.4 mA = I_{OL} Max			0.5	V
V_{OH}	Output High Level	Load = -0.2 mA = I_{OH} Max	V_{RTC} -0.5V			V
I_{LEAK}	Input Leakage Current				+5	μ A

I²C 互換シリアル・インターフェースの電気的仕様 (SDA および SCL)

特記のない限り、V_{IN} = 3.6V とします。標準文字の Typ (代表値)、Max (最大値)、Min (最小値) は T_J = 25 °C に対して適用され、太字の Typ、Max、Min は全動作接合部温度範囲 -40 °C ~ +125 °C に対して適用されます (Note 2、6) および (Note 9)。

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V _{IL}	Low Level Input Voltage	(Note 14)	-0.5		0.3 V _{RTC}	V
V _{IH}	High Level Input Voltage	(Note 14)	0.7 V _{RTC}		V _{RTC}	
V _{OL}	Low Level Output Voltage	(Note 14)	0		0.2 V _{RTC}	
I _{OL}	Low Level Output Current	V _{OL} = 0.4V (Note 14)	3.0			mA
F _{CLK}	Clock Frequency	(Note 14)			400	kHz
t _{BF}	Bus-Free Time Between Start and Stop	(Note 14)	1.3			μs
t _{HOLD}	Hold Time Repeated Start Condition	(Note 14)	0.6			μs
t _{CLKLP}	CLK Low Period	(Note 14)	1.3			μs
t _{CLKHP}	CLK High Period	(Note 14)	0.6			μs
t _{SU}	Set Up Time Repeated Start Condition	(Note 14)	0.6			μs
t _{DATAHLD}	Data Hold Time	(Note 14)	0			μs
t _{CLKSU}	Data Set Up Time	(Note 14)	100			ns
T _{SU}	Set Up Time for Start Condition	(Note 14)	0.6			μs
T _{TRANS}	Maximum Pulse Width of Spikes that Must be Suppressed by the Input Filter of Both DATA & CLK Signals	(Note 14)			50	ns

Note 1: 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格とは、動作が保証されている各種条件のことです。特定の性能リミット値を保証するものではありません。保証性能のリミット値と関連する試験条件については、電気的特性の表を参照してください。

Note 2: 電圧値はすべて、GND ピンの電位を基準とします。

Note 3: 消費電力が大きなアプリケーションか、パッケージの熱抵抗が大きいアプリケーション、またはその両方に該当する場合、最高周囲温度のデリーテイングが必要となる場合があります。最高周囲温度 (TA-MAX) は、動作時の最高接合部温度 (TJ-MAX-OP = 125 °C)、使用時のデバイス最大消費電力 (PD-MAX)、使用時の部品 / パッケージの接合部 - 周囲間の熱抵抗 (J_A) に依存し、以下の式により求められます。

$$TA-MAX = TJ-MAX-OP - (J_A \times PD - MAX)$$

Note 4: 接合部 - 周囲間熱抵抗 (J_A) は、下記条件および JEDEC スタンダード JESD51-7 規定のガイドラインによる熱モデルの結果から得ています。試験基板は 102mm × 76mm × 1.6mm の 4 層 FR-4 基板で、2 × 1 列のサーマル・ピアを備えています。基板のグラウンド層の領域は 50 mm × 50 mm です。銅箔層の厚みは 36 μm / 1.8 μm / 18 μm / 36 μm (1.5 オンス / 1 オンス / 1 オンス / 1.5 オンス) です。シミュレーションにおける周囲温度は 22 °C で無風状態です。消費電力は 1W です。接合部 - 周囲間熱抵抗は、アプリケーションおよび基板レイアウトに大きく依存します。最大消費電力の大きいアプリケーション回路では、基板設計時に熱放散の問題に特別な注意を払う必要があります。この製品の J_A の値は、PCB の素材、レイアウト、環境条件によって大きく変化する可能性があります。そのためアプリケーションの最大消費電力が大きい場合 (V_{IN} が高く I_{OUT} が大きい)、特に放熱について充分な配慮が必要です。この件に関する詳細はアプリケーション・ノート 1187 「リードレス・リードフレーム・パッケージ (LLP)」と、本データシートの「電力効率」の項と「消費電力」の項を参照してください。

Note 5: 人体モデルの場合、100pF のコンデンサから直列抵抗 1.5k Ω を通して各ピンに放電させます。(MIL-STD-883 3015.7) マシン・モデルでは、200pF のコンデンサから直接各ピンに放電させます。(EAIJ)

Note 6: すべての上限値および下限値は、室温に対する保証 (標準字体)、または「推奨動作条件」に記載の「動作接合部温度範囲」に対する保証 (太字体) です。室温でのすべてのリミット値は生産時に試験され、統計的解析または設計により保証されています。「動作温度範囲」保証に対する各項目は、統計的品質管理 (SQC: Statistical Quality Control) を用いた相関により保証されています。平均出荷品質水準 (AOQL: Average Outgoing Quality Level) の計算にはすべてのリミット値が使用されています。

Note 7: ドロップアウト電圧とは、出力電圧がその公称値より 100mV 低いときの、入力電圧と出力電圧との差のことです。

Note 8: パックアップ・バッテリ充電電流は、I²C 互換インターフェースによりプログラム可能です。詳細については、「アプリケーション」の項を参照してください。

Note 9: I²C 信号はオープンレイン出力に似た動作をし、2k Ω ~ 20k Ω に渡るシステム・モジュールの外部プルアップ・レジスタを必要とします。

Note 10: LDO_RTC 電圧は LDO1 電圧をトラッキングすることができます。LP3971 にはトラッキング機能があります (nIO_TRACK)。イネーブルの場合、LDO_RTC 電圧は LDO1 がイネーブルの時に 200mV ~ 2.8V の範囲で LDO1 電圧をトラッキングします。

Note 11: ライン・レギュレーション値の V_{IN} 最小値は、LDO1-3 で 2.7V、LDO4 および LDO5 で 1.8V です。入力電圧が最小入力動作電圧を下回る場合、条件は適用されません。

Note 12: 特定の出力電圧に対して理想的なアプリケーション性能を得るための推奨入力電圧範囲を以下に示します。

0.80V < V_{OUT} < 1.8V の場合、V_{IN} = 2.7V ~ 5.5V

1.8V < V_{OUT} < 3.3V の場合、V_{IN} = (V_{OUT} + 1V) ~ 5.5V

Note 13: 試験条件 : V_{OUT} < 2.7V の場合、V_{IN} = 3.6V、V_{OUT} > 2.7V の場合、V_{IN} = V_{OUT} + 1V とします。

Note 14: この電気的仕様は設計により保証されます。

Note 15: 負荷電流が増えると出力電圧がわずかに下がります。逆に、負荷電流が減ると出力電圧がわずかに上がります。

Note 16: ドロップアウト電圧とは、出力電圧がその公称値より 100mV 低いときの、入力電圧と出力電圧との差のことです。この仕様は、入力電圧が LDO1-3 で 2.7V 未満、LDO4 および LDO5 で 1.8V 未満の場合には適用されません。

降圧型コンバータの動作

デバイス情報

LP3971 には、3 つの高効率な降圧型 DC/DC スイッチング・コンバータが装備されています。同期整流を使用した電圧モードの回路構成を採用することにより、入力電圧、出力電圧、周囲温度、および選定したインダクタに応じて、最大 1600mA を供給する能力があります。

LP3971 には必要な電流に応じて 3 つの動作モード - PWM、PFM、およびシャットダウンがあります。デバイスは負荷電流がおよそ 100mA 以上のときに PWM モードで動作し、電圧許容誤差は $\pm 3\%$ 、効率は 95% 以上です。負荷電流が軽い場合、消費電流を抑えるためデバイスは自動的に PFM モードに切り替わります。シャットダウン・モードにするとデバイスはオフになり、消費電流が最小になります ($I_{Q, SHUTDOWN} = 0.01\mu A$ (代表値))。

その他にも、ソフトスタート、アンダーポルテージ保護、過熱保護、サーマル・シャットダウン保護の各機能を備えています。

デバイスは 0.5V の内部基準電圧を使用します。入力電圧が 2.7V 以上になるまで、シャットダウン・モードに保つておくことを推奨します。

回路動作

降圧型コンバータの動作は次の通りです。各スイッチング・サイクルの前半で、制御回路はチップ内部の PFET スイッチをターンオンします。これによって入力から、インダクタを介して出力フィルタ・コンデンサ、さらに負荷へと電流が流れます。電流の立ち上がりは ($V_{IN} - V_{OUT}$) / L の勾配となりコイルにエネルギーを蓄えます。

各サイクルの後半では、制御回路が内部 PFET スイッチをターンオフして入力電流を遮断した後、NFET の同期整流器を起動します。インダクタが NFET を介してグラウンドから出力フィルタ・コンデンサと負荷に電流を流します。インダクタ電流は $-V_{OUT}/L$ で表される傾斜で立ち下がります。

出力フィルタはインダクタ電流が大きい間は電荷を蓄え、小さくなると電荷を放出するため負荷の両端の電圧が平滑化されます。

PFET スイッチのオン時間を変調させることにより出力電圧を調節して、負荷に供給する平均電流を制御します。その効果は、スイッチおよび同期整流器によって生成し、SW ピンに出力されるデューティ・サイクル比に変調された矩形波をインダクタ・フィルタ・コンデンサで構成されるローパス・フィルタに供給するのと同じです。出力電圧は SW ピンの平均電圧に等しくなります。

PWM動作

このコンバータの PWM モードは、入力電圧をフィード・フォワードする電圧モードの制御回路として動作します。これにより、コンバータは優れた負荷および入力応答特性を示します。パワーフィード・DC 利得は入力電圧に比例します。この依存性をなくすために、入力電圧に反比例するフィード・フォワード回路を使用しています。

PWM動作中は、出力電圧は一定の周波数でスイッチングすることによりリギュレートされ、サイクルごとのパルス幅により負荷に供給される電力を制御します。各クロック・サイクルの前半では、PFET スイッチがターンオンして、インダクタ電流が増加します。電流の増加は、コンバータが作動して制御ロジックがこのスイッチをターンオフするまで続きます。電流制限コンバータは、PFET の電流リミットを超えた場合にスイッチをターンオフします。続いて NFET スイッチがターンオンし、インダクタ電流が減少します。NFET をターンオフし、PFET をターンオンするクロックから次のサイクルが始まります。

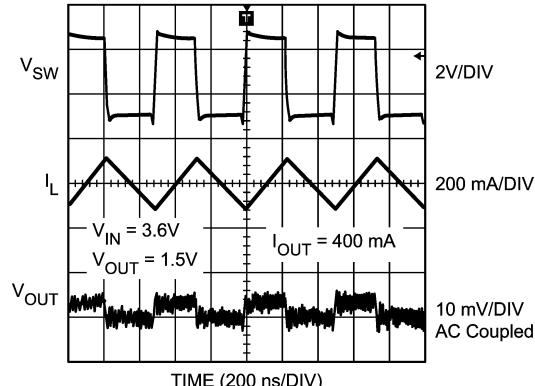


FIGURE 1. Typical PWM Operation

内部の同期整流

PWM モードのコンバータは、同期整流器としてチップ内の NFET を使い、整流器の順方向電圧降下とそれに伴う電力損失を減らしています。同期整流では、出力電圧が低いほど、一般的なダイオード整流と比べて、高い効率を得ることができます。

電流制限

コンバータは、過負荷の状態になると電流制限機能によりチップ本体および外付け部品を保護します。PWM モードには、2.0A (代表値) で作動する内部コンバータを使った電流制限機能があります。出力がグラウンドに短絡した場合、デバイスは一時的に電流制限モードに入ります。このモードではインダクタの電流が低スレッショルドを下回るまで NFET のターンオン状態を保ち、インダクタ電流が低下する時間を十分に確保することにより暴走を防ぎます。

PFM動作

負荷がきわめて軽いとき、コンバータは PFM モードに移行し、高効率を維持するためにスイッチング周波数と消費電流を低下させます。

以下の 2 つの条件のうちいずれかが 32 クロック・サイクル以上にわたって成立すると、デバイスは自動的に PFM モードに移行します。

A : インダクタ電流が不連続になる場合。

B : ピーク PMOS スイッチ電流が I_{MODE} レベル以下に低下した場合 (代表値で $I_{MODE} < 30mA + V_{IN}/42$)。

降圧型コンバータの動作 (つづき)

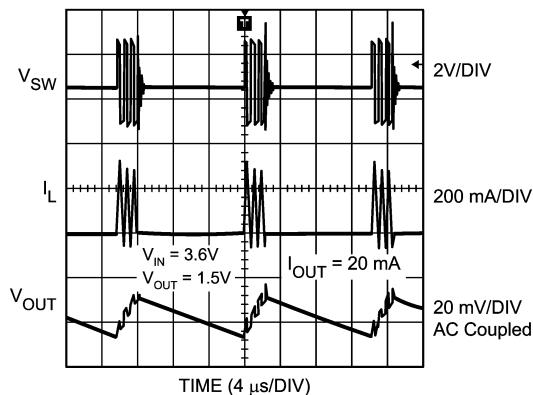


FIGURE 2. Typical PFM Operation

PFM動作中、コンバータは出力電圧をPWM動作中の公称出力電圧よりもわずかに高めに設定し、負荷が軽い状態から重い状態へと遷移したときに発生する電圧低下に対するマージンを確保します。PFMコンバータは出力電圧を帰還ピンを経由してセンスし、出力電圧が公称PWM電圧よりおよそ0.6%からおよそ1.7%の範囲で高くなるように、出力FETのスイッチングを制御します。

出力電圧が PFMコンバータの“High”スレッショルド以下の場合、PMOSパワー・スイッチはターンオンします。出力電圧が PFMの‘High’スレッショルドに達するまで、またはピーク電流がPFMモードで設定されているIPFMレベルを超えるまで、PMOSはオンの状態を保ちます。PFMモードのピーク電流の代表値は、 $IPFM = 112 \text{ mA} + V_{IN}/27$ です。PMOSパワー・スイッチがターンオフすると、インダクタ電流がゼロになるまで NMOSパワー・スイッチはターンオンします。NMOSのゼロ電流状態が検出されると NMOSパワー・スイッチはターンオフします。出力電圧が PFMコンバータの‘High’スレッショルドを下回ると (Figure 3)、PMOSスイッチは再びターンオンし、出力が所定のレベルに達するまで以上のサイクルを繰り返します。出力が PFMの‘High’スレッショルドに達すると、NMOSスイッチはインダクタ電流がゼロになるまでの短い間にわたりてターンオンし、次に両方の出力スイッチがターンオフして、デバイスは超低消費電力モードに移行します。「スリープ」モード時の待機時電流は $21 \mu\text{A}$ (typ) で、負荷がきわめて軽い状態で高効率を実現します。出力が PFMコンバータの‘Low’スレッショルドを下回ると、出力電圧 (PFMモードの平均電圧) が PWM出力電圧の公称値よりおよそ1.15%高くなるまで、以上のサイクルを繰り返します。PFMモード中に負荷電流が増加して (Figure 3) 出力電圧が PFMの‘Low2’スレッショルドより先低下した場合、デバイスは固定周波数の PWMモードに自動的に移行します。代表値で $V_{IN} = 3.6\text{V}$ の場合、デバイスは出力電流 100mA で PWMモードから PFMモードに移行します。

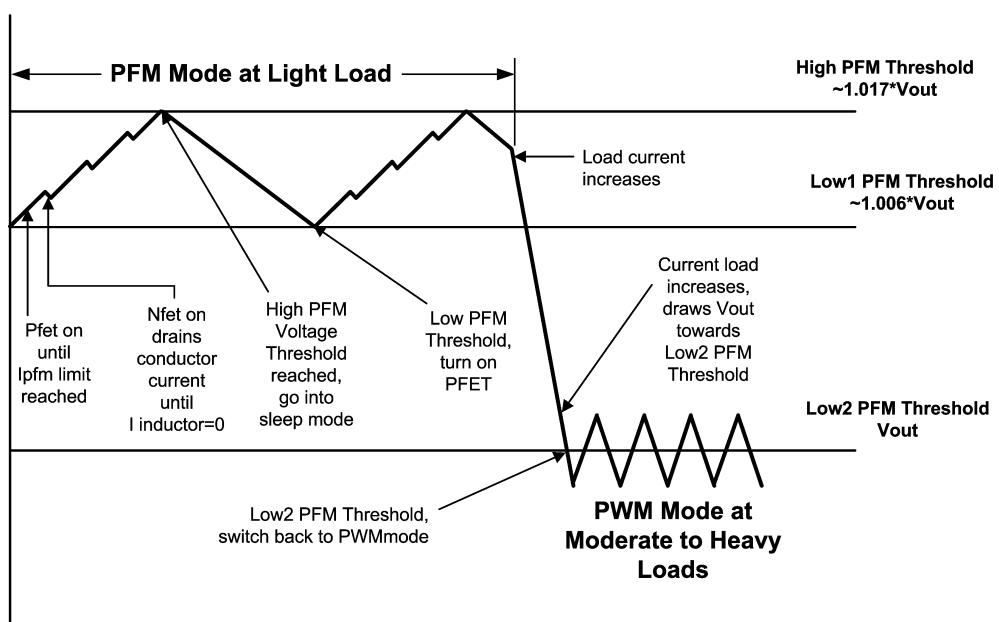


FIGURE 3. Operation in PFM Mode and Transfer to PWM Mode

降圧型コンバータの動作 (つづき)

シャットダウン・モード

シャットダウン中、コンバータ内部の PFET スイッチ、NFET スイッチ、リファレンス回路、制御回路、バイアス回路はターンオフ状態になります。NFET スイッチはシャットダウン・モードでオフになり、出力を放電します。コンバータがイネーブルの場合、EN、ソフトスタートはアクティブになります。システムのパワーアップ中と、電源電圧が 2.7V 未満となるアンダーボルテージ状態では、コンバータをディスエーブルしてください。

ソフトスタート

降圧型コンバータは、スタートアップ時の突入電流を制限するソフトスタート回路を搭載しています。この回路は、スタートアップ時にスイッチ電流のリミット値を段階的に増加させます。ソフトスタートは V_{IN} が 2.7V に達した後に、EN がロジック Low から High に遷移した場合にのみ動作します。ソフトスタート回路には、スイッチ電流のリミット値を 213mA、425mA、850mA、1700mA (それぞれスイッチ電流リミット値の代表値) のように、段階的に増加させる機能が実装されています。したがって、スタートアップ時間は出力コンデンサとスタートアップ時に必要とされる負荷電流によって決まります。代表的なスタートアップ時間は、出力コンデンサ 10µF、負荷電流 1000mA の場合は 390µs、負荷電流が 1mA の場合は 295µs です。

LDO - 低ドロップアウト動作

LP3971 は、低ドロップアウトの出力電圧に対応した 100% デューティ・サイクル (スイッチングなし、PMOS スイッチが常時オン) の動作が可能です。このようにして、できる限り低い入力電圧まで出力電圧を制御できます。デバイスを 100% 近いデューティ・サイクルで動作させると、出力電源のリップルは 25mV ほどになります。出力電圧を保持するために必要な最小入力電圧は次式で与えられます。

$$V_{IN, MIN} = I_{LOAD} \times (R_{DSON, PFET} + R_{INDUCTOR}) + V_{OUT}$$

I_{LOAD} 負荷電流

$R_{DSON, PFET}$ トライオード部分の PFET スイッチの
ドレイン・ソース抵抗

$R_{INDUCTOR}$ インダクタ抵抗

スペクトラム拡散機能

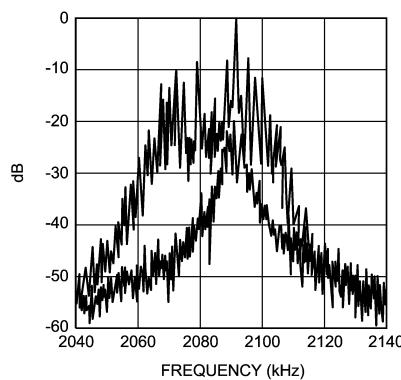
降圧型レギュレータの定期的なスイッチングは、LDO に比べて本質的にノイズの多い機能ブロックです。ノイズ低減が重要な一部のアプリケーションでは、厳しい規制基準に準拠すること、またはスペースが限られた携帯用システムのノイズにシビアな回路への干渉を最小限に抑えることが難しい場合があります。レギュレータのスイッチング周波数および高調波が信号スペクトラムに“ノイズ”を発生させる可能性があります。このノイズの大きさはパワー・スペクトル密度によって測定されます。スイッチング周波数のパワー・スペクトル密度 F_C は、環境および製品内サブシステムへの干渉を抑えるため、システム設計者ができる限り低くしたいパラメータの 1 つです。LP3971 は、設計上および生産上の問題を緩和するために「スペクトラム拡散」と呼ばれるノイズ低減技術を利用できる、ユーザー選択機能をチップ上に備えています。

スペクトラム拡散の原理は、スイッチング周波数をわずかにゆっくりと変調し、より広い帯域幅に信号周波数を拡散させることです。その結果パワー・スペクトル密度は減衰し、電磁エネルギーの妨害が減少します。LP3971 降圧型レギュレータを変調するためのクロックは、I²C 制御レジスタ (システム制御レジスタ 1 (SCR1) 8h'80) の 2 つのピット、bk_ssen および bk_slomod の設定によって、スペクタル拡散クロックとして使用できます。この機能をイネーブルにすると、クロック周波数の強力なエネルギーが中心周波数付近の狭い周波数帯域幅に拡散します。その結果、エネルギーのピーク値が下がります。

LP3971 のスペクタル拡散クロックは、立ち上がりおよび立ち下がりの傾斜が等しい三角波変調を使います。この変調には以下の特徴があります。

中心周波数	$F_C = 2\text{MHz}$
変調周波数	$f_M = 6.8\text{kHz}$ または 12kHz
ピーク周波数のばらつき	$\Delta f = \pm 100\text{kHz}$ (または $\pm 5\%$)
変調指數	$= \Delta f/f_M = 14.7$ または 8.3

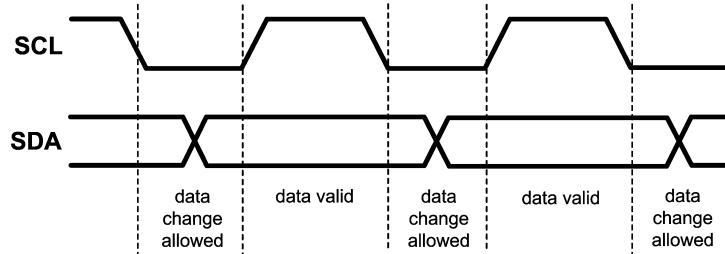
Switching Energy RBW = 300 Hz



I²C 互換インターフェース

I²C データ有効性

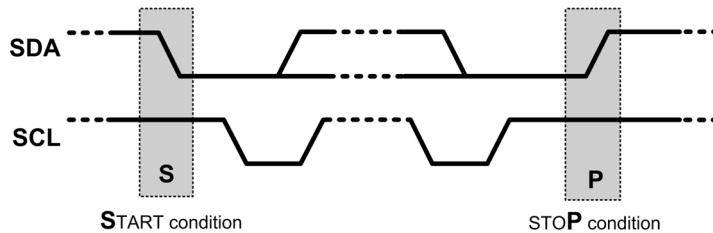
SDA ラインのデータは、クロック信号 (SCL) が High になっている間は安定していなければなりません。つまり、データ・ラインの状態は CLK が Low のときだけ変わることができます。



I²C の START 状態と STOP 状態

START/STOP ビットは I²C セッションの開始と終了を区別します。START 状態は、SCL ラインが High のときに SDA 信号が High から Low へ遷移する状態と定義されます。STOP 状態は、SCL ラインが High のときに SDA 信号が Low から High へ遷移する状態と定義されます。常に I²C のマスターが START/STOP ビットを生

成します。I²C のバスは、START 状態になってからはビジー、STOP 状態になってからはフリーとみなされます。データ転送中、I²C のマスターは START 状態の生成を繰り返されます。最初の START 状態と繰り返される START 状態は、機能的には同じです。



データ転送

SDA ラインに送られる各バイトは長さが 8 ビットで、最上位ビット (MSB) が最初に転送されます。1 度の送信で転送できるバイト数に制限はありません。データの各バイトの後に ack ビットが続きます。ack ビットに関するクロック・パルスは、マスターによって生成されます。ack クロック・パルスの間、トランシミッタは SDA ラインを解放します (High)。受信側は 9 回目のクロック・パルスのときに SDA ラインをプルダウンして ack を知らせます。対応済みの受信側は、各バイトを受信した後に ack を生成しなければなりません。

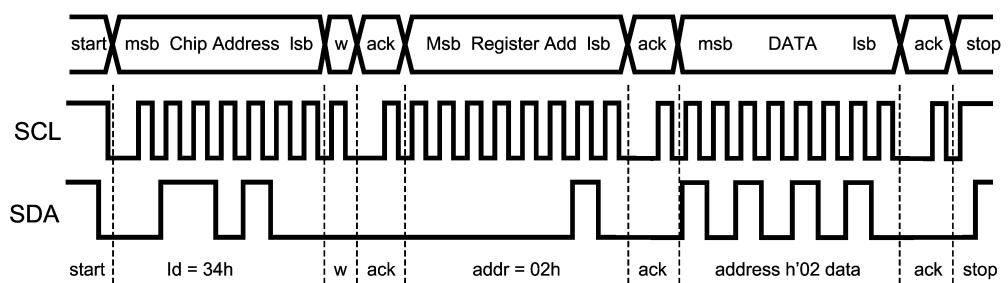
START 状態の後、I²C のマスターによりチップ・アドレスが送信されます。このアドレスは長さが 7 ビットで、最後にデータ方向ビット (R/W) である 8 番目のビットが追加されます。LP3971 のアドレスは 34h です。8 番目のビットが "0" のときは WRITE を、"1" のときは READ を表します。2 番目のバイトは、データの書き込み先となるレジスタを選択します。3 番目のバイトには、選択したレジスタに書き込むデータが含まれています。

I²C チップ・アドレス -7h'34

MSB								
ADR6 Bit7	ADR5 Bit6	ADR4 Bit5	ADR3 Bit4	ADR2 Bit3	ADR1 Bit2	ADR0 Bit1	R/W Bit0	
0	1	1	0	1	0	0	R/W	

書き込みサイクル

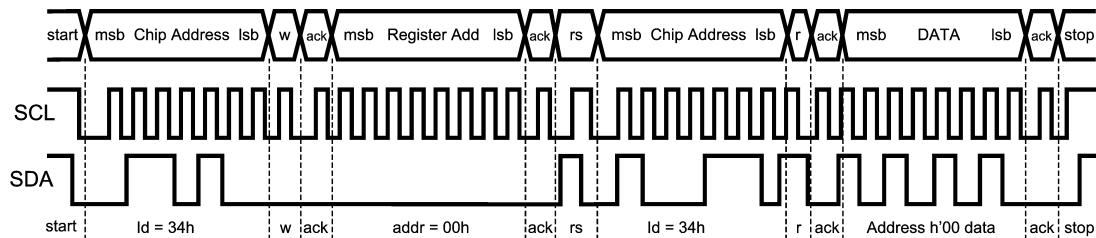
Write cycle



読み出しサイクル

READ を完了する際、以下に示すように READ の前に WRITE を実行しなければなりません。

Read Cycle



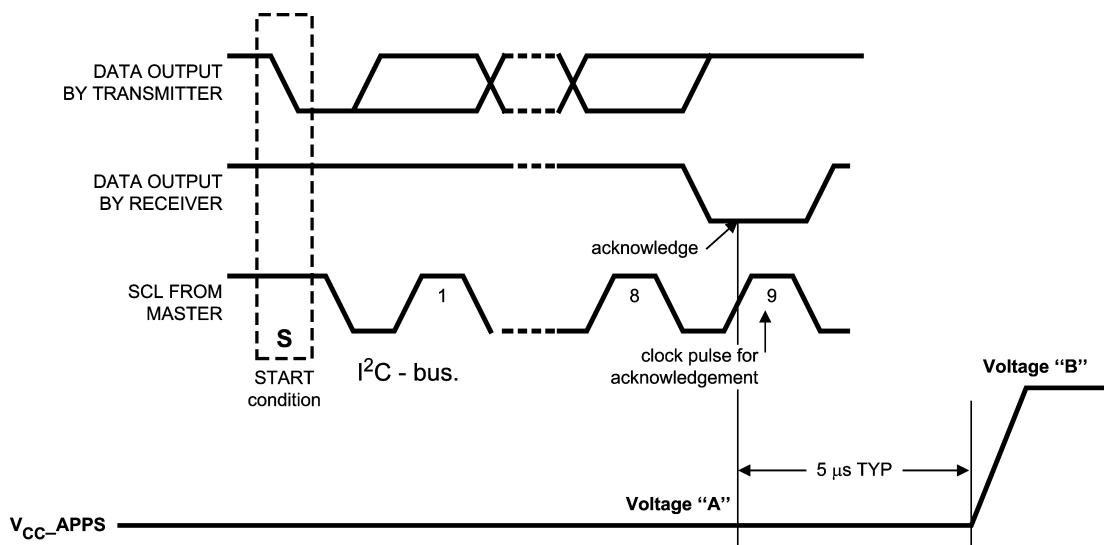
w = 書き込み (SDA = "0")

r = 読み出し (SDA = "1")

ack = 確認 (SDA はマスタまたはスレーブによってプルダウンされる)

rs = 繰り返される START 状態

id = 34h (チップ・アドレス)

I²C DVM Timing for V_{CC_APPS} (Buck1)

LP3971 I²C レジスタについてI²C 制御レジスタ

レジスタ アドレス	レジスタ 名	Read/ Write	レジスタ説明
8h'02	ISR	R	割り込みステータス・レジスタ A
8h'07	SCR1	R/W	システム制御レジスタ 1
8h'0B	BBCC	R/W	バックアップ・バッテリ充電器制御レジスタ
8h'0E	SCR2	R/W	システム制御レジスタ 2
8h'10	BOVEN	R/W	降圧型出力電圧イネーブル・レジスタ
8h'11	BOVSR	R	降圧型出力電圧ステータス・レジスタ
8h'12	LDOEN	R/W	LDO 出力電圧イネーブル・レジスタ
8h'13	LDOVS	R	LDO 出力電圧ステータス・レジスタ
8h'20	V _{CC} 1	R/W	電圧変更制御レジスタ 1
8h'23	B1TV1	R/W	Buck 1 目標電圧 1 レジスタ
8h'24	B1TV2	R/W	Buck 1 目標電圧 2 レジスタ
8h'25	B1RC	R/W	Buck 1 ランプ制御
8h'29	B2TV1	R/W	Buck 2 目標電圧 1 レジスタ
8h'2A	B2TV2	R/W	Buck 2 目標電圧 2 レジスタ
8h'2B	B2RC	R/W	Buck 2 電圧ランプ制御
8h'32	B3TV1	R/W	Buck 3 目標電圧 1 レジスタ
8h'33	B3TV2	R/W	Buck 3 目標電圧 2 レジスタ
8h'34	B3RC	R/W	Buck 3 電圧ランプ制御
8h'38	BFR	R/W	降圧機能レジスタ
8h'39	L21VCR	R/W	LDO2/LDO1 電圧制御レジスタ
8h'3A	L43VCR	R/W	LDO4/LDO3 電圧制御レジスタ
8h'3B	L5VCR	R/W	LDO5 電圧制御レジスタ

割り込みステータス・レジスタ (ISR) 8H'02

ビット	7	6	5	4	3	2	1	0
指定	T100	T125	GPI2	GPI1	WUP3	WUP2	WUPT	WUPS
リセット値	0	0	0	0	0	0	0	0

割り込みステータス・レジスタ (ISR) 8H'02 について

ビット	アクセス	名称	説明
7	—	—	予約済み
6	R	T125	温度が上昇する PMIC のステータス・ビット T > 125 0 = PMIC 温度 < 125 1 = PMIC 温度 > 125
5	R	GPI2	入力として設定されている場合、GPIO 2 からの入力読み出しのステータス・ビット 0 = GPI2 ロジック Low 1 = GPI2 ロジック High
4	R	GPI1	入力として設定されている場合、GPIO 1 からの入力読み出しのステータス・ビット 0 = GPI1 ロジック Low 1 = GPI1 ロジック High
3	R	WUP3	PWR_ON ピン長パレス・ウェイクアップ・ステータス 0 = ウェイクアップ・イベントなし 1 = 長パレス・ウェイクアップ・イベント
2	R	WUP2	PWR_ON ピン短パレス・ウェイクアップ・ステータス 0 = ウェイクアップ・イベントなし 1 = 短パレス・ウェイクアップ・イベント

ビット	アクセス	名称	説明
1	R	WUPT	TEST_JIG ピン・ウェイクアップ・ステータス 0 = ウェイクアップ・イベントなし 1 = ウェイクアップ・イベント
0	R	WUPS	SPARE ピン・ウェイクアップ・ステータス 0 = ウェイクアップ・イベントなし 1 = ウェイクアップ・イベント

システム制御レジスタ 1 (SCR1) 8H'07

ビット	7	6	5	4	3	2	1	0
指定	BPSEN	予約済み	SEN DL**		FPWM3	FPWM2	FPWM1	ECEN
リセット値	0	1	1**	0**	0	0	0	0

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

システム制御レジスタ 1 (SCR1) 8H'07 について

ビット	アクセス	名称	説明
7	R/W	BPSEN	バイパス・システム・イネーブル・セーフティ・ロック。SYS_EN が Low の時、PWR_EN のアクティブ化を防ぎます。 0 = PWR_EN 信号と SYS_EN 信号で AND 演算をとる 1 = PWR_EN 信号は SYS_EN 信号に依存しない
6	—	—	予約済み
5:4	R/W	SEN DL	SYS_EN のアクティブ化の後、高電圧領域 LDO2、LDO3、LDO4、Buck2 および Buck3 の遅延時間。V _{CC_LDO1} に遅延はありません。
			データ・コード 遅延 ms 注記
			2h'0 0.0
			2h'1 0.5
			2h'2 1.0 デフォルト
			2h'3 1.4
3	R/W	FPWM3	Buck 3 PWM/PFM モード選択 0 - PFM および PWM 動作の自動切り替え 1 - PWM モードのみ。 PFM に切り替えなし
2	R/W	FPWM2	Buck 2 PWM/PFM モード選択 0 - PFM および PWM 動作の自動切り替え 1 - PWM モードのみ。 PFM に切り替えなし
1	R/W	FPWM1	Buck 1 PWM/PFM モード選択 0 - PFM および PWM 動作の自動切り替え 1 - PWM モードのみ。 PFM に切り替えなし
0	R/W	ECEN	外部クロック選択 0 = 降圧型コンバータ向け内部発振器クロック 1 = 降圧型コンバータ向け外部 13MHz 発振器クロック

バックアップ・バッテリ充電器制御レジスタ (BBCC) 8H'0B

ビット	7	6	5	4	3	2	1	0
指定	NBUB	CNBFL		nBFLT		BUCEN		IBUC
リセット値	0	0	0	1	0	0	0	1

バックアップ・バッテリ充電器制御レジスタ (BBCC) 8H'0B について

ビット	アクセス	名称	説明		
7	R/W	NBUB	バックアップ・バッテリのデフォルト設定なし。ロジックにより、バックアップ・バッテリへの切り替えができません。 0 = バックアップ・バッテリをイネーブル化 1 = バックアップ・バッテリをディスエーブル化		
6	---	---	予約済み		
5:3	R/W	BFLT	nBATT_FLT はバッテリ電圧を監視し、以下に示すネゲート電圧に設定できます。		
			データ・コード	アサート	ネゲート
			3h'00	2.4	2.6
			3h'01	2.6	2.8
			3h'02	2.8	3.0
			3h'03	3.0	3.2
			3h'04	3.2	3.4
			3h'05	3.4	3.6
2	R/W	BUCEN	バックアップ・バッテリ充電器をイネーブル化します。 0 = バックアップ・バッテリ充電器をディスエーブル化 1 = バックアップ・バッテリ充電器をイネーブル化		
1:0	R/W	IBUC	バックアップ・バッテリのための充電器電流設定		
			データ・コード	BU 充電器 I (μA)	
			2h'00	260	
			2h'01	190	
			2h'02	325	
			2h'03	390	

システム制御レジスタ (SCR2) 8H'0E

ビット	7	6	5	4	3	2	1	0
指定	BBCS	SEB2	BPTR**	WUP3_sense	GPIO2	GPIO1		
リセット値	1	0	0**	1	0	0	0	0

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

システム制御レジスタ (SCR2) 8H'0E について

ビット	アクセス	名称	説明										
7	R/W	BBCS	GPIO1 をバックアップ・バッテリ充電器用制御入力として設定 0 = バックアップ・バッテリ充電器 GPIO をディスエーブル化 1 = バックアップ・バッテリ充電器 GPIO ピンをイネーブル化										
6	R/W	SEB2	PWR_EN ピンとの OR 演算により、PWR_EN ソフト Low 電圧電源をイネーブル化 0 = 低電圧出力をイネーブル化 1 = 低電圧出力をディスエーブル化										
5	R/W	BPTR	RTC_LDO 出力電圧を LDO1 出力電圧トラッキングにバイパス 0 = RTC_LDO1 トラッキングをイネーブル化 1 = RTC_LDO1 トラッキングをディスエーブル化										
4	R/W	WUP3_sense	予備のウェイクアップ制御入力 0 = アクティブ High 1 = アクティブ Low										
3:2	R/W	GPIO2	GPIO2 ピンの方向および出力センスを設定します。 <table> <thead> <tr> <th>データ・コード</th> <th>GPIO2</th> </tr> </thead> <tbody> <tr> <td>2h'00</td> <td>Hi-Z</td> </tr> <tr> <td>2h'01</td> <td>出力 Low</td> </tr> <tr> <td>2h'02</td> <td>入力</td> </tr> <tr> <td>2h'03</td> <td>出力 High</td> </tr> </tbody> </table>	データ・コード	GPIO2	2h'00	Hi-Z	2h'01	出力 Low	2h'02	入力	2h'03	出力 High
データ・コード	GPIO2												
2h'00	Hi-Z												
2h'01	出力 Low												
2h'02	入力												
2h'03	出力 High												
1:0	R/W	GPIO1	GPIO1 ピンの方向および出力センスを設定します。 <table> <thead> <tr> <th>データ・コード</th> <th>GPIO1</th> </tr> </thead> <tbody> <tr> <td>2h'00</td> <td>Hi-Z</td> </tr> <tr> <td>2h'01</td> <td>出力 Low</td> </tr> <tr> <td>2h'02</td> <td>入力</td> </tr> <tr> <td>2h'03</td> <td>出力 High</td> </tr> </tbody> </table>	データ・コード	GPIO1	2h'00	Hi-Z	2h'01	出力 Low	2h'02	入力	2h'03	出力 High
データ・コード	GPIO1												
2h'00	Hi-Z												
2h'01	出力 Low												
2h'02	入力												
2h'03	出力 High												

BUCKS 出力電圧イネーブル・レジスタ (BOVEN) 8H'10

ビット	7	6	5	4	3	2	1	0
指定	予約済み	B2ENC**	予約済み	B3EN	予約済み	B2EN	予約済み	B1EN
リセット値	0	1**	0	1	0	1	0	1

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCKS イネーブル・レジスタ (BOVEN) 8H'10 について

ビット	アクセス	名称	説明
7	—	—	予約済み
6	R/W	B2ENC	Buck2 イネーブルを SYS_EN または PWR_EN 制御ピンに接続します。 0 = Buck 2 イネーブルを PWR_EN に接続 1 = Buck 2 イネーブルを SYS_EN に接続
5	—	—	予約済み
4	R/W	B3EN	V _{CC} _Buck3 電源出力をイネーブル化 0 = V _{CC} _Buck3 電源出力をディスエーブル化 1 = V _{CC} _Buck3 電源出力をイネーブル化
3	—	—	予約済み
2	R/W	B2EN	V _{CC} _Buck2 電源出力をイネーブル化 0 = V _{CC} _Buck2 電源出力をディスエーブル化 1 = V _{CC} _Buck2 電源出力をイネーブル化
1	—	—	予約済み
0	R/W	B1EN	V _{CC} _Buck1 電源出力をイネーブル化 0 = V _{CC} _Buck1 電源出力をディスエーブル化 1 = V _{CC} _Buck1 電源出力をイネーブル化

降圧ステータス・レジスタ (BOVSR) 8H'11

ビット	7	6	5	4	3	2	1	0
指定	BT_OK	予約済み	予約済み	B3_OK	予約済み	B2_OK		B1_OK
リセット値	0	0	0	0	0	0	0	0

降圧ステータス・レジスタ (BOVSR) 8H'11 について

ビット	アクセス	名称	説明
7	R	BT_OK	Buck 1-3 電源の出力電圧ステータス 0 = (Buck 1-3) 出力電圧 < デフォルト値の 90% 1 = (Buck 1-3) 出力電圧 > デフォルト値の 90%
6:5	—	—	予約済み
4	R	B3_OK	Buck 3 電源の出力電圧ステータス 0 = (Buck 3) 出力電圧 < デフォルト値の 90% 1 = (Buck 3) 出力電圧 > デフォルト値の 90%
3	—	—	予約済み
2	R	B2_OK	Buck 2 電源の出力電圧ステータス 0 = (Buck 2) 出力電圧 < デフォルト値の 90% 1 = (Buck 2) 出力電圧 > デフォルト値の 90%
1	—	—	予約済み
0	R	B1_OK	Buck 1 電源の出力電圧ステータス 0 = (Buck 1) 出力電圧 < デフォルト値の 90% 1 = (Buck 1) 出力電圧 > デフォルト値の 90%

LDO 出力電圧イネーブル・レジスタ (LDOEN) 8H'12

ビット	7	6	5	4	3	2	1	0
指定	L5EC**	L4EC**	LDO5_EN	LDO4_EN	LDO3_EN	LDO2_EN	LDO1_EN	予約済み
リセット値	0**	0**	1	1	1	1	1	0

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

LDO出力電圧イネーブル・レジスタ(LDOEN) 8H'12について

ビット	アクセス	名称	説明
7	R/W	L5EC	LDO5 イネーブルを SYS_EN または PWR_EN 制御ピンに接続します。 0 = LDO 5 イネーブルを PWR_EN に接続 1 = LDO 5 イネーブルを SYS_EN に接続
6	R/W	L4EC	LDO4 イネーブルを SYS_EN または PWR_EN 制御ピンに接続します。 0 = LDO 4 イネーブルを PWR_EN に接続 1 = LDO 4 イネーブルを SYS_EN に接続
5	R/W	LDO5_EN	LDO_5 出力電圧イネーブル 0 = LDO5 電源出力をディスエーブル化 1 = LDO5 電源出力をイネーブル化
4	R/W	LDO4_EN	LDO_4 出力電圧イネーブル 0 = LDO4 電源出力をディスエーブル化 1 = LDO4 電源出力をイネーブル化
3	R/W	LDO3_EN	LDO_3 出力電圧イネーブル 0 = LDO3 電源出力をディスエーブル化 1 = LDO3 電源出力をイネーブル化
2	R/W	LDO2_EN	LDO_2 出力電圧イネーブル 0 = LDO2 電源出力をディスエーブル化 1 = LDO2 電源出力をイネーブル化
1	R/W	LDO1_EN	LDO_1 出力電圧イネーブル 0 = LDO1 電源出力をディスエーブル化 1 = LDO1 電源出力をイネーブル化
0	—	—	予約済み

LDO 出力電圧ステータス・レジスタ (LDOVS) 8H'13

ビット	7	6	5	4	3	2	1	0
指定	LDOS_OK	該当なし	LDO5_OK	LDO4_OK	LDO3_OK	LDO2_OK	LDO1_OK	該当なし
リセット値	0	0	0	0	0	0	0	0

LDO出力電圧ステータス・レジスタ(LDOVS) 8H'13について

ビット	アクセス	名称	説明
7	R	LDO_OK	LDO 1-5 電源の出力電圧ステータス 0 = (LDO 1-5) 出力電圧 < 選択値の 90% 1 = (LDO 1-5) 出力電圧 > 選択値の 90%
6	—	—	予約済み
5	R	LDO5_OK	LDO_5 出力電圧ステータス 0 = (V _{CC} _LDO5) 出力電圧 < 選択値の 90% 1 = (V _{CC} _LDO5) 出力電圧 > 選択値の 90%
4	R	LDO4_OK	LDO_4 出力電圧ステータス 0 = (V _{CC} _LDO4) 出力電圧 < 選択値の 90% 1 = (V _{CC} _LDO4) 出力電圧 > 選択値の 90%
3	R	LDO3_OK	LDO_3 出力電圧ステータス 0 = (V _{CC} _LDO3) 出力電圧 < 選択値の 90% 1 = (V _{CC} _LDO3) 出力電圧 > 選択値の 90%
2	R	LDO2_OK	LDO_2 出力電圧ステータス 0 = (V _{CC} _LDO2) 出力電圧 < 選択値の 90% 1 = (V _{CC} _LDO2) 出力電圧 > 選択値の 90%

ビット	アクセス	名称	説明
1	R	LDO1_OK	LDO_1 出力電圧ステータス 0 = (V _{CC} _LDO1) 出力電圧 < 選択値の 90% 1 = (V _{CC} _LDO1) 出力電圧 > 選択値の 90%
0	—	—	予約済み

電圧変更制御レジスタ 1 (V_{CC}1) 8H'20

ビット	7	6	5	4	3	2	1	0
指定	B3VS	B3GO	B2VS	B2GO	予約済み		B2VS	B2GO
リセット値	0	0	0	0	0	0	0	0

電圧変更制御レジスタ 1 (V_{CC}1) 8H'20 について

ビット	アクセス	名称	説明
7	R/W	B3VS	Buck 3 目標電圧選択 0 = Buck 3 から B3TV1 への出力電圧 1 = Buck 3 から B3TV2 への出力電圧
6	R/W	B3GO	Buck 3 電圧変更を開始 0 = Buck 3 出力電圧を現状のレベルでホールド 1 = B3VS の選択に従い Buck 3 出力電圧に傾斜を付ける
5	R/W	B2VS	Buck 2 目標電圧選択 0 = Buck 2 から B2TV1 への出力電圧 1 = Buck 2 から B2TV2 への出力電圧
4	R/W	B2GO	Buck 2 電圧変更を開始 0 = Buck 2 出力電圧を現状のレベルでホールド 1 = B2VS の選択に従い Buck 2 出力電圧に傾斜を付ける
3:2	—	—	予約済み
1	R/W	B1VS	Buck 1 目標電圧選択 0 = Buck 1 から B1TV1 への出力電圧 1 = Buck 1 から B1TV2 への出力電圧
0	R/W	B1GO	Buck 1 電圧変更を開始 0 = Buck 1 出力電圧を現状のレベルでホールド 1 = B1VS の選択に従い Buck 1 出力電圧に傾斜を付ける

BUCK1 目標電圧 1 レジスタ (B1TV1) 8H'23

ビット	7	6	5	4	3	2	1	0
指定	予約済み						Buck 1 出力電圧 (B1OV)**	
リセット値	0	0	0**	0**	1**	1**	0**	1**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK1 目標電圧 1 レジスタ (B1TV1) 8H'23 について

ビット	アクセス	名称	説明			
7:5	—	—	予約済み			
4:0	R/W	B1OV	出力電圧	データ・コード (V)	データ・コード (V)	
			5h'01	0.80	5h'0D	1.40
			5h'02	0.85	5h'0E	1.45
			5h'03	0.90	5h'0F	1.50
			5h'04	0.95	5h'11	1.60
			5h'05	1.00	5h'12	1.65
			5h'06	1.05	5h'13	1.70
			5h'07	1.10	5h'14	1.80
			5h'08	1.15	5h'15	1.90
			5h'09	1.20	5h'16	2.50
			5h'0A	1.25	5h'17	2.80
			5h'0B	1.30	5h'18	3.00
			5h'0C	1.35	5h'19	3.30

BUCK1 目標電圧 2 レジスタ (B1TV2) 8H'24

ビット	7	6	5	4	3	2	1	0
指定	予約済み						Buck 1 出力電圧 (B1OV)**	
リセット値	0	0	0	0**	1**	1**	0**	1**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK1 目標電圧 2 レジスタ (B1TV2) 8H'24 について

ビット	アクセス	名称	説明			
7:5	—	—	予約済み			
4:0	R/W	B1OV	出力電圧	データ・コード (V)	データ・コード (V)	
			5h'01	0.80	5h'0D	1.40
			5h'02	0.85	5h'0E	1.45
			5h'03	0.90	5h'0F	1.50
			5h'04	0.95	5h'11	1.60
			5h'05	1.00	5h'12	1.65
			5h'06	1.05	5h'13	1.70
			5h'07	1.10	5h'14	1.80
			5h'08	1.15	5h'15	1.90
			5h'09	1.20	5h'16	2.50
			5h'0A	1.25	5h'17	2.80
			5h'0B	1.30	5h'18	3.00
			5h'0C	1.35	5h'19	3.30

BUCK 1 電圧ランプ制御レジスタ (B1RC) 8H'25

ビット	7	6	5	4	3	2	1	0
指定	予約済み					上昇速度		
リセット値	0	0	0	0	1	0	1	0

BUCK 1 電圧ランプ制御レジスタ (B1RC) 8H'25 について

ビット	アクセス	名称	説明	
7:5	—	—	予約済み	
4:0	R/W	B1RS	DVM 上昇速度	
			データ・コード	上昇速度 (mV/μs)
			4h'0	瞬時
			4h'1	1
			4h'2	2
			4h'3	3
			4h'4	4
			4h'5	5
			4h'6	6
			4h'7	7
			4h'8	8
			4h'9	9
			4h'A	10

BUCK2 目標電圧 1 レジスタ (B2TV1) 8H'29

ビット	7	6	5	4	3	2	1	0
指定	予約済み					Buck 2 出力電圧 (B2OV)**		
リセット値	0	0	0	1**	1**	0**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK2 目標電圧 1 レジスタ (B2TV1) 8H'29 について

ビット	アクセス	名称	説明			
7:5	—	—	予約済み			
4:0	R/W	B2OV	出力電圧	データ・コード (V)	データ・コード (V)	
			5h'01	0.80	5h'0D	1.40
			5h'02	0.85	5h'0E	1.45
			5h'03	0.90	5h'0F	1.50
			5h'04	0.95	5h'11	1.60
			5h'05	1.00	5h'12	1.65
			5h'06	1.05	5h'13	1.70
			5h'07	1.10	5h'14	1.80
			5h'08	1.15	5h'15	1.90
			5h'09	1.20	5h'16	2.50
			5h'0A	1.25	5h'17	2.80
			5h'0B	1.30	5h'18	3.00
			5h'0C	1.35	5h'19	3.30

BUCK2 目標電圧 2 レジスタ (B2TV2) 8H'2A

ビット	7	6	5	4	3	2	1	0
指定	予約済み					Buck 2 出力電圧 (B2OV)**		
リセット値	0	0	0	1**	1**	0**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK2 目標電圧 2 レジスタ (B2TV2) 8H'2A について

ビット	アクセス	名称	説明				
7:5	—	—	予約済み				
4:0	R/W	B2OV	出力電圧	データ・コード 5h'01 5h'02 5h'03 5h'04 5h'05 5h'06 5h'07 5h'08 5h'09 5h'0A 5h'0B 5h'0C	(V) 0.80 0.85 0.90 0.95 1.00 1.05 1.10 1.15 1.20 1.25 1.30 1.35	データ・コード 5h'0D 5h'0E 5h'0F 5h'11 5h'12 5h'13 5h'14 5h'15 5h'16 5h'17 5h'18 5h'19	(V) 1.40 1.45 1.50 1.60 1.65 1.70 1.80 1.90 2.50 2.80 3.00 3.30

BUCK 2 電圧ランプ制御レジスタ (B2RC) 8H'2B

ビット	7	6	5	4	3	2	1	0
指定	予約済み					上昇速度		
リセット値	0	0	0	0	1	0	1	0

BUCK 2 電圧ランプ制御レジスタ (B2RC) 8H'2B について

ビット	アクセス	名称	説明	
7:5	—	—	予約済み	
4:0	R/W	B2RS	DVM 上昇速度	上昇速度 (mV/μs)
			データ・コード 4h'0 4h'1 4h'2 4h'3 4h'4 4h'5 4h'6 4h'7 4h'8 4h'9 4h'A	瞬時 1 2 3 4 5 6 7 8 9 10

BUCK3 目標電圧 1 レジスタ (B3TV1) 8H'32

ビット	7	6	5	4	3	2	1	0
指定	予約済み					Buck 3 出力電圧 (B3OV)**		
リセット値	0	0	0	1**	0**	1**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK3 目標電圧 1 レジスタ (B3TV1) 8H'32 について

ビット	アクセス	名称	説明					
7:5	—	—	予約済み					
4:0	R/W	B3OV	出力電圧	データ・コード 5h'01 5h'02 5h'03 5h'04 5h'05 5h'06 5h'07 5h'08 5h'09 5h'0A 5h'0B 5h'0C	(V) 0.80 0.85 0.90 0.95 1.00 1.05 1.10 1.15 1.20 1.25 1.30 1.35	データ・コード 5h'0D 5h'0E 5h'0F 5h'11 5h'12 5h'13 5h'14 5h'15 5h'16 5h'17 5h'18 5h'19	(V) 1.40 1.45 1.50 1.60 1.65 1.70 1.80 1.90 2.50 2.80 3.00 3.30	

BUCK3 目標電圧 2 レジスタ (B3TV2) 8H'33

ビット	7	6	5	4	3	2	1	0
指定	予約済み					Buck 2 出力電圧 (B2OV)**		
リセット値	0	0	0	1**	0**	1**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

BUCK3 目標電圧 2 レジスタ (B3TV2) 8H'33 について

ビット	アクセス	名称	説明					
7:5	—	—	予約済み					
4:0	R/W	B2OV	出力電圧	データ・コード 5h'01 5h'02 5h'03 5h'04 5h'05 5h'06 5h'07 5h'08 5h'09 5h'0A 5h'0B 5h'0C	(V) 0.80 0.85 0.90 0.95 1.00 1.05 1.10 1.15 1.20 1.25 1.30 1.35	データ・コード 5h'0D 5h'0E 5h'0F 5h'11 5h'12 5h'13 5h'14 5h'15 5h'16 5h'17 5h'18 5h'19	(V) 1.40 1.45 1.50 1.60 1.65 1.70 1.80 1.90 2.50 2.80 3.00 3.30	

BUCK 3 電圧ランプ制御レジスタ (B3RC) 8H'34

ビット	7	6	5	4	3	2	1	0
指定	予約済み					上昇速度		
リセット値	0	0	0	0	1	0	1	0

BUCK 3 電圧ランプ制御レジスタ (B3RC) 8H'34 について

ビット	アクセス	名称	説明																						
7:5	—	—	予約済み																						
4:0	R/W	B3RC	<p>DVM 上昇速度</p> <p>データ・コード</p> <table> <tr><td>4h'0</td><td>瞬時</td></tr> <tr><td>4h'1</td><td>1</td></tr> <tr><td>4h'2</td><td>2</td></tr> <tr><td>4h'3</td><td>3</td></tr> <tr><td>4h'4</td><td>4</td></tr> <tr><td>4h'5</td><td>5</td></tr> <tr><td>4h'6</td><td>6</td></tr> <tr><td>4h'7</td><td>7</td></tr> <tr><td>4h'8</td><td>8</td></tr> <tr><td>4h'9</td><td>9</td></tr> <tr><td>4h'A</td><td>10</td></tr> </table>	4h'0	瞬時	4h'1	1	4h'2	2	4h'3	3	4h'4	4	4h'5	5	4h'6	6	4h'7	7	4h'8	8	4h'9	9	4h'A	10
4h'0	瞬時																								
4h'1	1																								
4h'2	2																								
4h'3	3																								
4h'4	4																								
4h'5	5																								
4h'6	6																								
4h'7	7																								
4h'8	8																								
4h'9	9																								
4h'A	10																								

降圧機能レジスタ (BFR) 8H'38

ビット	7	6	5	4	3	2	1	0
指定	予約済み					SHBU	BK_SLOMOD	BK_SSEN
リセット値	0	0	0	0	0	0	1	0

降圧機能レジスタ (BFR) 8H'38 について

ビット	アクセス	名称	説明
7:3	—	—	予約済み
		SHBU	バックアップ・バッテリをシャットダウンし、出荷中のバッテリの放電を防止 0 = バックアップ・バッテリをイネーブル化 1 = バックアップ・バッテリをディスエーブル化
1	R	BK_SLOMOD	Buck スペクトラム拡散変調 Buck1-3 0 = 10kHz 三角波スペクトラム拡散変調 1 = 2kHz 三角波スペクトラム拡散変調
0	R	BK_SSEN	スペクトラム拡散機能 Buck1-3 0 = SS 出力をディスエーブル化 1 = SS 出力をイネーブル化

LDO2-LDO1 電圧制御レジスタ (L21VCR) 8H'39

ビット	7	6	5	4	3	2	1	0
指定	LDO 2 出力電圧 (L20V)**					LDO 1 出力電圧 (L10V)**		
リセット値	1**	1**	0**	0**	1**	1**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

LDO2-LDO1 電圧制御レジスタ (L21VCR) 8H'39 について

ビット	アクセス	名称	データ・コード	説明
7:4	R/W	L20V	4h'0 4h'1 4h'2 4h'3 4h'4 4h'5 4h'6 4h'7 4h'8 4h'9 4h'A 4h'B 4h'C 4h'D 4h'E 4h'F	出力電圧 1.8 1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2 3.3
3:0	R/W	L10V	4h'0 4h'1 4h'2 4h'3 4h'4 4h'5 4h'6 4h'7 4h'8 4h'9 4h'A 4h'B 4h'C 4h'D 4h'E 4h'F	1.8 1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2 3.3

LDO4–LDO3 電圧制御レジスタ (L43VCR) 8H'3A

ビット	7	6	5	4	3	2	1	0
指定	LDO 4 出力電圧 (L4OV)**					LDO 3 出力電圧 (L3OV)**		
リセット値	0**	1**	1**	0**	1**	1**	0**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

LDO4–LDO3 電圧制御レジスタ (L43VCR) 8H'3A について

ビット	アクセス	名称	データ・コード	説明
7:4	R/W	L4OV	4h'0 4h'1 4h'2 4h'3 4h'4 4h'5 4h'6 4h'7 4h'8 4h'9 4h'A 4h'B 4h'C 4h'D 4h'E 4h'F	出力電圧 1.00 1.05 1.10 1.15 1.20 1.25 1.30 1.35 1.40 1.50 1.80 1.90 2.50 2.80 3.00 3.30
3:0	R/W	L3OV	4h'0 4h'1 4h'2 4h'3 4h'4 4h'5 4h'6 4h'7 4h'8 4h'9 4h'A 4h'B 4h'C 4h'D 4h'E 4h'F	1.8 1.9 2.0 2.1 2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 3.0 3.1 3.2 3.3

V_{CC}_LDO5 電圧制御レジスタ (L5VCR) 8H'3B

ビット	7	6	5	4	3	2	1	0
指定	予約済み							LDO 5 出力電圧 (L5OV)**
リセット値	0	0	0	0	0**	0**	1**	0**

Note: ** はデフォルト値の EPROM プログラマブル・レジスタを示します。

V_{CC}_LDO5 電圧制御レジスタ (L5VCR) 8H'3B について

ビット	アクセス	名称	説明	
7:5	—	—	予約済み	
4:0	R/W	B1OV	データ・コード	出力電圧
			4h'0	1.00
			4h'1	1.05
			4h'2	1.10
			4h'3	1.15
			4h'4	1.20
			4h'5	1.25
			4h'6	1.30
			4h'7	1.35
			4h'8	1.40
			4h'9	1.50
			4h'A	1.80
			4h'B	1.90
			4h'C	2.50
			4h'D	2.80
			4h'E	3.00
			4h'F	3.30

シリアル・インターフェース・レジスタ選択コード (太字の電圧はデフォルト値)

レジスタ・プログラミングの例

例 1、レジスタ 8h'12 の値を 8h'3E' に設定すると LDO1–LDO5 をイネーブル化します。

例 2、レジスタ 8h'39 の値を 8h'CC' に設定すると LDO1 および LDO2 を 3.0V に設定します。対応する LDO がイネーブル化されている場合、これらの電圧が LDO 出力になります。電圧値をオフ状態の LDO にプログラミングすると、LDO がイネーブル化された後 LDO 出力電圧に影響します。出力電圧のイネーブル化とプログラミングは別の動作です。

デジタル・インターフェース制御信号

信号	定義	アクティブ状態	信号の方向
SYS_EN	高電圧電源のイネーブル化	High	入力
PWR_EN	低電圧電源のイネーブル化	High	入力
SCL	シリアル・バス・クロック・ライン	Clock	入力
SDA	シリアル・バス・データ・ライン		双方向
nRSTI	無条件にハードウェアを強制リセット	Low	入力
nRSTO	無条件にハードウェアを強制リセット	Low	出力
nBATT_FLT	メイン・バッテリを除去または放電する指示	Low	出力
PWR_ON	CPUへのウェイクアップ入力	High	入力
nTEST_JIG	CPUへのウェイクアップ入力	Low	入力
SPARE	CPUへのウェイクアップ入力	High/Low*	入力
EXT_WAKEUP	アプリケーション・プロセッサ向けのウェイクアップ出力	High	出力
GPIO1/nCHG_EN	汎用 I/O 外部バックアップ・バッテリ充電器	-/Low	双方向 / 入力
GPIO2	汎用 I/O	-	双方向

* ビット 4 8h'0E によりユーザーが設定可能

電源領域のイネーブル化

PMU 出力	HW イネーブル化	SW イネーブル化
LDO_RTC	-	-
LDO1	SYS_EN	LDO1_EN
LDO2	SYS_EN	LDO2_EN
LDO3	SYS_EN	LDO3_EN
LDO4	PWR_EN/SYS_EN	LDO4_EN
LDO5	PWR_EN/SYS_EN	LDO5_EN
BUCK1	PWR_EN	B1_EN
BUCK2	SYS_EN/PWR_EN	B2_EN
BUCK3	SYS_EN	B3_EN

LDO_RTC トランクリング (nIO_TRACK)

LP3971 にはトランクリング機能があります (nIO_TRACK)。イネーブルの場合、LDO_RTC 電圧は LDO1 がイネーブルの時に 200mV ~ 2.8V の範囲で LDO1 電圧をトランクリングします。この機能は、BPTR (8h'0E) レジスタ・ビットによりオン/オフの切り替えができます。

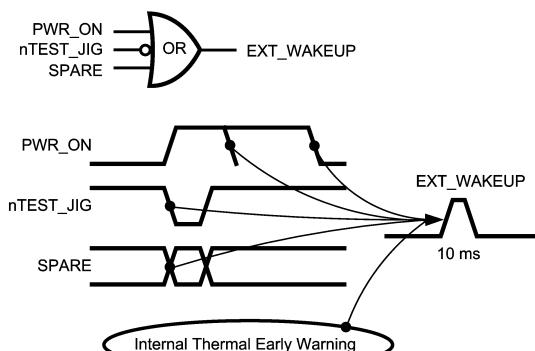
LDO4、LDO5 および BUCK 2 のイネーブル化選択
(LDO4_ESEL、LDO5_ESEL および BUCK2_ESEL)

LDO4、5 および BUCK2 電源領域をイネーブル化し、レジスタ・ビットにより SYS_EN および PWR_EN を切り替えられます。

ウェイクアップ機能 (PWR_ON、nTEST_JIG、SPARE および EXT_WAKEUP)

3 つの入力ピンを使うことにより、アプリケーション・プロセッサにウェイクアップを通知するために 10ms の間ウェイクアップ出力をアサートできます。I²C 互換インターフェースを経由して SPARE 入力をアクティブ Low またはアクティブ High にプログラムできます (SPARE ビット、デフォルトはアクティブ Low'1' です)。ウェイクアップ・イベントの原因も同様に I²C 互換インターフェースを経由して読み出せます。さらに、ウェイクアップ入力には 30ms のデバウンス・フィルタリングがあります。また、PWR_ON は、短パルスおよび長パルス (~ 1s) を識別します (押しボタン入力)。LP3971 はサー

マル・シャットダウン初期警報機能も内蔵し、システムにもウェイクアップを送信します。ウェイクアップは通常 125° で送信されます。



ウェイクアップ・レジスタ・ビット	ウェイクアップの原因
WUP0	SPARE
WUP1	TEST_JIG
WUP2	PWR_ON 短パルス
WUP3	PWR_ON 長パルス
TSD_EW	TSD 初期警報

内部サーマル・シャットダウン手順

サーマル・シャットダウンにより、プロセッサ確認信号のために EXT_WAKEUP をトリガする初期警報（代表値 125）が送信されます。サーマル・シャットダウンがトリガすると（代表値 160）、PMU はデバイスが冷却されるまでシステムをリセットします。

バッテリ切り替えおよびバックアップ・バッテリ充電器

バックアップ・バッテリを接続しメイン・バッテリを除去している場合、またはメイン・バッテリの電源電圧が低すぎる場合、LP3971 は LDO_RTC 電圧を供給するためにバックアップ・バッテリを使用します。メイン・バッテリが有効な場合、バッテリの FET は LDO_RTC 電圧のためにメイン・バッテリに切り替わります。メイン・バッテリ電圧が低すぎる場合、または除去されている場合、

nBATT_FLT がアサートされます。バックアップ・バッテリがない場合、nBU_BAT_EN ビットによりバックアップ・バッテリへの切り替えをオフにできます。ユーザーは、I²C 互換インターフェースを経由して、バッテリ不良診断電圧およびバッテリ充電器電流を設定できます。バックアップ・バッテリ充電器のイネーブル化は、シリアル・インターフェース(nBAT_CHG_EN)または外部の充電器イネーブル・ピン(nCHG_EN)を経由して行えます。ピン 29 は、デフォルトで外部充電イネーブル入力として設定されています。SHUTBKUPBAT レジスタ・ビットを使用して、保管時などのバックアップ・バッテリの放電を防止できます。メイン・バッテリを除去する前にこのビットを設定すると、バックアップ・バッテリ接続による電流の引き込みがなく、ビットをデフォルトに設定するまで、またはシステムをリセットするまでその状態が継続します。

汎用 I/O 機能 (GPIO1 および GPIO2)

LP3971 にはシステム制御用に 2 つの汎用 I/O があります。I²C 互換インターフェースを使い、どのピンも入力、出力、または hi-Z モードに設定できます。入力値はシリアル・インターフェースを経由して読み出せます (GPIO1, 2 ビット)。シリアル・インターフェース・レジスタ・ビット nEXTCHGEN により、ピン 29 の機能を GPIO に設定する必要があります。 (GPIO/CHG)

制御				ポート機能	レジスタ	batmonchg
GPIO < 1 >	GPIO < 1 >	Nextchgen_sel	bucen	GPIO1	Gpin 1	機能
X	X	1	0	入力 = 0	0	イネーブル
X	X	1	0	入力 = 1	0	ディスエーブル
1	0	1	X	X	0	
X	X	X	1	X		イネーブル
0	0	0	X	HiZ		
1	0	0	X	入力 (dig)->	入力	
0	1	0	X	出力 = 0	0	
1	1	0	X	出力 = 1	0	

GPIO < 1 >	GPIO < 1 >	出荷時の FM のディスエーブル化	GPIO_tstiob	GPIO2	gpin2
0	0		1	HiZ	0
1	0		1	入力 (dig)->	入力
0	1		1	出力 = 0	0
1	1		1	出力 = 1	0

LP3971 は、メイン・バッテリ Vbat およびバックアップ・バッテリの 2 つのバッテリ接続を準備しています (LP3971 データシートのアリケーション回路 1&2 を参照ください)。

バッテリ切り替えは、以下に示す条件に応じて適切なバッテリから RTC LDO へ電源供給を行つための機能です。

- バックアップ・バッテリのみを適用する場合、RTC LDO 電源は自動的にこのバッテリに接続されます。
- メイン・バッテリのみを適用する場合、RTC LDO 電源は自動的にこのバッテリに接続されます。
- 両方のバッテリを適用し、メイン・バッテリが充分に充電されている場合 ($V_{BAT} > 3.1V$)、RTC LDO 電源は自動的にメイン・バッテリに接続されます。
- メイン・バッテリが使用されて放電している間、nBATT_FLT と呼ばれる別の回路がユーザーに対して警告します。さらにメイン・バッテリの充電回復のためのアクションが取られず放電が継続している場合、バッテリ切り替えによりメイン・バッテリから

の接続が切断され、バックアップ・バッテリに接続されることで RTC LDO が保護されます。

RTC LDO がメイン・バッテリからバックアップ・バッテリに切り替えられる際のメイン・バッテリ電圧は、代表値で 2.9V です。

この切り替え動作にはヒステリシス電圧が設定されています。メイン・バッテリ電圧が代表値で 3.1V を超えるまで、RTC LDO はメイン・バッテリに再接続されません。

- また、メイン・バッテリのみを使用する場合に、バッテリ切り替え機能を無効にすることもできます。これには、制御レジスタ 8h'89 ビット 7 NBUB の“バックアップ・バッテリなしビット”を設定します。このビットを“1”に設定すると、上記の切り替えは行われません。つまり、メイン・バッテリがスレッショルドの 2.9V 未満で放電されている場合でも RTC LDO はメイン・バッテリに接続されたままになります。

レギュレート電圧 OK

すべての電源領域にはそれぞれのレジスタ・ビット (X_OK) があり、プロセッサはシリアル・インターフェースを経由してこれを読み出し、イネーブル化された電源が問題ないこと (レギュレートされていること) を確認できます。これらの読み出し専用ビットは、レギュレータが設定されている場合に限り有効であることに注意してください (電圧変更または電源投入の際にこれらのビットを読み出さないでください)。

熱対策

アプリケーション: “enallflags” 制御レジスタ・ビットを経由して 6 つのコンバレータ (フラグ) すべてをターンオンできるモードがあります。

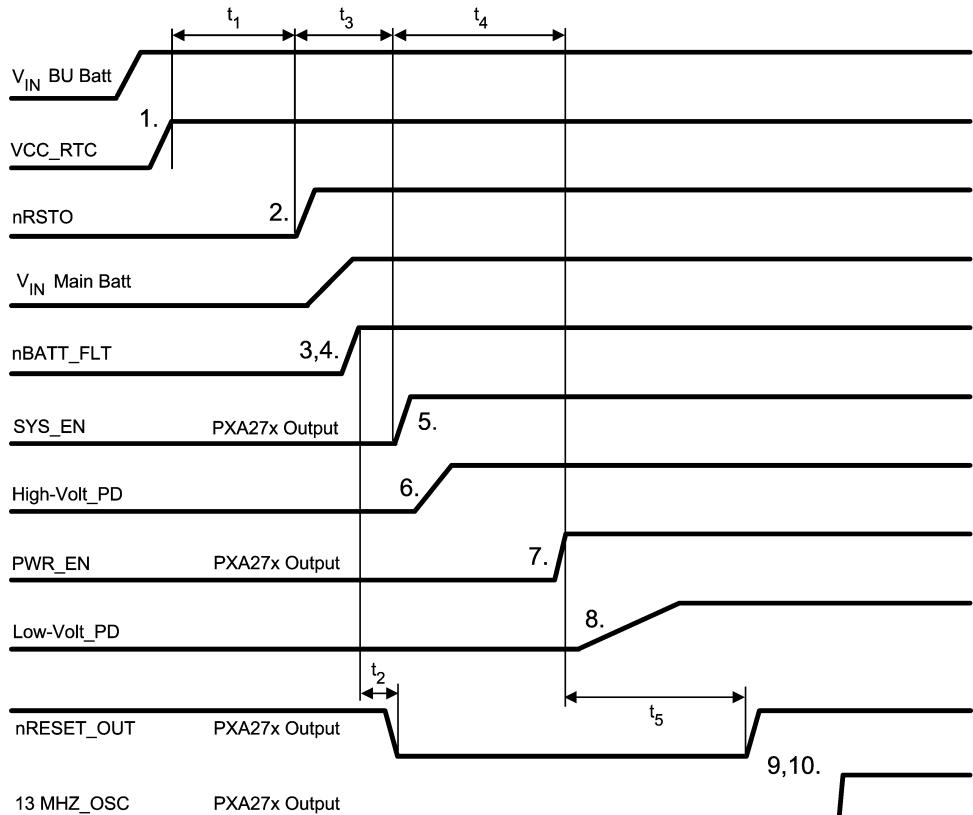
す。このモードにより、ユーザーはデバイスまたはシステムにおける設定動作条件の温度を問い合わせることができます。これによって、温度変化の速度も予測できます。システムは、速度と電源のバランスをとったり、冷却操作を実施したりして、システム性能を最適化します。節電のために “bct < 2:0 > ビットが読み出される場合に限り、“enallflags” ビットをイネーブル化します。

Note: 熱対策フラグは機能的に検証されています。現在これらのレジスタは工場でのみアクセス可能です。この機能に需要がある場合、関連するレジスタ制御をユーザーがプログラム可能なバンクに移行する可能性があります。これらのフラグの温度範囲および分解能の変更または再定義も可能です。

アプリケーション・ノート - LP3971 リセット・シーケンス

初期のコールド・スタート・パワー・オン・シーケンス

1. バックアップ・バッテリが PMU に接続され、電源がバックアップ・バッテリ・ピンに印加され、RTC_LDO がターンオンして、LP3971 からプロセッサへアサートされた nRSTO によりアプリケーション・プロセッサの V_{CC_BATT} ピンに安定した出力電圧を供給します (パワー・オン・リセット・イベントを開始)。
2. 最短で 50mS の後、nRSTO がネゲートします。
3. アプリケーション・プロセッサが nBATT_FLT のネゲートを待つて、システム電源 (V_{IN}) が有効であることを示します。
4. システム電源 (V_{IN}) が印加された後、LP3971 が nBATT_FLT をネゲートします。SYS_EN をイネーブル化する前に nRSTO および nBATT_FLT の両方をネゲートする必要があることに注意してください。2 つの信号のシーケンスは、それぞれ独立しています。
5. アプリケーション・プロセッサが SYS_EN をアサートし、LP3971 はシステムの高電圧電源をイネーブル化します。アプリケーション・プロセッサが 125mS に設定されたカウントダウン・タイマをスタートさせます。
6. LP3971 が高電圧電源をイネーブル化します。V_{CC_MVT} (内部ロジックおよび I/O ブロック向け電源) への LDO1 電源、BG (バンドギャップ・レファレンス電圧)、OSC13M (13MHz 発振器電圧) および PLL がまずイネーブル化され、遅延がオノの場合、その他が後に続きます。
7. カウントダウン・タイマがタイムアップし、アプリケーション・プロセッサが PWR_EN をアサートして低電圧電源をイネーブル化します。プロセッサが 125mS に設定されたカウントダウン・タイマをスタートさせます。
8. アプリケーション・プロセッサが PWR_EN (外部ピンまたは I²C) をアサートし、LP3971 が低電圧レギュレータをイネーブル化します。
9. カウントダウン・タイマがタイムアップします。電源領域 (I²C 読み出し) に問題がない場合、プロセッサ 13MHz 発振器および PLL をイネーブル化することによってパワーアップ・シーケンスが継続します。
10. アプリケーション・プロセッサがコードの実行を開始します。



* SYS_EN をイネーブル化する前に nRSTO および nBATT_FLT の両方をネゲートする必要があることに注意してください。2 つの信号のシーケンスはそれぞれ独立しており、どちらが先になる可能性もあります。

電源オンのタイミング

シンボル	説明	最小値	代表値	最大値	単位
t1	V _{CC_RTC} アサートから nRSTO ネゲートまでの遅延	50			μS
t2	nBATT_FLT ネゲートから nRSTI アサートまでの遅延		100		μS
t3	nRST ネゲートから SYS_EN アサートまでの遅延		10		μS
t4	SYS_EN アサートから PWR_EN アサートまでの遅延		125		μS
t5	PWR_EN アサートから nRSTO ネゲートまでの遅延		125		μS

ハードウェア・リセットのシーケンス

nRSTI 信号がアサートされると (Low) ハードウェア・リセットが開始します。nRST のアサートと同時にプロセッサがハードウェア・リセット状態に入ります。LP3971 は適切な時間 (代表値で 50ms) nRST を Low にホールドし、プロセッサがリセット状態に入る時間を確保します。

リセット・シーケンス

1. nRSTI がアサートされます。
2. nRSTO がアサートされ、最短で 50mS の後、ネゲートされます。
3. アプリケーション・プロセッサが nBATT_FLT のネゲートを待つて、システム電源 (V_{IN}) が有効であることを示します。
4. システム電源 (V_{IN}) がターンオンされた後、LP3971 が nBATT_FLT をネゲートします。
5. アプリケーション・プロセッサが SYS_EN をアサートし、LP3971 はシステムの高電圧電源をイネーブル化します。アプリケーション・プロセッサがカウントダウン・タイマをスタートさせます。
6. LP3971 が高電圧電源をイネーブル化します。
7. カウントダウン・タイマがタイムアップし、アプリケーション・プロセッサが PWR_EN をアサートして低電圧電源をイネーブル化します。プロセッサがカウントダウン・タイマをスタートさせます。
8. アプリケーション・プロセッサが PWR_EN をアサートし、LP3971 は低電圧レギュレータをイネーブル化します。
9. カウントダウン・タイマがタイムアップします。電源領域 (I²C 読み出し) に問題がない場合、プロセッサ 13MHz 発振器および PLL をイネーブル化することによってパワーアップ・シーケンスが継続します。
10. アプリケーション・プロセッサがコードの実行を開始します。

アプリケーション・ヒント

LDO の考慮事項

外付けコンデンサ

LP3971 のレギュレータは、レギュレータの安定化のために外付けコンデンサが必要です。これらは基板面積を最小にして、最小の部品を使用する必要がある携帯アプリケーション用に設計されています。これらのコンデンサは、良好な特性を得るために正しく選定する必要があります。

入力コンデンサ

安定性を確保するために入力コンデンサが必要です。LDO の入力ピンとグラウンドの間に $1.0\ \mu\text{F}$ のコンデンサを接続することを推奨します（このコンデンサの容量値に上限はありません）。

このコンデンサは、入力ピンから 1cm 以内に配置し、グラウンド側は適切なアナログ・グラウンドに接続しなければなりません。高品質のセラミック・コンデンサ、タンタル・コンデンサまたはフィルム・コンデンサを使用して構いません。

重要：タンタル・コンデンサは、低インピーダンス電源（バッテリや非常に大型のコンデンサなど）に接続すると、サージ電流によって損傷を受ける場合があります。入力にタンタル・コンデンサを使用する際は、アプリケーションに対してサージ電流定格を満たし、メーカーで保証されているものを選ぶ必要があります。

入力コンデンサでは ESR（等価直列抵抗）についての条件はありませんが、コンデンサを選択するときには許容誤差と温度係数に注意し、全動作温度範囲にわたりおよそ $1.0\ \mu\text{F}$ 以上の容量を確保する必要があります。

出力コンデンサ

LDO は出力に極めて小さいセラミック・コンデンサを使うように特に設計されています。アプリケーション回路には ESR が 5m から 500m の範囲にある $1.0\ \mu\text{F}$ のセラミック・コンデンサ（温度タイプ Z5U、Y5V または X7R）が適当です。

このデバイスでは、 V_{OUT} ピンとグラウンドの間に出力コンデンサを接続してください。

デバイス出力 C_{OUT} （または V_{OUT} ）にタンタル・コンデンサまたはフィルム・コンデンサも使用できますが、サイズおよびコストを考慮するとメリットがありません（「コンデンサの特性」を参照）。

出力コンデンサは、最小容量の条件を満たし、同時に安定化のために ESR が 5m ~ 500m の範囲内になければなりません。

無負荷での安定性

LDO は、外付け負荷がないときでも、安定して機能し、仕様値を外れることがありません。これはある種の回路、たとえば CMOS RAM の情報を保持するアプリケーションでは特に重要です。

コンデンサの特性

LDO は出力にセラミック・コンデンサを使用可能で、その利点を利用するように設計されています。その利点とは、容量が $0.47\ \mu\text{F}$ ~ $4.7\ \mu\text{F}$ の範囲では、セラミック・コンデンサは最も小さく最も安価で、ESR 値が最小であること（これにより、高周波ノイズを最も効果的に除去できる）。通常の $1.0\ \mu\text{F}$ セラミック・コンデンサの ESR 値は 20m ~ 40m の範囲にあり、LDO の安定性を保つために必要な ESR の要件に完全に収まっています。

デバイスを正しく動作させるために、入力コンデンサと出力コンデンサの両方に關して、コンデンサの仕様を十分に検討してください。動作条件とコンデンサ品種によってコンデンサ容量が大きく変化する場合があるからです。特に、出力コンデンサの選定では、アプリケーションの範囲内で仕様を確実に満たすように、コンデン

サのすべてのパラメータを検討対象としてください。コンデンサの容量は、DC バイアス条件、動作温度、動作周波数によって変化します。また、経年変化によって容量は時間とともに減少していきます。また、コンデンサのパラメータはパッケージ・サイズによって変わり、一般的にサイズが小さくなるほど性能は劣ります。例として Figure 4 に、DC バイアスと容量の関係がコンデンサ・サイズでどのように変化するかをグラフで示します。グラフから、DC バイアス条件を高くすることにより、「出力コンデンサ、推奨仕様」の表に規定されている最小容量を下回ることがわかります。すなわち、このグラフで、パッケージ・サイズ 0402 のコンデンサはバイアス電圧が高くなると容量が最小容量規定を逸脱する点に注意してください。一部のパッケージ・サイズ（たとえば 0402）は実際のアプリケーションに適切ではない可能性も考えられるため、全動作条件にわたって、コンデンサ・メーカーから提示される公称容量の仕様を参照してください。

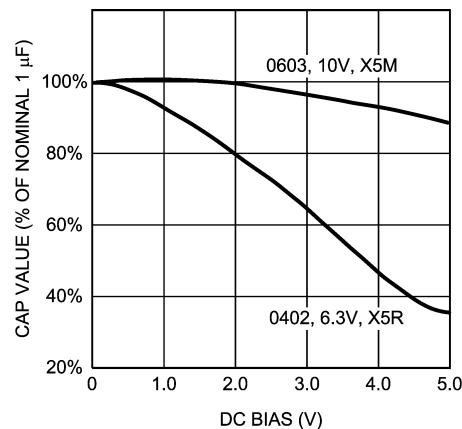


FIGURE 4. Graph Showing a Typical Variation in Capacitance vs. DC Bias

セラミック・コンデンサの容量は温度によって変化します。X7R の温度特性を有するコンデンサの動作温度範囲は -55 ~ $+125$ で、そのときの容量変化は $\pm 15\%$ です。タイプ X5R の許容誤差も同じですが、規定される温度範囲が -55 ~ $+85$ と狭くなっています。 $1\ \mu\text{F}$ を超える大容量のセラミック・コンデンサの多くは、Z5U または Y5V 温度特性を持つように製造されています。これらのコンデンサの容量は、温度が 25 から 85 に変化することにより 50% 以上も減少する場合があります。したがって、周囲温度が 25 よりもかなり高いアプリケーション、またはかなり低いアプリケーションには、Z5U 品や Y5V 品ではなく X7R 品を推奨します。

タンタル・コンデンサは、 $0.47\ \mu\text{F}$ ~ $4.7\ \mu\text{F}$ の範囲で同じ容量および定格電圧のセラミック・コンデンサと比較して、より高価なため、出力コンデンサとしてはセラミックほどには適していません。

また、タンタル・コンデンサは、同等サイズのセラミック・コンデンサに比べて ESR 値が大きいことも考慮しなければなりません。そのため、ESR 値が安定範囲に入るタンタル・コンデンサを見つけるのは可能ですが、同じ ESR 値のセラミック・コンデンサより容量が大きくなっています（すなわち、外形が大きく、高価になってしまいます）。また、一般的のタンタル・コンデンサの ESR 値は、温度が 25 から -40 へ下がるとほぼ 2 倍になるため、なんらかのガードバンドを設けなければなりません。

BUCK の考慮事項

インダクタの選択

インダクタの選定時には主に 2 つの考慮すべき点があります。一つはインダクタが飽和しないこと、もう一つは出力電圧リップルを目標内に抑えるためにインダクタの電流リップルが十分小さくなるようにすることです。メーカーによって飽和電流の定格仕様は異なるため、詳細まで十分検討する必要があります。通常、飽和電流の定格は 25 A で規定されています。したがって、アプリケーションの最大周囲温度における定格をメーカーに問い合わせてください。

インダクタの定格飽和電流を選択するには、以下に述べる 2 つの方法があります。

方法 1

飽和電流を、最大負荷電流とワーストケースのピーク・インダクタ電流を足し合わせたものよりも大きくなります。これは次式で表せます。

$$I_{SAT} > I_{OUTMAX} + I_{RIPPLE}$$

$$\text{ここで } I_{RIPPLE} = \left(\frac{V_{IN} - V_{OUT}}{2 * L} \right) * \left(\frac{V_{OUT}}{V_{IN}} \right) * \left(\frac{1}{f} \right)$$

- I_{RIPPLE} : ピーク・インダクタ電流の平均
- I_{OUTMAX} : 最大負荷電流 (1500mA)
- V_{IN} : アプリケーションの最大入力電圧
- L : 許容誤差のワーストケース (方法 1 では 30% 低下する可能性があります) を含むインダクタンスの最小値
- f : 最小スイッチング周波数 (1.6MHz)
- V_{OUT} : 出力電圧

方法 2

より確実で推奨される方法は、最大電流リミット値 TBDmA より先大きな定格飽和電流を持つインダクタを選択することです。

TABLE 1. 推奨インダクタとそのメーカー

モデル	メーカー	寸法 長さ×幅×高さ (mm)	D.C.R (Typ)
FDSE0312-2R2M	東光	3.0 × 3.0 × 1.2	160m
DO1608C-222	Coilcraft	6.6 × 4.5 × 1.8	80 m

出力コンデンサの選択

10μF、6.3V のセラミック・コンデンサを使用してください。X7R または X5R タイプを使用してください。Y5V タイプは使用しないでください。0805 や 0603 のような小型サイズのコンデンサを選択する際には、セラミック・コンデンサの DC バイアス特性を考慮してください。DC バイアス特性はメーカーによって異なります。コンデンサを選択する過程で DC バイアス特性曲線をメーカーに請求してください。出力フィルタ・コンデンサは、インダクタから負荷に流れ出力電圧を平滑化して負荷変動時に出力電圧を安定させ、また出力電圧のリップル分を低減します。このような目的を満たすために十分に低い ESR と、かつ十分な容量を持つコンデンサを選ばなければなりません。

出力電圧のリップルは、出力コンデンサの充放電およびその ESR によって生じ、次式のように表されます。

$$V_{PP-C} = \frac{I_{RIPPLE}}{4 * f * C}$$

定格飽和電流が最低 TBDmA の 2.2μH のインダクタは、ほとんどのアプリケーションに推奨できます。高効率を得るために、インダクタの抵抗成分は 0.3 Ω 以下でなければなりません。Table 1 に、推奨インダクタとそのメーカーを示します。コスト優先のアプリケーションには、シールドされていないボビン・インダクタを推奨します。一方ノイズ低減が重要なアプリケーションでは、トロイダル・インダクタ、もしくはシールド付きボビン・インダクタを使用する必要があります。基板設計時に、両タイプのインダクタで兼用できるフットプリントをレイアウトすることにより、設計の柔軟性を持たせておくといいでしょう。このような設計を行えば、仮に低成本のボビン・インダクタがノイズの問題で使用できないことがわかった場合でも、低成本のシールド・インダクタに置き換えられます。

入力コンデンサの選択

ほとんどのアプリケーションでは、10μF、6.3V のセラミック・コンデンサで十分です。入力コンデンサは可能な限り V_{IN} ピンの近くに配置してください。入力電圧のフィルタリング特性をよくするために、より大きな容量値のコンデンサも使用できます。X7R または X5R タイプを使用してください。Y5V タイプは使用しないでください。0805 や 0603 のようなパッケージ・サイズを選択する場合は、セラミック・コンデンサの DC バイアス特性を検討してください。入力フィルタ・コンデンサは、各サイクルの前半でコンバータの PFET スイッチに電流を供給し、また入力電源に重畠している電圧リップルを低減します。セラミック・コンデンサは ESR が小さいことから、このように急激に変化する電流によって生じる入力電圧の電圧スパイク・ノイズをフィルタリングするのに最適です。リップル電流の定格が十分なコンデンサを選んでください。入力電流のリップルは、次式で求めることができます。

$$I_{RMS} = I_{OUTMAX} * \sqrt{\frac{V_{OUT}}{V_{IN}} * \left(1 - \frac{V_{OUT}}{V_{IN}} + \frac{r^2}{12} \right)}$$

ここで $r = \frac{(V_{IN} - V_{OUT}) * V_{OUT}}{L * f * I_{OUTMAX} * V_{IN}}$

ワーストケースは $V_{IN} = 2 * V_{OUT}$ の場合です。

ESR によるリップルのピーク・ツー・ピーク電圧は、次式で求められます。

$$V_{PP-ESR} = (2 * I_{RIPPLE}) * R_{ESR}$$

これらの 2 つの成分は位相が異なるため、リップルのピーク・ツー・ピーク電圧の概算値を rms 値から求めることができます。

リップルのピーク・ツー・ピーク電圧の 2 乗平均平方根は、次式で求められます。

$$V_{PP-RMS} = \sqrt{V_{PP-C}^2 + V_{PP-ESR}^2}$$

出力リップルが、電流リップルと出力コンデンサの等価直列抵抗 (R_{ESR}) によって決まることがわかります。

R_{ESR} は周波数に依存します (温度にも依存します)。計算では、デバイスのスイッチング周波数における値を使用するように注意してください。

TABLE 2. 推奨コンデンサとそのメーカー

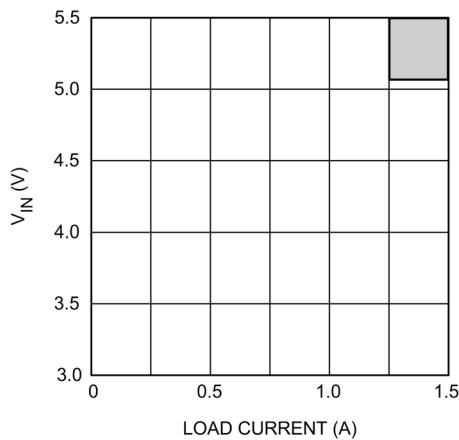
モデル	タイプ	メーカー	電圧	パッケージ・サイズインチ (mm)
GRM21BR60J106K	セラミック、X5R	村田製作所	6.3V	0805 (2012)
JMK212BJ106K	セラミック、X5R	太陽誘電	6.3V	0805 (2012)
C2012X5R0J106K	セラミック、X5R	TDK	6.3V	0805 (2012)

降圧型レギュレータ出力リップル制御

V_{IN} および I_{LOAD} が上がると、降圧型レギュレータに関連する出力リップルも上がります。下図に安全動作領域を示します。該当領域の動作を確実にするために、システム設計者は出力リップルの問題を避け、図のように極端な角の条件下で動作することが予

想される降圧型レギュレータにはショットキ・ダイオードを実装することを推奨します。

(ショットキ・ダイオードを推奨するのは、図で示した灰色の動作領域がシステム要件に含まれる場合、出力リップルを下げるためです。 $V_{IN} > 1.5V$ および $I_{LOAD} > 1.24$)



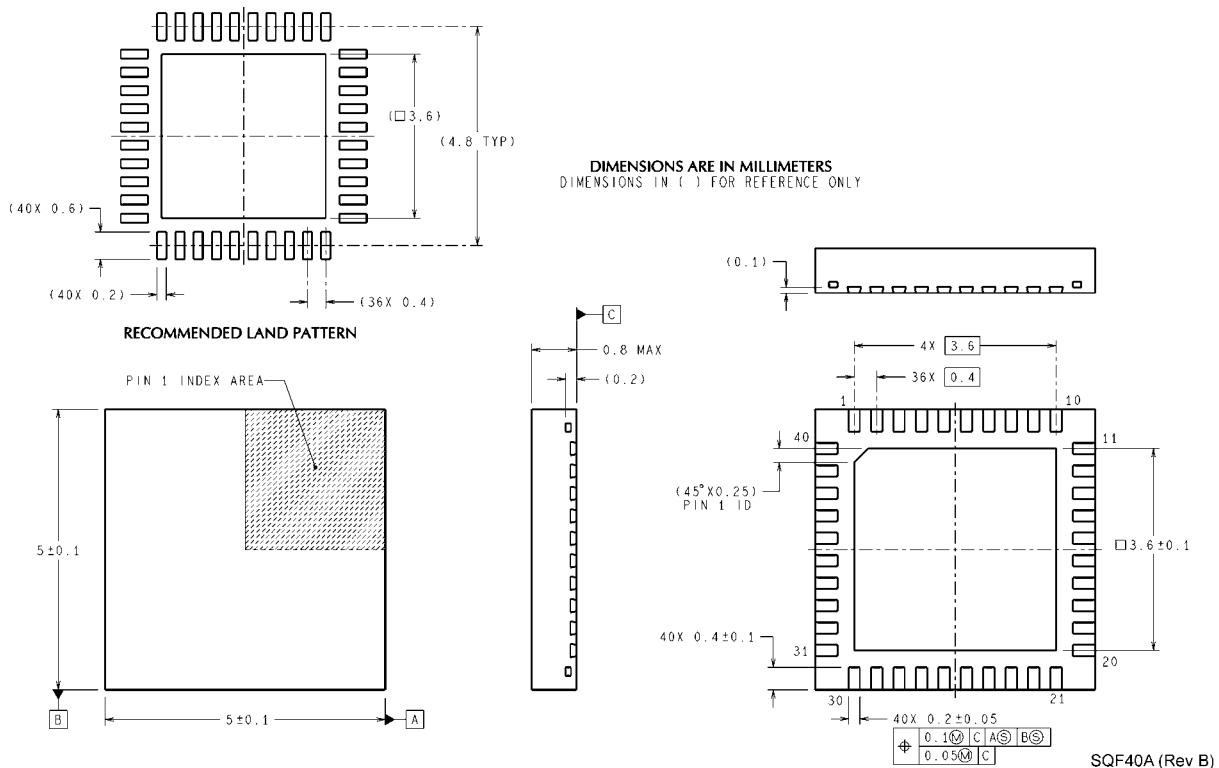
基板レイアウトの検討

プリント基板のレイアウトはDC/DCコンバータの設計で重要な部分を占めています。設計が適切ではないプリント基板を使用すると、EMI、グラウンド・バウンス、配線での電圧降下などにより、DC/DCコンバータの性能と周辺回路の動作に影響を与えます。不適切な基板では、DC/DCコンバータICに不正な信号が入力され、制御性と安定度が低下します。

コンバータの設計においては次に述べる基本的な設計ルールに従い、適切なプリント基板設計を行ってください。

1. コンバータとインダクタおよびフィルタ・コンデンサは互いに近くに配置して配線長を短くします。これらの部品間では比較的大きなスイッチング電流が流れ、配線がアンテナの役割を果たしてしまうからです。この配置ルールに従えば放射ノイズを低減できます。入力コンデンサを V_{IN} および GND ピンのごく近くに配置することにも特に注意してください。
2. スイッチング電流が一方向にきれいに流れるように部品相互の位置を決めます。各スイッチング・サイクルの前半で、電流は入力フィルタ・コンデンサからコンバータとインダクタを通って出力フィルタ・コンデンサへと流れ、リターンがグラウンドに流れ電流ループが形成されます。サイクルの後半にコンバータを介してインダクタがグラウンドから引き込んだ電流は、出力フィルタ・コンデンサへと流れ、リターンはグラウンドへと戻り、第二の電流ループを形成します。2つのループを流れる電流がサイクルの前後半で同じ向きになるようにレイアウトして、サイクル内での磁界の反転を防ぎ、放射ノイズを低減します。
3. コンバータの GND ピンとフィルタ・コンデンサは、まず基板の部品側の面に十分な銅箔の板のグラウンド・パターンを設けて接続してください。さらに、グラウンド層がある場合は、この板のグラウンド・パターンとグラウンド層を複数のビアで接続してください。これは、スイッチング電流がグラウンド層に回り込むのを防ぎ、グラウンド層のノイズを低減するためです。また、コンバータのグラウンド接続を低インピーダンスとすることにより、グラウンド・バウンスを抑える効果もあります。
4. DC/DCコンバータ回路の出力と電源部品間はなるべく広い配線パターンを用いてください。配線パターンが持つ抵抗成分で生じる電圧降下を低減できます。
5. 電圧帰還信号などノイズの影響を受けやすい信号はノイズを出す電源部品間の信号からなるべく離して配線します。電圧帰還信号は常にコンバータの回路の近くを通るように配線し、また直接接続しなければなりませんが、ノイズを出す部品からは遠ざけて配線する必要があります。こうすることにより、EMIノイズがDC/DCコンバータの電圧帰還信号配線に乗らないようにします。帰還信号の配線を別層として、最上層と帰還信号の層の間にグラウンド層を挟む方法を推奨します。同様に可変出力電圧仕様のデバイスでは、帰還ディバイダを最下層に配置するとよいでしょう。
6. 無線RF部などのノイズに敏感な回路は、DC/DCコンバータやCMOSデジタル回路その他のノイズを発生しやすい部品から離して配置します。距離を保つことでシステム内のノイズの影響を受けやすい回路に対する干渉を低減できます。

外形寸法図 単位は millimeters



40-Pin Leadless Leadframe Package NS Package Number SQF40A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他のを問わず、付与するものではありません。

試験や品質管理は、ナショナルセミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナルセミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナルセミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナルセミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナルセミコンダクター社との取引条件で規定される場合を除き、ナショナルセミコンダクター社は一切の義務を負わないものとし、また、ナショナルセミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表示または暗示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2008 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナルセミコンダクター・ジャパン株式会社

本社 / 〒135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料（日本語／英語）はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならぬ場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 湿度環境

- 温度：0～40°C、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要件及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計もされていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

- 直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260°C以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上