

LP5811 同期整流昇圧 4 チャネル RGBW LED ドライバ、自律制御付き

1 特長

- 動作電圧範囲:
 - 入力電圧 (V_{IN}) 範囲: 0.5V ~ 5.5V
 - スタートアップ時の最低入力電圧: 1.8V
 - 1.8V、3.3V、5V 互換のロジックピン
- 高効率同期整流昇圧コンバータ
 - 出力電圧 (V_{OUT}) 範囲: 3V ~ 5.5V
 - 140mΩ (HS) / 60mΩ (LS) MOSFET
 - 1.6A のパレー スイッチング電流制限
 - $V_{IN} = 4.2V$, $V_{OUT} = 5.0V$, $I_{OUT} = 300mA$ で 95% の効率
 - $V_{IN} > V_{OUT}$ 設定時のパススルー モード
 - シヤットダウン時に input と output を完全に切り離し
- 4 個の高精度定電流シンク:
 - 電流シンクごとに 0.1mA ~ 51mA
 - デバイス間誤差: 最大 ±5%
 - チャネル間誤差: 最大 ±5%
 - 極めて低いヘッドラーム電圧: 110mV (標準値) 25.5mA 時、210mV (標準値) 51mA 時
 - PWM 位相シフトを LED ごとに構成可能
- 極めて低い消費電力:
 - シヤットダウン: $I_{SD} = 0.1\mu A$ (標準値) ($EN = Low$ 時)
 - スタンバイ: $I_{STB} = 26\mu A$ (標準値) ($EN = High$ および $CHIP_EN = 0$ (データ保持) 時)
 - アクティブ: $I_{NOR} = 0.45mA$ (標準値) (LED 電流 = 25.5mA)
- アナログ調光法 (電流ゲイン制御)
 - グローバル 1 ビット最大電流 (MC): 25.5mA または 51mA
 - 個別 8 ビットドット電流 (DC) 設定
- 可聴ノイズのない最大 24kHz の PWM 調光
 - 個別の 8 ビット PWM 調光分解能
 - 線形または指数調光曲線
- 自律型アニメーション エンジン制御
- 個別の LED ドット開放 / 短絡検出
- ゴースト除去機能を内蔵
- 1MHz (最大値) I²C インターフェイス
- -40°C ~ 85°C の動作温度範囲

2 アプリケーション

LED アニメーションおよび表示:

- ポータブルおよびウェアラブル電子機器 - イヤホンおよび充電ケース、電子タバコ、スマートウォッチ

- ゲームおよびホーム エンターテインメント - スマートスピーカー、RGB マウス、VR ヘッドセットおよびコントローラ
- モノのインターネット (IOT) - 電子タグ、ビデオドアベル
- ネットワーク - ルータ、アクセス ポイント
- 産業用 HMI - EV チャージャ、ファクトリ オートメーション

3 概要

LP5811 は同期整流昇圧 4 チャネル RGBW LED ドライバで、自律的なアニメーション エンジン制御が搭載されています。このデバイスは、0.5V ~ 5.5V の入力電圧範囲を持つバッテリ駆動アプリケーションのサポートに理想的であり、LED 点灯時の通常動作電流が 0.4mA (標準値) と非常に低くなっています。

内蔵の同期整流昇圧コンバータは優れた効率を維持し、広い動作電圧範囲にわたって安定した LED 輝度を維持します。出力電圧は、3V ~ 5.5V のさまざまな LED 順方向電圧に対して 0.1V 刻みで選択できます。昇圧コンバータは、デバイス自体で駆動される LED だけでなく、システム内の他の負荷にも電力を供給できます。昇圧コンバータをバイパスする必要がある場合、LED ドライバ ブロックの電源入力として V_{OUT} を使用します。

アナログ調光法と PWM 調光法の両方を採用して、強力な調光性能を実現しています。各 LED の出力電流は、0.1mA ~ 25.5mA または 0.2mA ~ 51mA の範囲で 256 刻みで調整できます。8 ビット PWM ジェネレータにより、LED 輝度をスムーズに、可聴ノイズのない調光制御が可能になります。

自律型のアニメーション エンジンを使用すると、コントローラのリアルタイム負荷を大幅に低減できます。各 LED は、関連するレジスタを使用して構成することができ、鮮明で豪華な照明効果を実現できます。このデバイスは 6MHz のクロック信号を生成でき、それを使用して複数のデバイス間で照明効果を同期できます。

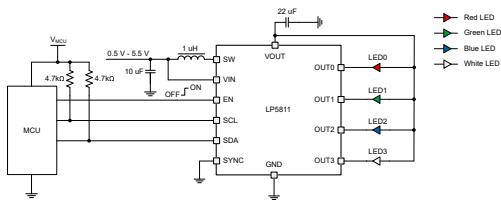
パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
LP5811	DSBGA (12)	1.84mm × 1.43mm
	WSON (12)	3mm × 3mm

(1) 製品プレビュー



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



概略回路図

目次

1 特長	1	7.4 デバイスの機能モード	22
2 アプリケーション	1	7.5 プログラミング	24
3 概要	1	7.6 レジスタ マップ	25
4 デバイスの比較	4	8 アプリケーションと実装	27
5 ピン構成および機能	5	8.1 アプリケーション情報	27
6 仕様	7	8.2 代表的なアプリケーション	27
6.1 絶対最大定格	7	8.3 電源に関する推奨事項	33
6.2 ESD 定格	7	8.4 レイアウト	34
6.3 推奨動作条件	7	9 デバイスおよびドキュメントのサポート	36
6.4 熱に関する情報	7	9.1 ドキュメントのサポート	36
6.5 電気的特性	8	9.2 ドキュメントの更新通知を受け取る方法	36
6.6 タイミング要件	10	9.3 サポート・リソース	36
6.7 代表的特性	11	9.4 商標	36
7 詳細説明	14	9.5 静電気放電に関する注意事項	36
7.1 概要	14	9.6 用語集	36
7.2 機能ブロック図	14	10 改訂履歴	37
7.3 機能説明	15	11 メカニカル、パッケージ、および注文情報	38

4 デバイスの比較

部品番号	最大 LED 数	電力段	パッケージ	材料	I ² C チップアドレス		ソフトウェア互換
					ピット 4	ピット 3	
LP5813	12	昇圧	DSBGA-12	LP5813AYBHR	0	0	可能
				LP5813BYBHR	0	1	
				LP5813CYBHR	1	0	
				LP5813DYBHR	1	1	
			WSON-12	LP5813ADRRR	0	0	
				LP5813BDRRR	0	1	
				LP5813CDRRR	1	0	
				LP5813DDRRR	1	1	
LP5812	12	リニア	DSBGA-9	LP5812AYBHR	0	0	可能
				LP5812BYBHR	0	1	
				LP5812CYBHR	1	0	
				LP5812DYBHR	1	1	
			WSON-8	LP5812ADSDR	0	0	
				LP5812BDSDR	0	1	
				LP5812CDSDR	1	0	
				LP5812DDSDR	1	1	
LP5811	4	昇圧	DSBGA-12	LP5811AYBHR	0	0	可能
				LP5811BYBHR	0	1	
				LP5811CYBHR	1	0	
				LP5811DYBHR	1	1	
			WSON-12	LP5811ADRRR	0	0	
				LP5811BDRRR	0	1	
				LP5811CDRRR	1	0	
				LP5811DDRRR	1	1	
LP5810	4	リニア	DSBGA-9	LP5810AYBHR	0	0	可能
				LP5810BYBHR	0	1	
				LP5810CYBHR	1	0	
				LP5810DYBHR	1	1	
			WSON-8	LP5810ADSDR	0	0	
				LP5810BDSDR	0	1	
				LP5810CDSDR	1	0	
				LP5810DDSDR	1	1	

5 ピン構成および機能

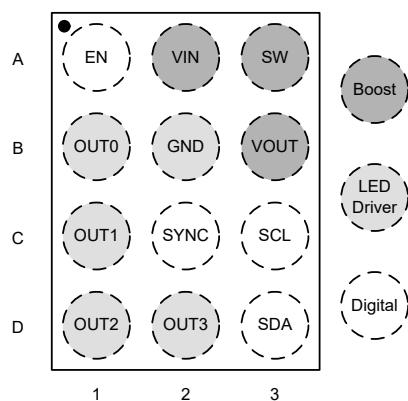


図 5-1. LP5811 YBH パッケージ、12 ピン DSBGA (上面図)

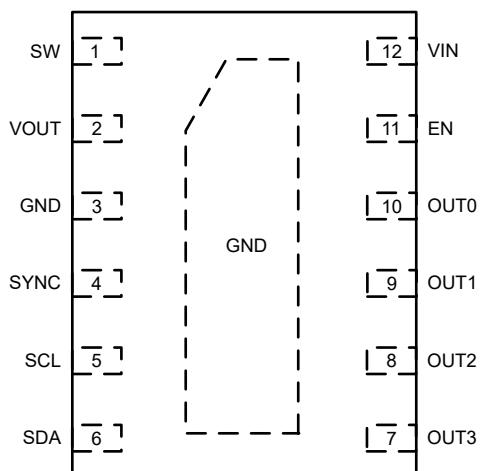


図 5-2. LP5811 DRR パッケージ、12 ピン WSON (上面図)

表 5-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明	
名称	YBH		DRR	
EN	A1	11	I	内蔵昇圧コンバータのイネーブル信号。
VIN	A2	12	P	デバイスの電源。10 μ F のコンデンサを、このピンとグランドとの間に、本デバイスにできるだけ近付けて配置することをお勧めします。
SW	A3	1	P	内蔵昇圧コンバータのスイッチピンで、ローサイド パワー FET のドレインおよびハイサイド整流 FET のソースに接続されています。インダクタをこのピンに接続します。
OUT0	B1	10	O	出力 0 には電流シンク 0 とハイサイド スキャン FET 0 が含まれています。このピンを使用しない場合、フローティングにする必要があります。
GND	B2	3	G	グランド。共通グランド プレーンに接続する必要があります
VOUT	B3	2	P	昇圧コンバータ出力。22 μ F のコンデンサを、このピンとグランドとの間に、本デバイスにできるだけ近付けて配置することをお勧めします。
OUT1	C1	9	O	出力 1 には電流シンク 1 とハイサイド スキャン FET 1 が含まれています。このピンを使用しない場合、フローティングにする必要があります。
SYNC	C2	4	I/O	複数のデバイス間の同期。このピンを使用しない場合、グランドに接続して消費電力を節約できます。
SCL	C3	5	I	I ² C シリアル インターフェイス クロック入力
OUT2	D1	8	O	出力 2 には電流シンク 2 とハイサイド スキャン FET 2 が含まれています。このピンを使用しない場合、フローティングにする必要があります。
OUT3	D2	7	O	出力 3 には電流シンク 3 とハイサイド スキャン FET 3 が含まれています。このピンを使用しない場合、フローティングにする必要があります。
SDA	D3	6	I/O	I ² C シリアル インターフェイス データ入出力。

(1) P: 電源ピン、I: 入力ピン、I/O: 入出力ピン、O: 出力ピン。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
ピンでの電圧範囲	VIN、SW、VOUT	-0.3	6	V
	10 ns での SW スパイク	-0.7	8	V
	1 ns での SW スパイク	-0.7	9	V
	OUT0、OUT1、OUT2、OUT3	-0.3	6	V
	EN、SCL、SDA、SYNC	-0.3	6	V
T _J	接合部温度	-40	150	°C
T _{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±4000
		デバイス帶電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン ⁽²⁾	±1000

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{IN}	入力電圧範囲	0.5	5.5	5.5	V
V _{OUT}	出力電圧設定範囲	3	5.5	5.5	V
L	実効インダクタンス範囲	0.37	1	2.9	μH
C _{IN}	実効入力容量範囲	1	4.7	4.7	μF
C _{OUT}	実効出力容量範囲	4	10	1000	μF
OUT0、OUT1、OUT2、OUT3	OUT0、OUT1、OUT2、OUT3 ピンの電圧	0	5.5	5.5	V
EN、SCL、SDA、SYNC	EN、SCL、SDA、SYNC ピンの電圧	0	5.5	5.5	V
T _A	周囲温度	-40	85	85	°C
T _J	動作時接合部温度	-40	125	125	°C

6.4 热に関する情報

熱評価基準 ⁽¹⁾		LP5810/2		LP5811/3		単位
		YBH (DSBGA)	DSD (WSON)	YBH (DSBGA)	DRR (WSON)	
		9 ピン	8 ピン	12 ピン	12 ピン	
R _{θJA}	接合部から周囲への熱抵抗	113.1	50.8	92.1	47.5	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	0.6	51.1	0.4	45.1	°C/W
R _{θJB}	接合部から基板への熱抵抗	33.9	22.9	25.9	20.9	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.2	1.1	0.2	0.7	°C/W

熱評価基準 ⁽¹⁾		LP5810/2		LP5811/3		単位
		YBH (DSBGA)	DSD (WSON)	YBH (DSBGA)	DRR (WSON)	
		9 ピン	8 ピン	12 ピン	12 ピン	
Ψ_{JB}	接合部から基板への特性パラメータ	33.8	22.8	25.8	20.9	°C/W
$R_{θJC(bot)}$	接合部からケース(底面)への熱抵抗	該当なし	8.5	該当なし	6.6	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体およびICパッケージの熱評価基準』アプリケーションレポートを参照してください。

6.5 電気的特性

特に記述のない限り、代表的特性は全周囲温度範囲 (-40°C < TA < +85°C)、V_{IN} = 3.6V、V_{OUT} = 5V、C_{IN} = 1μF、C_{OUT} = 1μF で適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
V _{IN}	入力電圧範囲		0.5	5.5	5.5	V
V _{IN_UVLO}	低電圧誤動作防止スレッショルド	V _{IN} 立ち上がり	1.7	1.8	1.8	V
		V _{IN} 立ち下がり	0.4	0.5	0.5	V
I _{SD}	V _{IN} および SW ピンへのシャットダウン電流	IC ディセーブル (EN = Low)、V _{IN} = 3.6V、T _A = 25°C	0.1	0.35	0.35	μA
I _{STB}	V _{IN} および SW ピンへのスタンバイ電流	CHIP_EN = 0 (ビット)、昇圧イネーブル (EN = high)、V _{IN} = 3.6V、V _{OUT} を 3V に設定、パススルー モード	26	29	29	μA
	V _{OUT} ピンへのスタンバイ電流	CHIP_EN = 0 (ビット)、昇圧ディセーブル (EN = Low)、VIN 電源なし、V _{OUT} を 5V に強制	25	28	28	μA
I _{NOR}	V _{IN} および SW ピンへの通常動作電流	CHIP_EN = 1 (ビット)、昇圧イネーブル (EN = high)、V _{IN} = 3.6V、V _{OUT} を 3V に設定、パススルー モード、I _{OUT0} = I _{OUT1} = I _{OUT2} = I _{OUT3} = 25.5mA (MC = 0, DC = 255, PWM = 255)	0.45	0.65	0.65	mA
	V _{OUT} ピンへの通常動作電流	CHIP_EN = 1 (ビット)、昇圧ディセーブル (EN = LOW)、V _{OUT} を 3.6V に強制、I _{OUT0} = I _{OUT1} = I _{OUT2} = I _{OUT3} = 25.5mA (MC = 0, DC = 255, PWM = 255)	0.4	0.6	0.6	mA
昇圧出力						
V _{OUT}	出力電圧設定範囲		3	5.5	5.5	V
V _{OVP}	出力過電圧保護スレッショルド	V _{OUT} 立ち上がり	5.5	5.7	5.9	V
V _{OVP_HYS}	過電圧保護ヒステリシス		0.2	0.2	0.2	V
t _{ss}	ソフトスタートアップ時間	アクティブ EN から V _{OUT} への制御。V _{IN} = 1.8V、C _{OUT} = 22μF、I _{OUT} = 0mA	450	450	450	μs
昇圧パワー スイッチ						
R _{DS(on)}	ハイサイド MOSFET オン抵抗	V _{VOUT} = 5 V	140	140	140	mΩ
	ローサイド MOSFET オン抵抗	V _{VOUT} = 5 V	60	60	60	mΩ
f _{sw}	スイッチング周波数	V _{IN} = 3.6V、V _{OUT} を 5.0V に設定、PWM モード	1	1	1	MHz
		V _{IN} = 1.0V、V _{OUT} を 5.0V に設定、PFM モード	0.5	0.5	0.5	MHz
I _{LIM_SW}	バレー電流制限	V _{IN} = 3.6V、V _{out} を 5.0V に設定	1.6	1.6	1.6	A
I _{PRECHG}	ブリチャージ電流	V _{IN} = 3.6V	350	350	350	mA
LED ドライバ出力						

特に記述のない限り、代表的特性は全周囲温度範囲 (-40°C < TA < +85°C)、V_{IN} = 3.6V、V_{OUT} = 5V、C_{IN} = 1μF、C_{OUT} = 1μF で適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{CS}	定電流シンク出力範囲	V _{IN} = 3.6V、V _{OUT} を 5V に設定、MC = 0、 manual_pwm_x = FFh (100% オン)	0.1		25.5	mA
		V _{IN} = 3.6V、V _{OUT} を 5V に設定、MC = 1、 manual_pwm_x = FFh (100% オン)	0.2		51	mA
I _{CS_LKG}	定電流シンクリーク電流	V _{IN} = 3.6V、OUTx = 1V、manual_pwm_x = 0 (0%)		0.1	1	μA
I _{ERR_D2D}	デバイス間の電流誤差、 I _{ERR_D2D} = (I _{AVE} - I _{SET} / I _{SET}) × 100%	すべての LED を点灯。電流を 0.1mA に設定 (max_current = 0, manual_dc_x = 01h, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 0.2mA に設定 (max_current = 1, manual_dc_x = 01h, manual_pwm_x = FFh)	-3		3	%
		すべての LED を点灯。電流を 1mA に設定 (max_current = 0, manual_dc_x = 0Ah, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 1mA に設定 (max_current = 1, manual_dc_x = 05h, manual_pwm_x = FFh)	-3		3	%
		すべての LED を点灯。電流を 25.5mA に設定 (max_current = 0, manual_dc_x = FFh, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 51mA に設定 (max_current = 1, manual_dc_x = FFh, manual_pwm_x = FFh)	-3		3	%
I _{ERR_C2C}	チャネル間の電流誤差 I _{ERR_C2C} = (I _{OUTX} - I _{AVE} / I _{AVE}) × 100%	すべての LED を点灯。電流を 0.1mA に設定 (max_current = 0, manual_dc_x = 01h, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 0.2mA に設定 (max_current = 1, manual_dc_x = 01h, manual_pwm_x = FFh)	-3		3	%
		すべての LED を点灯。電流を 1mA に設定 (max_current = 0, manual_dc_x = 0Ah, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 1mA に設定 (max_current = 1, manual_dc_x = 05h, manual_pwm_x = FFh)	-3		3	%
		すべての LED を点灯。電流を 25.5mA に設定 (max_current = 0, manual_dc_x = FFh, manual_pwm_x = FFh)	-5		5	%
		すべての LED を点灯。電流を 51mA に設定 (max_current = 1, manual_dc_x = FFh, manual_pwm_x = FFh)	-3		3	%
V _{HR}	LED ドライバの出力ヘッドラーム電圧	すべての LED を点灯。電流を 25.5mA に設定 (max_current = 0, manual_dc_x = FFh)		0.11	0.15	V
		すべての LED を点灯。電流を 51mA に設定 (max_current = 1, manual_dc_x = FFh)		0.21	0.28	V
f _{LED_PWM}	LED PWM 周波数	pwm_fre = 0		24		kHz
		pwm_fre = 1		12		kHz
f _{osc}	内部発振器の周波数	vsync_out_en = 1		6		MHz

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < \text{TA} < +85^{\circ}\text{C}$)、 $\text{V}_{\text{IN}} = 3.6\text{V}$ 、 $\text{V}_{\text{OUT}} = 5\text{V}$ 、 $\text{C}_{\text{IN}} = 1\mu\text{F}$ 、 $\text{C}_{\text{OUT}} = 1\mu\text{F}$ で適用されます。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ロジック・インターフェイス						
$\text{V}_{\text{EN_H}}$	EN ロジック high	$\text{V}_{\text{IN}} > 1.8\text{V}$	1.2			V
$\text{V}_{\text{EN_L}}$	EN ロジック low	$\text{V}_{\text{IN}} > 1.8\text{V}$		0.35		V
$\text{V}_{\text{IH_LOGIC}}$	SDA、SCL、SYNC の high レベル入力電圧		1.4			V
$\text{V}_{\text{IL_LOGIC}}$	SDA、SCL、SYNC の low レベル入力電圧			0.4		V
$\text{V}_{\text{OH_LOGIC}}$	SYNC の high レベル出力電圧		$\text{V}_{\text{VOUT}} - 0.2$			V
$\text{V}_{\text{OL_LOGIC}}$	SDA、SYNC の low レベル出力電圧			0.4		V
保護						
T_{SD}	LED ドライバ部のサーマルシャットダウンスレッショルド	T_J 立ち上がり	150			°C
	昇圧コンバータ部のサーマルシャットダウンスレッショルド	T_J 立ち上がり	155			°C
$\text{T}_{\text{SD_HYS}}$	サーマルシャットダウンヒステリシス	T_J が T_{SD} を下回る	15			°C
$\text{V}_{\text{LOD_TH}}$	LED 開放検出スレッショルド	電流を 25.5mA に設定 ($\text{max_current} = 0$ 、 $\text{manual_dc_x} = \text{FFh}$)	70	90	110	mV
		電流を 51mA に設定 ($\text{max_current} = 1$ 、 $\text{manual_dc_x} = \text{FFh}$)	150	180	220	mV
$\text{V}_{\text{LSD_TH}}$	LED 短絡検出スレッショルド	$\text{Isd_th} = 00\text{h}$	$0.32 \times \text{V}_{\text{OUT}}$	$0.35 \times \text{V}_{\text{OUT}}$	$0.38 \times \text{V}_{\text{OUT}}$	V
		$\text{Isd_th} = 01\text{h}$	$0.42 \times \text{V}_{\text{OUT}}$	$0.45 \times \text{V}_{\text{OUT}}$	$0.48 \times \text{V}_{\text{OUT}}$	V
		$\text{Isd_th} = 10\text{h}$	$0.52 \times \text{V}_{\text{OUT}}$	$0.55 \times \text{V}_{\text{OUT}}$	$0.58 \times \text{V}_{\text{OUT}}$	V
		$\text{Isd_th} = 11\text{h}$	$0.62 \times \text{V}_{\text{OUT}}$	$0.65 \times \text{V}_{\text{OUT}}$	$0.68 \times \text{V}_{\text{OUT}}$	V

6.6 タイミング要件

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < \text{TA} < +85^{\circ}\text{C}$)、 $\text{V}_{\text{IN}} = 3.6\text{V}$ 、 $\text{V}_{\text{CC}} = 5\text{V}$ 、 $\text{C}_{\text{IN}} = 1\mu\text{F}$ 、 $\text{C}_{\text{OUT}} = 1\mu\text{F}$ で適用されます。

I ² C のタイミング要件		最小値	公称値	最大値	単位
スタンダード モード					
f_{SCL}	SCL クロック周波数	0	100		kHz
$t_{\text{HD_STA}}$	(反復) 開始条件のホールド時間。この時間が経過すると、最初のクロック パルスが生成されます。	4			μs
t_{LOW}	SCL クロック Low 期間	4.7			μs
t_{HIGH}	SCL クロックの High の時間	4			μs
$t_{\text{SU_STA}}$	繰り返し START 条件のセットアップ時間	4.7			μs
$t_{\text{HD_DAT}}$	データホールド時間	0			μs
$t_{\text{SU_DAT}}$	データセットアップ時間	250			ns
t_r	SDA 信号と SCL 信号の両方の立ち上がり時間		1000		ns
t_f	SDA 信号と SCL 信号の両方の立ち下がり時間		300		ns
$t_{\text{SU_STO}}$	STOP 条件のセットアップ時間	4			μs
t_{BUF}	STOP 条件と START 条件の間のバスフリー時間	4.7			μs

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < \text{T}_A < +85^{\circ}\text{C}$)、 $V_{\text{IN}} = 3.6\text{V}$ 、 $V_{\text{CC}} = 5\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ で適用されます。

I ² C のタイミング要件		最小値	公称値	最大値	単位
C_b 各バスラインの容量性負荷				400	pF
ファースト モード					
f_{SCL}	SCL クロック周波数	0	400	kHz	
$t_{\text{HD_STA}}$	(反復) 開始条件のホールド時間。この時間が経過すると、最初のクロック パルスが生成されます。	0.6			μs
t_{LOW}	SCL クロック Low 期間	1.3			μs
t_{HIGH}	SCL クロックの High の時間	0.6			μs
$t_{\text{SU_STA}}$	繰り返し START 条件のセットアップ時間	0.6			μs
$t_{\text{HD_DAT}}$	データ ホールド時間	0			μs
$t_{\text{SU_DAT}}$	データ セットアップ時間	100			ns
t_r	SDA 信号と SCL 信号の両方の立ち上がり時間			300	ns
t_f	SDA 信号と SCL 信号の両方の立ち下がり時間			300	ns
$t_{\text{SU_STO}}$	STOP 条件のセットアップ時間	0.6			μs
t_{BUF}	STOP 条件と START 条件の間のバスフリー時間	1.3			μs
C_b	各バスラインの容量性負荷			400	pF
ファースト モード プラス					
f_{SCL}	SCL クロック周波数	0	1000	kHz	
$t_{\text{HD_STA}}$	(反復) 開始条件のホールド時間。この時間が経過すると、最初のクロック パルスが生成されます。	0.26			μs
t_{LOW}	SCL クロック Low 期間	0.5			μs
t_{HIGH}	SCL クロックの High の時間	0.26			μs
$t_{\text{SU_STA}}$	繰り返し START 条件のセットアップ時間	0.26			μs
$t_{\text{HD_DAT}}$	データ ホールド時間	0			μs
$t_{\text{SU_DAT}}$	データ セットアップ時間	50			ns
t_r	SDA 信号と SCL 信号の両方の立ち上がり時間			120	ns
t_f	SDA 信号と SCL 信号の両方の立ち下がり時間			120	ns
$t_{\text{SU_STO}}$	STOP 条件のセットアップ時間	0.26			μs
t_{BUF}	STOP 条件と START 条件の間のバスフリー時間	0.5			μs
C_b	各バスラインの容量性負荷			550	pF
その他タイミング要件					
$f_{\text{CLK_EX}}$	VSYNC 入力クロック周波数	6			MHz

6.7 代表的特性

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < \text{T}_A < +85^{\circ}\text{C}$)、 $V_{\text{IN}} = 3.6\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ で適用されます

6.7 代表的特性 (続き)

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$)、 $V_{\text{IN}} = 3.6\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ で適用されます

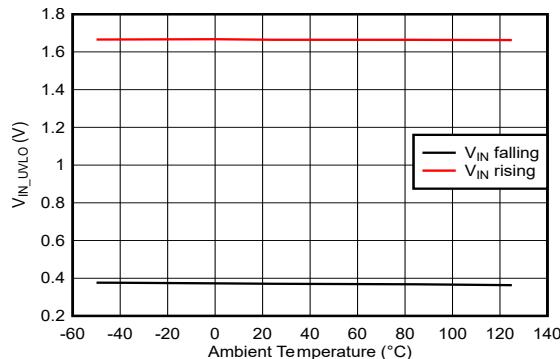


図 6-1. VIN UVLO の立ち上がりおよび立ち下がりリセット電圧

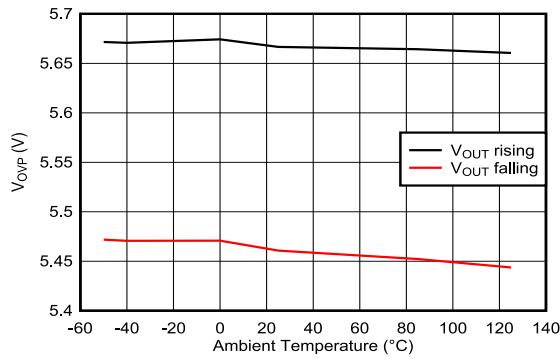


図 6-2. VOUT OVP スレッショルド

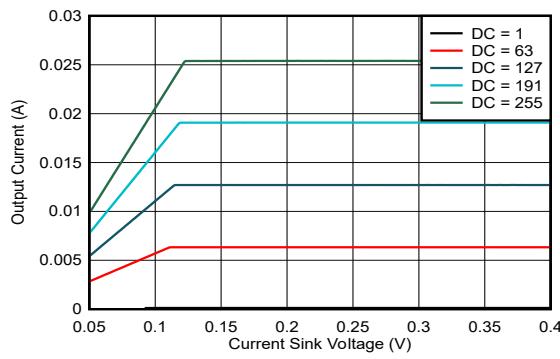


図 6-3. 電流シンク電圧と電流との関係 (MC = 0)

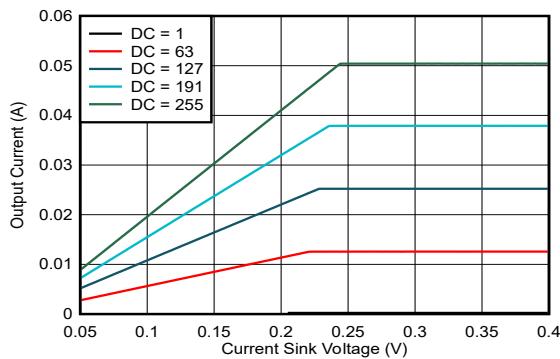


図 6-4. 電流シンク電圧と電流との関係 (MC = 1)

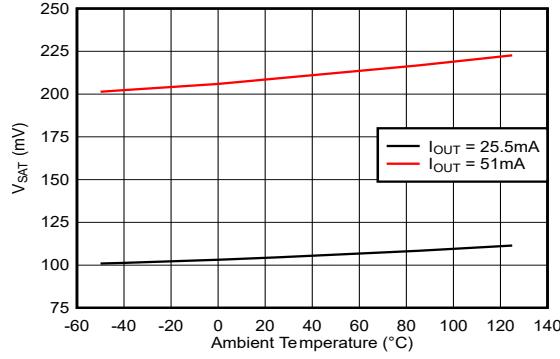


図 6-5. VSAT と温度との関係

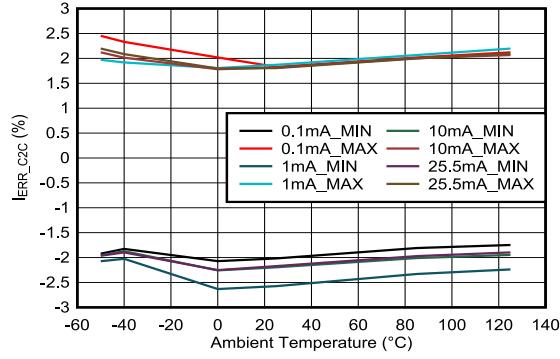


図 6-6. チャネル間の電流精度と温度との関係 (MC = 0)

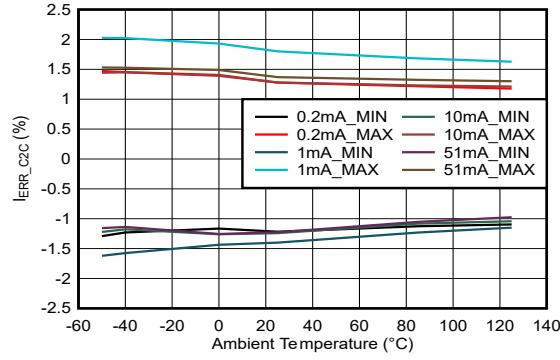


図 6-7. チャネル間の電流精度と温度との関係 (MC = 1)

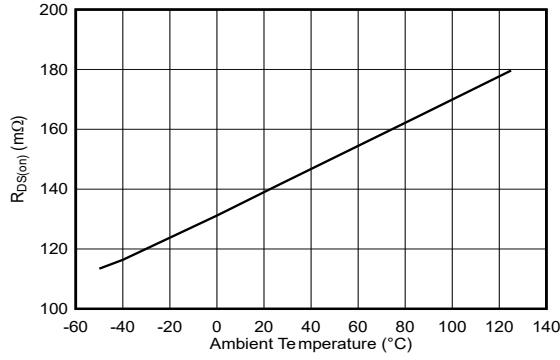


図 6-8. 開ループ高サイド MOSFET R_{DS(on)}

6.7 代表的特性 (続き)

特に記述のない限り、代表的特性は全周囲温度範囲 ($-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$)、 $V_{\text{IN}} = 3.6\text{V}$ 、 $C_{\text{IN}} = 1\mu\text{F}$ 、 $C_{\text{OUT}} = 1\mu\text{F}$ で適用されます

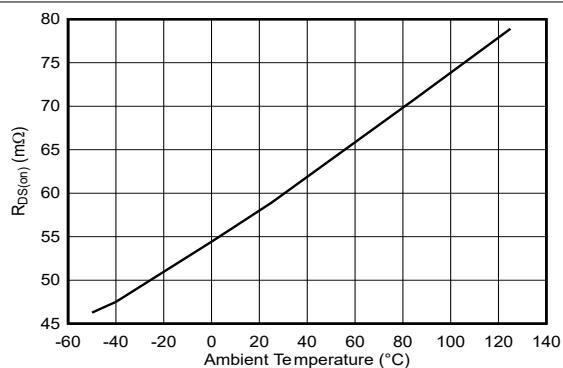


図 6-9. 異圧ローサイド MOSFET R_{DSON}

7 詳細説明

7.1 概要

LP5811 は同期整流昇圧 4 チャネル RGBW LED ドライバで、自律的なアニメーション エンジン制御が搭載されています。このデバイスは、最小 1.8V のスタートアップ電圧、動作中には 0.5V~5.5V の入力電圧範囲に対応できます。内蔵の同期整流昇圧コンバータは 3V~5.5V を出力できるため、LED に十分な順方向電圧を供給できます。

LP5811 はアクティブ・モードでの動作電流が非常に低く、LED の最大電流設定が 25.5mA の場合、消費電流は約 0.4mA です。すべての LED がオフになると、デバイスはスタンバイ状態に移行し、データを保持したまま消費電力を低減します。「chip_enable」ビット設定が 0 の場合、消費電力を節約するため、最小消費電力で初期状態に移行します。

LP5811 はアナログ調光と PWM 調光の両方をサポートしています。アナログ調光では、各 LED の出力電流を 256 ステップで調整できます。PWM 調光では、内蔵の 8 ビット構成可能 PWM ジェネレータにより、スムーズな輝度調光制御が可能になります。個別の LED に対してオプションの指數関数 PWM 調光をアクティブにすることも可能で、人間の目に優しい視覚性能を実現できます。

LP5811 には、自律的なアニメーション エンジンが内蔵されており、コントローラからの輝度制御コマンドは不要です。各 LED には個別のアニメーション エンジンがあり、関連するレジスタを使用して構成できます。このデバイスは 6MHz クロック信号を生成でき、この信号により複数のデバイス間で照明効果を同期できます。

LP5811 には、4 つの異なる材料バージョンがあり、I²C チップ・アドレスが異なっています。最大 4 つの LP581x デバイスを同じ I²C バスに接続し、個別に制御できます。[セクション 4](#) に、LP5811 の材料および対応するチップ アドレスを示します。

7.2 機能ブロック図

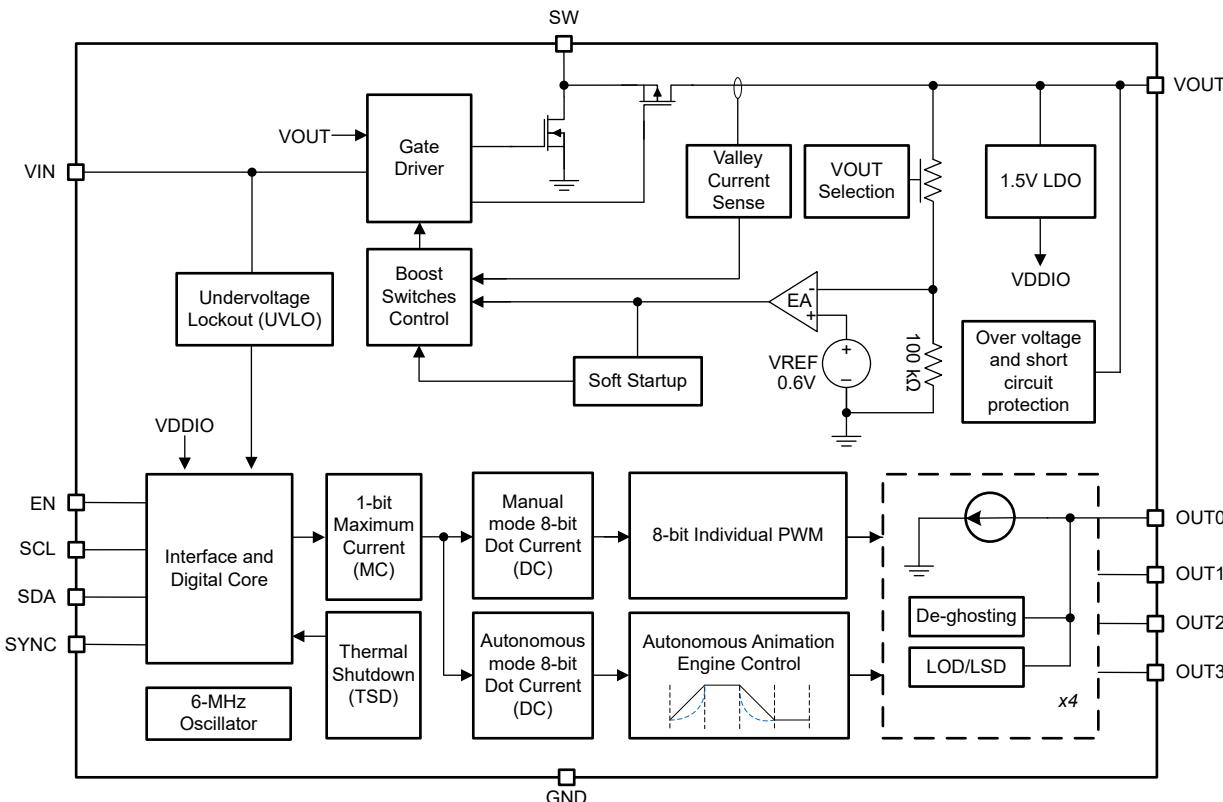


図 7-1. 機能ブロック図

7.3 機能説明

7.3.1 同期整流昇圧コンバータ

この内蔵同期整流昇圧コンバータは、0.5V～5.5V の入力電圧電源および 1.6A (標準値) バレー スイッチ電流制限で動作するように設計されています。LP5811 は、中負荷および重負荷を駆動するとき、擬似定周波数パルス幅変調 (PWM) モードで動作します。入力電圧が 1.5V を上回っている場合、スイッチング周波数は 1MHz です。入力電圧が 1.5V から 1V に低下すると、周波数は徐々に 0.5MHz まで低下し、入力電圧が 1V を下回ると 0.5MHz に維持されます。軽負荷状態では、昇圧コンバータはパルス周波数変調 (PFM) モードで動作します。PWM 動作時には、コンバータは適応型コンスタンツオンタイム バレー電流モードで動作し、優れたライン レギュレーションと負荷レギュレーションを実現します。これにより、小さなインダクタとセラミック コンデンサに対応できます。内部ループ補償によって、設計が単純化され、外部部品数も最小限に抑えられます。

電源投入時のデフォルト出力電圧は 3V です。出力電圧は、「Dev_config_0」レジスタで 3V～5.5V の範囲で 0.1V 刻みで構成できます。この内蔵昇圧回路は一般的な昇圧コンバータであり、デバイス自体で駆動される LED だけでなく、システム内の他の負荷にも電力を供給できます。

7.3.1.1 低電圧誤動作防止

LP5811 には低電圧誤動作防止 (UVLO) 回路が内蔵されており、デバイスの正常な動作を確保しています。入力電圧が UVLO 立ち上がりスレッショルドの 1.8V を上回ったら、LP5811 の昇圧回路をイネーブルにできます。LP5811 がソフトスタートのプロセスを完了し、出力電圧が 2.2V を上回った後、LP5811 は最低 0.5V の入力電圧で動作できます。入力電圧が UVLO 立ち下がりスレッショルド 0.4V を下回ると、デバイスはシャットダウンされます。

7.3.1.2 イネーブルとソフト・スタート

入力電圧が UVLO 立ち上がりスレッショルド 1.8V を上回り、EN ピンが 1.2V を超える電圧にプルされると、LP5811 の昇圧回路がイネーブルになり、起動します。最初は、出力電圧が 0.4V を下回ると、LP5811 は昇圧出力コンデンサを定電流で充電します。出力電圧が 0.4V を超えて充電された場合、LP5811 は 200mA 負荷を駆動できます。出力電圧が入力電圧に達すると、LP5811 の昇圧回路はスイッチングを開始し、出力電圧はデフォルト電圧 3V に持続的に上昇します。標準スタートアップ時間は、EN が High にプルアップされてから出力がデフォルト電圧 3V に達するまでの 450μs です。入力電圧が 2.5V、出力実効キャパシタンスが 10μF であり、無負荷であるアプリケーションの場合です。EN が 0.42V を下回ると、内部イネーブル コンパレータによってデバイスはシャットダウン モードになります。シャットダウン モードでは、本デバイスは完全にオフになり、出力は入力電源から切り離されます。

7.3.1.3 スイッチング周波数

LP5811 は、入力電圧が 1.5V を超えると、擬似定 1MHz 周波数でスイッチングを行います。入力電圧が 1.5V を下回ると、スイッチング周波数は 0.5MHz まで徐々に低下し、昇圧効率が向上し、昇圧比が向上します。入力電圧が 1V を下回ると、スイッチング周波数は擬似定 0.5MHz に固定されます。

7.3.1.4 電流制限動作

LP5811 は、バレー電流制限検出方式を採用しています。スイッチング オフ時間中に、同期整流器の両端の電圧を検出することで、インダクタ電流が検出されます。

スイッチング サイクル全体で、インダクタ電流が電流制限を上回るよう負荷電流が増加すると、オフ時間が長くなり、インダクタ電流が放電されます。電流は、次のオン時間の前に制限値を下回るまで減少します。電流制限に達した後は、負荷電流が持続的に増加すると出力電圧は低下します。

電流制限 (CL) 動作に入る前の最大連続出力電流 ($I_{OUT(CL)}$) は、式 1 で定義できます。

$$I_{OUT(CL)} = (1 - D) \times \left(I_{LIM} + \frac{1}{2} \Delta I_{L(P-P)} \right) \quad (1)$$

ここで、

- D はデューティ・サイクル

- $\Delta I_{L(P-P)}$ は、インダクタ リップル電流

デューティ サイクルは 式 2 で推定できます。

$$D = 1 - \frac{V_{IN} \times \eta}{V_{OUT}} \quad (2)$$

ここで、

- V_{OUT} は昇圧コンバータの出力電圧
- V_{IN} は昇圧コンバータの入力電圧
- η はコンバータの効率であり、ほとんどのアプリケーションで 90% を使用

インダクタ リップル電流のピークツー ピークは、式 3 で計算されます。

$$\Delta I_{L(P-P)} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (3)$$

ここで、

- L はインダクタの値
- f_{SW} はスイッチング周波数
- D はデューティ・サイクル
- V_{IN} は昇圧コンバータの入力電圧

7.3.1.5 昇圧 PWM モード

LP5811 は中から高負荷電流時に、1.0MHz の疑似定周波数パルス幅変調 (PWM) を使用します。入力電圧と出力電圧の比に基づいて、回路は必要なオン時間を予測します。スイッチング サイクルの開始時に、メイン スイッチング ローサイド FET がオンになります。入力電圧がインダクタの両端に印加され、インダクタ電流が増加します。このフェーズでは、出力コンデンサが負荷電流によって放電されます。オン時間が経過すると、ローサイド FET がオフになり、ハイサイド 整流器の FET がオンになります。インダクタは蓄積したエネルギーを伝達して出力コンデンサを補充し、負荷に電力を供給します。出力電圧が入力電圧より高いため、インダクタ電流は減少します。インダクタ電流が、エラー アンプの出力によって決定されるバレー電流スレッショルドに達すると、次のスイッチング サイクルが再度開始します。

LP5811 には補償回路が組み込まれており、広い範囲の入力電圧、出力電圧、インダクタ値、出力コンデンサ値に対して安定して動作します。

7.3.1.6 昇圧 PFM モード

LP5811 は PFM で動作し、軽負荷時の効率を向上させます。負荷電流が減少すると、エラー アンプの出力によって設定されるインダクタのバレー電流は出力電圧をレギュレートしなくなります。インダクタのバレー電流が下限に達すると、負荷電流がさらに減少するため、出力電圧は設定電圧を超えます。帰還電圧が PFM のリファレンス電圧 (標準値 0.6V) に達すると、LP5811 は PFM で動作します。帰還電圧が上昇して PFM 基準電圧に達すると、内部コンパレータの遅延時間のためデバイスは数サイクルにわたってスイッチングを継続し、その後スイッチングを停止します。負荷は出力コンデンサから供給され、出力電圧は低下します。帰還電圧が PFM 基準電圧を下回ると、コンパレータの遅延時間が経過した後で、デバイスは再度スイッチングを開始して出力電圧が上昇します。図 7-2 に、デバイスが PWM および PFM で動作するときの電圧波形を示します。

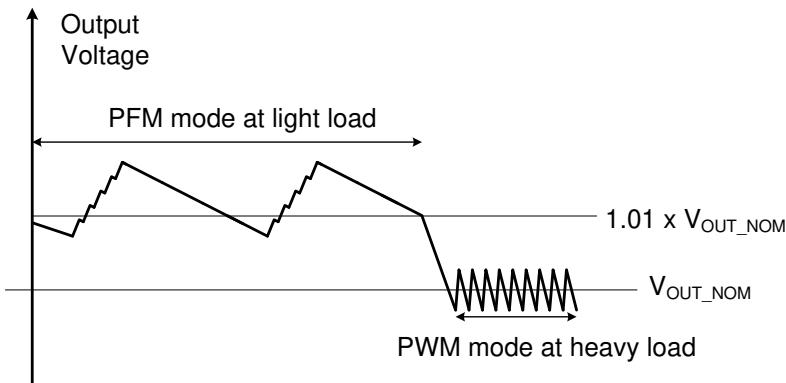


図 7-2. PWM モードおよび PFM での出力電圧

7.3.2 アナログ調光

LP5811 のアナログ調光は、各 LED の電流ゲインを 2 つの方法で制御することにより実現できます。

- すべての LED に対する外付け抵抗なしのグローバル 1 ビット最大電流 (MC) 制御
- 各 LED に対する個別の 8 ビットドット電流 (DC) 設定

各電流シンクの最大出力電流 I_{OUT_max} は、1 ビットの `max_current` によりプログラムできます。`max_current` のデフォルト値は `0h` です。これは、LED の最大電流がデフォルトで 25.5 mA に設定されていることを意味します。

表 7-1. 最大電流 (MC) ビットの設定

1 ビットの最大電流 (MC)		I_{OUT_MAX} (mA)
2 進	10 進	
0 (デフォルト)	0 (デフォルト)	25.5 (デフォルト)
1	1	51

LP5811 は、ドット電流 (DC) 機能を使用して、各 LED のピーク電流を個別に調整できます。LED ピン間の輝度のはらつきを最小限に抑えて、均一な表示性能を実現できます。電流は、 I_{OUT_MAX} の 0~100% の範囲で 256 ステップで調整されます。8 ビットレジスタに書き込まれ、そのデフォルト値は `80h` です。

表 7-2. ドット電流 (DC) ビットの設定

8 ビットドット電流 (DC) レジスタ		I_{OUT_MAX} の割合
2 進	10 進	
0000 0000	0	0%
0000 0001	1	0.39%
0000 0010	2	0.78%
---	---	---
1000 0000 (デフォルト)	128 (デフォルト)	50.2% (デフォルト)
---	---	---
1111 1101	253	99.2%
1111 1110	254	99.6%
1111 1111	255	100%

MC と DC を構成することで、各電流シンクのピーク電流は 式 4 のように計算できます。

$$I_{OUT} (mA) = I_{OUT_max} \times \frac{DC}{255} \quad (4)$$

TCM 駆動モードと混在駆動モードでの各 LED の平均電流は 式 5 で示すようになります。

$$I_{AVE} (mA) = \frac{I_{OUT}}{N} \times \frac{DC}{255} \times D_{PWM} \quad (5)$$

- N は合計スキャン数設定です。
- D_{PWM} は PWM のデューティです。

7.3.3 PWM 調光

LP5811 は、24kHz または 12kHz の周波数で 8 ビット PWM 調光をサポートしています。この周波数は、Dev_config_1 レジスタの「PWM_Fre」ビットで設定します。内部 6 MHz 発振器を使用して、PWM クロックを生成します。SYNC ピンは、Dev_Config_11 レジスタの「vsync_out_en」ビットの設定により、PWM クロック入力または出力として構成できます。自律的なアニメーション エンジン制御を備えたシステムで複数の LP5811 を使用する場合、長時間動作時のアニメーションの不一致を避けるため、LP5811 のいづれかまたは外部コントローラからの同じクロック信号を、すべてのデバイスが参照するようにできます。

各 LED は、次の 3 種類の PWM アライメント位相に構成できます。前方、中央、後方。各 LED のアライメント位相は、Dev_Config_7～Dev_Config_10 レジスタの「phase_align」ビットによって設定します。異なる位相で LED を点灯することで、昇圧またはシステム電源からのピーク電流負荷が大幅に減少します。入力電流リップルとセラミック コンデンサの可聴リングも低減できます。図 7-3 に、PWM アライメント位相を示します。前方アライメントでは、PWM パルスの立ち上がりエッジは PWM 周期の開始時点に固定されます。中央アライメントでは、PWM パルスの中間点が PWM 周期の中央に固定され、パルスは両方向に広がります。後方アライメントでは、PWM パルスの立ち下がりエッジは PWM 周期の終了時点に固定されます。

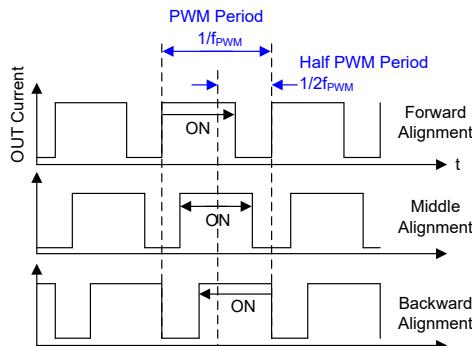


図 7-3. PWM アライメント方式

LP5811 では、Dev_Config_5 レジスタと Dev_Config_6 レジスタの「exp_en」ビットを使用して、調光スケールを指数関数曲線または線形に構成できます。内蔵の指数関数スケールを使用すれば、人間の目に優しい視覚性能を実現できます。線形スケールは、PWM デューティサイクルと PWM 設定値との間の線形性が優れているため、外部で制御されるガンマ補正アルゴリズムに対して柔軟なアプローチが可能です。8 ビットの線形および指数関数曲線を 図 7-4 に示します。



図 7-4. 線形および指数関数 PWM 調光曲線

7.3.4 自律型アニメーションエンジン制御

LP5811 は、各 LED の DC と PWM を制御するために、手動モードと自律モードの両方をサポートしています。手動モードでは、LED は関連する構成レジスタによって直接制御され、その値は直ちに反映されます。自律モードでは、各 LED に自律的なアニメーションエンジンが適用され、外部プロセッサの制御なしで鮮やかな照明効果を実現できます。アニメーションエンジンパターンは、3 つのアニメーションエンジンユニット (AEU) と 2 つのアニメーションポーズユニット (APU) で構成され、複雑で柔軟な制御が可能です。1 つの AEU は 4 つのスロープ制御によって形成されており、フェード効果に使用されます。

すべてのアニメーションエンジンのパターン構成をセットアップした後、`start_cmd` をデバイスに送信すると、アニメーションが自律的に実行され、外部コントローラのリアルタイム負荷が軽減されます。各 LED の PWM 値とユニットステータスは、`PWM_value` レジスタおよび `pattern_status` レジスタから読み取ることができます。結果を正確に読み取るために、まず `pause_cmd` を送信してアニメーションを一時停止することを推奨します。

7.3.4.1 アニメーションエンジンパターン

LP5811 の各 LED には個別のアニメーションエンジンが搭載されており、優れた視覚的照明効果を実現できます。1 つのアニメーションエンジンパターン全体は、図 7-5 のように定義されます。3 つのアニメーションエンジンユニット (AEU) と 2 つのアニメーションポーズユニット (APU) がアニメーションエンジンパターンを構成します。AEU2 と AEU3 は、再生回数を 0 に設定することでスキップできます。自律モードでの各 LED の LED 電流は、`Autonomous_DC` レジスタによって設定されます。

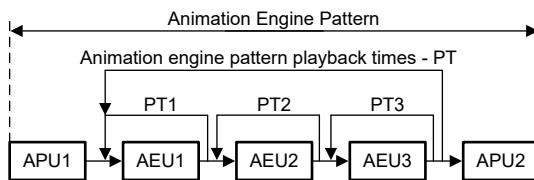


図 7-5. アニメーションエンジンパターン

アニメーションパターン全体には、2 つの APU と 3 つの AEU が含まれ、繰り返し回数が設定できます。

- APU_x ($x = 1, 2$): アニメーションポーズユニット。各ユニットは 1 つのタイミング値 t を備えています。
- AEU_x ($x = 1, 2, 3$): アニメーションエンジンユニット。PWM1～PWM5 の 5 つの PWM 値と T1～T4 の 4 つの時間値を備えています。
- PT: AEU1+AEU2+AEU3 の繰り返し回数。2 ビットの値で 0/1/2/無限回を設定します。
- PT_x: AEU_x の繰り返し回数 ($x = 1/2/3$)。2 ビットの値で 0/1/2/無限回を設定します。

7.3.4.2 スロープ制御

スロープ制御は、自律的なフェードイン / フェードアウトアニメーションを実現するための基本的な要素です。図 7-6 に示すように、目標時間 T 内に「`PWM_Start`」から「`PWM_End`」まで 256 ステップのフェードインまたはフェードアウト効果を

実現できます。8 ビット PWM ステップは、アニメーションパターン PWM 設定レジスタで構成でき、非常にスムーズな効果の実現に役立ちます。スロープ制御では、指數関数調光曲線もサポートできます。

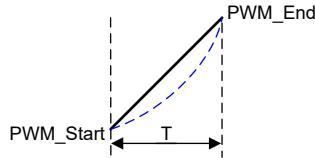


図 7-6. スロープ曲線の例

プログラム可能な時間 T は 0~約 8 秒の範囲で選択でき、表 7-3 に示すように 16 レベルがあります。

表 7-3. プログラム可能な時間の選択肢

レジスタ値	0h	1h	2h	3h	4h	5h	6h	7h	8h	9h	Ah	Bh	Ch	Dh	Eh	Fh
時間 (標準値)	0 秒	0.09 秒	0.18 秒	0.36 秒	0.54 秒	0.80 秒	1.07 秒	1.52 秒	2.06 秒	2.50 秒	3.04 秒	4.02 秒	5.01 秒	5.99 秒	7.06 秒	8.05 秒

7.3.4.3 アニメーションエンジンユニット (AEU)

AEU は、自律的なアニメーション効果を実現するための最も重要なユニットです。1 つの AEU は 4 つのスロープ制御によって形成されています。AEU では 5 つの PWM 値と 4 つの時間値を設定できます。各 PWM_x ($x = 1, 2, \dots, 5$) は 0 ~ 255 の範囲で任意にプログラムできます。 T_x ($x = 1, 2, 3, 4$) は 0 ~ 8s の範囲で選択でき、表 7-3 に示すように 16 のレベルがあります。隣接する 2 つの PWM 値が等しい場合、設定時間の間に輝度は変化しません。 T_x が 0 に設定されている場合、このスロープ制御はスキップされます。PWM 値の急激な変化によるフリッカーの発生を防止するため、このスロープ制御の PWM の開始と終了を同じにする必要があります。

代表的なブリーズ効果の例を 図 7-7 に示します。

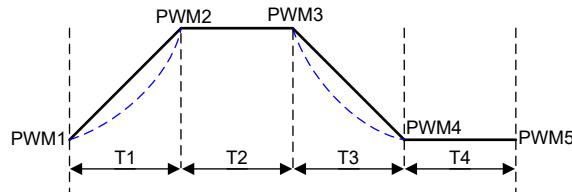


図 7-7. アニメーションエンジンユニット - 例 1

高度なブリーズ効果の例を 図 7-8 に示します。PWM の立ち上がりおよび立ち下がりフェーズで 2 種類のフェード速度を設定できるため、複雑なアニメーションを実現できます。

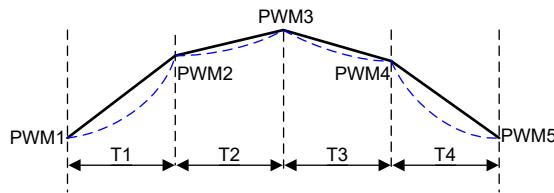


図 7-8. アニメーションエンジンユニット - 例 2

7.3.4.4 アニメーションポーズユニット (APU)

APU は、アニメーションパターンの開始時と終了時の休止時間として定義されます。APU には、1 つの時間値があつて 0 ~ 8 秒の範囲で選択でき、表 7-3 に示すように 16 のレベルがあります。値が 0 に設定されている場合、APU はスキップされます。APU1 の輝度は APU1 に続く AEU の PWM1 値を使用し、APU2 の輝度は APU2 の前にある AEU の PWM5 値を使用します。図 7-9 に、アニメーションパターンの例を示します。このパターンでは AEU2 のみがイネーブル

になっているため、APU1 の輝度には AEU2 の PWM1 値を使用し、APU2 の輝度には AEU2 の PWM5 値を使用します。

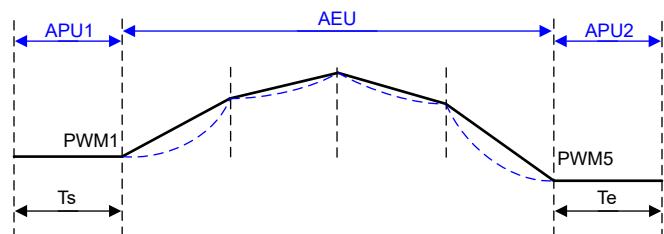


図 7-9. APU の例

7.3.5 保護および診断

7.3.5.1 過電圧保護

LP5811 の昇圧回路には、デバイスを保護する出力過電圧保護 (OVP) があります。出力電圧が 5.7V を上回ると、通常、昇圧回路はスイッチングを停止します。出力電圧が OVP スレッショルドを 0.1V 下回ると、昇圧回路は動作を再開します。

7.3.5.2 グランドへの出力短絡保護

LP5811 の昇圧回路は、昇圧出力電圧が 1.8V を下回ると、昇圧電流の制限を開始します。昇圧出力電圧が低くなるほど、出力電流は小さくなります。VOUT ピンがグランドに短絡し、昇圧出力電圧が 0.4V 未満になると、出力電流は約 350mA に制限されます。短絡が解消されると、LP5811 はソフトスタートアップを再び実行し、レギュレートされた出力電圧を供給します。

7.3.5.3 LED 開放検出

LP5811 は、開放された LED に起因するフォルトのために、LED 開放検出 (LOD) を内蔵しています。LOD のスレッショルドは、最大電流が 25.5mA に設定されているとき 90mV、最大電流が 51mA に設定されているとき 180mV です。十分な検出時間を確保するため、LOD はこの LED の PWM 設定が 25 を超えている場合にのみ実行できます。この LED のカソード電圧が 3 サイクル連続して LOD スレッショルドを下回ると、対応する LOD_status レジスタに対してこの LED の LED 開放が通知されます。

LOD フラグは、Fault_Clear レジスタの「lod_clear」ビットに 1h を書き込むことでクリアできます。LED 開放状態が解消されると、関連する「lod_status」ビットは自動的に 0 に設定されます。

開放フォルトが検出された後の動作は、Dev_config_12 レジスタの「lod_action」ビットによって決定できます。「lod_action」ビットが 1h に設定されている場合、LED 開放の発生したドットがオフになり、予測不能な問題を回避します。「lod_action」ビットが 0 の場合には、LOD が検出された後、それ以上の動作は実行されません。LED 開放フォルト検出および動作は、NORMAL 状態でのみ実行されます。

7.3.5.4 LED 短絡検出

LP5811 は、短絡した LED に起因するフォルトのために、LED 短絡検出 (LSD) を内蔵しています。LSD のスレッショルドは、`Dev_config_12` レジスタで `lsd_threshold` を構成することにより、 $(0.35 \times V_{OUT})V$ から $(0.65 \times V_{OUT})V$ まで構成できます。十分な検出時間を確保するため、LSD はこの LED の PWM 設定が 25 を超えている場合にのみ実行できます。この LED のカソード電圧が 3 サイクル連続して LSD スレッショルドを上回ると、対応する `LSD_status` レジスタに対してこの LED の短絡が通知されます。

LSD フラグは、`Fault_CLR` レジスタの `lsd_clear` に 1h を書き込むことでクリアできます。LED 短絡状態が解消されると、関連する `lsd_status` ビットは自動的に 0 に設定されます。

短絡フォルトが検出された後の動作は、`Dev_config_12` レジスタの「`lsd_action`」ビットによって決定できます。「`lsd_action`」ビットが 1h に設定されている場合、短絡の問題によって発生する可能性のある損傷を防止するため、すべての LED がオフになります。これは、OFAF (one fail all fail: 1 つの故障ですべて故障) 動作と呼ばれます。デバイスは、「`lsd_clear`」コマンド送信後、STANDBY 状態に移行します。「`lsd_action`」ビットが 0 の場合、LSD が検出された後、それ以上の動作は実行されません。LSD 検出は、NORMAL 状態でのみ実行されます。

7.3.5.5 サーマル・シャットダウン

LP5811 の LED ドライバは、接合部温度が 150°C を超えるとサーマル シャットダウン状態になります。デバイスの損傷を避けるため、すべての LED がオフになります。接合部温度がサーマル シャットダウン回復温度 130°C を下回ると、LED ドライバは再び動作を開始します。

LP5811 の昇圧コンバータは、接合部温度が 155°C を超えるとスイッチングを停止してシャットダウンします。また、LED ドライバ部のパワーオンリセットもトリガされます。接合部温度がサーマル シャットダウン回復温度 (通常は 130°C) を下回ると、LP5811 はシャットダウン状態になり、通常動作するためにはデバイスを再び構成する必要があります。

7.4 デバイスの機能モード

図 7-10 に、LED ドライバのメイン ステート マシンを示します。

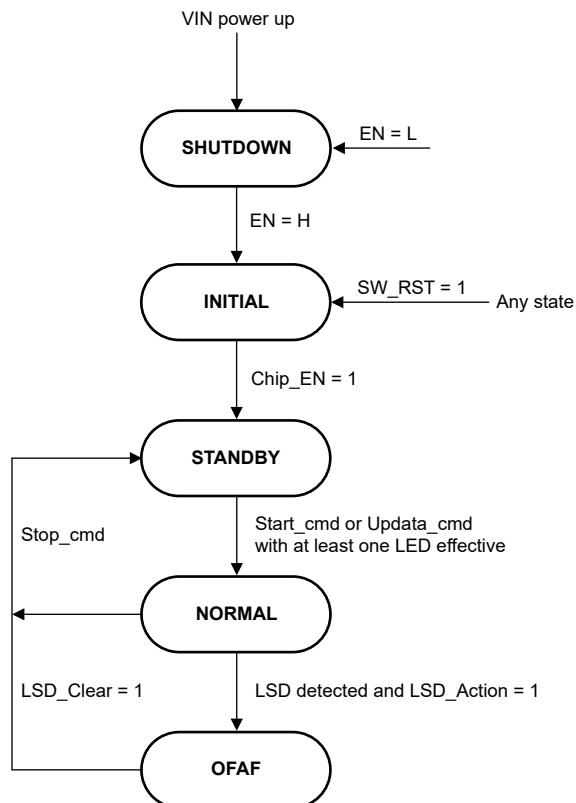


図 7-10. LP5811 の機能モード

- SHUTDOWN: VIN の電源オン後に、デバイスは SHUTDOWN 状態に入ります。
- INITIAL: EN が high になると、デバイスは SHUTDOWN から INITIAL 状態に移行します。
- STANDBY: Chip_EN が 1 に設定されると、デバイスは INITIAL 状態から STANDBY 状態に移行します。また、いずれの LED も有効でない場合または Stop_cmd を受信した場合は NORMAL から、LSD_Clear = 1 の場合は OFAF から、STANDBY に移行します。
- 通常: 1 つ以上の LED が有効になると、デバイスは STANDBY から NORMAL 状態に移行します。これは、手動モードでは少なくとも 1 つの LED がイネーブル (PWM および DC 設定が 0 ではない) になった場合であり、自律モードでは少なくとも 1 つの LED がイネーブルになり Start_cmd を受信した場合です。
- OFAF: LED 短絡が検出され、LSD_Action = 1 になった場合、デバイスは OFAF (one fail all fail: 1 つの故障ですべて故障) 状態に移行します。OFAF モードでは、すべての LED が消灯します。LSD_Clear に 1 が書き込まれると、デバイスは STANDBY 状態に戻ります。

7.5 プログラミング

LP5811 は I²C 標準仕様と互換性があります。このデバイスは、標準モード（最大 100kHz）、ファーストモード（最大 400kHz）、ファーストプラスモード（最大 1MHz）をサポートしています。このデバイスには 4 つの異なるチップアドレスバージョンがあり、1 つの I²C バスに最大 4 つの並列デバイスを接続できます。

I²C データ処理

SDA ラインのデータは、クロック信号（SCL）の HIGH 期間中は安定している必要があります。言い換えると、データラインの状態は、クロック信号が LOW のときにしか変更できません。開始条件と停止条件により、データ転送セッションの開始と終了を規定します。開始条件は、SCL ラインが HIGH の間に SDA が HIGH から LOW へ遷移することと定義されています。停止条件は、SCL が HIGH の間に SDA が LOW から HIGH へ遷移することと定義されています。開始条件および停止条件は、常にバスリーダーが生成します。バスは、開始条件の後はビジー状態とみなされ、停止条件の後はフリーとみなされます。データ転送中、バスリーダーは、反復開始条件を生成できます。最初の開始条件と反復開始条件は機能的に同等です。

データの各バイトには、アクノリッジ・ビットが続きます。アクノリッジ関連のクロックパルスはリーダーにより生成されます。アクノリッジ・クロックパルスの間に、リーダーは SDA ラインを解放します（HIGH）。このデバイスは、9 回目のクロックパルスの間に SDA ラインをプルダウンすることにより、アクノリッジを通知します。このデバイスは、各バイトが受信された後、アクノリッジを生成します。

各バイトの後というアクノリッジの規則には、例外が 1 つあります。リーダーがレシーバのときには、フォロワーからクロックされた最後のバイトに否定応答すること（ネガティブ アクノリッジ）により、トランシミッタにデータの終了を通知する必要があります。このネガティブ アクノリッジには、アクノリッジ・クロック・パルス（リーダーが生成）も含まれますが、SDA ラインはプルダウンされません。

I²C のデータフォーマット

アドレスおよびデータビットは、各サイクルにおいて 8 ビット長のフォーマットで MSB ファーストで送信されます。各送信はアドレスバイト 1 から開始されます。このバイトはチップアドレスの 5 ビット、レジスタアドレスの上位 2 ビット、および 1 つの読み取り/書き込みビットに分かれています。レジスタアドレスの他の 8 ビットは、アドレスバイト 2 に配置されます。このデバイスは個別モードとブロードキャストモードの両方をサポートしています。自動インクリメント機能により、1 つの転送で複数の連続レジスタへの書き込み/読み取りが可能です。連続していない場合は、新しい送信を開始する必要があります。ビット 4 およびビット 3 はデバイスによって決定されます。[セクション 4](#) を参照してください。

表 7-4. I²C のデータフォーマット

アドレスバイト 1	チップアドレス					レジスタアドレス		R/W
	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	
個別	1	0	1	ビット 4	ビット 3	9 番目のビット	8 番目のビット	R: 1 W: 0
ブロードキャスト	1	1	0	1	1			
レジスタアドレス								
アドレスバイト 2	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
	7 番目のビット	6 番目のビット	5 番目のビット	4 番目のビット	3 番目のビット	2 番目のビット	1 番目のビット	0 ビット

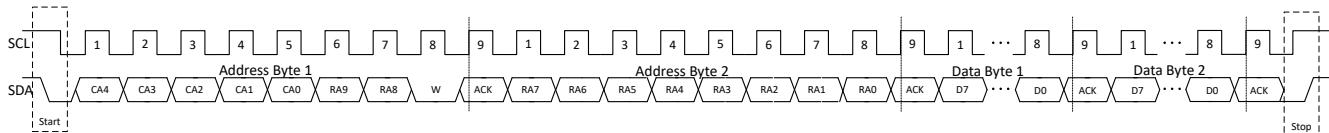


図 7-11. I²C 書き込みタイミング

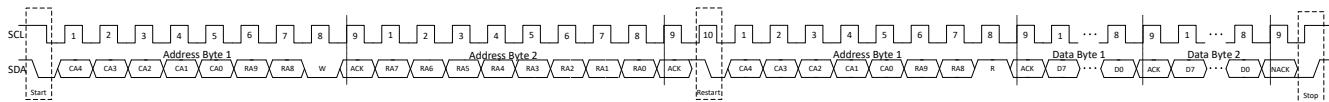


図 7-12. I²C 読み取りタイミング

7.6 レジスタ マップ

このセクションでは、LP5811 のレジスタ マップの概要を示します。

表 7-5. レジスタ セクション / ブロック アクセス タイプ コード

アクセス タイプ	表記	概要
読み取りタイプ		
R	R	読み出し
RC	R C	読み出し クリア
R-0	R -0	読み出し 0 を返す
書き込みタイプ		
W	W	書き込み
W0CP	W 0C P	W 0 でクリア 特権アクセスが必要
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

表 7-6. LP5811 のレジスタ マップ

レジスタ グループ	レジスタ名	アドレス (16 進)	機能	タイプ
ChipEN	Chip_en	000	チップ イネーブル	R/W
CONFIG	dev_config0～dev_config12	001～00D	デバイス構成レジスタ	R/W
Update CMD	update_cmd	010	構成更新コマンド: CONFIG レジスタは、このコマンドを送信することによってのみ有効になります。	R/W
Start CMD	start_cmd	011	自律制御開始コマンド、または直近の設定での再起動	R/W
Stop CMD	stop_cmd	012	LED ドライバ停止コマンド。LED ドライバは、このコマンドにより他のすべての状態から INITIAL 状態に移行します	R/W
Pause CMD	pause_cmd	013	自律制御一時停止コマンド	R/W
Continue CMD	continue_cmd	014	自律制御継続コマンド	R/W
LED EN	LED_EN1	020	LED イネーブル レジスタ	R/W
Fault CLR	Fault_Clear	022	TSD/LOD/LSD フォルトをクリアするフォルト クリア レジスタ	R/W
リセット	リセット	023	ソフトウェア・リセット	W
DC_Manual	DC0～DC3	030～033	手動モードの LED 電流設定	R/W
PWM_Manual	PWM0～PWM3	040～043	手動モードの LED PWM 設定	R/W
DC_Auto	DC_Auto0～DC_Auto3	050～053	自律モードの LED 電流設定	R/W
LED0 AEP	Tp, PT, PWM1～PWM5, T1～T4	080～099	LED0 アニメーション エンジン パターン パラメータ	R/W
LED1 AEP	Tp, PT, PWM1～PWM5, T1～T4	09A～0B3	LED1 アニメーション エンジン パターン パラメータ	R/W
LED2 AEP	Tp, PT, PWM1～PWM5, T1～T4	0B4～0CD	LED2 アニメーション エンジン パターン パラメータ	R/W
LED3 AEP	Tp, PT, PWM1～PWM5, T1～T4	0CE～0E7	LED3 アニメーション エンジン パターン パラメータ	R/W

表 7-6. LP5811 のレジスタ マップ (続き)

STATUS	TSD_Config_Status	300	TSD ステータスおよび構成エラー通知レジスタ	R
	LOD_STATUS1～LOD_STATUS2	301～302	LOD ステータス レジスタ	R
	LSD_STATUS1～LSD_STATUS2	303～304	LSD ステータス レジスタ	R
	PWM_Internal0～ PWM_Internal_D2	305～314	LED0～LED_D2 の内部 PWM 値	R
	PATTERN_Status1～ PATTERN_Status8	315～31C	LED0～LED_D2 のパターンの進行状況を示す AEP ステータス レジスタ	R

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

LP5811 は 4 チャネル同期整流昇圧 RGB LED ドライバで、自律的なアニメーション エンジン制御機能を備えています。このデバイスは、0.5V～5.5V の入力電圧範囲でバッテリ駆動のアプリケーションのサポートに最適です。LP5811 は、アクティブ モードでの動作電流が非常に小さく、LED 電流が 25mA に設定されているときの消費電流は、わずか 0.4 mA です。バッテリ駆動のアプリケーション、たとえば、電子タグ、小型イヤホン、電子タバコ、VR ヘッドセット、RGB マウス、スマートスピーカー、その他のハンドヘルド デバイスなどにおいて、LP5811 は、低消費電力と小型パッケージで優れた LED 照明効果を実現するのに最適です。

8.2 代表的なアプリケーション

8.2.1 アプリケーション

図 8-1 に、1 つの LP5811 を使って I²C 通信経由で RGBW LED を駆動する代表的なアプリケーションの例を示します。

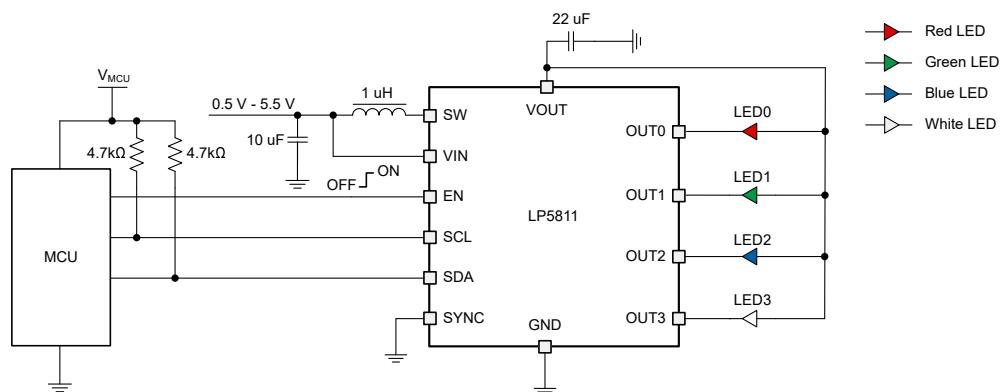


図 8-1. 代表的なアプリケーション - RGBW LED を駆動する LP5811

8.2.2 設計パラメータ

「設計パラメータ」に、図 8-1 の代表的な設計パラメータを示します。

表 8-1. 設計パラメータ

パラメータ	値
入力電圧	1 個のリチウムイオン バッテリ セルで 3.6V~4.2V
出力電圧	4.5 V
インダクタ	1μH
出力コンデンサ	22μF
LED の数	4
LED の最大平均電流 (赤、緑、青、白)	51mA、40mA、40mA、40mA
LED PWM 周波数	24kHz

8.2.3 詳細な設計手順

このセクションでは、昇圧部品の選択、LED ドライバ マニュアル、自律モード アプリケーションの例など、LP5811 の詳細な設計手順を紹介します。

8.2.3.1 インダクタの選択

インダクタは電源レギュレータの設計で最も重要な部品であり、定常状態での動作、過渡動作、ループの安定性に影響を及ぼします。インダクタの仕様には、インダクタの値、飽和電流、DC 抵抗 (DCR) という 3 つの重要な要素があります。

LP5811 に内蔵されている昇圧コンバータは、0.37μH~2.9μH のインダクタ値で動作するよう設計されています。代表的なアプリケーションでは 1μH を推奨します。インダクタのピーク電流は、式 8 で計算できます。アプリケーションの最小入力電圧、最大出力電圧、最大負荷電流を使用して、ワーストケースを計算できます。

昇圧レギュレータの入力 DC 電流は、式 6 で計算できます。

$$\Delta I_{L(DC)} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (6)$$

ここで、

- V_{OUT} は昇圧コンバータの出力電圧
- I_{OUT} は昇圧コンバータの出力電流
- V_{IN} は昇圧コンバータの入力電圧
- η は電力変換効率、ほとんどの場合 90% を使用

インダクタのリップル電流は、式 7 で計算できます。

$$\Delta I_{L(P-P)} = \frac{V_{IN} \times D}{L \times f_{SW}} \quad (7)$$

ここで、

- D はデューティ・サイクルで●●で計算できます
- L はインダクタの値
- f_{SW} はスイッチング周波数
- V_{IN} は昇圧コンバータの入力電圧

したがって、インダクタのピーク電流は 式 8 で計算できます。

$$\Delta I_{L(P)} = \Delta I_{L(DC)} + \frac{\Delta I_{L(P-P)}}{2} \quad (8)$$

インダクタのピーク・ツー・ピーク電流は、最大出力電流に設定した状態で、平均インダクタ電流の 40% 未満に設計することを推奨します。インダクタの値が大きい場合、インダクタ内の磁気ヒステリシス損失が減少し、インダクタ リップルが小さくなつて EMI 性能が向上しますが、負荷過渡応答時間が長くなります。インダクタの飽和電流は、計算されたピーク インダクタ電流よりも大きくする必要があります。

8.2.3.2 出力コンデンサの選択

出力コンデンサは、出力リップルとループ安定性の要件を満たすように選択します。リップル電圧は、コンデンサの容量および等価直列抵抗 (ESR) に関係します。セラミックコンデンサの ESR がゼロと仮定すると、リップル電圧に対して必要な最小容量は 式 9 を使用して計算できます。

$$C_{OUT} = \frac{I_{OUT} \times D_{MAX}}{f_{SW} \times V_{RIPPLE}} \quad (9)$$

ここで、

- D_{MAX} : 最大スイッチング デューティサイクル
- V_{RIPPLE} : ピーク ツー ピークの出力リップル電圧
- I_{OUT} : 最大出力電流
- f_{SW} はスイッチング周波数

タンタルまたはアルミ電解コンデンサを使用する場合は、出力リップルに対する ESR の影響を考慮する必要があります。出力コンデンサの ESR に起因する出力ピーク ツー ピークリップル電圧は、式 10 を使用して計算できます。

$$V_{RIPPLE(ESR)} = I_{L(P)} \times R_{ESR} \quad (10)$$

設計時には、DC バイアス電圧、経年劣化、AC 信号におけるセラミックコンデンサのディレーティングを考慮する必要があります。たとえば、DC バイアス電圧により静電容量が大幅に低減される可能性があります。セラミックコンデンサは、定格電圧で容量の 50% 以上を失う可能性があります。したがって、必要な出力電圧で十分な容量を得るために、電圧定格マージンを十分に確保する必要があります。PWM モードでは、出力コンデンサを大きくすると、出力リップル電圧が小さくなる可能性があります。

実効静電容量値が $4\mu F$ ~ $1000\mu F$ の X5R または X7R セラミック出力コンデンサを使用することをお勧めします。代表的なアプリケーションでは、 $10\mu F$ の実効容量、すなわち $22\mu F$ 程度の定格容量が推奨されます。出力コンデンサがこの範囲を下回ると、昇圧レギュレータが不安定になる可能性があります。

8.2.3.3 入力コンデンサの選択

X5R または X7R の多層セラミックコンデンサは、ESR が極めて低く、占有面積も小さいため、内蔵昇圧コンバータの入力デカップリング用に優れた選択肢となります。入力コンデンサは、できる限りデバイスに近づけて配置する必要があります。ほとんどのアプリケーションでは $10\mu F$ の入力コンデンサで十分ですが、入力電流リップルを低減するためには、大きいコンデンサを使用します。入力電源が長いワイヤで供給され、セラミックコンデンサのみが配置されている場合、出力における負荷ステップによって VIN ピンでリングが発生します。このリングは出力に戻り、ループの安定性に影響を及ぼしたり、デバイスに損傷を与えることもあります。このような場合、セラミック入力コンデンサと電源の間に追加のバルク容量 (タンタルまたはアルミ電解コンデンサ) を配置すると、リングを低減できます。

8.2.3.4 プログラム手順

VIN に電源を投入した後、EN を High にすることで昇圧コンバータをイネーブルにできます。約 1ms が経過して昇圧出力および内部発振器が安定した後、I²C スレーブ アドレッシングを実行してから chip_en = 1 に設定するとデバイスを初期化できます。その後、CONFIG レジスタを所望の構成に設定することができます。CONFIG レジスタを更新した後、その構成を有効にするためには、更新コマンドを 1 回送信する必要があります。各 LED に対して、手動モードまたは自律モードのいずれかを選択できます。新しい設定は、更新コマンドを受信した後に初めて有効になります。

詳細なプログラム手順を次に示します。

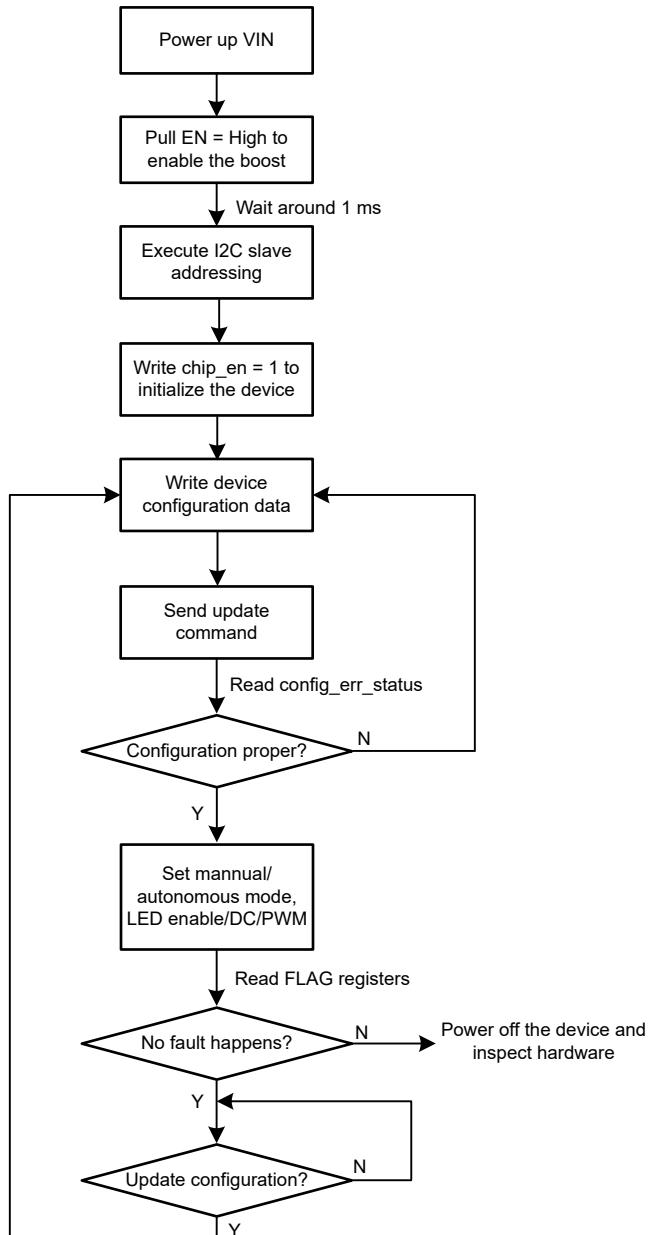


図 8-2. プログラム手順

8.2.3.5 プログラミング例

セクション 8.2.2 に示す設計パラメータを得るには、以下のプログラム手順を参照してください。

VIN に電源を投入し、EN を High にして約 1ms 待って昇圧コンバータをイネーブルにした後、

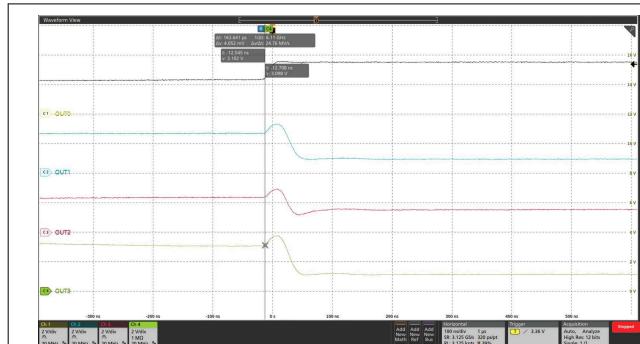
1. I²C スレーブ アドレッシングを実行します。詳細については、[サンプル コード](#)を参照してください
2. Set chip_en = 1 に設定してデバイスをイネーブルにします (レジスタ 000h に 01h を書き込みます)
3. 昇圧出力電圧を 4.5V に設定するには boost_vout = Fh に設定し、最大出力 LED 電流を 51mA に設定するには max_current = 1h に設定します。 (レジスタ 001h に 1Fh を書き込みます)
4. LSD の誤検出を避けるため、lsd_threshold = 3h に設定することを推奨します。 (レジスタ 00Dh に 0Bh を書き込みます)

PWM 周波数、手動または自律モード、リニアまたは指数関数調光曲線、位相整列方式、VSYNC モード、ブランク時間をデフォルトのままにします。(他のアプリケーション要件では、これらの機能を設定できます)

5. 構成設定を完了するために更新コマンドを送信します (レジスタ 010h に 55h を書き込みます)
6. config_err_status を読み戻し、構成が適切かどうかをチェックします (レジスタ 300h を読み出します)
7. 4 つの LED をすべてイネーブルにします (レジスタ 020h に 0Fh を書き込みます)
8. 赤色の LED のピーク電流を 51mA に設定し、緑色、青色、白色の LED のピーク電流を 40mA に設定します (レジスタ 30h に FFh を書き込み、レジスタ 031h~033h に CCh を書き込みます)
9. 100% デューティサイクルを設定して LED を点灯させます (レジスタ 040h~043h に FFh を書き込みます)

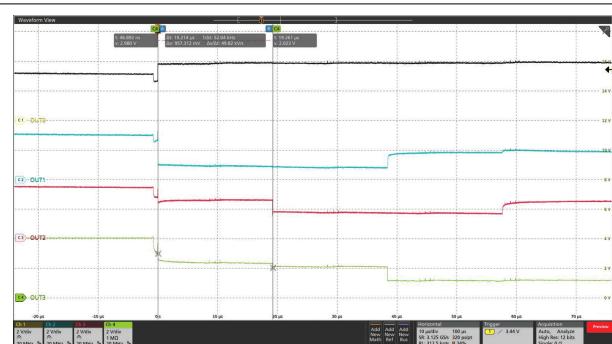
8.2.4 アプリケーション特性の波形

以下の図は、アプリケーション特性の波形を示しています。



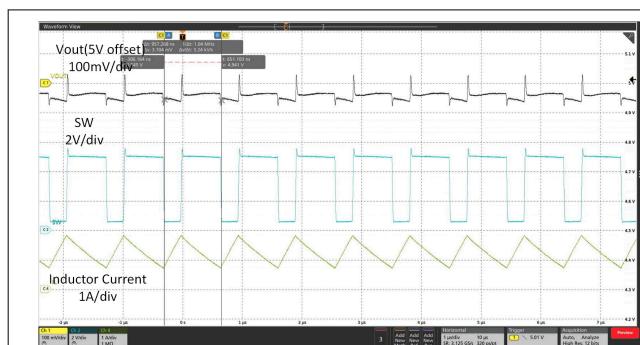
phase_align_a0 = 0h, phase_align_a1 = 0h, phase_align_a2 = 0h, PWM = 127

図 8-3. PWM アライメント無効



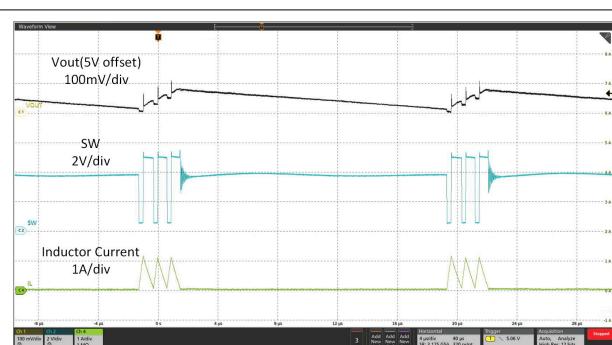
phase_align_a0 = 1h, phase_align_a1 = 2h, phase_align_a2 = 3h, PWM = 127

図 8-4. PWM アライメント有効



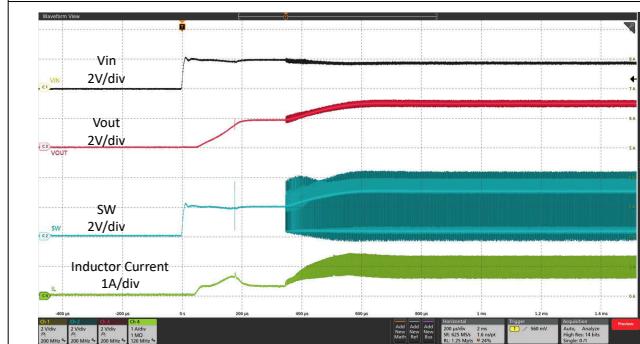
V_{IN} = 3.6V, V_{OUT} = 5V, I_{OUT} = 1A

図 8-5. 重負荷時のスイッチング波形



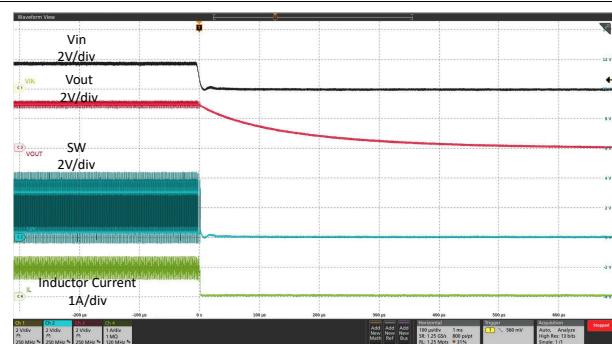
V_{IN} = 3.6V, V_{OUT} = 5V, I_{OUT} = 50mA

図 8-6. 軽負荷時のスイッチング波形



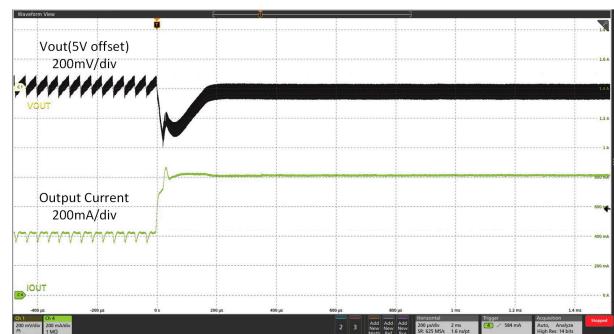
V_{IN} = 2.0V, V_{OUT} = 3.3V, 6.6Ω 抵抗負荷

図 8-7. スタートアップ波形



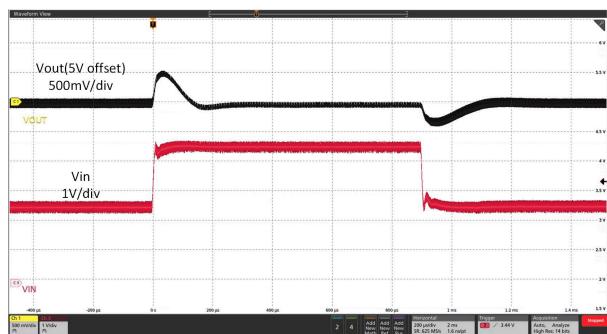
V_{IN} = 2.0V, V_{OUT} = 3.3V, 6.6Ω 抵抗負荷

図 8-8. シャットダウン波形



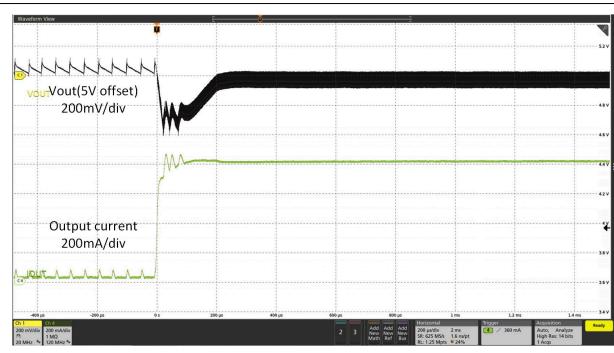
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 400mA \sim 800mA$ (スルーレート 20μs)

図 8-9. 負荷過渡



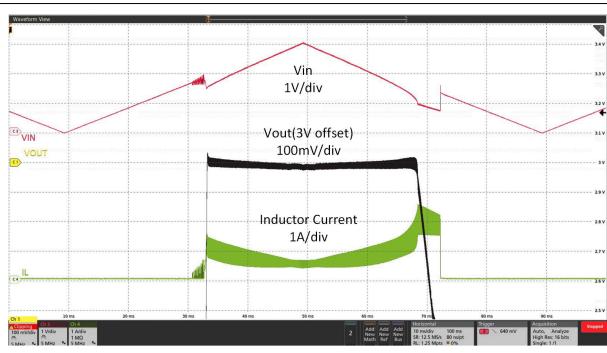
$V_{IN} = 2.5V \sim 4.6V$ (スルーレート 20μs), $V_{OUT} = 5V$
 $I_{OUT} = 800mA$

図 8-10. ライントランジェント



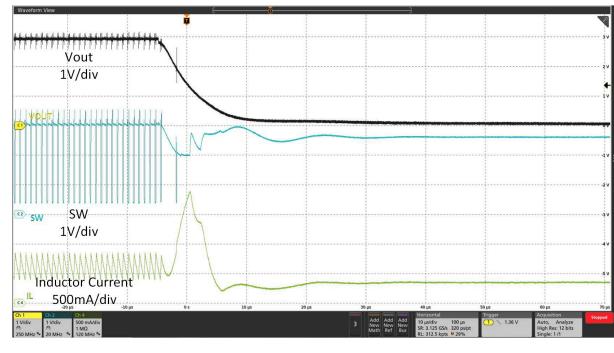
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0A$ から 800mA までスイープ

図 8-11. 負荷スイープ



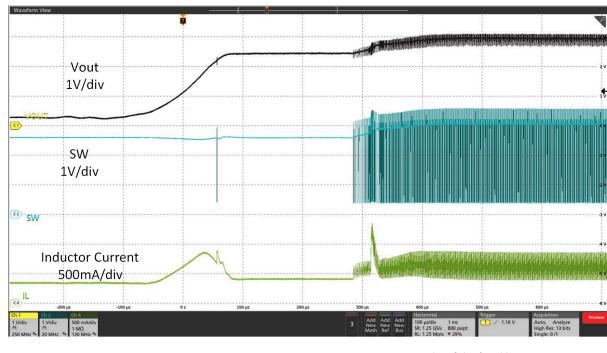
$V_{IN} = 0V \sim 3V$ スイープ、 $V_{OUT} = 3V$, 6.6Ω 抵抗負荷

図 8-12. ラインスイープ



$V_{IN} = 2.5V$, $V_{OUT} = 3V$, 6.6Ω 抵抗負荷

図 8-13. 出力短絡保護 (開始)



$V_{IN} = 2.5V$, $V_{OUT} = 3V$, 6.6Ω 抵抗負荷

図 8-14. 出力短絡保護 (復帰)

8.3 電源に関する推奨事項

このデバイスは、0.5V～5.5V の入力電源電圧範囲で動作するよう設計されています。起動時の最小入力電圧は 1.8V です。この入力電源には適切なレギュレーションが行われる必要があります。入力電源がコンバータから数インチ以上離れている場合は、セラミック バイパスコンデンサの近くに追加のバルク容量が必要です。一般的な選択肢は、100μF のタンタルまたはアルミ電解コンデンサです。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

すべてのスイッチング電源、特に高いスイッチング周波数と大電流で動作する電源については、レイアウトは、重要な設計ステップです。レイアウトを注意深く行わないと、レギュレータで不安定性やノイズの問題が発生する可能性があります。効率を最大化するために、スイッチの立ち上がり時間と立ち下がり時間は非常に短くなっています。高周波ノイズ（たとえば EMI）の放射を防止するには、高周波スイッチング パスを適切にレイアウトすることが不可欠です。SW ピンに接続されるすべてのパターンの長さと面積を最小限に抑え、スイッチング レギュレータの下には常にグランド プレーンを使用して、プレーン間カップリングを最小限に抑えます。入力コンデンサは、入力電源リップルを低減するために、VIN ピンの近くに配置するだけでなく、GND ピンの近くに配置する必要があります。すべての昇圧コンバータで最も重要な電流パスは、スイッチング FET から整流 FET および出力コンデンサを通って、スイッチング FET のグランドへと戻る経路です。この大電流パスには、ナノ秒単位の立ち上がり時間と立ち下がり時間があるので、できる限り短くする必要があります。したがって、出力コンデンサは VOUT ピンの近くに配置するだけでなく、GND ピンにも近くなるように配置して、SW ピンと VOUT ピンでのオーバーシュートを低減する必要があります。OUTx (x = 0, 1, 2, 3) については、スイッチ負荷ループのパスのインダクタンスおよび抵抗を小さくすることが、高いスルーレートを実現するのに役立ちます。したがって、隣接する出力のパスは短くかつ太くして、並列配線や細いパターンを避ける必要があります。放熱性能を向上させるため、各ピンに接続する銅ポリゴンは大きくすることを推奨します。

8.4.2 レイアウト例

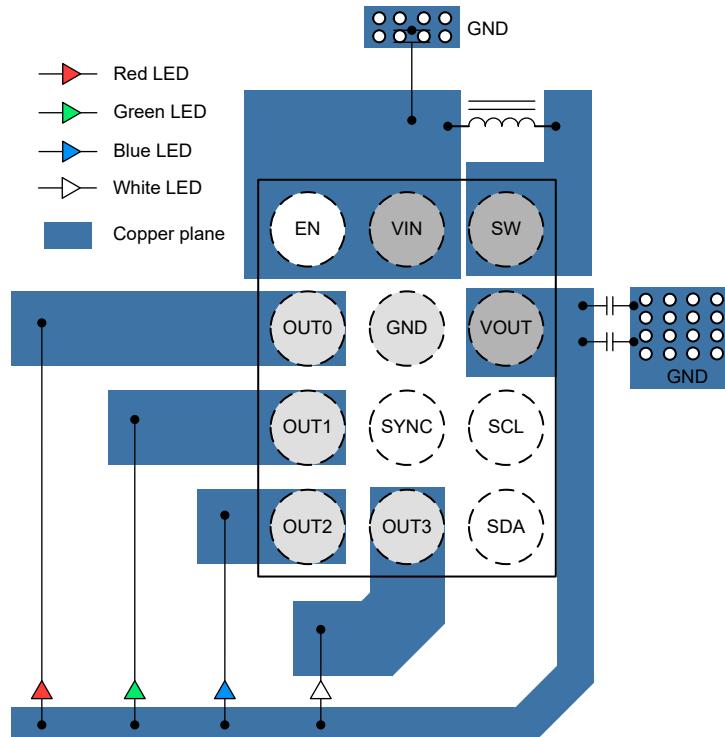


図 8-15. LP5811 DSBGA パッケージのレイアウト例

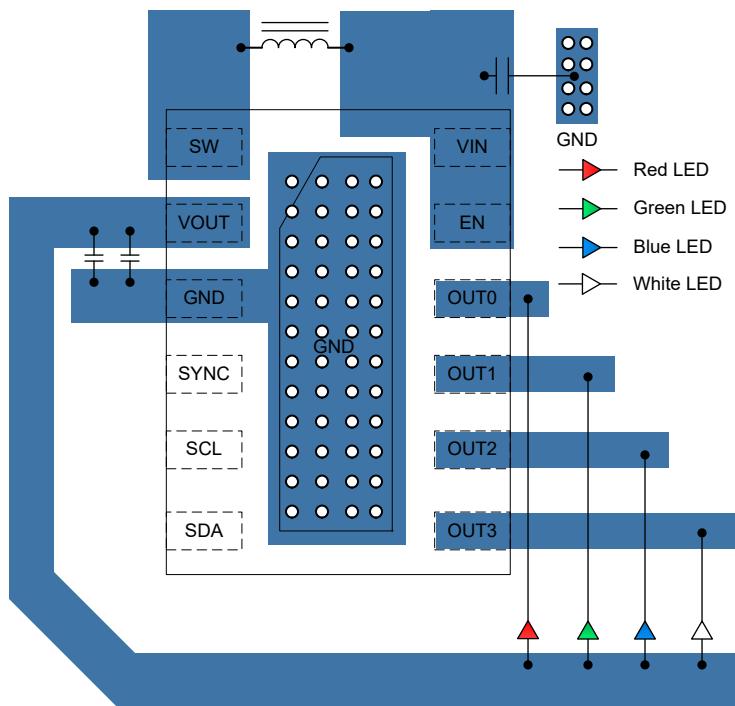


図 8-16. LP5811 WSON パッケージのレイアウト例

9 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

9.1 ドキュメントのサポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (December 2024) to Revision C (February 2025)	Page
• サンプル コードに URL を追加.....	30

Changes from Revision A (September 2024) to Revision B (December 2024)	Page
• 「ピン構成」セクションを追加.....	5
• 機能モードの画像を更新.....	22
• 「設計パラメータ」表のパラメータを更新.....	28
• 「推奨インダクタ」表を削除.....	28
• プログラム手順を変更.....	30
• プログラムの例を変更.....	30
• OUT0、OUT1、OUT2、OUT3 のスキャン ラインおよび電流シンクの波形を削除し、OUT0、OUT1、OUT2、OUT3 のスキャンラインのスイッチング波形を削除.....	32
• WSON パッケージのレイアウト例を追加.....	34

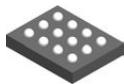
Changes from Revision * (October 2023) to Revision A (September 2024)	Page
• WCSP パッケージを追加.....	1
• 電気的特性の表を更新.....	7
• DRR (WSON) の熱に関する情報を追加.....	7
• 電気的特性の表を更新.....	7
• プログラミング例を追加.....	30

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

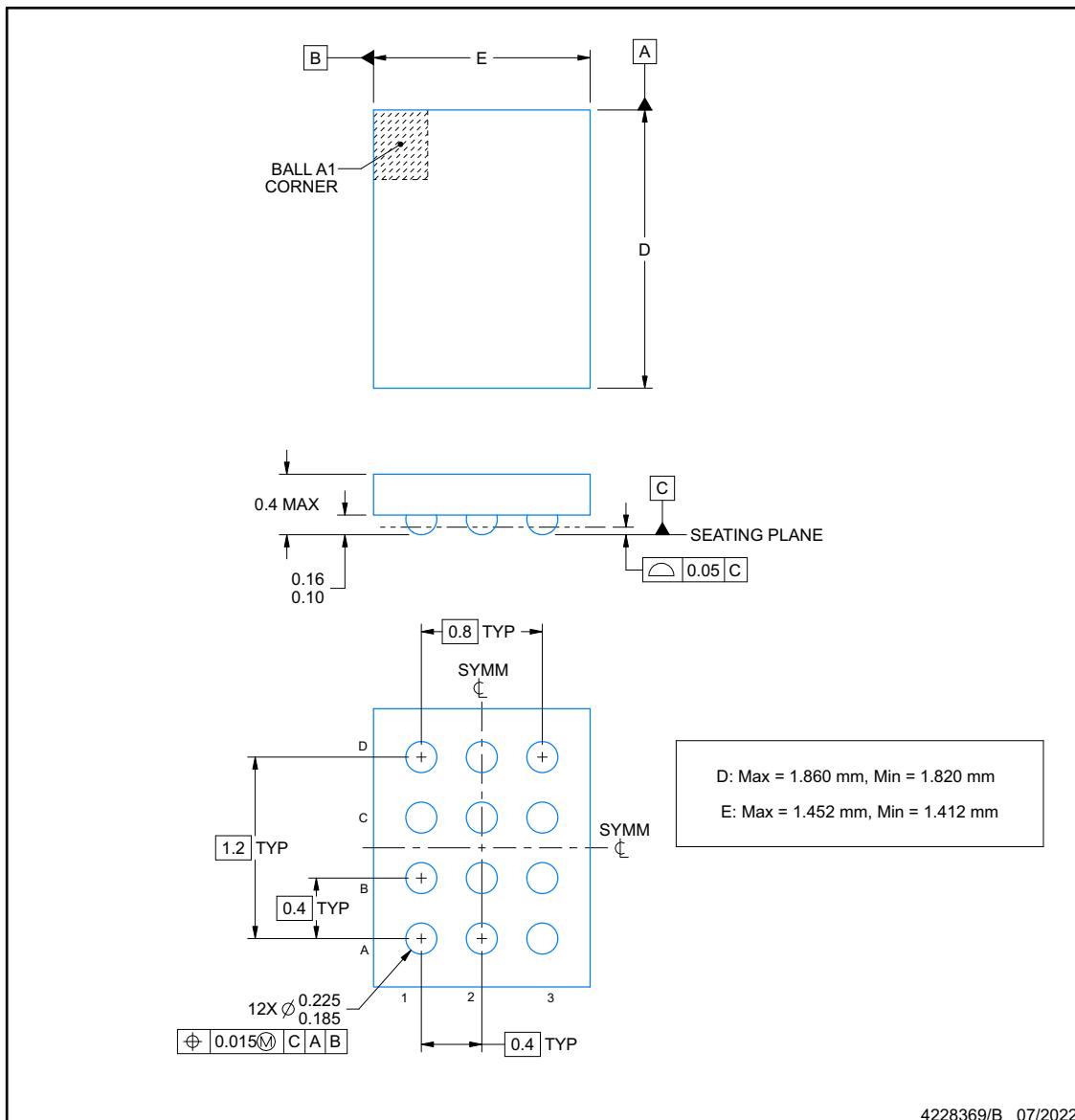
PACKAGE OUTLINE

YBH0012-C01



DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

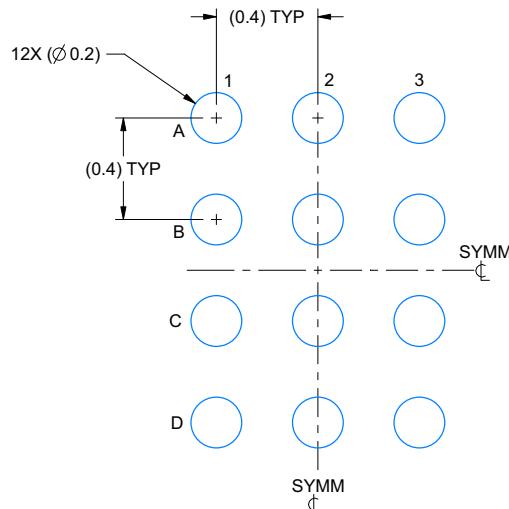
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

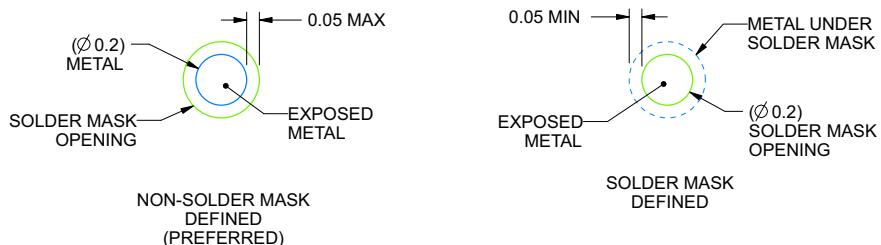
YBH0012-C01

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE: 40X



SOLDER MASK DETAILS
 NOT TO SCALE

4228369/B 07/2022

NOTES: (continued)

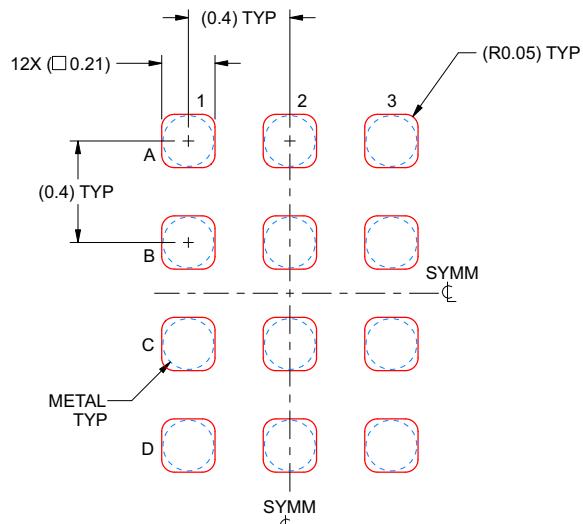
3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
 See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBH0012-C01

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 40X

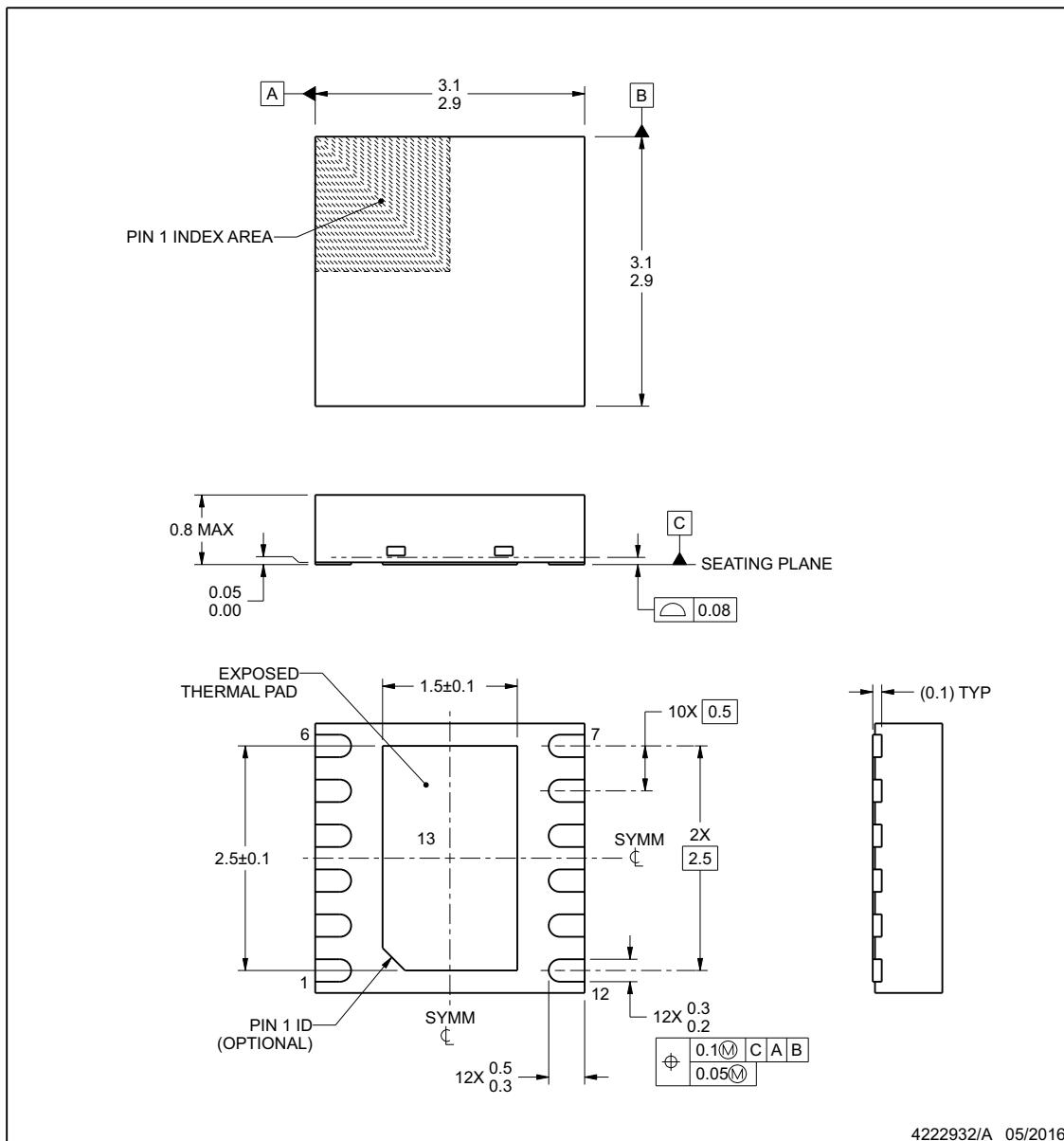
4228369/B 07/2022

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

DRR0012C**PACKAGE OUTLINE****WSON - 0.8 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

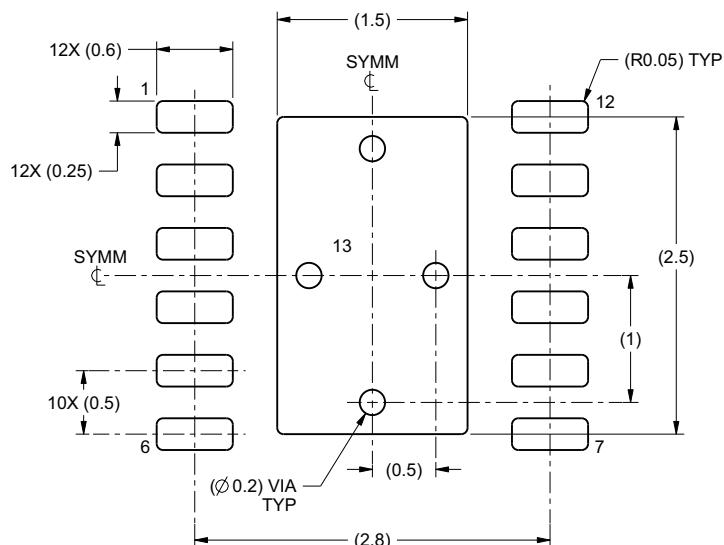
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

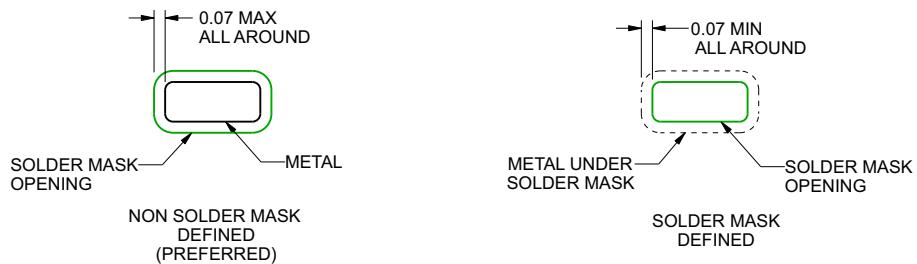
DRR0012C

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4222932/A 05/2016

NOTES: (continued)

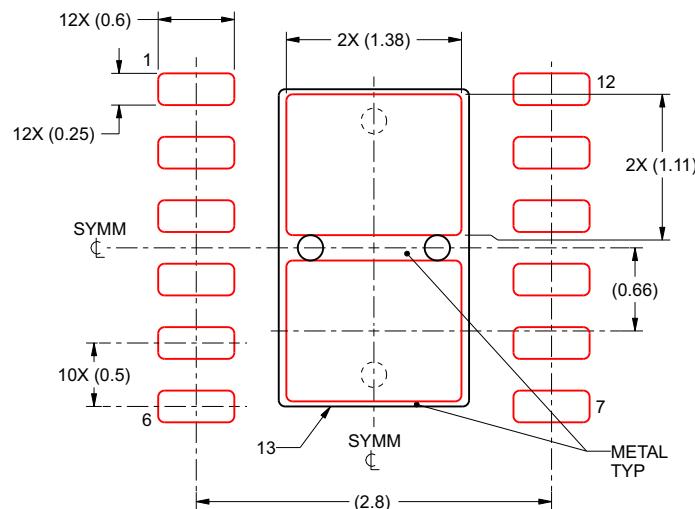
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DRR0012C

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 13
81.7% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4222932/A 05/2016

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LP5811ADRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811A
LP5811ADRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811A
LP5811AYBHR	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811A
LP5811AYBHR.A	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811A
LP5811BDRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811B
LP5811BDRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811B
LP5811BYBHR	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811B
LP5811BYBHR.A	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811B
LP5811CDRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811C
LP5811CDRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811C
LP5811CYBHR	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811C
LP5811CYBHR.A	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811C
LP5811DDRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811D
LP5811DDRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5811D
LP5811DYBHR	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811D
LP5811DYBHR.A	Active	Production	DSBGA (YBH) 12	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	5811D
LP5813ADRRR	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5813A
LP5813ADRRR.A	Active	Production	WSON (DRR) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	5813A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

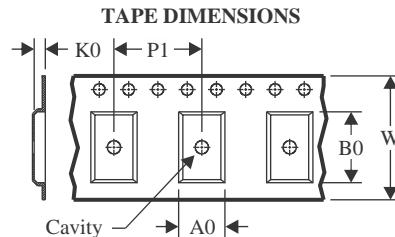
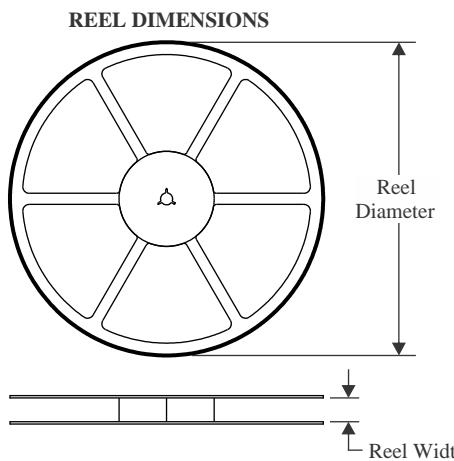
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

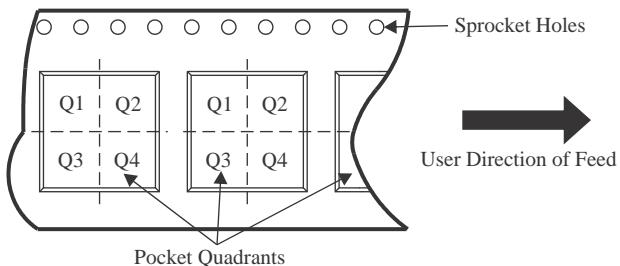
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

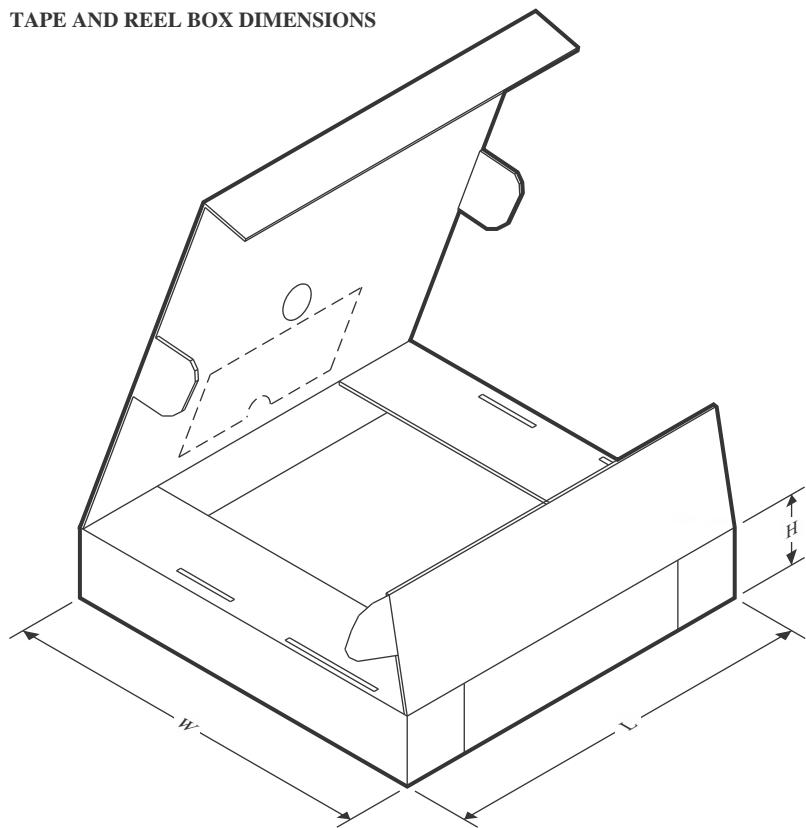
TAPE AND REEL INFORMATION

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LP5811ADRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LP5811AYBHR	DSBGA	YBH	12	3000	180.0	8.4	1.54	2.0	0.54	4.0	8.0	Q1
LP5811BDRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LP5811BYBHR	DSBGA	YBH	12	3000	180.0	8.4	1.54	2.0	0.54	4.0	8.0	Q1
LP5811CDRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LP5811CYBHR	DSBGA	YBH	12	3000	180.0	8.4	1.54	2.0	0.54	4.0	8.0	Q1
LP5811DDRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LP5811DYBHR	DSBGA	YBH	12	3000	180.0	8.4	1.54	2.0	0.54	4.0	8.0	Q1
LP5813ADRRR	WSON	DRR	12	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LP5811ADRRR	WSON	DRR	12	3000	367.0	367.0	35.0
LP5811AYBHR	DSBGA	YBH	12	3000	182.0	182.0	20.0
LP5811BDRRR	WSON	DRR	12	3000	367.0	367.0	35.0
LP5811BYBHR	DSBGA	YBH	12	3000	182.0	182.0	20.0
LP5811CDRRR	WSON	DRR	12	3000	367.0	367.0	35.0
LP5811CYBHR	DSBGA	YBH	12	3000	182.0	182.0	20.0
LP5811DDRRR	WSON	DRR	12	3000	367.0	367.0	35.0
LP5811DYBHR	DSBGA	YBH	12	3000	182.0	182.0	20.0
LP5813ADRRR	WSON	DRR	12	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

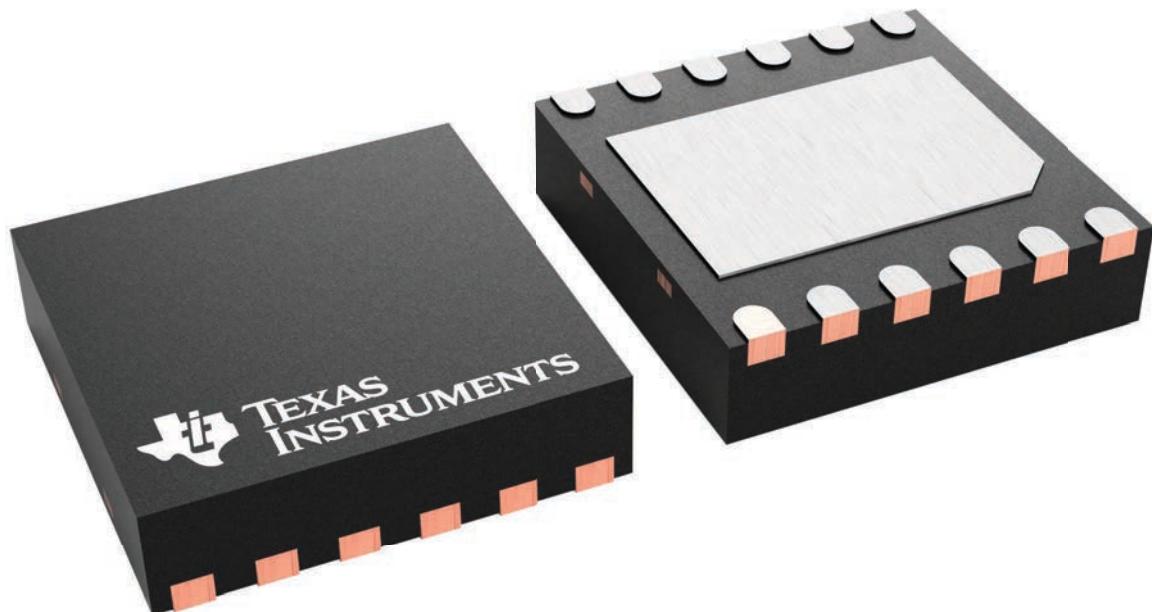
DRR 12

WSON - 0.8 mm max height

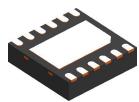
3 x 3, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

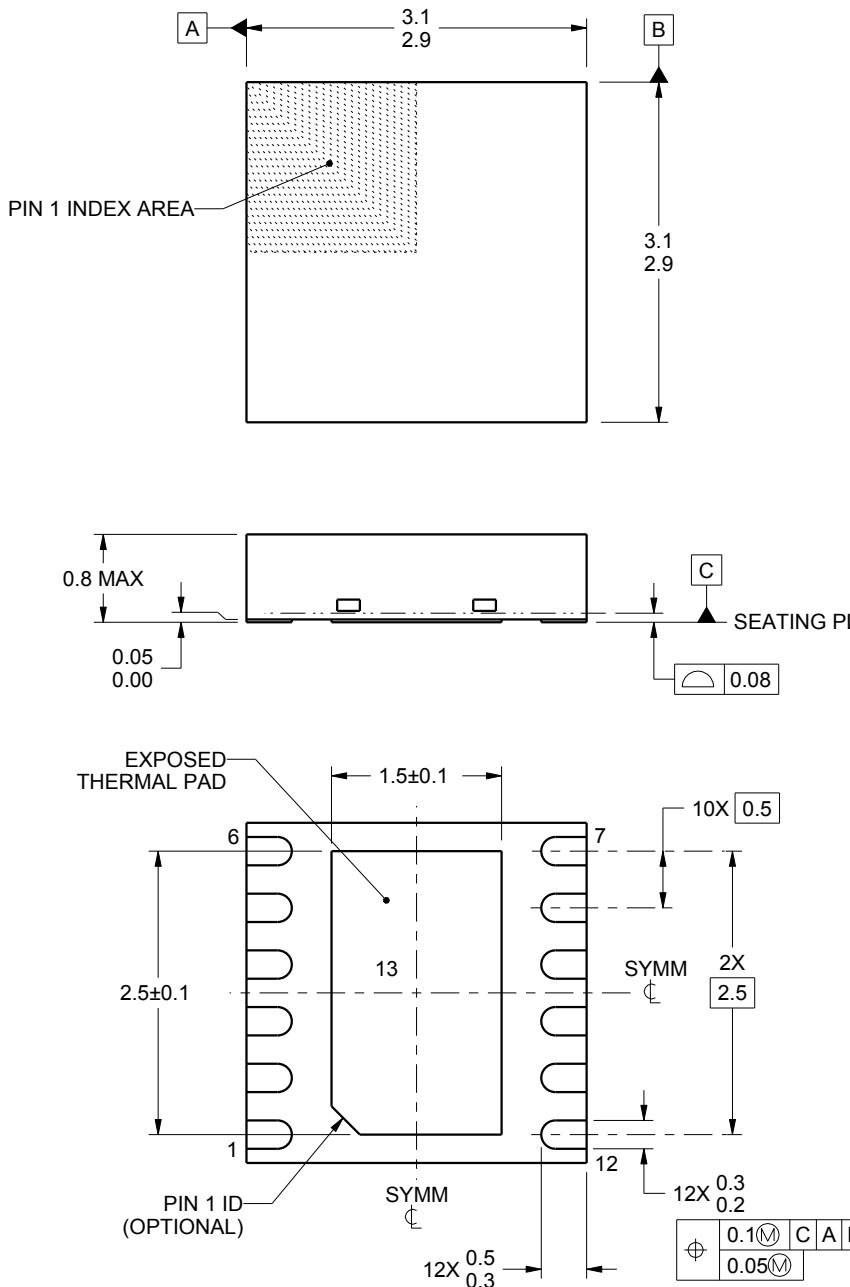
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4223490/B

DRR0012C**PACKAGE OUTLINE****WSON - 0.8 mm max height**

PLASTIC SMALL OUTLINE - NO LEAD



4222932/A 05/2016

NOTES:

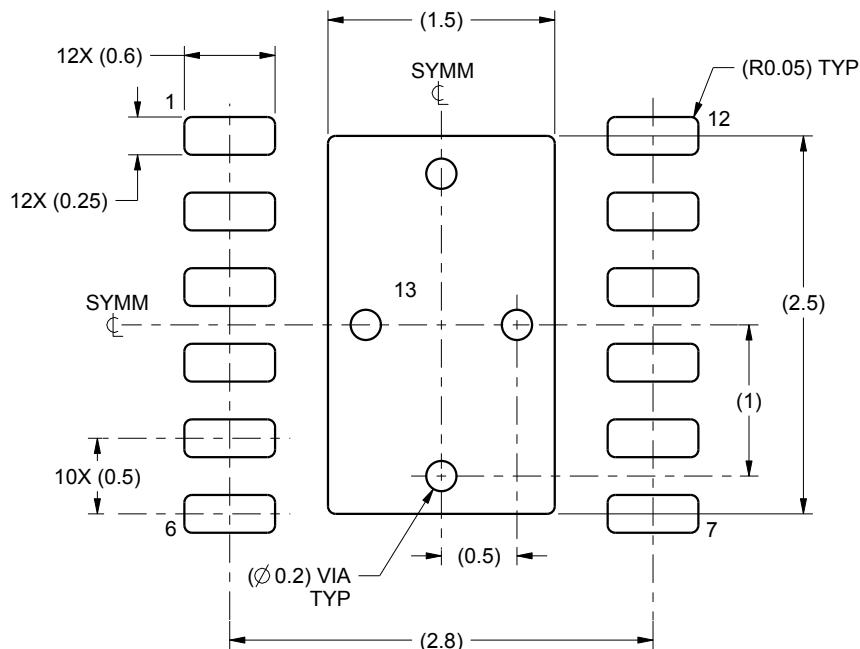
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

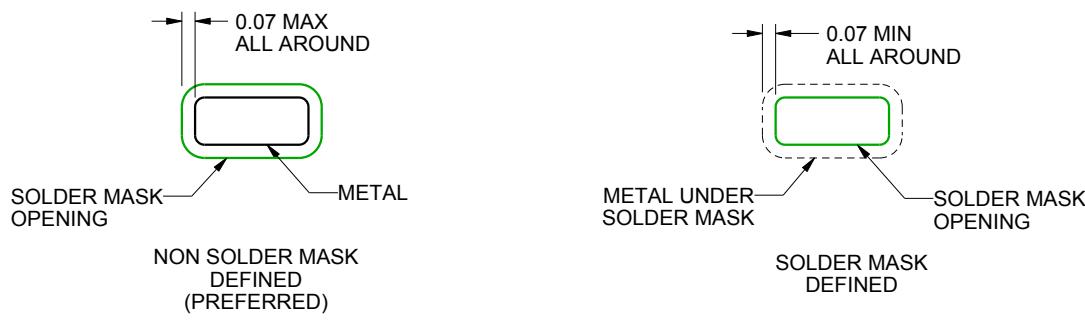
DRR0012C

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
SCALE:20X



SOLDER MASK DETAILS

4222932/A 05/2016

NOTES: (continued)

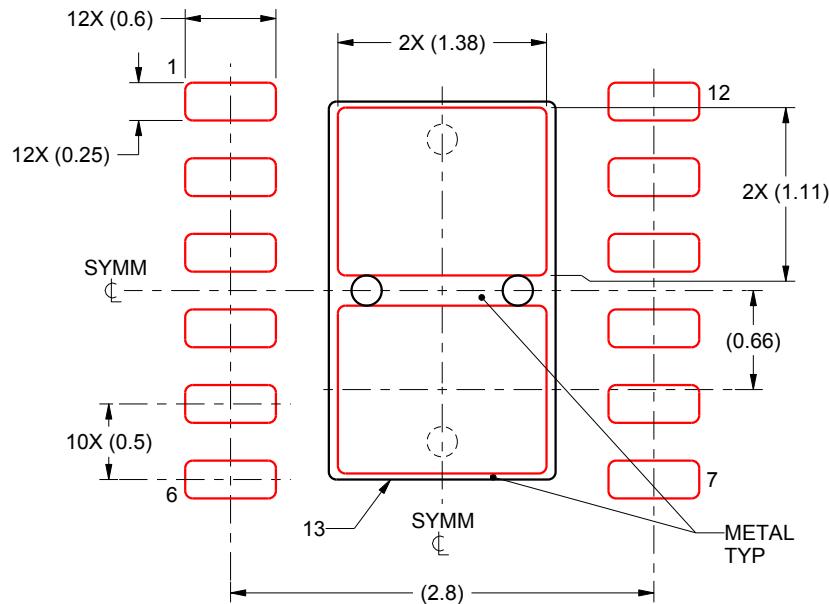
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DRR0012C

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 13
81.7% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4222932/A 05/2016

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月