



高性能24ビット、216kHzサンプリング、 ステレオ・オーディオADコンバータ

特長

- 高性能デルタ-シグマ型ADコンバータ 2チャンネル搭載
 - 24ビット・リニアPCMまたは1ビットDSD (ダイレクト・ストリーム・デジタル) 出力データ
 - 最大216kHzのPCM出力サンプリング・レートをサポート
 - 64f_Sおよび128f_SのDSD出力データ・レートをサポート
- ダイナミック特性：PCM出力
 - ダイナミック・レンジ (V_{IN} = -60dBFS、f_{IN} = 1kHz、A-Weighted) : 118dB
 - THD+N (V_{IN} = -0.5dB、f_{IN} = 1kHz) : -105dB
- ダイナミック特性：DSD出力、64f_S
 - ダイナミック・レンジ (A-Weighted) : 115dB
 - THD+N (V_{IN} = -0.5dB、f_{IN} = 1kHz) : -102dB
- オーディオ・シリアル・ポート
 - 24ビット・リニアPCM出力データ
 - マスタまたはスレーブ・モード動作
 - 左詰め、右詰め、およびI²S™データ形式をサポート
- その他のPCM出力機能：
 - リニアフェーズ・デジタル・デシメーション・フィルタ
 - DC除去用デジタル・ハイパス・フィルタ
 - 各チャンネルのクリッピング・フラグ出力
- 電源：+5Vアナログおよび+3.3Vデジタル
- 消費電力：
 - f_S = 48kHz : 308mW (typ)
 - f_S = 96kHz : 338mW (typ)
 - f_S = 192kHz : 318mW (typ)
- パワーダウン・モード
- SSOP-28パッケージ
- PCM1804とピン・コンパチブルおよび機能互換

アプリケーション

- デジタル・レコーダおよびミキシング・コンソール
- デジタル・オーディオ・エフェクト・プロセッサ
- 放送スタジオ用機器
- サラウンド・サウンド・エンコーダ
- ハイエンドAVレシーバ

概要

PCM4202は、プロ用、放送用のオーディオ・アプリケーション向けに設計された高性能ステレオ・オーディオADコンバータです。PCM4202のアーキテクチャは、各チャンネルに1ビットのデルタ-シグマ変調回路を搭載し、新しい密度変調ディザイア方式によりダイナミック特性の向上を図っています。

PCM4202は、最大216kHzのサンプリング周波数による24ビットのリニアPCM出力データをサポートします。また、各チャンネルで、64倍または128倍オーバーサンプリングの1ビットDSD (ダイレクト・ストリーム・デジタル) データ出力の構成も可能です。PCMおよびDSD出力形式のサポートにより、PCM4202はデジタル・オーディオの録音や音処理など、さまざまなアプリケーションに最適です。

PCM4202には、標準的なオーディオ・データ形式をサポートする柔軟なオーディオ・シリアル・ポート・インターフェイスが備えられています。オーディオ・データ形式の選択、サンプリング・モードの構成、およびハイパス・フィルタ機能は、すべて専用の制御ピンを用いてプログラミングできます。

PCM4202は、+5Vのアナログ電源および+3.3Vのデジタル電源で動作します。デジタルI/Oピンは、+3.3Vロジック・ファミリーと互換性があります。PCM4202は、コンパクトなSSOP-28パッケージで供給されます。

I²Sはかすすべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに

対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

絶対最大定格

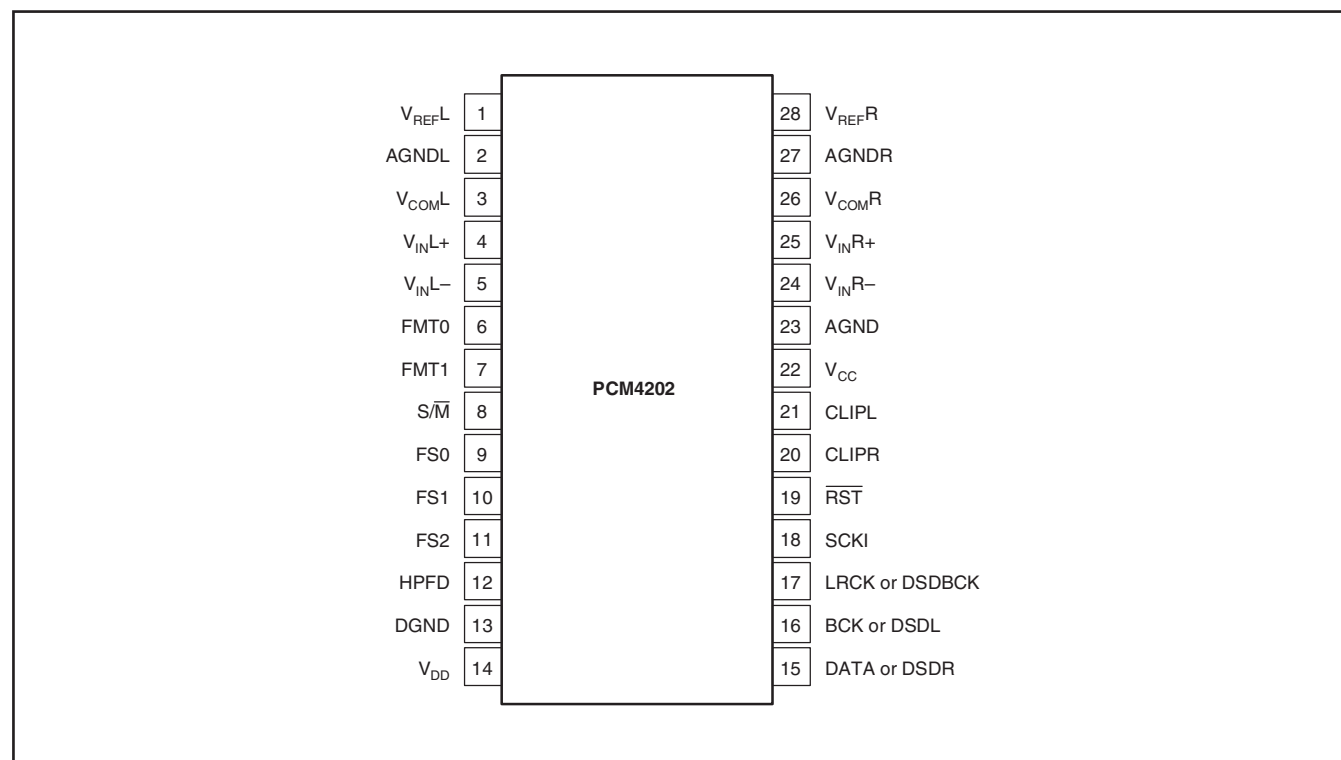
		PCM4202	単位
電源電圧	V _{CC}	+6.0	V
	V _{DD}	+3.6	V
グラウンド電圧差	(any AGND to DGND)	±0.1	V
デジタル入力電圧	FMT0, FMT1, S/M, FS0, FS1, FS2, SCKI, RST, HPFD, BCK, LRCK	-0.3 ~ (V _{DD} + 0.3)	V
アナログ入力電圧	V _{INL+} , V _{INL-} , V _{INR+} , V _{INR-}	-0.3 ~ (V _{CC} + 0.3)	V
入力電流（電源ピンを除く）		±10	mA
動作温度範囲		-10 ~ +70	°C
保存温度範囲、T _{STG}		-65 ~ +150	°C

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作は含まれていません。

パッケージ/製品情報

最新のパッケージおよび製品情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照してください。

ピン配置



端子構成

端子		I/O	説明
ピン番号	名称		
1	VREFL	Output	左チャンネル・リファレンス出力
2	AGNDL	Ground	左チャンネル・リファレンスGND
3	VCOML	Output	左チャンネルDC同相電圧、+2.5V (typ)
4	VINL+	Input	左チャンネル非反転アナログ入力
5	VINL-	Input	左チャンネル反転アナログ入力
6	FMT0	Input	オーディオ・データ形式選択
7	FMT1	Input	オーディオ・データ形式選択
8	S/M	Input	オーディオ・シリアル・ポートのスレープ/マスタ・モード選択 (0 = マスタ、1 = スレープ)
9	FS0	Input	サンプリング・モード選択
10	FS1	Input	サンプリング・モード選択
11	FS2	Input	サンプリング・モード選択
12	HPFD	Input	ハイパス・フィルタ・ディセーブル(アクティブ “High”)
13	DGND	Ground	デジタルGND
14	VDD	Power	デジタル電源、+3.3V
15	DATA or DSDR	Output	オーディオ・シリアル・ポートの左右チャンネルPCMデータ または右チャンネルDSDデータ
16	BCK or DSDL	I/O	オーディオ・シリアル・ポートのビット(またはデータ)クロック または左チャンネルDSDデータ出力
17	LRCK or DSDBCK	I/O	オーディオ・シリアル・ポートの左/右(またはワード)クロック またはDSDデータ・クロック出力
18	SCKI	Input	システム・クロック
19	RST	Input	リセット/パワーダウン(アクティブ・“Low”、内部プルアップ付)
20	CLIPR	Output	右チャンネル・クリッピング・フラグ(アクティブ “High”)
21	CLIPL	Output	左チャンネル・クリッピング・フラグ(アクティブ “High”)
22	VCC	Power	アナログ電源、+5V
23	AGND	Ground	アナログGND
24	VINR-	Input	右チャンネル反転アナログ入力
25	VINR+	Input	右チャンネル非反転アナログ入力
26	VCOMR	Output	右チャンネルDC同相電圧、+2.5V (typ)
27	AGNDR	Ground	右チャンネル・リファレンスGND
28	VREFR	Output	右チャンネル・リファレンス出力

電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzで規定されています。
システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは $256f_S$ 、クワッド・レート・サンプリング・モードでは $128f_S$ です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
分解能			24		Bits
オーディオ・データ・フォーマット					
リニア・PCM・インターフェイス・フォーマット	Two's complement, MSB first data	I ² S, 左もしくは右詰め			
リニア・PCM・ワード長			24		Bits
ダイレクト・ストリーム・デジタル(DSD)出力			1		Bit
デジタル特性					
ロジック入力レベル	V_{IH}		$0.7 \times V_{DD}$		V_{DD}
	V_{IL}		0		$0.3 \times V_{DD}$
ロジック出力レベル	V_{OH}	$I_{OH} = -2\text{mA}$	$0.8 \times V_{DD}$		V_{DD}
	V_{OL}	$I_{OL} = +2\text{mA}$			$0.2 \times V_{DD}$
入力電流	I_{IH}	$V_{IN} = V_{DD}$			+10 μA
	I_{IL}	$V_{IN} = 0\text{V}$			-10 μA
入力電流 ⁽¹⁾	I_{IH}	$V_{IN} = V_{DD}$			+25 μA
	I_{IL}	$V_{IN} = 0\text{V}$			-25 μA
サンプリング周波数 ⁽²⁾	f_S	Single rate	8		54 kHz
		Dual rate	54		108 kHz
		Quad rate	108		216 kHz
システム・クロック・デューティ・サイクル		45	50	55	%
システム・クロック周波数 ⁽²⁾		Single rate, SCKI = $256f_S$	2.048		13.824 MHz
		Single rate, SCKI = $384f_S$	3.072		20.736 MHz
		Single rate, SCKI = $512f_S$	4.096		27.648 MHz
		Single rate, SCKI = $768f_S$	6.144		38.4 MHz
		Dual rate, SCKI = $256f_S$	13.824		27.648 MHz
		Dual rate, SCKI = $384f_S$	20.736		38.4 MHz
		Quad rate, SCKI = $128f_S$	13.824		27.648 MHz
		Quad rate, SCKI = $192f_S$	20.736		38.4 MHz
アナログ出力					
フルスケール入力電圧	Differential input		6.0		V_{PP}
入力インピーダンス			3		$k\Omega$
同相除去			85		dB
DC 性能					
出力オフセット・エラー	HPFD = 1		± 4		% of FSR
ゲイン・エラー			± 4		% of FSR
チャンネル間ゲイン・ミスマッチ			± 3		% of FSR

(1) RST入力(ピン19)に適用されます。

(2) シングル、デュアル、およびクワッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz、 $f_S/2$ 、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzで規定されています。システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは $256f_s$ 、クワッド・レート・サンプリング・モードでは $128f_s$ です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
ダイナミック性能 ⁽³⁾					
$f_s = 48\text{kHz}$, シングル・レート		BW = 20Hz ~ 20kHz			
全高調波歪 + ノイズ	THD+N	$V_{IN} = -0.5\text{dBFS}$, $f_{IN} = 1\text{kHz}$	-105	-95	dB
ダイナミック・レンジ		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$, A-Weighted	112	118	dB
ダイナミック・レンジ、補正なし		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$		116	dB
チャンネル・セパレーション			100	120	dB
$f_s = 96\text{kHz}$, デュアル・レート		BW = 20Hz ~ 40kHz			
全高調波歪 + ノイズ	THD+N	$V_{IN} = -0.5\text{dBFS}$, $f_{IN} = 1\text{kHz}$	-105		dB
ダイナミック・レンジ		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$, A-Weighted		118	dB
ダイナミック・レンジ、補正なし		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$		112	dB
チャンネル・セパレーション				120	dB
$f_s = 192\text{kHz}$, クワッド・レート		BW = 20Hz ~ 40kHz			
全高調波歪 + ノイズ	THD+N	$V_{IN} = -0.5\text{dBFS}$, $f_{IN} = 1\text{kHz}$	-103		dB
ダイナミック・レンジ		$V_{IN} = 0\text{VRMS}$, A-Weighted		117	dB
ダイナミック・レンジ、補正なし		$V_{IN} = 0\text{VRMS}$		108	dB
チャンネル・セパレーション				120	dB
DSD 出力、 $64f_s$ レート		DSDBCK = 2.8224MHz			
全高調波歪 + ノイズ	THD+N	$V_{IN} = -0.5\text{dBFS}$, $f_{IN} = 1\text{kHz}$	-102		dB
ダイナミック・レンジ		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$, A-Weighted		115	dB
チャンネル・セパレーション				120	dB
DSD 出力、 $128f_s$ レート		DSDBCK = 5.6448MHz			
全高調波歪 + ノイズ	THD+N	$V_{IN} = -0.5\text{dBFS}$, $f_{IN} = 1\text{kHz}$	-105		dB
ダイナミック・レンジ		$V_{IN} = -60\text{dBFS}$, $f_{IN} = 1\text{kHz}$, A-Weighted		118	dB
チャンネル・セパレーション				120	dB

(1) RST入力 (ピン19) に適用されます。

(2) シングル、デュアル、およびクワッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz、 $f_s/2$ 、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

電気的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzで規定されています。
システム・クロック周波数は、シングルおよびデュアル・レート・サンプリング・モードでは $256f_S$ 、クワッド・レート・サンプリング・モードでは $128f_S$ です。

パラメータ	条件	PCM4202			単位
		MIN	TYP	MAX	
デジタル・デシメーション・フィルタ					
通過域エッジ	Single and Dual Rate			$0.453f_S$	Hz
通過域リップル	Single and Dual Rate			± 0.005	dB
通過域エッジ	Single and Dual Rate	$0.547f_S$			Hz
ストップ・バンド 減衰量	Single and Dual Rate	-100			dB
グループ遅延	Single and Dual Rate		$37/f_S$		sec
通過域エッジ (-0.005dB)	Quad Rate			$0.375f_S$	Hz
-3dB カットオフ周波数	Quad Rate			$0.490f_S$	Hz
通過域リップル	Quad Rate			± 0.005	dB
通過域エッジ	Quad Rate	$0.770f_S$			Hz
ストップ・バンド 減衰量	Quad Rate	-135			dB
グループ遅延	Quad Rate		$9.5/f_S$		sec
デジタル・ハイパス・フィルタ					
周波数応答 (-3dB)			$f_S/48000$		Hz
電源					
電圧範囲	V_{CC}	+4.75	+5.0	+5.25	VDC
	V_{DD}	+3.0	+3.3	+3.6	VDC
消費電流	$V_{CC} = +5\text{V}$, $V_{DD} = +3.3\text{V}$				
	$f_S = 48\text{kHz}$, Single Rate		55	65	mA
	$f_S = 96\text{kHz}$, Dual Rate		55	65	mA
	$f_S = 192\text{kHz}$, Quad Rate		55	65	mA
	$V_{CC} = +5\text{V}$, $V_{DD} = +3.3\text{V}$				
	$f_S = 48\text{kHz}$, Single Rate		10	12	mA
	$f_S = 96\text{kHz}$, Dual Rate		19	25	mA
	$f_S = 192\text{kHz}$, Quad Rate		13	15	mA
パワーダウン・モード電流	$V_{CC} = +5\text{V}$, $V_{DD} = +3.3\text{V}$, $\overline{\text{RST}} = 0$				
	I_{CC} Clocks applied			10	mA
	I_{DD} Clocks applied			2	mA
全消費電力	$V_{CC} = +5\text{V}$, $V_{DD} = +3.3\text{V}$				
	$f_S = 48\text{kHz}$, Single Rate		308	365	mW
	$f_S = 96\text{kHz}$, Dual Rate		338	408	mW
	$f_S = 192\text{kHz}$, Quad Rate		318	375	mW

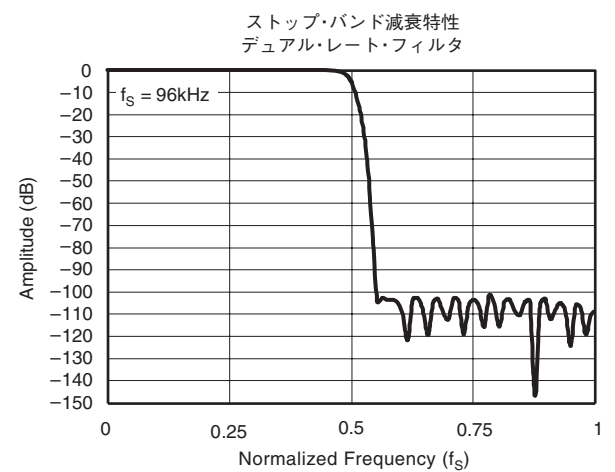
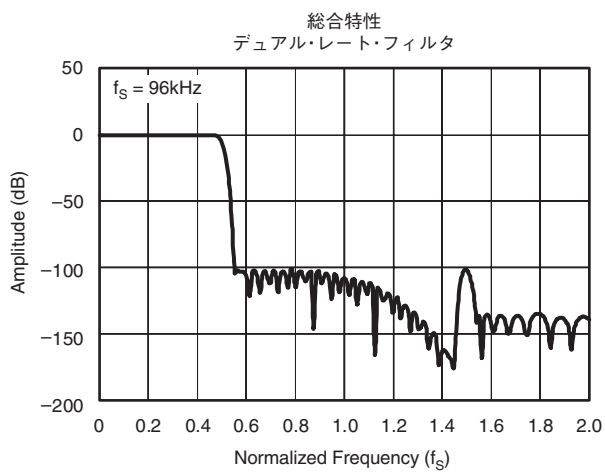
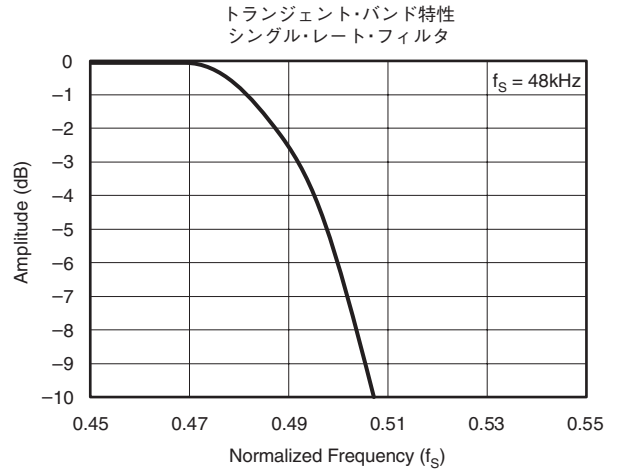
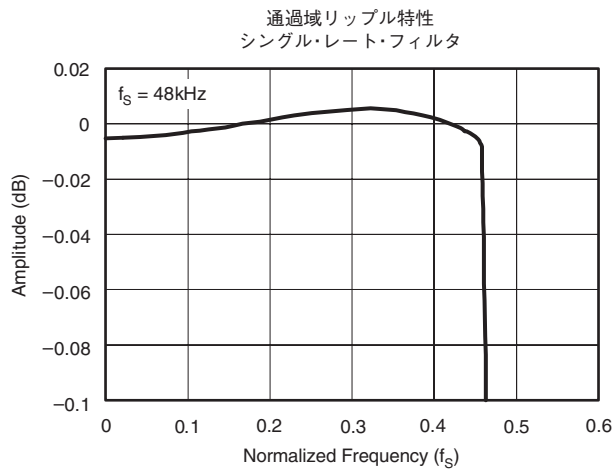
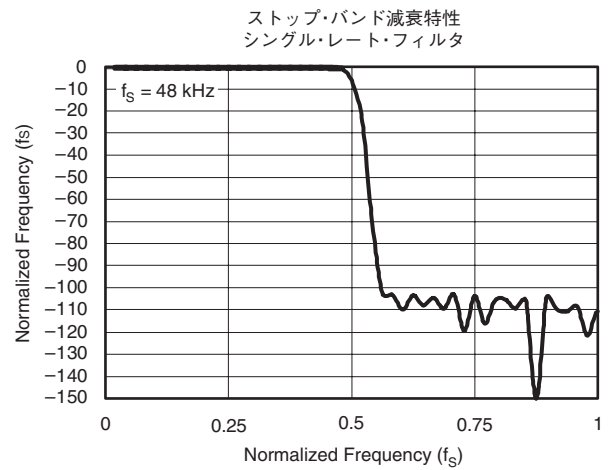
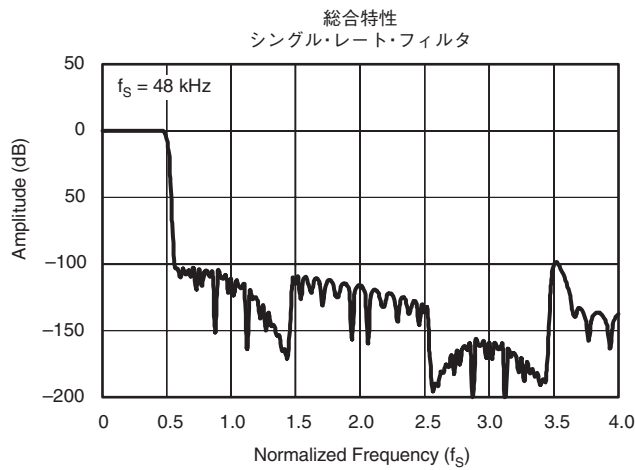
(1) $\overline{\text{RST}}$ 入力 (ピン19) に適用されます。

(2) シングル、デュアル、およびクワッド・レート・サンプリング・モードについては、このデータ・シート内で説明しています。

(3) 動的性能パラメータは、Audio Precision System Two CascadeまたはCascade Plusテスト・システムを使用して測定されています。測定帯域幅は、Audio Precision 22Hzハイパス・フィルタとAudio Precision 20kHz、 $f_S/2$ 、またはユーザ定義40kHzローパス・フィルタの組み合わせにより制限されています。すべてのA-weighted測定は、前述のフィルタとAudio Precision A-weightingフィルタの組み合わせで実行されています。

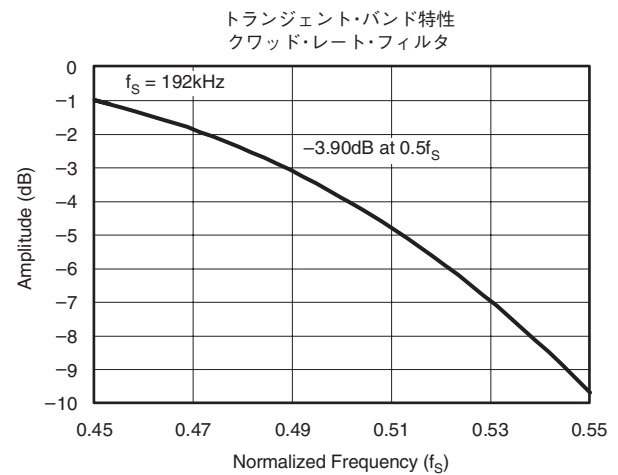
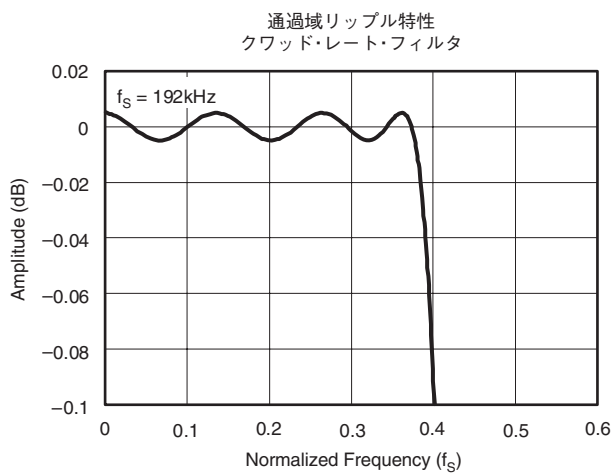
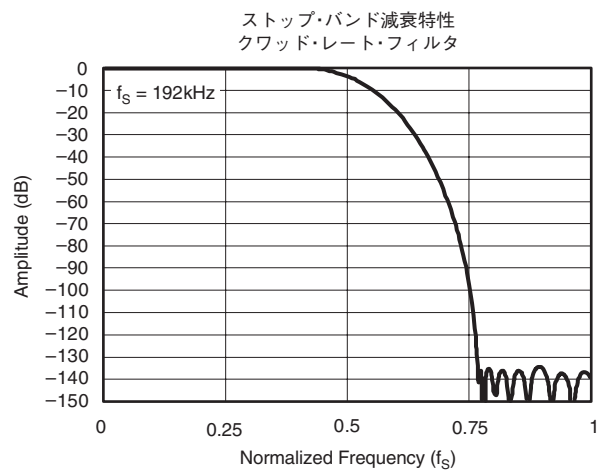
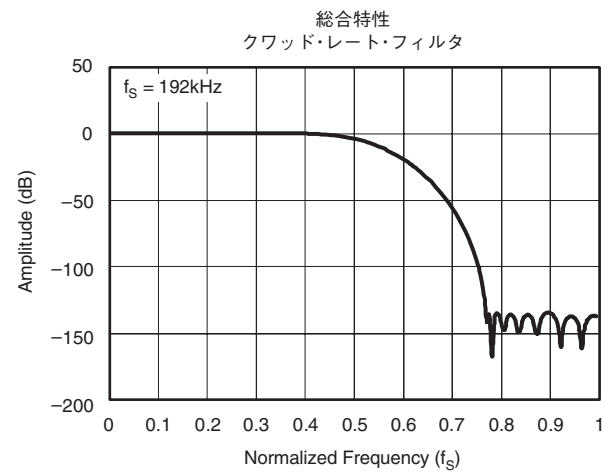
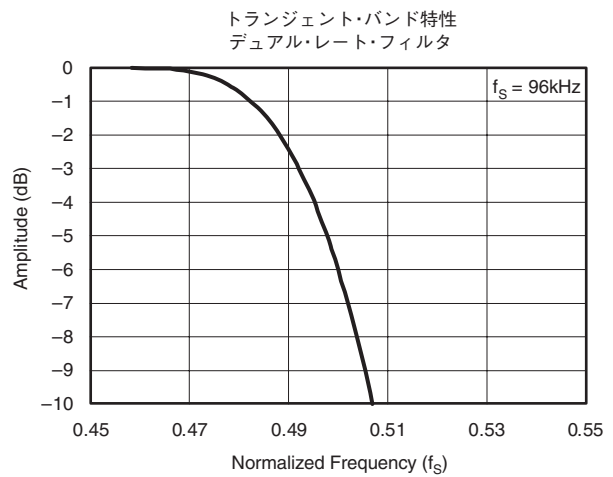
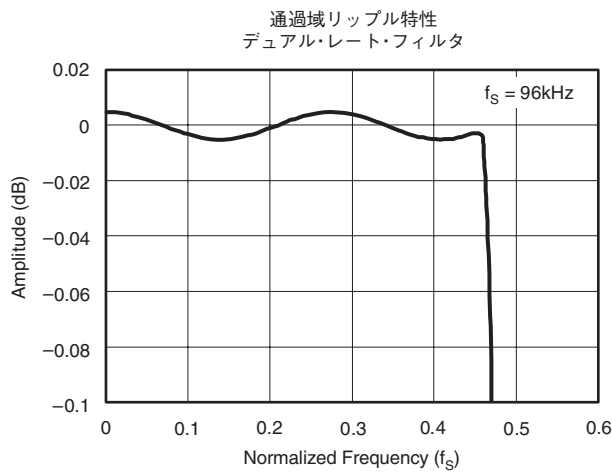
代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzです。



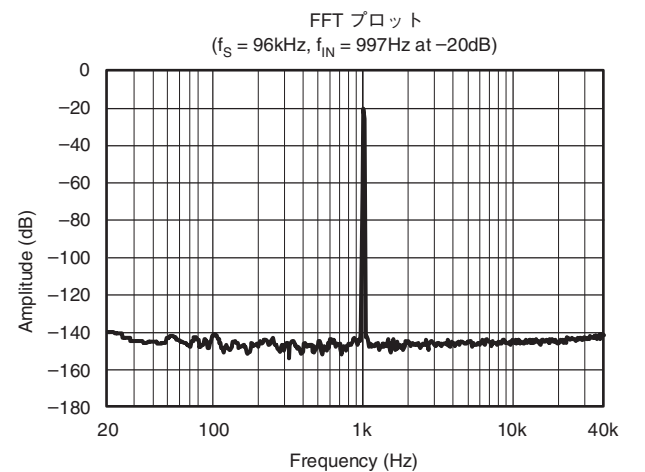
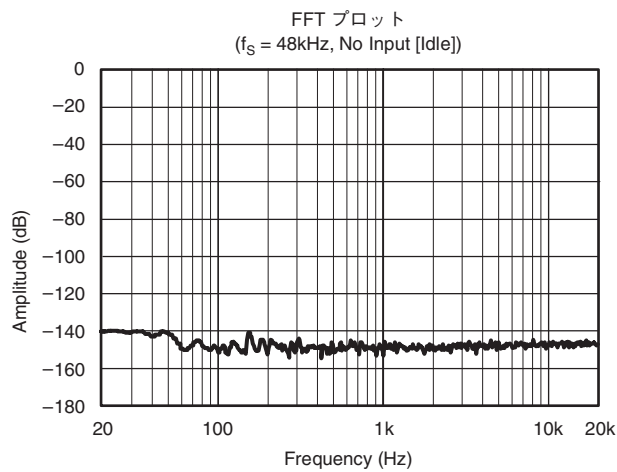
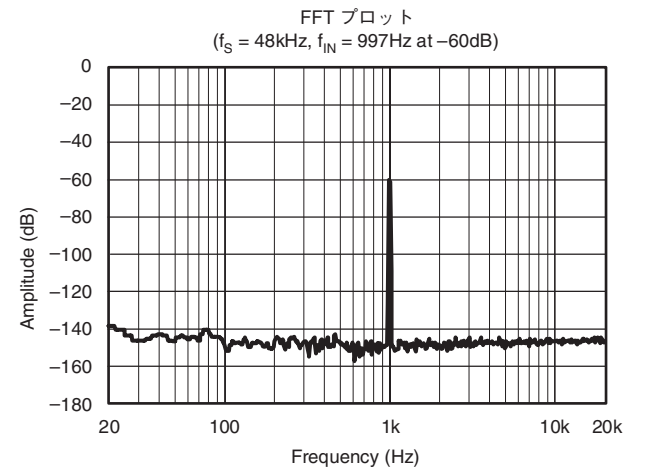
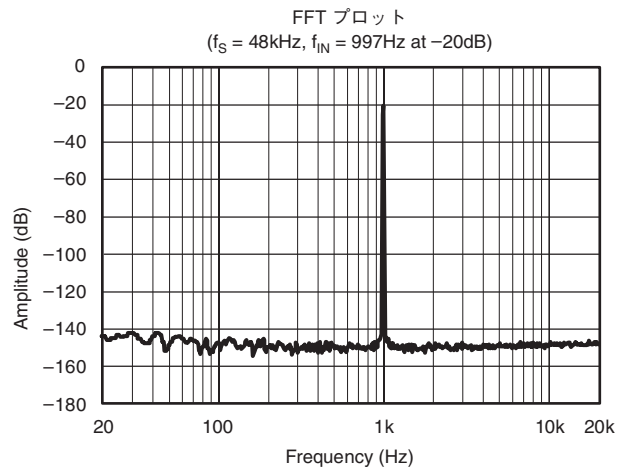
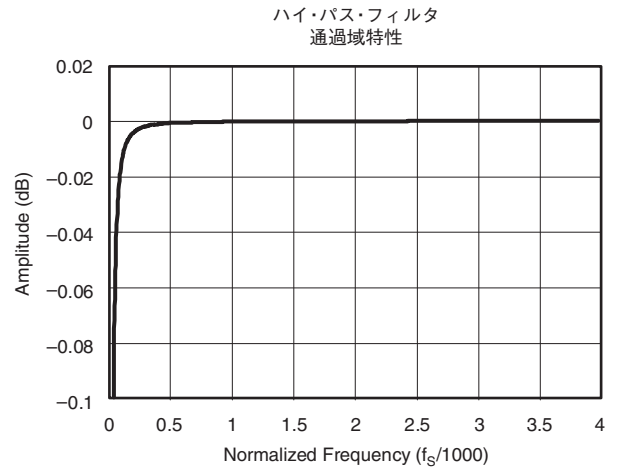
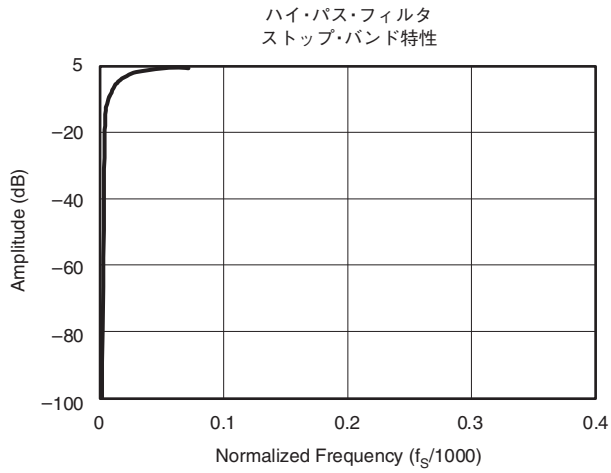
代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzです。



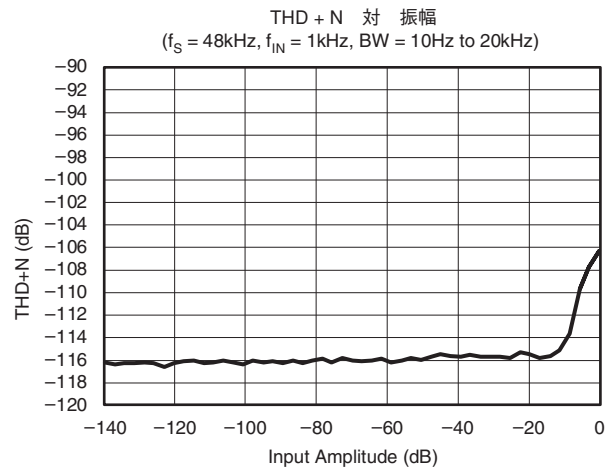
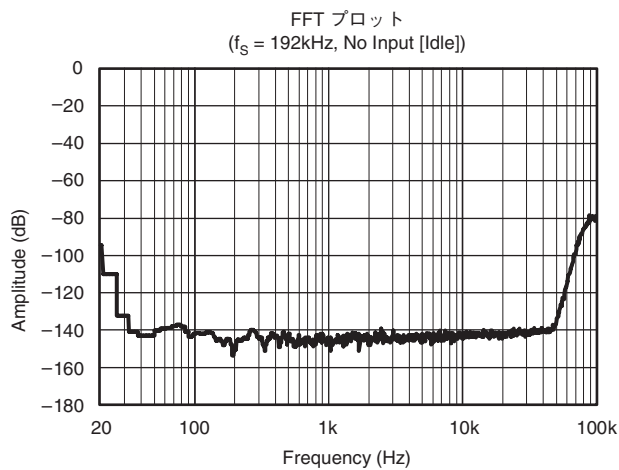
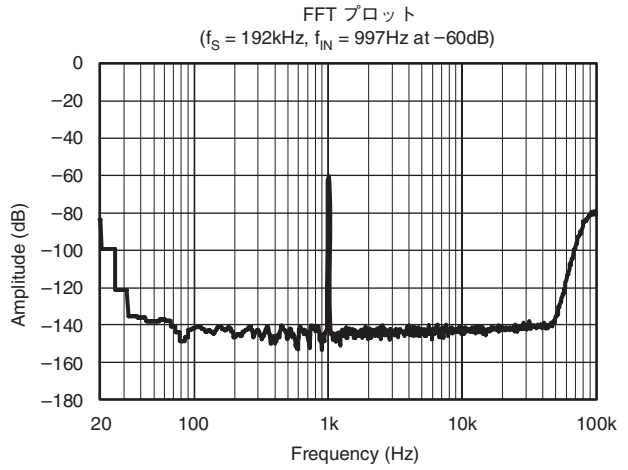
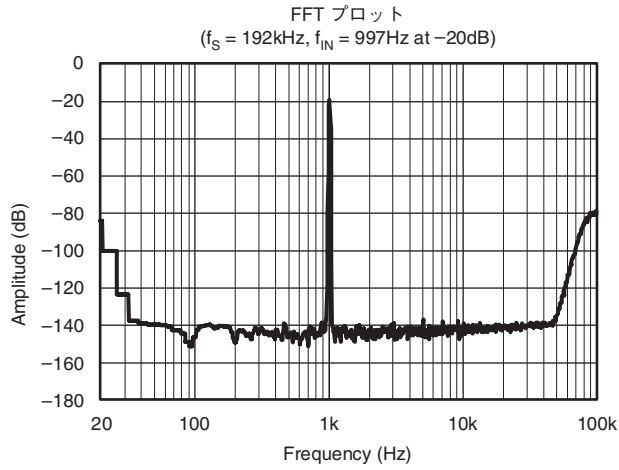
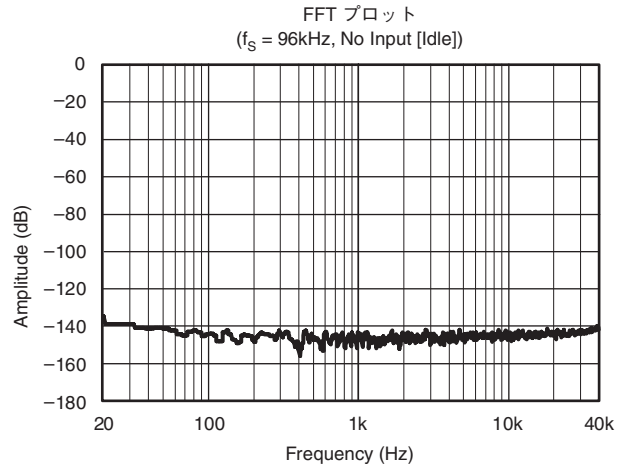
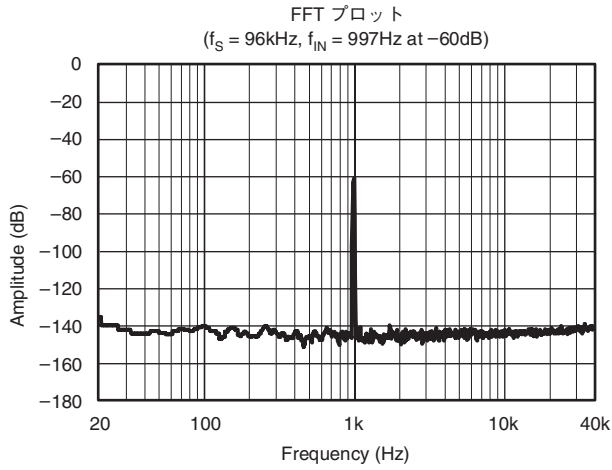
代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzです。



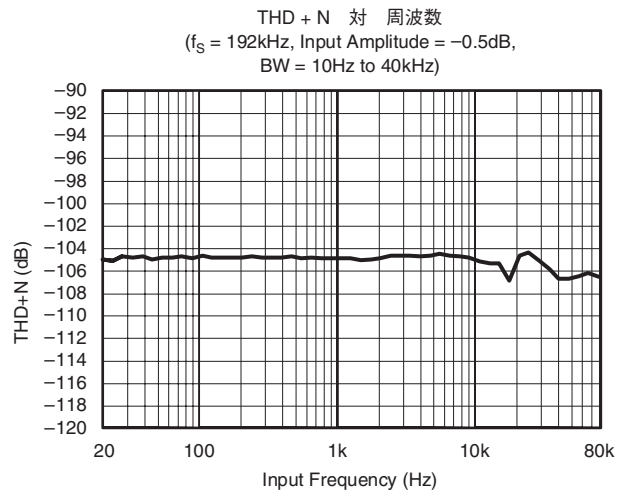
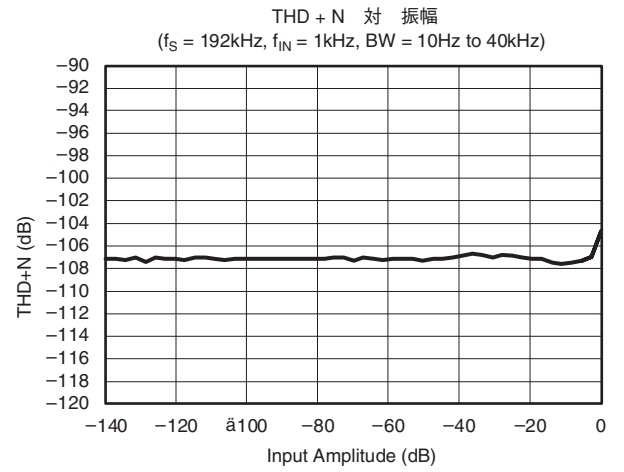
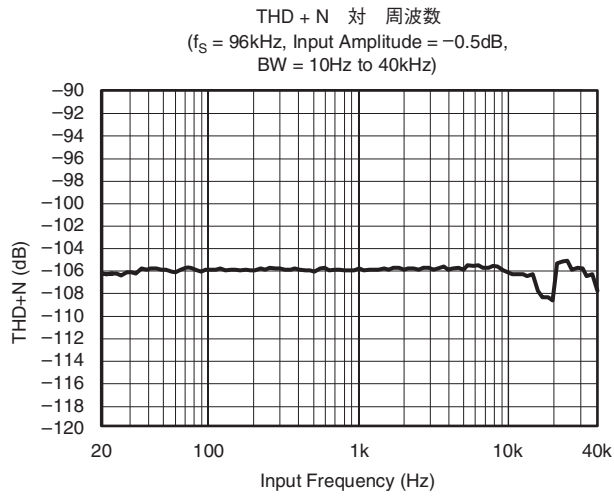
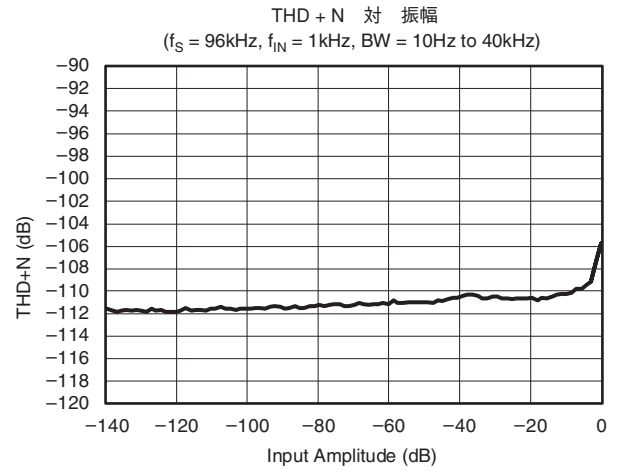
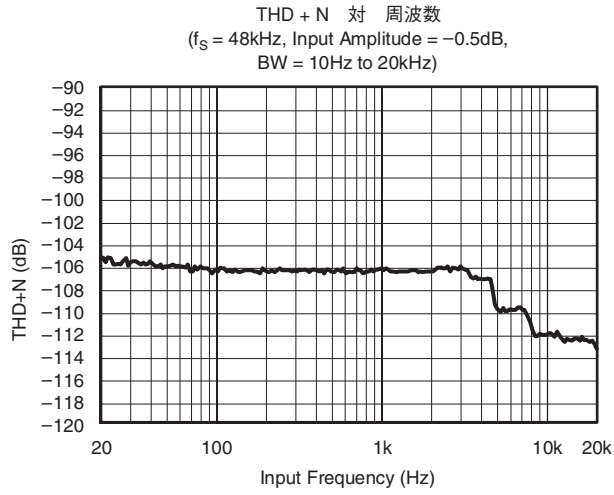
代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzです。



代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +5\text{V}$ 、 $V_{DD} = +3.3\text{V}$ 、および測定帯域幅20Hz~20kHzです。



製品概要

PCM4202は、プロ用、放送用のオーディオ・アプリケーション向けに設計された高性能ステレオ・オーディオADコンバータです。PCM4202は、両方のチャンネルに24ビット・リニアPCMまたは1ビット・DSD(ダイレクト・ストリーム・デジタル)出力できる特長を有します。PCM出力形式では最大216kHzのサンプリング・レートをサポートし、DSD出力モードでは64倍または128倍オーバーサンプリングの1ビット・データをサポートしています。PCMとDSDの両方のデータ形式をサポートすることにより、PCM4202はオーディオの録音や音処理などさまざまなアプリケーションに理想的です。

PCM4202は、密度変調デザイナ方式を採用した1ビット・デルタ・シグマ変調回路を備え、ダイナミック特性を向上させています。変調回路に対して差動電圧入力を用いることで、優れた

同相除去を実現します。変調回路には内蔵電圧リファレンスが用意され、外部入力回路用のDC同相モード・バイアス電圧出力も生成できます。24ビットPCMデータ出力に対してはリニア・フェーズ・デジタル・デシメーション・フィルタが搭載され、すべてのサンプリング・モードでストップ・バンド減衰量は最小で-100dBです。

PCM出力モードでは、各チャンネルにクリッピング・フラグ出力、およびDC除去のためのデジタル・ハイパス・フィルタを備えています。PCM4202は、サンプリング・モードおよびオーディオ・データ形式の選択、ハイパス・フィルタのイネーブル/ディセーブル、およびリセット/パワーダウン動作を専用の入力ピンで構成できます。

デバイスのアナログ部は+5V電源であり、デジタル回路は+3.3V電源です。図1に、PCM4202の機能ブロック図を示します。

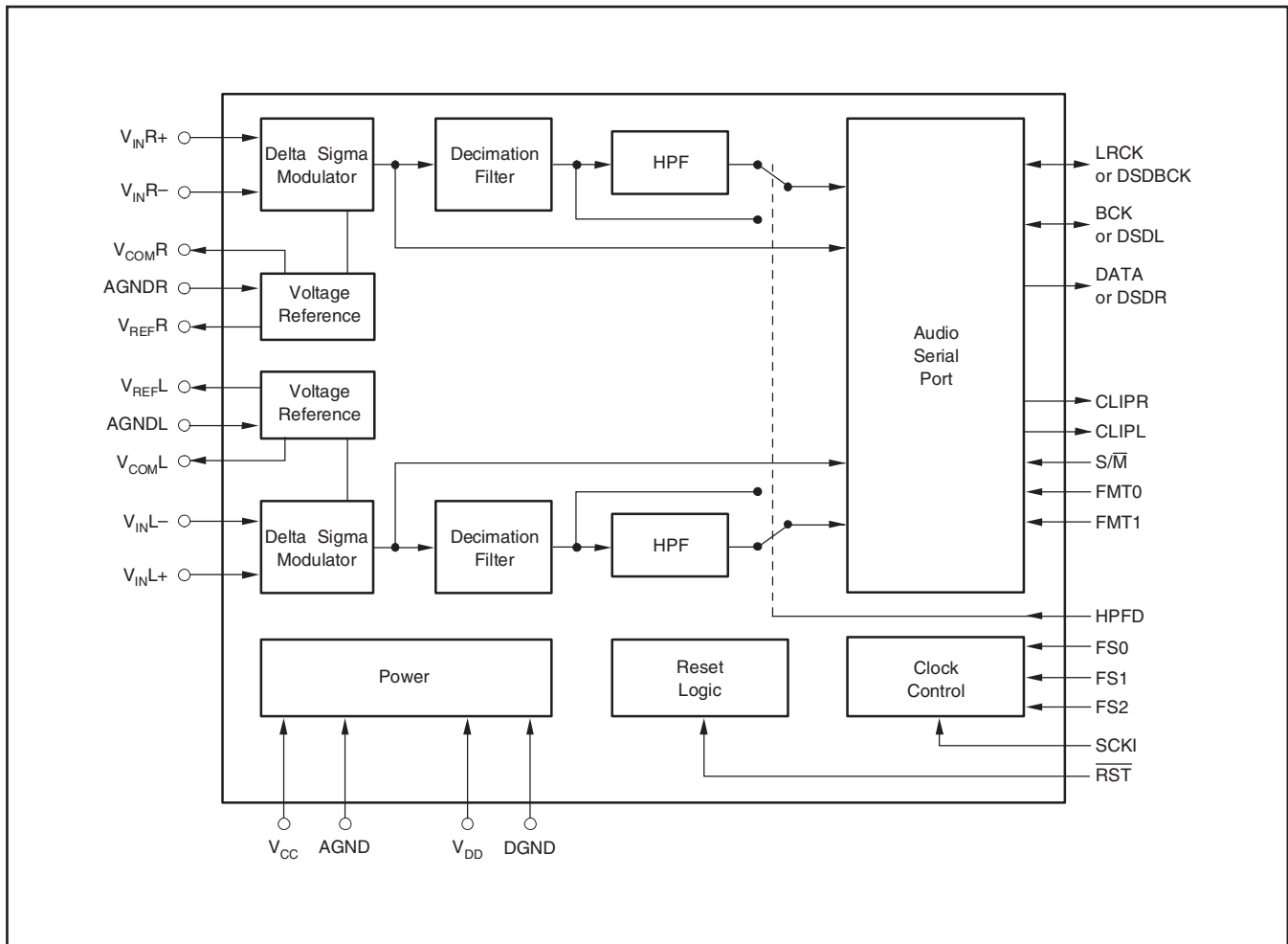


図 1. PCM4202の機能ブロック図

アナログ入力

PCM4202には2チャンネルのADコンバータがあり、各チャンネルにそれぞれ差動電圧入力端子のペアがあります。V_{INL+} (ピン4) およびV_{INL-} (ピン5) 入力 は左チャンネル入力に対応し、V_{INR+} (ピン25) およびV_{INR-} (ピン24) は右チャンネル入力に対応します。各入力の平均入力インピーダンスは3kΩです。

各アナログ入力ペアには、約6.0V_{pp}の差動フルスケール入力電圧を印加でき、これは2.12V_{RMS}または+8.75dBuの入力シングに対応します。アナログ入力シングは、アナログGNDレベル以下、またはV_{CC}電源電圧より300mV以上高くすることはできません。入力バッファ回路の例については、このデータシートの「アプリケーション情報」を参照してください。

電圧リファレンスおよび同相モード・バイアス電圧出力

PCM4202には、左右のチャンネルに1つずつ、計2つの電圧リファレンスが内蔵されています。V_{REFL} (ピン1) およびV_{REFR} (ピン28) 出力は、それぞれ左チャンネルと右チャンネルの+側リファレンス出力に対応しています。デカップリング・コンデンサは、これらの各端子とリファレンスGND間に接続します。AGNDL (ピン2) はV_{REFL}出力に対応し、AGNDR (ピン27) はV_{REFR}出力に対応します。デカップリングのために、最低33μFの低ESRタンタル・チップ・コンデンサと、並列に0.1μF以上のX7Rセラミック・チップ・コンデンサを接続することを推奨します。V_{REFL}およびV_{REFR}出力は、バッファ出力では無い為、外部回路のバイアスには利用できません。次に示す様に、外部回路のバイアスにはV_{COML} (ピン3) およびV_{COMR} (ピン26) 出力を使用します。

推奨するリファレンス出力端子接続については、このデータシートの「アプリケーション情報」を参照してください。

PCM4202のアナログ入力は、内部で約V_{CC}/2にバイアスされています。このバイアス電圧は、同相入力電圧と呼ばれ、左チャンネルはV_{COML} (ピン3)、右チャンネルはV_{COMR} (ピン26) にそれぞれ出力されます。これらの出力は、外部入力バッファ回路のレベル・シフト用バイアス電圧を提供します。V_{COML}およびV_{COMR}出力は内部でバッファリングされていますが、出力電流は数百μAに制限されています。これらの端子はインピーダンスが1MΩ以上の外部ノードに接続するか、または電圧フォロワ回路のバッファを介して複数のノードまたは低インピーダンスノードを駆動する事を推奨します。

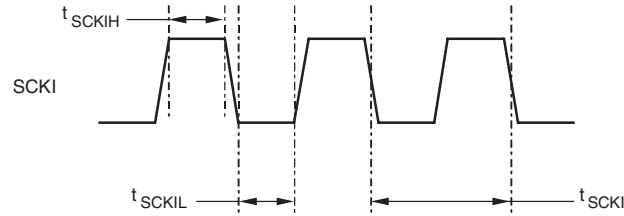
同相モード・バイアス電圧出力を利用する入力バッファ回路の例は、このデータシートの「アプリケーション情報」を参照してください。

システム・クロック入力

PCM4202では、変調回路のオーバーサンプリング・クロックおよびデジタル・サブシステム・クロックを生成するために、外部システム・クロックが必要です。システム・クロックは、SCKI入力 (ピン18) に供給されます。システム・クロック周波数は、必要なPCM出力サンプリング周波数またはDSDデータ・レート、およびサンプリング・モード選択によって異なります。表1に、一般的な出力サンプリングおよびデータ・レートに対応するシステム・クロック周波数と、対応するサンプリング・モードを示します。図2には、システム・クロックのタイミング要件を示します。

サンプリング・モード	サンプリング周波数、f _S (kHz)	システム・クロック周波数 (kHz)					
		128f _S	192f _S	256f _S	384f _S	512f _S	768f _S
シングル・レート	32	n/a	n/a	8.192	12.288	16.384	24.576
シングル・レート	44.1	n/a	n/a	11.2896	16.9344	22.5792	33.8688
シングル・レート	48	n/a	n/a	12.288	18.432	24.576	36.864
デュアル・レート	88.2	n/a	n/a	22.5792	33.8688	n/a	n/a
デュアル・レート	96	n/a	n/a	24.576	36.864	n/a	n/a
クワッド・レート	176.4	22.5792	33.8688	n/a	n/a	n/a	n/a
クワッド・レート	192	24.576	36.864	n/a	n/a	n/a	n/a
DSD 出力	128f _S Data (Single Rate)	n/a	n/a	11.2896	16.9344	22.5792	33.8688
DSD 出力	64f _S Data (Dual Rate)	n/a	n/a	11.2896	16.9344	n/a	n/a

表 1. 一般的な出力サンプリングおよびデータ・レートに対するシステム・クロック周波数



PARAMETER	DESCRIPTION	MIN	MAX	UNITS
t_{SCKI}	System Clock Period	26		ns
t_{SCKIH}	System Clock High Pulse Time	12		ns
t_{SCKIL}	System Clock Low Pulse Time	12		ns

図 2. システム・クロックのタイミング要件

サンプリング・モード

PCM4202は、3つのPCMサンプリング・モードのいずれか、または2つのDSD出力データ・レートのいずれかで動作できます。PCMサンプリング・モードは、シングル・レート、デュアル・レート、クワッド・レートの3つです。

シングル・レート・モードは、最大54kHzまでのサンプリング・レートに対して使用されます。デルタ・シグマ変調回路は、必要な出力サンプリング・レートの128倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

デュアル・レート・モードは、54kHzから108kHzまでのサンプリング・レートに対して使用されます。デルタ・シグマ変調回路は、必要な出力サンプリング・レートの64倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

クワッド・レート・モードは、108kHzから216kHzまでのサンプリング周波数に対して使用されます。デルタ・シグマ変調回路は、必要な出力サンプリング・レートの32倍に等しいレートで、アナログ入力信号をオーバーサンプリングします。

DSD出力データの場合、ユーザは $64f_s$ または $128f_s$ のオーバーサンプリング・データ・レートを選択できます。ここで、 f_s は基本のサンプリング・レートで、SACD (Super Audio CD) アプリケーションの場合は44.1kHzです。 $64f_s$ のデータ・レートは、デュアル・レートPCMサンプリング・モードに相当し、基本サンプリング・レートの64倍に等しいレートでアナログ入力信号がオーバーサンプリングされます。 $128f_s$ のデータ・レートは、シングル・レートPCMサンプリング・モードに相当し、基本サンプリング・レートの128倍に等しいレートでアナログ入力信号がオーバーサンプリングされます。

表1に、一般的なシステム・クロックとサンプリング・レートの組み合わせに対して使用されるサンプリング・モードを示しています。FS0 (ピン9)、FS1 (ピン10)、およびFS2 (ピン11) 入力を使用して、PCM4202のサンプリング・モードを選択しま

す。パワー・アップ・リセット初期化後の任意の時点でサンプリング・モード・ピンの状態が変化した場合、ユーザは外部強制リセットを発行してPCM4202を再初期化する必要があります。表2、表3、および表4には、PCMマスタ/スレーブ・モード動作およびDSD出力モードに対するサンプリング・モード選択を示しています。

FS2	FS1	FS0	SAMPLING MODE WITH SYSTEM CLOCK RATE
0	0	0	Single Rate with $f_{SCKI} = 768f_s$
0	0	1	Single Rate with $f_{SCKI} = 512f_s$
0	1	0	Single Rate with $f_{SCKI} = 384f_s$
0	1	1	Single Rate with $f_{SCKI} = 256f_s$
1	0	0	Dual Rate with $f_{SCKI} = 384f_s$
1	0	1	Dual Rate with $f_{SCKI} = 256f_s$
1	1	0	Quad Rate with $f_{SCKI} = 192f_s$
1	1	1	Quad Rate with $f_{SCKI} = 128f_s$

表 2. PCMマスタ・モード動作に対するサンプリング・モード選択

FS2	FS1	FS0	サンプリング・モード
0	0	0	Single Rate with Clock Auto-Detection
0	0	1	Dual Rate with Clock Auto-Detection
0	1	0	Quad Rate with Clock Auto-Detection
0	1	1	Reserved
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Reserved
1	1	1	Reserved

表 3. PCMスレーブ・モード動作に対するサンプリング・モード選択

FS2	FS1	FS0	サンプリング・モード
0	0	0	128fs DSD Output Rate with f _{SCKI} = 768fs
0	0	1	128fs DSD Output Rate with f _{SCKI} = 512fs
0	1	0	128fs DSD Output Rate with f _{SCKI} = 384fs
0	1	1	128fs DSD Output Rate with f _{SCKI} = 256fs
1	0	0	64fs DSD Output Rate with f _{SCKI} = 384fs
1	0	1	64fs DSD Output Rate with f _{SCKI} = 256fs
1	1	0	Reserved
1	1	1	Reserved

表 4. DSD出力モード動作に対するサンプリング・モード選択

オーディオ・データ形式

前述したとおり、PCM4202は24ビットのリニアPCM出力データと、1ビットのDSD出力データをサポートしています。使用可能なデータ形式は、PCM4202がスレーブ・モードとマスター・モードのいずれに構成されているかによって異なります。S/ \bar{M} (ピン8)、FMT0 (ピン6)、およびFMT1 (ピン7) 入力を使用して、スレーブ・モードまたはマスター・モード、および対応するオーディオ・データ形式を選択します。

スレーブ・モードでは、PCMビット・クロックおよびL/Rクロック (BCKおよびLRCK) が入力ピンとして構成されます。DSDデータ形式は、スレーブ・モードではサポートされません。スレーブ・モードでは、左詰め、右詰め、Philips I²Sといった、一般的に使用されるPCMオーディオ・データ形式がサポートされています。

マスター・モードでは、PCMビット・クロックおよびL/Rクロック (BCKおよびLRCK) が出力ピンとして構成され、システム・クロック入力 (SCKI) から生成されます。または、ポート出力でDSD出力データを提供することもできます。

表5に、使用可能なデータ形式の選択を示します。図3および図4には、PCMおよびDSDのデータ形式を示します。

FMT1	FMT0	オーディオ・データ・フォーマット
0	0	24-bit Left Justified
0	1	24-bit I ² S
1	0	24-bit Right Justified
1	1	1-bit DSD (Master Mode Only)

表 5. オーディオ・データ形式選択

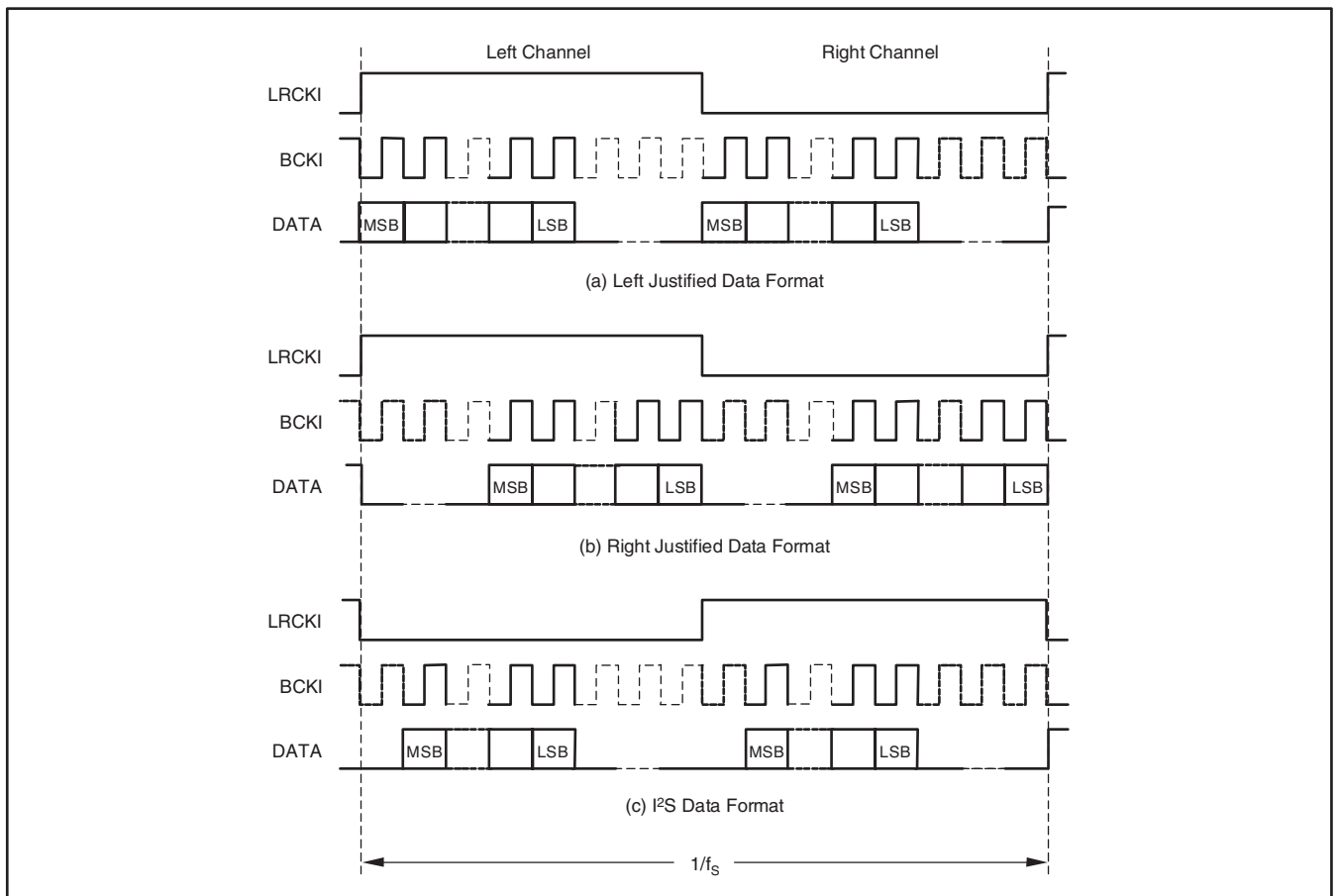


図 3. PCMデータ形式：左詰め、右詰め、およびPhilips I²S

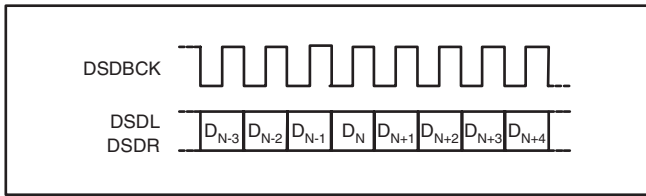


図 4. DSD出力データ形式

オーディオ・シリアル・ポートの動作

ここでは、24ビット・リニアPCMまたは1ビットDSD出力データに対して使用されるPCM4202オーディオ・シリアル・ポートの詳細について説明します。この節ではPCM出力動作について説明し、DSD出力モード動作については次の節で説明します。

PCMデータ形式の場合、シリアル・ポートは3つの信号から構成されます。BCK (ピン16)、LRCK (ピン17)、およびDATA (ピン15)です。BCK信号は、シリアル・オーディオ・データのデータ(またはビット)クロックとして機能します。LRCKは、オーディオ・シリアル・ポートのL/Rワード・クロックです。LRCKおよびBCKクロックは、同期している必要があります。DATA信号は、シリアル・オーディオ・データ出力であり、BCK信号の立ち下がりエッジでデータがクロック・アウトされます。DATAは、左右両方のチャンネルのオーディオ・データを転送します。

このデータシートの「オーディオ・データ形式」の節で述べたように、オーディオ・シリアル・ポートはマスタ・モードまたはスレーブ・モードのいずれでも動作できます。マスタ・モードでは、BCKおよびLRCKクロック信号は、システム・クロック入力SCKIから作られた出力となります。BCKクロックは、シングル・レート・サンプリング・モードでは $128f_s$ 、デュアルまたはクアド・レート・サンプリング・モードでは $64f_s$ です。LRCKクロックは、出力サンプリング・レート f_s (48kHz、96kHzなど)で動作します。

スレーブ・モードでは、BCKおよびLRCK信号は入力となります。これらのクロックは、DSPシリアル・ポート、PLLクロック・シンセサイザ、水晶発振器/デバイダ回路などのマスタ・タイミング・ソースより供給されます。BCKレートは一般に、シングル・レート・サンプリング・モードでは $128f_s$ に等しく、デュアルまたはクアド・レート・サンプリング・モードでは $64f_s$ に等しくなります。他のBCKクロック・レートも使用可能ですが、潜在的なクロック位相感度の問題によりPCM4202のダイナミック特性が低下するおそれがあるため、推奨しません。LRCKクロックは、出力サンプリング・レート f_s で動作する必要があります。

図5に、PCM出力データ形式を使用する場合の、PCM4202とオーディオ信号プロセッサとの間の標準的なシリアル・ポート接続を示します。図6には、マスタ動作モードおよびスレーブ動作モードでのオーディオ・シリアル・ポートのタイミングを示しています。

図5に、PCM出力データ形式を使用する場合の、PCM4202とオーディオ信号プロセッサとの間の標準的なシリアル・ポート接続を示します。図6には、マスタ動作モードおよびスレーブ動作モードでのオーディオ・シリアル・ポートのタイミングを示しています。

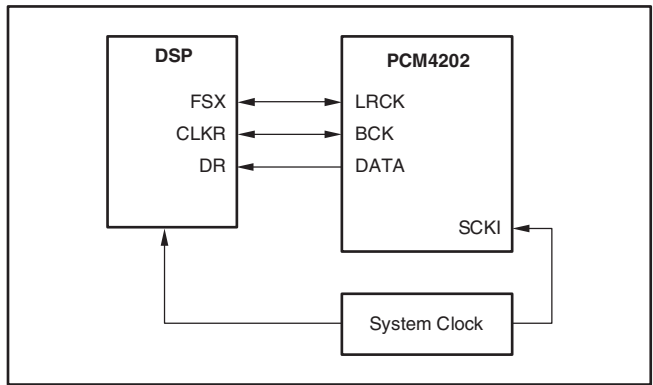


図 5. 左詰め、右詰め、および I²Sデータ形式の標準的なオーディオ・シリアル・ポート接続

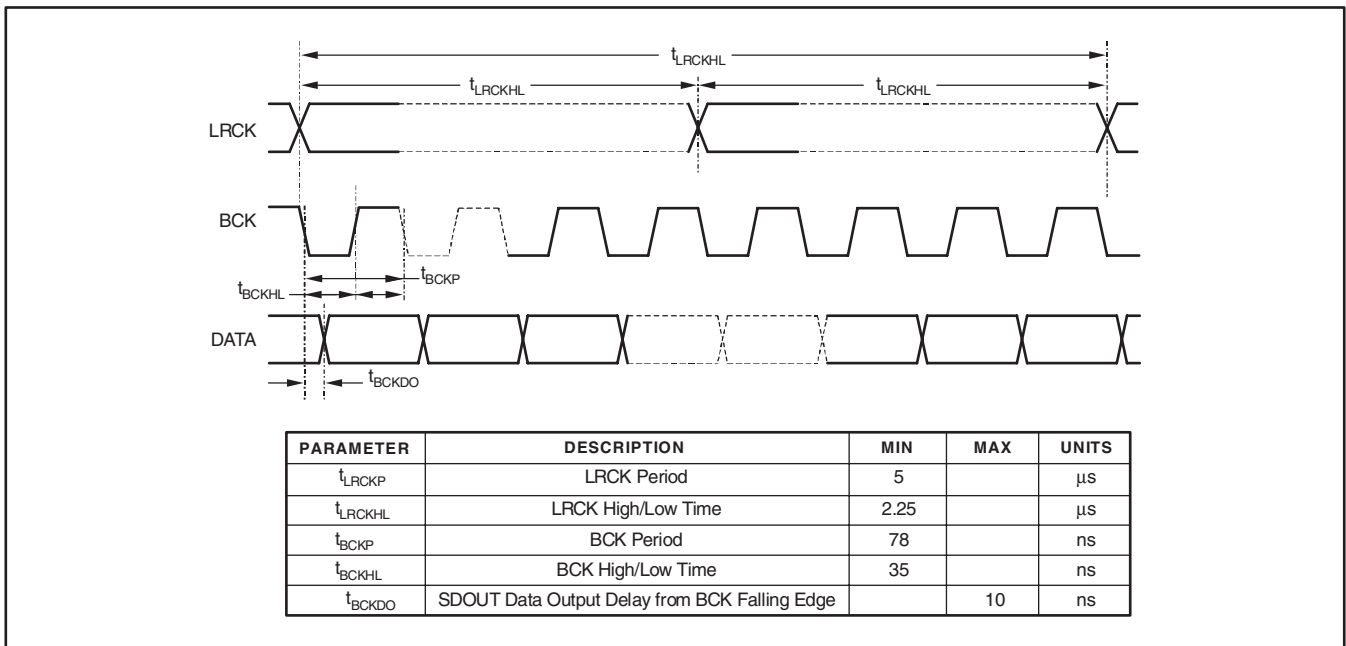


図 6. マスタおよびスレーブ・モードのオーディオ・シリアル・ポート・タイミング：左詰め、右詰め、およびPhilips I²S

DSD出力モード動作

出力ポートのDSDモード動作は、1つのDSDデータ・クロック信号DSDBCK (ピン17) と、2つの同期DSDデータ・ラインのDSDR (ピン15) およびDSDL (ピン16) で構成されます。データ・ラインは、それぞれ右チャンネルと左チャンネルに対応します。DSD出力レートは、このデータシート「サンプリング・モード」の節で述べるデバイスのサンプリング・モード設定によって決まります。

DSD出力データに対しては、シリアル・ポートはマスター・モードで構成され、DSDBCKはシステム・クロック入力SCKIから生成されます。DSDBCKは、デルタ・シグマ変調回路に供給されるオーバーサンプリング・クロックに相当します。DSDデータ出力DSDRおよびDSDLは、DSDBCKに同期しています。そしてクロックおよびデータ・ラインは、データ・キャプチャ・デバイスやデータ処理デバイスに接続されます。

図7に、両方のDSD出力モードに対するDSDポート・タイミングを示します。

ハイパス・フィルタ

デジタル化された入力信号のDC成分を除去するために、デジタル・ハイパス・フィルタが用意されています。このフィルタは、デジタル・デシメーション・フィルタの出力に配置され、PCM出力データ形式を使用する場合にのみ利用可能です。ハイパス・フィルタは、HPFD入力 (ピン12) を使用して、左チャンネルと右チャンネルの両方に対してイネーブルまたはディスエー

ブルにできます。HPFD入力を“Low”にすると、ハイパス・フィルタがイネーブルになります。HPFD入力を“High”にすると、ハイパス・フィルタがディセーブルになります。

ハイパス・フィルタの-3dBコーナー周波数は、出力サンプリング・レートに応じて変化します。 f_S を出力サンプリング・レートとして、 $f_{-3dB} = f_S/48000$ の関係になります。

クリッピング・フラグ

PCM4202は、各チャンネルに対してクリッピング・フラグ出力を備えています。CLIPL (ピン21) は左チャンネル用、CLIPR (ピン20) は右チャンネル用のクリッピング・フラグ出力です。クリッピング・フラグは、PCM出力データ形式を使用する場合にのみ利用可能です。

デシメーション・フィルタのデジタル出力が、対応するチャンネルのフルスケール・レンジを超えた場合、直ちにクリッピング・フラグが“High”になります。クリッピング・フラグ出力は、最大で $(256 \times N)/f_S$ 秒間“High”にホールドされます。ここでNは、シングル・レート・サンプリング・モードでは128、デュアル・レート・サンプリング・モードでは256、クアッド・レート・サンプリング・モードでは512です。最初のホールド期間中にデシメーション・フィルタ出力がフルスケール・レンジを超えなければ、ホールド期間の終了時に出力は“Low”に戻ります。

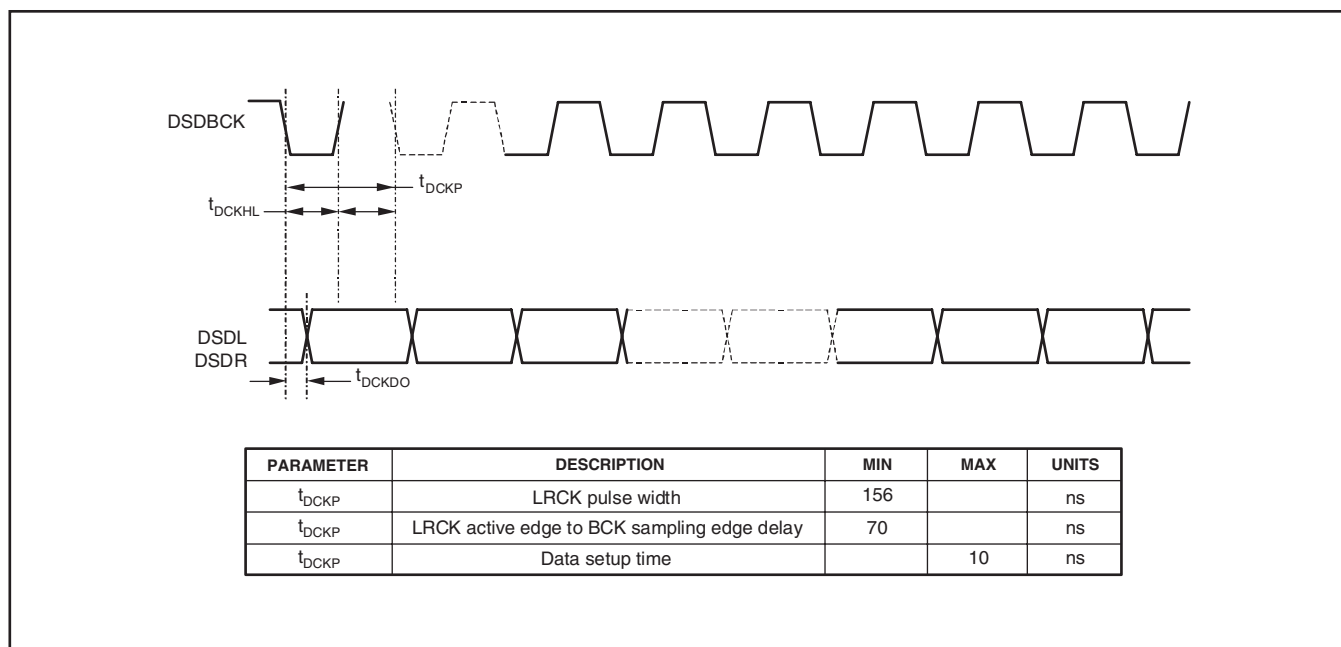


図 7. DSDデータ・ポートのタイミング

リセット動作

PCM4202には、パワーオン・リセットと外部制御リセットの2つのリセット機能があります。この節では、これら各機能の動作について説明します。

パワーアップ時には、内部リセット信号が強制的に“Low”になり、PCM4202はリセット状態になります。パワーオン・リセット回路は、 V_{DD} (ピン14) および V_{CC} (ピン22) 電源を監視します。 V_{DD} 電源が+2.0V ($\pm 400\text{mV}$) を上回り、 V_{CC} 電源が+4.0V ($\pm 400\text{mV}$) を上回ると、内部リセット信号が“High”になります。その後、PCM4202はシステム・クロック入力 (SCKI) がアクティブになるのを待ちます。システム・クロックが検出されると、初期化シーケンスが開始されます。初期化シーケンスの完了には、1024システム・クロック周期を要します。初期化シーケンスの間、ADC出力データ・ピンは“Low”に保持されます。初期化シーケンスが完了すると、PCM4202出力がイネーブルになります。図8に、パワーオン・リセット・シーケンスのタイミングを示します。

ユーザは、システム・クロック入力 that アクティブなときに、 $\overline{\text{RST}}$ 入力 (ピン19) を使用していつでもリセット初期化シーケンスを実行できます。 $\overline{\text{RST}}$ 入力はアクティブ“Low”であり、40ns以上の“Low”パルス幅が必要です。印加したリセット信号が“Low”から“High”に遷移することで、初期化シーケンスが開始されます。パワーオン・リセットの場合と同様に、初期化シーケンスの完了には、1024システム・クロック周期を要します。図9に、 $\overline{\text{RST}}$ 入力を使用して開始されるリセット・シーケンスを示します。

図10には、リセット動作前、リセット動作中、およびリセット動作後のPCM4202のオーディオ・データ出力の状態を示しています。

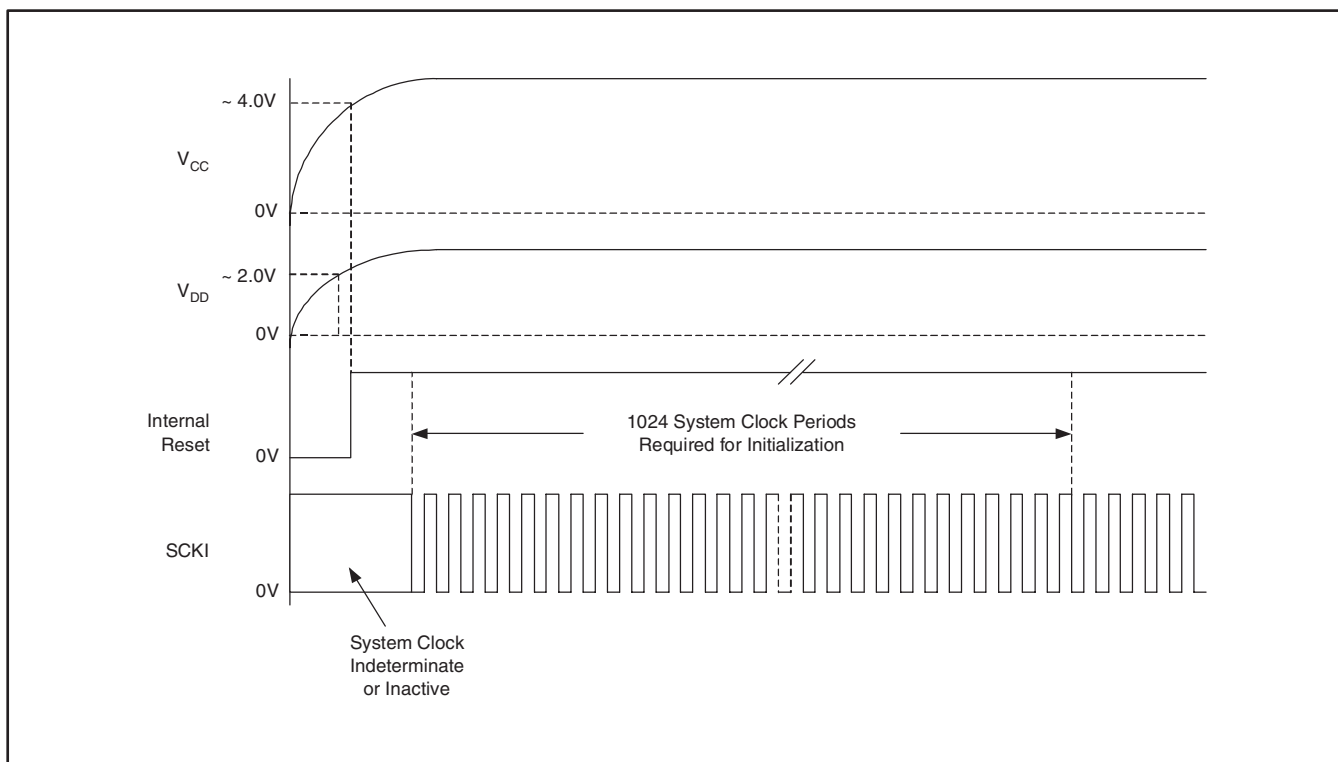


図 8. パワーオン・リセット・シーケンス

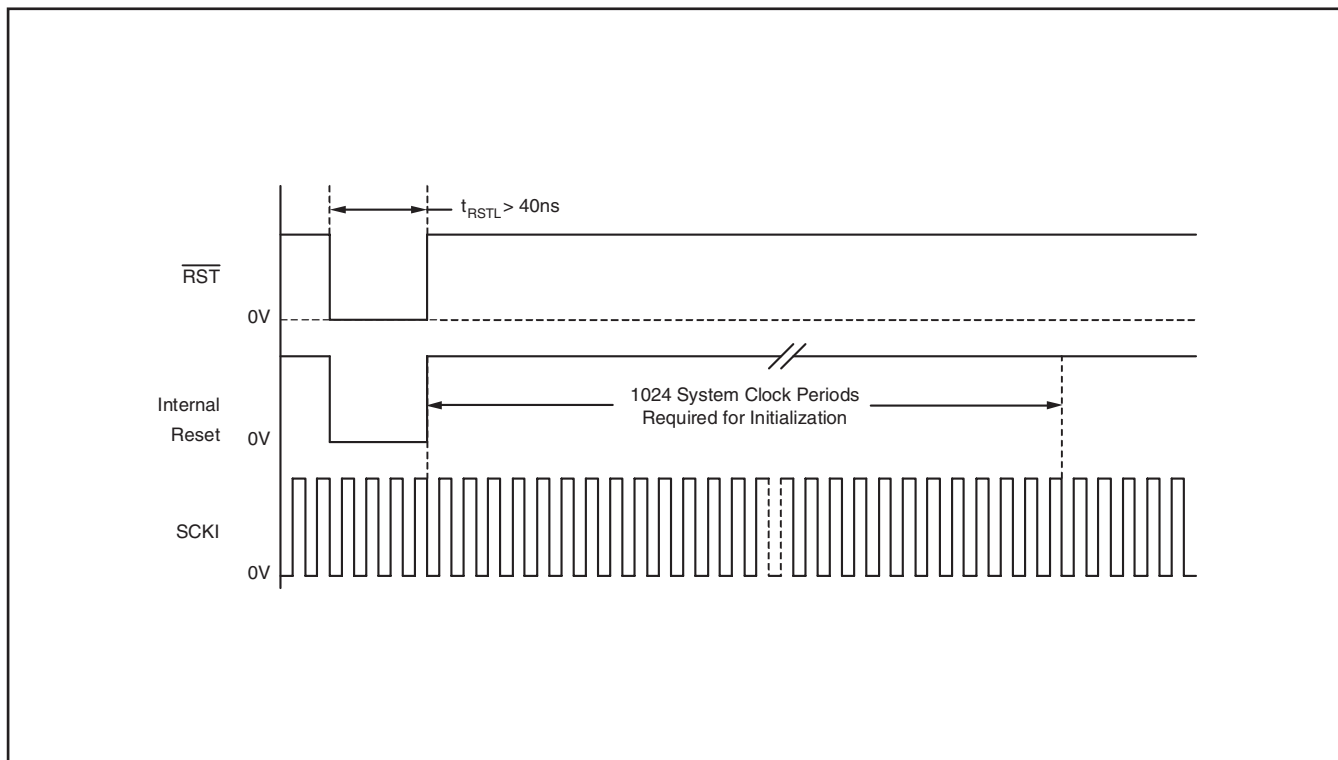


図 9. 外部リセット・シーケンス

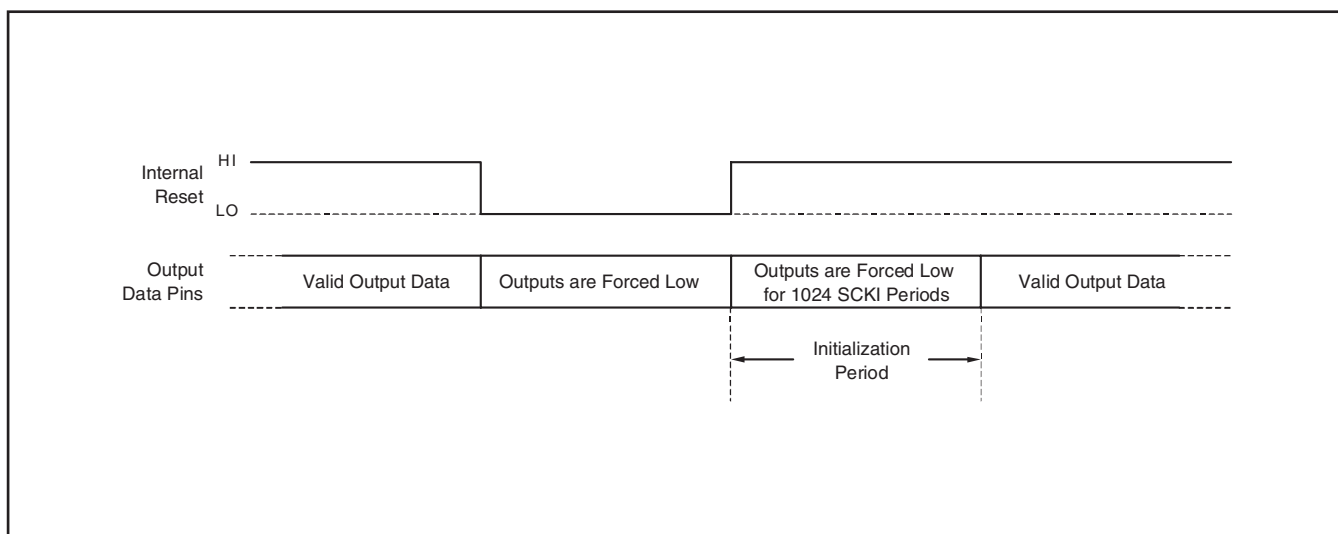


図 10. リセット動作におけるADCのデジタル出力状態

パワーダウン動作

PCM4202は、 $\overline{\text{RST}}$ 入力(ピン19)を65,536システム・クロック・サイクル以上“Low”に保つことで、パワーダウン状態に設定できます。パワーダウン・モードでは、すべての内部クロックが停止し、出力データ・ピンは強制的に“Low”になります。またシステム・クロックの入力を停止して消費電力を削減することができます。パワーダウン・モードを解除する場合は、まずシステム・クロックおよびオーディオ・クロックを再び入力して、クロックがアクティブになってから $\overline{\text{RST}}$ 入力を“High”にするとリセット・イニシャライズ・シーケンスが開始されます。図11に、パワーダウン状態に入る前、パワーダウン状態中、およびパワーダウン状態終了後の、出力データ・ピンの状態を示します。

アプリケーション情報

図12に、PCM4202の接続回路例を示します。電源および基準電圧のバイパス用コンデンサには、推奨値を示してあります。バイパス・コンデンサは、PCM4202の電源およびリファレンス出力端子にできるだけ近づけて配置してください。サイズの小さい0.1 μF のコンデンサは基板の部品面(上面)に配置できますが、大きい33 μF コンデンサは基板の半田面(下面)に配置します。

1つのグランド・プレーンをアナログおよびデジタルのグランド接続に利用しています。このアプローチにより、アナログ・グランド・ピンとデジタル・グランド・ピンの間を低インピーダンスで接続できます。+5Vアナログ電源と+3.3Vデジタル電源の接続は、別々の電源から供給されています。

図13に、平衡差動入力信号用に設計された入力バッファ回路の例を示します。この回路は、PCM4202EVM評価ボードで利用されています。バッファの出力に示されている2.7nFと100pFのコンデンサは、PCM4202のアナログ入力ピンにできるだけ近づけて配置してください。図13に示されるバッファ回路は、単にバッファ回路の(-)入力端子を接地することにより、シングルエンド入力を差動入力の変換回路として機能させることができます。

OPA1632の V_{COMIN} ピンの入力インピーダンスは比較的lowく、PCM4202の V_{COML} または V_{COMR} から出力電流を引き込みます。これらの出力をバッファリングするために電圧フォロワ回路が必要で、図14に示す回路構成で実現できます。PCM4202EVM評価ボードでは、バッファとしてOPA227を利用しています。ただし、同等の性能を持つオペアンプで代用することもできます。

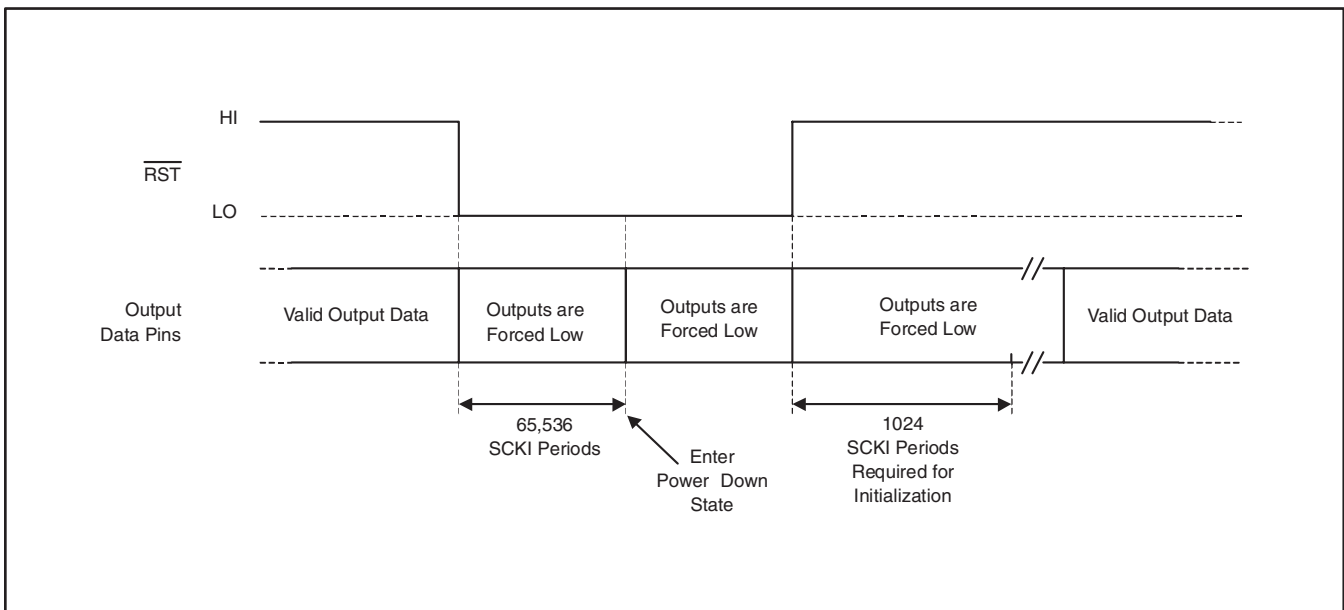


図 11. パワーダウン動作におけるADCのデジタル出力状態

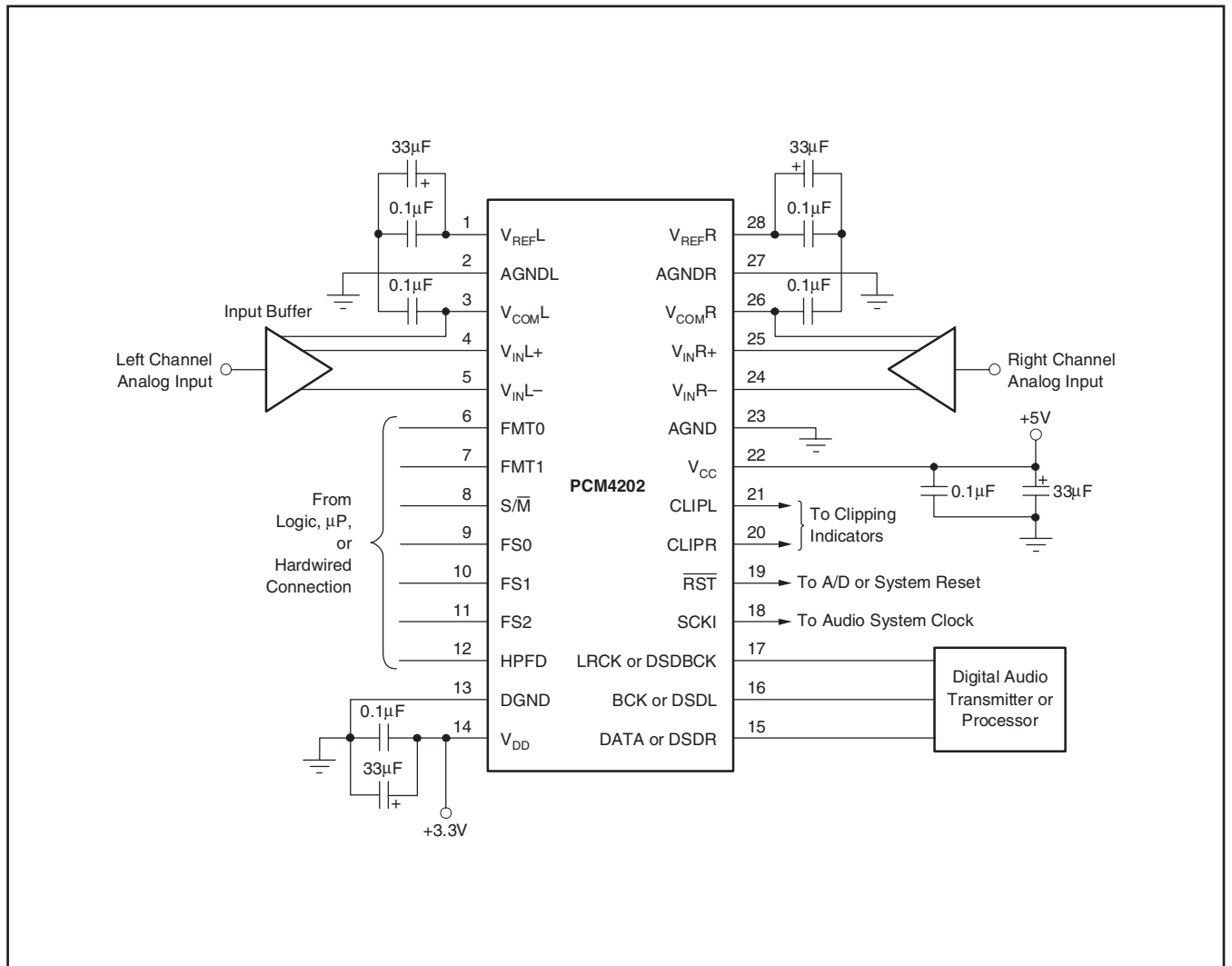


图 12. 接続回路例

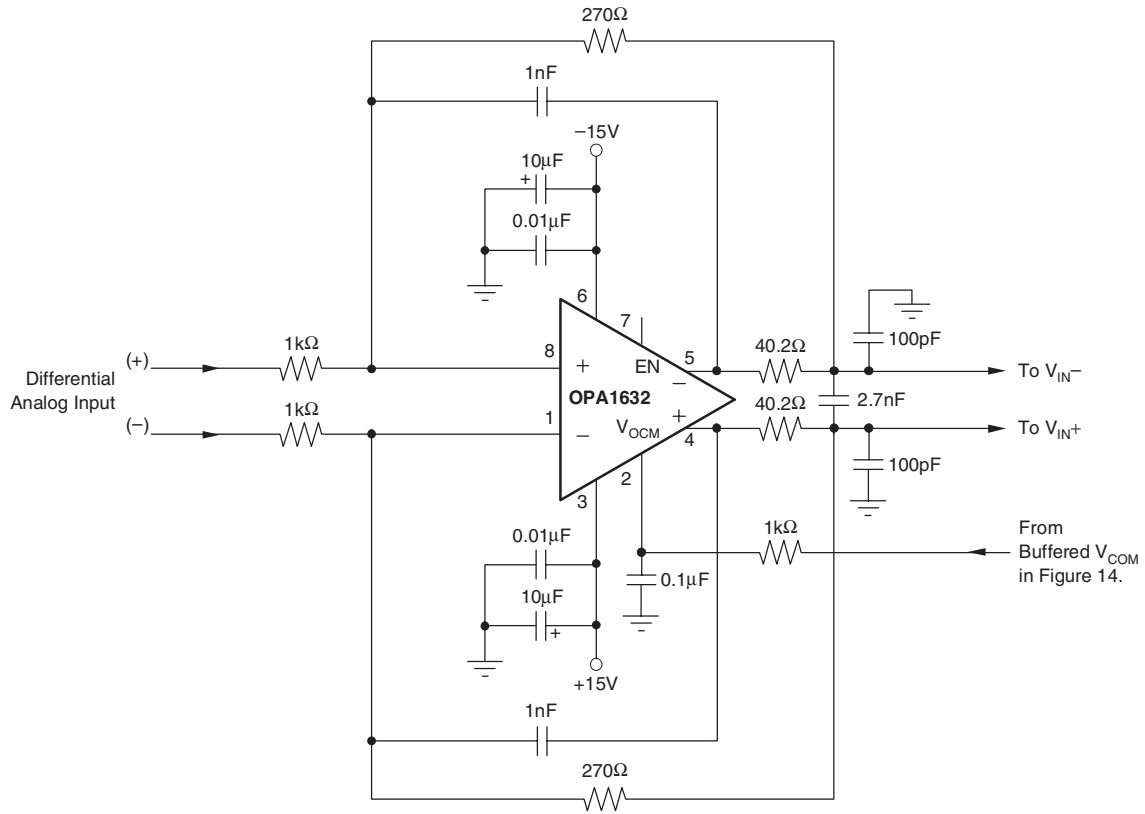


図 13. 入力バッファ回路例

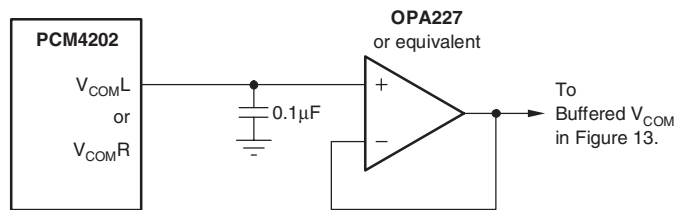


図 14. V_{COML} および V_{COMR} のバッファ回路例

PCM1804との互換性

PCM4202とPCM1804はピンおよび機能についてコンパチブルですが、設計者が注意すべき違いもいくつかあります。ここでは、それらの違いについて示します。

- PCM4202のフルスケール入力は差動6.0VPPですが、PCM1804では5.0VPPです。これは、PCM4202の内部基準電圧が+3.0Vであるのに対して、PCM1804の内部基準電圧は+2.5Vであるためです。
- PCM1804には、+5Vトレラントのデジタル入力があります。PCM4202では、デジタル入力が+3.3Vロジックにインタフェースするよう設計されているため、+5Vトレラントのデジタル入力ではありません。
- PCM4202のリセット・ピン（RST）には、内部にプルアップ抵抗があります。PCM1804では、内部にプルダウン抵抗があります

- シングル・レート・サンプリングを選択してマスタ・モードで動作する場合、PCM1804のオーディオ・シリアル・ポート・ビット・クロック（BCK）は64fSですが、PCM4202のBCKレートは128fSです。
- PCM4202とPCM1804では以下のピンの名前が異なりますが、これらは同じ機能を持っています。

端子番号	PCM4202 端子名	PCM1804 端子名
9	FS0	OSR0
10	FS1	OSR1
11	FS2	OSR2
12	HPFD	BYPAS
20	CLIPR	OVFR
21	CL IPL	OVFL

パッケージ情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
PCM4202DB	ACTIVE	SSOP	DB	28	48	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBG4	ACTIVE	SSOP	DB	28	48	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBR	ACTIVE	SSOP	DB	28	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBRG4	ACTIVE	SSOP	DB	28	1000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBT	ACTIVE	SSOP	DB	28	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
PCM4202DBTG4	ACTIVE	SSOP	DB	28	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンパ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

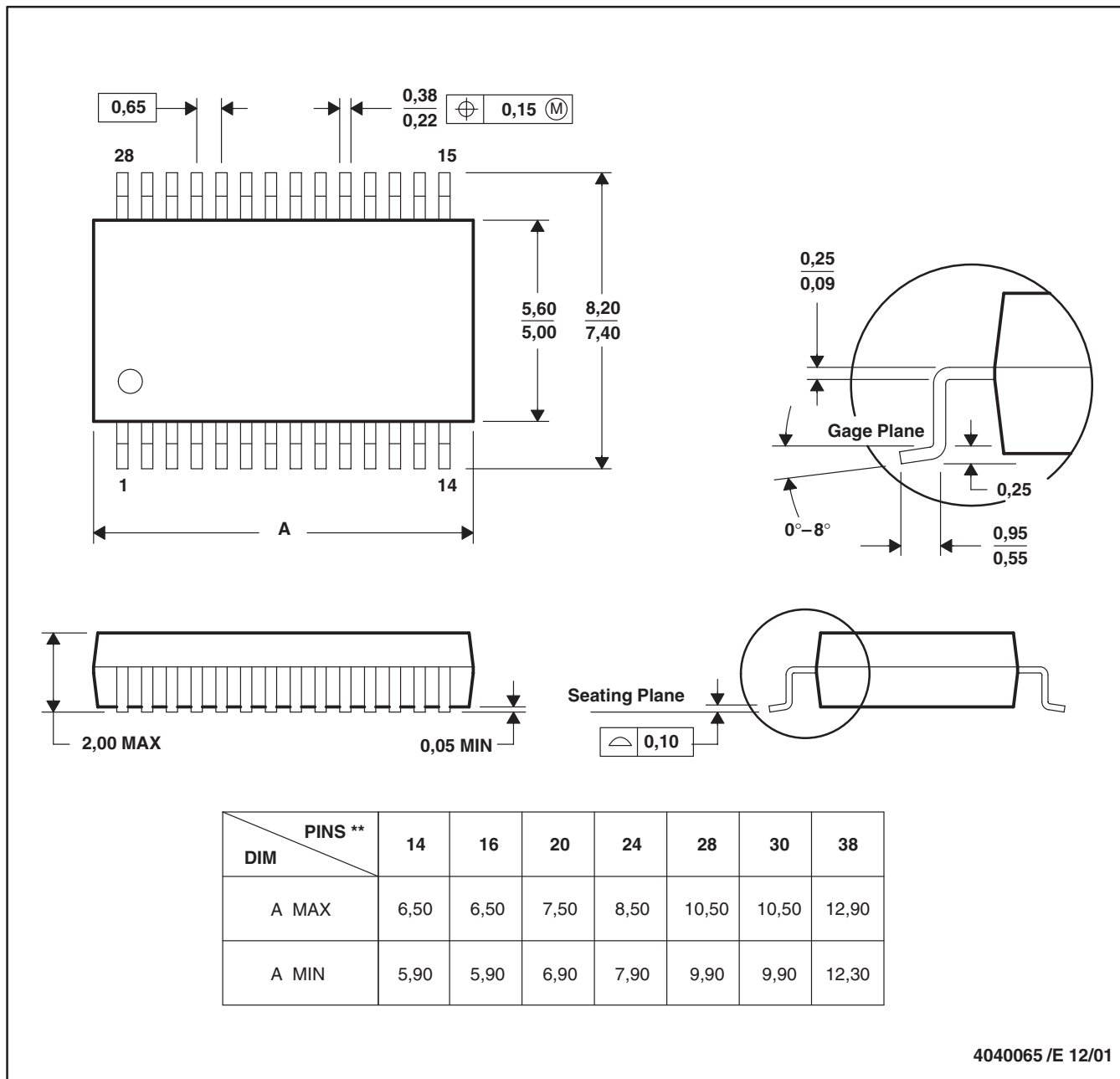
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

メカニカル・データ

DB (R-PDSO-G**)

28 PINS SHOWN

PLASTIC SMALL-OUTLINE



- NOTES: A. All linear dimensions are in millimeters.
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 D. Falls within JEDEC MO-150

(SBAS290B)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上