SN74AVC2T244 2 ビット単方向電圧レベル・トランスレータ

1 特長

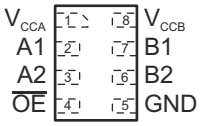
- 広い動作 V_{CC} 範囲:0.9V～3.6V
- 低い静的消費電流:I_{CC} = 6μA 以下
- 出力イネーブル機能により、出力を無効化することで消費電力を低減可能
- 3.0V において ±24mA の出力駆動能力
- I_{off} により部分的パワーダウン・モード動作をサポート
- 入力ヒステリシスにより、低速な入力遷移と、入力のスイッチング・ノイズ耐性強化を実現
- 最大データ・レート
  - 380Mbps (1.8V から 3.3V に変換)
  - 200Mbps (1.8V 未満から 3.3V に変換)
  - 200Mbps (2.5V または 1.8V に変換)
  - 150Mbps (1.5V に変換)
  - 100Mbps (1.2V に変換)
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能
- JESD 22 を超える ESD 保護
  - 5000V、人体モデル (A114-A)

2 アプリケーション

- ハンドセット、スマートフォン、タブレット、サーバー

3 概要

この 2 ビット単方向トランスレータは、設定可能な 2 本の独立した電源レールを使用します。A ポートは V_{CCA} に追従する設計で、V_{CCA} は 0.9V～3.6V の電源電圧に対応します。B ポートは V_{CCB} に追従する設計で、V_{CCB} は 0.9～3.6V の任意の電源電圧に対応できます。このため、0.9V、1.2V、1.5V、1.8V、2.5V、3.6V の電圧ノード間で、低電圧の変換を行えます。SN74AVC2T244 の場合、出力イネーブル ($\overline{OE}$) 入力が LOW のとき、全出力が高インピーダンス状態になります。SN74AVC2T244 は、$\overline{OE}$ 入力回路が V_{CCA} を基準とするように設計されています。このデバイスは、Ioff を使用する部分的パワーダウン・アプリケーション用に完全に動作が規定されています。I_{off} 回路が出力をディスエーブルにするため、電源切断時にデバイスに電流が逆流して損傷に至ることを回避できます。



DQE および DQM パッケージ 8 ピン X2SON (上面図)

Table of Contents

4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (September 2011) to Revision C (March 2021)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新	1
• データシートのタイトルを更新	1
• 「*注文情報*」表を削除 (データシートの末尾にある POA を参照)。	1

5 Pin Configuration and Functions

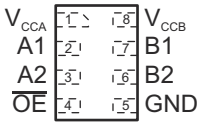


図 5-1. DQE and DQM Packages 8 Pin X2SON (Top View)

表 5-1. Pin Functions

PIN	FUNCTION
VCCA	Input Port DC Power Supply
VCCB	Output Port DC Power Supply
GND	Ground
An	Input Port
Bn	Output Port
OE	Output Enable

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted) [(1)]

				MIN	MAX	UNIT
Voltage	DC Supply voltage, V_{CCA} V_{CCB}			–0.5	4.6	V
	DC Input voltage, V_I		A_n	–0.5	4.6	V
	Control Input, V_C		$\overline{OE}$	–0.5	4.6	V
	DC Output voltage, V_O, $V_{CCA} = V_{CCB} = 0$	(Power Down)	B_n	–0.5	4.6	V
		(Active Mode)	B_n	–0.5	4.6	
		3-State Mode	B_n	–0.5	4.6	
	DC Input Diode current, I_{IK}	V_I < GND			–20	mA
	DC Output Diode current, I_{OK}	V_O < GND			–50	mA
	DC Output Source/Sink current, I_O				±50	mA
	DC Supply current per supply pin, I_{CCA}, I_{CCB}				±100	mA
I_{GND}	DC Ground current per ground pin				±100	mA
T_{stg}	Storage temperature range			–65	150	°C

(1) Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

6.2 Recommended Operating Conditions

				MIN	MAX	UNIT
V_{CCA}, V_{CCB}	Positive DC Supply voltage			0.9	3.6	V
V_I	Bus input voltage			GND	3.6	V
V_I	Input voltage			GND	3.6	V
V_C	Control input		$\overline{OE}$	GND	3.6	V
V_O	Bus output voltage	(Power Down Mode)	B_n	GND	3.6	V
		(Active Mode)	B_n	GND	V_{CCB}	V
		3-State Mode	B_n	GND	3.6	V
T_A	Operating free-air temperature			–40	85	°C
Δt/Δv	Input transition rise or fall rate V_I from 30% to 70% of V_{CC}; V_{CC} = 3.3 V ±0.3 V			0	10	nS

6.3 Electrical Characteristics

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER[(1) (2)]		TEST CONDITIONS	V_{CCA} (V)	V_{CCB} (V)	–40°C to 85°C		UNIT
					MIN	MAX	
V_{IH}	Input HIGH Voltage (An, $\overline{OE}$)		2.7 – 3.6	0.9 – 3.6	2.0	–	V
			2.3 – 2.7		1.6	–	
			1.4 – 2.3		0.65 × V_{CCA}	–	
			0.9 – 1.4		0.9 × V_{CCA}	–	
V_{IL}	Input LOW voltage (An, $\overline{OE}$)		2.7 – 3.6	0.9 – 3.6	–	0.8	V
			2.3 – 2.7		–	0.7	
			1.4 – 2.3		–	0.35 × V_{CCA}	
			0.9 – 1.5		–	0.1 × V_{CCA}	
V_{OH}	Output HIGH voltage	I_{OH} = –100 µA; V_I = V_H	0.9 – 3.6	0.9 – 3.6	V_{CCB} – 0.2	–	V
		I_{OH} = –0.5 mA; V_I = V_H	0.9	0.9	0.75 × V_{CCB}	–	
		I_{OH} = –2 mA; V_I = V_H	1.4	1.4	1.05	–	
		I_{OH} = –6 mA; V_I = V_H	1.65	1.65	1.25	–	
			2.3	2.3	2.0	–	
		I_{OH} = –12 mA; V_I = V_H	2.3	2.3	1.8	–	
			2.7	2.7	2.2	–	
		I_{OH} = –18 mA; V_I = V_H	2.3	2.3	1.7	–	
			3.0	3.0	2.4	–	
		I_{OH} = –24 mA; V_I = V_H	3.0	3.0	2.2	–	
V_{OL}	Output LOW voltage	I_{OH} = 100 µA; V_I = V_H	0.9 – 3.6	0.9 – 3.6	–	0.2	V
		I_{OH} = 0.5 mA; V_I = V_H	1.1	1.1	–	0.3	
		I_{OH} = 2 mA; V_I = V_H	1.4	1.4	–	0.35	
		I_{OH} = 6 mA; V_I = V_H	1.65	1.65	–	0.3	
		I_{OH} = 12 mA; V_I = V_H	2.3	2.3	–	0.4	
			2.7	2.7	–	0.4	
		I_{OH} = 18 mA; V_I = V_H	2.3	2.3	–	0.6	
			3.0	3.0	–	0.4	
		I_{OH} = 24 mA; V_I = V_H	3.0	3.0	–	0.55	
I_I	Input Leakage Current	V_I = V_{CCA} or GND	0.9 – 3.6	0.9 – 3.6	–1.0	1.5	µA
I_{OFF}	Power-Off Leakage Current	$\overline{OE}$ = 0V	0	0.9 – 3.6	–1.0	1.3	µA
			0.9 – 3.6	0	–1.0	1.5	
I_{CCA}	Quiescent Supply Current	V_I = V_{CCA} or GND; I_O = 0	0.9 – 3.6	0.9 – 3.6	–	3.0	µA
I_{CCB}	Quiescent Supply Current	V_I = V_{CCA} or GND; I_O = 0	0.9 – 3.6	0.9 – 3.6	–	3.0	µA
I_{CCA} + I_{CCB}	Quiescent Supply Current	V_I = V_{CCA} or GND; I_O = 0	0.9 – 3.6	0.9 – 3.6	–	6.0	µA
ΔI_{CCA}	Increase in I_{CC} per Input Voltage, Other inputs at V_{CCA} or GND	V_I = V_{CCA} – 0.3 V; V_I = V_{CCA} or GND	3.6	3.6	–	5.0	µA

over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER(1) (2)		TEST CONDITIONS	V_{CCA} (V)	V_{CCB} (V)	–40°C to 85°C		UNIT
					MIN	MAX	
ΔI_{CCB}	Increase in I_{CC} per Input Voltage, Other inputs at V_{CCA} or GND	$V_I = V_{CCA} – 0.3$ V; $V_I = V_{CCA}$ or GND	3.6	3.6	–	5.0	µA
I_{OZ}	I/O Tri-State Output Leakage Current	TA = 25°C, $\overline{OE}$ = 0 V	0.9 – 3.6	0.9 – 3.6	–1.0	1.0	µA

(1) V_{CCO} is the V_{CC} associated with the output port.
(2) V_{CCI} is the V_{CC} associated with the input port.

6.4 AC Electrical Characteristics

over operating free-air temperature range (unless otherwise noted)

	PARAMETER	V_{CCA} (V)	VCCB (V)	MIN	MAX	UNIT
t_{PLH}, t_{PHL}	Propagation Delay, A_n to B_n	0.9 – 3.6	0.9 – 3.6		20	nS
		1.2 – 3.6	1.2 – 3.6		7	
		1.8 – 3.6	1.8 – 3.6		3.5	
t_{PZH}, t_{PZL}	Output Enable, $\overline{OE}$ to B_n	0.9 – 3.6	0.9 – 3.6		23	nS
		1.2 – 3.6	1.2 – 3.6		6.5	
		1.8 – 3.6	1.8 – 3.6		4.1	
t_{PHZ}, t_{PLZ}	Output Disable, $\overline{OE}$ to B_n	0.9 – 3.6	0.9 – 3.6		17	nS
		1.2 – 3.6	1.2 – 3.6		7	
		1.8 – 3.6	1.8 – 3.6		4.3	
t_{OSHL}, t_{OSLH}	Output to Output Skew, Time	0.9 – 3.6	0.9 – 3.6		0.15	nS
		1.2 – 3.6	1.2 – 3.6		0.15	
		1.8 – 3.6	1.8 – 3.6		0.15	

表 6-1. Capacitance

(2)	PARAMETER	TEST CONDITIONS	TYP(1)	UNIT
C_{IN}	Control Pin Input Capacitance	$V_{CCA} = V_{CCB} = 3.3$ V, $V_I = 0$ V or $V_{CCA/B}$	3.5	pF
$C_{I/O}$	I/O Pin Input capacitance	$V_{CCA} = V_{CCB} = 3.3$ V, $V_I = 0$ V or $V_{CCA/B}$	5.0	pF
C_{PD}	Power Dissipation Capacitance	$V_{CCA} = V_{CCB} = 3.3$ V, $V_I = 0$ V or $V_{CCA/B}$, f = 10 MHz	33	pF

(1) Typical values are at TA = +25°C.
(2) C_{PD} is defined as the value of the IC's equivalent capacitance from which the operating current can be calculated from: $I_{CC(operating)} \approx C_{PD} \times V_{CC} \times f_{IN} \times N_{SW}$ where $I_{CC} = I_{CCA} + I_{CCB}$ and N_{SW} = total number of outputs switching.

7 Device and Documentation Support

7.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

7.2 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

7.3 Trademarks

TI E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

7.4 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい ESD 対策をとらないと、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.5 用語集

TI 用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

8 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN74AVC2T244DQER	ACTIVE	X2SON	DQE	8	5000	RoHS & Green	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA	Samples
SN74AVC2T244DQMR	ACTIVE	X2SON	DQM	8	3000	RoHS & Green	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	VA	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

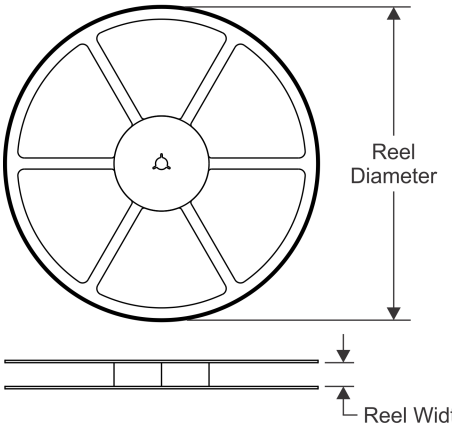
(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

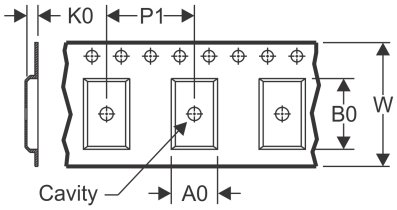
(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

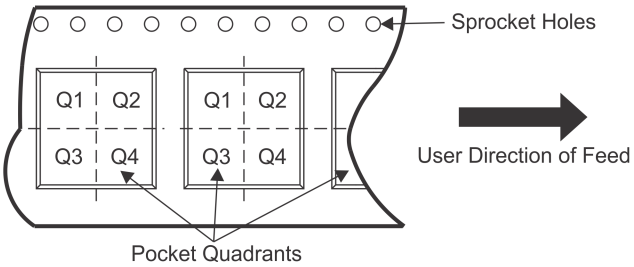


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

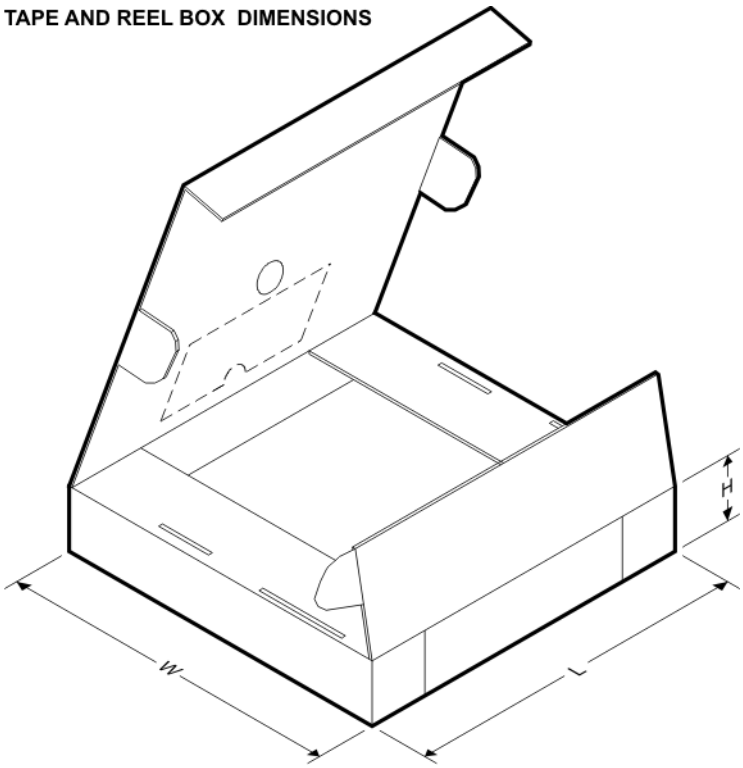
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AVC2T244DQER	X2SON	DQE	8	5000	180.0	8.4	1.2	1.6	0.55	4.0	8.0	Q1
SN74AVC2T244DQMR	X2SON	DQM	8	3000	180.0	8.4	1.57	2.21	0.59	4.0	8.0	Q1

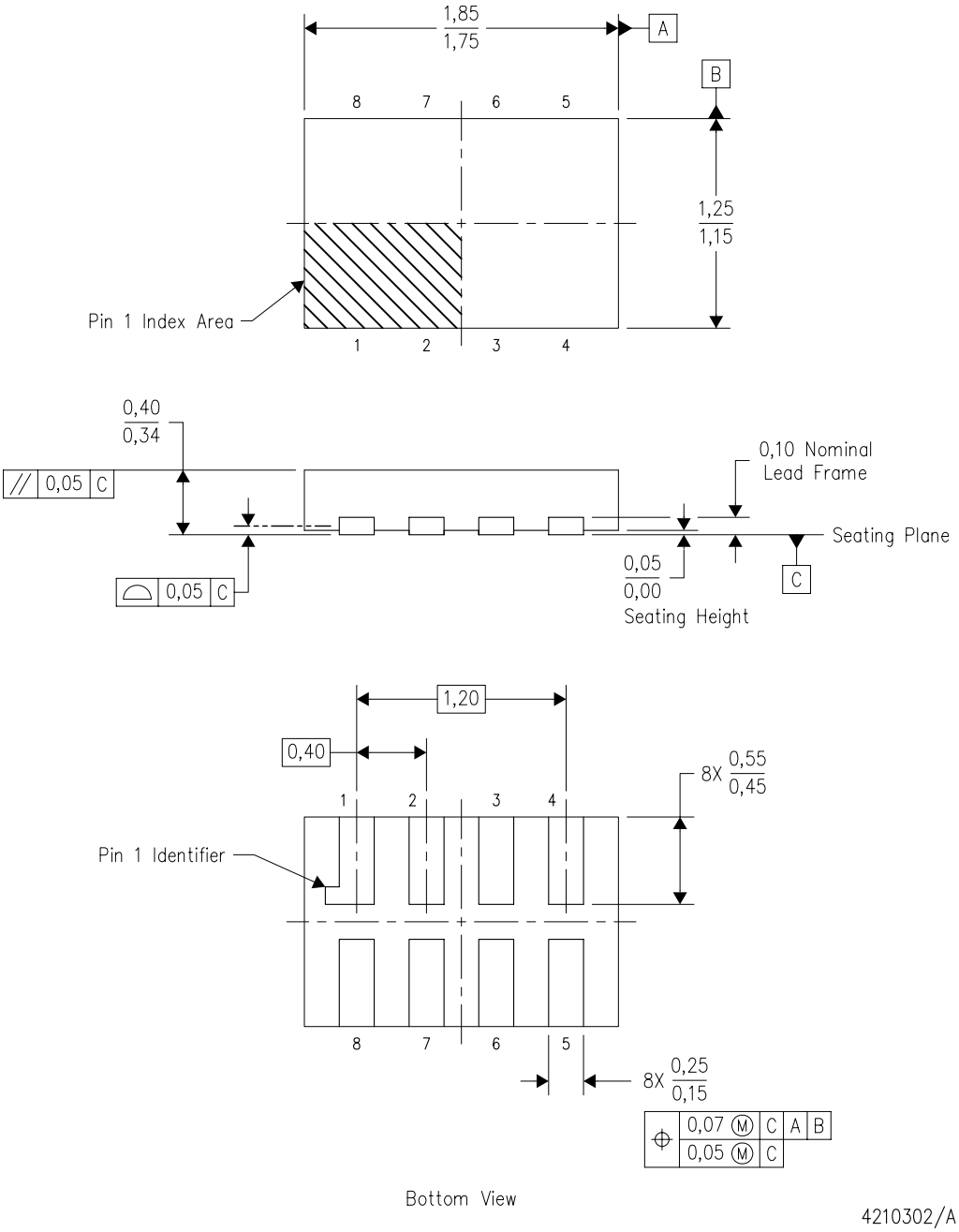
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AVC2T244DQER	X2SON	DQE	8	5000	202.0	201.0	28.0
SN74AVC2T244DQMR	X2SON	DQM	8	3000	202.0	201.0	28.0

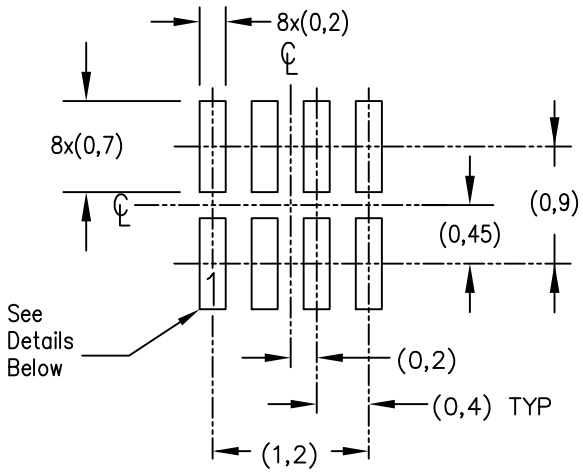
DQM (R-PX2SON-N8) PLASTIC SMALL OUTLINE NO-LEAD

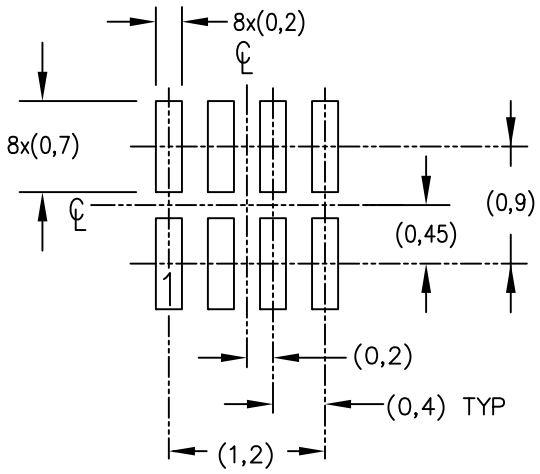


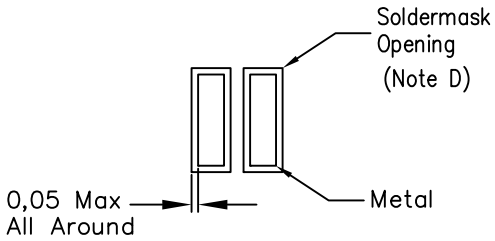
4210302/A 06/2009

NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
B. This drawing is subject to change without notice.
C. SON (Small Outline No-Lead) package configuration.

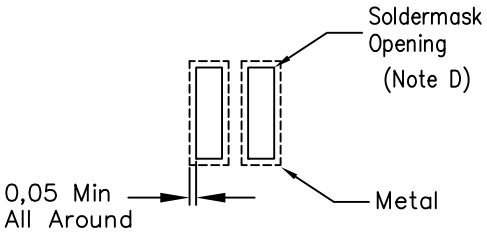
DQM (R-PX2SON-N8) PLASTIC SMALL OUTLINE NO-LEAD







Non Solder Mask Defined Pad

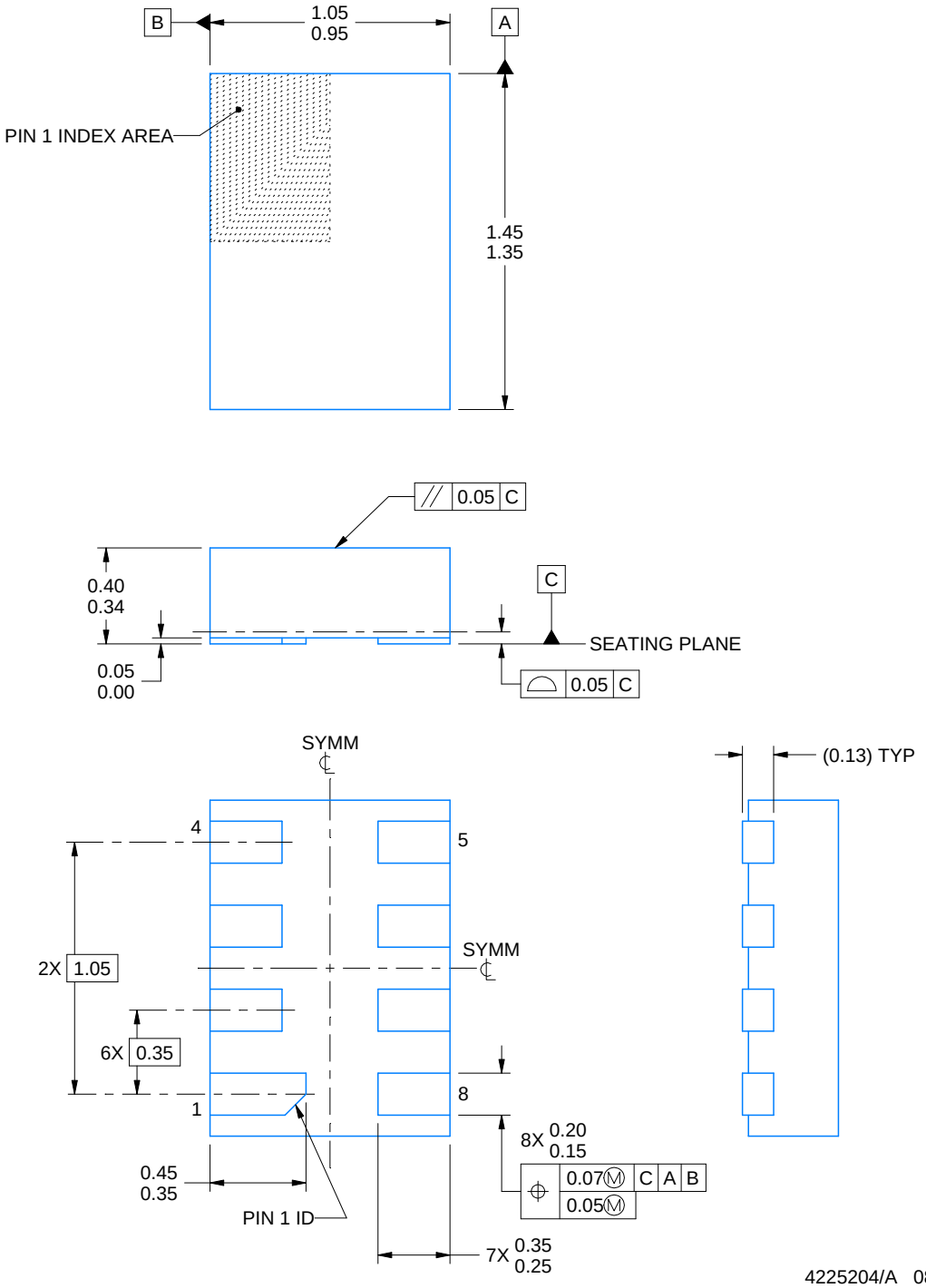


Solder Mask Defined Pad

Solder Mask Details

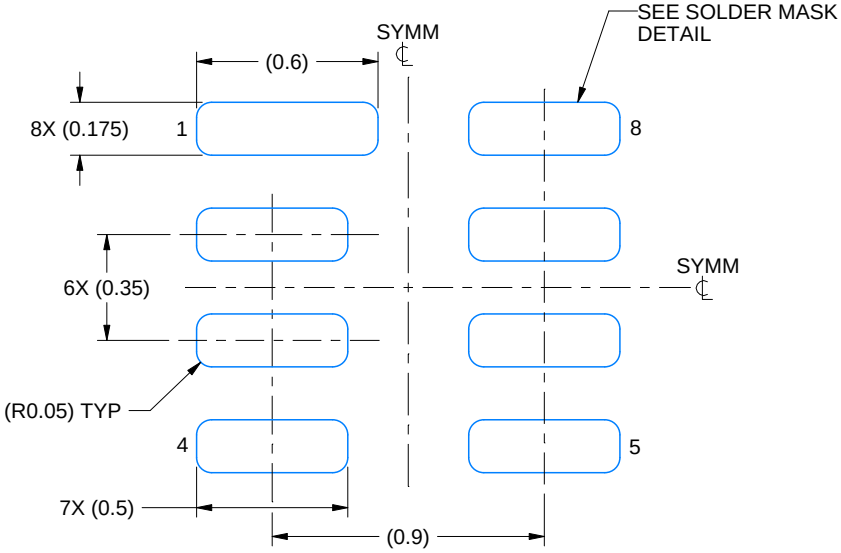
4218746/A 07/13

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
D. Customers should contact their board fabrication site for recommended solder mask tolerances.

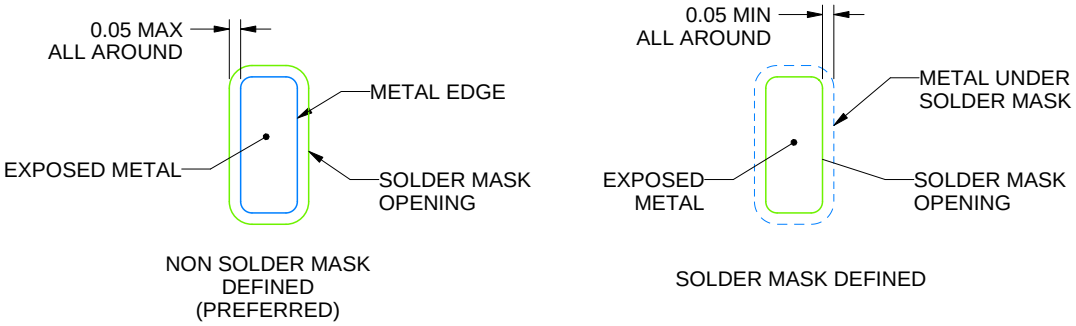


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package complies to JEDEC MO-287 variation X2EAF.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X

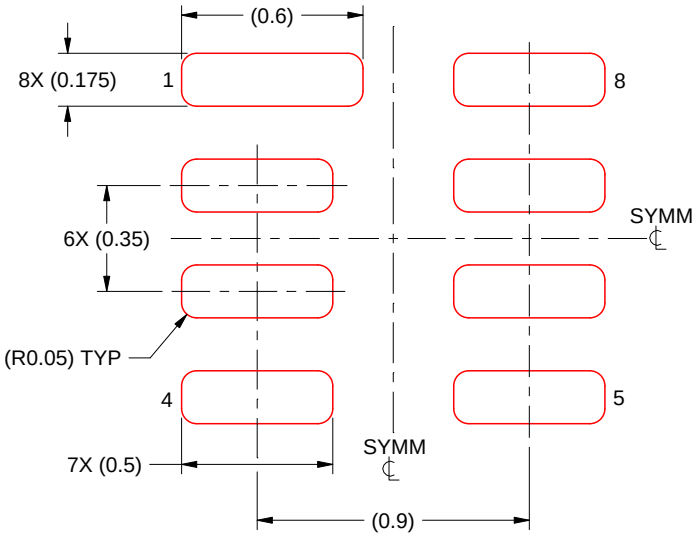


SOLDER MASK DETAILS

4225204/A 08/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.075 MM THICK STENCIL
SCALE: 40X

4225204/A 08/2019

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265