# TPS709-Q1 車載用、150mA、30V、1μA $I_Q$、イネーブル付き電圧レギュレータ

## 1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
  - 温度グレード 1:-40℃～125℃、$T_A$
  - デバイス HBM ESD 分類レベル 2
  - デバイス CDM ESD 分類レベル C4B
- 入力電圧範囲:2.7V ～ 30V
- きわめて小さい $I_Q$:1μA
- 逆電流保護
- 低 $I_{SHUTDOWN}$:150nA
- 200mA ピーク出力をサポート
- 温度範囲全体で 2% の精度
- 固定出力電圧で提供:
  1.2V ～ 6.5V
- サーマル シャットダウン機能と過電流保護機能
- パッケージ:SOT-23-5、WSON-6

## 2 アプリケーション

- 車載用
- インフォテインメント
- 車体制御モジュール
- ナビゲーション システム

## 3 説明

TPS709-Q1 シリーズのリニア レギュレータは、消費電力が重要なアプリケーション用に設計された、静止電流が非常に低いデバイスです。高精度のバンドギャップおよびエラー アンプにより、温度範囲全体にわたって 2% の精度が得られます。静止電流がわずか 1μA であるため、アイドル時の消費電力を最小限に抑える必要のある常時オンのバッテリ駆動システム向けに設計されたデバイスです。これらのデバイスは、サーマル シャットダウン、電流制限、逆電流保護機能により安全性が強化されています。

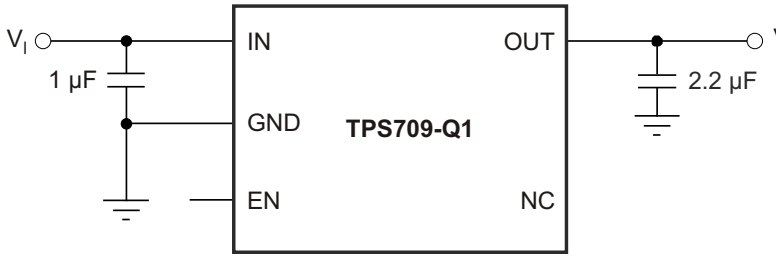
これらのレギュレータは、EN ピンを Low にすることでシャットダウン モードに設定できます。このモードでのシャットダウン電流は、150nA (標準値) に低下します。

TPS709-Q1 シリーズは、WSON-6 および SOT-23-5 パッケージで供給されます。

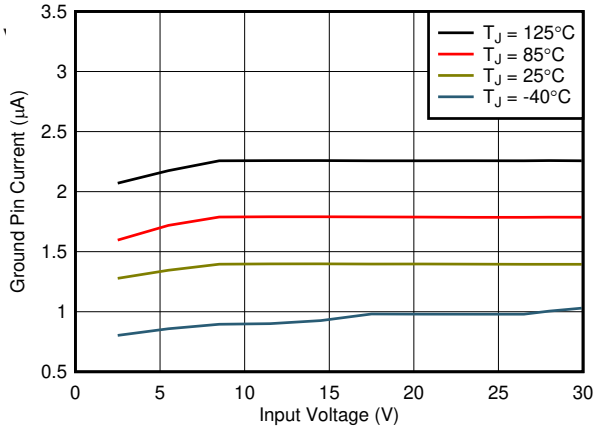
**パッケージ情報**

| 部品番号 | パッケージ (1) | パッケージ サイズ(2) |
|---|---|---|
| TPS709-Q1 | DBV (SOT-23、5) | 2.9mm × 2.8mm |
| | DRV (WSON、6) | 2mm × 2mm |

(1) 詳細については、*メカニカル、パッケージ、および注文情報*をご覧ください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。




**代表的なアプリケーション回路**




**GND 電流と $V_{IN}$ および温度との関係**

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

# 目次

**1 特長**.....1
**2 アプリケーション**.....1
**3 説明**.....1
**4 ピン構成および機能**.....3
**5 仕様**.....3
5.1 絶対最大定格.....3
5.2 ESD 定格.....4
5.3 推奨動作条件.....4
5.4 熱に関する情報.....4
5.5 電気的特性.....5
5.6 タイミング要件.....6
5.7 スイッチング特性.....6
5.8 代表的特性.....7
**6 詳細説明**.....14
6.1 概要.....14
6.2 機能ブロック図.....14
6.3 機能説明.....14
6.4 デバイスの機能モード.....16
**7 アプリケーションと実装**.....17
7.1 アプリケーション情報.....17
7.2 代表的なアプリケーション.....18
7.3 電源に関する推奨事項.....18
7.4 レイアウト.....19
**8 デバイスおよびドキュメントのサポート**.....22
8.1 デバイス サポート.....22
8.2 ドキュメントのサポート.....22
8.3 ドキュメントの更新通知を受け取る方法.....22
8.4 サポート・リソース.....22
8.5 商標.....22
8.6 静電気放電に関する注意事項.....23
8.7 用語集.....23
**9 改訂履歴**.....23
**10 メカニカル、パッケージ、および注文情報**.....23


Copyright © 2025 Texas Instruments Incorporated

# 4 ピン構成および機能

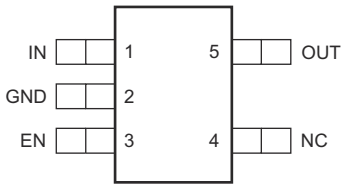



図 4-1. DBV パッケージ、SOT-23-5 (上面図)

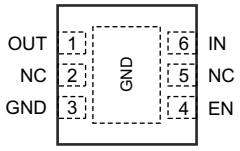



図 4-2. DRV パッケージ、WSON-6 (上面図)

表 4-1. ピンの機能

| ピン | | | I/O | 説明 |
|---|---|---|---|---|
| 名称 | 番号 | | | |
| | DRV | DBV | | |
| EN | 4 | 3 | I | イネーブル ピン。このピンを high に駆動すると、デバイスが有効になります。このピンを low にすると、デバイスは低電流シャットダウン状態になります。デバイスを有効にするには、このピンをフローティングのままにしておきます。最大電圧は、6.5V 未満に維持する必要があります。 |
| GND | 3 | 2 | — | グランド |
| IN | 6 | 1 | I | デバイスへの非調整入力 |
| NC | 2、5 | 4 | — | 内部接続なし |
| OUT | 1 | 5 | O | レギュレートされた出力電圧。安定性を保証するため、このピンとグランドとの間に小さな 2.2-µF 以上のセラミック コンデンサを接続します。 |
| サーマル パッド | | — | — | サーマル パッドは GND ノードに電気的に接続します。<br>熱性能を向上させるために、GND プレーンに接続します。 |

# 5 仕様

## 5.1 絶対最大定格

特に記載がない限り、$T_J$ = –40°C ～ 125°C で規定されます。すべての電圧は GND を基準とします。(1)

| | | 最小値 | 最大値 | 単位 |
|---|---|---|---|---|
| 電圧 | $V_{IN}$ | -0.3 | 32 | V |
| | $V_{EN}$ | -0.3 | 7 | V |
| | $V_{OUT}$ | -0.3 | 7 | V |
| 最大出力電流 | $I_{OUT}$ | 内部的に制限 | | |
| 出力短絡時間 | | 無制限 | | |
| 連続総許容損失 | $P_{DISS}$ | *熱に関する情報* 参照 | | |
| 接合部温度、$T_J$ | | -55 | 150 | ℃ |
| 周囲温度、$T_A$ | | -40 | 125 | ℃ |
| 保管温度、$T_{stg}$ | | -55 | 150 | ℃ |

(1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはあくまでもストレス定格であり、「*推奨動作条件*」に示されている条件を超える当該の条件またはその他のいかなる条件下での、デバイスの正常な動作を保証するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

## 5.2 ESD 定格

| | | | 値 | 単位 |
|---|---|---|---|---|
| $V_{(ESD)}$ | 静電放電 | 人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠[(1)] | ±2000 | V |
| | | 荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠[(2)] | ±750 | |

(1) JEDEC のドキュメント JEP155 に、2-kV HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC ドキュメント JEP157 には、500V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

## 5.3 推奨動作条件

接合部動作温度範囲内 (特に記述のない限り)

| | | 最小値 | 公称値 | 最大値 | 単位 |
|---|---|---|---|---|---|
| $V_{IN}$ | 入力電圧 | 2.7 | | 30 | V |
| $V_{OUT}$ | 出力電圧 | 1.2 | | 6.5 | V |
| $I_{OUT}$ | 出力電流 | 0 | | 150 | mA |
| $V_{EN}$ | イネーブル電圧 | 0 | | 6.5 | V |
| $C_{IN}$ | 入力コンデンサ | | 1 | | µF |
| $C_{OUT}$ | 出力コンデンサ | 2 | 2.2 | 47 | µF |
| $T_J$ | 動作時接合部温度 | -40 | | 125 | ℃ |

## 5.4 熱に関する情報

| 熱評価基準[(1)] | | TPS709-Q1 | | | | 単位 |
|---|---|---|---|---|---|---|
| | | DBV (SOT-23-5) | | DRV (WSON-6) | | |
| | | 従来のチップ | 新しいチップ | 従来のチップ | 新しいチップ | |
| $R_{\theta JA}$ | 接合部から周囲への熱抵抗 | 210.9 | 176.5 | 73.1 | 82.5 | ℃/W |
| $R_{\theta JC(top)}$ | 接合部からケース (上面) への熱抵抗 | 127.4 | 97.9 | 97.0 | 101.25 | ℃/W |
| $R_{\theta JB}$ | 接合部から基板への熱抵抗 | 39.4 | 40.9 | 42.6 | 49.1 | ℃/W |
| $\Psi_{JT}$ | 接合部から上面への特性パラメータ | 16.8 | 19.1 | 2.9 | 5.8 | ℃/W |
| $\Psi_{JB}$ | 接合部から基板への特性パラメータ | 38.4 | 40.7 | 42.9 | 49.14 | ℃/W |
| $R_{\theta JC(bot)}$ | 接合部からケース (底面) への熱抵抗 | 該当なし | 該当なし | 12.8 | 19.8 | ℃/W |

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。


Copyright © 2025 Texas Instruments Incorporated

## 5.5 電気的特性

規定条件:–40°C ≤ $T_J$、$T_A$ ≤ 125°C、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (どちらか大きい方)、$I_{OUT}$ = 1mA、$V_{EN}$ = 2V、$C_{IN}$ = $C_{OUT}$ = 2.2µF セラミック、別途規定がない場合。標準値は $T_J$ = 25℃時に測定。

| パラメータ | | テスト条件 | 最小値 | 標準値 | 最大値 | 単位 |
|---|---|---|---|---|---|---|
| $V_{IN}$ | 入力電圧範囲 | | 2.7 | | 30 | V |
| $V_{OUT}$ | 出力電圧範囲 | | 1.2 | | 6.5 | V |
| $V_{OUT}$ | DC 出力精度 | $V_{OUT}$ < 3.3V | -2 | | 2 | % |
| | | $V_{OUT}$ ≥ 3.3V | -1 | | 1 | |
| $\Delta V_{OUT}$ | ライン レギュレーション | ($V_{OUT(nom)}$ + 1V、2.7V) ≤ $V_{IN}$ ≤ 30V | | 3 | 10 | mV |
| | 負荷レギュレーション | $V_{IN}$ = $V_{OUT(typ)}$ + 1.5V または 3V (いずれか大きい方) 、100µA ≤$I_{OUT}$ ≤ 150mA | | 20 | 50 | |
| $V_{DO}$ | ドロップアウト電圧(1) (2) | TPS70933、$I_{OUT}$ = 50mA | | 295 | 650 | mV |
| | | TPS70933、$I_{OUT}$ = 150mA | | 975 | 1540 | |
| | | TPS70950、$I_{OUT}$ = 50mA | | 245 | 500 | |
| | | TPS70950、$I_{OUT}$ = 150mA | | 690 | 1200 | |
| $I_{CL}$ | 出力電流制限(3) | $V_{OUT}$ = 0.9 × $V_{OUT(nom)}$ | 200 | 320 | 500 | mA |
| $I_{GND}$ | グランド ピン電流 | $I_{OUT}$ = 0mA、$V_{OUT}$ ≤ 3.3V | | 1.3 | 2.55 | µA |
| | | $I_{OUT}$ = 0mA、$V_{OUT}$ > 3.3V | | 1.4 | 2.7 | |
| | | $I_{OUT}$ = 100µA、$V_{IN}$ = 30V | | 6.7 | 10 | |
| | | $I_{OUT}$ = 150mA | | 350 | | |
| $I_{SHDN}$ | シャットダウン電流 | $V_{EN}$ ≤ 0.4V、$V_{IN}$ = 2.7V | | 150 | | nA |
| PSRR | 電源除去比 | f = 10Hz | | 80 | | dB |
| | | f = 100Hz | | 62 | | |
| | | f = 1kHz | | 52 | | |
| $V_n$ | 出力ノイズ電圧 | BW = 10Hz ～ 100kHz、$I_{OUT}$= 10mA、$V_{IN}$= 2.7 V、$V_{OUT}$ = 1.2V | | 190 | | µVRMS |
| $V_{EN(HI)}$ | イネーブル ピンの high レベル入力電圧 | デバイス イネーブル | 0.9 | | | V |
| $V_{EN(LOW)}$ | イネーブル ピンの low レベル入力電圧 | デバイスは無効です | 0 | | 0.4 | V |
| $I_{EN}$ | EN ピン電流 | EN = 1.0V、$V_{IN}$ = 5.5V | | 300 | | nA |
| $I_{REV}$ | 逆電流 (IN ピンから流れ出します) | $V_{OUT}$ = 3V、$V_{IN}$ = $V_{EN}$ = 0V | | 10 | | nA |
| | 逆電流 (OUT ピンに流れ込みます) | $V_{OUT}$ = 3V、$V_{IN}$ = $V_{EN}$ = 0V | | 100 | | |
| $T_{SD}$ | サーマル シャットダウン温度 | シャットダウン、温度上昇 | | 158 | | ℃ |
| | | リセット、温度低下 | | 140 | | |
| $T_J$ | 動作時接合部温度 | | -40 | | 125 | °C |

(1) $V_{DO}$ は、$V_{IN}$ = 0.98 x $V_{OUT(nom)}$ の条件下で測定されます。
(2) ドロップアウトは、入力電圧制限が最低なので、$V_{OUT}$ ≥ 2.8V のときのみ有効です。
(3) $V_{OUT}$ ≤ 2.5V の場合、$V_{IN}$ = $V_{OUT}$ + 3V で測定されます。$V_{OUT}$ > 2.5V の場合、$V_{IN}$ = $V_{OUT}$ + 2.5V で測定されます。

## 5.6 タイミング要件

特に記載がない限り、$T_J$ = –40℃ ～125℃、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (どちらか大きい方)、$R_L$ = 47Ω、$V_{EN}$ = 2V、$C_{IN}$ = $C_{OUT}$ = 2.2μF セラミック。標準値は $T_J$ = 25℃ 時に測定

| パラメータ | | テスト条件 | 最小値 | 標準値 | 最大値 | 単位 |
|---|---|---|---|---|---|---|
| $t_{STR}$ | 起動時間(1) | $V_{OUT(nom)}$ ≤ 3.3V | | 200 | 600 | μs |
| | | $V_{OUT(nom)}$ > 3.3V | | 500 | 1500 | |

(1) スタートアップ時間 = EN アサートから 0.95 × $V_{OUT(nom)}$ および負荷 = 47Ω までの時間。

## 5.7 スイッチング特性

仕様は、$T_J$ = 25℃、$V_{IN}$ = $V_{OUT(NOM)}$ + 0.5V または 1.4V (いずれか大きい方)、$V_{EN}$ = $V_{IN}$、$I_{OUT}$ = 1mA、$C_{IN}$ = 1μF、$C_{OUT}$ = 1μF に適用されます (特に記述のない限り)。標準値はすべて $T_J$ = 25℃ での値です

| パラメータ | | テスト条件 | | 最小値 | 標準値 | 最大値 | 単位 |
|---|---|---|---|---|---|---|---|
| $t_{STR}$ | スタートアップ時間 ($V_{EN}$) | $V_{EN}$ > $V_{EN(HI)}$ ～ $V_{OUT}$ = $V_{OUT(NOM)}$ の 95%、1V/us | $V_{EN}$ > $V_{EN(HI)}$ ～ $V_{OUT}$ = $V_{OUT(NOM)}$ の 95%、1V/us | | 200 | | μs |


Copyright © 2025 Texas Instruments Incorporated

## 5.8 代表的特性

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2µF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。

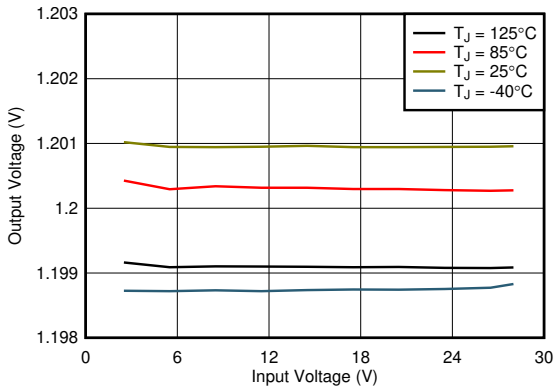



**図 5-1. 1.2-V ライン レギュレーションと $V_{IN}$ および温度との関係**

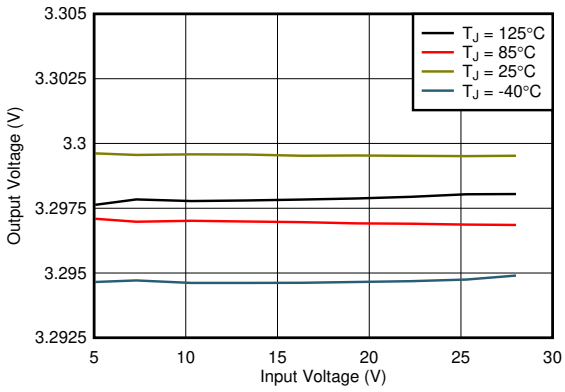



**図 5-2. 3.3-V ライン レギュレーションと $V_{IN}$ および温度との関係**

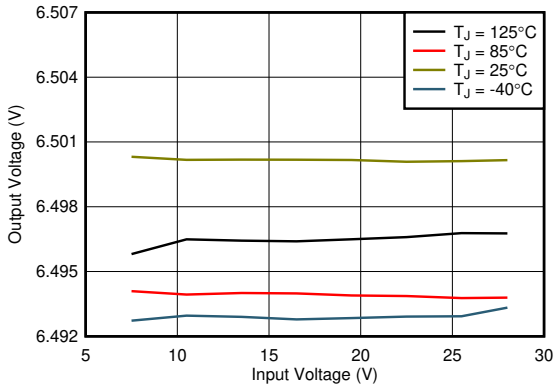



**図 5-3. 6.5-V ライン レギュレーションと $V_{IN}$ および温度との関係**

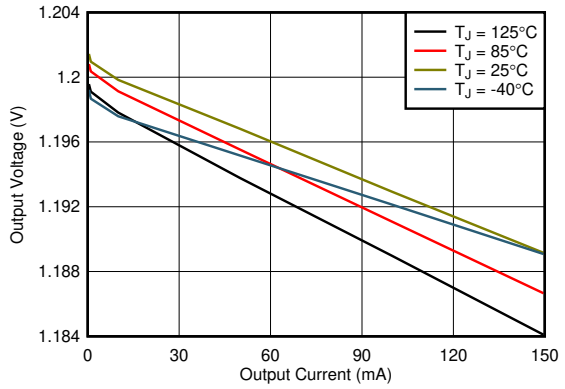



**図 5-4. 1.2-V 負荷レギュレーションと $I_{OUT}$ および温度との関係**

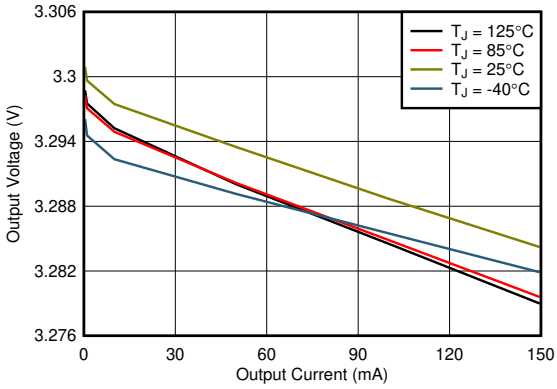



**図 5-5. 3.3-V 負荷レギュレーションと $I_{OUT}$ および温度との関係**

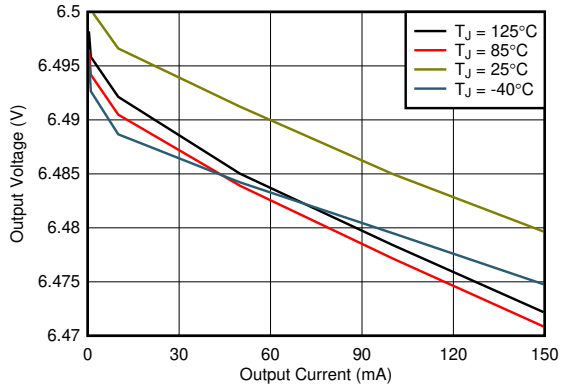



**図 5-6. 6.5-V 負荷レギュレーションと $I_{OUT}$ および温度との関係**

## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2µF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。

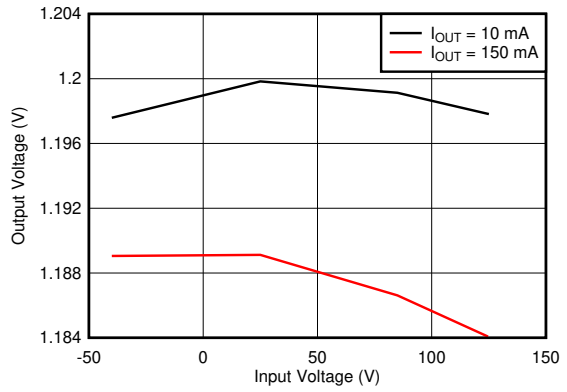



図 5-7. 1.2-V 出力電圧と温度との関係

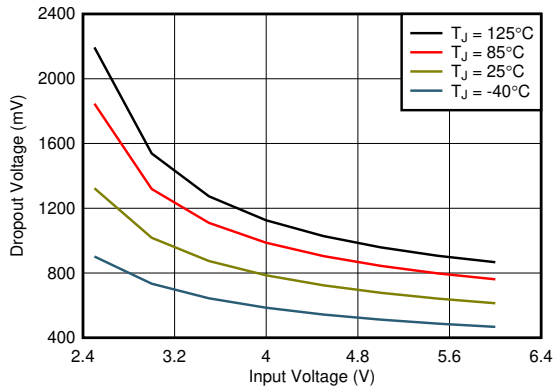



図 5-8. 6.5-V ドロップアウト電圧と $I_{IN}$ および温度との関係

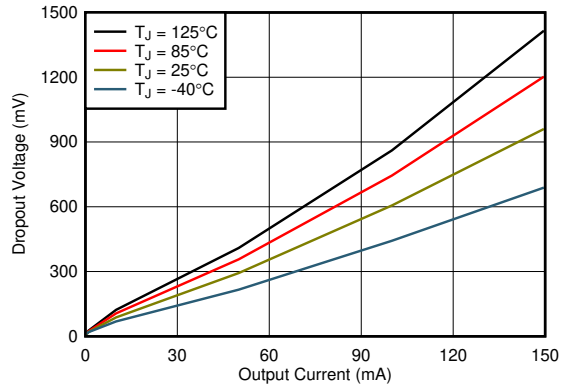



図 5-9. 3.3-V ドロップアウト電圧と $I_{OUT}$ および温度との関係

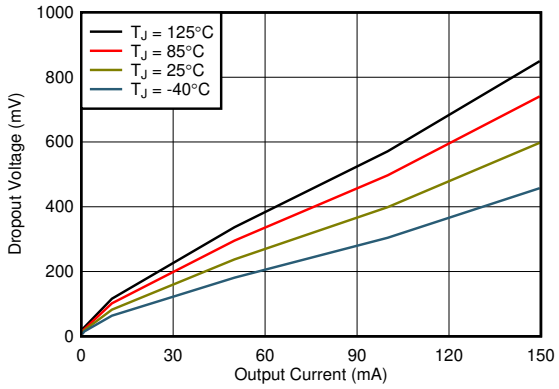



図 5-10. ドロップアウト電圧と $I_{OUT}$ および温度との関係

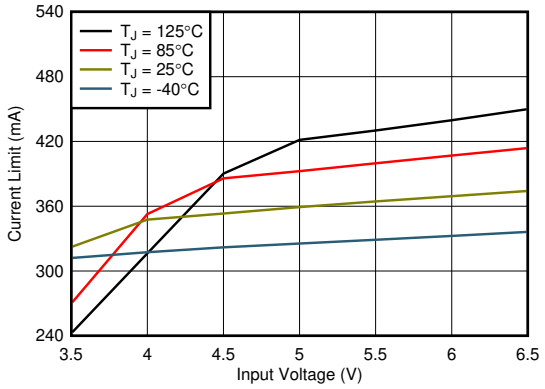



図 5-11. 1.2-V 電流制限と $I_{IN}$ および温度との関係

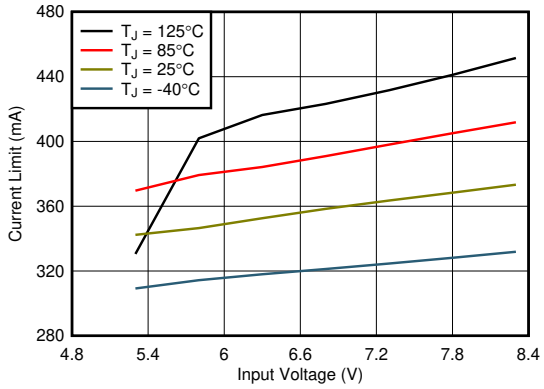



図 5-12. 3.3-V 電流制限と $I_{IN}$ および温度との関係


Copyright © 2025 Texas Instruments Incorporated

## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2µF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。

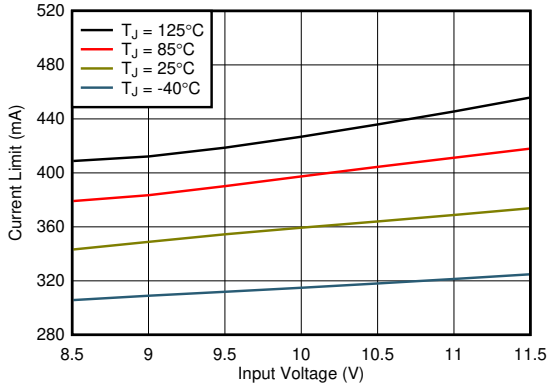



図 5-13. 6.5-V 電流制限と $I_{IN}$ および温度との関係

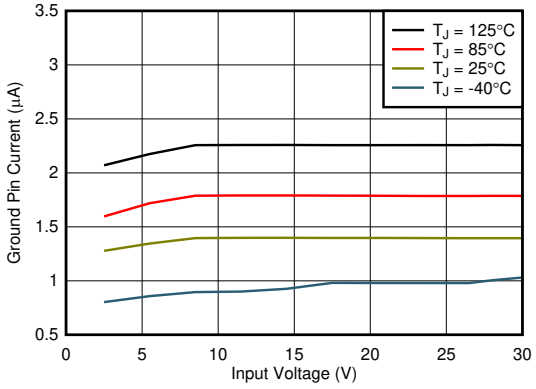



図 5-14. 1.2-V グランド ピン電流と $V_{IN}$ および温度との関係

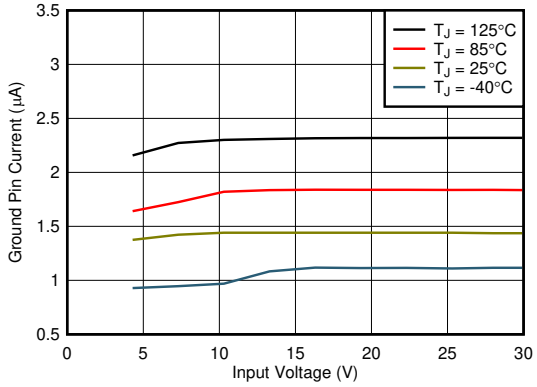



図 5-15. 3.3-V グランド ピン電流と $V_{IN}$ および温度との関係

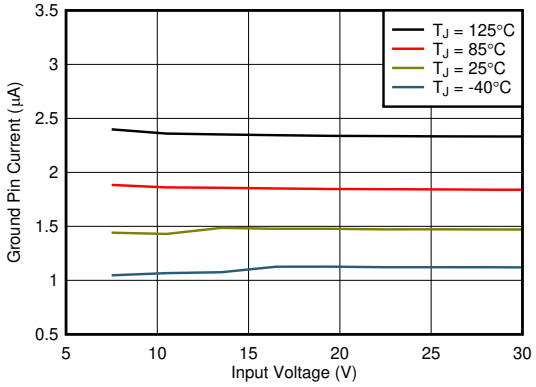



図 5-16. 6.5-V グランド ピン電流と $V_{IN}$ および温度との関係

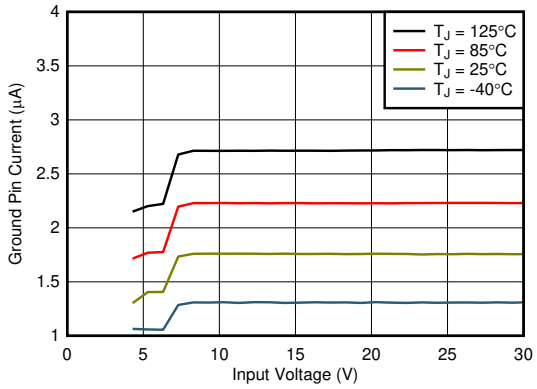



図 5-17. EN フローティング時の 3.3-V グランド電流と $V_{IN}$ および温度との関係

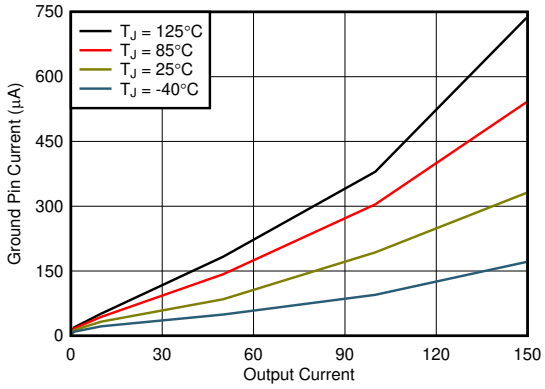



図 5-18. 1.2-V グランド ピン電流と $I_{OUT}$ および温度との関係

## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2µF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。

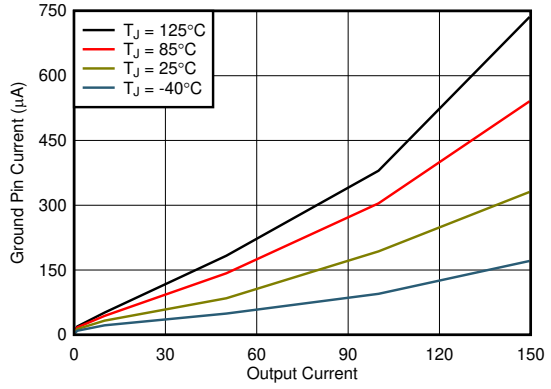



図 5-19. 3.3-V グランド ピン電流と $I_{OUT}$ および温度との関係

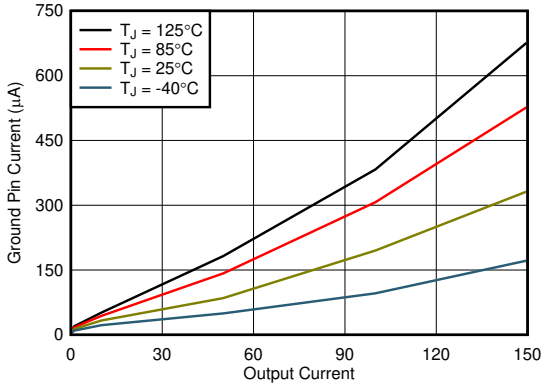



図 5-20. 6.5-V グランド ピン電流と $I_{OUT}$ および温度との関係

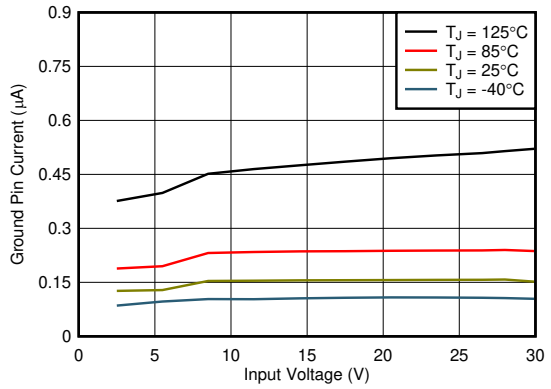



図 5-21. 1.2-V シャットダウン電流と $V_{IN}$ および温度との関係

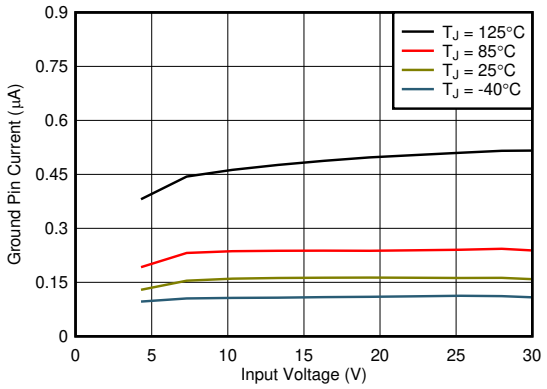



図 5-22. 3.3-V シャットダウン電流と $V_{IN}$ および温度との関係

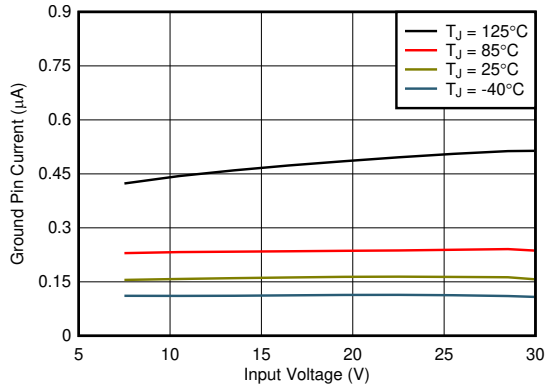



図 5-23. 6.5-V シャットダウン電流と $V_{IN}$ および温度との関係

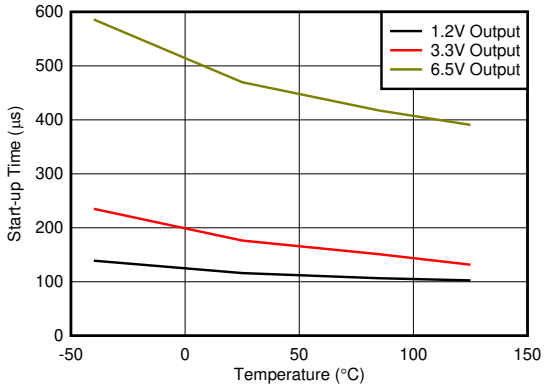



図 5-24. スタートアップタイムと温度との関係


Copyright © 2025 Texas Instruments Incorporated

## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2μF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。

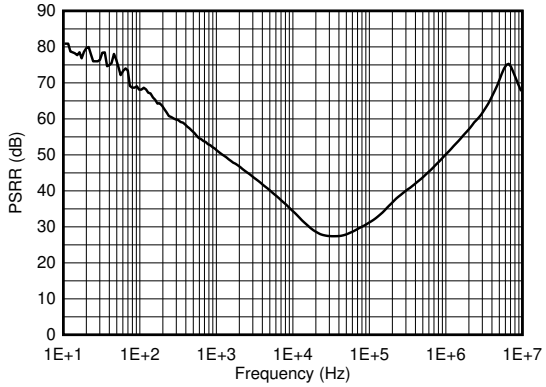



**図 5-25. 電源除去比と周波数との関係**

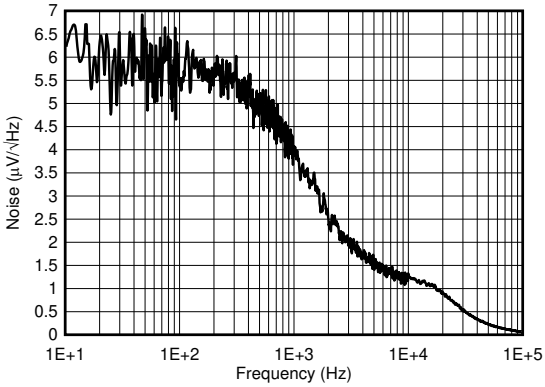
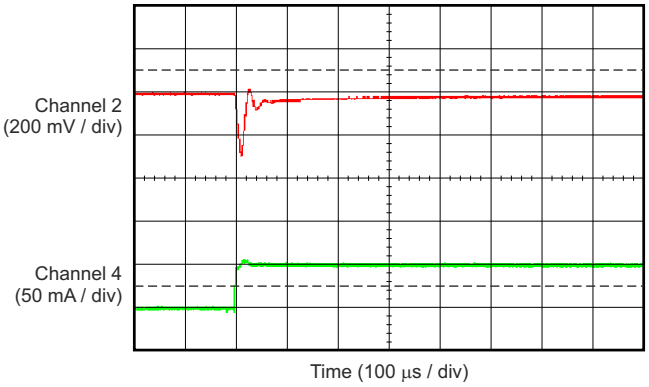
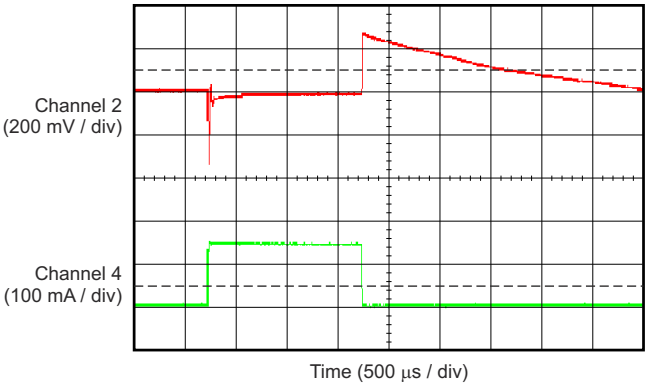



**図 5-26. ノイズ**



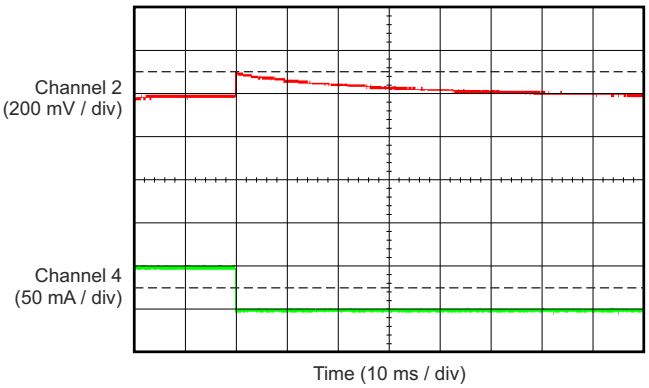

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 2.7V

**図 5-27. TPS70912-Q1 の負荷過渡 (0mA から 50mA へ)**



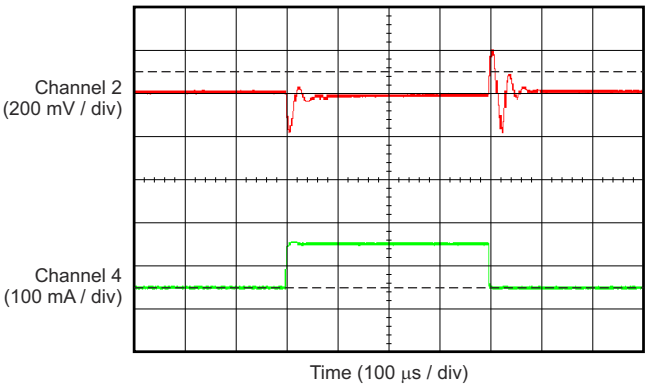

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 2.7V

**図 5-28. TPS70912-Q1 の負荷過渡 (1mA から 150mA へ)**




チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 2.7V

**図 5-29. TPS70912-Q1 の負荷過渡 (50mA から 0mA へ)**

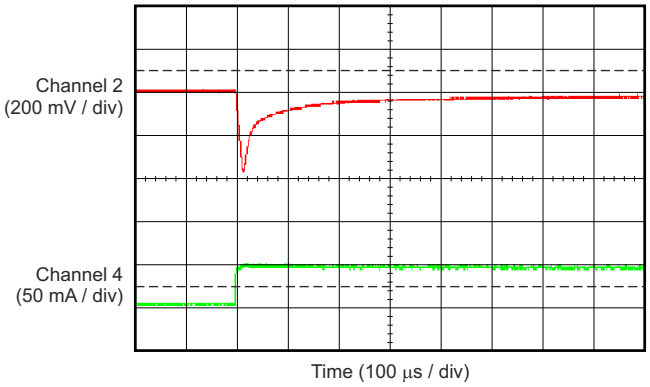



チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 2.7V

**図 5-30. TPS70912-Q1 の負荷過渡 (50mA から 150mA へ)**

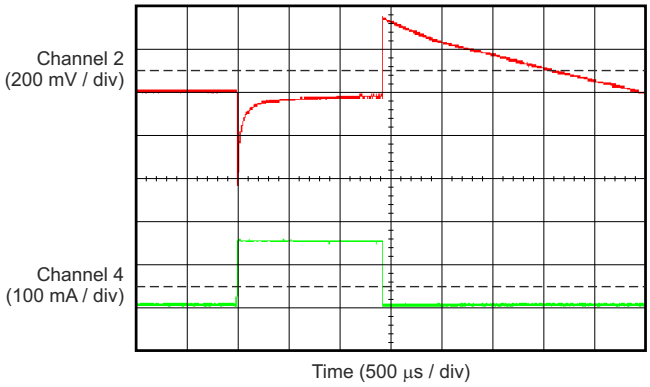
## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2µF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。



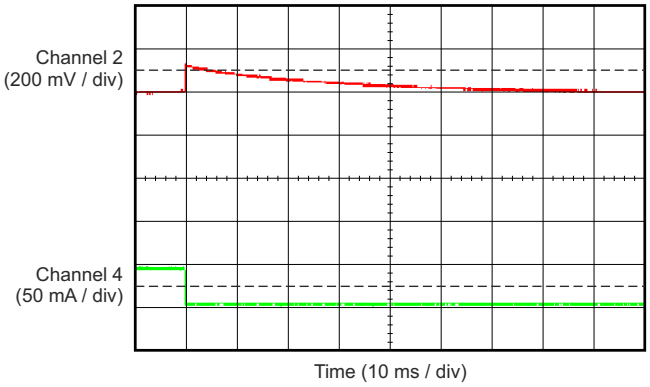

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 4.3V

**図 5-31. TPS70933-Q1 の負荷過渡 (0mA から 50mA へ)**



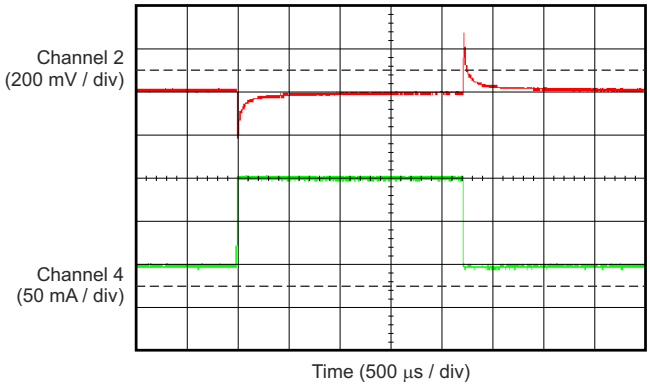

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 4.3V

**図 5-32. TPS70933-Q1 の負荷過渡 (1mA から 150mA へ)**



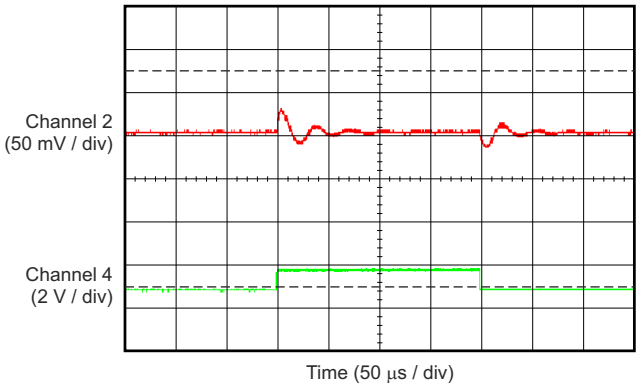

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 4.3V

**図 5-33. TPS70933-Q1 の負荷過渡 (50mA から 0mA へ)**



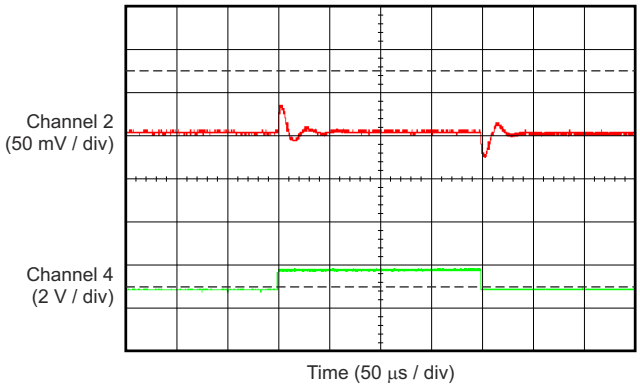

チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 4.3V

**図 5-34. TPS70933-Q1 の負荷過渡 (50mA から 150mA へ)**




チャネル 2 = $V_{OUT}$、チャネル 4 = $V_{IN}$、$I_{OUT}$ = 10mA

**図 5-35. TPS70912-Q1 ライン過渡応答 (2.7V ～ 3.7V)**



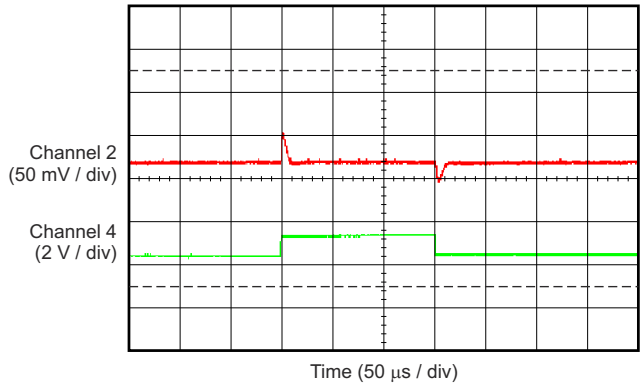

チャネル 2 = $V_{OUT}$、チャネル 4 = $V_{IN}$、$I_{OUT}$ = 50mA

**図 5-36. TPS70912-Q1 ライン過渡応答 (2.7V ～ 3.7V)**


Copyright © 2025 Texas Instruments Incorporated

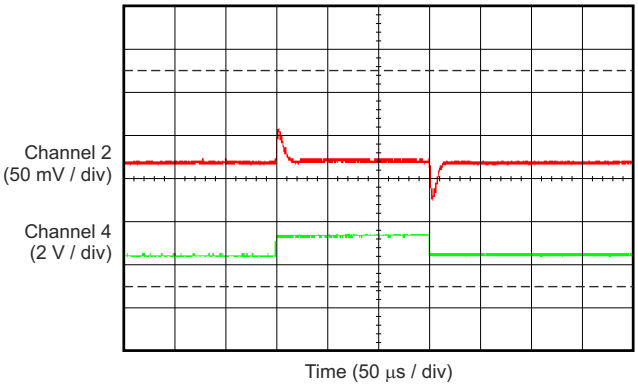
## 5.8 代表的特性 (続き)

特に記述のない限り、動作温度範囲全体 ($T_J$ = –40°C ～ 125°C) 、$I_{OUT}$ = 10mA、$V_{EN}$ = 2V、$C_{OUT}$ = 2.2μF、$V_{IN}$ = $V_{OUT(nom)}$ + 1V または 2.7V (いずれか大きい方)。標準値は $T_J$ = 25℃時に測定。



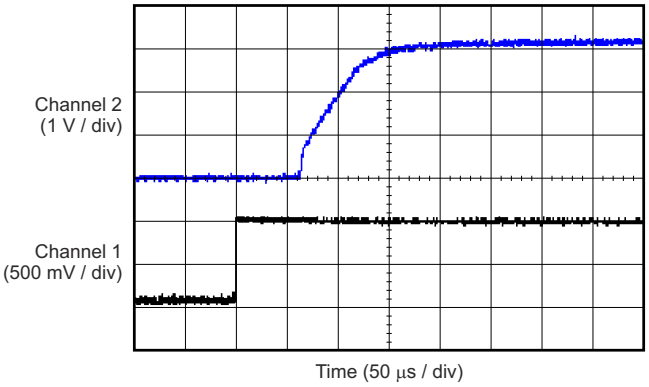

チャネル 2 = $V_{OUT}$、チャネル 4 = $V_{IN}$、$I_{OUT}$ = 10mA

**図 5-37. TPS70933-Q1 ライン過渡応答 (4.3V ～ 5.3V)**



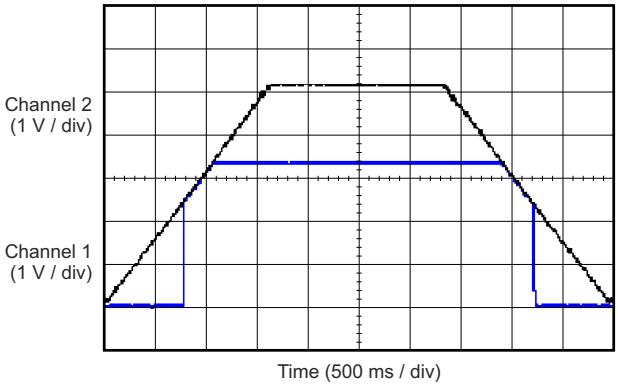

チャネル 2 = $V_{OUT}$、チャネル 4 = $V_{IN}$、$I_{OUT}$ = 50mA

**図 5-38. TPS70933-Q1 ライン過渡応答 (4.3V ～ 5.3V)**



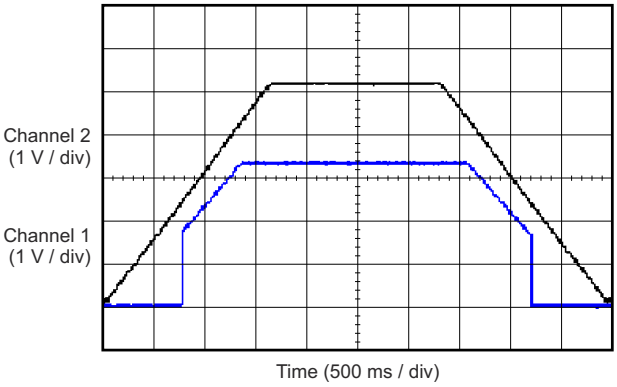

チャネル 1 = En、チャネル 2 = $V_{OUT}$、$V_{IN}$ = 4.3V、$C_{OUT}$ = 2.2μF、TPS70633

**図 5-39. イネーブルを使用したパワーアップ**




チャネル 1 = $V_{IN}$、チャネル 2 = $V_{OUT}$、$I_{OUT}$ = 3mA、TPS70633

**図 5-40. パワーアップおよびパワーダウン応答**




チャネル 1 = $V_{IN}$、チャネル 2 = $V_{OUT}$、$I_{OUT}$ = 150mA、TPS70633

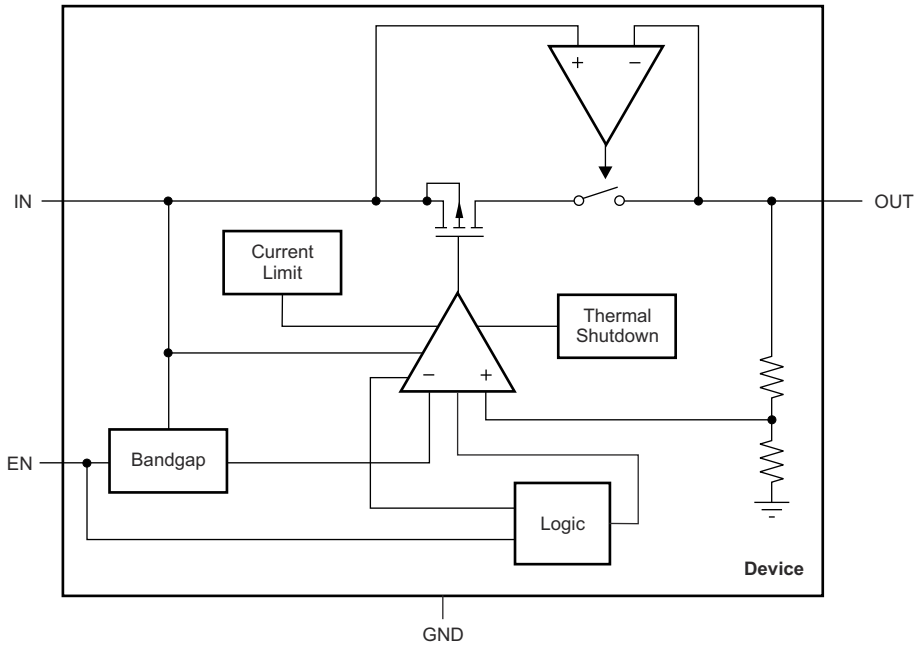
**図 5-41. パワーアップおよびパワーダウン応答**

# 6 詳細説明

## 6.1 概要

TPS709-Q1 シリーズは、超低静止電流、低ドロップアウト (LDO) リニア レギュレータです。TPS709-Q1 は逆電流保護機能を備えているため、出力から入力への放電電流がブロックされます。また、TPS709-Q1 は、電流制限とサーマル シャットダウン機能も備えているため、信頼性の高い動作を実現できます。

## 6.2 機能ブロック図




## 6.3 機能説明

### *6.3.1 低電圧誤動作防止 (UVLO)*

TPS709-Q1 は、正常に動作するまで出力をオフに維持するため、低電圧誤動作防止 (UVLO) 回路を使用しています。

### *6.3.2 シャットダウン*

イネーブル ピン (EN) はアクティブ High です。EN ピンが強制的に $V_{EN(HI)}$ (最小 0.9 V) を上回るようにして、デバイスをイネーブルにします。EN ピンを強制的に 0.4V 未満に下げて、デバイスをオフにします

### *6.3.3 逆電流保護*

TPS709-Q1 には、逆電流保護機能が内蔵されています。逆電流保護機能は、出力電圧が入力電圧より高くなった場合に OUT ピンから IN ピンへ電流が流れるのを防止します。逆電流保護回路により、出力電圧が入力電圧より高い場合、パワーパスが高インピーダンスに配置されます。この設定により、出力から入力へのリーク電流が、10nA (標準値) に減少します。イネーブル ピンのロジック状態、または OUT ピンの電圧が 1.8V を上回っている場合に関係なく、逆電流保護は常にアクティブになります。出力電圧が 1.8V 未満で、入力電圧が出力電圧より低い場合、逆電流が流れる可能性があります。

入力ピンに電圧が印加されると、OUT ピンに印加できる最大電圧は公称出力電圧の 3 倍 (6.5V) のいずれか低い方になります。たとえば、1.2-V 出力電圧バージョンを使用する場合、OUT ピンに印加できる最大逆バイアス電圧は 3.6V です。3.3-V 出力電圧バージョンを使用する場合、OUT ピンに印加可能な最大逆バイアス電圧は 6.5V です。


Copyright © 2025 Texas Instruments Incorporated

### 6.3.4 内部電流制限

TPS709-Q1 の内部電流制限は、故障時にもレギュレータを保護します。電流制限中、出力は、出力電圧には大きく依存しない固定量の電流を供給します。このような場合、出力電圧はレギュレートされず、($V_{OUT} = I_{LIMIT} \times R_{LOAD}$) で測定できます。PMOS パス トランジスタは、サーマル シャットダウンがトリガされ、デバイスがオフになるまで、[($V_{IN} - V_{OUT}$) × $I_{LIMIT}$] を消費します。温度が上がると、内部のサーマル シャットダウン回路によってデバイスがオンになります。フォルト状態が継続すると、本デバイスは電流制限とサーマル シャットダウンを繰り返します。詳細については、*熱に関する情報*セクションを参照してください。

TPS709-Q1 は、最大 150mA の推奨動作出力電流範囲全体で特性評価されています。内部電流制限は、出力電流の 200mA を最小にすると、出力電流の制限を開始します。

### 6.3.5 過熱保護

過熱保護機能は、接合部温度が約 158°C に上昇すると出力を無効化し、デバイスを冷却させます。接合部温度が約 140°C まで冷却されると、出力回路が再びオンになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン / オフを繰り返します。このオン/オフ サイクルによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向にある場合、消費電力が過剰であるか、ヒート シンクが不十分であることを示しています。信頼性の高い動作を実現するには、接合部温度を最大 125°C に制限してください。設計全体 (ヒート シンクを含む) の安全率を推定するためには、周囲温度を上昇させて過熱保護が作動することを確認します。その際、ワーストケースの負荷と信号条件を使用してください。信頼性を高めるために、特定の用途で想定される最大周囲条件を少なくとも 35℃ 上回った時に熱保護機能がトリガする必要があります。この構成では、予想される最高周囲温度および最悪の場合の負荷で、最悪の場合の接合部温度は 125°C になります。

TPS709-Q1 の内部保護回路は、過負荷状態から保護するように設計されています。この回路は、適切なヒート シンクの代替となるものではありません。TPS709-Q1 のサーマル シャットダウンが作動する状態で使用を続けると、信頼性が低下します。

## 6.4 デバイスの機能モード

### 6.4.1 通常動作

デバイスは、以下の条件下で公称出力電圧へのレギュレートを行います。

- 入力電圧は、少なくとも $V_{IN(min)}$ と同じ高さです。
- 入力電圧は、ドロップアウト電圧に加算された公称出力電圧よりも大きくなります。
- イネーブル電圧が以前にイネーブル立ち上がりスレッショルド電圧を超えていて、イネーブル立ち下がりスレッショルドよりも低くなっていません
- 出力電流が、電流制限より小さいです。
- デバイスの接合部温度が、規定された最大接合部温度よりも低くなっています。

### 6.4.2 ドロップアウト動作

入力電圧が、公称出力電圧と規定ドロップアウト電圧の和よりも小さいが、通常動作の他の条件がすべて満たされているとき、デバイスはドロップアウト モードで動作します。この動作モードでは、出力電圧は、入力電圧からドロップアウト電圧を引いた値と同じになります。パス デバイスがリニア領域内にあり、LDO によって電流の制御を行わないため、デバイスの過渡性能が大きく低下します。ドロップアウト中にライン過渡または負荷過渡事象が生じると、大きな出力電圧の偏差が発生することがあります。

### 6.4.3 ディセーブル

このデバイスは次の条件で無効になります:

- イネーブル電圧がイネーブル立ち下がりスレッショルドよりも低い、またはイネーブル立ち上がりスレッショルド電圧を超えていない。
- デバイスの接合部温度がサーマル シャットダウンの温度よりも高くなっている。

表 6-1 に、各種の動作モードにつながる条件を示します。

**表 6-1. デバイスの機能モードの比較**

| 動作モード | パラメータ | | | |
|---|---|---|---|---|
| | $V_{IN}$ | $V_{EN}$ | $I_{OUT}$ | $T_J$ |
| 通常モード | $V_{IN} > V_{OUT(nom)} + V_{DO}$ and $V_{IN} > V_{IN(min)}$ | $V_{EN} > V_{EN(HI)}$ | $I_{OUT} < I_{LIM}$ | $T_J < 125°C$ |
| ドロップアウト モード | $V_{IN(min)} < V_{IN} < V_{OUT(nom)} + V_{DO}$ | $V_{EN} > V_{EN(HI)}$ | — | $T_J < 125°C$ |
| ディスエーブル モード (条件が真の場合、デバイスはディスエーブル) | — | $V_{EN} < V_{EN(low)}$ | — | $T_J > 158°C$ |


Copyright © 2025 Texas Instruments Incorporated

# 7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

## 7.1 アプリケーション情報

TPS709-Q1 は静止電流が小さく、優れたラインおよび負荷の過渡性能を実現します。この性能に加え、低ノイズかつ良好な PSRR でヘッドルーム ($V_{IN}$ - $V_{OUT}$) がほとんどないため、RF ポータブル アプリケーション、電流制限、過熱保護に適した設計になっています。TPS709-Q1 デバイスは、-40℃ ～ 125℃ で動作が規定されています。

### *7.1.1 入出力コンデンサに関する検討事項*

TPS709-Q1 デバイスは、1.5V 未満の出力電圧で 2.0μF 以上の実効容量の出力コンデンサで安定します。出力電圧が 1.5V 以上の場合、安定性を確保するための最小実効容量は 1.5μF です。安定のための最大静電容量は 47μF です。安定性のため、出力コンデンサの等価直列抵抗 (ESR) は 0 ～ 0.2Ω の範囲内にある必要があります。

実効容量は、公差、温度、および DC バイアス効果による変動を考慮した後のコンデンサの最小容量値です。これらのコンデンサは、温度による値と ESR の変動が最小限に抑えられているため、X5R および X7R タイプのセラミック コンデンサを使用することを推奨します。

安定性のために入力コンデンサは必要ではありませんが、アナログ設計では IN と GND の間に 0.1 μF ～ 2.2 μF のコンデンサを接続するのが適切です。このコンデンサは、リアクティブな入力ソースに対抗し、過渡応答、入力リップル除去、PSRR を改善します。

### *7.1.2 ドロップアウト電圧*

TPS709-Q1 は PMOS パストランジスタを使用して、低ドロップアウトを実現しています。($V_{IN}$ – $V_{OUT}$) がドロップアウト電圧 ($V_{DO}$) よりも低い場合、PMOS パストランジスタはリニア領域での動作になり、入出力抵抗は PMOS パストランジスタの $R_{DS(ON)}$ となります。VPMOS トランジスタはドロップアウト中の抵抗のように機能するため $_{DO}$ は出力電流に応じてほぼスケーリングされます。

デバイスがドロップアウト状態で動作しているときは、多くのリニア電圧レギュレータのグランドピン電流が大幅に増加します。ドロップアウト動作時のグランドピン電流のこの増加は、デバイスがドロップアウト中でない場合よりも数桁大きくなる可能性があります。TPS709-Q1 は、ドロップアウト動作中にグランド ピン電流の増加を制限する特殊な制御ループを採用しています。この機能により、バッテリ動作時間を大幅に延長できるドロップアウト条件において、最も効率的な動作が可能になります。

### *7.1.3 過渡応答*

他のレギュレータと同様、出力コンデンサのサイズを大きくするとオーバーシュートとアンダーシュートの振幅が小さくなりますが、過渡応答時間が長くなります。

## 7.2 代表的なアプリケーション

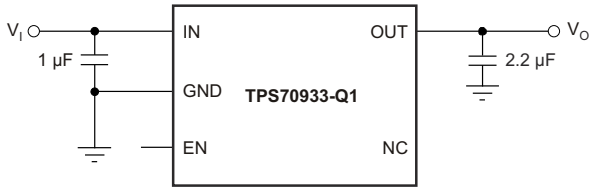



**図 7-1. 3.3-V、低 $I_Q$ レール**

### *7.2.1 設計要件*

表 7-1 は、図 7-1 の設計要件をまとめたものです。

**表 7-1. 3.3-V、低 $I_Q$ レール アプリケーションの設計要件**

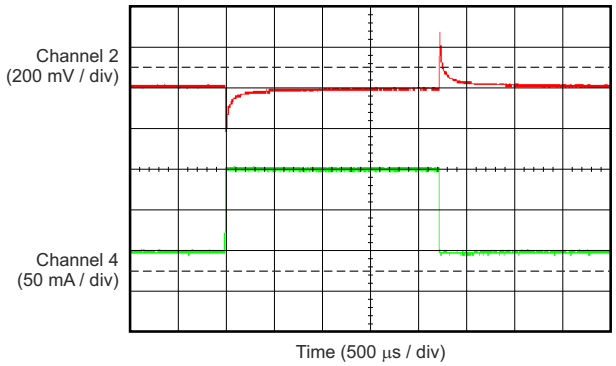
| パラメータ | 設計仕様 |
|---|---|
| $V_{IN}$ | 4.3V |
| $V_{OUT}$ | 3.3V |
| $I_{IN}$ (負荷なし) | 5µA 未満 |
| $I_{OUT}$ (最大値) | 150mA |

### *7.2.2 詳細な設計手順*

3.3-V DC バイアスで最小出力容量要件を満たすように、2.2-µF、10-V X7R 出力コンデンサを選択します。

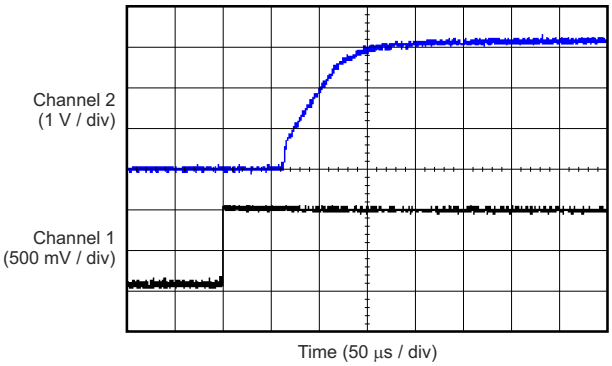
入力ノイズ フィルタリングを行い、高周波電圧過渡を除去するため、1.0-µF、10-V X7R の入力コンデンサを選択します。

### *7.2.3 アプリケーション曲線*




チャネル 2 = $V_{OUT}$、チャネル 4 = $I_{OUT}$、$V_{IN}$ = 4.3V

**図 7-2. TPS70933-Q1 の負荷過渡 (50mA から 150mA へ)**




チャネル 1 = En、チャネル 2 = $V_{OUT}$、$V_{IN}$ = 4.3V、$C_{OUT}$ = 2.2µF、TPS70933-Q1

**図 7-3. イネーブルを使用したパワーアップ**

## 7.3 電源に関する推奨事項

このデバイスは、2.7V ～ 30V の入力電源範囲で動作するよう設計されています。この入力電圧範囲は、デバイスが安定化出力を維持するのに十分なヘッドルームを提供する必要があります。この入力電源は、良好なレギュレーションで安定している必要があります。入力電源にノイズがある場合、ESR の低い入力コンデンサを追加すると、出力のノイズ特性を改善するために役立ちます。


Copyright © 2025 Texas Instruments Incorporated

## 7.4 レイアウト

### *7.4.1 レイアウトのガイドライン*

#### 7.4.1.1 PSRR およびノイズ性能向上のための推奨基板レイアウト

入力コンデンサと出力コンデンサは、、可能な限りデバイス ピンの近くに配置する必要があります。PSRR、出力ノイズ、過渡応答などの ac パフォーマンスを向上させるために、TI では、基板設計では $V_{IN}$ と $V_{OUT}$ に別々のグランド プレーンを設け、グランド プレーンをデバイスの GND ピンにのみ接続することを推奨しています。また、出力コンデンサのグランド接続は、デバイスの GND ピンに直接接続する必要があります。高 ESR コンデンサは、PSRR 性能を低下させる可能性があります。

#### 7.4.1.2 電力散逸

ダイからの放熱性能はパッケージの種類によって異なるため、プリント回路基板 (PCB) レイアウト時に考慮すべき検討事項も異なります。デバイス周辺の部品がない PCB 領域は、放熱の役割を果たします。JEDEC の low-K ボードと high-K ボードの性能データを、*熱に関する情報* に示します。また、厚みのある銅箔を使用すると、デバイスからの放熱効率が向上します。さらに、めっきされたスルーホールを放熱層へ追加することで、ヒート シンクの効果を高めることができます。

消費電力は、入力電圧と負荷条件によって異なります。消費電力 ($P_D$) は、出力電流と出力パス素子間 ($V_{IN}$ から $V_{OUT}$) の電圧降下の積で近似できます。次の式 1 を参照してください。

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \tag{1}$$

図 7-4 に、TPS709-Q1 の最大周囲温度と消費電力との関係を示します。この図では、デバイスを JEDEC 規格の High-K レイアウトに半田付けし、基板にエアフローがないことを想定しています。実際の基板の熱インピーダンスは大きく異なります。アプリケーションで高い消費電力が必要な場合、基板の温度と熱インピーダンスをよく理解することで、TPS709-Q1 が 125°C の接合部温度を超えて動作するのを防止できます。

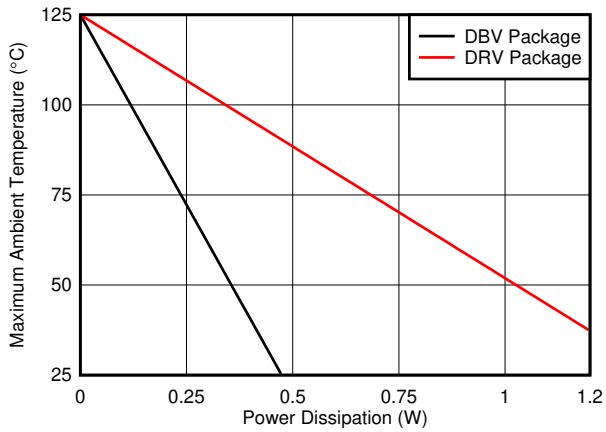



**図 7-4. 最大周囲温度とデバイス消費電力との関係**

*熱に関する情報*に示されているように、接合部温度の推定は、熱指標 $\Psi_{JT}$ と $\Psi_{JB}$ を使用して行うことができます。これらの指標は、ダイとパッケージの熱伝達特性を $R_{\theta JA}$ よりも正確に表現したものです。接合部温度は、式 2 で計算できます。

$$\Psi_{JT}: \quad T_J = T_T + \Psi_{JT} \bullet P_D$$
$$\Psi_{JB}: \quad T_J = T_B + \Psi_{JB} \bullet P_D \tag{2}$$

ここで

- $P_D$ は、式 1 で説明されている消費電力です。
- $T_T$ は、デバイス パッケージの中央上部の温度です。
- $T_B$ は、「*PCB 表面上*」でデバイス パッケージから 1mm 離れた場所で測定された PCB 温度です。

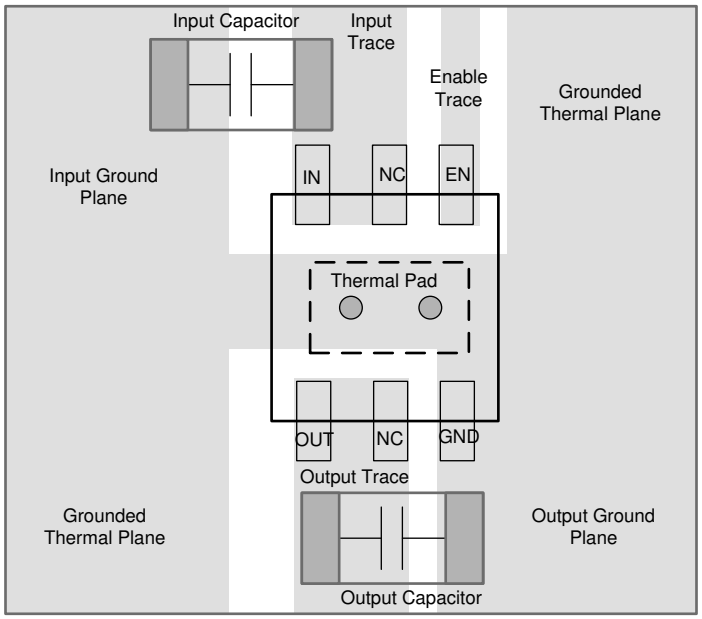
**注**

$T_T$ と $T_B$ の両方は、熱ガン (赤外線温度計) を使用して実際のアプリケーション ボードで測定できます。

$T_T$ と $T_B$ の測定の詳細については、*新しい熱評価基準の使用アプリケーション ノート*を参照してください。このアプリケーション ノートは www.ti.com からダウンロードできます。

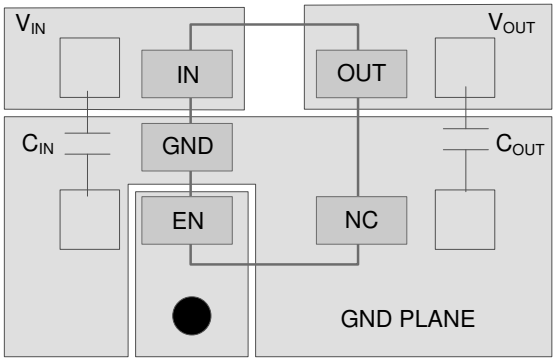

Copyright © 2025 Texas Instruments Incorporated

### 7.4.2 レイアウト例




Designates thermal vias.

**図 7-5. WSON のレイアウト例**




Represents via used for application-specific connections.

**図 7-6. SOT23-5 のレイアウト例**

# 8 デバイスおよびドキュメントのサポート

## 8.1 デバイス サポート

### *8.1.1 開発サポート*

#### 8.1.1.1 評価基板

TPS709-Q1 を使用した初期の回路性能評価には、評価基板 (EVM) を利用することができます。TPS70933EVM-110 評価基板 (および 関連するユーザー ガイド) は、テキサス インスツルメンツの Web サイトのプロダクト フォルダから請求するか、TI eStore から直接お求めになれます。

#### 8.1.1.2 SPICE モデル

SPICE による回路パフォーマンスのコンピュータ シミュレーションは、アナログ回路やシステムのパフォーマンスを分析するため多くの場合に有用です。TPS709 用の SPICE モデルは、製品フォルダの「シミュレーション モデル」で入手できます。

### *8.1.2 デバイスの命名規則*

**表 8-1. 利用可能なオプション**

| 製品[(1)] | 説明 |
|---|---|
| TPS709**xx(x)**Q ***yyy z*** Q1<br>または<br>TPS709**xx(x)**Q ***yyy z*** **M3** Q1 | **xx(x)** は公称出力電圧です。分解能が 100mV の出力電圧の場合は、注文番号に 2 桁が使用されます。それ以外の場合は、3 桁が使用されます (たとえば、28 = 2.8V、125 = 1.25V) 。<br>**yyy** はパッケージ指定子です。<br>**z** はテープ アンド リール数量です (R = 3000、T = 250)。このデバイスには、レガシー チップ (CSO：TI1) または最新の製造フローを使用した新しいチップ (CSO: RFB) のいずれかが搭載された状態で出荷されます。リール包装ラベルには、使用されているチップを識別するための CSO 情報が記載されています。本書では、新旧チップごとのデバイス性能について説明しています。**M3** は、最新の製造フローを使用する CSO:RFB の新しいチップにのみ重要な接尾辞の指定子です。 |

(1) 最新のパッケージ情報と注文情報については、このドキュメントの末尾にある「付録：パッケージ オプション」を参照するか、www.ti.com にある TI の Web サイトを参照してください。

## 8.2 ドキュメントのサポート

### *8.2.1 関連資料*

関連資料については、以下を参照してください。

テキサス インスツルメンツ、『*TPS70933EVM-110 評価基板 ユーザー ガイド*』

## 8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

## 8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

## 8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。


Copyright © 2025 Texas Instruments Incorporated

## 8.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

## 8.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

# 9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

**Changes from Revision C (June 2018) to Revision D (August 2025)** — **Page**

- 「アプリケーション」セクションにリンクを追加 ..... 1
- 新しい A/T サイトで製造された DBV および DRV の両方の熱情報を追加 ..... 4
- *利用可能なオプション表*を変更 ..... 22

**Changes from Revision B (March 2015) to Revision C (June 2018)** — **Page**

- 以下のように変更:ドロップアウト電圧 (V) から図 5-8、図 5-9、および図 5-10 でドロップアウト電圧 (mV) に変更 ..... 7
- *「シャットダウン」*セクションの最後の分を削除 ..... 14
- 「概要」のテキストを「入力電源電圧範囲:2.7V ～ 6.5V:」から「*セクション 7.3*」セクションで「電源電圧範囲:2.7V ～ 30V」に変更 ..... 18

# 10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

# 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| PTPS70930QDBVRM3Q1 | Active | Preproduction | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | - | Call TI | Call TI | -40 to 125 | |
| TPS70912QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLR |
| TPS70912QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLR |
| TPS70912QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLR |
| TPS70912QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJD |
| TPS70912QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJD |
| TPS70912QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJD |
| TPS70915QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJE |
| TPS70915QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJE |
| TPS70915QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJE |
| TPS70918QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLS |
| TPS70918QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLS |
| TPS70918QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLS |
| TPS70918QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJF |
| TPS70918QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJF |
| TPS70918QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJF |
| TPS70925QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLT |
| TPS70925QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLT |
| TPS70925QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLT |
| TPS70925QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJG |
| TPS70925QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJG |
| TPS70925QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJG |
| TPS70927QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJH |
| TPS70927QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJH |
| TPS70927QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJH |
| TPS70928QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLU |
| TPS70928QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLU |
| TPS70928QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLU |
| TPS70928QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJI |

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| TPS70928QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJI |
| TPS70928QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJI |
| TPS70930QDBVRM3Q1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLV |
| TPS70930QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLV |
| TPS70930QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLV |
| TPS70930QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLV |
| TPS70930QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJJ |
| TPS70930QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJJ |
| TPS70930QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJJ |
| TPS70933QDBVRM3Q1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLJ |
| TPS70933QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLJ |
| TPS70933QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLJ |
| TPS70933QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLJ |
| TPS70933QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJK |
| TPS70933QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJK |
| TPS70933QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJK |
| TPS70936QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLW |
| TPS70936QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLW |
| TPS70936QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLW |
| TPS70950QDBVRQ1 | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLX |
| TPS70950QDBVRQ1.A | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLX |
| TPS70950QDBVRQ1.B | Active | Production | SOT-23 (DBV) \| 5 | 3000 \| LARGE T&R | Yes | NIPDAU | Level-1-260C-UNLIM | -40 to 125 | SLX |
| TPS70950QDRVRQ1 | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJL |
| TPS70950QDRVRQ1.A | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJL |
| TPS70950QDRVRQ1.B | Active | Production | WSON (DRV) \| 6 | 3000 \| LARGE T&R | Yes | NIPDAUAG | Level-1-260C-UNLIM | -40 to 125 | SJL |

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF TPS709-Q1 :**

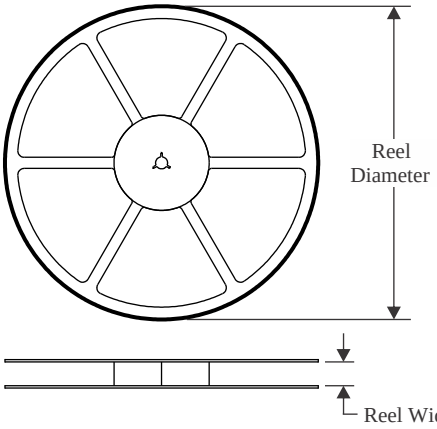
- Catalog : TPS709

NOTE: Qualified Version Definitions:

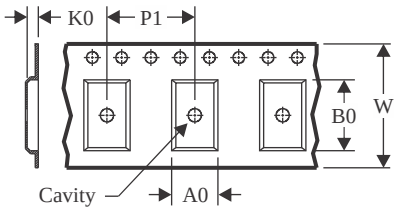
- Catalog - TI's standard catalog product

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

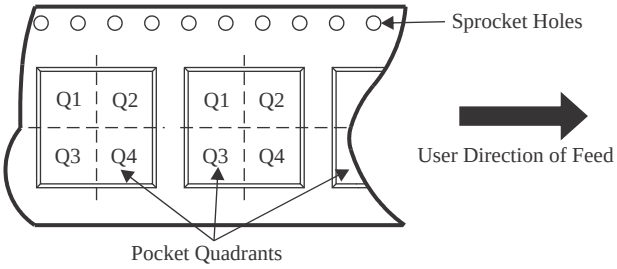



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

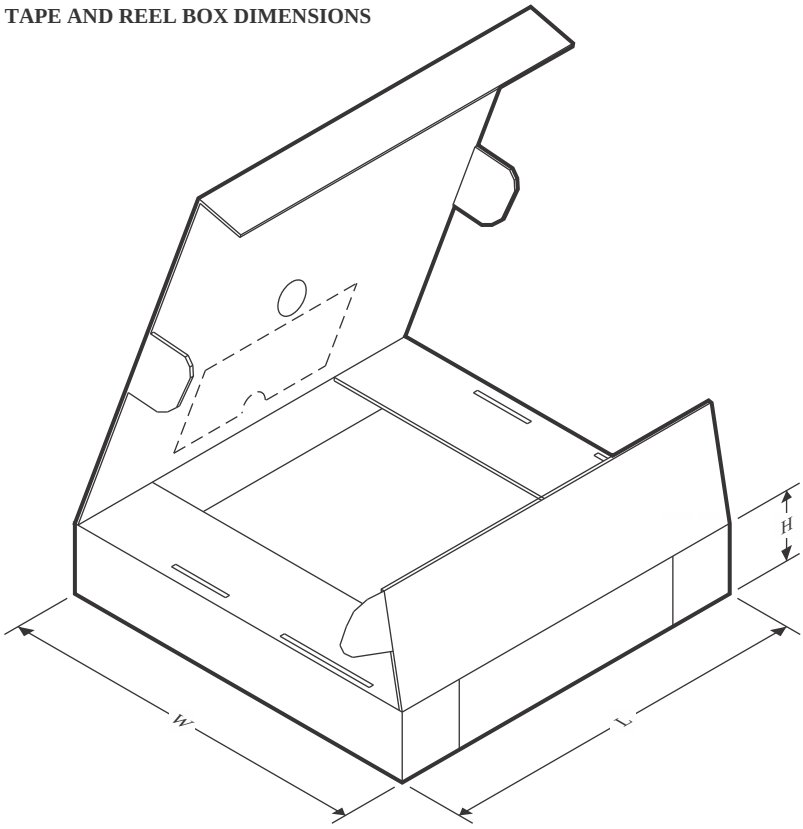



*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| TPS70912QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70912QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70915QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70918QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70918QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70925QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70925QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70927QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70928QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70928QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.2 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |
| TPS70928QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70930QDBVRM3Q1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.2 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |
| TPS70930QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70930QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70933QDBVRM3Q1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.2 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |
| TPS70933QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| TPS70933QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |
| TPS70936QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 8.4 | 3.2 | 3.2 | 1.4 | 4.0 | 8.0 | Q3 |
| TPS70950QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 178.0 | 9.0 | 3.23 | 3.17 | 1.37 | 4.0 | 8.0 | Q3 |
| TPS70950QDRVRQ1 | WSON | DRV | 6 | 3000 | 179.0 | 8.4 | 2.2 | 2.2 | 1.2 | 4.0 | 8.0 | Q2 |

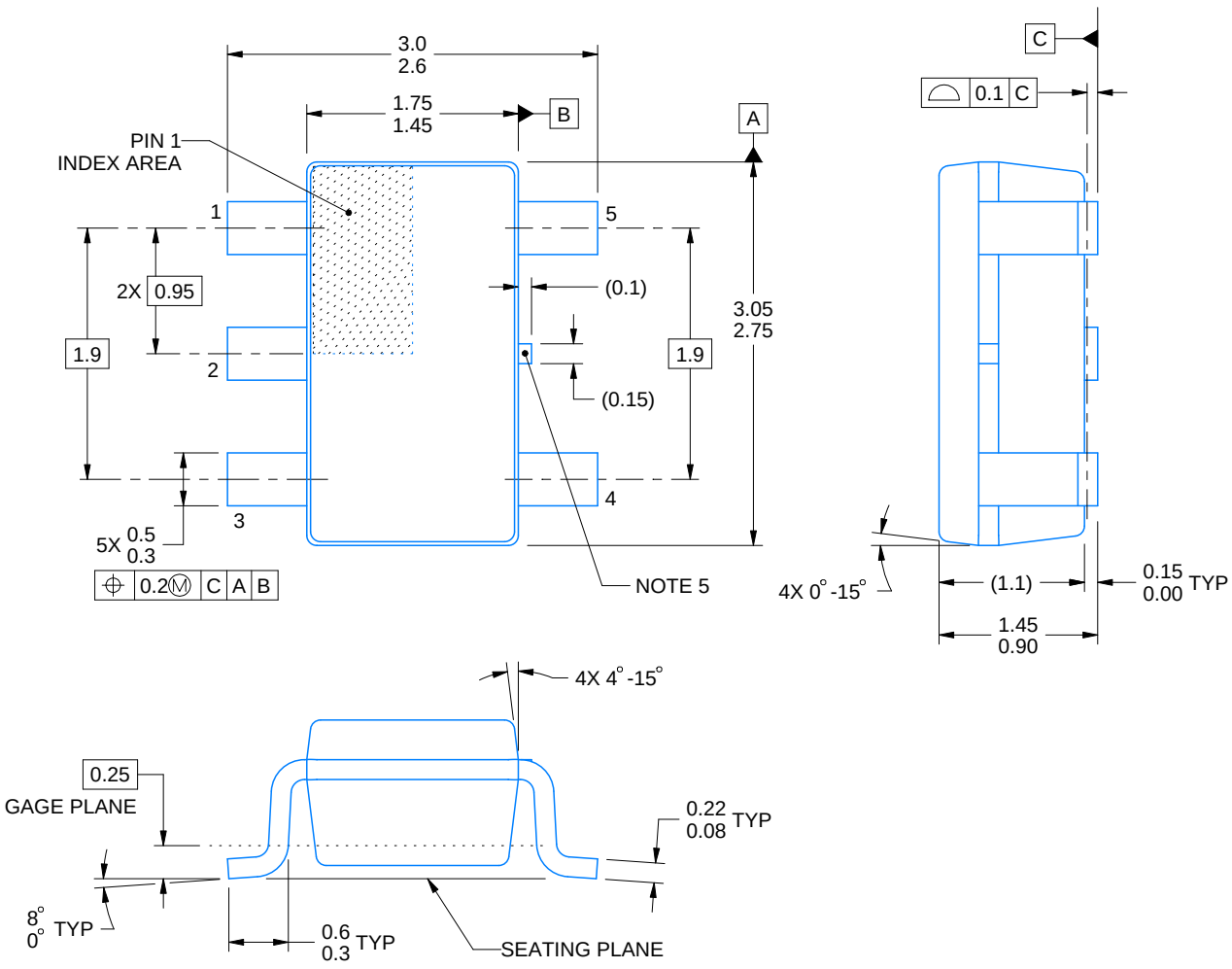
TAPE AND REEL BOX DIMENSIONS




*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| TPS70912QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70912QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70915QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70918QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70918QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70925QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70925QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70927QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70928QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70928QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 210.0 | 185.0 | 35.0 |
| TPS70928QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70930QDBVRM3Q1 | SOT-23 | DBV | 5 | 3000 | 210.0 | 185.0 | 35.0 |
| TPS70930QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70930QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70933QDBVRM3Q1 | SOT-23 | DBV | 5 | 3000 | 210.0 | 185.0 | 35.0 |
| TPS70933QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70933QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |
| TPS70936QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 210.0 | 185.0 | 35.0 |

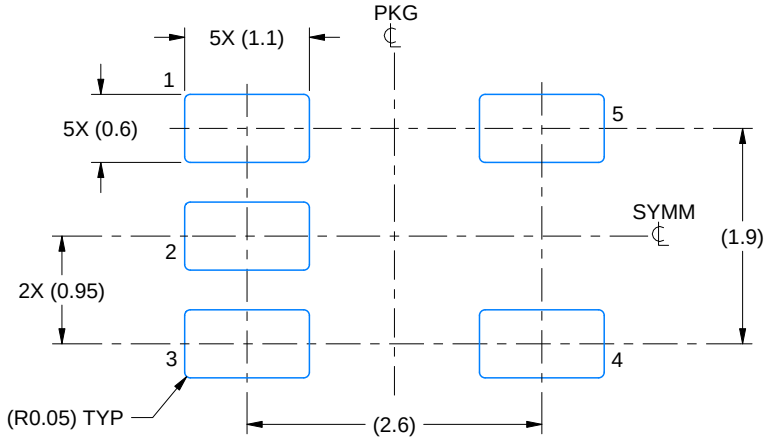
| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| TPS70950QDBVRQ1 | SOT-23 | DBV | 5 | 3000 | 180.0 | 180.0 | 18.0 |
| TPS70950QDRVRQ1 | WSON | DRV | 6 | 3000 | 200.0 | 183.0 | 25.0 |



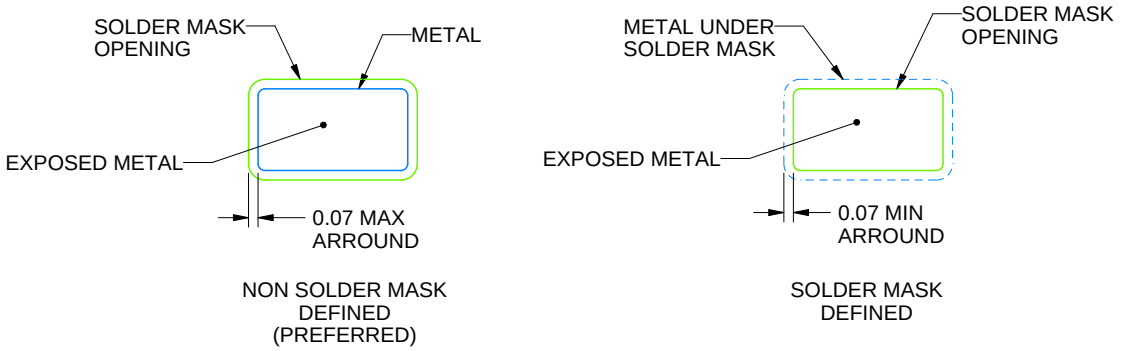

4214839/K 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Refernce JEDEC MO-178.
4. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25 mm per side.
5. Support pin may differ or may not be present.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

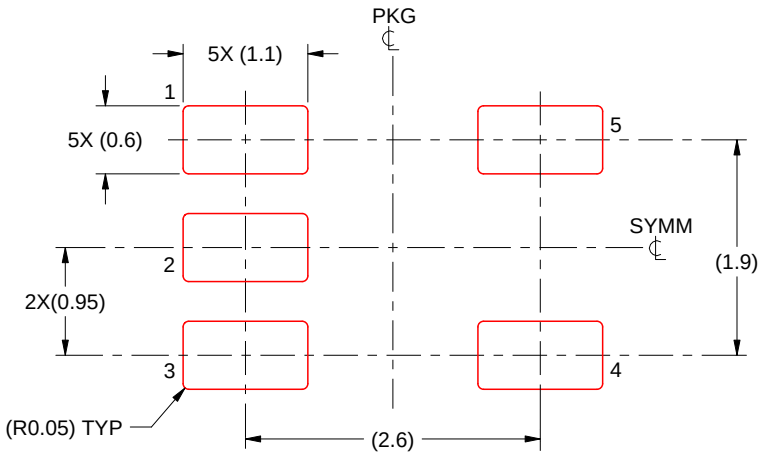



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

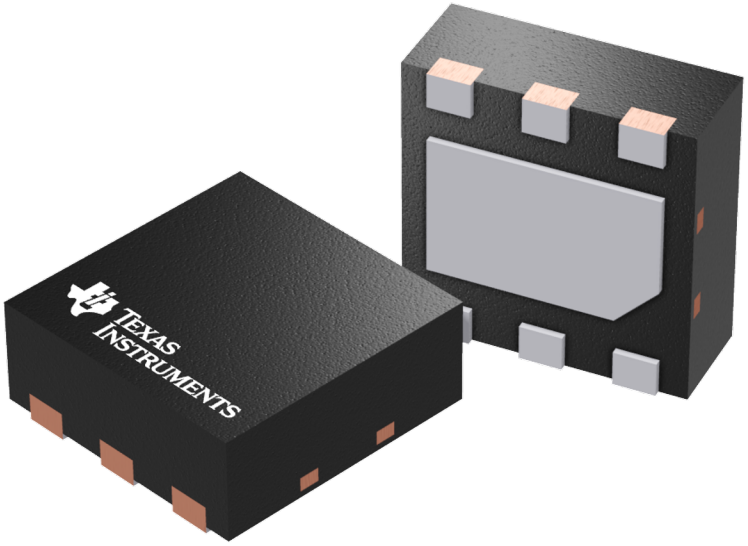
4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

# DRV 6 WSON - 0.8 mm max height

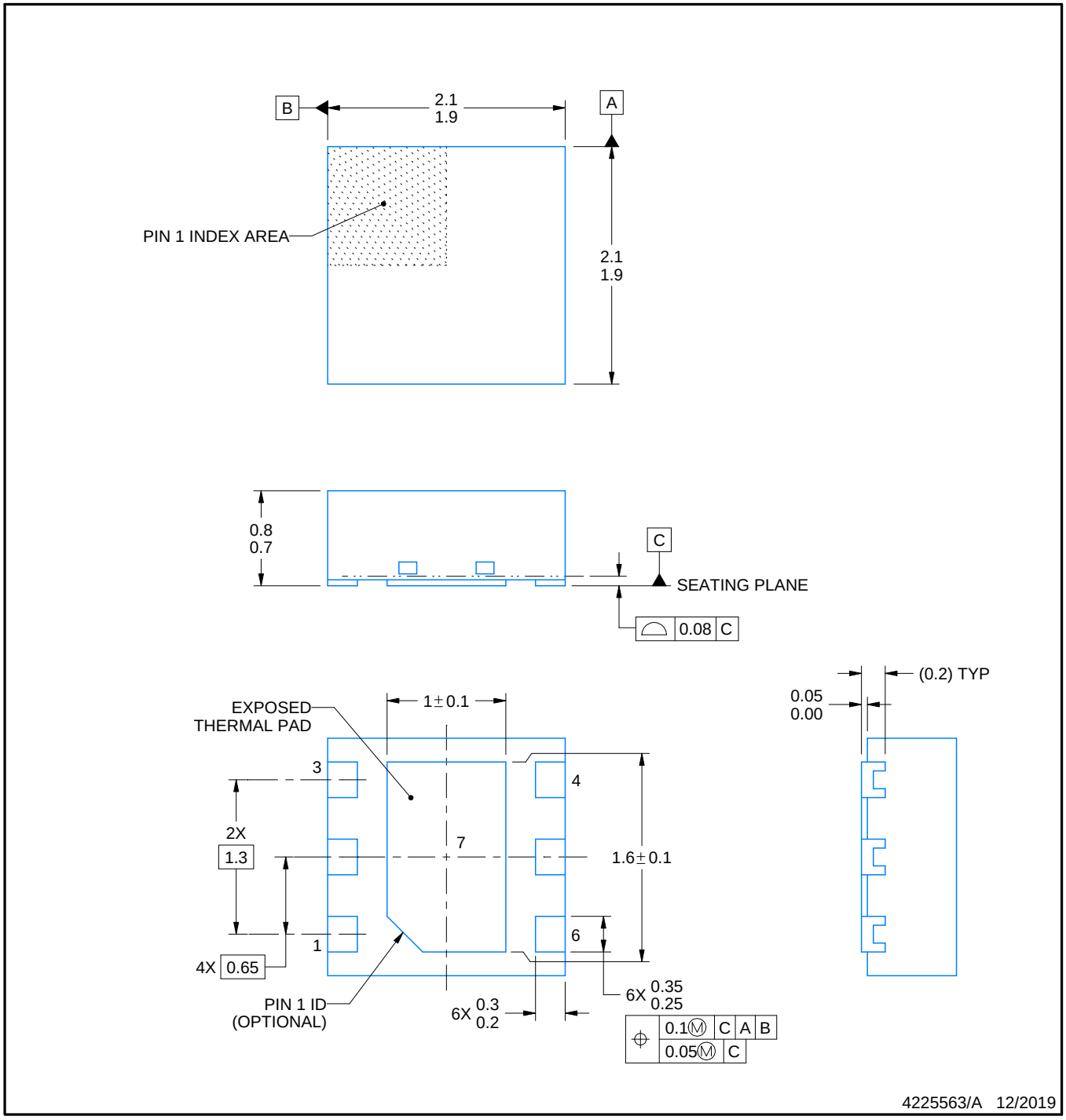
PLASTIC SMALL OUTLINE - NO LEAD




Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

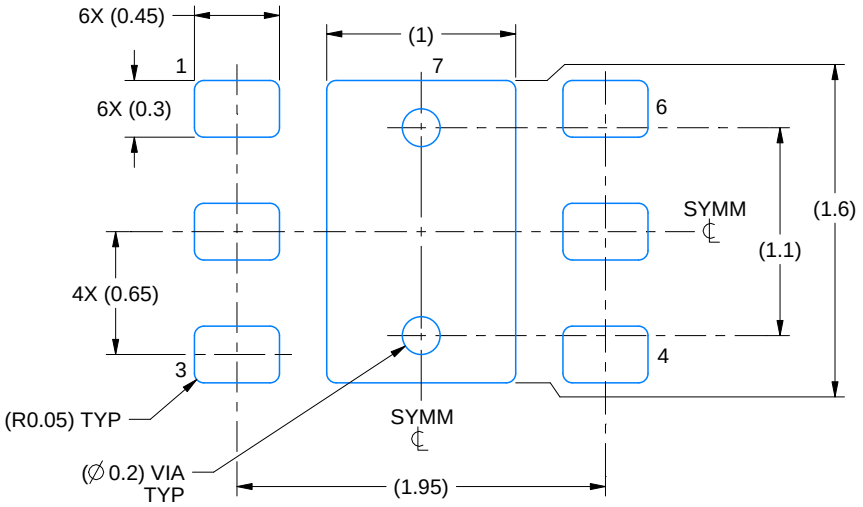


TEXAS INSTRUMENTS

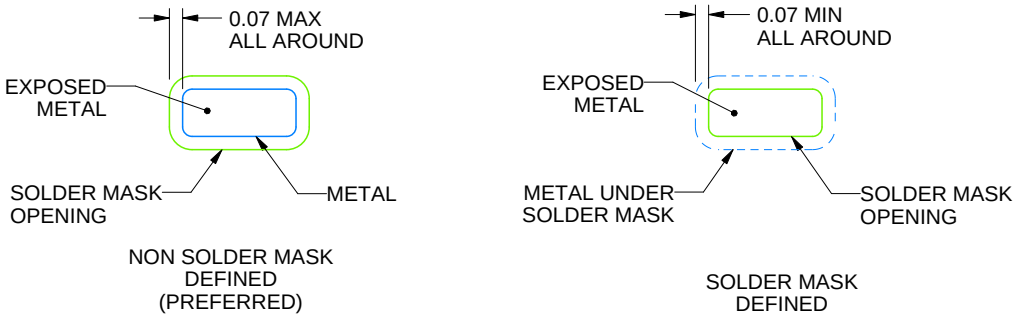



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.




LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X

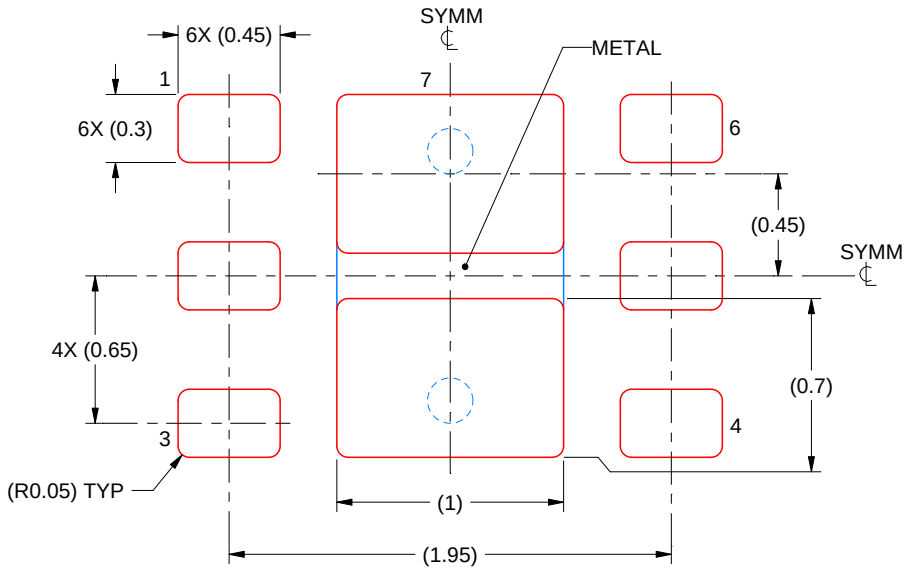



SOLDER MASK DETAILS

4225563/A 12/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If some or all are implemented, recommended via locations are shown.




SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD #7
88% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:30X

4225563/A 12/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

# 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月