

逆電流保護付き、キャップ・フリー、NMOS、 250mAロードロップアウト・レギュレータ

特長

- キャパシタ無し、または任意の値や種類のキャパシタで安定動作
- 動作入力電圧範囲：1.7V～5.5V
- 超低ドロップアウト電圧：250mAで40mV (typ)
- 光出力キャパシタの有無に関わらず優れた負荷過渡応答
- 新しいNMOSトポロジで逆方向リーク電流を低減
- 低ノイズ：30 μ V_{RMS} (typ) (10kHz～100kHz)
- 初期精度：0.5%
- ライン、負荷、温度に対する全体精度：1%
- シャットダウン・モード時、最大I_Qは1 μ A未満
- 過熱保護および最小値/最大値の保証された電流制限保護
- 出力電圧の異なる複数製品を提供
 - 固定出力：1.20V～5.0V
 - 可変出力：1.20V～5.5V
 - カスタム出力も指定可能

- VCOなどのノイズに敏感な回路

- DSP、FPGA、ASIC、マイクロプロセッサ用ポイント・オブ・ロード (POL) レギュレーション

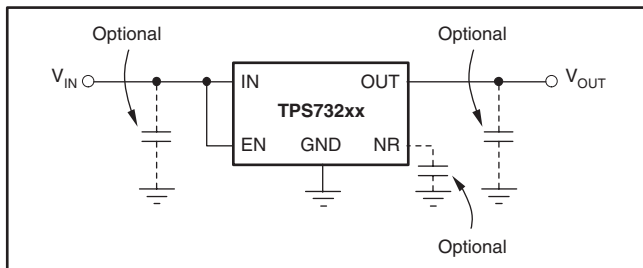
概要

ロードロップアウト (LDO) の電圧レギュレータTPS732xxファミリーは、電圧フォロワ構成にNMOSパス素子という新しいトポロジを採用しています。このトポロジは、低ESRの出力キャパシタで安定動作し、また、キャパシタ無しでの動作も可能です。さらに、優れた逆方向阻止特性 (低逆方向電流) を持ち、グランド・ピン電流は出力電流の値に関係なくほぼ一定です。

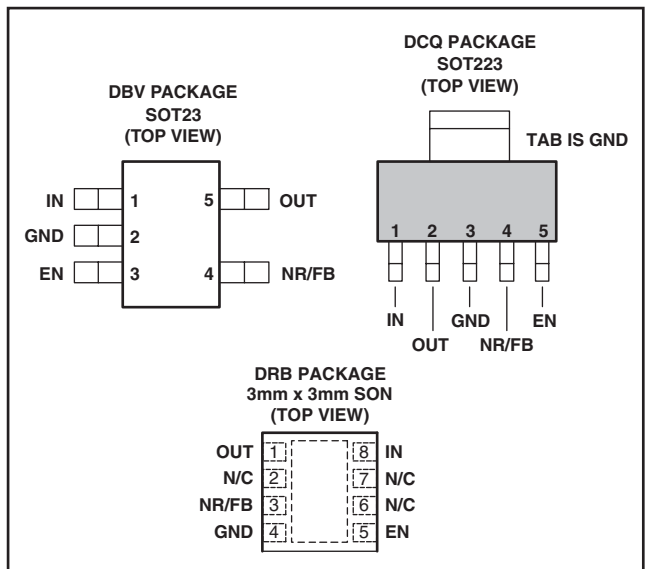
TPS732xxは、高度なBiCMOSプロセスにより、非常に低いドロップアウト電圧と低グランド・ピン電流で動作しながら、高い精度を提供します。非イネーブル時の消費電流は1 μ A未満であり、携帯用アプリケーションに最適です。また、出力ノイズが極めて低いため (0.1 μ FのC_{NR}で30 μ V_{RMS})、VCOへの電源供給にも理想的です。TPS732xxは、過熱保護およびフォールドバック電流制限によって保護されています。

アプリケーション

- 携帯用/バッテリー駆動機器
- スイッチング電源後段のレギュレーション



Typical Application Circuit for Fixed-Voltage Versions



すべての商標および登録商標はそれぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては何なる責任も負いません。



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下

さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

ご発注の手引き⁽¹⁾

PRODUCT	V _{OUT} ⁽²⁾
TPS732xyyyz	XX is nominal output voltage (for example, 25 = 2.5V, 01 = Adjustable ⁽³⁾). YYY is package designator. Z is package quantity.

- (1) 最新の仕様およびパッケージ情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、またはTIのWebサイト (www.ti.com) をご覧ください。
- (2) 出力電圧を1.2V~4.5Vの範囲内で50mV単位で指定することも可能です。革新的なファクトリEEPROMプログラミングにより提供されます。最小注文数量が適用されますので、詳細については工場までお問い合わせください。
- (3) 1.2V固定動作の場合は、FBをOUTに接続してください。

絶対最大定格

動作接合部温度範囲内(特に記述のない限り)⁽¹⁾

	TPS732xx	UNIT
V _{IN} range	-0.3 to 6.0	V
V _{EN} range	-0.3 to 6.0	V
V _{OUT} range	-0.3 to 5.5	V
Peak output current	Internally limited	
Output short-circuit duration	Indefinite	
Continuous total power dissipation	See Dissipation Ratings Table	
Junction temperature range, T _J	-55 to +150	°C
Storage temperature range	-65 to +150	°C
ESD rating, HBM	2	kV
ESD rating, CDM	500	V

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「電気的特性」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

定格消費電力⁽¹⁾

BOARD	PACKAGE	R _{θJC}	R _{θJA}	DERATING FACTOR ABOVE T _A = 25°C	T _A ≤ 25°C POWER RATING	T _A = 70°C POWER RATING	T _A = 85°C POWER RATING
Low-K ⁽²⁾	DBV	64°C/W	255°C/W	3.9mW/°C	390mW	215mW	155mW
High-K ⁽³⁾	DBV	64°C/W	180°C/W	5.6mW/°C	560mW	310mW	225mW
Low-K ⁽²⁾	DCQ	15°C/W	53°C/W	18.9mW/°C	1.89W	1.04W	0.76W
High-K ⁽³⁾⁽⁴⁾	DRB	1.2°C/W	40°C/W	25.0mW/°C	2.50W	1.38W	1.0W

- (1) 熱設計に関する詳細については、「アプリケーション情報」の「消費電力」を参照してください。
- (2) このデータを得るために使用したJEDEC Low-K (1s) 基板設計は、上面に2オンスの銅トレースを形成した3インチ×3インチの2層基板です。
- (3) このデータを得るために使用したJEDEC High-K (2s2p) 基板設計は、3インチ×3インチの多層基板で、内部に1オンスの電源およびグランド・プレーンを持ち、基板の上面および底面に2オンスの銅トレースを形成しています。
- (4) 暫定的な熱シミュレーションに基づきます。

電気的特性

動作温度範囲内 ($T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$)、 $V_{IN} = V_{OUT(nom)} + 0.5\text{V}^{(1)}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$
(特に記述のない限り)。標準値は $T_J = 25^{\circ}\text{C}$ での値です。

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{IN}	Input voltage range ⁽¹⁾		1.7		5.5	V
V_{FB}	Internal reference (TPS73201)	$T_J = 25^{\circ}\text{C}$	1.198	1.20	1.210	V
V_{OUT}	Output voltage range (TPS73201) ⁽²⁾		V_{FB}		$5.5 - V_{DO}$	V
	Accuracy ⁽¹⁾	Nominal	$T_J = 25^{\circ}\text{C}$	-0.5		+0.5
V_{IN} , I_{OUT} , and T		$V_{OUT} + 0.5\text{V} \leq V_{IN} \leq 5.5\text{V}$; $10\text{mA} \leq I_{OUT} \leq 250\text{mA}$		-1.0	± 0.5	+1.0
$\Delta V_{OUT}\%/\Delta V_{IN}$	Line regulation ⁽¹⁾	$V_{OUT(nom)} + 0.5\text{V} \leq V_{IN} \leq 5.5\text{V}$		0.01		%/V
$\Delta V_{OUT}\%/\Delta I_{OUT}$	Load regulation	$1\text{mA} \leq I_{OUT} \leq 250\text{mA}$		0.002		%/mA
		$10\text{mA} \leq I_{OUT} \leq 250\text{mA}$		0.0005		
V_{DO}	Dropout voltage ⁽³⁾ ($V_{IN} = V_{OUT(nom)} - 0.1\text{V}$)	$I_{OUT} = 250\text{mA}$		40	150	mV
$Z_O(\text{DO})$	Output impedance in dropout	$1.7\text{V} \leq V_{IN} \leq V_{OUT} + V_{DO}$		0.25		Ω
I_{CL}	Output current limit	$V_{OUT} = 0.9 \times V_{OUT(nom)}$	250	425	600	mA
I_{SC}	Short-circuit current	$V_{OUT} = 0\text{V}$		300		mA
I_{REV}	Reverse leakage current ⁽⁴⁾ ($-I_{IN}$)	$V_{EN} \leq 0.5\text{V}$, $0\text{V} \leq V_{IN} \leq V_{OUT}$		0.1	10	μA
I_{GND}	Ground pin current	$I_{OUT} = 10\text{mA}$ (I_Q)		400	550	μA
		$I_{OUT} = 250\text{mA}$		650	950	
I_{SHDN}	Shutdown current (I_{GND})	$V_{EN} \leq 0.5\text{V}$, $V_{OUT} \leq V_{IN} \leq 5.5$		0.02	1	μA
I_{FB}	FB pin current (TPS73201)			.1	.3	μA
PSRR	Power-supply rejection ratio (ripple rejection)	$f = 100\text{Hz}$, $I_{OUT} = 250\text{mA}$		58		dB
		$f = 10\text{kHz}$, $I_{OUT} = 250\text{mA}$		37		
V_N	Output noise voltage BW = 10Hz – 100kHz	$C_{OUT} = 10\mu\text{F}$, No C_{NR}		$27 \times V_{OUT}$		μV_{RMS}
		$C_{OUT} = 10\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$		$8.5 \times V_{OUT}$		
t_{STR}	Startup time	$V_{OUT} = 3\text{V}$, $R_L = 30\Omega$ $C_{OUT} = 1\mu\text{F}$, $C_{NR} = 0.01\mu\text{F}$		600		μs
$V_{EN}(\text{HI})$	Enable high (enabled)		1.7		V_{IN}	V
$V_{EN}(\text{LO})$	Enable low (shutdown)		0		0.5	V
$I_{EN}(\text{HI})$	Enable pin current (enabled)	$V_{EN} = 5.5\text{V}$		0.02	0.1	μA
T_{SD}	Thermal shutdown temperature	Shutdown Temp increasing		160		$^{\circ}\text{C}$
		Reset Temp decreasing		140		
T_J	Operating junction temperature		-40		125	$^{\circ}\text{C}$

(1) V_{IN} の最小値は、($V_{OUT} + V_{DO}$)と1.7Vのうち大きいほうになります。

(2) TPS73201は $V_{OUT} = 2.5\text{V}$ でテストされています。

(3) TPS73214、TPS73215またはTPS73216に対しては、 V_{IN} の最小値が1.7Vであるため、 V_{DO} は測定していません。

(4) 固定電圧製品のみ。詳細については、「アプリケーション情報」を参照してください。

機能ブロック図

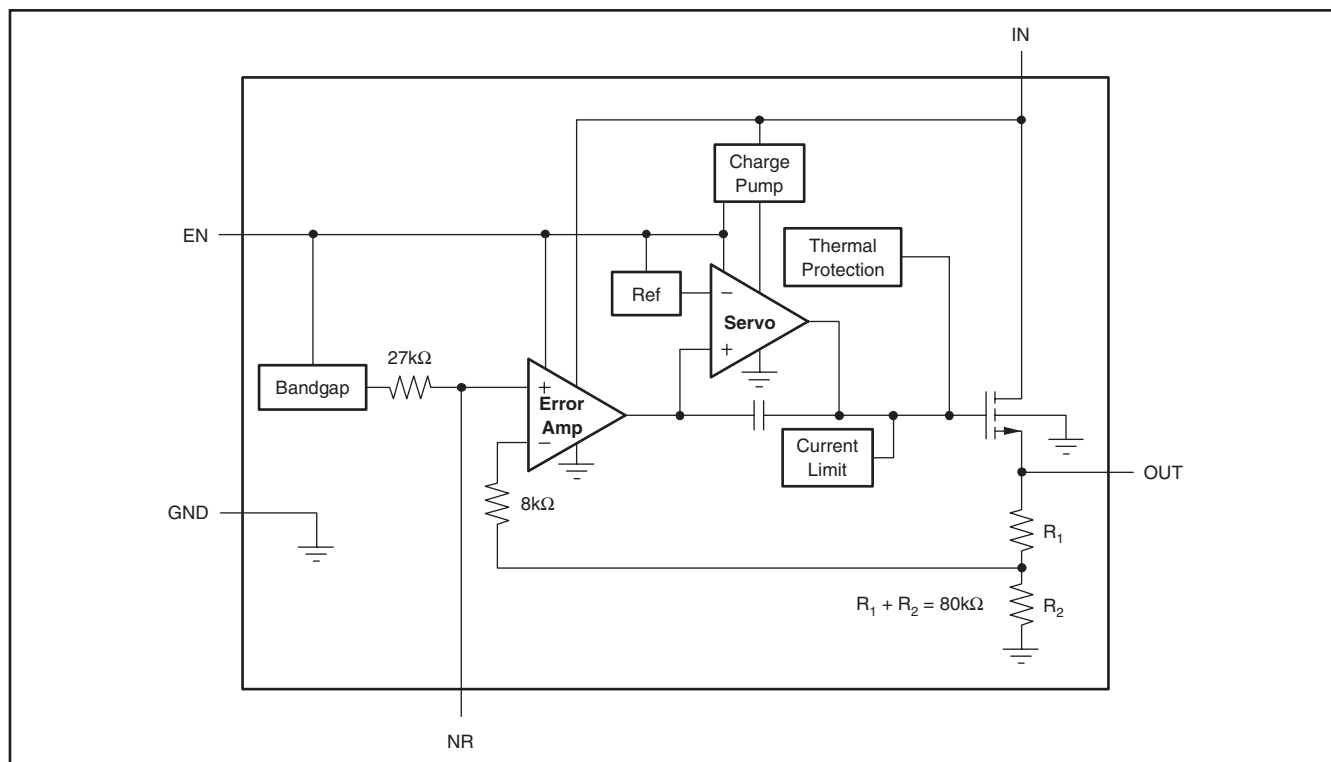


図 1. 固定電圧製品

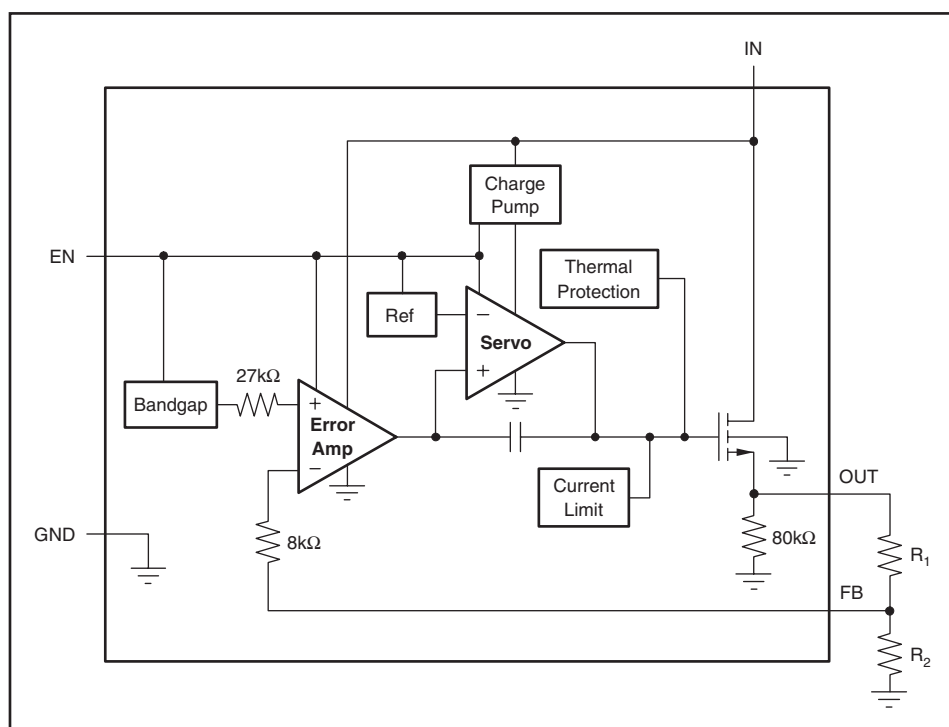


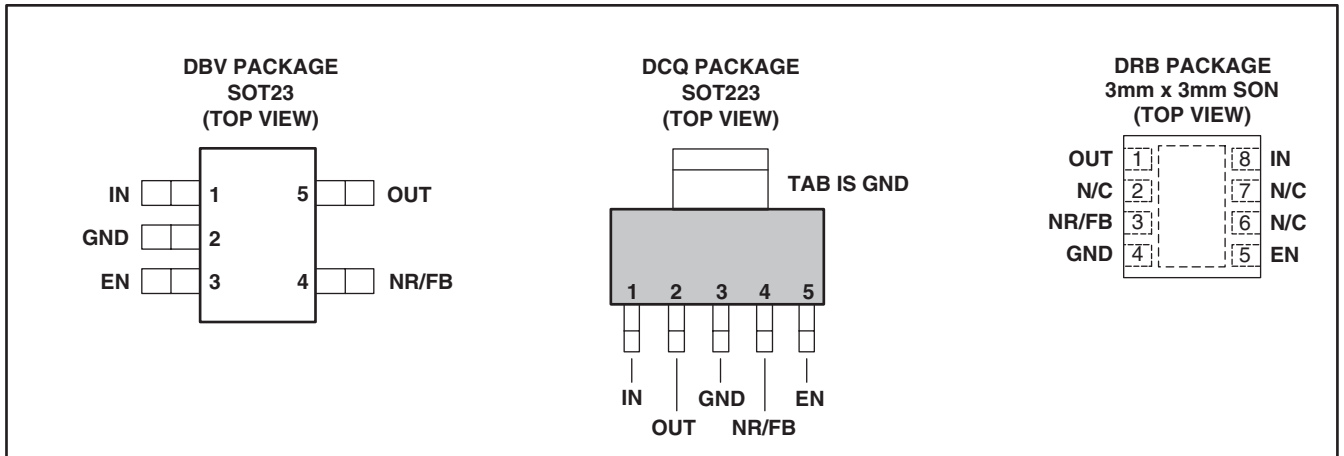
図 2. 可変電圧製品

V _{OUT}	R ₁	R ₂
1.2V	Short	Open
1.5V	23.2kΩ	95.3kΩ
1.8V	28.0kΩ	56.2kΩ
2.5V	39.2kΩ	36.5kΩ
2.8V	44.2kΩ	33.2kΩ
3.0V	46.4kΩ	30.9kΩ
3.3V	52.3kΩ	30.1kΩ
5.0V	78.7kΩ	24.9kΩ

注：V_{OUT} = (R₁ + R₂)/R₂ × 1.204、
R₁ || R₂ ≅ 19kΩで最良の精度。

表 1. 一般的な出力電圧に対する標準1%抵抗値

ピン配置



ピン機能

NAME	TERMINAL			DESCRIPTION
	SOT23 (DBV) PIN NO.	SOT223 (DCQ) PIN NO.	3x3 SON (DRB) PIN NO.	
IN	1	1	8	非レギュレーション電源入力
GND	2	3	4, Pad	グラウンド
EN	3	5	5	イネーブル・ピン (EN) を “ハイ” にすると、レギュレータがオンになります。このピンを “ロー” にすると、レギュレータはシャットダウン・モードになります。詳細については、「アプリケーション情報」の「シャットダウン」を参照してください。未使用時は、ENをINに接続できます。
NR	4	4	3	固定電圧製品のみ。このピンに外部キャパシタを接続すると、内部のバンドギャップによって発生したノイズをバイパスでき、出力ノイズを非常に低いレベルまで低減することができます。
FB	4	4	3	可変電圧製品のみ。これは制御ループ誤差増幅器への入力であり、デバイスの出力電圧を設定するために使用されます。
OUT	5	2	1	レギュレータの出力です。安定性のための出力キャパシタ要求事項はありません。

代表的特性

すべての電圧タイプについて、 $T_J = +25^\circ\text{C}$ 、 $V_{IN} = V_{OUT(nom)} + 0.5\text{V}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$
(特に記述のない限り)

LOAD REGULATION

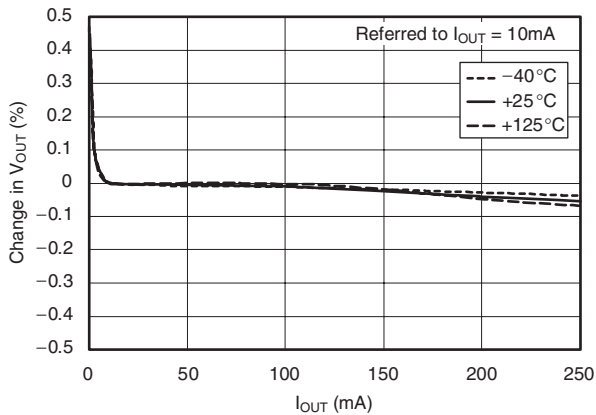


図 3

LINE REGULATION

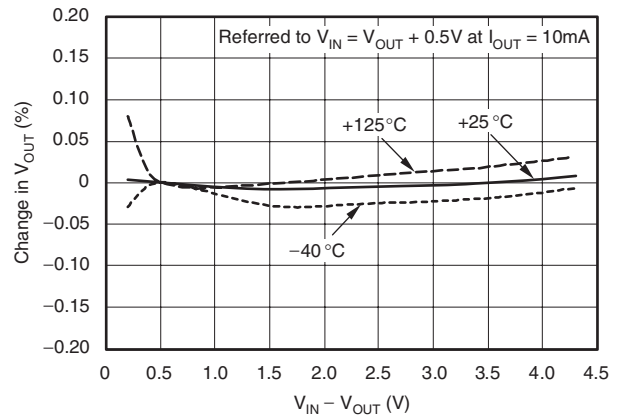


図 4

DROPOUT VOLTAGE vs OUTPUT CURRENT

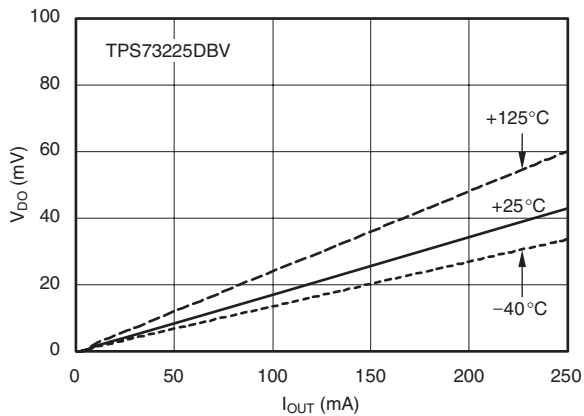


図 5

DROPOUT VOLTAGE vs TEMPERATURE

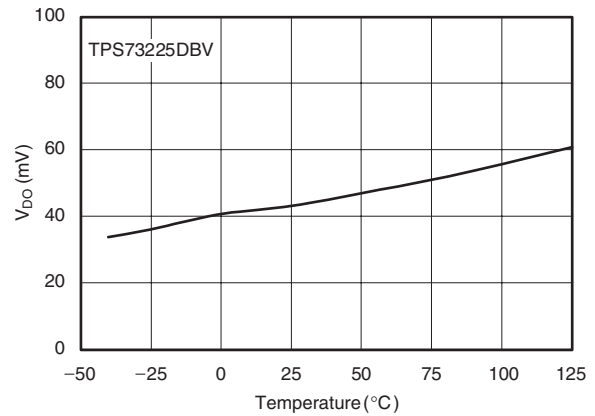


図 6

OUTPUT VOLTAGE ACCURACY HISTOGRAM

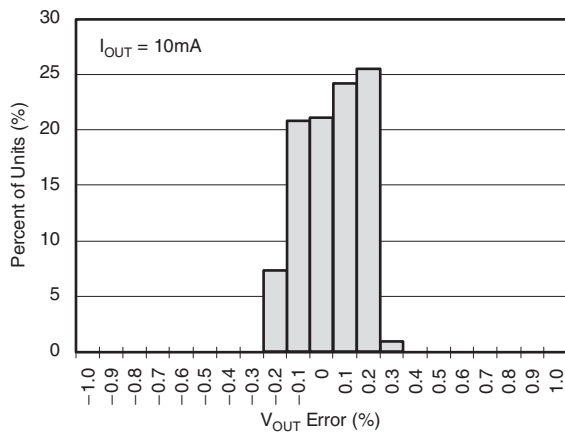


図 7

OUTPUT VOLTAGE DRIFT HISTOGRAM

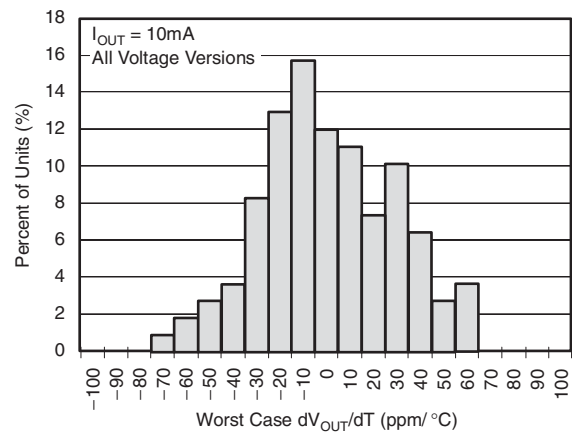


図 8

代表的特性

すべての電圧タイプについて、 $T_J = +25^\circ\text{C}$ 、 $V_{IN} = V_{OUT(\text{nom})} + 0.5\text{V}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$
 (特に記述のない限り)

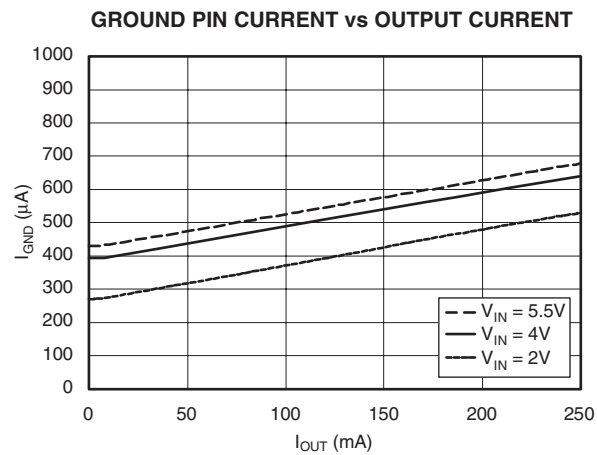


図 9

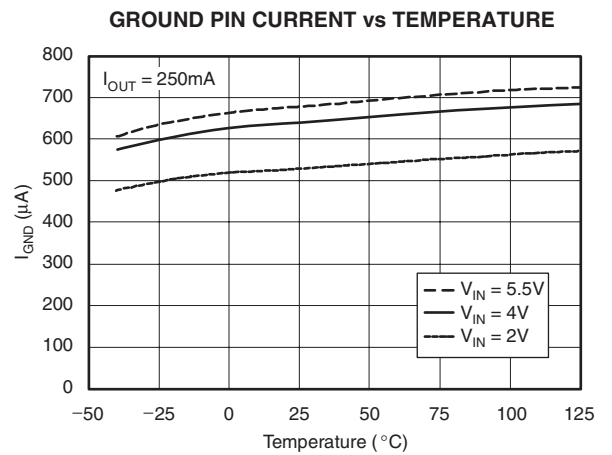


図 10

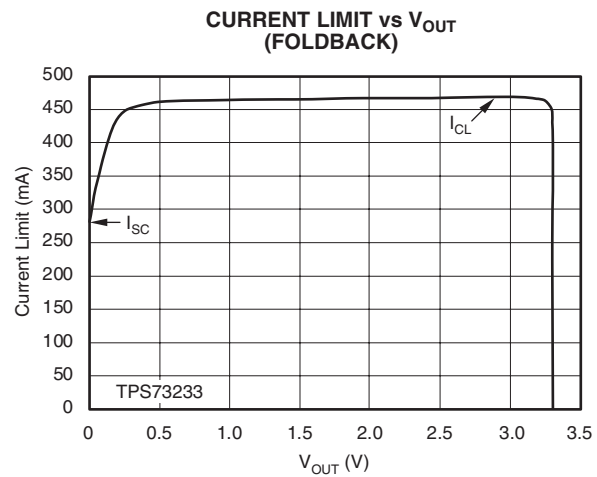


図 11

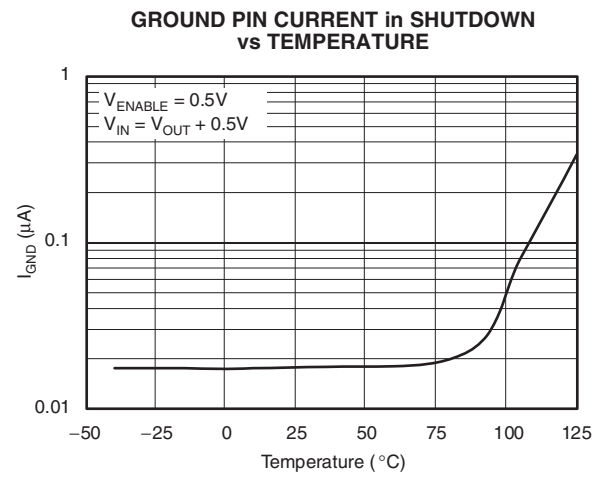


図 12

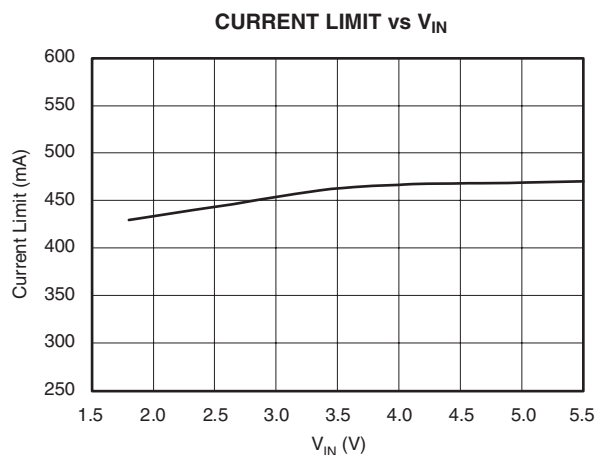


図 13

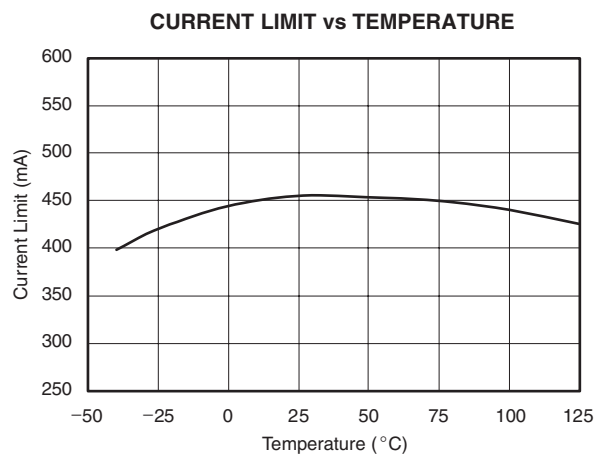


図 14

代表的特性

すべての電圧タイプについて、 $T_J = +25^\circ\text{C}$ 、 $V_{IN} = V_{OUT(nom)} + 0.5\text{V}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$ (特に記述のない限り)

PSRR (RIPPLE REJECTION) vs FREQUENCY

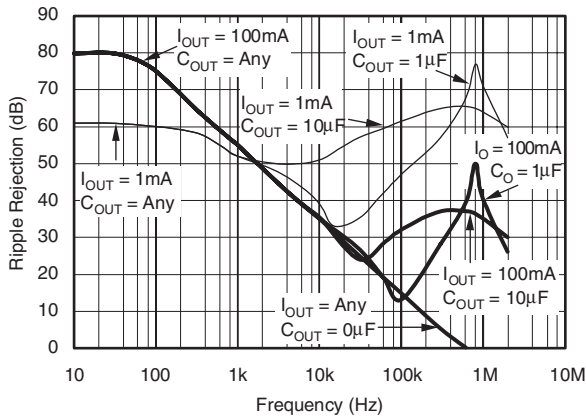


図 15

PSRR (RIPPLE REJECTION) vs $V_{IN} - V_{OUT}$

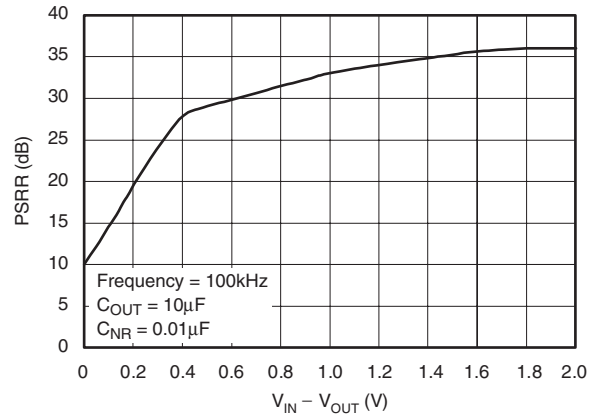


図 16

NOISE SPECTRAL DENSITY
 $C_{NR} = 0\mu\text{F}$

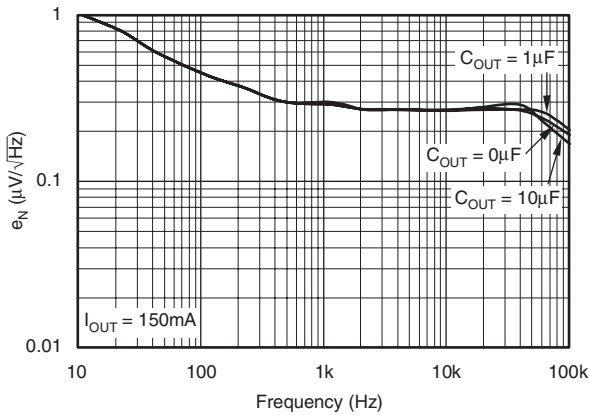


図 17

NOISE SPECTRAL DENSITY
 $C_{NR} = 0.01\mu\text{F}$

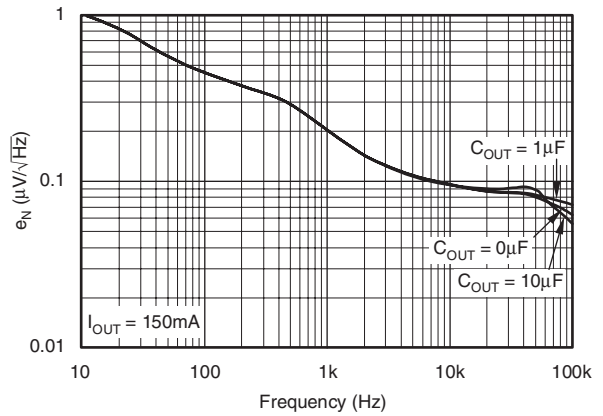


図 18

RMS NOISE VOLTAGE vs C_{OUT}

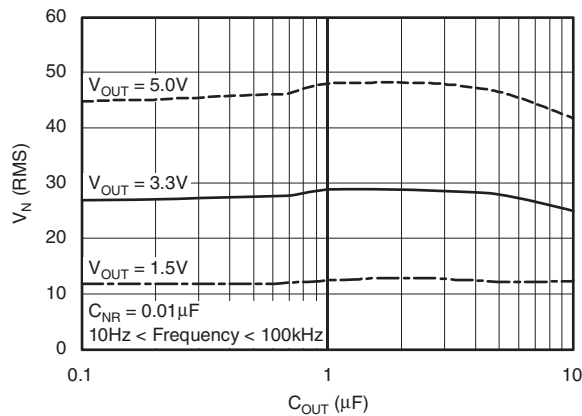


図 19

RMS NOISE VOLTAGE vs C_{NR}

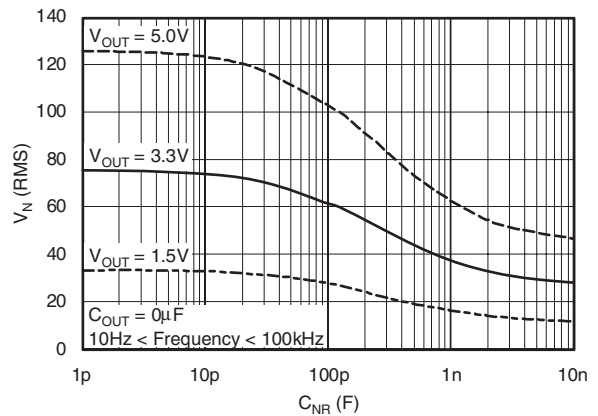
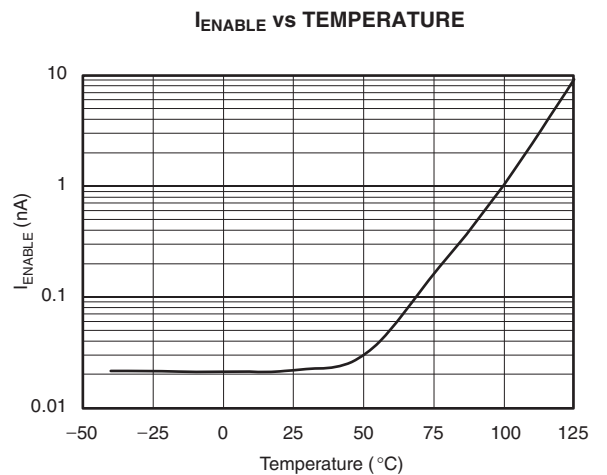
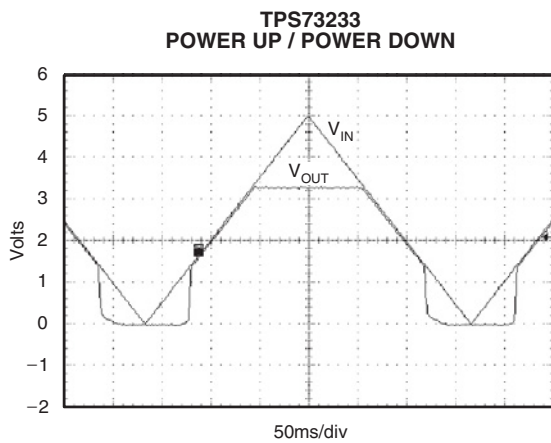
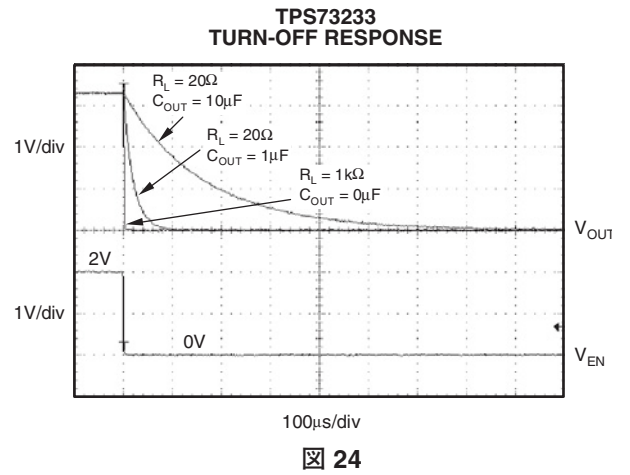
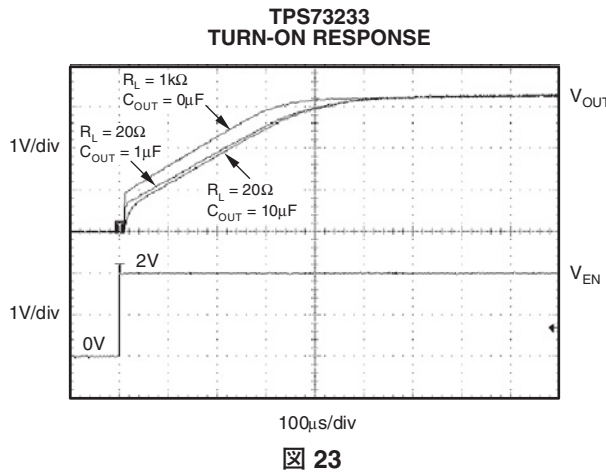
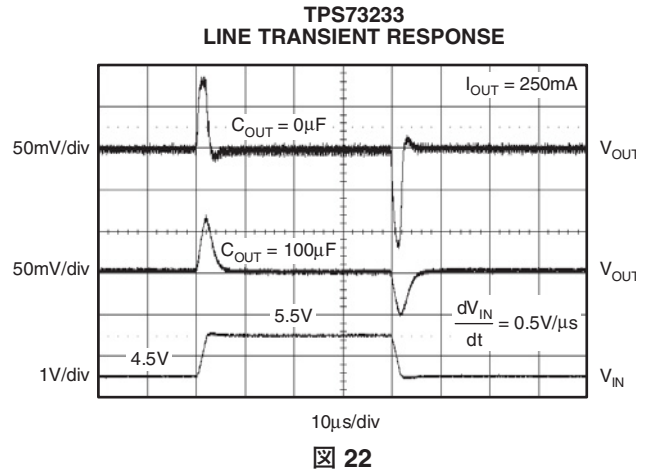
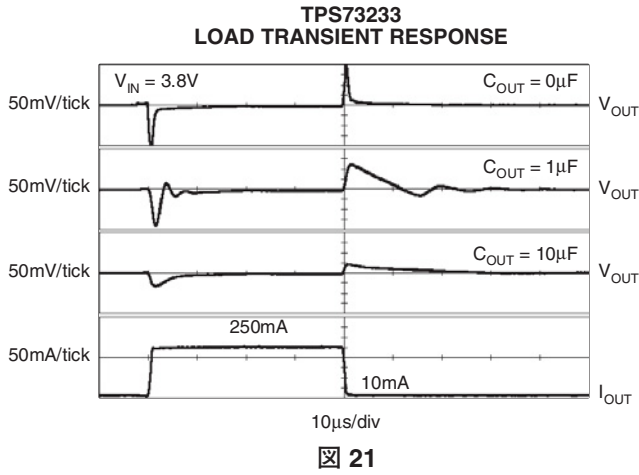


図 20

代表的特性

すべての電圧タイプについて、 $T_J = +25^\circ\text{C}$ 、 $V_{IN} = V_{OUT(nom)} + 0.5\text{V}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$
(特に記述のない限り)



代表的特性

すべての電圧タイプについて、 $T_J = +25^\circ\text{C}$ 、 $V_{IN} = V_{OUT(nom)} + 0.5\text{V}$ 、 $I_{OUT} = 10\text{mA}$ 、 $V_{EN} = 1.7\text{V}$ 、 $C_{OUT} = 0.1\mu\text{F}$
 (特に記述のない限り)

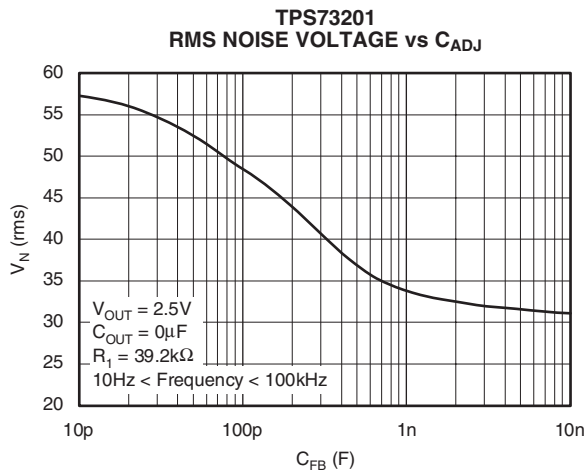


図 27

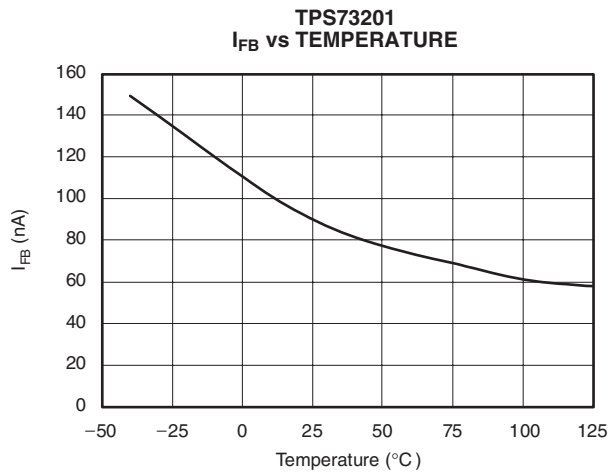


図 28

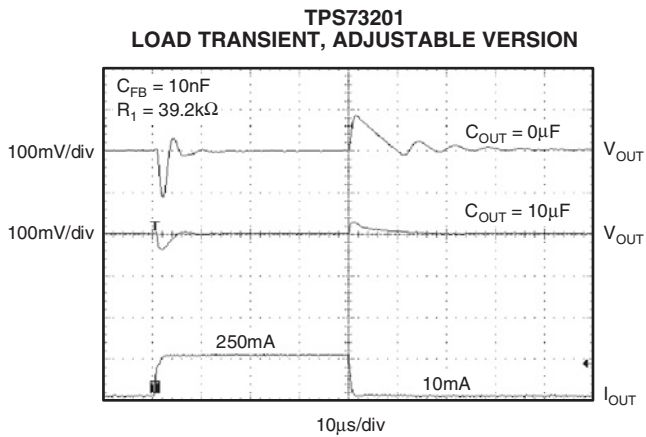


図 29

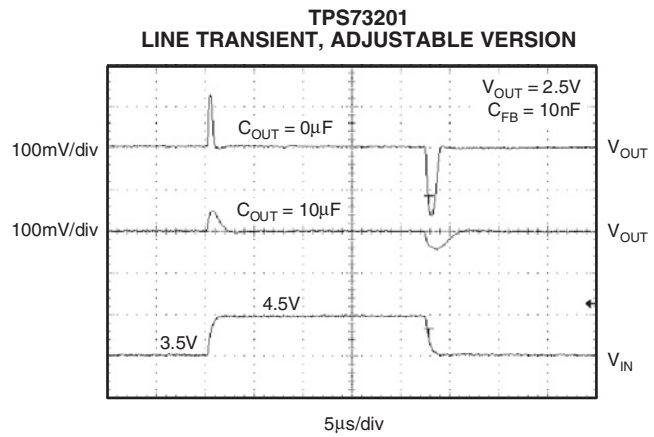


図 30

アプリケーション情報

TPS732xxは、新世代LDOレギュレータのファミリーであり、NMOSパス・トランジスタを利用して超低ドロップアウト性能、逆方向電流阻止、および出力キャパシタ制約からの自由を実現しています。これらの機能に加え、低ノイズ性能とイネーブル入力を備えたTPS732xxは、携帯用アプリケーションに最適です。このレギュレータ・ファミリーでは、幅広い範囲の固定出力電圧製品および可変出力電圧製品から選択することができます。すべての製品に、過熱保護およびフォールドバック電流制限を含む過電流保護が備えられています。

図31に、固定電圧製品の基本的な回路構成を示します。図32には、可変出力製品 (TPS73201) の接続を示します。

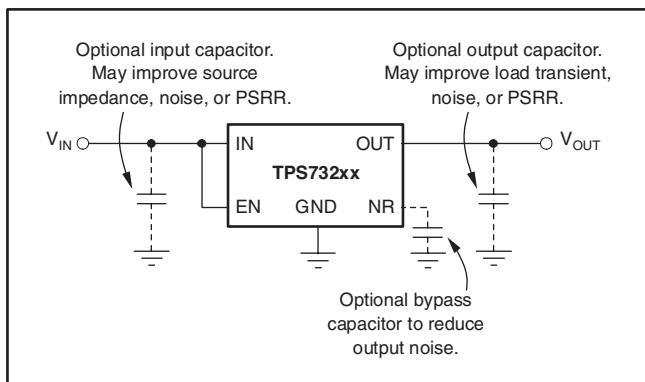


図 31. 固定電圧製品の標準アプリケーション回路

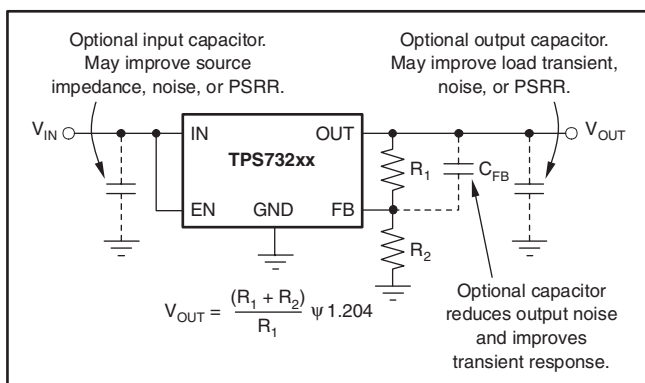


図 32. 可変電圧製品の標準アプリケーション回路

R_1 および R_2 は、どの出力電圧についても図32の式を用いて計算できます。一般的な出力電圧に対する抵抗値の例が図2に示されています。最良の精度を得るためには、 R_1 と R_2 の並列結合を約19kΩにしてください。

入力および出力キャパシタへの要求事項

入力キャパシタは安定性のために必須ではありませんが、アナログ設計として、レギュレータの近くで入力電源間に0.1μF~1μFの低ESRキャパシタを接続するのは望ましいことです。このキャパシタは、リアクタンスを持つ入力ソースの影響を打ち消し、過渡応答、ノイズ除去、およびリップル除去を改善します。立ち上がりの速い大きな負荷過渡電流が予期される場合や、デバイスの位置が電源から数インチ離れている場合には、大容量のキャパシタが必要です。

TPS732xxは、安定性のための出力キャパシタを必要とせず、キャパシタ無しで最大の位相マージンを持ちます。この製品は、使用可能なすべての種類および値のキャパシタで安定動作するように設計されています。 $V_{IN} - V_{OUT} < 0.5V$ で複数の低ESRキャパシタを並列に接続するアプリケーションでは、 C_{OUT} と合計ESRの積が50nΩFを下回るとリングングが発生する可能性があります。合計ESRには、キャパシタのESRと基板、ソケット、および半田接合部の抵抗を含むすべての寄生抵抗が含まれます。ほとんどのアプリケーションでは、キャパシタのESRとトレース抵抗の合計がこの要求を満たしています。

出力ノイズ

内部リファレンス電圧 V_{REF} は、高精度のバンドギャップ・リファレンスを使用して生成されます。このリファレンスは、TPS732xx内での主要なノイズ源であり、リファレンス出力(NR)で約32μV_{RMS} (10Hz~100kHz)を発生します。レギュレータの制御ループにより、リファレンス・ノイズはリファレンス電圧と同じゲインで増幅されるため、レギュレータのノイズ電圧は次の式で概算されます。

$$V_N = 32\mu V_{RMS} \times \frac{(R_1 + R_2)}{R_2} = 32\mu V_{RMS} \times \frac{V_{OUT}}{V_{REF}} \quad (1)$$

V_{REF} の値は1.2Vであるため、 C_{NR} が無い場合、この関係は次のようになります。

$$V_N(\mu V_{RMS}) = 27 \left(\frac{\mu V_{RMS}}{V} \right) \times V_{OUT}(V) \quad (2)$$

ノイズ低減ピン (NR) と直列に接続された内部の27kΩ抵抗により、外部のノイズ低減キャパシタ (C_{NR}) がNRとグラウンドの間に接続されると、電圧リファレンスに対するローパス・フィルタが形成されます。 $C_{NR} = 10nF$ の場合、10Hz~100kHzの帯域幅でのノイズ合計は約3.2分の1に減少し、次の式で概算できます。

$$V_N(\mu V_{RMS}) = 8.5 \left(\frac{\mu V_{RMS}}{V} \right) \times V_{OUT}(V) \quad (3)$$

$$C_{NR} = 10nF.$$

このノイズ低減効果は、「代表的特性」の「RMS Noise Voltage vs C_{NR}」として示されています。

TPS73101の可変電圧モデルには、ノイズ低減ピンはありません。ただし、出力とFBピンとの間に帰還キャパシタC_{FB}を接続することで、出力ノイズが減少し、負荷過渡性能が向上します。

TPS731xxは、内部のチャージ・ポンプを使用して、NMOSパス素子のゲートをV_{OUT}以上に駆動するのに十分な内部電源電圧を提供します。このチャージ・ポンプは4MHz付近で約250μVのスイッチング・ノイズを発生しますが、ほとんどの値のI_{OUT}およびC_{OUT}に対して、レギュレータの出力でこのチャージ・ポンプ・ノイズ成分は無視できます。

PSRRおよびノイズ特性向上のための推奨基板レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を向上させるために、PCB設計ではV_{IN}とV_{OUT}に別々のグラウンド・プレーンを設け、各グラウンド・プレーンをデバイスのGNDピンのみで接続することをお勧めします。さらに、バイパス・キャパシタのグラウンド接続はデバイスのGNDピンに直接接続する必要があります。

内部電流制限

TPS731xxの内部電流制限により、異常発生時にレギュレータを保護することができます。フォールドバック電流により、V_{OUT}が0.5V未満に低下したときに電流制限値を低くし、出力短絡時のレギュレータの損傷を防ぎます。I_{OUT}対V_{OUT}のグラフについては、「代表的特性」の図11を参照してください。

シャットダウン

Enableピンは、アクティブ・ハイであり、標準のTTL-CMOSレベルと互換性があります。V_{EN}が0.5V(max)を下回ると、レギュレータがオフになり、グラウンド・ピン電流が約10nAに低下します。シャットダウン機能が必要な場合、EnableピンはV_{IN}に接続できます。プルアップ抵抗を使用していて、最低1.8Vまでの動作が必要な場合は、プルアップ抵抗値を50kΩ未満にしてください。

ドロップアウト電圧

TPS731xxは、NMOSパス・トランジスタを使用し、極めて低いドロップアウトを実現しています。(V_{IN} - V_{OUT}) がドロップアウト電圧(V_{DO})より小さい場合、NMOSパス素子はリニア動作領域にあり、入出力抵抗はNMOSパス素子のR_{DS-ON}です。

負荷電流に大きなステップ変化がある場合、過渡応答の劣化を避けるために、TPS731xxではV_{IN}-V_{OUT}間により大きな電圧降下が必要になります。この過渡ドロップアウト領域の境界値は、DCドロップアウトの約2倍です。V_{IN}-V_{OUT}の値がこの境界値より上であれば、通常の過渡応答が保証されます。

過渡ドロップアウト領域で動作すると、復帰時間が増加する可能性があります。負荷過渡状態から復帰するまでにかかる時間は、負荷電流レートの変化の大きさ、負荷電流の変化率、および確保されているヘッドルーム(V_{IN}-V_{OUT}の電圧降下)の関数となります。ワーストケース条件 [(V_{IN}-V_{OUT}) がDCドロップアウト・レベルに近い状態でフルスケールの瞬時負荷変動] では、TPS731xxが指定のレギュレーション精度に復帰するまで数百マイクロ秒かかる場合があります。

過渡応答

電圧フォロウ構成のNMOSパス素子によって提供される低いオープン・ループ出力インピーダンスにより、多くのアプリケーションでは出力キャパシタ無しでの動作が可能です。他のすべてのレギュレータと同様に、出力ピンとグラウンドとの間にキャパシタ(公称値1μF)を追加すると、アンダーシュートの大きさは減少しますが、時間は長くなります。可変電圧製品では、出力と調整ピンとの間にキャパシタC_{FB}を追加することによっても、過渡応答が向上します。

TPS731xxは、出力が過電圧のときにアクティブなプルダウンを持ちません。これにより、代替電源などの高電圧ソースを出力に接続するアプリケーションが可能になります。また、そのため、出力にキャパシタを接続した場合は、負荷電流が急速にゼロに低下すると、数パーセントの出力オーバーシュートが発生します。オーバーシュートの持続時間は、負荷抵抗を追加することで短くできます。オーバーシュートの減衰レートは、出力キャパシタC_{OUT}と内部/外部負荷抵抗によって決まり、次の式で表されます。

(固定電圧製品)

$$dV/dt = \frac{V_{OUT}}{C_{OUT} \times 80k\Omega \parallel R_{LOAD}} \quad (4)$$

(可変電圧製品)

$$dV/dt = \frac{V_{OUT}}{C_{OUT} \times 80k\Omega \parallel (R_1 + R_2) \parallel R_{LOAD}} \quad (5)$$

逆方向電流

TPS731xxのNMOSパス素子は、パス素子のゲートが“ロー”になったときにレギュレータの出力から入力へ電流が流れるのを防ぐ性質を持っています。パス素子のゲートからすべての電荷が除去されるようにするには、入力電圧を除去する前にイネーブル・ピンを“ロー”にする必要があります。そうしないと、ゲートに蓄えられた電荷によってパス要素がオンのままになる可能性があります。

イネーブル・ピンを“ロー”にした後は、どのピンにも逆方向電流阻止のためのバイアス電圧は必要ありません。逆方向電流とは、OUTピンに印加された電圧によってINピンから流れ出る電流を指します。グラウンドに接続された80kΩの内部抵抗デバイスにより、OUTピンには追加の電流が流れ込みます(図1および図2を参照)。

TPS73101の場合、逆方向電流は、 V_{FB} が V_{IN} より1.0V以上高いときに流れる可能性があります。

過熱保護

過熱保護機能により、接合部温度が約160°Cに上昇すると出力がディスエーブルになり、デバイスの温度が下がるまで待ちます。接合部温度が約140°Cまで低下すると、出力回路は再びイネーブルになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン/オフを繰り返します。これによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向がある場合、消費電力が高すぎるか、ヒートシンクが不十分である可能性があります。動作の信頼性を高めるために、接合部温度は最大125°Cに制限してください。完成設計(ヒートシンクを含む)における安全性の余裕を評価するには、ワーストケースの負荷および信号条件を使用し、過熱保護が作動するまで周囲温度を上昇させます。良好な信頼性のためには、アプリケーションの最大想定周囲温度よりも35°C以上上昇した場合に過熱保護が作動するのが望ましい状態です。したがって、最大想定周囲温度およびワーストケース負荷でのワーストケース接合部温度は125°Cとなります。

TPS731xxの内部保護回路は、オーバーロード状態に対して保護するように設計されています。これは、適切なヒートシンクの代わりとなるよう意図されたものではありません。TPS731xxを過熱保護が作動するまで使用し続けると、信頼性が損なわれます。

消費電力

ダイから熱を取り除く能力はパッケージ・タイプによって異なるため、PCBレイアウトにおける考慮事項も異なってきます。デバイスの周辺の、他の部品が搭載されていないPCB領域は、デバイスからの熱を周辺の大気に逃がします。「定格消費電力」の表には、JEDECのLow-KおよびHigh-K基板の性能データを示しています。より厚い内層を使用することで、デバイスの放熱効果が高まります。また、放熱層にめっきスルーホールを付加することによっても、ヒートシンクの効果が向上します。

消費電力は、入力電圧および負荷条件に依存します。消費電力は、出力パス素子での電圧降下($V_{IN}-V_{OUT}$)と出力電流との積に等しくなります。

$$P_D = (V_{IN} - V_{OUT}) \times I_{OUT} \quad (6)$$

必要な出力電圧を確保できる最小の入力電圧を使用することで、消費電力を最小限に抑えることができます。

パッケージの実装

TPS731xxの半田パッドの推奨フットプリントは、Texas Instrumentのドキュメント『Solder Pad Recommendations for Surface-Mount Devices』(AB-132)に記載されています。このドキュメントは、ホームページwww.ti.comで入手できます。

サーマルパッド・メカニカル・データ

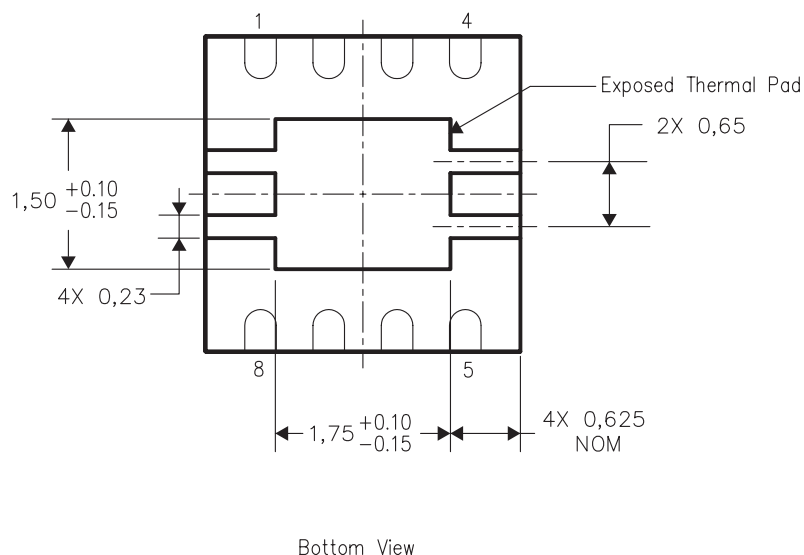
DRB (S-PDSO-N8)

熱的特性に関する資料

このパッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマルパッドが装備されています。このサーマルパッドは、プリント基板 (PCB) をヒートシンクとして使用できるように、PCBに直接半田付けする必要があります。また、サーマルビアを使用して、サーマルパッドをグランドプレーンまたはPCB内に設計された特別なヒートシンク構造に直接接続することができます。この設計により、ICからの熱伝導が最適化されます。

QFN (Quad Flatpack No-Lead) パッケージとその利点については、アプリケーションレポート『Quad Flatpack No-Lead Logic Packages』(Texas Instruments文献番号SCBA017)を参照してください。このドキュメントは、ホームページwww.ti.comで入手できます。

このパッケージの露出したサーマルパッドの寸法を次の図に示します。



注：全ての線寸法の単位はミリメートルです。

サーマルパッド寸法図

PACKAGE OPTION ADDENDUM

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS73201DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73201DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73201DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73201DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73201DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DRBR	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DRBRG4	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DRBT	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201DRBTG4	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73201QDBVRQ1	ACTIVE	SOT-23	DBV	5	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73215DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73215DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73215DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73215DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73215DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73215DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73216DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73216DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73216DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73216DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73218DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73218DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73218DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS73218DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73218DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73218DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73218DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73225DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73225DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73225DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73225DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73225DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73225DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73225DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73230DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73230DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73230DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73230DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73230DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73230DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73233DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73233DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73233DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73233DBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73233DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73233DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73233DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73250DBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73250DBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73250DBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73250DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS73250DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

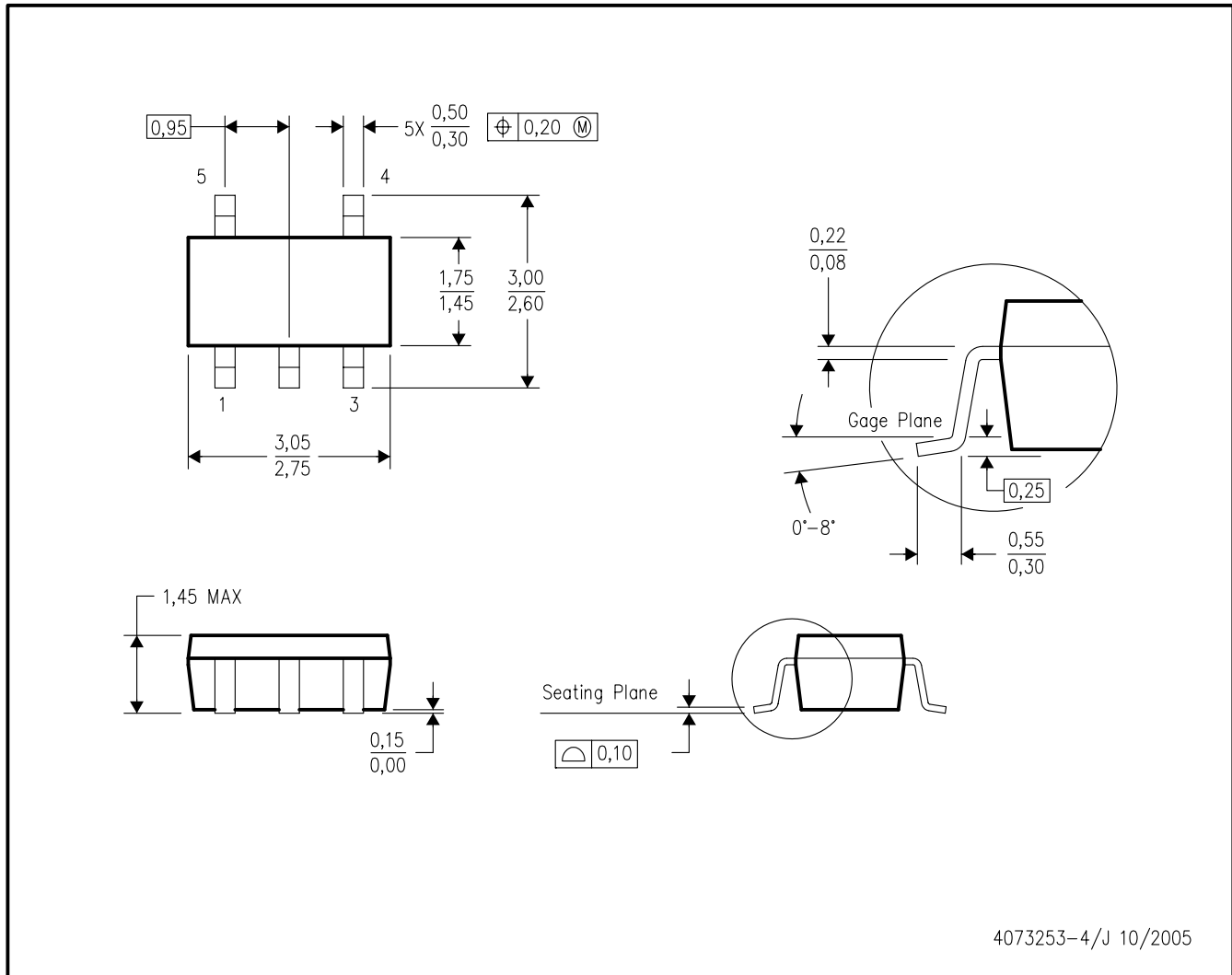
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じるTIの責任は、TIによって年次ベースで顧客に販売される、このドキュメント発行時点でのTI製品の合計購入価格を超えることはありません。

メカニカル・データ

DBV (R-PDSO-G5)

PLASTIC SMALL-OUTLINE PACKAGE



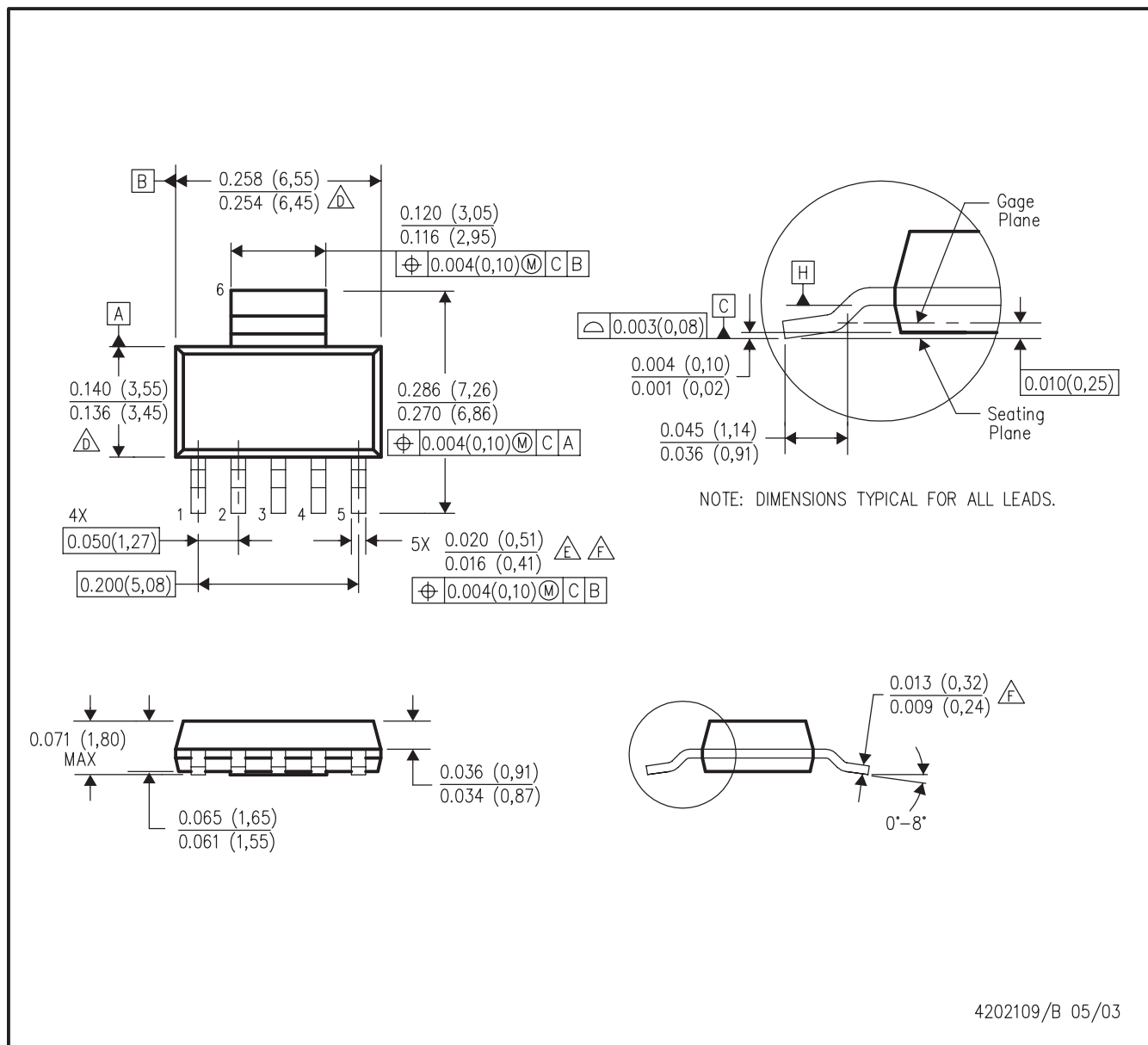
4073253-4/J 10/2005

- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 本体寸法にはバリや突起を含みません。バリおよび突起は、各辺0.15を超えてはなりません。
 D. JEDEC MO-178 Variation AAに適合しています。

メカニカル・データ

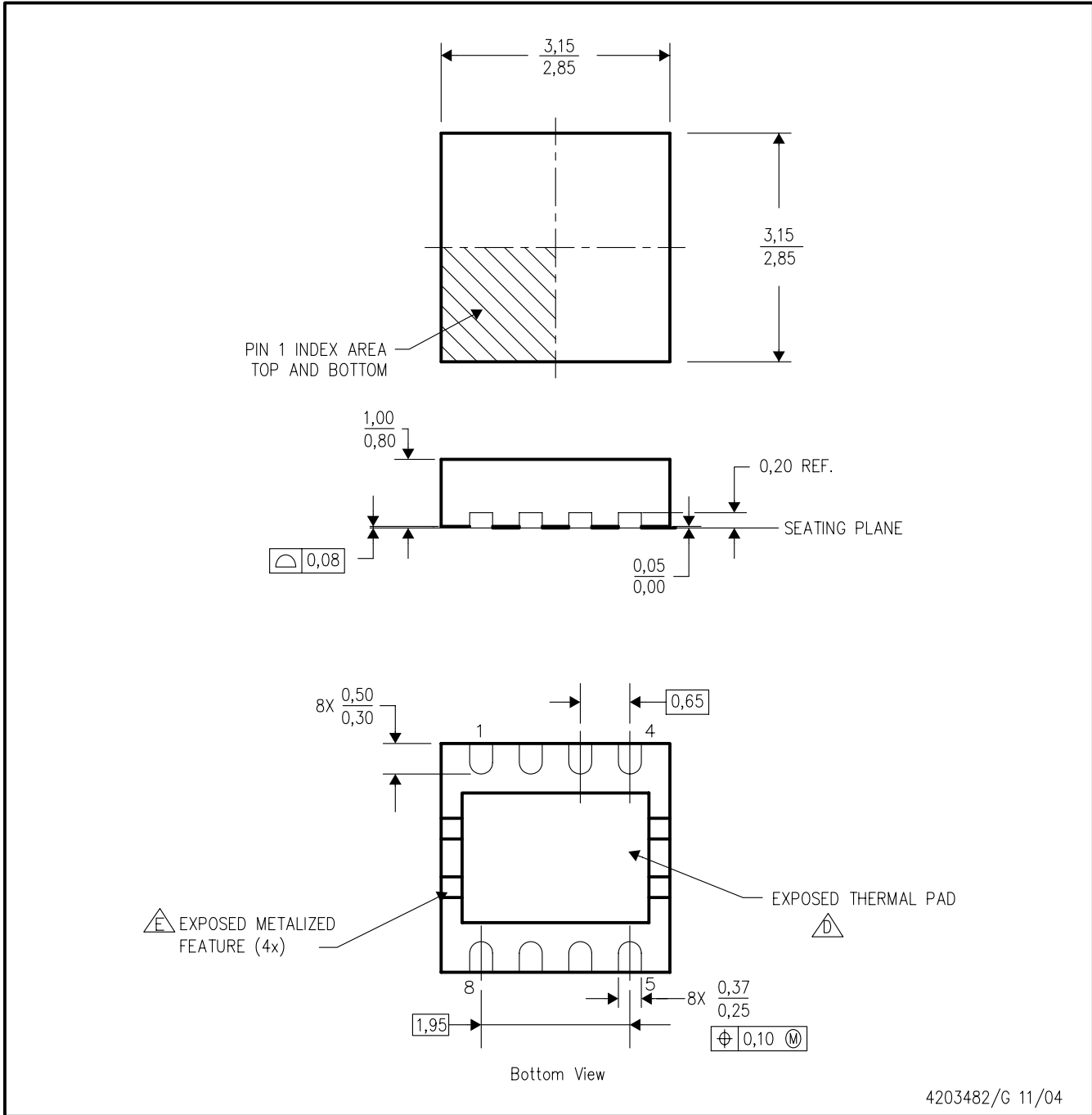
DCQ (R-PDSO-G6)

PLASTIC SMALL PACKAGE



4202109/B 05/03

- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 寸法はインチで管理しています。
 △ 本体の長さおよび幅は、プラスチック・ボディの外縁部で決定され、バリや突起（モールド、タイ・バー、ゲート、リード間など）は含みません。ただし、プラスチック・ボディの上下のずれは含まれます。
 △ リードの幅は、ダムバーの突起を含みません。
 △ リードの幅および厚さは、半田めっきリードに適用されます。
 G. リード間のバリは、0.008インチ以下とします。
 H. ゲートのバリ/突起は、0.006インチ以下とします。
 I. 基準面AおよびBは、基準面Hで決定されます。
 J. パッケージ寸法は、JEDEC概要図TO-261, issue B (1999年2月)に準拠しています。このバリエーションはまだ含まれていません。



- 注： A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M-1994に従っています。
 B. 図は予告なく変更することがあります。
 C. SON (Small Outline No-Lead) パッケージ構成
 △ 最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
 露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。
 △ 金属被覆部分は、サブライヤのオプションであり、パッケージ上に存在しない場合もあります。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上