AFE58JD32LP 18.5mW/チャネル、ノイズ4nV/√Hz、12ビット、40MSPSまたは10ビット、50MSPS出力、パッシブCWミキサ、LVDSおよびJESD204Bインターフェイス、デジタル復調器を搭載した32チャネルの超音波AFE

1 特長

- 超音波アプリケーション用の32チャネルAFE
  - LNA、アッテネータ、LPF、ADC、CW ミキサー、デジタル I/Q 復調器
  - デジタル時間ゲイン補償(DTGC)
  - 合計ゲイン範囲: 0dB～48dB
- ゲインをプログラム可能な低ノイズ・アンプ(LNA)
  - 小さな電流ノイズ: 1pA/rtHz
  - ゲイン: 21dB、18dB、15dB
  - リニア入力範囲:最大700mV_{PP}
- プログラム可能なアッテネータ(ATTEN)
  - 減衰範囲(0.125dB刻み): 0～36dB
  - デジタルTGCエンジン
- プログラム可能なゲイン・アンプ(PGA)
  - ゲイン: 21dB、24dB、27dB
- 3次、リニア位相のローパス・フィルタ(LPF)
  - カットオフ周波数は10MHz～25MHz
- 16のADCにより、12ビット、80MSPSまたは10ビット、100MSPSの変換:
  - 各ADCは2セットの入力を半分のレートで変換
  - 12ビット・モード: 72dBFS SNR
  - 10ビット・モード: 61dBFS SNR
- TGC モード電力 (デジタル I/Q 復調器なし)
  - 低消費電力モード、4nV/rtHz、10ビット、20MSPS、LVSD(2xレート)で18.5mW/Chの最小消費電力
  - 低ノイズモード、12ビット、40MSPS、3nV/√Hzで27.8mW/Ch
  - 低電力モード、12ビット、40MSPS、4nV/√Hzで24.4mW/Ch
- 非常に優れたデバイス間のゲイン一致
  - ±0.5dB (標準値)
- 高調波歪：-55dBcレベル
- 高速で一貫した過負荷からの回復
- 連続波形(CW)パス
  - 5MHzのキャリアから1kHzの周波数オフセットで、-148dBc/Hzの低いクローズ・イン位相ノイズ
  - 無信号時の消費電力:10mW/Ch
  - 位相分解能: λ/16
  - 3次および5次高調波の12dB抑制
- デジタルI/Q復調器
  - 間引きフィルタM = 1～63
  - 間引き後のデータ・スループット低減
  - 32のプリセット・プロファイルを持つオンチップRAM
- 最高速度1GbpsのLVDSインターフェイス
- 小型のパッケージ: 15mm×15mm NFBGA-289

2 アプリケーション

- 医療用超音波画像処理
- 非破壊的評価機器
- ソナー・イメージング機器
- プローブ内部の電子機器

3 概要

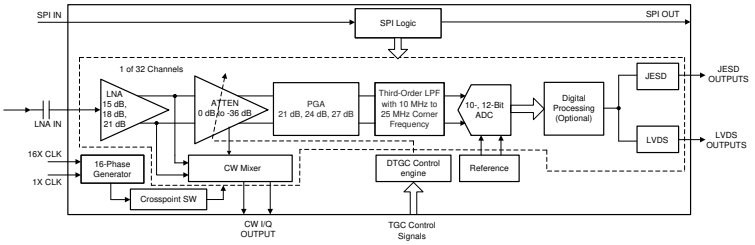
AFE58JD32LPは、高度に統合されたアナログ・フロントエンド(AFE)ソリューションで、高性能、低消費電力、小さなサイズが要求される携帯用超音波システム向けに特化して設計されています。

製品情報(1)

型番	パッケージ	本体サイズ(公称)
AFE58JD32LP	nFBGA (289)	15.00mm×15.00mm

(1) 提供されているすべてのパッケージについては、巻末の注文情報を参照してください。

ブロック概略図



英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

4 概要(続き)

このデバイスは、2つのダイによるマルチチップ・モジュール(MCM)で実現され、ダイの1つはVCA、1つはADCです。VCAダイには32のチャネルがあり、ADCダイの16のチャネルと接続します。各ADCチャネルは偶数と奇数のVCAチャネルを交互に変換します。

VCAダイの各チャネルは、時間ゲイン補償(TGC)モード、または連続波形(CW)モードに設定できます。TGCモードでは、各チャネルに低ノイズのアンプ(LNA)、プログラム可能アッテネータ(ATTEN)、プログラム可能なゲイン・アンプ、3次のローパス・フィルタ(LPF)が含まれます。LNAのゲインは21dB、18dB、15dBにプログラム可能です。ATTENは0dB～36dBの減衰範囲をサポートし、デジタル制御により減衰を実行します。PGAのゲイン・オプションは、3dB単位で21dB～27dBです。LPFカットオフ周波数は10MHz～25MHzで、各種の周波数の超音波アプリケーションに対応できます。CWモードでは、LNAの出力が低消費電力のパッシブ・ミキサーに送られ、このときの位相遅延は16種類から選択可能です。それぞれのアナログ入力信号へ各種の位相遅延を適用することで、オンチップのビームフォーミングを実行できます。CWミキサーの高調波フィルタは、3次および5次の高調波を抑制し、CWドップラー測定の感度を向上させます。

ADCダイの16のチャネルは、12ビットまたは10ビットの分解能で動作するよう設定できます。ADCの分解能は変換速度とのトレードオフになり、分解能12ビットでは80MSPS、10ビットでは100MSPSまでの速度で動作可能です。各ADCは2つのVCAチャネルを交互に変換するため、AFEの32チャネルそれぞれの最大サンプル・レートは、12ビット・モードでは40MSPS、10ビット・モードでは50MSPSとなります。ADCは、サンプリング・レートに合わせて電力をスケーリングするよう設計されています。ADCの出力インターフェイスは、低電圧差動信号処理(LVDS)を経由して出力され、低コストのフィールド・プログラマブル・ゲート・アレイ(FPGA)と簡単に接続できます。

非常に低消費電力のAFEソリューションであるため、バッテリ動作時間の要件が厳しいシステムに適しています。

このAFEは、15mm×15mm、289ピンのNFBGAパッケージで供給され、AFE5832ファミリとピン互換です。

Copyright © 2020, Texas Instruments Incorporated

5 デバイスおよびドキュメントのサポート

5.1 ドキュメントのサポート

5.1.1 関連資料

関連資料については、以下を参照してください。

- 『AFE5818 16チャネル、超音波アナログ・フロントエンド、電力140mW/チャネル、ノイズ0.75nV/√Hz、14ビット/65MSPSまたは12ビット/80MSPS ADC、およびパッシブCWミキサー』
- 『ADS8413 16ビット、2MSPS、LVDSシリアル・インターフェイス、SARアナログ/デジタル・コンバータ』
- 『ADS8472 16ビット、1MSPS、疑似バイポーラ、完全差動入力、Micropowerサンプリングのアナログ/デジタル・コンバータ、パラレル・インターフェイスおよび基準電圧搭載』
- 『CDCE72010 10出力の高性能クロック・シンセサイザ、ジッタ・クリーナ、およびクロック分配器』
- 『CDCM7005 3.3V、高性能クロック・シンクロナイザ/ジッタ・クリーナ』
- 『ISO724x 高速、クワッド・チャネルのデジタル・アイソレータ』
- 『LMK0480x 低ノイズのクロック・ジッタ・クリーナ、デュアル・ループPLL内蔵』
- 『OPA1632 高性能、完全差動オーディオ・オペアンプ』
- 『OPA2x11 ノイズ1.1nv/√Hz、低消費電力、高精度オペアンプ』
- 『SN74AUP1T04 低消費電力、1.8/2.5/3.3V入力、3.3V CMOS出力、シングル・インバータ・ゲート』
- 『THS413x 高速、低ノイズ、完全差動I/Oアンプ』
- 『MicroStar BGAパッケージング・リファレンス・ガイド』

5.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.comのデバイス製品フォルダを開いてください。右上の「アラートを受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

5.3 サポート・リソース

TI E2E™ support forums are an engineer's go-to source for fast, verified answers and design help — straight from the experts. Search existing answers or ask your own question to get the quick design help you need.

Linked content is provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's Terms of Use.

5.4 商標

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

5.5 静電気放電に関する注意事項

すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

5.6 Glossary

SLYZ022 — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

6 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2020, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AFE58JD32LPZAV	Active	Production	NFBGA (ZAV) | 289	126 | JEDEC TRAY (5+1)	Yes	Call TI | Snagcu	Level-3-260C-168 HR	0 to 85	AFE58JD32LP
AFE58JD32LPZAV.A	Active	Production	NFBGA (ZAV) | 289	126 | JEDEC TRAY (5+1)	Yes	Call TI	Level-3-260C-168 HR	0 to 85	AFE58JD32LP

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

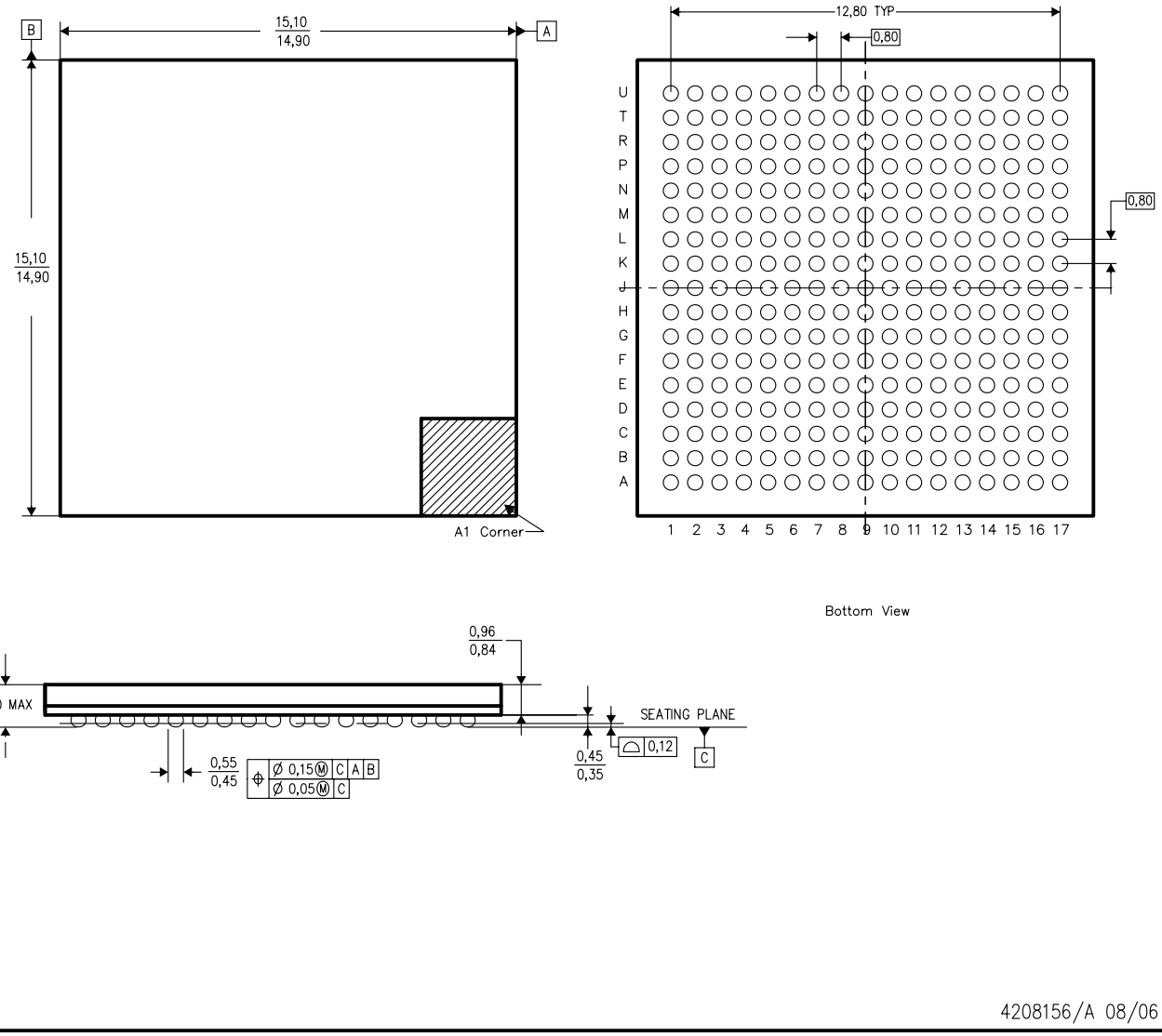
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

ZAV (S–PBGA–N289) PLASTIC BALL GRID ARRAY



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. This is a lead–free solder ball design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月