

AFE7900-EP/SEP/SP : 4T6R、5MHz ~ 7.4GHz、1.2GHz IBW、12GSPS DAC および 3GSPS ADC を備えた RF サンプリング AFE

1 特長

- データシート全体のご請求
- 放射線耐性保証 AFE7900-SP:
 - シングル イベント ラッチアップ (SEL): 70MeV-cm²/mg
 - RLAT 吸収線量 (TID): 100krad(Si)
- 耐放射線特性 AFE7900-SEP:
 - シングル イベント ラッチアップ (SEL): 43MeV-cm²/mg
 - RLAT 吸収線量 (TID): 30krad(Si)
- クワッド RF サンプリング 12GSPS 送信 DAC
- クワッド RF サンプリング 3GSPS 受信 ADC
- デュアル RF サンプリング 3GSPS フィードバック (補助 RX) ADC
- RF 周波数範囲: 5MHz ~ 7.4GHz
- 最大 RF 信号帯域幅:
 - 4TX: 1200MHz または 2TX: 2400MHz
 - 4RX: 1200MHz または 6RX: 600MHz
- デジタル ステップ アッテネータ (DSA):
 - TX: 40dB レンジ、0.125dB ステップ
 - RX または FB: 25dB レンジ、0.5dB ステップ
- TX と RX 向けにシングルバンドまたはデュアルバンド DUC または DDC を搭載
 - TX または RX と FB に対応する 16 個の NCO
- DAC または ADC クロック用のオプションの内部 PLL または VCO
- DAC または ADC サンプル レートでの外部クロック
- SYSREF アライメント検出器
- SerDes データ インターフェイス:
 - JESD204B、JESD204C 適合
 - 8 つの SerDes トランシーバ (最大 29.5Gbps)
 - サブクラス 1 のマルチデバイス同期
- 航空宇宙 / 防衛アプリケーションをサポート
 - 管理されたベースライン
 - 単一の製造、アセンブリ、テスト施設
 - 製品のトレーサビリティ
 - 長期にわたる製品ライフ サイクル
 - 放射線ロット受け入れ試験 (RLAT) (AFE7900-SEP/SP のみ)
 - ASTM E595 アウトガス仕様に適合
 - 量産時のバーニンイン (AFE7900-SP のみ)

- このデバイスには、純度 97% 以上の錫 (Sn) 仕上げの非カプセル化チップ コンデンサが含まれています。詳細については、信頼性レポートを参照してください。

2 アプリケーション

- 衛星通信ペイロードのダウンリンク
- 衛星テレメトリ ペイロードのダウンリンク
- レーダー
- シーカー フロント エンド
- 防衛無線
- 戦術通信網

3 説明

AFE7900-x は、高性能で広帯域幅のマルチチャネルトランシーバで、4 つの RF サンプリング TX チェーン、4 つの RF サンプリング RX チェーン、2 つの RF サンプリング FB チェーン (合計 6 つの RF サンプリング ADC) を内蔵しています。このデバイスは、最大 7.4GHz で動作するため、追加の周波数変換段を必要としないせず、L、S、C バンドの周波数範囲について直接 RF サンプリングが可能です。この密度と柔軟性の向上により、多くのチャンネル数を持つマルチミッション システムが可能になります。

TX 信号パスは、4 個の TX で最大 1200MHz の信号帯域幅、または 2 個の TX で 2400MHz を実現する、補間およびデジタル アップコンバージョン オプションをサポートしています。DUC の出力は、混在モードの出力オプションを備えた 12GSPS DAC を駆動し、2 次ナイキスト動作を強化します。DAC 出力は、40dB レンジ、1dB アナログ ステップ、0.125dB デジタル ステップの可変ゲイン アンプ (TX DSA) を内蔵しています。

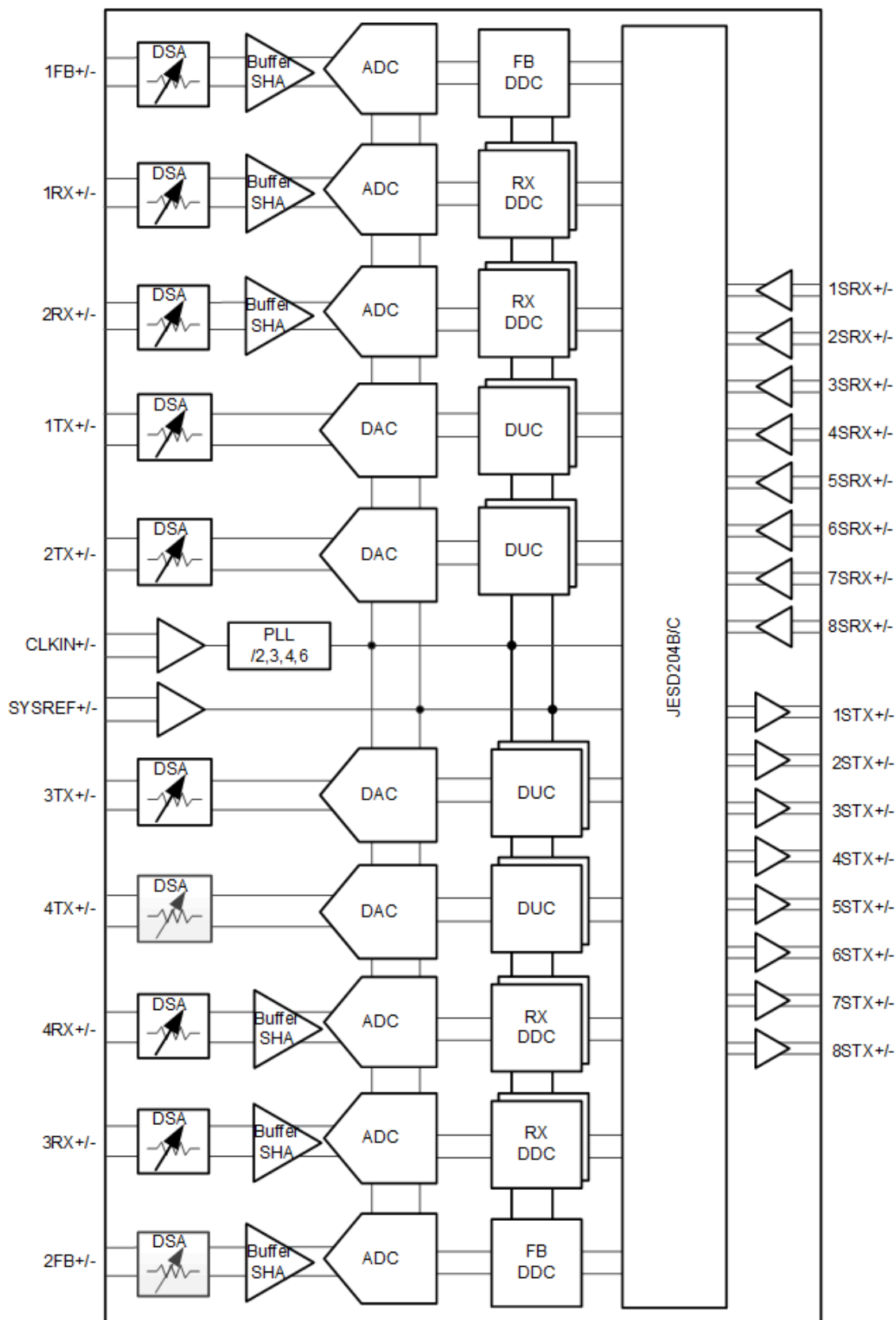
各レシーバ チェーンは、3GSPS の ADC に接続された 25dB レンジの DSA (デジタル ステップ アッテネータ) を備えています。各レシーバ チェーンは、外部または内部の自律的な AGC (自動ゲイン制御) を補助するためのアナログ ピーク電力検出器とさまざまなデジタル電力検出器、およびデバイスの信頼性を確保するための RF 過負荷検出器を備えています。柔軟なデシメーション オプションにより、FB パスなしの 4 つの RX では最大 1200MHz、2 つの FB パス付き (FB ADC あたり 1200MHz IBW) では最大 600MHz のデータ帯域幅を最適化できます。



パッケージ情報

部品番号	グレード	パッケージ (1) (2)
AFE7900-SP ⁽³⁾	宇宙グレード、放射線耐性保証 (RHA)	17mm × 17mm、プラスチック サブストレート、FC-BGA、400 SnPb ボール、0.8mm ピッチ
AFE7900-SEP	宇宙用強化製品、耐放射線特性	
AFE7900-EP ⁽³⁾	エンハンスド製品	

- (1) 詳細については、[セクション 7](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- (3) 製品プレビュー



機能ブロック図

目次

1 特長	1	4.9 電源の電気的特性	29
2 アプリケーション	1	4.10 タイミング要件	34
3 説明	1	4.11 スイッチング特性	35
4 仕様	5	4.12 代表的特性	36
4.1 絶対最大定格.....	5	5 デバイスおよびドキュメントのサポート	168
4.2 ESD 定格.....	5	5.1 ドキュメントの更新通知を受け取る方法.....	168
4.3 推奨動作条件.....	6	5.2 サポート・リソース.....	168
4.4 熱に関する情報.....	6	5.3 商標.....	168
4.5 トランスミッタの電気的特性.....	7	5.4 静電気放電に関する注意事項.....	168
4.6 RF ADC の電気的特性.....	18	5.5 用語集.....	168
4.7 PLL / VCO / クロックの電気的特性.....	25	6 改訂履歴	168
4.8 デジタルの電気的特性.....	27	7 メカニカル、パッケージ、および注文情報	168

4 仕様

4.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電源電圧範囲	DVDD0P9、VDDT0P9	-0.3	1.2	V
	VDD1P2RX、VDD1P2TXCLK、VDD1P2TXENC、VDD1P2PLL、 VDD1P2PLLCLKREF、VDD1P2FB、VDD1P2FBCML、 VDD1P2RXCML	-0.3	1.4	V
	VDD1P8RX、VDD1P8RXCLK、VDD1P8TX、VDD1P8TXDAC、 VDD1P8TXENC、VDD1P8PLL、VDD1P8PLLVC0、VDD1P8FB、 VDD1P8FBCCLK、VDD1P8GPIO、VDDA1P8	-0.5	2.1	V
ピン電圧範囲	{1/2/3/4}RXIN+/-	-0.5	VDDR1P8+0.3	V
	1FBIN+/-、2FB+/-	-0.5	VDDFB1P8+0.3	V
	{1/2/3/4}TXOUT+/-	-0.5	VDDTX1P8+0.3	V
	REFCLK+/-、SYSREF+/-	-0.3	1.4	V
	{1:8}SRX+/-	-0.3	1.4	V
	{1:8}STX+/-	-0.3	1.4	V
	GPIO{B/C/D/E}x、SPICLK、SPISDIO、SPISDO、SPISEN、RESETZ、 BISTB0、BISTB1	-0.5	VDD1P8GPIO + 0.3	V
	IFORCE、VSENSE	-0.3	VDDCLK1P8 + 0.3	V
	SRDAMUX1、SRDAMUX2	-0.3	VDDA1P8+0.3	V
ピーク入力電流	任意の入力		20	mA
T _J	接合部温度		150	°C
T _{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」に記載の値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレスの定格のみについてであり、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示す値を超える他のいかなる条件でも、このデバイスが正しく動作することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

4.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	1000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠、すべてのピン	150	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

4.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
DVDD0P9、VDDT0P9	電源電圧 0.9V	0.9	0.925	0.95	V
VDD1P2{RX/TXCLK/TXENC/FB/PLL/ PLLCLKREF/FBCML/RXCML}	電源電圧 1.2V	1.15	1.2	1.25	V
VDD1P8{RX/RXCLK/TX/TXDAC/ TXENC/PLL/PLLVC0/FB/FBCLK/ GPIO}, VDDA1P8	電源電圧 1.8V	1.75	1.8	1.85	V
T _A	周辺温度	-45		105	°C
T _J	動作時接合部温度			110 ⁽¹⁾	°C
	最大動作接合部温度	125			°C

- (1) この接合部温度以上で長時間使用すると、デバイスの時間あたりの故障回数 (FIT) レートが上昇する可能性があります。詳細については、[SBAA403 アプリケーション ノート](#)を参照してください

4.4 熱に関する情報

熱評価基準 ⁽¹⁾		FC-BGA	単位
		400 ピン	
R _{θJA}	接合部から周囲への熱抵抗	16.2	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	0.42	°C/W
R _{θJB}	接合部から基板への熱抵抗	4.85	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.12	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	4.6	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

4.5 トランスミッタの電気的特性

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,\text{MIN}} = -40^\circ\text{C} \sim T_{J,\text{MAX}} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{\text{DAC}} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
DAC _{RES}	DAC の分解能			14		ビット
f_{RFout}	RF 出力周波数範囲	$f_{\text{DAC}} = 12\text{GSPS}$ 、1 次ナイキスト	5		6000	MHz
		$f_{\text{DAC}} = 9\text{GSPS}$ 、1 次ナイキスト	5		4500	
		$f_{\text{DAC}} = 9\text{GSPS}$ 、2 次ナイキスト	4500		7400	
		$f_{\text{DAC}} = 6\text{GSPS}$ 、1 次ナイキスト	5		3000	
		$f_{\text{DAC}} = 6\text{GSPS}$ 、2 次ナイキスト	3000		6000	
$P_{\text{max_FS}}$	デバイス ピンでの最大フルスケール出力電力、最大ゲインの 1 トーン	$f_{\text{out}} = 10\text{MHz}$ 、 $f_{\text{DAC}} = 6\text{GSPS}$ 、-0.1dBFS		6.5		dBm
		$f_{\text{out}} = 30\text{MHz}$ 、 $f_{\text{DAC}} = 6\text{GSPS}$ 、-0.1dBFS		6.5		dBm
		$f_{\text{out}} = 400\text{MHz}$ 、 $f_{\text{DAC}} = 6\text{GSPS}$ 、-0.1dBFS		5.6		dBm
		$f_{\text{out}} = 850\text{MHz}$ 、 $f_{\text{DAC}} = 5898.24\text{MSPS}$ 、-0.5dBFS		4.3		dBm
		$f_{\text{out}} = 1800\text{MHz}$ 、 $f_{\text{DAC}} = 5898.24\text{MSPS}$ 、-0.5dBFS		3.2		dBm
		$f_{\text{out}} = 2600\text{MHz}$ 、 $f_{\text{DAC}} = 8847.36\text{MSPS}$ 、-0.5dBFS		2.3		dBm
		$f_{\text{out}} = 3500\text{MHz}$ 、-0.5dBFS		2.9		dBm
		$f_{\text{out}} = 4900\text{MHz}$ 、-0.5dBFS		-0.6		dBm
		$f_{\text{out}} = 3500\text{MHz}$ 、 $f_{\text{DAC}} = 5898.24\text{MSPS}$ 、-0.5dBFS、ストレート モード		-2.3		dBm
		$f_{\text{out}} = 4900\text{MHz}$ 、 $f_{\text{DAC}} = 5898.24\text{MSPS}$ 、-0.5dBFS、ストレート モード		-3.4		dBm
		$f_{\text{out}} = 4900\text{MHz}$ 、 $f_{\text{DAC}} = 8847.36\text{MSPS}$ 、-0.5dBFS、ストレート モード		-3.9		dBm
R_{TERM}	出力の終端抵抗	デフォルト設定		100		Ω
ATT _{range}	DSA 減衰範囲			40		dB
ATT _{step}	DSA アナログ減衰ステップ			1.0		dB
	DSA 減衰ステップ精度 (DNL) ⁽²⁾	0 < 減衰 < 40dB、キャリブレーション後		± 0.1		dB
		0 < 減衰 < 40dB、キャリブレーション前		± 0.2		
ATT _{step}	DSA ゲイン ステップ位相精度、任意の 8dB レンジ ⁽²⁾	$f_{\text{out}} = 30\text{MHz}$		± 1		度
		$f_{\text{out}} = 400\text{MHz}$		± 1		度
		$f_{\text{out}} = 850\text{MHz}$		± 1		度
		$f_{\text{out}} = 1800\text{MHz}$		± 1		度
		$f_{\text{out}} = 2600\text{MHz}$		± 1		度
		$f_{\text{out}} = 3500\text{MHz}$		± 1		
		$f_{\text{out}} = 4900\text{MHz}$		± 1		

4.5 トランスミッタの電氣的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
G_{flat}	ゲイン平坦性	任意の 20MHz		0.1		dB
		600MHz 帯域帯、 $F_{out} < 4.9\text{G}$		1.2		
IMD3	3 次相互変調歪	$f_{DAC} = 6\text{ GSPS}$ 、 $f_{OUT} = 5\text{MHz} \pm 1\text{MHz}$ 、各トーン -7dBFS		-48		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{OUT} = 30\text{MHz} \pm 1\text{MHz}$ 、各トーン -7dBFS		-47		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{OUT} = 400\text{MHz} \pm 2\text{MHz}$ 、各トーン -7dBFS		-51		dBc
		$f_{out} = 850\text{MHz} \pm 10\text{MHz}$ 、各トーン -7dBFS		-61		dBc
		$f_{out} = 1800\text{MHz} \pm 10\text{MHz}$ 、各トーン -7dBFS		-62		dBc
		$f_{out} = 2600\text{MHz} \pm 10\text{MHz}$ 、各トーン -7dBFS		-64		dBc
		$f_{out} = 3500\text{MHz} \pm 10\text{MHz}$ 、各トーン -7dBFS		-63		dBc
		$f_{out} = 4900\text{MHz} \pm 10\text{MHz}$ 、各トーン -7dBFS		-64		dBc
		$f_{out} = 5\text{MHz} \pm 1\text{MHz}$ 、各トーン -13dBFS		-72		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{OUT} = 30\text{MHz} \pm 1\text{MHz}$ 、各トーン -13dBFS		-71		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{OUT} = 400\text{MHz} \pm 2\text{MHz}$ 、各トーン -13dBFS		-72		dBc
		$f_{out} = 850\text{MHz} \pm 10\text{MHz}$ 、各トーン -13dBFS		-73		dBc
		$f_{out} = 1800\text{MHz} \pm 10\text{MHz}$ 、各トーン -13dBFS		-75		dBc
		$f_{out} = 2600\text{MHz} \pm 10\text{MHz}$ 、各トーン -13dBFS		-79		dBc
		$f_{out} = 3500\text{MHz} \pm 10\text{MHz}$ 、各トーン -13dBFS		-77		dBc
		$f_{out} = 4900\text{MHz} \pm 10\text{MHz}$ 、各トーン -13dBFS		-77		dBc

4.5 トランスミッタの電氣的特性 (続き)

$T_A = +25^{\circ}\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^{\circ}\text{C} \sim T_{J,MAX} = +110^{\circ}\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
SFDR	スプリアス フリー ダイナミック レンジ (ナイキスト ゾーン内)	$f_{OUT} = 30\text{ MHz}$ 、 $f_{DAC} = 6000\text{MSPS}$ 、インターリーブ モード、20Gbps SerDes レート		45		dBc
		$f_{OUT} = 400\text{ MHz}$ 、 $f_{DAC} = 6000\text{MSPS}$ 、インターリーブ モード、20Gbps SerDes レート		48		dBc
		$f_{OUT} = 850\text{MHz}$ 、 $f_{DAC} = 11796.48\text{ MSPS}$		62		dBc
		$f_{OUT} = 1800\text{MHz}$ 、 $f_{DAC} = 11796.48\text{ MSPS}$		56		dBc
		$f_{OUT} = 2600\text{MHz}$ 、 $f_{DAC} = 11796.48\text{ MSPS}$		39		dBc
		$f_{OUT} = 3500\text{MHz}$ 、 $f_{DAC} = 11796.48\text{ MSPS}$		42		dBc
		$f_{OUT} = 4900\text{ MHz}$ 、 $f_{DAC} = 11796.48\text{ MSPS}$		60		dBc
$f_s/2 - f_{OUT}$	インターリーブ イメージ	$f_{DAC} = 5898.24\text{MSPS}$ 、インターリーブ モード		-47		dBc
		$f_{DAC} = 8847.36\text{MSPS}$ 、インターリーブ モード		-43		dBc
		$f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード		-43		dBc
HD2	2 次高調波歪み (ナイキスト ゾーン内)	$f_{DAC} = 6\text{ GSPS}$ 、 $f_{out} = 5\text{ MHz}$		-72		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{out} = 30\text{ MHz}$		-75		dBc
		$f_{DAC} = 6\text{ GSPS}$ 、 $f_{out} = 100\text{ MHz}$		-73		dBc
		$f_{out} = 400\text{MHz}$		-46		dBc
		$f_{out} = 850\text{MHz}$		-65		dBc
		$f_{out} = 1800\text{MHz}$		-68		dBc
		$f_{out} = 2600\text{MHz}$		-47		dBc
		$f_{out} = 3500\text{MHz}$		-59		dBc
		$f_{out} = 4900\text{MHz}$		-48		dBc
		$f_{out} = 850\text{MHz}$ 、 $A_{OUT} = -12\text{dBFS}$		-74		dBc
		$f_{out} = 1800\text{MHz}$ 、 $A_{OUT} = -12\text{dBFS}$		-67		dBc
		$f_{out} = 2600\text{MHz}$ 、 $A_{OUT} = -12\text{dBFS}$		-58		dBc
		$f_{out} = 3500\text{MHz}$ 、 $A_{OUT} = -12\text{dBFS}$		-69		dBc
		$f_{out} = 4900\text{MHz}$ 、 $A_{OUT} = -12\text{dBFS}$		-59		dBc

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
HD3	3 次高調波歪み (ナイキストゾーン内)	$f_{DAC} = 6 \text{ GSPS}, f_{out} = 5 \text{ MHz}$		-46		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 30 \text{ MHz}$		-48		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 100 \text{ MHz}$		-49		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 400 \text{ MHz}$		-49		dBc
		$f_{out} = 850\text{MHz}$		-56		dBc
		$f_{out} = 1800\text{MHz}$		-58		dBc
		$f_{out} = 2600\text{MHz}$		-60		dBc
		$f_{out} = 3500\text{MHz}$		-63		dBc
		$f_{out} = 4900\text{MHz}$		-66		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 5 \text{ MHz}, A_{OUT} = -12\text{dBFS}$		-83		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 30 \text{ MHz}, A_{OUT} = -12\text{dBFS}$		-83		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 100 \text{ MHz}, A_{OUT} = -12\text{dBFS}$		-82		dBc
		$f_{DAC} = 6 \text{ GSPS}, f_{out} = 400 \text{ MHz}, A_{OUT} = -12\text{dBFS}$		-79		dBc
		$f_{out} = 850\text{MHz}, A_{OUT} = -12\text{dBFS}$		-87		dBc
		$f_{out} = 1800\text{MHz}, A_{OUT} = -12\text{dBFS}$		-84		dBc
		$f_{out} = 2600\text{MHz}, A_{OUT} = -12\text{dBFS}$		-79		dBc
		$f_{out} = 3500\text{MHz}, A_{OUT} = -12\text{dBFS}$		-84		dBc
		$f_{out} = 4900\text{MHz}, A_{OUT} = -12\text{dBFS}$		-88		dBc

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
HDn, $n \geq 4$	高調波歪み $n \geq 4$ (ナイキストゾーン内)	$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 5 \text{ MHz}$		-58		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 30 \text{ MHz}$		-60		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 100 \text{ MHz}$		-61		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 400 \text{ MHz}$		-50		dBc
		$f_{out} = 850\text{MHz}$		-85		dBc
		$f_{out} = 1800\text{MHz}$		-90		dBc
		$f_{out} = 2600\text{MHz}$		-84		dBc
		$f_{out} = 3500\text{MHz}$		-86		dBc
		$f_{out} = 4900\text{MHz}$		-87		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 5 \text{ MHz}$, $A_{OUT} = -12\text{dBFS}$		-92		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 30 \text{ MHz}$, $A_{OUT} = -12\text{dBFS}$		-94		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 100 \text{ MHz}$, $A_{OUT} = -12\text{dBFS}$		-93		dBc
		$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 400 \text{ MHz}$, $A_{OUT} = -12\text{dBFS}$		-85		dBc
		$f_{out} = 850\text{MHz}$, $A_{OUT} = -12\text{dBFS}$		-89		dBc
		$f_{out} = 1800\text{MHz}$, $A_{OUT} = -12\text{dBFS}$		-92		dBc
		$f_{out} = 2600\text{MHz}$, $A_{OUT} = -12\text{dBFS}$		-87		dBc
		$f_{out} = 3500\text{MHz}$, $A_{OUT} = -12\text{dBFS}$		-88		dBc
		$f_{out} = 4900\text{MHz}$, $A_{OUT} = -12\text{dBFS}$		-89		dBc
SFDR +/- 250MHz	+/- 250MHz 以内のスプリアス フリー ダイナミックレンジ	$f_{DAC} = 6 \text{ GSPS}$, $f_{out} = 400 \text{ MHz}$		87		dBc
		$f_{OUT} = 850\text{MHz}$, $f_{DAC} = 11796.48 \text{ MSPS}$		84		dBc
		$f_{OUT} = 1800\text{MHz}$, $f_{DAC} = 11796.48 \text{ MSPS}$		78		dBc
		$f_{OUT} = 2600\text{MHz}$, $f_{DAC} = 11796.48 \text{ MSPS}$		80		dBc
		$f_{OUT} = 3500\text{MHz}$, $f_{DAC} = 11796.48 \text{ MSPS}$		81		dBc
		$f_{OUT} = 4900 \text{ MHz}$, $f_{DAC} = 11796.48 \text{ MSPS}$		74		dBc
$f_s/4$	固定スプリアス	$f_{DAC} = 5898.24\text{MSPS}$, $f_{OUT} = f_{DAC}/4\text{-}50\text{MHz}$		-95		dBFS
		$f_{DAC} = 8847.36\text{MSPS}$, $f_{OUT} = f_{DAC}/4\text{-}50\text{MHz}$		-88		dBFS
		$f_{DAC} = 11796.48\text{MSPS}$, $f_{OUT} = f_{DAC}/4\text{-}50\text{MHz}$		-76		dBFS

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$f_s/2$	固定スプリアス	$f_{DAC} = 5898.24\text{MSPS}$ 、 $f_{OUT}=f_{DAC}/2$ -50MHz		-52		dBFS
		$f_{DAC} = 8847.36\text{MSPS}$ 、 $f_{OUT}=f_{DAC}/2$ -50MHz		-45		dBFS
		$f_{DAC} = 11796.48\text{MSPS}$ 、 $f_{OUT}=f_{DAC}/2 \sim 50\text{MHz}$		-49		dBFS
$3*f_s/4$	固定スプリアス	2 次ナイキスト、 $f_{DAC} = 5898.24\text{MSPS}$ 、 $f_{OUT}= 3 * f_{DAC}/4$ -50MHz		-82		dBFS
		2 次ナイキスト、 $f_{DAC} = 8847.36\text{MSPS}$ 、 $f_{OUT}= 3 * f_{DAC}/4$ -50MHz		-75		dBFS
		2 次ナイキスト、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $f_{OUT}= 3 * f_{DAC}/4$ -50MHz		-49		dBFS
ACPR _{1xcarr}	ACPR - 1 キャリア、LTE 20MHz E-TM1.1 キャリア $f_{OUT} = 0.85\text{GHz}$	減衰 = 0dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-70		dBc
		減衰 = 20dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-66		dBc
		減衰 = 28dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-62		dBc
		減衰 = 39dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-51		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、LTE 20MHz E-TM1.1 キャリア $f_{OUT} = 1.8425\text{GHz}$	減衰 = 0dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-71		dBc
		減衰 = 20dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-66		dBc
		減衰 = 28dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-61		dBc
		減衰 = 39dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-50		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、LTE 20MHz E-TM1.1 キャリア $f_{OUT} = 2.6\text{GHz}$	減衰 = 0dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-72		dBc
		減衰 = 20dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-66		dBc
		減衰 = 28dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-60		dBc
		減衰 = 39dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-49		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、LTE 20MHz E-TM1.1 キャリア $f_{OUT} = 3.5\text{GHz}$	減衰 = 0dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-71		dBc
		減衰 = 20dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-65		dBc
		減衰 = 28dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-58		dBc
		減衰 = 39dB、 $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{out} = -13\text{dBFS}$		-47		dBc

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ACPR _{1xcarr}	ACPR - 1 キャリア、LTE 20MHz E-TM1.1 キャリア $f_{OUT} = 4.9\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-69		dBc
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-64		dBc
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-58		dBc
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-47		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、NR 100MHz E-TM1.1 キャリア $f_{OUT} = 2.6\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-65		dBc
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-59		dBc
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-53		dBc
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-41		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、NR 100MHz E-TM1.1 キャリア $f_{OUT} = 3.5\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-63		dBc
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-56		dBc
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-49		dBc
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-38		dBc
ACPR _{1xcarr}	ACPR - 1 キャリア、NR 100MHz E-TM1.1 キャリア $f_{OUT} = 4.9\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-63		dBc
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-56		dBc
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-51		dBc
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 $P_{OUT} = -13\text{dBFS}$		-41		dBc
EVM	エラー ベクトル振幅、1x 20MHz E-TM3.1/3.1a、リファレンスなし、クロック ノイズ	$F_{out} = 0.85\text{GHz}$, $f_{DAC} = 11796.48\text{MSPS}$, $P_{OUT} = -13\text{dBFS}$		0.16		%
		$F_{out} = 1.8425\text{GHz}$, $f_{DAC} = 11796.48\text{MSPS}$, $P_{OUT} = -13\text{dBFS}$		0.21		%
		$F_{out} = 2.6\text{GHz}$, $f_{DAC} = 11796.48\text{MSPS}$, $P_{OUT} = -13\text{dBFS}$		0.24		%
		$F_{out} = 3.5\text{GHz}$, $P_{OUT} = -13\text{dBFS}$		0.27		%
		$F_{out} = 4.9\text{GHz}$, $P_{OUT} = -13\text{dBFS}$		0.38		%

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 5\text{MHz}$	Atten=0dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-148		dBFS/ Hz
		Atten=20dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-143		dBFS/ Hz
		Atten=28dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-139		dBFS/ Hz
		Atten=39dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-129		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 30\text{MHz}$	Atten=0dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-154		dBFS/ Hz
		Atten=20dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-146		dBFS/ Hz
		Atten=28dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-142		dBFS/ Hz
		Atten=39dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-132		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 100\text{MHz}$	Atten=0dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-158		dBFS/ Hz
		Atten=20dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-150		dBFS/ Hz
		Atten=28dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-146		dBFS/ Hz
		Atten=39dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-136		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 400\text{MHz}$	Atten=0dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-160		dBFS/ Hz
		Atten=20dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-153		dBFS/ Hz
		Atten=28dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-150		dBFS/ Hz
		Atten=39dB, $f_{DAC} = 6000\text{MSPS}$ 、 20Gbps SerDes レート、Pout=-12dBFS		-139		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 0.85\text{GHz}$	減衰 = 0dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-158.8		dBFS/ Hz
		減衰 = 20dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-152.7		dBFS/ Hz
		減衰 = 28dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-148.7		dBFS/ Hz
		減衰 = 39dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-137.9		dBFS/ Hz

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 1.8\text{GHz}$	減衰 = 0dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-157.9		dBFS/ Hz
		減衰 = 20dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-151.3		dBFS/ Hz
		減衰 = 28dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-145.6		dBFS/ Hz
		減衰 = 39dB, $f_{DAC} = 5898.24\text{MSPS}$ 、 Pout = -13dBFS		-134.8		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $f_{OUT} = 2.6\text{GHz}$	減衰 = 0dB, $f_{DAC} = 8847.36\text{MSPS}$ 、 Pout = -13dBFS		-158.3		dBFS/ Hz
		減衰 = 20dB, $f_{DAC} = 8847.36\text{MSPS}$ 、 Pout = -13dBFS		-151.6		dBFS/ Hz
		減衰 = 28dB, $f_{DAC} = 8847.36\text{MSPS}$ 、 Pout = -13dBFS		-144.9		dBFS/ Hz
		減衰 = 39dB, $f_{DAC} = 8847.36\text{MSPS}$ 、 Pout = -13dBFS		-134.0		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $F_{OUT} = 3.5\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-158.2		dBFS/ Hz
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-150.9		dBFS/ Hz
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-144.4		dBFS/ Hz
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-133.4		dBFS/ Hz
NSD _{dBFS}	ノイズ スペクトル密度 20MHz オフセット $F_{OUT} = 4.9\text{GHz}$	減衰 = 0dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-154.6		dBFS/ Hz
		減衰 = 20dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-147.0		dBFS/ Hz
		減衰 = 28dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-140.7		dBFS/ Hz
		減衰 = 39dB, $f_{DAC} = 11796.48\text{MSPS}$ 、 Pout = -13dBFS		-129.9		dBFS/ Hz
S22	出力リターン ロス、+/- fc * 10%	マッチングを使用		-12		dB

4.5 トランスミッタの電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での標準値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS (6GHz 未満) および 750MSPS (6GHz 超)、 $f_{DAC} = 11796.48\text{MSPS}$ (6GHz 未満)、 $f_{DAC} = 9000\text{MSPS}$ (6GHz 超)、PLL クロック モード (出力周波数 6GHz 未満) および外部クロック モード (出力周波数 6GHz 超)、1 次ナイキストではインターリーブ モード、2 次ナイキストでは非インターリーブ混在モード、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
絶縁	ニア チャンネル: 1TXOUT から 2TXOUT、または 3TXOUT から 4TXOUT ⁽¹⁾	$f_{out} = 10\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-96		dB
		$f_{out} = 30\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-97		dB
		$f_{out} = 100\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-102		dB
		$f_{out} = 400\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽⁴⁾		-85		dB
		$f_{OUT} = 900\text{MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-80		dB
		$f_{out} = 1850\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-77		dB
		$f_{out} = 2600\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-64		dB
		$f_{out} = 3500\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-61		dB
		$f_{out} = 4900\text{MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-60		dB
絶縁	ファー チャンネル: 1/2TXOUT から 3/4TXOUT	$f_{out} = 10\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-104		dB
		$f_{out} = 30\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-100		dB
		$f_{out} = 100\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽³⁾		-105		dB
		$f_{out} = 400\text{ MHz}$, $f_{DAC} = 6000\text{MSPS}$ 、ストレート モード ⁽⁴⁾		-97		dB
		$f_{OUT} = 900\text{MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-90		dB
		$f_{out} = 1850\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-91		dB
		$f_{out} = 2600\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-93		dB
		$f_{out} = 3500\text{ MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-94		dB
		$f_{out} = 4900\text{MHz}$, $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード		-83.2		dB
PN _{TXADD}	追加の位相ノイズの外部クロック モード ⁽⁵⁾	$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 100\text{Hz}$		-97		dBc/Hz
		$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 1\text{kHz}$		-106		dBc/Hz
		$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 10\text{kHz}$		-117		dBc/Hz
		$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 100\text{kHz}$		-128		dBc/Hz
		$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 1\text{MHz}$		-138		dBc/Hz
		$f_{OUT} = 3.7\text{GHz}$, $f_{OFFSET} = 10\text{MHz}$		-144		dBc/Hz

(1) TxP/M で 100 オームの差動を使用して測定されます。各ピンで各 TxP/M に対する DC バイアスは 1.8V に維持され、削除されません。TX パス上の他の外部コンポーネントは切断されます。

- (2) DSA キャリブレーション手順の後
- (3) 1 μ H の DC フィード インダクタを使用して測定
- (4) 0.39 μ H の DC フィード インダクタを使用して測定
- (5) 入力クロック位相ノイズを減算しました。

4.6 RF ADC の電気的特性

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,\text{MIN}} = -40^\circ\text{C} \sim T_{A,\text{MAX}} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{\text{ADC}} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{\text{ADC}} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{\text{REF}} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{\text{CLK}} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ADC _{RES}	ADC の分解能			14		ビット
F _{RFin}	RF 入力周波数範囲		5		7400	MHz
P _{FS_CW,min}	デバイス ピンでの最小フルスケール入力電力 (1)	$f_{\text{IN}} = 5\text{MHz}$, DSA = 0dB, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 17\text{MHz}$, 48 でデシメーション		-0.4		dBm
		$f_{\text{IN}} = 30\text{MHz}$, DSA = 0dB, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 30\text{MHz}$, 24 でデシメーション		-2.2		dBm
		$f_{\text{IN}} = 410\text{MHz}$, DSA = 0dB, $f_{\text{ADC}} = 3000\text{MSPS}$, $f_{\text{NCO}} = 400\text{MHz}$, 12 でデシメーション		-2.5		dBm
		$f_{\text{IN}} = 830\text{MHz}$, DSA = 0dB		-2.9		dBm
		$f_{\text{IN}} = 1760\text{MHz}$, DSA = 0dB		-2.8		dBm
		$f_{\text{IN}} = 2610\text{MHz}$, DSA = 0dB		-1.8		dBm
		$f_{\text{IN}} = 3610\text{MHz}$, DSA = 0dB		-0.4		dBm
		$f_{\text{IN}} = 4910\text{MHz}$, DSA = 0dB		0.1		dBm
P _{FS_CW,MAX}	デバイス ピンでの最大フルスケール入力電力 - 信頼性は限定的	$f_{\text{IN}} = 5\text{MHz}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 17\text{MHz}$, 48 でデシメーション		19.7		dBm
		$f_{\text{IN}} = 30\text{MHz}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 30\text{MHz}$, 24 でデシメーション		17.8		dBm
		$f_{\text{IN}} = 410\text{MHz}$, $f_{\text{ADC}} = 3000\text{MSPS}$, $f_{\text{NCO}} = 400\text{MHz}$, 24 でデシメーション		17.6		dBm
		$f_{\text{IN}} = 830\text{MHz}$		16.7		dBm
		$f_{\text{IN}} = 1760\text{MHz}$		17.0		dBm
		$f_{\text{IN}} = 2610\text{MHz}$		18		dBm
		$f_{\text{IN}} = 3610\text{MHz}$		18.5		dBm
		$f_{\text{IN}} = 4910\text{MHz}$		19.3		dBm
R _{TERM}	入力ファレンス インピーダンス			100.0		Ω
ATT _{range}	DSA 減衰範囲			25.0		dB
ATT _{step}	DSA 減衰ステップ			0.5		dB
	DSA 減衰ステップ精度	デルタ = $G_{\text{att}}(X) - G_{\text{att}}(X - 1)$, $F_{\text{in}} = 3610\text{MHz}$, キャリブレーション後		0.1		dB
	DSA ゲイン ステップ位相精度 任意の 8dB レンジ	$F_{\text{in}} = 3610\text{MHz}$, キャリブレーション後		0.9		度
	DSA ゲイン ステップ位相精度 任意の 8dB レンジ	$F_{\text{in}} = 4910\text{MHz}$, キャリブレーション後		1.8		度
G _{flat}	ゲイン平坦性	80MHz 帯域幅で測定		0.2		dB
		200MHz 帯域幅で測定		0.5		dB
		400MHz 帯域幅で測定		1.1		dB

4.6 RF ADC の電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{ADC} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{ADC} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{REF} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{CLK} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
NSD	ノイズ密度 ⁽³⁾ (小信号 = -30dBFS)	$f_{IN} = 5\text{MHz}$, DSA = 3dB, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-147.1		dBFS/Hz
		$f_{IN} = 30\text{MHz}$, DSA = 3dB, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-150.7		dBFS/Hz
		$f_{IN} = 410\text{MHz}$, DSA = 3dB, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		-155.4		dBFS/Hz
		$f_{IN} = 830\text{MHz}$, DSA = 3dB		-156.2		dBFS/Hz
		$f_{IN} = 1760\text{MHz}$, DSA = 3dB		-156.0		dBFS/Hz
		$f_{IN} = 2610\text{MHz}$, DSA = 3dB		-155.4		dBFS/Hz
		$f_{IN} = 3610\text{MHz}$, DSA = 3dB		-155.1		dBFS/Hz
		$f_{IN} = 4910\text{MHz}$, DSA = 3dB		-155.1		dBFS/Hz
		$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション, 3 ≤ 減衰 ≤ 22		-147.8		dBFS/Hz
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション, 3 ≤ 減衰 ≤ 22		-151.5		dBFS/Hz
		$f_{IN} = 410\text{MHz}$, 3 ≤ 減衰 ≤ 22, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		-156.6		dBFS/Hz
		$f_{IN} = 830\text{MHz}$, 3 ≤ 減衰 ≤ 22		-156.0		dBFS/Hz
		$f_{IN} = 1760\text{MHz}$, 3 ≤ 減衰 ≤ 25		-155.8		dBFS/Hz
		$f_{IN} = 2610\text{MHz}$, 3 ≤ 減衰 ≤ 25		-155.7		dBFS/Hz
		$f_{IN} = 3610\text{MHz}$, 3 ≤ 減衰 ≤ 25		-155.4		dBFS/Hz
		$f_{IN} = 4910\text{MHz}$, 3 ≤ 減衰 ≤ 25		-155.8		dBFS/Hz
NF _{min}	ノイズ指数最小値 DSA 減衰 = 0 ~ 3dB	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		29.4		dB
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		24.5		dB
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		19.3		dB
		$f_{IN} = 830\text{MHz}$		19.1		dB
		$f_{IN} = 1760\text{MHz}$		19.0		dB
		$f_{IN} = 2610\text{MHz}$		20.9		dB
		$f_{IN} = 3610\text{MHz}$		22.8		dB
		$f_{IN} = 4910\text{MHz}$		22.4		dB

4.6 RF ADC の電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{ADC} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{ADC} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{REF} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{CLK} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
NF	ノイズ指数 ⁽⁴⁾ DSA 減衰 = 4dB	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		30.6		dB
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		25.1		dB
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		20.1		dB
		$f_{IN} = 830\text{MHz}$		20.0		dB
		$f_{IN} = 1760\text{MHz}$		20.6		dB
		$f_{IN} = 2610\text{MHz}$		21.9		dB
		$f_{IN} = 3610\text{MHz}$		23.5		dB
NF _{max}	ノイズ指数 DSA 減衰 = 20dB	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		45.9		dB
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		40.2		dB
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		35.0		dB
		$f_{IN} = 830\text{MHz}$		34.7		dB
		$f_{IN} = 1760\text{MHz}$		35.2		dB
		$f_{IN} = 2610\text{MHz}$		36.0		dB
		$f_{IN} = 3610\text{MHz}$		37.3		dB
IMD3	第 3 次 インターモジュレーション: $f_{IN} \pm 10\text{MHz}$ の 2 トーン (各トーン -7dBFS)	$f_{IN} = 30 \pm 1\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-82		dBc
		$f_{IN} = 400\text{MHz}$ および 405MHz , $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		-75		dBc
		$f_{IN} = 840\text{MHz}$		-82		dBc
		$f_{IN} = 1770\text{MHz}$		-84		dBc
		$f_{IN} = 2610\text{MHz}$		-74		dBc
		$f_{IN} = 3610\text{MHz}$		-77		dBc
		$f_{IN} = 4920\text{MHz}$		-76		dBc

4.6 RF ADC の電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,\text{MIN}} = -40^\circ\text{C} \sim T_{J,\text{MAX}} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{\text{ADC}} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{\text{ADC}} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{\text{REF}} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{\text{CLK}} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
SFDR	スプリアス フリー ダイナミックレンジ 出力帯域幅内、 $A_{\text{IN}} = -3\text{dBFS}$	$f_{\text{IN}} = 5\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 17\text{MHz}$ 、48 でデシメーション		78		dBFS
		$f_{\text{IN}} = 30\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 30\text{MHz}$ 、24 でデシメーション		100		dBFS
		$f_{\text{IN}} = 410\text{MHz}$ 、 $f_{\text{ADC}} = 3000\text{MSPS}$ 、 $f_{\text{NCO}} = 400\text{MHz}$ 、24 でデシメーション		94		dBFS
		$f_{\text{IN}} = 830\text{MHz}$		88		dBFS
		$f_{\text{IN}} = 1760\text{MHz}$		81		dBFS
		$f_{\text{IN}} = 2610\text{MHz}$		88		dBFS
		$f_{\text{IN}} = 3610\text{MHz}$		84		dBFS
		$f_{\text{IN}} = 4910\text{MHz}$		79		dBFS
HD2	2 次高調波歪み $A_{\text{IN}} = -3\text{dBFS}^{(2)}$	$f_{\text{IN}} = 5\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 17\text{MHz}$ 、48 でデシメーション		-84		dBFS
		$f_{\text{IN}} = 30\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、バイパスモード (TI 専用テストモード)		-91		dBFS
		$f_{\text{IN}} = 410\text{MHz}$ 、 $f_{\text{ADC}} = 3000\text{MSPS}$ 、バイパスモード (TI 専用テストモード)		-90		dBFS
		$f_{\text{IN}} = 830\text{MHz}$		-86		dBFS
		$f_{\text{IN}} = 1760\text{MHz}$		-90		dBFS
		$f_{\text{IN}} = 2610\text{MHz}$		-88		dBFS
		$f_{\text{IN}} = 3610\text{MHz}$		-87		dBFS
		$f_{\text{IN}} = 4910\text{MHz}$		-84		dBFS
HD3	3 次高調波歪み $A_{\text{IN}} = -3\text{dBFS}$	$f_{\text{IN}} = 5\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 17\text{MHz}$ 、48 でデシメーション		-78		dBFS
		$f_{\text{IN}} = 30\text{MHz}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、バイパスモード (TI 専用テストモード)		-96		dBFS
		$f_{\text{IN}} = 410\text{MHz}$ 、 $f_{\text{ADC}} = 3000\text{MSPS}$ 、バイパスモード (TI 専用テストモード)		-94		dBFS
		$f_{\text{IN}} = 830\text{MHz}$		-80		dBFS
		$f_{\text{IN}} = 1760\text{MHz}$		-85		dBFS
		$f_{\text{IN}} = 2610\text{MHz}$		-86		dBFS
		$f_{\text{IN}} = 3610\text{MHz}$		-78		dBFS
		$f_{\text{IN}} = 4910\text{MHz}$		-75		dBFS

4.6 RF ADC の電气的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{ADC} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{ADC} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{REF} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{CLK} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
HDn, $n > 3$	HD2 と HD3 を除く SFDR $A_{IN} = -3\text{dBFS}$	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-94		dBFS
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-94		dBFS
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		-94		dBFS
		$f_{IN} = 830\text{MHz}$		-88		dBFS
		$f_{IN} = 1760\text{MHz}$		-81		dBFS
		$f_{IN} = 2610\text{MHz}$		-88		dBFS
		$f_{IN} = 3610\text{MHz}$		-84		dBFS
		$f_{IN} = 4910\text{MHz}$		-82		dBFS
SFDR	スプリアス フリー ダイナミック レンジ $A_{IN} = -13\text{dBFS}$	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		101		dBFS
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		105		dBFS
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		95		dBFS
		$f_{IN} = 830\text{MHz}$		89		dBFS
		$f_{IN} = 1760\text{MHz}$		89		dBFS
		$f_{IN} = 2610\text{MHz}$		95		dBFS
		$f_{IN} = 3610\text{MHz}$		87		dBFS
		$f_{IN} = 4910\text{MHz}$		90		dBFS
HD2	2 次高調波歪み ⁽²⁾ $A_{IN} = -13\text{dBFS}$	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-104		dBFS
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, バイパスモード (TI 専用テストモード)		-91		dBFS
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, バイパスモード (TI 専用テストモード)		-104		dBFS
		$f_{IN} = 830\text{MHz}$, 基板トリムを使用		-79		dBFS
		$f_{IN} = 1760\text{MHz}$, 基板トリムを使用		-102		dBFS
		$f_{IN} = 2610\text{MHz}$, 基板トリムを使用		-100		dBFS
		$f_{IN} = 3610\text{MHz}$, 基板トリムを使用		-101		dBFS
		$f_{IN} = 4910\text{MHz}$, 基板トリムを使用		-99		dBFS

4.6 RF ADC の電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{A,MAX} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{ADC} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{ADC} = 3000\text{MSPS}$ (6GHz 超)、PLL クロック モードは $f_{REF} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロック モードは $f_{CLK} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
HD3	3 次高調波歪み $A_{IN} = -13\text{dBFS}$	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-103		dBFS
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, バイパス モード (TI 専用テスト モード)		-84		dBFS
		$f_{IN} = 381\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, バイパス モード (TI 専用テスト モード)		-91		dBFS
		$f_{IN} = 830\text{MHz}$		-95		dBFS
		$f_{IN} = 1760\text{MHz}$		-95		dBFS
		$f_{IN} = 2610\text{MHz}$		-98		dBFS
		$f_{IN} = 3610\text{MHz}$		-97		dBFS
		$f_{IN} = 4910\text{MHz}$		-94		dBFS
HDn, $n > 3$	HD2 と HD3 を除く SFDR $A_{IN} = -13\text{dBFS}$	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-104		dBFS
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-105		dBFS
		$f_{IN} = 410\text{MHz}$, $f_{ADC} = 3000\text{MSPS}$, $f_{NCO} = 400\text{MHz}$, 24 でデシメーション		-95		dBFS
		$f_{IN} = 830\text{MHz}$		-89		dBFS
		$f_{IN} = 1760\text{MHz}$		-89		dBFS
		$f_{IN} = 2610\text{MHz}$		-95		dBFS
		$f_{IN} = 3610\text{MHz}$		-90		dBFS
		$f_{IN} = 4910\text{MHz}$		-90		dBFS
RX-RX/FB 絶縁	ニア チャネル: 1RXIN から 2RXIN 3RXIN から 4RXIN 1FBIN から 1RXIN 2FBIN から 3RXIN	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-98		dB
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-98		dB
		$f_{IN} = 400\text{MHz}$		-88		dB
		$f_{IN} = 830\text{MHz}$		-77		dB
		$f_{IN} = 1760\text{MHz}$		-71		dB
		$f_{IN} = 2610\text{MHz}$		-74		dB
		$f_{IN} = 3610\text{MHz}$		-77		dB
		$f_{IN} = 4910\text{MHz}$		-65		dB
TX-FB 絶縁	ニア チャネル: 1TXOUT から 1FBIN 3TXOUT から 2FBIN	$f_{IN} = 5\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 17\text{MHz}$, 48 でデシメーション		-92		dB
		$f_{IN} = 30\text{MHz}$, $f_{ADC} = 1500\text{MSPS}$, $f_{NCO} = 30\text{MHz}$, 24 でデシメーション		-93		dB
		$f_{IN} = 400\text{MHz}$		-92		dB
		$f_{IN} = 830\text{MHz}$		-84		dB
		$f_{IN} = 1760\text{MHz}$		-88		dB
		$f_{IN} = 2610\text{MHz}$		-86		dB
		$f_{IN} = 3610\text{MHz}$		-82		dB
		$f_{IN} = 4910\text{MHz}$		-81		dB

4.6 RF ADC の電気的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、RX 出力レート = 491.52MSPS (6GHz 未満入力周波数) および 1500MSPS (6GHz 超入力周波数)、 $f_{ADC} = 2949.12\text{MSPS}$ (6GHz 未満)、 $f_{ADC} = 3000\text{MSPS}$ (6GHz 超)、PLL クロックモードは $f_{REF} = 491.52\text{MHz}$ (入力周波数 6GHz 未満)、外部クロックモードは $f_{CLK} = 11796.48\text{MHz}$ (入力周波数 6GHz 超)、公称電源、DSA 設定 = 3dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
TX-RX 絶縁	ニア チャンネル: 1TXOUT から 1RXIN 3TXOUT から 2RXIN	$f_{IN} = 5\text{MHz}$ 、 $f_{ADC} = 1500\text{MSPS}$ 、 $f_{NCO} = 17\text{MHz}$ 、48 でデシメーション		-105		dB
		$f_{IN} = 30\text{MHz}$ 、 $f_{ADC} = 1500\text{MSPS}$ 、 $f_{NCO} = 30\text{MHz}$ 、24 でデシメーション		-101		dB
		$f_{IN} = 400\text{MHz}$		-99		dB
		$f_{IN} = 830\text{MHz}$		-86		dB
		$f_{IN} = 1760\text{MHz}$		-87		dB
		$f_{IN} = 2610\text{MHz}$		-84		dB
		$f_{IN} = 3610\text{MHz}$		-82		dB
		$f_{IN} = 4910\text{MHz}$		-82		dB

- (1) DSA にデジタル ゲイン範囲を追加して DSA の有効範囲を拡張することで、最小減衰でのフルスケール入力を低減できます。デジタル ゲイン範囲全体にわたってノイズ指数は一定に保たれます。
- (2) 特定のプリント基板で HD2 トリムを実施した後。
- (3) DSA = 3dB ~ 0dB まで、NSD は DSA dB あたり 1dB 上昇
- (4) DSA = 3dB 超では、NF は DSA 1dB あたり 1dB 上昇

4.7 PLL / VCO / クロックの電気的特性

TA = +25°Cでの代表値、全動作温度範囲は T_{A,MIN} = -40°C ~ T_{J,MAX} = +110°C、リファレンス クロック入力周波数 491.52MHz (特に記述のない限り)、f_{DAC} = f_{VCO}、f_{OUT} = f_{DAC}/4、f_{VCO} に正規化

パラメータ		テスト条件	最小値	標準値	最大値	単位
f _{VCO1}	VCO1 の最小周波数				7.2	GHz
	VCO1 の最大周波数		7.68			GHz
f _{VCO2}	VCO2 の最小周波数				8.848	GHz
	VCO2 の最大周波数		9.216			GHz
f _{VCO3}	VCO3 の最小周波数				9.8304	GHz
	VCO3 の最大周波数		10.24			GHz
f _{VCO4}	VCO4 の最小周波数				11.7965	GHz
	VCO4 の最大周波数		12.288			GHz
DIV _{DAC}	DAC サンプル レート分周器			1、2、または 3		
DIV _{FBADC}	DAC サンプル レートからの ADC サンプル レート分周器			1、2、3、4、6、または 8		
DIV _{RXADC}	ADC サンプル レート分周器			1、2、3、4、6、または 8		
PN _{VCO}	閉ループ位相ノイズ (F _{PLL} = 11.79848GHz、F _{REF} = 491.52MHz)	600kHz		-113		dBc/Hz
		800kHz		-116		dBc/Hz
		1MHz		-119		dBc/Hz
		1.8MHz		-125		dBc/Hz
		5MHz		-133		dBc/Hz
		50MHz		-141		dBc/Hz
	閉ループ位相ノイズ (F _{PLL} = 8.84736GHz、F _{REF} = 491.52MHz)	600kHz		-114		dBc/Hz
		800kHz		-118		dBc/Hz
		1MHz		-120		dBc/Hz
		1.8MHz		-127		dBc/Hz
		5MHz		-135		dBc/Hz
		50MHz		-142		dBc/Hz
	閉ループ位相ノイズ (F _{PLL} = 9.8403GHz、F _{REF} = 491.52MHz)	600kHz		-113		dBc/Hz
		800kHz		-116		dBc/Hz
		1MHz		-119		dBc/Hz
		1.8MHz		-125		dBc/Hz
		5MHz		-134		dBc/Hz
		50MHz		-140		dBc/Hz
	閉ループ位相ノイズ (F _{PLL} = 7.86432GHz、F _{REF} = 491.52MHz)	600kHz		-116		dBc/Hz
		800kHz		-119		dBc/Hz
		1MHz		-122		dBc/Hz
		1.8MHz		-127		dBc/Hz
		5MHz		-136		dBc/Hz
		50MHz		-143		dBc/Hz
F _{rms}	クロック PLL 積分位相誤差 ⁽¹⁾	f _{PLL} = 11.79848GHz、[1kHz、100MHz]		-43.4		dBc/Hz
		f _{PLL} = 8.8536GHz、[1kHz、100MHz]		-47.6		dBc/Hz
		f _{PLL} = 9.8304GHz、[1kHz、100MHz]		-46.2		dBc/Hz

4.7 PLL / VCO / クロックの電気的特性 (続き)

TA = +25°Cでの代表値、全動作温度範囲は T_{A,MIN} = -40°C ~ T_{J,MAX} = +110°C、リファレンス クロック入力周波数 491.52MHz (特に記述のない限り)、f_{DAC} = f_{VCO}、f_{OUT} = f_{DAC}/4、f_{VCO} に正規化

パラメータ		テスト条件	最小値	標準値	最大値	単位
f _{PFD}	PFD 周波数		100		500	MHz
PN _{pll_flat}	正規化された PLL フラット ノイズ	f _{VCO} = 11796.48MHz		-226.5		dBc/Hz
F _{REF}	入力クロック周波数		0.1		12	GHz
V _{SS}	入力クロック レベル		0.6		1.8	Vppdiff
結合			AC 結合のみ			
	REFCLK 入力インピーダンス (2)	並列抵抗		100		Ω
		並列容量		0.5		pF

- (1) シングル サイドバンド。リファレンス クロックの影響は含まれません
- (2) インピーダンスと周波数との関係については、テキサス・インスツルメンツが提供している S11 データを参照してください

4.8 デジタルの電気的特性

TA = +25°Cでの代表値、全動作温度範囲は T_{A,MIN} = -40°C ~ T_{J,MAX} = +110°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
CML SerDes 入力 [8:1]SRX+/-						
V _{SRDIFF}	SerDes レシーバ入力振幅	差動	100		1200	mVpp
V _{SRCOM}	SerDes 入力コモン モード			400		mV
Z _{SRdiff}	SerDes 内部差動終端 ⁽¹⁾			100		Ω
F _{SerDes}	SerDes ビットレート	フル レート モード	19		29.5	Gbps
		ハーフ レート モード	9.5		16.25	Gbps
		クォーター レート モード	4.75		8.125	Gbps
	挿入損失許容 ⁽²⁾	SerDes 電源 = 1.8V		25		dB
T _J	総ジッタ許容				0.42	UI
CML SerDes 出力 [8:1]STX+/-						
V _{STDIFF}	SerDes トランスミッタ出力振幅	差動	500		1000	mVpp
V _{STCOM}	SerDes 出力コモン モード		0.4	0.45	0.55	V
Z _{STdiff}	SerDes 出力インピーダンス			100		Ω
TRF	出力の立ち上がりおよび立ち下がり時間	20~80%	8			ps
TEQS	イコライゼーション範囲				7	dB
TTJ	出力の総ジッタ				0.21	UI
CMOS I/O: GPIO{B/C/D/E}x, SPICLK, SPISDIO, SPISDO, SPISEN, RESETZ, BISTB0, BISTB1						
V _{IH}	High レベル入力電圧		0.6×VDD1 P8GPIO			V
V _{IL}	Low レベル入力電圧			0.4×VDD1 P8GPIO		V
I _{IH}	High レベル入力電流		-250		250	μA
I _{IL}	Low レベル入力電流		-250		250	μA
C _L	CMOS 入力容量			2		pF
V _{OH}	High レベル出力電圧		VDD1P8G PIO-0.2			V
V _{OL}	Low レベル出力電圧				0.2	V
差動入力:SYSREF+/- モード A						
F _{SYSREFMAX}	SYSREF 入力周波数最大値			40		MHz
V _{SWINGSRMAX}	SYSREF 入力スイング最大値			1.8		Vppdiff ⁽³⁾
V _{SWINGSRMIN}	SYSREF 入力スイング最小値	f _{REF} < 500MHz		0.3		Vppdiff ⁽³⁾
V _{SWINGSRMIN}	SYSREF 入力スイング最小値	f _{REF} > 500MHz		0.6		Vppdiff ⁽³⁾
V _{COMSRMAX}	SYSREF 入力コモン モード電圧最大値			0.8		V
V _{COMSRMIN}	SYSREF 入力コモン モード電圧最小値			0.6		V
Z _T	入力の終端	差動		100 ⁽¹⁾		Ω
C _L	入力容量	各ピンから GND		0.5		pF
LVDS 入力:0SYNCIN+/- および 1SYNCIN+/-						
V _{ICOM}	入力コモン モード電圧			1.2		V
V _{ID}	差動入力電圧スイング			450		Vppdiff ⁽³⁾
Z _T	入力の終端	差動		100		Ω
LVDS 出力:0SYNCOUT+/- および 1SYNCOUT+/-						
V _{OCOM}	出力コモン モード電圧			1.2		V

4.8 デジタルの電気的特性 (続き)

TA = +25°Cでの代表値、全動作温度範囲は T_{A,MIN} = -40°C ~ T_{J,MAX} = +110°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{OD}	差動出力電圧スイング			500		V _{ppdiff} ⁽³⁾
Z _T	内部終端			100		Ω

- (1) SYSREF 終端は 100Ω、150Ω、300Ω の間で設定可能です。
- (2) 損失許容はパンプ間の STX から SRX です。
- (3) V_{ppdiff} は最大差動電圧 (正の値) と最小差動電圧 (負の値) の差です。

4.9 電源の電气的特性

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,\text{MIN}} = -40^\circ\text{C} \sim T_{J,\text{MAX}} = +110^\circ\text{C}$ 、TX 入力レート = 737.28MSPS、 $f_{\text{DAC}} = 8847.36\text{MSPS}$ インターリーブ モード、 $f_{\text{ADC}} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 1: 4T2F - FDD FB 100%、RX TX/FB レートなし: 491.52MSPS シングルバンド: 12x Int, FB 6x Dec $f_{\text{DAC}} = 5898.24\text{SPS}$ $f_{\text{ADC}} = 2949.12\text{MSPS}$ $f_{\text{TX}} = 1.85\text{GHz}$ 64/66 コーディング、16.22Gbps TX: 4-8-4-1、FB: 2-4-4-1		948.2		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			533.7		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			77.3		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			299.4		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			804.5		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			49.1		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2041.3		mA
P_{diss}	消費電力			6027.1		mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 2: 4T4R - TDD 1F を RX TX 75%、RX 25%、FB 75% のデュアル バンドと共有: 12x Int, FB 6x Dec, RX 24x Dec TX/FB レート 491.52MSPS RX レート 122.88MSPS $f_{\text{DAC}} = 8847.36\text{MSPS}$ $f_{\text{ADC}} = 2949.12\text{MSPS}$ $f_{\text{OUT}} = f_{\text{IN}} = 1.9, 2.6\text{GHz}$ 64/66 コーディング、16.22Gbps TX: 8-16-4-1、FB: 2-4-4-1、RX: 2-16-16-1		820.4		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			735.2		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			74.4		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			289.0		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			822.0		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			45.6		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2263.8		mA
P_{diss}	消費電力			6359.2		mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 3: 4T4R2F - TX デュアル バンドで FDD FB 100%: 12x Int, FB 6x Dec RX デュアル バンド: RX 24x TX/FB レート 491.52MSPS RX レート 122.88MSPS $f_{\text{DAC}} = 11796.48\text{MSPS}$ $f_{\text{ADC}} = 2949.12\text{MSPS}$ $f_{\text{TX}} = 1.85 + 2.15\text{GHz}$ $f_{\text{RX}} = 1.75 + 1.88\text{GHz}$ 64/66 コーディング、16.22Gbps TX: 8-16-4-1、FB: 2-4-4-1、RX: 2-16-16-1		1668.6		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			965.1		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			77.6		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			893.4		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			879.5		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			50.7		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			3826.9		mA
P_{diss}	消費電力			10513.0		mW

4.9 電源の電気的特性 (続き)

$T_A = +25^{\circ}\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^{\circ}\text{C} \sim T_{J,MAX} = +110^{\circ}\text{C}$ 、TX 入力レート = 737.28MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 4: 4T4R2F - 7.5GSPS DAC、2.5GSPS ADC シングル バンドで FDD FB 100%: 15x Int, FB 5x Dec デュアル バンド: RX 20x TX/FB レート 491.52MSPS RX レート 122.88MSPS $f_{DAC} = 7372.8\text{MSPS}$ $f_{ADC} = 2457.6\text{MSPS}$ $f_{TX} = 1.85 + 2.15\text{GHz}$ $f_{RX} = 1.75 + 1.88\text{GHz}$ 64/66 コーディング、16.22Gbps TX: 4-8-4-1, FB: 2-4-4-1, RX: 2-16-16-1	1611.5			mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8		694.5			mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0		72.8			mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX		768.5			mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC		940.5			mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF		45.5			mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9		3000.5			mA
P_{diss}	消費電力		9087.4			mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 5: 4T4R - TDD 1F を RX TX 75%、RX 25%、FB 75% のシングル バンドと共有: 12x Int, FB 3x Dec, RX 6x Dec TX/FB レート = 983.04MSPS RX レート 491.52MSPS $f_{DAC} = 11796.48\text{MSPS}$ $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = 3.5\text{GHz}$ $f_{RX} = 3.5\text{GHz}$ 64/66 コーディング、16.22Gbps TX: 8-8-2-1, FB: 4-4-4-2, RX: 4-8-4-1	821.8			mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8		808.5			mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0		77.4			mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX		289.5			mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC		682.0			mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF		49.0			mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9		2123.3			mA
P_{diss}	消費電力		6209.3			mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 8: モード 7 と同じ構成、スリープ モード。SLEEP ピンは High にする。	20.3			mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8		292.8			mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0		12.6			mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX		4.6			mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC		54.3			mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF		15.3			mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9		313.1			mA
P_{diss}	消費電力		956.8			mW

4.9 電源の電気的特性 (続き)

$T_A = +25^{\circ}\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^{\circ}\text{C} \sim T_{J,MAX} = +110^{\circ}\text{C}$ 、TX 入力レート = 737.28MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 9: 4T4R2F - TX シングル バンドで FDD FB 100%: 24x Int, FB 12x Dec RX シングル バンド: RX 24x TX/FB レート 245.76MSPS RX レート 122.88MSPS $f_{DAC} = 5898.24\text{MSPS}$ $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = 0.85\text{GHz}$ $f_{RX} = 0.8\text{GHz}$ 8/10 コーディング、9.8304Gbps TX: 4-8-4-1, FB: 2-4-4-1, RX: 2-8-8-1		1593.2		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			840.6		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			77.3		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			905.0		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			817.7		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			52.1		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2405.2		mA
P_{diss}	消費電力			8814.3		mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 10: 4T4R2F - TX シングル バンドで FDD FB 100%: 18x Int, FB 6x Dec RX シングル バンド: RX 12x TX/FB レート 491.52MSPS RX レート 245.76MSPS $f_{DAC} = 8847.36\text{MSPS}$ $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = 1.85\text{GHz}$ $f_{RX} = 1.75\text{GHz}$ 8/10 コーディング、9.8304Gbps TX: 8-8-2-1, FB: 4-4-2-1, RX: 4-8-4-1		1626.2		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			976.4		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			74.6		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			902.7		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			1111.9		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			48.0		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			3578.9		mA
P_{diss}	消費電力			10515.0		mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 11a: TDD 4T1FB (スタンバイでの RX) シングル バンド: 8x Int, FB 2x Dec, RX が使用する FB TX/FB/RX レート = 1474.56MSPS $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = f_{RX} = 3.7\text{GHz}$ 64/66 コーディング、24.33Gbps TX: 8-8-2-1, FB/RX: 8-8-2-1		797		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			817		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			73.2		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			179		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			906		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			70.5		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2483		mA
P_{diss}	消費電力			6754		mW

4.9 電源の電气的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 737.28MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 11b: TDD 4R (スタンバイでの TX) シングル バンド: 8x Int, FB 2x Dec, RX が使用する FB TX/FB/RX レート = 1474.56MSPS $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = f_{RX} = 3.7\text{GHz}$ 64/66 コーディング、24.33Gbps TX: 8-8-2-1、FB/RX: 8-8-2-1		726		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			876		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			72.8		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			583		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			270		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			71.6		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2130		mA
P_{diss}	消費電力			6124		mW

4.9 電源の電気的特性 (続き)

$T_A = +25^{\circ}\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^{\circ}\text{C} \sim T_{J,MAX} = +110^{\circ}\text{C}$ 、TX 入力レート = 737.28MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 11c: TDD 4T4R1FB 平均 TX/FB: 75%, RX 25% シングル バンド: 8x Int, FB 2x Dec, RX が使用する FB TX/FB/RX レート = 1474.56MSPS $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = f_{RX} = 3.7\text{GHz}$ 64/66 コーディング、24.33Gbps TX: 8-8-2-1, FB/RX: 8-8-2-1		779		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			832		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			73.1		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			280		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			747		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			70.8		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			2395		mA
P_{diss}	消費電力			6596		mW
I_{VDD1P8}	グループ 3A: VDD1P8FB + VDD1P8RX + VDD1P8TX	モード 11d: FDD 4T4R シングル バンド: 8x Int, RX が使用する FB TX/FB/RX レート = 1474.56MSPS $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $f_{ADC} = 2949.12\text{MSPS}$ $f_{TX} = f_{RX} = 3.7\text{GHz}$ 64/66 コーディング、24.33Gbps TX: 8-8-2-1, FB/RX: 8-8-2-1		1236		mA
	グループ 3B: VDD1P8FBCLK + VDD1P8RXCLK + VDD1P8TXDAC + VDD1P8GPIO + VDDA1P8			915		mA
	グループ 3C: VDD1P8PLL + VDD1P8PLLVC0			73.2		mA
I_{VDD1P2}	グループ 2A: VDD1P2FB + VDD1P2RX			583		mA
	グループ 2B: VDD1P2TXCLK + VDD1P2TXENC			923		mA
	グループ 2C: VDD1P2FBCML + VDD1P2RXCML + VDD1P2PLLCLKREF			72		mA
I_{VDD0P9}	グループ 1A: DVDD0P9 + VDDT0P9			3097		mA
P_{diss}	消費電力			8798		mW

4.10 タイミング要件

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ 、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

		最小値	公称値	最大値	単位
タイミング:SYSREF+/-					
$t_s(\text{SYSREF})$	セットアップ時間、SYSREF+/- 有効から CLK+/- の立ち上がりエッジまで		50		ps
$t_h(\text{SYSREF})$	ホールド時間、CLK+/- の立ち上がりエッジの後の SYSREF+/- 有効の期間		50		ps
タイミング:シリアルポート					
$t_s(\text{SENB})$	SCLK の立ち上がりエッジまでの SENB のセットアップ時間		15		ns
$t_h(\text{SENB})$	SCLK の最後の立ち上がりエッジの後の SENB のホールド時間 ⁽¹⁾		$5 + t_{\text{SCLK}}$		ns
$t_s(\text{SDIO})$	セットアップ時間、SDIO 有効から SCLK の立ち上がりエッジまで		15		ns
$t_h(\text{SDIO})$	ホールド時間、SCLK の立ち上がりエッジの後の SDIO 有効の期間		5		ns
$t_{\text{(SCLK)}_W}$	最小 SCLK 周期:レジスタ書き込み		25		ns
$t_{\text{(SCLK)}_R}$	最小 SCLK 周期:レジスタ読み取り		50		ns
$t_{\text{d}(\text{data_out})}$	SCLK の立ち下がりエッジの後の最小データ出力遅延		0		ns
	SCLK の立ち下がりエッジの後の最大データ出力遅延		15		ns
t_{RESET}	最小 RESETZ パルス幅		1		ms

(1) SDEN\ では、最後の SCLK エッジでさらに 1 クロック サイクル、ホールドされる必要があります

4.11 スイッチング特性

$T_A = +25^\circ\text{C}$ での代表値、全動作温度範囲は $T_{A,MIN} = -40^\circ\text{C} \sim T_{J,MAX} = +110^\circ\text{C}$ 、TX 入力レート = 491.52MSPS、 $f_{DAC} = 8847.36\text{MSPS}$ 、 $f_{ADC} = 2949.12\text{MSPS}$ 、公称電源、-1dBFS で 1 トーン、DSA 減衰 = 0dB、SerDes レート = 24.33Gbps、特に記述のない限り。

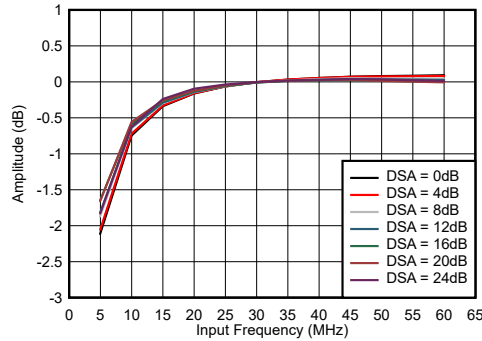
パラメータ		テスト条件	最小値	標準値	最大値	単位
TX チャネル レイテンシ						
	SerDes レシーバのアナログ遅延	フル レート		2.8		ns
tJESD TX	JESD から TX 出力までのレイテンシ	LMFSHd = 2-8-8-1、368.64MSPS の入力レート、24x 補間、SerDes レート = 16.22Gbps (JESD204C)		152		インターフェイスクロックサイクル ⁽¹⁾
		LMFSHd = 8-16-4-1、491.52MSPS 24x 補間、SerDes レート = 16.22Gbps (JESD204C)		176		
		LMFSHd = 4-16-8-1、245.76MSPS 48x 補間、SerDes レート = 16.22Gbps (JESD204C)		124		
		LMFSHd = 2-16-16-1、122.88MSPS 96x 補間、SerDes レート = 16.22Gbps (JESD204C)		97		
RX チャネル レイテンシ						
	SerDes トランスミッタのアナログ遅延			3.6		ns
tJESD RX	RX 入力から JESD 出力までのレイテンシ	LMFS = 2-16-16-1、122.88MSPS、24x デシメーション、SerDes レート = 16.22Gbps (JESD204C)		92		インターフェイスクロックサイクル ⁽¹⁾
		LMFS = 4-16-8-1、245.76MSPS、12x デシメーション、SerDes レート = 16.22Gbps (JESD204C)		108		
		LMFS = 2-8-8-1、368.64 MSPS、8x デシメーション、Serdes レート = 16.22Gbps (JESD204C)		118		
		LMFS = 4-8-4-1、491.52MSPS、6x デシメーション、SerDes レート = 16.22Gbps (JESD204C)		153		
FB チャネル レイテンシ						
	SerDes トランスミッタのアナログ遅延			3.6		ns
tJESD FB	FB 入力から JESD 出力までのレイテンシ	LMFS = 1-2-8-1、368.64MSPS、8x デシメーション		151		インターフェイスクロックサイクル ⁽¹⁾
		LMFS = 2-4-4-1、491.52MSPS、6x デシメーション		177		

(1) インターフェイス クロック サイクルは、デジタル インターフェイスのクロック レートの周期です。たとえば、1GSPS = 1ns です。

4.12 代表的特性

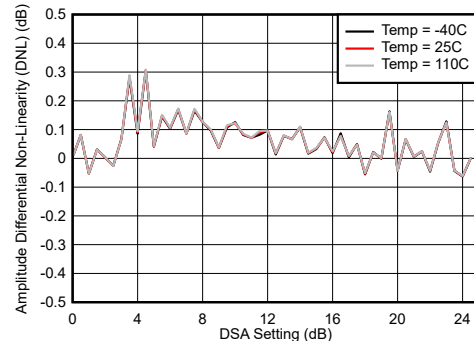
4.12.1 RX 代表的特性 : 30MHz ~ 400MHz

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



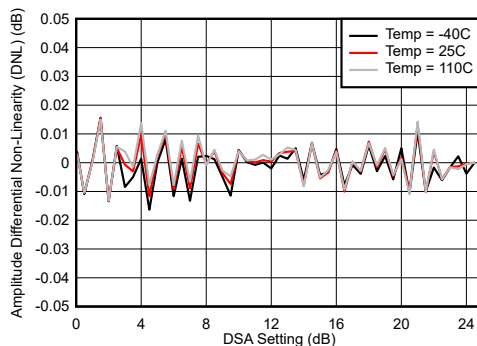
30MHz で正規化

図 4-1. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 30\text{MHz}$)



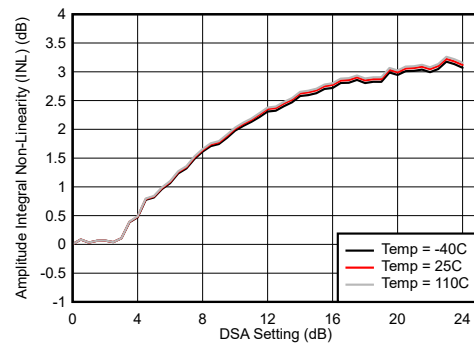
微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

図 4-2. RX 未校正微分振幅誤差と DSA 設定との関係 (30MHz)



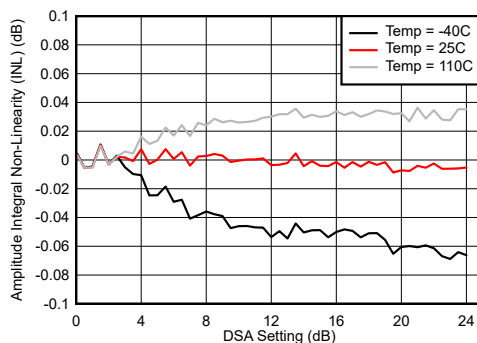
微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

図 4-3. RX 校正済み微分振幅誤差と DSA 設定との関係 (30MHz)



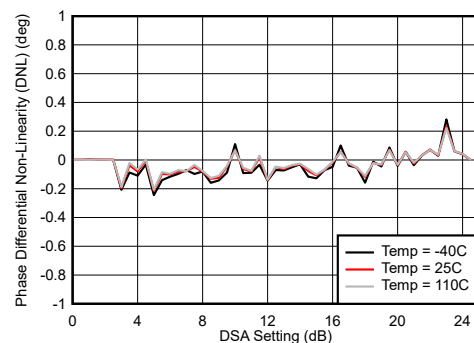
積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-4. RX 未校正積分振幅誤差と DSA 設定との関係 (30MHz)



積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-5. RX 校正済み積分振幅誤差と DSA 設定との関係 (30MHz)

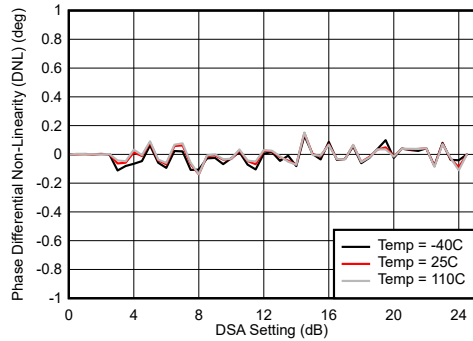


微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

図 4-6. RX 未校正微分位相誤差と DSA 設定との関係 (30MHz)

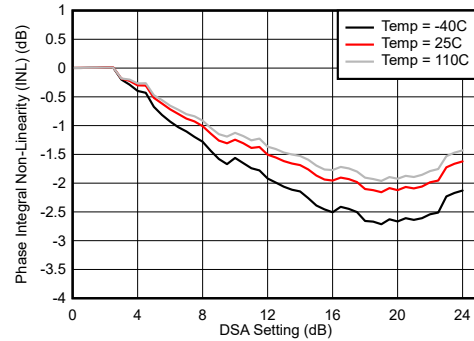
4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



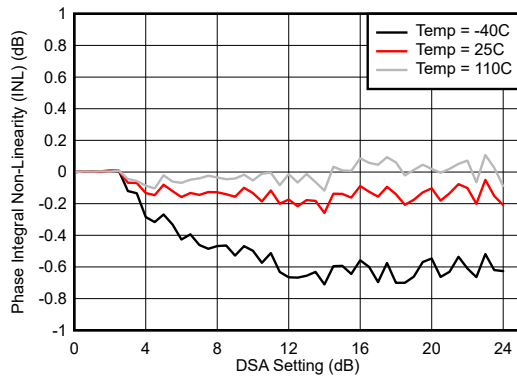
微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

図 4-7. RX 校正済み微分位相誤差と DSA 設定との関係 (30MHz)



積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

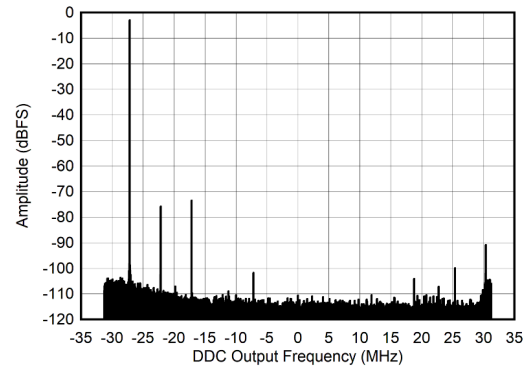
図 4-8. RX 未校正積分位相誤差と DSA 設定との関係 (30MHz)



0.8GHz 整合あり

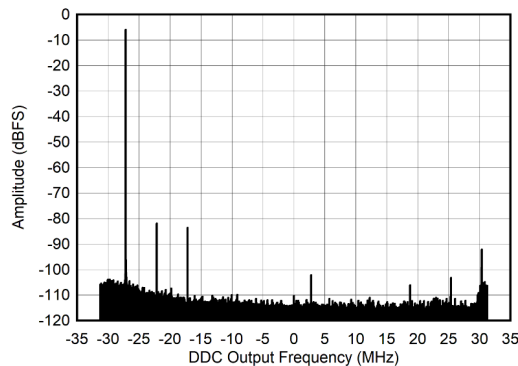
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-9. RX 校正済み積分位相誤差と DSA 設定との関係 (30MHz)



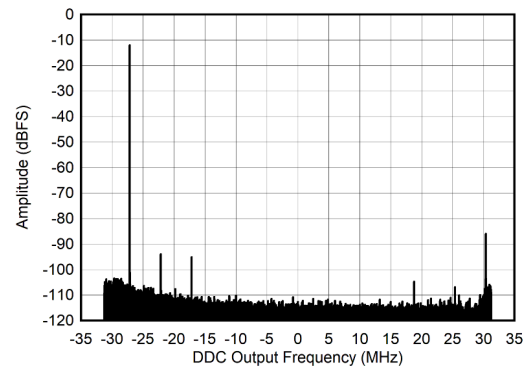
$A_{\text{IN}} = -3\text{dBFS}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 32.13\text{MHz}$ 、24x でデシメーション

図 4-10. RX 出力 FFT (5MHz)



$A_{\text{IN}} = -6\text{dBFS}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 32$ 。24x でデシメーション

図 4-11. RX 出力 FFT (5MHz)

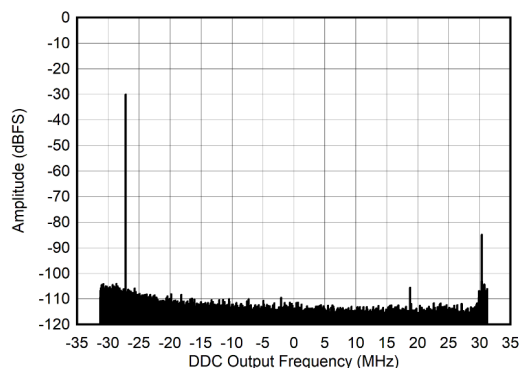


$A_{\text{IN}} = -12\text{dBFS}$ 、 $f_{\text{ADC}} = 1500\text{MSPS}$ 、 $f_{\text{NCO}} = 32.13\text{MHz}$ 、24x でデシメーション

図 4-12. RX 出力 FFT (5MHz)

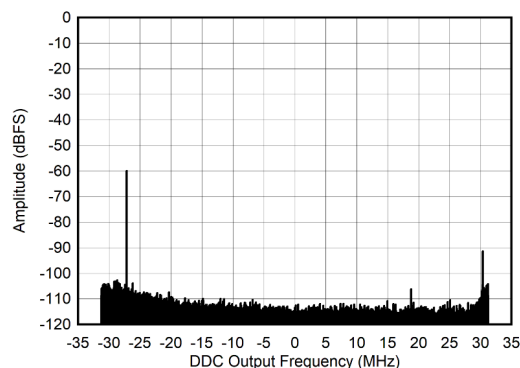
4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



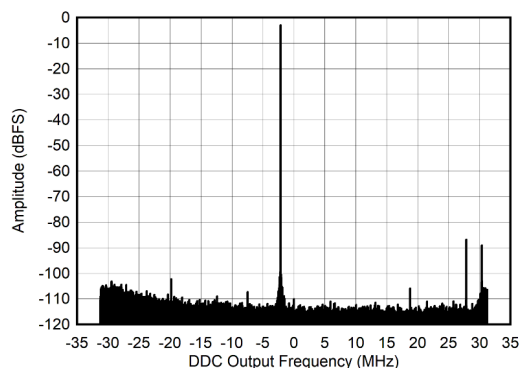
$A_{\text{IN}} = -30\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-13. RX 出力 FFT (5MHz)



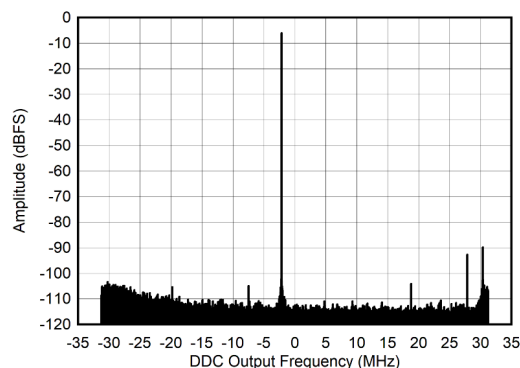
$A_{\text{IN}} = -60\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-14. RX 出力 FFT (5MHz)



$A_{\text{IN}} = -3\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-15. RX 出力 FFT (30MHz)

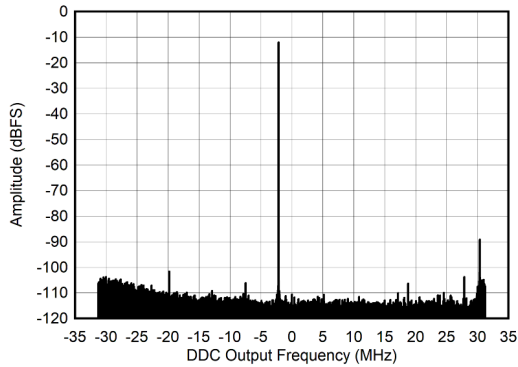


$A_{\text{IN}} = -6\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-16. RX 出力 FFT (30MHz)

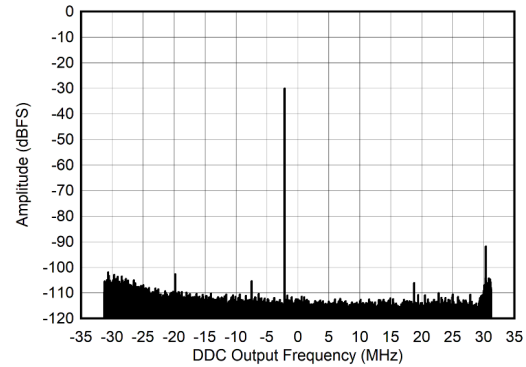
4.12.1 RX 代表的特性 : 30MHz ~400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



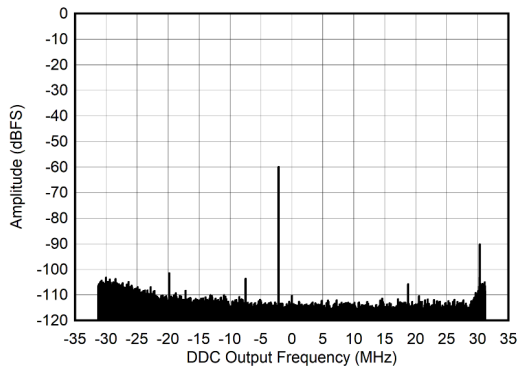
$A_{\text{IN}} = -12\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-17. RX 出力 FFT (30MHz)



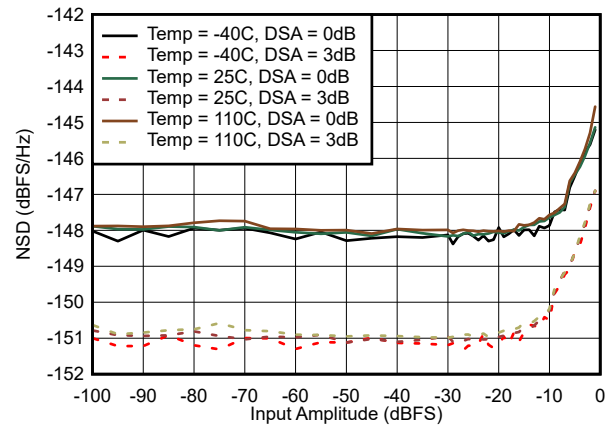
$A_{\text{IN}} = -30\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-18. RX 出力 FFT (30MHz)



$A_{\text{IN}} = -60\text{dBFS}$, $f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-19. RX 出力 FFT (30MHz)

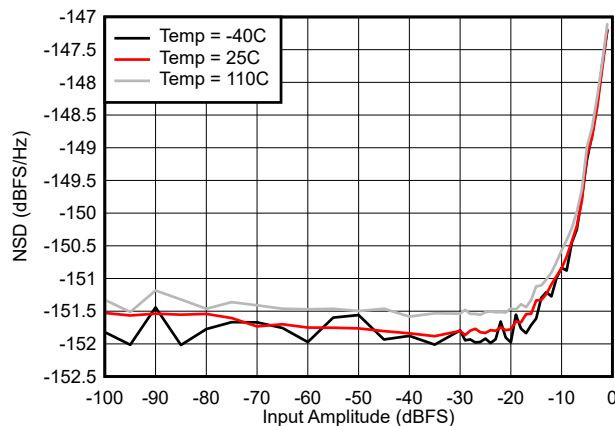


$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-20. DSA = 0 および 3dB, 30MHz での NSD と入力振幅との関係

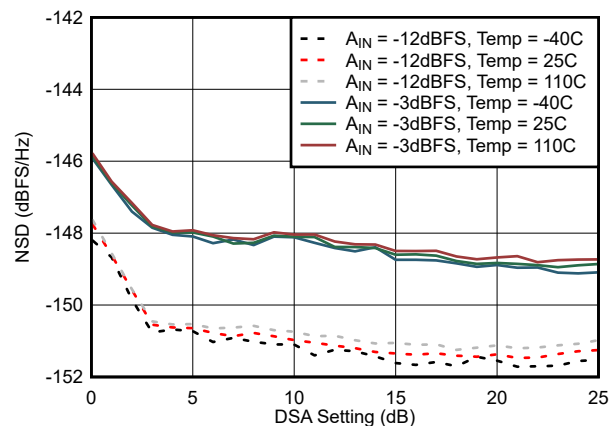
4.12.1 RX 代表的特性 : 30MHz ~400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



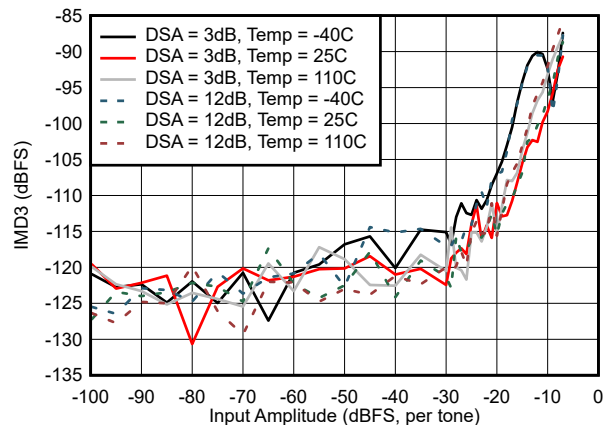
$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-21. 30MHz で NSD と入力振幅との関係 (DSA = 12)



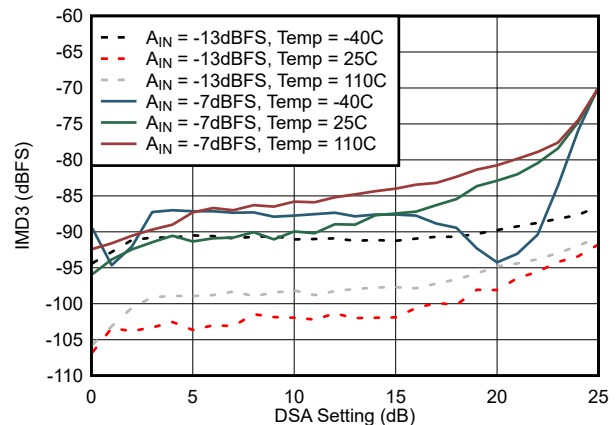
$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-22. 30MHz での NSD と DSA 減衰との関係



$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-23. 30MHz での IMD3 と入力振幅との関係

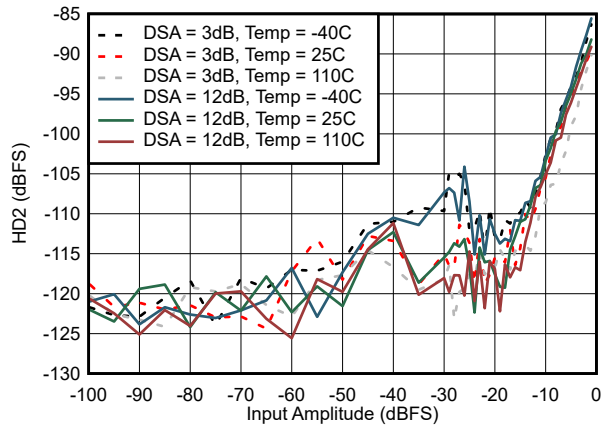


$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-24. 30MHz での IMD3 と DSA 設定との関係

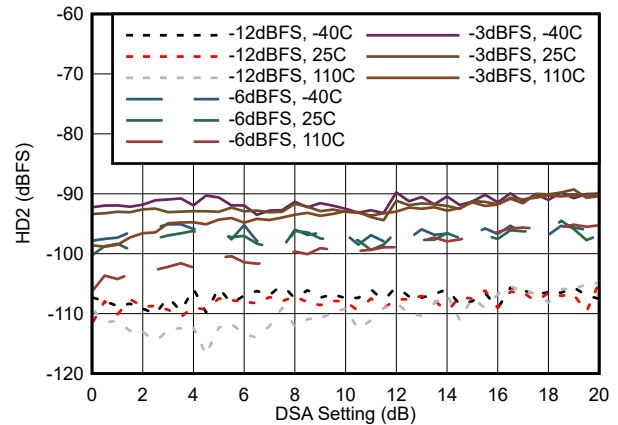
4.12.1 RX 代表的特性 : 30MHz ~400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



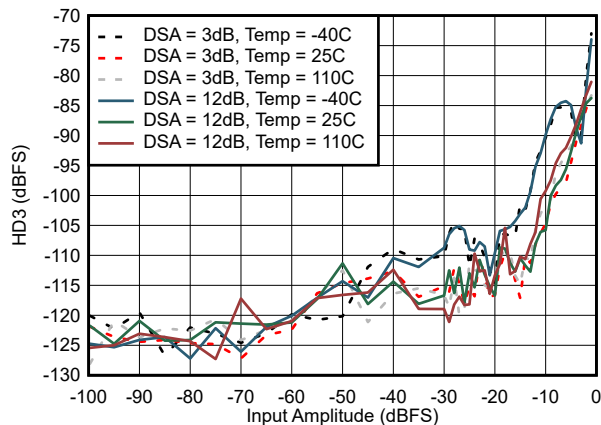
$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-25. 30MHz での HD2 と入力振幅との関係



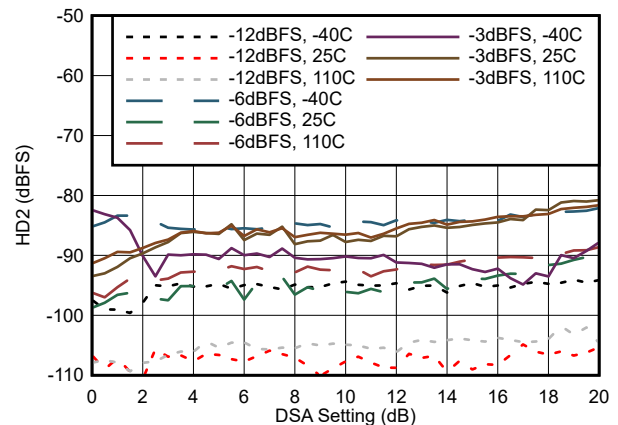
$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.24\text{MHz}$ でデシメーション

図 4-26. 30MHz での HD2 と DSA 設定との関係



$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-27. 30MHz での HD3 と入力振幅との関係



$f_{\text{ADC}} = 1500\text{MSPS}$, $f_{\text{NCO}} = 32.13\text{MHz}$, 24x でデシメーション

図 4-28. 30MHz での HD3 と DSA 設定との関係

4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。

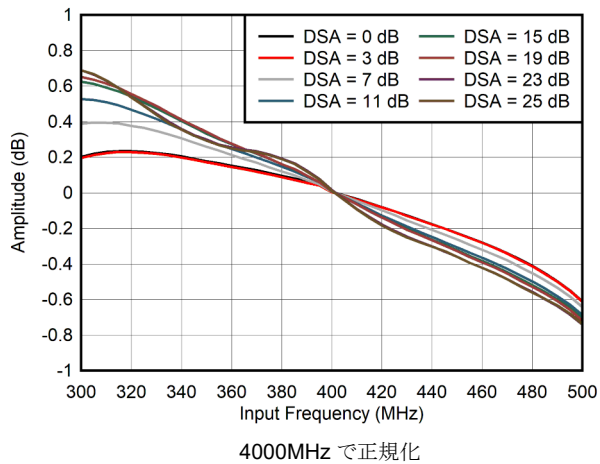


図 4-29. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 400\text{MHz}$)

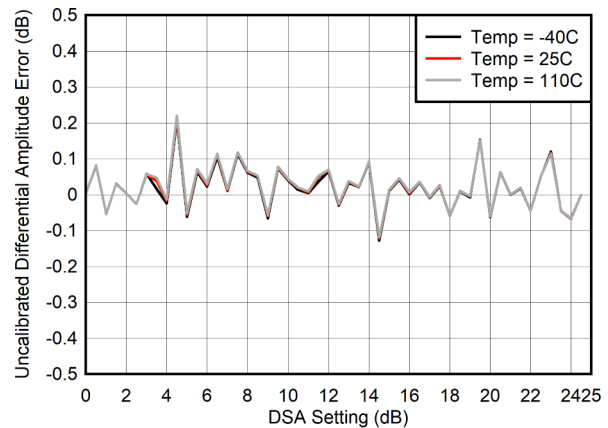


図 4-30. RX 未校正微分振幅誤差と DSA 設定との関係 (30MHz)

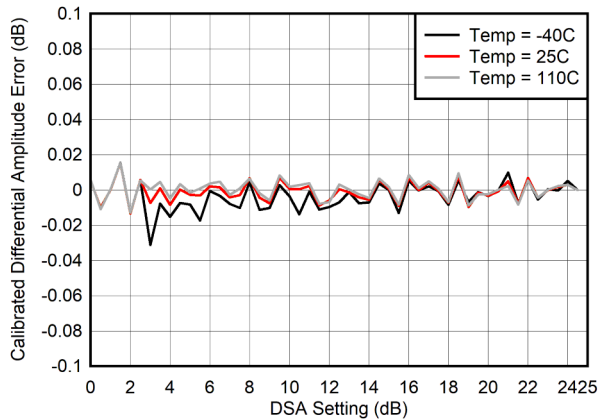


図 4-31. RX 校正済み微分振幅誤差と DSA 設定との関係 (400MHz)

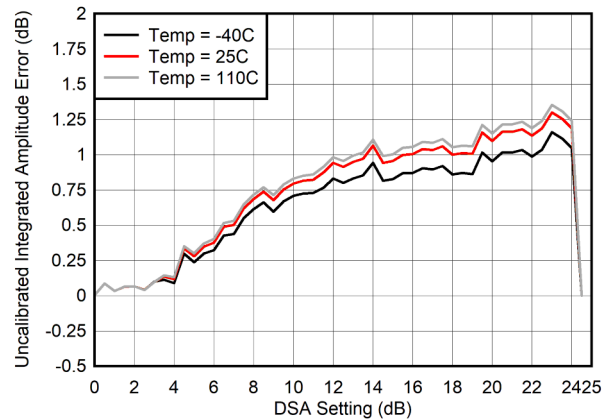
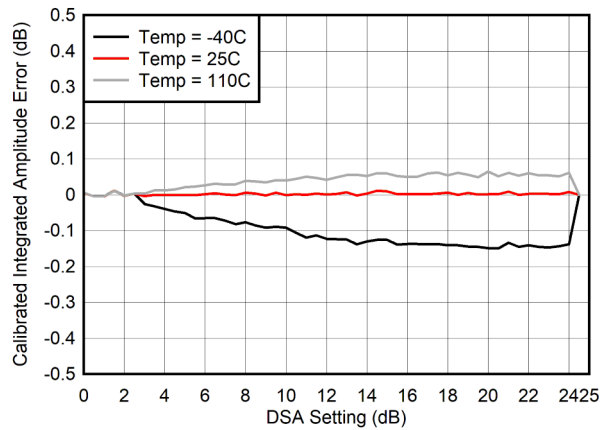


図 4-32. RX 未校正積分振幅誤差と DSA 設定との関係 (400MHz)

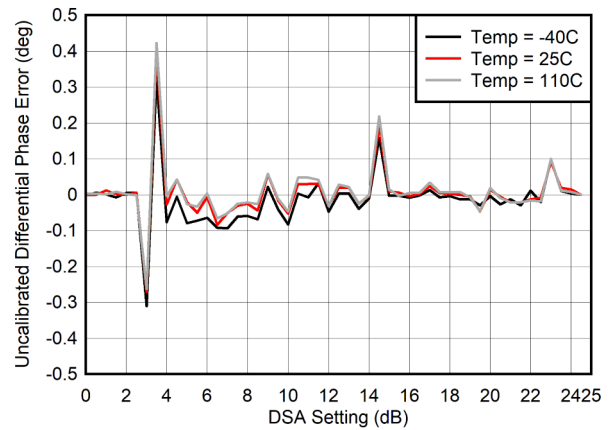
4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



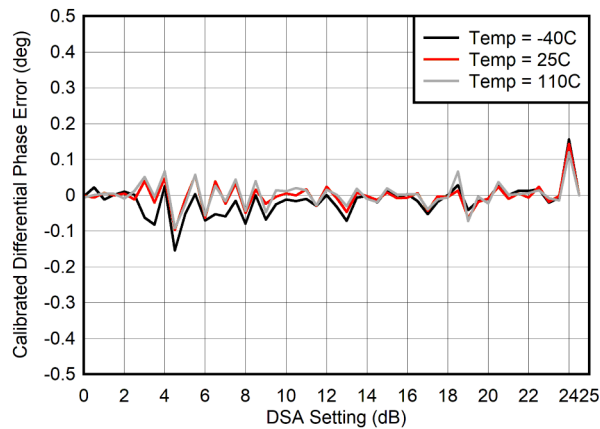
$$\text{積分振幅誤差} = P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$$

図 4-33. RX 校正済み積分振幅誤差と DSA 設定との関係 (400MHz)



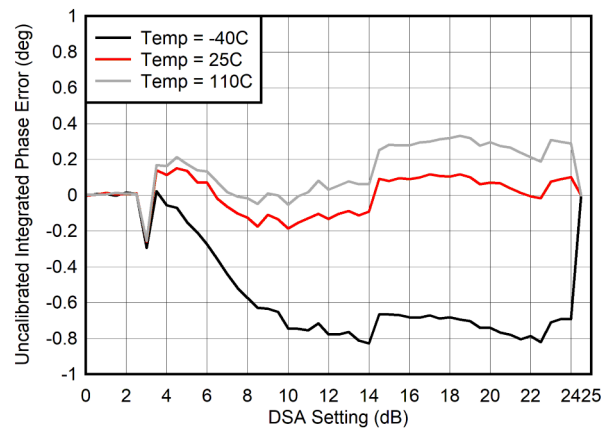
$$\text{微分位相誤差} = \text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$$

図 4-34. RX 未校正微分位相誤差と DSA 設定との関係 (400MHz)



$$\text{微分位相誤差} = \text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$$

図 4-35. RX 校正済み微分位相誤差と DSA 設定との関係 (400MHz)

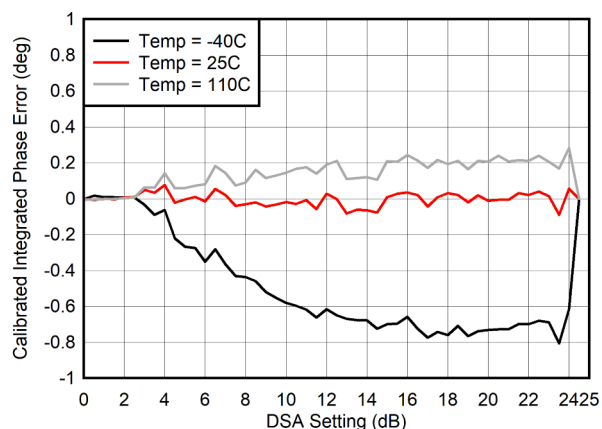


$$\text{積分位相誤差} = \text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$$

図 4-36. RX 未校正積分位相誤差と DSA 設定との関係 (400MHz)

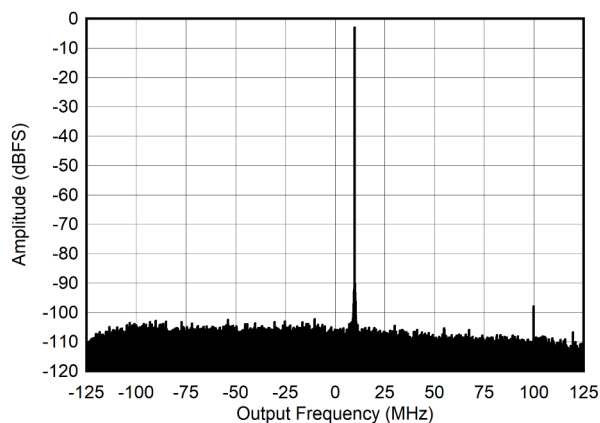
4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



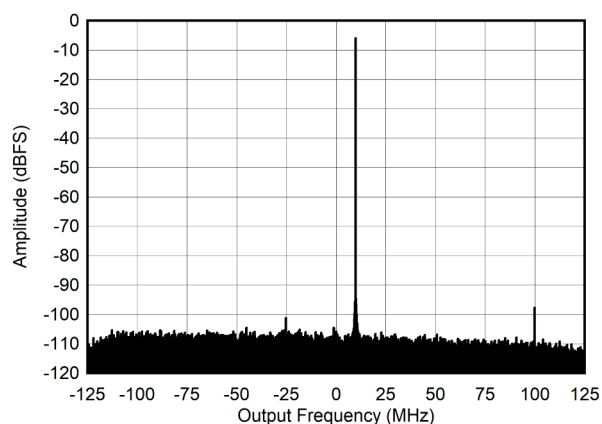
積分位相誤差 = Phase(DSA 設定) - Phase(DSA 設定 = 0)

図 4-37. RX 校正済み積分位相誤差と DSA 設定との関係 (400MHz)



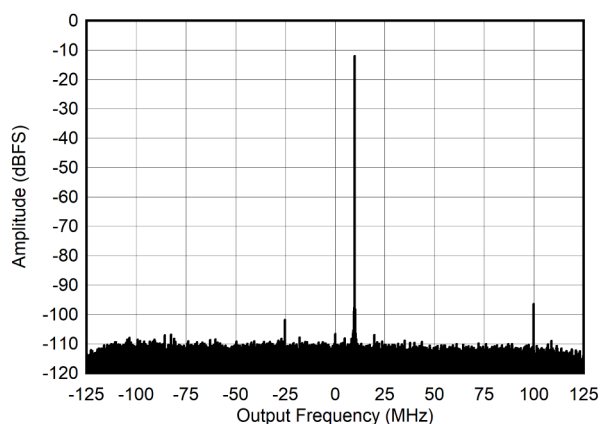
$f_{\text{NCO}} = 400\text{MHz}$

図 4-38. 405MHz、-3dBFS での RX 出力 FFT



$f_{\text{NCO}} = 400\text{MHz}$

図 4-39. 405MHz、-6dBFS での RX 出力 FFT

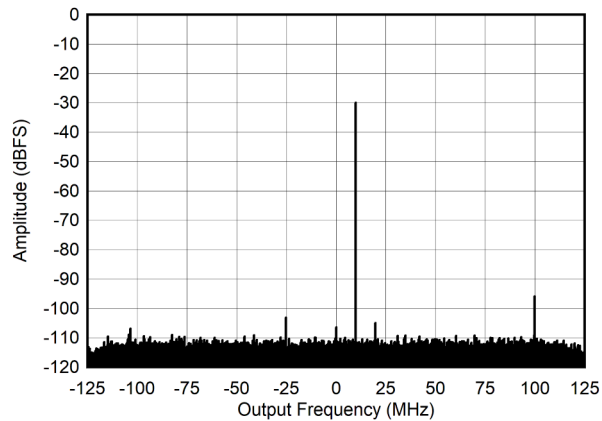


$f_{\text{NCO}} = 400\text{MHz}$

図 4-40. 405MHz、-12dBFS での RX 出力 FFT

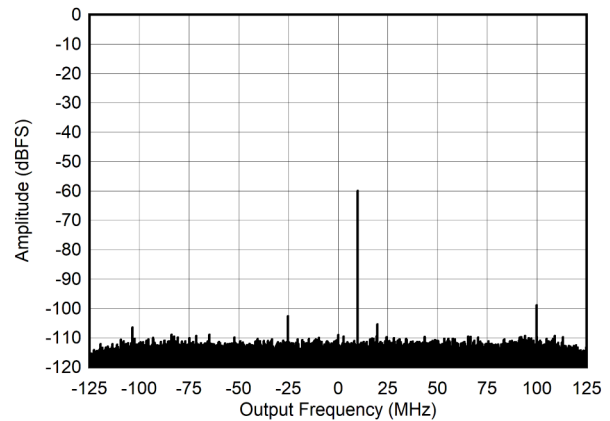
4.12.1 RX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。



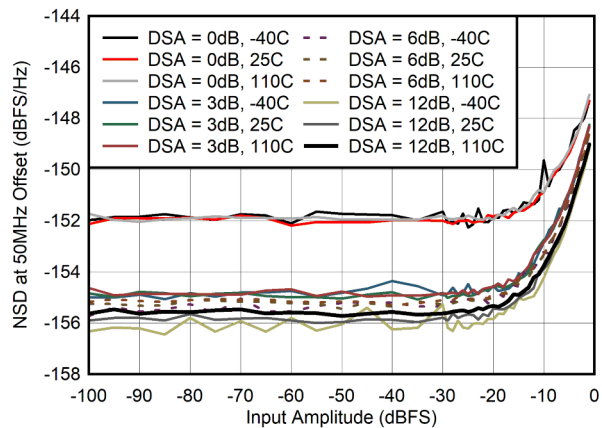
$f_{\text{NCO}} = 400\text{MHz}$

図 4-41. 405MHz、-30dBFS での RX 出力 FFT



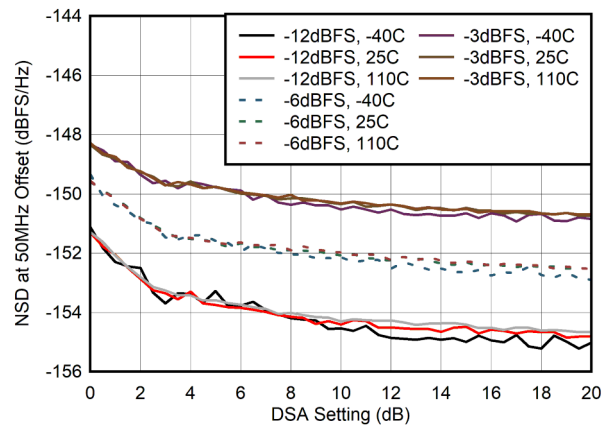
$f_{\text{NCO}} = 400\text{MHz}$

図 4-42. 405MHz、-60dBFS での RX 出力 FFT



$f_{\text{OFFSET}} = 50\text{MHz}$

図 4-43. 400MHz での NSD と入力振幅との関係



$f_{\text{OFFSET}} = 50\text{MHz}$

図 4-44. 400MHz での NSD と DSA 設定との関係

4.12.1 RX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート = 1500MSPS、出力サンプルレート = 62.5MSPS (24x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。400MHz のデフォルト条件：ADC サンプルレート = 1500MSPS、出力サンプルレート = 125MSPS (12x にデシメーション)、 $f_{\text{REF}} = 500\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 3dB。

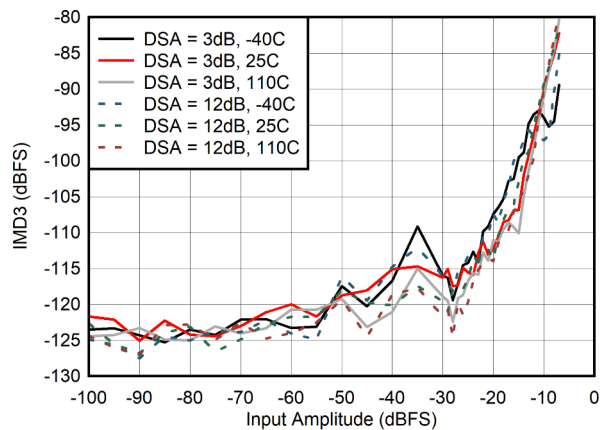


図 4-45. 400MHz での IMD3 と入力振幅との関係

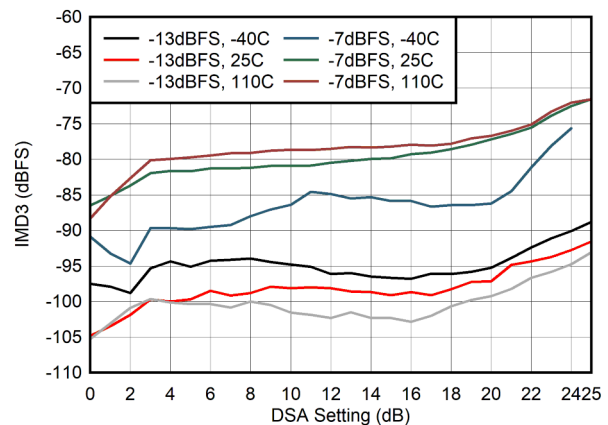


図 4-46. 400MHz での IMD3 と DSA 設定との関係

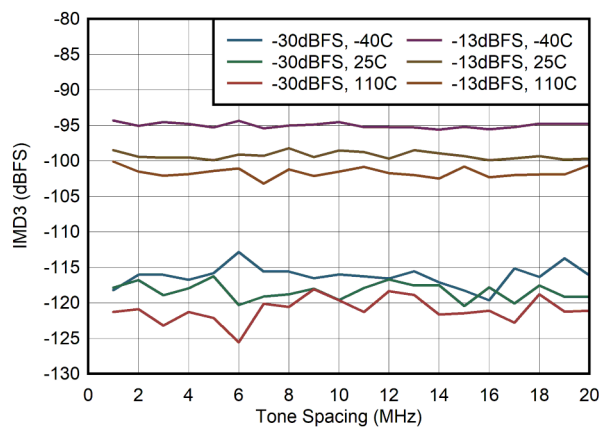


図 4-47. 400MHz での IMD3 とトーン間隔との関係

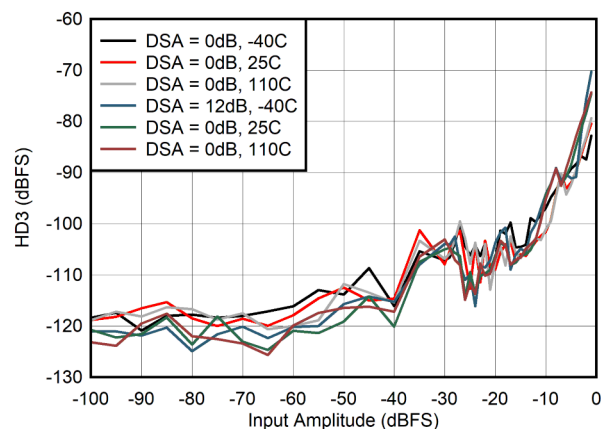


図 4-48. 400MHz での HD3 と入力振幅との関係

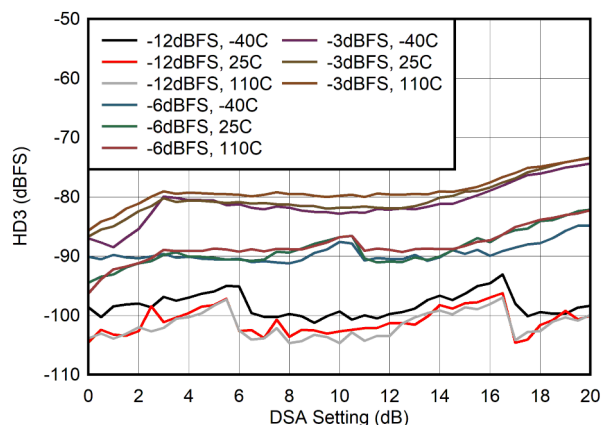
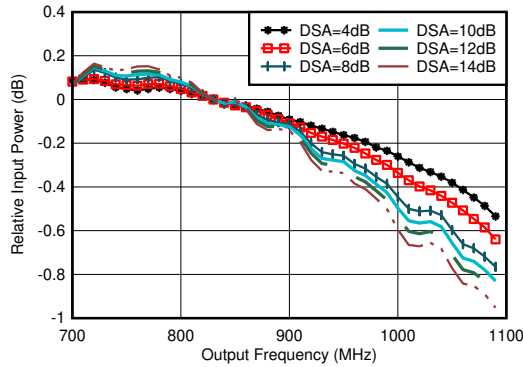


図 4-49. 400MHz での HD3 と DSA 設定との関係

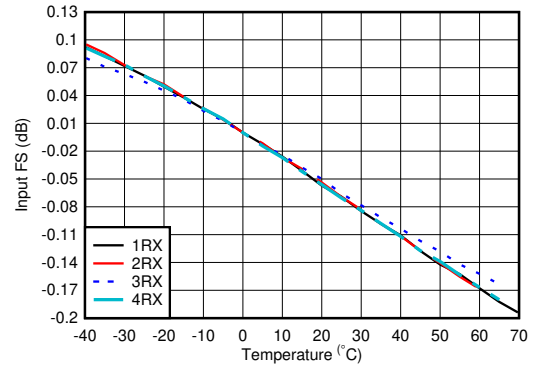
4.12.2 RX 代表的特性 : 800MHz

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



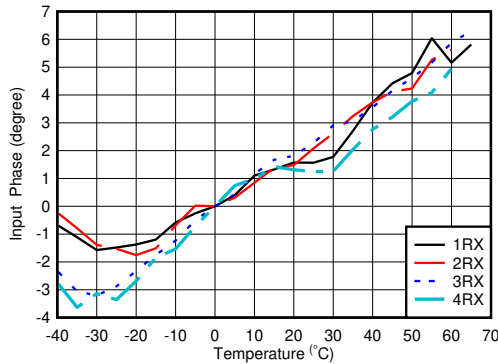
0.8GHz 整合あり、830MHz で正規化

図 4-50. RX 帯域内ゲイン平坦性 (チャンネル 1RX、 $f_{\text{IN}} = 830\text{MHz}$)



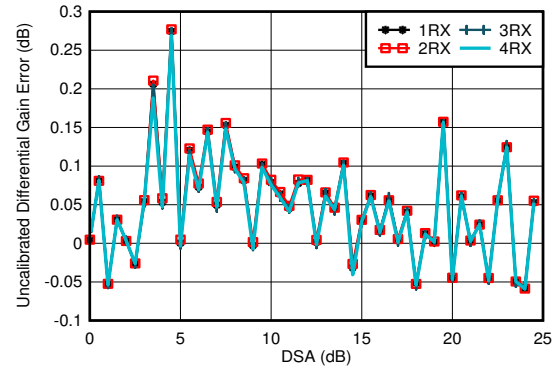
0.8GHz 整合あり、各チャンネルについて 25°C のフルスケールで正規化

図 4-51. RX 入力フルスケールと温度との関係 (各種チャンネル、800MHz)



0.8GHz 整合あり、 25°C の位相で正規化

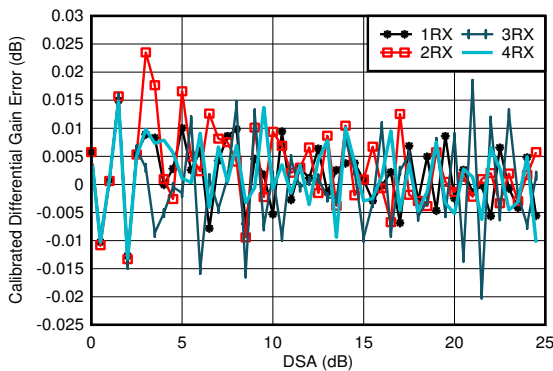
図 4-52. RX 入力位相と温度との関係 (各種 DSA、 $f_{\text{OUT}} = 0.8\text{GHz}$)



0.8GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

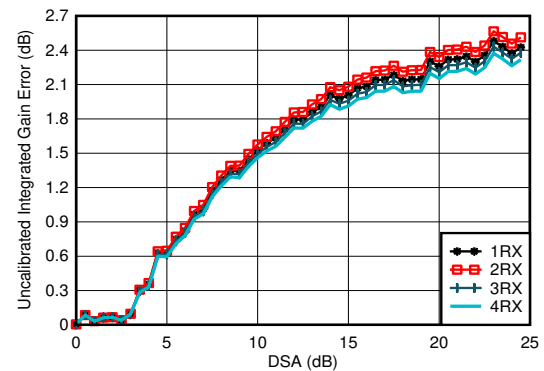
図 4-53. RX 未校正微分振幅誤差と DSA 設定との関係 (0.8GHz)



0.8GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

図 4-54. RX 校正済み微分振幅誤差と DSA 設定との関係 (0.8GHz)



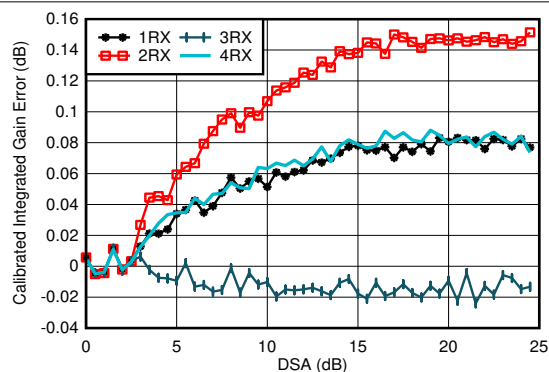
0.8GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-55. RX 未校正積分振幅誤差と DSA 設定との関係 (0.8GHz)

4.12.2 RX 代表的特性 : 800MHz (続き)

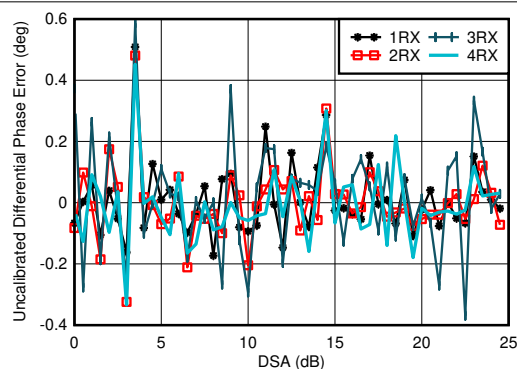
$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



0.8GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

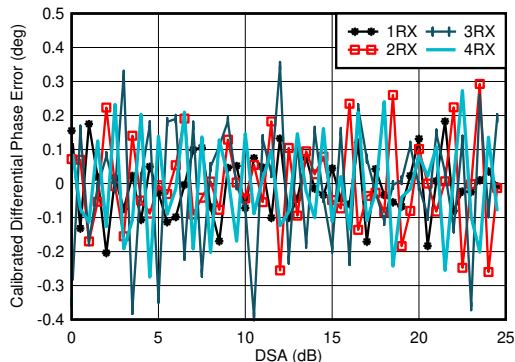
図 4-56. RX 較正済み積分振幅誤差と DSA 設定との関係 (2.6GHz)



0.8GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

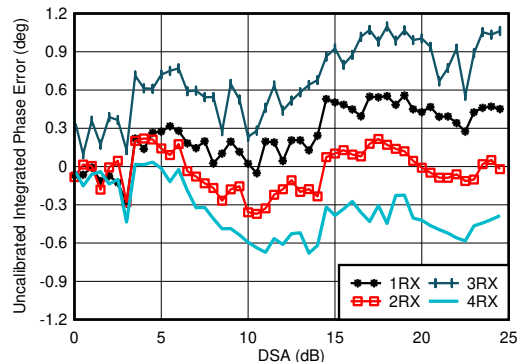
図 4-57. RX 未較正微分位相誤差と DSA 設定との関係 (0.8GHz)



0.8GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

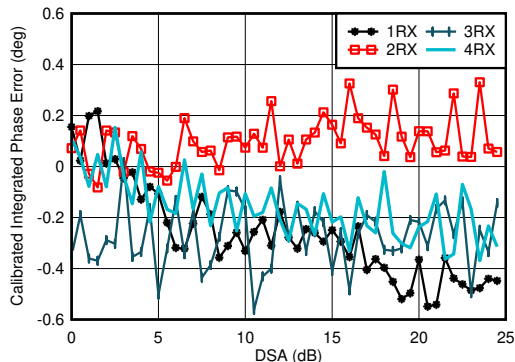
図 4-58. RX 較正済み微分位相誤差と DSA 設定との関係 (0.8GHz)



0.8GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

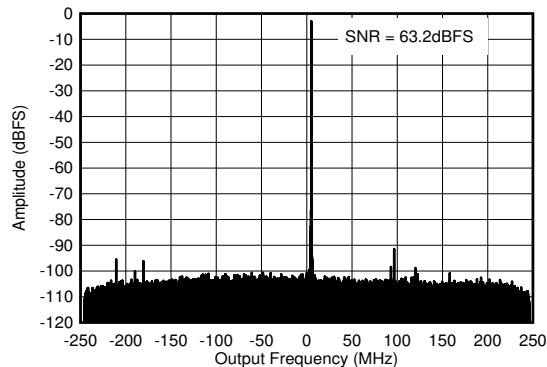
図 4-59. RX 未較正積分位相誤差と DSA 設定との関係 (0.8GHz)



0.8GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-60. RX 較正済み積分位相誤差と DSA 設定との関係 (0.8GHz)

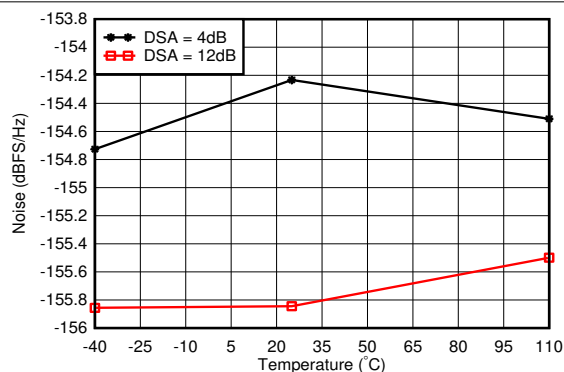


0.8GHz 整合あり、 $f_{\text{IN}} = 840\text{MHz}$ 、 $A_{\text{IN}} = -3\text{dBFS}$

図 4-61. RX 出力 FFT (0.8GHz)

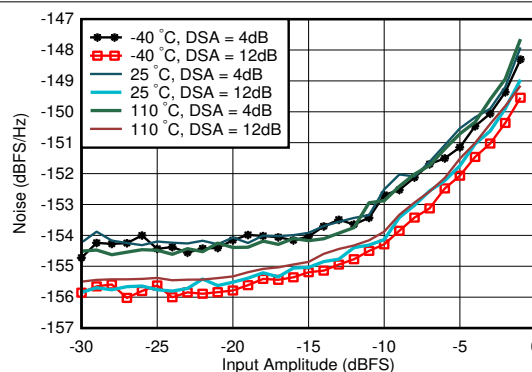
4.12.2 RX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



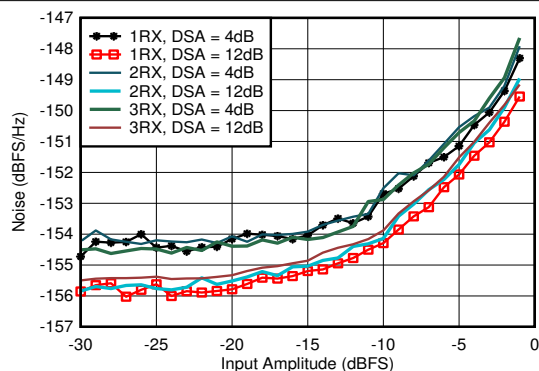
0.8GHz 整合あり、トーンから 12.5MHz オフセット

図 4-62. RX ノイズ スペクトル密度と温度との関係 (0.8GHz)



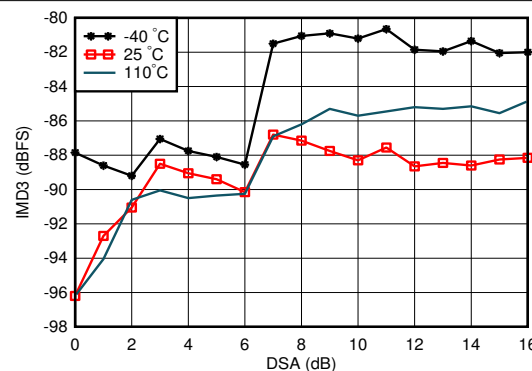
0.8GHz 整合あり、DSA 設定 = 12dB、トーンから 12.5MHz オフセット

図 4-63. RX ノイズ スペクトル密度と入力振幅との関係 (各種温度、0.8GHz)



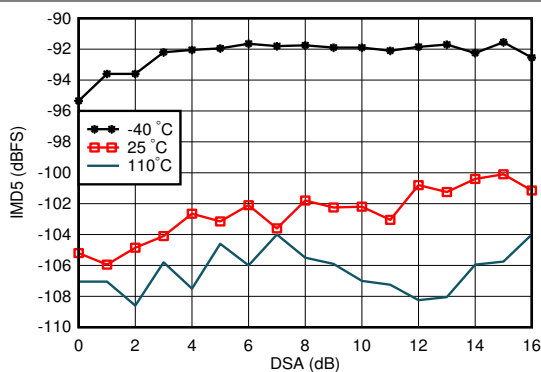
0.8GHz 整合あり、トーンから 12.5MHz オフセット

図 4-64. RX ノイズ スペクトル密度と入力振幅との関係 (各種チャネル、0.8GHz)



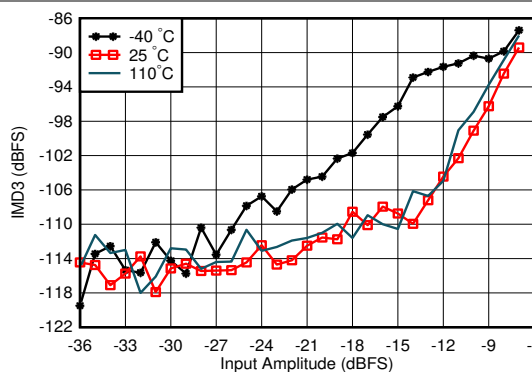
A. 0.8GHz 整合あり、各トーンは -7dBFS、トーン間隔 = 20MHz

図 4-65. RX IMD3 と DSA 設定との関係 (各種温度、0.8GHz)



0.8GHz 整合あり、各トーンは -7dBFS、トーン間隔 = 20MHz

図 4-66. RX IMD5 と DSA 設定との関係 (各種温度、0.8GHz)

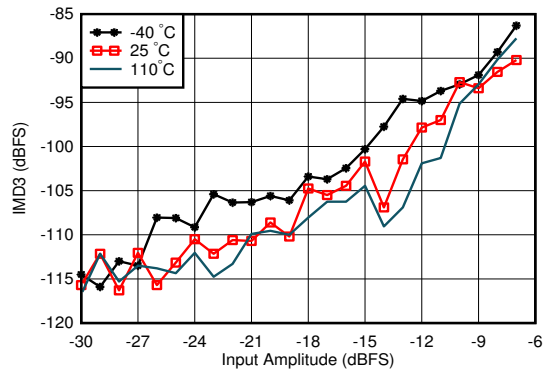


0.8GHz 整合あり、トーン間隔 = 20MHz、DSA = 4dB

図 4-67. RX IMD3 と入力レベルとの関係 (各種温度、0.8GHz)

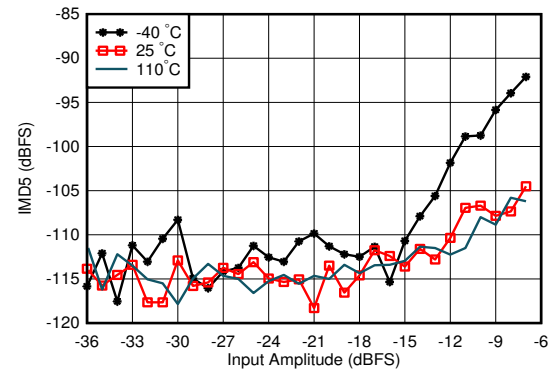
4.12.2 RX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



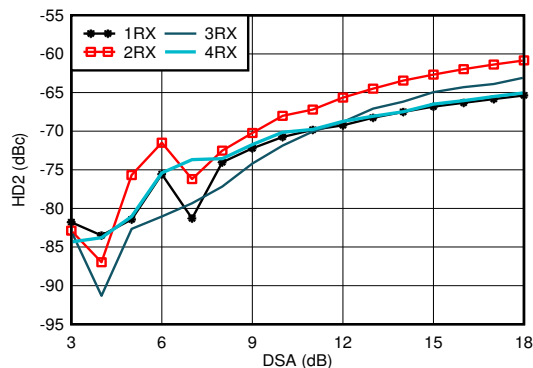
0.8GHz 整合あり、トーン間隔 = 20MHz、DSA = 12dB

図 4-68. RX IMD3 と入力レベルとの関係 (各種温度、0.8GHz)



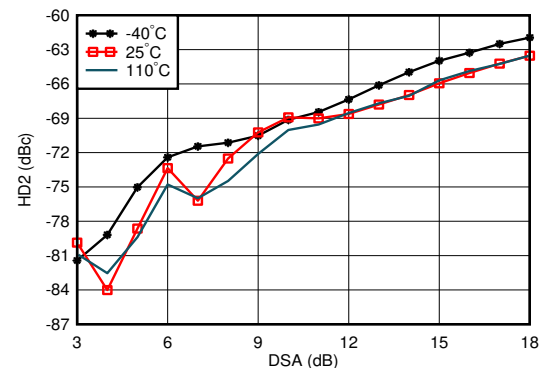
0.8GHz 整合あり、トーン間隔 = 20MHz、DSA = 12dB

図 4-69. RX IMD5 と入力レベルとの関係 (各種温度、0.8GHz)



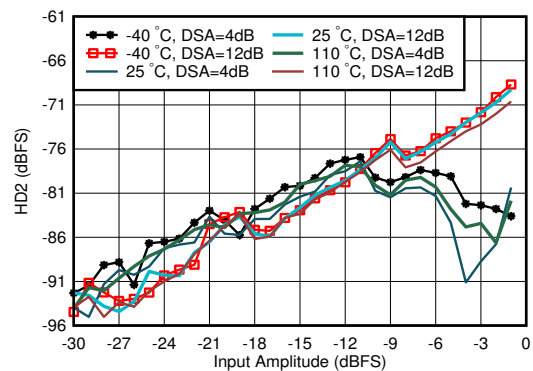
0.8GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-70. RX HD2 と DSA 設定との関係 (各種チャネル、0.8GHz)



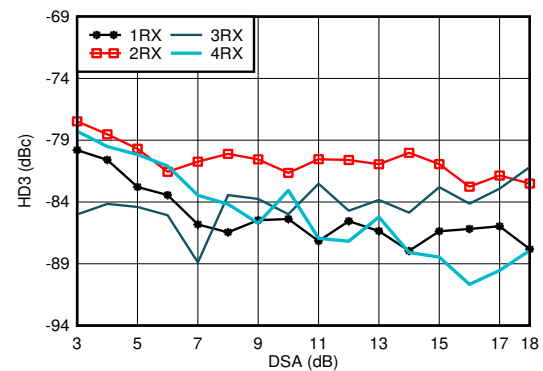
0.8GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-71. RX HD2 と DSA 設定との関係 (各種温度、0.8GHz)



0.8GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-72. RX HD2 と入力レベルとの関係 (各種温度、0.8GHz)

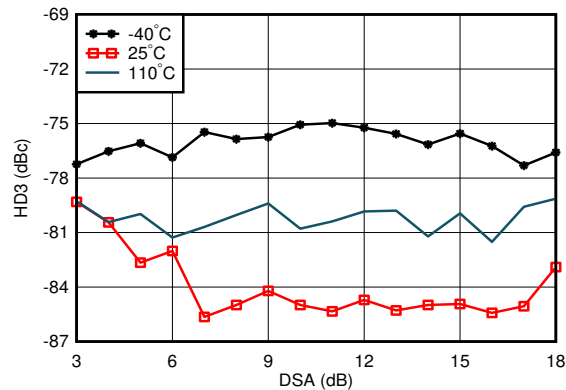


0.8GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-73. RX HD3 と DSA 設定との関係 (各種チャネル、0.8GHz)

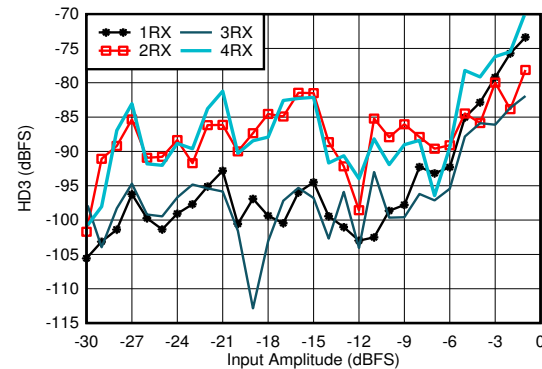
4.12.2 RX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



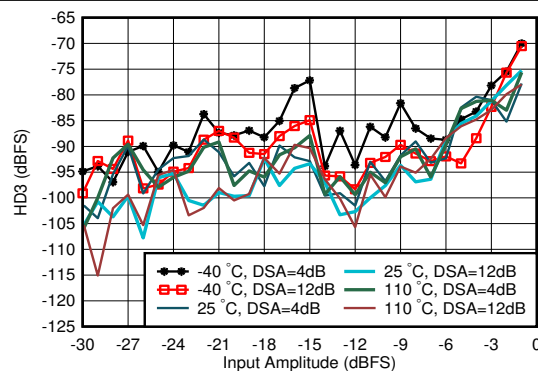
0.8GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-74. RX HD3 と DSA 設定との関係 (各種温度、0.8GHz)



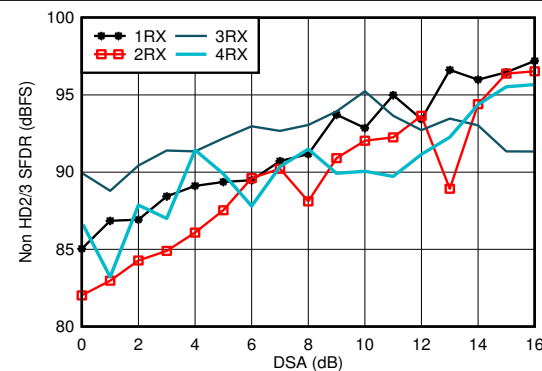
0.8GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-75. RX HD3 と入力レベルとの関係 (各種チャネル、0.8GHz)



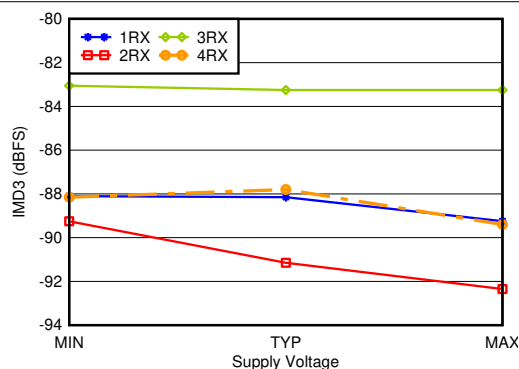
0.8GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-76. RX HD3 と入力レベルとの関係 (各種温度、0.8GHz)



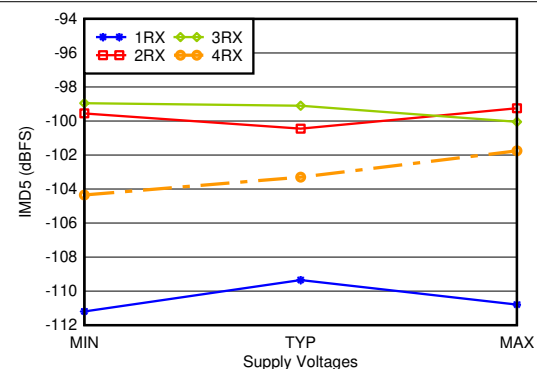
0.8GHz 整合あり

図 4-77. RX (HD2/3 を除く) と DSA 設定との関係 (0.8GHz)



0.8GHz 整合あり、各トーン -7dBFS 、20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-78. RX IMD3 と電源電圧との関係 (各種チャネル、0.8GHz)

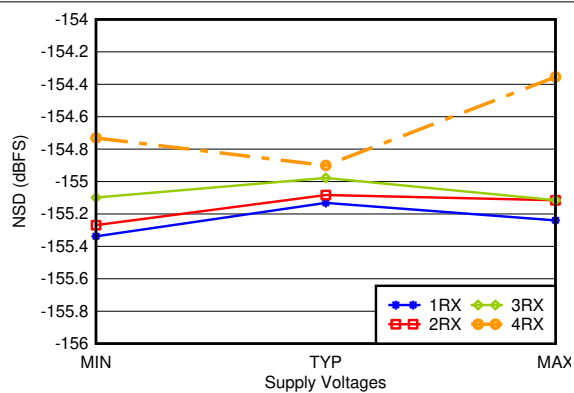


0.8GHz 整合あり、各トーン -7dBFS 、20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-79. RX IMD5 と電源電圧との関係 (各種チャネル、0.8GHz)

4.12.2 RX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12GHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。

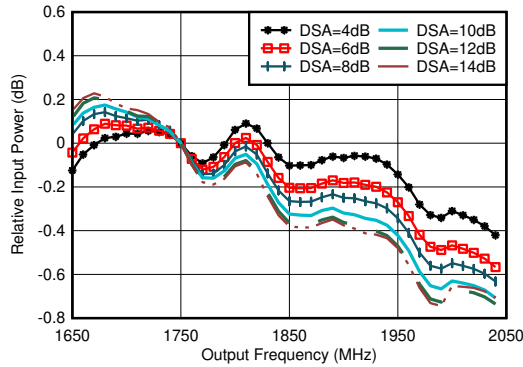


0.8GHz 整合あり、12.5MHz オフセット、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-80. RX ノイズ スペクトル密度と電源電圧との関係 (各種チャネル、0.8GHz)

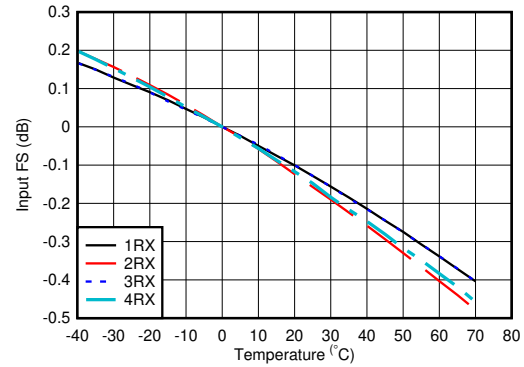
4.12.3 RX 代表的特性 : 1.75GHz~1.9GHz

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



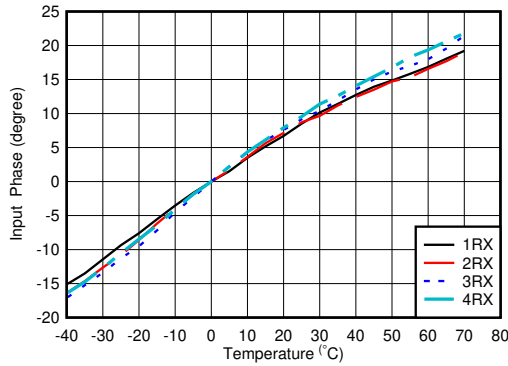
1.8GHz 整合あり、1.75GHz で正規化

図 4-81. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 1750\text{MHz}$)



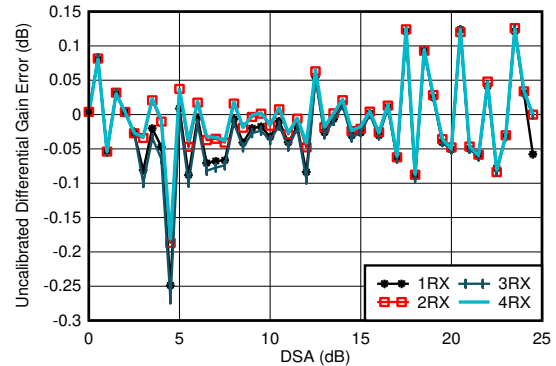
1.8GHz 整合あり、各チャネルについて 25°C のフルスケールで正規化

図 4-82. RX 入力フルスケールと温度との関係 (各種チャネル、1.75GHz)



2.6GHz 整合あり、25°C の位相で正規化

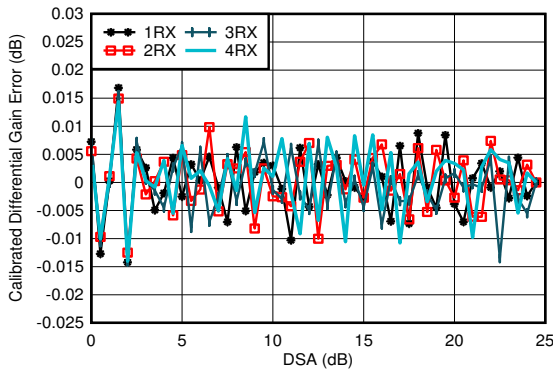
図 4-83. RX 入力位相と温度との関係 (各種 DSA、 $f_{\text{IN}} = 1.75\text{GHz}$)



1.8GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

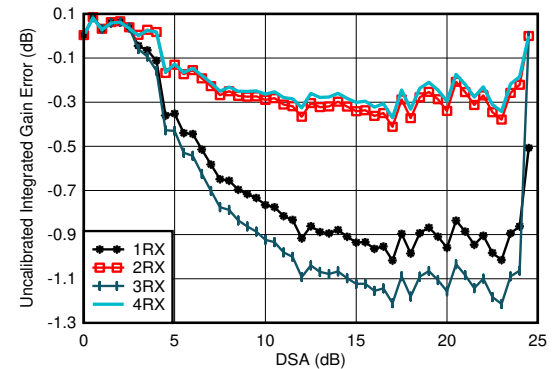
図 4-84. RX 未校正微分振幅誤差と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

図 4-85. RX 校正済み微分振幅誤差と DSA 設定との関係 (1.75GHz)



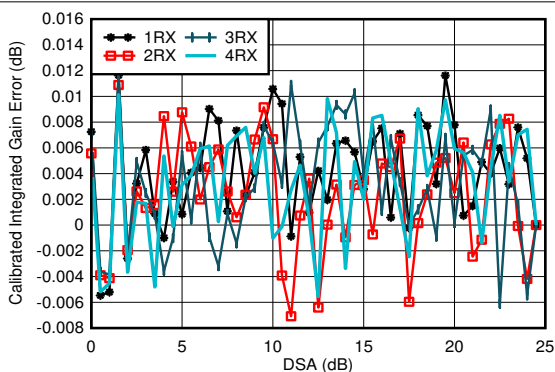
1.8GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-86. RX 未校正積分振幅誤差と DSA 設定との関係 (1.75GHz)

4.12.3 RX 代表的特性 : 1.75GHz~1.9GHz (続き)

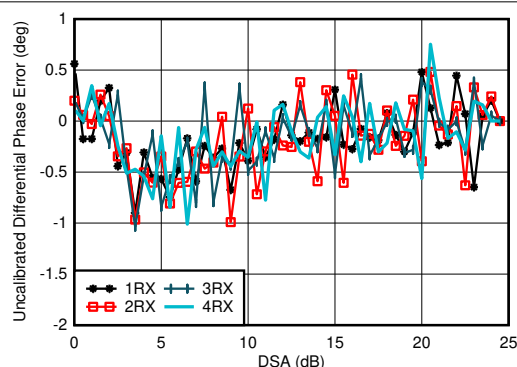
$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



1.8GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

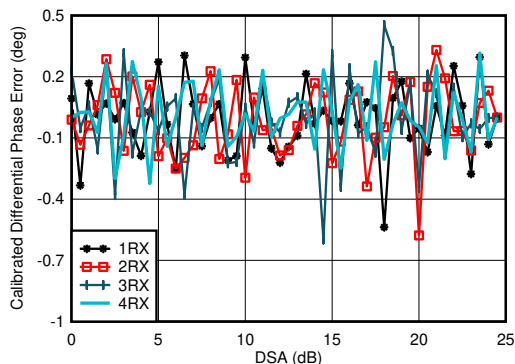
図 4-87. RX 較正済み積分振幅誤差と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

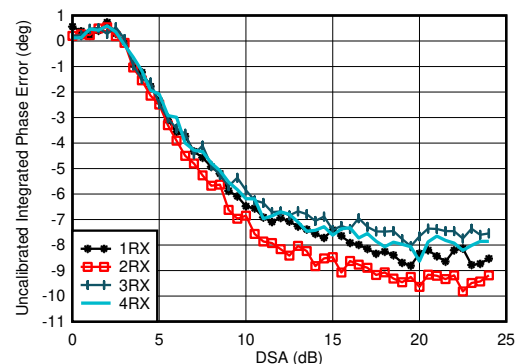
図 4-88. RX 未較正微分位相誤差と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

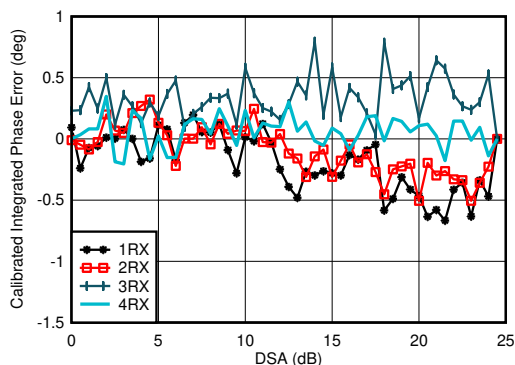
図 4-89. RX 較正済み微分位相誤差と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

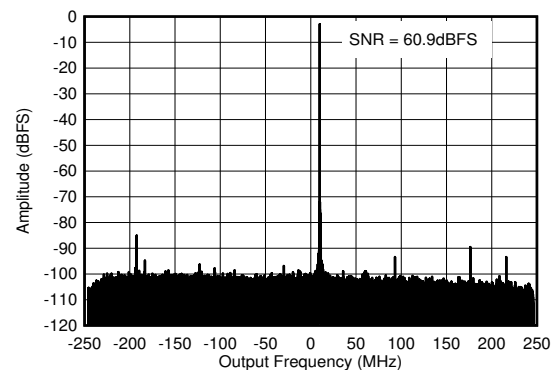
図 4-90. RX 未較正積分位相誤差と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-91. RX 較正済み積分位相誤差と DSA 設定との関係 (1.75GHz)

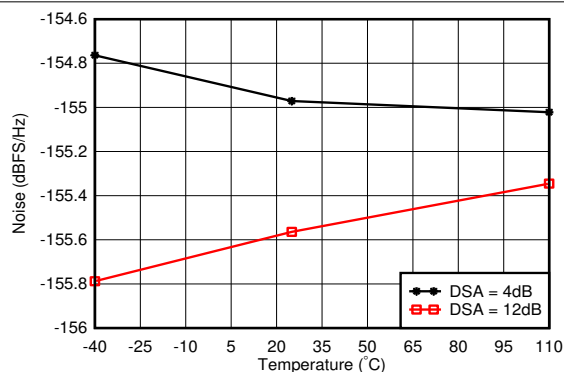


1.8GHz 整合あり、 $f_{\text{IN}} = 2610\text{MHz}$ 、 $A_{\text{IN}} = -3\text{dBFS}$

図 4-92. RX 出力 FFT (1.75GHz)

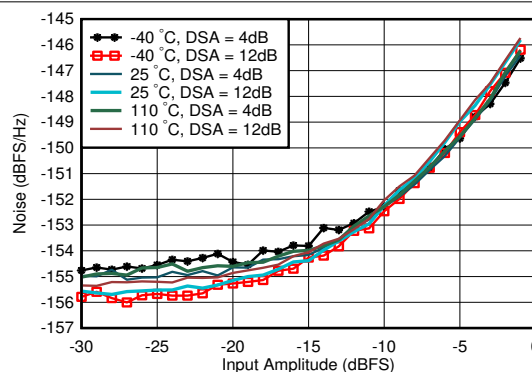
4.12.3 RX 代表的特性 : 1.75GHz~1.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



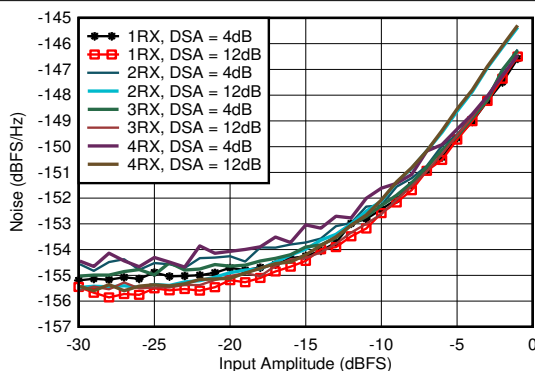
1.8GHz 整合あり、トーンから 12.5MHz オフセット

図 4-93. RX ノイズ スペクトル密度と温度との関係 (1.75GHz)



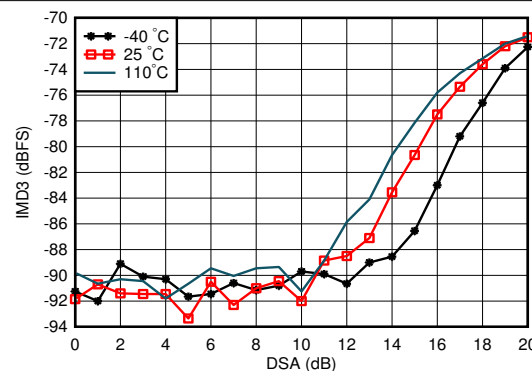
1.8GHz 整合あり、DSA 設定 = 12dB、トーンから 12.5MHz オフセット

図 4-94. RX ノイズ スペクトル密度と入力振幅との関係 (各種温度、1.75GHz)



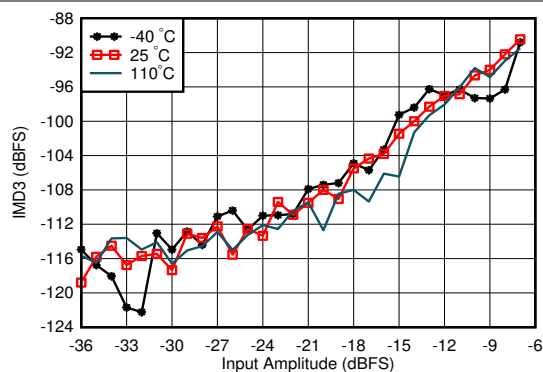
1.8GHz 整合あり、トーンから 12.5MHz オフセット

図 4-95. RX ノイズ スペクトル密度と入力振幅との関係 (各種チャネル、1.75GHz)



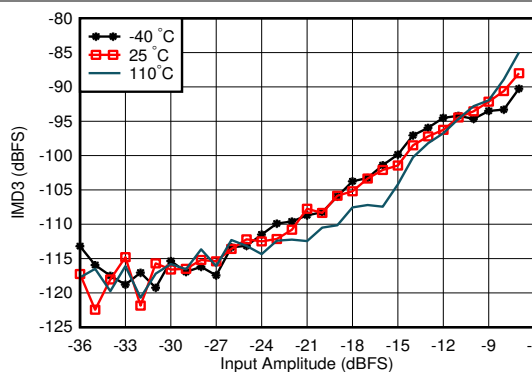
1.8GHz 整合あり、各トーンは -7dBFS、トーン間隔 = 20MHz

図 4-96. RX IMD3 と DSA 設定との関係 (各種温度、1.75GHz)



1.8GHz 整合あり、トーン間隔 = 20MHz、DSA = 4dB

図 4-97. RX IMD3 と入力レベルとの関係 (各種温度、1.75GHz)

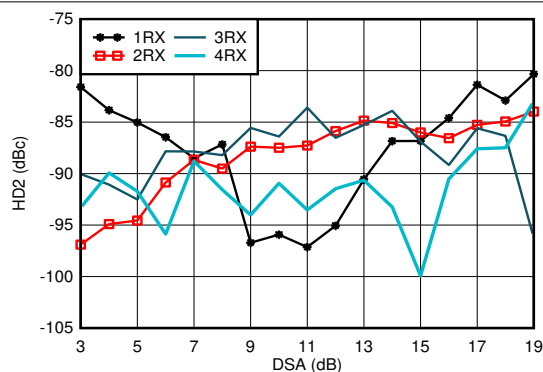


1.8GHz 整合あり、トーン間隔 = 20MHz、DSA = 12dB

図 4-98. RX IMD3 と入力レベルとの関係 (各種温度、1.75GHz)

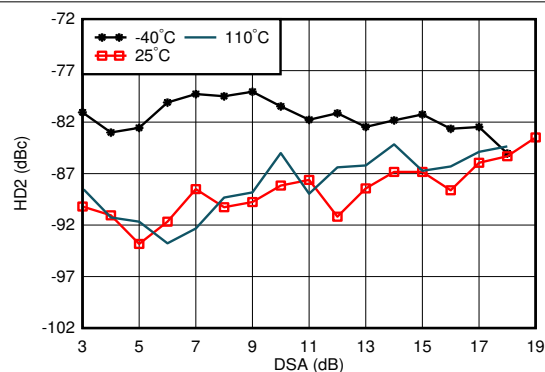
4.12.3 RX 代表的特性 : 1.75GHz~1.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



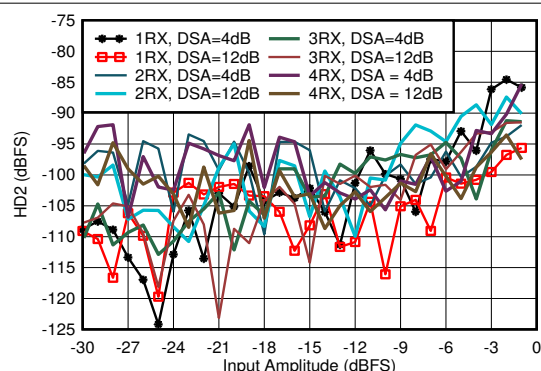
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-99. RX HD2 と DSA 設定との関係 (各種チャネル、1.9GHz)



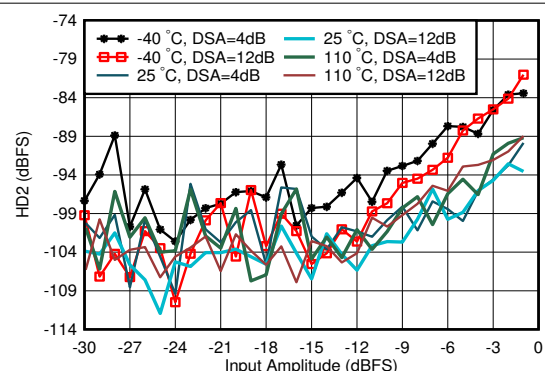
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-100. RX HD2 と DSA 設定との関係 (各種温度、1.9GHz)



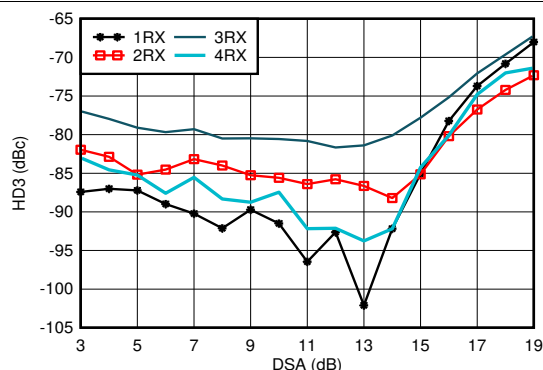
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-101. RX HD2 と入力振幅との関係 (各種チャネル、1.9GHz)



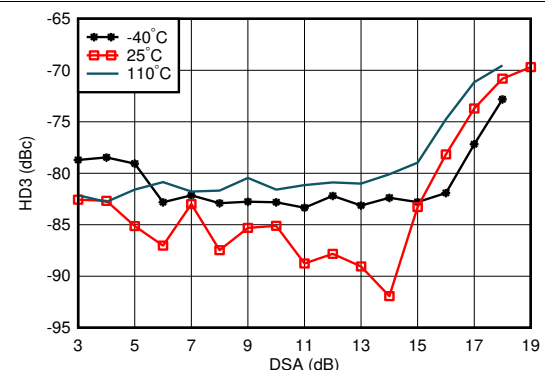
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-102. RX HD2 と入力振幅との関係 (各種温度、1.9GHz)



1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-103. RX HD3 と DSA 設定との関係 (各種チャネル、1.9GHz)

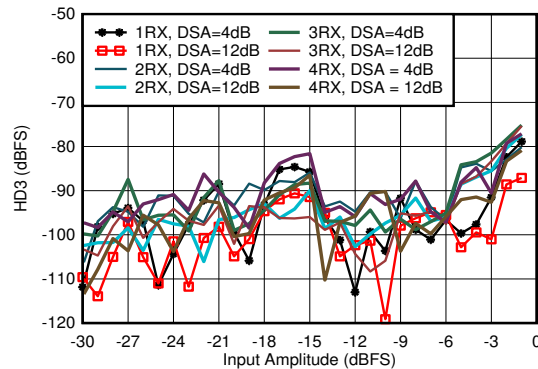


1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-104. RX HD3 と DSA 設定との関係 (各種温度、1.9GHz)

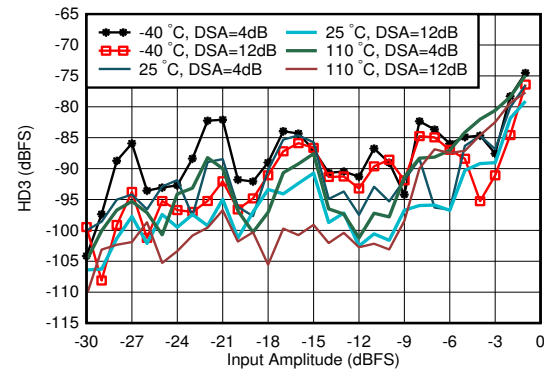
4.12.3 RX 代表的特性 : 1.75GHz~1.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



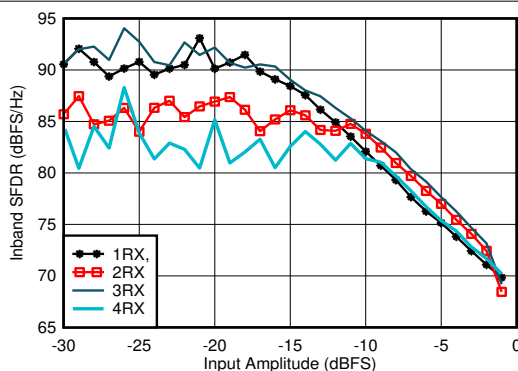
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-105. RX HD3 と入力レベルとの関係 (各種チャネル、1.9GHz)



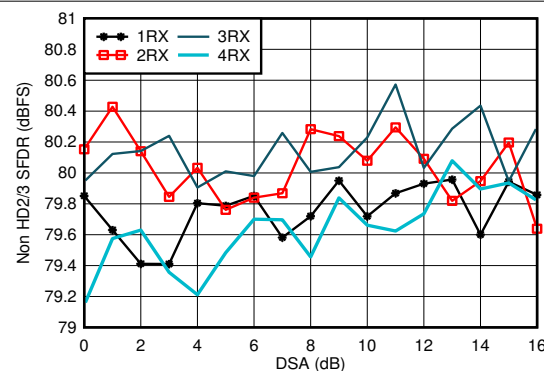
1.8GHz 整合あり、 $f_{\text{in}} = 1900\text{MHz}$ 、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-106. RX HD3 と入力レベルとの関係 (各種温度、1.9GHz)



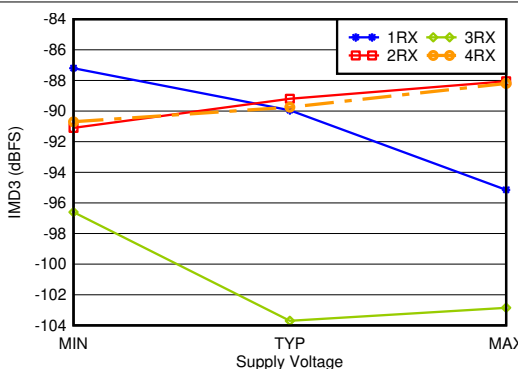
1.8GHz 整合あり、1/3 にデシメーション

図 4-107. RX 帯域内 SFDR ($\pm 400\text{MHz}$) と入力振幅との関係 (1.75GHz)



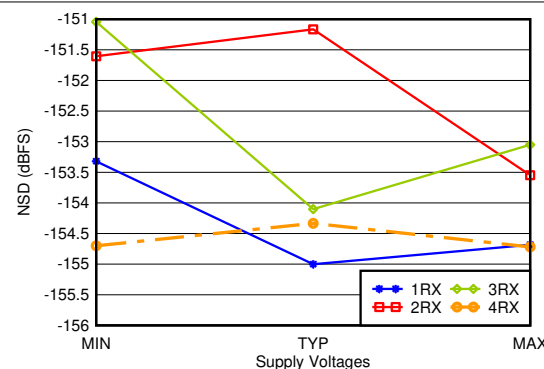
1.8GHz 整合あり

図 4-108. RX (HD2/3 を除く) と DSA 設定との関係 (1.75GHz)



1.8GHz 整合あり、各トーン -7dBFS 、 20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-109. RX IMD3 と電源電圧との関係 (各種チャネル、1.75GHz)

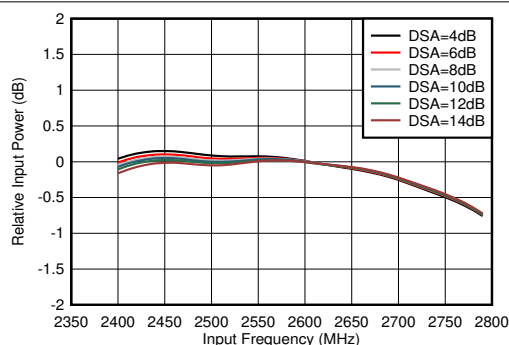


1.8GHz 整合あり、 12.5MHz オフセット、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-110. RX ノイズ スペクトル密度と電源電圧との関係 (各種チャネル、1.75GHz)

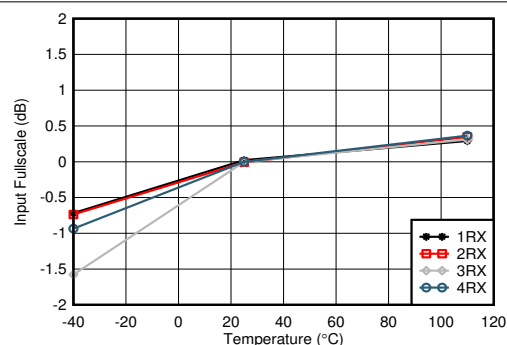
4.12.4 RX 代表的特性 : 2.6GHz

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



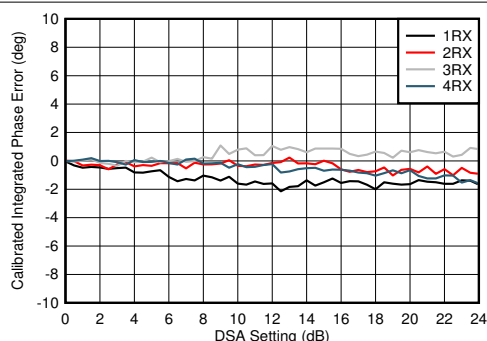
整合あり、各 DSA 設定について 2.6GHz の電力で正規化

図 4-111. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 2600\text{MHz}$)



2.6GHz 整合あり、各チャネルについて 25°C のフルスケールで正規化

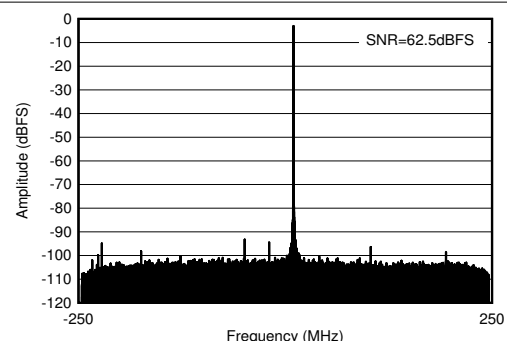
図 4-112. RX 入力フルスケールと温度との関係 (各種チャネル、2.6GHz)



2.6GHz 整合あり

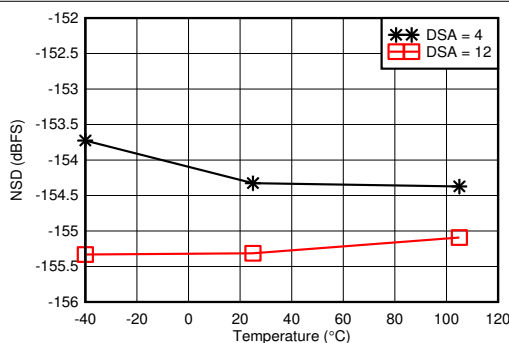
積分位相誤差 = Phase(DSA 設定) - Phase(DSA 設定 = 0)

図 4-113. RX 較正済み積分位相誤差と DSA 設定との関係 (2.6GHz)



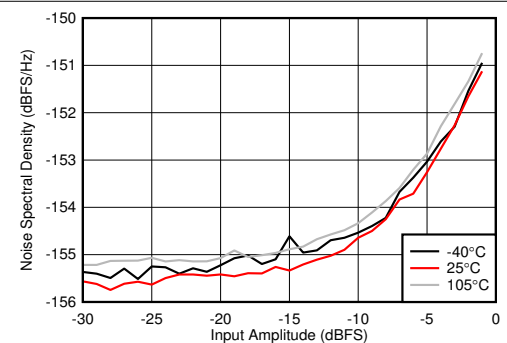
2.6GHz 整合あり、 $f_{\text{IN}} = 2610\text{MHz}$ 、 $A_{\text{IN}} = -3\text{dBFS}$

図 4-114. RX 出力 FFT (2.6GHz)



2.6GHz 整合あり、トーンから 12.5MHz オフセット

図 4-115. RX ノイズ スペクトル密度と温度との関係 (2.6GHz)

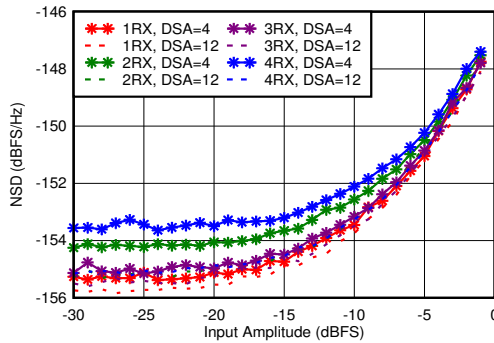


2.6GHz 整合あり、DSA 設定 = 12dB、トーンから 12.5MHz オフセット

図 4-116. RX ノイズ スペクトル密度と入力振幅との関係 (各種温度、2.6GHz)

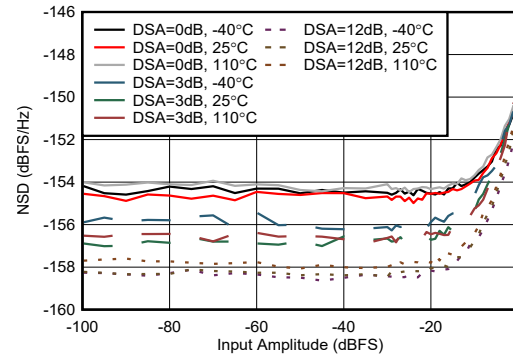
4.12.4 RX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



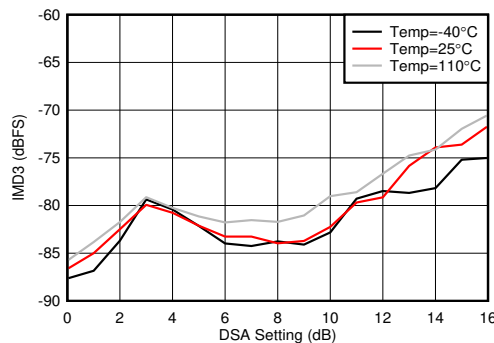
2.6GHz 整合あり、トーンから 12.5MHz オフセット

図 4-117. RX ノイズ スペクトル密度と入力振幅との関係 (各種チャネル、2.6GHz)



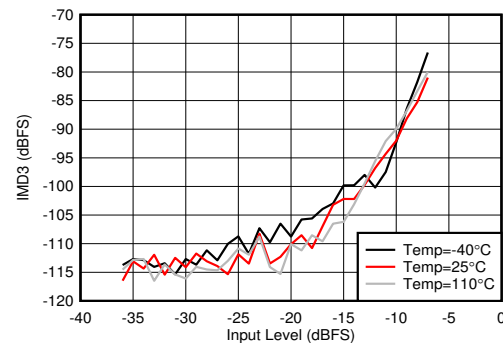
トーンから 50MHz のオフセット、外部クロック モード

図 4-118. 2.61GHz での RX ノイズ スペクトル密度と温度との関係 (外部クロック)



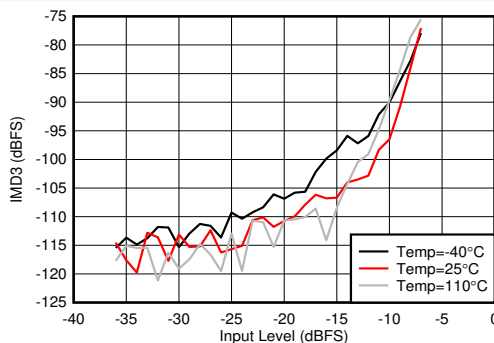
2.6GHz 整合あり、各トーンは -7dBFS、トーン間隔 = 20MHz

図 4-119. RX IMD3 と DSA 設定との関係 (各種温度、2.6GHz)



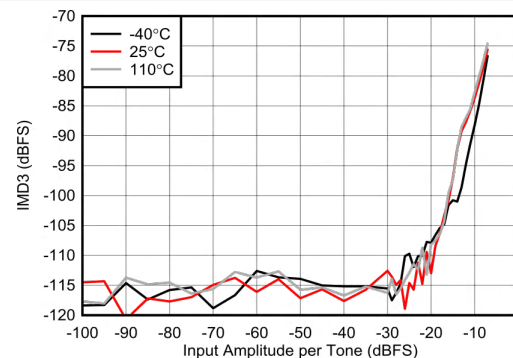
2.6GHz 整合あり、トーン間隔 = 20MHz、DSA = 4dB

図 4-120. RX IMD3 と入力レベルとの関係 (各種温度、2.6GHz)



2.6GHz 整合あり、トーン間隔 = 20MHz、DSA = 12dB

図 4-121. RX IMD3 と入力レベルとの関係 (各種温度、2.6GHz)

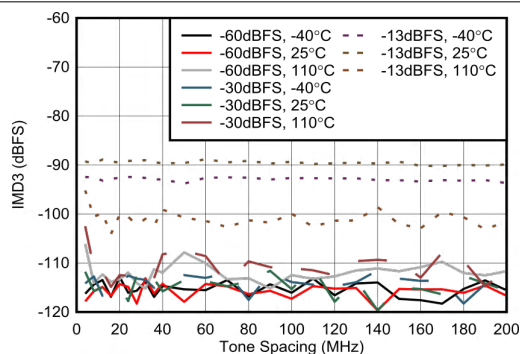


トーン間隔 = 50 MHz、外部クロック モード

図 4-122. 2.6GHz での RX IMD3 と入力レベルとの関係 (外部クロック)

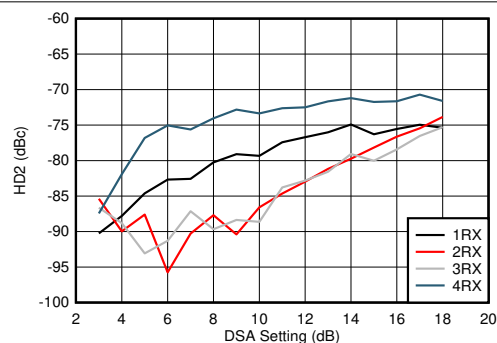
4.12.4 RX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



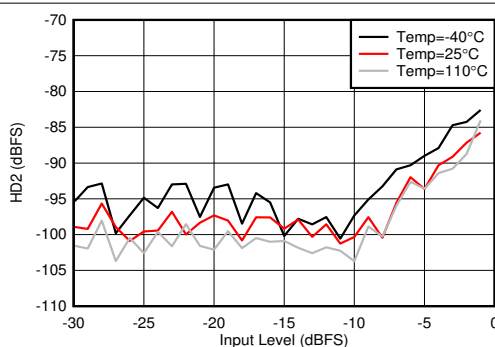
外部クロック モード

図 4-123. 2.6GHz での RX IMD3 とトーン間隔との関係 (外部クロック)



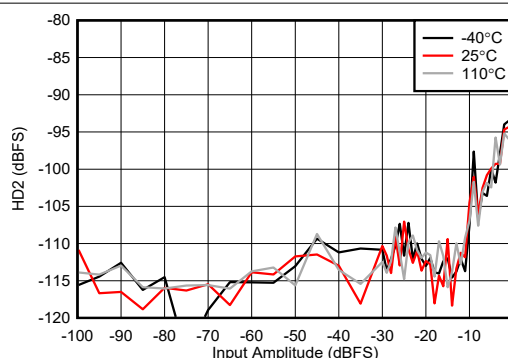
2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-124. RX HD2 と DSA 設定との関係 (各種チャネル、2.6GHz)



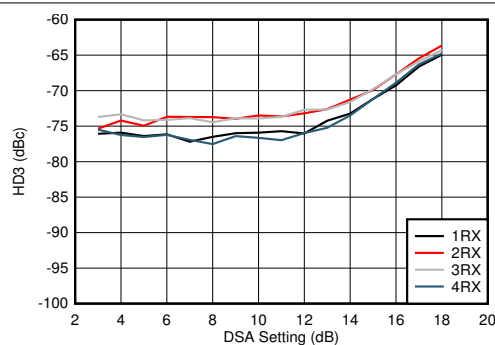
2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-125. RX HD2 と入力レベルとの関係 (各種温度、2.6GHz)



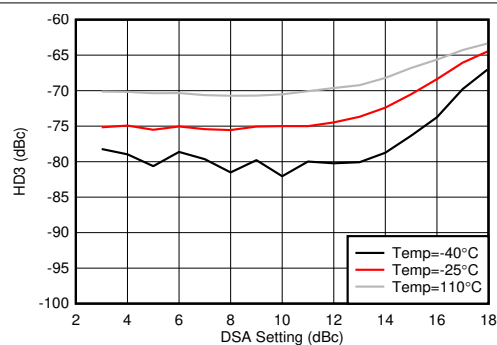
外部クロック モード

図 4-126. RX HD2 と入力レベルとの関係 (各種温度、2.6GHz)



2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-127. RX HD3 と DSA 設定との関係 (各種チャネル、2.6GHz)

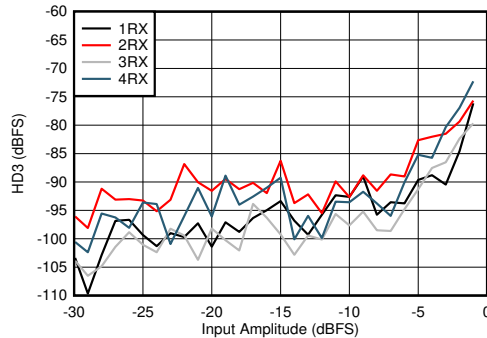


2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-128. RX HD3 と DSA 設定との関係 (各種温度、2.6GHz)

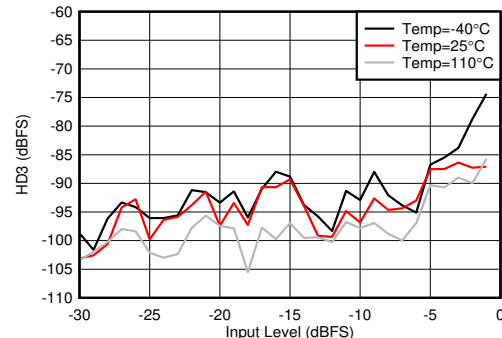
4.12.4 RX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



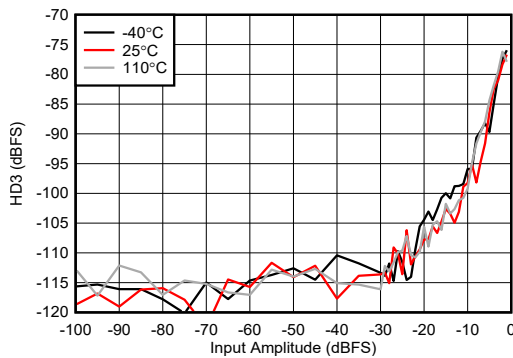
2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-129. RX HD3 と入力レベルとの関係 (各種チャネル、2.6GHz)



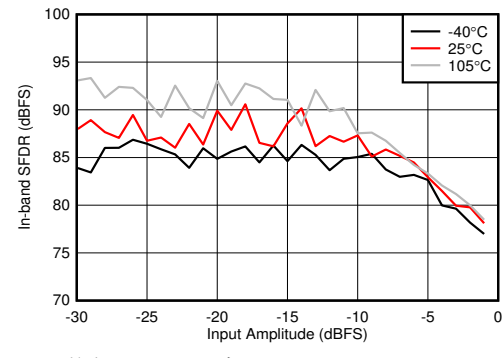
2.6GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-130. RX HD3 と入力レベルとの関係 (各種温度、2.6GHz)



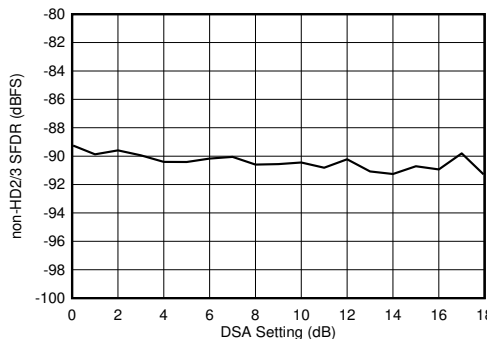
外部クロック モード

図 4-131. RX HD3 と入力レベルとの関係 (各種温度、2.6GHz)



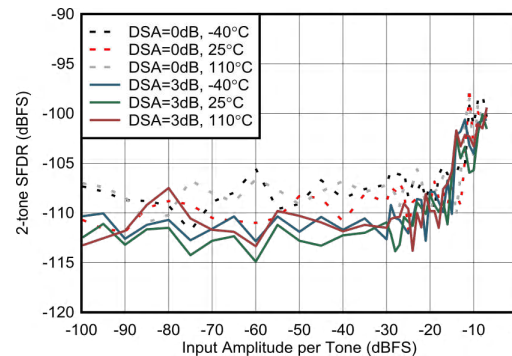
2.6GHz 整合あり、1/4 にデシメーション

図 4-132. RX 帯域内 SFDR ($\pm 300\text{MHz}$) と入力振幅との関係 (各種温度、2.6GHz)



2.6GHz 整合あり

図 4-133. RX (HD2/3 を除く) と DSA 設定との関係 (2.6GHz)

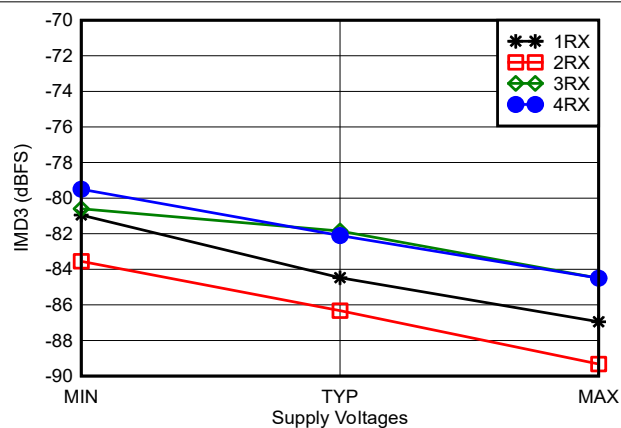


外部クロック モード、50MHz トーン間隔、3 次歪みを除く

図 4-134. 2.6 GHz での RX 2 トーン SFDR と入力振幅との関係

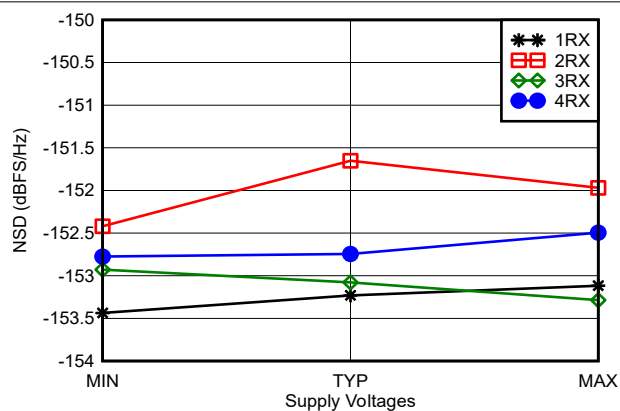
4.12.4 RX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



2.6GHz 整合あり、各トーン -7dBFS 、20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-135. RX IMD3 と電源電圧との関係 (各種チャネル、2.6GHz)

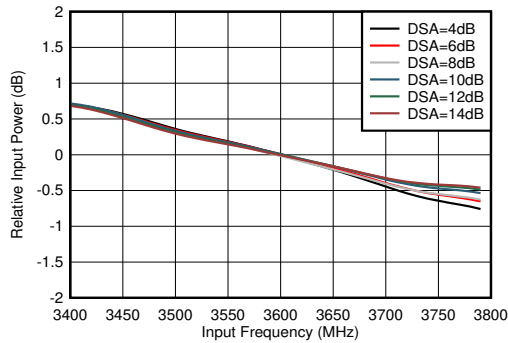


2.6GHz 整合あり、12.5MHz オフセット、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-136. RX ノイズ スペクトル密度と電源電圧との関係 (各種チャネル、2.6GHz)

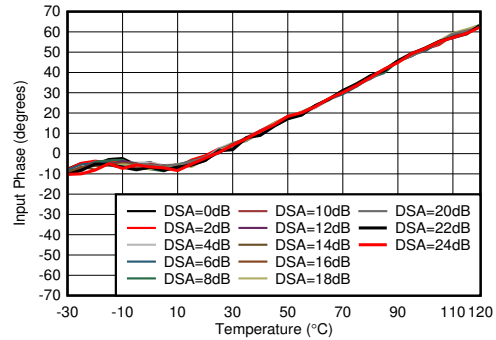
4.12.5 RX 代表的特性 : 3.5GHz

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



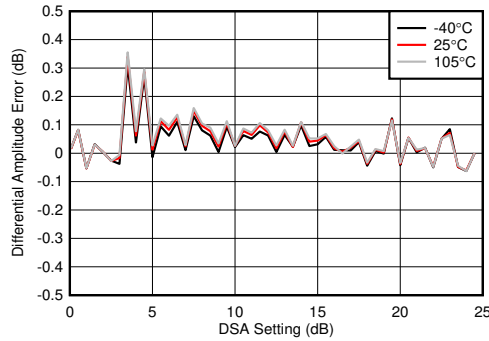
3.6GHz 整合あり、3.6GHz で正規化

図 4-137. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 3600\text{MHz}$)



3.6GHz 整合あり、25°Cの位相で正規化

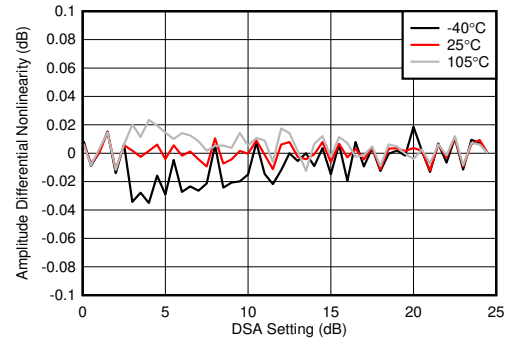
図 4-138. RX 入力位相と温度との関係 (3.6GHz)



3.6GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

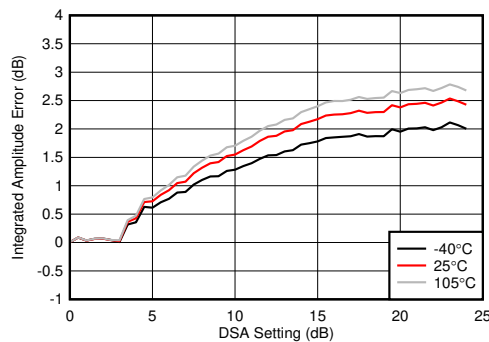
図 4-139. RX 未校正微分振幅誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

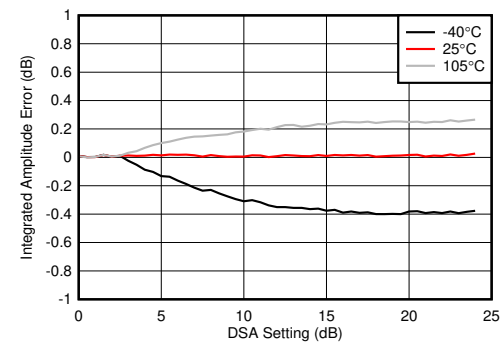
図 4-140. RX 校正済み微分振幅誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-141. RX 未校正積分振幅誤差と DSA 設定との関係 (3.6GHz)



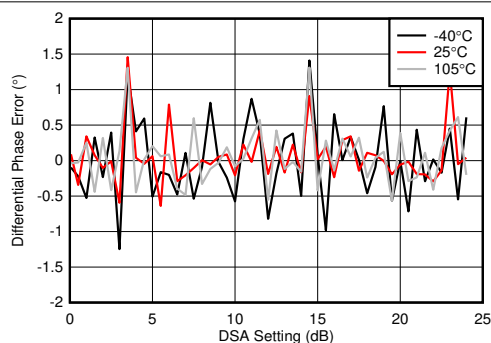
3.6GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-142. RX 校正済み積分振幅誤差と DSA 設定との関係 (3.6GHz)

4.12.5 RX 代表的特性 : 3.5GHz (続き)

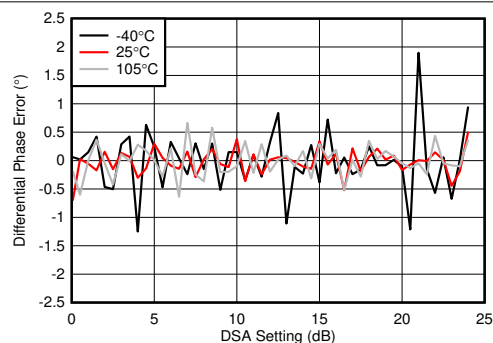
$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



3.6GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

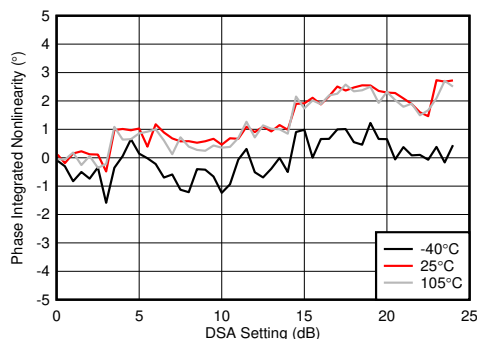
図 4-143. RX 未校正位相誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

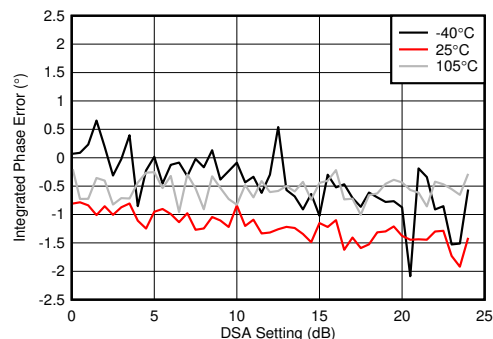
図 4-144. RX 校正済み微分位相誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

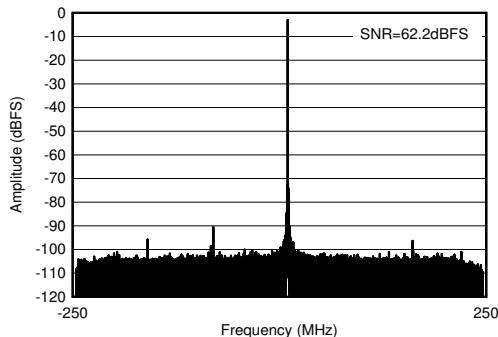
図 4-145. RX 未校正積分位相誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり

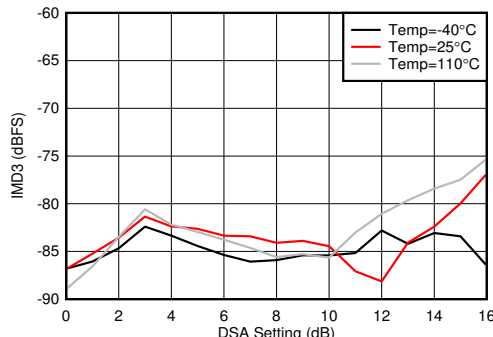
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-146. RX 校正済み積分位相誤差と DSA 設定との関係 (3.6GHz)



3.6GHz 整合あり、 $f_{\text{IN}} = 3610\text{MHz}$ 、 $A_{\text{IN}} = -3\text{dBFS}$

図 4-147. RX 出力 FFT (3.6GHz)

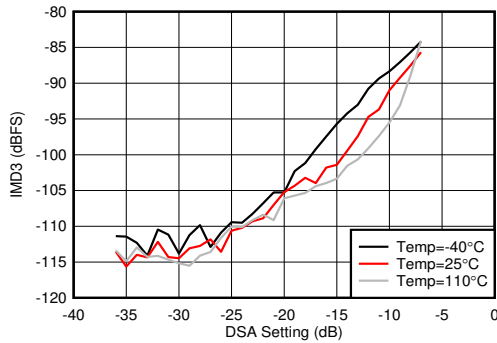


3.5GHz 整合あり、各トーンは -7dBFS 、20MHz のトーン間隔

図 4-148. RX IMD3 と DSA 設定との関係 (各種温度、3.6GHz)

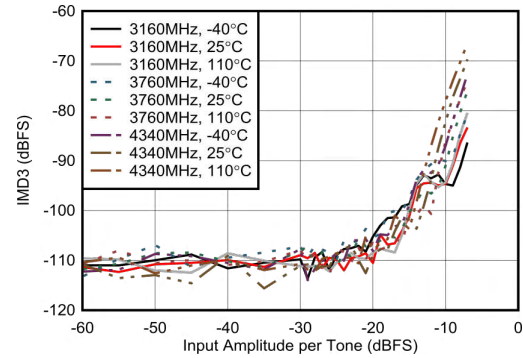
4.12.5 RX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



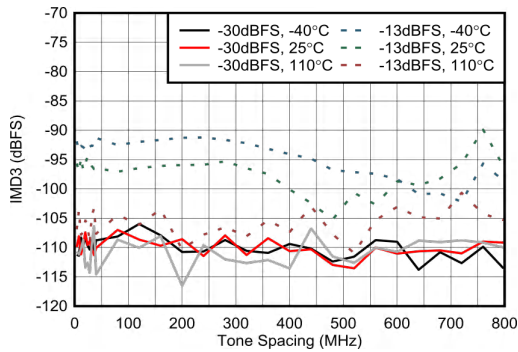
3.5GHz 整合あり、20MHz のトーン間隔

図 4-149. RX IMD3 と入力レベルとの関係 (各種温度、3.6GHz)



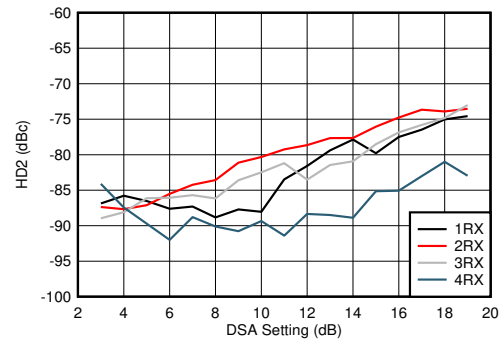
外部クロック モード、20MHz のトーン間隔、2x のデシメーション

図 4-150. RX IMD3 と入力レベルとの関係



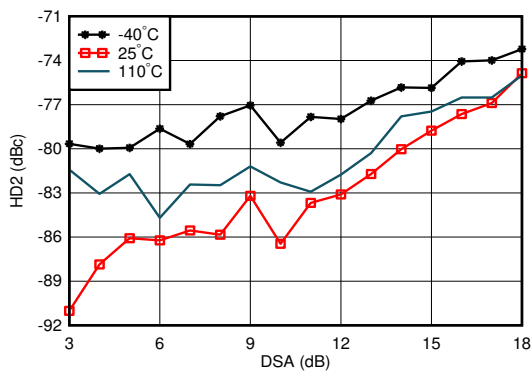
外部クロック モード イネーブル、2x のデシメーション

図 4-151. RX IMD3 とトーン間隔との関係 (3.76GHz)



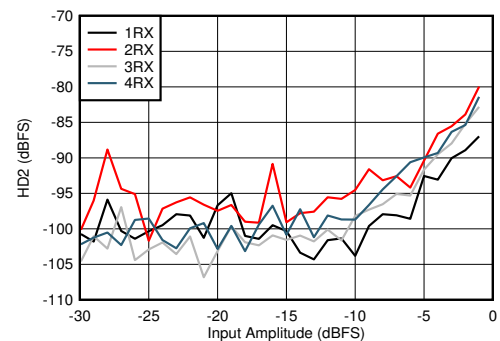
3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-152. RX HD2 と DSA 設定との関係 (各種チャネル、3.6GHz)



3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-153. RX HD2 と DSA 設定との関係 (各種温度、3.6GHz)

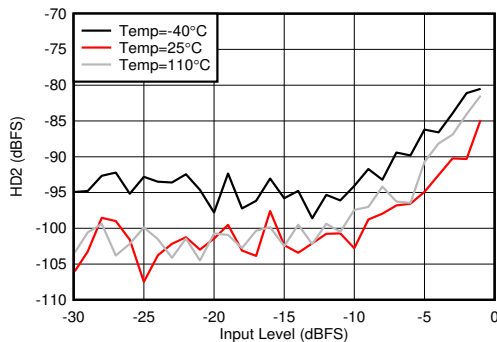


3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-154. RX HD2 と入力レベルとの関係 (各種チャネル、3.6GHz)

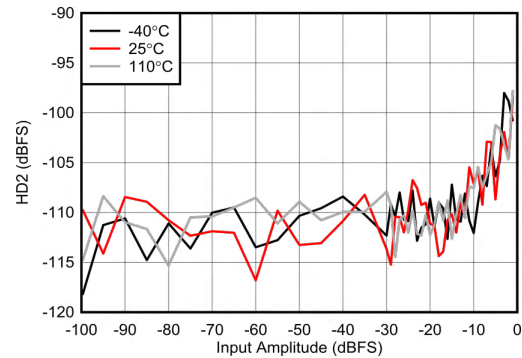
4.12.5 RX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



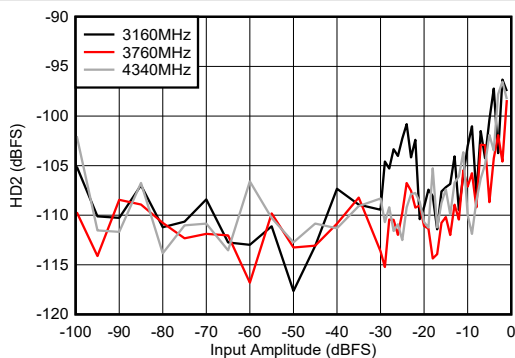
3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-155. RX HD2 と入力レベルとの関係 (各種温度、3.6GHz)



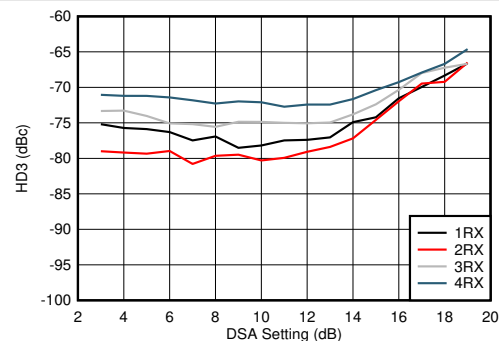
外部クロック モード イネーブル、2x のデシメーション

図 4-156. RX HD2 と入力レベルとの関係 (3.76GHz)



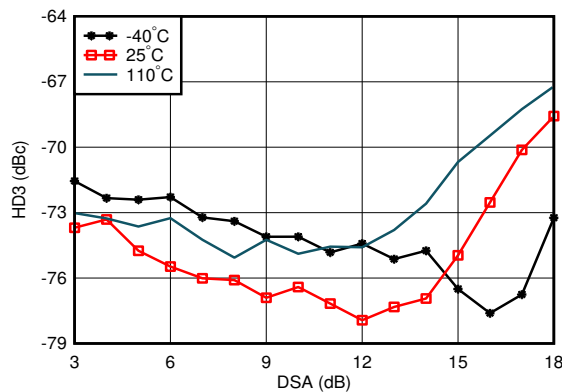
外部クロックモード、25°C、2x でのデシメーション

図 4-157. RX HD2 と入力レベルとの関係



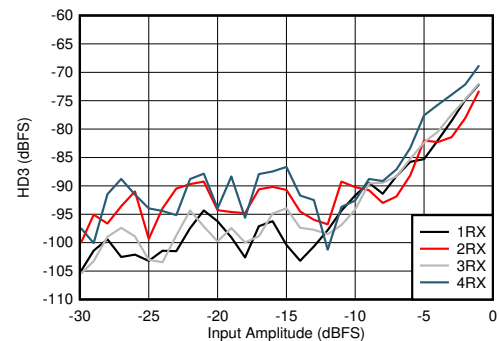
3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-158. RX HD3 と DSA 設定との関係 (各種チャネル、3.6GHz)



3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-159. RX HD3 と DSA 設定との関係 (各種温度、3.6GHz)

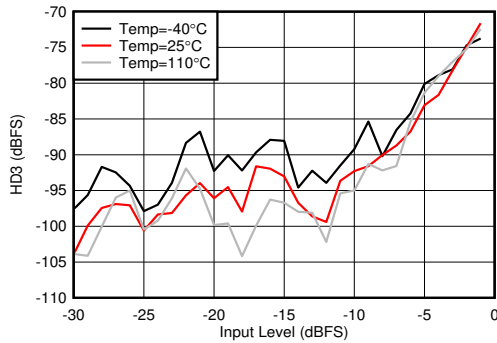


3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-160. RX HD3 と入力レベルとの関係 (各種チャネル、3.6GHz)

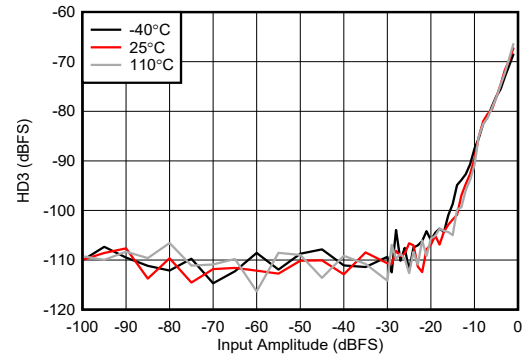
4.12.5 RX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



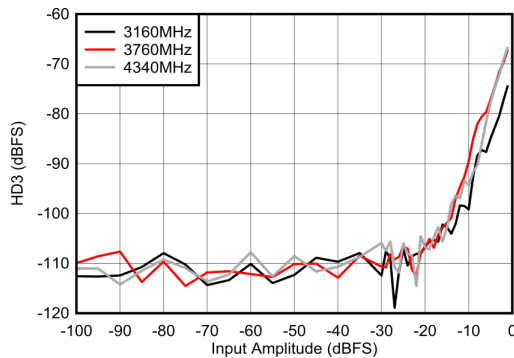
3.5GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-161. RX HD3 と入力レベルとの関係 (各種温度、3.6GHz)



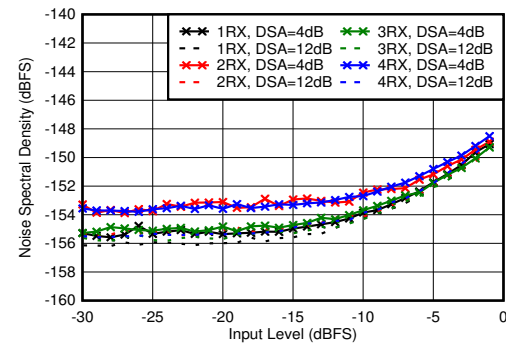
外部クロック モード イネーブル、2x のデシメーション

図 4-162. RX HD3 と入力レベルとの関係 (3.76GHz)



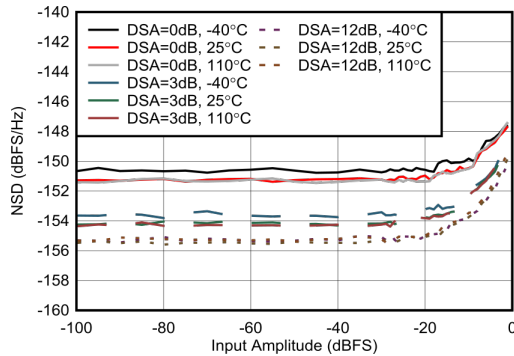
外部クロックモード、25°C、2x でのデシメーション

図 4-163. RX HD3 と入力レベルとの関係



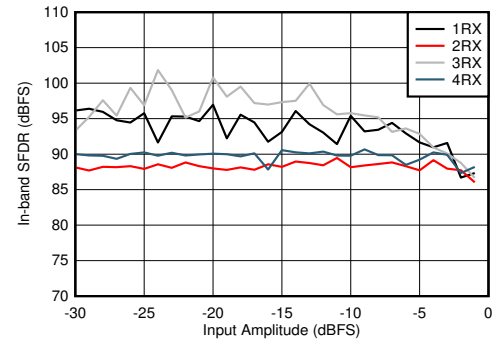
3.5GHz 整合あり、トーンから 12.5MHz オフセット

図 4-164. RX ノイズ スペクトル密度と入力レベルとの関係 (各種 DSA 設定、3.6GHz)



外部クロックモード、25°C、2x でのデシメーション

図 4-165. RX ノイズ スペクトル密度と入力レベルとの関係 (3.76GHz)

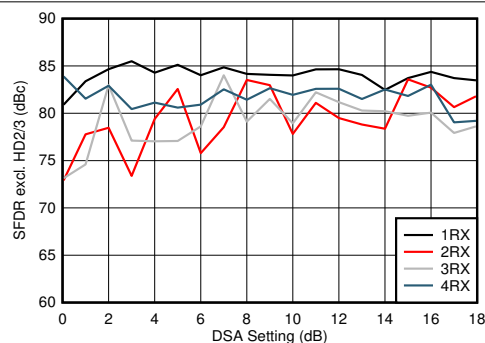


3.5GHz 整合あり

図 4-166. RX 帯域内 SFDR ($\pm 200\text{MHz}$) と入力レベルとの関係 (各種 チャンネル、3.6GHz)

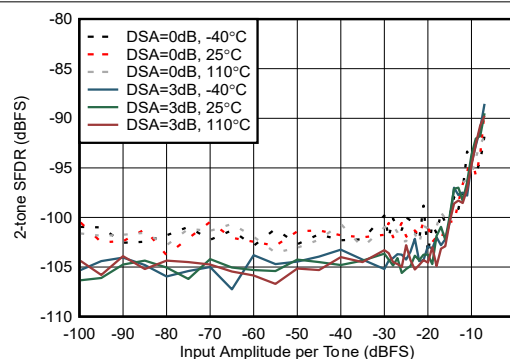
4.12.5 RX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



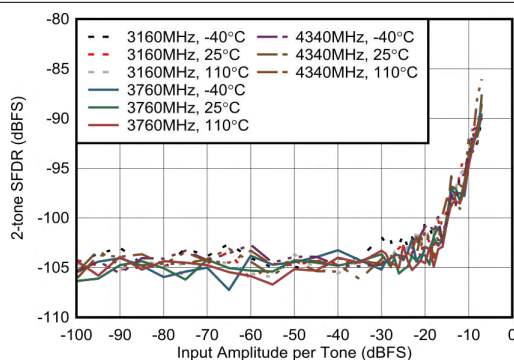
3.5GHz 整合あり

図 4-167. RX SFDR (HD2/3 を除く) と DSA 設定との関係 (各種チャネル, 3.6GHz)



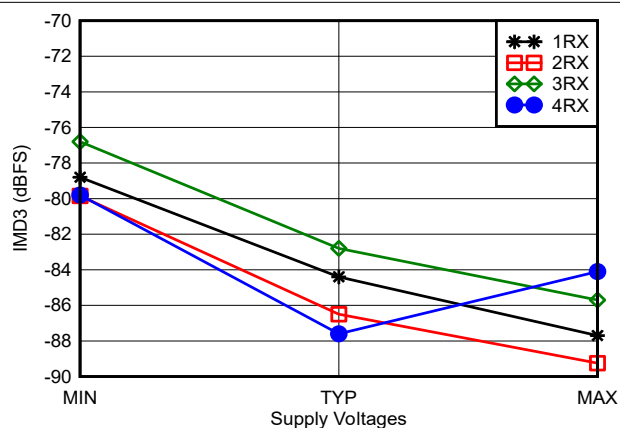
外部クロック モード、20MHz トーン間隔、3 次歪みを除く

図 4-168. RX 2 トーン SFDR と入力振幅、各種 DSA 設定との関係 (3.7 GHz)



外部クロック モード、20MHz トーン間隔、3 次歪みを除く

図 4-169. RX 2 トーン SFDR、入力新億、周波数との関係 (3.7GHz)

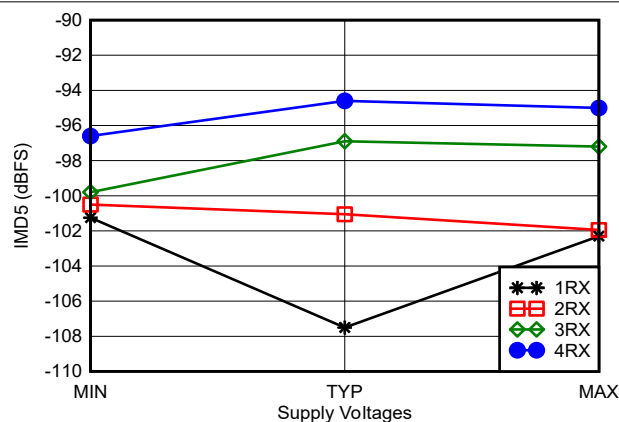


3.6GHz 整合あり、各トーン -7dBFS、20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-170. RX IMD3 と電源電圧との関係 (各種チャネル, 3.6GHz)

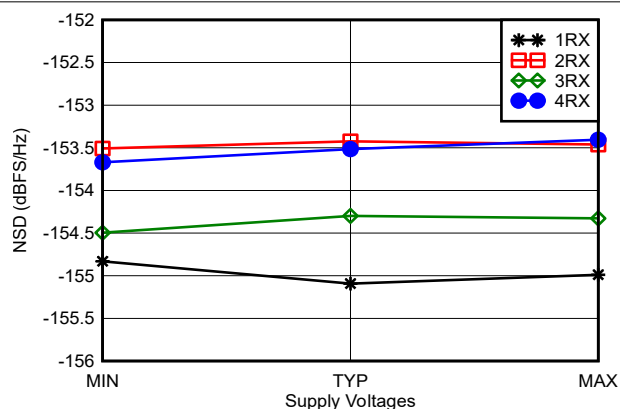
4.12.5 RX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



3.6GHz 整合あり、各トーン -7dBFS 、20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-171. RX IMD5 と電源電圧との関係 (各種チャネル、3.6GHz)

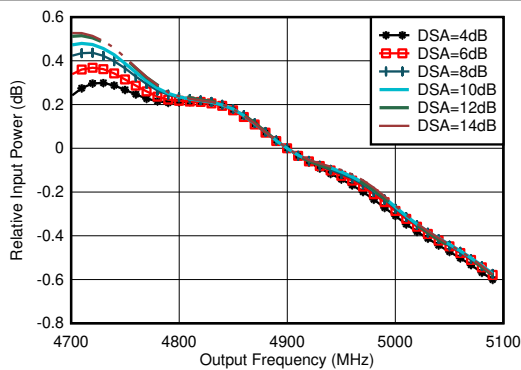


3.6GHz 整合あり、 -20dBFS のトーン、12.5MHz のオフセット周波数、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-172. RX ノイズ スペクトル密度と電源電圧との関係 (各種チャネル、3.6GHz)

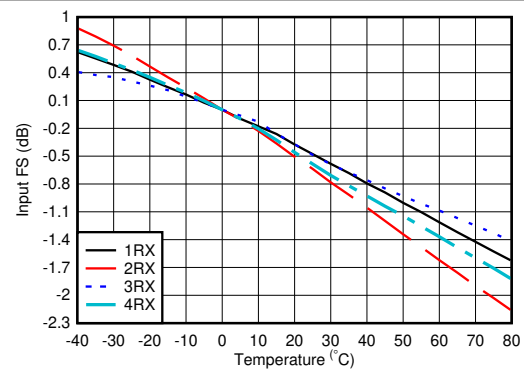
4.12.6 RX 代表的特性 : 4.9GHz

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



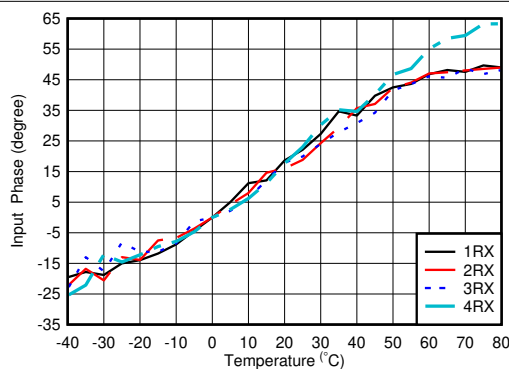
整合あり、各 DSA 設定について 4.9GHz の電力で正規化

図 4-173. RX 帯域内ゲイン平坦性 ($f_{\text{IN}} = 4900\text{MHz}$)



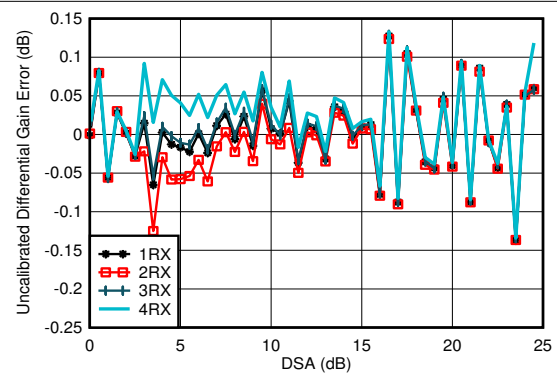
4.9GHz 整合あり、各チャネルについて 25°C のフルスケールで正規化

図 4-174. RX 入力フルスケールと温度との関係 (各種チャネル、4.9GHz)



4.9GHz 整合あり、25°C の位相で正規化

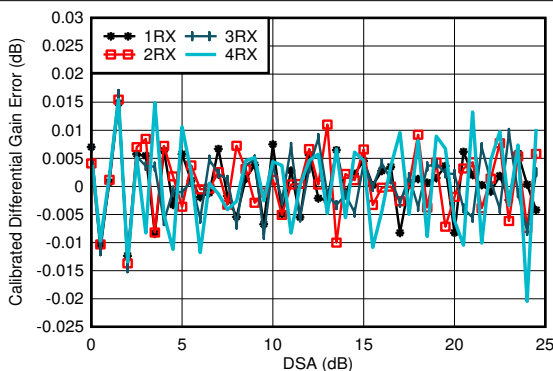
図 4-175. RX 入力位相と温度との関係 (各種 DSA、 $f_{\text{OUT}} = 4.9\text{GHz}$)



4.9GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

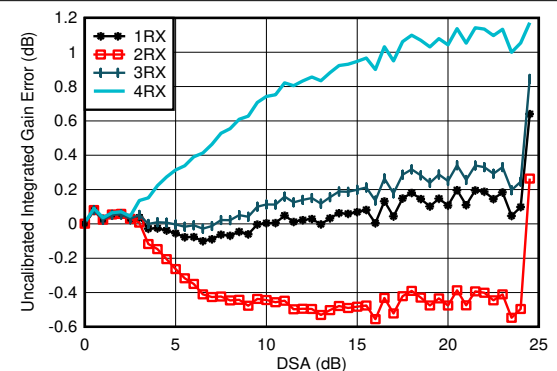
図 4-176. RX 未校正微分振幅誤差と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり

微分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定} - 1) - P_{\text{IN}}(\text{DSA 設定}) + 1$

図 4-177. RX 校正済み微分振幅誤差と DSA 設定との関係 (4.9GHz)



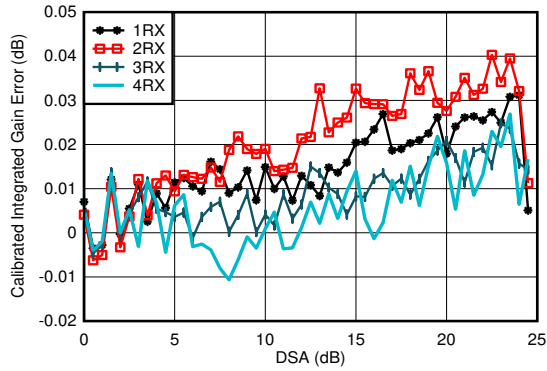
4.9GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-178. RX 未校正積分振幅誤差と DSA 設定との関係 (4.9GHz)

4.12.6 RX 代表的特性 : 4.9GHz (続き)

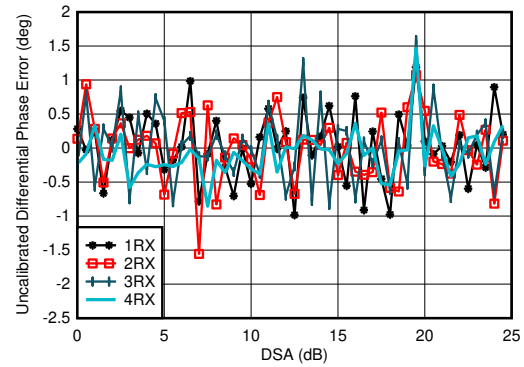
$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



4.9GHz 整合あり

積分振幅誤差 = $P_{\text{IN}}(\text{DSA 設定}) - P_{\text{IN}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

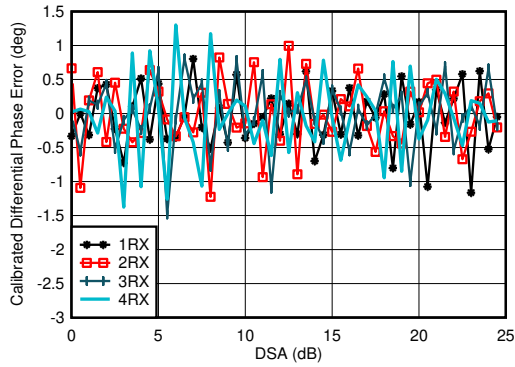
図 4-179. RX 較正済み積分振幅誤差と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

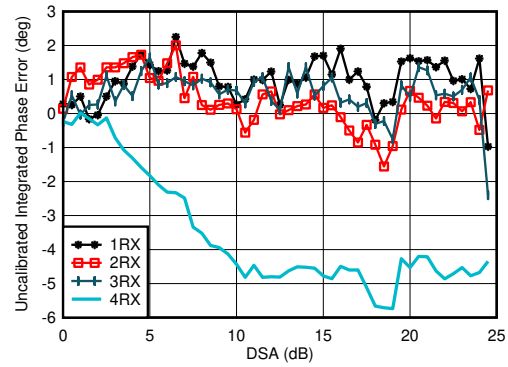
図 4-180. RX 未較正微分位相誤差と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり

微分位相誤差 = $\text{Phase}_{\text{IN}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{IN}}(\text{DSA 設定})$

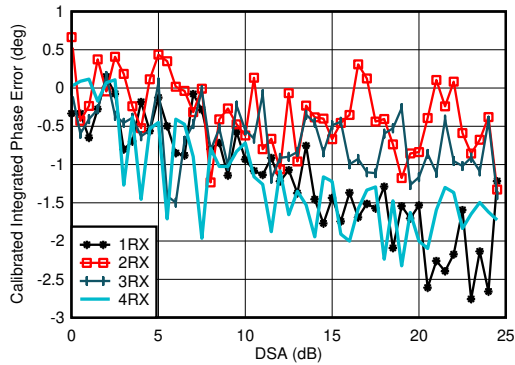
図 4-181. RX 較正済み微分位相誤差と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

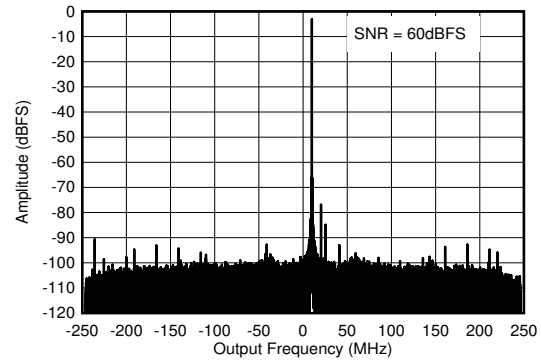
図 4-182. RX 未較正積分位相誤差と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-183. RX 較正済み積分位相誤差と DSA 設定との関係 (4.9GHz)

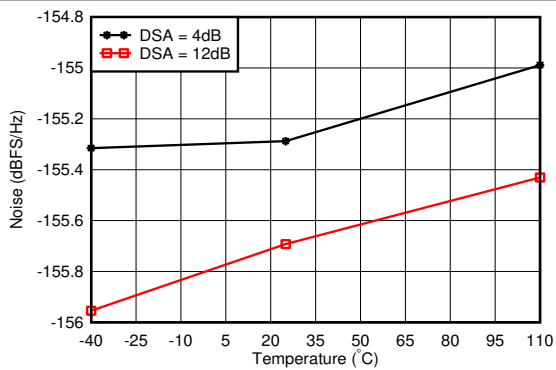


4.9GHz 整合あり、 $f_{\text{IN}} = 4910\text{MHz}$ 、 $A_{\text{IN}} = -3\text{dBFS}$

図 4-184. RX 出力 FFT (4.9GHz)

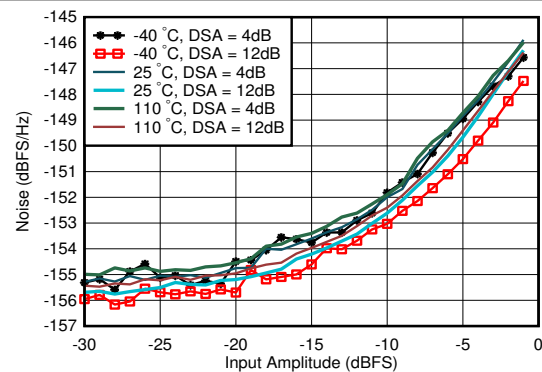
4.12.6 RX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



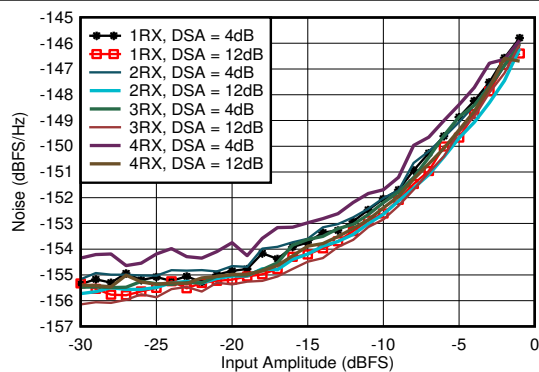
4.9GHz 整合あり、トーンから 12.5MHz オフセット

図 4-185. RX ノイズ スペクトル密度と温度との関係 (4.9GHz)



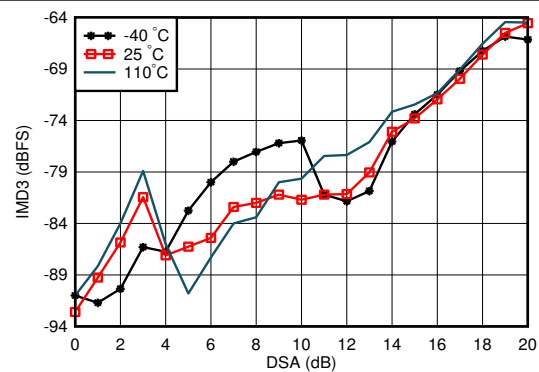
4.9GHz 整合あり、DSA 設定 = 12dB、トーンから 12.5MHz オフセット

図 4-186. RX ノイズ スペクトル密度と入力振幅との関係 (各種温度、4.9GHz)



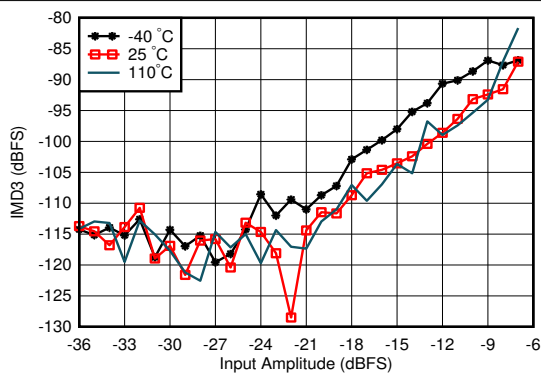
4.9GHz 整合あり、トーンから 12.5MHz オフセット

図 4-187. RX ノイズ スペクトル密度と入力振幅との関係 (各種チャネル、4.9GHz)



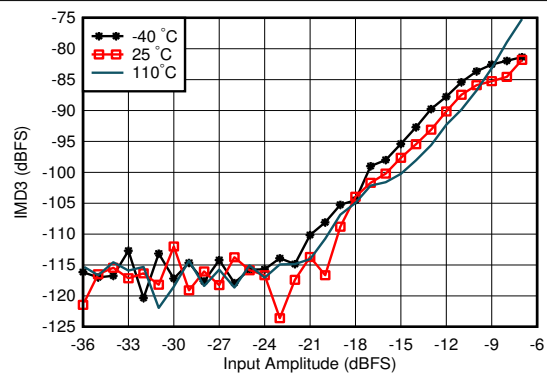
4.9GHz 整合あり、各トーンは -7dBFS、トーン間隔 = 20MHz

図 4-188. RX IMD3 と DSA 設定との関係 (各種温度、4.9GHz)



4.9GHz 整合あり、トーン間隔 = 20MHz、DSA = 4dB

図 4-189. RX IMD3 と入力レベルとの関係 (各種温度、4.9GHz)

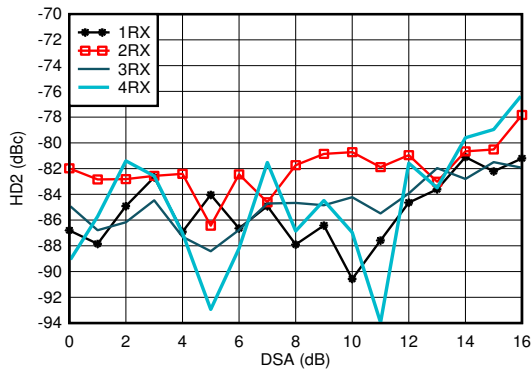


4.9GHz 整合あり、トーン間隔 = 20MHz、DSA = 12dB

図 4-190. RX IMD3 と入力レベルとの関係 (各種温度、4.9GHz)

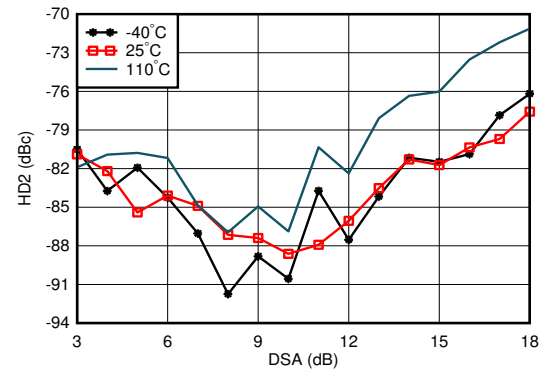
4.12.6 RX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルングレート = 2949.12MHz での代表値。デフォルト条件: 出力サンプルレート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



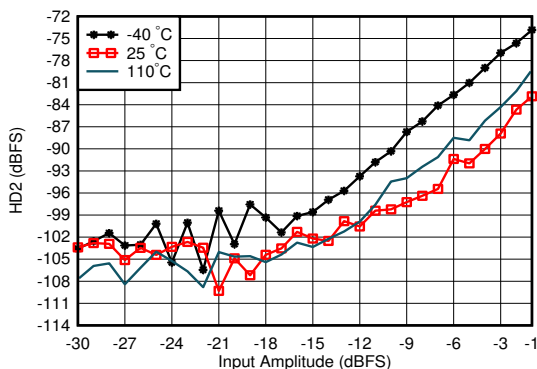
4.9GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-191. RX HD2 と DSA 設定との関係 (各種チャネル、4.9GHz)



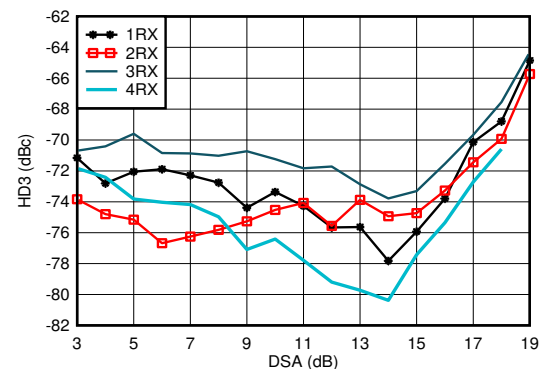
4.9GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-192. RX HD2 と DSA 設定との関係 (各種温度、4.9GHz)



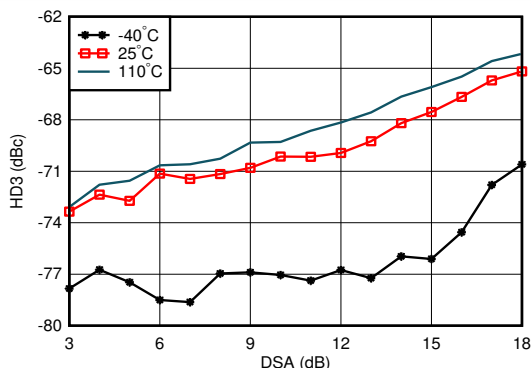
4.9GHz 整合あり、HD2 調整後に測定、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-193. RX HD2 と入力レベルとの関係 (各種温度、4.9GHz)



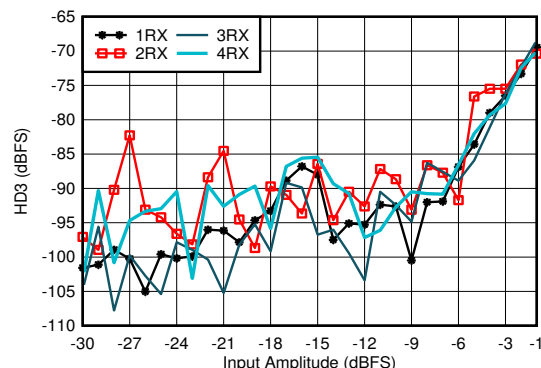
4.9GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-194. RX HD3 と DSA 設定との関係 (各種チャネル、4.9GHz)



4.9GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-195. RX HD3 と DSA 設定との関係 (各種温度、4.9GHz)

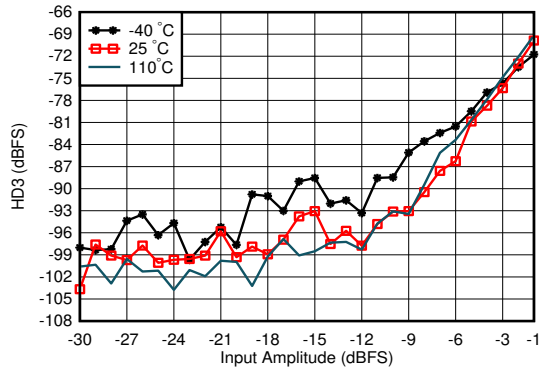


4.9GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-196. RX HD3 と入力レベルとの関係 (各種チャネル、4.9GHz)

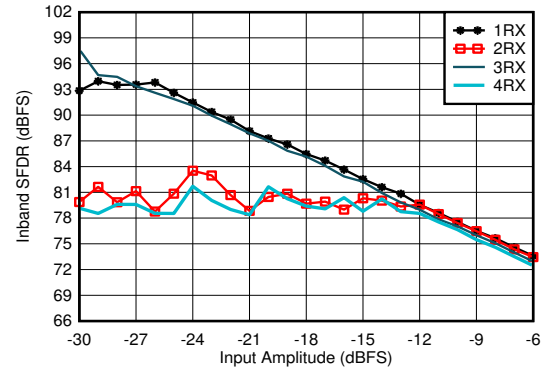
4.12.6 RX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ 、ADC サンプルング レート = 2949.12MHz での代表値。デフォルト条件: 出力サンプル レート = 491.52MSPS (1/6 にデシメーション)、 $f_{\text{REF}} = 491.52\text{MHz}$ の PLL クロック モード、 $A_{\text{IN}} = -3\text{dBFS}$ 、DSA 設定 = 4dB。



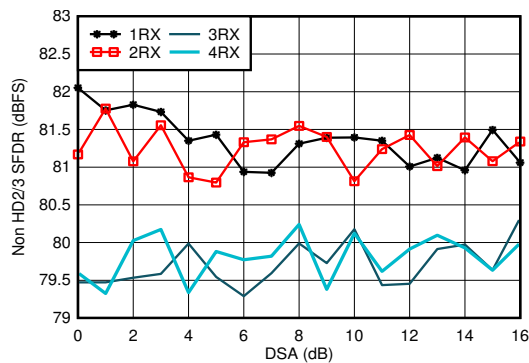
4.9GHz 整合あり、DDC バイパス モード (特性評価用 テキサス・インスツルメンツ専用モード)

図 4-197. RX HD3 と入力レベルとの関係 (各種温度、4.9GHz)



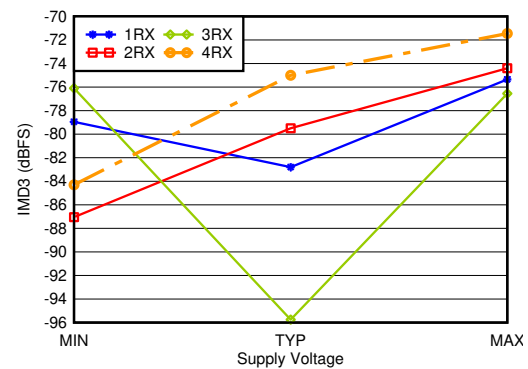
4.9GHz 整合あり、1/3 にデシメーション

図 4-198. RX 帯域内 SFDR ($\pm 400\text{MHz}$) と入力振幅との関係 (各種チャネル、4.9GHz)



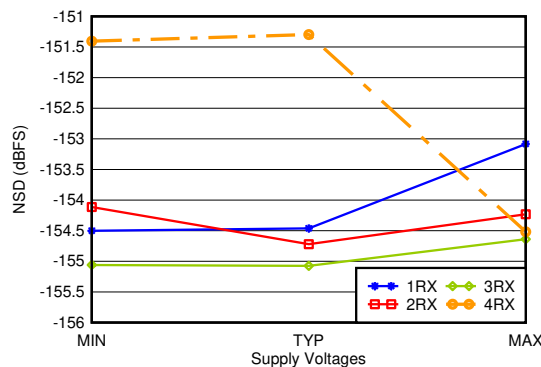
4.9GHz 整合あり

図 4-199. RX (HD2/3 を除く) と DSA 設定との関係 (4.9GHz)



4.9GHz 整合あり、各トーン -7dBFS 、 20MHz のトーン間隔、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-200. RX IMD3 と電源電圧との関係 (各種チャネル、4.9GHz)



4.9GHz 整合あり、 12.5MHz オフセット、すべての電源電圧は推奨動作条件の最小値、代表値、最大値

図 4-201. RX ノイズスペクトル密度と電源電圧との関係 (各種チャネル、4.9GHz)

4.12.7 RX 代表的特性 : 6.8GHz

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート= 3000MSPS、出力サンプル レート= 1500MSPS (2x にデシメーション)、外部クロック モード、 $A_{IN} = -3\text{dBFS}$ 、DSA 設定= 3dB。

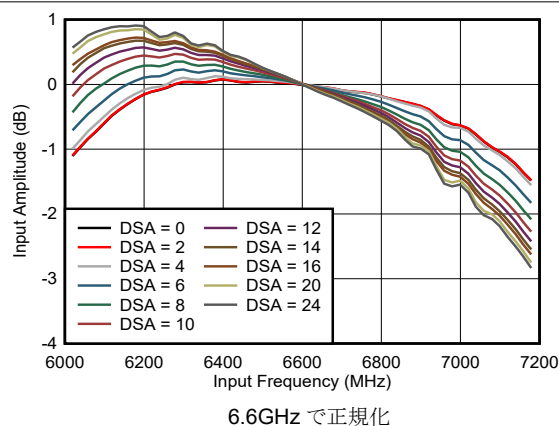


図 4-202. RX 帯域内ゲイン平坦性

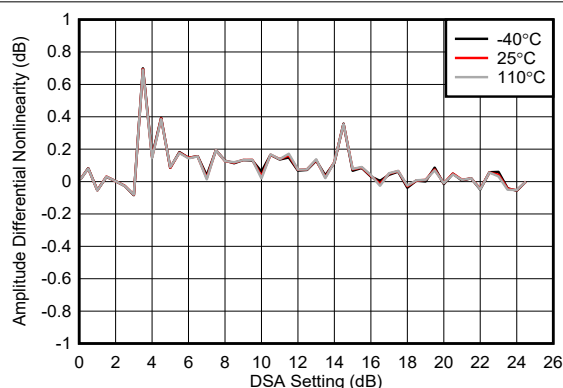
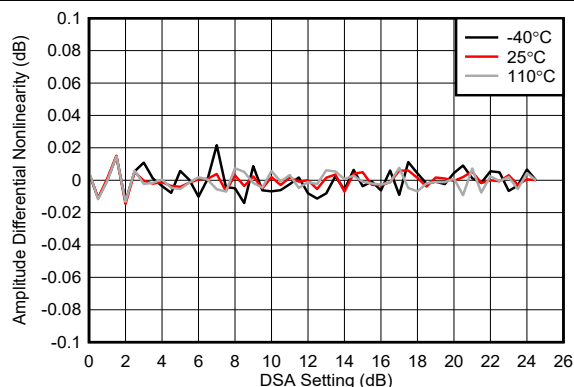


図 4-203. 6.851 GHz での RX 未校正微分振幅誤差



25°C で校正済み、-40°C および 110°C で保持

図 4-204. 6.851 GHz での RX 校正済み微分振幅誤差

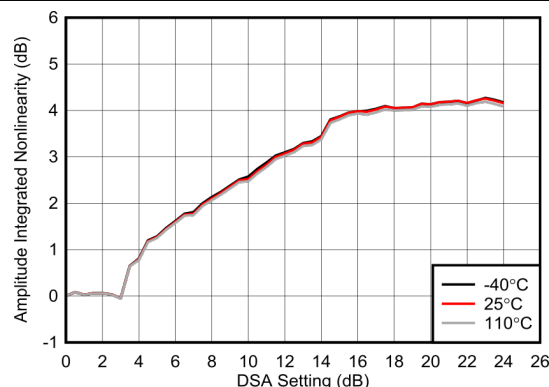
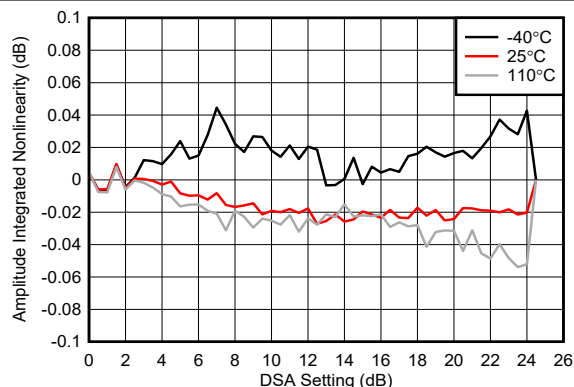


図 4-205. 6.851 GHz での RX 未校正積分振幅誤差



25°C で校正済み、-40°C および 110°C で保持

図 4-206. 6.851 GHz での RX 校正済み積分振幅誤差

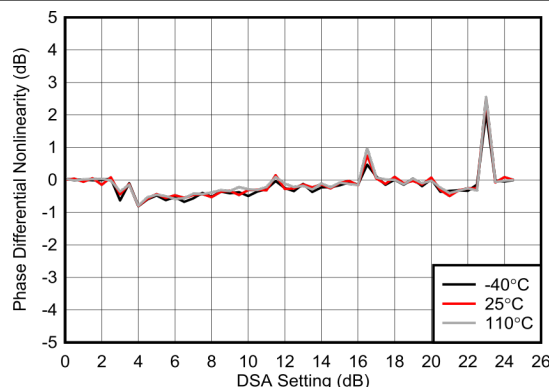
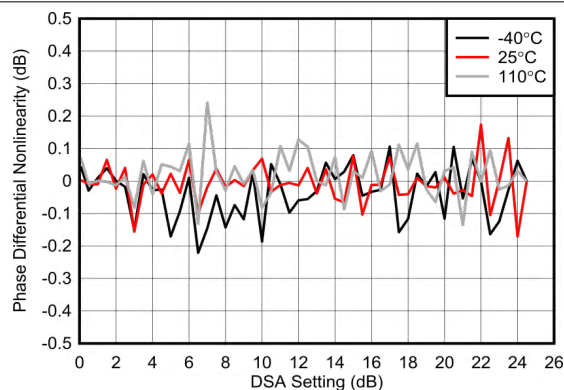


図 4-207. 6.851 GHz での RX 未校正微分位相誤差

4.12.7 RX 代表的特性 : 6.8GHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート= 3000MSPS、出力サンプルレート= 1500MSPS (2x にデシメーション)、外部クロック モード、 $A_{IN} = -3\text{dBFS}$ 、DSA 設定= 3dB。



25°C で較正済み、-40°C および 110°C で保持

図 4-208. 6.851 GHz での RX 較正済み微分位相誤差

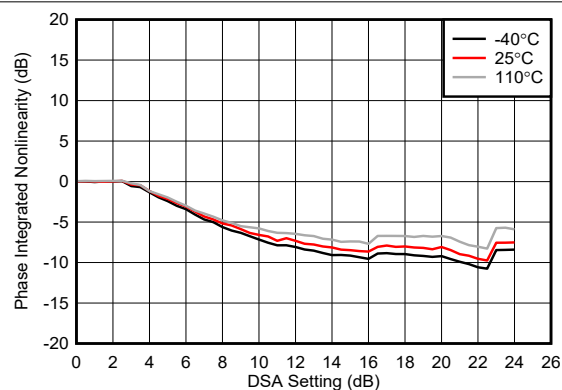
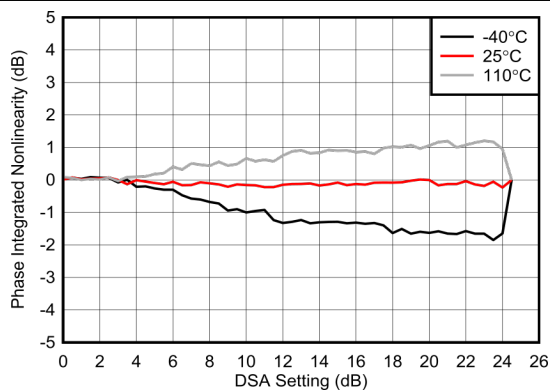
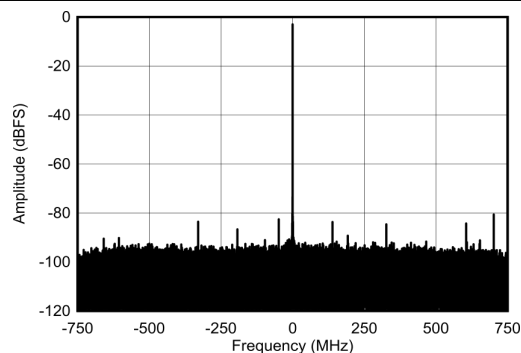


図 4-209. 6.851 GHz での RX 未較正積分位相誤差



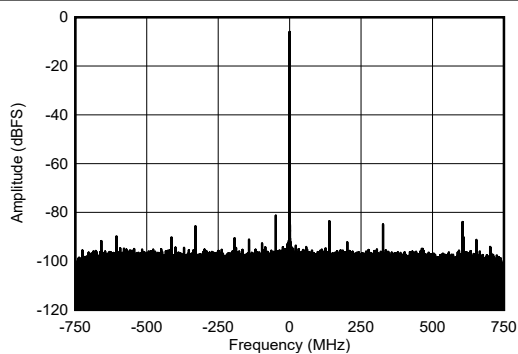
25°C で較正済み、-40°C および 110°C で保持

図 4-210. 6.851 GHz での RX 較正済み積分位相誤差



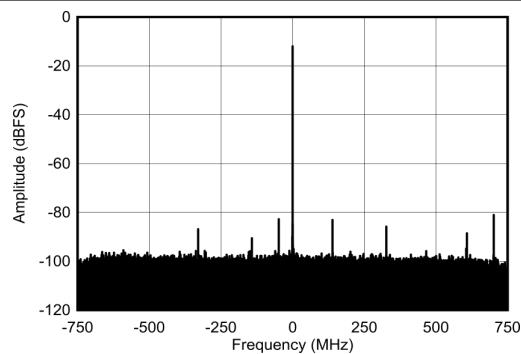
$F_{NCO} = 6.851\text{GHz}$, F_{IN} オフセット - 130kHz

図 4-211. 6.851GHz、-3dBFS での RX 出力 FFT



$F_{NCO} = 6.851\text{GHz}$, F_{IN} オフセット - 130kHz

図 4-212. 6.851GHz、-6dBFS での RX 出力 FFT

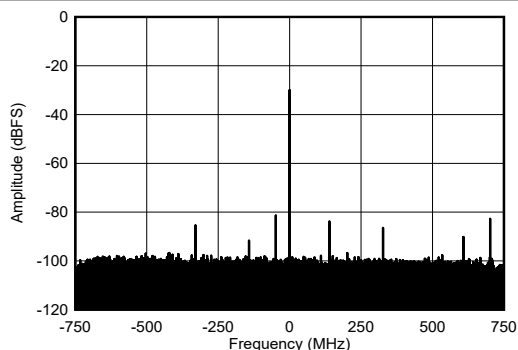


$F_{NCO} = 6.851\text{GHz}$, F_{IN} オフセット - 130kHz

図 4-213. 6.851GHz、-12dBFS での RX 出力 FFT

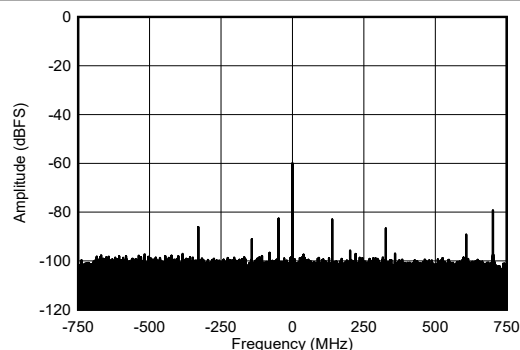
4.12.7 RX 代表的特性 : 6.8GHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート= 3000MSPS、出力サンプル レート= 1500MSPS (2x にデシメーション)、外部クロック モード、 $A_{IN} = -3\text{dBFS}$ 、DSA 設定= 3dB。



$F_{NCO} = 6.851\text{GHz}$, F_{IN} オフセット - 130kHz

図 4-214. 6.851GHz、-30dBFS での RX 出力 FFT



$F_{NCO} = 6.851\text{GHz}$, F_{IN} オフセット - 130kHz

図 4-215. 6.851GHz、-60dBFS での RX 出力 FFT

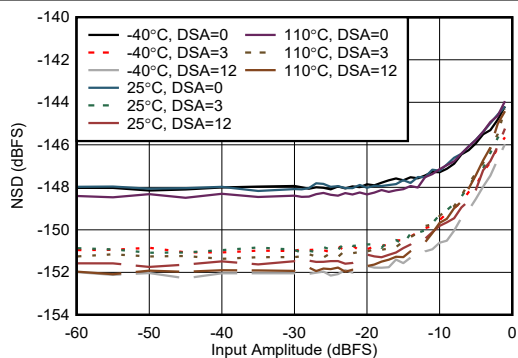
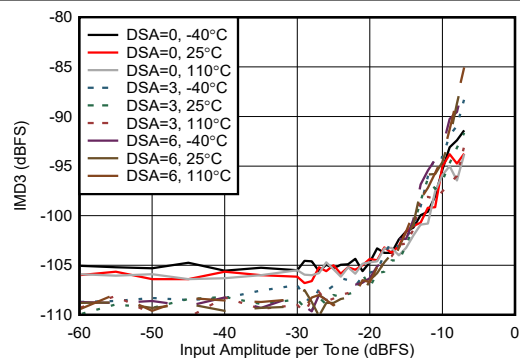
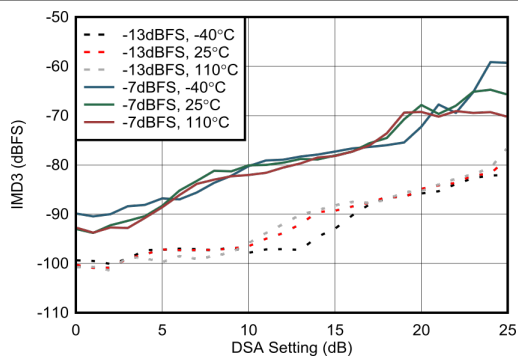


図 4-216. 6.851 GHz での RX NSD と入力振幅との関係



100MHz のトーン間隔

図 4-217. RX IMD3 と入力振幅との関係 (6.851GHz)



100MHz のトーン間隔

図 4-218. RX IMD3 と DSA 設定との関係 (6.851GHz)

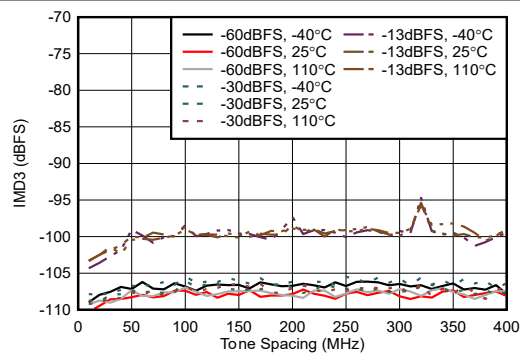


図 4-219. RX IMD3 と トーン間隔との関係 (6.851GHz)

4.12.7 RX 代表的特性 : 6.8GHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート= 3000MSPS、出力サンプル レート= 1500MSPS (2x にデシメーション)、外部クロック モード、 $A_{IN} = -3\text{dBFS}$ 、DSA 設定= 3dB。

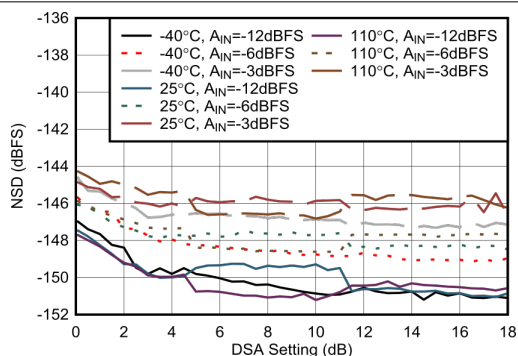


図 4-220. RX NSD と DSA 設定との関係 (6.851GHz)

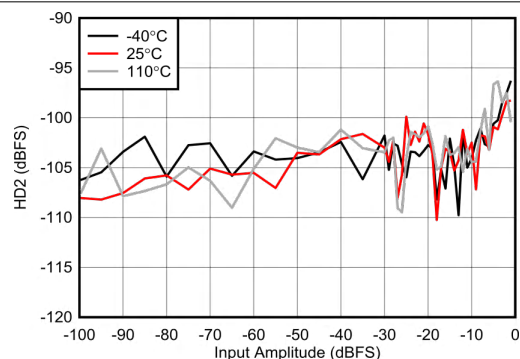


図 4-221. RX HD2 と入力振幅との関係 (6.851GHz)

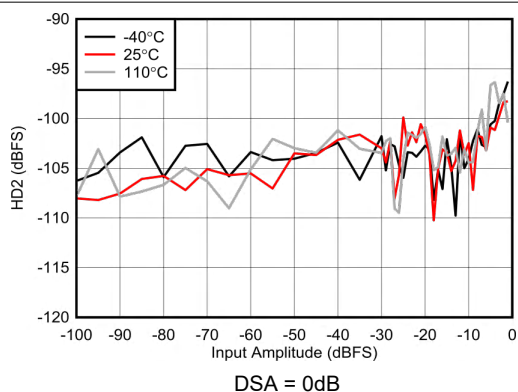


図 4-222. RX HD2 と入力振幅との関係 (6.851GHz)

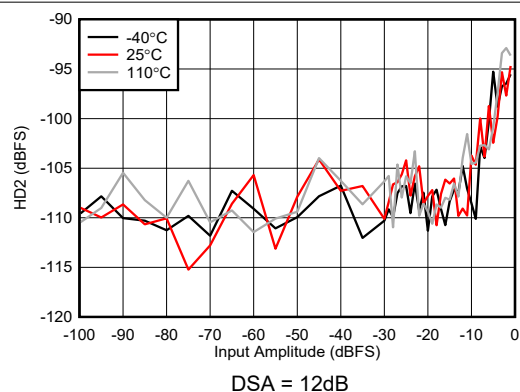


図 4-223. RX HD2 と入力振幅との関係 (6.851GHz)

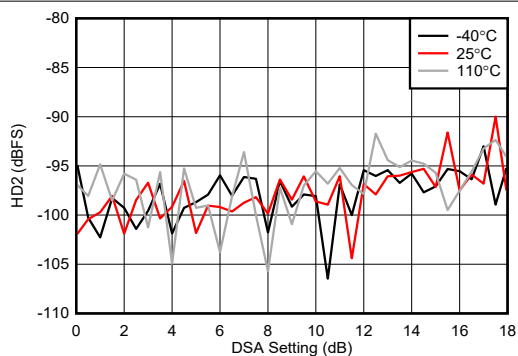


図 4-224. RX HD2 と DSA 設定との関係 (6.851GHz)

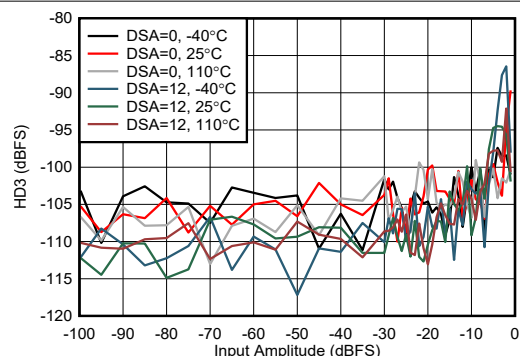


図 4-225. RX HD3 と入力振幅との関係 (6.851GHz)

4.12.7 RX 代表的特性 : 6.8GHz (続き)

$T_A = +25^\circ\text{C}$ での標準値。30MHz でのデフォルト条件。ADC サンプルレート= 3000MSPS、出力サンプル レート= 1500MSPS (2x にデシメーション)、外部クロック モード、 $A_{IN} = -3\text{dBFS}$ 、DSA 設定= 3dB。

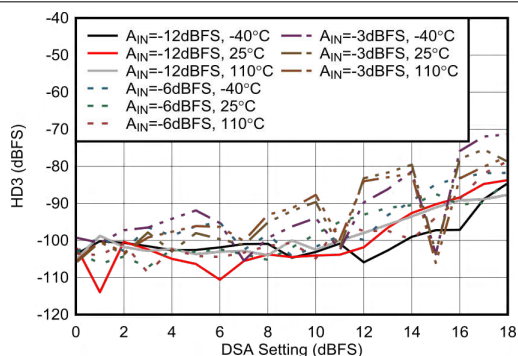
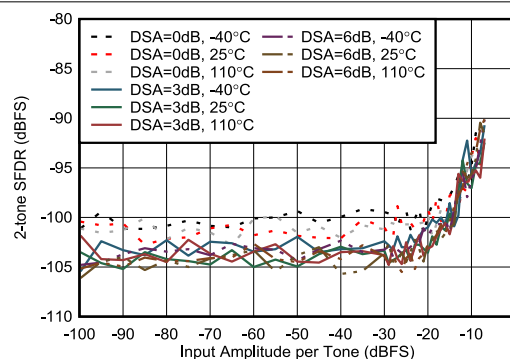


図 4-226. RX HD3 と DSA 設定との関係 (6.851GHz)



3 次歪みを除く 100 MHz トーン間隔

図 4-227. 6.85 GHz での RX 2 トーン SFDR と入力振幅との関係

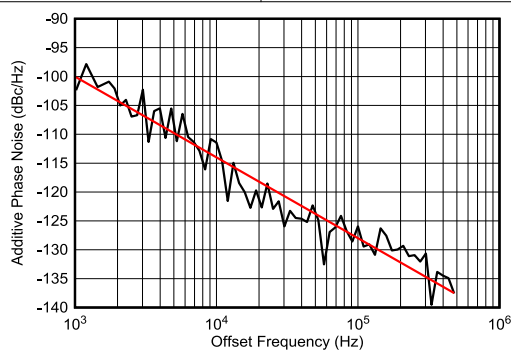
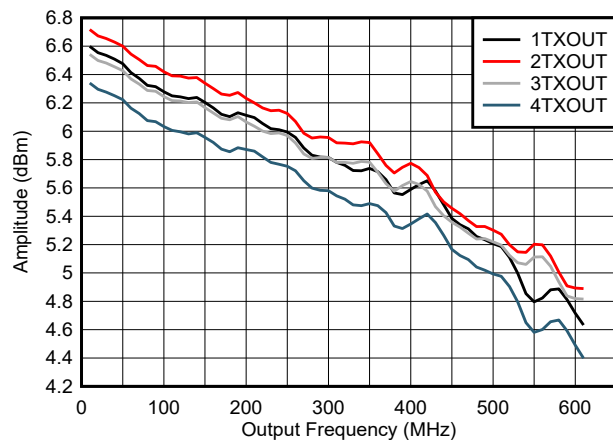


図 4-228. RX 付加位相ノイズ (6.85GHz)

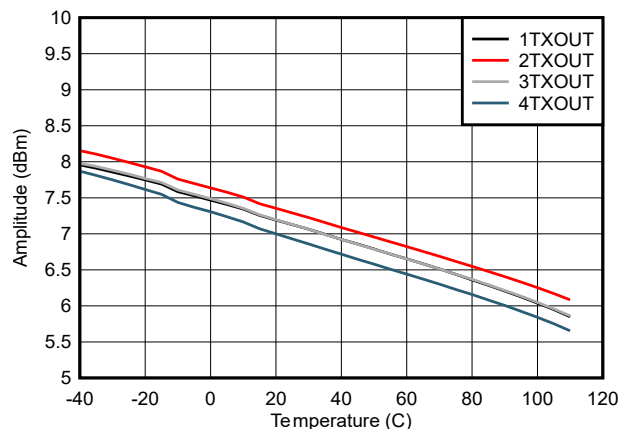
4.12.8 TX 代表的特性 : 30MHz~400MHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



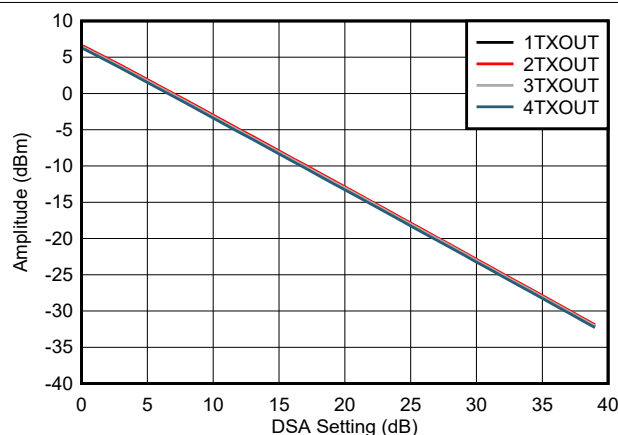
PCB とケーブルの損失を含む

図 4-229. TX 出力フルスケールと出力周波数との関係 : 5MHz~600MHz



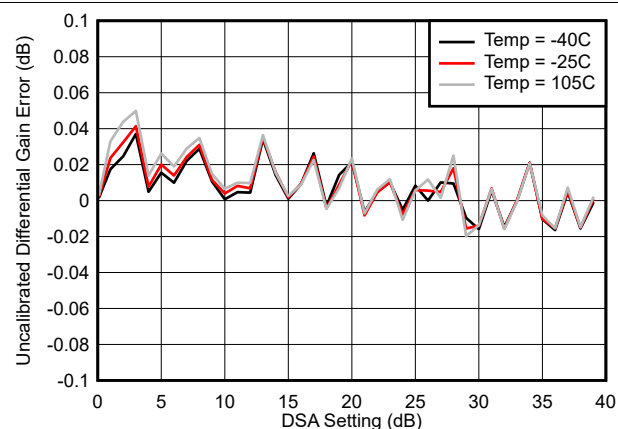
PCB とケーブルの損失を含む

図 4-230. 30MHz での TX 出力フルスケールと温度との関係



PCB とケーブルの損失を含む

図 4-231. 30MHz での TX 出力フルスケールと DSA 設定との関係

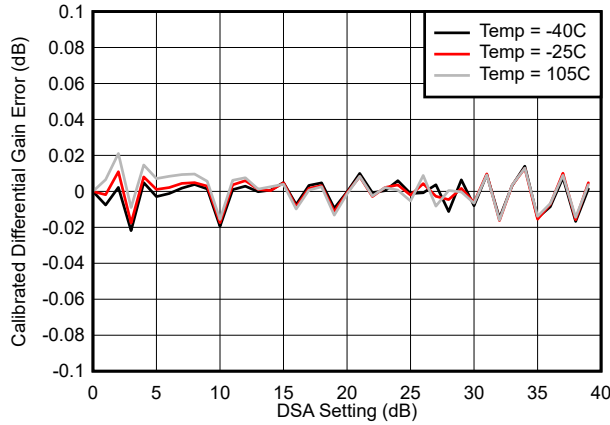


微分ゲイン誤差 = $P_{OUT}(DSA \text{ 設定} - 1) - P_{OUT}(DSA \text{ 設定}) + 1$

図 4-232. 30MHz での較正なし TX 差動ゲイン誤差 (DNL)

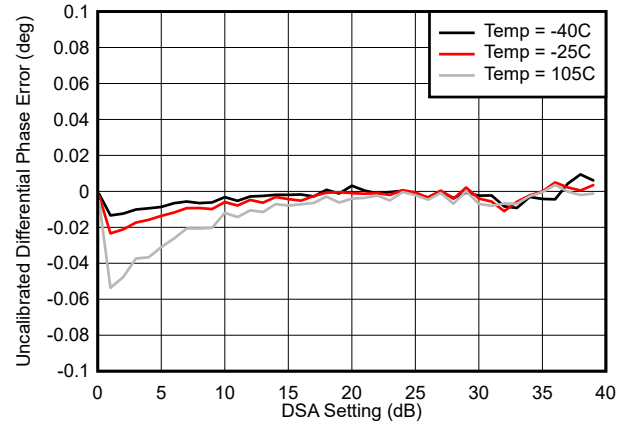
4.12.8 TX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロック モード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



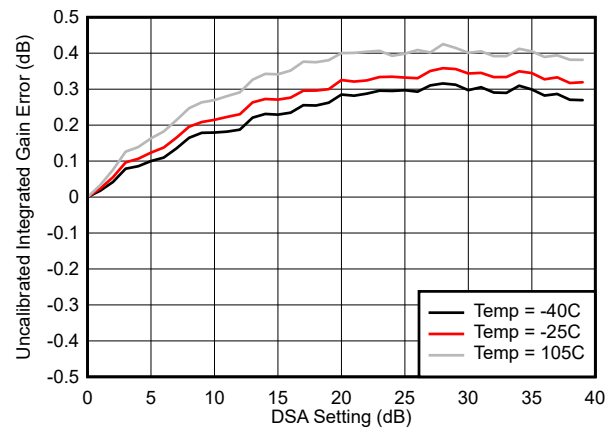
$$\text{微分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$$

図 4-233. 30MHz での較正済み TX 差動ゲイン誤差 (DNL)



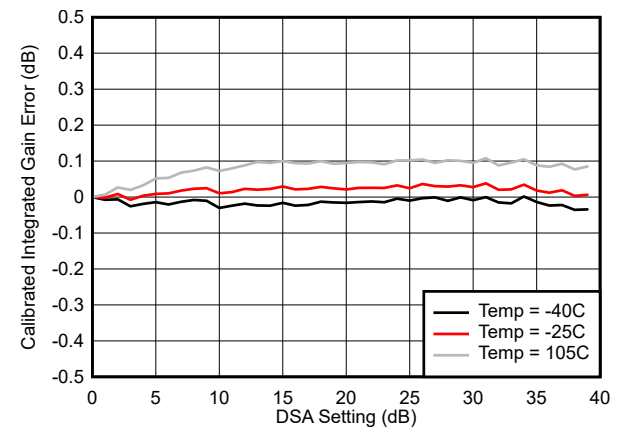
$$\text{微分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$$

図 4-234. 30MHz での較正済み TX 差動ゲイン誤差 (DNL)



$$\text{積分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$$

図 4-235. 30MHz での較正なしの TX 積分ゲイン誤差 (INL)

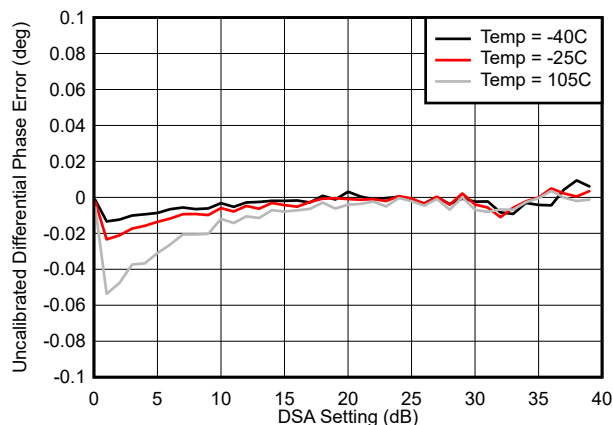


$$\text{積分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$$

図 4-236. 30MHz での較正済みの TX 積分ゲイン誤差 (INL)

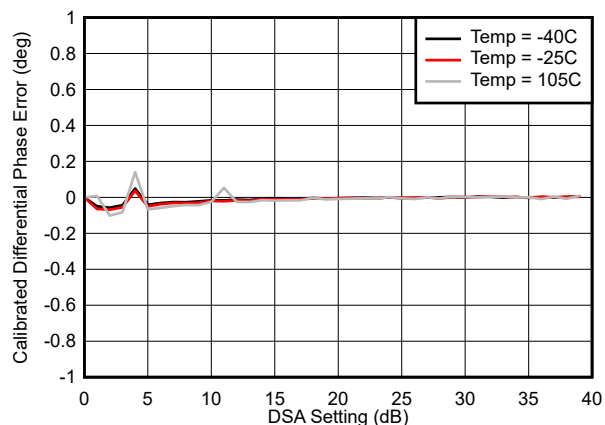
4.12.8 TX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロック モード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



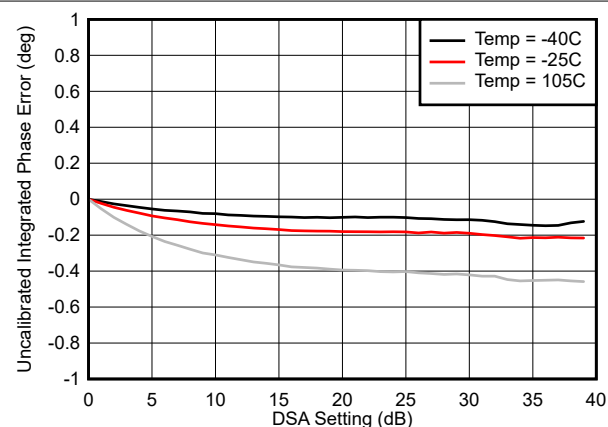
微分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定} - 1) - \text{Phase}_{OUT}(\text{DSA 設定})$

図 4-237. 30MHz での較正なし TX 微分位相誤差 (DNL)



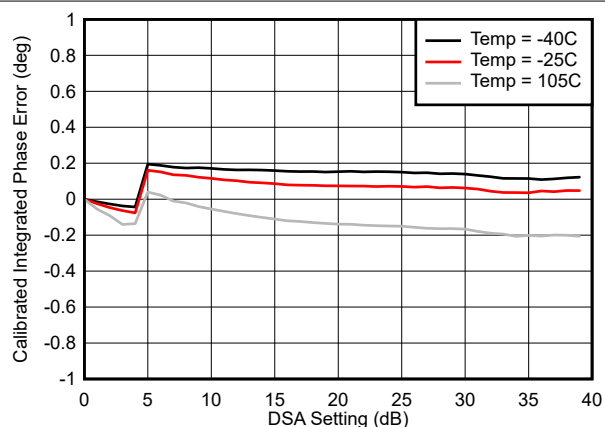
微分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定} - 1) - \text{Phase}_{OUT}(\text{DSA 設定})$

図 4-238. 30MHz での較正済み TX 微分位相誤差 (DNL)



積分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定}) - \text{Phase}_{OUT}(\text{DSA 設定} = 0)$

図 4-239. 30MHz での較正なしの TX 積分位相誤差 (INL)



積分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定}) - \text{Phase}_{OUT}(\text{DSA 設定} = 0)$

図 4-240. 30MHz での較正済みの TX 積分位相誤差 (INL)

4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件:TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

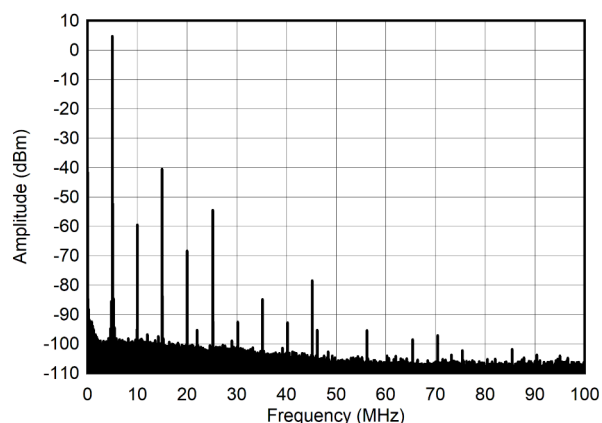


図 4-241. 5MHz、-1dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

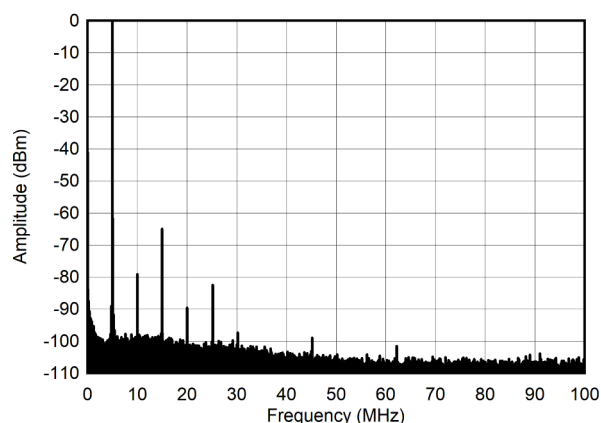


図 4-242. 5MHz、-6dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

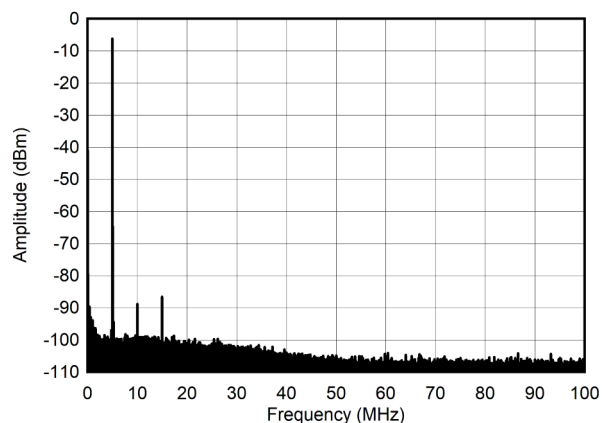


図 4-243. 5MHz、-12dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

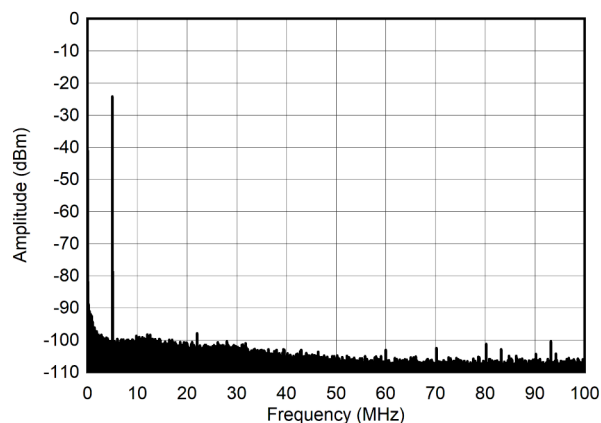


図 4-244. 5MHz、-30dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

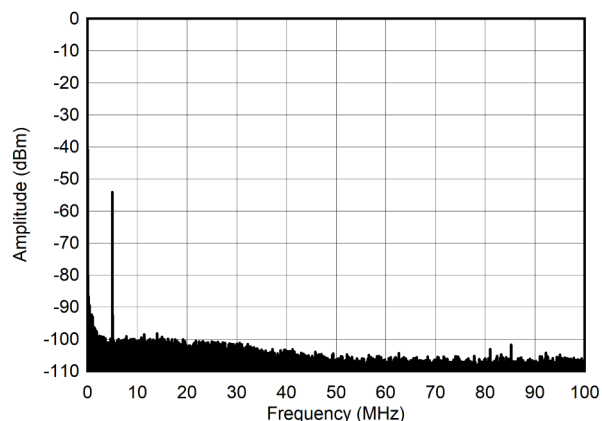


図 4-245. 5MHz、-60dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

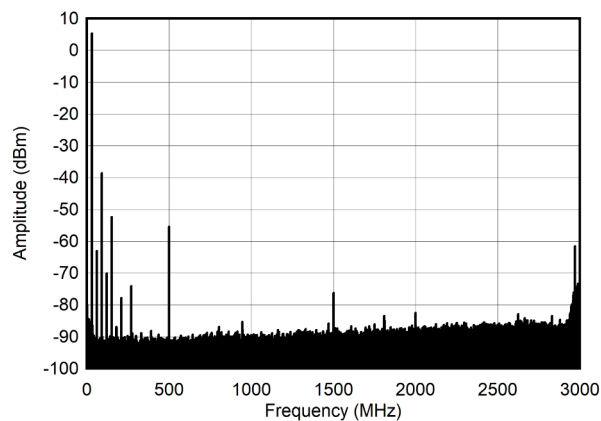


図 4-246. 30MHz、-1dBFS でのシングル トーン スペクトル (ナイキスト)

4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

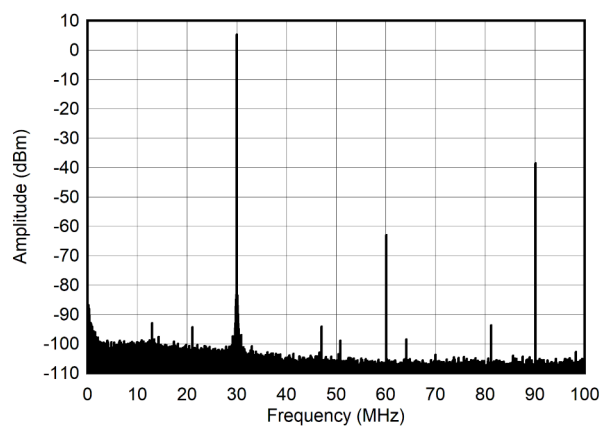


図 4-247. 30MHz、-1dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

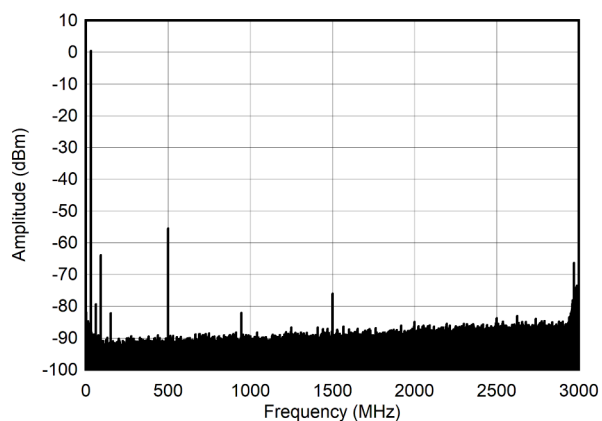


図 4-248. 30MHz、-6dBFS でのシングル トーン スペクトル (ナイキスト)

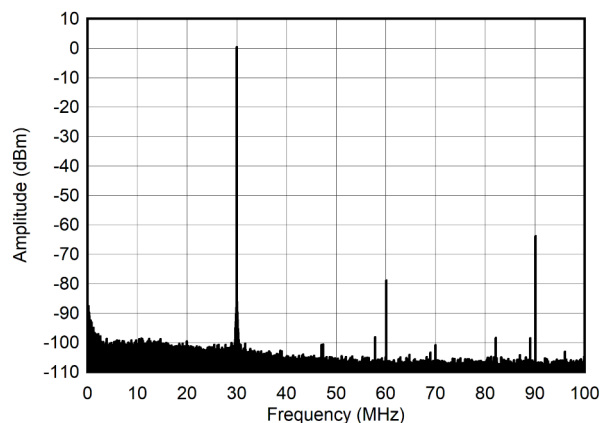


図 4-249. 30MHz、-6dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

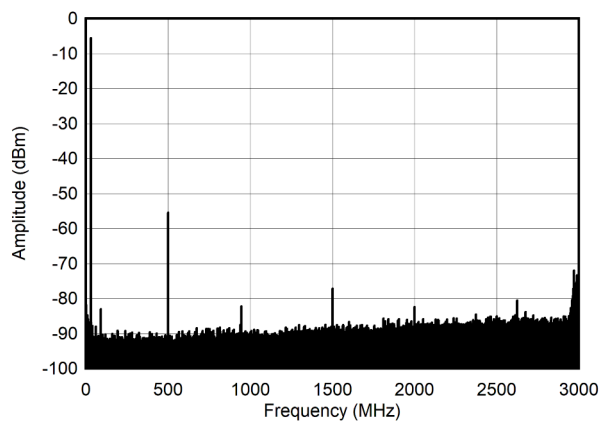


図 4-250. 30MHz、-12dBFS でのシングル トーン スペクトル (ナイキスト)

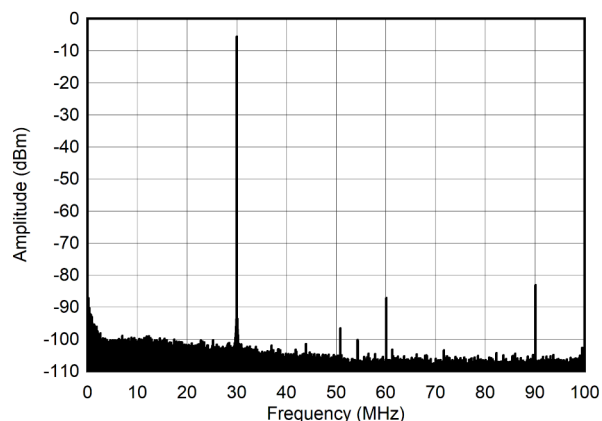


図 4-251. 30MHz、-12dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

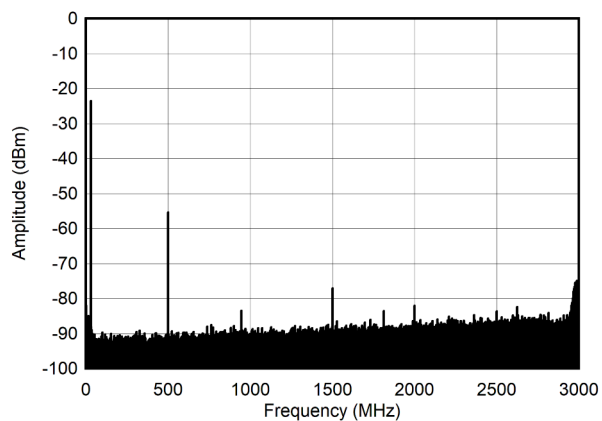


図 4-252. 30MHz、-30dBFS でのシングル トーン スペクトル (ナイキスト)

4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

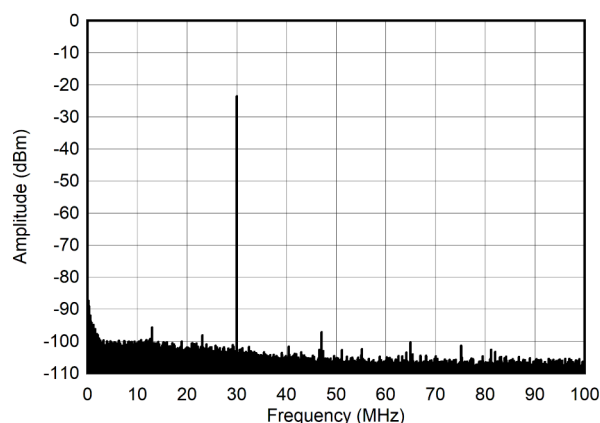


図 4-253. 30MHz、-30dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

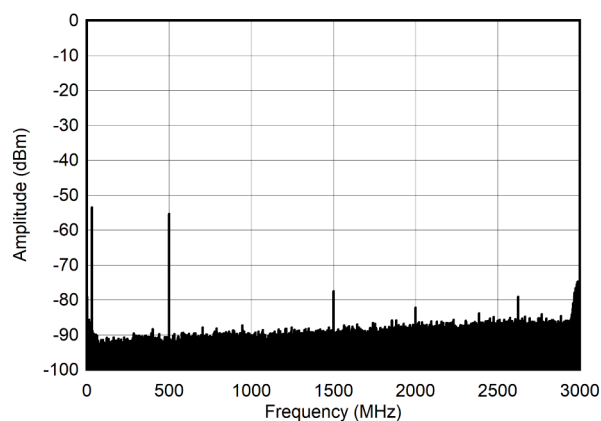


図 4-254. 30MHz、-60dBFS でのシングル トーン スペクトル (ナイキスト)

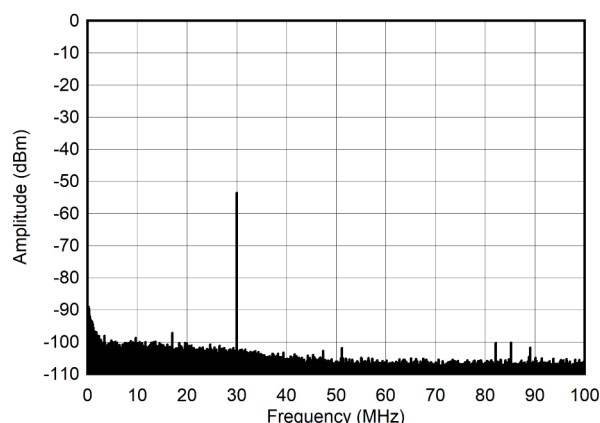


図 4-255. 30MHz、-60dBFS でのシングル トーン スペクトル (0 ~ 100MHz)

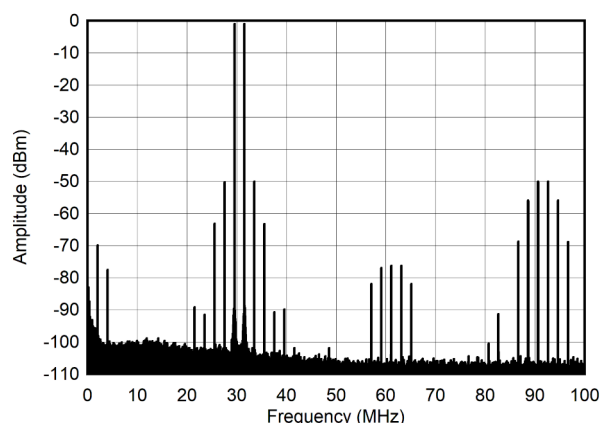


図 4-256. 30MHz、-7dBFS でのデュアル トーン スペクトル (0 ~ 100MHz)

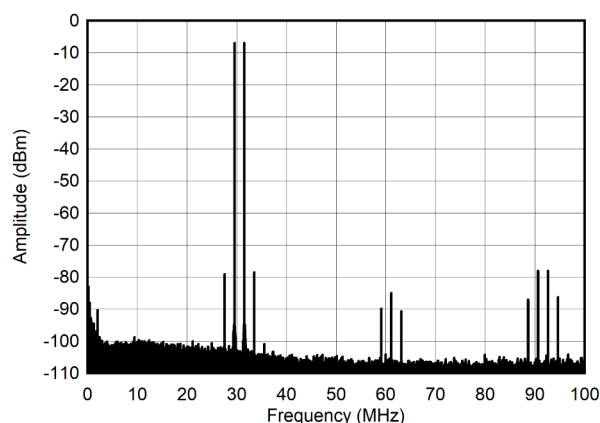


図 4-257. 30MHz、-13dBFS でのデュアル トーン スペクトル (0 ~ 100MHz)

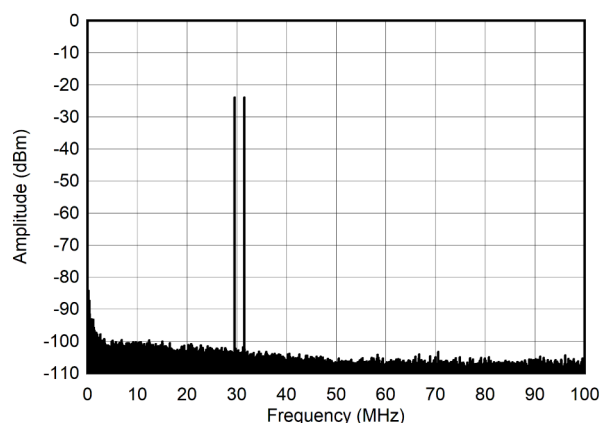


図 4-258. 30MHz、-30dBFS でのデュアル トーン スペクトル (0 ~ 100MHz)

4.12.8 TX 代表的特性 : 30MHz ~ 400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。

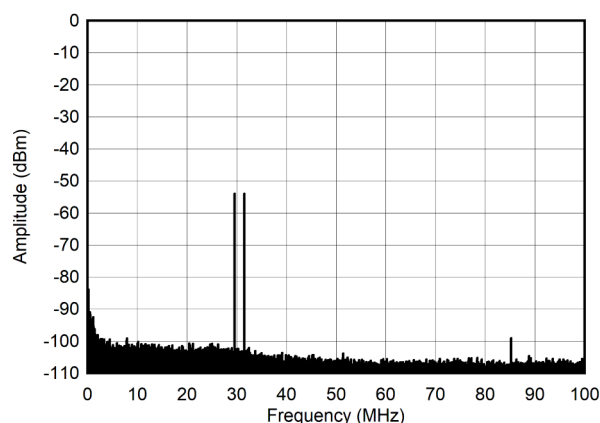
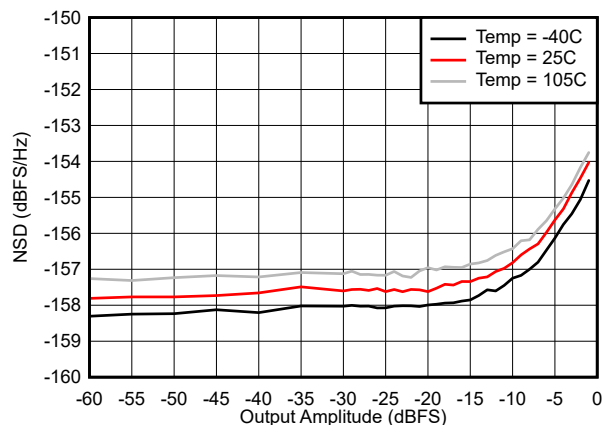
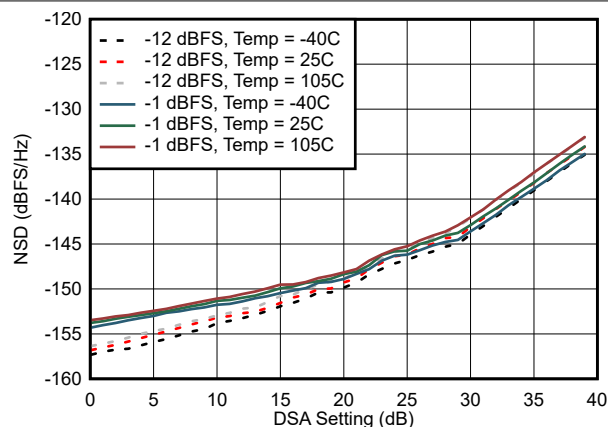


図 4-259. 30MHz、-60dBFS でのデュアル トーン スペクトル (0 ~ 100MHz)



50MHz オフセットで測定

図 4-260. 30MHz でのノイズ スペクトル密度とデジタル振幅



+50MHz オフセットで測定

図 4-261. 30MHz でのノイズ スペクトル密度と DSA 設定の関係

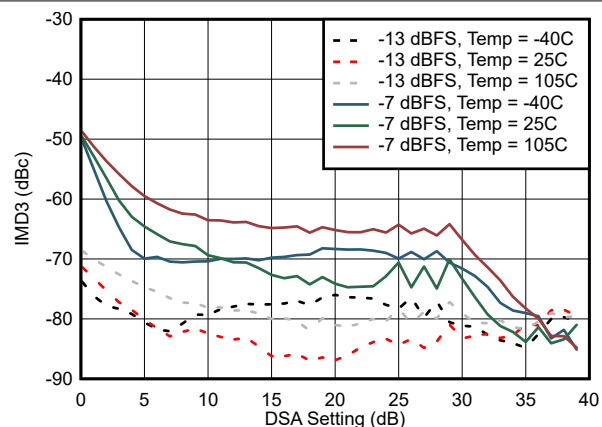


図 4-262. 30MHz での IMD3 と DSA 設定との関係

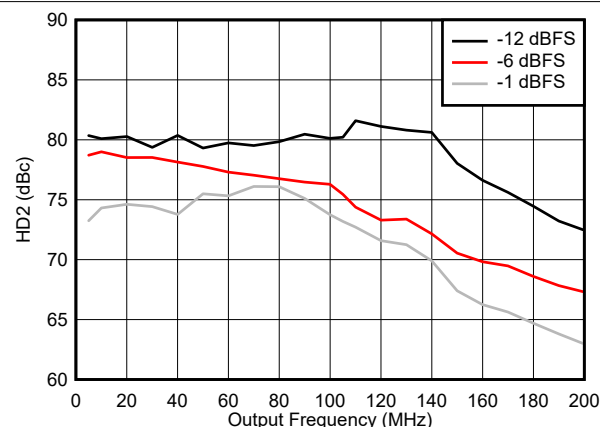


図 4-263. HD2 と周波数との関係 (0 ~ 200MHz)

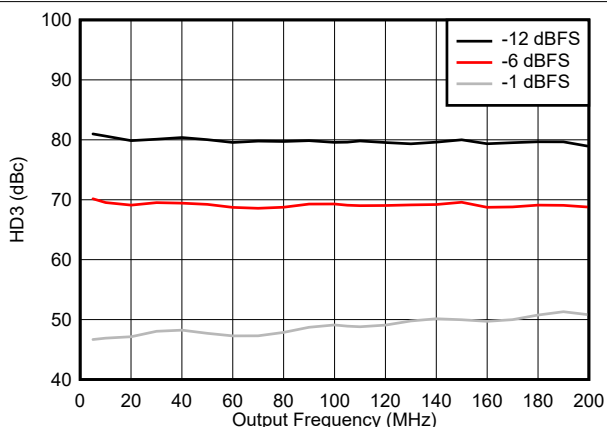
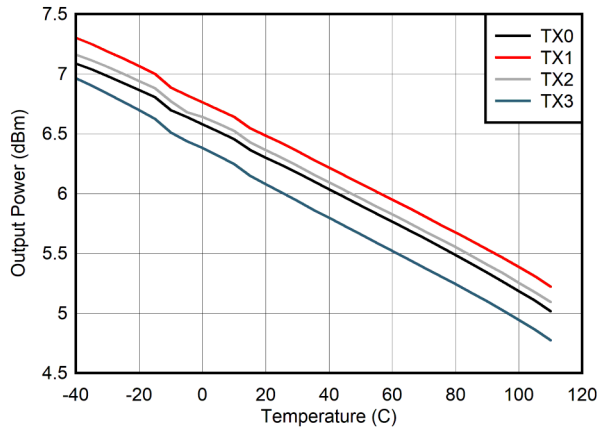


図 4-264. HD3 と周波数との関係 (0 ~ 200MHz)

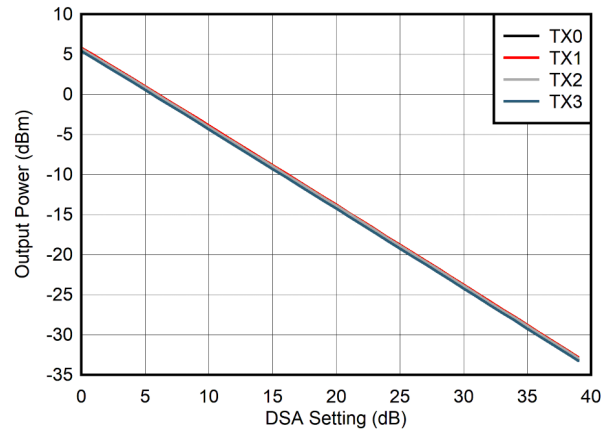
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^{\circ}\text{C}$ での代表値、公称電源。デフォルト条件:TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



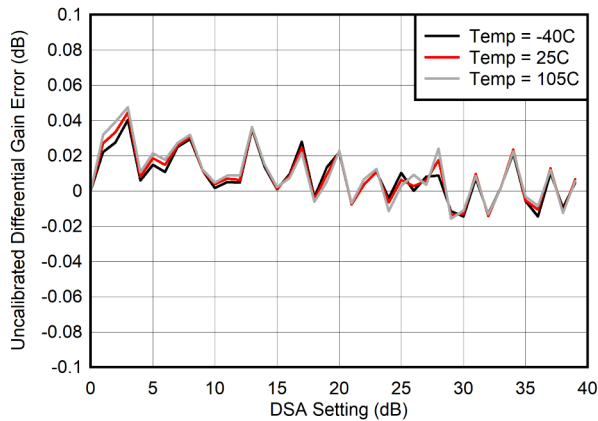
PCB とケーブルの損失を含む

図 4-265. 400MHz での TX 出力フルスケールと温度との関係



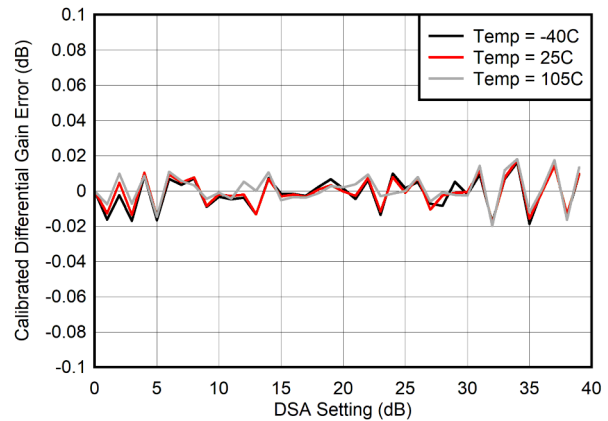
PCB とケーブルの損失を含む

図 4-266. 400MHz での TX 出力フルスケールと DSA 設定との関係



微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-267. 400MHz での校正なし TX 差動ゲイン誤差 (DNL)

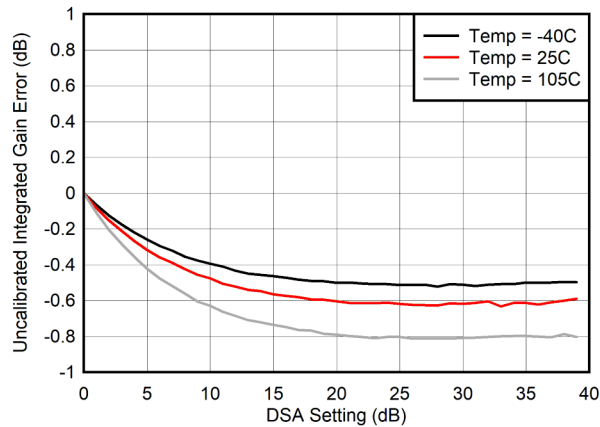


微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-268. 400MHz での校正済み TX 差動ゲイン誤差 (DNL)

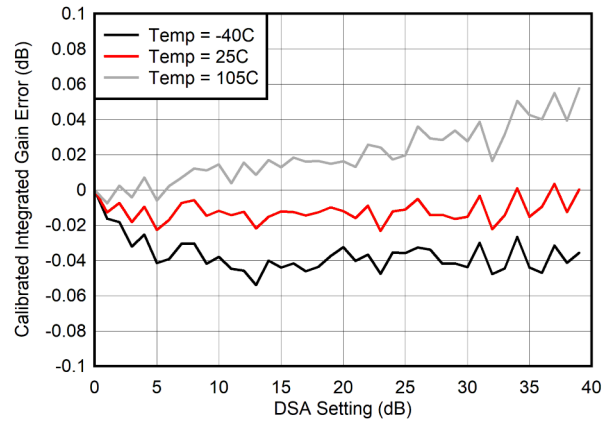
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



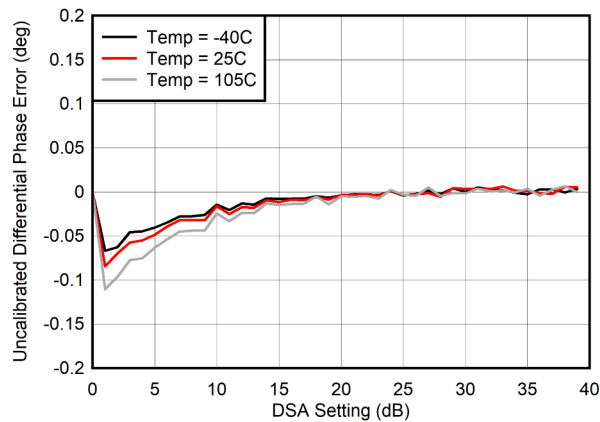
$$\text{積分ゲイン誤差} = P_{OUT}(\text{DSA 設定}) - P_{OUT}(\text{DSA 設定} = 0) + (\text{DSA 設定})$$

図 4-269. 400MHz での較正なしの TX 積分ゲイン誤差 (INL)



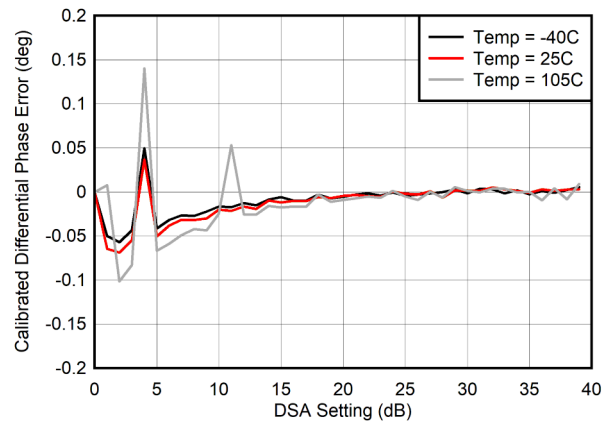
$$\text{積分ゲイン誤差} = P_{OUT}(\text{DSA 設定}) - P_{OUT}(\text{DSA 設定} = 0) + (\text{DSA 設定})$$

図 4-270. 400MHz での較正済みの TX 積分ゲイン誤差 (INL)



$$\text{微分位相誤差} = \text{Phase}_{OUT}(\text{DSA 設定} - 1) - \text{Phase}_{OUT}(\text{DSA 設定})$$

図 4-271. 400MHz での較正なし TX 微分位相誤差 (DNL)

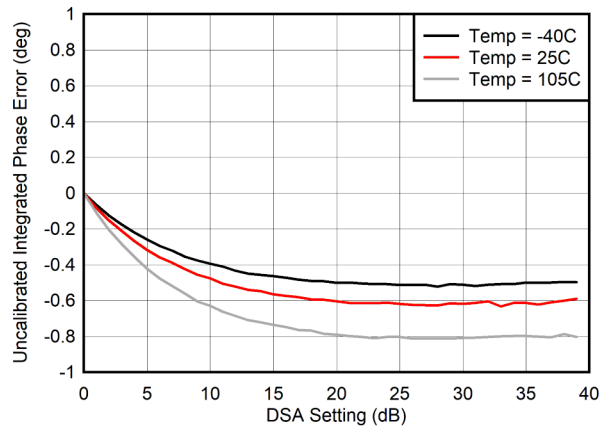


$$\text{微分位相誤差} = \text{Phase}_{OUT}(\text{DSA 設定} - 1) - \text{Phase}_{OUT}(\text{DSA 設定})$$

図 4-272. 400MHz での較正済み TX 微分位相誤差 (DNL)

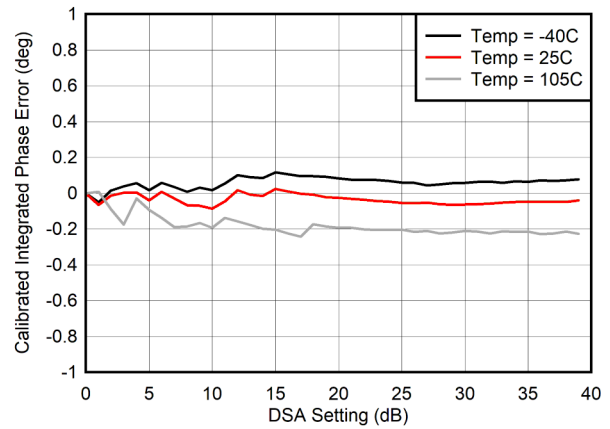
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件:TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



積分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定}) - \text{Phase}_{OUT}(\text{DSA 設定} = 0)$

図 4-273. 400MHz での校正なしの TX 積分位相誤差 (INL)



積分位相誤差 = $\text{Phase}_{OUT}(\text{DSA 設定}) - \text{Phase}_{OUT}(\text{DSA 設定} = 0)$

図 4-274. 400MHz での校正済みの TX 積分位相誤差 (INL)

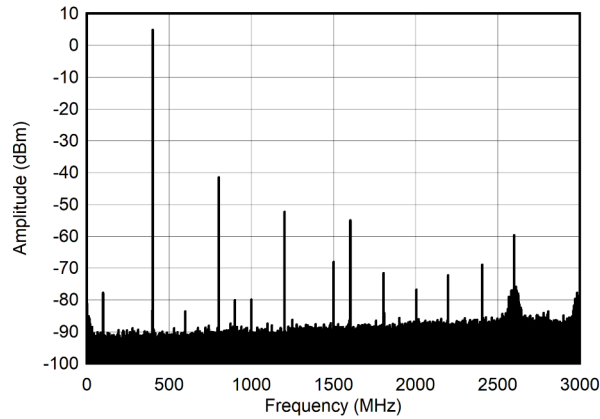


図 4-275. 400MHz、-1dBFS でのシングル トーン スペクトル (ナイキスト)

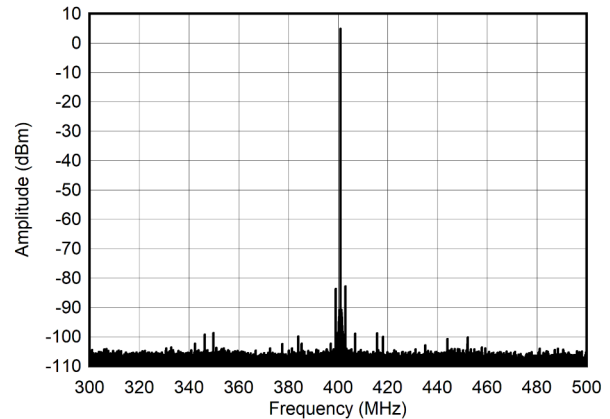


図 4-276. 400MHz、-1dBFS でのシングル トーン スペクトル (- $\pm 100\text{MHz}$)

4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。

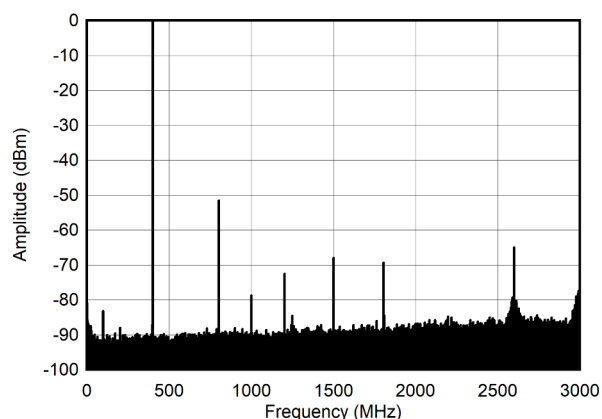


図 4-277. 400MHz、-6dBFS でのシングル トーン スペクトル (ナイキスト)

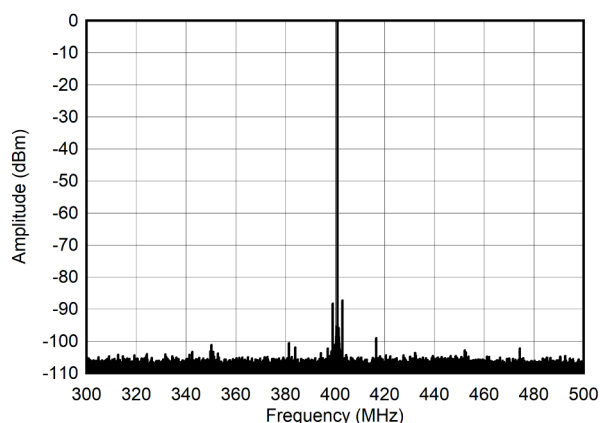


図 4-278. 400MHz、-6dBFS でのシングル トーン スペクトル (- $\pm 100\text{MHz}$)

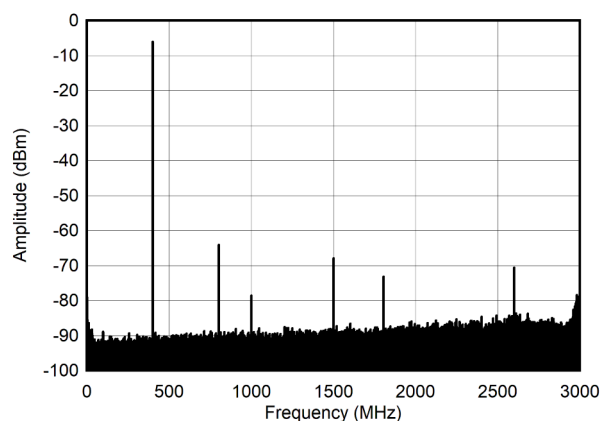


図 4-279. 400MHz、-12dBFS でのシングル トーン スペクトル (ナイキスト)

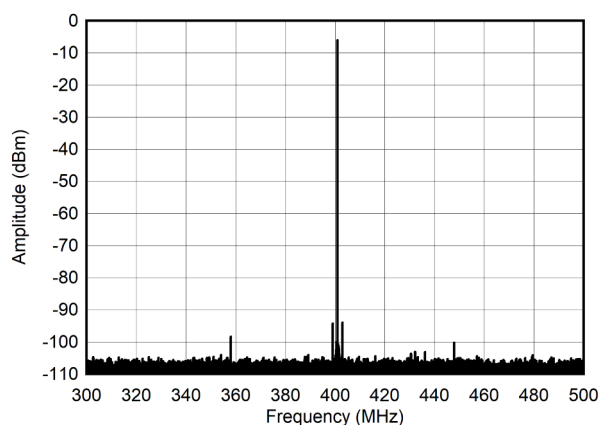


図 4-280. 400MHz、-12dBFS でのシングル トーン スペクトル (- $\pm 100\text{MHz}$)

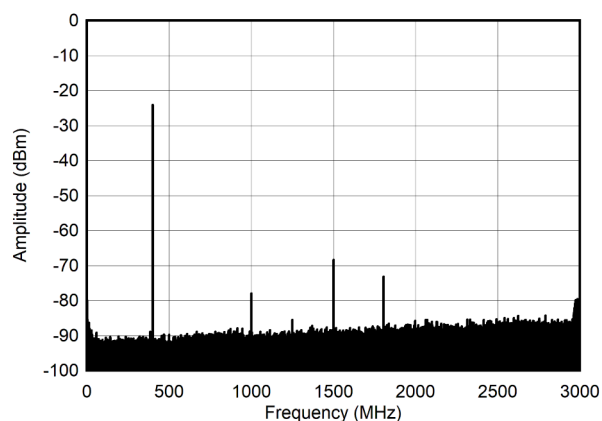


図 4-281. 400MHz、-30dBFS でのシングル トーン スペクトル (ナイキスト)

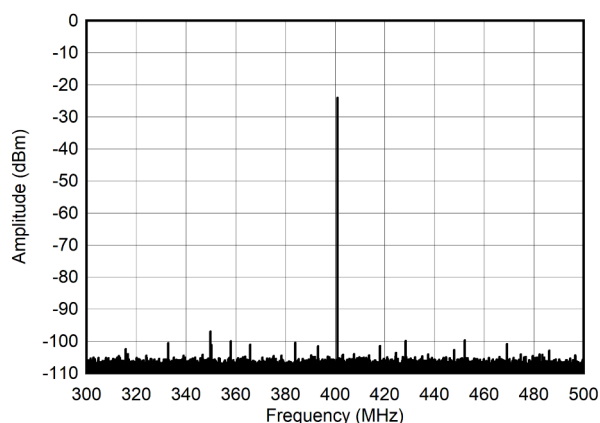


図 4-282. 400MHz、-30dBFS でのシングル トーン スペクトル (- $\pm 100\text{MHz}$)

4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件:TX 入力データレート = 125MSPS、 $f_{DAC} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{REF} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{OUT} = -1\text{dBFS}$ 、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

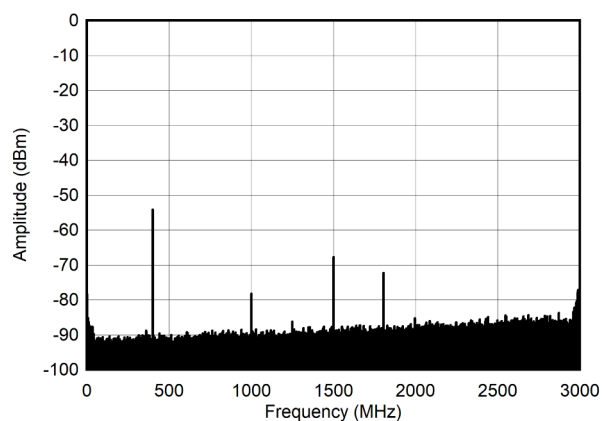


図 4-283. 400MHz、-60dBFS でのシングル トーン スペクトル (ナイキスト)

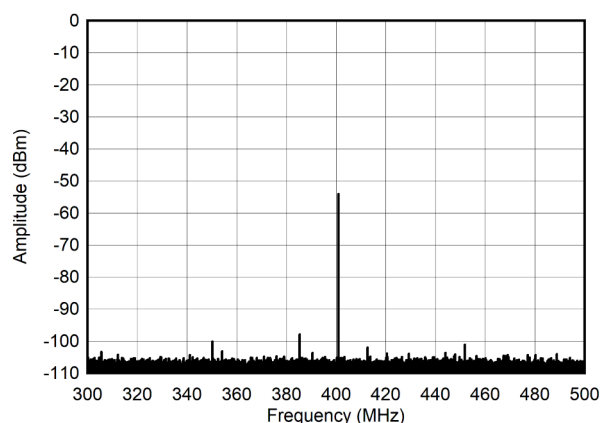
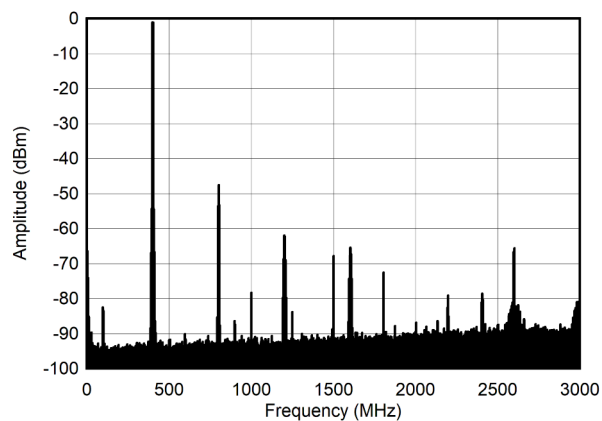
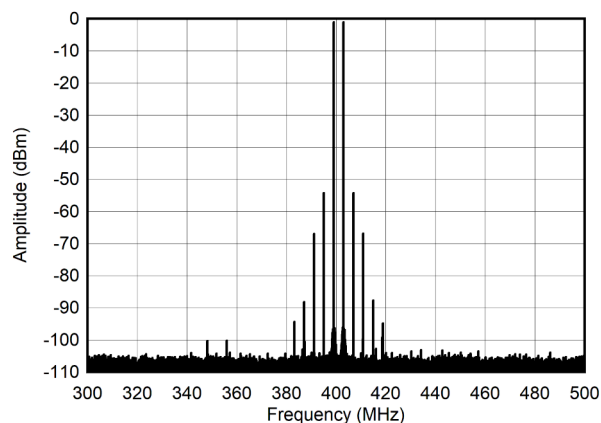


図 4-284. 400MHz、-60dBFS でのシングル トーン スペクトル (- $\pm 100\text{MHz}$)



トーン間隔 = 4MHz

図 4-285. 400MHz、-7dBFS でのデュアル トーン スペクトル (ナイキスト)

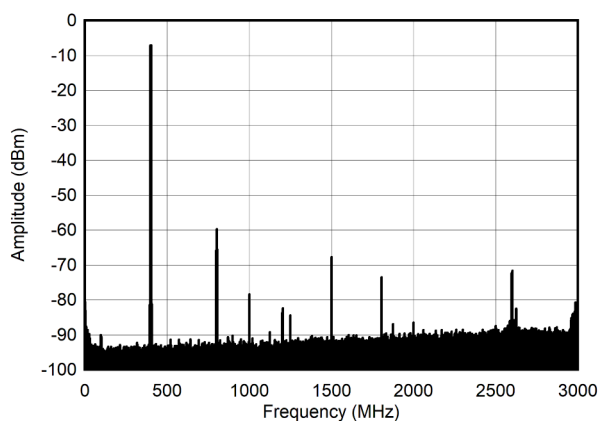


トーン間隔 = 4MHz

図 4-286. 400MHz、-7dBFS でのデュアル トーン スペクトル ($\pm 100\text{MHz}$)

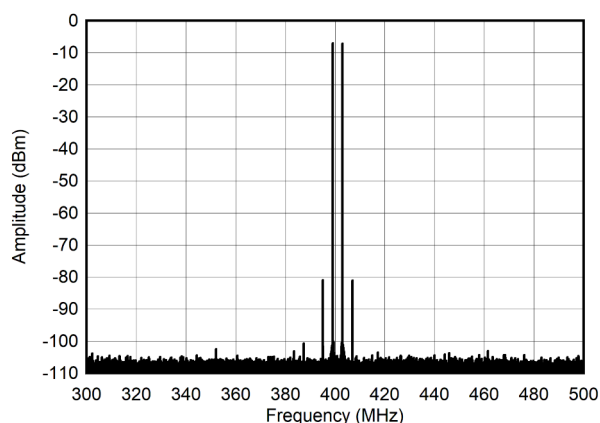
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



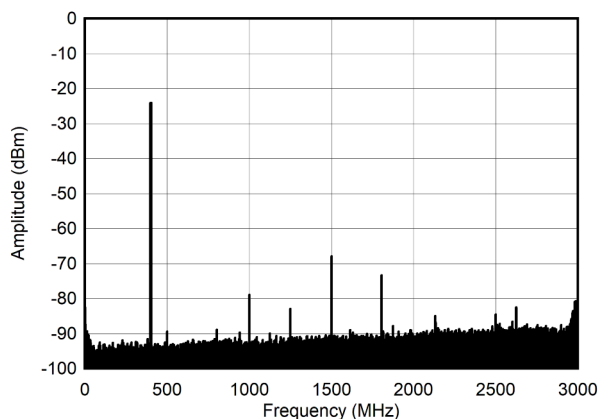
トーン間隔 = 4MHz

図 4-287. 400MHz、-13dBFS でのデュアル トーン スペクトル (ナイキスト)



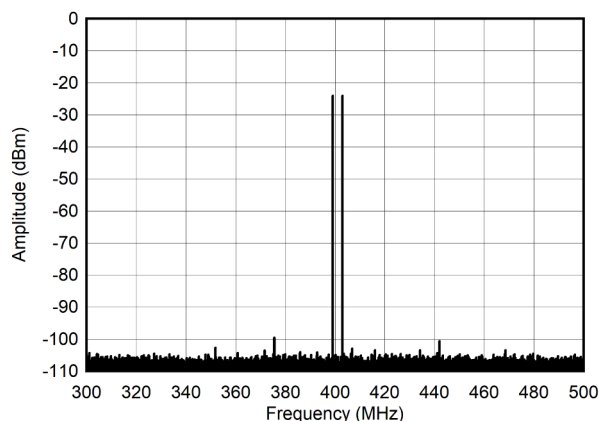
トーン間隔 = 4MHz

図 4-288. 400MHz、-13dBFS でのデュアル トーン スペクトル ($\pm 100\text{MHz}$)



トーン間隔 = 4MHz

図 4-289. 400MHz、-30dBFS でのデュアル トーン スペクトル (ナイキスト)

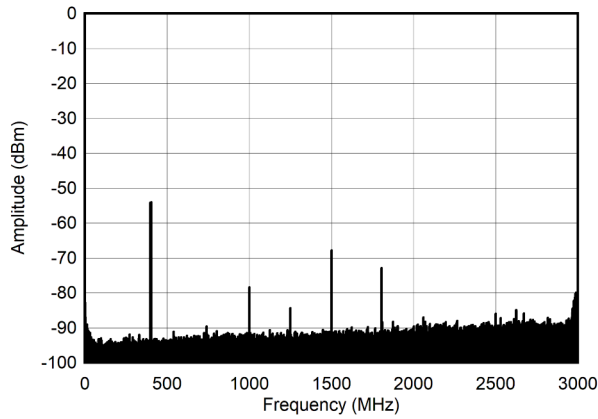


トーン間隔 = 4MHz

図 4-290. 400MHz、-30dBFS でのデュアル トーン スペクトル ($\pm 100\text{MHz}$)

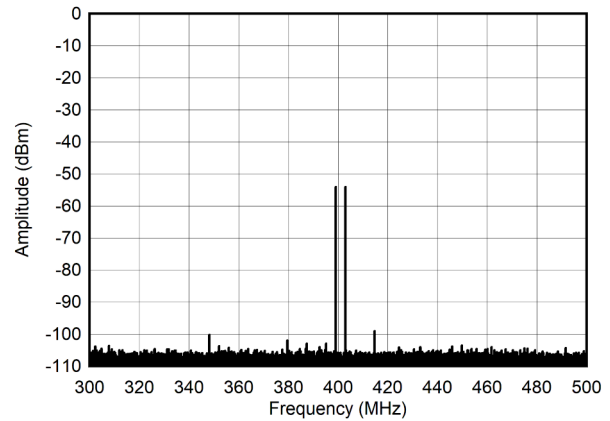
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件:TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロックモード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



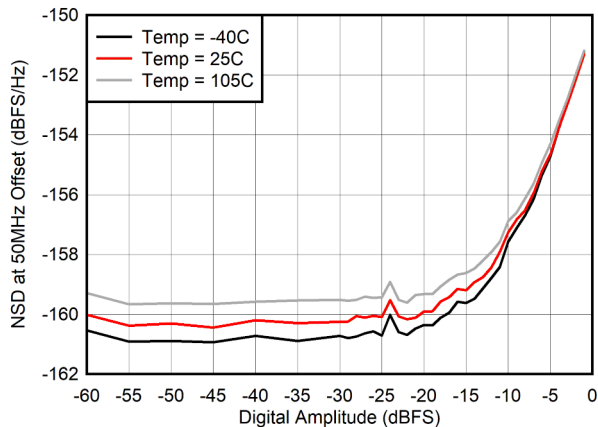
トーン間隔 = 4MHz

図 4-291. 400MHz、-60dBFS でのデュアル トーン スペクトル (ナイキスト)



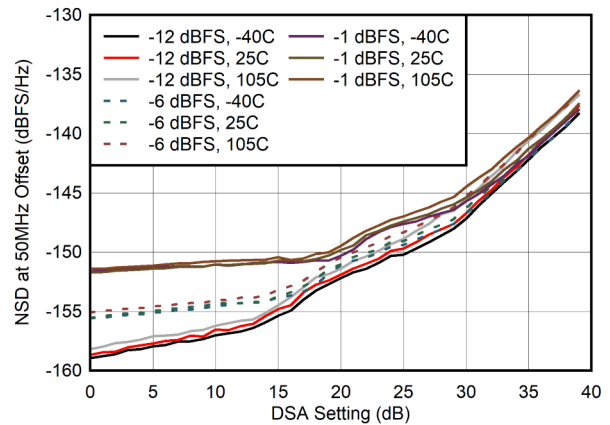
トーン間隔 = 4MHz

図 4-292. 400MHz、-60dBFS でのデュアル トーン スペクトル (±100MHz)



50MHz オフセットで測定

図 4-293. 400MHz でのノイズ スペクトル密度とデジタル振幅

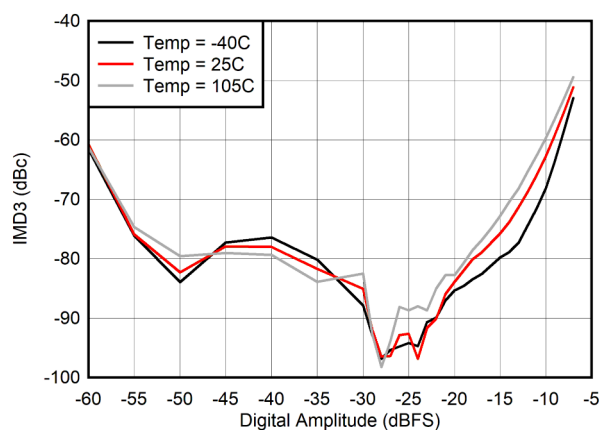


50MHz オフセットで測定

図 4-294. 400MHz でのノイズ スペクトル密度と DSA 設定の関係

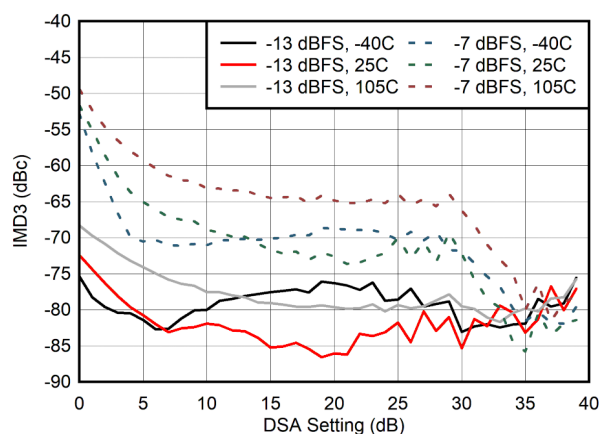
4.12.8 TX 代表的特性 : 30MHz~400MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。デフォルト条件: TX 入力データレート = 125MSPS、 $f_{\text{DAC}} = 6000\text{MSPS}$ (48x 補間)、インターリーブモード、1 次ナイキストゾーン出力、 $f_{\text{REF}} = 500\text{MHz}$ による PLL クロック モード。すべてのプロットにデフォルト条件を追加、 $A_{\text{OUT}} = -1\text{dBFS}$ 、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



トーン間隔 = 4MHz

図 4-295. 400MHz での IMD3 とデジタル振幅との関係



トーン間隔 = 4MHz

図 4-296. 400MHz での IMD3 と DSA 設定との関係

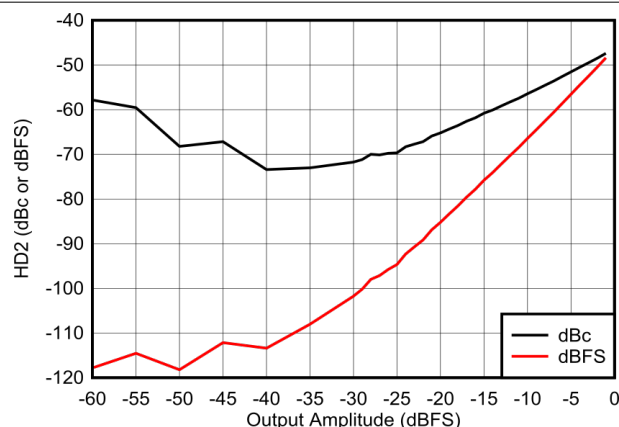


図 4-297. 400MHz での HD2 と振幅との関係

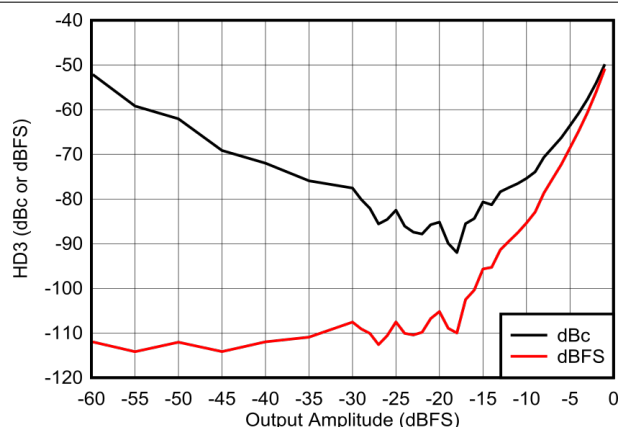
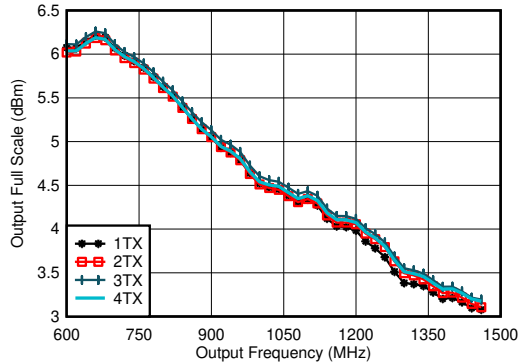


図 4-298. 400MHz での HD3 と振幅との関係

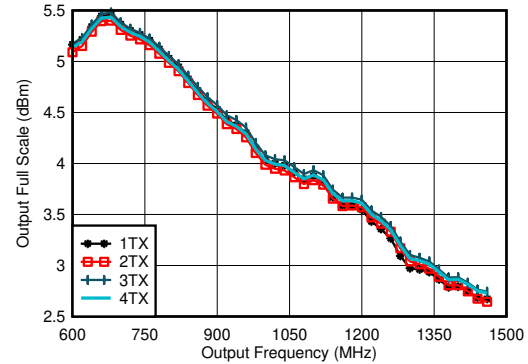
4.12.9 TX 代表的特性 : 800MHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



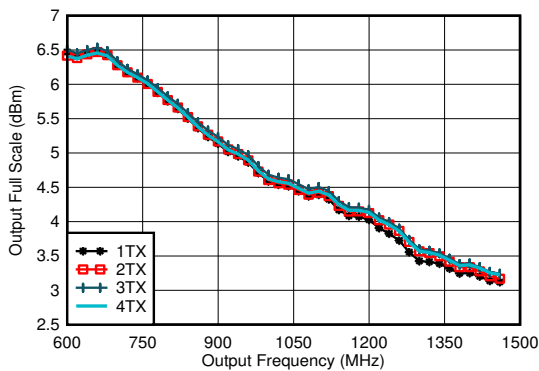
PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり。

図 4-299. TX フルスケールと RF 周波数の関係 (各種チャネル、5898.24MSPS、ストレートモード)



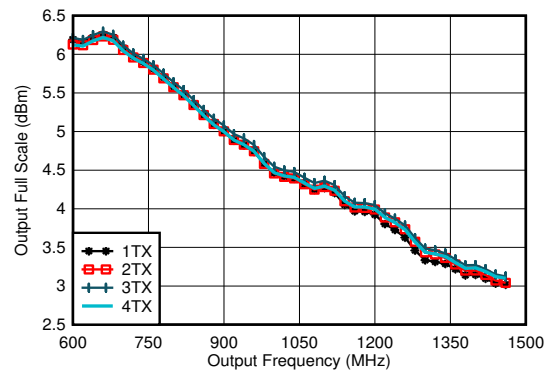
PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり。

図 4-300. TX フルスケールと RF 周波数の関係 (各種チャネル、8847.36MSPS、ストレートモード)



PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり。

図 4-301. TX フルスケールと RF 周波数との関係 (各種チャネル、5898.24MSPS、インターリーブモード)

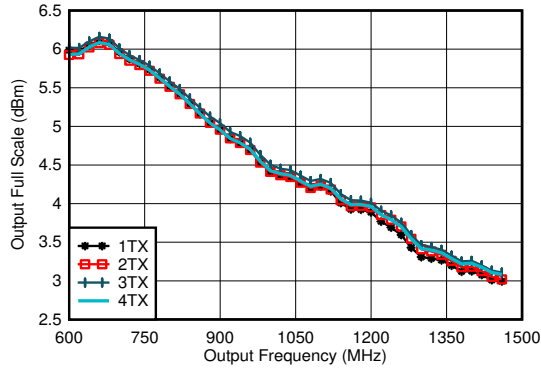


PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり。

図 4-302. TX フルスケールと RF 周波数との関係 (各種チャネル、8847.36MSPS、インターリーブモード)

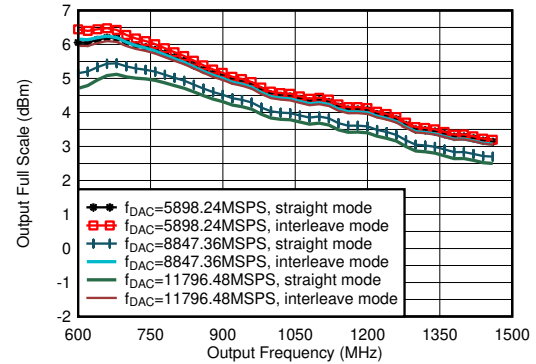
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



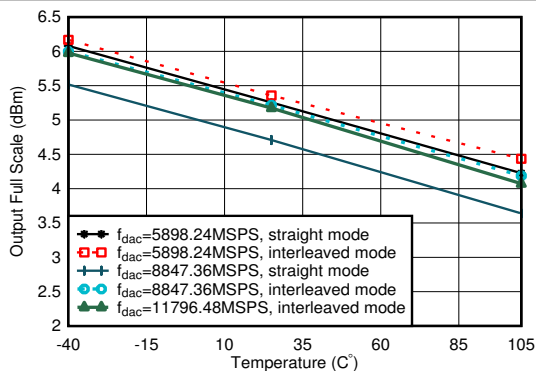
PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり。

図 4-303. TX フルスケールと RF 周波数との関係 (各種チャネル、11796.48MSPS、インターリーブモード)



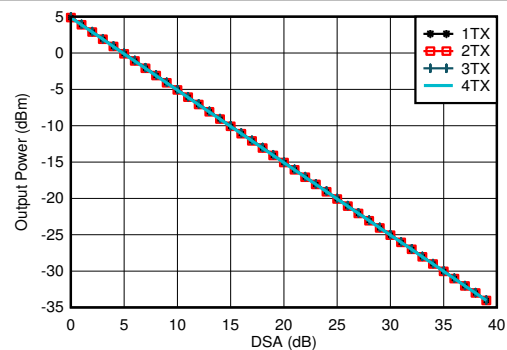
PCB とケーブルの損失を含める。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり

図 4-304. TX 出力フルスケールと出力周波数との関係



PCB とケーブルの損失を含める。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、0.8GHz 整合あり

図 4-305. TX 出力フルスケールと温度との関係

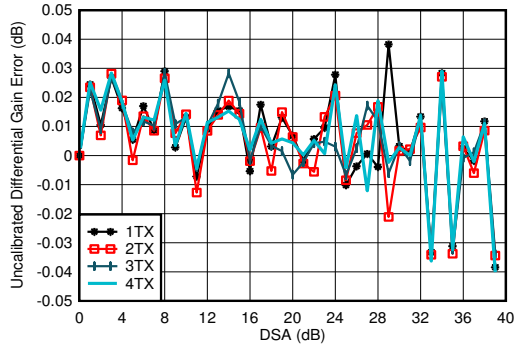


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{out}} = -0.5\text{dBFS}$ 、0.8GHz に整合

図 4-306. TX 出力電力と DSA 設定との関係 (各種チャネル、0.85GHz)

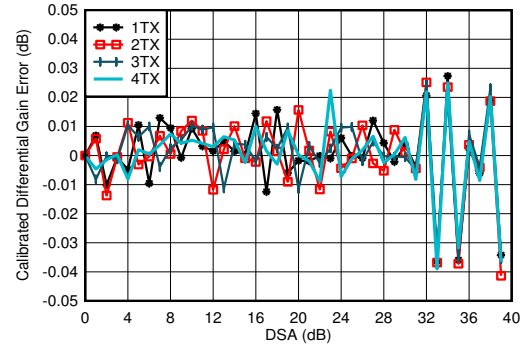
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



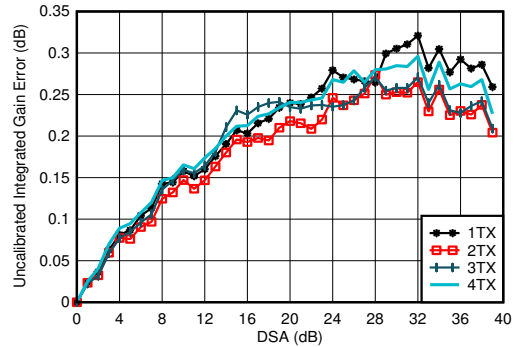
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + 1$

図 4-307. TX 未較正微分ゲイン誤差と DSA 設定との関係 (各種チャネル、0.85GHz)



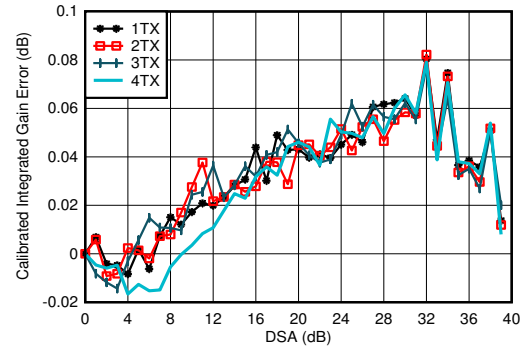
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + 1$

図 4-308. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種チャネル、0.85GHz)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + \text{DSA 設定}$

図 4-309. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種チャネル、0.85GHz)

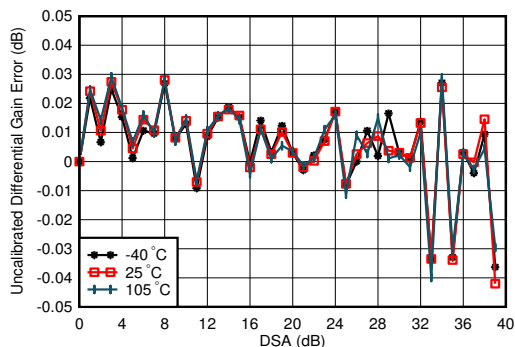


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + \text{DSA 設定}$

図 4-310. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種チャネル、0.85GHz)

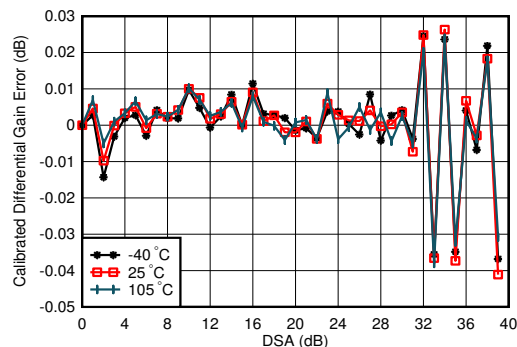
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



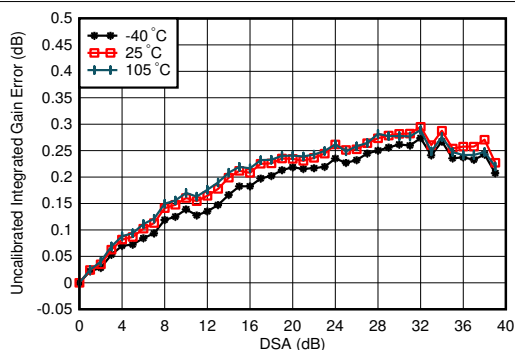
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + 1$

図 4-311. TX 未較正微分ゲイン誤差と DSA 設定との関係 (各種温度、0.85GHz)



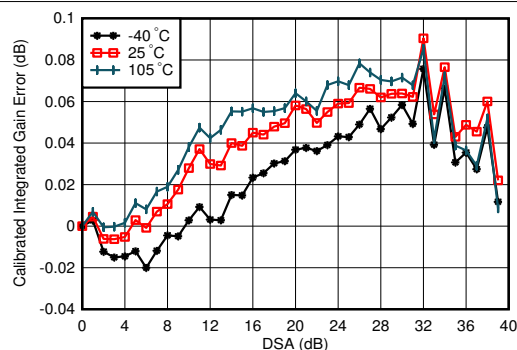
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + 1$

図 4-312. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種温度、0.85GHz)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + \text{DSA 設定}$

図 4-313. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種温度、0.85GHz)

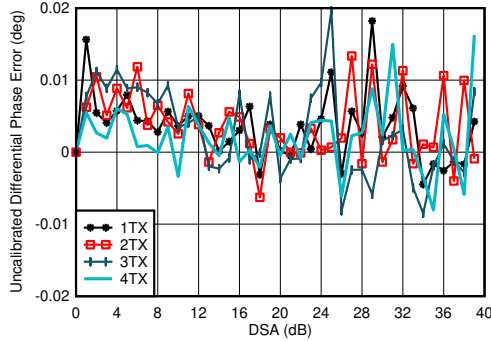


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + \text{DSA 設定}$

図 4-314. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種温度、0.85GHz)

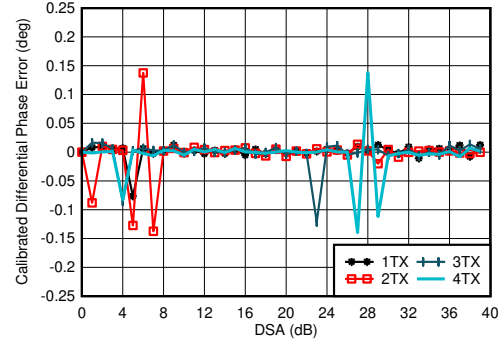
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、DSA = 0dB、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



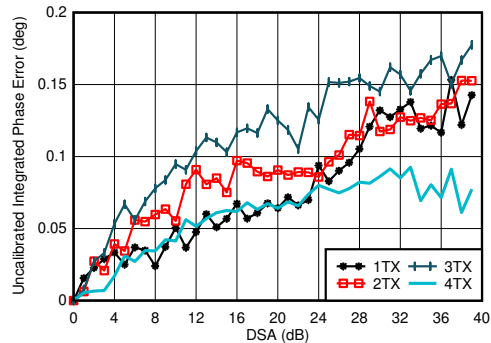
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-315. TX 未較正微分位相誤差と DSA 設定との関係 (各種チャネル、0.85GHz)



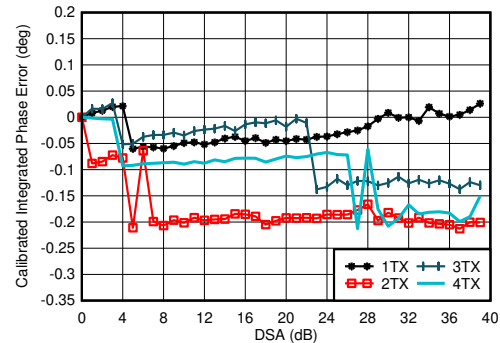
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$
位相 DNL スパイクは、すべての DSA 設定で発生する可能性があります。

図 4-316. TX 較正済み微分位相誤差と DSA 設定との関係 (各種チャネル、0.85GHz)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定}) - \text{Phase}_{\text{OUT}}(\text{DSA 設定} = 0)$

図 4-317. TX 未較正積分位相誤差と DSA 設定との関係 (チャネル 1、0.85GHz)

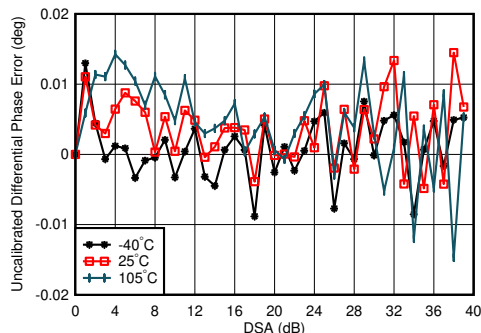


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定}) - \text{Phase}_{\text{OUT}}(\text{DSA 設定} = 0)$

図 4-318. TX 較正済み積分位相誤差と DSA 設定との関係 (各種チャネル、0.85GHz)

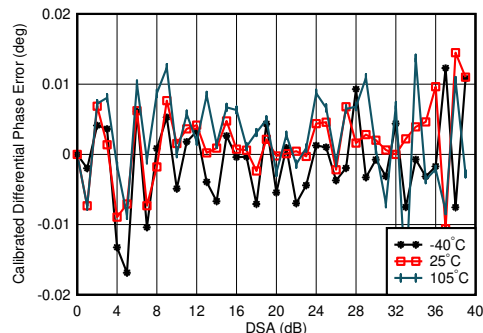
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



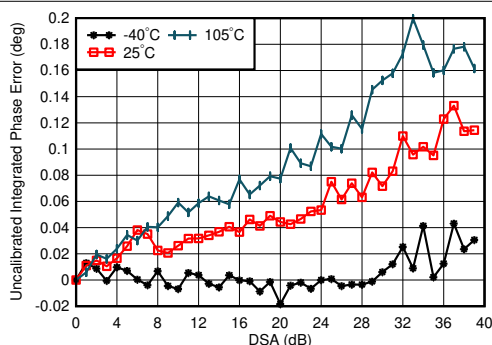
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-319. TX 未較正微分位相誤差と DSA 設定との関係 (各種温度、0.85GHz)



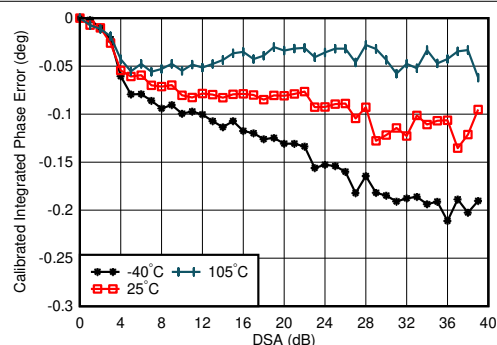
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合、
全 DSA 設定にわたって 25°Cでの誤差が中央値であるチャネル
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-320. TX 較正済み微分位相誤差と DSA 設定との関係 (各種温度、0.85GHz)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定}) - \text{Phase}_{\text{OUT}}(\text{DSA 設定} = 0)$

図 4-321. TX 未較正積分位相誤差と DSA 設定との関係 (各種温度、0.85GHz)

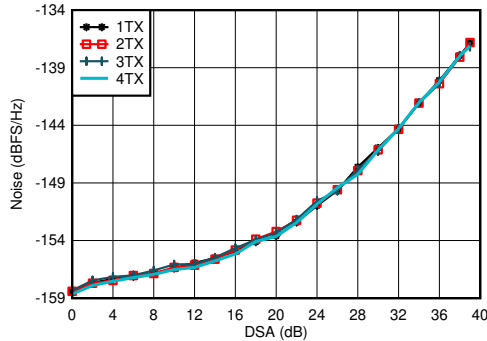


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合
積分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定}) - \text{Phase}_{\text{OUT}}(\text{DSA 設定} = 0)$

図 4-322. TX 較正済み積分位相誤差と DSA 設定との関係 (各種温度、0.85GHz)

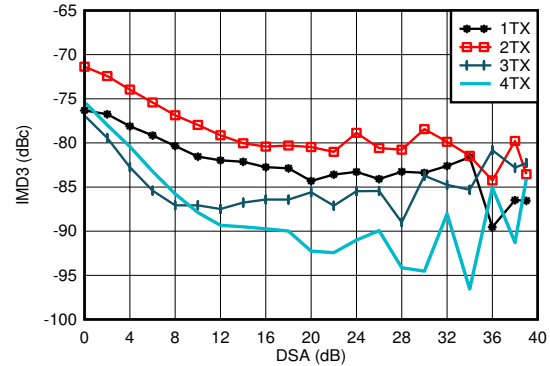
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



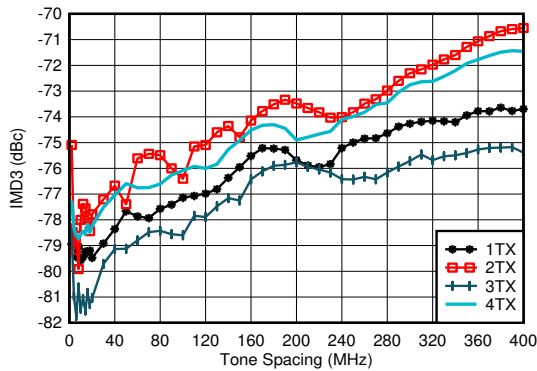
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz で整合、 $P_{\text{OUT}} = -13\text{dBFS}$

図 4-323. TX 出力ノイズと減衰量との関係 (各種チャンネル、0.85GHz)



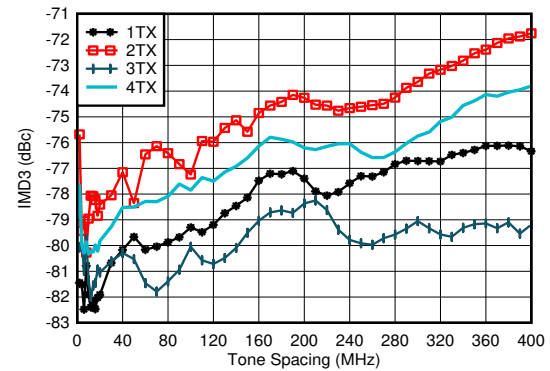
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、0.8GHz で整合、各トーン -13dBFS

図 4-324. TX IMD3 と DSA 設定との関係 (0.85GHz)



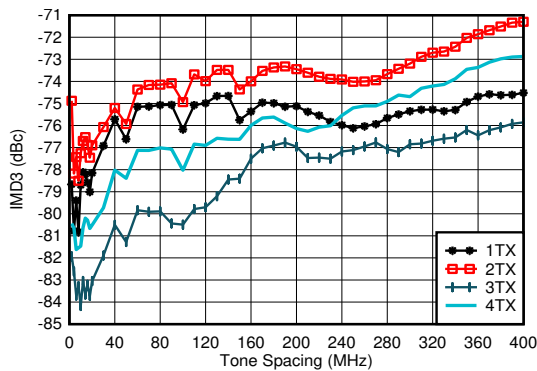
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、0.8GHz で整合、各トーン -13dBFS

図 4-325. TX IMD3 とトーン間隔との関係 (各種チャンネル、0.85GHz)



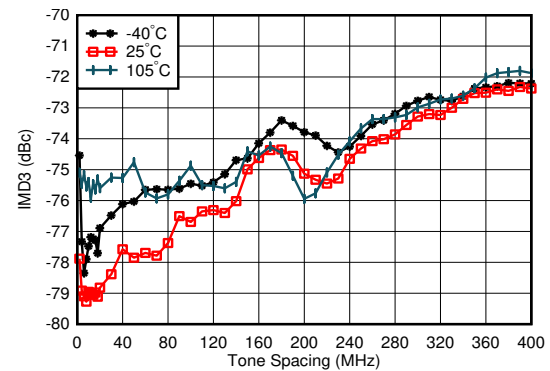
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、0.8GHz で整合、各トーン -13dBFS

図 4-326. TX IMD3 とトーン間隔との関係 (各種チャンネル、0.85GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、0.8GHz で整合、各トーン -13dBFS

図 4-327. TX IMD3 とトーン間隔との関係 (各種チャンネル、0.85GHz)

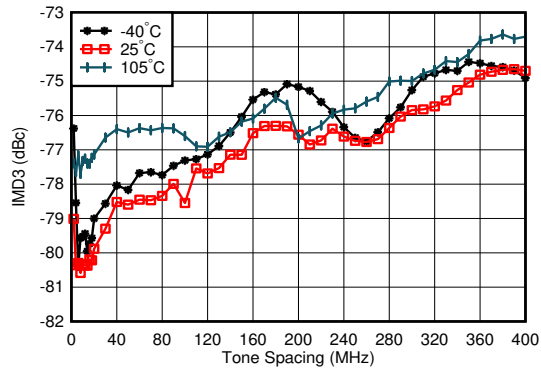


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、0.8GHz で整合、各トーン -13dBFS 、ワーストチャンネル

図 4-328. TX IMD3 とトーン間隔との関係 (各種温度、0.85GHz)

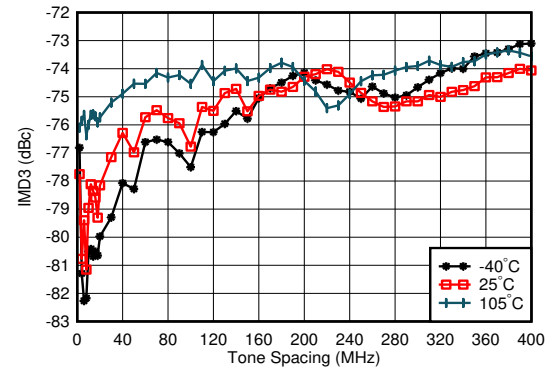
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



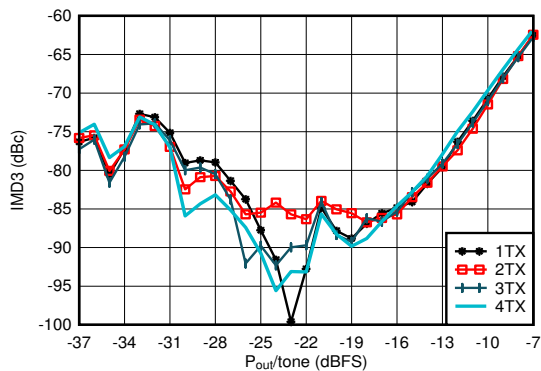
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、 0.8GHz で整合、各トーン -13dBFS 、ワーストチャネル

図 4-329. TX IMD3 とトーン間隔との関係 (各種温度、0.85GHz)



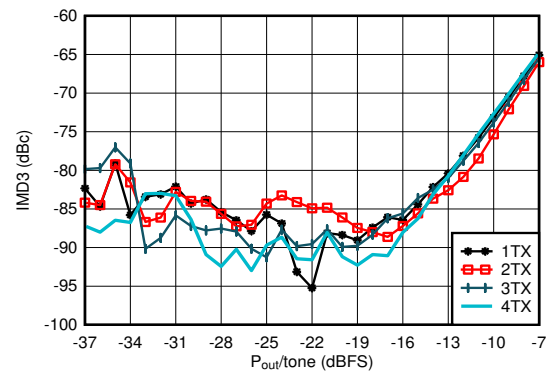
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、 0.8GHz で整合、各トーン -13dBFS 、ワーストチャネル

図 4-330. TX IMD3 とトーン間隔との関係 (各種温度、0.85GHz)



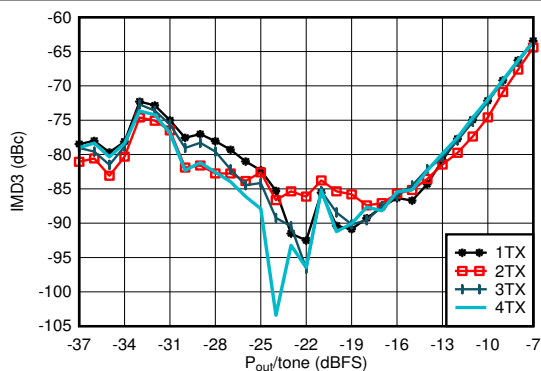
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、 $f_{\text{SPACING}} = 20\text{MHz}$ 、 0.8GHz で整合

図 4-331. TX IMD3 とデジタルレベルとの関係 (0.85GHz)



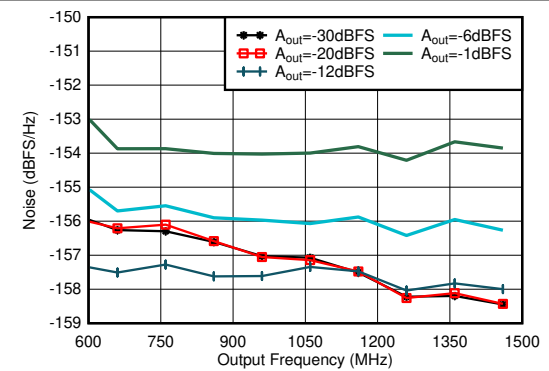
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、 $f_{\text{SPACING}} = 20\text{MHz}$ 、 0.8GHz で整合

図 4-332. TX IMD3 とデジタルレベルとの関係 (0.85GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $f_{\text{CENTER}} = 0.85\text{GHz}$ 、 $f_{\text{SPACING}} = 20\text{MHz}$ 、 0.8GHz で整合

図 4-333. TX IMD3 とデジタルレベルとの関係 (0.85GHz)

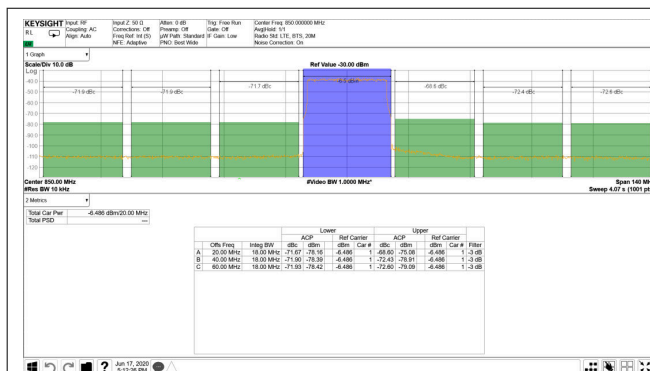


0.8GHz で整合、シングルトーン、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、 40MHz オフセット、 $\text{DSA} = 0\text{dB}$

図 4-334. TX シングルトーン出力ノイズと周波数との関係 (各種振幅、0.85GHz)

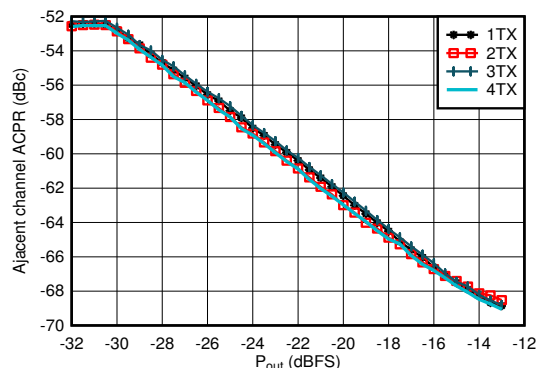
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^{\circ}\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



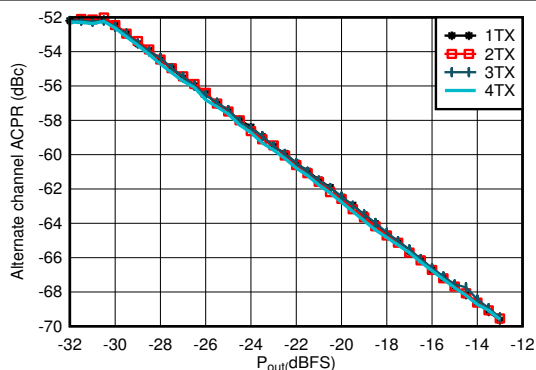
TM1.1、 $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-335. TX 20MHz LTE 出力スペクトル (0.85GHz)



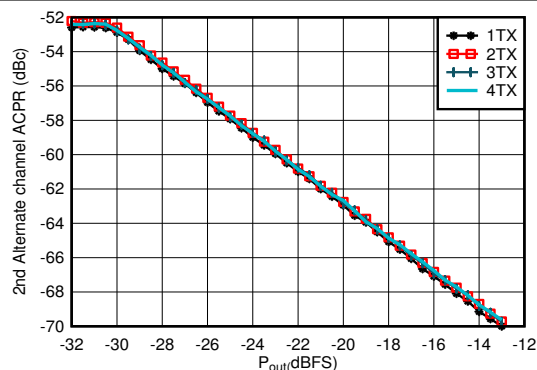
0.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-336. TX 20MHz LTE ACPR とデジタル レベルとの関係 (0.85GHz)



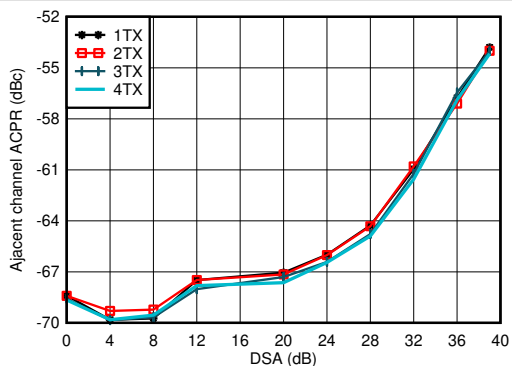
0.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-337. TX 20MHz LTE alt-ACPR とデジタル レベルとの関係 (0.85GHz)



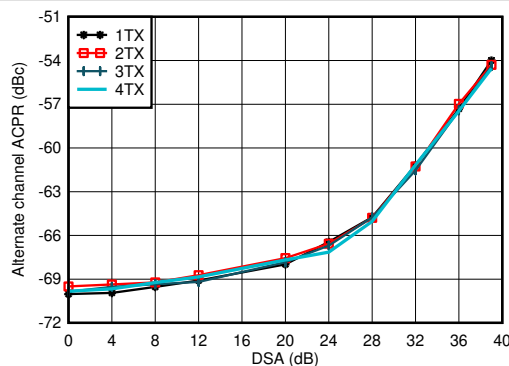
0.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-338. TX 20MHz LTE alt2-ACPR とデジタル レベルとの関係 (0.85GHz)



0.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-339. TX 20MHz LTE ACPR と DSA との関係 (0.85GHz)

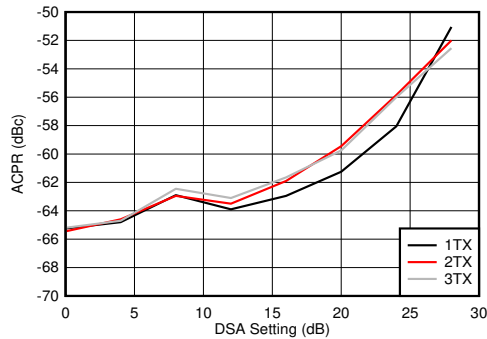


0.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-340. TX 20MHz LTE alt-ACPR と DSA との関係 (0.85GHz)

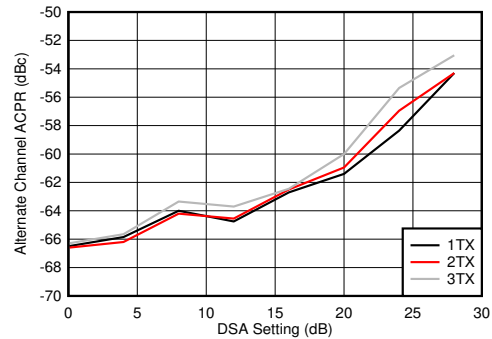
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{OUT} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{REF} = 491.52\text{MSPS}$ 、24x 補間、DSA = 0dB、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



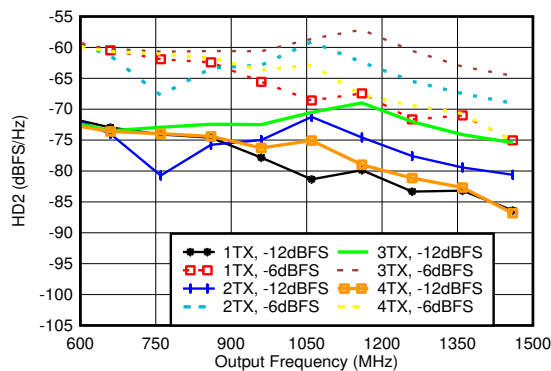
0.8GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-341. TX 100MHz NR ACPR と DSA との関係 (0.85GHz)



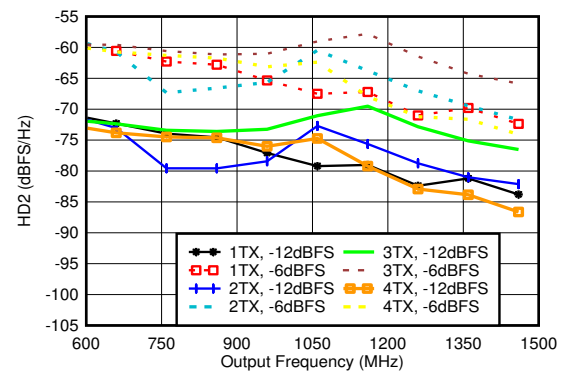
0.8GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-342. TX 100MHz NR alt-ACPR と DSA との関係 (0.85GHz)



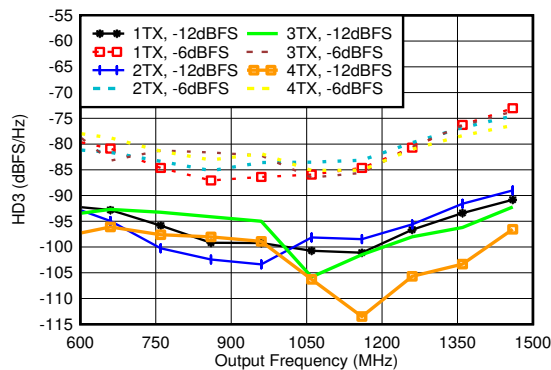
0.8GHz で整合、 $f_{DAC} = 5898.24\text{GSPS}$ 、ストレート モード

図 4-343. TX HD2 と出力周波数との関係 (各種デジタル振幅、0.85GHz)



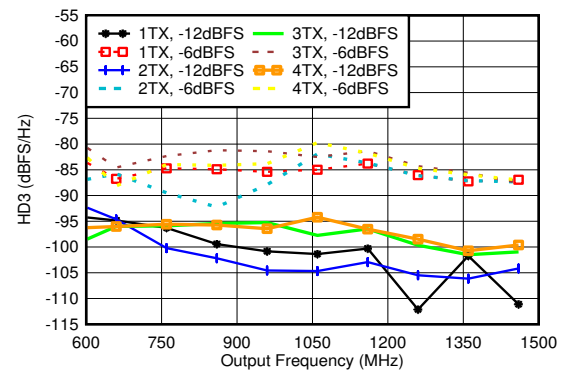
0.8GHz で整合、 $f_{DAC} = 8847.36\text{GSPS}$ 、ストレート モード

図 4-344. TX HD2 と出力周波数との関係 (各種デジタル振幅、0.85GHz)



0.8GHz で整合、 $f_{DAC} = 5898.24\text{MSPS}$ 、ストレート モード、高調波周波数での出力電力で正規化

図 4-345. TX HD3 と出力周波数との関係 (各種デジタル振幅、0.85GHz)

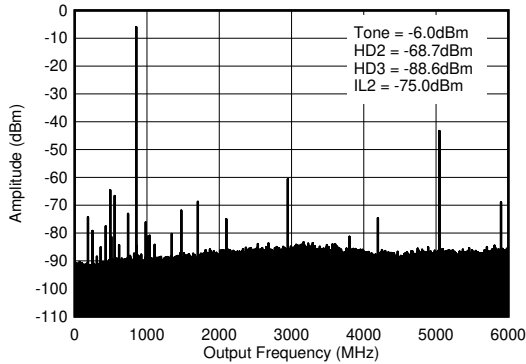


0.8GHz で整合、 $f_{DAC} = 8847.36\text{MSPS}$ 、ストレート モード、高調波周波数での出力電力で正規化

図 4-346. TX HD3 と出力周波数との関係 (各種デジタル振幅、0.85GHz)

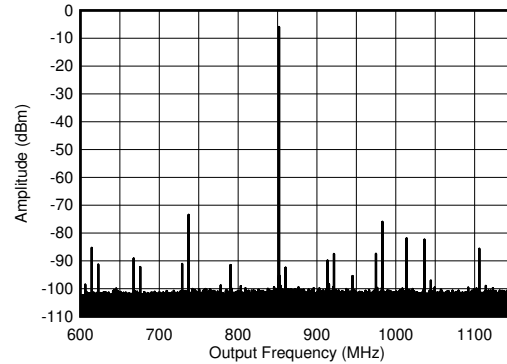
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



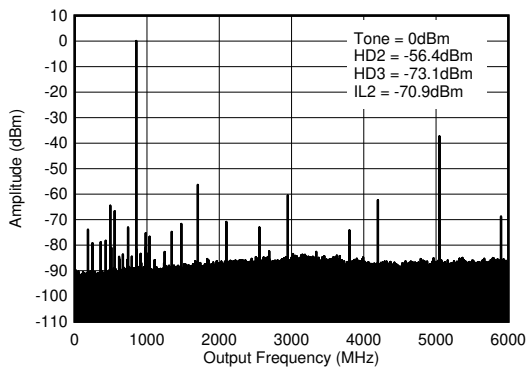
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-347. TX シングル トーン (-12dBFS) 出力スペクトル (0.85GHz、0- f_{DAC})



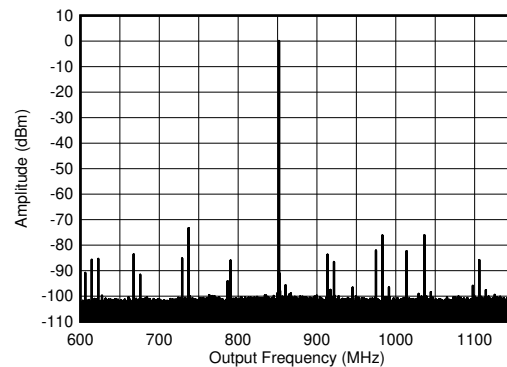
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-348. 0.85GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-349. TX シングル トーン (-6dBFS) 出力スペクトル (0.85GHz、0- f_{DAC})

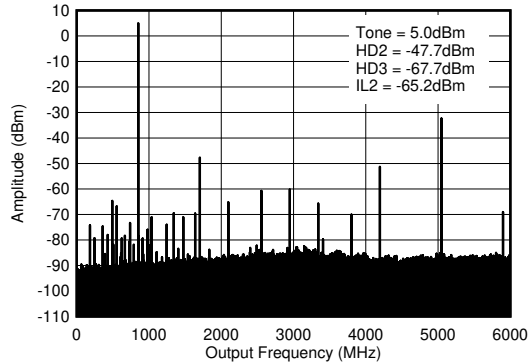


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-350. 0.85GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

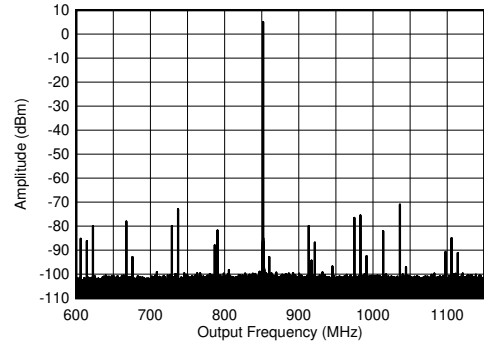
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



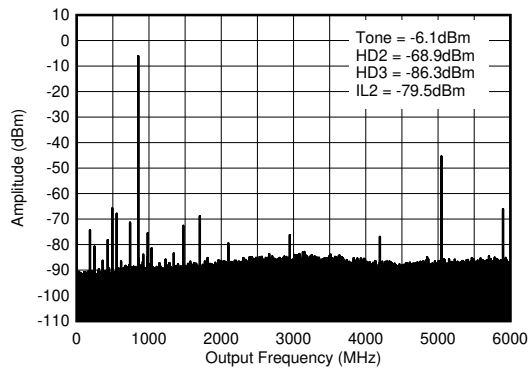
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILN = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-351. TX シングル トーン (-1dBFS) 出力スペクトル (0.85GHz、 $0-f_{\text{DAC}}$)



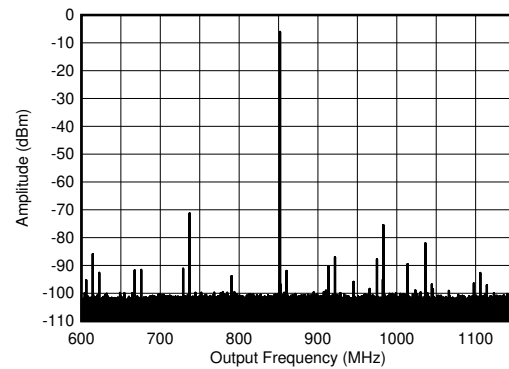
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、インターリーブモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-352. 0.85GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILN = $f_s/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-353. TX シングル トーン (-12dBFS) 出力スペクトル (0.85GHz、 $0-f_{\text{DAC}}$)

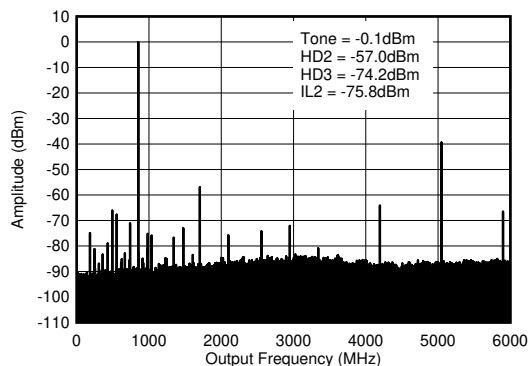


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-354. 0.85GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

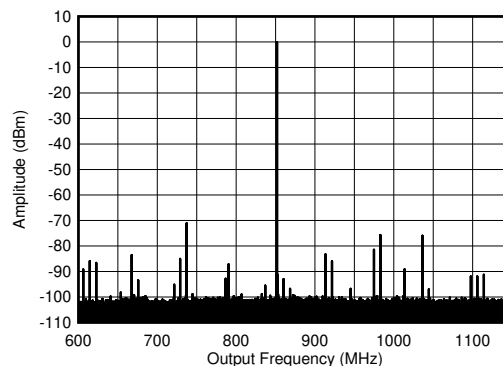
4.12.9 TX 代表的特性 : 800MHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



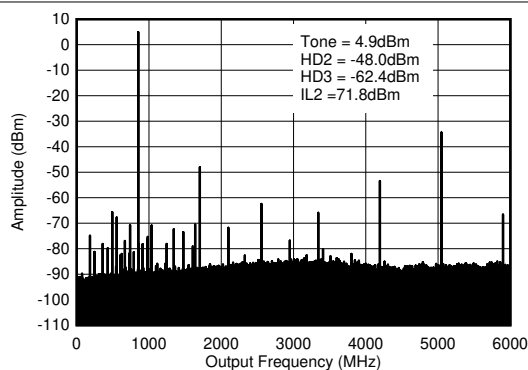
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_{\text{S}}/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-355. TX シングル トーン (-6dBFS) 出力スペクトル (0.85GHz、 $0-f_{\text{DAC}}$)



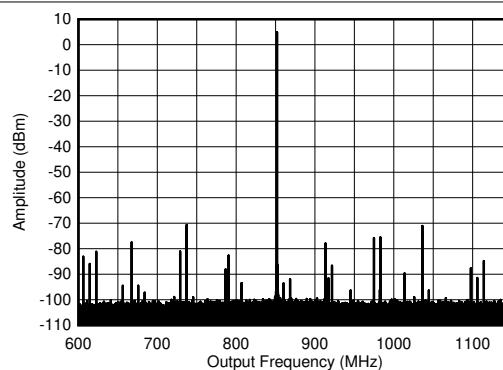
$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-356. 0.85GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_{\text{S}}/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-357. TX シングル トーン (-1dBFS) 出力スペクトル (0.85GHz、 $0-f_{\text{DAC}}$)

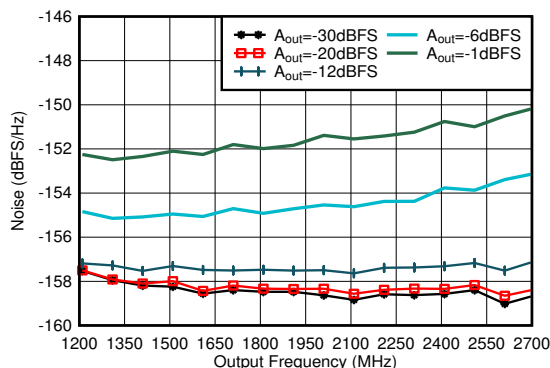


$f_{\text{DAC}} = 5898.24\text{MSPS}$ 、ストレートモード、0.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-358. 0.85GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

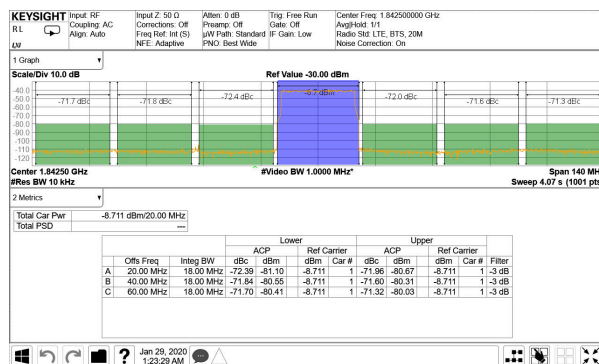
4.12.10 TX 代表的特性 : 1.8GHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



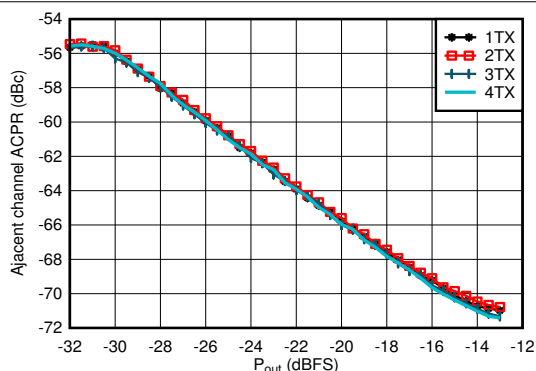
1.8GHz で整合、シングルトーン、 $f_{\text{DAC}} = 11.79648\text{GS}$ 、インターリーブモード、40MHz オフセット

図 4-359. TX シングルトーン出力ノイズと周波数との関係 (各種振幅、1.8GHz)



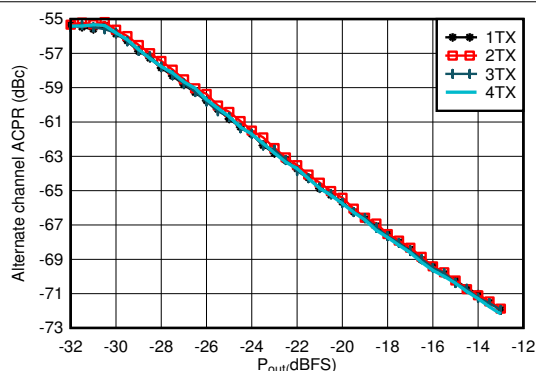
TM1.1、 $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-360. TX 20MHz LTE 出力スペクトル (1.8425GHz)



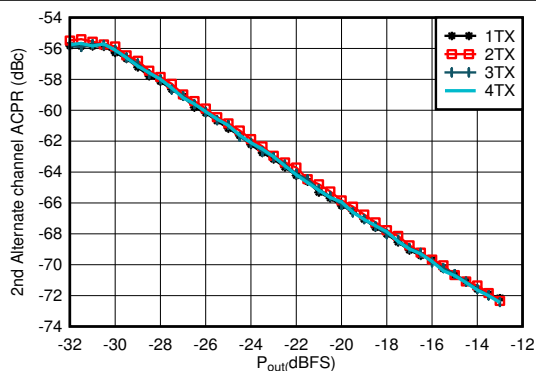
1.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-361. TX 20MHz LTE ACPR とデジタル レベルとの関係 (1.8425GHz)



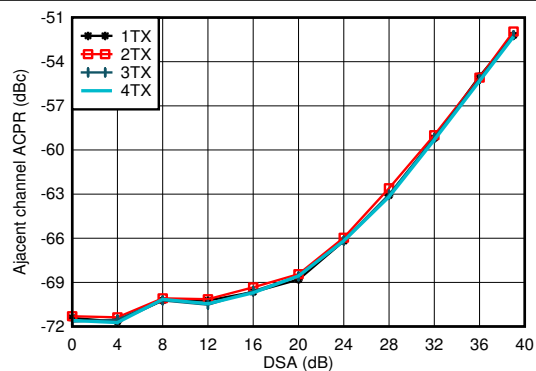
1.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-362. TX 20MHz LTE alt-ACPR とデジタル レベルとの関係 (1.8425GHz)



1.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-363. TX 20MHz LTE alt2-ACPR とデジタル レベルとの関係 (1.8425GHz)

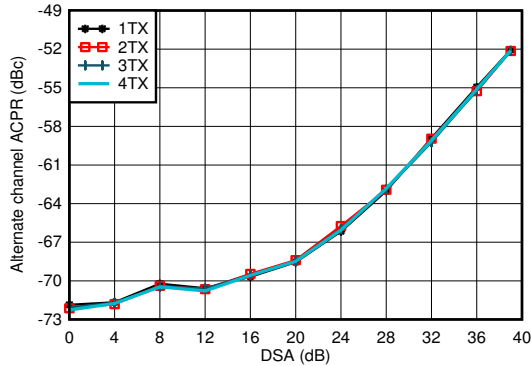


1.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-364. TX 20MHz LTE ACPR と DSA との関係 (1.8GHz)

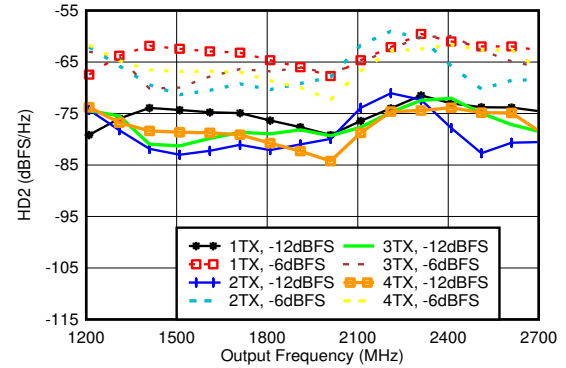
4.12.10 TX 代表的特性 : 1.8GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



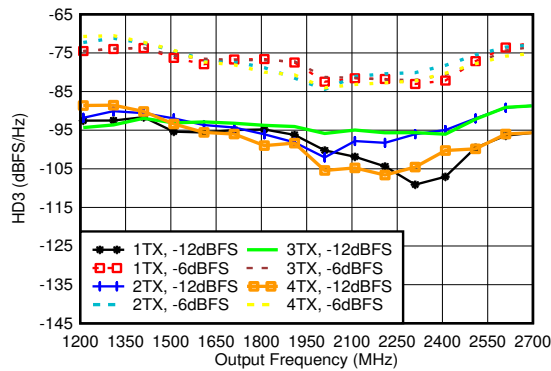
1.8GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-365. TX 20MHz LTE alt-ACPR と DSA との関係 (1.8GHz)



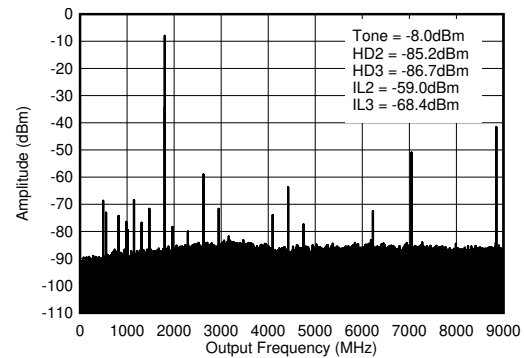
1.8GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、高調波周波数での出力電力で正規化

図 4-366. TX HD2 と出力周波数との関係 (各種デジタル振幅、1.8GHz)



1.8GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、高調波周波数での出力電力で正規化

図 4-367. TX HD3 と出力周波数との関係 (各種デジタル振幅、1.8GHz)

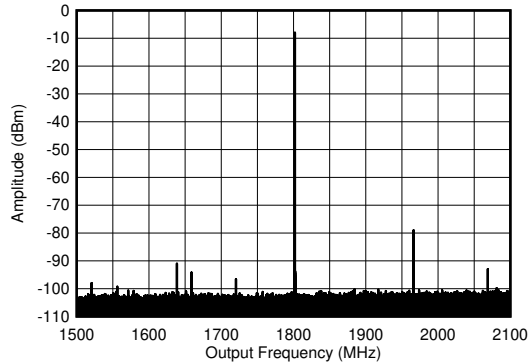


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-368. TX シングル トーン (-12dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)

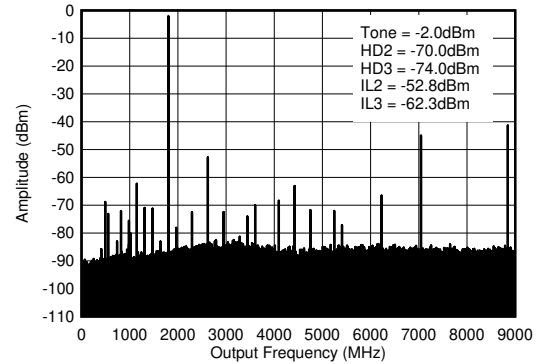
4.12.10 TX 代表的特性 : 1.8GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



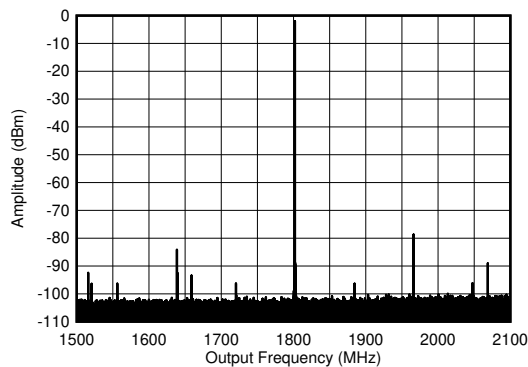
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-369. 1.8GHz での TX シングル トーン (-12dBFS) 出力スペクトル (±300MHz)



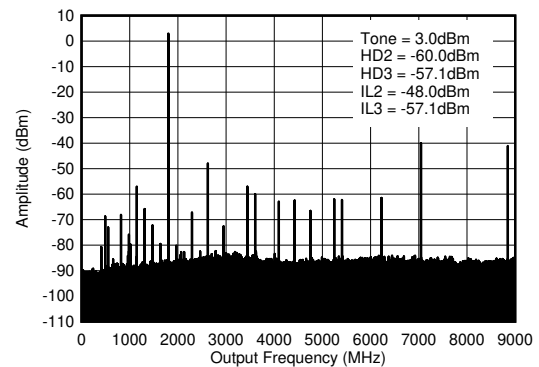
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-370. TX シングル トーン (-6dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-371. 1.8GHz での TX シングル トーン (-6dBFS) 出力スペクトル (±300MHz)

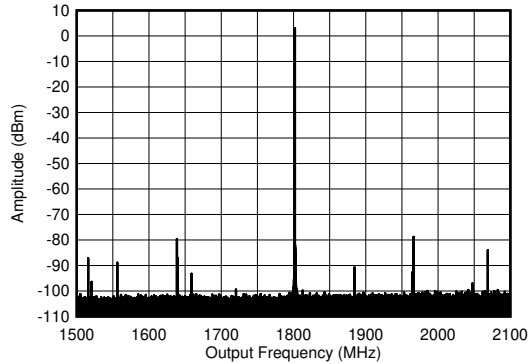


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-372. TX シングル トーン (-1dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)

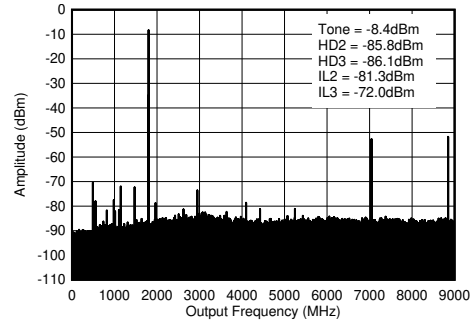
4.12.10 TX 代表的特性 : 1.8GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



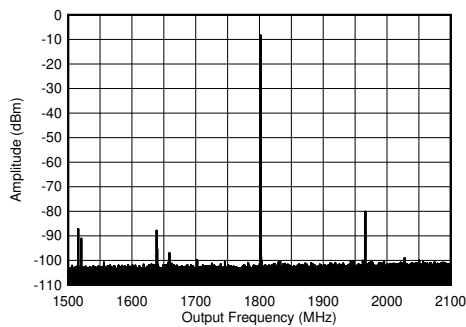
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブ モード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-373. 1.8GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



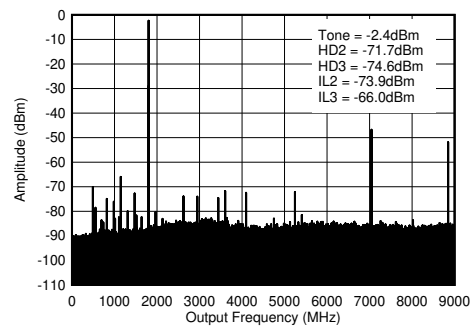
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレート モード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ (デジタル クロックとのミキシングに起因)。

図 4-374. TX シングル トーン (-12dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレート モード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-375. 1.8GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

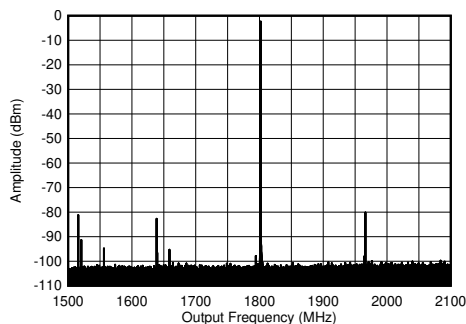


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレート モード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ (デジタル クロックとのミキシングに起因)。

図 4-376. TX シングル トーン (-6dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)

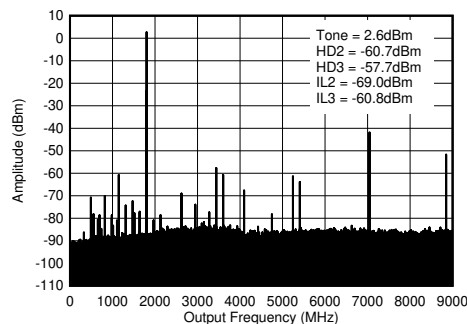
4.12.10 TX 代表的特性 : 1.8GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



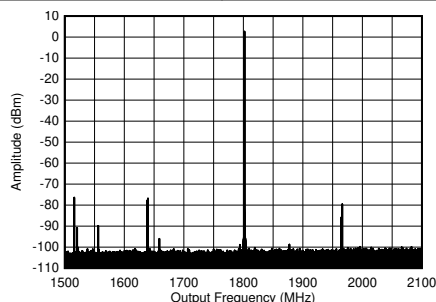
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-377. 1.8GHz での TX シングル トーン (-6dBFS) 出力スペクトル (±300MHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、1.8GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_{\text{S}}/n \pm f_{\text{OUT}}$ (デジタル クロックとのミキシングに起因)。

図 4-378. TX シングル トーン (-1dBFS) 出力スペクトル (1.8GHz、 $0-f_{\text{DAC}}$)

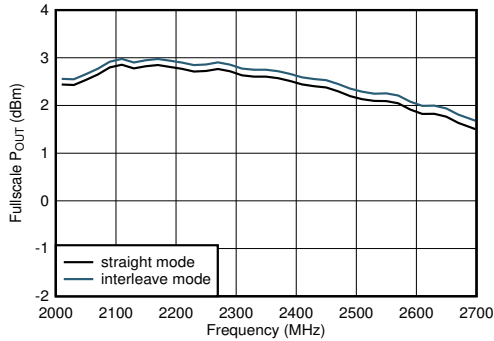


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、1.8GHz 整合あり、PCB とケーブルの損失を含む

図 4-379. 1.8GHz での TX シングル トーン (-1dBFS) 出力スペクトル (±300MHz)

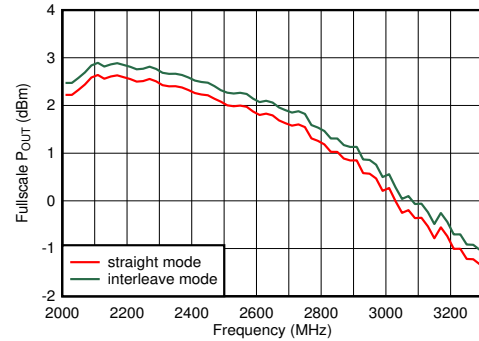
4.12.11 TX 代表的特性 : 2.6GHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



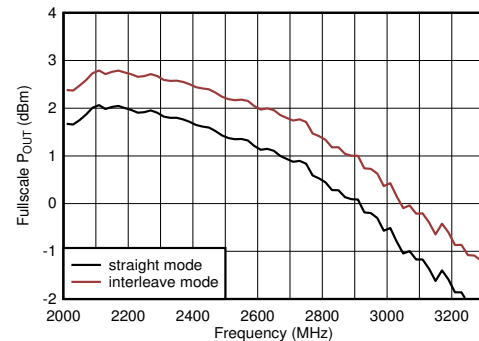
PCB とケーブルの損失を含む。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、2.6GHz 整合あり。

図 4-380. TX フルスケールと RF 周波数との関係 (5898.24MSPS)



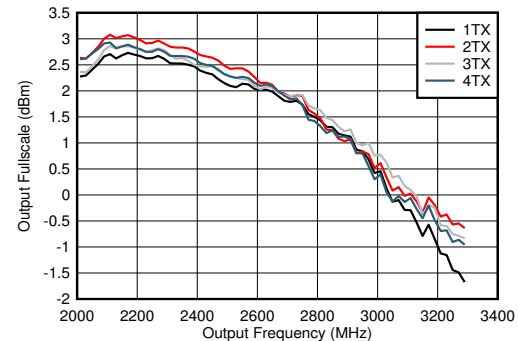
PCB とケーブルの損失を含む。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、2.6GHz 整合あり。

図 4-381. TX フルスケールと RF 周波数との関係 (8847.36MSPS)



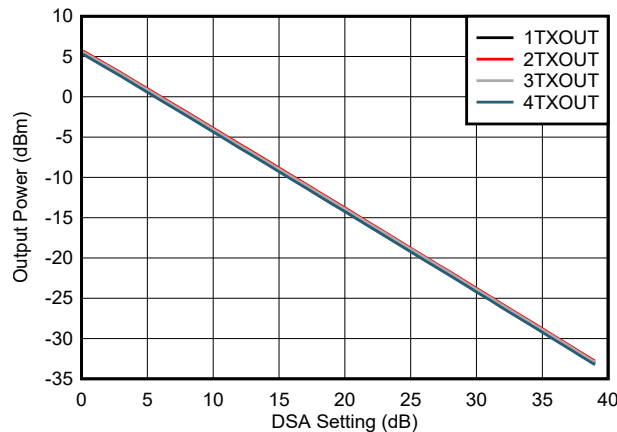
PCB とケーブルの損失を含む。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、2.6GHz 整合あり。

図 4-382. TX フルスケールと RF 周波数との関係 (11796.48MSPS)



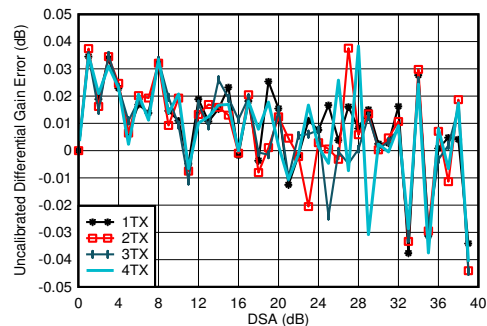
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、PCB およびケーブルの損失を含む、 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、2.6GHz 整合あり

図 4-383. TX 出力フルスケールと出力周波数とチャンネルとの関係



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、 $A_{\text{out}} = -0.5\text{dBFS}$ 、2.6GHz に整合

図 4-384. TX 出力電力と DSA 設定との関係 (各種チャネル、2.6GHz)

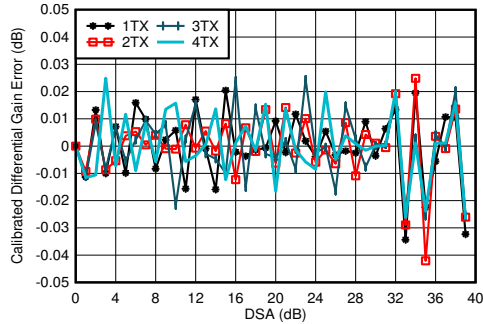


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-385. TX 未校正微分ゲイン誤差と DSA 設定との関係 (各種チャネル、2.6GHz)

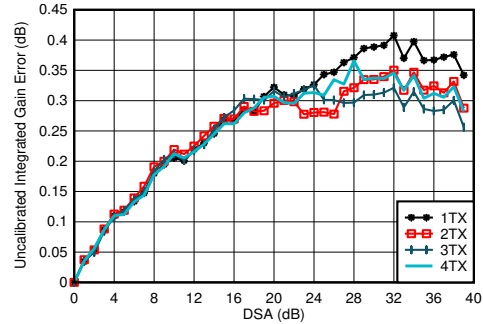
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



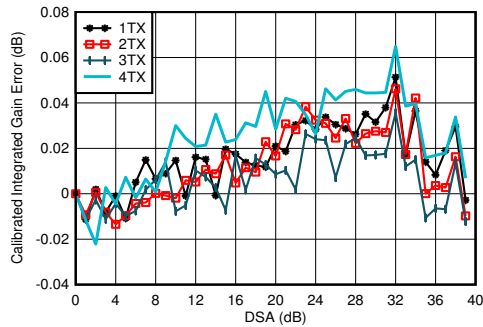
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
 微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-386. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種チャネル、2.6GHz)



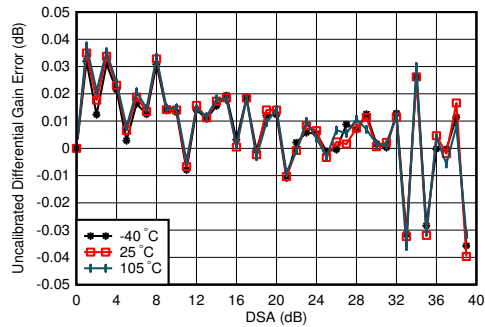
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
 積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-387. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種チャネル、2.6GHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
 積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-388. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種チャネル、2.6GHz)

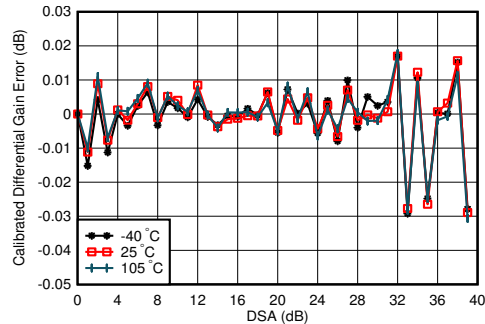


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全
 DSA 設定にわたって 25°C での誤差が中央値であるチャネル
 微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-389. TX 未較正微分ゲイン誤差と DSA 設定との関係 (各種温度、2.6GHz)

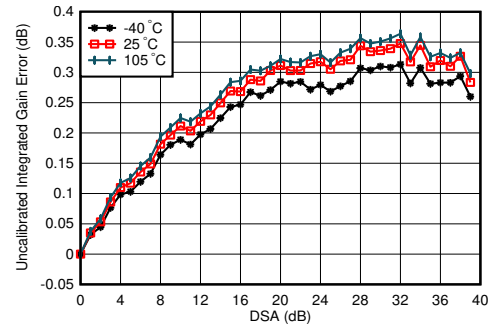
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



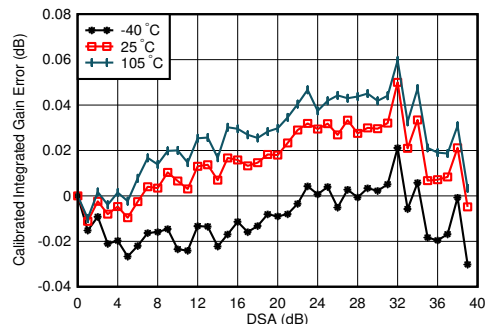
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°Cでの誤差が中央値であるチャンネル
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-390. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種温度、2.6GHz)



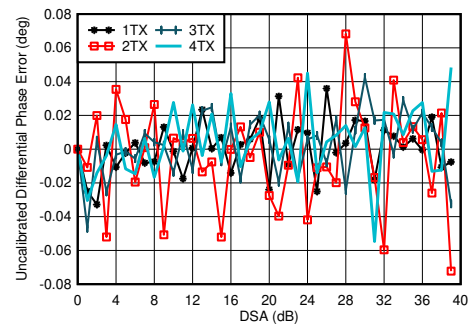
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°Cでの誤差が中央値であるチャンネル
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-391. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種温度、2.6GHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°Cでの誤差が中央値であるチャンネル
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-392. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種温度、2.6GHz)

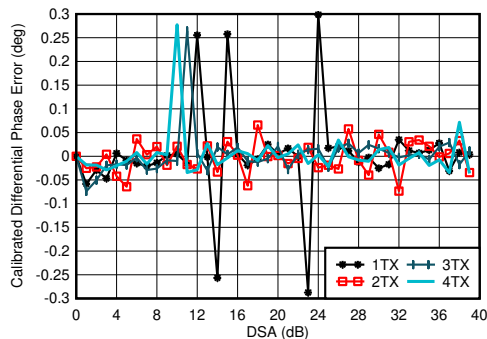


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-393. TX 未較正微分位相誤差と DSA 設定との関係 (各種チャンネル、2.6GHz)

4.12.11 TX 代表的特性 : 2.6GHz (続き)

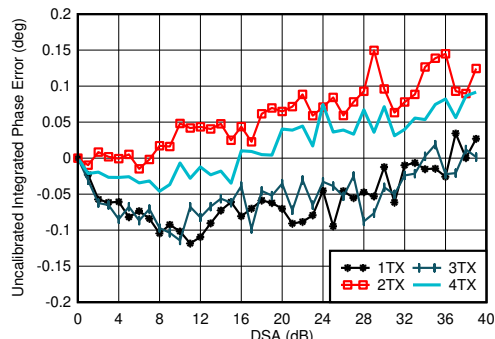
$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、DSA = 0dB、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

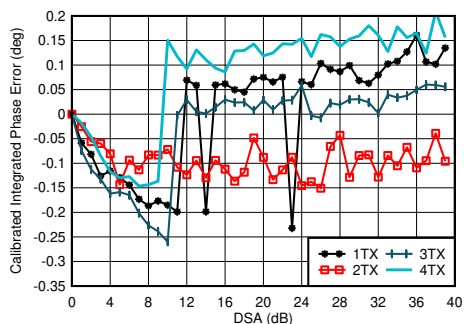
位相 DNL スパイクは、すべての DSA 設定で発生する可能性があります。

図 4-394. TX 較正済み微分位相誤差と DSA 設定との関係 (各種チャネル、2.6GHz)



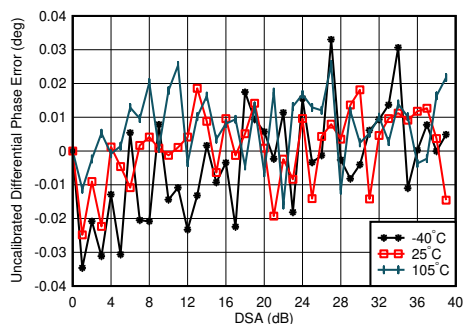
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-395. TX 未較正積分位相誤差と DSA 設定との関係 (チャネル 1、2.6GHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-396. TX 較正済み積分位相誤差と DSA 設定との関係 (各種チャネル、2.6GHz)

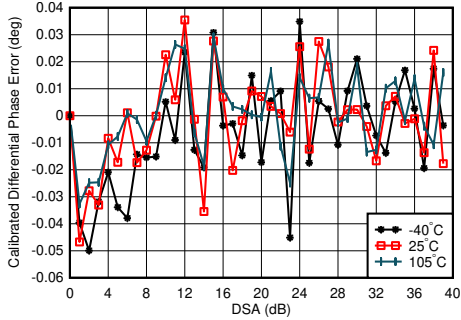


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全
DSA 設定にわたって 25°C での誤差が中央値であるチャネル
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-397. TX 未較正微分位相誤差と DSA 設定との関係 (各種温度、2.6GHz)

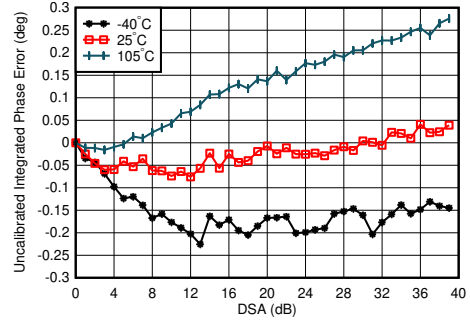
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



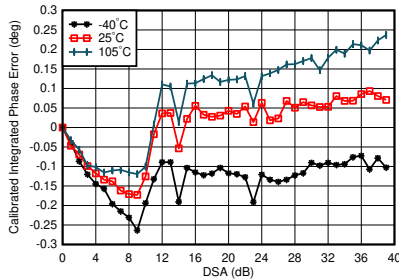
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°C での誤差が中央値であるチャンネル微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-398. TX 校正済み微分位相誤差と DSA 設定との関係 (各種温度、2.6GHz)



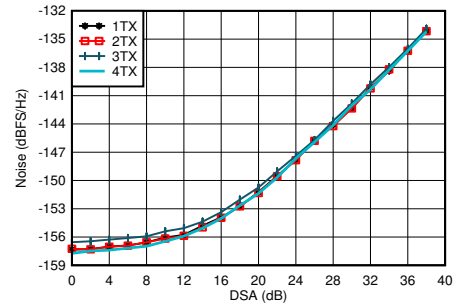
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°C での誤差が中央値であるチャンネル積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-399. TX 未校正積分位相誤差と DSA 設定との関係 (各種温度、2.6GHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz で整合、全 DSA 設定にわたって 25°C での誤差が中央値であるチャンネル積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-400. TX 校正済み積分位相誤差と DSA 設定との関係 (各種温度、2.6GHz)

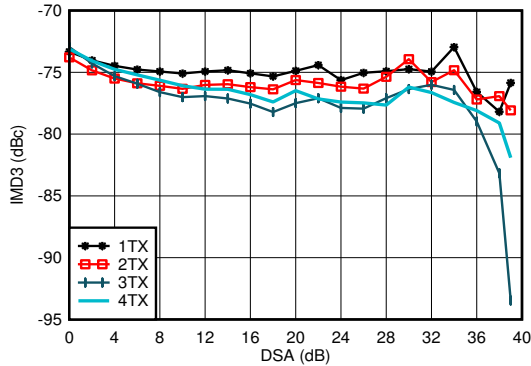


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz で整合、 $P_{\text{OUT}} = -13\text{dBFS}$

図 4-401. TX 出力ノイズと減衰量との関係 (各種チャンネル、2.6GHz)

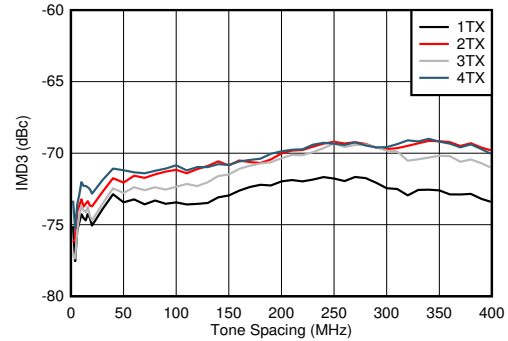
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



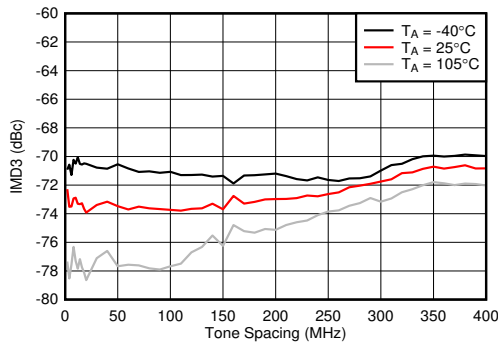
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 2.6\text{GHz}$ 、 2.6GHz で整合、各トーン -13dBFS

図 4-402. TX IMD3 と DSA 設定との関係 (2.6GHz)



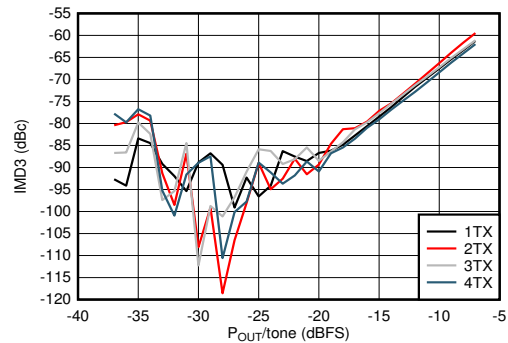
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 2.6\text{GHz}$ 、 2.6GHz で整合、各トーン -13dBFS

図 4-403. TX IMD3 とトーン間隔との関係 (各種チャネル、2.6GHz)



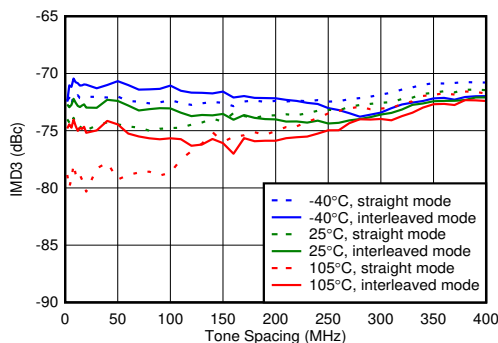
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 2.6\text{GHz}$ 、 2.6GHz で整合、各トーン -13dBFS 、ワーストチャネル。

図 4-404. TX IMD3 とトーン間隔との関係 (各種温度、2.6GHz)



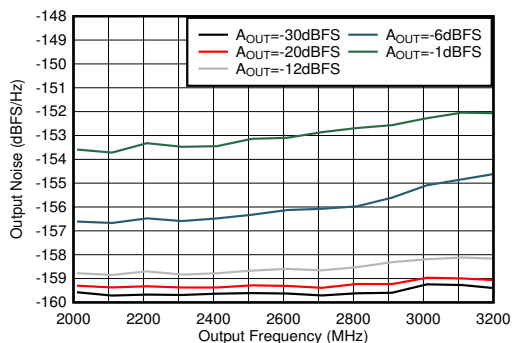
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 2.6\text{GHz}$ 、 $f_{\text{SPACING}} = 20\text{MHz}$ 、 2.6GHz で整合

図 4-405. TX IMD3 とデジタルレベルとの関係 (2.6GHz)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、 $f_{\text{CENTER}} = 2.6\text{GHz}$ 、 2.6GHz で整合、各トーン -13dBFS

図 4-406. TX IMD3 とトーン間隔との関係 (各種温度)



2.6GHz で整合、シングルトーン、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、 40MHz オフセット

図 4-407. TX シングルトーン出力ノイズと周波数との関係 (各種振幅、2.6GHz)

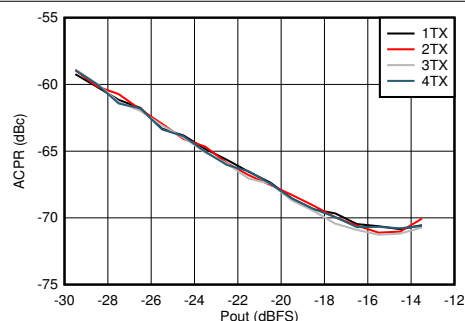
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



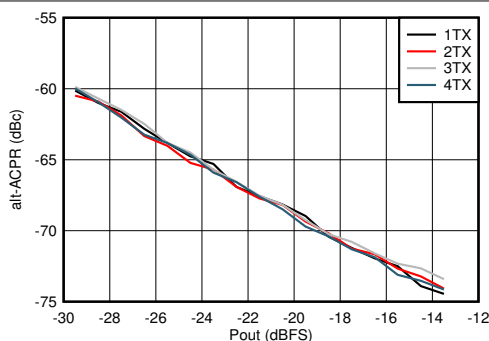
TM1.1、 $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-408. TX 20MHz LTE 出力スペクトル (バンド 41、2.6GHz)



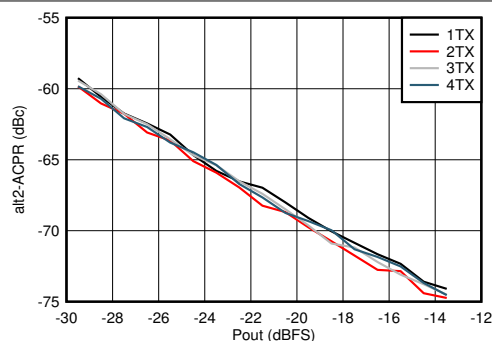
2.6GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-409. TX 20MHz LTE ACPR とデジタル レベルとの関係 (2.6GHz)



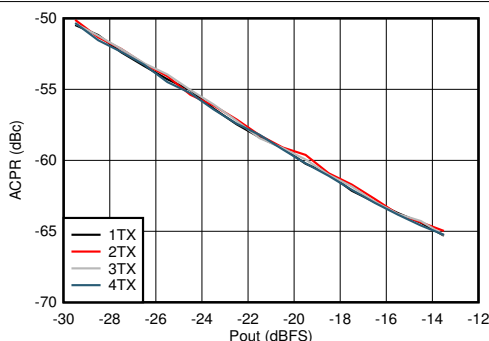
2.6GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-410. TX 20MHz LTE alt-ACPR とデジタル レベルとの関係 (2.6GHz)



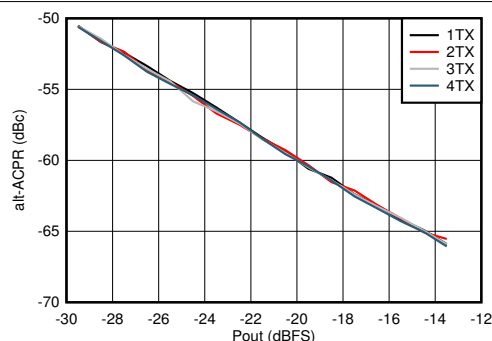
2.6GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-411. TX 20MHz LTE alt2-ACPR とデジタル レベルとの関係 (2.6GHz)



2.6GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-412. TX 100MHz NR ACPR とデジタル レベルとの関係 (2.6GHz)

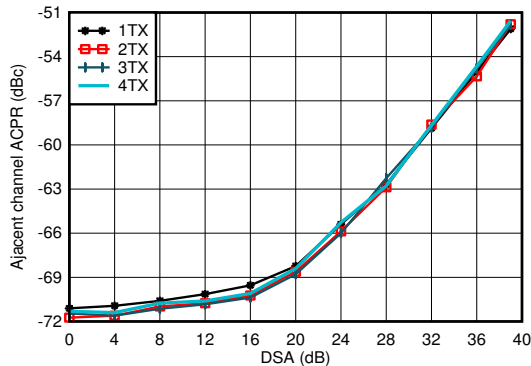


2.6GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-413. TX 100MHz NR alt-ACPR とデジタル レベルとの関係 (2.6GHz)

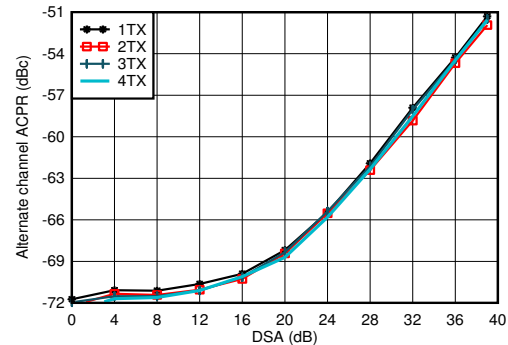
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



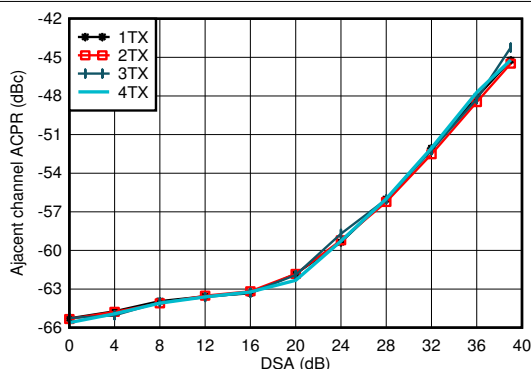
2.6GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-414. TX 20MHz LTE ACPR と DSA との関係 (2.6GHz)



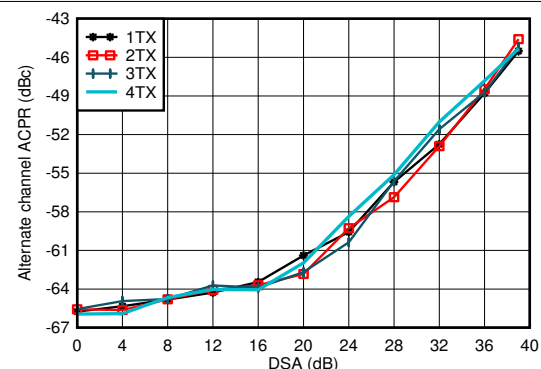
2.6GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-415. TX 20MHz LTE alt-ACPR と DSA との関係 (2.6GHz)



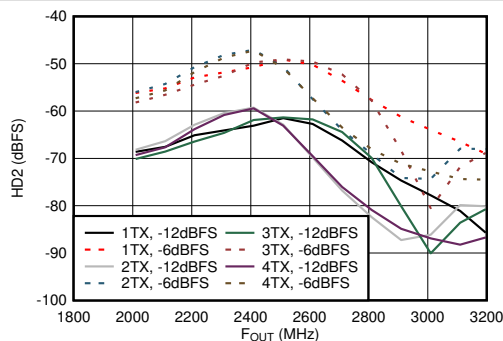
2.6GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-416. TX 100MHz NR ACPR と DSA との関係 (2.6GHz)



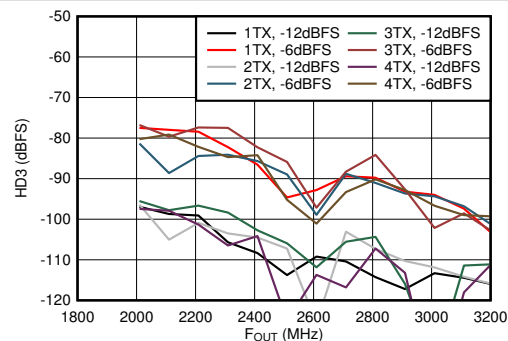
2.6GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-417. TX 100MHz NR alt-ACPR と DSA との関係 (2.6GHz)



2.6GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブ モード、高調波周波数での出力電力で正規化

図 4-418. TX HD2 と出力周波数との関係 (各種デジタル振幅、2.6GHz)

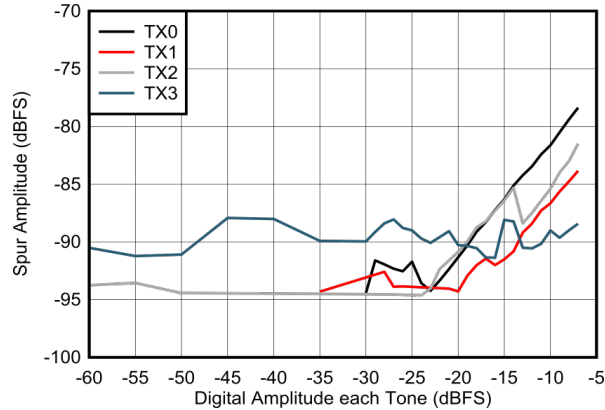


2.6GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブ モード、高調波周波数での出力電力で正規化

図 4-419. TX HD3 と出力周波数との関係 (各種デジタル振幅、2.6GHz)

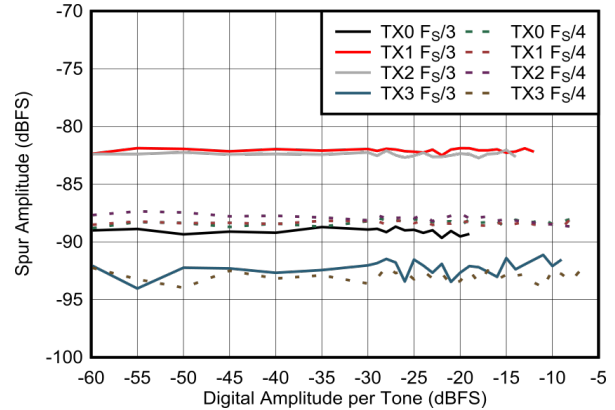
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



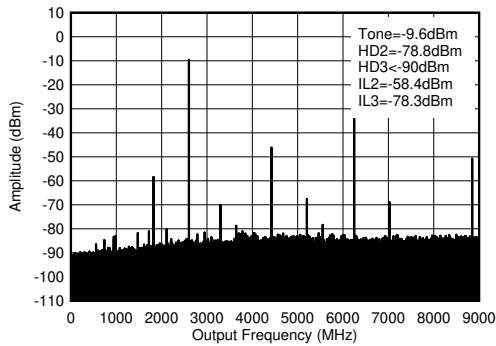
帯域内 = $2600\text{MHz} \pm 600\text{MHz}$ 、 $f_{\text{DAC}} = 12\text{GSPS}$ 、 $F_s/3$ および $F_s/4$ を含まず、外部クロックモード、非インターリーブモード

図 4-420. 2.6GHz での TX 2 トーン SFDR とデジタル振幅との関係



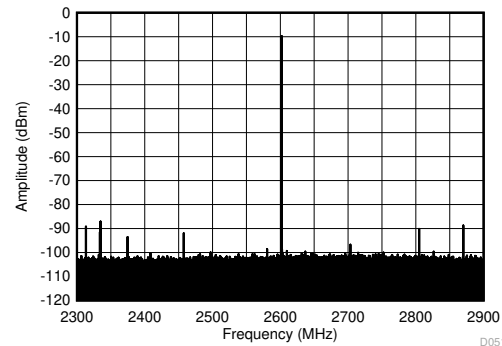
帯域内 = $2600\text{MHz} \pm 600\text{MHz}$ 、 $f_{\text{DAC}} = 12\text{GSPS}$ 、外部クロックモード、非インターリーブモード

図 4-421. 2.6GHz での 2 トーンインバンド固定スプリアスとデジタル振幅との関係



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-422. TX シングル トーン (-12dBFS) 出力スペクトル (2.6GHz、 $0-f_{\text{DAC}}$)

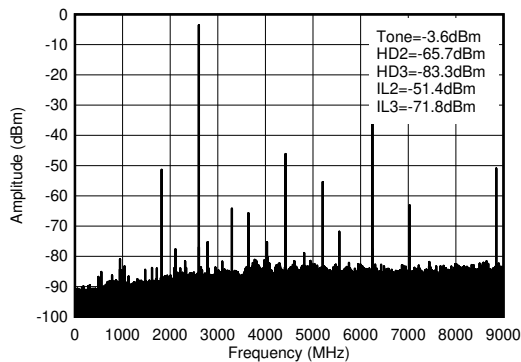


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む

図 4-423. 2.6GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

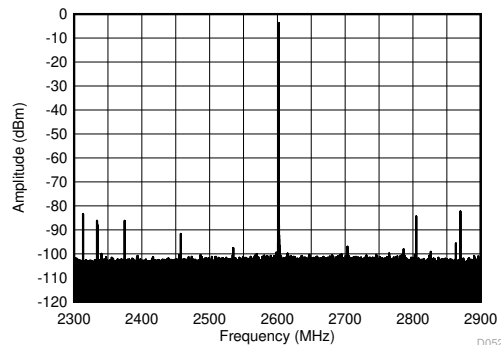
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



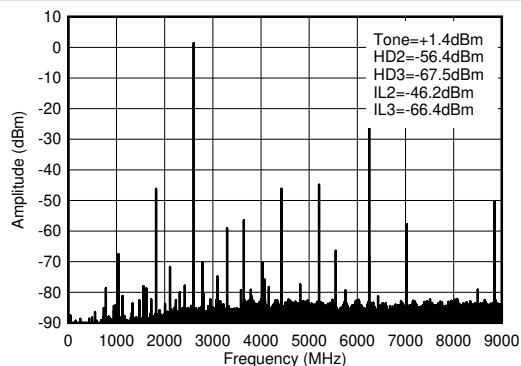
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-424. TX シングル トーン (-6dBFS) 出力スペクトル (2.6GHz、 $0-f_{\text{DAC}}$)



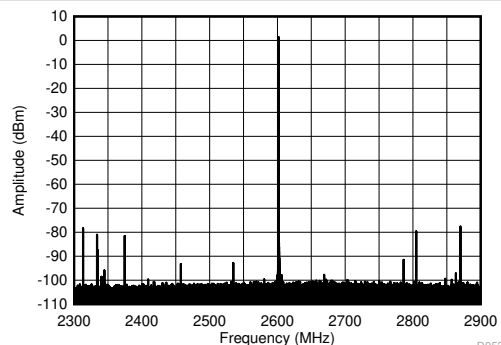
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。

図 4-425. 2.6GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-426. TX シングル トーン (-1dBFS) 出力スペクトル (2.6GHz、 $0-f_{\text{DAC}}$)

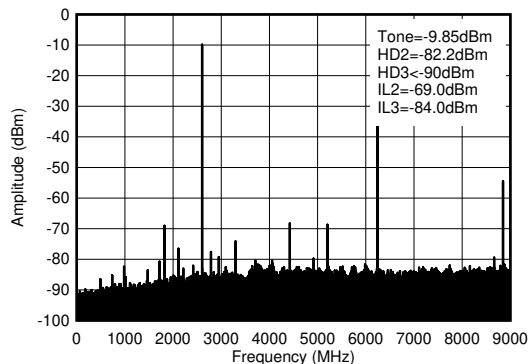


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、インターリーブモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。

図 4-427. 2.6GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

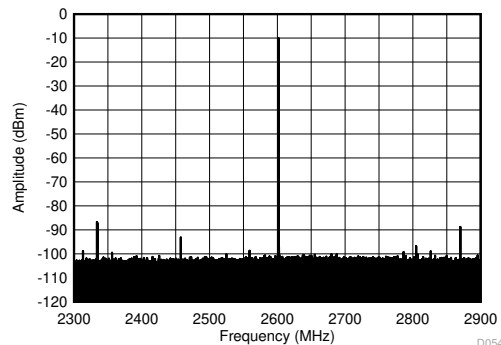
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



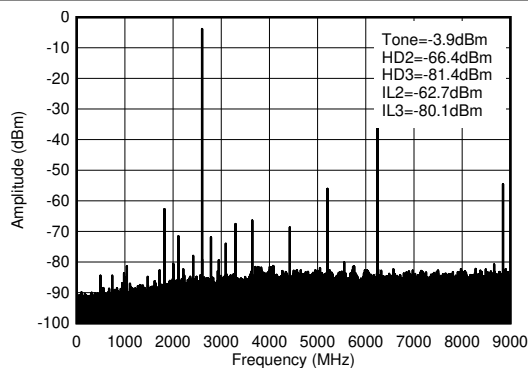
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_S/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-428. TX シングル トーン (-12dBFS) 出力スペクトル (2.6GHz、 $0-f_{\text{DAC}}$)



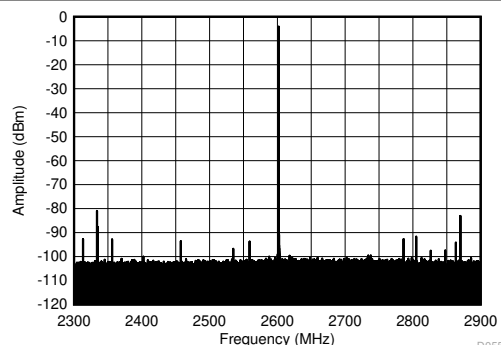
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む

図 4-429. 2.6GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_S/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-430. TX シングル トーン (-6dBFS) 出力スペクトル (2.6GHz、 $0-f_{\text{DAC}}$)

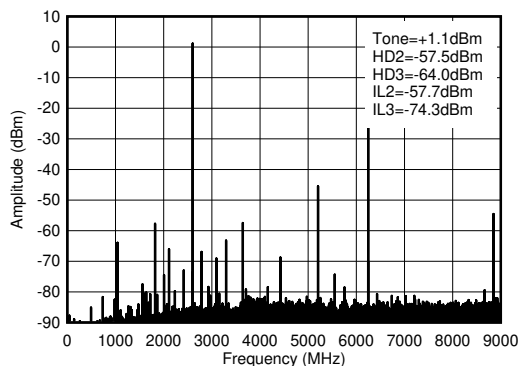


$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む

図 4-431. 2.6GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

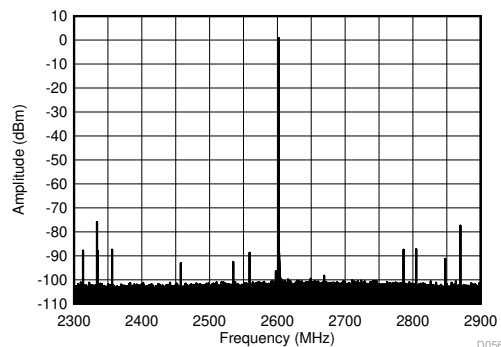
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



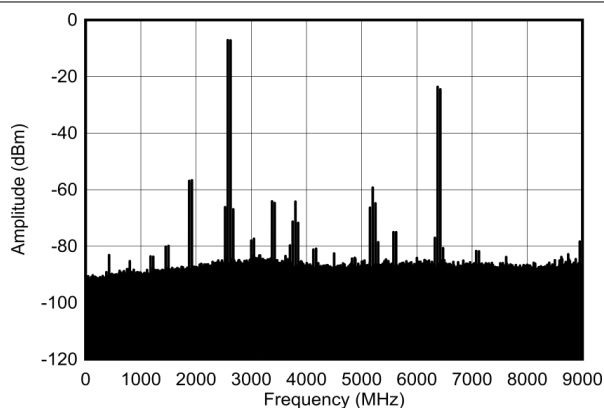
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_{\text{S}}/n \pm f_{\text{OUT}}$ (デジタルクロックとのミキシングに起因)。

図 4-432. TX シングル トーン (-1dBFS) 出カスペクトル (2.6GHz、 $0 - f_{\text{DAC}}$)



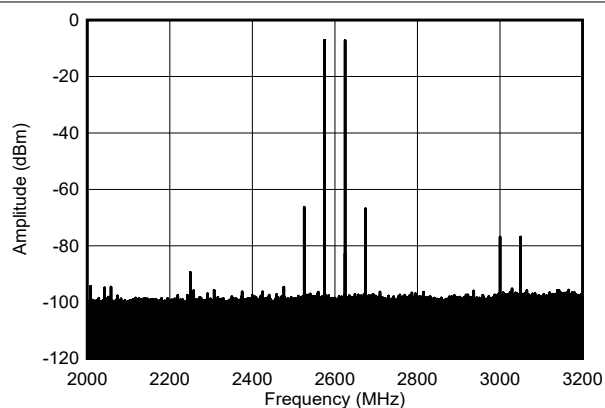
$f_{\text{DAC}} = 8847.36\text{MSPS}$ 、ストレートモード、2.6GHz 整合あり、PCB とケーブルの損失を含む

図 4-433. 2.6GHz での TX シングル トーン (-1dBFS) 出カスペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロックモード、非インターリーブモード

図 4-434. 2.6GHz での TX デュアル トーン出カスペクトル、各 -7dBFS ($0 - f_{\text{DAC}}$)

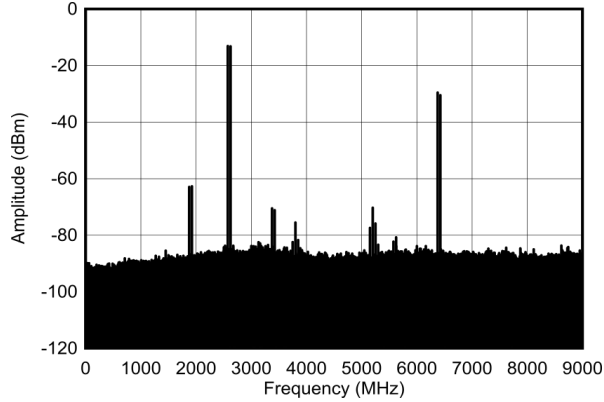


$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロックモード、非インターリーブモード

図 4-435. 2.6GHz での TX デュアル トーン出カスペクトル、各 -7dBFS ($\pm 600\text{MHz}$)

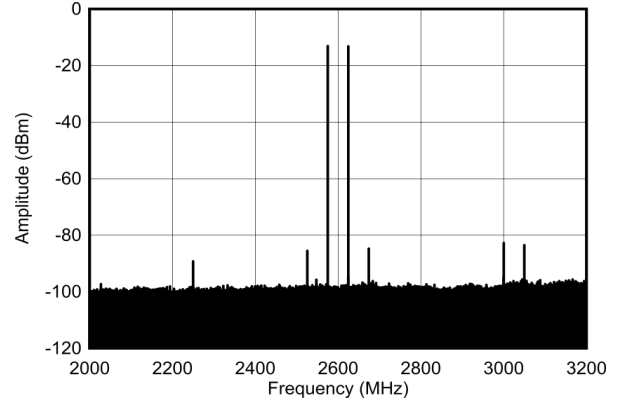
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



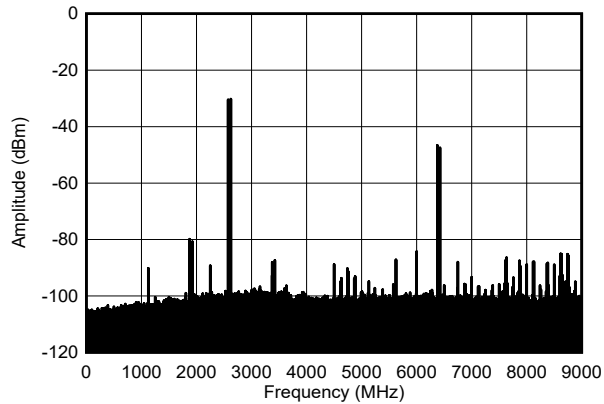
$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロック モード、非インターリーブ モード

図 4-436. 2.6GHz での TX デュアル トーン出力スペクトル、各 -13dBFS (0 - DAC)



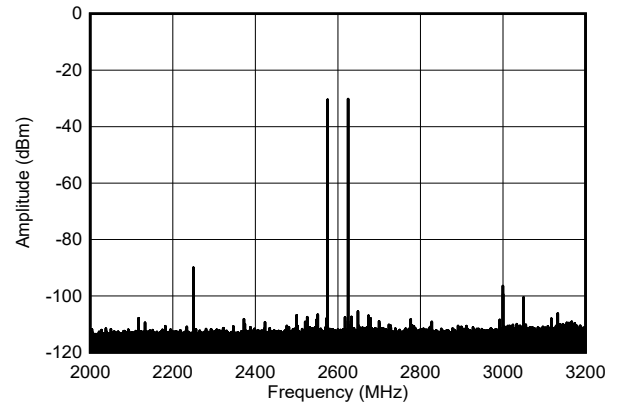
$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロック モード、非インターリーブ モード

図 4-437. 2.6 GHz での TX デュアル トーン出力スペクトル (各 -13 dBFS、 $\pm 600\text{ MHz}$)



$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロック モード、非インターリーブ モード

図 4-438. 2.6GHz での TX デュアル トーン出力スペクトル、各 -30dBFS (0 - DAC)

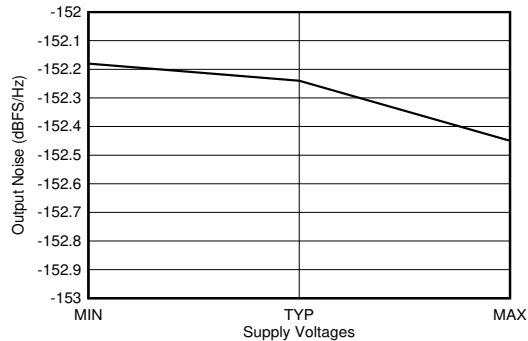


$f_{\text{DAC}} = 9000\text{MSPS}$ 、外部クロック モード、非インターリーブ モード

図 4-439. 2.6GHz での TX デュアル トーン出力スペクトル、各 -30dBFS ($\pm 600\text{ MHz}$)

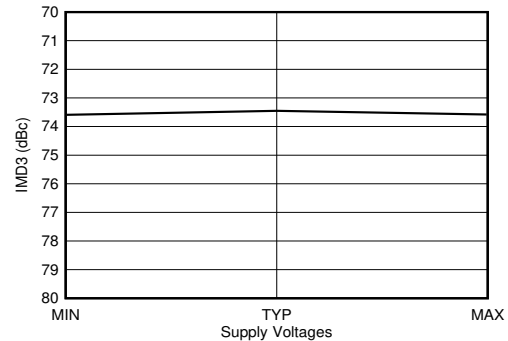
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



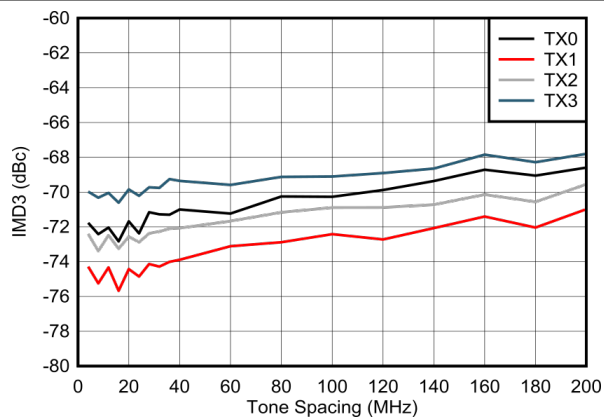
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、2.6GHz で整合。トーンから 40MHz オフセット。出力電力 = -1dBFS。すべての電源電圧に最小値、代表値、最大値がある。

図 4-440. 2.6GHz での TX 出力ノイズと電源電圧との関係



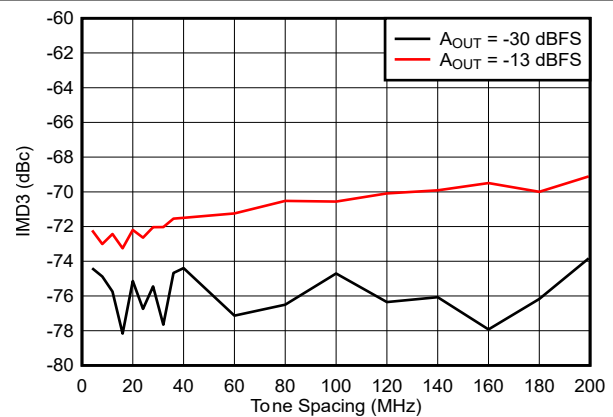
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、2.6GHz で整合。トーンから 40MHz オフセット。出力電力 = -13dBFS。すべての電源電圧に最小値、代表値、最大値がある。

図 4-441. TX IMD3 と電源電圧との関係 (2.6GHz)



$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード

図 4-442. 2.6GHz での IMD3 とトーン間隔とチャンネルとの関係

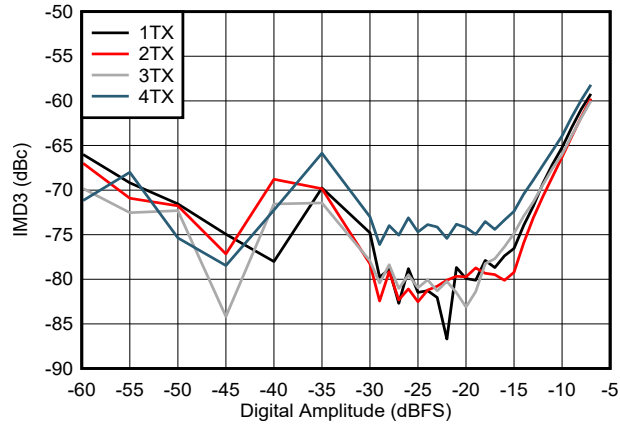


$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード

図 4-443. 2.6GHz での IMD3 とトーン間隔との関係 (各種チャンネル)

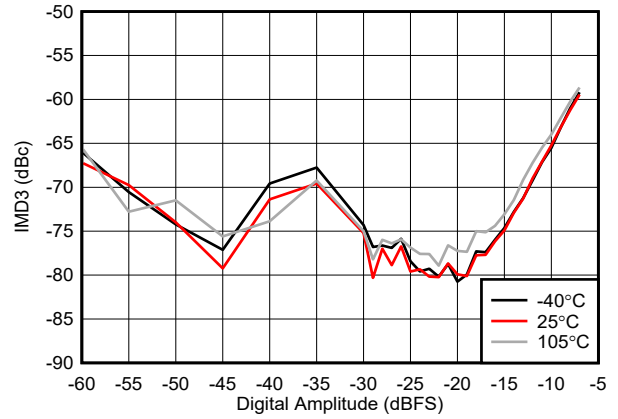
4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



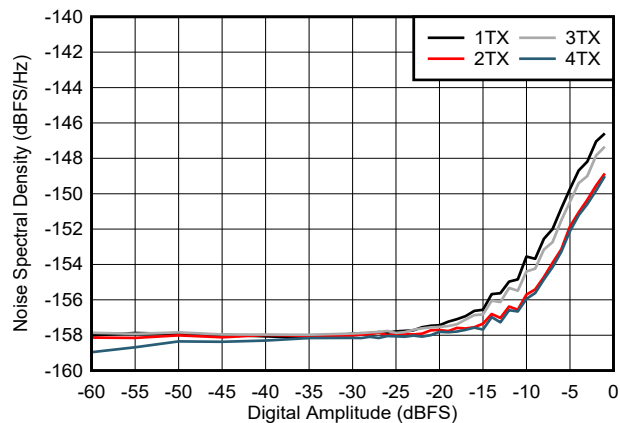
$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード

図 4-444. 2.6GHz での IMD3 とデジタル振幅との関係 (各種チャンネル)



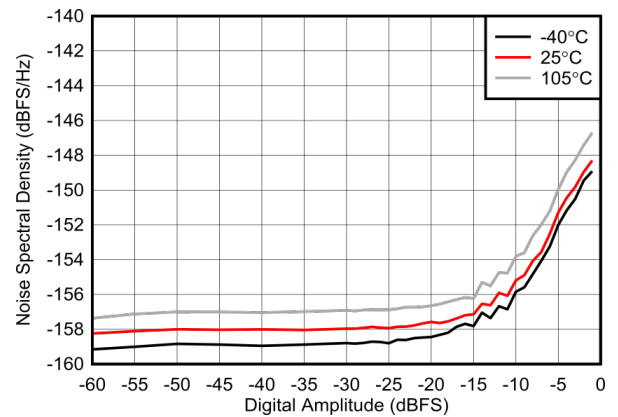
$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード

図 4-445. 2.6GHz での IMD3 とデジタル振幅と温度との関係



$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード、50MHz オフセット

図 4-446. 2.6GHz での NSD とデジタル振幅とチャンネルとの関係

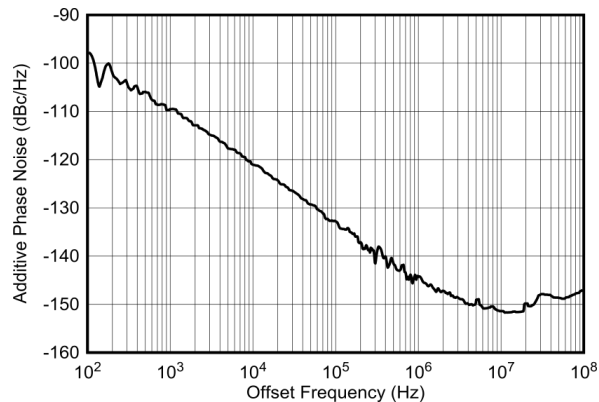


$f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、外部クロックモード、50MHz オフセット

図 4-447. 2.6GHz での NSD とデジタル振幅と温度との関係

4.12.11 TX 代表的特性 : 2.6GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

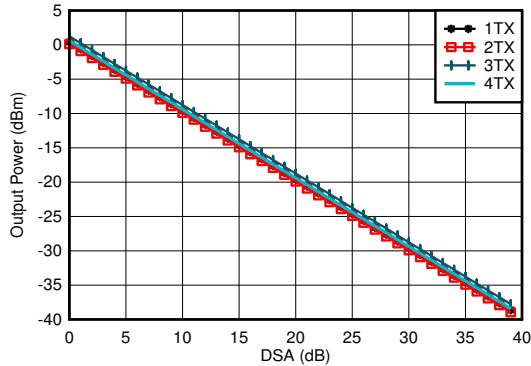


$f_{\text{DAC}} = f_{\text{CLK}} = 9000\text{MSPS}$ 、非インターリーブ モード

図 4-448. 2.6GHz での外部クロック付加位相ノイズ

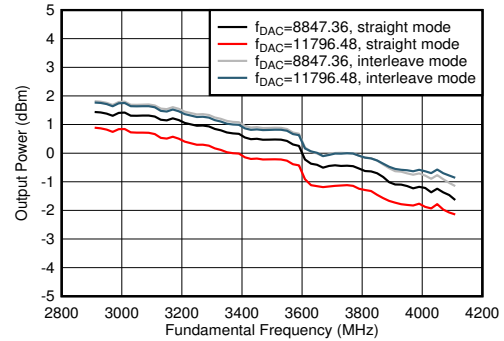
4.12.12 TX 代表的特性 : 3.5GHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、DSA = 0dB、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



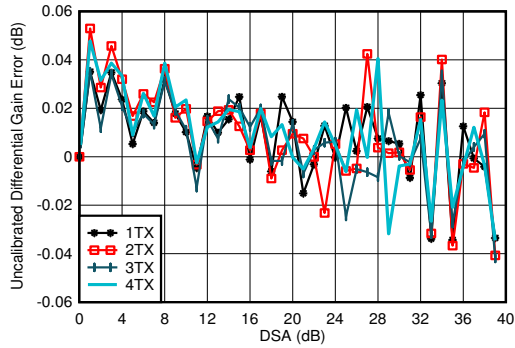
$A_{\text{out}} = -0.5\text{dFBS}$ 、3.5GHz 整合あり、PCB とケーブルの損失を含む。

図 4-449. TX 出力電力と DSA 設定との関係 (3.5GHz)



$A_{\text{out}} = -0.5\text{dFBS}$ 、3.5GHz 整合あり、PCB とケーブルの損失を含む。

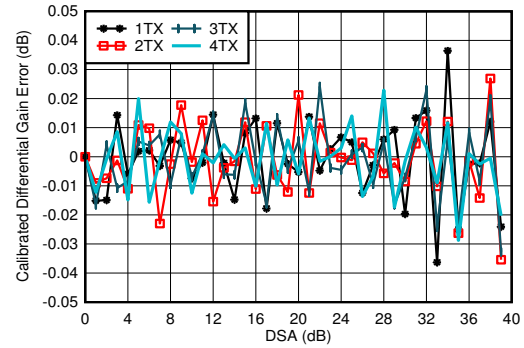
図 4-450. TX 出力電力と周波数との関係



3.5GHz 整合あり、PCB とケーブルの損失を含む。

$$\text{微分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$$

図 4-451. TX 未校正微分ゲイン誤差と DSA 設定との関係 (各種チャネル、3.5GHz)



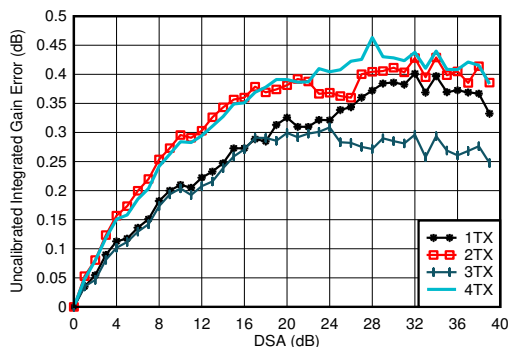
3.5GHz 整合あり、PCB とケーブルの損失を含む。

$$\text{微分ゲイン誤差} = P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$$

図 4-452. TX 校正済み微分ゲイン誤差と DSA 設定との関係 (各種チャネル、3.5GHz)

4.12.12 TX 代表的特性 : 3.5GHz (続き)

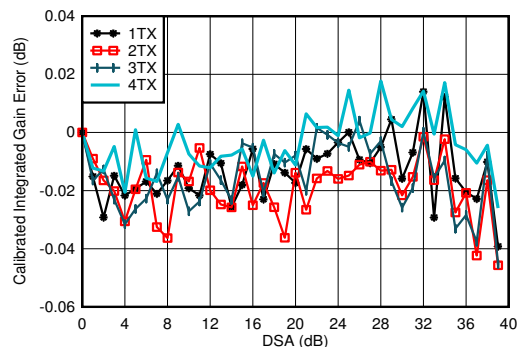
$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



3.5GHz 整合あり、PCB とケーブルの損失を含む。

積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

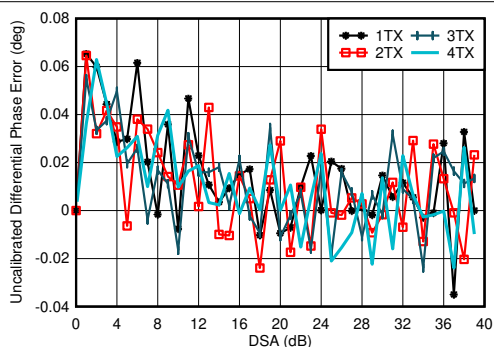
図 4-453. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種チャネル、3.5GHz)



3.5GHz 整合あり、PCB とケーブルの損失を含む。

積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

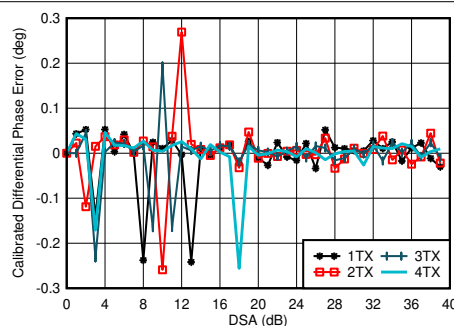
図 4-454. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種チャネル、3.5GHz)



3.5GHz 整合あり、PCB とケーブルの損失を含む。

微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-455. TX 未較正微分位相誤差と DSA 設定との関係 (各種チャネル、3.5GHz)



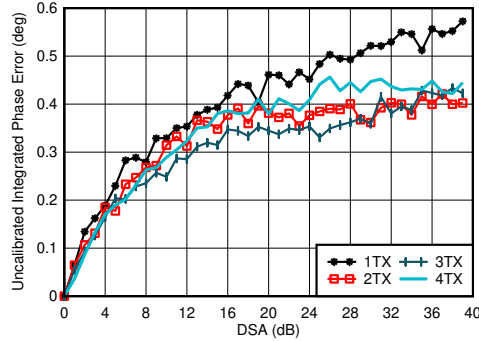
3.5GHz 整合あり、PCB とケーブルの損失を含む。

微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$ 。位相 DNL スパイクは、すべての DSA 設定で発生する可能性があります。

図 4-456. TX 較正済み微分位相誤差と DSA 設定との関係 (各種チャネル、3.5GHz)

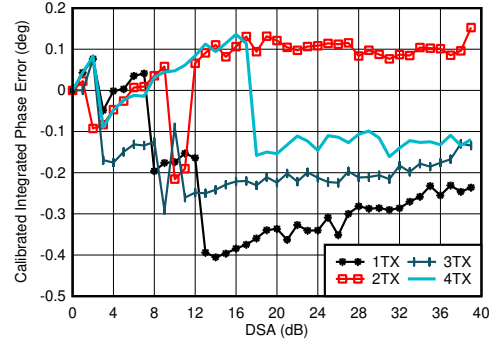
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、DSA = 0dB、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



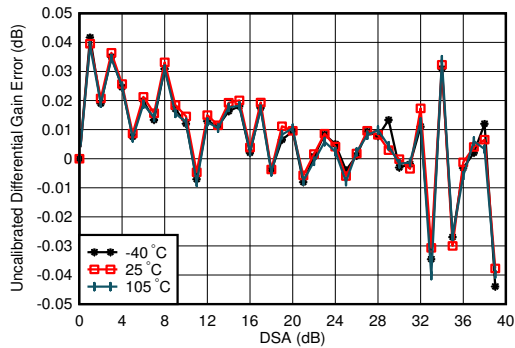
3.5GHz 整合あり、PCB とケーブルの損失を含む。
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-457. TX 未較正積分位相誤差と DSA 設定との関係 (チャンネル 1、3.5GHz)



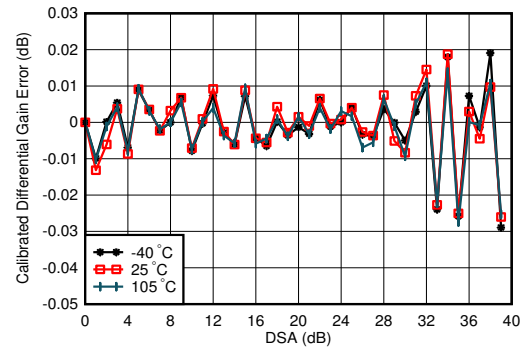
3.5GHz 整合あり、PCB とケーブルの損失を含む。
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-458. TX 較正済み積分位相誤差と DSA 設定との関係 (各種チャネル、3.5GHz)



3.5GHz 整合あり、1TX
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-459. TX 未較正微分ゲイン誤差と DSA 設定との関係 (各種温度、3.5GHz)

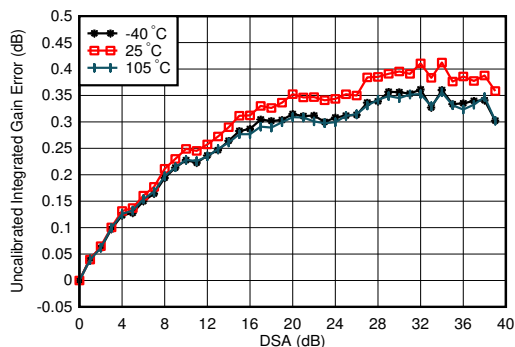


3.5GHz 整合あり、1TX、25°Cで較正済み
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-460. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種温度、3.5GHz)

4.12.12 TX 代表的特性 : 3.5GHz (続き)

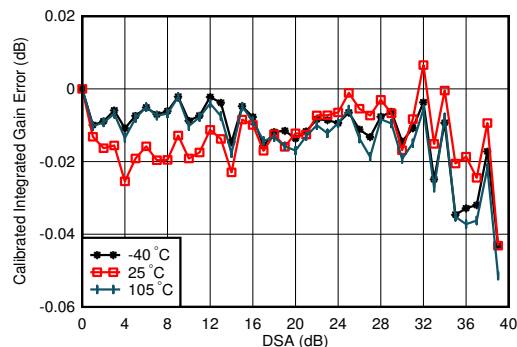
$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



3.5GHz 整合あり、1TX

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

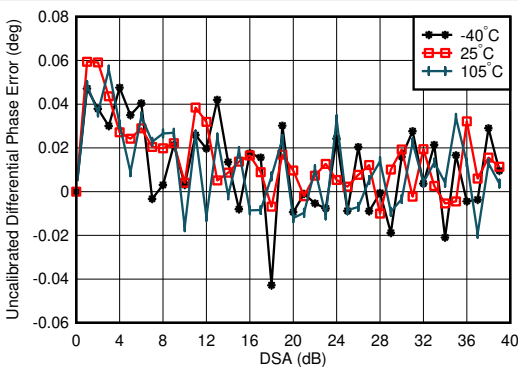
図 4-461. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種温度、3.5GHz)



3.5GHz 整合あり、1TX、25°Cで較正済み

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

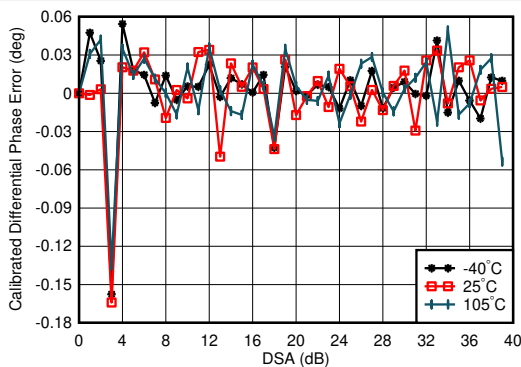
図 4-462. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種温度、3.5GHz)



3.5GHz 整合あり、1TX

微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-463. TX 未較正微分位相誤差と DSA 設定との関係 (各種温度、3.5GHz)



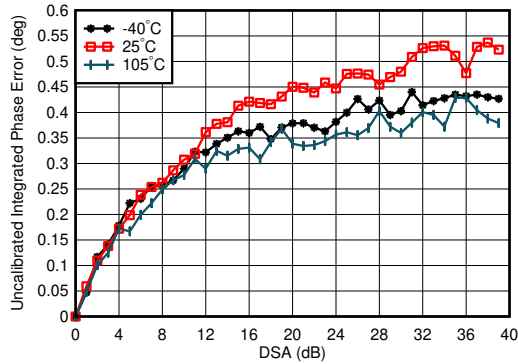
3.5GHz 整合あり、1TX、25°Cで較正済み

微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-464. TX 較正済み微分位相誤差と DSA 設定との関係 (各種温度、3.5GHz)

4.12.12 TX 代表的特性 : 3.5GHz (続き)

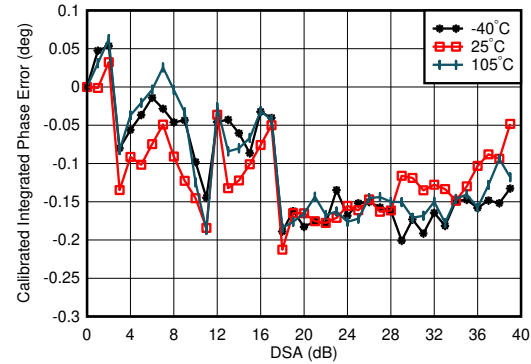
$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{OUT} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{REF} = 491.52\text{MSPS}$ 、24x 補間、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



3.5GHz 整合あり、1TX

積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

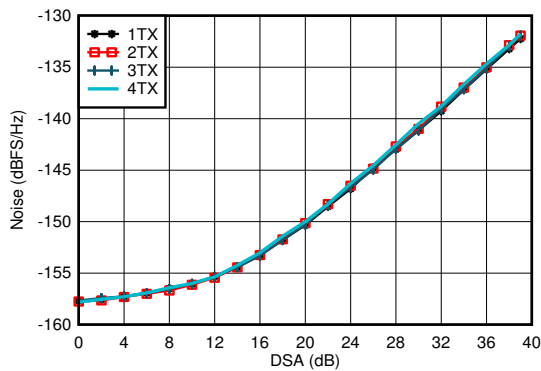
図 4-465. TX 未較正積分位相誤差と DSA 設定との関係 (各種温度、3.5GHz)



3.5GHz 整合あり、1TX、25°Cで較正済み

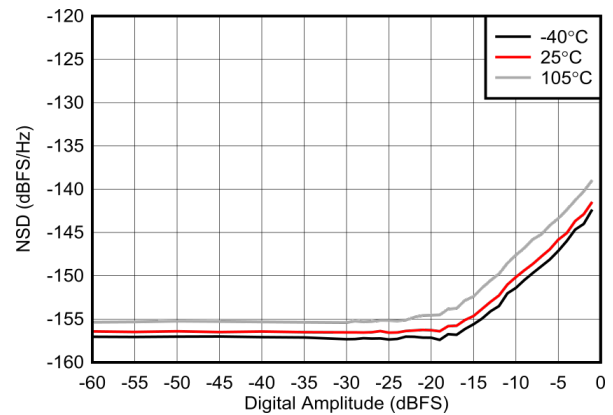
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-466. TX 較正済み積分位相誤差と DSA 設定との関係 (各種温度、3.5GHz)



A. $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブ モード、3.5GHz で整合、 $A_{out} = -13\text{dBFS}$ 。

図 4-467. TX NSD と DSA 設定との関係 (3.5GHz)

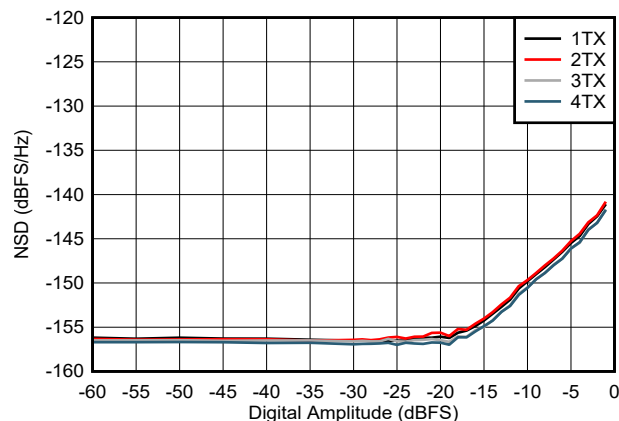


A. $f_{DAC} = 12\text{MSPS}$ 、外部クロック モード、非インターリーブ モード

図 4-468. 3.75GHz での TX NSD とデジタル振幅と温度との関係

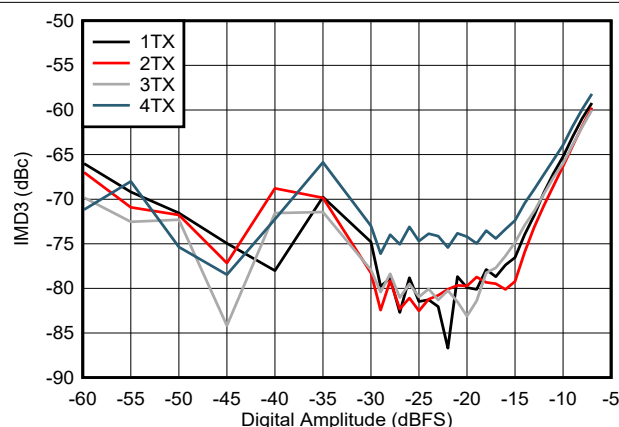
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



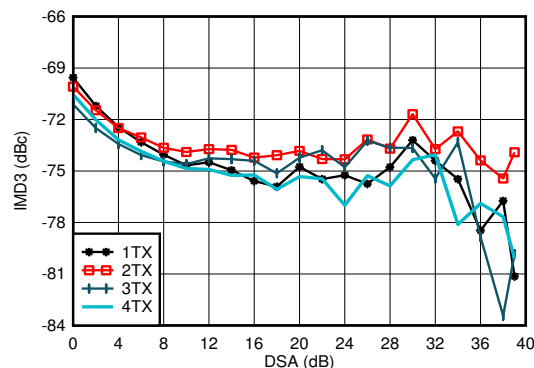
A. $f_{\text{DAC}} = 12\text{MSPS}$ 、外部クロックモード、非インターリーブモード

図 4-469. 3.75 GHz での TX NSD とデジタル振幅、チャンネルとの関係



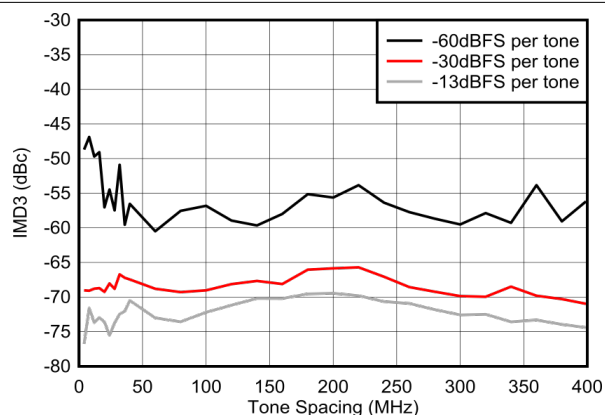
20MHz のトーン間隔、3.5GHz 整合あり

図 4-471. TX IMD3 とデジタル振幅との関係 (各種チャンネル、3.5GHz)



20MHz のトーン間隔、3.5GHz 整合あり、各トーン -13dBFS 、PCB とケーブルの損失を含む

図 4-470. TX IMD3 と DSA 設定との関係 (3.5GHz)

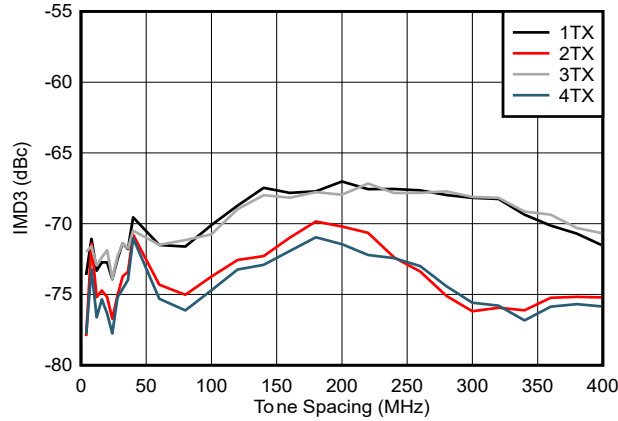


50MHz のトーン間隔、外部クロックモード、非インターリーブモード

図 4-472. 3.75 GHz での TX IMD3 とトーン間隔との関係

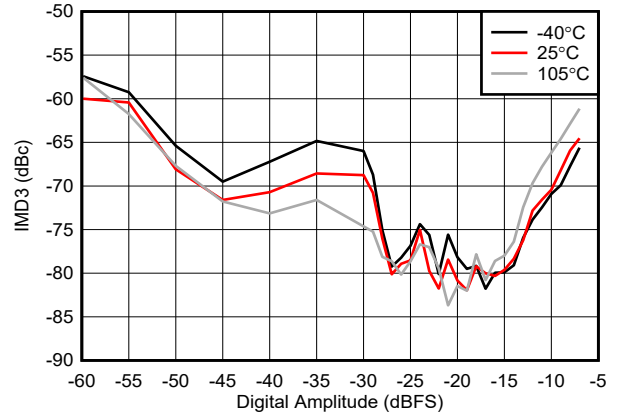
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{OUT} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{REF} = 491.52\text{MSPS}$ 、24x 補間、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



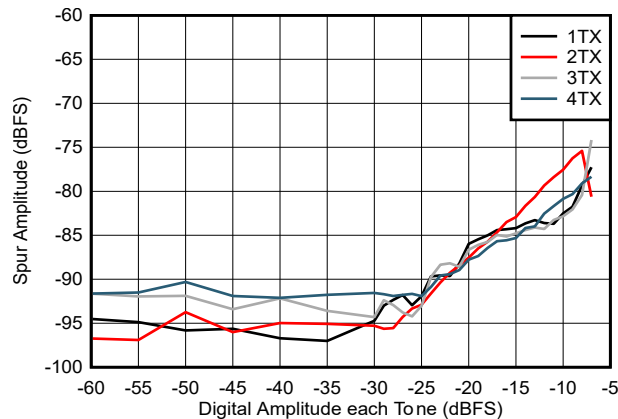
外部クロック モード、非インターリーブ モード

図 4-473. TX IMD3 とトーン間隔との関係 (各種チャネル、3.75GHz)



50MHz のトーン間隔、外部クロック モード、非インターリーブ モード

図 4-474. 3.75 GHz での TX IMD3 とデジタル振幅と温度との関係



帯域内 = 3.75GHz $\pm$ 600MHz、 $f_{DAC} = 9\text{GSPS}$ 、外部クロック モード、非インターリーブ モード。

図 4-475. 3.75GHz での TX 2 トーン SFDR とデジタル振幅との関係

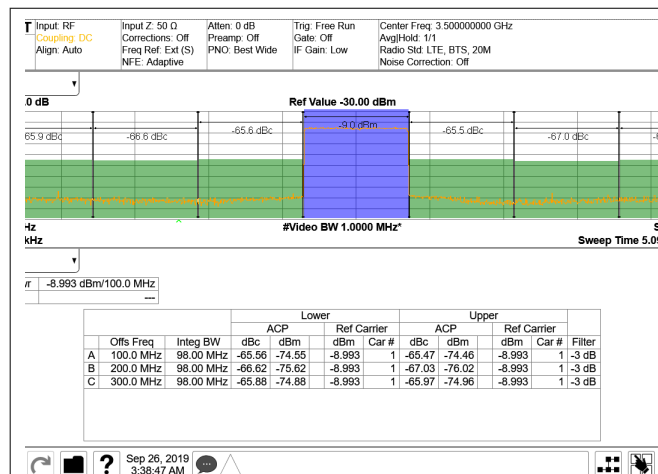


3.5GHz 整合あり、シングル キャリア 20MHz BW TM1.1 LTE

図 4-476. TX 20MHz LTE 出力スペクトル (バンド 42、3.5GHz)

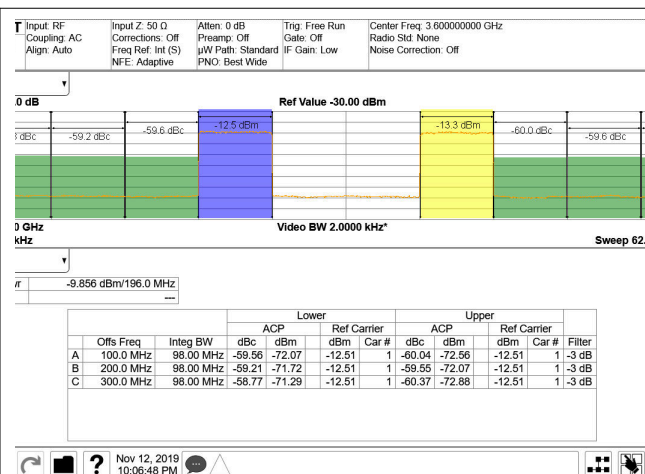
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



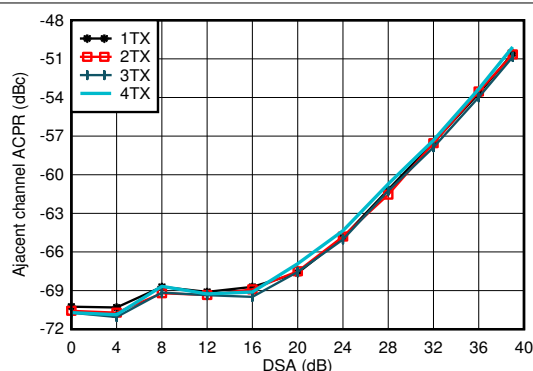
3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-477. TX 100MHz NR 出力スペクトル (バンド 42、3.5GHz)



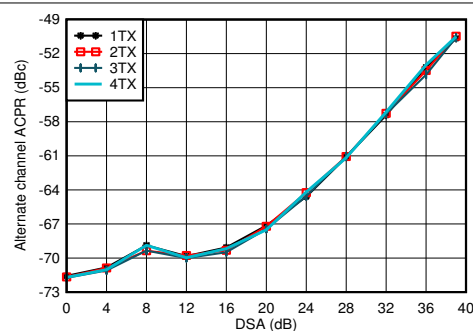
3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-478. 3.45GHz および 3.75GHz での TX 2 キャリア 100MHz NR 出力スペクトル



3.5GHz 整合あり、シングル キャリア 20MHz BW TM1.1 LTE

図 4-479. TX 20MHz LTE ACPR と DSA 設定との関係 (3.5GHz)

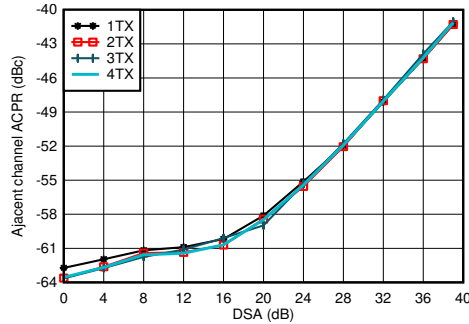


3.5GHz 整合あり、シングル キャリア 20MHz BW TM1.1 LTE

図 4-480. TX 20MHz LTE alt-ACPR と DSA 設定との関係 (3.5GHz)

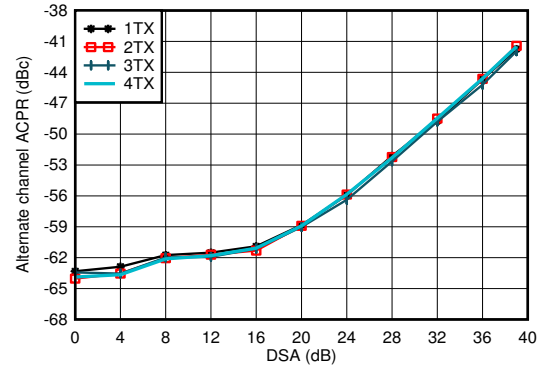
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



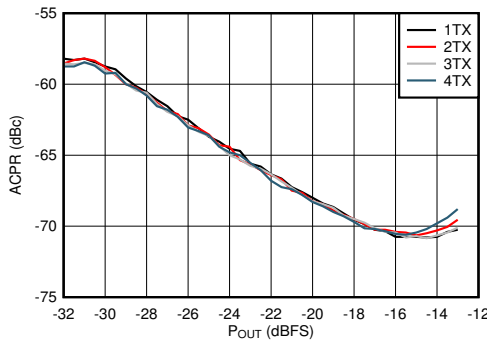
3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-481. TX 100MHz NR ACPR と DSA 設定との関係 (3.5GHz)



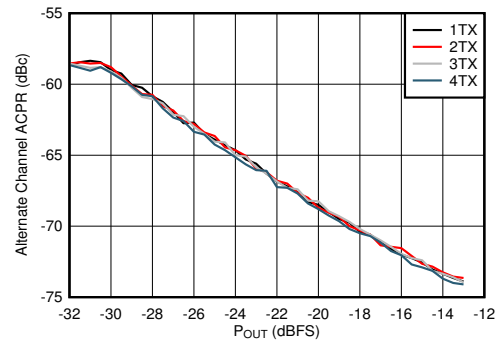
3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-482. TX 100MHz NR alt-ACPR と DSA 設定との関係 (3.5GHz)



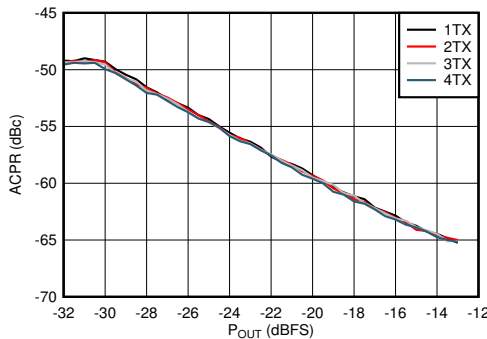
3.5GHz 整合あり、シングル キャリア 20MHz BW TM1.1 LTE

図 4-483. TX 20MHz LTE ACPR とデジタル レベルとの関係 (3.5GHz)



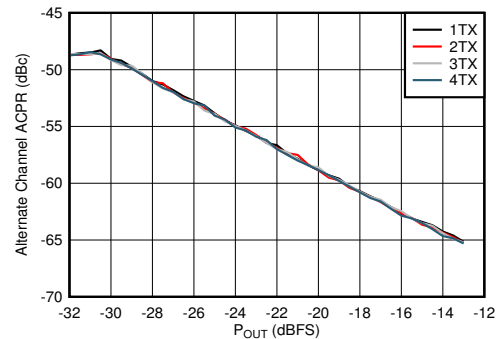
3.5GHz 整合あり、シングル キャリア 20MHz BW TM1.1 LTE

図 4-484. TX 20MHz LTE alt-ACPR とデジタル レベルとの関係 (3.5GHz)



3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-485. TX 100MHz NR ACPR とデジタル レベルとの関係 (3.5GHz)

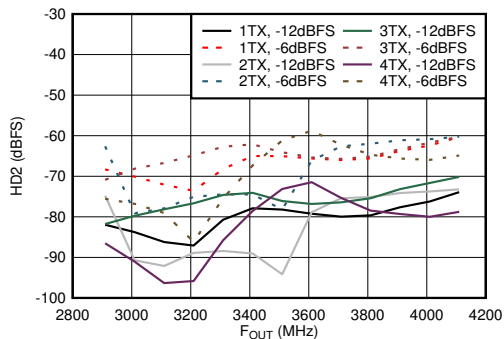


3.5GHz 整合あり、シングル キャリア 100MHz BW NR TM1.1

図 4-486. TX 100MHz NR alt-ACPR とデジタル レベルとの関係 (3.5GHz)

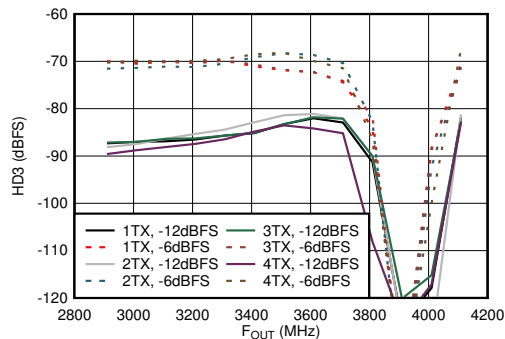
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



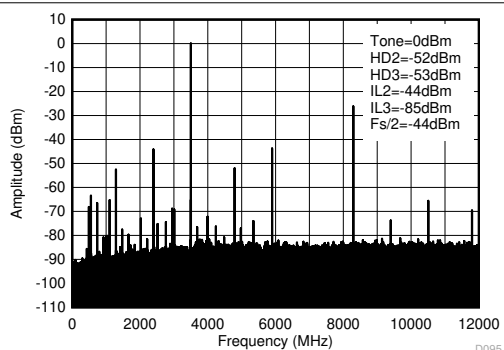
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、高調波周波数での出力電力で正規化

図 4-487. TX シングル トーン HD2 と周波数との関係 (各種デジタルレベル、3.5GHz)



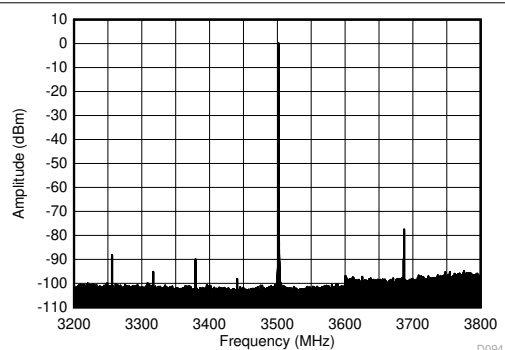
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード、高調波周波数での出力電力で正規化。ディップは、DC 付近での HD3 の低下に起因するものです。

図 4-488. TX シングル トーン HD3 と周波数との関係 (各種デジタルレベル、3.5GHz)



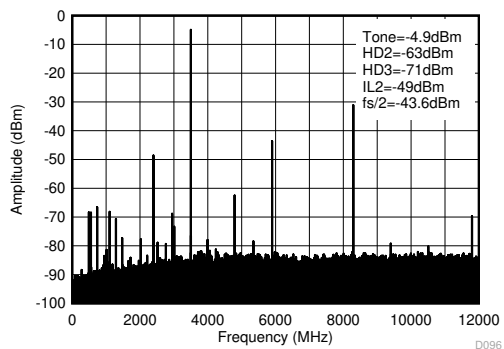
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-489. TX シングル トーン (-1dBFS) 出力スペクトル (3.5GHz, 0- f_{DAC})



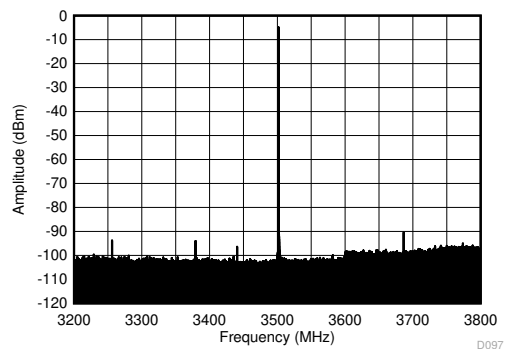
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-490. 3.5GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-491. TX シングル トーン (-6dBFS) 出力スペクトル (3.5GHz, 0- f_{DAC})

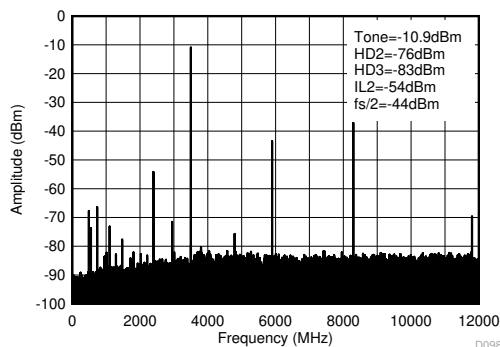


3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-492. 3.5GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

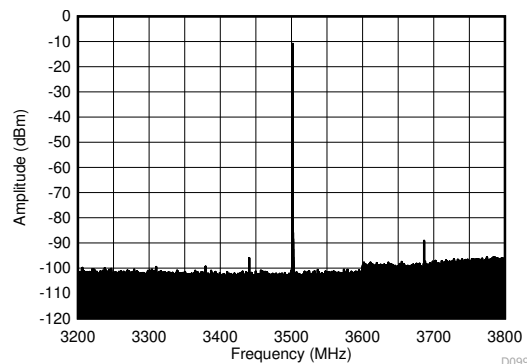
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



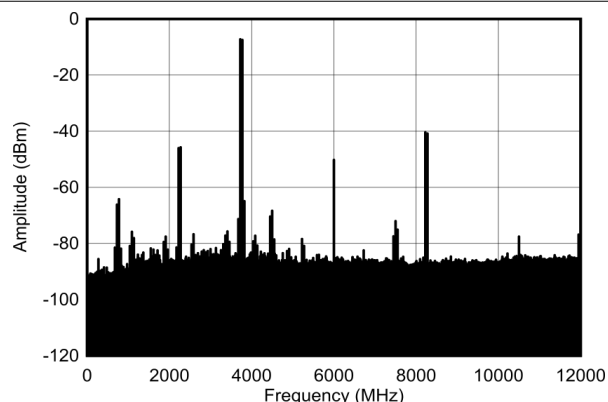
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-493. TX シングル トーン (-12dBFS) 出力スペクトル (3.5GHz、 $0\text{-}f_{\text{DAC}}$)



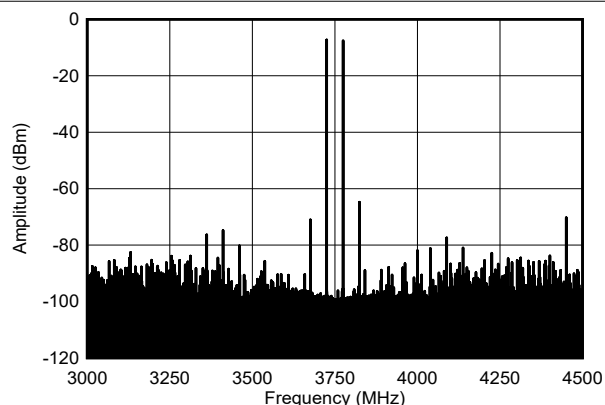
3.5GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブモード。

図 4-494. 3.5GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-495. 3.75GHz での TX デュアル トーン出力スペクトル (各 -7dBFS、 $0 \sim f_{\text{DAC}}$)

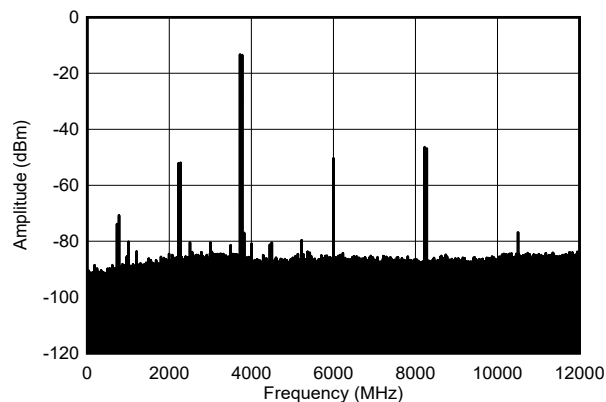


3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-496. 3.75GHz での TX デュアル トーン出力スペクトル、各 -7dBFS ($\pm 600\text{MHz}$)

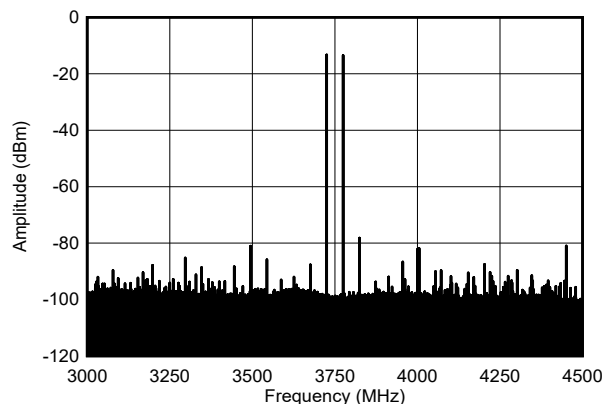
4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



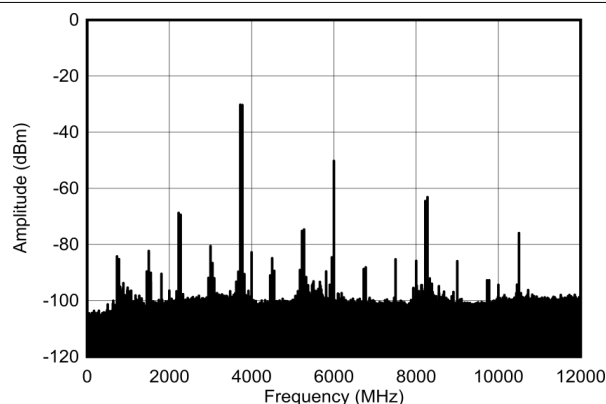
3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-497. 3.75GHz での TX デュアル トーン出力スペクトル (各 -13dBFS, $0 \sim f_{\text{DAC}}$)



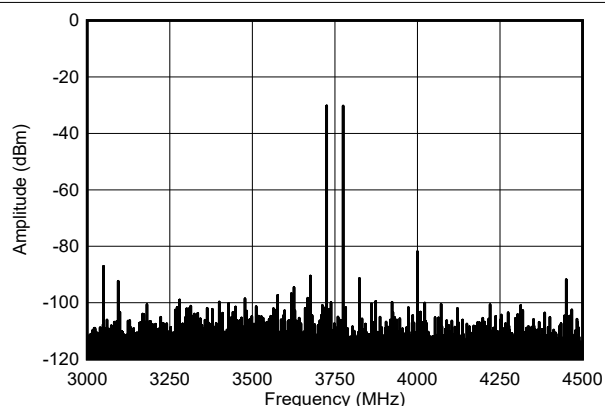
3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-498. 3.75 GHz での TX デュアル トーン出力スペクトル (各 -13 dBFS, $\pm 600\text{ MHz}$)



3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-499. 3.75GHz での TX デュアル トーン出力スペクトル (各 -30dBFS, $0 \sim f_{\text{DAC}}$)

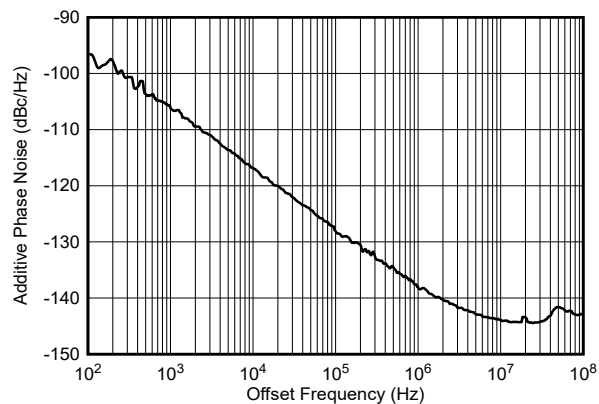


3.5GHz で整合、50MHz トーン間隔、 $f_{\text{DAC}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-500. 3.75GHz での TX デュアル トーン出力スペクトル、各 -30dBFS ($\pm 600\text{ MHz}$)

4.12.12 TX 代表的特性 : 3.5GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。

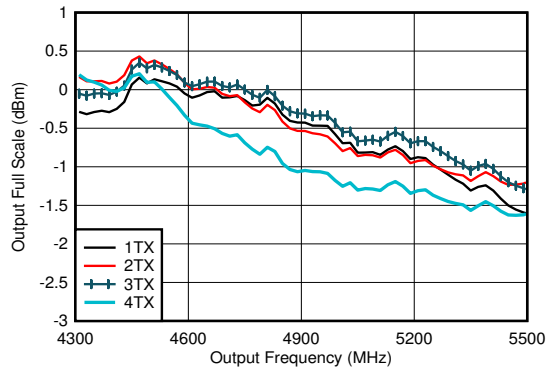


$f_{\text{DAC}} = f_{\text{CLK}} = 12\text{GSPS}$ 、非インターリーブモード。

図 4-501. 3.7GHz での外部クロック付加位相ノイズ

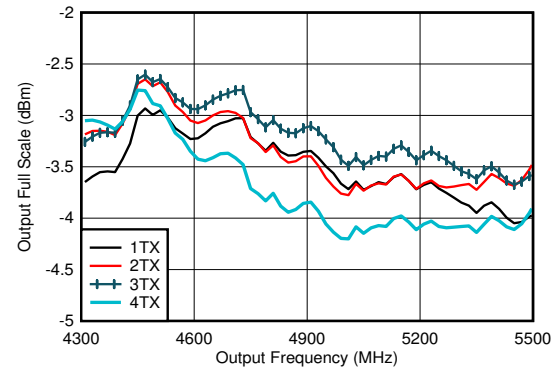
4.12.13 TX 代表的特性 : 4.9GHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



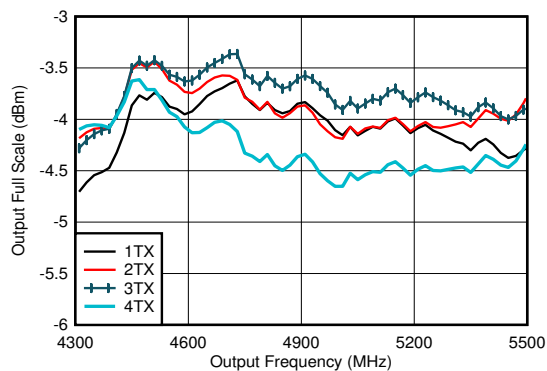
PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、4.9GHz 整合あり

図 4-502. TX フルスケールと RF 周波数との関係 (各種チャネル、11796.48MSPS)



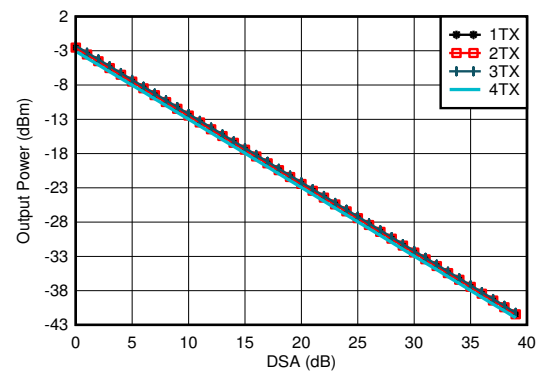
PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、4.9GHz 整合あり

図 4-503. TX フルスケールと RF 周波数との関係 (各種チャネル、5898.24MSPS、ミックスモード、2 次ナイキストゾーン)



PCB とケーブルの損失を除く。 $A_{\text{out}} = -0.5\text{dBFS}$ 、 $\text{DSA} = 0$ 、4.9GHz 整合あり

図 4-504. TX フルスケールと RF 周波数との関係 (各種チャネル、8847.36MSPS、ミックスモード、2 次ナイキストゾーン)

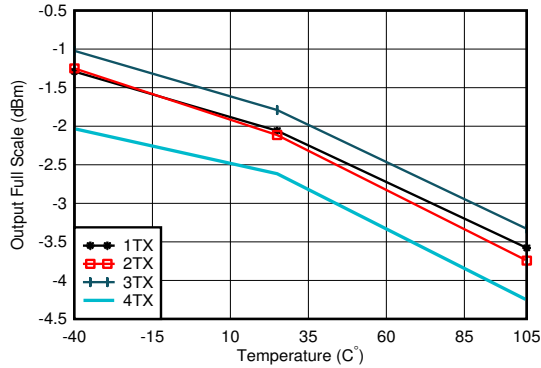


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、 $A_{\text{out}} = -0.5\text{dBFS}$ 、4.9GHz で整合

図 4-505. TX 出力電力と DSA 設定との関係 (各種チャネル、4.9GHz)

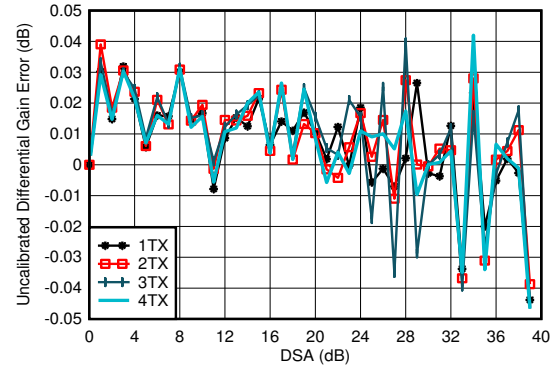
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



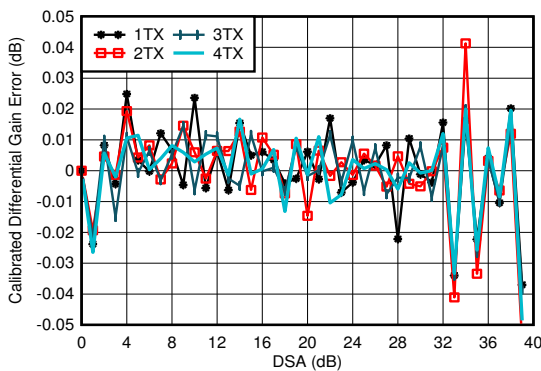
$A_{\text{out}} = -0.5\text{dBFS}$ 、4.9GHz 整合あり、PCB とケーブルの損失を含む。

図 4-506. 4.9 GHz での TX フルスケール出力電力と温度、チャネルとの関係



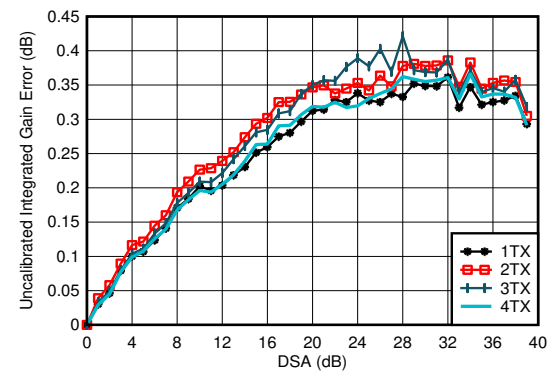
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-507. TX 未校正微分ゲイン誤差と DSA 設定との関係 (各種チャネル、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-508. TX 校正済み微分ゲイン誤差と DSA 設定との関係 (各種チャネル、4.9GHz)

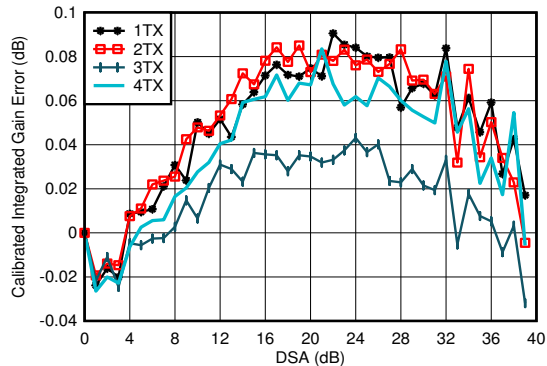


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) + (\text{DSA 設定})$

図 4-509. TX 未校正積分ゲイン誤差と DSA 設定との関係 (各種チャネル、4.9GHz)

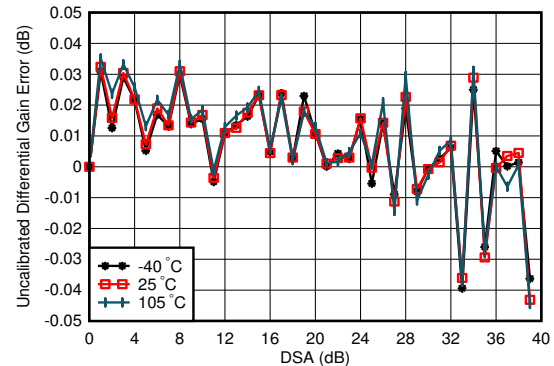
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み。



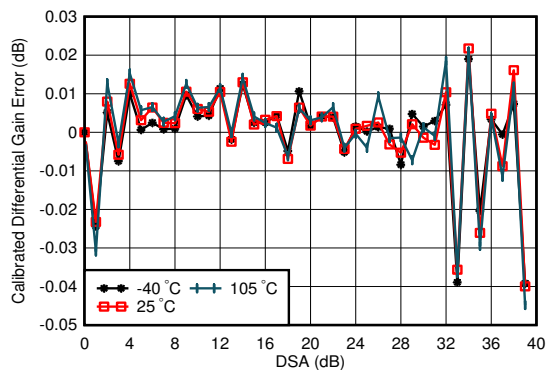
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) +$
(DSA 設定)

図 4-510. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種チャンネル、4.9GHz)



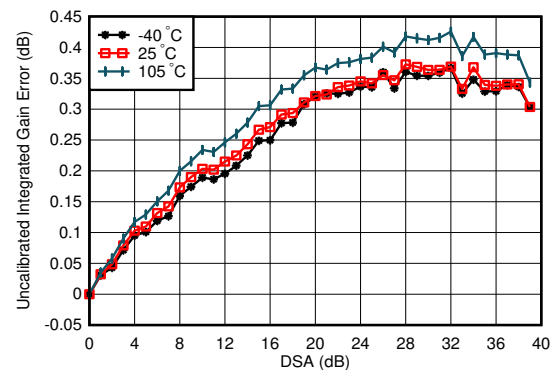
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-511. TX 未較正微分ゲイン誤差と DSA 設定との関係 (各種温度、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定} - 1) - P_{\text{OUT}}(\text{DSA 設定}) + 1$

図 4-512. TX 較正済み微分ゲイン誤差と DSA 設定との関係 (各種温度、4.9GHz)

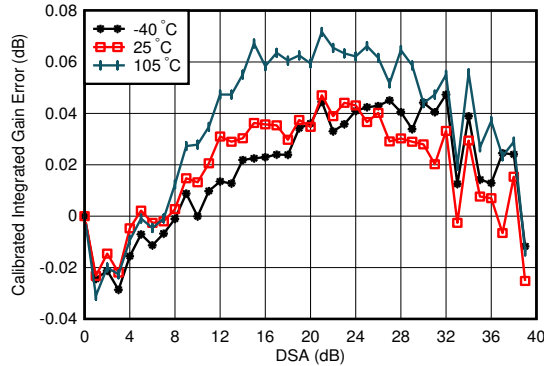


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) +$
(DSA 設定)

図 4-513. TX 未較正積分ゲイン誤差と DSA 設定との関係 (各種温度、4.9GHz)

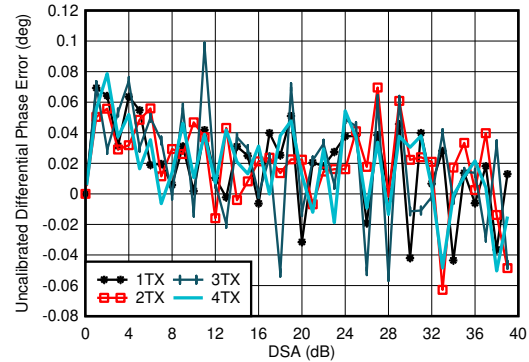
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



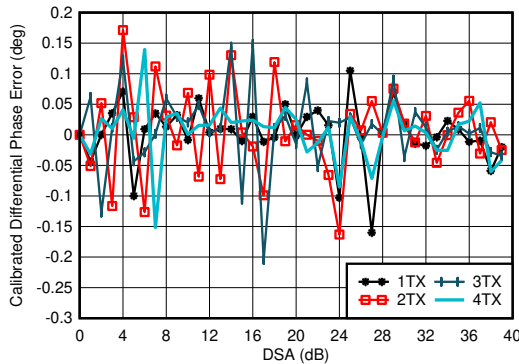
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分ゲイン誤差 = $P_{\text{OUT}}(\text{DSA 設定}) - P_{\text{OUT}}(\text{DSA 設定} = 0) +$
(DSA 設定)

図 4-514. TX 較正済み積分ゲイン誤差と DSA 設定との関係 (各種温度、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

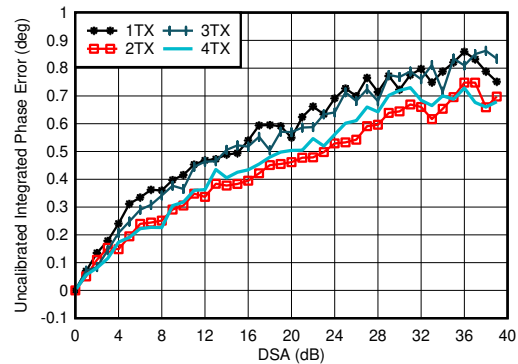
図 4-515. TX 未較正微分位相誤差と DSA 設定との関係 (各種チャネル、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

位相 DNL スパイクは、すべての DSA 設定で発生する可能性があります。

図 4-516. TX 較正済み微分位相誤差と DSA 設定との関係 (各種チャネル、4.9GHz)

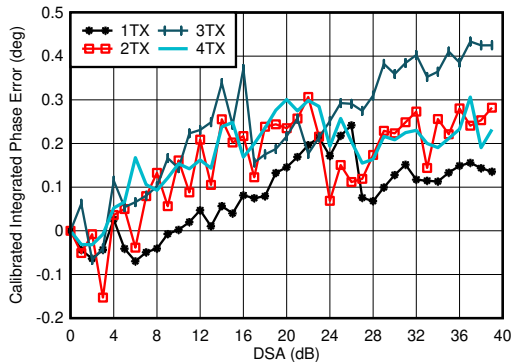


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-517. TX 未較正積分位相誤差と DSA 設定との関係 (チャネル 1、4.9GHz)

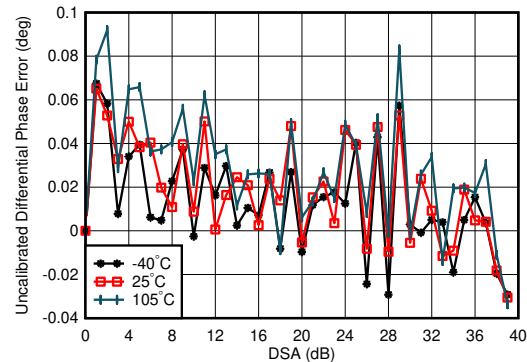
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



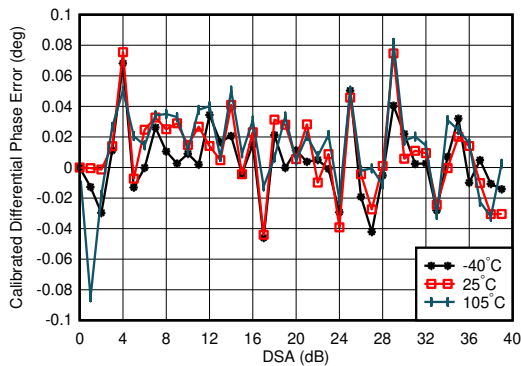
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-518. TX 較正済み積分位相誤差と DSA 設定との関係 (各種チャネル、4.9GHz)



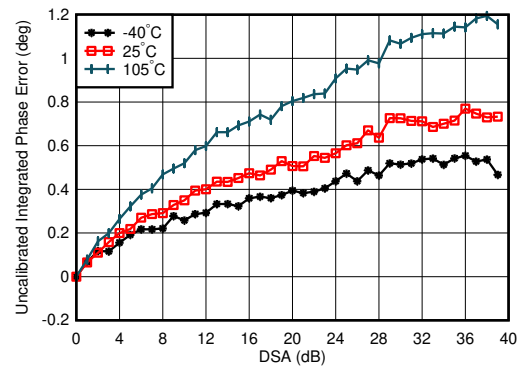
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-519. TX 未較正微分位相誤差と DSA 設定との関係 (各種温度、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
微分位相誤差 = $\text{Phase}_{\text{OUT}}(\text{DSA 設定} - 1) - \text{Phase}_{\text{OUT}}(\text{DSA 設定})$

図 4-520. TX 較正済み微分位相誤差と DSA 設定との関係 (各種温度、4.9GHz)

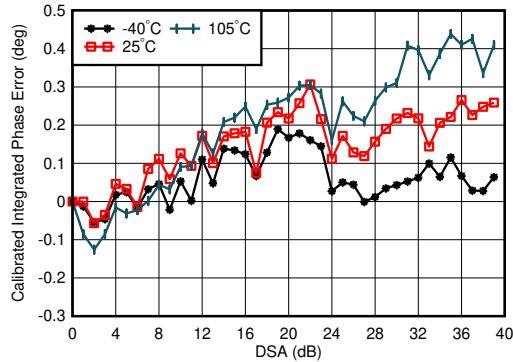


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-521. TX 未較正積分位相誤差と DSA 設定との関係 (各種温度、4.9GHz)

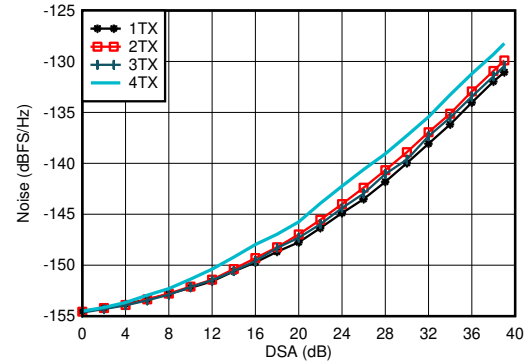
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



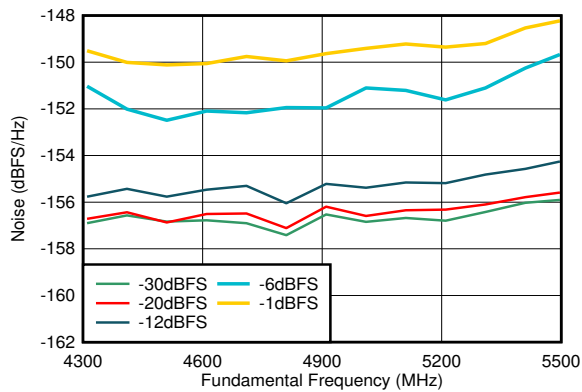
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-522. TX 校正済み積分位相誤差と DSA 設定との関係 (各種温度、4.9GHz)



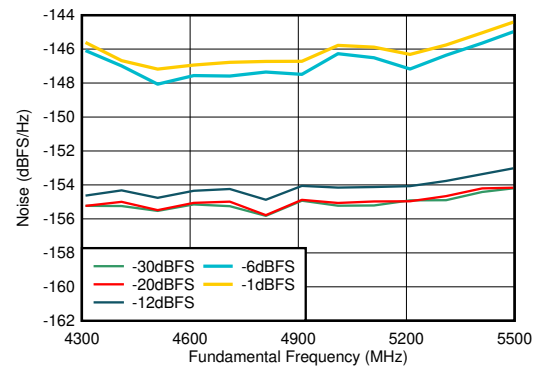
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合、 $P_{\text{OUT}} = -13\text{dBFS}$

図 4-523. TX 出力ノイズと減衰量との関係 (各種チャネル、4.9GHz)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合、 $A_{\text{out}} = -13\text{dBFS}$ 。

図 4-524. 4.9 GHz での TX NSD と出力周波数と、デジタル振幅との関係 ($\text{DSA} = 0\text{dB}$)

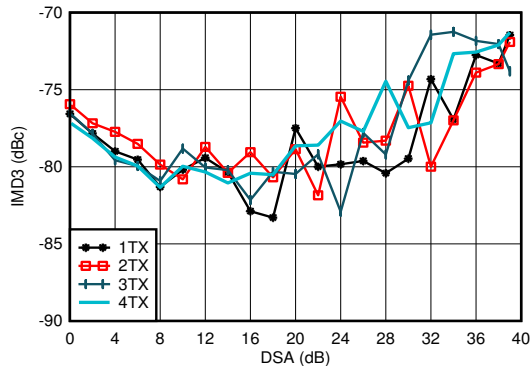


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz で整合、 $A_{\text{out}} = -13\text{dBFS}$ 。

図 4-525. 4.9 GHz での TX NSD と出力周波数と、デジタル振幅との関係 ($\text{DSA} = 6\text{dB}$)

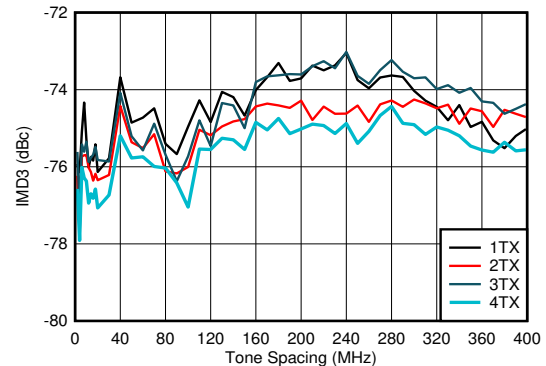
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



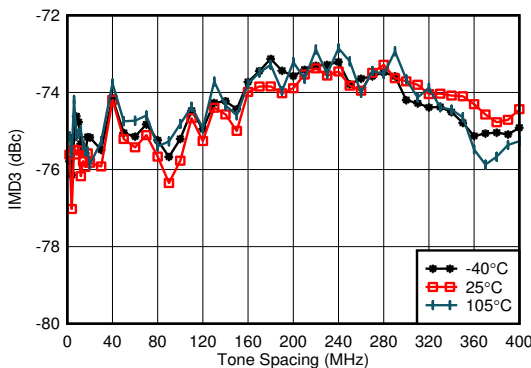
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz で整合、 $f_{\text{CENTER}} = 4.9\text{GHz}$ 、各トーン -13dBFS

図 4-526. TX IMD3 と DSA 設定との関係 (4.9GHz)



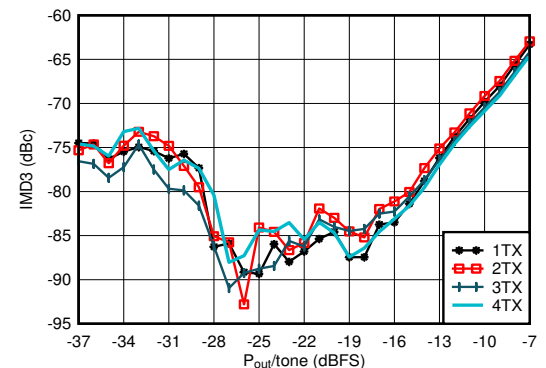
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz で整合、 $f_{\text{CENTER}} = 4.9\text{GHz}$ 、各トーン -13dBFS

図 4-527. TX IMD3 と トーン間隔との関係 (各種チャネル、4.9GHz)



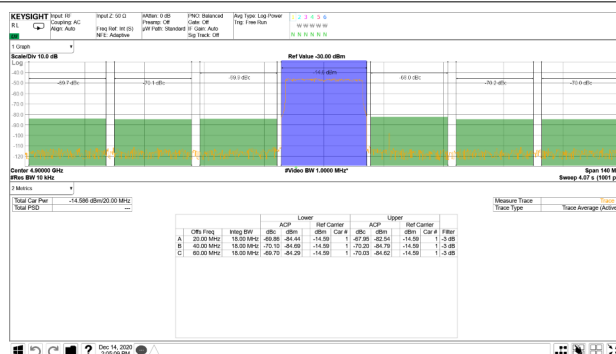
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz で整合、 $f_{\text{CENTER}} = 4.9\text{GHz}$ 、各トーン -13dBFS 、ワースト チャネル

図 4-528. TX IMD3 と トーン間隔との関係 (各種温度、4.9GHz)



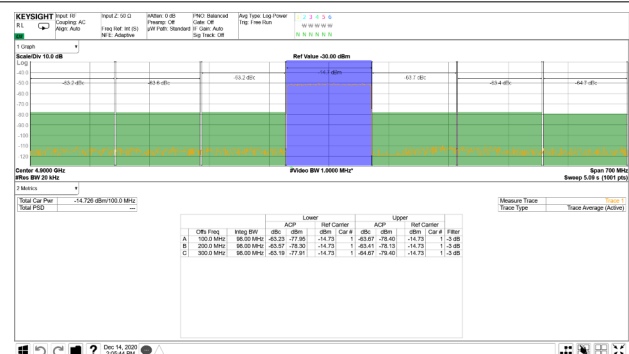
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz で整合、 $f_{\text{CENTER}} = 4.9\text{GHz}$ 、 $f_{\text{SPACING}} = 20\text{MHz}$

図 4-529. TX IMD3 とデジタル レベルとの関係 (4.9GHz)



TM1.1, $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-530. TX 20MHz LTE 出カスペクトル (4.9GHz)

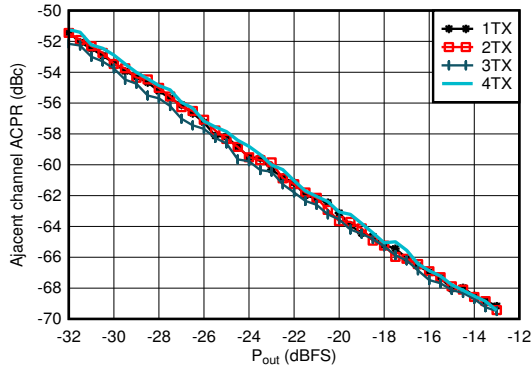


TM1.1, $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-531. TX 100MHz NR 出カスペクトル (4.9GHz)

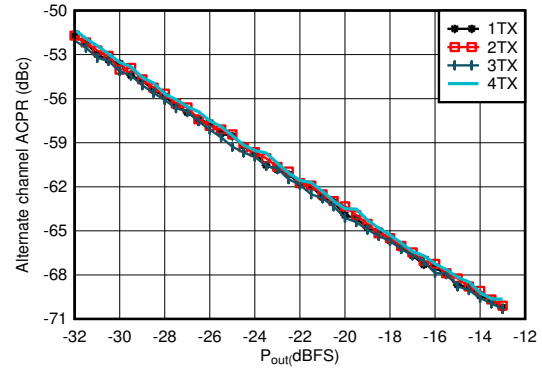
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{DAC} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{OUT} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{REF} = 491.52\text{MSPS}$ 、24x 補間、 $DSA = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



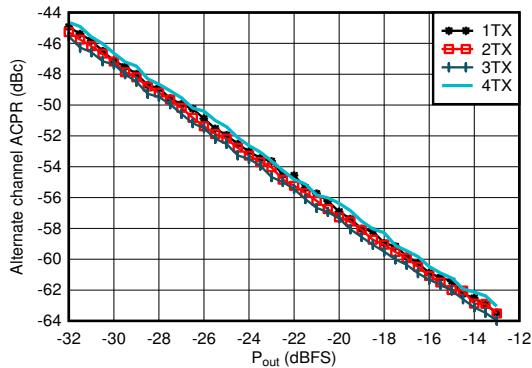
4.9GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-532. TX 20MHz LTE ACPR とデジタル レベルとの関係 (4.9GHz)



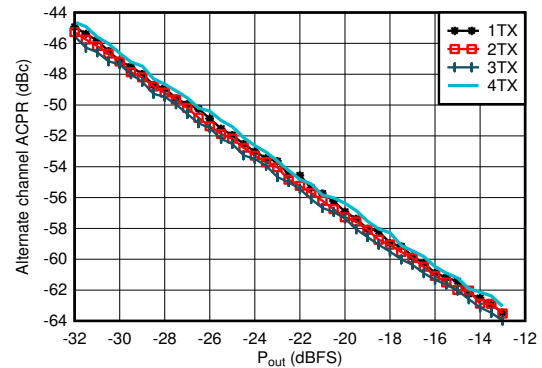
4.9GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-533. TX 20MHz LTE alt-ACPR とデジタル レベルとの関係 (4.9GHz)



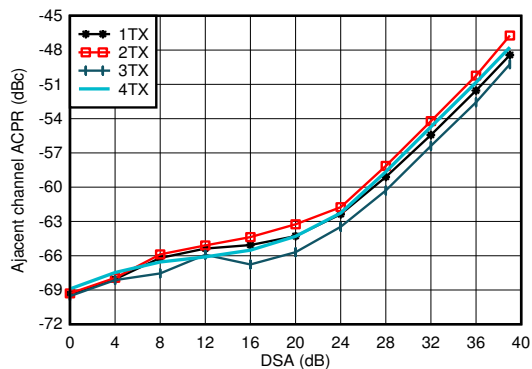
4.9GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-534. TX 100MHz NR ACPR とデジタル レベルとの関係 (4.9GHz)



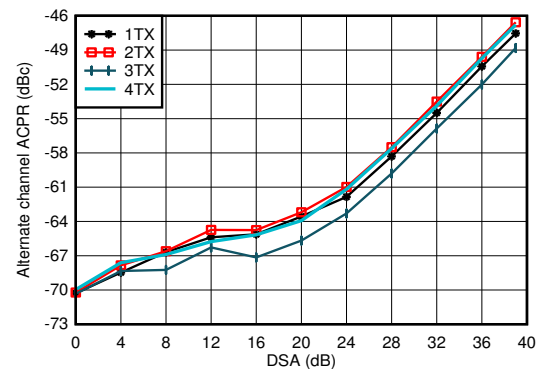
4.9GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-535. TX 100MHz NR alt-ACPR とデジタル レベルとの関係 (4.9GHz)



4.9GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-536. TX 20MHz LTE ACPR と DSA との関係 (4.9GHz)

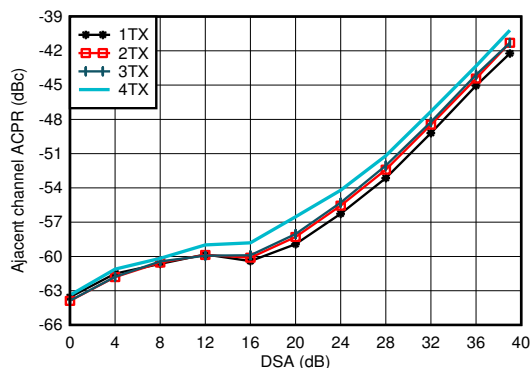


4.9GHz で整合、シングル キャリア 20MHz BW TM1.1 LTE

図 4-537. TX 20MHz LTE alt-ACPR と DSA との関係 (4.9GHz)

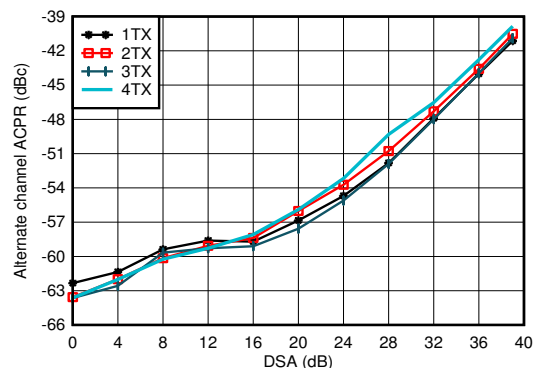
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み。



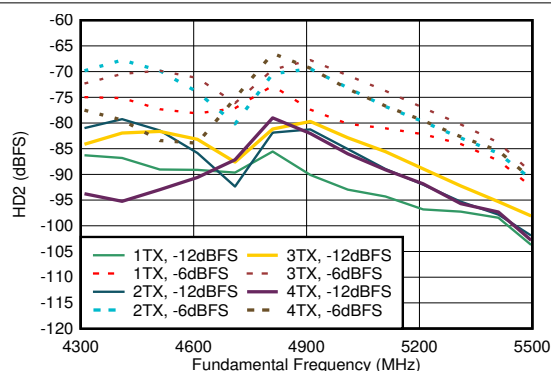
4.9GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-538. TX 100MHz NR ACPR と DSA との関係 (4.9GHz)



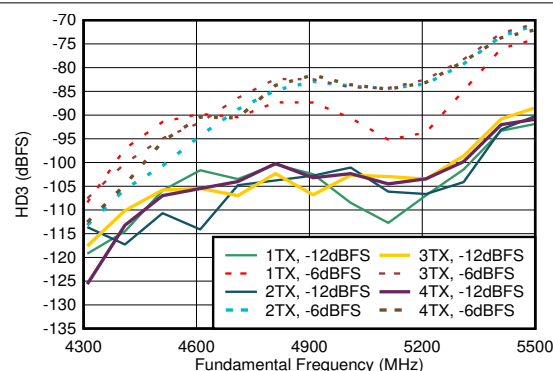
4.9GHz で整合、シングル キャリア 100MHz BW TM1.1 NR

図 4-539. TX 100MHz NR alt-ACPR と DSA 設定との関係 (4.9GHz)



4.9GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブ モード、高調波周波数での出力電力で正規化

図 4-540. TX HD2 と出力周波数との関係 (各種デジタル振幅、4.9GHz)

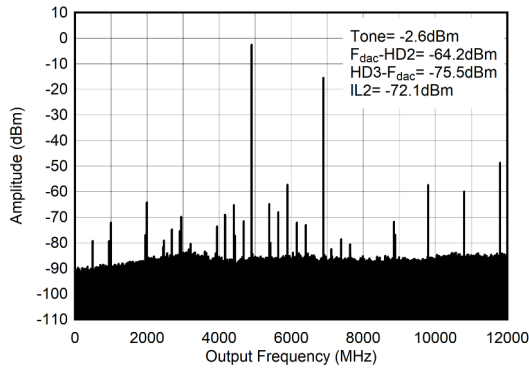


4.9GHz で整合、 $f_{\text{DAC}} = 11.79648\text{GSPS}$ 、インターリーブ モード、高調波周波数での出力電力で正規化

図 4-541. TX HD3 と出力周波数との関係 (各種デジタル振幅、4.9GHz)

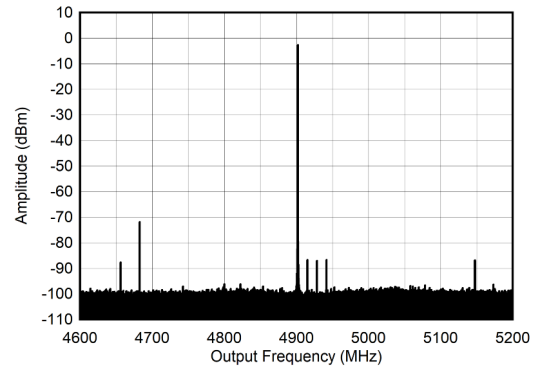
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 校正済み。



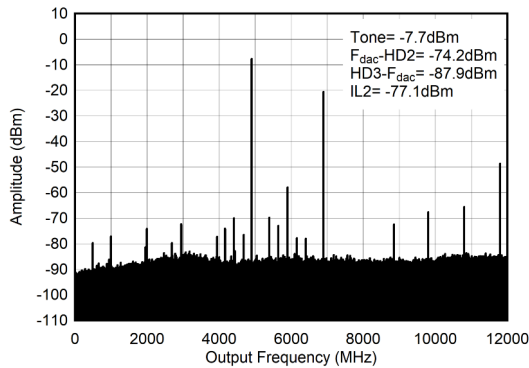
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-542. TX シングル トーン (-1dBFS) 出力スペクトル (4.9GHz、 $0-f_{\text{DAC}}$)



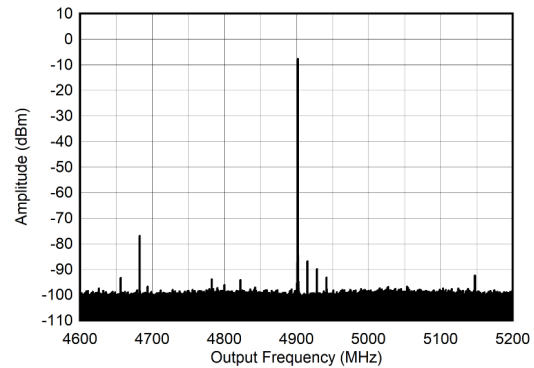
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz 整合あり、PCB とケーブルの損失を含む

図 4-543. 4.9GHz での TX シングル トーン (-1dBFS) 出力スペクトル ($\pm 300\text{MHz}$)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_s/n \pm f_{\text{OUT}}$ 。

図 4-544. TX シングル トーン (-6dBFS) 出力スペクトル (4.9GHz、 $0-f_{\text{DAC}}$)

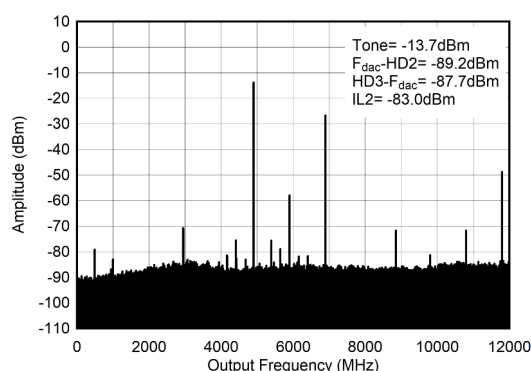


$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブモード、4.9GHz 整合あり、PCB とケーブルの損失を含む

図 4-545. 4.9GHz での TX シングル トーン (-6dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

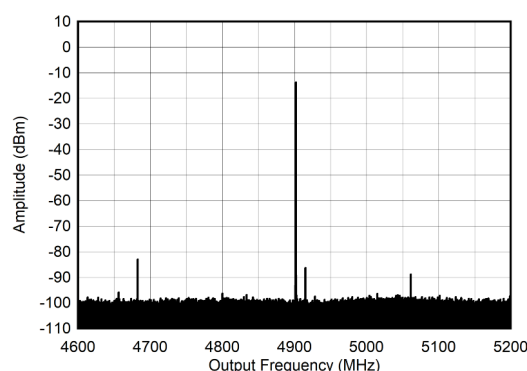
4.12.13 TX 代表的特性 : 4.9GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 491.52MSPS、 $f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、1 次ナイキストゾーン出力、内部 PLL、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、24x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 校正済み。



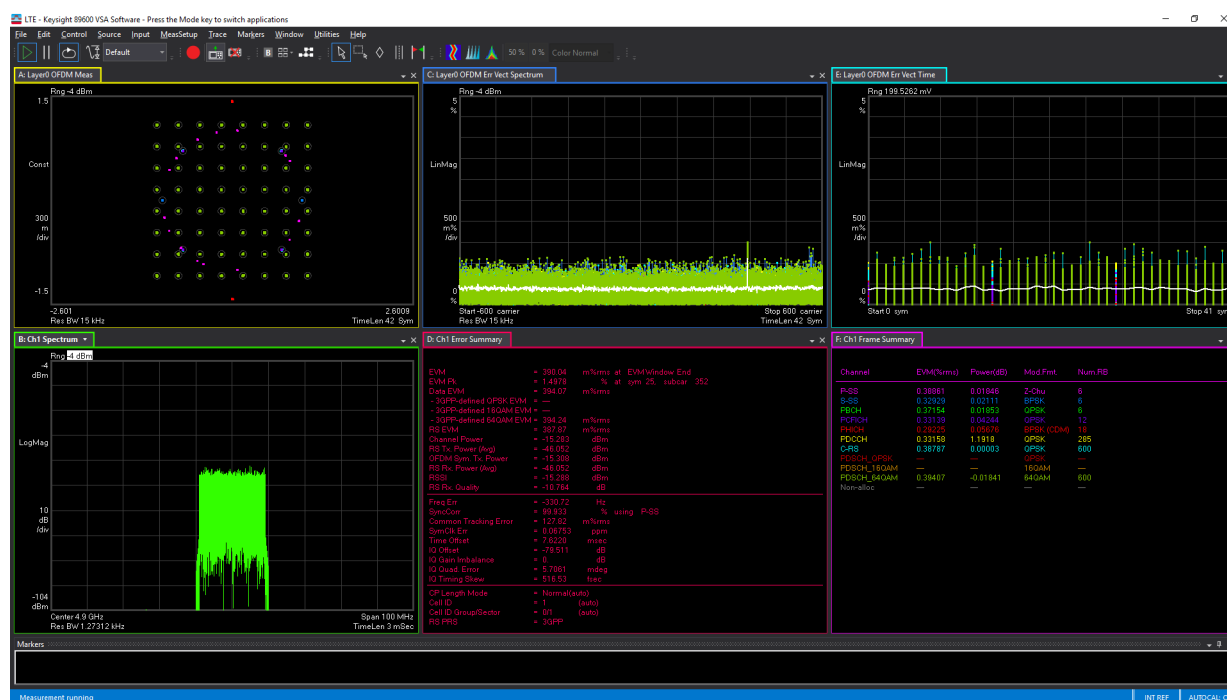
$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz 整合あり、PCB とケーブルの損失を含む。ILn = $f_{\text{S}}/n \pm f_{\text{OUT}}$ 。

図 4-546. TX シングル トーン (-12dBFS) 出力スペクトル (4.9GHz、 $0-f_{\text{DAC}}$)



$f_{\text{DAC}} = 11796.48\text{MSPS}$ 、インターリーブ モード、4.9GHz 整合あり、PCB とケーブルの損失を含む

図 4-547. 4.9GHz での TX シングル トーン (-12dBFS) 出力スペクトル ($\pm 300\text{MHz}$)

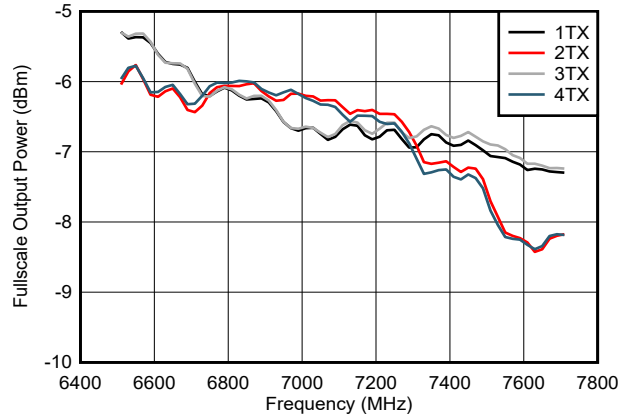


TM1.1、 $P_{\text{OUT_RMS}} = -13\text{dBFS}$

図 4-548. 4.9GHz での TX 20MHz LTE エラー ベクトル振幅

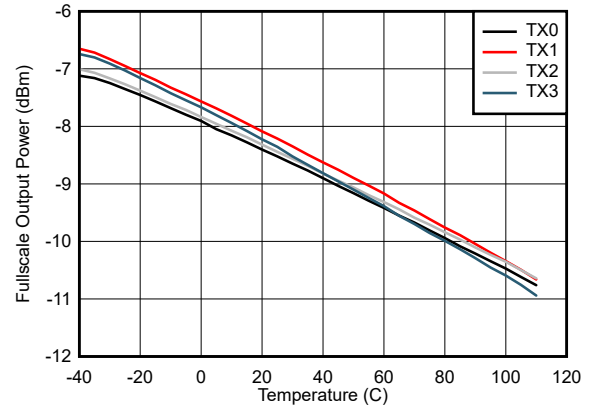
4.12.14 TX 代表的特性 : 7.1GHz

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック ディザリング イネーブル、7.1GHz 整合あり。



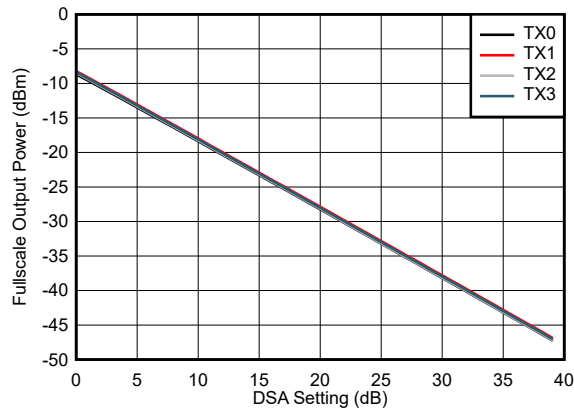
PCB とケーブルの損失を除く。

図 4-549. TX フルスケールと RF 周波数とチャネルとの関係



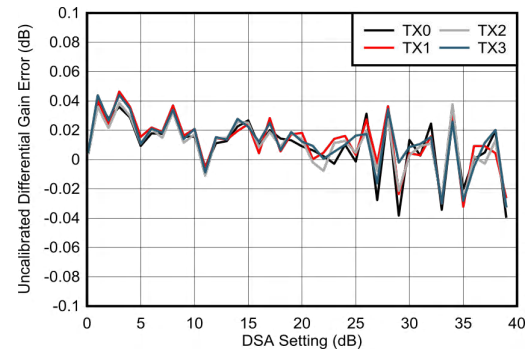
PCB とケーブルの損失を除く。

図 4-550. 7.1GHz での TX フルスケールと温度とチャネルとの関係



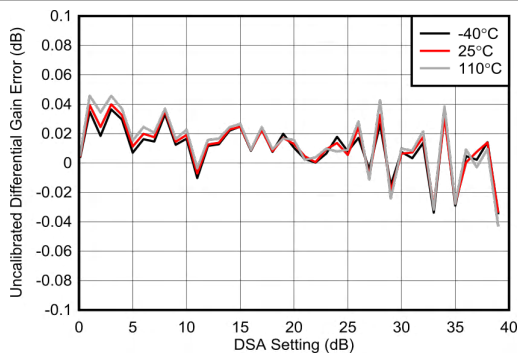
PCB とケーブルの損失を除く。

図 4-551. 7.1GHz での TX フルスケールと DSA 設定とチャネルとの関係



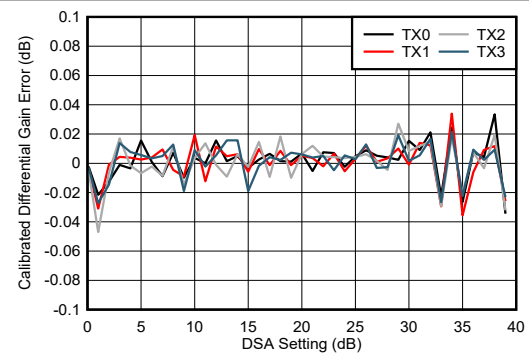
微分ゲイン誤差 = ゲイン (DSA 設定 - 1) - ゲイン (DSA 設定)

図 4-552. 7.1GHz での未較正ゲイン誤差とチャネルとの関係



微分ゲイン誤差 = ゲイン (DSA 設定 - 1) - ゲイン (DSA 設定)

図 4-553. 7.1GHz での未較正微分ゲイン誤差と温度との関係

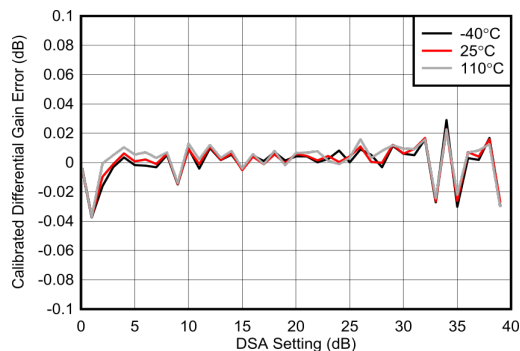


微分ゲイン誤差 = ゲイン (DSA 設定 - 1) - ゲイン (DSA 設定)

図 4-554. 7.1GHz での較正済み微分ゲイン誤差とチャネルとの関係

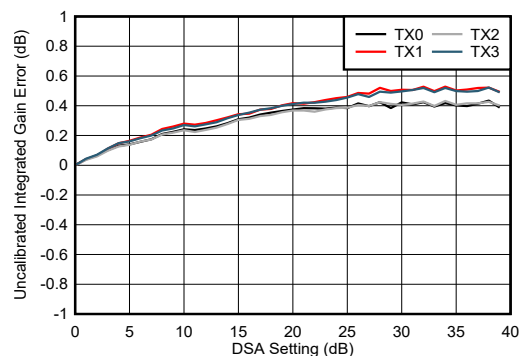
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック ディザリング イネーブル、7.1GHz 整合あり。



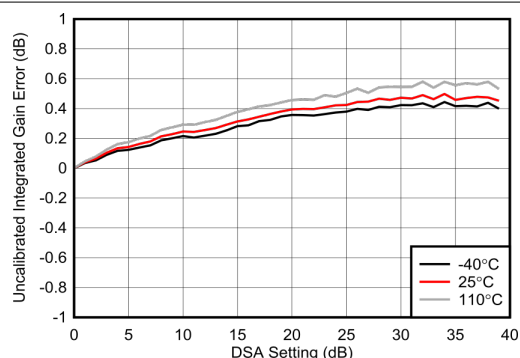
微分ゲイン誤差 = ゲイン (DSA 設定 - 1) - ゲイン (DSA 設定)

図 4-555. 7.1GHz での較正済み微分ゲイン誤差と温度との関係



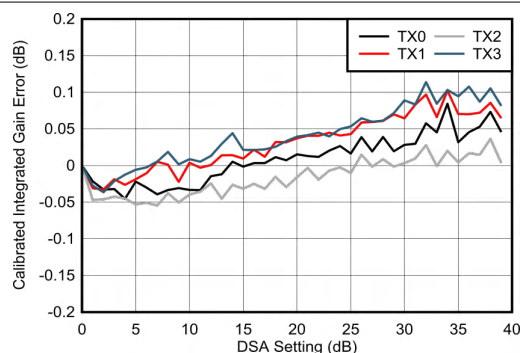
積分ゲイン誤差 = ゲイン (DSA 設定) - ゲイン (DSA 設定 = 0)

図 4-556. 7.1GHz での未較正積分ゲイン誤差とチャネルとの関係



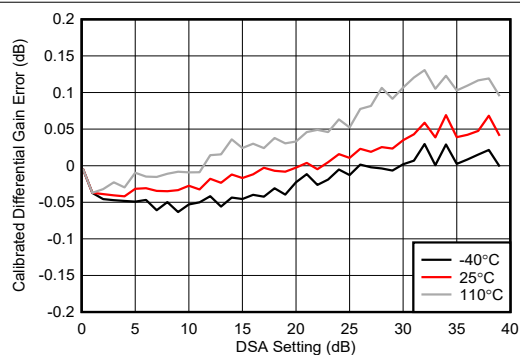
積分ゲイン誤差 = ゲイン (DSA 設定) - ゲイン (DSA 設定 = 0)

図 4-557. 7.1GHz での未較正積分ゲイン誤差と温度との関係



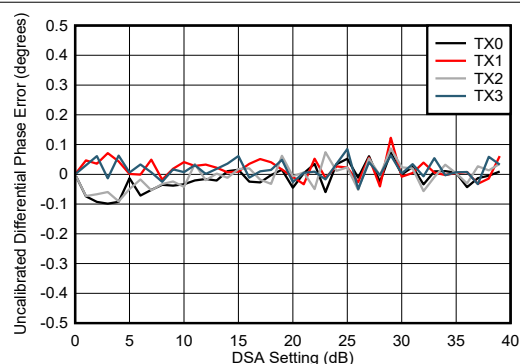
積分ゲイン誤差 = ゲイン (DSA 設定) - ゲイン (DSA 設定 = 0)

図 4-558. 7.1GHz での較正済み積分ゲイン誤差とチャネルとの関係



積分ゲイン誤差 = ゲイン (DSA 設定) - ゲイン (DSA 設定 = 0)

図 4-559. 7.1GHz での較正済み積分ゲイン誤差と温度との関係

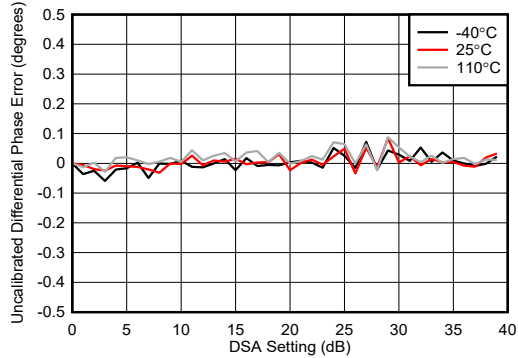


微分位相誤差 = 位相 (DSA 設定 - 1) - 位相 (DSA 設定)

図 4-560. 7.1GHz での未較正微分位相誤差とチャネルとの関係

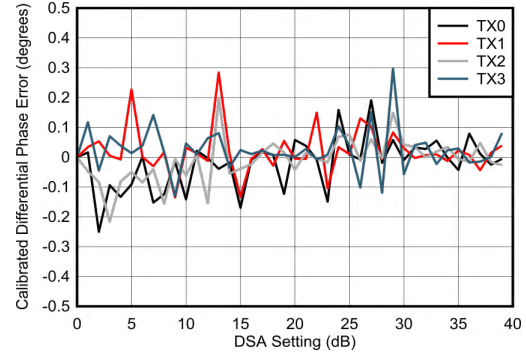
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み、TX クロック ディザリング イネーブル、7.1GHz 整合あり。



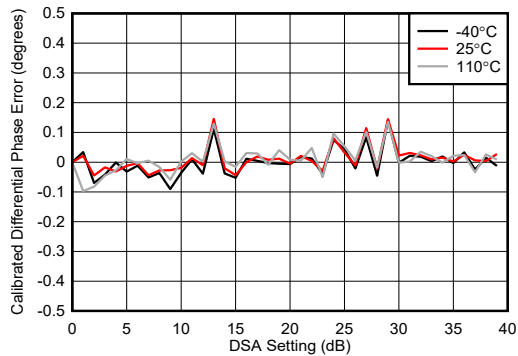
微分位相誤差 = 位相 (DSA 設定 - 1) - 位相(DSA 設定)

図 4-561. 7.1GHz での未較正微分位相誤差と温度との関係



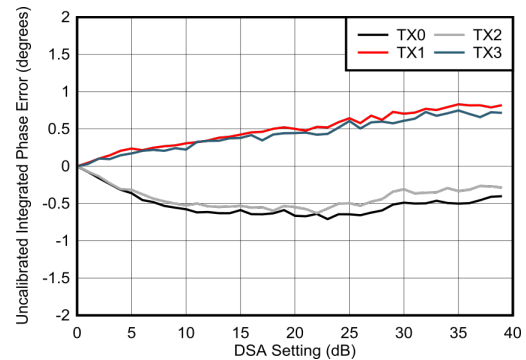
微分位相誤差 = 位相 (DSA 設定 - 1) - 位相(DSA 設定)

図 4-562. 7.1GHz での較正済み微分位相誤差とチャンネルとの関係



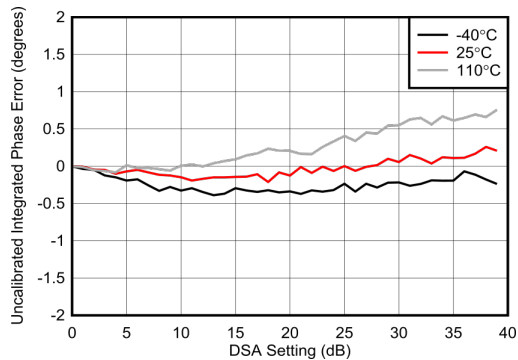
微分位相誤差 = 位相 (DSA 設定 - 1) - 位相(DSA 設定)

図 4-563. 7.1GHz での較正済み微分位相誤差と温度との関係



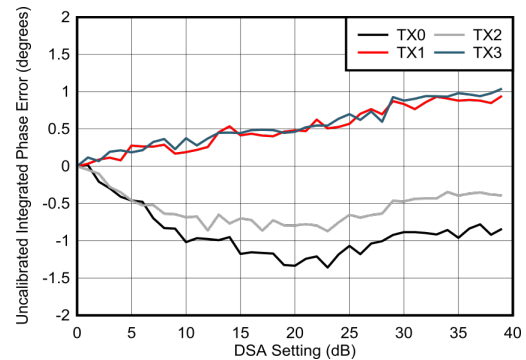
積分位相誤差 = Phase(DSA 設定) - Phase(DSA 設定 = 0)

図 4-564. 7.1GHz での未較正積分位相誤差とチャンネルとの関係



積分位相誤差 = Phase(DSA 設定) - Phase(DSA 設定 = 0)

図 4-565. 7.1GHz での未較正積分位相誤差と温度との関係

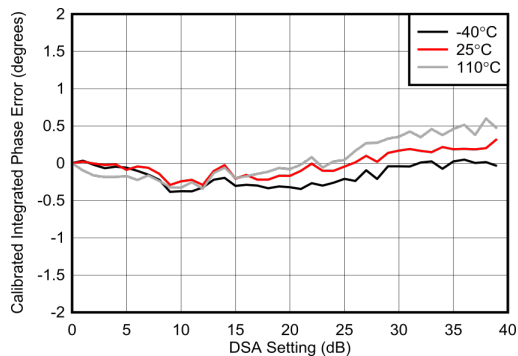


積分位相誤差 = Phase(DSA 設定) - Phase(DSA 設定 = 0)

図 4-566. 7.1GHz での較正済み積分位相誤差とチャンネルとの関係

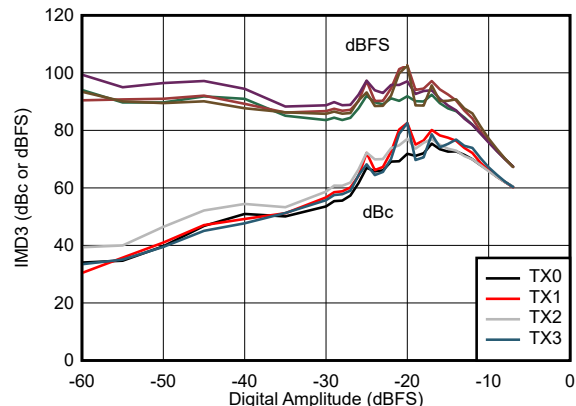
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック ディザリング イネーブル、7.1GHz 整合あり。



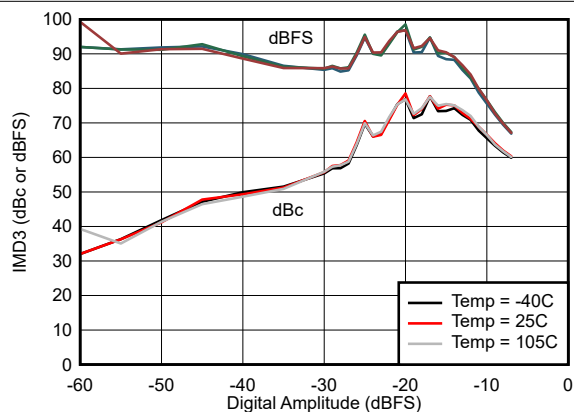
積分位相誤差 = $\text{Phase}(\text{DSA 設定}) - \text{Phase}(\text{DSA 設定} = 0)$

図 4-567. 7.1GHz での較正済み積分位相誤差と温度との関係



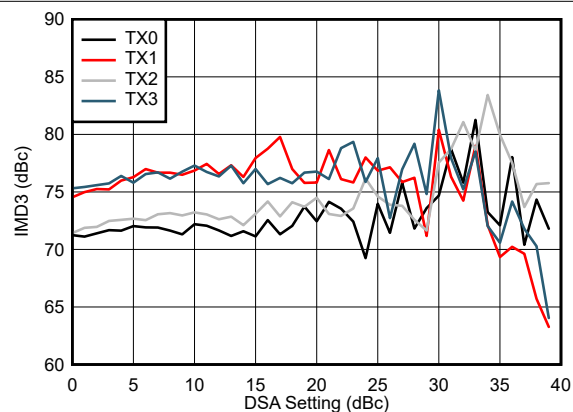
トーン間隔 = 50MHz

図 4-568. 7.1GHz での IMD3 とデジタル振幅との関係 (各種チャネル)



トーン間隔 = 50MHz

図 4-569. 7.1GHz での IMD3 とデジタル振幅と温度との関係

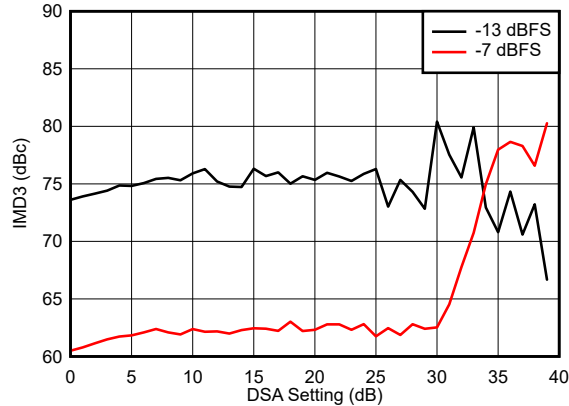


トーン間隔 = 50MHz

図 4-570. 7.1GHz での IMD3 と DSA 設定とチャネルとの関係

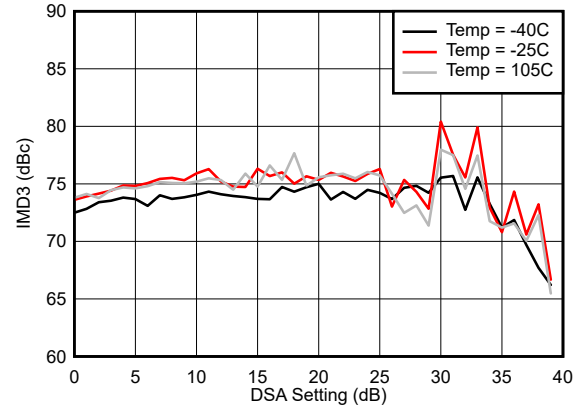
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック デザイニング イネーブル、7.1GHz 整合あり。



トーン間隔 = 50MHz

図 4-571. 7.1GHz での IMD3 と DSA 設定とデジタル振幅との関係



トーン間隔 = 50MHz

図 4-572. 7.1GHz での IMD3 と DSA 設定と温度との関係

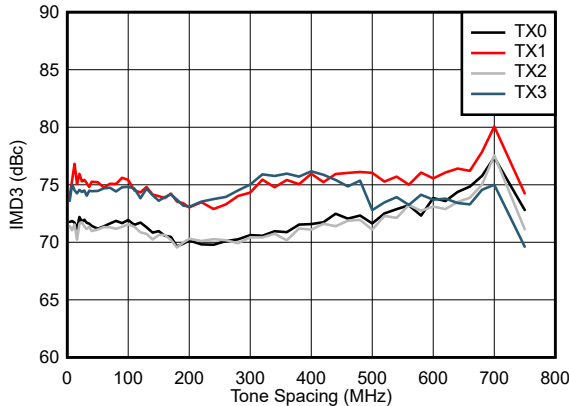


図 4-573. 7.1GHz での IMD3 と トーン間隔とチャンネルとの関係

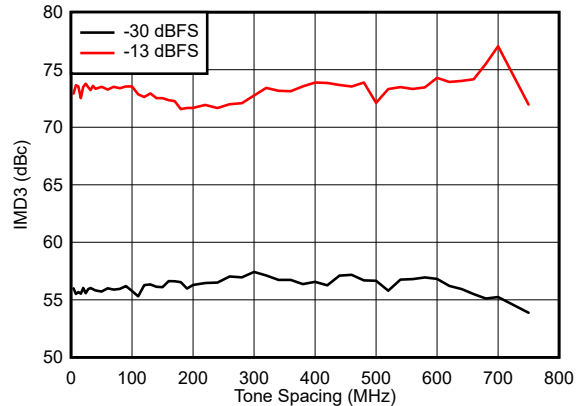


図 4-574. 7.1GHz での IMD3 と トーン間隔とデジタル振幅の関係

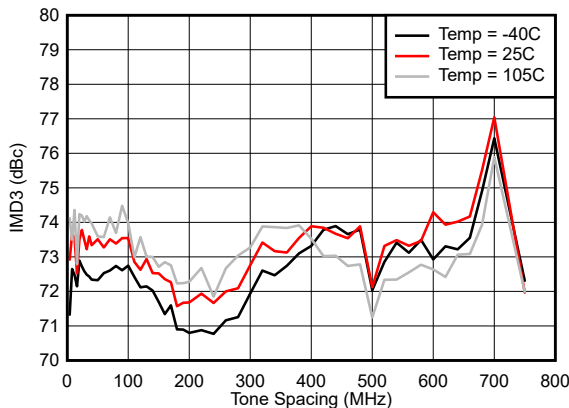
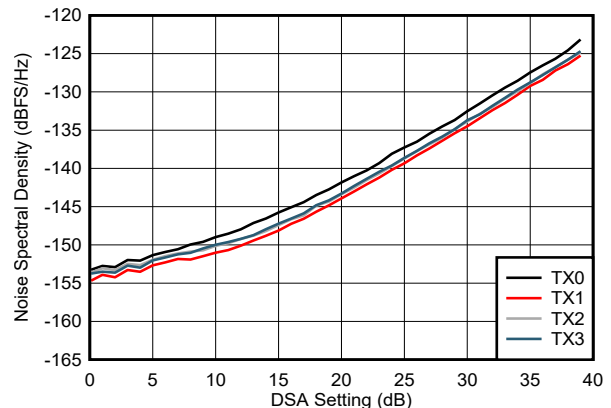


図 4-575. 7.1GHz での IMD3 と トーン間隔と温度との関係

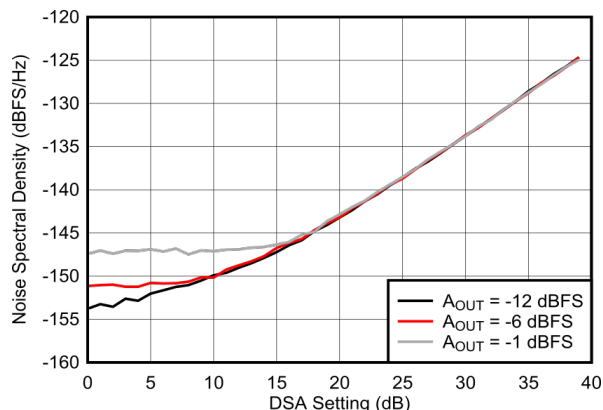


-12dBFS でのトーン、トーンからの 50MHz オフセット

図 4-576. 7.1GHz での NSD と DSA 設定とチャンネルとの関係

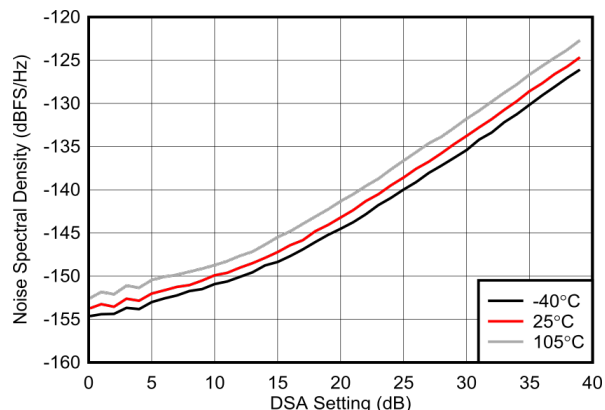
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、 DSA 較正済み、TX クロック ディザリング イネーブル、7.1GHz 整合あり。



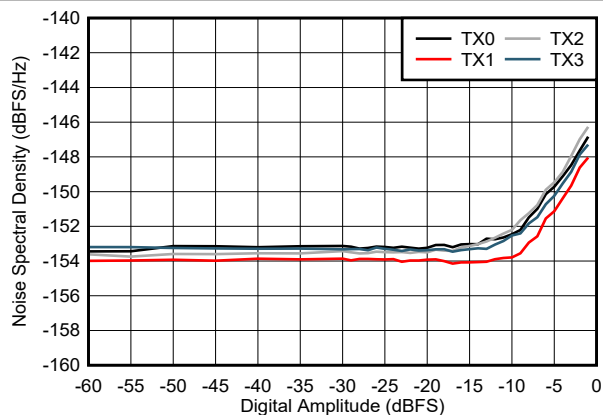
トーンから 50MHz オフセット。

図 4-577. 7.1GHz での NSD と DSA 設定、振幅との関係



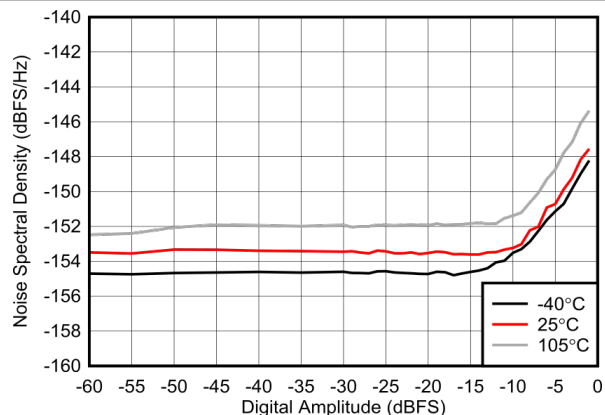
-12dBFS でのトーン、トーンからの 50MHz オフセット

図 4-578. 7.1GHz での NSD と DSA 設定と温度との関係



トーンから 50MHz オフセット。

図 4-579. 7.1GHz での NSD とデジタル振幅とチャンネルとの関係

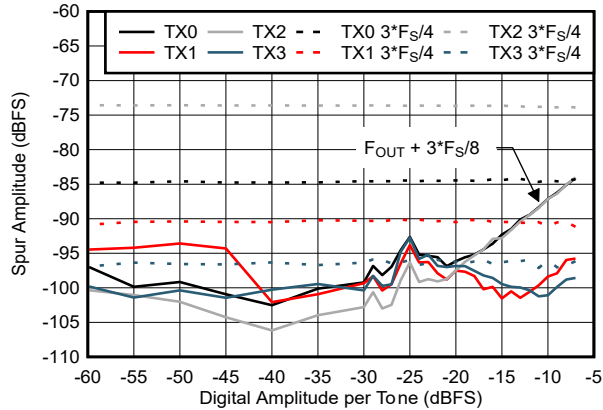


トーンから 50MHz オフセット。

図 4-580. 7.1GHz での NSD とデジタル振幅と温度との関係

4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック デザリング イネーブル、7.1GHz 整合あり。



帯域内 = $7100\text{MHz} \pm 600\text{MHz}$ (IMD3 成分を除く)、 $3 \cdot F_s/4$ スプリアスは含まれておらず、個別に表示されています

図 4-581. 7.1GHz での TX 2 トーン SFDR とデジタル振幅との関係

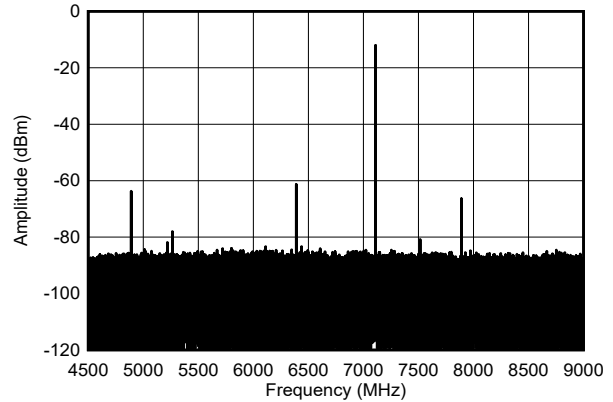


図 4-582. 7.1GHz、シングル トーン出力スペクトル、-1dBFS (ナイキスト)

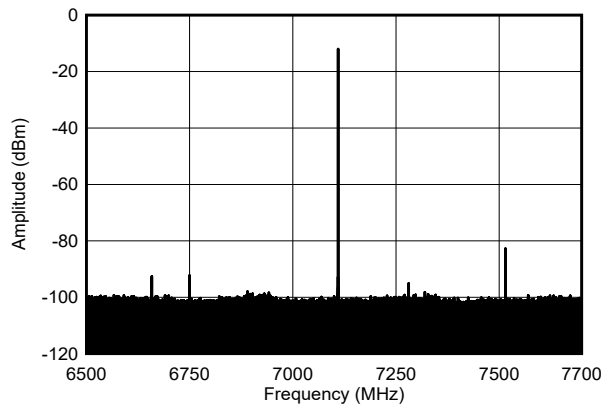


図 4-583. 7.1GHz、シングル トーン出力スペクトル、-1dBFS (帯域内)

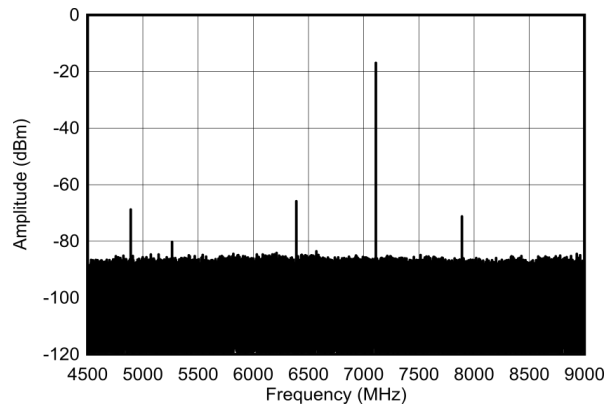


図 4-584. 7.1GHz、シングル トーン出力スペクトル、-6dBFS (ナイキスト)

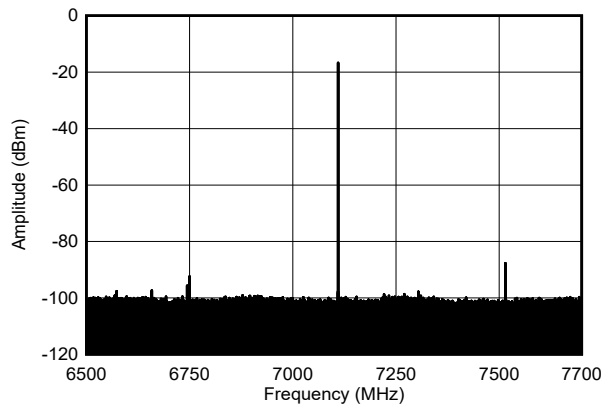


図 4-585. 7.1GHz、シングル トーン出力スペクトル、-6dBFS (帯域内)

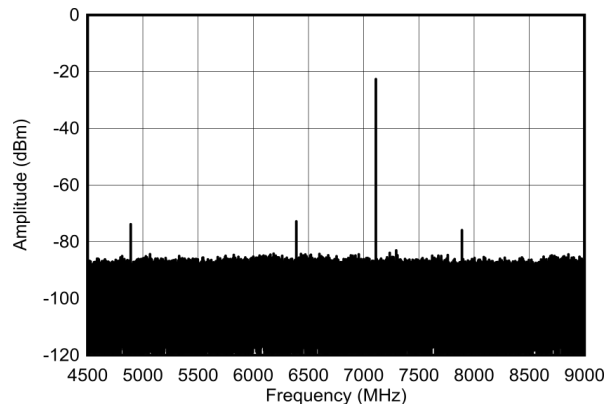


図 4-586. 7.1GHz、シングル トーン出力スペクトル、-12dBFS (ナイキスト)

4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック デザリング イネーブル、7.1GHz 整合あり。

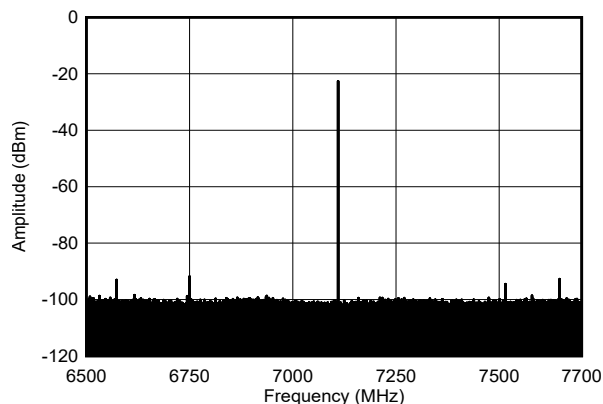
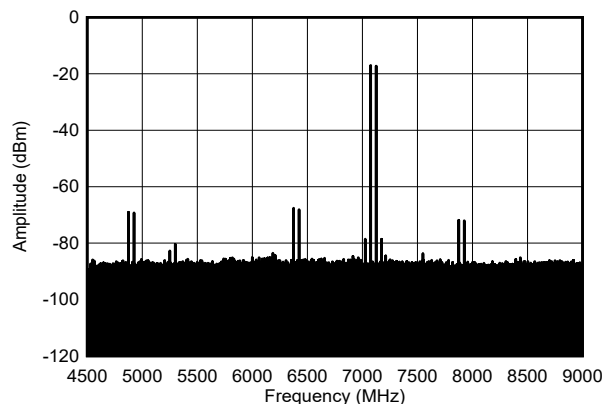
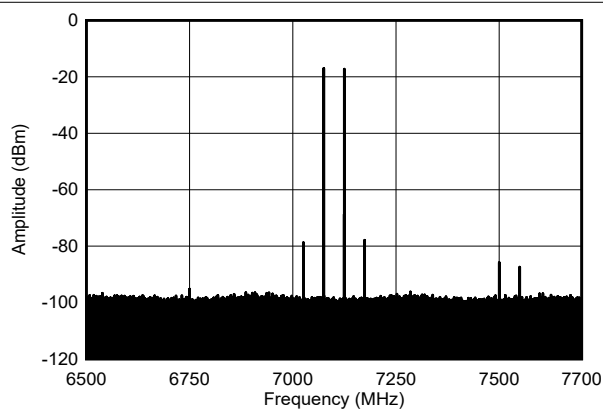


図 4-587. 7.1GHz、シングル トーン出力スペクトル、-12dBFS (帯域内)



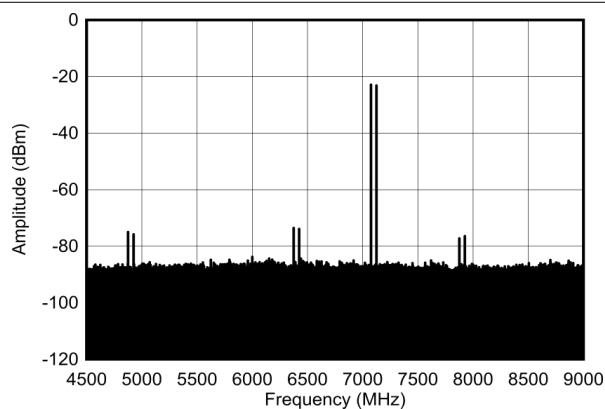
50MHz のトーン間隔

図 4-588. 7.1GHz、2 トーン出力スペクトル、各 -7dBFS (ナイキスト)



50MHz のトーン間隔

図 4-589. 7.1GHz、2 トーン出力スペクトル、各 -7dBFS (帯域内)

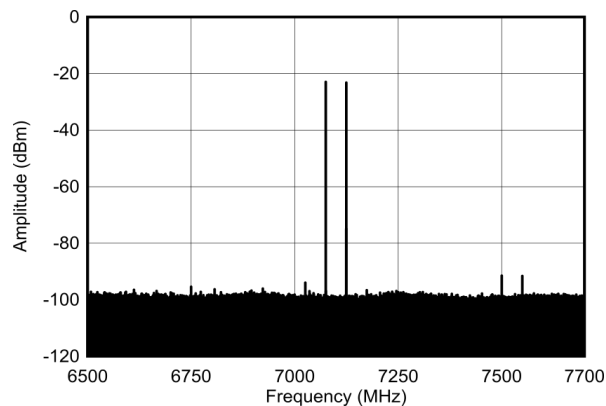


50MHz のトーン間隔

図 4-590. 7.1GHz、2 トーン出力スペクトル、各 -13dBFS (ナイキスト)

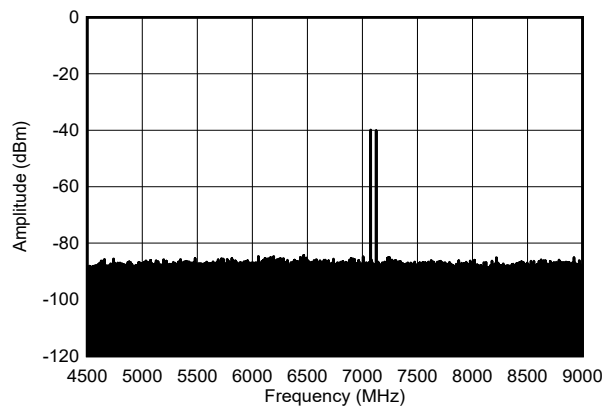
4.12.14 TX 代表的特性 : 7.1GHz (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、TX 入力データレート = 750MSPS、 $f_{\text{DAC}} = 9000\text{MSPS}$ 、非インターリーブモード、 $A_{\text{OUT}} = -1\text{dBFS}$ 、2 次ナイキストゾーン出力、外部クロック モード、12x 補間、 $\text{DSA} = 0\text{dB}$ 、 $\text{Sin}(x)/x$ イネーブル、DSA 較正済み、TX クロック デザリング イネーブル、7.1GHz 整合あり。



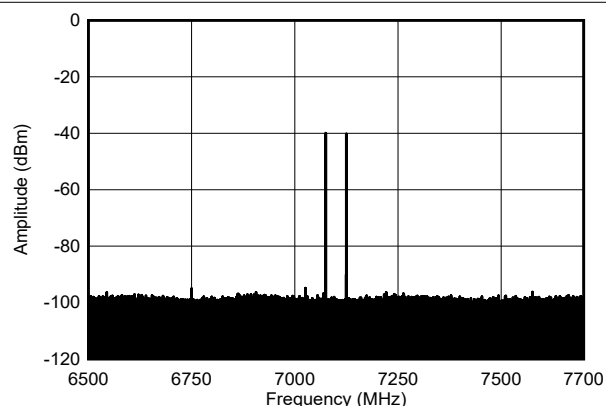
50MHz のトーン間隔

図 4-591. 7.1GHz、2 トーン出カスペクトル、各 -13dBFS (帯域内)



50MHz のトーン間隔

図 4-592. 7.1GHz、2 トーン出カスペクトル、各 -30dBFS (ナイキスト)



50MHz のトーン間隔

図 4-593. 7.1GHz、2 トーン出カスペクトル、各 -30dBFS (帯域内)

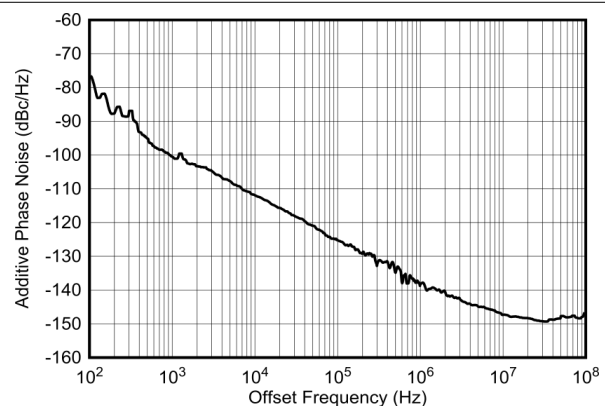
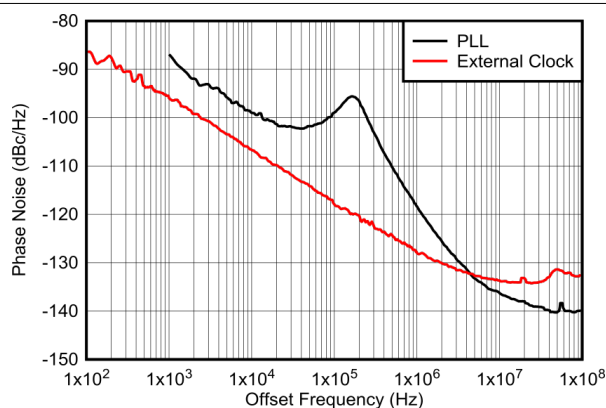


図 4-594. 7.1GHz での外部クロック付加位相ノイズ

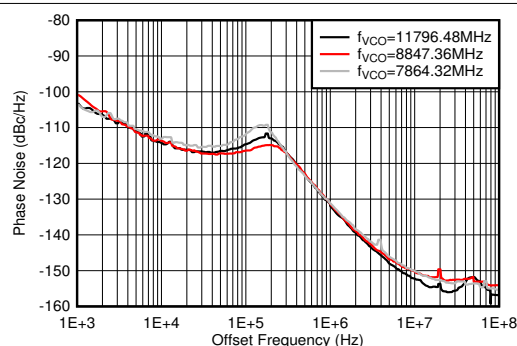
4.12.15 PLL およびクロックの代表的特性

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



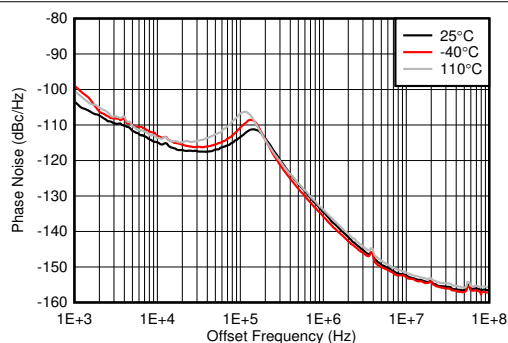
TX 出力で測定、 $20 \cdot \log_{10}$ で 12GHz に正規化 ($12\text{GHz}/f_{\text{OUT}}$)

図 4-595. 位相ノイズとオフセット周波数との関係 (PLL、外部クロック、 12GHz)



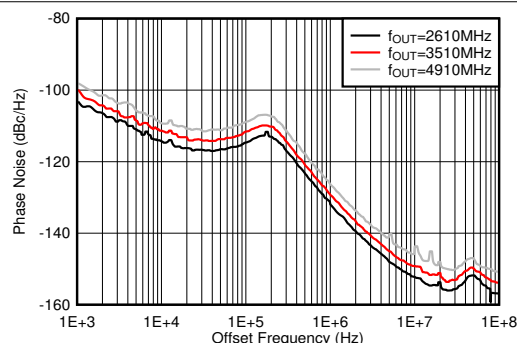
PLL イネーブル、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、 2TXOUT で測定

図 4-596. 位相ノイズとオフセット周波数との関係 (各種 f_{VCO} 、 $f_{\text{OUT}} = 2610\text{MHz}$)



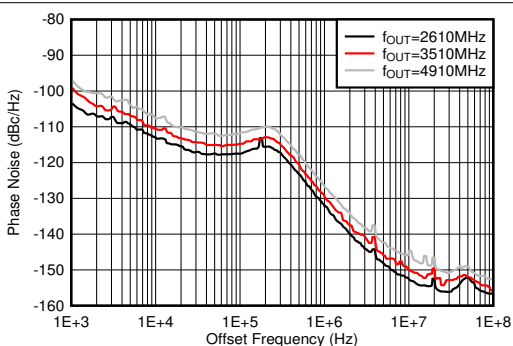
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、 2TXOUT で測定

図 4-597. 12GHz VCO の位相ノイズとオフセット周波数との関係 (各種温度、 $f_{\text{OUT}} = 1910\text{MHz}$)



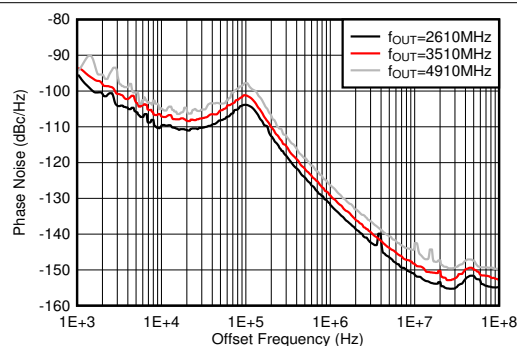
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、 2TXOUT で測定

図 4-598. 12GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 25°C)



PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、 2TXOUT で測定

図 4-599. 12GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 -40°C)

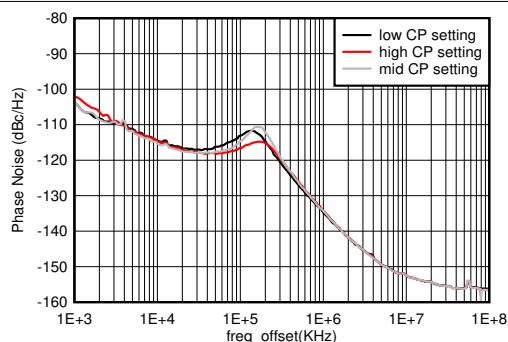


PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、 2TXOUT で測定

図 4-600. 12GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 110°C)

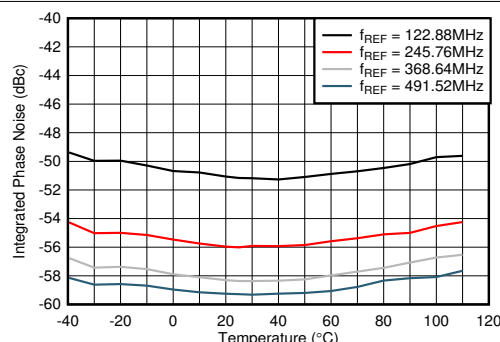
4.12.15 PLL およびクロックの代表的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



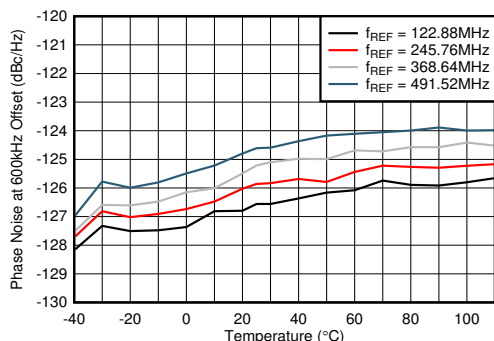
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-601. 12GHz VCO の位相ノイズとオフセット周波数との関係 (各種 CP 設定、 $f_{\text{OUT}} = 2.6\text{GHz}$)



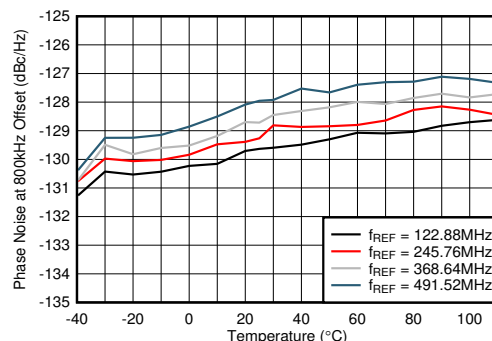
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、1kHz ~ 100MHz、片側積分帯域幅、2TXOUT で測定

図 4-602. 12GHz VCO の積分位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$)



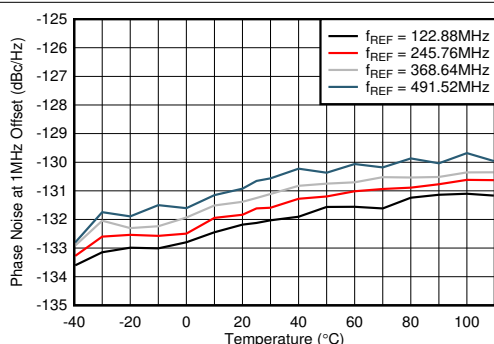
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-603. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、600kHz オフセット)



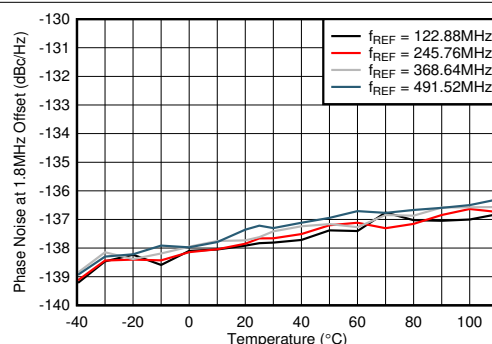
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-604. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、800kHz オフセット)



PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-605. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、1MHz オフセット)

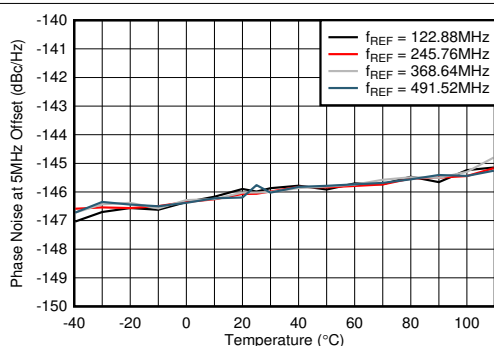


PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-606. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、1.8MHz オフセット)

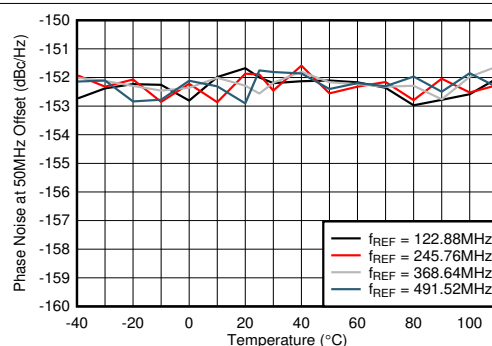
4.12.15 PLL およびクロックの代表的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



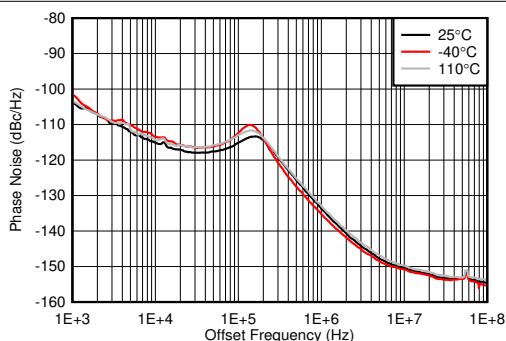
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-607. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、5MHz オフセット)



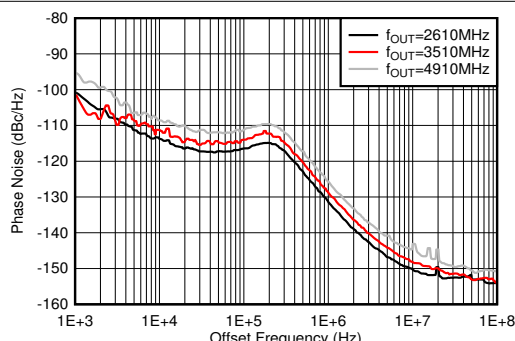
PLL イネーブル、 $f_{\text{VCO}} = 11796.48\text{MHz}$ 、2TXOUT で測定

図 4-608. 12GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、50MHz オフセット)



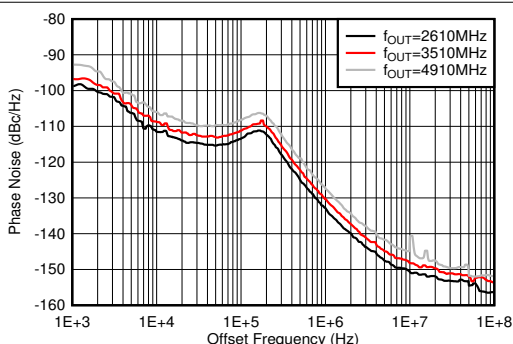
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-609. 10GHz VCO の位相ノイズとオフセット周波数との関係 (各種温度、 $f_{\text{OUT}} = 1910\text{MHz}$)



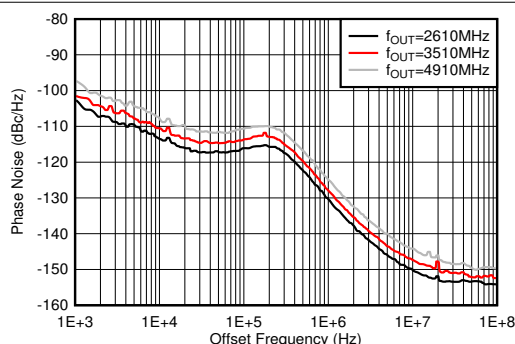
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-610. 10GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 25°C)



PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-611. 10GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 -40°C)

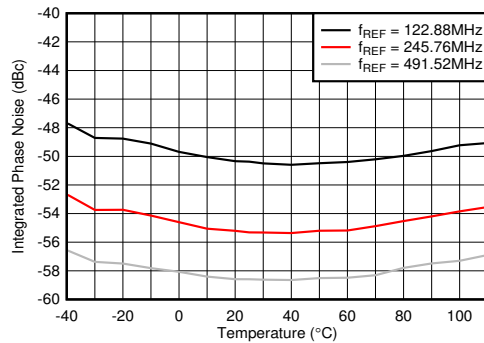


PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-612. 10GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 110°C)

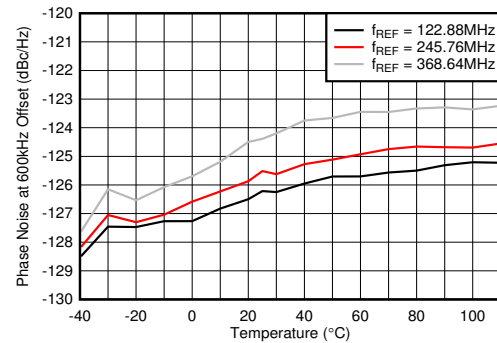
4.12.15 PLL およびクロックの代表的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



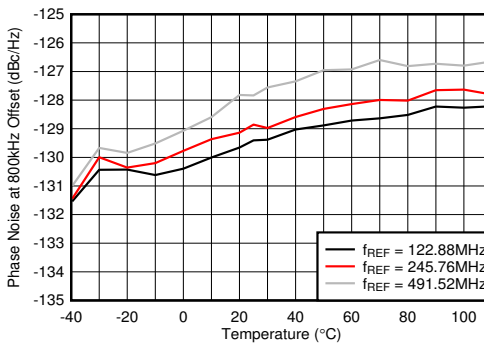
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、 $1\text{kHz} \sim 100\text{MHz}$ 、片側積分帯域幅、2TXOUT で測定

図 4-613. 10GHz VCO の積分位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$)



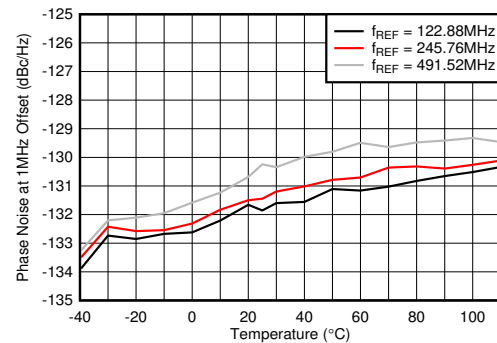
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-614. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、600kHz オフセット)



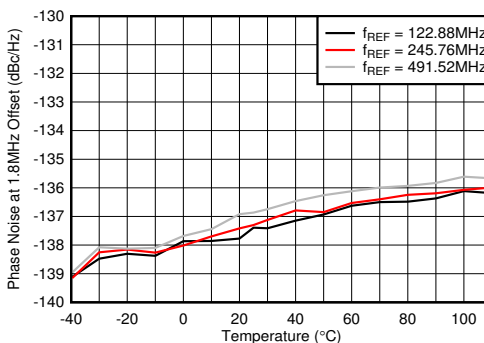
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-615. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、800kHz オフセット)



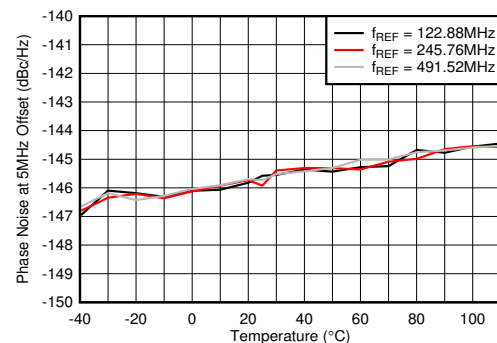
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-616. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、1MHz オフセット)



PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-617. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、1.8MHz オフセット)

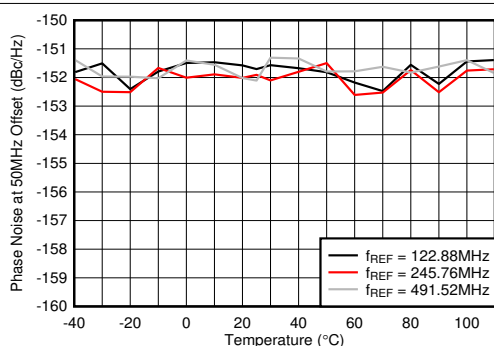


PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-618. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、5MHz オフセット)

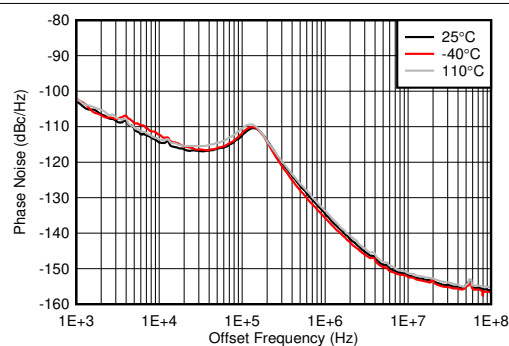
4.12.15 PLL およびクロックの代表的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



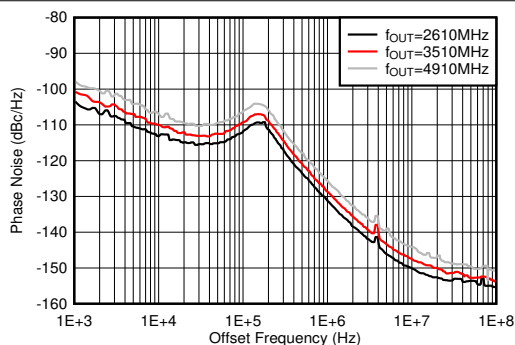
PLL イネーブル、 $f_{\text{VCO}} = 9830.4\text{MHz}$ 、2TXOUT で測定

図 4-619. 10GHz VCO の位相ノイズと温度との関係 (各種 f_{REF} 、 $f_{\text{OUT}} = 2.6\text{GHz}$ 、50MHz オフセット)



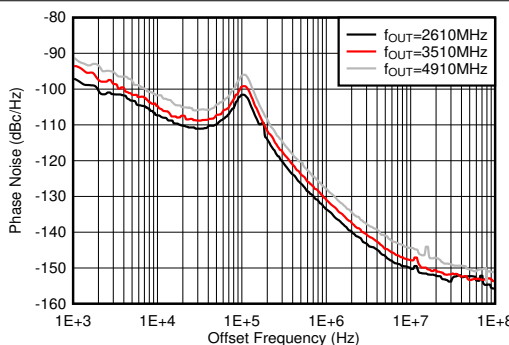
PLL イネーブル、 $f_{\text{VCO}} = 8847.36\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-620. 9GHz VCO の位相ノイズとオフセット周波数との関係 (各種温度、 $f_{\text{OUT}} = 1910\text{MHz}$)



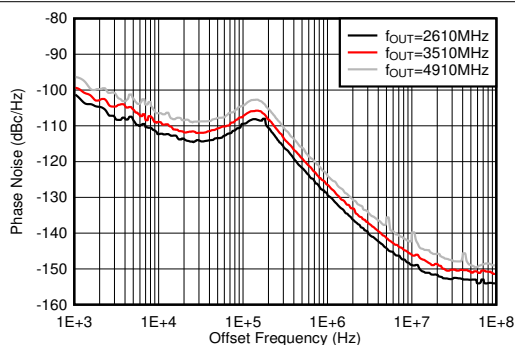
PLL イネーブル、 $f_{\text{VCO}} = 8847.36\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-621. 9GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 25°C)



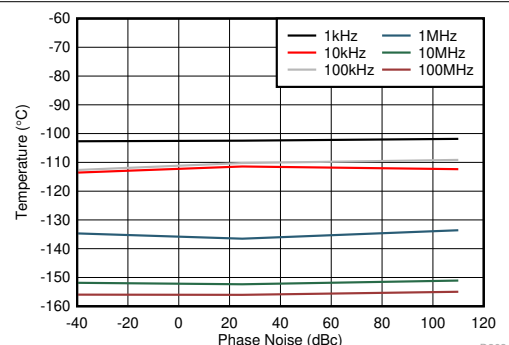
PLL イネーブル、 $f_{\text{VCO}} = 8847.36\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-622. 9GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 -40°C)



PLL イネーブル、 $f_{\text{VCO}} = 8847.36\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-623. 9GHz VCO の位相ノイズとオフセット周波数との関係 (各種 f_{OUT} 、 110°C)

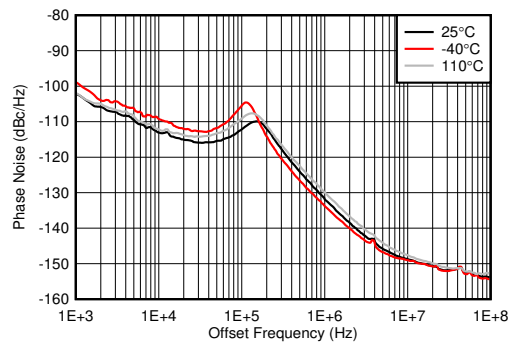


PLL イネーブル、 $f_{\text{VCO}} = 8847.36\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、最小 LPF BW、2TXOUT で測定

図 4-624. 9GHz VCO の位相ノイズと温度との関係 (各種オフセット周波数、 $f_{\text{OUT}} = 2.6\text{GHz}$)

4.12.15 PLL およびクロックの代表的特性 (続き)

$T_A = +25^\circ\text{C}$ での代表値、公称電源。特に記述のない限り、 $f_{\text{REF}} = 491.52\text{MHz}$ 、TX 出力で測定された位相ノイズ



PLL イネーブル、 $f_{\text{VCO}} = 7864.32\text{MHz}$ 、 $f_{\text{REF}} = 491.52\text{MSPS}$ 、2TXOUT で測定

図 4-625. 8GHz VCO の位相ノイズとオフセット周波数との関係 (各種温度、 $f_{\text{OUT}} = 1910\text{MHz}$)

5 デバイスおよびドキュメントのサポート

5.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

5.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

5.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

5.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

5.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
August 2026	*	初版リリース

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AFE7900ALKSEPM	Active	Production	null (null)	90 JEDEC TRAY (5+1)	No	Call TI	Call TI	-40 to 85	AFE7900NSP SNPB

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月