

AM26LS31 クワッド差動ラインドライバ

1 特長

- ANSI TIA/EIA-422-B と ITU の要件を満たす、または上回る性能
- 5V 単一電源で動作
- TTL 互換
- 相補出力
- 電源オフ状況での高い出力インピーダンス
- 相補出力のイネーブル入力
- MIL-PRF-38535 認定オプション (M) を利用可能
 - 特に記述のない限り、すべてのパラメータはテスト済みで
 - その他のすべての製品については、量産プロセスにすべてのパラメータのテストが含まれているとは限りません

2 アプリケーション

- モータ エンコーダ
- フィールドトランスミッタ: 圧力センサおよび温度センサ
- 軍事 / 航空電子機器用の画像処理
- Modbus 使用の温度センサまたはコントローラ

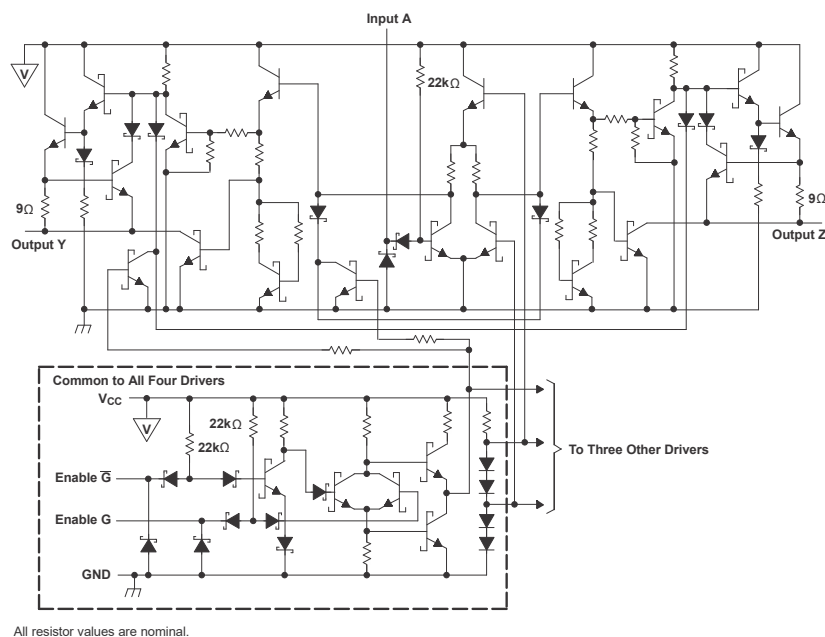
3 説明

AM26LS31CN-E ファミリのデバイスは、クワッド相補出力ラインドライバで、ANSI TIA/EIA-422B および ITU (従来の CCITT) 勧告 V.11 の要件を満たすよう設計されています。3 ステート出力は、ツイストペアまたは平行線伝送線路などの平衡ラインを駆動するための大電流能力を備え、電源オフ時には高インピーダンス状態になります。イネーブル機能は 4 つのドライバすべてに共通で、アクティブ High またはアクティブ Low のイネーブル ($\bar{G}$, $\bar{G}$) 入力を選択できます。低消費電力のショットキー回路により、速度を犠牲にすることなく消費電力を削減しています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
AM26LS31MFK	LCCC (20)	8.89mm × 8.89mm
AM26LS31MJ	CDIP (16)	19.6mm × 6.92mm
AM26LS31MW	CFP (16)	10.3mm × 6.73mm
AM26LS31CD	SOIC (16)	9.9mm × 3.91mm
AM26LS31CDB	SSOP (16)	6.2mm × 5.3mm
AM26LS31CN-E	PDIP (16)	19.3mm × 6.35mm
AM26LS31xNS	SO (16)	10.3mm × 5.3mm

- 詳細については、[セクション 11](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



回路図 (各ドライバ)



目次

1 特長	1	7.3 機能説明	11
2 アプリケーション	1	7.4 デバイスの機能モード	12
3 説明	1	8 アプリケーションと実装	13
4 ピン構成および機能	3	8.1 使用上の注意	13
5 仕様	5	8.2 代表的なアプリケーション	13
5.1 絶対最大定格.....	5	8.3 電源に関する推奨事項	14
5.2 ESD 定格.....	5	8.4 レイアウト	14
5.3 推奨動作条件.....	5	9 デバイスおよびドキュメントのサポート	16
5.4 熱に関する情報.....	5	9.1 ドキュメントのサポート.....	16
5.5 電気的特性.....	6	9.2 ドキュメントの更新通知を受け取る方法.....	16
5.6 スイッチング特性 – AM26LS31.....	6	9.3 サポート・リソース.....	16
5.7 スイッチング特性 – AM26LS31M.....	7	9.4 商標.....	16
5.8 代表的特性.....	8	9.5 静電気放電に関する注意事項.....	16
6 パラメータ測定情報	10	9.6 用語集.....	16
7 詳細説明	11	10 改訂履歴	16
7.1 概要.....	11	11 メカニカル、パッケージ、および注文情報	17
7.2 機能ブロック図.....	11		

4 ピン構成および機能

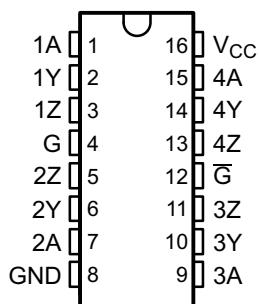


図 4-1. D (SOIC)、DB (SSOP)、N (PDIP)、NS (SO)、J (CDIP)、W (CFP) パッケージ (上面図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
1A	1	I	RS422 ドライバ 1 へのロジック データ入力
1Y	2	O	RS-422 データライン (ドライバ 1)
1Z	3	O	RS-422 データライン (ドライバ 1)
G	4	I	ドライバ イネーブル (アクティブ "High")
2Z	5	O	RS-422 データライン (ドライバ 2)
2Y	6	O	RS-422 データライン (ドライバ 2)
2A	7	I	RS422 ドライバ 2 へのロジック データ入力
GND	8	–	デバイス グランド ピン
3A	9	I	RS422 ドライバ 3 へのロジック データ入力
3Y	10	O	RS-422 データライン (ドライバ 3)
3Z	11	O	RS-422 データライン (ドライバ 3)
G	12	I	ドライバ イネーブル (アクティブ "Low")
4Z	13	O	RS-422 データライン (ドライバ 4)
4Y	14	O	RS-422 データライン (ドライバ 4)
4A	15	I	RS422 ドライバ 4 へのロジック データ入力
V _{CC}	16	–	電源入力。5V 電源に接続します。

(1) I = 入力、O = 出力

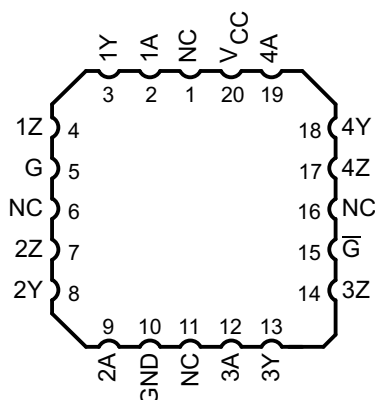


図 4-2. FK (LCCC) 20 ピン パッケージ (上面図)

表 4-2. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
NC	1	I	RS422 ドライバ 1 へのロジック データ入力
1A	2	I	RS422 ドライバ 1 へのロジック データ入力
1Y	3	O	RS-422 データライン (ドライバ 1)
1Z	4	O	RS-422 データライン (ドライバ 1)
G	5	I	ドライバ イネーブル (アクティブ "High")
NC	6	I	RS422 ドライバ 1 へのロジック データ入力
2Z	7	O	RS-422 データライン (ドライバ 2)
2Y	8	O	RS-422 データライン (ドライバ 2)
2A	9	I	RS422 ドライバ 2 へのロジック データ入力
GND	10	I	ドライバ イネーブル (アクティブ "High")
NC	11	I	RS422 ドライバ 1 へのロジック データ入力
3A	12	I	RS422 ドライバ 3 へのロジック データ入力
3Y	13	O	RS-422 データライン (ドライバ 3)
3Z	14	O	RS-422 データライン (ドライバ 3)
$\bar{G}$	15	I	ドライバ イネーブル (アクティブ "Low")
NC	16	I	RS422 ドライバ 1 へのロジック データ入力
4Z	17	O	RS-422 データライン (ドライバ 4)
4Y	18	O	RS-422 データライン (ドライバ 4)
4A	19	I	RS422 ドライバ 4 へのロジック データ入力
V _{CC}	20	I	電源入力。5V 電源に接続します。

(1) I = 入力、O = 出力

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _{CC}	電源電圧 ⁽²⁾		7	V
V _I	入力電圧		7	V
	出力オフ状態の電圧		5.5	V
	リード温度、ケースから 1.6mm (1/16 インチ) の距離で 10 秒間		260	°C
	リード温度: ケースから 1.6mm (1/16 インチ) の距離で 60 秒	J パッケージ	300	°C
T _{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用了した場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 差動出力電圧 V_{OD} を除くすべての電圧値は、ネットワーク GND を基準にしています。

5.2 ESD 定格

		値	単位
V _(ESD)	静電放電		
	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1000	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

		最小値	公称値	最大値	単位
V _{CC}	電源電圧				
	AM26LS31C	4.75	5	5.25	V
	AM26LS31M	4.5	5	5.5	
V _{IH}	High レベル入力電圧	2			V
V _{IL}	Low レベル入力電圧			0.8	V
I _{OH}	High レベル出力電流			-20	mA
I _{OL}	Low レベル出力電流			20	mA
T _A	自由空気での動作温度				
	AM26LS31C	-40		85	°C
	AM26LS31I	-40		85	
	AM26LS31M	-55		125	

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		AM26LS31x				単位
		D (SOIC)	DB (SSOP)	N (PDIP)	NS (SO)	
		16 ピン	16 ピン	16 ピン	16 ピン	
R _{θJA}	接合部から周囲への熱抵抗 ⁽²⁾	84.6	82	60.6	88.5	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	43.5	—	48.1	46.2	°C/W
R _{θJB}	接合部から基板への熱抵抗	43.2	—	40.6	50.7	°C/W
ψ _{JT}	接合部から上面への特性パラメータ	10.4	—	27.5	13.5	°C/W

5.4 熱に関する情報 (続き)

熱評価基準 ⁽¹⁾	AM26LS31x				単位
	D (SOIC)	DB (SSOP)	N (PDIP)	NS (SO)	
	16 ピン	16 ピン	16 ピン	16 ピン	
Ψ_{JB} 接合部から基板への特性パラメータ	42.8	–	40.3	50.3	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
 (2) パッケージの熱インピーダンスは、JESD 51-7 に従って計算しています。

5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

パラメータ	テスト条件	最小値	標準値 ⁽²⁾	最大値	単位
V_{IK} 入力クランプ電圧	$V_{CC} = \text{MIN}$, $I_I = -18\text{mA}$			-1.5	V
V_{OH} High レベル出力電圧	$V_{CC} = \text{MIN}$, $I_{OH} = -20\text{mA}$	2.5			V
V_{OL} Low レベル出力電圧	$V_{CC} = \text{MIN}$, $I_{OL} = 20\text{mA}$			0.5	V
I_{OZ} オフ状態 (ハイ インピーダンス状態) の出力電流	$V_{CC} = \text{MIN}$, $V_O = 0.5\text{V}$			-20	μA
	$V_{CC} = \text{MIN}$, $V_O = 2.5\text{V}$			20	
I_I 最大入力電圧での入力電流	$V_{CC} = \text{MAX}$, $V_I = 7\text{V}$			0.1	mA
I_{IH} High レベル入力電流	$V_{CC} = \text{MAX}$, $V_I = 2.7\text{V}$			20	μA
I_{IL} Low レベル入力電流	$V_{CC} = \text{MAX}$, $V_I = 0.4\text{V}$			-0.36	mA
I_{OS} 短絡出力電流 ⁽³⁾	$V_{CC} = \text{MAX}$ 値	-30		-150	mA
V_{POR} パワーオンリセット電圧スレッシュホールド	V_{CC} 立ち上がり PDIP、SO、SOIC、SSOP パッケージ	2.27	2.48	3.04	V
V_{BOR} 電圧低下リセット電圧スレッシュホールド	V_{CC} 立ち下がり PDIP、SO、SOIC、SSOP パッケージ	2.03	2.13	2.26	V
V_{RES_HYS} パワーオンリセット (V_{POR}) と電圧低下リセット (V_{BOR}) の間のヒステリシス	PDIP、SO、SOIC、SSOP パッケージ		350		mV
I_{CC} 電源電流	$V_{CC} = \text{MAX}$, すべての出力はディスエーブル PDIP、SO、SOIC、SSOP パッケージ		1.7	3	mA
	$V_{CC} = \text{MAX}$, すべての出力はディスエーブル 他のすべてのパッケージ		32	80	

- (1) C サフィックスのデバイスでは、 V_{CC} の最小値は 4.75V、 V_{CC} の最大値は 5.25V です。M サフィックスのデバイスでは、 V_{CC} の最小値は 4.5V、 V_{CC} の最大値は 5.5V です。
 (2) 代表値はすべて、 $V_{CC} = 5\text{V}$ 、 $T_A = 25^\circ\text{C}$ における値です。
 (3) 一度に複数の出力を短絡してはなりません。また、短絡期間は 1 秒を超えないようにしてください。

5.6 スイッチング特性 – AM26LS31

$T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V}$ (図 6-1 を参照)

パラメータ	テスト条件	最小値	標準値	最大値	単位
t_{PLH} 伝搬遅延時間、Low レベルから High レベル出力まで	$C_L = 30\text{pF}$, S1 と S2 はオープン		14	20	ns
t_{PHL} 伝搬遅延時間、High レベルから Low レベル出力まで			14	20	
t_{PZH} High レベルへの出力イネーブル時間	$C_L = 30\text{pF}$	$R_L = 75\Omega$	25	40	ns
t_{PZL} Low レベルへの出力イネーブル時間		$R_L = 180\Omega$	37	45	

5.6 スイッチング特性 – AM26LS31 (続き)

$T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V}$ (図 6-1 を参照)

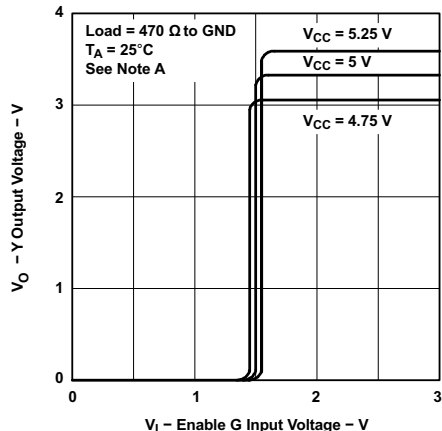
パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{PHZ}	High レベルからの出力ディスエーブル時間	$C_L = 10\text{pF}$, S1 と S2 はクローズ		21	30	ns
t_{PLZ}	Low レベルからの出力ディスエーブル時間			23	35	
t_{SKEW}	出力間スキュー	$C_L = 30\text{pF}$, S1 と S2 はオープン		1	6	ns

5.7 スイッチング特性 – AM26LS31M

$T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V}$ (図 6-1 を参照)

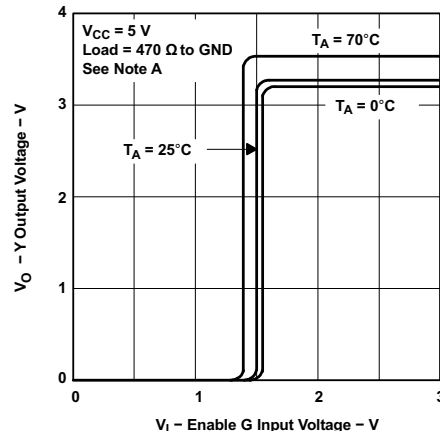
パラメータ		テスト条件		最小値	最大値	単位
t_{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	$C_L = 30\text{pF}$, S1 と S2 はオープン			30	ns
t_{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで				30	
t_{PZH}	High レベルへの出力イネーブル時間	$C_L = 30\text{pF}$	$R_L = 75\Omega$		60	ns
t_{PZL}	Low レベルへの出力イネーブル時間		$R_L = 180\Omega$		68	
t_{PHZ}	High レベルからの出力ディスエーブル時間	$C_L = 10\text{pF}$, S1 と S2 はクローズ			45	ns
t_{PLZ}	Low レベルからの出力ディスエーブル時間				53	
t_{SKEW}	出力間スキュー	$C_L = 30\text{pF}$, S1 と S2 はオープン			9	ns

5.8 代表的特性



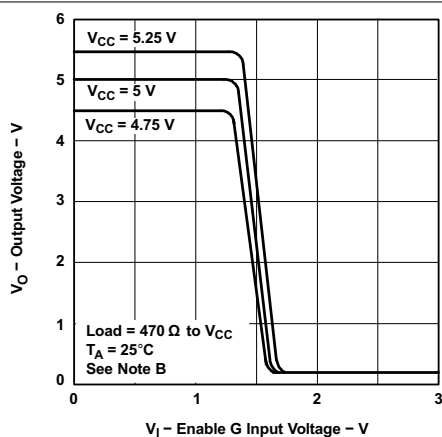
A. Y 出力のテスト中は A 入力を V_{CC} に、Z 出力のテスト中はグラウンドに接続します。

図 5-1. 出力電圧とイネーブル G 入力電圧との関係



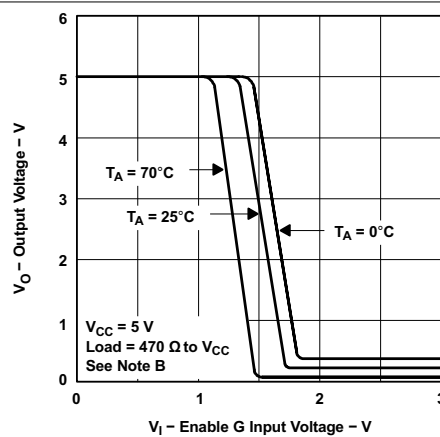
A. Y 出力のテスト中は A 入力を V_{CC} に、Z 出力のテスト中はグラウンドに接続します。

図 5-2. 出力電圧とイネーブル G 入力電圧との関係



B. Y 出力のテスト中は A 入力をグラウンドに、Z 出力のテスト中は V_{CC} に接続します。

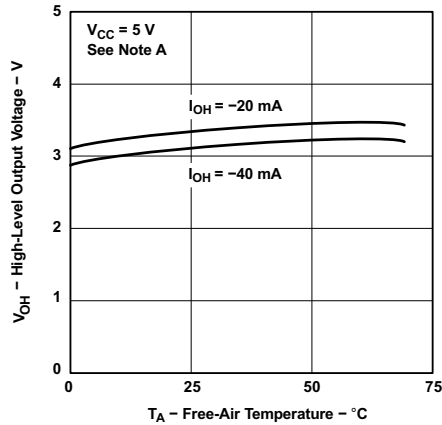
図 5-3. 出力電圧とイネーブル G 入力電圧との関係



B. Y 出力のテスト中は A 入力をグラウンドに、Z 出力のテスト中は V_{CC} に接続します。

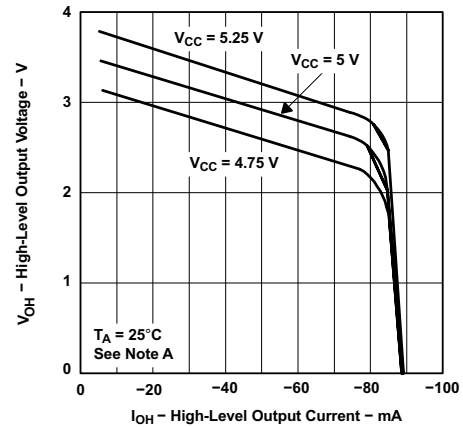
図 5-4. 出力電圧とイネーブル G 入力電圧との関係

5.8 代表的特性 (続き)



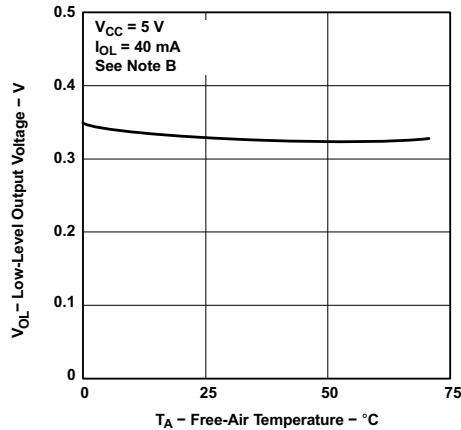
A. Y 出力のテスト中は A 入力を V_{CC} に、Z 出力のテスト中はグラウンドに接続します。

図 5-5. High レベル出力電圧と自由気流温度との関係



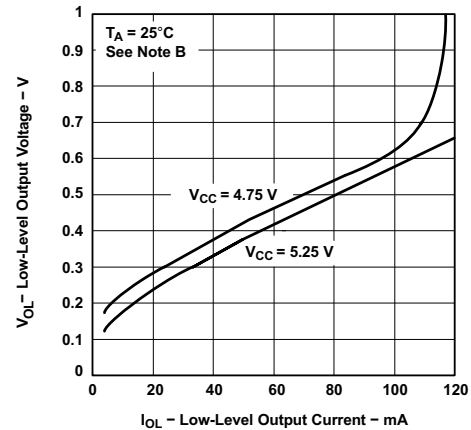
A. Y 出力のテスト中は A 入力を V_{CC} に、Z 出力のテスト中はグラウンドに接続します。

図 5-6. HIGH レベル出力電圧と HIGH レベル出力電流との関係



B. Y 出力のテスト中は A 入力をグラウンドに、Z 出力のテスト中は V_{CC} に接続します。

図 5-7. Low レベル出力電圧と自由気流温度との関係



B. Y 出力のテスト中は A 入力をグラウンドに、Z 出力のテスト中は V_{CC} に接続します。

図 5-8. Low レベル出力電圧と Low レベル出力電流との関係

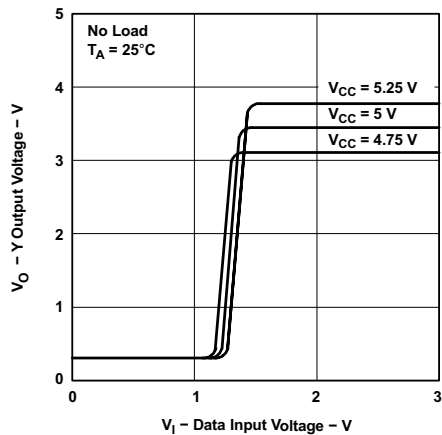


図 5-9. Y 出力電圧とデータ入力電圧との関係

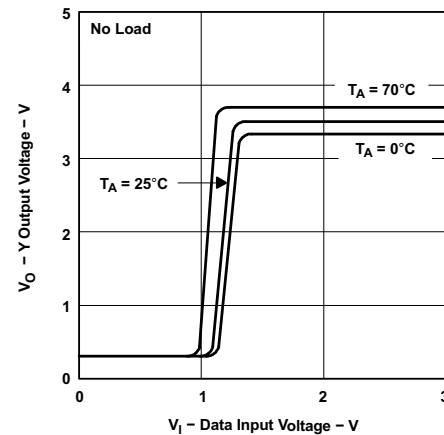
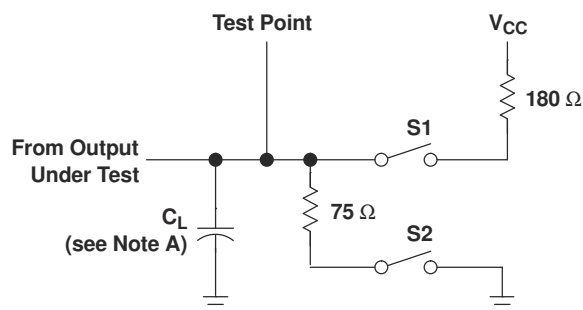
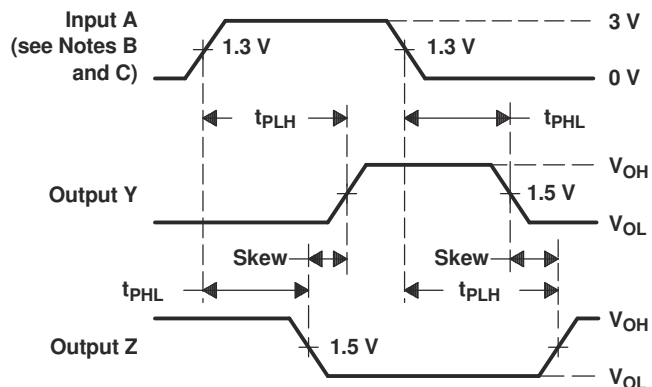


図 5-10. Y 出力電圧とデータ入力電圧との関係

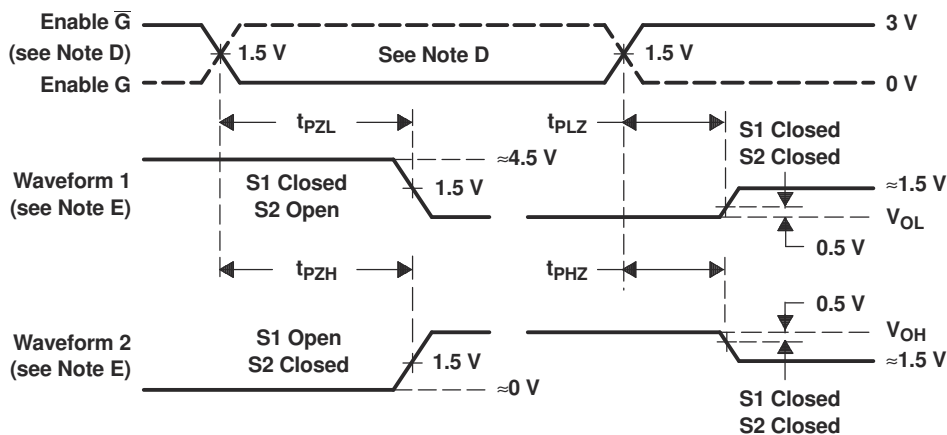
6 パラメータ測定情報



PROPAGATION DELAY TIMES AND SKEW



TEST CIRCUIT



ENABLE AND DISABLE TIME WAVEFORMS

- NOTES:
- A. C_L includes probe and jig capacitance.
 - B. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1 \text{ MHz}$, $Z_O \approx 50 \Omega$, $t_r \leq 15 \text{ ns}$, $t_f \leq 6 \text{ ns}$.
 - C. When measuring propagation delay times and skew, switches S1 and S2 are open.
 - D. Each enable is tested separately.
 - E. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.

図 6-1. テスト回路と電圧波形

7 詳細説明

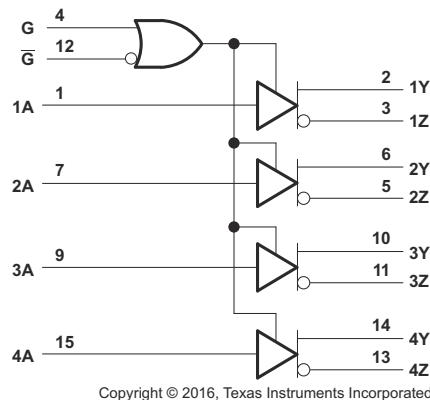
7.1 概要

AM26LS31x CN-E 差動バス トランスミッタは、伝送ライン上での単方向データ通信を目的として設計されたモノリシック IC です。このデバイスは平衡伝送ライン用に設計され、ANSI 標準 EIA/TIA-422B および ITU 勧告 V.11 に準拠しています。

AM26LS31x CN-E は、5V の単一電源で動作する 4 つの 3-state 差動ライン ドライバを備えています。また、このドライバはアクティブ "High" とアクティブ "Low" のイネーブル機能も内蔵しているため、精密なデバイス制御が可能です。

このドライバは、最小 $\pm 30\text{mA}$ のシンクまたはソース電流負荷に対応するように設計されています。また、このドライバはライン故障状態からの保護のために、正と負の電流制限を備えています。

7.2 機能ブロック図



7.3 機能説明

7.3.1 相補出力のイネーブル入力

G および $\bar{G}$ ロジック入力を使用して AM26LS31x を構成し、トランスミッタ出力を制御します。G をロジック "High" に設定するか、または $\bar{G}$ をロジック "Low" に設定すると、トランスミッタ出力がイネーブルになります。G をロジック "Low" に、 $\bar{G}$ をロジック "High" に設定すると、トランスミッタ出力がディスエーブルになります。詳細な真理値表については、表 7-1 を参照してください。

7.3.2 電源オフ状況での高い出力インピーダンス

G と $\bar{G}$ を使用して AM26LS31x トランスミッタの出力を無効にすると、出力はハイ インピーダンス状態になります。

7.3.3 相補出力

AM26LS31x はデバイス ペアのドライバであり、対となるレシーバは AM26LS32 です。TI では、最高の性能を得るために、これらのデバイスを組み合わせて使用することを推奨しますが、RS-422 に準拠した任意のレシーバであれば、適切な RS-422 通信とロジックレベル変換を確立している必要があります。

7.4 デバイスの機能モード

表 7-1 に、AM26LS31CN-E の機能モードを示します。

表 7-1. 機能表 (各ドライバ)

入力 A ⁽¹⁾	有効		出力	
	G	$\bar{G}$	Y	Z
H	H	X	H	L
L	H	X	L	H
H	X	L	H	L
L	X	L	L	H
X	L	H	Z	Z

(1) H = High レベル、L = Low レベル、X = 無関係、Z = 高インピーダンス (オフ)

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

RS-422 または RS-485 に準拠するドライバ、レシーバ、トランシーバを使用するシステムを設計する場合、伝送ラインでの反射を低減する信頼性の高いアプリケーションを実現するには、適切なケーブル終端が不可欠です。RS-422 ではバス上に 1 つのドライバしか使えないため、終端を使用する場合は、最後のレシーバの近くにあるケーブル末端にのみ配置します。一般に、RS-485 では、ケーブルの両端で終端が必要です。終端方式を選定する際には、通常、アプリケーションの性能要件と、避けて通れない要素であるコストを考慮します。ここでは、未終端ライン、並列終端、AC 終端、多点終端の各終端方式について説明します。各終端方式（多点終端を除く）の測定波形は、RS-422（および間接的に RS-485）の有用性と堅牢性を実証しています。RS-485 準拠のデバイスと終端手法を使用する場合も、同様の結果が得られます。実験室では、100 フィート (30.48m) の 100Ω、24AWG、ツイストペア ケーブル (Bertek) を使用しました。シングルドライバおよびレシーバである TI の AM26LS31CN-E および AM26LS32C のそれぞれは、5V 電源電圧を使用して室温でテストしました。終端方式ごとに 2 つのプロットを示しています。各プロットで、上の波形はドライバ入力、下の波形はレシーバ出力です。伝送ラインで発生する反射に伴う電圧波形を示すため、1 つ目のプロットはケーブル始端のドライバ出力波形を、2 つ目のプロットはケーブルのファー エンドのレシーバ入力波形を示しています。

8.2 代表的なアプリケーション

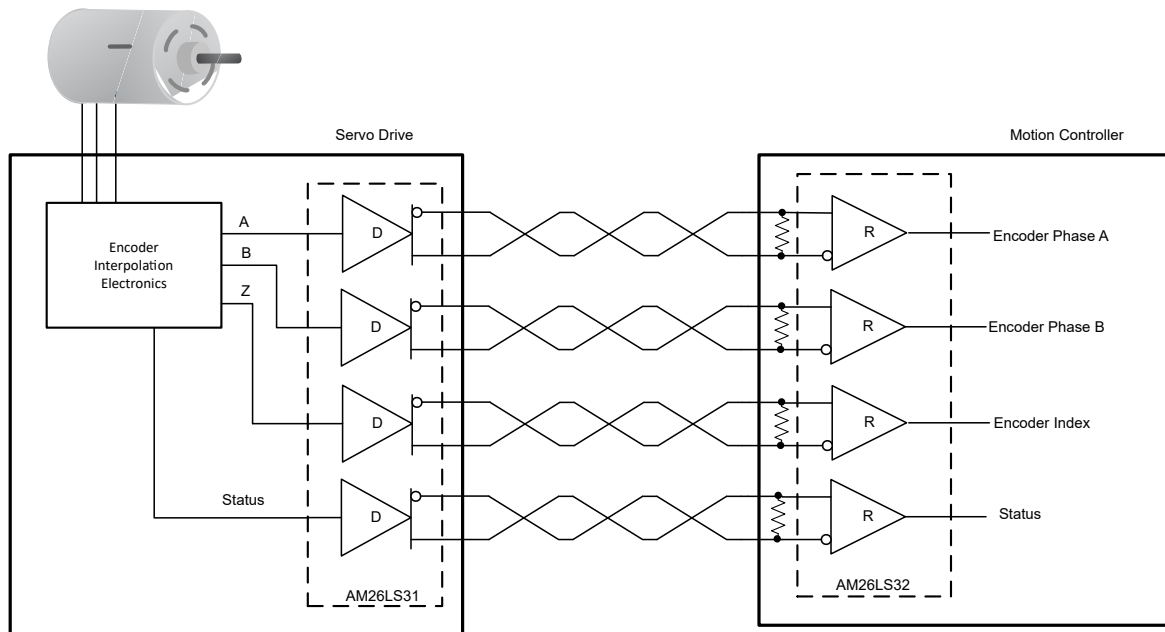


図 8-1. エンコーダアプリケーション

8.2.1 設計要件

この例では、以下が必要です。

- 5V 電源
- 10Mbps 以下で動作する RS-485 バス
- ポートピンに対して正しい極性を確立するコネクタ

8.2.2 詳細な設計手順

バスラインへの反射を防ぐために、デバイスはバスコネクタの近くに配置し、パターン (スタブ) を短くします。

必要に応じて、ドライブがハイインピーダンス状態の場合に、A-B ポートに 200mV を確立するために外部フェイルセーフバイアスを追加します (『RS-485 データバスのフェイルセーフ』を参照)。

8.2.3 アプリケーション曲線

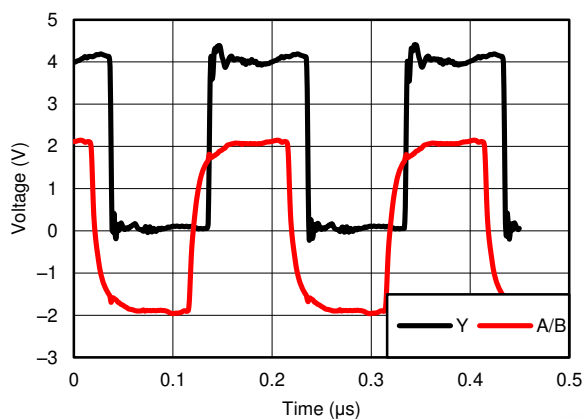


図 8-2. 差動 120Ω 終端出力波形 (Cat 5E ケーブル)

8.3 電源に関する推奨事項

電源ピンの近くに 0.1μF のバイパスコンデンサを配置すると、ノイズの多い電源やハイインピーダンスの電源から入り込む誤差を低減できます。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デバイスで最高の動作性能を実現するには、以下のような適切な PCB レイアウト手法を使用してください。

- ノイズはしばしば、回路の電源を経由してアナログ回路に伝播することがあります。バイパスコンデンサを使用し、アナログ回路の近くに低インピーダンスの電源を供給することにより、結合ノイズを低減します。
 - 各電源ピンとグラウンドの間には、低 ESR の 0.1μF セラミックバイパスコンデンサを、可能な限りデバイスの近くに接続します。単一電源アプリケーションの場合は、V+ からグラウンドに対して 1 つのバイパスコンデンサを接続します。
- 回路のアナログ部とデジタル部を別々に接地することは、ノイズを抑制する最も簡単かつ効果的な方法の 1 つです。通常、多層 PCB のうち 1 つ以上の層はグラウンドプレーン専用です。グラウンドプレーンは熱の分散に役立つとともに、EMI ノイズを拾う可能性を低減します。グラウンド電流の流れに注意しながら、デジタルグラウンドとアナロググラウンドを物理的に分離してください。
- 寄生カップリングを低減するには、入力配線を電源配線または出力配線からできるだけ離して配置します。これらの配線を離して配置できない場合、ノイズの多い配線と平行ではなく、直交するように感度の高い配線を交差させます。
- 外付け部品は、可能な限りデバイスに近く配置します。RF と RG を反転入力に近づけて配置すると、寄生容量が最小化されます。
- 入力配線は、できる限り短くしてください。入力配線は、回路の中で最も影響を受けやすい部分であることを常に意識してください。

8.4.2 レイアウト例

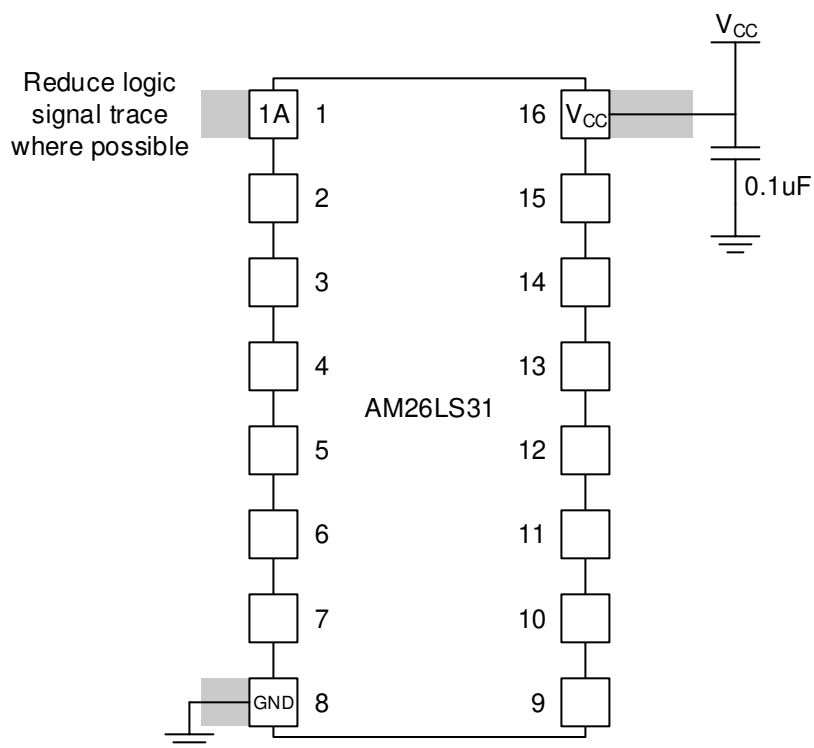


図 8-3. レイアウトに関する推奨事項

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

『RS-485 データ バスのフェイルセーフ』(SLYT080)

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision M (March 2024) to Revision N (June 2026)	Page
• 表 4-2 を変更し、20 ピンを追加.....	3
• AM26LS31C の推奨動作周囲温度を 0°C (最小値) から -40°C (最小値) に、および 70°C (最大値) から 85°C (最大値) に変更.....	5
• PDIP、SO、SOIC、SSOP パッケージの静止電流の標準値を 32mA (標準値) から 1.7mA (標準値) に、または 80mA (最大値) から 3mA (最大値) に変更.....	6
• PDIP、SO、SOIC、SSOP パッケージのパワーオン リセット、電圧低下リセット、ヒステリシスの仕様を追加.....	6

Changes from Revision L (October 2018) to Revision M (March 2024)	Page
• 「製品情報」表を「パッケージ情報」表に変更	1

• 「パッケージ情報」表を変更.....	5
----------------------	---

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
5962-7802301M2A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 7802301M2A AM26LS31 MFKB
5962-7802301MEA	Active	Production	CDIP (J) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301ME A AM26LS31MJB
5962-7802301MFA	Active	Production	CFP (W) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301MF A AM26LS31MWB
5962-7802301Q2A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 7802301Q2A AM26LS31M
5962-7802301Q2A.A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 7802301Q2A AM26LS31M
AM26LS31CD	Obsolete	Production	SOIC (D) 16	-	-	Call TI	Call TI	0 to 70	AM26LS31C
AM26LS31CDBR	Active	Production	SSOP (DB) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	SA31C
AM26LS31CDBR.A	Active	Production	SSOP (DB) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	SA31C
AM26LS31CDR	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	AM26LS31C
AM26LS31CDR.A	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	AM26LS31C
AM26LS31CDRG4	Obsolete	Production	SOIC (D) 16	-	-	Call TI	Call TI	0 to 70	AM26LS31C
AM26LS31CN	Active	Production	PDIP (N) 16	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	AM26LS31CN
AM26LS31CN.A	Active	Production	PDIP (N) 16	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	AM26LS31CN
AM26LS31CNSR	Active	Production	SOP (NS) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	26LS31
AM26LS31CNSR.A	Active	Production	SOP (NS) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	26LS31
AM26LS31INSR	Active	Production	SOP (NS) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	26LS31
AM26LS31INSR.A	Active	Production	SOP (NS) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	26LS31
AM26LS31MFKB	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962- 7802301M2A AM26LS31 MFKB

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AM26LS31MFKB.A	Active	Production	LCCC (FK) 20	55 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301M2A AM26LS31 MFKB
AM26LS31MJB	Active	Production	CDIP (J) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301ME A AM26LS31MJB
AM26LS31MJB.A	Active	Production	CDIP (J) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301ME A AM26LS31MJB
AM26LS31MWB	Active	Production	CFP (W) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301MF A AM26LS31MWB
AM26LS31MWB.A	Active	Production	CFP (W) 16	25 TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	5962-7802301MF A AM26LS31MWB

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF AM26LS31, AM26LS31M :

- Catalog : [AM26LS31](#)
- Military : [AM26LS31M](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
AM26LS31CDBR	SSOP	DB	16	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
AM26LS31CDR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
AM26LS31CDR	SOIC	D	16	2500	330.0	16.4	6.5	10.3	2.1	8.0	16.0	Q1
AM26LS31CNSR	SOP	NS	16	2000	330.0	16.4	8.1	10.4	2.5	12.0	16.0	Q1
AM26LS31INSR	SOP	NS	16	2000	330.0	16.4	8.1	10.4	2.5	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

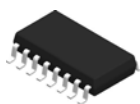
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
AM26LS31CDBR	SSOP	DB	16	2000	353.0	353.0	32.0
AM26LS31CDR	SOIC	D	16	2500	353.0	353.0	32.0
AM26LS31CDR	SOIC	D	16	2500	340.5	336.1	32.0
AM26LS31CNSR	SOP	NS	16	2000	353.0	353.0	32.0
AM26LS31INSR	SOP	NS	16	2000	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
5962-7802301M2A	FK	LCCC	20	55	506.98	12.06	2030	NA
5962-7802301MFA	W	CFP	16	25	506.98	26.16	6220	NA
5962-7802301Q2A	FK	LCCC	20	55	506.98	12.06	2030	NA
5962-7802301Q2A.A	FK	LCCC	20	55	506.98	12.06	2030	NA
AM26LS31CN	N	PDIP	16	25	506	13.97	11230	4.32
AM26LS31CN.A	N	PDIP	16	25	506	13.97	11230	4.32
AM26LS31MFKB	FK	LCCC	20	55	506.98	12.06	2030	NA
AM26LS31MFKB.A	FK	LCCC	20	55	506.98	12.06	2030	NA
AM26LS31MWB	W	CFP	16	25	506.98	26.16	6220	NA
AM26LS31MWB.A	W	CFP	16	25	506.98	26.16	6220	NA

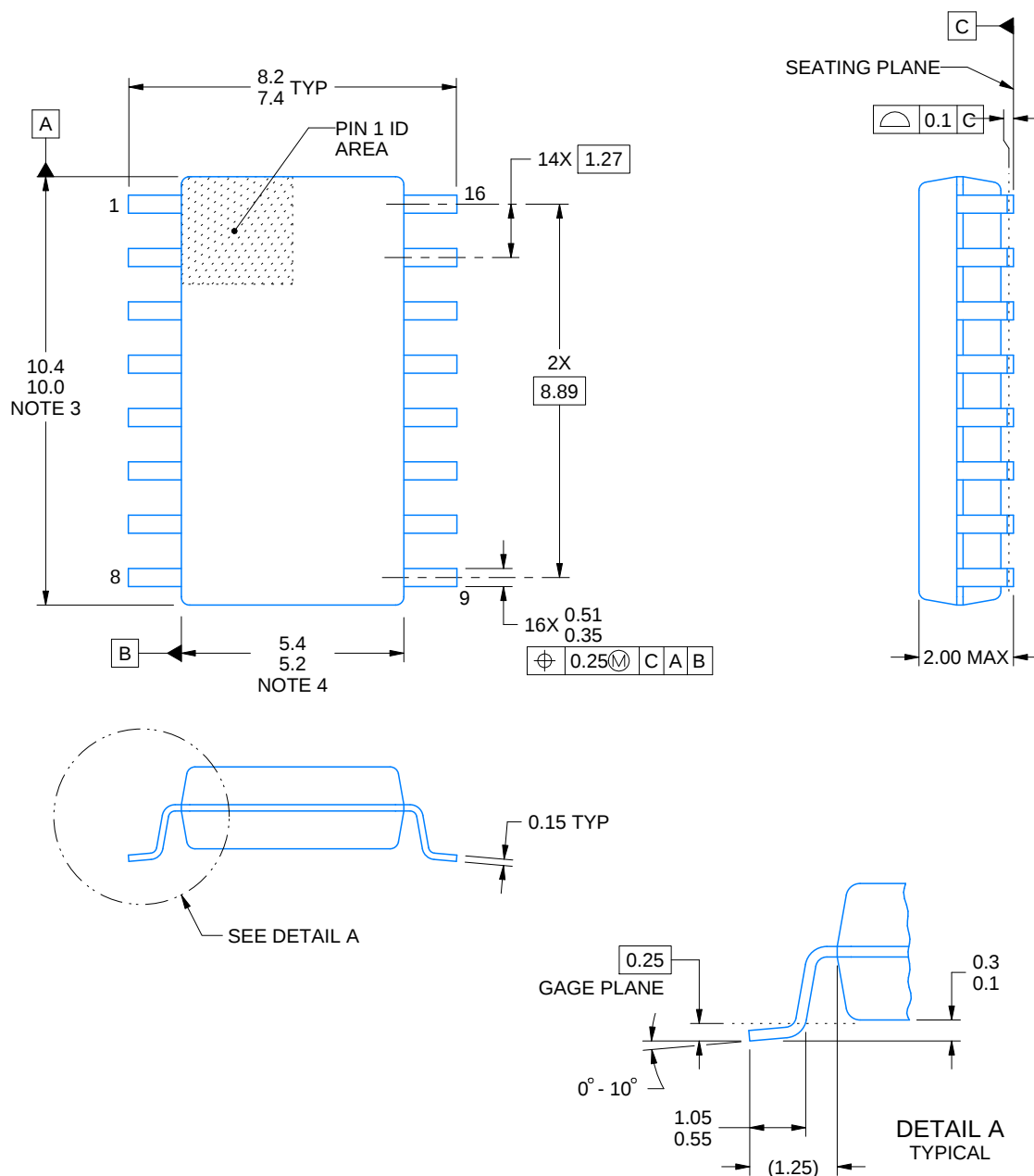


PACKAGE OUTLINE

NS0016A

SOP - 2.00 mm max height

SOP



4220735/A 12/2021

NOTES:

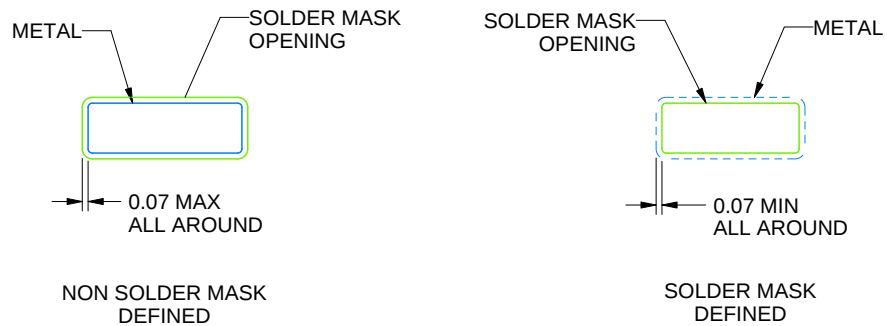
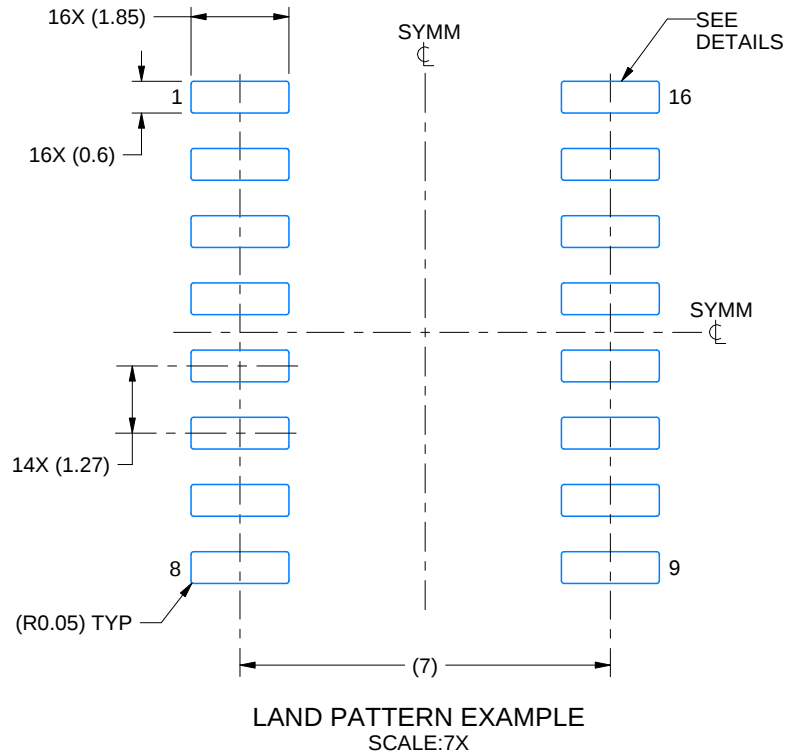
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.

EXAMPLE BOARD LAYOUT

NS0016A

SOP - 2.00 mm max height

SOP



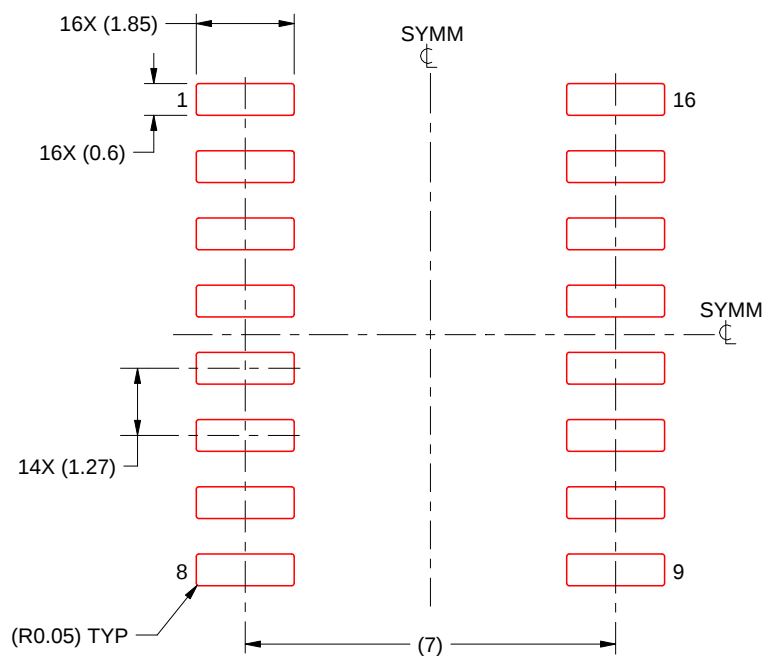
SOLDER MASK DETAILS

4220735/A 12/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE:7X

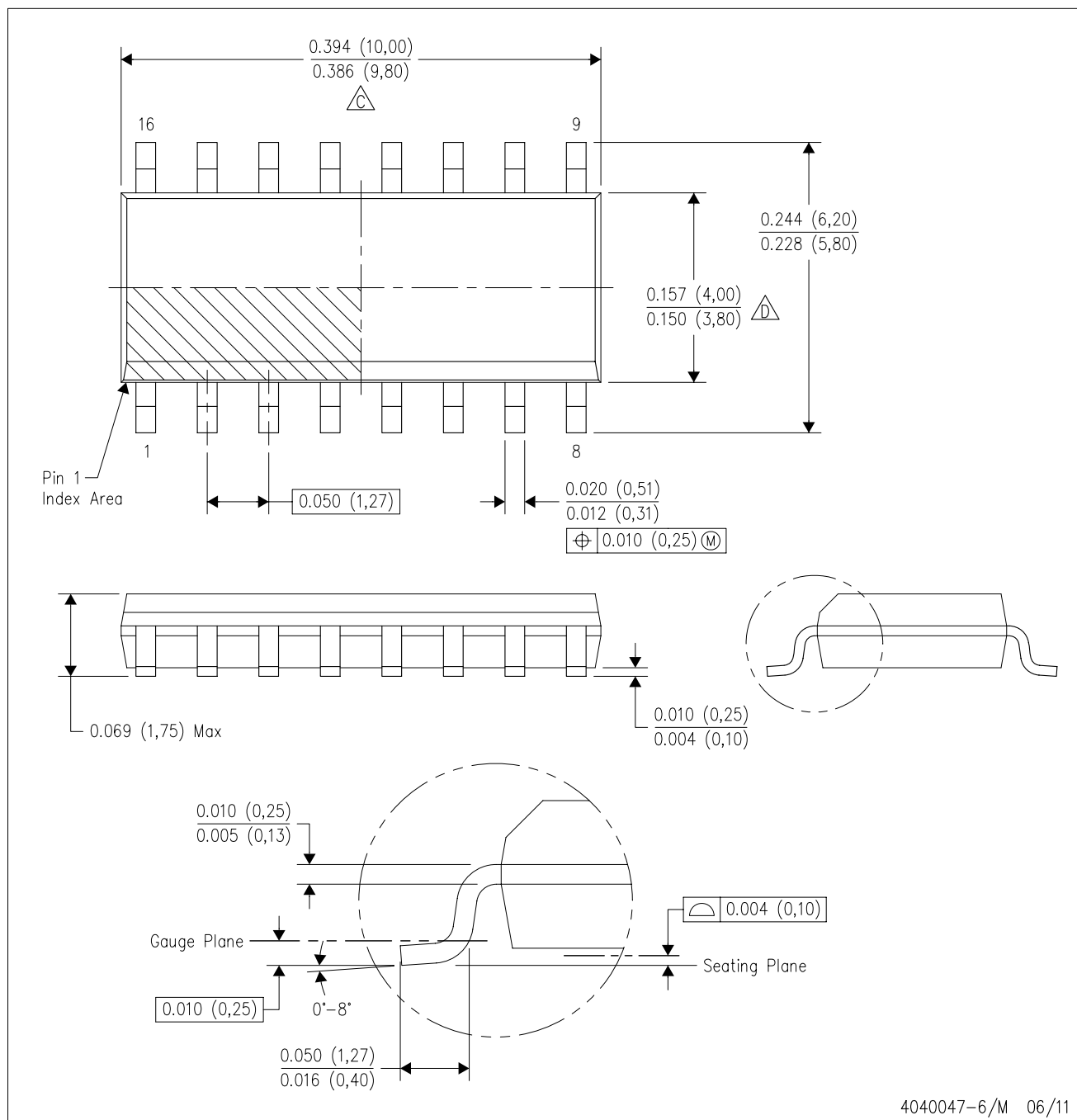
4220735/A 12/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

D (R-PDSO-G16)

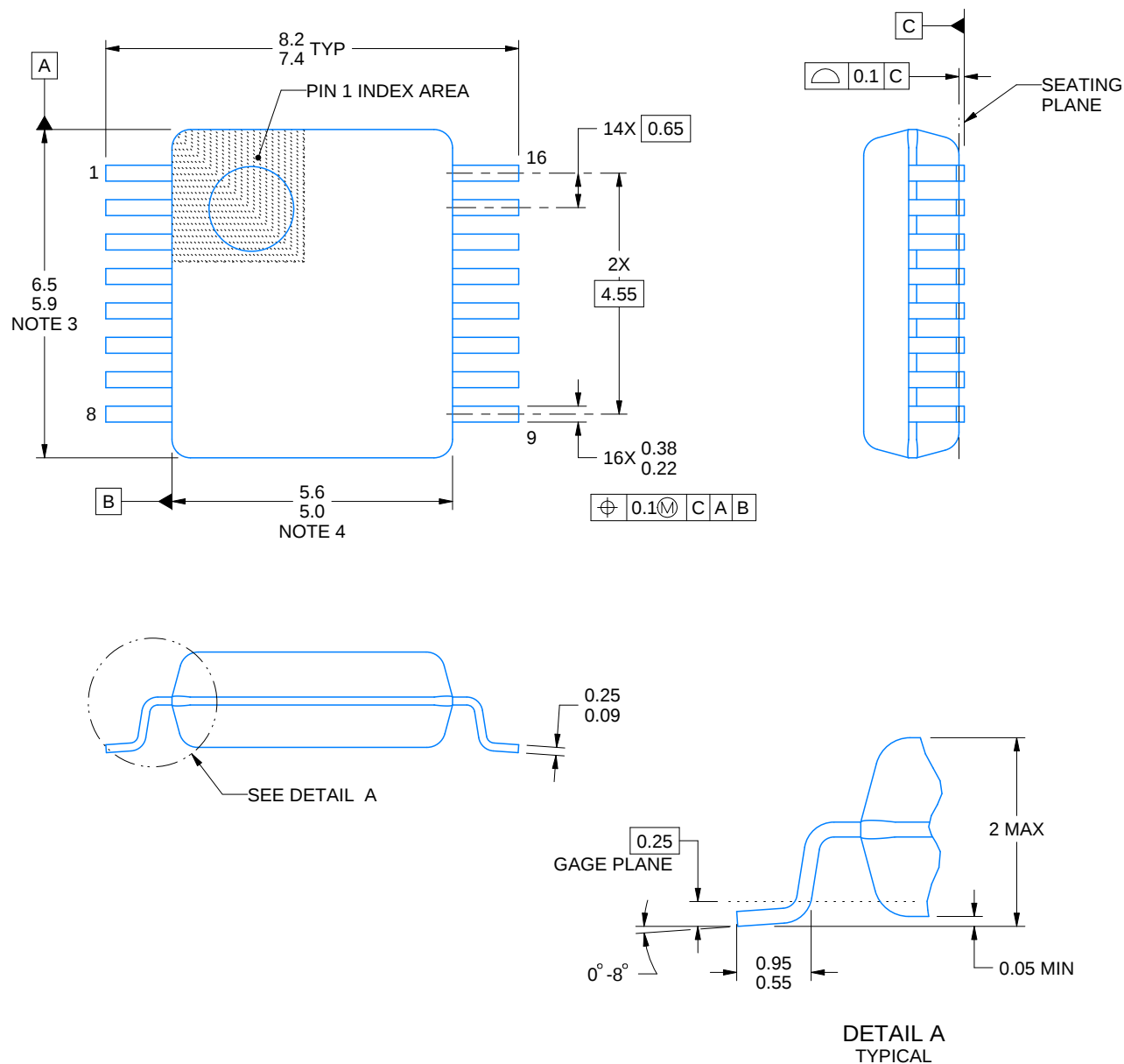
PLASTIC SMALL OUTLINE



4040047-6/M 06/11

NOTES:

- A. All linear dimensions are in inches (millimeters).
- B. This drawing is subject to change without notice.
- C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
- D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
- E. Reference JEDEC MS-012 variation AC.



4220763/A 05/2022

NOTES:

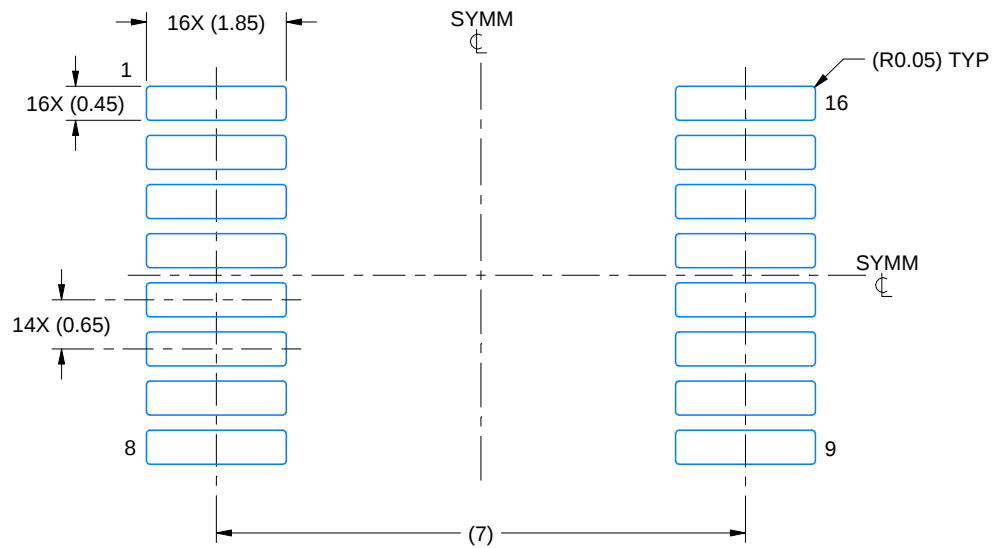
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-150.

EXAMPLE BOARD LAYOUT

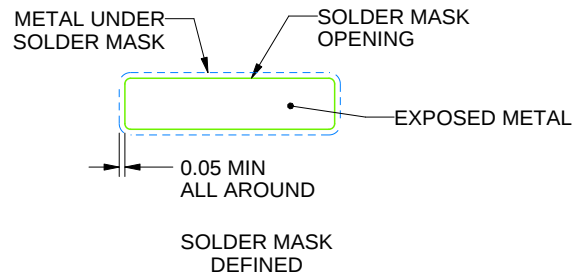
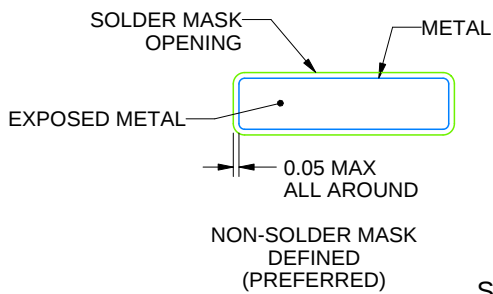
DB0016A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220763/A 05/2022

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

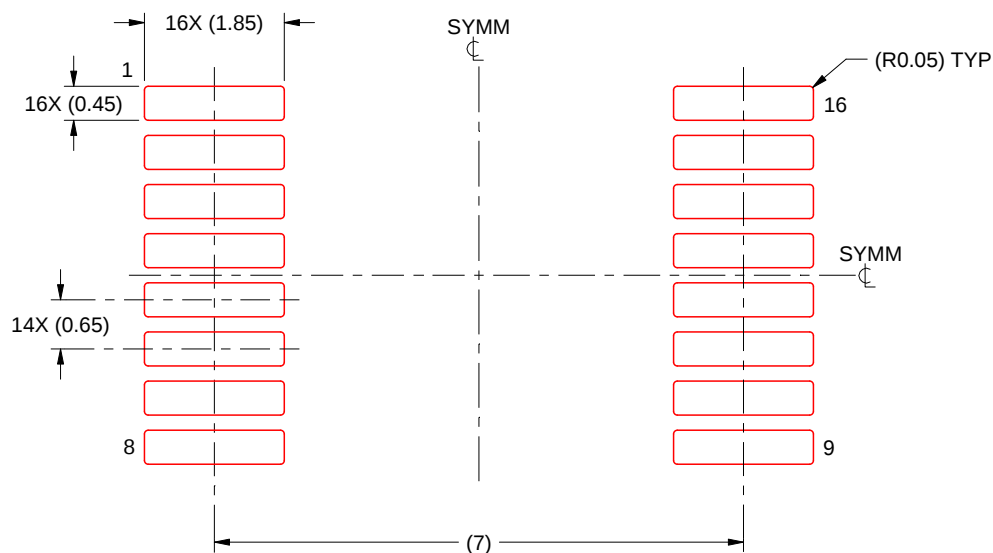
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DB0016A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

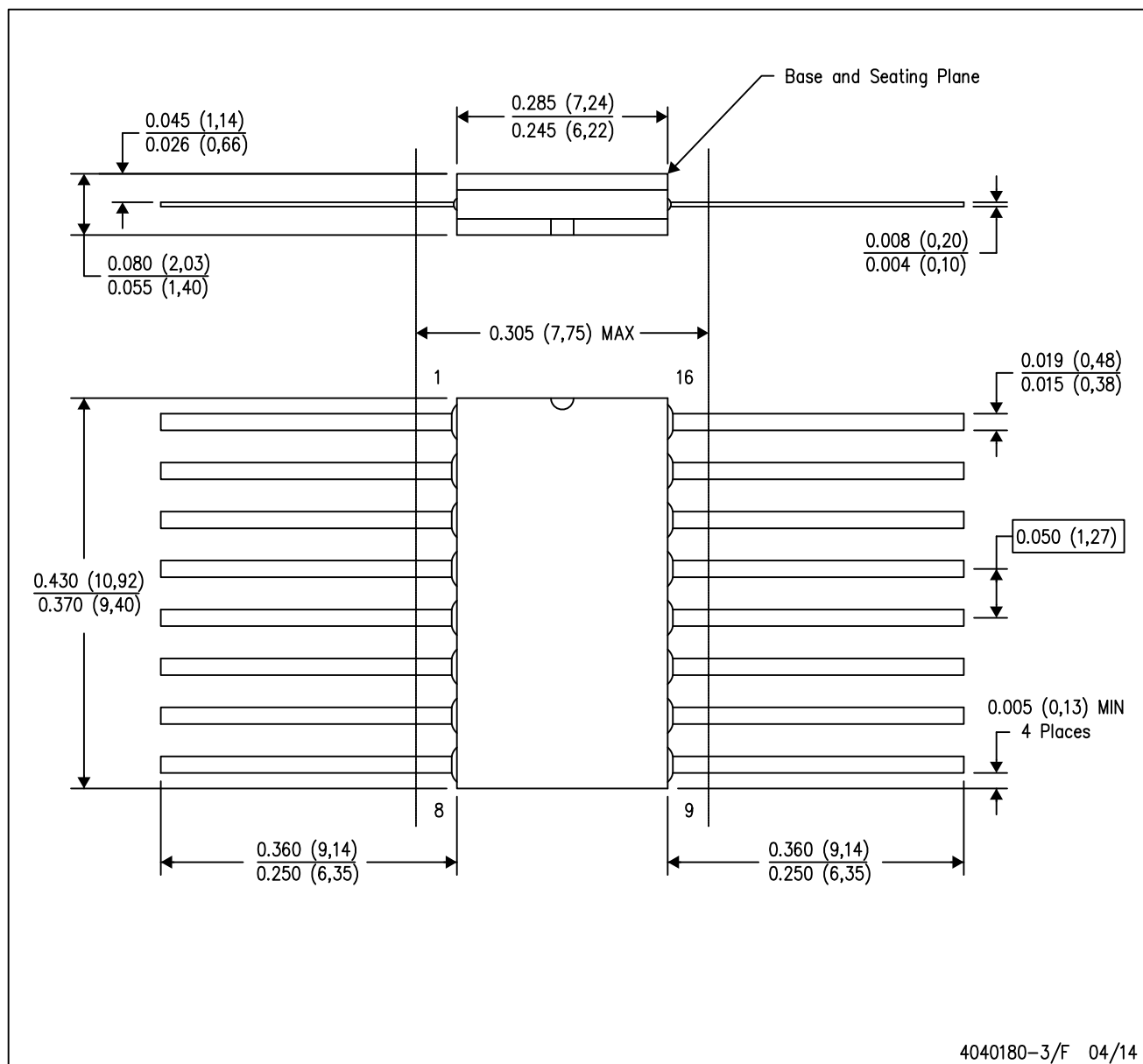
4220763/A 05/2022

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

W (R-GDFP-F16)

CERAMIC DUAL FLATPACK



GENERIC PACKAGE VIEW

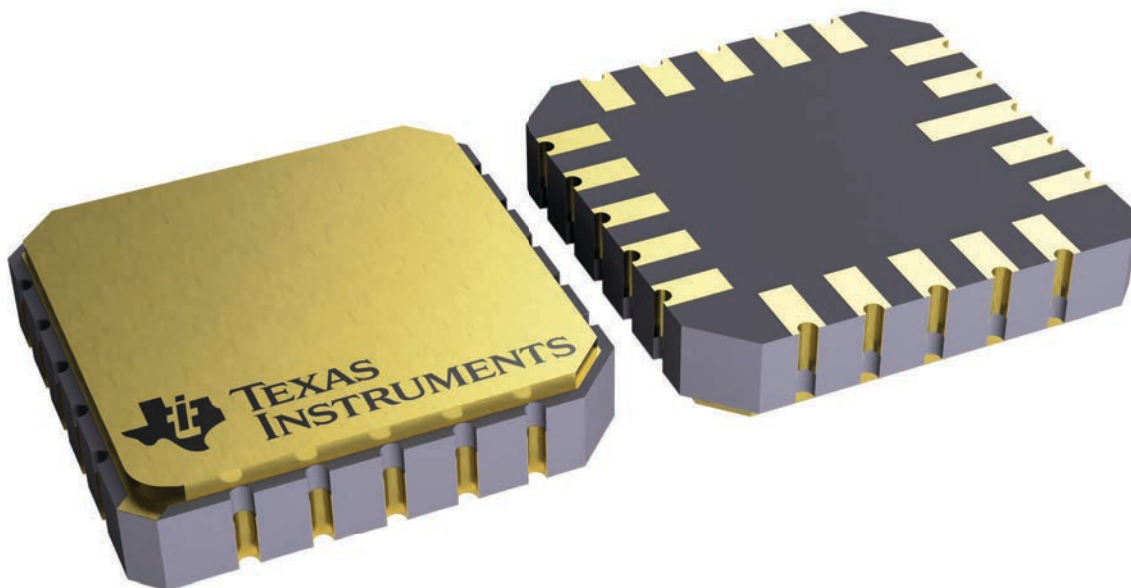
FK 20

LCCC - 2.03 mm max height

8.89 x 8.89, 1.27 mm pitch

LEADLESS CERAMIC CHIP CARRIER

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

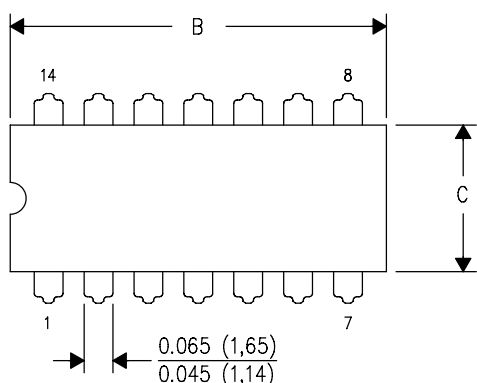


4229370VA\

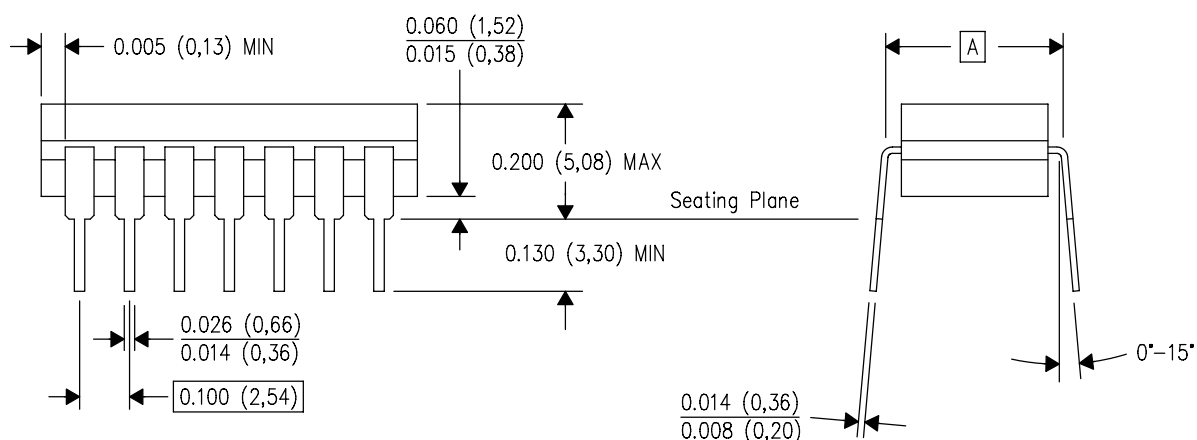
J (R-GDIP-T**)

14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



PINS ** DIM	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



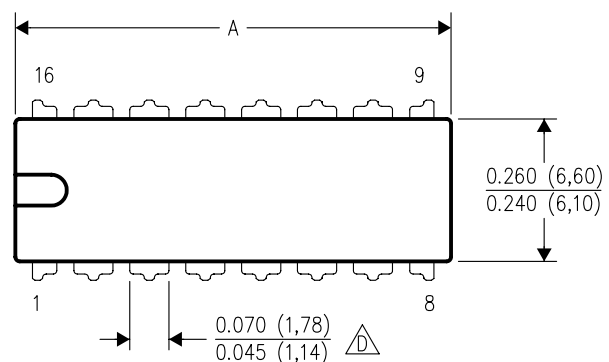
4040083/F 03/03

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package is hermetically sealed with a ceramic lid using glass frit.
 - D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - E. Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

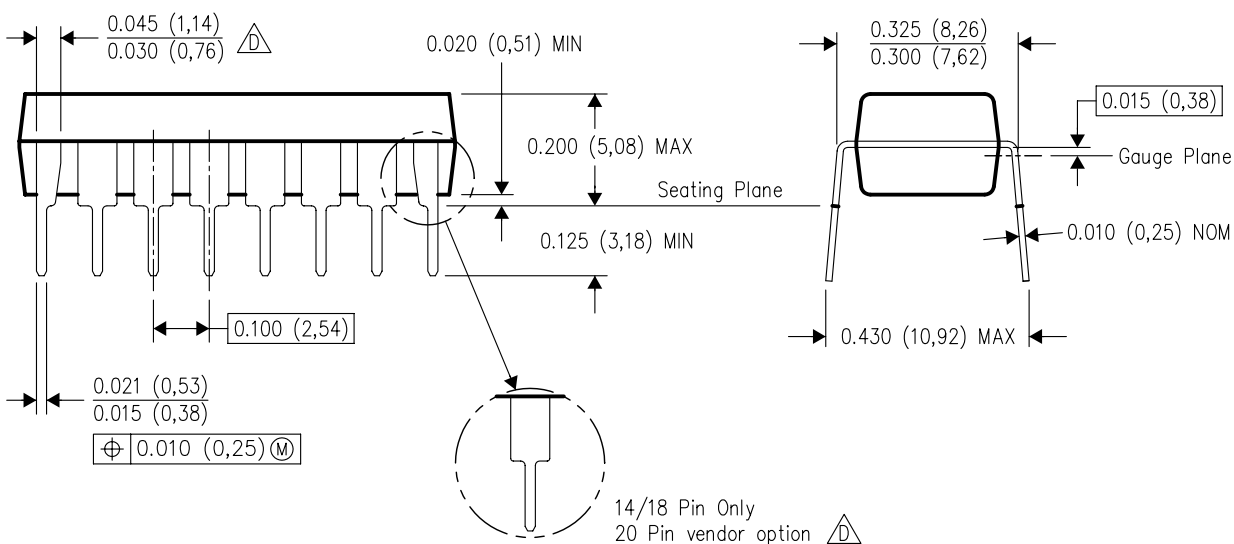
N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS ** DIM	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



4040049/E 12/2002

NOTES:

- A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
-  Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 The 20 pin end lead shoulder width is a vendor option, either half or full width.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月