AMC1306x 高 CMTI、小型、高精度の強化絶縁デルタ シグマ変調器

1 特長

- シャント抵抗ベースの電流測定用に最適化されたピン互換ファミリ:
  - 入力電圧範囲:50mV または 250mV
  - マンチェスター符号化または非符号化のビットストリーム オプション
- 優れた DC 特性:
  - オフセット誤差:±50µV または ±100µV (最大値)
  - オフセット ドリフト:1µV/°C (最大値)
  - ゲイン誤差:±0.2% (最大値)
  - ゲイン ドリフト:±40ppm/°C (最大値)
- 過渡耐性:100kV/µs(標準値)
- システム レベル診断機能
- 安全関連認証:
  - DIN EN IEC 60747-17 (VDE 0884-17) に準拠した強化絶縁耐圧:7000V_{PEAK}
  - UL 1577 に準拠した絶縁耐圧:5000V_{RMS} (1 分間)
  - CAN/CSA no. 5A-Component Acceptance Service Notice および IEC 62368-1 End Equipment Standard
- 拡張産業温度範囲の全体にわたって完全に仕様を規定:–40°C ～ +125°C

2 アプリケーション

- 次の用途における、シャント抵抗を基礎にした電流センシングおよび絶縁電圧測定
  - 産業用モーター ドライブ
  - 太陽光発電インバータ
  - 無停電電源

3 説明

AMC1306 は高精度のデルタ シグマ(ΔΣ)変調器で、磁気干渉に対して高い耐性のある二重の静電容量性絶縁バリアを採用して、入力回路と出力回路を電気的に分離しています。この絶縁バリアは、DIN EN IEC 60747-17 (VDE 0884-17) および UL1577 規格に準拠した、7000V_{PEAK} までの強化絶縁として認証されています。この絶縁変調器を絶縁電源と組み合わせて使用すると、システムの中で異なる同相電圧レベルで動作する複数の部分を互いに分離し、低電圧部分の損傷を防ぎます。

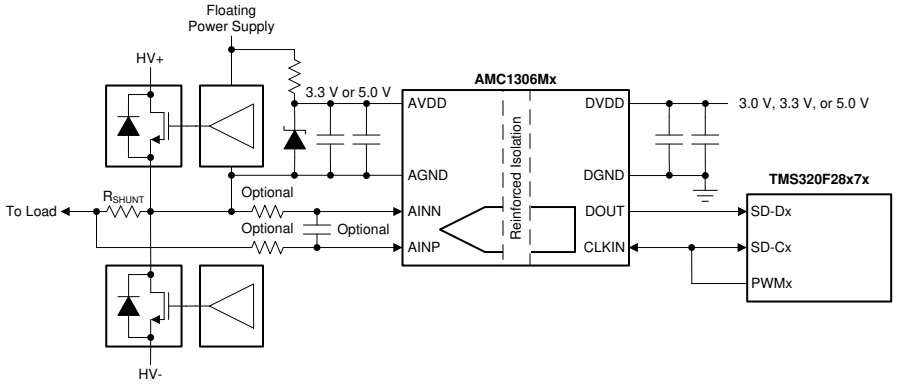
AMC1306 の入力は、シャント抵抗または他の低電圧レベルの信号源との直接接続用に最適化されています。AMC1306 の出力ビットストリームには、マンチェスター符号化(AMC1306Ex)または非符号化(AMC1306Mx)のバリエーションがあります。デジタル フィルタ (TMS320F2807x または TMS320F2837x マイクロコントローラ ファミリで使用されているものなど) と組み合わせて、78kSPS のデータ速度、85dB のダイナミック レンジで、16 ビットの分解能が得られます。

マンチェスター符号化の AMC1306Ex バージョンのビットストリーム出力では、受信側デバイスのセットアップ時間やホールド時間の要件を考慮する必要なしに、単線でデータとクロックを伝送できます。

製品情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
AMC1306x	DWV (SOIC、8)	5.85mm × 11.5mm

(1) 詳細については、メカニカル、パッケージ、および注文情報 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 デバイス比較表 ... 3
5 ピン構成および機能 ... 3
6 仕様 ... 4
6.1 絶対最大定格 ... 4
6.2 ESD 定格 ... 4
6.3 推奨動作条件 ... 4
6.4 熱に関する情報 ... 5
6.5 電力定格 ... 5
6.6 絶縁仕様 ... 6
6.7 安全関連認証 ... 7
6.8 安全限界値 ... 7
6.9 電気的特性 (AMC1306x05) ... 8
6.10 電気的特性 (AMC1306x25) ... 10
6.11 スイッチング特性 ... 12
6.12 タイミング図 ... 12
6.13 絶縁特性曲線 ... 13
6.14 代表的特性 ... 14
7 詳細説明 ... 22
7.1 概要 ... 22
7.2 機能ブロック図 ... 22
7.3 機能説明 ... 23
7.4 デバイスの機能モード ... 27
8 アプリケーションと実装 ... 28
8.1 使用上の注意 ... 28
8.2 代表的なアプリケーション ... 29
8.3 電源に関する推奨事項 ... 33
8.4 レイアウト ... 34
9 デバイスおよびドキュメントのサポート ... 36
9.1 デバイス サポート ... 36
9.2 ドキュメントのサポート ... 36
9.3 ドキュメントの更新通知を受け取る方法 ... 36
9.4 サポート・リソース ... 36
9.5 商標 ... 36
9.6 静電気放電に関する注意事項 ... 36
9.7 用語集 ... 36
10 改訂履歴 ... 36
11 メカニカル、パッケージ、および注文情報 ... 37

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

部品番号	入力電圧範囲	差動入力抵抗	デジタル出力インターフェイス
AMC1306E05	±50mV	4.9kΩ	マンチェスター符号化 CMOS
AMC1306E25	±250mV	22kΩ	マンチェスター符号化 CMOS
AMC1306M05	±50mV	4.9kΩ	非符号化 CMOS
AMC1306M25	±250mV	22kΩ	非符号化 CMOS

5 ピン構成および機能

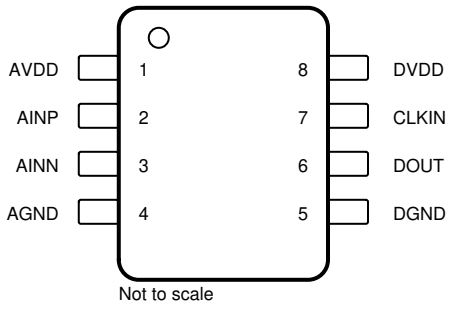


図 5-1. DWV パッケージ、 8 ピン SOIC (上面図)

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	AVDD	—	アナログ (ハイサイド) 電源、3.0V ～ 5.5V。 デカップリングの推奨事項については、「*電源に関する推奨事項*」セクションを参照してください。
2	AINP	入力	非反転アナログ入力
3	AINN	入力	反転アナログ入力
4	AGND	—	アナログ (ハイサイド) グランド基準電圧
5	DGND	—	デジタル (コントローラ側) グランド基準電圧
6	DOUT	出力	変調器のデータ出力。このピンは、AMC1306Ex バリエーション用のマンチェスター符号化出力です。
7	CLKIN	入力	変調器クロック入力：内部プルダウン抵抗搭載 5MHz ～ 21MHz (5V 動作) (標準値：1.5MΩ)
8	DVDD	—	デジタル (コントローラ側) 電源、2.7V～5.5V。 デカップリングの推奨事項については、「電源に関する推奨事項」セクションを参照してください。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

(1) を参照

パラメータ		最小値	最大値	単位
電源電圧	AVDD から AGND へ	-0.3	6.5	V
	DVDD から DGND へ	-0.3	6.5	
アナログ入力電圧	INP、INN	AGND - 6	AVDD + 0.5V	V
デジタル入力電圧	CLKIN	DGND - 0.5	DVDD + 0.5	V
デジタル出力電圧	DOUT	DGND - 0.5	DVDD + 0.5	V
入力電流	連続、電源ピンを除く任意のピン	-10	10	mA
温度	接合部、T_J		150	°C
	保存、T_{stg}	-65	150	

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠	±2000	V
		荷電デバイス モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠	±1000	

6.3 推奨動作条件

動作時周囲温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
電源						
AVDD	ハイサイド電源	AVDD から AGND へ	3	5.0	5.5	V
DVDD	ローサイド電源	DVDD から DGND へ	2.7	3.3	5.5	V
アナログ入力 (AMC1306x05)						
$V_{Clipping}$	出力クリッピング前の差動入力電圧	$V_{IN} = V_{INP} – V_{INN}$		±64		mV
V_{FSR}	指定された線形差動入力フルスケール電圧	$V_{IN} = V_{INP} – V_{INN}$	-50		50	mV
V_{CM}	動作時同相入力電圧	$(V_{INP} + V_{INN}) / 2$ ～ AGND	-0.1		AVDD - 2.1	V
アナログ入力 (AMC1306x25)						
$V_{Clipping}$	出力クリッピング前の差動入力電圧	$V_{IN} = V_{INP} – V_{INN}$		±320		mV
V_{FSR}	指定された線形差動入力フルスケール電圧	$V_{IN} = V_{INP} – V_{INN}$	-250		250	mV
V_{CM}	動作時同相入力電圧	$(V_{INP} + V_{INN}) / 2$ ～ AGND	-0.5		AVDD - 2.1	V
デジタル I/O						
V_{IO}	デジタル入出/出力電圧		0		VDD	V
f_{CLKIN}	入力クロック周波数	4.5V ≤ AVDD ≤ 5.5V	5	20	21	MHz
		3.0V ≤ AVDD ≤ 5.5V	5	20	20	
温度範囲						
T_A	規定周囲温度		-40		125	°C

Copyright © 2026 Texas Instruments Incorporated

6.4 熱に関する情報

熱評価基準(1)		DWV (SOIC)	単位
		8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	112.2	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	47.6	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	60.0	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	23.1	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	60.0	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.5 電力定格

パラメータ		テスト条件	値	単位
P_D	最大消費電力 (両サイド)	AMC1306Ex、AVDD = DVDD = 5.5V	91.85	mW
		AMC1306Mx、AVDD = DVDD = 5.5V	86.90	
P_{D1}	最大消費電力 (ハイサイド電源)	AVDD = 5.5V	53.90	mW
P_{D2}	最大消費電力 (ローサイド電源)	AMC1306Ex、DVDD = 5.5V	37.95	mW
		AMC1306Mx、DVDD = 5.5V	33.00	

Copyright © 2026 Texas Instruments Incorporated

6.6 絶縁仕様

動作時周囲温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	値	単位
一般				
CLR	外部空間距離(1)	空気中での最短のピン間距離	≥ 8.5	mm
CPG	外部沿面距離(1)	パッケージ表面に沿った最短のピン間距離	≥ 8.5	mm
DTI	絶縁間の距離	二重絶縁の最小内部ギャップ (内部距離)	≥ 21	µm
CTI	比較トラッキング インデックス	DIN EN 60112 (VDE 0303-11)、IEC 60112	≥ 600	V
	材料グループ	IEC 60664-1 に準拠	I	
	IEC 60664-1 に準拠した過電圧カテゴリ	定格商用電源 V_{RMS} が 300V 以下	I-IV	
		定格商用電源 V_{RMS} が 6000V 以下	I-III	
DIN EN IEC 60747-17 (VDE 0884-17)(2)				
V_{IORM}	最大反復ピーク絶縁電圧	AC 電圧で	2120	V_{PK}
V_{IOWM}	最大定格絶縁動作電圧	AC 電圧で (正弦波)	1500	V_{RMS}
		DC 電圧で	2120	V_{DC}
V_{IOTM}	最大過渡絶縁電圧	$V_{TEST} = V_{IOTM}$、t = 60s (認定試験)、 $V_{TEST} = 1.2 \times V_{IOTM}$、t = 1s (100% 出荷時テスト)	7000	V_{PK}
V_{IMP}	最大インパルス電圧 (3)	気中でテスト、IEC 62368-1 に準拠した 1.2/50µs の波形	9800	V_{PK}
V_{IOSM}	最大サージ絶縁電圧(4)	IEC 62368-1 に準拠し油中でテスト (認定試験)、 1.2/50µs の波形	12800	V_{PK}
q_{pd}	見掛けの電荷(5)	手法 a、入力 / 出力安全性テストのサブグループ 2 および 3 の後、 $V_{pd(ini)} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.2 \times V_{IORM}$、$t_m$ = 10s	≦ 5	pC
		手法 a、環境テストのサブグループ 1 の後、 $V_{pd(ini)} = V_{IOTM}$、t_{ini} = 60s、$V_{pd(m)} = 1.6 \times V_{IORM}$、$t_m$ = 10s	≦ 5	
		手法 b1、事前条件設定 (タイプ テスト) およびルーチン テスト、 $V_{pd(ini)} = 1.2 \times V_{IOTM}$、$t_{ini}$ = 1s、$V_{pd(m)} = 1.875 \times V_{IORM}$、$t_m$ = 1s	≦ 5	
		手法 b2、ルーチン テスト (100% 出荷時)(7) $V_{pd(ini)} = V_{pd(m)} = 1.2 \times V_{IOTM}$、$t_{ini} = t_m$ = 1s	≦ 5	
C_{IO}	バリア容量、入力から出力へ(6)	V_{IO} = 0.5V_{PP} (1MHz 時)	≅1	pF
R_{IO}	絶縁抵抗、入力から出力へ(6)	V_{IO} = 500V (T_A = 25℃時)	> 10^{12}	Ω
		V_{IO} = 500V (100℃ ≦ T_A ≦ 125℃時)	> 10^{11}	
		V_{IO} = 500V (T_S = 150℃時)	> 10^9	
	汚染度		2	
	耐候性カテゴリ		55/125/21	
UL1577				
V_{ISO}	絶縁耐圧	$V_{TEST} = V_{ISO}$、t = 60s (認定試験)、 $V_{TEST} = 1.2 \times V_{ISO}$、t = 1s (100% 出荷時テスト)	5000	V_{RMS}

(1) アプリケーションに固有の機器の絶縁規格に従って沿面距離および空間距離の要件を適用します。基板設計では、沿面距離および空間距離を維持して、プリント基板 (PCB) のアイソレータの取り付けパッドによりこの距離が短くならないようにします。特定の場合には、PCB 上の沿面距離と空間距離は等しくなります。これらの規格値を増やすため、PCB 上にグルーブやリブを挿入するなどの技法が使用されます。
(2) このカプラは安全定格内においてのみ安全な電気的絶縁に適しています。安全定格への準拠は、適切な保護回路によって保証する必要があります。
(3) テストは、パッケージのサージ耐性を判定するため、空気中で実行されます。
(4) テストは、絶縁バリアの固有サージ耐性を判定するため、油中で実行されます。
(5) 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
(6) バリアのそれぞれの側にあるすべてのピンは互いに接続され、実質的に 2 ピンのデバイスになります。
(7) 正式運用環境では、手法 b1 または b2 のいずれかが使用されます。

Copyright © 2026 Texas Instruments Incorporated

6.7 安全関連認証

VDE	UL
DIN EN IEC 60747-17 (VDE 0884-17)、 EN IEC 60747-17、 DIN EN IEC 62368-1 (VDE 0868-1)、 EN IEC 62368-1、 IEC 62368-1 条項:5.4.3、5.4.4.4、5.4.9	1577 component および CSA component acceptance NO 5 programs により承認済み
強化絶縁	単一保護
認証書番号:40040142	ファイル番号:E181974

6.8 安全限界値

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_S	安全入力、出力、または電源電流	$R_{\theta JA}$ = 112.2°C/W、AVDD = DVDD = 5.5V、 T_J = 150°C、T_A = 25°C			202.5	mA
		$R_{\theta JA}$ = 112.2°C/W、AVDD = DVDD = 3.6V、 T_J = 150°C、T_A = 25°C			309.4	mA
P_S	安全入力、出力、または合計電力(1)	$R_{\theta JA}$ = 112.2℃/W、T_J = 150℃、T_A = 25℃			1114	mW
T_S	最高安全温度				150	°C

(1) 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。I_S および P_S パラメータはそれぞれ安全電流と安全電力を表します。I_S と P_S の上限値を超えないようにします。これらの制限値は周囲温度 T_A によって変動します。
*「熱に関する情報」*の表にある、接合部と空気間の熱抵抗 $R_{\theta JA}$ は、リード付き表面実装パッケージ用の high-K テスト基板に実装されたデバイスの値です。これらの式を使って各パラメータの値を計算します。
$T_J = T_A + R_{\theta JA} \times P$、ここで P は本デバイスで消費される電力です。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$、ここで $T_{J(max)}$ は最大接合部温度です。
$P_S = I_S \times AVDD_{max} + I_S \times DVDD_{max}$、ここで $AVDD_{max}$ は最大ハイサイド電圧、$DVDD_{max}$ はコントローラ側の最大電源電圧です。

Copyright © 2026 Texas Instruments Incorporated

6.9 電気的特性 (AMC1306x05)

最小値と最大値の仕様は、T_A = –40°C ～ 125°C、AVDD = 3.0V ～ 5.5V、DVDD = 2.7V ～ 5.5V、AINP = –50mV ～ 50mV、AINN = AGND、および OSR = 256 の $sinc^3$ フィルタに適用されます (特に記述のない限り)。標準的な仕様は、T_A = 25°C、CLKIN = 20MHz、AVDD = 5V、DVDD = 3.3V でのものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
アナログ入力						
V_{CMov}	同相モード過電圧検出レベル	(INP + INN)/2 ～ AGND	AVDD - 2			V
C_{IN}	シングルエンド入力容量	INN = AGND		4		pF
C_{IND}	差動入力容量			2		pF
R_{IN}	シングルエンド入力抵抗	INN = AGND		4.75		kΩ
R_{IND}	差動入力抵抗			4.9		kΩ
I_{IB}	入力バイアス電流	INP = INN = AGND、$I_{IB} = I_{BP} + I_{BN}$	-97	-72	-57	µA
I_{IO}	入力オフセット電流			±10		nA
CMTI	同相過渡耐性		50	100		kV/µs
CMRR	同相信号除去比	INP = INN、f_{IN} = 0Hz、$V_{CM\ min} \le V_{IN} \le V_{CM\ max}$		-99		dB
		INP = INN、f_{IN} = 0.1Hz ～ 50kHz、$V_{CM\ min} \le V_{IN} \le V_{CM\ max}$		-98		
BW	入力帯域幅			800		kHz
DC 精度						
DNL	微分非直線性	分解能:16 ビット	-0.99		0.99	LSB
INL	積分非直線性 (3)	分解能:16 ビット、4.5V ≤ AVDD ≤ 5.5V	-4	±1	4	LSB
		分解能:16 ビット、3.0V ≤ AVDD ≤ 3.6V	-5	±1.5	5	LSB
E_O	オフセット誤差 1	T_A = 25°C、INP = INN = GND1	-50	±2.5	50	µV
TCE_O	オフセット誤差の温度ドリフト (4)		-1	±0.25	1	µV/°C
E_G	ゲイン誤差	T_A = 25°C	-0.2%	±0.005%	0.2%	
TCE_G	ゲイン誤差の温度ドリフト (5)		-40	±20	40	ppm/°C
PSRR	電源除去比	INP = INN = AGND、AVDD = 3.0V ～ 5.5V、DC 時		-108		dB
		INP = INN = AGND、AVDD = 3.0V ～ 5.5V、10kHz/100mV リップル		-107		
AC 精度						
SNR	信号対雑音比	f_{IN} = 1kHz	78	82.5		dB
SINAD	信号対雑音 + 歪み	f_{IN} = 1kHz	77.5	82.3		dB
THD	全高調波歪 (6)	4.5V ≤ AVDD ≤ 5.5V、f_{IN} = 1kHz、5MHz ≤ f_{CLKIN} ≤ 21MHz		-98	-84	dB
		3.0V ≤ AVDD ≤ 3.6V、f_{IN} = 1kHz、5MHz ≤ f_{CLKIN} ≤ 20MHz		-93	-83	
SFDR	スプリアスフリー ダイナミック レンジ	f_{IN} = 1kHz	83	100		dB

Copyright © 2026 Texas Instruments Incorporated

最小値と最大値の仕様は、T_A = –40°C ～ 125°C、AVDD = 3.0V ～ 5.5V、DVDD = 2.7V ～ 5.5V、AINP = –50mV ～ 50mV、AINN = AGND、および OSR = 256 の $sinc^3$ フィルタに適用されます (特に記述のない限り)。標準的な仕様は、T_A = 25°C、CLKIN = 20MHz、AVDD = 5V、DVDD = 3.3V でのものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
シュミット トリガを採用した CMOS ロジック						
I_{IN}	入力電流	DGND ≤ V_{IN} ≤ DVDD	0		7	µA
C_{IN}	入力容量			4		pF
V_{IH}	High レベル入力電圧		0.7 × DVDD		DVDD + 0.3	V
V_{IL}	Low レベル入力電圧		-0.3		0.3 × DVDD	V
C_{LOAD}	出力負荷容量			30		pF
V_{OH}	High レベル出力電圧	I_{OH} = -20µA	DVDD - 0.1			V
		I_{OH} = -4mA	DVDD - 0.4			
V_{OL}	Low レベル出力電圧	I_{OL} = 20µA			0.1	V
		I_{OL} = 4mA			0.4	
電源						
I_{AVDD}	ハイサイド電源電流	3.0V ≤ AVDD ≤ 3.6V		6.3	8.5	mA
		4.5V ≤ AVDD ≤ 5.5V		7.2	9.8	
I_{DVDD}	ローサイド電源電流	AMC1306Ex、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		4.1	5.5	mA
		AMC1306Mx、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		3.3	4.8	
		AMC1306Ex、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		5.0	6.9	
		AMC1306Mx、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		3.9	6.0	

(1) このパラメータは入力換算です。
(2) 積分非直線性は、LSB の数、または指定された直線性を有する入力電圧範囲 FSR のパーセンテージとして表される、理想的な ADC 伝達関数の終点を通過する直線からの、最大偏移と定義されます。
(3) オフセット誤差温度ドリフトは、次の式で説明されるボックス法を使用して計算されます。
$TCE_O = (E_{O,MAX} – E_{O,MIN}) / TempRange$、ここで、$E_{O,MAX}$ および $E_{O,MIN}$ は、温度範囲 (–40 ～ 125°C) で測定された最大および最小の E_O 値を指します。
(4) ゲイン誤差の温度ドリフトは、次の式で記述されるボックス法を使用して計算されます。
$TCE_G\ (ppm) = ((E_{G,MAX} - E_{G,MIN}) / TempRange) \times 10^4$ 、ここで、$E_{G,MAX}$ および $E_{G,MIN}$ は、温度範囲 (-40 ～ 125°C) で測定された最大および最小 E_G 値 (%) を表します。
(5) THD は、最初の 5 つのより高い高調波の振幅の rms 合計と、基本波の振幅との比です。

Copyright © 2026 Texas Instruments Incorporated

6.10 電気的特性 (AMC1306x25)

最小値と最大値の仕様は、T_A = –40°C ～ 125°C、AVDD = 3.0V ～ 5.5V、DVDD = 2.7V ～ 5.5V、AINP = –250mV ～ 250mV、AINN = AGND、および OSR = 256 の $sinc^3$ フィルタに適用されます (特に記述のない限り)。標準的な仕様は、T_A = 25°C、CLKIN = 20MHz、AVDD = 5V、DVDD = 3.3V でのものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
アナログ入力						
V_{CMov}	同相電圧範囲外検出レベル	(INP + INN)/2 ～ AGND	AVDD - 2			V
C_{IN}	シングルエンド入力容量	INN = AGND		2		pF
C_{IND}	差動入力容量			1		pF
I_{IB}	入力バイアス電流	INP = INN = AGND、$I_{IB} = I_{BP} + I_{BN}$	-82	-60	-48	µA
R_{IN}	シングルエンド入力抵抗	INN = AGND		19		kΩ
R_{IND}	差動入力抵抗			22		kΩ
I_{IO}	入力オフセット電流			±5		nA
CMTI	同相過渡耐性		50	100		kV/µs
CMRR	同相信号除去比	INP = INN、f_{IN} = 0Hz、$V_{CM\ min} \le V_{IN} \le V_{CM\ max}$		-95		dB
		INP = INN、f_{IN} = 0.1Hz ～ 50kHz、$V_{CM\ min} \le V_{IN} \le V_{CM\ max}$		-95		
BW	入力帯域幅			900		kHz
DC 精度						
DNL	微分非直線性	分解能:16 ビット	-0.99		0.99	LSB
INL	積分非直線性 (3)	分解能:16 ビット	-4	±1	4	LSB
E_O	オフセット誤差 1	INP = INN = AGND、T_A = 25°C	-100	±4.5	100	µV
TCE_O	オフセット誤差の温度ドリフト (4)		-1		1	µV/°C
E_G	ゲイン誤差	T_A = 25°C	-0.2%	±0.005%	0.2%	
TCE_G	ゲイン誤差の温度ドリフト (5)		-40	±20	40	ppm/°C
PSRR	電源除去比	INP = INN = AGND、AVDD = 3.0V ～ 5.5V、DC 時		-103		dB
		INP = INN = AGND、AVDD = 3.0V = 5.5V、10kHz/100mV リップル		-92		
AC 精度						
SNR	信号対雑音比	f_{IN} = 1kHz	82	86		dB
SINAD	信号対雑音 + 歪み	f_{IN} = 1kHz	81.9	85.7		dB
THD	全高調波歪(6)	4.5V ≤ AVDD ≤ 5.5V、f_{IN} = 1kHz、5MHz ≤ f_{CLKIN} ≤ 21MHz		-98	-86	dB
		3.0V ≤ AVDD ≤ 3.6V、f_{IN} = 1kHz、5MHz ≤ f_{CLKIN} ≤ 20MHz		-93	-85	
SFDR	スプリアスフリー ダイナミック レンジ	f_{IN} = 1kHz	83	100		dB
シュミット トリガを採用した CMOS ロジック						
I_{IN}	入力電流	DGND ≤ V_{IN} ≤ DVDD	0		7	µA
C_{IN}	入力容量			4		pF
V_{IH}	High レベル入力電圧		0.7 × DVDD		DVDD + 0.3	V
V_{IL}	Low レベル入力電圧		-0.3		0.3 × DVDD	V
C_{LOAD}	出力負荷容量			30		pF
V_{OH}	High レベル出力電圧	I_{OH} = -20µA	DVDD - 0.1			V

Copyright © 2026 Texas Instruments Incorporated

最小値と最大値の仕様は、T_A = –40°C ～ 125°C、AVDD = 3.0V ～ 5.5V、DVDD = 2.7V ～ 5.5V、AINP = –250mV ～ 250mV、AINN = AGND、および OSR = 256 の $sinc^3$ フィルタに適用されます (特に記述のない限り)。標準的な仕様は、T_A = 25℃、CLKIN = 20MHz、AVDD = 5V、DVDD = 3.3V でのものです

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{OH}	High レベル出力電圧	I_{OH} = -4mA	DVDD - 0.4			V
V_{OL}	Low レベル出力電圧	I_{OL} = 20µA			0.1	V
V_{OL}	Low レベル出力電圧	I_{OL} = 4mA			0.4	V
電源						
I_{AVDD}	ハイサイド電源電流	3.0V ≤ AVDD ≤ 3.6V		6.3	8.5	mA
		4.5V ≤ AVDD ≤ 5.5V		7.2	9.8	
I_{DVDD}	ローサイド電源電流	AMC1306Ex、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		4.1	5.5	mA
	ローサイド電源電流	AMC1306Mx、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		3.3	4.8	mA
	ローサイド電源電流	AMC1306Ex、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		5.0	6.9	mA
	ローサイド電源電流	AMC1306Mx、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		3.9	6.0	mA

(1) このパラメータは入力換算です。
(2) 積分非直線性は、LSB の数、または指定された直線性を有する入力電圧範囲 FSR のパーセンテージとして表される、理想的な ADC 伝達関数の終点を通過する直線からの、最大偏移と定義されます。
(3) オフセット誤差温度ドリフトは、次の式で説明されるボックス法を使用して計算されます。
$TCE_O = (E_{O,MAX} – E_{O,MIN}) / TempRange$、ここで、$E_{O,MAX}$ および $E_{O,MIN}$ は、温度範囲 (–40 ～ 125℃) で測定された最大および最小の E_O 値を指します。
(4) ゲイン誤差の温度ドリフトは、次の式で記述されるボックス法を使用して計算されます。
$TCE_G\ (ppm) = ((E_{G,MAX} - E_{G,MIN}) / TempRange) \times 10^4$ 、ここで、$E_{G,MAX}$ および $E_{G,MIN}$ は、温度範囲 (-40 ～ 125℃) で測定された最大および最小 E_G 値 (%) を表します。
(5) THD は、最初の 5 つのより高い高調波の振幅の rms 合計と、基本波の振幅との比です。

Copyright © 2026 Texas Instruments Incorporated

6.11 スイッチング特性

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_H	CLKIN 立ち上がりエッジ後の DOUT ホールド時間	C_{LOAD} = 15pF	3.5			ns
t_D	CLKIN の立ち上がりエッジから DOUT 有効までの遅延	C_{LOAD} = 15pF			15	ns
t_r	DOUT の立ち上がり時間	10%～90%、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		0.8	3.5	ns
		10%～90%、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		1.8	3.9	
t_f	DOUT の立ち下がり時間	10%～90%、2.7V ≤ DVDD ≤ 3.6V、C_{LOAD} = 15pF		0.8	3.5	ns
		10%～90%、4.5V ≤ DVDD ≤ 5.5V、C_{LOAD} = 15pF		1.8	3.9	
t_{ISTART}	インターフェイスの起動時間	2.7V (min) の DVDD から AVDD ≥ 3.0V で有効な DOUT まで	32		32	CLKIN サイクル
t_{START}	アナログ スタートアップ時間	DVDD ≥ 2.7V からビットストリームが有効、0.1% セトリングで、AVDD が 0 ～ 3.0V までのステップ		0.5		ms

6.12 タイミング図

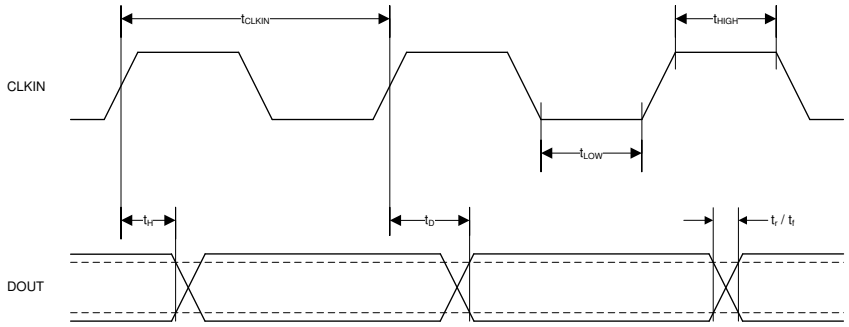


図 6-1. デジタル インターフェイスのタイミング

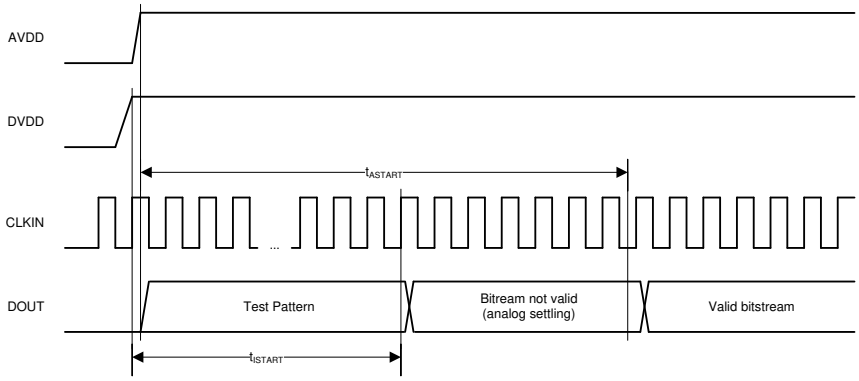


図 6-2. デバイスの起動時間

Copyright © 2026 Texas Instruments Incorporated

6.13 絶縁特性曲線

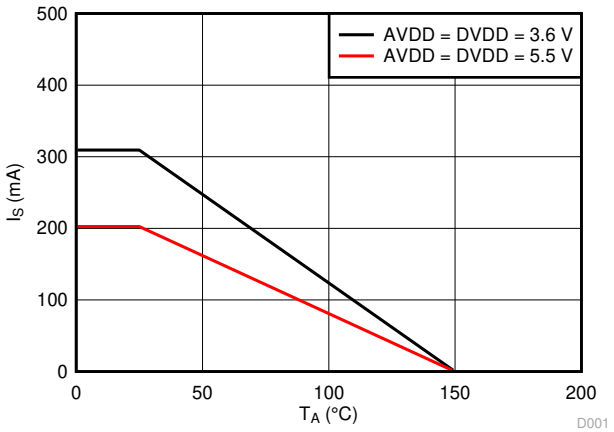


図 6-3. VDE に従う安全性制限電流の熱特性低下曲線

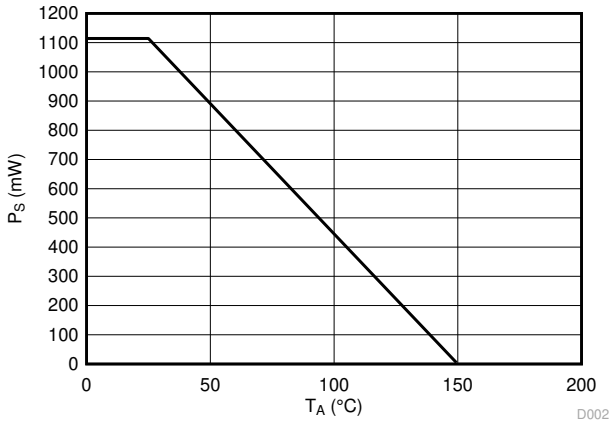
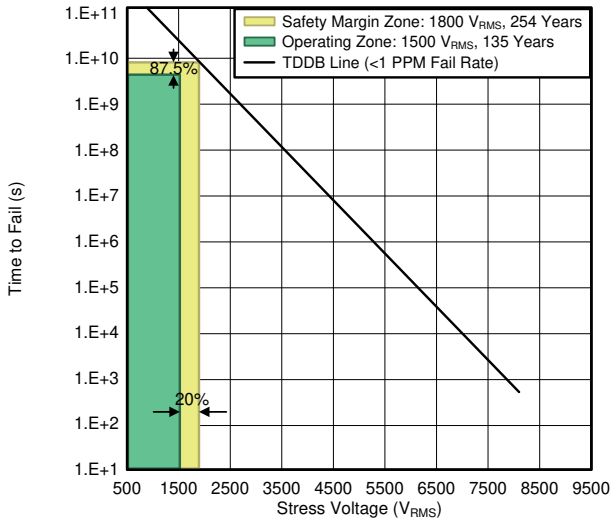


図 6-4. VDE に従う安全性制限電力の熱特性低下曲線



150℃までの T_A、ストレス電圧周波数 = 60Hz、絶縁動作電圧 = 1500V_{RMS}、動作寿命 = 135 年

図 6-5. 強化絶縁コンデンサの寿命推定

6.14 代表的特性

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

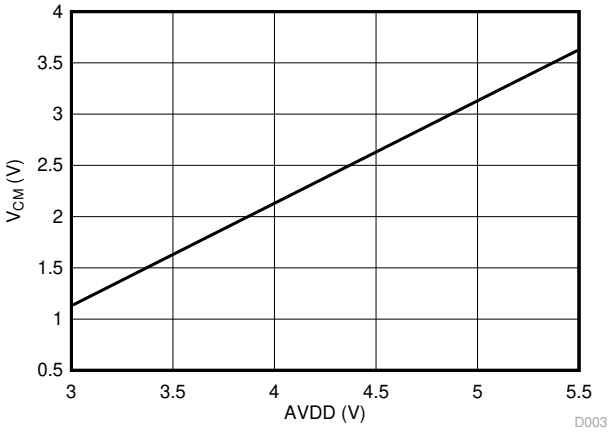


図 6-6. 最大動作同相入力電圧と 1 次側電源電圧との関係

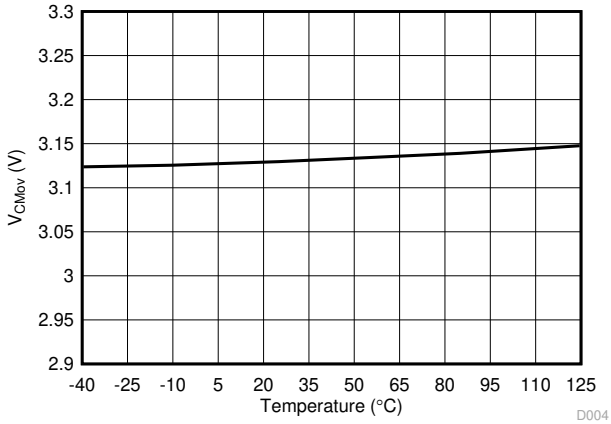


図 6-7. 同相の過電圧検出レベルと温度との関係

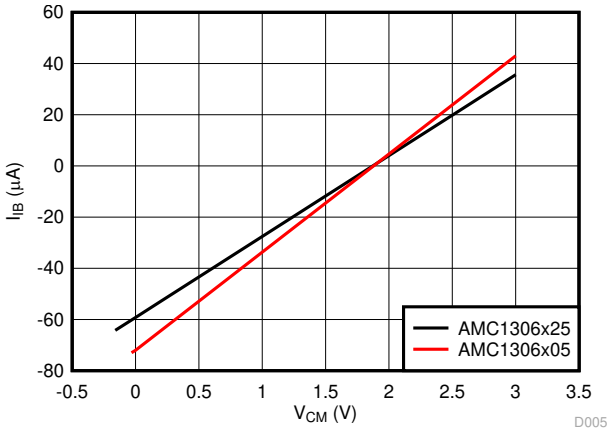


図 6-8. 入力バイアス電流と同相入力電圧との関係

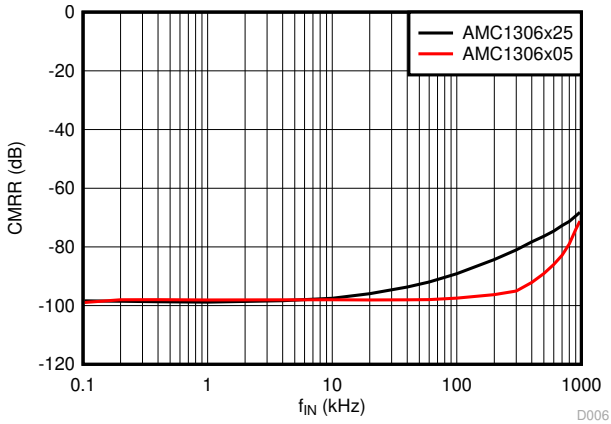


図 6-9. 同相除去率と入力信号周波数との関係

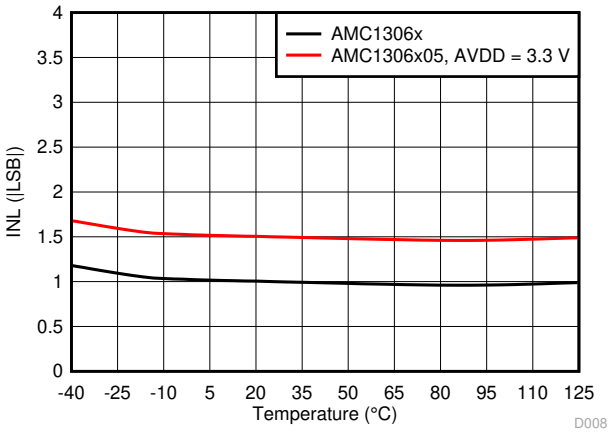


図 6-10. 積分非線形性と温度との関係

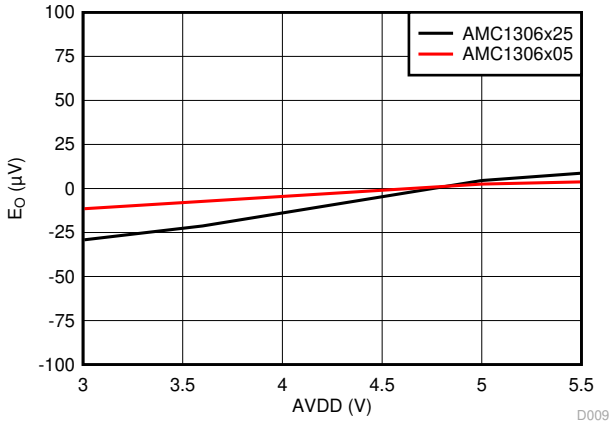


図 6-11. オフセット誤差と 1 次側電源電圧との関係

Copyright © 2026 Texas Instruments Incorporated

6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

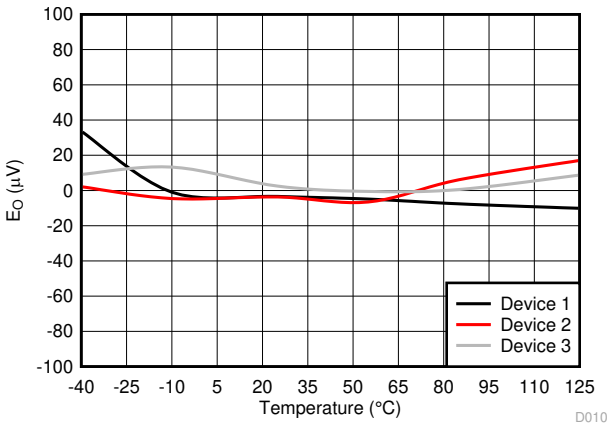


図 6-12. オフセット誤差と温度との関係

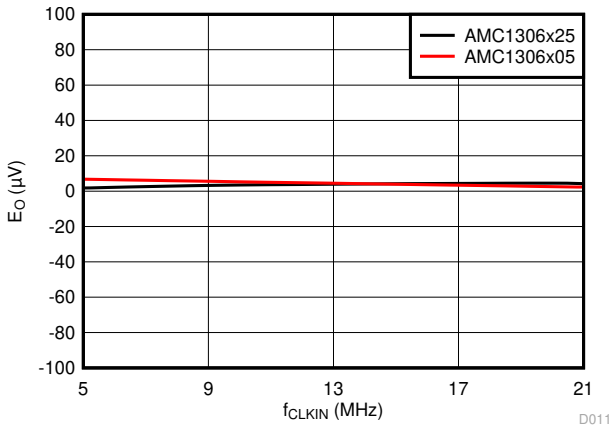


図 6-13. オフセット誤差とクロック周波数との関係

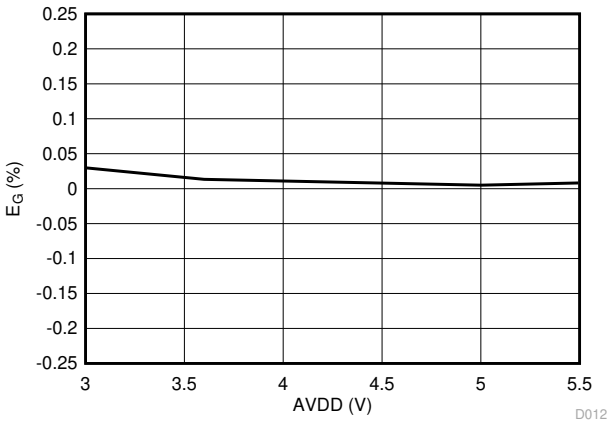


図 6-14. ゲイン誤差と 1 次側電源電圧との関係

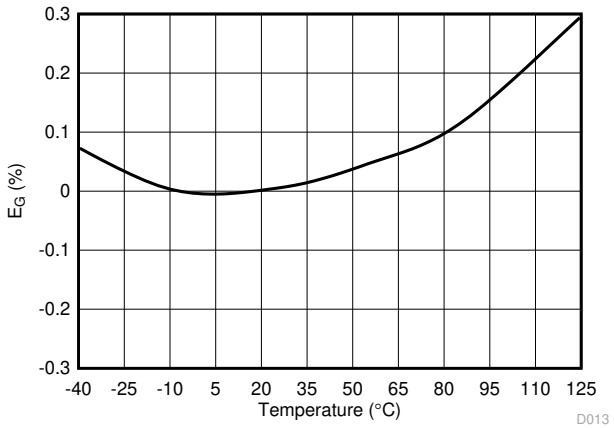


図 6-15. ゲイン誤差と温度との関係

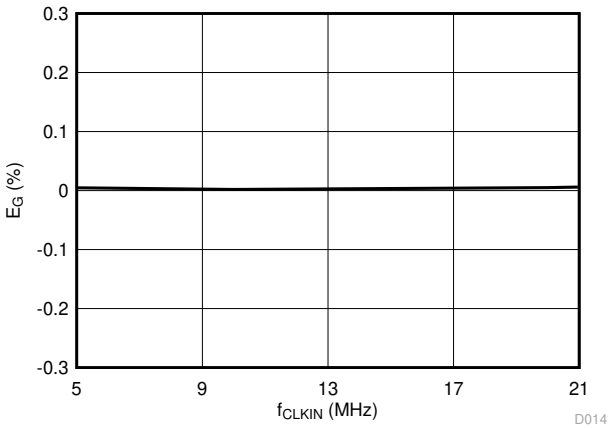


図 6-16. ゲイン誤差とクロック周波数との関係

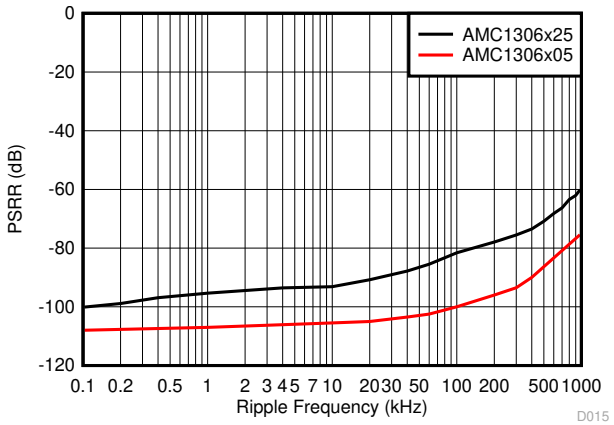


図 6-17. 電源除去比とリップル周波数との関係

6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

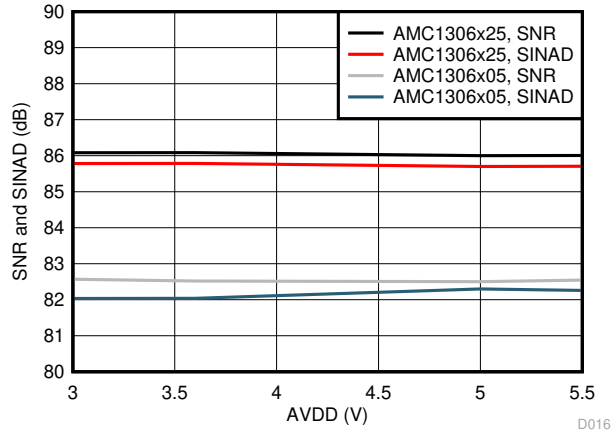


図 6-18. 信号対雑音比および信号対雑音 + 歪みとハイサイド電源電圧との関係

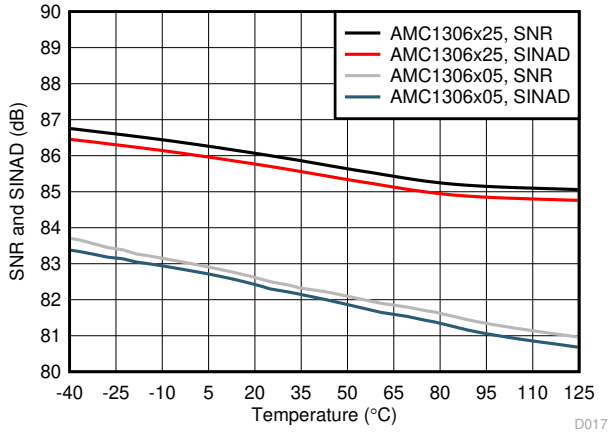


図 6-19. 信号対雑音比および信号対雑音 + 歪み比と温度の関係

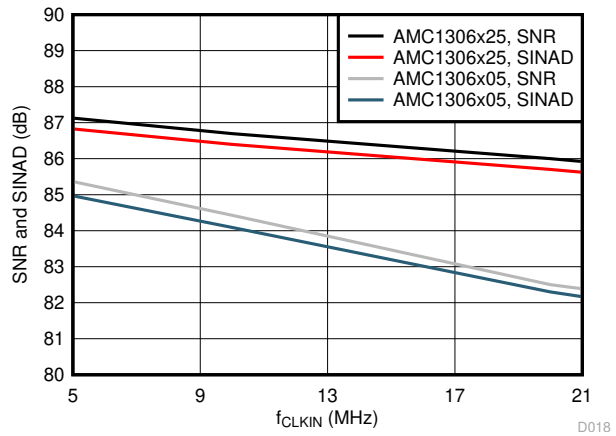


図 6-20. 信号対雑音比および信号対雑音 + 歪みとクロック周波数との関係

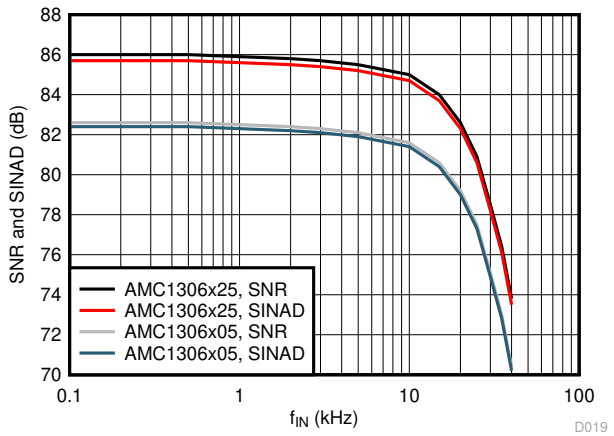


図 6-21. 信号対雑音比および信号対雑音 + 歪み比と入力信号周波数の関係

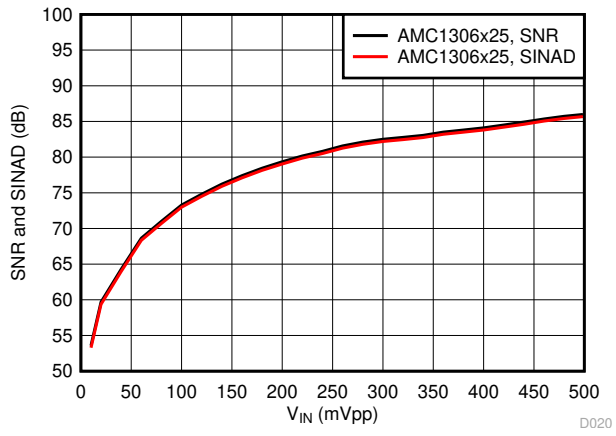


図 6-22. 信号対雑音比および信号対雑音 + 歪みと入力信号振幅との関係

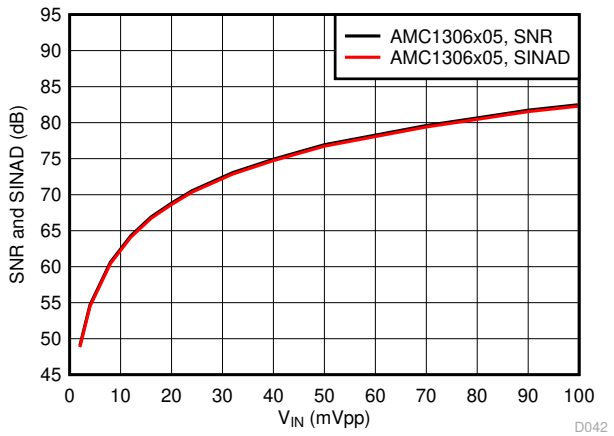
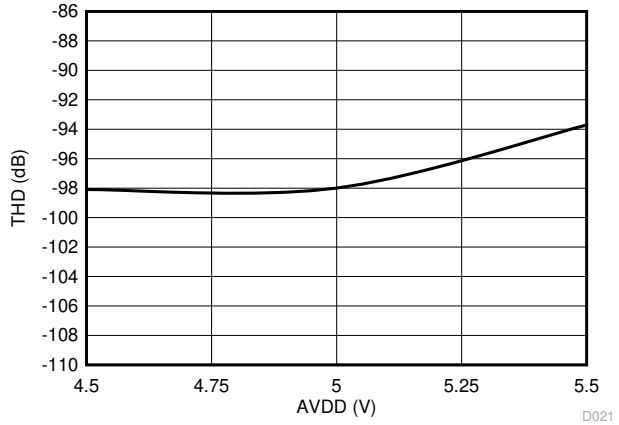


図 6-23. 信号対雑音比および信号対雑音 + 歪みと入力信号振幅との関係

Copyright © 2026 Texas Instruments Incorporated

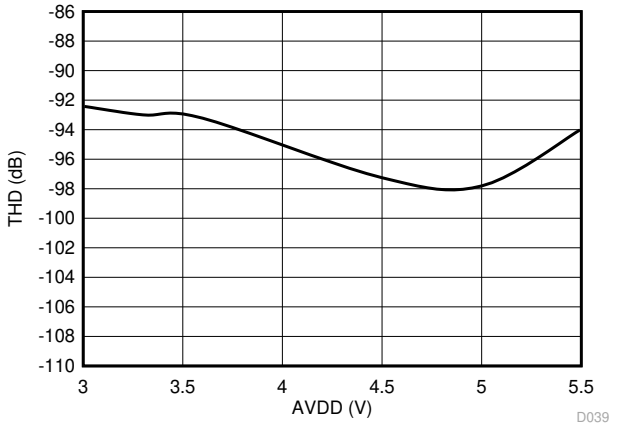
6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)



f_{CLKIN} = 21MHz

図 6-24. 全高調波歪みとハイサイド電源電圧 (5V、公称値) との関係



f_{CLKIN} = 20MHz

図 6-25. 全高調波歪みとハイサイド電源電圧 (3.3V、公称値) との関係

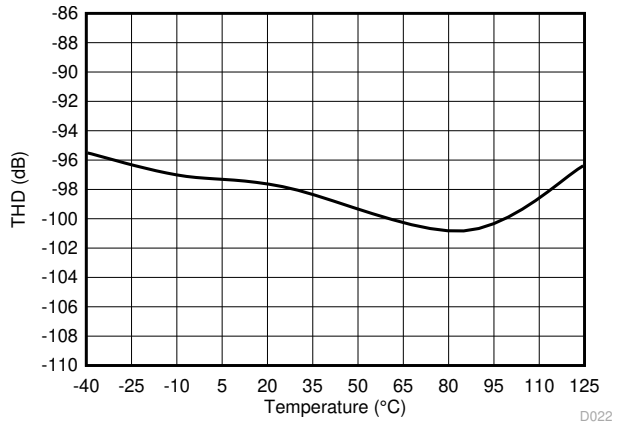


図 6-26. 全高調波歪みと温度との関係

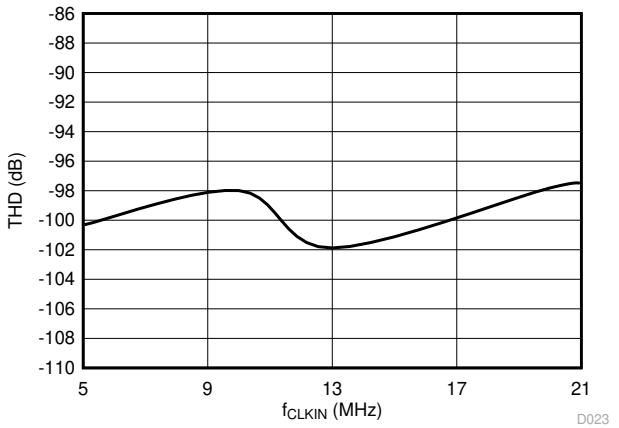


図 6-27. 全高調波歪とクロック周波数との関係

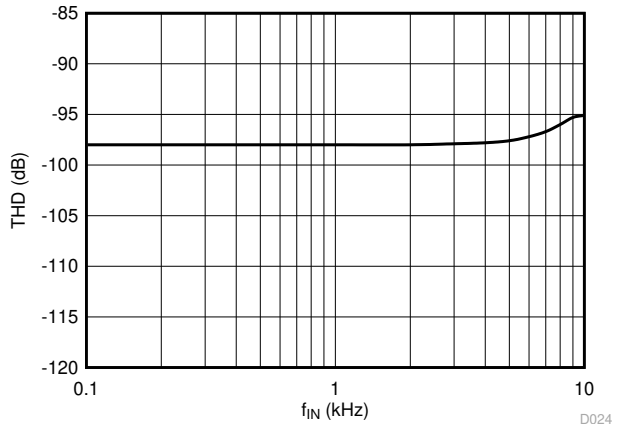
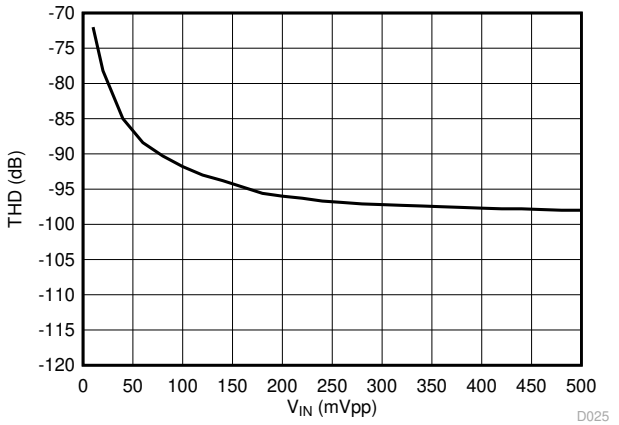


図 6-28. 全高調波歪みと入力信号周波数との関係



AMC1306x25

図 6-29. 全高調波歪みと入力信号振幅との関係

6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

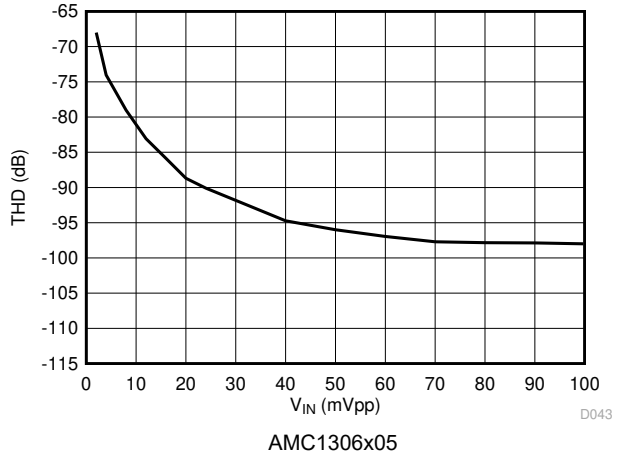


図 6-30. 全高調波歪みと入力信号振幅との関係

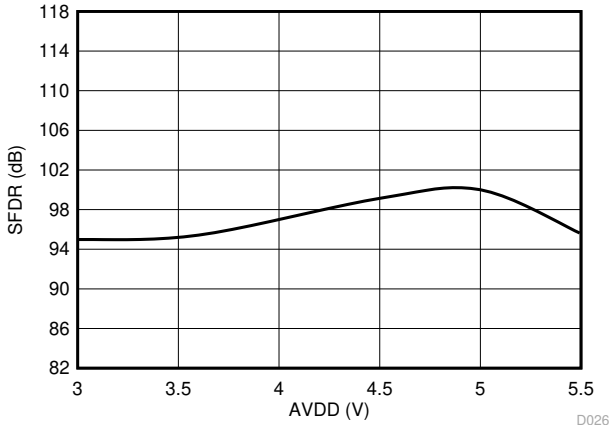


図 6-31. スプリアスフリー ダイナミック レンジと 1 次側電源電圧との関係

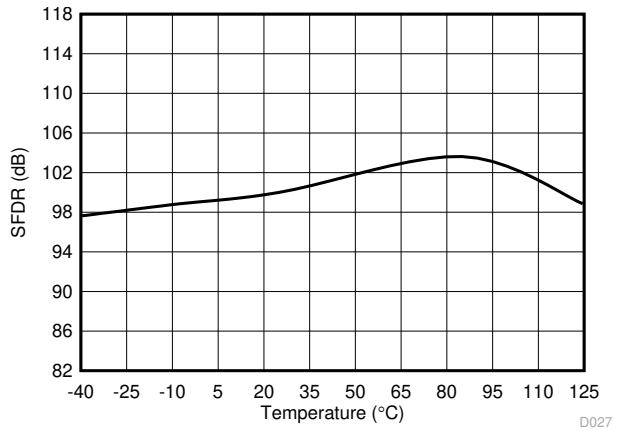


図 6-32. スプリアスフリー ダイナミック レンジと温度との関係

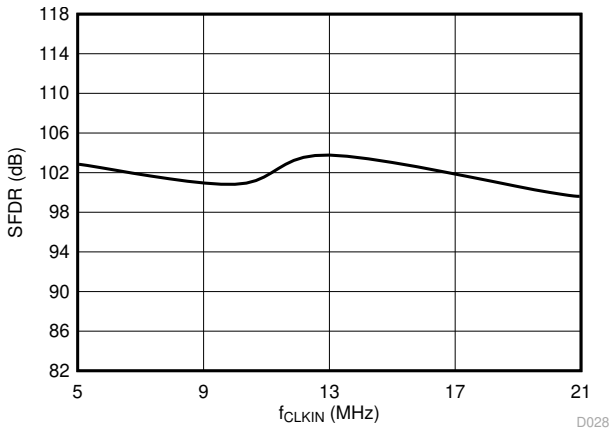


図 6-33. スプリアス フリー ダイナミック レンジとクロック周波数との関係

Copyright © 2026 Texas Instruments Incorporated

6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

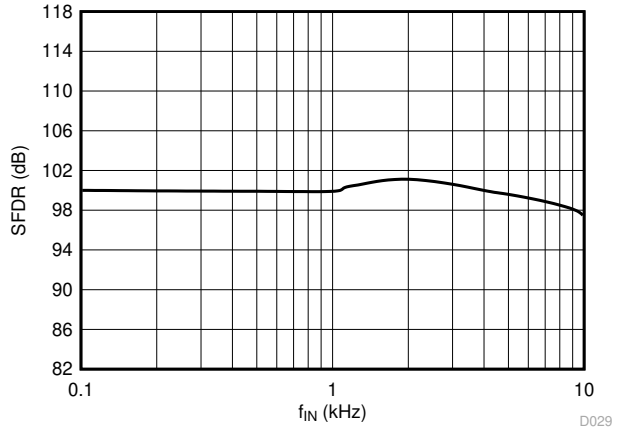
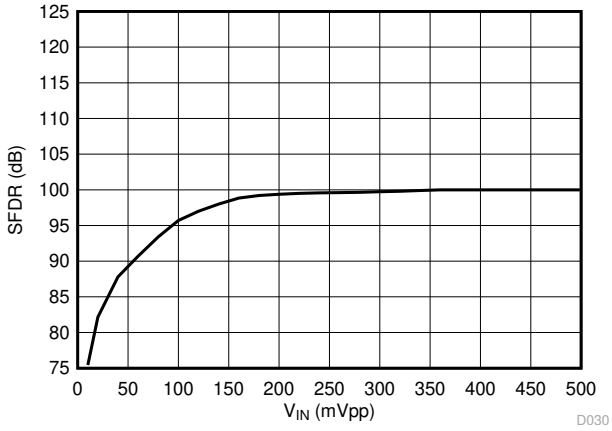
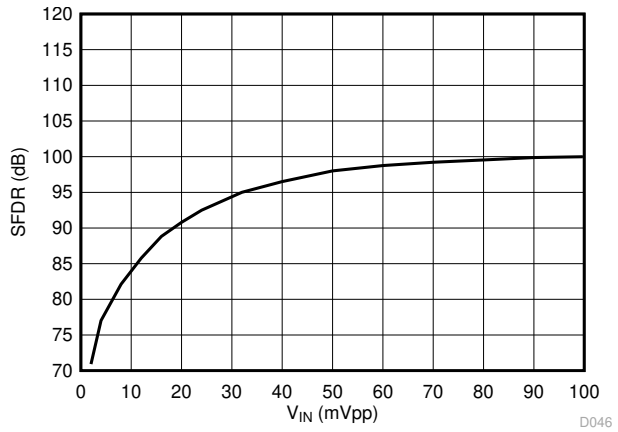


図 6-34. スプリアスフリー ダイナミック レンジと入力信号周波数との関係



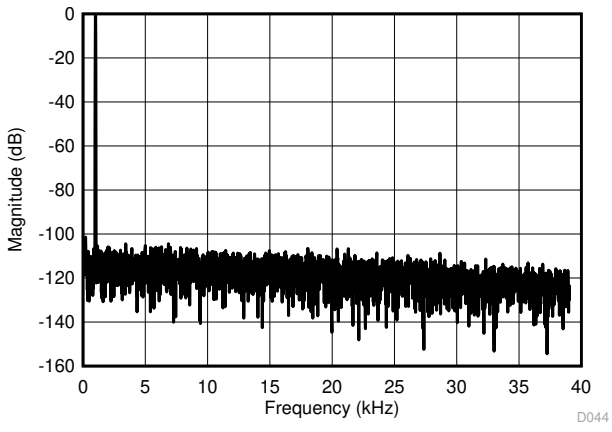
AMC1306x25

図 6-35. スプリアスフリー ダイナミック レンジと入力信号振幅との関係



AMC1306x05

図 6-36. スプリアスフリー ダイナミック レンジと入力信号振幅との関係

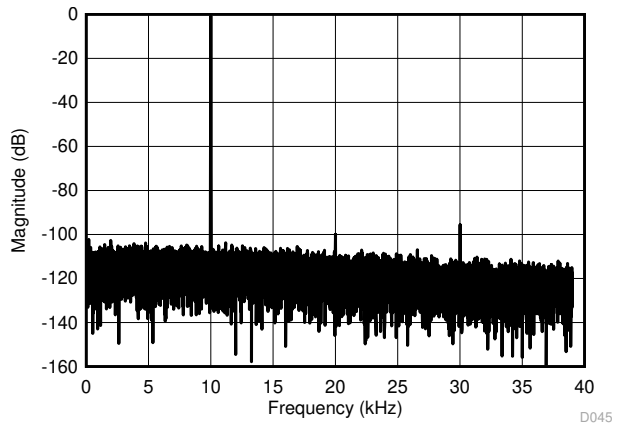


AMC1306x05、4096 ポイント FFT、V_{IN} = 100mV_{PP}

図 6-37. 1kHz 入力信号に対する周波数スペクトラム

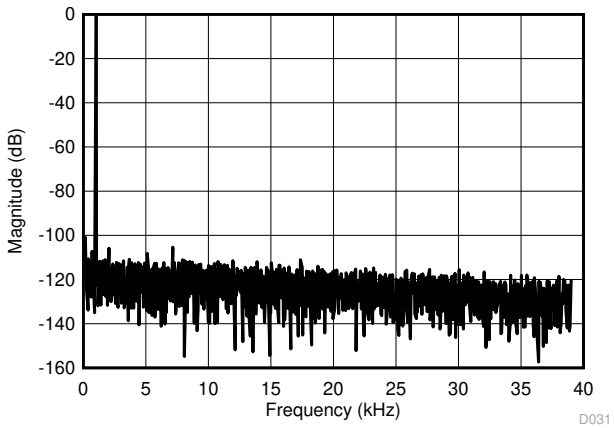
6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)



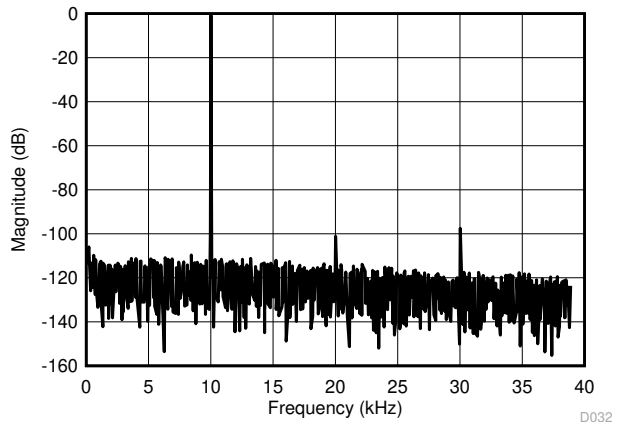
AMC1306x05、4096 ポイント FFT、V_{IN} = 100mV_{PP}

図 6-38. 10kHz 入力信号に対する周波数スペクトラム



AMC1306x25、4096 ポイント FFT、V_{IN} = 500mV_{PP}

図 6-39. 1kHz 入力信号に対する周波数スペクトラム



AMC1306x25、4096 ポイント FFT、V_{IN} = 500mV_{PP}

図 6-40. 10kHz 入力信号に対する周波数スペクトラム

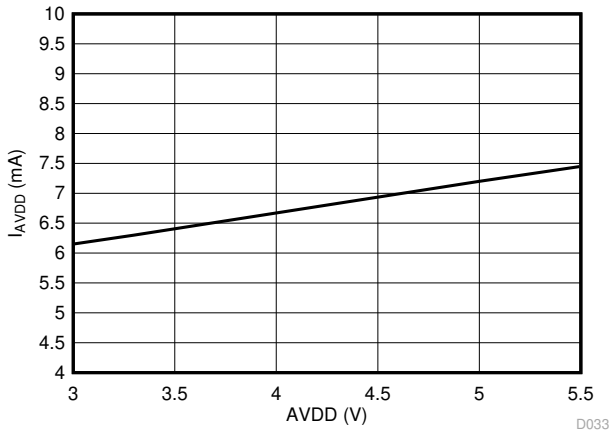


図 6-41. 1 次側電源電流と 1 次側電源電圧との関係

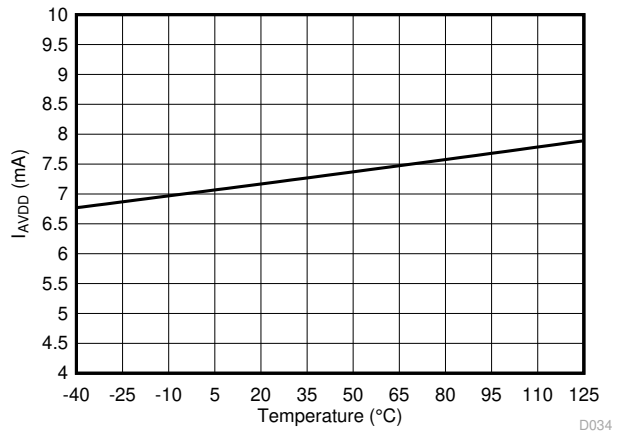


図 6-42. ハイサイド電源電流と温度との関係

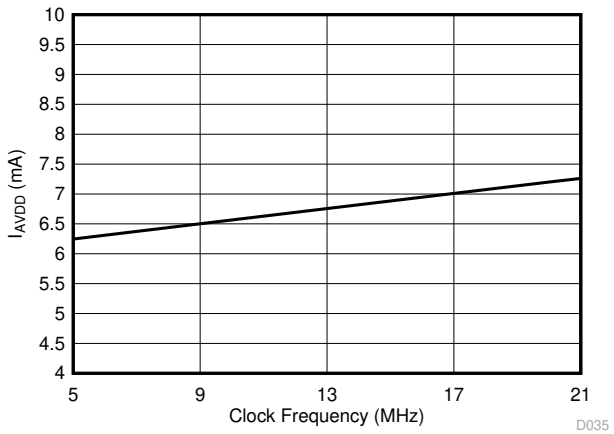


図 6-43. ハイサイド電源電流とクロック周波数との関係

Copyright © 2026 Texas Instruments Incorporated

6.14 代表的特性 (続き)

AVDD = 5V、DVDD = 3.3V、AINP = –50mV ～ 50mV (AMC1306x05) または –250mV ～ 250mV (AMC1306x25)、AINN = AGND、f_{CLKIN} = 20MHz、および OSR = 256 の $sinc^3$ フィルタの場合 (特に記述のない限り)

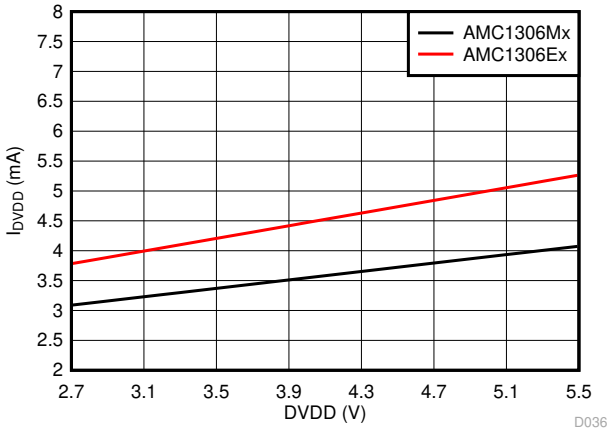


図 6-44. コントローラ側電源電流とコントローラ側電源電圧との関係

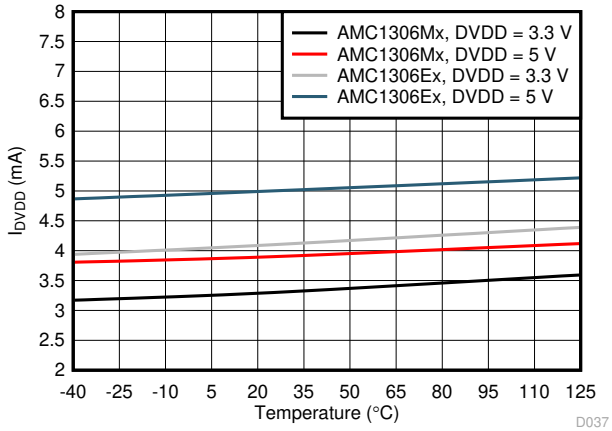


図 6-45. コントローラ側電源電流と温度との関係

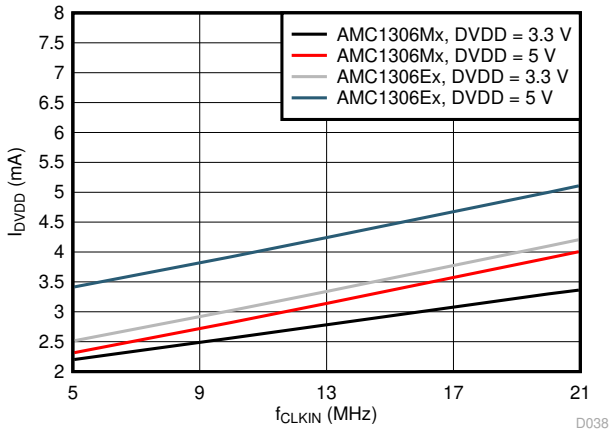


図 6-46. コントローラ側電源電流とクロック周波数との関係

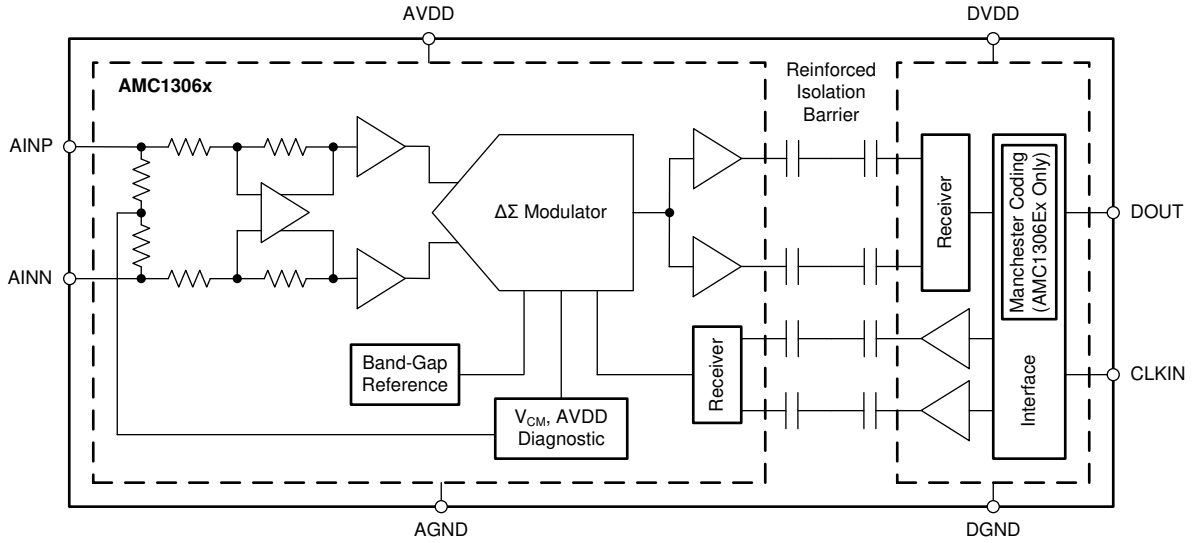
7 詳細説明

7.1 概要

AMC1306 の異なるアナログ入力 (入力信号 AINP と AINN で構成) は完全差動アンプで、2 次、デルタ-シグマ (ΔΣ) 変調器段へのスイッチングされたコンデンサ入力を供給し、入力された信号は変調器段で 1 ビットの出力ストリームにデジタル化されます。コンバータの絶縁データ出力 DOUT は、デジタルの 1 および 0 のストリームを供給し、これは外部で生成される、5MHz ～ 21MHz の周波数範囲の CLKIN ピンのクロック ソースと同期しています。このシリアル ビットストリーム出力の時間平均は、アナログ入力電圧に比例します。

「*機能ブロック図*」は、AMC1306 の詳細なブロック図を示します。アナログ入力範囲は、電流センシングに使用されるシャント抵抗の両端での電圧ドロップに直接適合するようカスタマイズされます。シリコン ダイオード (SiO_2) ベースの容量性バリアは、『ISO72x デジタル アイソレータの磁界耐性』アプリケーション レポートに記載されているように、高水準の磁界耐性をサポートします (www.ti.com でダウンロード可能)。外部クロック入力により、複数の電流センシング チャネルをシステム レベルで簡単に同期できます。最大 21MHz に拡張された周波数範囲は、市場で利用可能な他の設計より高い性能レベルに対応しています。

7.2 機能ブロック図

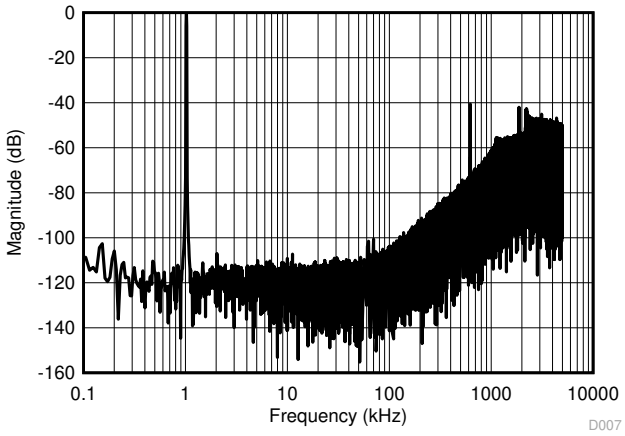


Copyright © 2026 Texas Instruments Incorporated

7.3 機能説明

7.3.1 アナログ入力

AMC1306 にはフロント エンド回路が組み込まれており、差動アンプおよびサンプリング段と、それに続く ΔΣ 変調器が含まれています。差動アンプのゲインは、内部の高精度抵抗により、指定入力電圧範囲が ±250mV のデバイスでは係数 4 (AMC1306x25 の場合の値)、または指定入力電圧範囲が ±50mV のデバイスでは係数 20 (AMC1306x05 の場合) に設定され、差動入力インピーダンスは 4.9kΩ (AMC1306x05 の場合) または 22kΩ (AMC1306x25 の場合) になります。オフセットおよびオフセット ドリフト係数を減らすため、差動アンプはスイッチング周波数を $f_{CLKIN}/32$ に設定してチョッパ安定化されます。スイッチング周波数により、図 7-1 に示すようなスプリアスが生成されます。



sinc^3 フィルタ、OSR = 2、f_{CLKIN} = 20MHz、f_{IN} = 1kHz

図 7-1. 量子化ノイズ成形

ゲインやオフセットの規格値の劣化を引き起こす、高インピーダンスの信号源を持つ設計では、AMC1306 の入力インピーダンスを考慮してください。ただし、この影響の重要性は、要求されるシステム性能によって異なります。さらに、差動アンプの出力における内部同相電圧によって発生する入力バイアス電流は、入力信号の実際の振幅により異なります。これらの影響を低減する方法の詳細については、「*セクション 8.2.2*」セクションを参照してください。

アナログ入力信号(AINP および AINN)には 2 つの制限があります。まず、入力電圧が AGND - 6V ～ AVDD + 0.5V の範囲を超える場合、デバイス入力静電放電 (ESD) ダイオードがオンになるため、入力電流を 10mA に制限する必要があります。さらに、デバイスの線形性とノイズ性能は、差動アナログ入力電圧が指定された直線フルスケール範囲 (FSR) 内、すなわち ±250mV (AMC1306x25 の場合) または ±50mV (AMC1306x05 の場合) で、指定された入力同相範囲内のときのみ保証されます。

Copyright © 2026 Texas Instruments Incorporated

7.3.2 変調器

AMC1306 に実装されている変調器は、2 次、スイッチング コンデンサ、フィードフォワード ΔΣ 変調器です (図 7-2 に概念化されているものなど)。1 ビットのデジタル/アナログ コンバータ (DAC) のアナログ入力電圧 V_{IN} および出力 V_5 が微分され、最初の積分器段の入力でアナログ電圧 V_1 を供給します。最初の積分器の出力は、2 番目の積分器段の入力に供給され、入力信号 V_{IN} と最初の積分器の出力 V_2 が微分された出力電圧 V_3 が生成されます。その結果生成される電圧 V_4 の極性に応じて、コンパレータの出力が変化します。この場合、1 ビット DAC は、次のクロック パルス時に、関連するアナログ出力電圧 V_5 を変化させることで応答し、これによって積分器は逆方向へ進行し、積分器の出力の値は入力の平均値を強制的にトラッキングします。

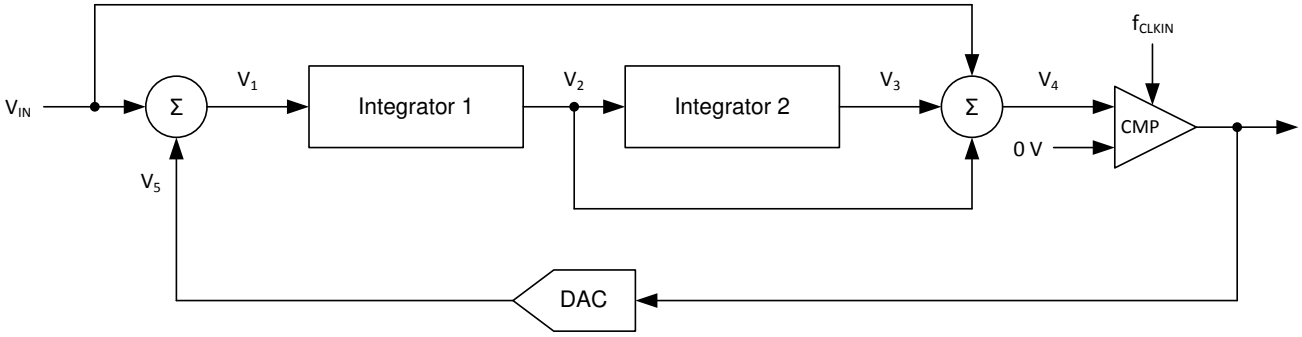


図 7-2. 2 次変調器のブロック図

図 7-2 の説明のとおり、変調器は量子化ノイズを高周波数にシフトします。このため、デバイスの出力でローパス デジタル フィルタを使用すると、総合的な性能が向上します。このフィルタは、高いサンプリング レートの 1 ビット データ ストリームを、より低いレートでビット数の多いデータ ワードに変換する (間引き) ためにも使用されます。TI のマイコン ファミリ TMS320F2807x および TMS320F2837x には、「シグマ-デルタ フィルタ モジュール」(SDFM) と呼ばれる適切な、プログラム可能でハードワイヤードのフィルタ構造が用意されており、AMC1306 ファミリで使用するために設計されています。また、MSP430F677x マイコンの SD24_B コンバータには、内蔵の sinc フィルタに直接アクセスするパスが用意されているため、マルチチャネルの絶縁電流センシング用の単純なシステム レベル設計となります。別のオプションとして、AMC1210 (4 チャネルのデジタル sinc フィルタ) などの適切な特定用途向けデバイスも使用できます。または、フィールド プログラム可能ゲート アレイ(FPGA)を使用してフィルタを実装することもできます。

Copyright © 2026 Texas Instruments Incorporated

7.3.3 絶縁チャネルの信号伝送

AMC1306 デバイスは、オン/オフ キーイング (OOK) 変調方式を使用して、変調器の出力ビットストリームを、容量性 SiO_2 ベースの絶縁膜間で伝送します。トランスミッタは 図 7-3 の TX IN のビットストリームを、内部生成される 480MHz のキャリアで変調し、デジタルの *1* を表すものとして絶縁膜間で伝送し、「無信号」はデジタルの *0* を表すものとして送信します。レシーバは高度な信号コンディショニングの後で信号を復調し、出力を生成します。それぞれの絶縁チャネルの対称的な設計により、CMTI 性能が向上し、高周波数のキャリアから発生する放射放出が低減します。AMC1306 に組み込まれている絶縁チャネルのブロック図を、図 7-3 に示します。

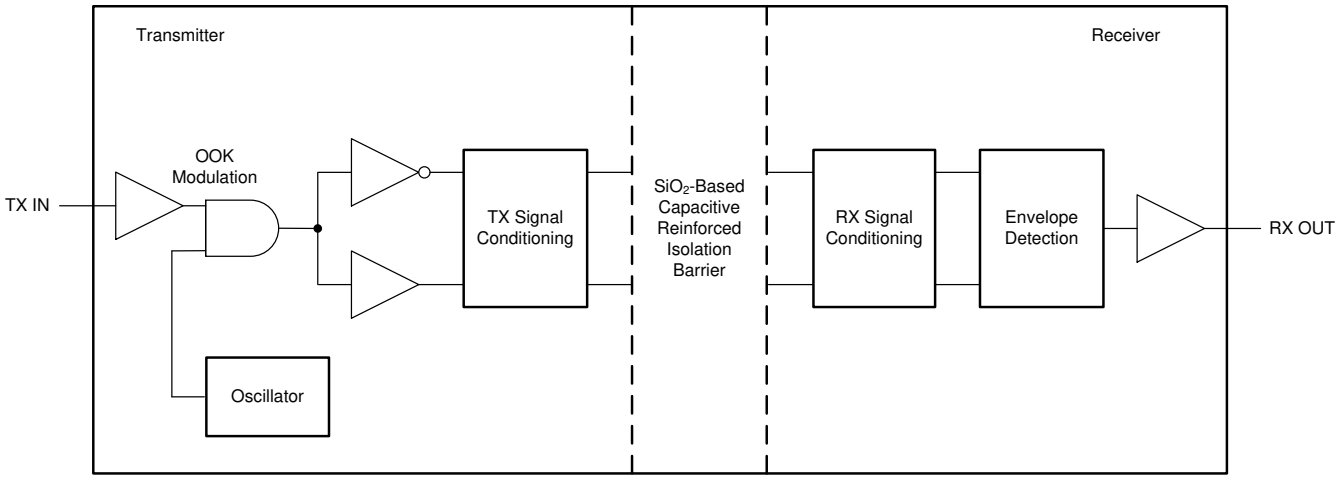


図 7-3. 絶縁チャネルのブロック図

オン/オフ キーイング方式の概念を、図 7-4 に示します。

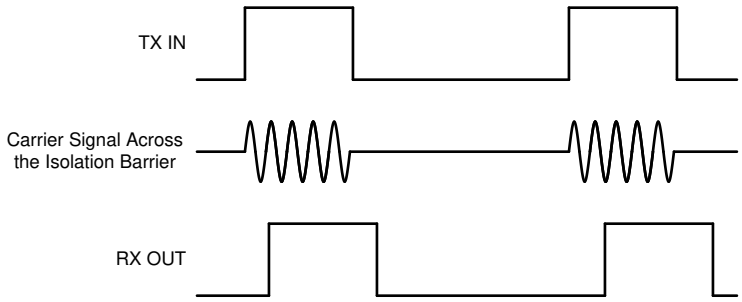


図 7-4. OOK ベースの変調方式

7.3.4 デジタル出力

差動入力信号の 0V は、理想的には時間のうち 50%が HIGH である 1 と 0 のストリームを生成します。250mV (AMC1306x25 の場合)または 50mV (AMC1306x05 の場合)の差動入力は、時間のうち 89.06%が HIGH である 1 と 0 のストリームを生成します。分解能が 16 ビットであるため、そのパーセンテージは理想的にはコード 58368 に対応します。–250mV (AMC1306x05 の場合は –50mV) の差動入力は、時間のうち 10.94% が High である 1 と 0 のストリームを生成し、理想的には 16 ビット分解能でコード 7168 が生成されます。これらの入力電圧は、異なる AMC1306 のバージョンに規定された直線範囲でもあり、このドキュメントに性能が規定されています。入力電圧の値がこれらの範囲を超えた場合、量子化ノイズが増大するときに変調器出力には非線形動作が見られるようになります。変調器の出力は、入力が-320mV (AMC1306x05 の場合は-64mV)以下のときは 0 のみのストリーム、入力が 320mV (AMC1306x05 の場合は 64mV)以上のときは 1 のみのストリームにクリッピングされます。ただしこの場合、AMC1306 は 128 クロック サイクルごとに単独の 1 (入力が負のフルスケールの場合) または 0 を生成し、デバイスが正しく機能していることを示します (詳細については、「セクション 7.4.1」セクションを参照)。入力電圧と出力変調器の信号との関係を、アナログ入力と AMC1306 変調器の出力との関係 に示します。

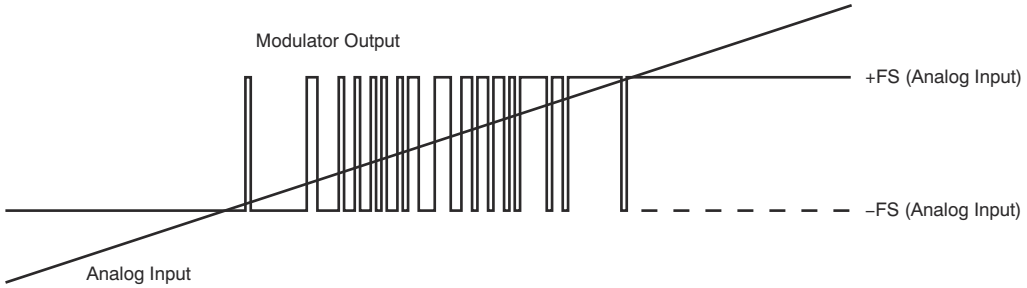


図 7-5. アナログ入力と AMC1306 変調器の出力との関係

あらゆる入力電圧の値について、出力ビットストリームの 1 の密度は 式 1 で計算されます (「セクション 7.4.2」セクションに記載されているように、フルスケール入力信号の場合は例外です):

$$\frac{V_{IN} + V_{Clipping}}{2 \times V_{Clipping}} \quad (1)$$

AMC1306 のシステム クロックは CLKIN ピンで外部から供給されます。詳細については、「スイッチング特性」表および「セクション 7.3.5」セクションを参照してください。

7.3.5 マンチェスター符号化機能

AMC1306Ex には IEEE 802.3 準拠のマンチェスター符号化機能があり、ビットストリームからのクロック信号復元をサポートするため、ビットごとに最低 1 つのトランジションを生成します。マンチェスター符号化されたビットストリームには DC 成分は含まれません。図 7-6 に示すように、マンチェスター符号化は、排他的論理和 (XOR) 論理演算を使用してクロックとデータの情報を組み合わせ、ビットストリームを生成します。マンチェスター符号化ビットストリームのデューティ サイクルは、入力クロック CLKIN のデューティ サイクルにより異なります。

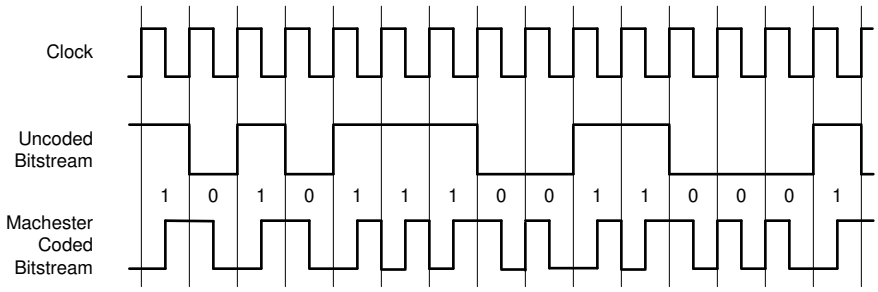


図 7-6. AMC1306Ex のマンチェスター符号化された出力

Copyright © 2026 Texas Instruments Incorporated

7.4 デバイスの機能モード

7.4.1 フェイルセーフ出力

ハイサイド電源電圧 AVDD が消失した場合、ΔΣ 変調器の出力は未定義で、システムの誤動作を招く可能性があります。高い安全性要件を持つシステムの場合、この動作は許容されません。このため、AMC1306 にはフェイルセーフ出力機能が組み込まれており、図 7-7 に示すように、AVDD が消失した場合にデバイスの出力 DOUT がロジック 0s の定常状態ビットストリームを供給することが検証されます。

さらに、図 7-7 に示すとおり、入力の同相電圧が、電気的特性表に定義されている、規定の同相過電圧検出レベル V_{CMov} 以上になった場合、AMC1306 は DOUT 出力でロジック 1s の定常状態ビットストリームを生成します。

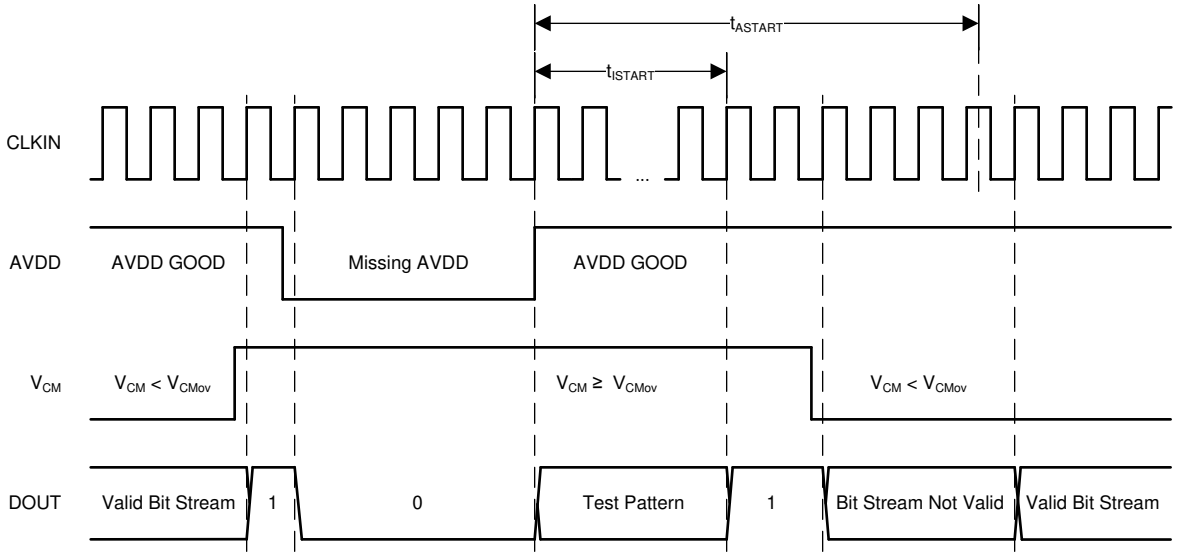


図 7-7. AMC1306 のフェイルセーフ出力

7.4.2 フルスケール入力の場合の出力動作

AMC1306 (つまり $V_{IN} \geq V_{Clipping}$) にフルスケール入力信号が印加された場合、デバイスは、図 7-8 に示すように、検出される信号の実際の極性に応じて、DOUT で 128 ビットごとに信号 1 または 0 を生成します。この方法により、AVDD が消失した状態と、フルスケール入力信号の状態とを、システムレベルで区別できます。

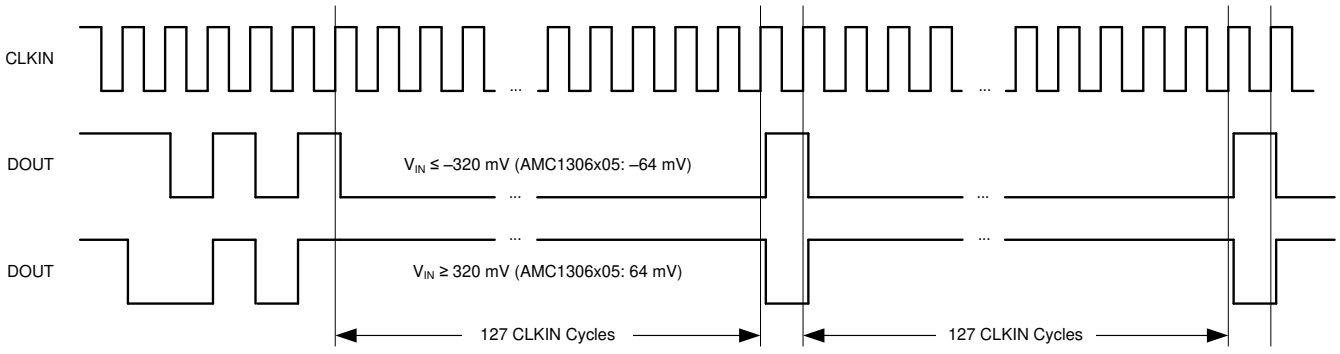


図 7-8. AMC1306 の範囲外出力

8 アプリケーションと実装

8.1 使用上の注意

8.1.1 デジタル フィルタの使用

変調器は、デジタル フィルタによって処理されたビットストリームを生成し、従来型の A/D コンバータ (ADC) の変換結果と同じようなデジタル ワードを生成します。式 2 に示すように、非常に単純な、最小限の労力とハードウェアで構築できるフィルタは、sinc^3 タイプです:

$$H(z) = \left(\frac{1 - z^{-OSR}}{1 - z^{-1}} \right)^3 \quad (2)$$

このフィルタは 2 次変調器用に、最も小さなハードウェア(デジタル ゲート数)で、最良の出力性能が得られます。このドキュメントに記載されているすべての特性も、オーバーサンプリング レート (OSR) が 256 の sinc^3 フィルタと、出力ワード幅 16 ビットで測定されたものです。

多くの場合、ADC と ΔΣ 変調器の性能を比較するには、実効ビット数(ENOB)が使用されます。各種のオーバーサンプリング率における AMC1306 の ENOB を、図 8-1 に示します。このドキュメントでは、式 3 を使用して SINAD からこの数を計算します:

$$SINAD = 1.76dB + 6.02dB \times ENOB \quad (3)$$

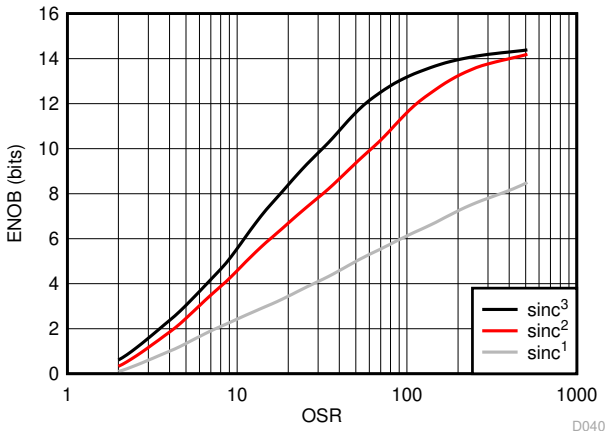


図 8-1. 測定された実効ビット数とオーバーサンプリング率との関係

FPGA に sinc^3 フィルタを実装するためのサンプル コードについては、アプリケーション ノート『ADS1202 と FPGA デジタル フィルタとの組み合わせによる、モータ制御アプリケーションでの電流測定』に解説されています。このアプリケーション ノートは www.ti.com からダウンロードできます。

Copyright © 2026 Texas Instruments Incorporated

8.2 代表的なアプリケーション

8.2.1 周波数インバータ アプリケーション

絶縁 ΔΣ 変調器は、高い AC および DC 性能を持つため、周波数インバータの設計に広く使用されています。周波数インバータは産業用モータ制御、ソーラー電池インバータ (ストリングおよび集中インバータ)、無停止電源装置 (UPS)、ハイブリッド電気自動車、その他の産業用アプリケーションにおいて重要な部品です。

産業用モータ駆動に使用される、典型的な周波数インバータ アプリケーションにおける、AMC1306Mx の単純化された回路図を、図 8-2 に示します。ここでは、電流センシングにシャント抵抗 (R_{SHUNT}) が使用されています。システムの設計に応じて、モータの位相電流のうち 3 つすべて、または 2 つだけが検出されます。AMC1306Ex のマンチェスター符号化されたビットストリーム出力により、電源と制御基板とを接続する配線の労力が最小に抑えられます。図 8-3 を参照してください。このビットストリーム出力によって、電源基板上でクロックをローカルに生成でき、マイクロコントローラのセットアップおよびホールド時間の要件を満たすために各 DOUT 接続の伝搬遅延時間を調整する必要がなくなります。

どちらの例でも、DC リンクの絶縁電圧センシングをサポートするため、追加として 4 つ目の AMC1306 が使用されます。この高電圧はハイインピーダンス抵抗分割器を使用して降圧され、より小さな抵抗の両端でデバイスにより検出されます。「セクション 8.2.2」セクションで説明しているように、この抵抗の値によって測定性能が低下する可能性があります。

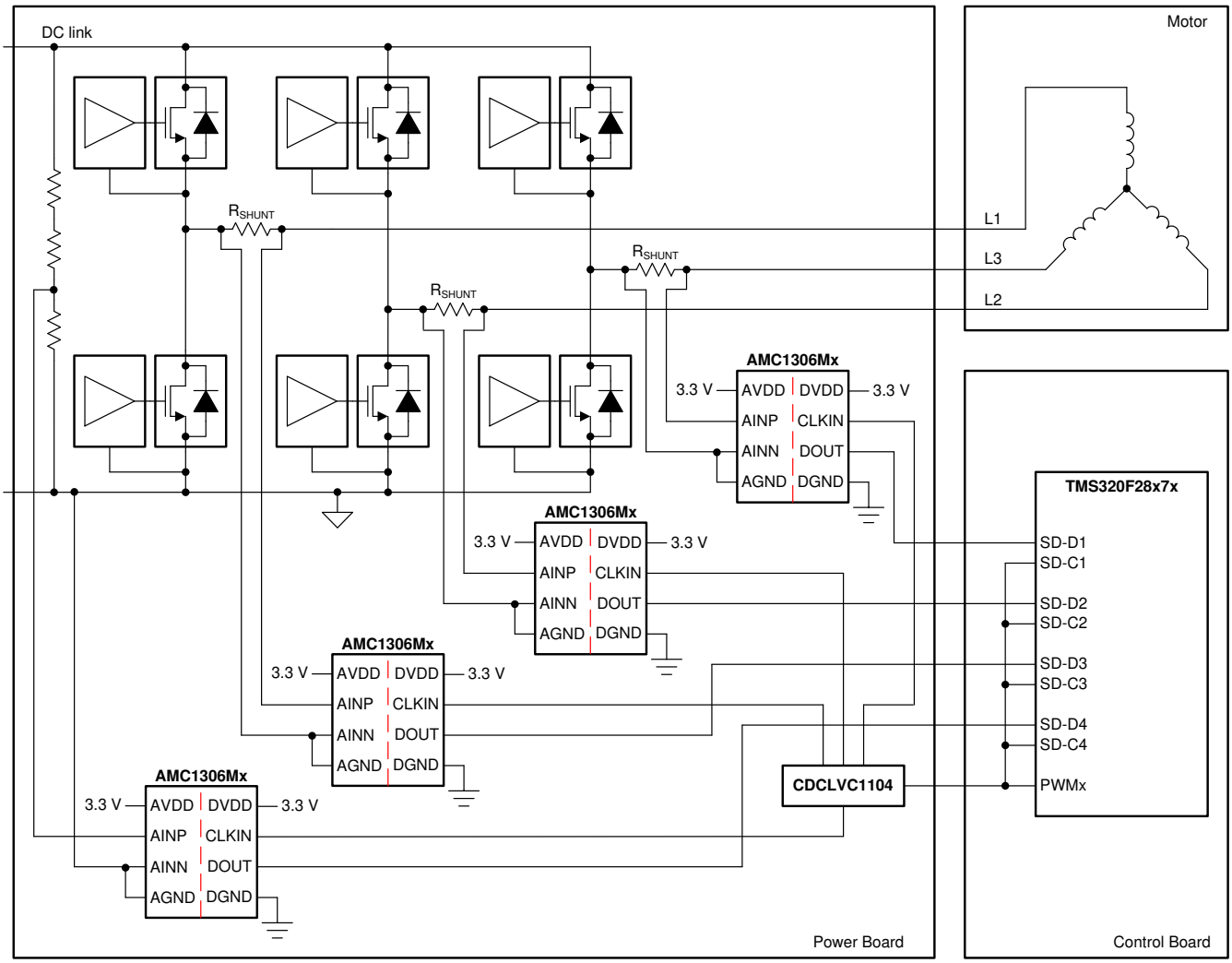


図 8-2. 周波数インバータ アプリケーションにおける AMC1306Mx

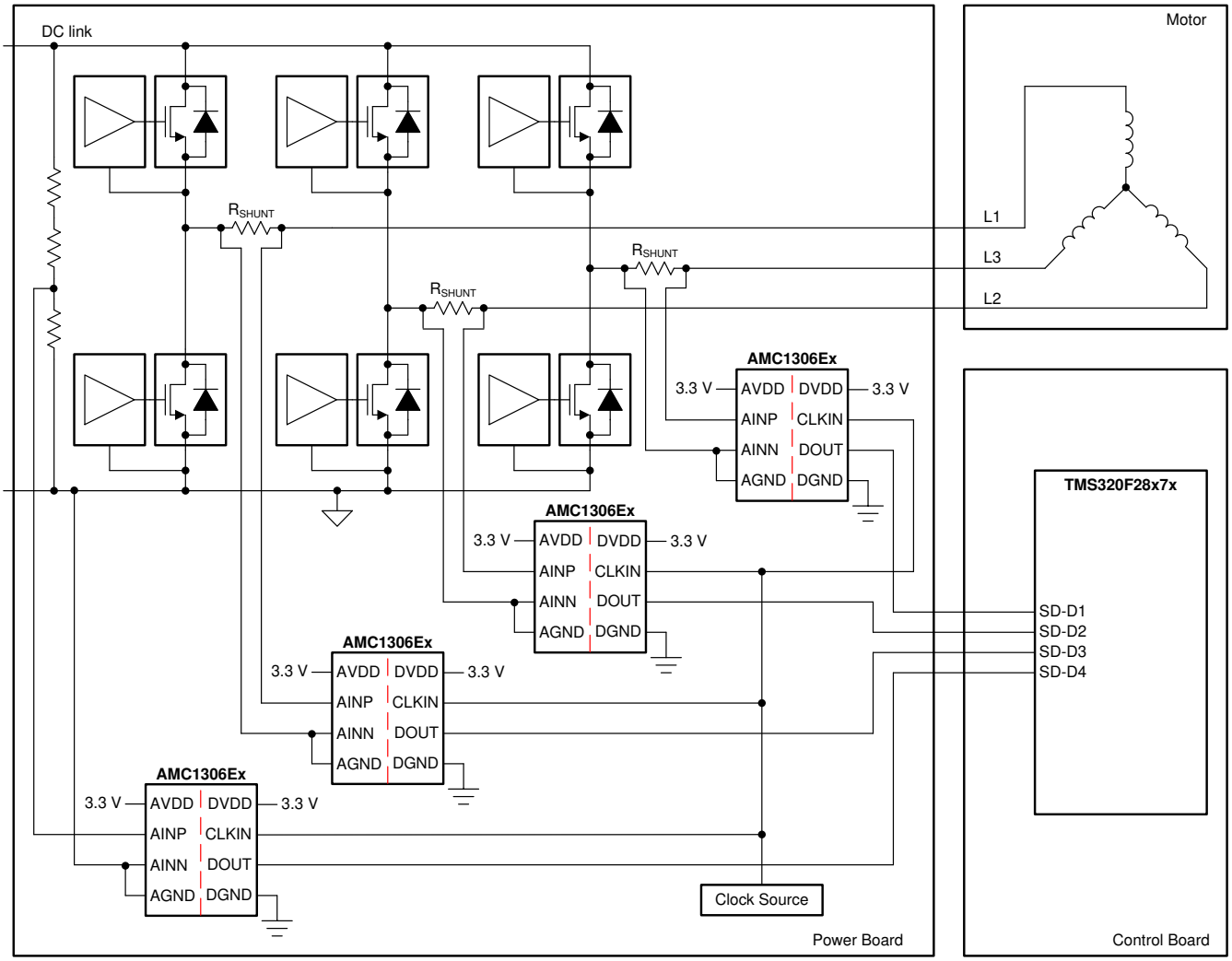


図 8-3. 周波数インバータ アプリケーションにおける AMC1306Ex

8.2.1.1 設計要件

「セクション 8.2.1」セクションに記載されている典型的なアプリケーションのパラメーター一覧を、表 8-1 に示します。

表 8-1. 設計要件

パラメータ	値
ハイサイド電源電圧	3.3V または 5V
ローサイド電源電圧	3.3V または 5V
線形応答に関する、シャントにまたがる電圧低下	±250mV (最大値)

Copyright © 2026 Texas Instruments Incorporated

8.2.1.2 詳細な設計手順

AMC1306 デバイスの 1 次側電源(AVDD)は、上部ゲート ドライバの電源から派生されます。詳細は、「電源に関する推奨事項」セクションを参照してください。

フローティング グランド基準電圧(AGND)は、AMC1306 の負の入力(AINN)に接続されているシャント抵抗の片端から派生されます。4 ピンのシャントを使用する場合、デバイスの入力は内部リードに、AGND は外部シャント リードの 1 つに接続されます。

目的の測定電流について、シャント抵抗の両端の電圧低下 (V_{SHUNT}) は、オームの法則で計算されます: $V_{SHUNT} = I \times R_{SHUNT}$)。

シャント抵抗 R_{SHUNT} の適切な値を選択するには、以下の 2 つの制限を考慮してください。

- 公称電流範囲により発生する電圧低下が推奨の差動入力電圧範囲を超えることはできません: $V_{SHUNT} \leq \pm 250mV$
- 許容される最大過電流により発生する電圧低下がクリッピング出力を起こす入力電圧を超えることはできません: $|V_{SHUNT}| \leq |V_{Clipping}|$

信号パスの信号対雑音比性能を向上するために、ΔΣ 変調器の前に RC フィルタが推奨されることが一般的ですが、AMC1306 ではこの必要はありません。設計上、デバイスのアナログ フロント エンドの入力帯域幅は、「電気的特性(AMC1306x05)」表の記載に従って制限されます。

変調器の出力するビットストリームのフィルタ処理には、TI の TMS320F2807x ファミリの低コスト マイコン (MCU)、または TMS320F2837x ファミリのデュアルコア マイコンの使用をお勧めします。これらのファミリは、専用のハードワイヤード フィルタ構造を持つ 8 つまでのチャネルをサポートし、チャネルごとに 2 つのフィルタ処理パス(1 つは制御ループで高精度の結果を得るため、もう 1 つは過電流検出用の高速応答パス)を提供しているため、システム レベルの設計が大幅に簡素化されます。

8.2.1.3 アプリケーション曲線

モータ制御アプリケーションでは、過電流検出に対する非常に高速な応答が要求されます。変調器の入力におけるステップ信号の場合、フィルタが完全にセトリングするまでの時間は、フィルタの次数に依存します。すなわち、$sinc^3$ フィルタが完全にセトリングするのは、データが 3 回更新された後です ($f_{DATA} = f_{CLK}/OSR$)。このため、過電流保護のためには、$sinc^3$ 以外のフィルタ タイプのほうが適切です。代替として $sinc^2$ フィルタを選択できます。図 8-4 はフィルタの次数によるセトリング時間を比較したものです。

連続的な信号での sinc フィルタの遅延時間は、セトリング時間の半分です。

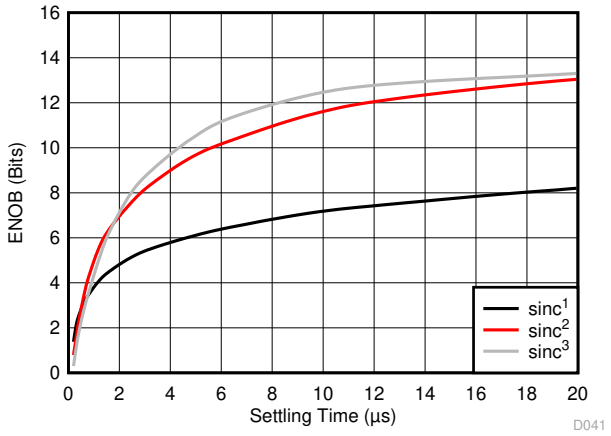


図 8-4. 測定された実効ビット数とセトリング時間との関係

Copyright © 2026 Texas Instruments Incorporated

8.2.2 絶縁電圧検出

AMC1306 は、低インピーダンスのシャントを使用する電流センシング アプリケーションで使用するように設計されています。ただし、この場合に使用する抵抗のインピーダンス (通常はより大きい) の影響を考慮するなら、絶縁型電圧センシング アプリケーションでも使用可能です。

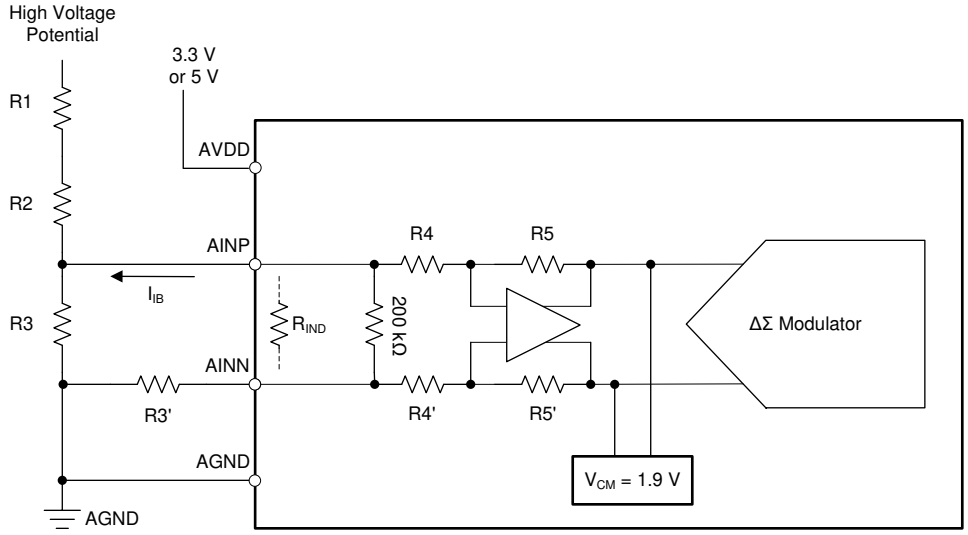


図 8-5. AMC1306 を絶縁電圧検出に使用する方法

8.2.2.1 設計要件

図 8-5 は、高電圧センシング アプリケーションに使用される典型的な回路を簡略化して示したものです。ハイ インピーダンス抵抗 (R1 および R2) が分圧器として使用され、電流の値を主に定義します。センシング抵抗 R3 の抵抗値は、AMC1306 の入力電圧範囲に合わせて選択されます。デバイスのこの抵抗と差動入力抵抗 (AMC1306x25 は 22kΩ、AMC1306x05 は 4.9kΩ) も分圧器となるため、ゲイン誤差が増大します。R1、R2、R_{IN} の値が R3 よりもはるかに大きいと想定すると、結果として発生する合計ゲイン誤差は 式 4 で推定できます。ここで E_G は AMC1306 のゲイン誤差です。

$$|E_{Gtot}| = |E_G| + \frac{R3}{R_{IN}} \tag{4}$$

このゲイン誤差は、最初のシステム レベルのゲイン較正手順により、容易に最小化できます。

8.2.2.2 詳細な設計手順

図 8-5 に示すように、組み込みの差動アンプの出力は内部的に同相電圧 1.9V にバイアスされています。この電圧から、アンプのゲインの設定に使用される抵抗性ネットワーク R4 と R5 (または R4'および R5') を通過するバイアス電流 I_{IB} が発生します。この電流の値の範囲は、「電気的特性 (AMC1306x05)」表に規定されています。このバイアス電流により、追加のオフセット誤差が発生し、その量は抵抗 R3 の値に依存します。バイアス電流の値は (図 8-6 に示すように) 入力信号の実際の同相振幅に依存するため、初期のシステム オフセット較正ではこの影響を最小に抑えることができません。したがって、高い精度が要求されるシステムでは、バイアス電流の影響を除去するため、AMC1306 デバイスの負の入力 (AINN) に、シャント抵抗 R3 と同じ値 (すなわち、図 8-5 で R3' = R3) の直列抵抗を使用するようお勧めします。

Copyright © 2026 Texas Instruments Incorporated

この追加の直列抵抗(R3')は、回路のゲイン誤差に影響を及ぼします。その影響は、式 5 で、R5 = R5’ = 50kΩ、R4 = R4’ = 2.5kΩ (AMC1306x05 の場合) または 12.5kΩ (AMC1306x25 の場合) を使用して計算できます。

$$E_G(\%) = \left(1 - \frac{R4}{R4' + R3'}\right) \times 100\% \quad (5)$$

8.2.2.3 アプリケーション曲線

AMC1306 の入力における同相電圧に対する、入力バイアス電流の依存性を、図 8-6 に示します。

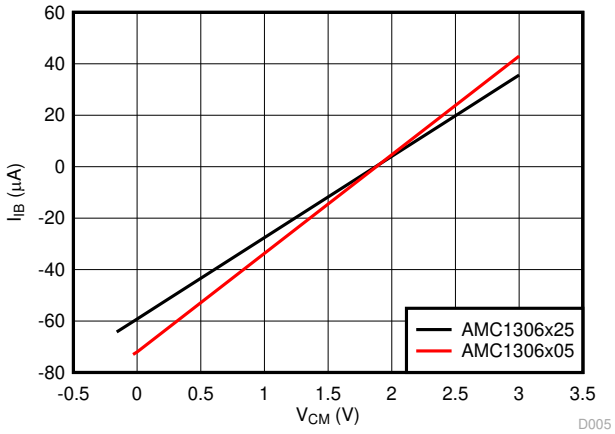


図 8-6. 入力バイアス電流と同相入力電圧との関係

8.2.3 推奨事項および禁止事項

AMC1306 デバイスが電源オンのとき、入力を未接続(フローティング)のままにしてはいけません。両方の変調器入力をフローティングのままとした場合、入力バイアス電流はこれらの入力をアナログ フロント エンドの出力同相モード (約 1.9V) に駆動します。その電圧が指定の入力同相範囲を超えている場合、フロント ゲインが低下し、変調器はゼロ入力差動電圧に似たビットストリームを出力します。

8.3 電源に関する推奨事項

典型的な周波数インバータ アプリケーションでは、デバイスの 1 次側電源(AVDD)は、上部ゲートドライバのフローティング電源から直接派生されます。システム レベルのコストを最低限に抑えるため、ツェナー ダイオードを使用して電圧を 5V または 3.3V (±10%)に制限できます。または、LM317N などの低コストの低ドロップ レギュレータ (LDO) を使用して、電源電圧レベルを調整し、電源ノードでのノイズを最小に抑えることもできます。この電源パスにフィルタ処理を行うため、低 ESR の 0.1µF のデカップリング コンデンサをお勧めします。最高の性能を得るため、このコンデンサ(図 8-7 の C2)は、AMC1306 の AVDD ピンと可能な限り近く配置してください。より優れたフィルタリングが必要な場合は、追加の 10µF コンデンサを使用できます。

フローティング グランド リファレンス (AGND) は、デバイスの負の入力 (AINN) に接続されるシャント抵抗の端から派生されます。4 ピンのシャントを使用する場合、デバイス入力は内部リードに、AGND はシャントの外部リードの 1 つに接続されます。

コントローラ側のデジタル電源のデカップリングには、AMC1306 の DVDD ピンのできるだけ近くに 0.1µF コンデンサを配置してから、1µF ～ 10µF の範囲のコンデンサを追加することを推奨します。

Copyright © 2026 Texas Instruments Incorporated

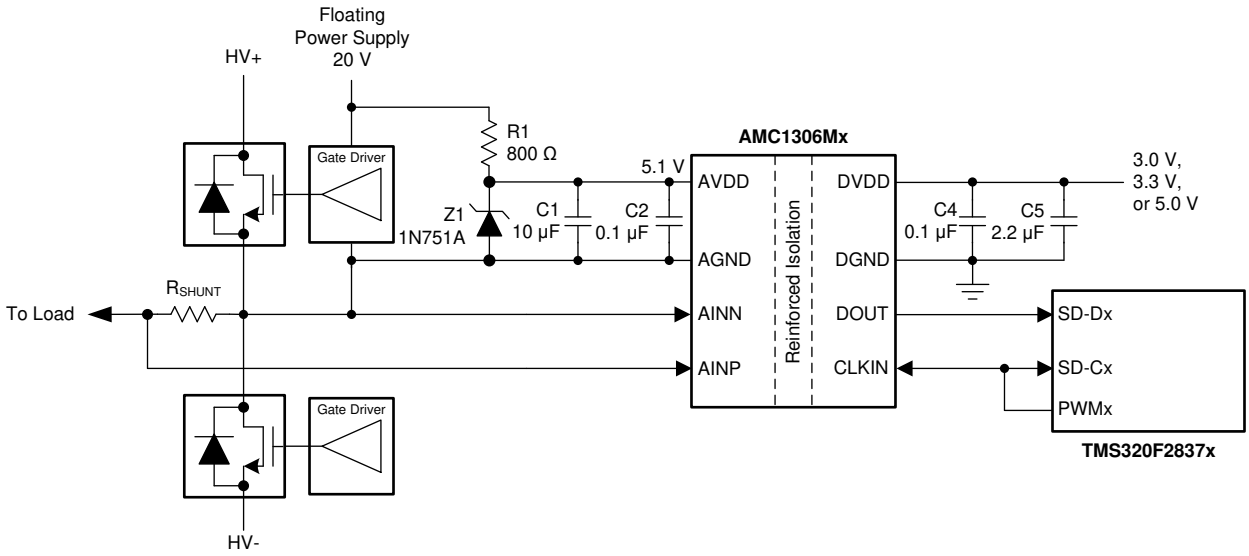


図 8-7. AMC1306 のデカップリング

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デカップリング コンデンサの重要な配置 (AMC1306 と可能な限り近く) およびデバイスに必要な他のコンポーネントの配置を含むレイアウトの推奨事項を 図 8-8 に示します。最良の性能を得るため、シャント抵抗は AMC1306 の AINP および AINN 入力のできるだけ近くに配置し、レイアウト上で両方の接続を対称的に保つようにします。

Copyright © 2026 Texas Instruments Incorporated

8.4.2 レイアウト例

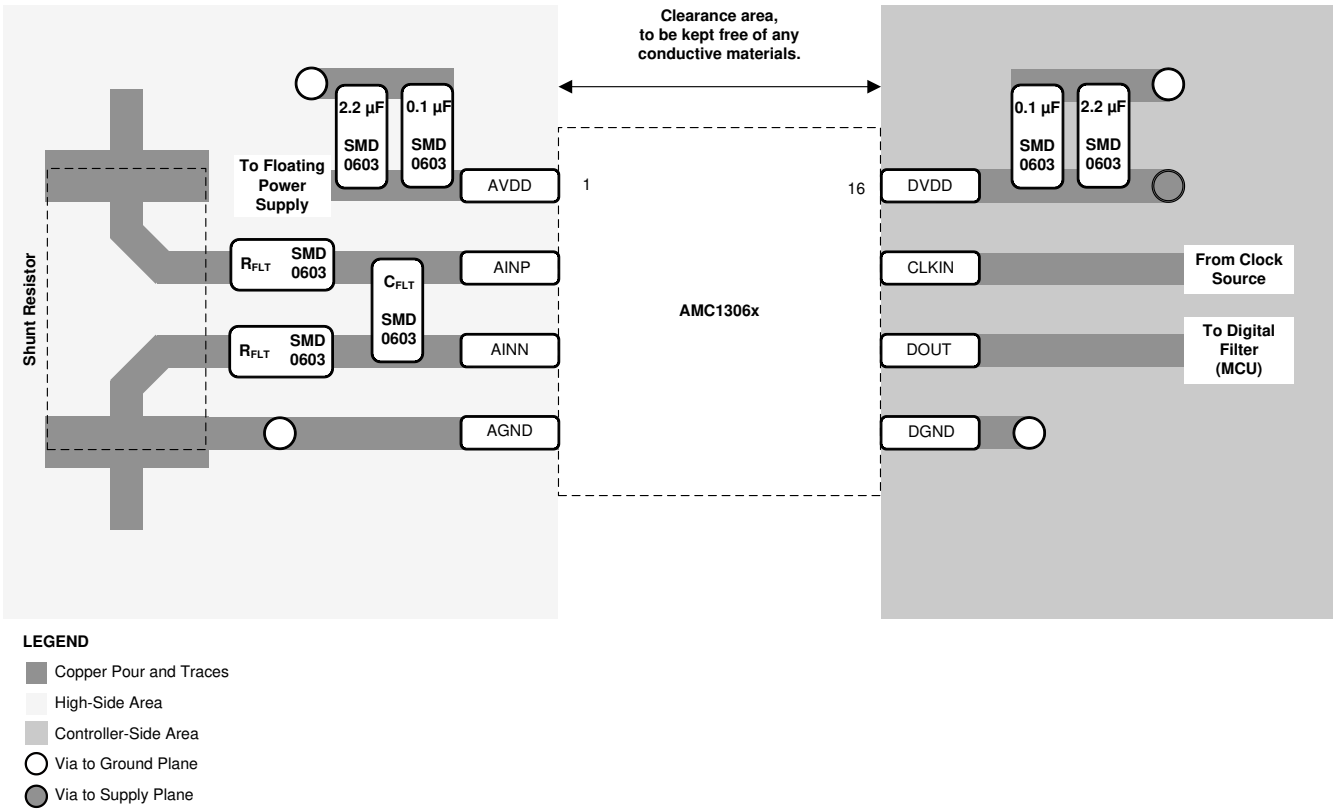


図 8-8. AMC1306x の推奨レイアウト

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 デバイスの命名規則

9.1.1.1 絶縁の用語集

「絶縁の用語集」を参照してください

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『AMC1210 2 次デルタ-シグマ変調器用のクワッド デジタル フィルタ』データシート
- テキサス インスツルメンツ、『MSP430F677x、多相メータリング SoC』データシート
- テキサス インスツルメンツ、『TMS320F2807x Sitara™ マイコン』データシート
- テキサス インスツルメンツ、『TMS320F2837xD デュアル コア Delfino™ マイコン』データシート
- テキサス インスツルメンツ、『ISO72x デジタル アイソレータの磁界耐性』アプリケーション ノート
- テキサス インスツルメンツ、*『ADS1202 と FPGA デジタル フィルタとの組み合わせによるモータ制御アプリケーションでの電流測定』アプリケーション ノート*
- テキサス インスツルメンツ、『CDCLVC11xx 3.3V および 2.5V LVCMOS 高性能クロック バッファ ファミリ』データシート

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision C (January 2020) to Revision D (August 2026) **Page**

- 絶縁規格を DIN VDE V 0884-11 (VDE V 0884-11) から DIN EN IEC 60747-17 (VDE 0884-17) に変更し、それに応じて「絶縁仕様」と「安全関連認証」の表を更新 1
- AMC1306x05 の $V_{CM, MIN}$ を –32mV ～ –100mV に変更 4
- AMC1305x25 の $V_{CM, MIN}$ を –160mV ～ –500mV に変更 4

Changes from Revision B (June 2018) to Revision C (January 2020) **Page**

- 「特長」セクションの安全関連の認定の項目を変更：VDE 認定のリビジョンを DIN V VDE V 0884-10 (VDE V 0884-11) から DIN VDE V 0884-11 に変更。IEC 60950-1、IEC 60065 を IEC 62368-1 に変更 1
- 「概要」セクションの「DIN V VDE V」を「DIN VDE V」に変更 1
- 式 3 の 6.05dB を 6.02dB に変更 28
- 「推奨事項および禁止事項」セクションの「入力バイアス電流と同相入力電圧との関係」の図で整合性を確保するため入力同相電圧を 2V から 1.9V に変更 33
- 「レイアウトのガイドライン」セクションの *VINx* を *AINx* に変更 34
- シャント抵抗および入力フィルタ部品への接続を含めるように「AMC1306x の推奨レイアウト」図を変更 35

Changes from Revision A (July 2017) to Revision B (June 2018) **Page**

- 強化絶縁コンデンサの寿命推定の図を変更 13

Changes from Revision * (March 2017) to Revision A (July 2017) **Page**

- AMC1306E05、AMC1306M05 を量産にリリース 1
- AMC1306x05 デバイスを反映するため、「DC 性能」の最初の箇条書き副項目に ±50µV を追加 1
- 最初の「安全関連認証」箇条書き副項目で、標準偏差を 0884-10 から 0884-11 に変更 1
- 「概要」セクションの最初の段落の V_{PEAK} を 8000 から 7000 に、標準偏差を 0884-10 から 0884-11 に変更 1
- 「デバイス比較表」からステータスの行を削除 3
- 「代表的特性」セクションに AMC1306x05 デバイスを追加 14

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側のナビゲーションをご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AMC1306E05DWV	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E05
AMC1306E05DWV.A	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E05
AMC1306E05DWVR	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E05
AMC1306E05DWVR.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E05
AMC1306E25DWV	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306E25DWV.A	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306E25DWVR	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306E25DWVR.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306E25DWVRG4	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306E25DWVRG4.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306E25
AMC1306M05DWV	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M05DWV.A	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M05DWVG4	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M05DWVG4.A	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M05DWVR	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M05DWVR.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M05
AMC1306M25DWV	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M25
AMC1306M25DWV.A	Active	Production	SOIC (DWV) | 8	64 | TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M25
AMC1306M25DWVR	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M25
AMC1306M25DWVR.A	Active	Production	SOIC (DWV) | 8	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	1306M25

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF AMC1306M05, AMC1306M25 :

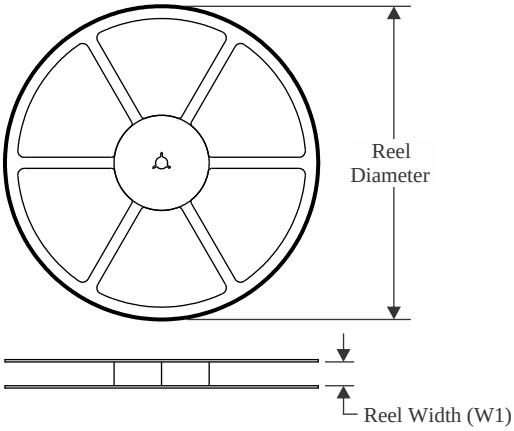
- Automotive : AMC1306M05-Q1, AMC1306M25-Q1

NOTE: Qualified Version Definitions:

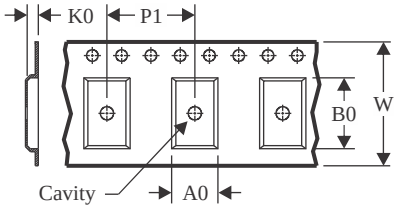
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

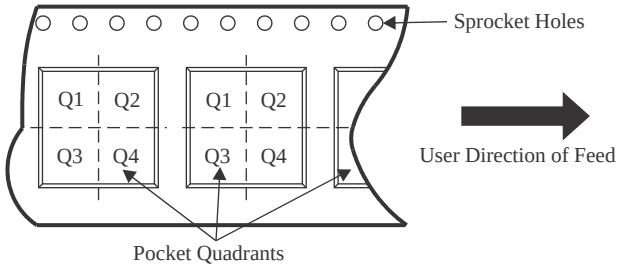


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

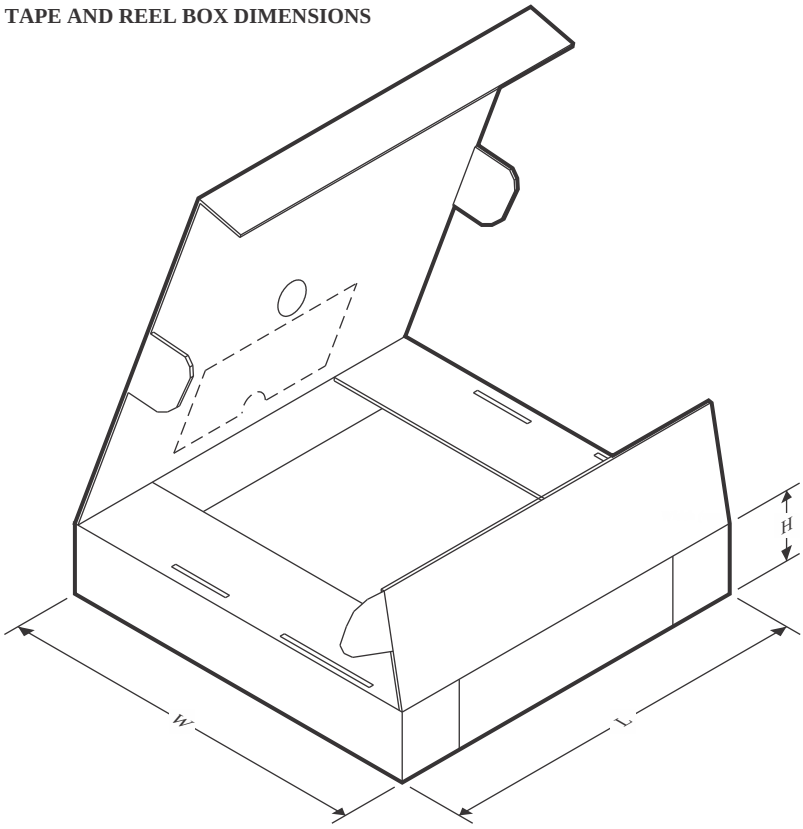
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
AMC1306E05DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
AMC1306E05DWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
AMC1306E25DWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
AMC1306E25DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
AMC1306E25DWVRG4	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
AMC1306M05DWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
AMC1306M05DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
AMC1306M25DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1

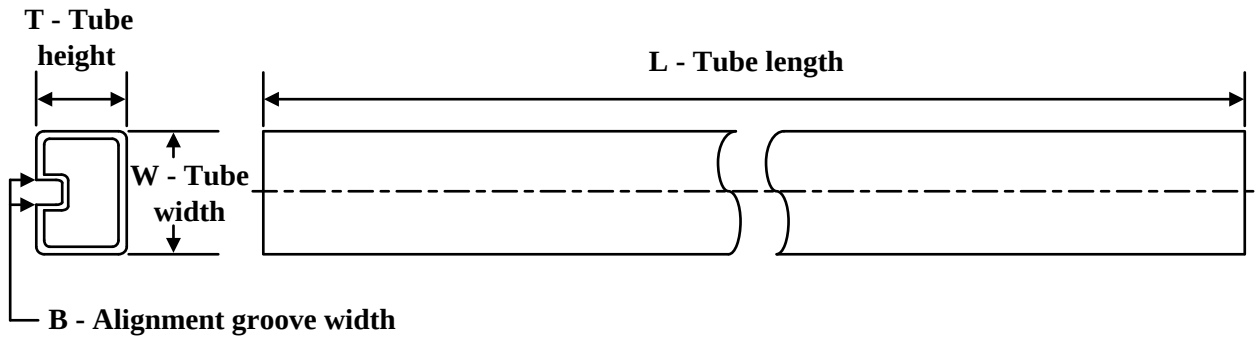
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

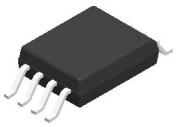
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
AMC1306E05DWVR	SOIC	DWV	8	1000	353.0	353.0	32.0
AMC1306E05DWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
AMC1306E25DWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
AMC1306E25DWVR	SOIC	DWV	8	1000	353.0	353.0	32.0
AMC1306E25DWVRG4	SOIC	DWV	8	1000	350.0	350.0	43.0
AMC1306M05DWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
AMC1306M05DWVR	SOIC	DWV	8	1000	353.0	353.0	32.0
AMC1306M25DWVR	SOIC	DWV	8	1000	353.0	353.0	32.0

TUBE



*All dimensions are nominal

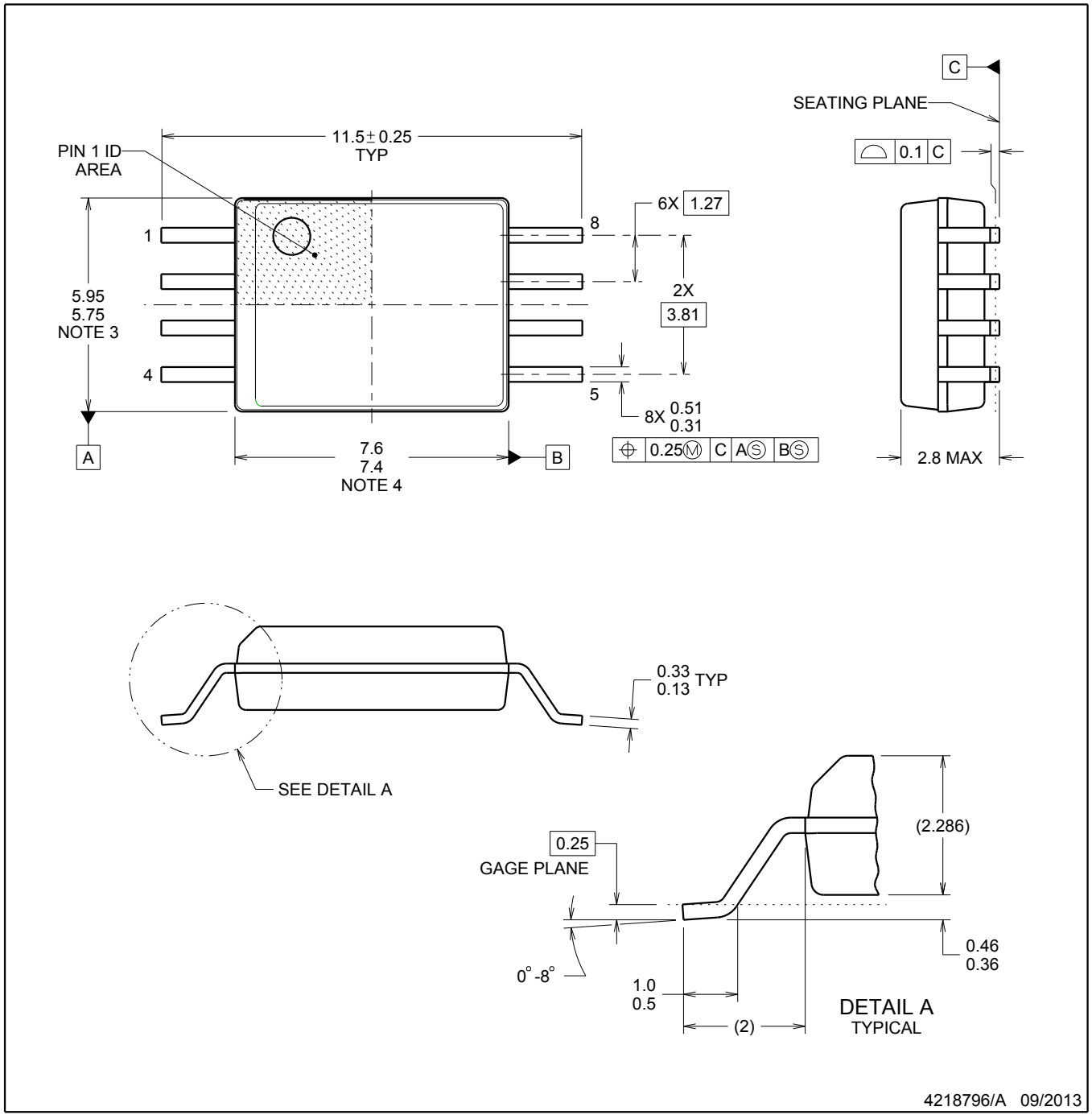
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
AMC1306E05DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306E05DWV.A	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306E25DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306E25DWV.A	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M05DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M05DWV.A	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M05DWVG4	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M05DWVG4.A	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M25DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
AMC1306M25DWV.A	DWV	SOIC	8	64	505.46	13.94	4826	6.6



DWV0008A

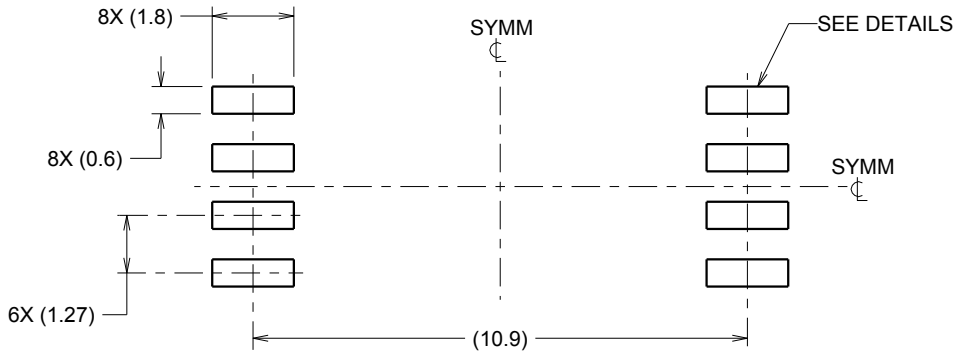
SOIC - 2.8 mm max height

SOIC

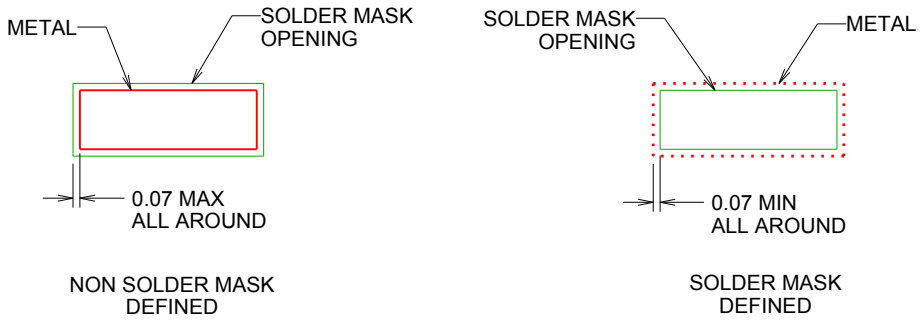


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.



LAND PATTERN EXAMPLE
9.1 mm NOMINAL CLEARANCE/CREEPAGE
SCALE:6X



SOLDER MASK DETAILS

4218796/A 09/2013

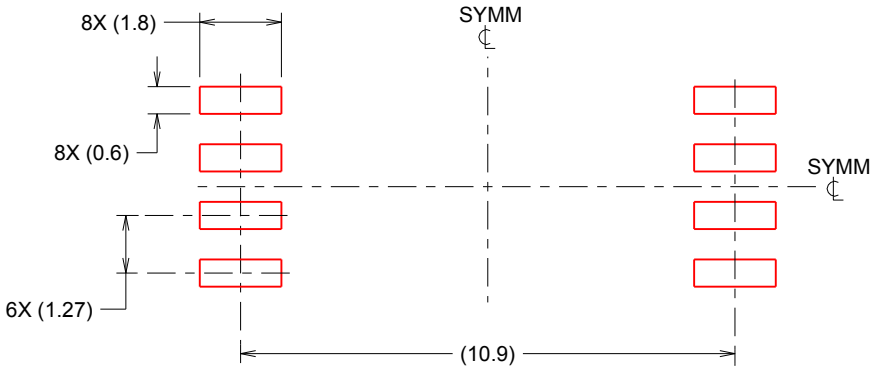
NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

DWV0008A

SOIC - 2.8 mm max height

SOIC



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4218796/A 09/2013

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月