

BQ25638 I²C 制御、5A、最大 18V 入力、NVDC 電力パス管理機能および USB OTG 昇圧出力付きチャージャ

1 特長

- シングル セル バッテリ向けの高効率 5A、1.5MHz、同期スイッチング モード降圧チャージャ
 - 5V 入力から 90% を上回る効率で 10mA の出力電流を供給
 - 80mA 刻みの最大 5A の充電電流
 - 10mA 刻みの 30 ~ 1000mA の充電終端
 - フレキシブルな JEITA プロファイルにより温度範囲全体にわたって安全に充電
- BATFET 制御によりシャットダウン、完全システムリセットをサポート
 - バッテリーのみモードで 1.5 μ A の静止電流
 - 超低消費電力モードで 1.3 μ A の静止電流
 - シャットダウンで 0.1 μ A のバッテリーリーク電流
- USB On-The-Go (OTG) をサポート
 - 3.84V ~ 9.6V の出力を備えた昇圧モード動作
 - プログラマブル制限機能: 最大 3.2A
- 幅広い入力電源をサポート
 - 3.9V ~ 18V の広い入力動作電圧範囲、26V の絶対最大入力電圧
 - バッテリー電圧を自動的に追従する VINDPM スレッシュホールド
 - 入力電流オプティマイザ (ICO) により、アダプタの過負荷を引き起こさずに入力電力を最大化
- 7m Ω の BATFET による高効率のバッテリー動作
- Narrow VDC (NVDC) パワーパス管理
 - 消耗したバッテリーまたはバッテリー未接続でもシステムを即時オン
 - アダプタが全負荷になったときのバッテリー補完
- フレキシブルな自律または I²C 制御モード
- 電圧、電流、温度を監視するための 12 ビット ADC を内蔵
 - 最大 1V の外部信号に対応する ADCIN ピン
- 高い精度
 - $\pm 0.5\%$ の充電電圧レギュレーション
 - $\pm 5\%$ の充電電流レギュレーション
 - $\pm 5\%$ の入力電流レギュレーション
- 安全
 - バッテリー温度センシング
 - サーマルレギュレーションおよびサーマルシャットダウン
 - バッテリー/コンバータの過電流保護
 - 充電安全タイマ

2 アプリケーション

- ゲームおよびコンピュータ用アクセサリ
- スマートフォン、タブレット
- IP カメラ、EPOS
- 携帯医療機器
- 民生用のウェアラブルおよびスマートウォッチ
- ポータブルスピーカー、TWS イヤホン

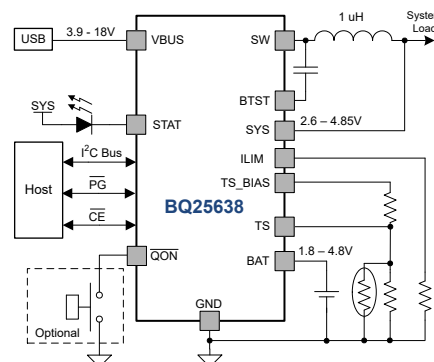
3 説明

BQ25638 は、シングルセルリチウムイオン/リチウムポリマバッテリー用の高度に統合された 5A スイッチモードバッテリー充電管理およびシステム電力パス管理デバイスです。この設計は、内蔵電流検出、ループ補償、入力逆電流ブロック FET (RBFET、Q1)、ハイサイドスイッチング FET (HSFET、Q2)、ローサイドスイッチング FET (LSFET、Q3)、およびシステムとバッテリーの間にあるバッテリー FET (BATFET、Q4) を高度に統合しています。システム電圧が設定可能な最小値を下回らないように、本デバイスは NVDC パワーパス管理機能を使用して、システム電圧をバッテリー電圧よりわずかに高い値にレギュレートします。低インピーダンスのパワーパスはスイッチモード動作効率を最適化し、バッテリー充電時間を短縮し、放電フェーズ中のバッテリー寿命を延長します。充電およびシステムの設定に I²C シリアルインターフェイスを使用できるため、BQ25638 は真に柔軟な設計となります。

パッケージ情報

部品番号	パッケージ (1)	パッケージサイズ (2)
BQ25638	YBG (DSBGA 30)	2.07mm × 2.36mm

- 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



BQ25638 のアプリケーション概略図



目次

1 特長	1	8 レジスタ マップ	44
2 アプリケーション	1	8.1 BQ25638 のレジスタ.....	44
3 説明	1	9 アプリケーションと実装	72
4 概要 (続き)	3	9.1 使用上の注意.....	72
5 ピン構成および機能	4	9.2 代表的なアプリケーション.....	72
6 仕様	6	9.3 電源に関する推奨事項.....	77
6.1 絶対最大定格.....	6	9.4 レイアウト.....	77
6.2 ESD 定格.....	6	10 デバイスおよびドキュメントのサポート	79
6.3 推奨動作条件.....	6	10.1 デバイス サポート.....	79
6.4 熱に関する情報.....	7	10.2 ドキュメントのサポート.....	79
6.5 電気的特性.....	7	10.3 ドキュメントの更新通知を受け取る方法.....	79
6.6 タイミング要件.....	15	10.4 サポート・リソース.....	79
6.7 代表的特性.....	17	10.5 商標.....	79
7 詳細説明	20	10.6 静電気放電に関する注意事項.....	79
7.1 概要.....	20	10.7 用語集.....	79
7.2 機能ブロック図.....	21	11 改訂履歴	80
7.3 機能説明.....	22	12 メカニカル、パッケージ、および注文情報	81
7.4 デバイスの機能モード.....	38	12.1 テープおよびリール情報.....	83
7.5 プログラミング.....	40	12.2 メカニカル データ.....	85

4 概要 (続き)

このデバイスは、標準の USB ホスト ポート、USB 充電ポート、USB 対応高電圧アダプタなど、幅広い入力ソースをサポートしています。また、入力電流および電圧のレギュレーションにより、USB 2.0 および USB 3.0 の電力仕様に準拠しています。さらに、入力電流オプティマイザ (ICO) は、入力ソースの過負荷なしで最大電力点の検出をサポートします。BQ25638 には、デフォルトの入力電流制限を設定するための ILIM ピン と、サーミスタのバイアスを制御するための TS_BIAS ピンがあります。また、このデバイスは最大 3.2 A までの定電流制限による USB On-the-Go (OTG) の動作電力定格仕様にも合致しています。

パワー パス管理により、システムはバッテリー電圧より少し高くなるように、かつプログラム可能な最低システム電圧より低くならないようにレギュレートされます。この機能により、システムはバッテリーが完全に消耗したとき、または取り外したときでも、動作を継続できます。入力の電流または電圧が制限値に達すると、パワー パス管理機能が自動的に充電電流を低下させます。システム負荷が引き続き増大すると、電力パスはシステムの電力要件が満たされるまで、バッテリーを放電します。この補助モードにより入力ソースの過負荷を防止します。

このデバイスは、ホスト制御なしで、充電サイクルの開始から完了までを実行できます。バッテリー電圧を検知することで、このデバイスは 4 種類の段階 (トリクル充電、予備充電、定電流 (CC) 充電、定電圧 (CV) 充電) でバッテリーを充電します。充電サイクルの終わりに、充電電流があらかじめ設定されたスレッシュホールドを下回り、かつバッテリー電圧が再充電スレッシュホールドを上回ると、充電器は自動的に処理を終了します。TS ピンの COOL、PRECOOL、NORMAL、WARM および PREWARM 温度ゾーンでは、終端がサポートされています。十分に充電された電圧がプログラム可能な再充電スレッシュホールドを下回ると、充電器は自動的に新しい充電サイクルを開始します。

この充電器は、バッテリーの負温度係数 (NTC) サーミスタ監視、充電安全タイマ、過電圧および過電流保護など、バッテリー充電とシステム運用のための多様な安全機能を備えています。接合部温度がプログラム可能なスレッシュホールド値を超えると、サーマル レギュレーションにより充電電流が低下します。STAT 出力は、充電状態と任意のフォルト状態を通知します。その他の安全機能としては、充電モードと OTG 昇圧モードでのバッテリー温度センシング、サーマル シャットダウン、入力 UVLO および過電圧保護を装備しています。PG 出力は、良好な電源が存在し、プログラム可能な PG_TH 値を上回っているかどうかを示します。INT 出力は、フォルトの発生とステータスの変化を即座にホストに通知します。

このデバイスには、充電電流と入力 / バッテリー / システム (VBUS、BAT、SYS、TS) 電圧を監視するための、12 ビットのアナログ / デジタル コンバータ (ADC) も搭載されています。さらに、ADCIN ピンを使用して最大 1V の外部信号を監視できます。QON ピンは BATFET 有効化およびリセット制御を実現し、超低消費電力モードを終了したり、またはシステムの完全なリセットを開始したりします。

BQ25638 は 30 ボール、2.07mm × 2.36mm の DSBGA パッケージで供給されます。

5 ピン構成および機能

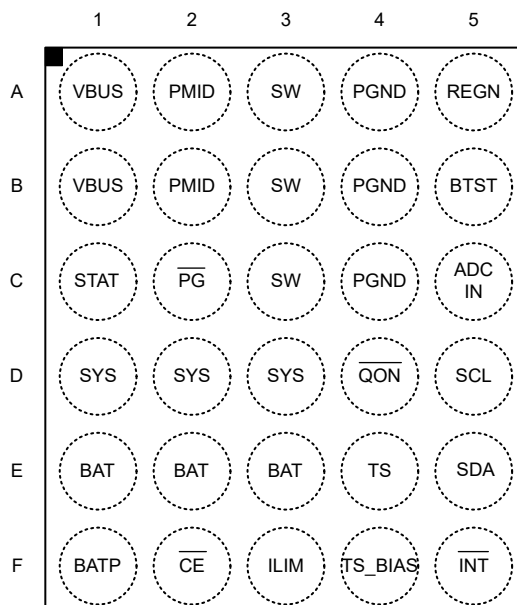


図 5-1. BQ25638 ピン配置、30 ポール YBG DSBGA 上面図

表 5-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
ADCIN	C5	AI	外部 ADC 入力 – 最大 1V の外部アナログ信号を接続して監視します。
BAT	E1	P	バッテリーパック接続の正端子 – 内部 BATFET は SYS と BAT の間に接続されます。BAT ピンと GND の近くに、10 μ F のセラミック コンデンサを接続します。
	E2		
	E3		
BATP	F1	AI	正バッテリー電圧センス – バッテリー正極端子にケルピン接続します。このピンとバッテリーの正端子の間に 100 Ω の直列抵抗を配置します。
BTST	B5	P	PWM ハイサイドドライバ電源 – 内部では、BTST はブートストラップ ダイオードのカソードに接続されています。0.047 μ F ブートストラップ コンデンサを SW から BTST に接続します。
CE	F2	DI	アクティブ Low 充電イネーブルピン – EN_CHG ビットが 1 かつ CE ピンが LOW の場合、バッテリー充電が有効になります。CE ピンは HIGH または LOW にする必要があります。フローティングのままにしないでください。
TS_BIAS	F4	AO	TS 抵抗分圧器のバイアス – TS 分圧抵抗用のバイアス電圧を供給します。
ILIM	F3	AI	入力電流制限設定ピン - ILIM ピンは入力電流制限を設定し、IINREG = KILIM / RILIM で表されます。ここで、RILIM は ILIM ピンと GND の間に接続される抵抗です。入力電流は、ILIM ピンおよび IINDPM レジスタビットで設定された 2 つの値のうち、より低い方に制限されます。ILIM ピンは、入力電流の監視にも使用できます。入力電流は ILIM ピンの電圧に比例し、 $IIN = (KILIM \times VILIM) / (RILIM \times 0.8V)$ により算出できます。EN_EXTILIM ビットが 0 に設定されている場合、ILIM ピンの機能は無効になります。
INT	F5	DO	オープンドレイン アクティブ Low 割り込み出力 – 10k Ω 抵抗を経由して、INT ピンをロジック レールに接続します。INT ピンは、充電器デバイスのステータスおよび故障を通知するため、アクティブ Low の 256 μ s パルスをホストに送信します。
PG	C2	DO	オープンドレインのアクティブ Low パワーグッド インジケータ – 2.2k Ω の抵抗を介してプルアップ レールに接続します。LOW は、PG_TH を上回る有効な入力ソースを示します
PGND	A4	P	グラウンド リターン
	B4		
	C4		

表 5-1. ピンの機能 (続き)

ピン		タイプ ⁽¹⁾	説明
名称	番号		
PMID	A2	P	MOSFET 接続のブロッキング —合計入力容量を考慮し、VBUS には 1 μ F を配置し、残りは PMID に、可能な限り IC の近くに配置します。標準値: 10 μ F を 0.1 μ F セラミック コンデンサと並列に接続します。
	B2		
QON	D4	DI	BATFET イネーブルまたはシステム電源リセット制御入力 —充電器が超低消費電力モードの場合、このピンに t _{SM_EXIT} 期間だけロジック Low を印加すると、デバイスはモードを強制的に終了します。充電器が超低消費電力モードでない場合、このピンが t _{QON_RST} とともにロジック Low になると、V _{VBUS} < V _{VBUS_UVLO} または BATFET_CTRL_WVBUS = 1 のとき、完全なシステム電源リセットが開始されます。シャットダウン モード中、QON は何の影響も及ぼしません。このピンには、デフォルトの igh ロジックを維持するための内部プルアップが内蔵されています。
REGN	A5	P	内部リニアレギュレータの出力 —内部では、REGN はブートストラップ ダイオードのアノードに接続されています。REGN とパワー グランドの間に、定格電圧 10V 以上の 4.7 μ F セラミック コンデンサを接続してください。このコンデンサは IC の近くに配置する必要があります。REGN LDO の出力は、内部 MOSFET のゲート駆動電圧として使用されるほか、外付け TS ピンのサーミスタのバイアスにも使用されます。
SCL	D5	DI	I²C インターフェイス クロック —10k Ω 抵抗を経由して SCL をロジック レールに接続します。
SDA	E5	DIO	I²C インターフェイス データ —10k Ω 抵抗を経由して SDA をロジック レールに接続します。
STAT	C1	DO	オープンレイン充電ステータス出力 —さまざまなチャージャ動作を示します。2.2k Ω の抵抗を使用してプルアップ レールに接続します。LOW は、充電中であることを示します。HIGH は、充電完了または充電が無効であることを示します。故障状態が発生すると、STAT ピンは 1Hz で点滅します。DIS_STAT = 1 に設定すると STAT ピンの機能が無効化され、ピンは high にプルアップされます。未使用の場合は、フローティングのままにします。
SW	A3	P	出力インダクタに接続するスイッチングノード —内部的に、SW は n チャネル HSFET のソースおよび n チャネル LSFET のドレインに接続されています。SW と BTST の間に 47nF のブートストラップ コンデンサを接続します。
	B3		
	C3		
SYS	D1	P	充電器の出力電圧からシステム —降圧コンバータの出力をシステムに接続するポイントです。内部 BATFET は SYS と BAT の間に接続されます。SYS ピンの近くに 20 μ F を接続します。
	D2		
	D3		
TS	E4	AI	温度認定電圧入力 —負の温度係数サーミスタを接続します。TS ピンのバイアスリファレンスからの抵抗分圧によって温度ウィンドウをプログラムします。TS に、その後 GND に接続します。TS ピンの電圧が範囲外になると、充電は一時停止されます。103AT-2 10k Ω サーミスタを推奨します。
VBUS	A1	P	チャージャの入力電圧 —内蔵の n チャネル逆流防止 MOSFET (RBFET) は、VBUS をソース側として、VBUS と PMID の間に接続されています。VBUS と GND の間に 1 μ F のセラミック コンデンサを、できるだけ IC の近くに配置します。
	B1		

(1) AI = アナログ入力、AO = アナログ入出力、AIO = アナログ入力出力、DI = デジタル入力、DO = デジタル出力、DIO = デジタル入出力、P = 電源

6 仕様

6.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
電圧範囲 (GND を基準とした場合)	VBUS (コンバータのスイッチングなし)	-2	26	V
	PMID (コンバータのスイッチングなし)	-0.3	26	V
	BAT、SYS (コンバータのスイッチングなし)	-0.3	6	V
	SW	-2 (50ns)	21	V
	ADCIN、BATP、 \overline{CE} 、 \overline{ILIM} 、 \overline{INT} 、 \overline{PG} 、 \overline{QON} 、REGN、SCL、SDA、STAT、TS、TS_BIAS	-0.3	6	V
差動電圧	BTST-SW	-0.3	6	V
	PMID-VBUS	-0.3	6	V
	SYS-BAT	-0.3	6	V
出力シンク電流	\overline{INT} 、STAT、 \overline{PG}		6	mA
T _J	接合部温度	-40	150	°C
T _{stg}	保存温度	-55	150	°C

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて言及して、絶対最大定格において、またはこのデータシートの推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

6.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±2000
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22C101 に準拠、すべてのピン (2)	±250

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{VBUS}	入力電圧	3.9		18	V
V _{BAT}	バッテリー電圧			4.8	V
I _{VBUS}	入力電流			3.2	A
I _{SW}	出力電流 (SW)			5.0	A
I _{BAT}	高速充電電流			5.0	A
	RMS 放電電流 (連続)			7	A
	ピーク放電電流 (最大 50ms)			9	A
I _{REGN}	最大 REGN 電流、V _{VBUS} ≤ 18V			20	mA
I _{REGN}	最大 REGN 電流、18V ≤ V _{VBUS} ≤ 28V			8.5	mA
T _A	周囲温度	-40		85	°C
T _J	接合部温度	-40		125	°C
L _{SW}	スイッチング レギュレータ用インダクタ	0.68		2.2	μH
C _{VBUS}	VBUS コンデンサ (定格低下なし)	1			μF

6.3 推奨動作条件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
C _{PMID}	PMID コンデンサ (定格低下なし)	10			μF
C _{SYS}	SYS コンデンサ (定格低下なし)	20			μF
C _{BAT}	BAT コンデンサ (定格低下なし)	10			μF
C _{SYS}	NVM_EN_MIN_CSYS = 1 での実効 SYS 容量 (電圧定格低下後)	1.5			μF

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		BQ25638		単位
		YBG (DSBGA)		
		30 ピン		
R _{θJA}	接合部から周囲への熱抵抗	60		°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	0.3		°C/W
R _{θJB}	接合部から基板への熱抵抗	12.4		°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.2		°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	12.4		°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

6.5 電気的特性

V_{BUS_UVLOZ} < V_{BUS} < V_{BUS_OVP}, T_J = -40°C ~ +125°C, 標準値は T_J = 25°C (特に記述がない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
静止時電流					
I _{Q_BAT}	充電器がバッテリーのみモードで、BATFET が有効、ADC が無効の状態における静止バッテリー電流 (BAT、SYS、SW)	VBAT = 4V、VBUS なし、BATFET 有効、I2C 有効、ADC 無効、システムはバッテリー駆動。-40°C < T _J < 60°C	1.5	3	μA
I _{Q_BAT_ADC}	充電器がバッテリーのみモードで、BATFET が有効、ADC が有効の状態における静止バッテリー電流 (BAT、SYS、SW)	VBAT = 4V、VBUS なし、BATFET 有効、I2C 有効、ADC 有効、システムはバッテリー駆動。-40°C < T _J < 60°C	260		μA
I _{Q_BAT_SD}	充電器がシャットダウン モードで、BATFET が無効、ADC が無効の状態における静止バッテリー電流 (BAT)	VBAT = 4V、VBUS なし、BATFET 無効、I2C 無効、シャットダウン モード、ADC 無効、T _J < 60°C	100	200	nA
I _{Q_BAT_ULPM}	充電器が超低消費電力モードで、BATFET が無効、ADC が無効の状態における静止バッテリー電流 (BAT)	VBAT = 4V、VBUS なし、BATFET 無効、I2C 有効、超低消費電力モード、ADC 無効、T _J < 60°C	1.3		μA
I _{Q_VBUS}	静止入力電流 (VBUS)	VBUS = 5V、VBAT = 4V、充電無効、コンバータ スイッチング、ISYS = 0A、PFM 有効	450		μA
I _{SD_VBUS}	ハイインピーダンスでの静止入力電流 (VBUS)	VBUS = 5V、VBAT = 4V、HIZ モード、ADC 無効	5	20	μA
		VBUS = 15V、VBAT = 4V、HIZ モード、ADC 無効	20	35	μA
I _{Q_OTG}	昇圧 OTG モード での静止バッテリー電流 (BAT、SYS、SW)	VBAT = 4V、VBUS = 5V、OTG モード有効、コンバータ スイッチング、PFM 有効、I _{VBUS} = 0A	220		μA
VBUS / VBAT 電源					

6.5 電気的特性 (続き)

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{VBUS_OP}	VBUS の動作範囲		3.9		18	V
V_{VBUS_UVLO}	I2C をオフにする VBUS 立ち下がり、バッテリーなし	VBUS 立ち下がり	3.0	3.15	3.3	V
V_{VBUS_UVLOZ}	アクティブ I2C の VBUS 立ち上がり、バッテリーなし	VBUS 立ち上がり	3.2	3.35	3.5	V
V_{VBUS_OVP}	VBUS 過電圧立ち上がりスレッシュホールド	VBUS 立ち上がり、 $V_{VBUS_OVP} = 0$	6.1	6.5	6.7	V
		VBUS 立ち上がり、 $V_{VBUS_OVP} = 1$	18.2	18.5	18.8	V
V_{VBUS_OVPZ}	VBUS 過電圧立ち下がりスレッシュホールド	VBUS 立ち下がり、 $V_{VBUS_OVP} = 0$	5.8	6.0	6.2	V
		VBUS 立ち下がり、 $V_{VBUS_OVP} = 1$	17.6	17.8	18.3	V
V_{SLEEP}	スリープモードの立ち下がりスレッシュホールド	(VBUS - VBAT)、VBUS 立ち下がり	9	45	85	mV
V_{SLEEPZ}	スリープモードの立ち上がりスレッシュホールド	(VBUS - VBAT)、VBUS 立ち上がり	115	220	340	mV
V_{BAT_UVLOZ}	アクティブ I2C の BAT 電圧、BATFET をオン、VBUS なし	VBAT 立ち上がり	2.3	2.4	2.5	V
V_{BAT_UVLO}	I2C をオフにする BAT 電圧、BATFET をオフ、VBUS なし	VBAT 立ち下がり、 $V_{BAT_UVLO} = 0$	2.1	2.2	2.3	V
		VBAT 立ち下がり、 $V_{BAT_UVLO} = 1$	1.7	1.8	1.9	V
V_{BAT_OTG}	OTG モードを有効にする BAT 電圧の立ち上がりスレッシュホールド	VBAT 立ち上がり、 $V_{BAT_OTG_MIN} = 0$	2.9	3.0	3.1	V
		VBAT 立ち上がり、 $V_{BAT_OTG_MIN} = 1$	2.5	2.6	2.7	V
V_{BAT_OTGZ}	OTG モードを無効にする BAT 電圧の立ち下がりスレッシュホールド	VBAT 立ち下がり、 $V_{BAT_OTG_MIN} = 0$	2.7	2.8	2.9	V
		VBAT 立ち下がり、 $V_{BAT_OTG_MIN} = 1$	2.3	2.4	2.5	V
$V_{POORSRC}$	不良アダプタ検出スレッシュホールド	VBUS 立ち下がり	3.6	3.7	3.75	V
$I_{POORSRC}$	不良アダプタ検出電流源			10		mA
パワー パス管理						
$V_{SYS_REG_ACC}$	標準的なシステム電圧レギュレーション	ISYS = 0A、VBAT > V _{SYSMIN} 、充電無効。VBAT を上回るオフセット		50		mV
		ISYS = 0A、 $V_{BAT} < V_{SYSMIN}$ 、充電無効。V _{SYSMIN} を上回るオフセット		230		mV
V_{SYSMIN_RNG}	V _{SYSMIN} レジスタの範囲		2.56		3.84	V
$V_{SYSMIN_REG_STEP}$	V _{SYSMIN} レジスタ ステップ サイズ			80		mV
$V_{SYSMIN_REG_ACC}$	最小 DC システム電圧出力	ISYS = 0A、 $V_{BAT} < V_{SYSMIN} = B00h$ (3.52V)、充電無効	3.52	3.75		V
V_{SYS_SHORT}	強制 PFM に移行する V _{SYS} 短絡電圧の立ち下がりスレッシュホールド			0.9		V
V_{SYS_SHORTZ}	強制 PFM を終了する V _{SYS} 短絡電圧の立ち上がりスレッシュホールド			1.1		V
バッテリー チャージャ						
V_{REG_RANGE}	標準的な充電電圧レギュレーション範囲		3.50		4.80	V
V_{REG_STEP}	標準的な充電電圧ステップ			10		mV
V_{REG_ACC}	充電電圧精度	$T_J = 25^{\circ}\text{C}$	-0.3		0.3	%
		$T_J = 0^{\circ}\text{C} \sim 65^{\circ}\text{C}$	-0.5		0.5	%
I_{CHG_RANGE}	標準的な充電電流レギュレーション範囲		0.08		5.04	A
I_{CHG_STEP}	標準的な充電電流レギュレーションステップ			80		mA

6.5 電気的特性 (続き)

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{CHG_ACC}	標準的な充電電流精度	VBAT = 3.1V または 3.8V、ICHG = 1760mA	-5		5	%
		VBAT = 3.1V または 3.8V、ICHG = 1040mA	-6		6	%
		VBAT = 3.1V または 3.8V、ICHG = 480mA	-10		10	%
I _{PRECHG_RANGE}	標準的なプリチャージ電流範囲		40		1000	mA
I _{PRECHG_STEP}	標準的なプリチャージ電流ステップ			20		mA
I _{PRECHG_ACC}	V _{BAT} が V _{SYSMIN} 設定未満のときのプリチャージ電流精度	VBAT = 2.5V、IPRECHG = 480mA	-10		10	%
		VBAT = 2.5V、IPRECHG = 200mA	-10		10	%
		VBAT = 2.5V、IPRECHG = 100mA	-30		30	%
		VBAT = 2.5V、IPRECHG = 40mA	-70		70	%
I _{TERM_RANGE}	代表的な終端電流範囲		30		1000	mA
I _{TERM_STEP}	代表的な終端電流ステップ			10		mA
I _{TERM_ACC}	終了電流の精度	ITERM = 30mA	-70		70	%
		ITERM = 100mA	-15		15	%
		ITERM = 200mA	-10		10	%
V _{BAT_SHORTZ}	プリチャージを開始するバッテリー短絡電圧の立ち上がりスレッシュヨルド	VBAT 立ち上がり		2.25		V
V _{BAT_SHORT}	プリチャージを停止するバッテリー短絡電圧の立ち下がりスレッシュヨルド	VBAT 立ち下がり、VBAT_UVLO = 0		2.05		V
V _{BAT_SHORT}	プリチャージを停止するバッテリー短絡電圧の立ち下がりスレッシュヨルド	VBAT 立ち下がり、VBAT_UVLO = 1		1.85		V
I _{BAT_SHORT}	バッテリー短絡トリクル充電電流	VBAT < V _{BAT_SHORTZ} 、ITRICKLE = 0	6	20	34	mA
		VBAT < V _{BAT_SHORTZ} 、ITRICKLE = 1	64	80	102	mA
V _{BAT_LOWV}	高速充電を開始するバッテリー Low 立ち上がりの電圧スレッシュヨルド	BATLOWV = 3.0V	2.9	3.0	3.1	V
	高速充電を開始するバッテリー Low 立ち下がり電圧スレッシュヨルド	BATLOWV = 3.0V	2.7	2.8	2.9	V
V _{RECHG}	V _{REG} 未満のバッテリー再充電スレッシュヨルド	VBAT 立ち下がり、VRECHG = 0		100		mV
		VBAT 立ち下がり、VRECHG = 1		200		mV
I _{PMID_LOAD}	PMID 放電負荷電流		20			mA
I _{BAT_LOAD}	バッテリー放電負荷電流		20			mA
I _{SYS_LOAD}	システム放電負荷電流		20			mA
BATFET						
V _{SUPPZ}	補完モードを終了する SYS < BAT スレッシュヨルド			5		mV
R _{BATFET}	SYS から BAT への MOSFET オン抵抗			7	12	mΩ
バッテリー保護						
V _{BAT_OVP}	バッテリー過電圧の立ち上がりスレッシュヨルド	VREG の割合として表示	103	104	105	%
V _{BAT_OVPZ}	バッテリー過電圧立ち下がりスレッシュヨルド	VREG の割合として表示	101	102	103	%
I _{BATFET_OCP}	BATFET 過電圧の立ち上がりスレッシュヨルド		7			A

6.5 電気的特性 (続き)

 $V_{V_{BUS_UVLOZ}} < V_{V_{BUS}} < V_{V_{BUS_OVP}}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{BAT_PK}	バッテリー放電ピーク電流の立ち上がりスレッショルド	$IBAT_PK = 01$	6			A
		$IBAT_PK = 10$	9			A
入力電圧 / 電流レギュレーション						
V_{INDPM_RANGE}	標準的な入力電圧レギュレーション範囲		3.8		16.8	V
V_{INDPM_STEP}	標準的な入力電圧レギュレーションステップ			40		mV
V_{INDPM_ACC}	入力電圧レギュレーション精度	$VINDPM = 4.6V$	-3		3	%
		$VINDPM = 8V$	-3		3	%
		$VINDPM = 16V$	-2		2	%
$V_{INDPM_BAT_TRACK}$	バッテリートラッキング $VINDPM$ の精度	$VBAT = 3.9V$ 、 $VINDPM_BAT_TRACK=1$ 、 $VINDPM = 4V$	4.1	4.25	4.4	V
I_{INDPM_RANGE}	標準的な入力電流レギュレーション範囲		0.1		3.2	A
I_{INDPM_STEP}	標準的な入力電流レギュレーションステップ			20		mA
I_{INDPM_ACC}	入力電流のレギュレーション精度	$IINDPM = 500mA$ 、 $VBUS = 5V$	450	475	500	mA
		$IINDPM = 900mA$ 、 $VBUS = 5V$	750	825	900	mA
		$IINDPM = 1500mA$ 、 $VBUS = 5V$	1350	1425	1500	mA
K_{ILIM}	$ILIM$ ピンのスケール係数、 $IINREG = K_{ILIM} / R_{ILIM}$	$INREG = 1.5A$	3000	3333	3666	A Ω
サーマルレギュレーションおよびサーマルシャットダウン						
T_{REG}	接合部温度レギュレーション精度	$TREG = 1$		120		$^{\circ}\text{C}$
		$TREG = 0$		60		$^{\circ}\text{C}$
T_{SHUT}	サーマルシャットダウン立ち上がりスレッショルド	温度上昇		150		$^{\circ}\text{C}$
T_{SHUT_HYS}	サーマルシャットダウンの立ち下がりヒステリシス	T_{SHUT_HYS} による温度低下		30		$^{\circ}\text{C}$
サーミスタコンパレータ (充電モード)						
V_{TS_COLD}	TS_COOL から TS_COLD へ遷移する TH1 コンパレータ用 TS ピン立ち上がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -5°C)、 $TS_TH1 = 0$	74.75	75.25	75.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 0°C)、 $TS_TH1 = 1$	72.75	73.25	73.75	%
V_{TS_COLDZ}	TS_COLD から TS_COOL へ遷移する TH1 コンパレータ用 TS ピン立ち下がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -2.5°C)、 $TS_TH1 = 0$	73.75	74.25	74.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 2.5°C)、 $TS_TH1 = 1$	71.75	72.25	72.75	%
V_{TS_COOL}	TS_PRECOOL から TS_COOL へ遷移する TH2 コンパレータ用 TS ピン立ち上がり電圧スレッショルド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 5°C)、 $TS_TH2 = 0$	70.25	70.75	71.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 7.5°C)、 $TS_TH2 = 1$	69.25	69.75	70.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 10°C)、 $TS_TH2 = 2$	67.75	68.25	68.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 13.5°C)、 $TS_TH2 = 3$	65.75	66.25	66.75	%

6.5 電気的特性 (続き)

 $V_{V_{BUS_UVLOZ}} < V_{V_{BUS}} < V_{V_{BUS_OVP}}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, 標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{TS_COOLZ}	TS_COOL から TS_PRECOOL へ遷移する TH2 コンパレータ用 TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 7.5°C)、TS_TH2 = 0	69.25	69.75	70.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 10°C)、TS_TH2 = 1	67.75	68.25	68.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 13.5°C)、TS_TH2 = 2	65.75	66.25	66.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 15°C)、TS_TH2 = 3	64.75	65.25	65.75	%
$V_{TS_PRECOOL}$	TS_NORMAL から TS_PRECOOL へ遷移する TH3 コンパレータ用 TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 15°C)、TS_TH3 = 0	64.75	65.25	65.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 17°C)、TS_TH3 = 1	63.75	64.25	64.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 20°C)、TS_TH3 = 2	61.75	62.25	62.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 22.5°C)、TS_TH3 = 3	60.25	60.75	61.25	%
$V_{TS_PRECOOLZ}$	TS_PRECOOL から TS_NORMAL へ遷移する TH3 コンパレータ用 TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 17°C)、TS_TH3 = 0	63.75	64.25	64.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 20°C)、TS_TH3 = 1	61.75	62.25	62.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 22.5°C)、TS_TH3 = 2	60.25	60.75	61.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 25°C)、TS_TH3 = 3	58.5	59.00	59.5	%
$V_{TS_PREWARM}$	TS_NORMAL から TS_PREWARM へ遷移する TH4 コンパレータ用 TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 32.5°C)、TS_TH4 = 0	53.25	53.75	54.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 35°C)、TS_TH4 = 1	51.50	52.00	52.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 37.5°C)、TS_TH4 = 2	50.00	50.50	51.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 40°C)、TS_TH4 = 3	47.75	48.25	48.75	%
$V_{TS_PREWARMZ}$	TS_PREWARM から TS_NORMAL へ遷移する TH4 コンパレータ用 TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 30°C)、TS_TH4 = 0	55.00	55.50	56.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 32.5°C)、TS_TH4 = 1	53.25	53.75	54.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 35°C)、TS_TH4 = 2	51.50	52.00	52.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 37.5°C)、TS_TH4 = 3	50.00	50.50	51.00	%
V_{TS_WARM}	TS_PREWARM から TS_WARM へ遷移する TH5 コンパレータ用 TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 42.5°C)、TS_TH5 = 0	46.25	46.75	47.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 45°C)、TS_TH5 = 1	44.25	44.75	45.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 47.5°C)、TS_TH5 = 2	42.50	43.00	43.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 50°C)、TS_TH5 = 3	40.75	41.25	41.75	%

6.5 電気的特性 (続き)

$V_{V_{BUS_UVLOZ}} < V_{V_{BUS}} < V_{V_{BUS_OVP}}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$, 標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{TS_WARMZ}	TS_WARM から TS_PREWARM へ遷移する TH5 コンパレータ用 TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 40°C)、TS_TH5 = 0	47.75	48.25	48.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 42.5°C)、TS_TH5 = 1	46.25	46.75	47.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 45°C)、TS_TH5 = 2	44.25	44.75	45.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 47.5°C)、TS_TH5 = 3	42.50	43.00	43.50	%
V_{TS_HOT}	TS_WARM から TS_HOT に遷移する TH6 コンパレータ用 TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 55°C)、TS_TH6 = 0	37.25	37.75	38.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 60°C)、TS_TH6 = 1	34.00	34.50	35.00	%
V_{TS_HOTZ}	TS_HOT から TS_WARM に遷移する TH6 コンパレータ用 TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 52.5°C)、TS_TH6 = 0	39.25	39.75	40.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 57.5°C)、TS_TH6 = 1	35.75	36.25	36.75	%
サーミスタ コンパレータ (OTG モード)						
$V_{TS_OTG_COLD}$	TS_OTG_NORMAL から TS_OTG_COLD へ遷移する TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -20°C)、TS_TH_OTG_COLD = 0	79.50	80.00	80.50	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で -10°C)、TS_TH_OTG_COLD = 1	76.50	77.00	77.50	%
$V_{TS_OTG_COLDZ}$	TS_OTG_COLD から TS_OTG_NORMAL へ遷移する TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で -15°C)、TS_TH_OTG_COLD = 0	78.00	78.50	79.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で -5°C)、TS_TH_OTG_COLD = 1	74.75	75.25	75.75	%
$V_{TS_OTG_HOT}$	TS_OTG_NORMAL から TS_OTG_HOT へ遷移する TS ピン立ち下がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 55°C)、TS_OTG_HOT = 00	37.25	37.75	38.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 60°C)、TS_OTG_HOT = 01	34.00	34.50	35.00	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 65°C)、TS_OTG_HOT = 10	30.75	31.25	31.75	%
$V_{TS_OTG_HOTZ}$	TS_OTG_HOT から TS_OTG_NORMAL に遷移する TS ピン立ち上がり電圧スレッシュホールド。	TS ピンのバイアス基準に対する割合 (103AT 使用時で 52.5°C)、TS_OTG_HOT = 00	39.25	39.75	40.25	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 57.5°C)、TS_OTG_HOT = 01	35.75	36.25	36.75	%
		TS ピンのバイアス基準に対する割合 (103AT 使用時で 62.5°C)、TS_OTG_HOT = 10	32.50	33.00	33.50	%
スイッチング コンバータ						
F_{SW}	PWM スwitching 周波数	オシレータの周波数	1.35	1.5	1.65	MHz
MOSFET オン抵抗						

6.5 電気的特性 (続き)

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$, $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
R_{Q1_ON}	VBUS から PMID へのオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)		15	20	mΩ
R_{Q2_ON}	PMID と SW 間における降圧ハイサイドスイッチング MOSFET のオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)		20	27	mΩ
R_{Q3_ON}	SW と PGND の間の降圧ローサイドスイッチング MOSFET のオン抵抗	$T_J = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ (標準値は 25°C 未満)		16	20	mΩ
OTG モード コンバータ						
V_{OTG_RANGE}	標準的な OTG モードの電圧レギュレーション範囲		3.8		9.6	V
V_{OTG_STEP}	標準的な OTG モードの電圧レギュレーション ステップ			80		mV
V_{OTG_ACC}	OTG モードの電圧レギュレーション精度	IVBUS = 0A, VOTG = 9V	-2		2	%
V_{OTG_ACC}	OTG モードの電圧レギュレーション精度	IVBUS = 0A, VOTG = 5V	-3		3	%
I_{OTG_RANGE}	標準的な OTG モードの電流レギュレーション範囲		0.1		3.2	A
I_{OTG_STEP}	標準的な OTG モードの電流レギュレーション ステップ			20		mA
I_{OTG_ACC}	OTG モードの電流レギュレーション精度	IOTG = 1.8A	-3		3	%
		IOTG = 1.5A	-5		5	%
		IOTG = 1.0A	-10		10	%
V_{OTG_UVP}	PMID での OTG モードの低電圧立ち下がリスレッシュホールド			3.4		V
REGN LDO						
V_{REGN}	REGN LDO 出力電圧	$V_{VBUS} = 5V, I_{REGN} = 20mA$	4.4	4.6		V
		$V_{VBUS} = 9V, I_{REGN} = 20mA$	4.8	5.0	5.2	V
V_{REGNZ_OK}	REGN 不良判定の立ち下がリスレッシュホールド	コンバータがスイッチング		3.2		V
		コンバータのスイッチングなし		2.3		V
I_{REGN_LIM}	REGN LDO 電流制限	$V_{VBUS} = 5V, V_{REGN} = 4.3V$	20			mA
$I_{TS_BIAS_FAULT}$	TSBIAS が良好状態から故障状態に遷移する立ち上がりスレッシュホールド	REGN = 5V、ISINK を TS_BIAS ピンに印加	2.5	4.5	8	mA
$I_{TS_BIAS_FAULTZ}$	TSBIAS が故障状態から良好状態に遷移する立ち下がリスレッシュホールド	REGN = 5V、ISINK を TS_BIAS ピンに印加	2	3.85	7	mA
PG スレッシュホールド						
PG_TH	\overline{PG} ピンのプルダウンを解放する VBUS 電圧立ち下がリスレッシュホールド	PG_TH = 000b		3.7		V
		PG_TH = 001b		7.4		V
		PG_TH = 010b		8.0		V
		PG_TH = 011b		10.4		V
		PG_TH = 100b		11.0		V
		PG_TH = 101b		13.4		V
		PG_TH = 110b		14.0		V
		PG_TH = 111b		13.7		V

6.5 電気的特性 (続き)

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
PG_THz	PG ピンのプルダウンを有効にする VBUS 電圧立ち上がりスレッシュヨルド	PG_TH = 000b		3.9		V
		PG_TH = 001b		7.9		V
		PG_TH = 010b		8.5		V
		PG_TH = 011b		10.9		V
		PG_TH = 100b		11.5		V
		PG_TH = 101b		13.9		V
		PG_TH = 110b		14.5		V
		PG_TH = 111b		14.2		V
ADC 測定の精度と性能						
t _{ADC_CONV}	変換時間、各測定	ADC_SAMPLE = 00		30		ms
		ADC_SAMPLE = 01		15		ms
		ADC_SAMPLE = 10		7.5		ms
		ADC_SAMPLE = 11		3.75		ms
ADC_RES	有効分解能	ADC_SAMPLE = 00	11	12		ビット
		ADC_SAMPLE = 01	10	11		ビット
		ADC_SAMPLE = 10	9	10		ビット
		ADC_SAMPLE = 11	8	9		ビット
ADC の測定範囲と LSB						
IBUS_ADC	ADC バス電流の読み取り値 (順方向 と OTG の両方)	範囲	-5		5	A
		LSB		2.5		mA
VBUS_ADC	ADC VBUS 電圧の読み取り値	範囲	0		20	V
		LSB		5		mV
VPMID_ADC	ADC PMID 電圧の読み取り値	範囲	0		20	V
		LSB		5		mV
VBAT_ADC	ADC BAT 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
VBAT_ADC	ADC BAT 電圧の読み取り精度	4V での精度、ADC_SAMPLE = 00	-0.5		0.5	%
VSYSD_ADC	ADC SYS 電圧の読み取り値	範囲	0		5	V
		LSB		1.25		mV
IBAT_ADC	ADC BAT 電流の読み取り値	範囲	-10		5	A
		LSB		5		mA
TS_ADC	ADC TS 電圧の読み取り値	REGN の割合で表した範囲	0		99.9	%
		LSB		0.098		%
TDIE_ADC	ADC ダイ温度の読み取り値	範囲	-40		150	°C
		LSB		0.5		°C
ADCIN_ADC	ADC ADCIN 電圧の読み取り値	範囲	0		1	V
ADCIN_ADC	ADC ADCIN 電圧の読み取り値	LSB		0.25		mV
I2C インターフェイス (SCL、SDA)						
V _{IH}	入力 High スレッシュヨルド レベル、 SDA および SCL		0.78			V
V _{IL}	入力 Low スレッシュヨルド レベル、 SDA および SCL				0.42	V
V _{OL_SDA}	出力 Low スレッシュヨルド レベル	シンク電流 = 5mA、1.2V VDD			0.3	V

6.5 電気的特性 (続き)

$V_{VBUS_UVLOZ} < V_{VBUS} < V_{VBUS_OVP}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{BIAS}	High レベルリーク電流	レール 1.8V をプルアップ			1	μA
ロジック出力ピン ($\overline{\text{INT}}$ 、 $\overline{\text{PG}}$ 、 $\overline{\text{STAT}}$)						
V_{OL}	出力 Low スレッショルド レベル	シンク電流 = 5mA			0.3	V
I_{OUT_BIAS}	High レベルリーク電流	レール 1.8V をプルアップ			1	μA
ロジック入力ピン ($\overline{\text{CE}}$ 、 $\overline{\text{QON}}$)						
V_{IH_CE}	入力 High スレッショルド レベル、 $\overline{\text{CE}}$		0.78			V
V_{IL_CE}	入力 Low スレッショルド レベル、 $\overline{\text{CE}}$				0.4	V
$I_{IN_BIAS_CE}$	ハイレベルリーク電流、 $\overline{\text{CE}}$	レール 1.8V をプルアップ			1	μA
V_{IH_QON}	入力 High スレッショルド レベル、 $\overline{\text{QON}}$		1.3			V
V_{IL_QON}	入力 Low スレッショルド レベル、 $\overline{\text{QON}}$				0.4	V
V_{QON}	内部 $\overline{\text{QON}}$ プルアップ	$\overline{\text{QON}}$ は内部で VAA にプルアップされます			5	V
R_{QON}	内部 $\overline{\text{QON}}$ プルアップ抵抗				250	$\text{k}\Omega$

6.6 タイミング要件

パラメータ		テスト条件	最小値	公称値	最大値	単位
VBUS / VBAT 電源オン						
t_{VBUS_OVP}	$\overline{\text{VBUS_OVP_STAT}}$ と $\overline{\text{VBUS_OVP_FLAG}}$ を設定する $\overline{\text{VBUS_OVP}}$ グリッチ除去時間			200		μs
$t_{POORSRC}$	不良アダプタ検出時間			30		ms
バッテリー チャージャ						
t_{TOP_OFF}	標準のトップオフ タイマ精度		14	17.5	21	最小値
			28	35	42	最小値
			39	52	63	最小値
t_{SAFETY_TRKCHG}	トリクル充電時における充電セーフティタイマの精度		1	1.15	1.3	hr
t_{SAFETY_PRECHG}	プリチャージ時における充電セーフティタイマの精度	PRECHG_TMR = 0	2.1	2.3	2.6	hr
		PRECHG_TMR = 1	0.53	0.6	0.65	hr
T_{SAFETY}	プリチャージ時における充電セーフティタイマの精度	CHG_TMR = 0	12.5	14	15.5	hr
		CHG_TMR = 1	25	27	31	hr
BATFET 制御						
t_{BATFET_DLY}	BATFET_CTRL に書き込んだ後、超低消費電力モードまたはシャットダウンのために BATFET がオフになるまでの時間	BATFET_DLY = 1		12		s
		BATFET_DLY = 0		24		ms
t_{SM_EXIT}	超低消費電力モードを終了するために $\overline{\text{QON}}$ が Low にプルされるまでのグリッチ除去時間	TSM_EXIT = 0	0.6	0.7	0.8	s
		TSM_EXIT = 1	8.7	10.5	12.3	ms

6.6 タイミング要件 (続き)

パラメータ		テスト条件	最小値	公称値	最大値	単位
t _{QON_RST}	QON を Low に保持してシステム電源リセットを開始する時間	TQON_RST = 0	9.3	11	12.8	s
		TQON_RST = 1	17.5	21	24.5	s
t _{BATFET_RST}	システムの電源リセット時に BATFET が無効になる時間		400			ms
I2C インターフェイス						
f _{SCL}	SCL クロック周波数	詳細については、「 シリアル インターフェイス 」セクションを参照してください			1.0	MHz
C _b	各バスラインの容量性負荷				550	pF
デジタル クロックとウォッチドッグ						
t _{LP_WDT}	ウォッチドッグ リセット時間 (EN_HIZ = 1, WATCHDOG = 200s)		100	200		s
t _{WDT}	ウォッチドッグ リセット時間 (EN_HIZ = 0, WATCHDOG = 200s)		136	200		s

6.7 代表的特性

$C_{VBUS} = 1\mu\text{F}$, $C_{PMID} = 10\mu\text{F}$, $C_{SYS} = 20\mu\text{F}$, $L = 1\mu\text{H}$ (SRP3212-1R0M21) (特に記述のない限り)

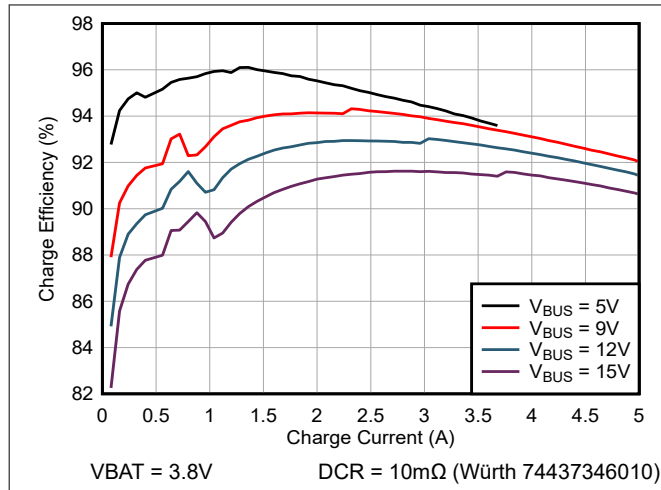


図 6-1. 充電電流と充電効率との関係

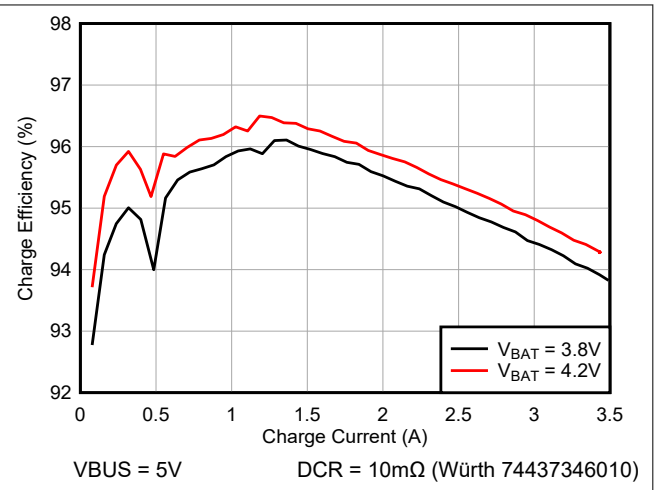


図 6-2. 充電電流と充電効率との関係

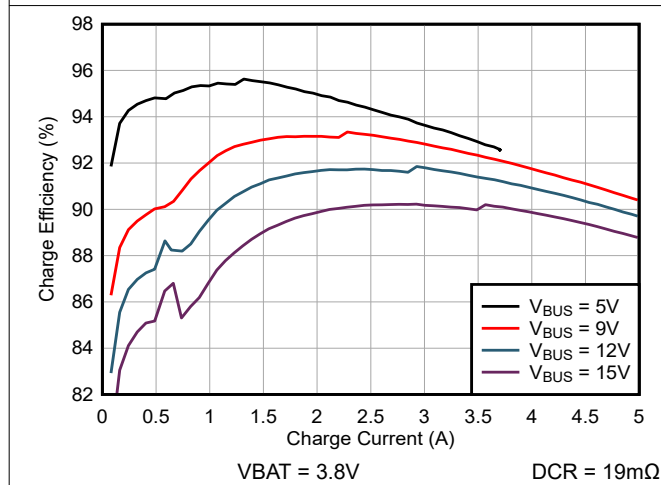


図 6-3. 充電電流と充電効率との関係

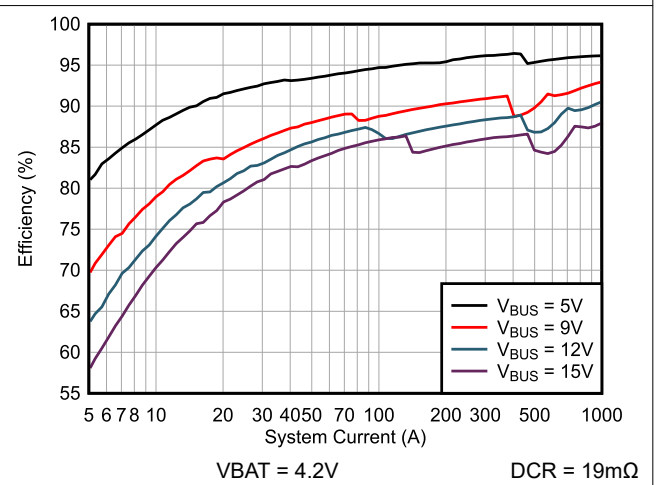


図 6-4. システム電流とシステム効率との関係

6.7 代表的特性 (続き)

$C_{VBUS} = 1\mu\text{F}$, $C_{PMID} = 10\mu\text{F}$, $C_{SYS} = 20\mu\text{F}$, $L = 1\mu\text{H}$ (SRP3212-1R0M21) (特に記述のない限り)

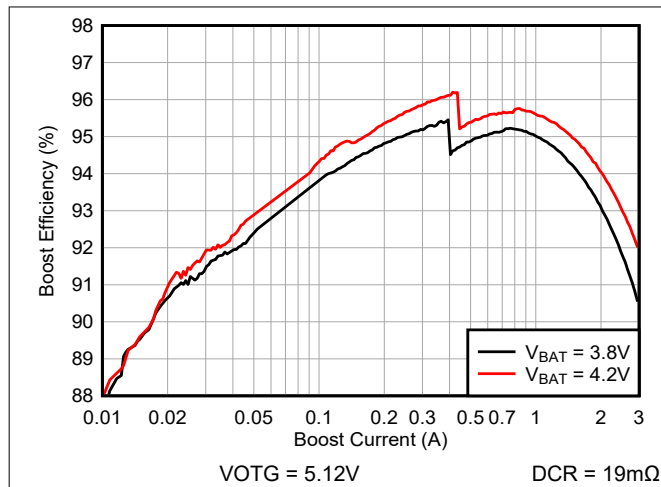


図 6-5. VBUS 負荷電流と昇圧モード効率との関係

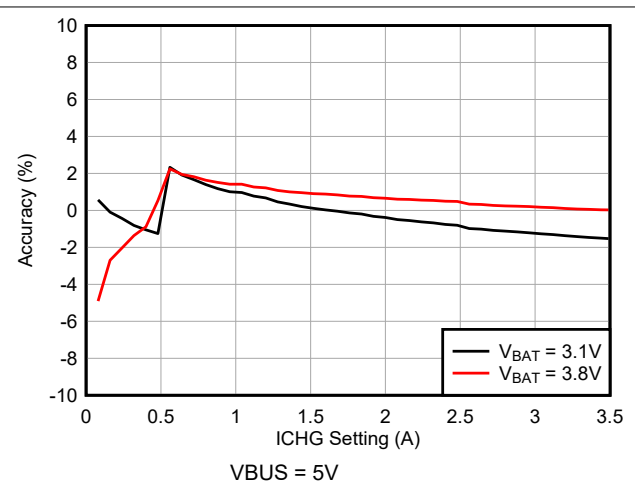


図 6-6. 充電電流 I²C 設定と充電電流精度との関係

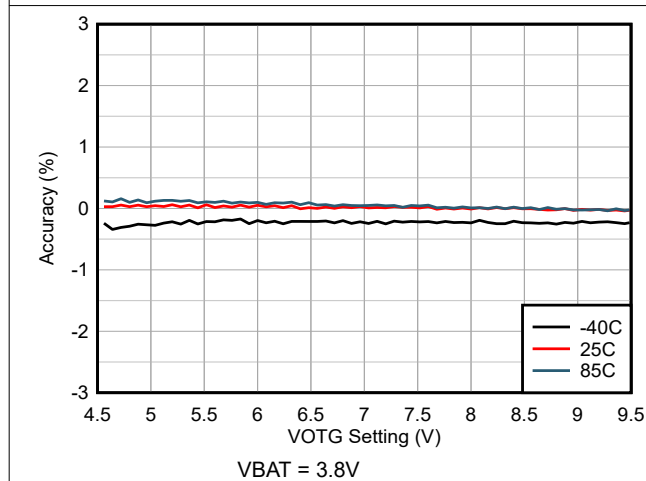


図 6-7. VOTG I²C 設定と昇圧モード電圧精度との関係

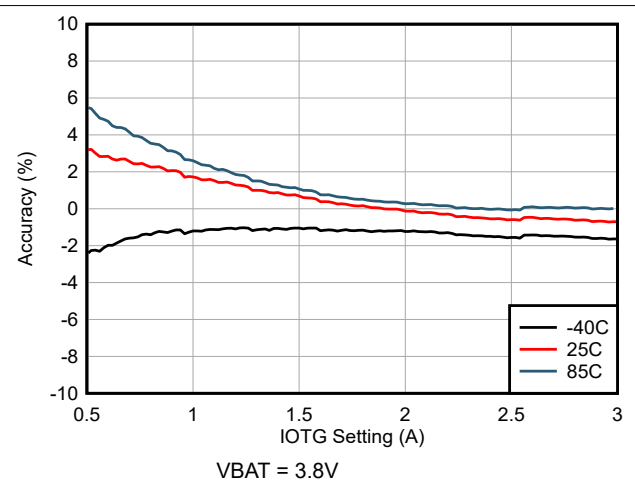
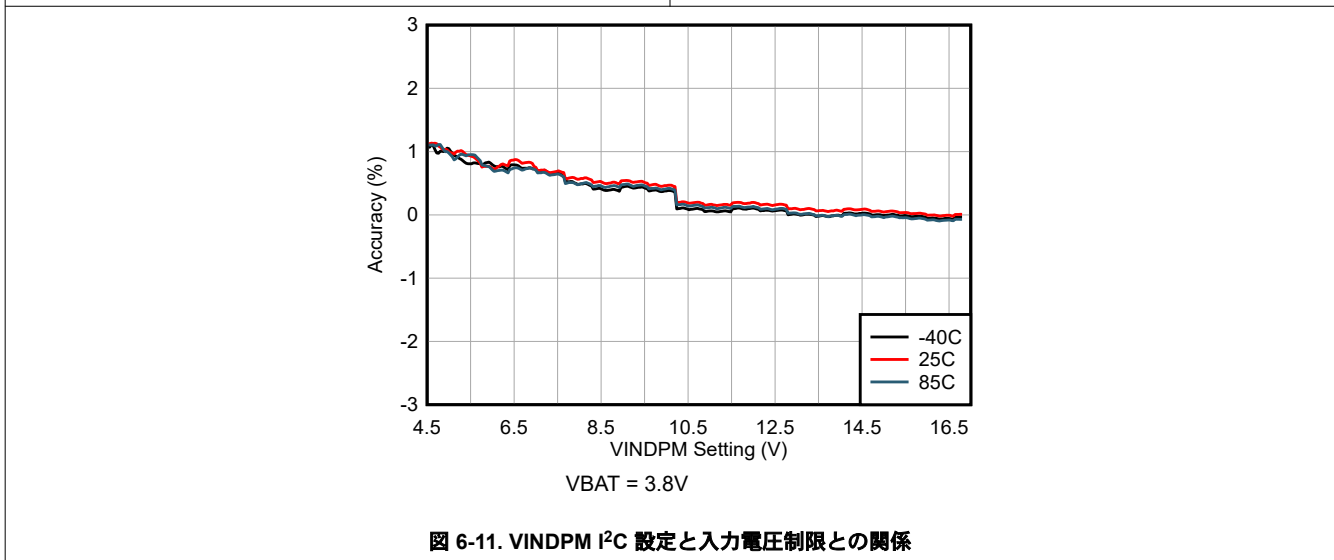
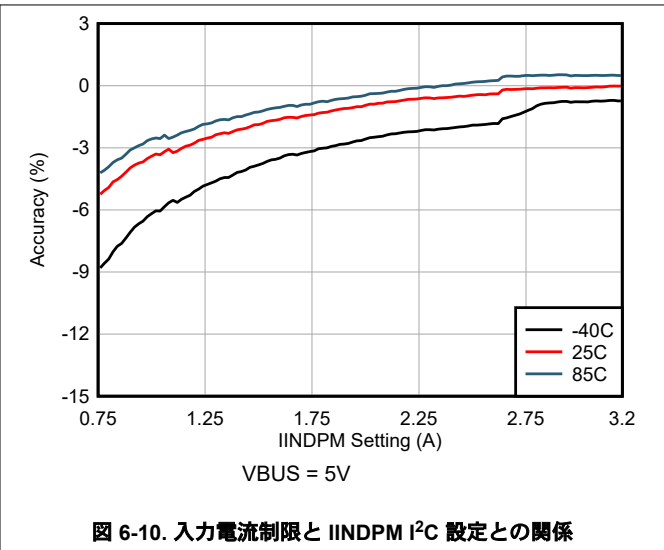
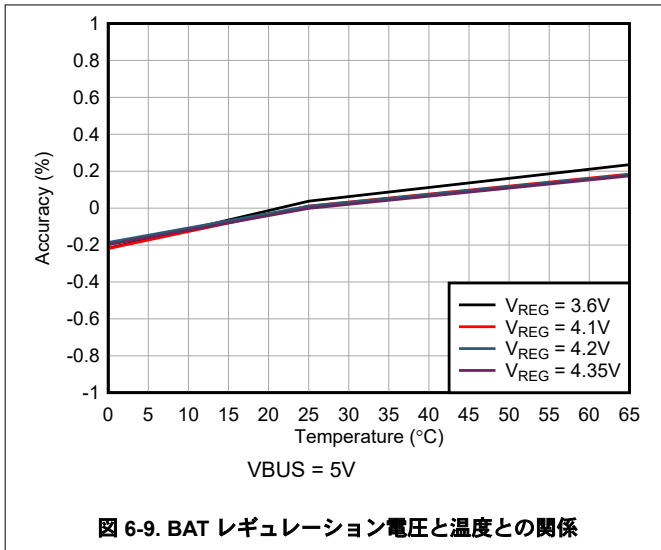


図 6-8. 昇圧モード電流制限精度と IOTG I²C 設定との関係

6.7 代表的特性 (続き)

$C_{VBUS} = 1\mu\text{F}$, $C_{PMID} = 10\mu\text{F}$, $C_{SYS} = 20\mu\text{F}$, $L = 1\mu\text{H}$ (SRP3212-1R0M21) (特に記述のない限り)

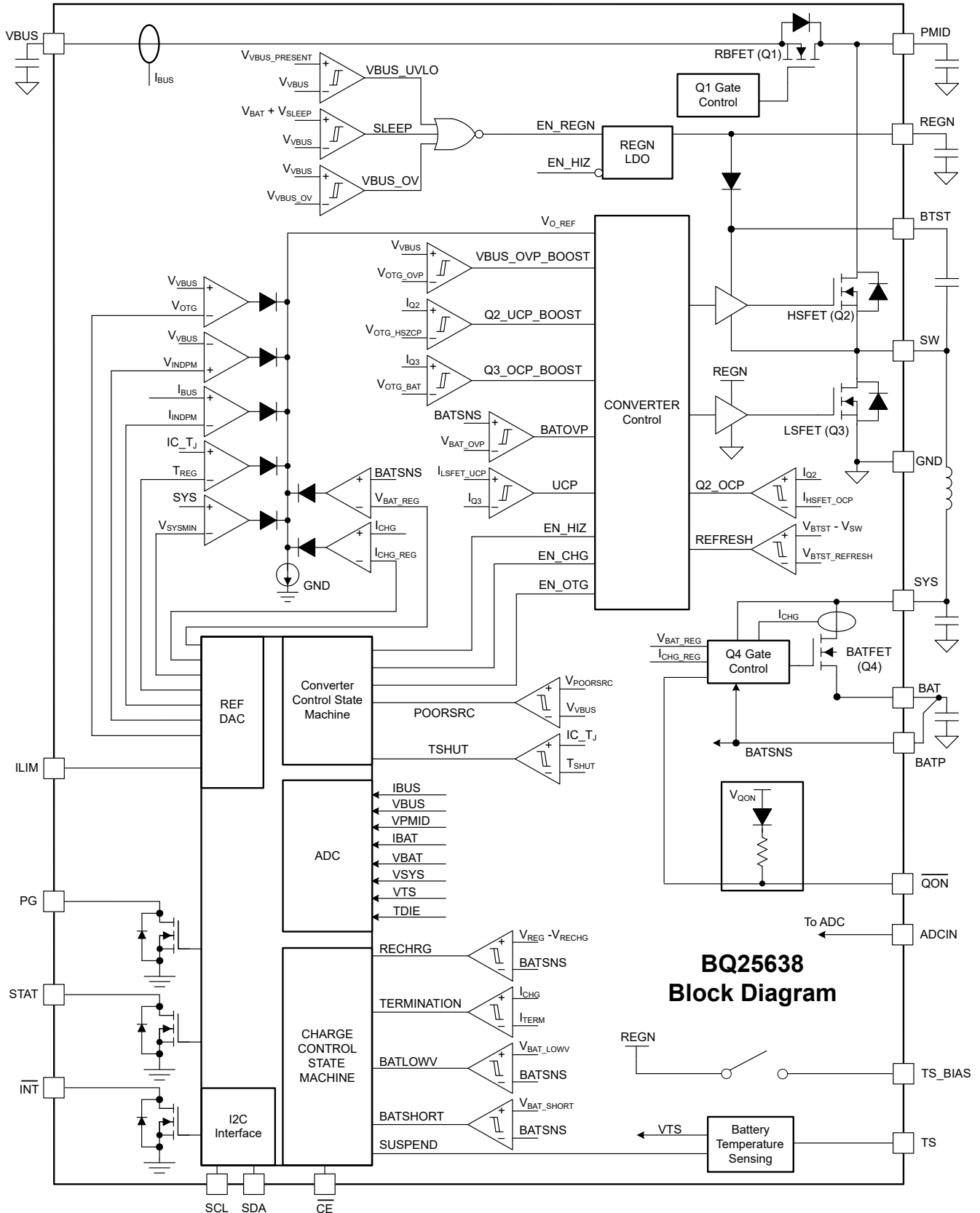


7 詳細説明

7.1 概要

BQ25638 は、シングルセルのリチウムイオン／リチウムポリマーバッテリー向けに、NVDC パワーパスマネジメント機能を備えた高集積の 5A スイッチモード・バッテリーチャージャです。このデバイスは、高入力電圧に対応した高速充電機能を備えており、幅広い携帯機器をサポートします。デバイスのパワーパスのインピーダンスが低いため、スイッチモード動作効率の最適化、バッテリー充電時間の短縮、放電フェーズ中のバッテリー駆動時間の延長が実現できます。デバイスの入力電圧および入力電流制御により、入力電源を過負荷にすることなく、バッテリーに最大の充電電力を供給できます。

7.2 機能ブロック図



BQ25638
Block Diagram

7.3 機能説明

7.3.1 パワー オン リセット(POR)

BQ25638 は、VBUS と BAT のうち、高いほうの電圧から内部バイアス回路に電力を供給します。どちらかの電圧が低電圧誤動作防止 (UVLO) スレッシュホールドを上回ると、すべてのレジスタが POR 値にリセットされ、I²C インターフェイスの通信がイネーブルになります。マスク不可能な $\overline{\text{INT}}$ パルスが生成され、その後、ホストはすべてのレジスタにアクセスできます。

7.3.2 バッテリからのデバイスの起動

バッテリーのみが存在し、その電圧が枯渇スレッシュホールド ($V_{\text{BAT_UVLOZ}}$) を上回っている場合、BQ25638 はパワーオンリセットを実行した後、BATFET をオンにしてバッテリーをシステムに接続します。REGN はオフのまま、静止電流を最小化します。BATFET の RDSON が低く、BAT の静止電流も低いいため、導通損失が低減され、バッテリーの駆動時間が最大化されます。

7.3.3 入力電源によるデバイスの起動

$V_{\text{BAT}} < V_{\text{BAT_UVLOZ}}$ で入力ソースが接続されると、BQ25638 はパワーオンリセットを実行した後、入力ソース電圧をチェックして REGN LDO とすべてのバイアス回路をオンにします。このデバイスは、降圧コンバータが起動する前に入力電流制限を検出して設定します。入力電源からのパワーアップシーケンスは次のとおりです：

1. REGN LDO パワーアップ (セクション 7.3.3.1)
2. 不十分なソース認定 (セクション 7.3.3.2)
3. 入力電圧制限スレッシュホールドの設定 (セクション 7.3.3.3)
4. コンバータの起動 (セクション 7.3.3.4)

7.3.3.1 REGN LDO の電源オン

REGN LDO は、内部バイアス回路に加えて、HSFET および LSFET のゲートドライブにも電力を供給します。REGN は、TS 外部抵抗にバイアスレールも提供します。STAT のプルアップレールは、REGN にも接続できます。以下のすべての条件が満たされると、REGN が有効になります：

- $V_{\text{VBUS_UVLOZ}}$ を上回る VBUS
- $V_{\text{BAT}} + V_{\text{SLEEPZ}}$ を上回る VBUS
- $\text{EN_HIZ} = 0$
- 220ms の遅延の後に完了します。

上記の条件のいずれか一つでも満たされない場合、REGN LDO およびコンバータのパワー ステージはオフのままとなり、コンバータは無効化されます。この状態では、バッテリーはシステムに電力を供給します。

7.3.3.2 不良ソースの認定

REGN LDO が起動した後、デバイスは入力ソースの電流能力をチェックします。次のパワー オン ステップに進むには、入力ソースは以下の要件を満たす必要があります。

1. VBUS 電圧は $V_{\text{VBUS_OVP}}$ を下回る
2. I_{POORSRC} をプルするときの VBUS 電圧は V_{POORSRC} を上回る

7.3.3.3 入力電圧制限スレッシュホールドの設定 (VINDPM スレッシュホールド)

BQ25638 は、広範囲の入力電圧制限 (3.8V ~ 16.8V) をサポートします。POR のデフォルト VINDPM は 4.4V に設定されています。また、充電器は動的 VINDPM トラッキングもサポートしています。このトラッキング機能はバッテリー電圧を追跡し、降圧コンバータが適切に動作するように、入力電圧とバッテリー電圧の間に十分なマージンを確保します。この機能はデフォルトで有効になっています。VINDPM_BAT_TRACK レジスタ ビットをクリアして 0 にすると無効化できます。有効にすると、実際の入力電圧制限は、VINDPM レジスタと $V_{\text{INDPM_BAT_TRACK}}$ ($V_{\text{BAT}} + 350\text{mV}$ オフセット) のうちの大きい値になります。

7.3.3.4 コンバータの起動

入力電流と電圧の制限値を設定すると、コンバータがイネーブルになり、HSFET と LSFET がスイッチングを開始します。バッテリー充電が無効化されると、BATFET はオフになります。それ以外の場合、BATFET はオンのままでバッテリーを充電します。コンバータの起動には、以下の条件が必要です:

- VBUS は不十分なソース認証に合格しました (セクション 7.3.3.2)
- $VBUS > V_{BAT} + V_{SLEEPZ}$
- $V_{VBUS} < V_{VBUS_OVP}$
- $EN_HIZ = 0$
- $V_{SYS} < V_{SYS_OVP}$
- $T_J < T_{SHUT}$

BQ25638 は、システムレールの立ち上がり時に IINDPM をプログラム可能な最小値に設定し、同時に、システム短絡保護により、システムレールが V_{SYS_SHORT} を下回った場合、出力電流が約 0.5A に制限されます。

このデバイスは、高効率な 1.5MHz 固定周波数の PWM パルス幅変調ステップダウン スイッチングレギュレータを使用しています。内部補償されたフィードバックループにより、入力電圧、バッテリー電圧、充電電流、温度のすべての条件下でスイッチング周波数を厳密に制御できるため、出力フィルタ設計が簡素化されます。

軽負荷効率を向上させるため、このデバイスは軽負荷条件時に PFM 制御に切り替わります。DIS_PFM_FWD ビットおよび DIS_PFM_OTG ビットを使用すると、降圧および昇圧における PFM 制御をそれぞれ無効化できます。

7.3.3.5 入力電流オプティマイザ (ICO)

このデバイスは、革新的な入力電流オプティマイザ (ICO) を実現し、入力ソースの過負荷を引き起こさずに最大電力点を識別できます。このアルゴリズムは、入力ソースの過負荷を防ぐために VINDPM に入ることなく、電源の最大入力電流制限を自動的に特定します。

この機能はデフォルトで有効 (EN_ICO=1) になっており、EN_ICO ビットを 0 に設定することで無効化できます。EN_ICO ビットが設定されているとアルゴリズムが自動的に実行されます。このアルゴリズムは、検出された入力ソースの種類に関係なく、FORCE_ICO ビットを設定することで強制的に実行することもできます (FORCE_ICO を有効にするには EN_ICO = 1 が必要です)。

動的なパワー マネージメントで使用される実際の入力電流制限は、入力電流オプティマイザが有効 (EN_ICO = 1) な場合は ICO_IINDPM レジスタに報告され、アルゴリズムが無効 (EN_ICO = 0) な場合は IINDPM レジスタによって設定されます。さらに、EN_EXTILIM ビットが 0 に設定されて ILIM ピン機能が無効化されていない限り、電流制限は ILIM ピンによってクランプされます。

アルゴリズムが有効な場合、ICO_STAT[1:0] および ICO_FLAG ビットが設定されるまで、ICO_IINDPM レジスタを用いて動的なパワー マネージメント (IINDPM) の入力電流制限を調整するために、アルゴリズムは連続的に実行されます (ICO_FLAG ビットは、ICO_STAT[1:0] ビットに変化があったことを示します)。このアルゴリズムは、バッテリー電圧に応じて動作します:

1. バッテリー電圧が VSYSMIN 未満の場合、アルゴリズムは、システムで許可される最大入力電流制限である IINDPM を用いて ICO_IINDPM レジスタを初期化します。
2. バッテリー電圧が VSYSMIN を超えている場合、アダプタの過負荷を最小限に抑えるため、アルゴリズムは最小入力電流制限である 500mA を用いて ICO_IINDPM レジスタを初期化します。

最適な入力電流が特定されると、ICO_STAT[1:0] および ICO_FLAG ビットが設定され、以下のイベントによってアルゴリズムが強制的に再実行されるまで、ICO_IINDPM レジスタ内の入力電流制限が変更されないことを示します (これらのイベントでは ICO_STAT[1:0] ビットも「01」にリセットされます)。

1. 新しい入力電源が接続される、または EN_HIZ ビットが切り替えられる場合
2. IINDPM レジスタが変更された場合
3. VINDPM レジスタが変更された場合
4. FORCE_ICO ビットを 1 に設定した場合

5. VBUS_OVP イベント

最適な電流が特定されない場合 (たとえば、出力電力が最大入力電力未満の場合)、ICO ルーチンは入力からより多くの電力が必要になるまで一時停止します。この場合、ICO_STAT ビットは 11 に設定されます。

7.3.3.6 スイッチング周波数およびディザリング機能

通常、このデバイスは固定周波数でスイッチングを行います。また、この充電器は周波数ディザリング機能をサポートしており、EMI 特性を向上させ、IEC-CISPR 22 仕様を満たすのにも役立ちます。この機能は、EN_DITHER=00b を設定することでデフォルトで無効化されます。この機能は、EN_DITHER=01/10/11b を設定することで有効化できます。ディザリングを有効化するとスイッチング周波数は固定されず、EN_DITHER 設定によって決定された範囲内で変化します。01/10/11b は $\pm 2\%/4\%/6\%$ のスイッチング周波数に相当します。広いディザリング範囲を選択すると、EMI ノイズ ピークは小さくなりますが、同時に VBUS/VSYS コンデンサの電圧リップルが発生します。したがって、ディザリング周波数範囲の選択は EMI ノイズ ピークと VSYS/VBUS 電圧リップルとのトレードオフであるため、IEC-CISPR 22 仕様に合格できる最小ディザリング範囲を選択することを推奨します。特許取得済みのディザリング パターンにより、スイッチング周波数から最大 30MHz の高周波範囲まで EMI 性能が向上し、伝導性 EMI ノイズ範囲全体がカバーされます。

7.3.4 パワー パス管理

BQ25638 は、USB、ウォール アダプタ、車載チャージャまで、多様な入力電源に対応しています。このデバイスは、入力電源 (VBUS)、バッテリー (BAT)、または両方からシステム (SYS) に電力を供給するための自動パワーパス選択機能を備えています。

7.3.4.1 Narrow VDC アーキテクチャ

BQ25638 は、BATFET によってシステムとバッテリーを分離する Narrow VDC アーキテクチャ (NVDC) を採用しています。最小システム電圧は、VSYSMIN レジスタの設定によって決まります。バッテリーが完全に放電している場合でも、システムは最小システム電圧に制御されます。充電が有効な場合、BATFET はリニア モード (LDO モード) で動作します。POR 時のデフォルトの最小システム電圧は 3.52V です。

バッテリー電圧が最小システム電圧を上回ると、BATFET が完全にオンになり、システムとバッテリーの間の電圧差は、BATFET の $R_{DS(on)}$ に充電電流を乗じた値になります。バッテリー充電が無効で、かつ VBAT が最小システム電圧設定を上回っている場合、または充電が終了している場合、システムが最小システム電圧レギュレーション状態のとき、ステータスレジスタ VSYS_STAT ビットが High になります。

7.3.4.2 動的なパワー マネージメント

アダプタに過負荷をかけることなく入力電流を最大化するため、この充電器には動的なパワー マネージメント (DPM) が搭載されており、入力電流および入力電圧を継続的に監視します。入力電源が過負荷状態になると、入力電流が入力電流制限 (IINDPM) を超えるか、または入力電圧が入力電圧制限 (VINDPM) を下回ります。次に、入力電流が入力電流制限値を下回り、入力電圧が入力電圧制限値を上回るまで、デバイスは充電電流を低下させます。

充電電流がゼロまで低下しても入力電源が依然として過負荷状態の場合、システム電圧は低下し始めます。システム電圧が によってバッテリー電圧を下回ると、デバイスは自動的に補完モードに移行します。このモードでは BATFET がオンになり、入力電源とバッテリーの両方からシステムを支えるために、バッテリーの放電が開始されます。

DPM モード中は、ステータス レジスタの VINDPM_STAT ビットおよび / または IINDPM_STAT ビットが High に設定されます。図 7-1 に、9V/1.2A アダプタ、3.2V バッテリー、2.8A 充電電流、最小 3.4V のシステム電圧設定を使用した場合の DPM 応答を示します。

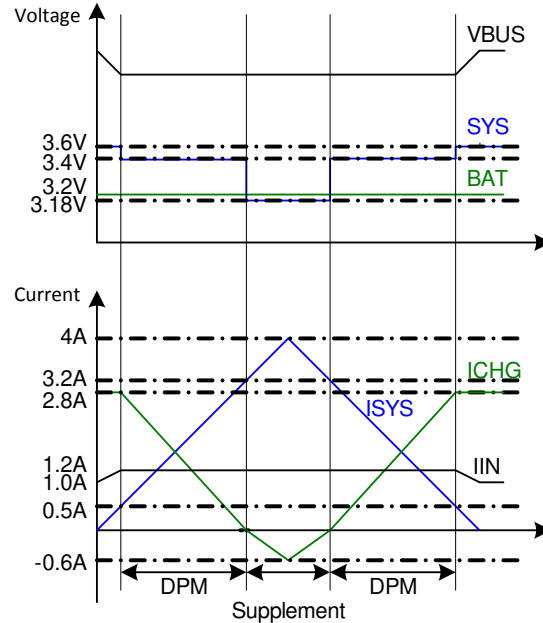


図 7-1. DPM の応答

7.3.4.2.1 ILIM ピンの入力電流制限

安全な動作を確保するため、本デバイスは ILIM ピン上の最大入力電流を制限するための追加のハードウェア ピンを ILIM に備えています。最大入力電流は、ILIM ピンと GND との間に接続された抵抗によって次のように設定されます：

$$I_{INREG} = \frac{K_{ILIM}}{R_{ILIM}} \quad (1)$$

実際の入力電流は、ILIM ピンと IINDPM レジスタ ビットで設定された 2 つの値のうち、低い方に制限されます。このデバイスは、ILIM ピンを 0.8V に調整します。ILIM ピンの電圧が 0.8V を超えると、デバイスは出力電流レギュレーション (動的なパワー マネージメントを参照) に入ります。

ILIM ピンは、入力電流の監視にも使用できます。入力電流は ILIM ピンの電圧に比例し、次式で算出できます：

$$I_{IN} = \frac{K_{ILIM} \times V_{ILIM}}{R_{ILIM} \times 0.8} \quad (2)$$

EN_EXTILIM ビットが 0 に設定されている場合、ILIM ピンの機能は無効になります。ピンが無効化されている場合、入力電流制限機能およびモニタリング機能の両方は使用できません。

ILIM ピンの入力電流設定が次のいずれかの場合、R_{ILIM} と並列の RC フィルタが必要です：

1. 400mA 未満、または
2. 2.2μH のインダクタを使用した場合に 2A 超

RC フィルタの値はそれぞれ 1.2kΩ と 330nF です。

7.3.4.3 高インピーダンス (HIZ) モード

ホストは、アダプタが接続されているとき、およびデバイスが順方向モードの場合のみ EN_HIZ = 1 を書き込むことで、デバイスを高インピーダンス モードに移行できます。高インピーダンス モードでは、RBFET (Q1)、HSFET (Q2)、LSFET (Q3) はすべてオフになります。RBFET と HSFET が VBUS への電流の流入および流出を遮断し、VBUS ピンをハイインピーダンス状態にします。BATFET (Q4) はオンになり、BAT を SYS に接続します。ハイインピーダンス モード中は、REGN が無効化され、消費電力を抑えるためにデジタル クロックが低速化されます。

7.3.5 バッテリ充電管理

このデバイスは、最大 5A の充電電流で 1 個のリチウムイオン バッテリ セルを充電します。7mΩ の BATFET により、充電効率が向上し、放電時の電圧降下が最小限に抑えられます。

7.3.5.1 自律的充電サイクル

バッテリ充電が有効 (EN_CHG ビット = 1 かつ \overline{CE} ピンが LOW) の場合、デバイスはホストの関与なしに、充電サイクルを自律的に完了します。表 7-1 に、デバイスのデフォルトの充電パラメータを一覧します。ホストは常に充電動作を制御し、I²C 経由で対応するレジスタに書き込むことで、充電パラメータを最適化できます。

表 7-1. 充電パラメータのデフォルト設定

	VREG	VRECHG	ITRICKLE	IPRECHG	ICHG	ITERM	TOPOFF TIMER
BQ25638	4.2V	VREG (正の温度係数) - 100mV	80mA	200mA	2,000mA	200mA	無効

次の条件が有効になると、新しい充電サイクルが開始されます:

- コンバータはセクション 7.3.3.4 の条件に従って起動します
- EN_CHG = 1
- \overline{CE} ピンは low
- TS でサーミスタに故障がありません
- 安全タイマに故障がありません

充電電流が終端スレッシュホールド未満で、バッテリ電圧が再充電スレッシュホールドを上回り、かつデバイスが DPM またはサーマルレギュレーション状態でない場合、充電器は自動的に充電サイクルを終了します。完全に充電されたバッテリの電圧が VRECHG を下回ると、デバイスは自動的に新しい充電サイクルを開始します。充電が終了した後、 \overline{CE} ピンまたは EN_CHG ビットを切り替えると、新しい充電サイクルが開始されます。

STAT 出力は充電状態を示します。STAT ピンの動作の詳細については、セクション 7.3.8.2 を参照してください。さらに、ステータスレジスタ (CHG_STAT) は、さまざまな充電フェーズを次のように示します。

- 000 – 充電していません
- 001 – トリクル充電 ($V_{BAT} < V_{BAT_SHORTZ}$)
- 010 – プリチャージ ($V_{BAT_SHORTZ} < V_{BAT} < V_{BAT_LOWV}$)
- 011 – 高速充電 (CC モード)
- 100 – テーパー充電 (CV モード)
- 101 = 予約済み
- 110 – トップオフ タイマのアクティブ充電
- 111 – 充電終了完了

充電サイクルの完了を含め、CHG_STAT がこれらのいずれかの状態に移行すると、INT がアサートされてホストに通知されます。

7.3.5.2 バッテリ充電プロファイル

このデバイスは、トリクル充電、プリ充電、定電流、定電圧、およびオプションのトップオフ充電フェーズの 5 段階でバッテリを充電します。充電サイクルの開始時に、このデバイスはバッテリ電圧を確認し、それに応じて電流と電圧を制御します。

充電中に充電デバイスが DPM 制御または温度制御状態にある場合、充電電流は設定値より低くなる場合があります。この場合、終止機能は一時的に無効化され、充電安全タイマはクロックレートの半分でカウントされます。

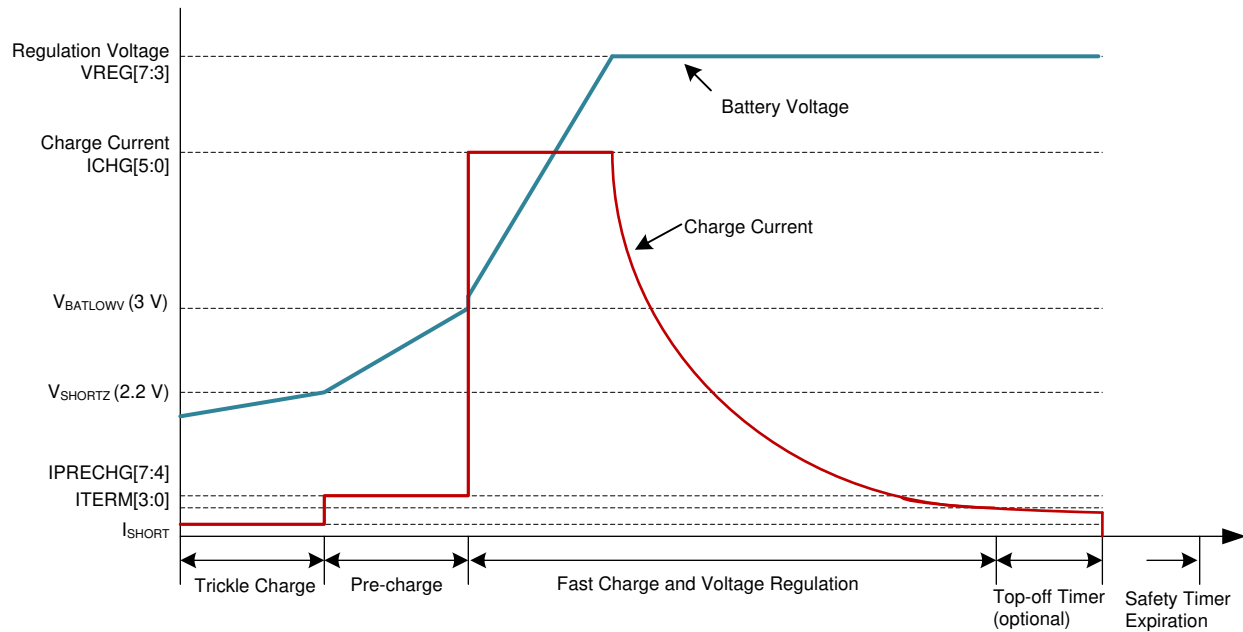


図 7-2. バッテリー充電プロファイル

7.3.5.3 充電終了

バッテリー電圧が再充電スレッシュホールドを上回り、バッテリー電流が I_{TERM} を下回ると、デバイスは充電サイクルを終了します。IINDPM、VINDPM、サーマルレギュレーションループがアクティブの間、本デバイスは終了しません。充電サイクルが完了すると、BATFET はオフになります。コンバータは動作を継続してシステムに電力を供給し、BATFET は再度オンになり補完モードを開始することができます。終了は、充電終了の前に EN_TERM に 0 を書き込むことで永続的に無効化できます。

終端が発生すると、ステータスレジスタ CHG_STAT が 111 に設定され、INT パルスがホストにアサートされます。充電器デバイスが入力電流、入力電圧、サーマルレギュレーション状態にあるとき、終了は一時的に無効になります。終了は、充電終了の前に EN_TERM に 0 を書き込むことで永続的に無効化できます。

終了電流が低い場合、コンパレータのオフセットにより、実際の終了電流は終了ターゲットよりも最大 10mA ~ 20mA 多くなる場合があります。低電流時の終了精度を向上させるため、オプションのスナバ回路を SW ピンからグラウンドに追加することもできます。スナバ回路の推奨値は、28Ω、3nF です。

コンパレータのオフセットを補償するため、プログラム可能なトップオフタイマを終了検出後に適用できます。トップオフタイマが有効で、終了が発生すると、ステータスレジスタ CHG_STAT は 110 に設定されます。トップオフタイマは、セーフティタイマの制約に従います。セーフティタイマが一時停止していると、トップオフタイマも一時停止します。同様に、セーフティタイマがハーフクロックレートでカウントされる場合、トップオフタイマも同じカウントになります。状態のリストについては、[セクション 7.3.5.5](#) を参照してください。ホストは CHG_STAT を読み出して、終了ステータスを確認できます。

トップオフタイマは、次のいずれかの状態によってリセットされます。

1. 充電サイクルの停止および再開 (CE ピンのトグル、 EN_CHG ビットのトグル、充電済みバッテリー電圧が再充電スレッシュホールドを下回った場合、アダプタの取り外しおよび再接続)
2. 終端ステータスは Low から High
3. REG_RST レジスタビットが設定される

充電器が終端を検出すると、トップオフタイマの設定が読み出されます。再充電サイクルが開始されない限り、終了後にトップオフタイマ値をプログラムしても一切影響はありません。トップオフタイマセグメントに入る場合と、トップオフタイマの期限が切れる場合、 CHG_FLAG が 1 に設定されます。

7.3.5.4 サーミスタの検証

この充電器は、バッテリー温度を監視するための単一のサーミスタ入力 (TS) を備えています。TS ピンは、TS_IGNORE = 1 を設定することで無視できます。TS ピンのフィードバックが無視されている場合、充電器は充電モードおよび OTG モードのいずれにおいても TS が常に良好であると判断し、TS_STAT は常に TS_NORMAL を報告します。TS_IGNORE が 1 に設定されている場合、TS ピンはフローティングのままにできます。

TS_IGNORE = 0 の場合、[セクション 7.3.5.4.1](#) に説明されている構成可能なプロファイルに従って、充電器は TS ピンのフィードバック情報に基づいて充電プロファイルを調整します。バッテリー温度がある温度範囲から別の温度範囲に移行すると、TS_STAT はそれに応じて更新され、FLAG のない温度が TS_NORMAL である場合を除き、新たに入った温度範囲に対して充電器は FLAG ビットを設定します。TS_MASK が 0 に設定されている場合、TS_NORMAL への遷移を含む TS_STAT への変更は、INT パルスを生成します。

7.3.5.4.1 充電モードでの高度な温度プロファイル

リチウムイオン電池の充電安全性を高めるため、2007 年 4 月 20 日に JEITA ガイドラインが発表されました。このガイドラインは、特定の低温範囲と高温範囲で、大きい充電電流と高い充電電圧を回避することの重要性を強調しました。バッテリー技術が進化を続ける中、バッテリーメーカーは JEITA 規格を超える温度安全仕様を発表しています。BQ25638 は、温度ベースの非常にフレキシブルな充電プロファイルを採用し、これらの高度な仕様を満たすと同時に、元の JEITA 規格との下位互換性を維持しています。

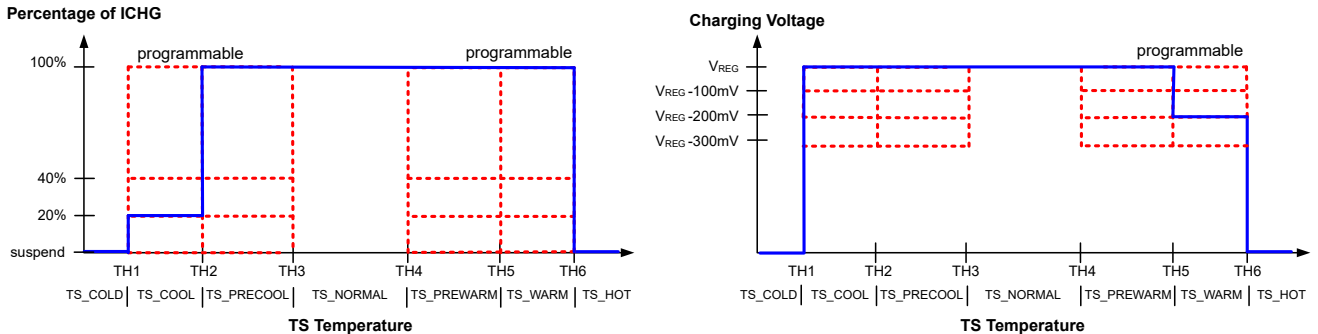


図 7-3. 高度な TS 充電値

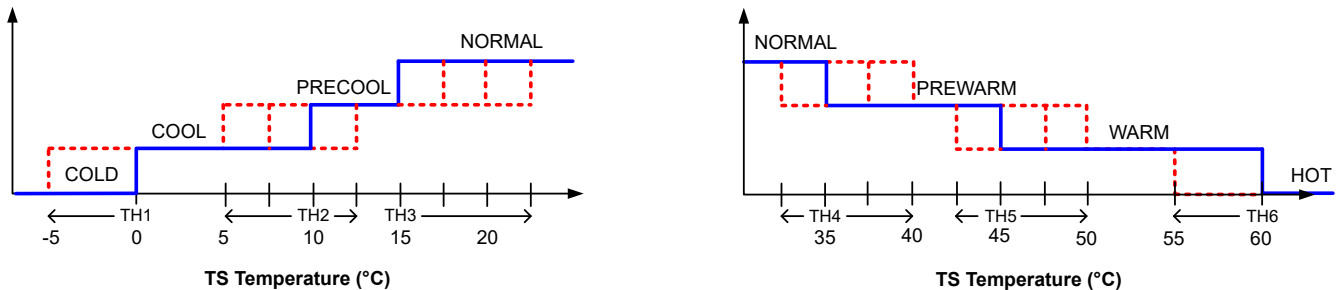


図 7-4. 高度な TS 充電領域

表 7-2. TS スレッシュホールド設定 (デフォルト値は青)

地域	制御レジスタ	制御値
低温	TS_TH1	-5°C
		0°C
やや低温	TS_TH2	5°C
		7.5°C
		10°C
		13.5°C

表 7-2. TS スレッシュホールド設定 (デフォルト値は青) (続き)

地域	制御レジスタ	制御値
予冷	TS_TH3	15°C
		17°C
		20°C
		22.5°C
予温	TS_TH4	32.5°C
		35°C
		37.5°C
		40°C
やや高温	TS_TH5	42.5°C
		45°C
		47.5°C
		50°C
熱い	TS_TH6	55°C
		60°C

充電電流の変化を反映するために、充電終了と充電安全タイマは温度ゾーン内で調整されます。やや低温またはやや高温のゾーンで、IPRECHG および ICHG を 20% または 40% に低減すると、充電安全タイマはハーフレートでカウントされます。充電が中断されると、安全タイマが一時停止し、STAT ピンが点滅して、CHG_STAT が 000 (充電なし) に設定されます。やや低温またはやや高温の温度ゾーンで、充電電流が減少しても、充電終了は有効のままで (EN_TERM = 1 の場合)、終止電流 (ITERM) は変更されません。

7.3.5.4.2 TS ピンのサーミスタ構成

代表的な TS 抵抗ネットワークを以下に示します。

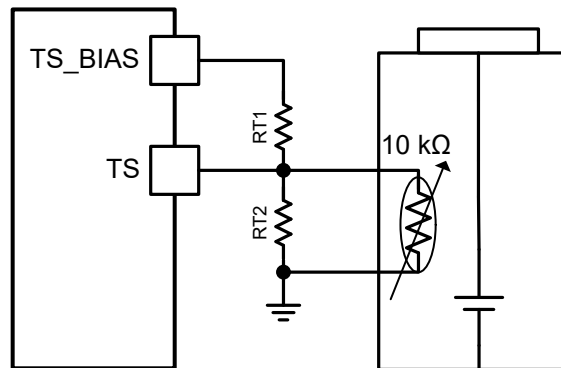


図 7-5. TS 抵抗ネットワーク

RT1 と RT2 の値は、推奨されている 103AT-2 サーミスタの 0°C および 60°C における抵抗値 ($R_{TH0°C} = 27.28k\Omega$ 、 $R_{TH60°C} = 3.02k\Omega$)と、それに対応する電圧スレッシュホールド V_{TS_COLD} および V_{TS_HOT} (REGN に対する比率で、0 ~ 1 の値)に基づいて決定されます。

$$RT2 = \frac{R_{TH0°C} \times R_{TH60°C} \times \left(\frac{1}{V_{TS_0°C}} - \frac{1}{V_{TS_60°C}} \right)}{R_{TH60°C} \times \left(\frac{1}{V_{TS_60°C}} - 1 \right) - R_{TH0°C} \times \left(\frac{1}{V_{TS_0°C}} - 1 \right)} \quad (3)$$

$$RT1 = \frac{\frac{1}{V_{TS,0^{\circ}C}} - 1}{\frac{1}{RT2} + \frac{1}{RTH_{0^{\circ}C}}} \quad (4)$$

$$RT2 = \frac{RTH_{COLD} \times RTH_{HOT} \times \left(\frac{1}{VT1} - \frac{1}{VT5} \right)}{RTH_{HOT} \times \left(\frac{1}{VT5} - 1 \right) - RTH_{COLD} \times \left(\frac{1}{VT1} - 1 \right)} \quad (5)$$

$$RT1 = \frac{\frac{1}{VT1} - 1}{\frac{1}{RT2} + \frac{1}{RTH_{COLD}}} \quad (6)$$

バッテリーパックに 103AT-2 の NTC サーミスタを使用すると仮定した場合、RT1 と RT2 はそれぞれ 5.23kΩ および 30.1kΩ と計算されます。

サーミスタが TS_BIAS からバイアスされる場合、最大電流は $I_{TS_BIAS_FAULT}$ と比較してチェックする必要があります。サーミスタのインピーダンスが 0Ω (非常に高温) となる最悪条件では、バイアス電流は次のとおりです：

$$I_{BIAS_MAX} = \frac{V_{REGN}}{RT1} \quad (7)$$

5.23kΩ RT1 の場合、これは 0.94mA の最大 I_{BIAS} を持っており、これは最小 $I_{TS_BIAS_FAULT}$ スレッシュホールドを十分に下回っています。103AT-2 の NTC サーミスタは推奨されているサーミスタであり、公称インピーダンスは 10kΩ です。より低いインピーダンスのサーミスタを使用すると R1 の値が変わり、TS_BIAS ピンの故障スレッシュホールドを超えるバイアス電流が発生する可能性があります。TS_STAT[2:0] は 111 に設定されます。

7.3.5.4.3 OTG モードでの低/高温ウィンドウ

ブースト OTG モードおよびにおけるバッテリー保護のため、このデバイスはバッテリー温度が TS_TH_OTG_COLD から TS_TH_OTG_HOT のスレッシュホールド範囲内にあるかを監視します。RT1 が 5.3kΩ、RT2 が 31.1kΩ の 103AT-2 NTC サーミスタを使用した場合、TS_TH_OTG_COLD のデフォルトは -10°C、TS_TH_OTG_HOT のデフォルトは 60°C です。温度がこの範囲外になると、REGN をオンのまま OTG モードは一時停止されます。さらに、VBUS_STAT ビットは 000 に設定され、TS_STAT は 001 (TS_OTG_COLD) または 010 (TS_OTG_HOT) に設定され、TS_FLAG が設定されます。昇圧 OTG モードでは、コンバータはスイッチングを停止します。バッテリー温度が通常温度に戻ると、昇圧が再開され、TS_STAT は 000 (TS_NORMAL) に戻ります。

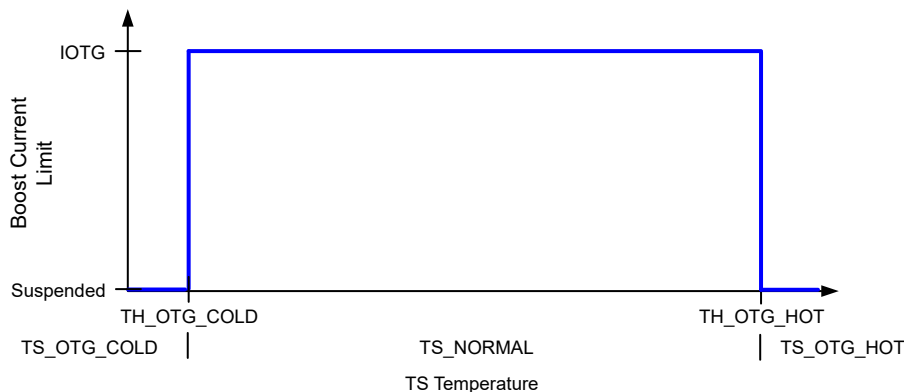


図 7-6. 昇圧モードでの TS ピン サーミスタ検出スレッシュホールド

7.3.5.4.4 JEITA 充電レートのスケーリング

TS_ISET_PRECOOL、TS_ISET_COOL、TS_ISET_PREWARM、および TS_ISET_WARM のクール / ウォーム充電電流フォールドバックは、1C の充電レートに基づいています。1C レートとは、バッテリー容量 (mA 時間) を 1 時間で割った値を指します。したがって、500mA 時間のバッテリーの場合、1C の充電レートは 500mA になります。同じバッテリーの場合、2C の充電レートは 1,000mA になります。充電フォールドバックを換算するには、ホストはバッテリーの C レートに合わせて CHG_RATE レジスタを設定する必要があります。これに応じてフォールドバックがスケーリングされます。

TS_ISET_PRECOOL、TS_ISET_COOL、TS_ISET_PREWARM、または TS_ISET_WARM が 00 (中断) または 11 (変更なし) に設定されている場合、CHG_RATE 設定は無効になります。表 7-3 に概要を示します

表 7-3. ICHG フォールドバック

TS_ISET_PRECOOL、TS_ISET_COOL、 TS_ISET_PREWARM、または TS_ISET_WARM	CHG_RATE	電流を ICHG の割合でフォールドバックします
00	任意	0% (中断)
01 (20%)	00 (1C)	20%
	01 (2C)	10%
	10 (4C)	5%
	11 (6C)	3.3%
10 (40%)	00 (1C)	40%
	01 (2C)	20%
	10 (4C)	10%
	11 (6C)	6.6%
11	任意	100%

7.3.5.4.5 TS_BIAS ピン

このデバイスには、バッテリー温度検出サーミスタと関連する抵抗デバイダを REGN から分離する TS_BIAS ピンがあります。標準的な抵抗デバイダ回路を使用した 103AT-2 サーミスタの場合、バイアスに約 400µA が必要です。充電器は TS_BIAS ピンを備えています。このピンは、バック ツー バック MOSFET 経由で REGN LDO に内部接続されます。温度測定を実行しない場合、スイッチは無効になり、サーミスタと抵抗デバイダは REGN LDO から切断されるため、400µA のバイアス電流の不要な消費を防止します。また、TS_IGNORE = 1 の場合、TS_BIAS ピンは REGN から切断されません。

TS_BIAS ピンは短絡保護機能を備えています。TS_BIAS ピンの短絡が検出された場合、スイッチは無効化され、REGN からの短絡を接続解除します。この状態が発生すると、TS_STAT は 111 に設定されます。充電モードと OTG モードは、短絡が解消されるまで一時停止します。

7.3.5.5 充電安全タイマ

BQ25638 には、異常なバッテリー状態による充電サイクルの長時間化を防止するため、3 つの内蔵セーフティタイマが搭載されています。高速充電セーフティタイマおよびプリチャージセーフティタイマは、それぞれ I²C の CHG_TMR フィールドおよび PRECHG_TMR フィールドで設定されます。プリチャージタイマは 1 時間に固定されています。

EN_SAFETY_TMRS = 0 に設定することで、トリクル充電、プリチャージ、高速充電安全タイマを無効化できます。EN_SAFETY_TMRS は、チャージャがどの充電ステージにあるかに関係なく、いつでも有効化できます。各タイマは、次の 2 つの条件が同時に満たされた時点でカウントを開始します: EN_SAFETY_TMRS = 1 で、対応する充電段がアクティブです。

高速充電、トリクル充電、またはプリチャージのいずれかのセーフティタイマが満了すると、SAFETY_TMR_STAT ビットおよび SAFETY_TMR_FLAG ビットは 1 に設定されます。

充電電流の低下を引き起こすイベントが発生した場合、EN_TMR2X ビットが設定されていると、充電セーフティ タイマは半分のクロック レートでカウントされます。

充電を中断する故障が発生している間は、EN_TMR2X ビットの状態に関係なく、充電、プリチャージ、およびトリクルの各セーフティ タイマも中断されます。故障が解消されると、充電が再開され、タイマが停止した場所で安全タイマが再開されます。

充電安全タイマと充電終了を同時に無効化することもできます。この条件では、ホストによってタイマが無効にされるまで、充電は実行され続けます。

7.3.6 USB On-The-Go (OTG)

7.3.6.1 昇圧 OTG モード

このデバイスは昇圧コンバータ動作をサポートしており、バッテリーから VBUS に電力を供給できます。出力電圧は VOTG に設定され、最大電流は IOTG に設定されます。昇圧 OTG への移行が成功すると、VBUS_STAT は 111 に設定されます。昇圧動作は、次の条件が満たされると有効になります：

1. BAT が V_{BAT_OTG} を上回る
2. VBUS が $V_{BAT} + V_{SLEEP}$ を下回る
3. 昇圧モード動作が有効化 (EN_OTG = 1)
4. $V_{TS_OTG_HOT} < V_{TS} < V_{TS_OTG_COLD}$
5. $V_{REGN} > V_{REGN_OK}$
6. EN_OTG = 1 の後に 30ms の遅延
7. 昇圧モードレギュレーション電圧 (VOTG) はバッテリー電圧の 105% を上回っています。

以下のいずれかの条件により、昇圧 OTG が終了します。特に記述のない限り、EN_OTG = 0 を設定すると、終了時にバッテリー専用モードになります：

- OTG モードは無効化されます (EN_OTG = 0)。
- シャットダウン、超低消費電力モード、またはシステム パワー リセットに移行する際は、EN_OTG = 0 に設定し、その後選択されたシャットダウン、超低消費電力モード、またはシステム パワー リセットに移行します。

7.3.7 監視用の内蔵 12 ビット ADC

BQ25638 は内蔵 12 ビット ADC を備えているため、ホストは各種のシステム パラメータを監視できます。ADC_RATE ビットを使用すると、連続変換またはワンショット動作を行えます。

ADC を有効化するには、ADC_EN ビットを 1 に設定する必要があります。電力節約のため、ADC はデフォルト (ADC_EN = 0) で無効になっています。VBUS > VPOORSRC または VBAT > V_{BAT_LOWV} のいずれかが有効な場合、ADC は動作できます。VBUS または VBAT がそれぞれ有効なスレッシュホールドに達する前に ADC_EN を 1 に設定した場合、ADC_EN は 0 のままになります。充電器がハイ インピーダンス モードに移行している間、ADC は一時的に停止します。

ADC_DONE_STAT と ADC_DONE_FLAG ビットは、ワンショット モードのみで変換が完了すると設定されます。連続変換モードでは、ADC_DONE_STAT と ADC_DONE_FLAG ビットは意味を持たず、0 のままになります。ワンショット モードでは、変換完了時に EN_ADC ビットが 0 に設定され、同時に ADC_DONE_FLAG ビットも設定されます。連続モードでは、ユーザーがビットを 0 に設定して ADC を無効にするまで、EN_ADC ビットは 1 のままになります。

このデバイスは、最大 1V の外部信号の値を監視するため、オプションの ADCIN 入力を備えています。

7.3.8 ステータス出力 (\overline{INT} 、 \overline{PG} 、STAT)

7.3.8.1 PG ピンのパワー グッド インジケータ

以下の場合に、 \overline{PG} ピンが LOW になり、良好な入力ソースを示します。

- V_{VBUS} は V_{VBUS_UVLOZ} を上回っています
- V_{VBUS} がバッテリーを上回っています (スリープ状態ではありません)

- V_{VBUS} が V_{VBUS_OVP} スレッショルドを下回っています
- $I_{POORSRC}$ 電流が印加された場合、 V_{VBUS} は $V_{POORSRC}$ を上回ります (不十分なソースではありません)
- V_{VBUS} はプログラマブル PG_TH スレッショルドを上回っています

7.3.8.2 充電ステータス インジケータ (STAT)

BQ25638 は、オープンドレインの STAT ピンで充電状態を示します。STAT ピンは LED を駆動できます。STAT ピン機能は、DIS_STAT ビットを使用して無効化できます。無効化されると、オープンドレインの STAT ピンはハイインピーダンス状態となり、外部プルアップ抵抗がある場合には、このピンは HIGH に引き上げられます。DIS_STAT を 1 (無効) に設定した場合、このピンはフローティングのままにしておくことができます。

表 7-4. STAT ピンの状態

充電状態	ステータス インジケータ
充電中 (再充電を含む)	Low
充電なし、故障は検出されません。(充電完了、EN_CHG = 0、 \overline{CE} high、EN_HIZ = 1、アダプタなしを含む、OTG モードの場合です。) で	高
充電の中断 昇圧モードの中断	1Hz で点滅

7.3.8.3 ホストへの割り込み (\overline{INT})

多くのアプリケーションでは、ホストはチャージャのステータスレジスタを継続的にポーリングしません。代わりに、 \overline{INT} ピンを使用して、256 μ s \overline{INT} パルスでステータスの変化をホストに通知することもできます。割り込みパルスを受信すると、ホストはフラグレジスタ (Charger_Flag_X および FAULT_Flag_X) を読み出して割り込みの原因となったイベントを特定できます。また、フラグが立っている各イベントについて、対応するステータスレジスタ (Charger_Status_X および FAULT_Status_X) を読み出すことで、現在の状態を確認できます。フラグビットは、一度 1 に設定されると、ホストによって読み出されるまでラッチされたままとなり、読み出しによってクリアされます。ただし、ステータスビットは、ステータスに変更が発生するたびに更新され、常にシステムの現在の状態を表します。

\overline{INT} イベントをオフにマスクして、最初の電源オン割り込みを除き、パルスが発生したときに \overline{INT} パルスが送信されないようにできます。割り込みイベントは、レジスタ (Charger_Mask_X および FAULT_Mask_X) のマスクビットをセットすることでマスクされます。割り込みパルスがマスクされているかどうかにかかわらず、イベントによって、対応するフラグビットが常に 1 に設定されます。

7.3.9 BATFET 制御

このデバイスは、双方向遮断可能な BATFET を内蔵しており、これをオフにすることで、バッテリーからシステムへのリーク電流を遮断できます。BATFET は BATFET_CTRL レジスタビットによって制御され、シャットダウンモード、超低消費電力モード、およびシステム電源リセットをサポートします。

表 7-5. BATFET 制御モード

モード	BATFET	I ² C	エントリ、アダプタなし	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 0	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 1	終了
正常	オン	アクティブ	該当なし			該当なし
シャットダウンモード	オフ	オフ	BATFET_CTRL = 01 を書き込むと、BATFET_DLY の後に BATFET がオフされ、シャットダウンに入ります。	アダプタが接続されている状態で BATFET_CTRL = 01 を書き込んだ場合、BATFET_CTRL_WVBUS の設定に関係なくこの書き込みは無視され、BATFET_CTRL は 00 にリセットされます。		アダプタブ ラグイン

表 7-5. BATFET 制御モード (続き)

モード	BATFET	I ² C	エントリ、アダプタなし	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 0	エントリ、アダプタあり、 BATFET_CTRL_WVBUS = 1	終了
超低消費電力モード	オフ	アクティブ	BATFET_CTRL = 10 を書き込むと、BATFET_DLY の後に BATFET がオフになり、超低消費電力モードに入ります。	アダプタが接続されている間は、BATFET_CTRL = 10 を書き込んでも効果はありません。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスは BATFET をオフにし、超低消費電力モードに入ります。アダプタが取り外される前に BATFET_CTRL = 00 を書き込むと、超低消費電力モードは中止されます。	BATFET_CTRL = 10 を書き込むと、BATFET_DLY の後に BATFET がオフになります。BATFET_DLY が満了し、かつアダプタが取り外されると、デバイスは超低消費電力モードに入ります。アダプタを取り外す前に BATFET_CTRL = 00 を書き込むと、BATFET がオンになり、超低消費電力モードが中止されます。	\overline{QON} 、I ² C、アダプタプラグイン
システムリセット	オン → オフ → オン	アクティブ	BATFET_CTRL = 11 を書き込むと、BATFET_DLY 後にシステムリセットが開始されます。t _{QON_RST} の間、 \overline{QON} を Low にホールドすると、即時リセットが開始されます (BATFET_DLY は適用されません)。	BATFET_CTRL = 11 を書き込むと無視され、BATFET_CTRL は 00 にリセットされます。t _{QON_RST} の間 \overline{QON} を low に保持すると、無視されます。	BATFET_CTRL = 11 を書き込むと、BATFET_DLY 後にシステムリセットが開始されます。 \overline{QON} を t _{QON_RST} の間 Low にホールドすると、即時リセットが開始されます。システムリセット中、コンバータは HIZ になり、システムリセットが完了すると HIZ を終了します。	該当なし

7.3.9.1 シャットダウン モード

最小のバッテリーリーク電流を実現するために、ホストはレジスタ ビット BATFET_CTRL を 01 に設定することでデバイスをシャットダウンできます。このモードでは、バッテリーからシステムへの電力供給を防止するために BATFET がオフになり、I²C が無効化され、充電器が完全にシャットダウンされます。充電器は、アダプタを接続することによってのみ起動できます。アダプタが接続されると、デバイスはすべてのレジスタ設定が POR デフォルトの状態ですべて再起動します。

ホストが BATFET_CTRL を 01 に設定した後、BATFET は BATFET_DLY レジスタ ビットで設定された 24ms または 12s のいずれかの待ち時間を経てオフになります。BATFET_CTRL_WVBUS の設定に関係なく、V_{VBUS} < V_{VBUS_UVLO} のときにのみシャットダウン モードに移行できます。シャットダウン モードの開始には影響しません。V_{VBUS} > V_{VBUS_UVLOz} の状態でホストが BATFET_CTRL = 01 を書き込んだ場合、その要求は無視され、BATFET_CTRL ビットは 00 に戻されます。

昇圧 OTG またはホストが BATFET_CTRL を 01 に書き込んだ場合、BQ25638 はまず EN_OTG = 0 を設定して昇圧 OTG を終了し、その後シャットダウン モードに入ります。このとき、

シャットダウン モード中、 \overline{QON} は何の影響も及ぼしません。シャットダウン中は、 \overline{QON} ピンの内部プルアップがディスエーブルにされ、ピンを流れるリークが防止されます。

7.3.9.2 超低消費電力モード (ULPM)

超低消費電力モードでは、BATFET がオフになり、バッテリーからシステムへの電力供給を防止します。ホストは BQ25638 を BATFET_CTRL = 10 に設定することで、超低消費電力モードに移行できます。超低消費電力モードは、シャットダウン モードよりも静止電流がわずかに高くなりますが、 \overline{QON} または I²C コマンドを使用して超低消費電力モードを終了できます。デバイスは、次のいずれかの方法で超低消費電力モードから復帰します。

- t_{SM_EXIT} の間、 \overline{QON} ピンを low にプルします
- I²C 経由で BATFET_CTRL を 00 に書き込む
- $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタ プラグイン)

BATFET_DLY + 350ms 後に、充電器は超低消費電力モードに移行します。この遅延期間中にアダプタが接続された場合、デバイスは超低消費電力モードを終了しません。BATFET_DLY + 350ms 経過後にアダプタが接続されると、デバイスは超低消費電力モードからウェイクアップします。充電器が超低消費電力モードを終了すると、レジスタは POR 値にリセットされます。

超低消費電力モードに入るのは、アダプタが存在しない場合のみです。 $V_{VBUS} > V_{VBUS_UVLOZ}$ (アダプタあり) のときに BATFET_CTRL = 10 を設定すると、BATFET が無効になります。もしくは即時の影響は発生しません (BATFET_CTRL_WVBUS の設定による)。

7.3.9.3 システム電源リセット

BATFET は、コンバータが動作していないとき、バッテリーとシステム間のロード スイッチとして機能します。BATFET の状態をオンからオフに変更することで、SYS に接続されているシステムはパワー サイクルできます。次のいずれかの条件により、システムの電源リセットが開始されます。

- BATFET_CTRL_WVBUS = 1 で、かつ \overline{QON} が t_{QON_RST} の間 Low にプルされている
- BATFET_CTRL_WVBUS = 1 で、かつ BATFET_CTRL = 11
- BATFET_CTRL_WVBUS = 0 で、かつ $V_{BUS} < V_{VBUS_UVLO}$ と同時に \overline{QON} が t_{QON_RST} の間 Low にプルされている
- BATFET_CTRL_WVBUS = 0 で、かつ $V_{BUS} < V_{VBUS_UVLO}$ 、BATFET_CTRL = 11

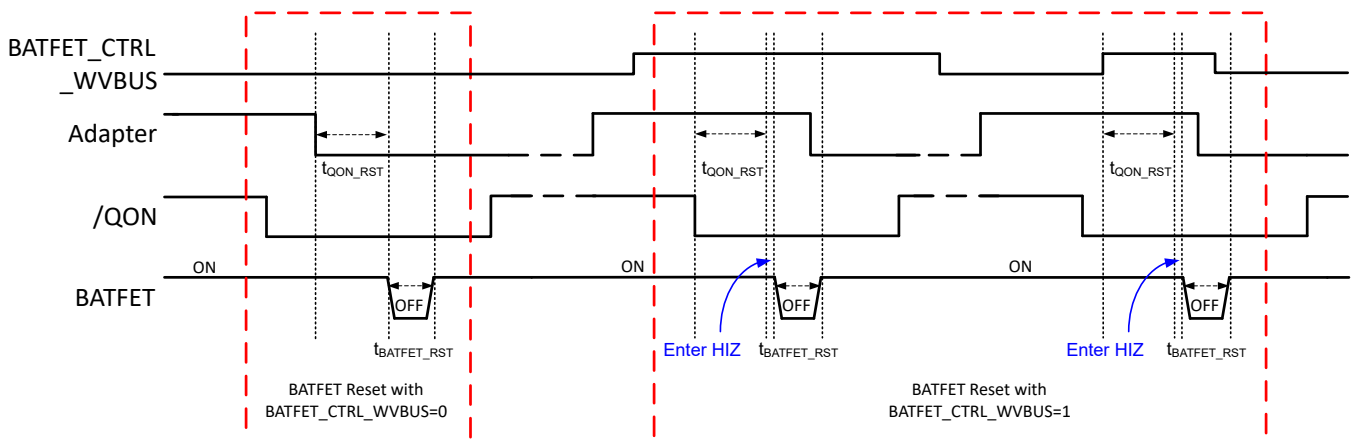


図 7-7. システム電源リセットのタイミング

BATFET_CTRL_WVBUS が 1 に設定されている場合、VBUS が存在するかどうかにかかわらず、BATFET_CTRL = 11 または、 \overline{QON} が t_{QON_RST} の間 Low にプルされれば、システム電源リセットは続行されます。システム電源リセットを開始する前に、 t_{BATFET_DLY} の間遅延があります。 \overline{QON} が Low にプルされた場合、BATFET_DLY の設定に関係なく、 t_{QON_RST} の完了後に遅延はありません。

システムの電源リセットは、バッテリー専用の状態から、OTG モードから、またはアダプタが存在する場合は順方向充電モードから開始できます。充電器が昇圧 OTG モードのときにシステム電源がリセットされると、まず EN_OTG = 0 を設定することで昇圧 OTG モードが終了します。

7.3.10 保護

7.3.10.1 バッテリーのみおよびハイ インピーダンス モードでの電圧と電流監視

デバイスは、アダプタなしでバッテリー駆動している場合、またはバッテリーをハイ インピーダンス モードで動作させている場合、監視する電圧および電流の項目が制限されます。

7.3.10.1.1 バッテリ過電流保護

BQ25638 は、2 つのレベルのバッテリ過電流保護機能を搭載しています。I_{BAT_PK} スレッシュホールドは IBAT_PK によって設定され、バッテリ放電のための高速 (100μs) 保護を提供します。I_{BATFET_OCP} は、BATFET に対して、低速 (50ms) の固定スレッシュホールド保護を提供します。バッテリの放電電流がいずれかのスレッシュホールドをデグリッチ時間以上超えると、BAT_FAULT_STAT および BAT_FAULT_FLAG の故障レジスタビットが 1 に設定され、BATFET はオフ時間 100ms、オン時間約 1% のヒカップモードに入ります。ヒカップモードで BATFET が無効になると、BAT_FAULT_STAT は 0 に戻ります。BATFET がオンに戻ると、I_{BAT_PK} および I_{BATFET_OCP} スレッシュホールドがそれぞれのグリッチ除去時間で再評価されます。昇圧 OTG モードで、バッテリ放電電流が、それぞれのグリッチ除去時間について I_{BAT_PK} と I_{BATFET_OCP} のどちらかを上回ると、充電器は EN_OTG ビットをクリアすることで OTG モードを終了します。

7.3.10.1.2 バッテリ低電圧誤動作防止

バッテリ単独モードでは、V_{BAT} が V_{BAT_UVLO} を下回ると BQ25638 が BATFET を無効化し、システムをバッテリから切り離します。I²C もディスエーブルになります。V_{BAT} が V_{BAT_UVLOZ} を上回るか、または V_{VBUS} が V_{VBUS_UVLOZ} を上回って低電圧ロックアウト状態から復帰すると、I²C が再び有効になり、レジスタは POR 値にリセットされます。

7.3.10.2 降圧モードでの電圧および電流監視

7.3.10.2.1 入力過電圧

VBUS 電圧が V_{VBUS_OVP} を上回ると、コンバータはスイッチングを直ちに停止し 内部パワー MOSFET を保護し、I_{PMID_LOAD} 放電電流が印加されて VBUS 電圧を低下させます。VBUS_FAULT_FLAG が 1 に設定され、VBUS_FAULT_STAT ビットが 1 に遷移します。VBUS が V_{VBUS_OVPZ} を下回ると、VBUS_FAULT_STAT は 0 に遷移し、コンバータはスイッチングを再開します。

7.3.10.2.2 システム過電圧保護 (SYSOVP)

順方向コンバータ動作時に V_{SYS} が V_{SYS_OVP} を上回ると、電圧オーバーシュートを抑えるためにコンバータは直ちにスイッチングを停止し、システム電圧を引き下げるために I_{SYS_LOAD} を印加します。、V_{SYS_FAULT_FLAG} が 1 に設定され、V_{SYS_FAULT_STAT} が 1 に遷移します。V_{SYS} が V_{SYS_OVP} を下回ると、コンバータはスイッチングを再開し、30mA 放電電流が解消され、V_{SYS_FAULT_STAT} は 0 に遷移します。

7.3.10.2.3 フォワード コンバータのサイクル単位の電流制限

コンバータは、スイッチング MOSFET にサイクル単位のピーク過電流保護を備えています。順方向モードでは、Q2 を流れる電流が I_{HSFET_OCP} を上回ると、コンバータはスイッチング サイクルの残りの時間にわたってハイサイド ゲート駆動を直ちにオフにします。次のスイッチング サイクルで、通常スイッチングが再開されます。

7.3.10.2.4 システム短絡

SYS 電圧が V_{SYS_SHORT} を下回ると、充電器 は直ちに PFM 動作に移行し、出力電流を約 0.5A 以下に制限します。、SYS_FAULT_STAT および SYS_FAULT_FLAG ビットは 1 にセットされます。V_{SYS} が V_{SYS_SHORTZ} を上回ると、コンバータは強制 PFM モードを終了し、SYS_FAULT_STAT ビットは 0 に設定されます。

7.3.10.2.5 バッテリ過電圧保護 (BATOVP)

V_{BAT} が V_{BAT_OVP} を上回ると BQ25638、 がコンバータを直ちにオフにすることで充電を無効化します。BAT_FAULT_FLAG が 1 に設定され、BAT_FAULT_STAT が 1 に遷移します。V_{BAT} が V_{BAT_OVPZ} を下回ると充電が再開され、BAT_FAULT_STAT は 0 に戻ります。

7.3.10.2.6 スリープ コンパレータと不十分なソース コンパレータ

スリープ コンパレータは、バッテリ充電中にアダプタ電圧が降圧コンバータの動作を維持するのに不十分な場合、コンバータを中断させるために使用されます。V_{VBUS} が V_{BAT} + V_{SLEEP} を下回ると、コンバータはスイッチングを停止し、PG ピンは high に遷移します。V_{VBUS} が V_{BAT} + V_{SLEEPZ} を上回ると、コンバータが再起動し、PG ピンは low に遷移します。

V_{VBUS} が V_{POORSRC} を下回ると、コンバータはスイッチングを停止し、(スリープ コンパレータによってすでに停止され high になっていない限り) PG ピンは high に遷移します。また、VBUS_STAT は 000 に遷移し、デバイスはバッテリ単独

モードに遷移します。V_{VBUS} が V_{POORSRC} を上回ると、新しいアダプタが接続され、ソース認定が不十分になります。VBUS_STAT および PG ピンの状態は、[セクション 7.3.3](#) に示すように、アダプタ接続シーケンスによって決定されます。

7.3.10.3 昇圧モードでの電圧および電流監視

このデバイスは、安全なリバース モード動作を実現するために、VBUS、SYS、BAT の電圧および VBUS、BAT、FET の電流を厳密に監視します。

7.3.10.3.1 昇圧モード過電圧保護

OTG 動作中 BQ25638、2 つのコンパレータを使用して VBUS および PMID で出力過電圧を検出します。VBUS または PMID の電圧が OVP スレッシュホールドを超えると、コンバータはスイッチングを停止し、電圧の放電を試みます。

VBUS で、または PMID で の間 OVP 状態が継続すると、OTG_FAULT_FLAG が 1 に設定され、OTG_FAULT_STAT は 1 に遷移し、コンバータはフォルト状態としてパワーダウンします。デバイスは EN_OTG = 0 に設定され、OTG モードを終了します。

7.3.10.3.2 昇圧モード デューティ サイクル保護

起動時の初期ブランキング期間の後、BQ25638 は昇圧 OTG モード中の PMID 電圧を監視し、最小デューティ サイクルを維持するために、PMID 電圧が V_{SYS} を十分に上回る値に維持されることを確認します。V_{PMID} が V_{BOOST_DUTY} (標準値 105% V_{SYS}) を下回ると、コンバータは停止し、ヒックアップ モードに移行します。

昇圧コンバータがヒックアップ モードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブースト モードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.10.3.3 昇圧モードの PMID 低電圧保護

昇圧 OTG モード中、BQ25638 コンバータは PMID の低電圧を監視します。PMID 電圧が V_{OTG_UVP} を下回ると、コンバータは停止し、ヒックアップ モードに移行します。

昇圧コンバータがヒックアップ モードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブースト モードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.10.3.4 昇圧モード バッテリ低電圧

OTG モード中に V_{BAT} が V_{BAT_OTGZ} を下回ると、充電器は EN_OTG = 0 と BAT_FAULT_STAT および BAT_FAULT_FLAG が 1 に設定されることで OTG モードを終了します。V_{BAT} < V_{BAT_OTG} の間に EN_OTG = 1 を設定すると OTG には移行せず、EN_OTG ビットは 0 にクリアされます。バッテリーが V_{BAT_OTG} を超えて充電されると、EN_OTG = 1 を設定することで OTG モードに移行できます。

7.3.10.3.5 昇圧コンバータのサイクル単位の電流制限

コンバータは、スイッチング MOSFET にサイクル単位のピーク過電流保護を備えています。OTG モードでは、Q3 を流れる電流が I_{Q3_CBC} を上回ると、コンバータはローサイド ゲート駆動を直ちにオフにし、スイッチング サイクルの残りの時間の間、その状態を維持します。次のスイッチング サイクルで、通常スイッチングが再開されます。

7.3.10.3.6 昇圧モード SYS 短絡

昇圧 OTG モード中に V_{SYS} が V_{SYS_SHORT} を下回ると、BQ25638 は直ちに昇圧コンバータを停止し、ヒックアップ モードに移行します。SYS_FAULT_FLAG を 1 に設定します。

昇圧コンバータがヒックアップ モードから復帰できない場合、EN_OTG ビットがクリアされ、デバイスはブースト モードを終了します。ホストは EN_OTG = 1 を設定することで、昇圧 OTG モードの再起動を試みることができます。

7.3.10.4 サーマル レギュレーションおよびサーマル シャットダウン

7.3.10.4.1 降圧モードでの過熱保護

このデバイスは、内部接合部温度 (T_J) を監視して、チップの過熱を回避し、降圧モードでの IC 接合部温度を制限します。内部接合部温度が T_{REG} サーマル レギュレーション限界値 (T_{REG} レジスタ構成) を超えると、デバイスは充電電流を下げます。熱制御中は、安全タイマがクロックの半分の速度で動作し、T_{REG_FLAG} および T_{REG_STAT} ビットが 1

に設定されます。さらに、IC の接合温度が T_{SHUT} を超えると、コンバータおよび BATFET をオフにするサーマル シャットダウン機能を備えています。故障ビット TSHUT_FLAG が 1 に設定され、TSHUT_STAT は 1 に遷移します。IC 温度が T_{SHUT_HYS} よりも T_{SHUT} よりも低く、TSHUT_STAT が 0 に遷移すると、BATFET とコンバータが再度イネーブルになります。

7.3.10.4.2 昇圧モードでの過熱保護

このデバイスは、内部接合部温度を監視し、昇圧モード時にサーマル シャットダウンを提供します。IC 接合部温度が T_{SHUT} を超えると、EN_OTG ビットを Low に設定して BATFET をオフにし、TSHUT_FLAG を 1 に設定することで昇圧モードがディスエーブルになります。IC 接合部温度が $T_{SHUT} - T_{SHUT_HYS}$ を下回った場合、BATFET が自動的に有効になり、システムを復元できるようになります。また、ホストは EN_OTG ビットを再度イネーブルにして回復できます。

7.3.10.4.3 バッテリのみでの過熱保護

本デバイスは、チップの過熱を回避し、バッテリーのみでの IC 接合部温度を制限するために、内部接合部温度 T_J を監視します。IC の接合温度が T_{SHUT} を超えると、BATFET をオフにするサーマル シャットダウン機能を備えています。故障ビット TSHUT_FLAG が 1 に設定され、TSHUT_STAT は 1 に遷移します。IC 温度が T_{SHUT} より T_{SHUT_HYS} 分低下すると BATFET が再び有効化され、TSHUT_STAT は 0 に戻ります。

7.4 デバイスの機能モード

7.4.1 ホスト モードとデフォルト モード

このデバイスはホスト制御充電器ですが、ホスト管理なしでデフォルト モードで動作できます。デフォルト モードでは、このデバイスはホストなし、またはホストがスリープモードのときに自律充電器として使用できます。チャージャがデフォルトモードのとき、WD_STAT ビットは HIGH になり、WD_FLAG は 1 に設定され、INT は Low にアサートされてホストにアラートを送信します (WD_MASK でマスクされている場合を除きます)。WD_FLAG ビットは、最初の読み取り時に「1」として、その後の読み取り時に「0」として読み取られます。充電器がホスト モードのとき、WD_STAT ビットは LOW になります。

パワーオンリセット後、デバイスはデフォルト モードで起動し、ウォッチドッグ タイマが満了します。すべてのレジスタはデフォルト設定になっています。

デフォルト モードでは、デバイスはデフォルト設定で 1 時間のトリクル充電安全タイマ、2.3 時間のプリ充電安全タイマ、14 時間の急速充電安全タイマを使用して、バッテリーの充電を継続します。タイマの期限 (1 時間、2.3 時間または 14 時間) が切れると充電は停止しますが、降圧コンバータは引き続き動作し、システム負荷に電力を供給します。

いずれかの I²C レジスタへの書き込みによって、充電器はデフォルト モードからホスト モードに遷移し、ウォッチドッグ タイマが開始します。すべてのデバイス パラメータは、ホストによりプログラムできます。デバイスをホスト モードのまま維持するには、ウォッチドッグ タイマーの期限が切れる前に (WD_STAT ビットがセットされる前に)、WD_RST ビットに 1 を書き込んでリセットする必要があります。または、WATCHDOG ビットを 00 に設定してウォッチドッグ タイマを無効化することもできます。

ウォッチドッグがタイムアウトすると、デバイスはデフォルト モードに戻ります。ウォッチドッグ タイマがタイムアウトすると、ICHG 値は半分に分割され、「レジスタ マップ」セクションのレジスタ表の注記列に示されているように、他の多くのフィールドは POR のデフォルト値にリセットされます。ウォッチドッグ タイマがタイムアウトしている場合、任意の書き込みでウォッチドッグ タイマはリセットされます。ウォッチドッグタイマが満了すると、WD_STAT および WD_FLAG が 1 に設定され、INT が low にアサートされてホストにアラートを送信します (WD_MASK でマスクされている場合を除きます)。

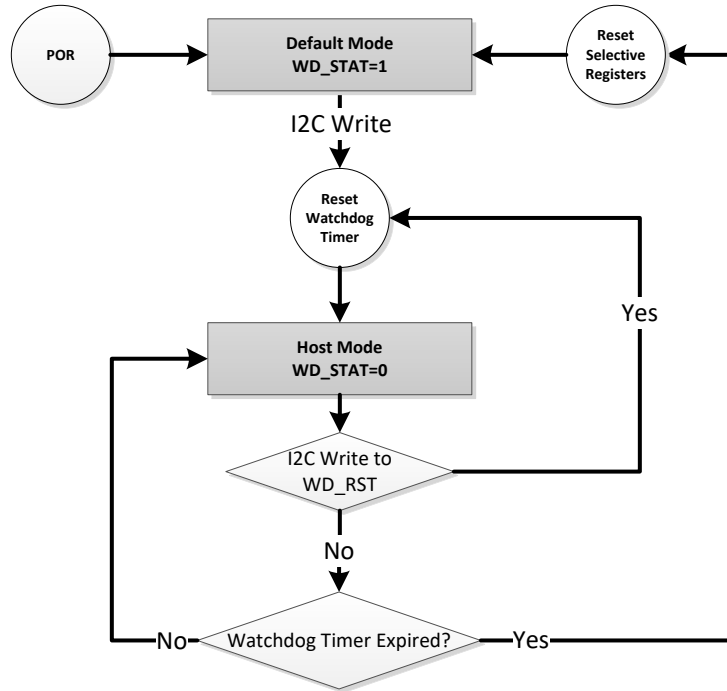


図 7-8. ウォッチドッグ タイマのフロー チャート

7.4.2 レジスタ ビットのリセット

デフォルト モードでは、ウォッチドッグ タイマによってレジスタがリセットされるほか、REG_RST ビットを 1 に書き込むことで、レジスタとタイマをデフォルト値にリセットできます。REG_RST ビットでリセット可能なレジスタ ビットについては、「レジスタ マップ」セクションを参照してください。レジスタをリセットすると、REG_RST ビットは自動的に 1 から 0 に戻ります。

7.5 プログラミング

7.5.1 シリアルインターフェイス

BQ25638 では、I²C 互換のインターフェイスを使用して柔軟な充電パラメータのプログラミングと、デバイスのステータスの瞬時の報告を行えます。I²C は、双方向 2 線式のシリアル インターフェイスです。必要なのは、シリアル データ ライン (SDA) とシリアル クロック ライン (SCL) の 2 本のオープンドレイン バス ラインのみです。

このデバイスは、7 ビット I²C アドレス 0x6B を持ち、レジスタ マップで定義されたレジスタ アドレスにより、マイコンやデジタル信号プロセッサなどのホスト デバイスから制御入力を受信します。ホスト デバイスがすべての転送を開始し、充電器が応答します。これらのアドレス範囲外のレジスタを読み取った場合、0xFF が返されます。バスが空き状態のときは、SDA ラインと SCL ラインの両方が High になります。

I²C インターフェイスは、標準モード (最大 100kbits/s)、高速モード (最大 400kbits/s)、および高速モード プラス (最大 1Mbps/s) のいずれにも対応しています。これらのラインは、プルアップ抵抗を使用してリファレンス電圧にプルアップされます。デバイスの I²C 検出スレッシュホールドは、1.2V ~ 5V の通信リファレンス電圧をサポートします。

デバイスが低消費電力モードで動作している場合は I_Q が非常に小さいため、I²C バス上での START コマンドとそれ以降の START コマンドとの間に最低 90μs を確保する必要があります。推奨される最小 t_{BUF} (STOP 条件と START 条件の間のバスフリー時間) は、I²C モードによって異なります。

- スタンダード モード (100kbits/s):
 - 追加の要件はありません
- 高速モード (400kbits/s):
 - I²C t_{BUF} を少なくとも 68μs に増やします
 - START コマンドを繰り返し使用する場合、I²C tsu:STA が 68μs 以上になっていることを確認します
- 高速モード プラス (1Mbps/s):
 - I²C t_{BUF} を少なくとも 81μs に増やします
 - START コマンドを繰り返し使用する場合、I²C tsu:STA が 81μs 以上になっていることを確認します

これらの推奨事項は、I²C トランザクションが成功していることを想定しています。NACK の場合、2 つの START コマンド間に 90μs 以上の時間があることを確認します。

7.5.1.1 データの有効性

SDA ラインのデータは、クロックの HIGH 期間中は安定している必要があります。データ ラインの HIGH または LOW の状態は、SCL ラインのクロック信号が LOW のときのみ変化します。転送されるデータ ビットごとに、1 つのクロック パルスが生成されます。

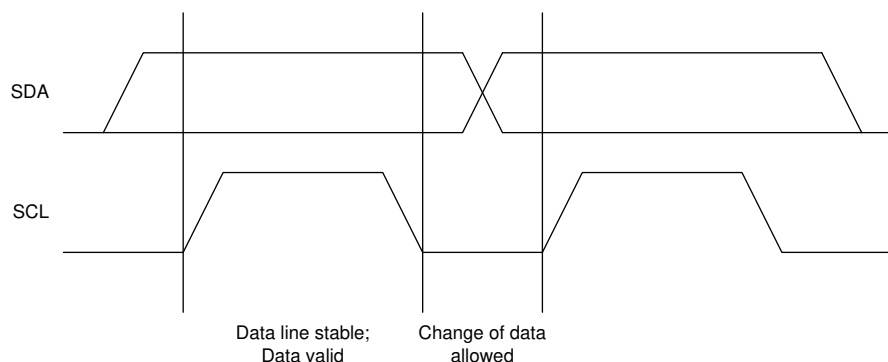


図 7-9. I²C バスでのビット転送

7.5.1.2 開始条件と停止条件

すべてのトランザクションは「スタート (S)」で始まり、「ストップ (P)」で終了します。SCL が HIGH の状態で SDA ラインが HIGH から LOW に変化することを、スタート条件と定義します。SCL が HIGH の状態で SDA ラインが LOW から HIGH に変化することを、ストップ条件と定義します。

START 条件と STOP 条件は、常にホストによって生成されます。バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。

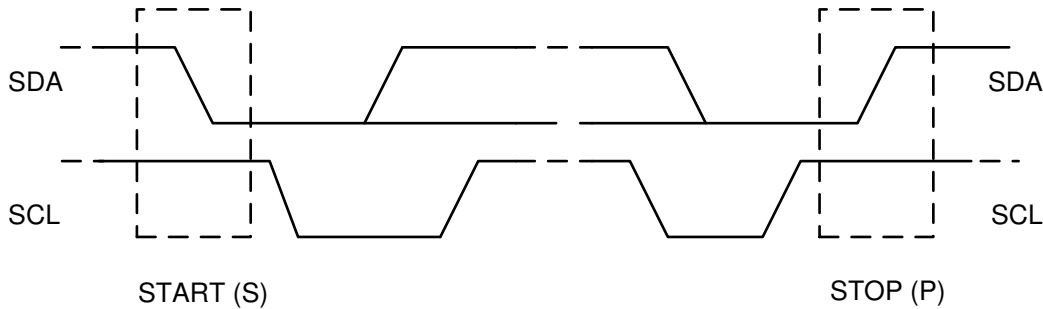


図 7-10. I²C バスのスタート条件とストップ条件

7.5.1.3 バイトフォーマット

SDA ラインの各バイトは 8 ビット長でなければなりません。転送ごとに送信されるバイト数に制限はありません。各バイトには、アクノリッジ (ACK) ビットが続きます。データは、最上位ビット (MSB) を先頭にして転送されます。ターゲットが他の処理を実行するまで次のデータ バイトを受信または送信できない場合、ターゲットは SCL ラインを Low に保持してホストを待機状態 (クロック ストレッチ) にすることができます。その後、ターゲットが別のデータのバイトを処理する準備が整い、SCL ラインを解放すると、データ転送が続行されます。

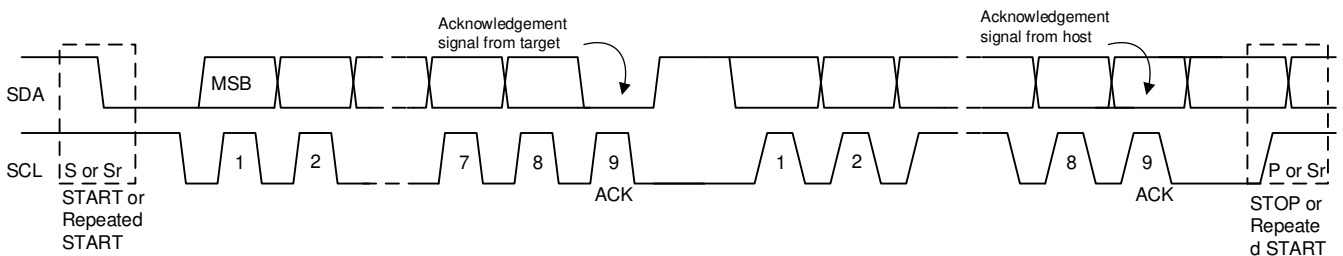


図 7-11. I²C バスでのデータ転送

7.5.1.4 アクノリッジ (ACK) とアクノリッジなし (NACK)

ACK 信号は、各送信バイトの後に送信されます。ACK ビットは、バイトを正常に受信したこと、および別のバイトを送信できることをホストからトランスミッタに通知するために使用されます。9 番目のアクノリッジクロック パルスを含むすべてのクロック パルスはホストによって生成されます。

トランスミッタはアクノリッジ クロック パルスの間に SDA ラインを解放し、ホストが SDA ラインを LOW にプルダウンできるようにします。この 9 番目のクロック パルスの HIGH 期間中、SDA ラインは安定して LOW のままになります。

9 番目のクロック パルスの間、SDA ラインが HIGH のままの場合、NACK が通知されます。その後ホストは転送を中止する STOP を生成するか、新しい転送を開始する START を繰り返し生成することができます。

7.5.1.5 ターゲット アドレスおよびデータ方向ビット

START 信号後にターゲット アドレスが送信されます。このアドレスは 7 ビット長で、8 ビットがデータ方向ビット (ビット R/ \bar{W}) として続きます。0 は転送 (WRITE) を示し、1 はデータの要求 (READ) を示します。デバイスの 7 ビット アドレスは、1101 011' (0x6B) と定義されます。アドレス ビットの配置を以下に示します。

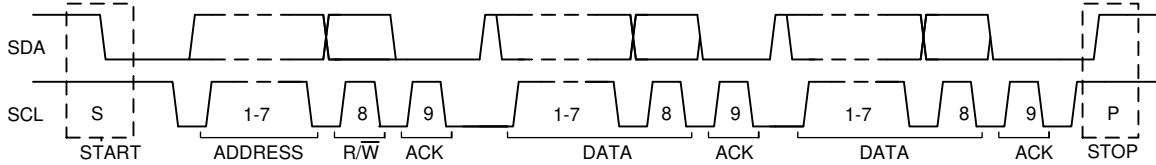


図 7-12. I²C バスでのビット転送の完了

7.5.1.6 シングル書き込みおよび読み出し

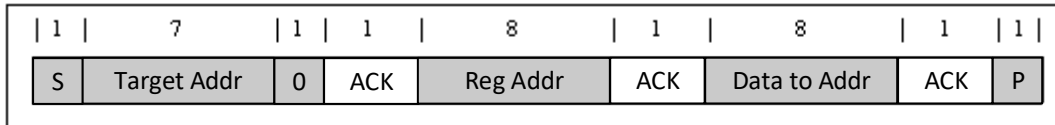


図 7-13. シングル書き込み

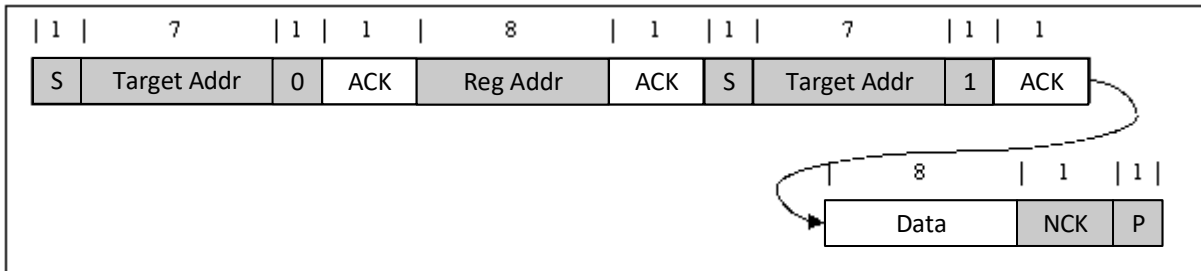


図 7-14. 単発読み取り

レジスタアドレスが定義されていない場合、充電器 IC は NACK を返し、アイドル状態に戻ります。

7.5.1.7 マルチ書き込みおよびマルチ読み取り

この充電器デバイスは、すべてのレジスタに対してマルチバイトの読み取りおよび書き込みをサポートしています。これらのマルチバイト動作では、レジスタ境界をまたぐことができます。たとえば、レジスタ アドレス 0x01 から始まる 39 バイトの読み取りで、レジスタ マップ全体を単一動作で読み取ることができます。

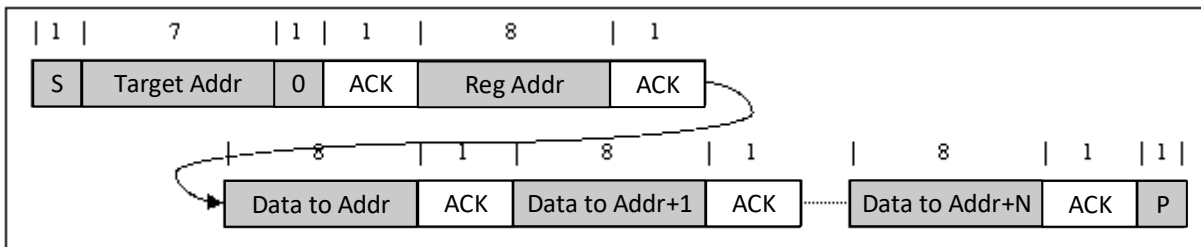


図 7-15. マルチ書き込み

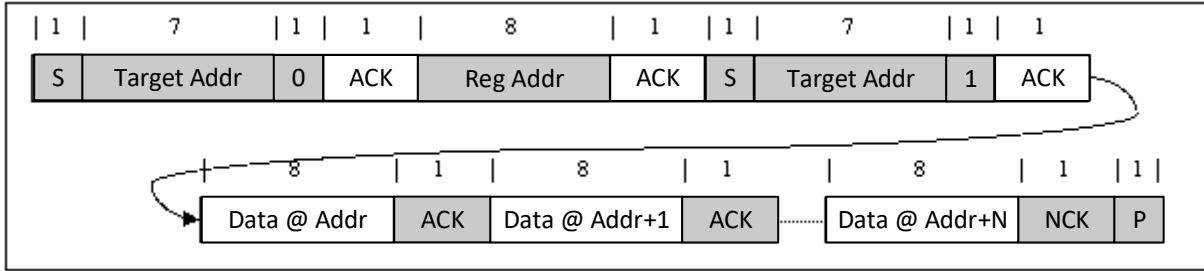


図 7-16. マルチ読み取り

8 レジスタ マップ

I²C デバイス アドレス:0x6B の詳細を示します。

8.1 BQ25638 のレジスタ

BQ25638 レジスタのメモリマップされたレジスタを、表 8-1 に示します。表 8-1 がないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 8-1. BQ25638 のレジスタ

アドレス	略称	レジスタ名	セクション
0x2	REG0x02_Charge_Current_Limit	充電電流制限	表示
0x4	REG0x04_Charge_Voltage_Limit	充電電圧制限	表示
0x6	REG0x06_Input_Current_Limit	入力電流制限	表示
0x8	REG0x08_Input_Voltage_Limit	入力電圧制限	表示
0xA	REG0x0A_IOTG_regulation	IOTG レギュレーション	表示
0xC	REG0x0C_VOTG_regulation	VOTG レギュレーション	表示
0xE	REG0x0E_Minimal_System_Voltage	最小システム電圧	表示
0x10	REG0x10_Precharge_Control	プレ充電制御	表示
0x12	REG0x12_Termination_Control	終端制御	表示
0x14	REG0x14_Charge_Timer_Control	充電タイマ制御	表示
0x15	REG0x15_Charger_Control_0	チャージャ コントロール 0	表示
0x16	REG0x16_Charger_Control_1	チャージャ コントロール 1	表示
0x17	REG0x17_Charger_Control_2	チャージャ コントロール 2	表示
0x18	REG0x18_Charger_Control_3	チャージャ コントロール 3	表示
0x19	REG0x19_Charger_Control_4	チャージャ コントロール 4	表示
0x1A	REG0x1A_Charger_Control_5	チャージャ コントロール 5	表示
0x1C	REG0x1C_NTC_Control_0	NTC 制御 0	表示
0x1D	REG0x1D_NTC_Control_1	NTC 制御 1	表示
0x1E	REG0x1E_NTC_Control_2	NTC 制御 2	表示
0x1F	REG0x1F_NTC_Control_3	NTC 制御 3	表示
0x20	REG0x20_Charger_Status_0	充電器ステータス 0	表示
0x21	REG0x21_Charger_Status_1	充電器ステータス 1	表示
0x22	REG0x22_FAULT_Status	FAULT のステータス	表示
0x23	REG0x23_Charger_Flag_0	充電器フラグ 0	表示
0x24	REG0x24_Charger_Flag_1	充電器フラグ 1	表示
0x25	REG0x25_FAULT_Flag	フォルト フラグ	表示
0x26	REG0x26_Charger_Mask_0	充電器マスク 0	表示
0x27	REG0x27_Charger_Mask_1	充電器マスク 1	表示
0x28	REG0x28_FAULT_Mask	FAULT マスク	表示
0x29	REG0x29_ICO_Current_Limit	ICO の電流制限	表示
0x2B	REG0x2B_ADC_Control	ADC 制御	表示
0x2C	REG0x2C_ADC_Channel_Disable	ADC チャンネル無効化	表示
0x2D	REG0x2D_IBUS_ADC	IBUS ADC	表示
0x2F	REG0x2F_IBAT_ADC	IBAT ADC	表示
0x31	REG0x31_VBUS_ADC	VBUS ADC	表示

表 8-1. BQ25638 のレジスタ (続き)

アドレス	略称	レジスタ名	セクション
0x33	REG0x33_VPMID_ADC	VPMID ADC	表示
0x35	REG0x35_VBAT_ADC	VBAT ADC	表示
0x37	REG0x37_VSYS_ADC	VSYS ADC	表示
0x39	REG0x39_TS_ADC	TS ADC	表示
0x3B	REG0x3B_TDIE_ADC	TDIE ADC	表示
0x3D	REG0x3D_ADCIN_ADC	ADCIN ADC	表示
0x3F	REG0x3F_Part_Information	重部品情報	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 8-2 に、このセクションでアクセス タイプに使用しているコードを示します。

表 8-2. BQ25638 のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

8.1.1 REG0x02_Charge_Current_Limit レジスタ (アドレス = 0x2) [リセット = 0x0640]

図 8-1 に、REG0x02_Charge_Current_Limit を示し、表 8-3 に、その説明を示します。
概略表に戻ります。

図 8-1. REG0x02_Charge_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				ICHG			
R-0x0				R/W-0x19			
7	6	5	4	3	2	1	0
ICHG		予約済み					
R/W-0x19		R-0x0					

表 8-3. REG0x02_Charge_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:6	ICHG	R/W	0x19	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 ウォッチドッグ タイマのタイムアウトにより、ICHG は直前の値の 1/2 (切り捨て) に設定されます リセット条件: REG_RESET ウォッチドッグ	充電電流レギュレーション制限: 注: Q4_FULLLON = 1 の場合、このレジスタの最小値は 320mA です POR: 2000mA (19h) 範囲: 80mA ~ 5040mA (1h ~ 3Fh) クランプ Low ビット ステップ: 80mA
5:0	予約済み	R	0x0		予約済み

8.1.2 REG0x04_Charge_Voltage_Limit レジスタ (アドレス = 0x4) [リセット = 0x0D20]

図 8-2 に、REG0x04_Charge_Voltage_Limit を示し、表 8-4 に、その説明を示します。

概略表に戻ります。

図 8-2. REG0x04_Charge_Voltage_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				VREG			
R-0x0				R/W-0x1A4			
7	6	5	4	3	2	1	0
VREG				予約済み			
R/W-0x1A4				R-0x0			

表 8-4. REG0x04_Charge_Voltage_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:3	VREG	R/W	0x1A4	この 16 ビットレジスタは、リトル エンディアンに準拠しています。 リセット方法: REG_RESET	バッテリー電圧レギュレーション制限: POR: 4200mV (1A4h) 範囲: 3500mV – 4800mV (15Eh – 1E0h) クランプ Low クランプ High ビットステップ: 10mV
2:0	予約済み	R	0x0		予約済み

8.1.3 REG0x06_Input_Current_Limit レジスタ (アドレス = 0x6) [リセット = 0x0A00]

図 8-3 に、REG0x06_Input_Current_Limit を示し、表 8-5 に、その説明を示します。

概略表に戻ります。

図 8-3. REG0x06_Input_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				IINDPM			
R-0x0				R/W-0xA0			
7	6	5	4	3	2	1	0
IINDPM				予約済み			
R/W-0xA0				R-0x0			

表 8-5. REG0x06_Input_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:4	IINDPM	R/W	0xA0	この 16 ビットレジスタは、リトル エンディアンに準拠しています。 リセット方法: REG_RESET アダプタ取り外し	入力電流レギュレーション制限: POR: 3200mA (A0h) 範囲: 100mA-3200mA (5h-A0h) クランプ Low クランプ High ビットステップ: 20mA
3:0	予約済み	R	0x0		予約済み

8.1.4 REG0x08_Input_Voltage_Limit レジスタ (アドレス = 0x8) [リセット = 0x0DC0]

図 8-4 に、REG0x08_Input_Voltage_Limit を示し、表 8-6 に、その説明を示します。

概略表に戻ります。

図 8-4. REG0x08_Input_Voltage_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				VINDPM			
R-0x0				R/W-0x6E			
7	6	5	4	3	2	1	0
VINDPM				予約済み			
R/W-0x6E				R-0x0			

表 8-6. REG0x08_Input_Voltage_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:14	予約済み	R	0x0		予約済み
13:5	VINDPM	R/W	0x6E	この 16 ビットレジスタは、リトルエンディアンの規則に従います	絶対入力電圧レギュレーション制限: POR: 4400mV (6Eh) 範囲: 3800mV – 16800mV (5Fh – 1A4h) クランプ Low クランプ High ビットステップ: 40mV
4:0	予約済み	R	0x0		予約済み

8.1.5 REG0x0A_IOTG_regulation レジスタ (アドレス = 0xA) [リセット = 0x04B0]

図 8-5 に、REG0x0A_IOTG_regulation を示し、表 8-7 に、その説明を示します。

概略表に戻ります。

図 8-5. REG0x0A_IOTG_regulation レジスタ

15	14	13	12	11	10	9	8
予約済み				IOTG			
R-0x0				R/W-0x4B			
7	6	5	4	3	2	1	0
IOTG				予約済み			
R/W-0x4B				R-0x0			

表 8-7. REG0x0A_IOTG_regulation レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:4	IOTG	R/W	0x4B	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET ウォッチドッグ	OTG モードの電流レギュレーション制限: POR: 1500mA (4Bh) 範囲: 100mA-3200mA (5h-A0h) クランプ Low クランプ High ビットステップ: 20mA
3:0	予約済み	R	0x0		予約済み

8.1.6 REG0x0C_VOTG_regulation レジスタ (アドレス = 0xC) [リセット = 0x1000]

図 8-6 に、REG0x0C_VOTG_regulation を示し、表 8-8 に、その説明を示します。

概略表に戻ります。

図 8-6. REG0x0C_VOTG_regulation レジスタ

15	14	13	12	11	10	9	8
予約済み				VOTG			
R-0x0				R/W-0x40			
7	6	5	4	3	2	1	0
VOTG		予約済み					
R/W-0x40		R-0x0					

表 8-8. REG0x0C_VOTG_regulation レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:13	予約済み	R	0x0		予約済み
12:6	VOTG	R/W	0x40	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET	OTG モードのレギュレーション電圧: POR: 5120mV (40h) 範囲: 3840mV – 9600mV (30h – 78h) クランプ Low クランプ High ビットステップ: 80mV
5:0	予約済み	R	0x0		予約済み

8.1.7 REG0x0E_Minimal_System_Voltage レジスタ (アドレス = 0xE) [リセット = 0x0B00]

図 8-7 に、REG0x0E_Minimal_System_Voltage を示し、表 8-9 に、その説明を示します。

概略表に戻ります。

図 8-7. REG0x0E_Minimal_System_Voltage レジスタ

15	14	13	12	11	10	9	8
予約済み				VSYSMIN			
R-0x0				R/W-0x2C			
7	6	5	4	3	2	1	0
VSYSMIN		予約済み					
R/W-0x2C		R-0x0					

表 8-9. REG0x0E_Minimal_System_Voltage レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:6	VSYSMIN	R/W	0x2C	この 16 ビットレジスタは、リトルエンディアンの規則に従います。 リセット方法: REG_RESET	最小システム電圧: POR: 3520mV (2Ch) 範囲: 2560mV – 3840mV (20h – 30h) クランプ Low クランプ High ビットステップ: 80mV
5:0	予約済み	R	0x0		予約済み

8.1.8 REG0x10_Precharge_Control レジスタ (アドレス = 0x10) [リセット = 0x00A0]

図 8-8 に、REG0x10_Precharge_Control を示し、表 8-10 に、その説明を示します。

概略表に戻ります。

図 8-8. REG0x10_Precharge_Control レジスタ

15	14	13	12	11	10	9	8
予約済み						IPRECHG	

図 8-8. REG0x10_Precharge_Control レジスタ (続き)

R-0x0					R/W-0xA				
7	6	5	4	3	2	1	0		
IPRECHG					予約済み				
R/W-0xA					R-0x0				

表 8-10. REG0x10_Precharge_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0x0		予約済み
9:4	IPRECHG	R/W	0xA	この 16 ビットレジスタは、リトル エンディアン の規則に従います。 リセット方法: REG_RESET	プリチャージ電流レギュレーション制限: 注: Q4_FULLLON = 1 の場合、このレジスタの最小値は 320mA です POR: 200mA (Ah) 範囲: 40mA-1000mA (2h-32h) クランプ Low クランプ High ビットステップ: 20mA
3:0	予約済み	R	0x0		予約済み

8.1.9 REG0x12_Termination_Control レジスタ (アドレス = 0x12) [リセット = 0x00A0]

図 8-9 に、REG0x12_Termination_Control を示し、表 8-11 に、その説明を示します。

概略表に戻ります。

図 8-9. REG0x12_Termination_Control レジスタ

予約済み					ITERM			
R-0x0					R/W-0x14			
7	6	5	4	3	2	1	0	
ITERM					予約済み			
R/W-0x14					R-0x0			

表 8-11. REG0x12_Termination_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0x0		予約済み
9:3	ITERM	R/W	0x14	リセット方法: REG_RESET	終端電流スレッシュホールド: 注: Q4_FULLLON = 1 の場合、このレジスタの最小値は 240mA です POR: 200mA (14h) 範囲: 30mA-1000mA (3h-64h) クランプ Low クランプ High ビットステップ: 10mA
2:0	予約済み	R	0x0		予約済み

8.1.10 REG0x14_Charge_Timer_Control レジスタ (アドレス = 0x14) [リセット = 0x0C]

図 8-10 に、REG0x14_Charge_Timer_Control を示し、表 8-12 に、その説明を示します。

概略表に戻ります。

図 8-10. REG0x14_Charge_Timer_Control レジスタ

7	6	5	4	3	2	1	0		
---	---	---	---	---	---	---	---	--	--

図 8-10. REG0x14_Charge_Timer_Control レジスタ (続き)

DIS_STAT	予約済み	予約済み	予約済み	EN_TMR2X	EN_SAFETY_TMRS	PRECHG_TMR	CHG_TMR
R/W-0x0	R-0x0	R-0x0	R-0x0	R/W-0x1	R/W-0x1	R/W-0x0	R/W-0x0

表 8-12. REG0x14_Charge_Timer_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	DIS_STAT	R/W	0x0	リセット方法: REG_RESET	/STAT ピンの出力をディスエーブル 0b = イネーブル (デフォルト) 1b = ディスエーブル
6	予約済み	R	0x0		予約済み
5	予約済み	R	0x0		予約済み
4	予約済み	R	0x0		予約済み
3	EN_TMR2X	R/W	0x1	リセット方法: REG_RESET	2X 充電タイマ制御 0b に設定した場合、入力 DPM またはサーマル レギュレーション中でもトリクル充電、プリチャージ、高速充電タイマは 2 倍に減速されません。 1b に設定した場合、入力 DPM またはサーマル レギュレーション中にトリクル充電、プリチャージ、高速充電タイマは 2 倍に減速されます (デフォルト)
2	EN_SAFETY_TMRS	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	高速充電、プリチャージ、トリクル充電タイマを有効化 0b = 無効化 1b = 有効化 (デフォルト)
1	PRECHG_TMR	R/W	0x0	リセット方法: REG_RESET	プリチャージ安全タイマ設定 0b = 2.3 時間 (デフォルト) 1b = 0.6 時間
0	CHG_TMR	R/W	0x0	リセット方法: REG_RESET	高速充電安全タイマ設定 0b = 14 時間 (デフォルト) 1b = 27 時間

8.1.11 REG0x15_Charger_Control_0 レジスタ (アドレス = 0x15) [リセット = 0x26]

図 8-11 に、REG0x15_Charger_Control_0 を示し、表 8-13 に、その説明を示します。

概略表に戻ります。

図 8-11. REG0x15_Charger_Control_0 レジスタ

7	6	5	4	3	2	1	0
Q1_FULLLON	Q4_FULLLON	ITRICKLE	TOPOFF_TMR	EN_TERM	VINDPM_BAT_TRAC K	VRECHG	
R/W-0x0	R/W-0x0	R/W-0x1	R/W-0x0	R/W-0x1	R/W-0x1	R/W-0x0	

表 8-13. REG0x15_Charger_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	Q1_FULLLON	R/W	0x0		RBFET (Q1) を低抵抗状態 (15 mΩ) に強制し、IINDPM の設定に関係なく動作します。 0b = IINDPM 設定により RBFET RDSON を決定 1b = RBFET RDSON は常に 15mΩ
6	Q4_FULLLON	R/W	0x0		BATFET (Q4) を低抵抗状態 (7 mΩ) に強制、ICHG の設定に関係なく適用。 0b = 充電電流により BATFET RDSON を決定 1b = BATFET RDSON は常に 7mΩ

表 8-13. REG0x15_Charger_Control_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
5	ITRICKLE	R/W	0x1	Q4_FULLON の場合、この設定は 80mA に強制されます リセット方法: REG_RESET	トリクル充電電流設定: 0b = 20mA 1b = 80mA
4:3	TOPOFF_TMR	R/W	0x0	リセット方法: REG_RESET	トップオフ タイマ制御: 00b = 無効 (デフォルト) 01b = 17.5 分 10b = 35 分 11b = 52 分
2	EN_TERM	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	終端処理 0b = 無効化 1b = 有効化 (デフォルト)
1	VINDPM_BAT_TRACK	R/W	0x1	リセット方法: REG_RESET	BAT 電圧に追従するように VINDPM を設定します。実際の VINDPM は VINDPM レジスタ値と VBAT + VINDPM_BAT_TRACK のうち、より高いほうの値となります。 0b = 機能を無効化 (VINDPM はレジスタで設定) 1b = VBAT + 350mV (デフォルト)
0	VRECHG	R/W	0x0	リセット方法: REG_RESET	バッテリー再充電スレッシュホールド オフセット (VREG 未満) 0b = 100mV (デフォルト) 1b = 200mV

8.1.12 REG0x16_Charger_Control_1 レジスタ (アドレス = 0x16) [リセット = 0xA1]

図 8-12 に、REG0x16_Charger_Control_1 を示し、表 8-14 に、その説明を示します。

概略表に戻ります。

図 8-12. REG0x16_Charger_Control_1 レジスタ

7	6	5	4	3	2	1	0
EN_AUTO_IBAT_DS CHG	FORCE_IBAT_DSCH G	EN_CHG	EN_HIZ	FORCE_P MID_DSC HG	WD_RST	ウォッチドッグ	
R/W-0x1	R/W-0x0	R/W-0x1	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x1	

表 8-14. REG0x16_Charger_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_AUTO_IBAT_DS CHG	R/W	0x1	リセット方法: REG_RESET	バッテリー OVP 故障時に自動バッテリー放電を有効にします 0b = バッテリー OVP がトリガされたときに充電器は BAT に放電電流を印加しません 1b = バッテリー OVP がトリガされたときに充電器は BAT に放電電流を印加します (デフォルト)
6	FORCE_IBAT_DSC HG	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	BAT プルダウン電流源の有効化 0b = 無効化 1b = 有効化
5	EN_CHG	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	充電有効化の設定 0b = 充電無効化 1b = 充電有効化 (デフォルト)

表 8-14. REG0x16_Charger_Control_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
4	EN_HIZ	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ アダプタ プラグイン	ハイ インピーダンス モードを有効化します。 アダプタを VBUS に接続すると、このビットは 0 にリセットされます。 0b = 無効化 (デフォルト) 1b = 有効化
3	FORCE_P MID_DSC HG	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	PMID プルダウン電流源 (~ 30mA) の有効化 0b = 無効化 1b = 有効化
2	WD_RST	R/W	0x0	リセット方法: REG_RESET	I2C ウォッチドッグ タイマリセット 0b = 通常 (デフォルト) 1b = リセット (タイマリセット後、このビットは 0 に戻ります)
1:0	ウォッチドッグ	R/W	0x1	リセット方法: REG_RESET	ウォッチドッグ タイマ設定 00b = 無効化 01b = 50s (デフォルト) 10b = 100s 11b = 200s

8.1.13 REG0x17_Charger_Control_2 レジスタ (アドレス = 0x17) [リセット = 0x4F]

図 8-13 に、REG0x17_Charger_Control_2 を示し、表 8-15 に、その説明を示します。

概略表に戻ります。

図 8-13. REG0x17_Charger_Control_2 レジスタ

7	6	5	4	3	2	1	0
REG_RST	TREG	EN_DITHER		予約済み			VBUS_OVP
R/W-0x0	R/W-0x1	R/W-0x0		R-0x7			R/W-0x1

表 8-15. REG0x17_Charger_Control_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	REG_RST	R/W	0x0		レジスタをデフォルト値にリセットし、タイマをリセットします リセットが完了すると、値は 0 にリセットされます。 0b = リセットしない (デフォルト) 1b = リセットする
6	TREG	R/W	0x1	リセット方法: REG_RESET	サーマル レギュレーション スレッショルド。 0b = 60°C 1b = 120°C
5:4	EN_DITHER	R/W	0x0	リセット方法: REG_RESET	周波数デザリング構成: 00b = ディスエーブル 01b = 1X 10b = 2X 11b = 3X
3:1	予約済み	R	0x7		予約済み
0	VBUS_OVP	R/W	0x1	リセット方法: REG_RESET	VBUS 過電圧保護スレッショルドの設定 0b = 6.3V 1b = 18.5V

8.1.14 REG0x18_Charger_Control_3 レジスタ (アドレス = 0x18) [リセット = 0x04]

図 8-14 に、REG0x18_Charger_Control_3 を示し、表 8-16 に、その説明を示します。

概略表に戻ります。

図 8-14. REG0x18_Charger_Control_3 レジスタ

7	6	5	4	3	2	1	0
予約済み	EN_OTG	DIS_PFM_OTG	DIS_PFM_FWD	BATFET_CTRL_WV BUS	BATFET_DLY	BATFET_CTRL	
R-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x1	R/W-0x0	

表 8-16. REG0x18_Charger_Control_3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	予約済み	R	0x0		予約済み
6	EN_OTG	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	OTG モード制御 0b = OTG を無効化 (デフォルト) 1b = OTG を有効化
5	DIS_PFM_OTG	R/W	0x0	リセット方法: REG_RESET	OTG 昇圧モードで PFM を無効化 0b = 有効化 (デフォルト) 1b = 無効化
4	DIS_PFM_FWD	R/W	0x0	リセット方法: REG_RESET	順方向降圧モードで PFM を無効化 0b = 有効化 (デフォルト) 1b = 無効化
3	BATFET_CTRL_WV BUS	R/W	0x0		アダプタの有無にかかわらず、システムの電源リセットを開始します。 0b = アダプタが VBUS から取り外された後で、システムの電源リセットを開始します。(デフォルト) 1b = VBUS にアダプタが接続されているかどうかにかかわらず、システムの電源リセットを開始します。
2	BATFET_DLY	R/W	0x1	リセット方法: REG_RESET	BATFET_CTRL のビット [1:0] で設定された動作を実行するために追加される遅延時間 0b = 24ms の遅延を追加 1b = 12s の遅延を追加
1:0	BATFET_CTRL	R/W	0x0	リセット方法: REG_RESET	BATFET 制御 デバイスを強制的に各種モードに移行させるための BATFET の制御ロジック。 00b = アイドル 01b = シャットダウン モード 10b = 超低消費電力モード 11b = システム電源リセット

8.1.15 REG0x19_Charger_Control_4 レジスタ (アドレス = 0x19) [リセット = 0x85]

図 8-15 に、REG0x19_Charger_Control_4 を示し、表 8-17 に、その説明を示します。

概略表に戻ります。

図 8-15. REG0x19_Charger_Control_4 レジスタ

7	6	5	4	3	2	1	0
IBAT_PK	VBAT_UVLO	VBAT_OTG_MIN	予約済み	EN_EXT_ILIM	FORCE_ICO	EN_ICO	
R/W-0x2	R/W-0x0	R/W-0x0	R-0x0	R/W-0x1	R/W-0x0	R/W-0x1	

表 8-17. REG0x19_Charger_Control_4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	IBAT_PK	R/W	0x2	リセット方法: REG_RESET	バッテリー放電過電流保護スレッシュホールド 設定 00b = 予約済み 01b = 6A 10b = 9A 11b = 予約済み
5	VBAT_UVLO	R/W	0x0	リセット方法: REG_RESET	VBAT UVLO 立ち下がりスレッシュホールドの選択 0b = 2.2V (デフォルト) 1b = 1.8V
4	VBAT_OTG_MIN	R/W	0x0	リセット方法: REG_RESET	OTG モードを開始する最小バッテリー電圧を選択 0b = 3V 立ち上がり / 2.8V 立ち下がり (デフォルト) 1b = 2.4V 立ち上がり / 2.2V 立ち下がり
3	予約済み	R	0x0		予約済み
2	EN_EXT_ILIM	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	外部 ILIM ピン入力電流レギュレーションを有効化 0b = 無効化 1b = 有効化
1	FORCE_ICO	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	強制スタート入力電流最適化 (ICO) : 注: このビットは設定可能で、ICO の開始後は常に 0 に戻ります。このビットは、EN_ICO = 1 の場合のみ有効です 0b = ICO を強制しない 1b = ICO を強制的に開始する
0	EN_ICO	R/W	0x1	リセット方法: REG_RESET	入力電流最適化 (ICO) アルゴリズム制御: 0b = ICO を無効化 1b = ICO を有効化

8.1.16 REG0x1A_Charger_Control_5 レジスタ (アドレス = 0x1A) [リセット = 0x00]

図 8-16 に、REG0x1A_Charger_Control_5 を示し、表 8-18 に、その説明を示します。

概略表に戻ります。

図 8-16. REG0x1A_Charger_Control_5 レジスタ

7	6	5	4	3	2	1	0
PG_TH		TQON_RST		TSM_EXIT	FORCE_ISYS_DSC HG	BATLOWV	
R/W-0x0		R/W-0x0		R/W-0x0	R/W-0x0	R/W-0x0	

表 8-18. REG0x1A_Charger_Control_5 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:5	PG_TH	R/W	0x0	リセット方法: REG_RESET	プログラマブルな PG インジケータの立ち下がりスレッシュホールド: 000b = 3.7V 001b = 7.4V 010b = 8V 011b = 10.4V 100b = 11V 101b = 13.4V 110b = 14V 111b = 予約済み
4	TQON_RST	R/W	0x0		システムリセット (tQON_RST) 制御: 0b = 11s 1b = 21s

表 8-18. REG0x1A_Charger_Control_5 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
3	TSM_EXIT	R/W	0x0		超低消費電力モード終了 (TSM_EXIT) 制御: 0b = 700ms 1b = 10.5ms
2	FORCE_ISYS_DSC HG	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	SYS プルダウン電流源の有効化 0b = 無効化 1b = 有効化
1:0	BATLOWV	R/W	0x0		バッテリープリチャージから高速充電のスレッシュホールド: 00b = 3.0V 01b = 2.8V 10b = 2.7V 11b = 2.5V

8.1.17 REG0x1C_NTC_Control_0 レジスタ (アドレス = 0x1C) [リセット = 0x0F]

図 8-17 に、REG0x1C_NTC_Control_0 を示し、表 8-19 に、その説明を示します。

概略表に戻ります。

図 8-17. REG0x1C_NTC_Control_0 レジスタ

7	6	5	4	3	2	1	0
TS_IGNORE	CHG_RATE		TS_TH_OTG_HOT	TS_TH_OTG_COLD	TS_TH1	TS_TH6	
R/W-0x0	R/W-0x0		R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1

表 8-19. REG0x1C_NTC_Control_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	TS_IGNORE	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	TS フィードバックを無視します。充電器は TS が常に良好であると見なし、充電モードおよび OTG モードが許可されます。TS_STAT は常に TS_NORMAL を通知します 0b = 無視しない 1b = 無視する
6:5	CHG_RATE	R/W	0x0	リセット方法: REG_RESET	デバイスが高速充電中に使用される充電速度。充電電流が減少される JEITA 領域にデバイスが移行したときの、結果として得られる電流 = (ICHG * フォールドバック比) / CHG_RATE: 00b = 1C 01b = 2C 10b = 4C 11b = 6C
4:3	TS_TH_OTG_HOT	R/W	0x1	リセット方法: REG_RESET	通常動作からサスペンド OTG モードに移移するための、OTG モード TS_HOT 立ち下がり電圧スレッシュホールド (REGN のパーセンテージ)。 00b = 55°C 01b = 60°C 10b = 65°C 11b = 無効化
2	TS_TH_OTG_COLD	R/W	0x1	リセット方法: REG_RESET	通常動作からサスペンド OTG モードに移移するための、OTG モード TS_COLD 立ち上がり電圧スレッシュホールド (REGN のパーセンテージ)。 0b = -10°C 1b = -20°C

表 8-19. REG0x1C_NTC_Control_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1	TS_TH1	R/W	0x1	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH1 コンパレータの立ち下がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 0b = -5°C 1b = 0°C
0	TS_TH6	R/W	0x1	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH6 コンパレータの立ち上がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 0b = 55°C 1b = 60°C

8.1.18 REG0x1D_NTC_Control_1 レジスタ (アドレス = 0x1D) [リセット = 0x85]

図 8-18 に、REG0x1D_NTC_Control_1 を示し、表 8-20 に、その説明を示します。

概略表に戻ります。

図 8-18. REG0x1D_NTC_Control_1 レジスタ

7	6	5	4	3	2	1	0
TS_TH2		TS_TH3		TS_TH4		TS_TH5	
R/W-0x2		R/W-0x0		R/W-0x1		R/W-0x1	

表 8-20. REG0x1D_NTC_Control_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_TH2	R/W	0x2	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH2 コンパレータの立ち下がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 00b = 5°C 01b = 7.5°C 10b = 10°C 11b = 13.5°C
5:4	TS_TH3	R/W	0x0	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH3 コンパレータの立ち下がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 00b = 15°C 01b = 17°C 10b = 20°C 11b = 22.5°C
3:2	TS_TH4	R/W	0x1	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH4 コンパレータの立ち上がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 00b = 32.5°C 01b = 35°C 10b = 37.5°C 11b = 40°C
1:0	TS_TH5	R/W	0x1	リセット方法: REG_RESET	103AT NTC サーミスタを使用した場合の TS TH5 コンパレータの立ち上がり温度スレッシュホールド。 RT1 = 5.24kΩ、RT2 = 30.31kΩ 00b = 42.5°C 01b = 45°C 10b = 47.5°C 11b = 50°C

8.1.19 REG0x1E_NTC_Control_2 レジスタ (アドレス = 0x1E) [リセット = 0x7F]

図 8-19 に、REG0x1E_NTC_Control_2 を示し、表 8-21 に、その説明を示します。

概略表に戻ります。

図 8-19. REG0x1E_NTC_Control_2 レジスタ

7	6	5	4	3	2	1	0
TS_VSET_WARM		TS_ISET_WARM		TS_VSET_PREWARM		TS_ISET_PREWARM	
R/W-0x1		R/W-0x3		R/W-0x3		R/W-0x3	

表 8-21. REG0x1E_NTC_Control_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_VSET_WARM	R/W	0x1	リセット方法: REG_RESET	TS_WARM (TH5 - TH6) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG 変更なし
5:4	TS_ISET_WARM	R/W	0x3	リセット方法: REG_RESET	TS_WARM (TH5 - TH6) 電流設定 00b = 充電中断 01b = ICHG を 20% に設定 10b = ICHG を 40% に設定 11b = ICHG 変更なし
3:2	TS_VSET_PREWARM	R/W	0x3	リセット方法: REG_RESET	TS_PREWARM (TH4 - TH5) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG 変更なし
1:0	TS_ISET_PREWARM	R/W	0x3	リセット方法: REG_RESET	TS_PREWARM (TH4 - TH5) 電流設定 00b = 充電中断 01b = ICHG を 20% に設定 10b = ICHG を 40% に設定 11b = ICHG 変更なし

8.1.20 REG0x1F_NTC_Control_3 レジスタ (アドレス = 0x1F) [リセット = 0xDF]

図 8-20 に、REG0x1F_NTC_Control_3 を示し、表 8-22 に、その説明を示します。

概略表に戻ります。

図 8-20. REG0x1F_NTC_Control_3 レジスタ

7	6	5	4	3	2	1	0
TS_VSET_COOL		TS_ISET_COOL		TS_VSET_PRECOOL		TS_ISET_PRECOOL	
R/W-0x3		R/W-0x1		R/W-0x3		R/W-0x3	

表 8-22. REG0x1F_NTC_Control_3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_VSET_COOL	R/W	0x3	リセット方法: REG_RESET	TS_COOL (TH1 - TH2) 電圧設定 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG 変更なし

表 8-22. REG0x1F_NTC_Control_3 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
5:4	TS_ISET_COOL	R/W	0x1	リセット方法: REG_RESET	TS_COOL (TH1 - TH2) 電流設定 00b = 充電中断 01b = ICHG を 20% に設定 10b = ICHG を 40% に設定 11b = ICHG 変更なし
3:2	TS_VSET_PRECOOL	R/W	0x3	リセット方法: REG_RESET	TS_PRECOOL (TH2 - TH3) 電圧設定: 00b = VREG を VREG-300mV に設定 01b = VREG を VREG-200mV に設定 10b = VREG を VREG-100mV に設定 11b = VREG 変更なし
1:0	TS_ISET_PRECOOL	R/W	0x3	リセット方法: REG_RESET	TS_PRECOOL (TH2 - TH3) 電流設定: 00b = 充電中断 01b = ICHG を 20% に設定 10b = ICHG を 40% に設定 11b = ICHG 変更なし

8.1.21 REG0x20_Charger_Status_0 レジスタ (アドレス = 0x20) [リセット = 0x00]

図 8-21 に、REG0x20_Charger_Status_0 を示し、表 8-23 に、その説明を示します。

概略表に戻ります。

図 8-21. REG0x20_Charger_Status_0 レジスタ

7	6	5	4	3	2	1	0
PG_STAT	ADC_DONE_STAT	TREG_STAT	VSYS_STAT	IINDPM_STAT	VINDPM_STAT	SAFETY_TMR_STAT	WD_STAT
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 8-23. REG0x20_Charger_Status_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PG_STAT	R	0x0	パワー グッド インジケータのステータス: 0b = VBUS が PG_TH を下回る 1b = VBUS が PG_TH を上回る
6	ADC_DONE_STAT	R	0x0	ADC 変換ステータス (ワンショット モードのみ) 注: 連続モードでは常に 0 を読み取り 0b = 変換未完了 1b = 変換完了
5	TREG_STAT	R	0x0	IC サーマル レギュレーション ステータス 0b = 通常 1b = デバイスはサーマル レギュレーション中
4	VSYS_STAT	R	0x0	VSYS レギュレーション ステータス (フォワード モード) 0b = VSYSMIN レギュレーション中でないなし (BAT > VSYSMIN) 1b = VSYSMIN レギュレーション中 (BAT < VSYSMIN)
3	IINDPM_STAT	R	0x0	IINDPM ステータス (フォワード モード) または IOTG ステータス (OTG モード) 0b = 通常 1b = IINDPM レギュレーションまたは IOTG レギュレーション中
2	VINDPM_STAT	R	0x0	VINDPM ステータス (フォワード モード) または VOTG ステータス (OTG モード、バックアップ モード) 0b = 通常 1b = VINDPM レギュレーションまたは VOTG レギュレーション中

表 8-23. REG0x20_Charger_Status_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
1	SAFETY_TMR_STAT	R	0x0	高速充電、トリクル充電、およびプリチャージ タイマのステータス 0b= 通常 1b= 安全タイマ期限切れ
0	WD_STAT	R	0x0	I2C ウォッチドッグ タイマ ステータス 0b = 通常 1b = WD タイマ期限切れ

8.1.22 REG0x21_Charger_Status_1 レジスタ (アドレス = 0x21) [リセット = 0x00]

図 8-22 に、REG0x21_Charger_Status_1 を示し、表 8-24 に、その説明を示します。

概略表に戻ります。

図 8-22. REG0x21_Charger_Status_1 レジスタ

7	6	5	4	3	2	1	0
ICO_STAT		CHG_STAT			VBUS_STAT		
R-0x0		R-0x0			R-0x0		

表 8-24. REG0x21_Charger_Status_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	ICO_STAT	R	0x0	入力電流オブティマイザ (ICO) ステータス: 00b = ICO デイスエーブル 01b = ICO 最適化中 10b = 最大入力電流を検出済み 11b = ICO ルーチンは一時停止
5:3	CHG_STAT	R	0x0	充電ステータス: 000b = 充電なし 001b = トリクル充電 010b = プリチャージ 011b = 高速充電 (CC) 100b = テーパー充電 (CV) 101b = 予約済み 110b = トップオフ タイマ充電中 111b = 充電終了完了
2:0	VBUS_STAT	R	0x0	VBUS ステータス: 000b = VBUS から電力供給されていない 100b = 不明アダプタ (IINDPM デフォルト) 111b = ブースト OTG 中

8.1.23 REG0x22_FAULT_Status レジスタ (アドレス = 0x22) [リセット = 0x00]

図 8-23 に、REG0x22_FAULT_Status を示し、表 8-25 に、その説明を示します。

概略表に戻ります。

図 8-23. REG0x22_FAULT_Status レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_STAT	BAT_FAULT_STAT	VSYS_FAULT_STAT	OTG_FAULT_STAT	TSHUT_STAT	TS_STAT		
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0		

表 8-25. REG0x22_FAULT_Status レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	VBUS_FAULT_STAT	R	0x0	VBUS の過電圧ステータス 0b = 通常 1b = デバイスは過電圧保護中
6	BAT_FAULT_STAT	R	0x0	バッテリー故障ステータス 0b = 通常 1b = 完全放電または過電圧のバッテリーを検出
5	VSYS_FAULT_STAT	R	0x0	VSYS の低電圧および過電圧ステータス 0b = 正常 1b = SYS 短絡回路内の SYS または過電圧
4	OTG_FAULT_STAT	R	0x0	OTG 低電圧および過電圧ステータス。 0b = 通常 1b = 故障検出
3	TSHUT_STAT	R	0x0	IC 温度シャットダウン ステータス 0b = 通常 1b = デバイスはサーマル シャットダウン保護中
2:0	TS_STAT	R	0x0	TS 温度ゾーン。 000b = TS_NORMAL 001b = TS_COLD または TS_OTG_COLD 010b = TS_HOT または TS_OTG_HOT 011b = TS_COOL 100b = TS_WARM 101b = TS_PRECOOL 110b = TS_PREWARM 111b = 予約済み

8.1.24 REG0x23_Charger_Flag_0 レジスタ (アドレス = 0x23) [リセット = 0x00]

図 8-24 に、REG0x23_Charger_Flag_0 を示し、表 8-26 に、その説明を示します。

概略表に戻ります。

図 8-24. REG0x23_Charger_Flag_0 レジスタ

7	6	5	4	3	2	1	0
PG_FLAG	ADC_DONE_FLAG	TREG_FLAG	VSYS_FLAG	IINDPM_FLAG	VINDPM_FLAG	SAFETY_TMR_FLG G	WD_FLAG
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 8-26. REG0x23_Charger_Flag_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	PG_FLAG	R	0x0	パワー グッド インジケータ フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = PG ステータスが変化
6	ADC_DONE_FLAG	R	0x0	ADC 変換フラグ (ワンショット モードのみ) アクセス: R (ClearOnRead) 0b = 変換未完了 1b = 変換完了
5	TREG_FLAG	R	0x0	IC サーマル レギュレーション フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TREG 信号の立ち上がりスレッショルドを検出済み

表 8-26. REG0x23_Charger_Flag_0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
4	VSYS_FLAG	R	0x0	VSYS 最小レギュレーション フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VSYS 最小レギュレーションへの移行または解除
3	IINDPM_FLAG	R	0x0	IINDPM または IOTG フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = IINDPM 信号の立ち上がりエッジを検出済み
2	VINDPM_FLAG	R	0x0	VINDPM または VOTG フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VINDPM レギュレーション信号の立ち上がりエッジを検出済み
1	SAFETY_TMR_FLAG	R	0x0	高速充電、トリクル充電、プリチャージ タイマ フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = 高速充電タイマ満了の立ち上がりエッジを検出
0	WD_FLAG	R	0x0	I2C ウォッチドッグ タイマ フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = WD タイマ信号の立ち上がりエッジを検出済み

8.1.25 REG0x24_Charger_Flag_1 レジスタ (アドレス = 0x24) [リセット = 0x00]

図 8-25 に、REG0x24_Charger_Flag_1 を示し、表 8-27 に、その説明を示します。

概略表に戻ります。

図 8-25. REG0x24_Charger_Flag_1 レジスタ

7	6	5	4	3	2	1	0
予約済み	ICO_FLAG	予約済み		CHG_FLAG	予約済み		VBUS_FLAG
R-0x0	R-0x0	R-0x0		R-0x0	R-0x0		R-0x0

表 8-27. REG0x24_Charger_Flag_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	予約済み	R	0x0	予約済み
6	ICO_FLAG	R	0x0	入力電流オブティマイザ (ICO) フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = ICO_STAT[1:0] が変化 (任意の状態への遷移)
5:4	予約済み	R	0x0	予約済み
3	CHG_FLAG	R	0x0	充電ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = 充電ステータスが変化
2:1	予約済み	R	0x0	予約済み
0	VBUS_FLAG	R	0x0	VBUS ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS ステータスが変化

8.1.26 REG0x25_FAULT_Flag レジスタ (アドレス = 0x25) [リセット = 0x00]

図 8-26 に、REG0x25_FAULT_Flag を示し、表 8-28 に、その説明を示します。

概略表に戻ります。

図 8-26. REG0x25_FAULT_Flag レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_FLAG	BAT_FAULT_FLAG	VSYS_FAULT_FLAG	OTG_FAULT_FLAG	TSHUT_FLAG	予約済み		TS_FLAG
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0		R-0x0

表 8-28. REG0x25_FAULT_Flag レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	VBUS_FAULT_FLAG	R	0x0	VBUS 過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS OVP に移行
6	BAT_FAULT_FLAG	R	0x0	VBAT 過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBAT OVP に移行
5	VSYS_FAULT_FLAG	R	0x0	VSYS 過電圧および SYS 短絡フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = システムの過電圧または SYS 短絡故障によりスイッチングを停止
4	OTG_FAULT_FLAG	R	0x0	OTG 低電圧および過電圧フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = VBUS 低電圧または過電圧故障によって OTG を停止
3	TSHUT_FLAG	R	0x0	IC サーマル シャットダウン フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TS シャットダウン信号の立ち上がりスレッショルドを検出済み
2:1	予約済み	R	0x0	予約済み
0	TS_FLAG	R	0x0	TS ステータス フラグ アクセス: R (ClearOnRead) 0b = 通常 1b = TS ステータスの変化を検出

8.1.27 REG0x26_Charger_Mask_0 レジスタ (アドレス = 0x26) [リセット = 0x00]

図 8-27 に、REG0x26_Charger_Mask_0 を示し、表 8-29 に、その説明を示します。

概略表に戻ります。

図 8-27. REG0x26_Charger_Mask_0 レジスタ

7	6	5	4	3	2	1	0
PG_MASK	ADC_DONE_MASK	TREG_MASK	VSYS_MASK	IINDPM_MASK	VINDPM_MASK	SAFETY_TMR_MASK	WD_MASK
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0

表 8-29. REG0x26_Charger_Mask_0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	PG_MASK	R/W	0x0	リセット方法: REG_RESET	パワー グッド インジケータ INT マスク 0b = PG ステータスの変化によって INT パルスが生成される 1b = PG ステータスの変化によって INT パルスは生成されない
6	ADC_DONE_MASK	R/W	0x0	リセット方法: REG_RESET	ADC 変換 INT マスク (ワンショット モードのみ) 0b = ADC 変換完了から INT パルスが生成される 1b = ADC 変換完了から INT パルスが生成されない
5	TREG_MASK	R/W	0x0	リセット方法: REG_RESET	IC サーマル レギュレーション INT マスク 0b = TREG に入ると INT が生成される 1b = TREG に入っても INT が生成されない
4	VSYS_MASK	R/W	0x0	リセット方法: REG_RESET	VSYS MIN レギュレーション INT マスク 0b = VSYSMIN レギュレーションへの移行または終了によって INT パルスが生成される 1b = VSYSMIN レギュレーションへの移行または終了によって INT パルスが生成されない
3	IINDPM_MASK	R/W	0x0	リセット方法: REG_RESET	IINDPM または IOTG INT マスク 0b = IINDPM または IOTG に移行すると INT パルスが生成される 1b = IINDPM または IOTG に移行しても INT パルスが生成されない
2	VINDPM_MASK	R/W	0x0	リセット方法: REG_RESET	VINDPM または VOTG INT マスク 0b = VINDPM に移行すると INT パルスが生成される 1b = VINDPM に移行しても INT パルスが生成されない
1	SAFETY_TMR_MASK	R/W	0x0	リセット方法: REG_RESET	高速充電、トリクル充電、およびプリチャージタイム INT マスク 0b = 高速充電、トリクル充電、またはプリチャージタイムの満了により INT が生成される 1b = 高速充電、トリクル充電、またはプリチャージタイムが満了しても INT が生成されない
0	WD_MASK	R/W	0x0	リセット方法: REG_RESET	I2C ウォッチドッグ タイム INT マスク 0b = I2C ウォッチドッグ タイムの満了により INT パルスが生成される 1b = I2C ウォッチドッグ タイムの満了により INT パルスが生成されない

8.1.28 REG0x27_Charger_Mask_1 レジスタ (アドレス = 0x27) [リセット = 0x00]

図 8-28 に、REG0x27_Charger_Mask_1 を示し、表 8-30 に、その説明を示します。

概略表に戻ります。

図 8-28. REG0x27_Charger_Mask_1 レジスタ

7	6	5	4	3	2	1	0
予約済み	ICO_MASK	予約済み		CHG_MASK	予約済み		VBUS_MASK
R-0x0	R/W-0x0	R-0x0		R/W-0x0	R-0x0		R/W-0x0

表 8-30. REG0x27_Charger_Mask_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	予約済み	R	0x0		予約済み

表 8-30. REG0x27_Charger_Mask_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
6	ICO_MASK	R/W	0x0	リセット方法: REG_RESET	入力電流オプティマイザ (ICO) INT マスク 0b = ICO_STAT の変化によって INT が生成される 1b = ICO_STAT の変化によって INT は生成されない
5:4	予約済み	R	0x0		予約済み
3	CHG_MASK	R/W	0x0	リセット方法: REG_RESET	充電ステータス INT マスク 0b = 充電ステータスの変更により INT が生成される 1b = 充電ステータスの変更により INT は生成されない
2:1	予約済み	R	0x0		予約済み
0	VBUS_MASK	R/W	0x0	リセット方法: REG_RESET	VBUS ステータス INT マスク 0b = VBUS ステータスの変化によって INT が生成される 1b = VBUS ステータスの変化によって INT は生成されない

8.1.29 REG0x28_FAULT_Mask レジスタ (アドレス = 0x28) [リセット = 0x00]

図 8-29 に、REG0x28_FAULT_Mask を示し、表 8-31 に、その説明を示します。

概略表に戻ります。

図 8-29. REG0x28_FAULT_Mask レジスタ

7	6	5	4	3	2	1	0
VBUS_FAULT_MAS K	BAT_FAULT_MASK	VSYS _FAULT_MASK	OTG_FAULT_MASK	TSHUT_MASK	予約済み		TS_MASK
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R-0x0		R/W-0x0

表 8-31. REG0x28_FAULT_Mask レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VBUS_FAULT_MAS K	R/W	0x0	リセット方法: REG_RESET	VBUS 過電圧 INT マスク 0b = VBUS OVP に移行すると INT が生成される 1b = VBUS OVP に移行しても INT は生成されない
6	BAT_FAULT_MASK	R/W	0x0	リセット方法: REG_RESET	IBAT/VBAT 過電流 / 過電圧 INT マスク 0b = IBAT OCP または VBAT OVP に移行すると INT が生成される 1b = IBAT OCP または VBAT OVP に移行しても INT は生成されない
5	VSYS _FAULT_MASK	R/W	0x0	リセット方法: REG_RESET	VSYS 過電圧および SYS 短絡 INT マスク 0b = システム過電圧または SYS 短絡故障で INT が生成される 1b = システム過電圧または SYS 短絡故障で INT が生成されない
4	OTG_FAULT_MASK	R/W	0x0	リセット方法: REG_RESET	OTG 低電圧および過電圧 INT マスク 0b = OTG VBUS 低電圧または過電圧故障で INT が生成される 1b = OTG VBUS の低電圧故障でも過電圧故障でも INT は生成されない
3	TSHUT_MASK	R/W	0x0	リセット方法: REG_RESET	IC サーマル シャットダウン INT マスク 0b = TSHUT によって INT が生成される 1b = TSHUT によって INT が生成されない
2:1	予約済み	R	0x0		予約済み

表 8-31. REG0x28_FAULT_Mask レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
0	TS_MASK	R/W	0x0	リセット方法: REG_RESET	温度充電プロファイル INT マスク 0b = TS 温度ゾーンの変化により INT が生成される 1b = TS 温度ゾーンの変化により INT は生成されない

8.1.30 REG0x29_ICO_Current_Limit レジスタ (アドレス = 0x29) [リセット = 0x0000]

図 8-30 に、REG0x29_ICO_Current_Limit を示し、表 8-32 に、その説明を示します。

概略表に戻ります。

図 8-30. REG0x29_ICO_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				ICO_IINDPM			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
ICO_IINDPM				予約済み			
R-0x0				R-0x0			

表 8-32. REG0x29_ICO_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:12	予約済み	R	0x0		予約済み
11:4	ICO_IINDPM	R	0x0	この 16 ビットレジスタは、リトル エンディアンの規則に従います。 リセット方法: アダプタを取り外し	ICO イネーブル時の入力電流制限の最適化: POR:0mA (0h) 範囲:100mA-3200mA (5h-A0h) クランプ Low クランプ High ビットステップ:20mA
3:0	予約済み	R	0x0		予約済み

8.1.31 REG0x2B_ADC_Control レジスタ (アドレス = 0x2B) [リセット = 0x30]

図 8-31 に、REG0x2B_ADC_Control を示し、表 8-33 に、その説明を示します。

概略表に戻ります。

図 8-31. REG0x2B_ADC_Control レジスタ

7	6	5	4	3	2	1	0
EN_ADC	ADC_RATE	ADC_SAMPLE		ADC_AVG	ADC_AVG_INIT	予約済み	DIS_ADCIN_ADC
R/W-0x0	R/W-0x0	R/W-0x3		R/W-0x0	R/W-0x0	R-0x0	R/W-0x0

表 8-33. REG0x2B_ADC_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_ADC	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	ADC 制御 0b = 無効化 (デフォルト) 1b = 有効化
6	ADC_RATE	R/W	0x0	リセット方法: REG_RESET	ADC 変換レート制御 0b = 連続変換 (デフォルト) 1b = ワンショット変換

表 8-33. REG0x2B_ADC_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
5:4	ADC_SAMPLE	R/W	0x3	リセット方法: REG_RESET	ADC サンプル速度 00b = 11 ビットの有効分解能 01b = 10 ビットの有効分解能 10b = 9 ビットの有効分解能 11b = 8 ビットの有効分解能 (デフォルト)
3	ADC_AVG	R/W	0x0	リセット方法: REG_RESET	ADC 平均制御 0b = 単一値 (デフォルト) 1b = 実行中平均
2	ADC_AVG_INIT	R/W	0x0	リセット方法: REG_RESET	ADC 平均初期値制御 0b = 既存のレジスタ値を使用して平均化を開始 1b = 新しい ADC 変換を使用して平均化を開始
1	予約済み	R	0x0		予約済み
0	DIS_ADCIN_ADC	R/W	0x0	リセット方法: REG_RESET	ADCIN ADC チャンネル無効化 0b = 有効化 1b = 無効化

8.1.32 REG0x2C_ADC_Channel_Disable レジスタ (アドレス = 0x2C) [リセット = 0x00]

図 8-32 に、REG0x2C_ADC_Channel_Disable を示し、表 8-34 に、その説明を示します。

概略表に戻ります。

図 8-32. REG0x2C_ADC_Channel_Disable レジスタ

7	6	5	4	3	2	1	0
DIS_IBUS_ADC	DIS_IBAT_ADC	DIS_VBUS_ADC	DIS_VBAT_ADC	DIS_VSYS_ADC	DIS_TS_ADC	DIS_TDIE_ADC	DIS_VPMID_ADC
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0

表 8-34. REG0x2C_ADC_Channel_Disable レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	DIS_IBUS_ADC	R/W	0x0	リセット方法: REG_RESET	IBUS ADC チャンネル無効化 0b = 有効化 1b = 無効化
6	DIS_IBAT_ADC	R/W	0x0	リセット方法: REG_RESET	IBAT ADC 制御 0b = 有効化 1b = 無効化
5	DIS_VBUS_ADC	R/W	0x0	リセット方法: REG_RESET	VBUS ADC 制御 0b = 有効化 1b = 無効化
4	DIS_VBAT_ADC	R/W	0x0	リセット方法: REG_RESET	VBAT ADC 制御 0b = 有効化 1b = 無効化
3	DIS_VSYS_ADC	R/W	0x0	リセット方法: REG_RESET	VSYS ADC 制御 0b = 有効化 1b = 無効化
2	DIS_TS_ADC	R/W	0x0	リセット方法: REG_RESET	TS ADC 制御 0b = 有効化 1b = 無効化

表 8-34. REG0x2C_ADC_Channel_Disable レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1	DIS_TDIE_ADC	R/W	0x0	リセット方法: REG_RESET	TDIE ADC 制御 0b = 有効化 1b = 無効化
0	DIS_VPMID_ADC	R/W	0x0	リセット方法: REG_RESET	VPMID ADC 制御 0b = 有効化 1b = 無効化

8.1.33 REG0x2D_IBUS_ADC レジスタ (アドレス = 0x2D) [リセット = 0x0000]

図 8-33 に、REG0x2D_IBUS_ADC を示し、表 8-35 に、その説明を示します。

概略表に戻ります。

図 8-33. REG0x2D_IBUS_ADC レジスタ

15	14	13	12	11	10	9	8
IBUS_ADC							
R-0x0							
7	6	5	4	3	2	1	0
IBUS_ADC							予約済み
R-0x0							R-0x0

表 8-35. REG0x2D_IBUS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:1	IBUS_ADC	R	0x0	IBUS ADC の読み取り値 2 の補数で報告されます。 電流が VBUS から PMID に流れると、IBUS ADC は正の値を報告し、電流が PMID から VBUS に流れると、IBUS ADC は負の値を報告します。 POR: 0mA (0h) フォーマット: 2 の補数 範囲: -5000mA-5000mA (7830h-7D0h) クランプ Low クランプ High ビット ステップ: 2.5mA
0	予約済み	R	0x0	予約済み

8.1.34 REG0x2F_IBAT_ADC レジスタ (アドレス = 0x2F) [リセット = 0x0000]

図 8-34 に、REG0x2F_IBAT_ADC を示し、表 8-36 に、その説明を示します。

概略表に戻ります。

図 8-34. REG0x2F_IBAT_ADC レジスタ

15	14	13	12	11	10	9	8
IBAT_ADC							
R-0x0							
7	6	5	4	3	2	1	0
IBAT_ADC						予約済み	
R-0x0						R-0x0	

表 8-36. REG0x2F_IBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:3	IBAT_ADC	R	0x0	IBAT ADC の読み取り値 2 の補数で報告されます。IBAT ADC は、バッテリーの充電電流を正の値で報告し、 放電電流を負の値で報告します。 POR:0mA (0h) フォーマット:2 の補数 範囲:-10000mA-5025mA (1830h-3EDh) クランプ Low クランプ High ビット ステップ:5mA
2:0	予約済み	R	0x0	予約済み

8.1.35 REG0x31_VBUS_ADC レジスタ (アドレス = 0x31) [リセット = 0x0000]

図 8-35 に、REG0x31_VBUS_ADC を示し、表 8-37 に、その説明を示します。

概略表に戻ります。

図 8-35. REG0x31_VBUS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み	VBUS_ADC						
R-0x0	R-0x0						
7	6	5	4	3	2	1	0
VBUS_ADC						予約済み	
R-0x0						R-0x0	

表 8-37. REG0x31_VBUS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0x0	予約済み
14:2	VBUS_ADC	R	0x0	VBUS ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 20000mV (0h-FA0h) クランプ High ビット ステップ:5mV
1:0	予約済み	R	0x0	予約済み

8.1.36 REG0x33_VPMID_ADC レジスタ (アドレス = 0x33) [リセット = 0x0000]

図 8-36 に、REG0x33_VPMID_ADC を示し、表 8-38 に、その説明を示します。

概略表に戻ります。

図 8-36. REG0x33_VPMID_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み	VPMID_ADC						
R-0x0	R-0x0						
7	6	5	4	3	2	1	0
VPMID_ADC						予約済み	
R-0x0						R-0x0	

表 8-38. REG0x33_VPMID_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0x0	予約済み
14:2	VPMID_ADC	R	0x0	VPMID ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 20000mV (0h-FA0h) クランプ High ビット ステップ:5mV
1:0	予約済み	R	0x0	予約済み

8.1.37 REG0x35_VBAT_ADC レジスタ (アドレス = 0x35) [リセット = 0x0000]

図 8-37 に、REG0x35_VBAT_ADC を示し、表 8-39 に、その説明を示します。

概略表に戻ります。

図 8-37. REG0x35_VBAT_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				VBAT_ADC			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
VBAT_ADC						予約済み	
R-0x0						R-0x0	

表 8-39. REG0x35_VBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0x0	予約済み
12:1	VBAT_ADC	R	0x0	VBAT ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ:1.25mV
0	予約済み	R	0x0	予約済み

8.1.38 REG0x37_VSYS_ADC レジスタ (アドレス = 0x37) [リセット = 0x0000]

図 8-38 に、REG0x37_VSYS_ADC を示し、表 8-40 に、その説明を示します。

概略表に戻ります。

図 8-38. REG0x37_VSYS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				VSYS_ADC			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
VSYS_ADC						予約済み	
R-0x0						R-0x0	

表 8-40. REG0x37_VSYS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:13	予約済み	R	0x0	予約済み

表 8-40. REG0x37_VSYS_ADC レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
12:1	VSYS_ADC	R	0x0	VSYS ADC 読み取り POR:0mV (0h) 範囲:0mV ~ 5000mV (0h-FA0h) クランプ High ビット ステップ:1.25mV
0	予約済み	R	0x0	予約済み

8.1.39 REG0x39_TS_ADC レジスタ (アドレス = 0x39) [リセット = 0x0000]

図 8-39 に、REG0x39_TS_ADC を示し、表 8-41 に、その説明を示します。

概略表に戻ります。

図 8-39. REG0x39_TS_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				TS_ADC			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
TS_ADC							
R-0x0							

表 8-41. REG0x39_TS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:12	予約済み	R	0x0	予約済み
11:0	TS_ADC	R	0x0	TS ADC 読み取り POR:0%(0h) 範囲:0% ~ 99.90234375% (0h-3FFh) クランプ High ビット ステップ:0.09765625%

8.1.40 REG0x3B_TDIE_ADC レジスタ (アドレス = 0x3B) [リセット = 0x0000]

図 8-40 に、REG0x3B_TDIE_ADC を示し、表 8-42 に、その説明を示します。

概略表に戻ります。

図 8-40. REG0x3B_TDIE_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				TDIE_ADC			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
TDIE_ADC							
R-0x0							

表 8-42. REG0x3B_TDIE_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:12	予約済み	R	0x0	予約済み

表 8-42. REG0x3B_TDIE_ADC レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
11:0	TDIE_ADC	R	0x0	TDIE ADC の読み取り値 2 の補数で報告されます。 POR: 0°C (0h) フォーマット: 2 の補数 範囲: -40°C ~ 150°C (FB0h-12Ch) クランプ Low クランプ High ビット ステップ: 0.5°C

8.1.41 REG0x3D_ADCIN_ADC レジスタ (アドレス = 0x3D) [リセット = 0x0000]

図 8-41 に、REG0x3D_ADCIN_ADC を示し、表 8-43 に、その説明を示します。

概略表に戻ります。

図 8-41. REG0x3D_ADCIN_ADC レジスタ

15	14	13	12	11	10	9	8
予約済み				ADCIN_ADC			
R-0x0				R-0x0			
7	6	5	4	3	2	1	0
ADCIN_ADC							
R-0x0							

表 8-43. REG0x3D_ADCIN_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15:12	予約済み	R	0x0	予約済み
11:0	ADCIN_ADC	R	0x0	ADCIN ADC 読み取り POR: 0mV (0h) 範囲: 0mV ~ 1000mV (0h-FA0h) クランプ High ビット ステップ: 0.25mV

8.1.42 REG0x3F_Part_Information レジスタ (アドレス = 0x3F) [リセット = 0x04]

図 8-42 に、REG0x3F_Part_Information を示し、表 8-44 に、その説明を示します。

概略表に戻ります。

図 8-42. REG0x3F_Part_Information レジスタ

7	6	5	4	3	2	1	0
TEST_REV		PN			DEV_REV		
R-0x0		R-0x1			R-0x0		

表 8-44. REG0x3F_Part_Information レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7:6	TEST_REV	R	0x0	テスト リビジョン
5:2	PN	R	0x1	デバイス型番
1:0	DEV_REV	R	0x0	デバイス リビジョン

9 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

代表的なアプリケーションは、I²C 制御のパワーパス マネージメント デバイスとして構成されたデバイスと、スマートフォンやその他のポータブル デバイスで使用されるリチウム イオンおよびリチウム ポリマ バッテリ用のシングル セル バッテリ チャージャで構成されています。このデバイスは、システムとバッテリーの間に、入力逆阻止 FET (RBFET、Q1)、ハイサイド スイッチング FET (HSFET、Q2)、ローサイド スイッチング FET (LSFET、Q3)、およびバッテリー FET (BATFET、Q4) を内蔵しています。このデバイスには、ハイサイド ゲートドライブ用のブートストラップ ダイオードも内蔵されています。

9.2 代表的なアプリケーション

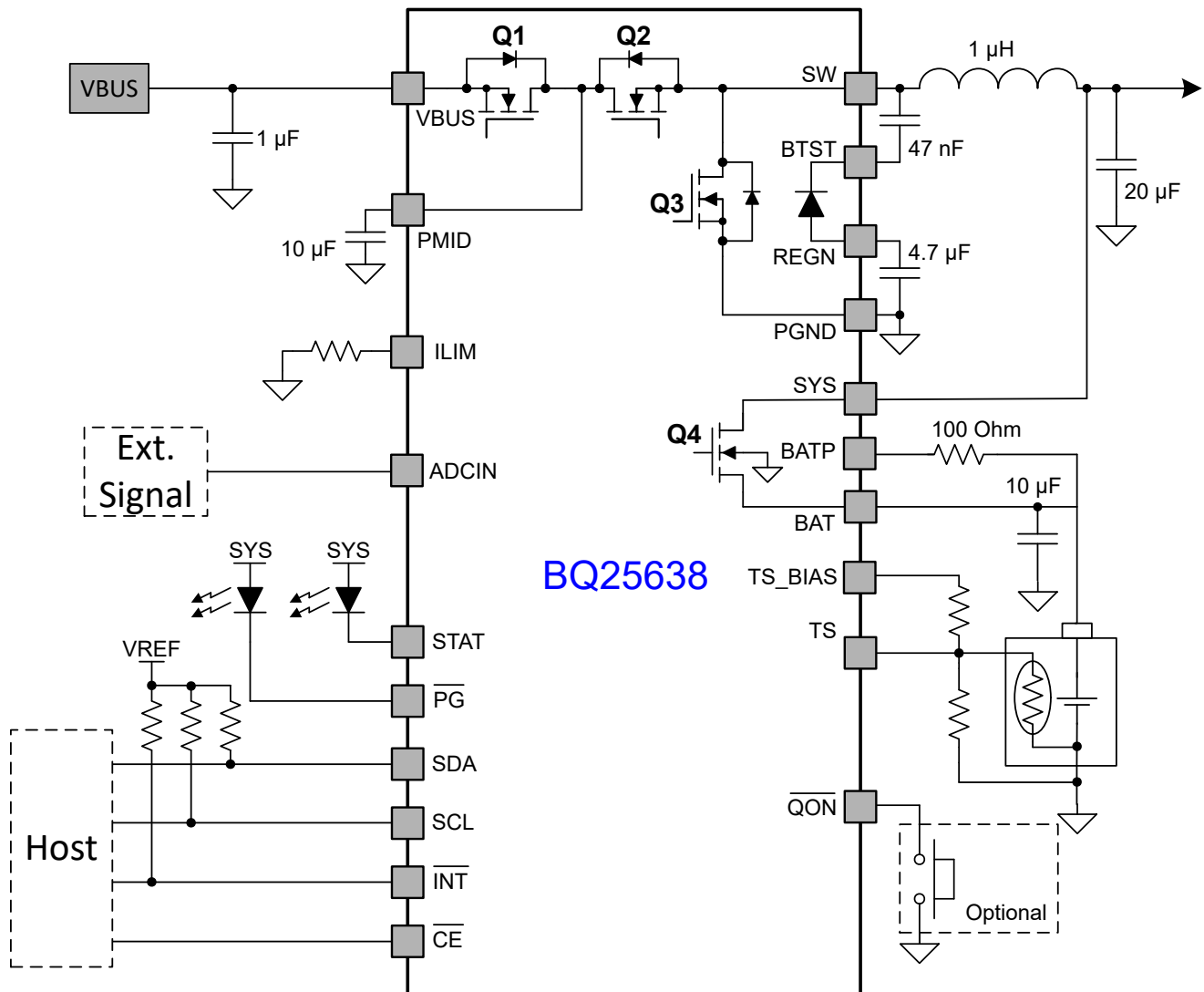


図 9-1. BQ25638 の代表的なアプリケーション

9.2.1 設計要件

表 9-1. 設計要件

パラメータ	値
VBUS 範囲	3.9 ~ 18.0V
入力電流制限 (REG0x06-0x07)	3200mA
高速充電電流 (REG0x02-0x03)	5040mA
最小システム電圧 (REG0x0E-0x0F)	3520mV
バッテリーレギュレーション電圧 (REG0x04-0x05)	4200mV

9.2.2 詳細な設計手順

9.2.2.1 インダクタの選択

1.5MHz のスイッチング周波数により、小さなインダクタおよびコンデンサ値を使用しつつ、インダクタの飽和電流を充電電流 (I_{CHG}) とリップル電流の半分 (I_{RIPPLE}) の合計より高く維持できます:

$$I_{SAT} \geq I_{CHG} + (1/2) I_{RIPPLE} \quad (8)$$

インダクタのリップル電流は、入力電圧 (V_{VBUS})、デューティサイクル ($D = V_{BAT}/V_{VBUS}$)、スイッチング周波数 (f_s)、およびインダクタンス (L) に依存します。

$$I_{RIPPLE} = \frac{V_{IN} \times D \times (1-D)}{f_s \times L} \quad (9)$$

インダクタの最大リップル電流は、デューティサイクル (D) が 0.5、またはおおよそ 0.5 のときに発生します。実用的な設計では、インダクタサイズと効率のトレードオフを考慮し、インダクタのリップル電流は通常、最大充電電流の 20%~40% の範囲で設計されます。

9.2.2.2 入力コンデンサ

入力コンデンサは、入力スイッチングリップル電流を吸収できる十分なリップル電流定格を満たすように設計します。最悪条件での RMS リップル電流は、デューティサイクルが 0.5 のとき、充電電流の半分となります。コンバータが 50% のデューティサイクルで動作しない場合、最悪条件のコンデンサ RMS 電流 I_{CIN} は、デューティサイクルが 50% に最も近い点で発生し、式 10 を用いて推定できます。

$$I_{CIN} = I_{CHG} \times \sqrt{D \times (1-D)} \quad (10)$$

入力デカップリングコンデンサには、X7R や X5R などの低 ESR セラミックコンデンサが推奨され、ハイサイド MOSFET のドレインおよびローサイド MOSFET のソースにできるだけ近接して配置する必要があります。コンデンサの電圧定格は、通常の入力電圧レベルよりも高い必要があります。14V 入力電圧には、25V 以上の定格コンデンサが推奨されます。4.0A の充電電流が一般的な場合、10 μ F のセラミックコンデンサが推奨されます。

9.2.2.3 出力コンデンサ

出力コンデンサが、出力スイッチングリップル電流を吸収できる十分なリップル電流定格を備えていることを確認します。式 11 に、出力コンデンサの RMS 電流 I_{COUT} の計算を示します。

$$I_{COUT} = \frac{I_{RIPPLE}}{2 \times \sqrt{3}} \approx 0.29 \times I_{RIPPLE} \quad (11)$$

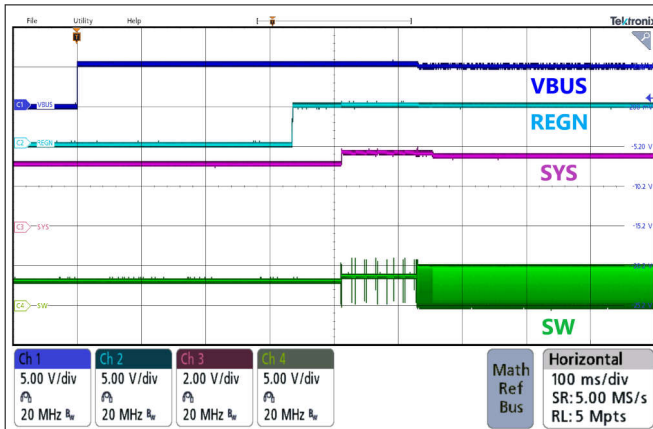
出力コンデンサの電圧リップルは、次のように計算できます:

$$\Delta V_O = \frac{V_{OUT}}{8LCfs^2} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (12)$$

特定の入力電圧、出力電圧、およびスイッチング周波数においては、出力フィルタ LC を増加させることで電圧リップルを低減できます。

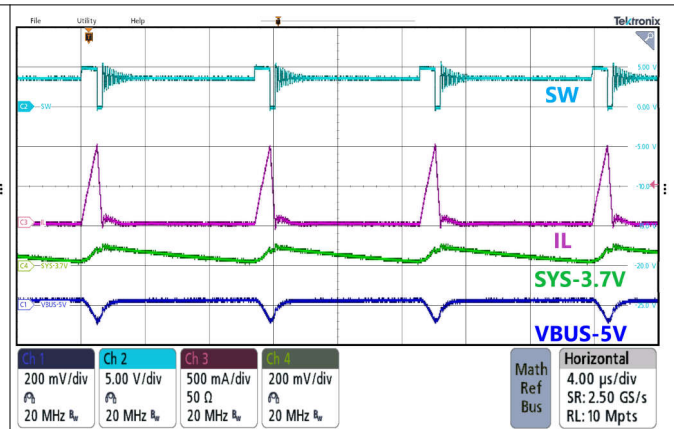
この充電器デバイスは、10 μ F 以上のセラミック出力コンデンサに最適化された内部ループ補償を備えています。推奨するセラミックコンデンサは 10V 定格、X7R または X5R です。

9.2.3 アプリケーション曲線



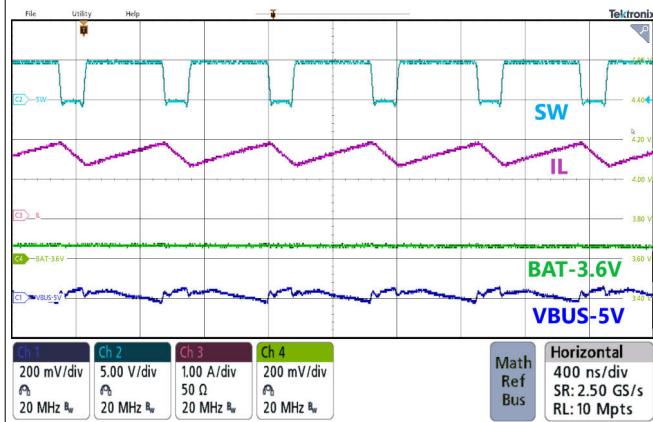
$V_{VBUS} = 5V$
 $I_{CHG} = 2A$
 $V_{VBAT} = 3.2V$

図 9-2. 充電がイネーブルの状態でのパワーアップ



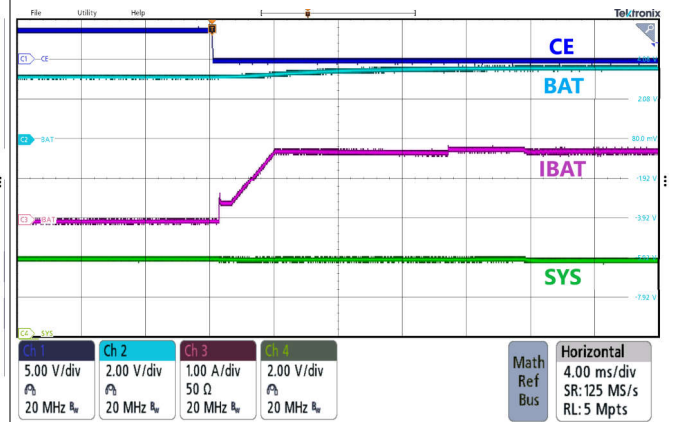
$V_{VBUS} = 5V$
 $I_{SYS} = 50mA$
 充電ディスエーブル

図 9-3. 降圧モードでの PFM のスイッチング



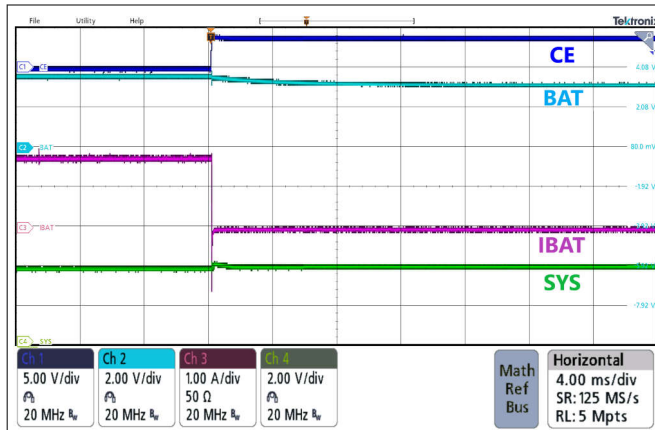
$V_{VBUS} = 5V$
 $I_{CHG} = 2A$
 $V_{VBAT} = 3.2V$

図 9-4. 降圧モードでの PWM のスイッチング



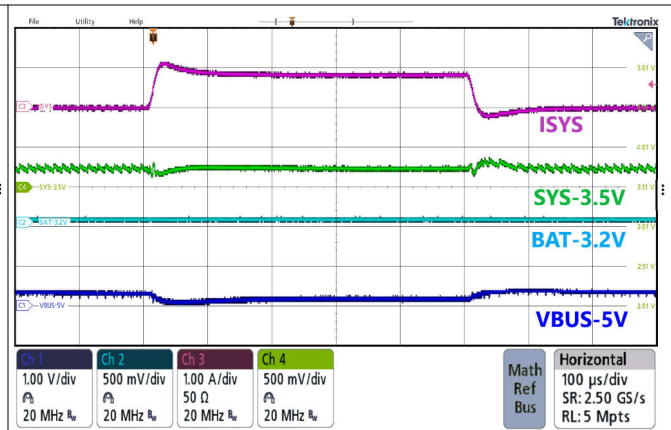
$V_{VBUS} = 5V$
 $I_{CHG} = 2A$
 $V_{VBAT} = 3.2V$

図 9-5. 充電イネーブル



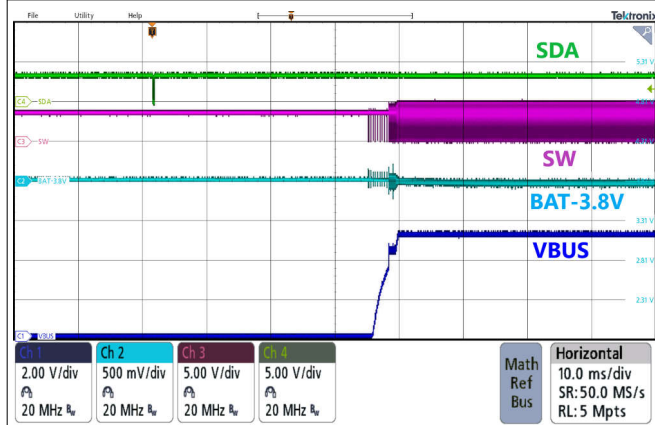
$V_{VBUS} = 5V$ $V_{VBAT} = 3.2V$
 $I_{CHG} = 2A$

図 9-6. 充電ディスエーブル



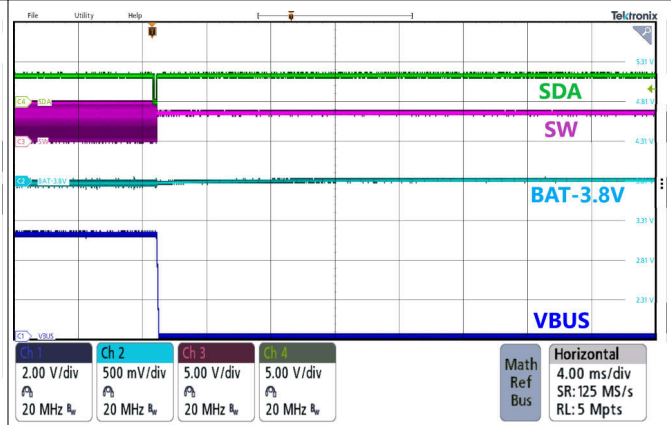
$V_{VBUS} = 5V$ $V_{BAT} = 3.2V$
 $I_{SYS} = 0A \sim 1A$ 充電ディスエーブル

図 9-7. システム負荷過渡応答



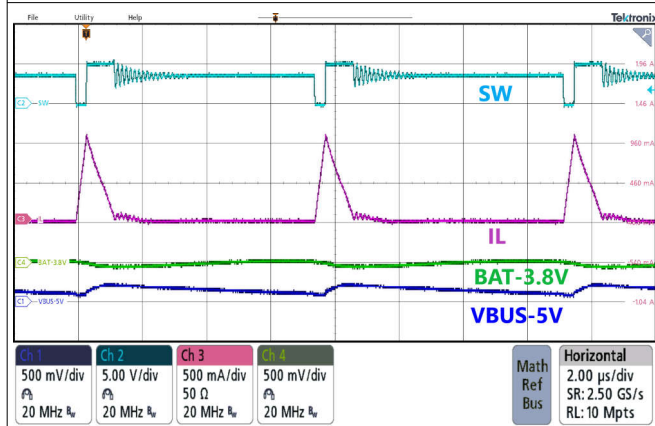
$V_{OTG} = 5.12V$ $V_{VBAT} = 3.8V$
 $I_{BUS} = 100mA$

図 9-8. 昇圧モードのパワーアップ



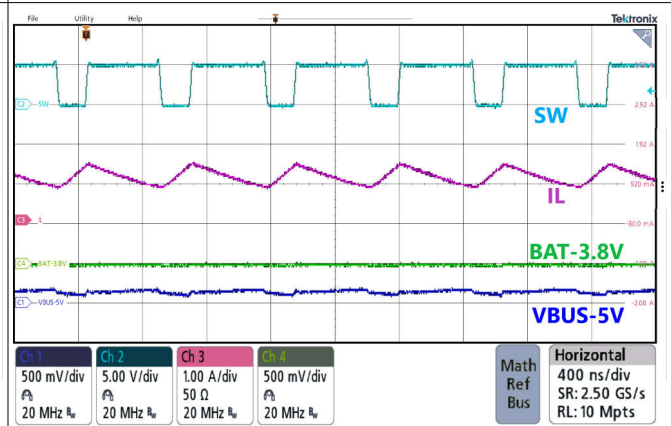
$V_{OTG} = 5.12V$ $V_{VBAT} = 3.8V$
 $I_{BUS} = 100mA$

図 9-9. 昇圧モードのパワーダウン



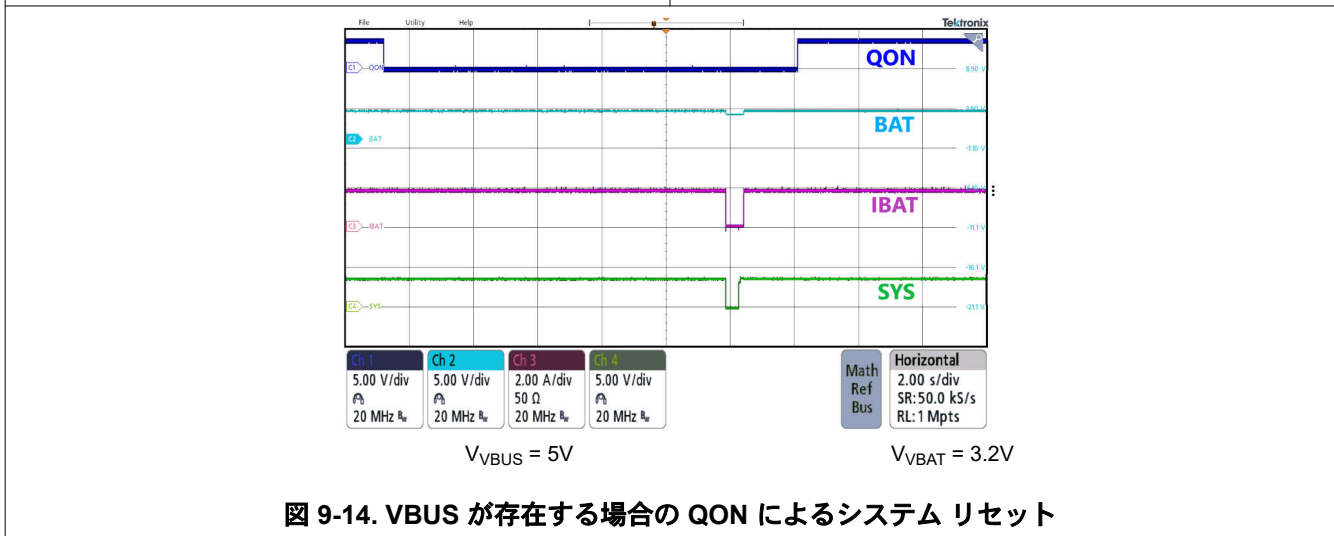
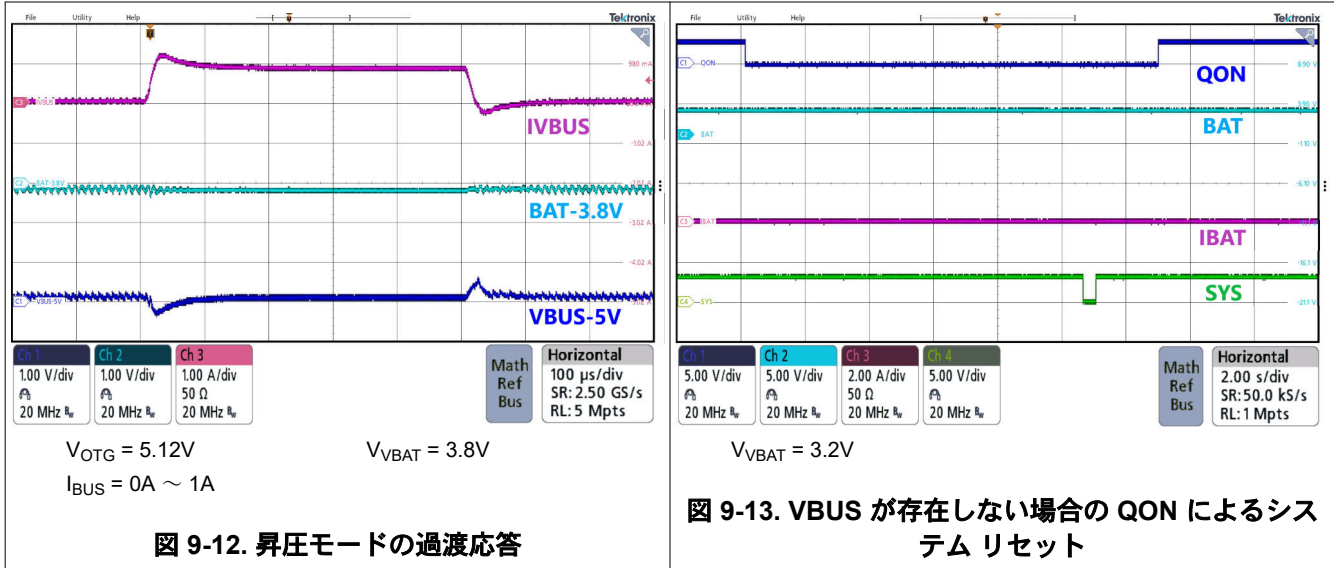
$V_{OTG} = 5.12V$ $V_{VBAT} = 3.8V$
 $I_{BUS} = 50mA$

図 9-10. 昇圧モードでの PFM スイッチング



$V_{OTG} = 5.12V$ $V_{VBAT} = 3.8V$
 $I_{BUS} = 1A$

図 9-11. 昇圧モードでの PWM スイッチング



9.3 電源に関する推奨事項

SYS に出力電圧を供給するために、このデバイスは、VBUS に接続された 3.9V ~ 18V の入力電源 (電流定格 100mA 以上) と、BAT に接続された $V_{BATUVLO}$ を上回る電圧の単セルのリチウムイオンバッテリーを必要とします。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

スイッチング損失を最小限に抑えるため、スイッチング ノードの立ち上がり時間および立ち下がり時間はできるだけ短くする必要があります。高周波電流の経路ループを最小限に抑えるように部品を適切に配置すること (図 9-15 を参照) は、電界および磁界の放射や高周波共振の問題を防ぐため重要です。適切なレイアウトを行うには、以下の指示に従ってください。

1. 入力コンデンサは、PMID ピンと GND ピンの接続にできるだけ近くに配置し、最短の銅パターン接続または GND プレーンを使用します。
2. インダクタの入力ピンを SW ピンにできるだけ近づけて配置します。このパターンの銅の面積を最小限に抑えることで、電気および磁界の放射を低減しますが、パターンは充電電流を流すのに十分広くします。この接続では、複数のレイヤを並列に使用しないでください。この面積から他のパターンまたはプレーンへの寄生容量を最小限に抑えます。

3. 出力コンデンサをインダクタおよびデバイスの近くに配置します。グラウンド接続は、短い銅のパターン接続または GND プレーンを使用して IC のグラウンドに接続する必要があります。
4. デカップリング コンデンサは IC の隣に配置し、パターン接続はできる限り短くします。
5. ビアの数とサイズにより、特定の電流パスに十分な銅箔ができることを確認します。

9.4.2 レイアウト例

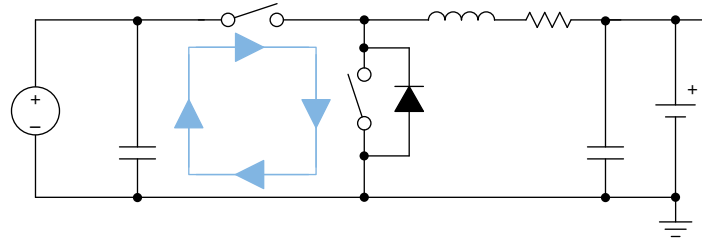


図 9-15. 高周波電流経路

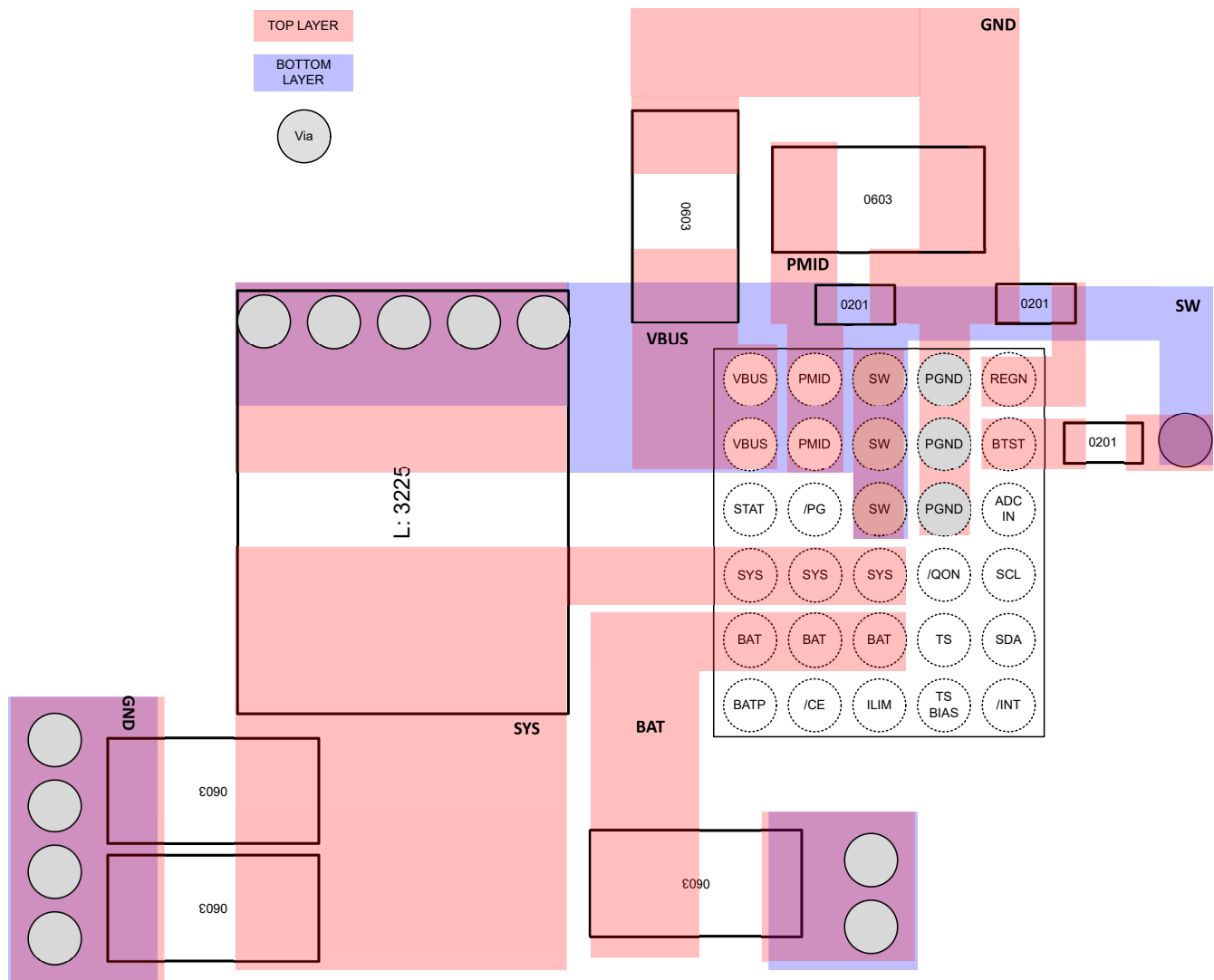


図 9-16. レイアウト例

10 デバイスおよびドキュメントのサポート

10.1 デバイス サポート

10.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.2 ドキュメントのサポート

10.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[BQ25638 評価基板ユーザー ガイド](#)』sluucr0a

10.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (December 2023) to Revision B (May 2026)	Page
• 公称パッケージサイズを訂正。.....	1
• IQ_BAT_ULPM の条件を I2C 有効時に修正。.....	7
• 不要な IQ_OTG の仕様を削除。.....	7
• IBAT_PK 3A の設定を削除.....	7
• V _{TS_COOL} (0、1、3 設定) および V _{TS_COOLZ} (0、2 設定) の下限を更新.....	7
• t _{ADC_CONV} の代表値を更新.....	7
• t _{LP_WDT} と t _{WDT} の代表値を変更.....	15
• 「コンバータは定電圧レギュレーション状態です」という記述を削除。.....	27
• TS_TH2 および TS_TH3 の TS スレッショルドを更新 表 7-2	28
• セクション 7.3.5.4.2 の RT1 と RT2 の推奨値を変更.....	29
• セクション 7.3.7 でハイインピーダンスモードでの ADC の動作を明確化.....	32
• セクション 7.3.7 の「TS_ADC が 3.2V 未満では動作しない」という記述を削除.....	32
• BATFET_DLY のタイミングリファレンスを更新。.....	34
• 超低消費電力モードの説明を更新し、モードに移行するまでの遅延時間を明確化。.....	34
• VBUS_OVP_STAT を VBUS_FAULT_STAT に変更.....	36
• セクション 7.5.1 の I2C 通信に関連する待機時間を更新。.....	40
• レジスタ 0x16 のウォッチドッグ タイマ オプションを更新。.....	44
• レジスタ 0x19 の 3A IBAT_PK 設定を削除。.....	44
• レジスタ 0x3F の PN リセット値を「1」に修正。.....	44
• レジスタ 0x1A の TSM_EXIT タイミングを修正。.....	44
• レジスタ 0x1D の TS_TH2 および TS_TH3 の TS スレッショルドを更新表 7-2	44
• 仮想レジスタを削除.....	44
• SET_CONV_STRN および SET_BATFET_STRN レジスタフィールドを削除.....	44
• 「BQ25638 の代表的なアプリケーション」の代表的なアプリケーションを更新	72
• 「レイアウト例」を追加。.....	78
• 評価モジュールのユーザーガイドへのリンクを更新.....	79

Changes from Revision * (October 2023) to Revision A (December 2023)	Page
• 「事前情報」から「量産データ」に変更.....	1

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

付録 : パッケージ・オプション

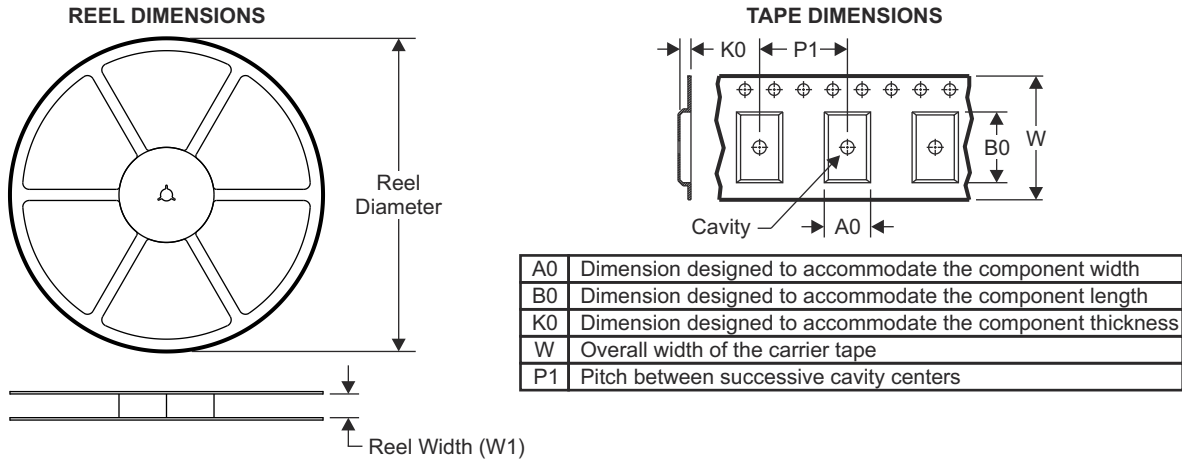
パッケージ情報

注文可能な型番	供給状況	資料のタイプ	パッケージ ピン数	パッケージ数量 キャリア	RoHS	リード端子の仕上げ / ボールの原材料	MSL 定格/ピークリフロー	動作温度 (°C)	部品マーキング
BQ25638YBGR	アクティブ	量産出荷中	DSBGA (YBG) 30	6000 大口径のテープリール	はい	SNAGCU	レベル-1-260C-UNLIM	-40~85	BQ25638

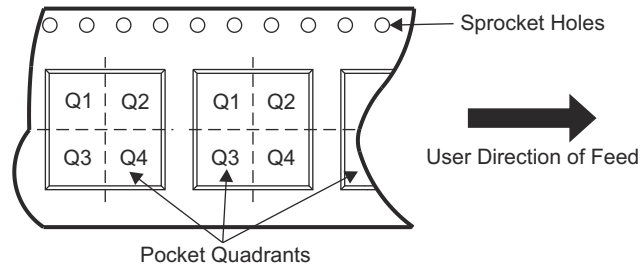
重要なお知らせと免責事項: このページに掲載されている情報は、発行日現在のテキサス・インスツルメンツの知識および見解を示すものです。テキサス・インスツルメンツの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。テキサス・インスツルメンツでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。テキサス・インスツルメンツおよびテキサス・インスツルメンツのサプライヤは、特定の情報を機密情報として扱っているため、CAS 番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じた TI の責任は、このドキュメント発行時点での TI 製品の価格に基づく TI からお客様への合計購入価格 (年次ベース) を超えることはありません。

12.1 テープおよびリール情報

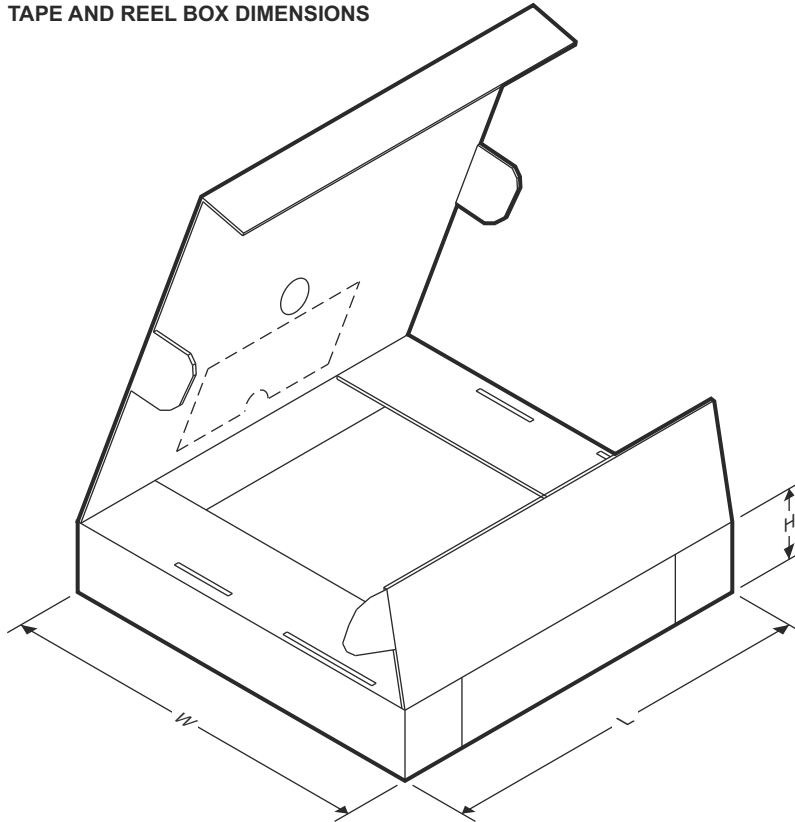


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



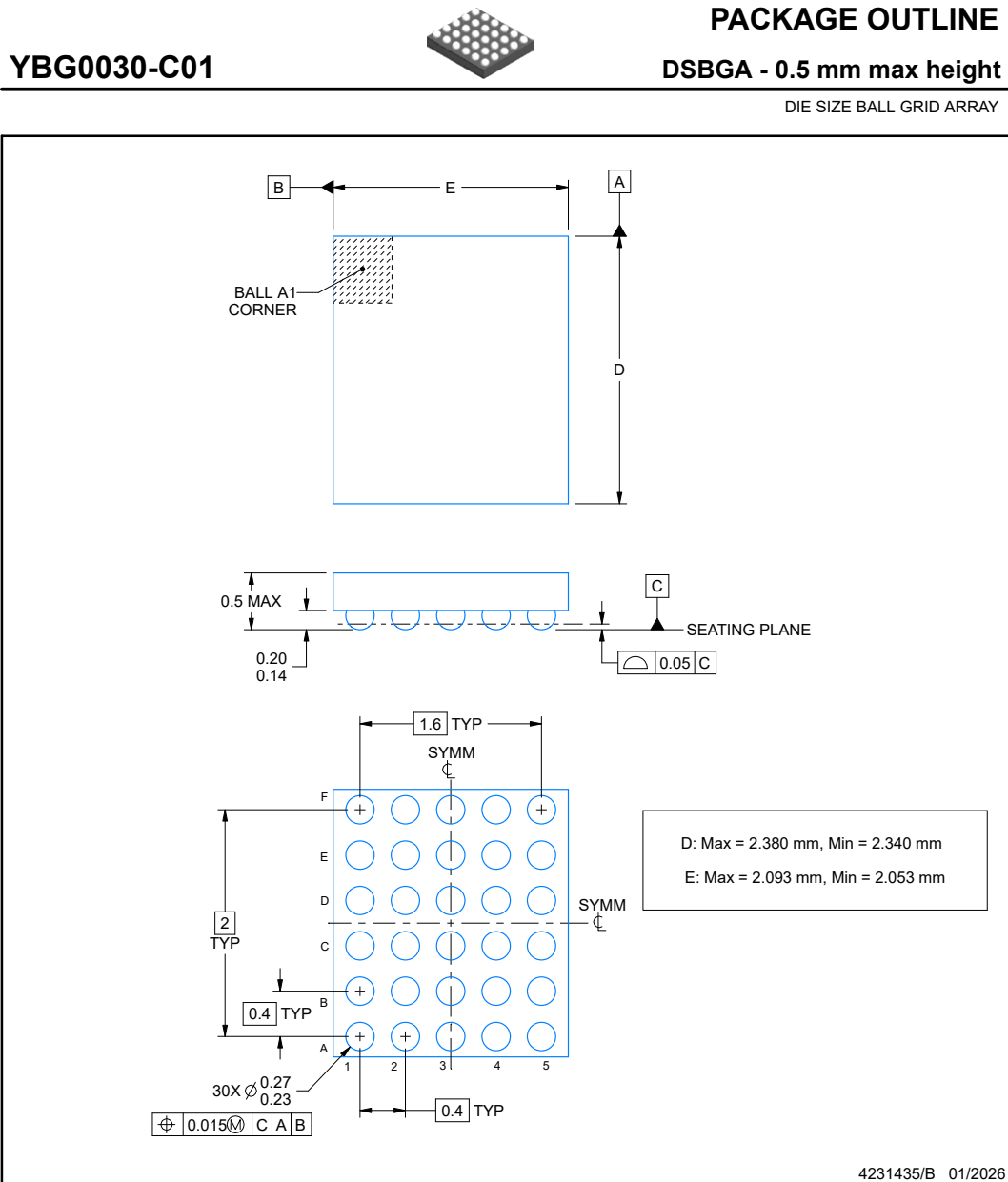
デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン1の 象限
BQ25638YBGR	DSBGA	YBG	30	6000	330.0	12.4	2.3	2.68	0.65	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージタイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
BQ25638YBGR	DSBGA	YBG	30	6000	367.0	367.0	35.0

12.2 メカニカル データ



NOTES:

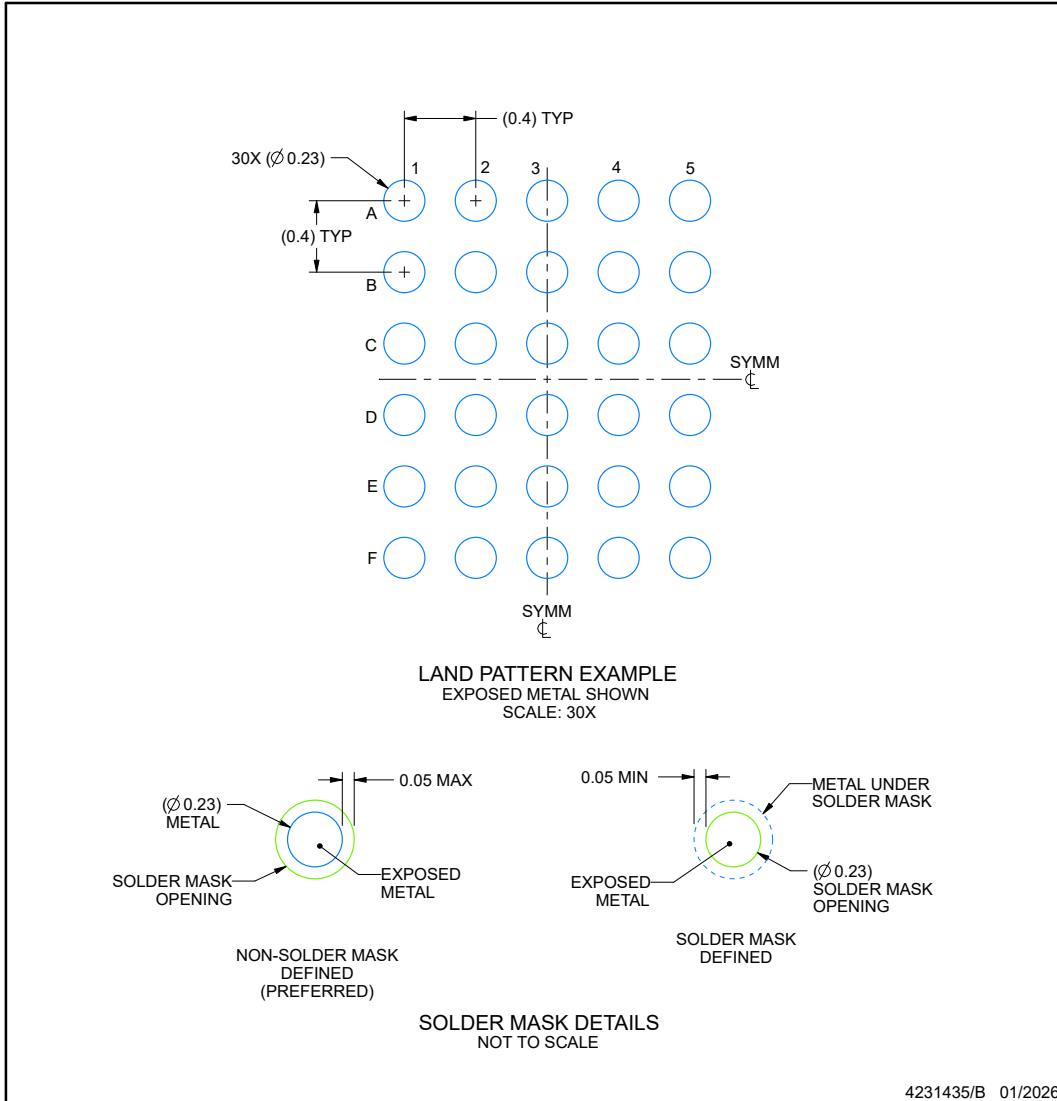
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

YBG0030-C01

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

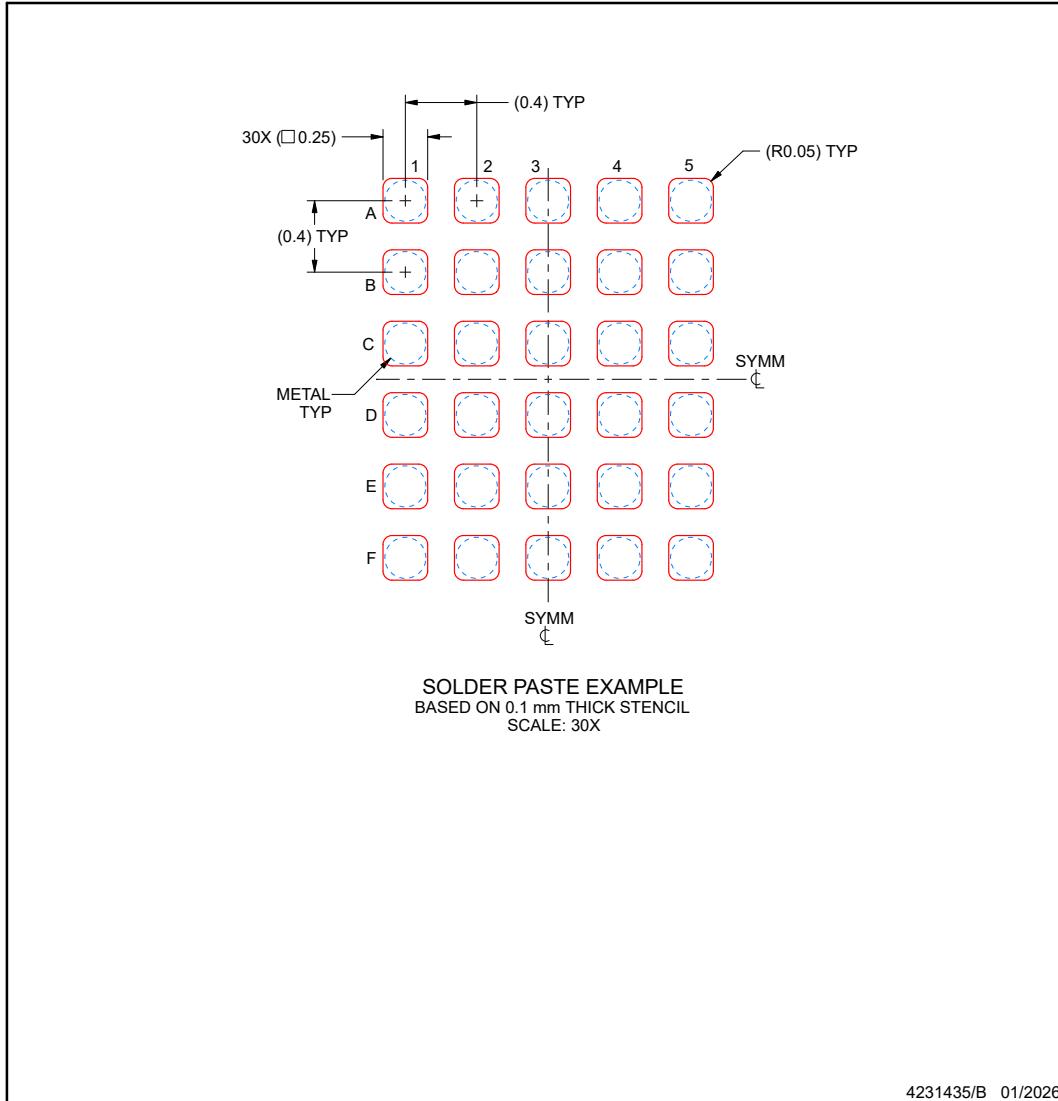
- 3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBG0030-C01

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
BQ25638YBGR	Active	Production	DSBGA (YBG) 30	6000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	BQ25638
BQ25638YBGR.A	Active	Production	DSBGA (YBG) 30	6000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	BQ25638

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

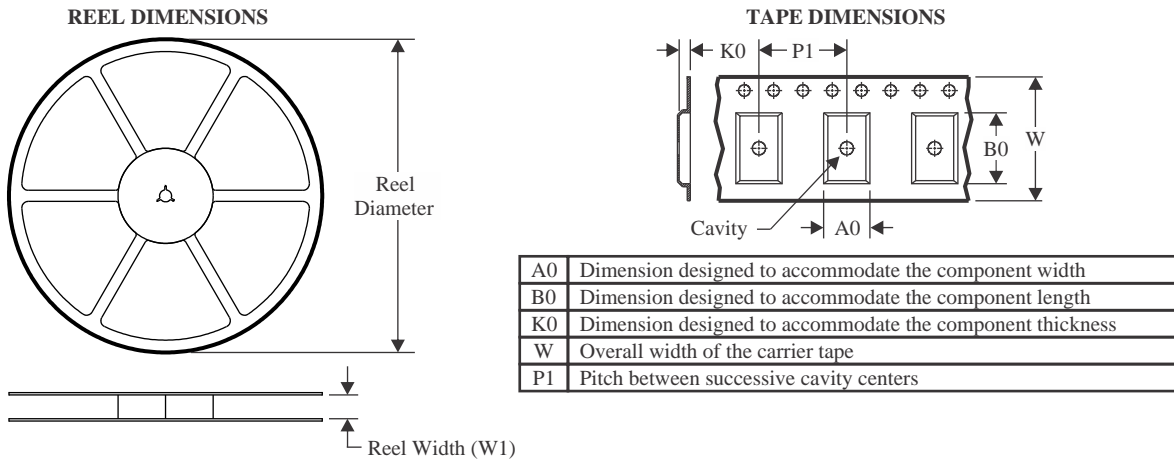
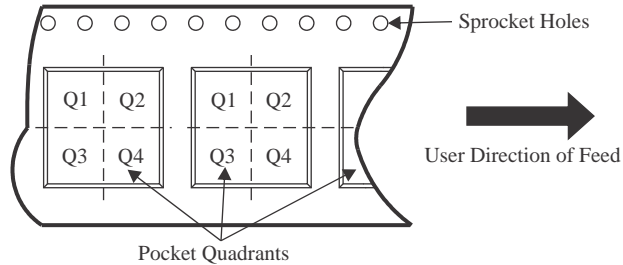
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

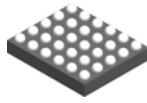
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ25638YBGR	DSBGA	YBG	30	6000	330.0	12.4	2.3	2.68	0.65	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ25638YBGR	DSBGA	YBG	30	6000	367.0	367.0	35.0

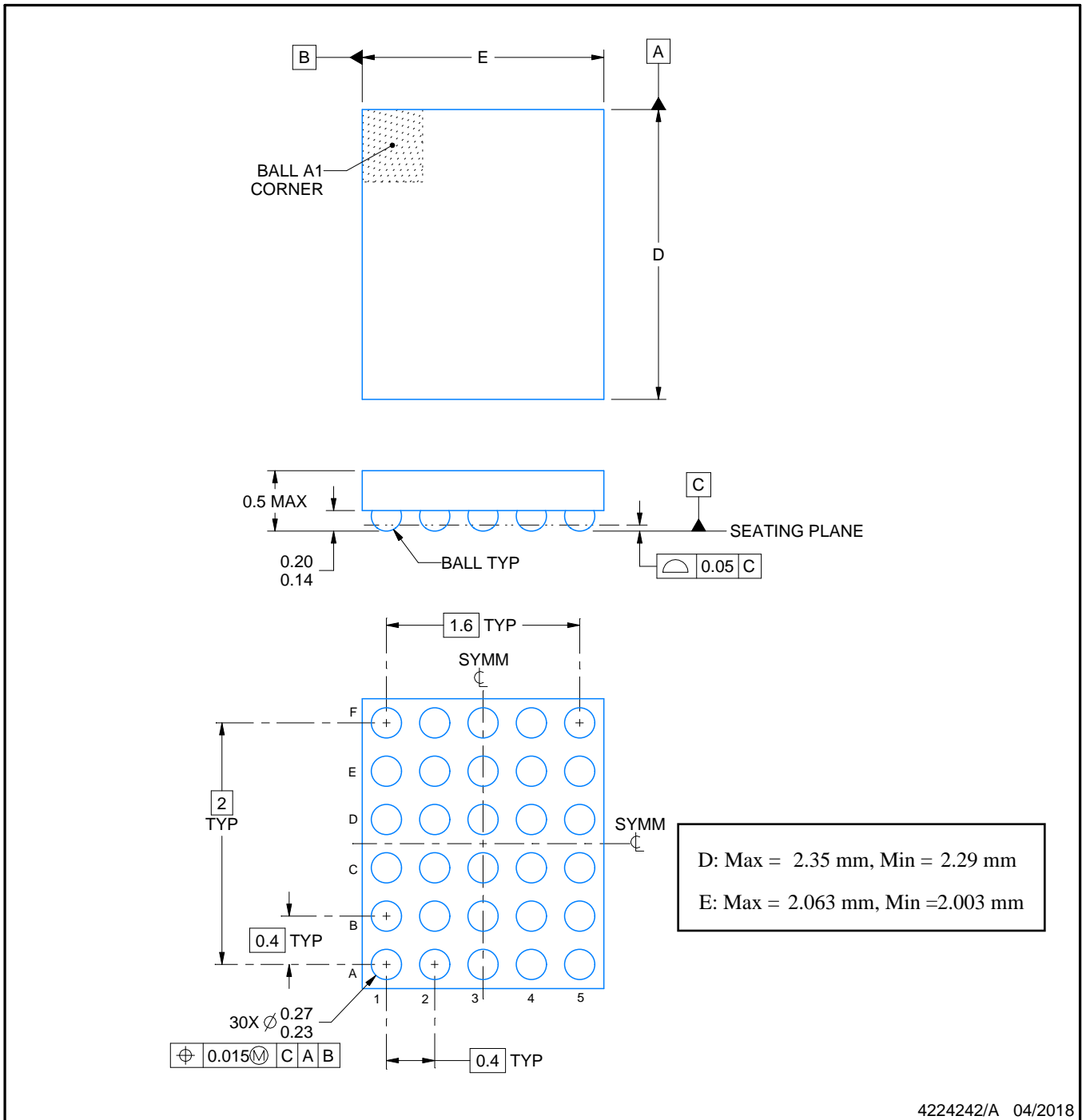
YBG0030



PACKAGE OUTLINE

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



4224242/A 04/2018

NOTES:

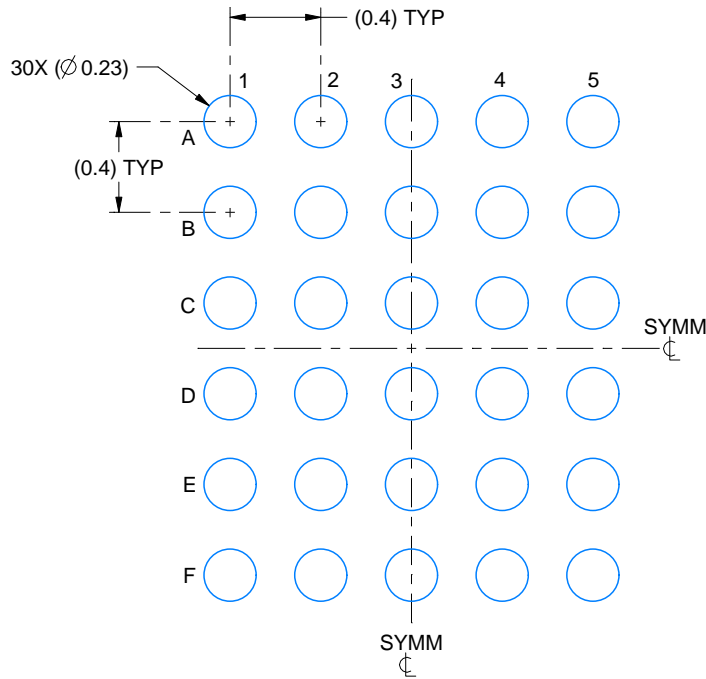
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

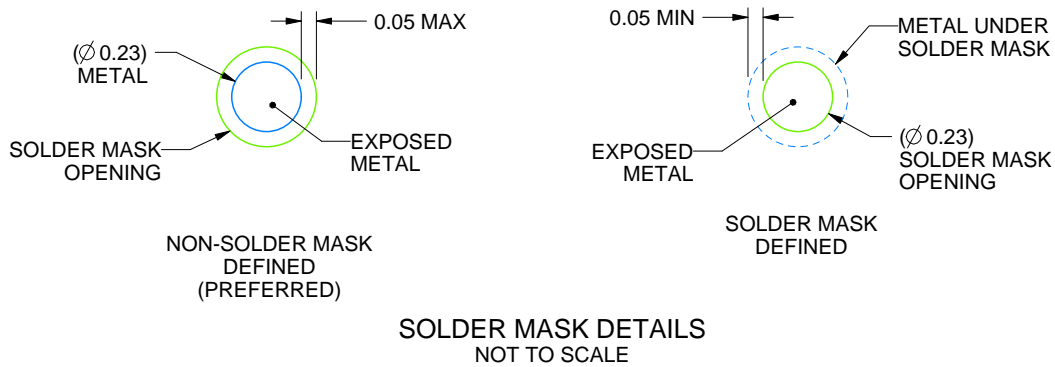
YBG0030

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 30X



SOLDER MASK DETAILS
NOT TO SCALE

4224242/A 04/2018

NOTES: (continued)

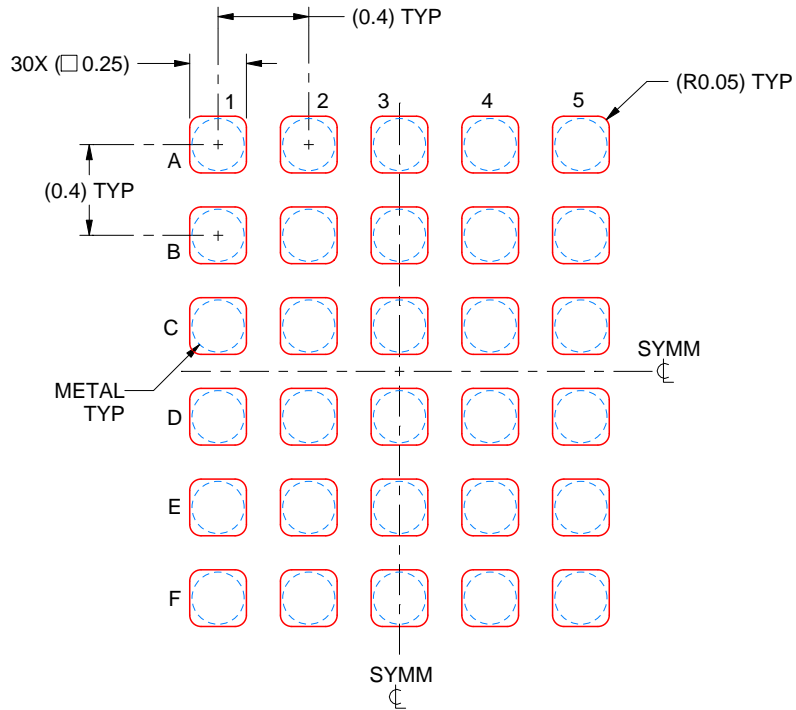
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBG0030

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 30X

4224242/A 04/2018

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月