

BQ25853-Q1 バックアップ電源向け車載双方向充電コントローラ

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
 - 温度グレード 1: $-40^{\circ}\text{C} \leq T_A \leq 150^{\circ}\text{C}$
- 広い入力電圧動作範囲: 4.4V~70V
- 広い電圧動作範囲: 最大 70V スーパーキャパシタ充電
- NFET ドライバ搭載の同期昇降圧 コントローラ
 - MODE ピンによる降圧専用モードの構成
 - 200kHz~600kHz の可変 f_{SW}
 - スイッチング周波数ディザリングによる EMI ノイズ低減 (DRSS)
 - 外部クロックへの周波数同期も可能
 - ソフト スタート付きループ補償機能を内蔵
 - 効率を最適化するオプションのゲートドライバ電源入力
- 双方向コンバータ動作により、 I^2C 相互作用がない自主バックアップモードをサポートします
 - VREF_FB ピンは、抵抗デバイダにより逆方向モードでシステム電圧をプログラムします
 - ACUV ピンに、逆方向モードの自動開始/終了スレッシュホールドをプログラムします
 - 2.5mΩ 抵抗を使用することで、最大 35A の可変出力電流レギュレーション ($R_{\text{BAT_SNS}}$)
- 高い精度
 - ±0.5% の充電電圧レギュレーション
 - ±3% の充電 / 入力電流レギュレーション
 - ±0.5% 逆方向モード電圧レギュレーション
 - ±2% の入力電圧レギュレーション
- 最適なシステム性能を実現する I^2C 制御、抵抗によりプログラム可能
 - ハードウェアで調整可能な入出力電流制限
- 電圧、電流、温度モニタリングのための 16 ビット ADC を内蔵
- 高度な安全機能内蔵
 - 可変入力過電圧および低電圧保護
 - 過電圧および過電流保護
 - サーマル シャットダウン
- パッケージ
 - 36 ピン 5mm × 6mm QFN (ウェットアップ フランク付き)
- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能

2 アプリケーション

- 低電圧バッテリー システム
- バッテリー管理ユニット
- ドメイン ゲートウェイ
- ADAS ドメイン コントローラ
- フロントドア モジュール

3 説明

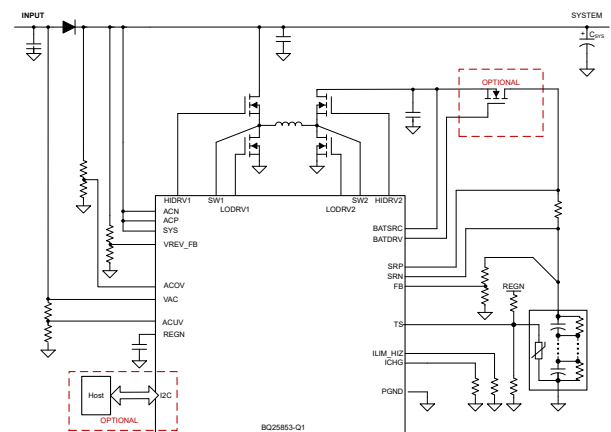
BQ25853-Q1 は、車載グレードの広い入力電圧に対応するスイッチ モード昇降圧バッテリー充電コントローラであり、双方向の電力フローをサポートしています。このデバイスは、充電ステータス表示に加えて、高精度の充電電流および充電電圧レギュレーションを備えており、このデバイスは、昇降圧コンバータのあらゆるループ補償機能を内蔵しているため、高密度設計で使いやすいソリューションを提供します。逆方向モードでは、このデバイスはスーパーキャパシタから電力を取り出し、保護のために追加された定電流ループによって入力端子の電圧をレギュレートします。

I^2C ホスト制御充電モードに加えて、このデバイスは、抵抗によりプログラム可能な制限を通じてスタンドアロン充電モードもサポートしています。入力電流、充電電流、充電電圧レギュレーション、逆方向モードのレギュレーション ターゲットは、それぞれ ILIM_HIZ、ICHG、FB ピンによって設定できます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)	本体サイズ (公称)
BQ25853-Q1	RHB (VQFN, 36)	5mm × 6mm	5mm × 6mm

- 供給されているすべてのパッケージについては、[セクション 11](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



BQ25853-Q1 の概略回路図



目次

1 特長.....	1	7.4 デバイスの機能モード.....	37
2 アプリケーション.....	1	7.5 BQ25853Q1 のレジスタ.....	39
3 説明.....	1	8 アプリケーションと実装.....	64
4 デバイスの比較.....	3	8.1 使用上の注意.....	64
5 ピン構成および機能.....	4	8.2 代表的なアプリケーション.....	64
6 仕様.....	8	8.3 電源に関する推奨事項.....	73
6.1 絶対最大定格.....	8	8.4 レイアウト.....	73
6.2 ESD 定格.....	8	9 デバイスおよびドキュメントのサポート.....	76
6.3 推奨動作条件.....	8	9.1 デバイス サポート.....	76
6.4 熱に関する情報.....	9	9.2 ドキュメントの更新通知を受け取る方法.....	76
6.5 電気的特性.....	10	9.3 サポート・リソース.....	76
6.6 タイミング要件.....	16	9.4 商標.....	76
6.7 代表的特性	17	9.5 静電気放電に関する注意事項.....	76
7 詳細説明.....	18	9.6 用語集.....	76
7.1 概要.....	18	10 改訂履歴.....	76
7.2 機能ブロック図.....	19	11 メカニカル、パッケージ、および注文情報.....	76
7.3 機能説明.....	20		

4 デバイスの比較

部品番号	BQ25853Q1	BQ25856Q1	BQ25858Q1
主な特長	Supercap、自動逆方向モード、DRSS、TSHUT→165C、車載認定済み	リチウムイオン、LFP、DRSS、TSHUT→165C、車載認定済み	リチウムイオン、DRSS、TSHUT→165C、車載認定済み
トポロジ	昇降圧チャージャ	昇降圧チャージャ	昇降圧コントローラ
電源トポロジ	非パワーパス	非パワーパス	非パワーパス
I ² C アドレス	0X6B	0X6B	0X6B
デフォルトの充電料金プロファイル	CC/CV	リチウムイオン (トリクル、プリチャージ、CC、CV)	CC/CV
構成	I ² C + スタンドアロン	I ² C + スタンドアロン	I ² C + スタンドアロン
動作 VIN	4.4V → 70V	4.4V → 70V	4.4V → 70V
逆方向モード VAC プログラム方式	抵抗分圧器	I ² C	I ² C
フォワード モード VOUT/VREG プログラム方式	抵抗分圧器	抵抗分圧器	I ² C
ピン数	36	36	36
パッケージ	5×6 QFN	5×6 QFN	5×6 QFN
TS ピンの機能	JEITA プロファイル	JEITA プロファイル	ディセーブル

5 ピン構成および機能

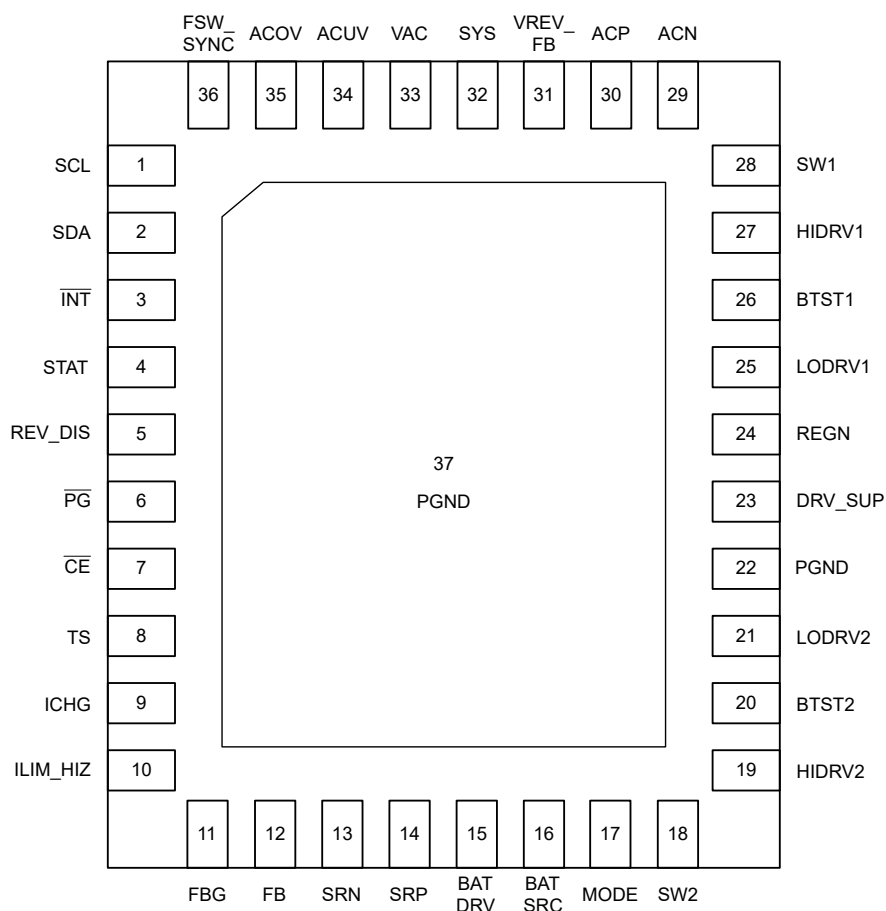


図 5-1. BQ25853Q1、RHB パッケージ 32 ピン VQFN 上面図

表 5-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
SCL	1	I	I²C インターフェイス クロック – 10kΩ 抵抗を経由して SCL をロジック レールに接続します。
SDA	2	IO	I²C インターフェイス データ – 10kΩ 抵抗を経由して SDA をロジック レールに接続します。
INT	3	O	オープンドレイン 割り込み出力 – 10kΩ 抵抗を経由して、 $\overline{\text{INT}}$ ピンをロジック レールに接続します。 $\overline{\text{INT}}$ ピンは、アクティブ Low の 256μs パルスをホストに送信して、充電器デバイスのステータスと故障を通知します。
STAT	4	O	オープンドレイン 充電ステータス出力 – 10kΩ 抵抗を経由してプルアップ レールに接続します。DIS_STAT_PIN ビットを 1 に設定すると、STAT ピン機能を無効にできます。無効化されている場合、このピンは FORCE_STAT_ON ビットを経由して汎用インジケータとして使用できます。
REV_DIS	5	IO	逆方向無効化 – 有効な入力が存在しないときに、逆方向モードの開始と終了を制御するために使用される外部ピン。プルアップすると、逆方向モードが無効になります。つまり、入力電圧が有効でない場合でも、デバイスは自動的に逆方向モードに移行しないことを意味します。プルダウンとは、逆方向モードが有効であることを意味します。
PG	6	O	オープンドレイン アクティブ Low パワー グッド インジケータ – 10kΩ 抵抗経由でプルアップ レールに接続します。VAC が設定された ACUV / ACOV 動作範囲内にある場合、LOW は良好な入力電源であることを示します。DIS_PG_PIN ビットが 1 に設定されている場合、PG ピン機能を無効にできます。無効化されている場合、このピンは FORCE_STAT3_ON ビットを介して汎用インジケータとして使用できます。
CE	7	IO	アクティブ Low 充電イネーブルピン – EN_CHG ビットが 1 かつ $\overline{\text{CE}}$ ピンが LOW の場合、バッテリー充電が有効になります。CE ピンは HIGH または LOW にする必要があります。フローティングのままにしないでください。DIS_CE_PIN ビットを 1 に設定している場合、 $\overline{\text{CE}}$ ピンを無効にできます。無効化されている場合、このピンは FORCE_STAT4_ON ビットを介して汎用インジケータとして使用できます。
TS	8	I	温度認定電圧入力 – 負の温度係数サーミスタを接続します。REGN から TS、PGND への抵抗分圧回路によって温度ウィンドウを設定します。TS ピンの電圧が範囲外になると、充電は一時停止されます。103AT-2 10kΩ サーミスタを推奨します。
ICHG	9	I	充電電流制限の設定 – ICHG ピンは最大充電電流を設定し、充電電流の監視に使用できます。PGND に接続されたプログラミング抵抗によって充電電流制限が設定され、 $I_{\text{CHG}} = K_{\text{ICHG}} / R_{\text{ICHG}}$ の関係が成り立ちます。デバイスが充電電流レギュレーションを実行している場合、ICHG ピンの電圧は $V_{\text{REF_ICHG}}$ になります。ICHG ピンの電圧が $V_{\text{REF_ICHG}}$ より低い場合、実際の充電電流は次のように計算できます: $I_{\text{BAT}} = K_{\text{ICHG}} \times V_{\text{ICHG}} / (R_{\text{ICHG}} \times V_{\text{REF_ICHG}})$ 。実際の充電電流制限は、ICHG ピンまたは ICHG_REG レジスタビットで設定された制限の下限です。このピン機能は、EN_ICHG_PIN ビットが 0 のときに無効にできます。ICHG ピンを使用しない場合、このピンを PGND にプルし、フローティングのままにしないでください。
ILIM_HIZ	10	I	入力電流制限設定と HIZ モード制御ピン – ILIM_HIZ ピンは最大入力電流制限を設定し、入力電流の監視にも使用できます。また、このピンを HIGH に引き上げることで、デバイスを HIZ モードに強制的に移行させることができます。PGND に接続されたプログラミング抵抗によって入力電流制限が設定され、 $I_{\text{LIM}} = K_{\text{ILIM}} / R_{\text{ILIM}}$ の関係が成り立ちます。デバイスが入力電流制御下にある場合、ILIM_HIZ ピンの電圧は $V_{\text{REF_ILIM}}$ になります。ILIM_HIZ ピンの電圧が $V_{\text{REF_ILIM}}$ を下回ると、実際の入力電流は次のように計算できます: $I_{\text{AC}} = K_{\text{ILIM}} \times V_{\text{ILIM}} / (R_{\text{ILIM}} \times V_{\text{REF_ILIM}})$ 。実際の入力電流制限値は、ILIM_HIZ ピンまたは IAC_DPM レジスタビットで設定された制限のうち、低い方の値となります。EN_ILIM_HIZ_PIN ビットが 0 の場合、このピン機能は無効になります。ILIM_HIZ ピンを使用しない場合は、このピンを PGND にプルし、フローティングのままにしないでください。
FBG	11	I	電圧帰還分周器の帰還 – バッテリ帰還抵抗の下側に接続します。充電時、このピンは内部で PGND に駆動されます。入力電圧が ACUV / ACOV 動作範囲外にある場合、このピンはハイインピーダンス状態となり、バッテリーの漏れ電流を最小限に抑えます。
FB	12	I	充電電圧アナログ フィードバック調整 – バッテリ端子からこのノードに抵抗分圧回路の出力を接続し、出力バッテリーの制御電圧を調整します。
SRN	13	I	充電電流センス抵抗、負入力 – SRN から SRP 間に 0.47μF のセラミック コンデンサを配置し、差動モード フィルタリングを行います。オプションとして、SRN ピンと PGND 間に 0.1μF のセラミック コンデンサを配置し、同相モード フィルタリングを行います。
SRP	14	I	充電電流センス抵抗、正入力 – 差動モード フィルタリングを行うために、SRN から SRP に 0.47μF セラミック コンデンサを配置します。同相モード フィルタリングのために、SRP ピンと PGND の間に 0.1μF セラミック コンデンサを配置します。
BATDRV	15	O	N チャネル バッテリ FET ゲートドライブ – BATFET ゲートに直接接続します。このピンは、BATFET をオンにするために BATSRC を基準として 10V でゲートを駆動します。
BATSRC	16	I	N チャネル バッテリ FET ソース – BATFET の共通ソースに直接接続します。

表 5-1. ピンの機能 (続き)

ピン		タイプ ⁽¹⁾	説明
名称	番号		
モード	17	I	このピンと PGND の間に抵抗を接続して、昇降圧動作または降圧のみ動作を選択します。詳細については、 セクション 7.3.3.2 セクションを参照してください。
SW2	18	P	昇圧側ハーフブリッジスイッチングノード – 昇圧側 HS FET のソースと昇圧 LS FET のドレインに接続します。SW1 と SW2 の間にインダクタを接続します。
HIDRV2	19	O	昇圧側ハイサイドゲートドライバ – 昇圧ハイサイド N チャネル MOSFET ゲートに接続します。
BTST2	20	P	昇圧側ハイサイドパワー MOSFET ゲートドライバ電源 – BTST2 と SW2 の間に 100nF コンデンサを接続して、ハイサイド MOSFET ゲートドライバにバイアスを供給します。
LODRV2	21	O	昇圧側ローサイドゲートドライバ – 昇圧ローサイド N チャネル MOSFET ゲートに接続します。
PGND	22	P	電源グラウンド帰還 – ローサイドゲートドライバ用の大電流グラウンド接続です。
DRV_SUP	23	P	充電器ゲートドライバ電源入力 – このピンの電圧を使用して昇降圧コンバータスイッチング FET のゲートを駆動します。DRV_SUP と電源グラウンドの間に 4.7μF のセラミックコンデンサを接続します。REGN LDO 電圧は、REGN を DRV_SUP ピンに接続することで、すべてのスイッチング FET のゲートドライバ電源として使用できます。高電圧アプリケーションでは、より高いスイッチング効率を実現するために、最大 12V の外部電源で DRV_SUP 電圧を直接供給することも可能です。詳細については、 セクション 7.3.3.3 を参照してください。
REGN	24	P	充電器内部リニアレギュレータ出力 – REGN から電源グラウンドに 4.7μF セラミックコンデンサを接続します。REGN LDO 電圧は、REGN を DRV_SUP ピンに接続することで、すべてのスイッチング FET のゲートドライバ電源として使用できます。高電圧アプリケーションでは、より高いスイッチング効率を実現するために、最大 12V の外部電源で DRV_SUP 電圧を直接供給することも可能です。詳細については、 セクション 7.3.3.3 を参照してください。
LODRV1	25	O	降圧側ローサイドゲートドライバ – 降圧側ローサイド N チャネル MOSFET ゲートに接続します。
BTST1	26	P	降圧側ハイサイドパワー MOSFET ゲートドライバ電源 – BTST1 と SW1 の間に 100nF コンデンサを接続して、ハイサイド MOSFET ゲートドライバにバイアスを供給します。
HIDRV1	27	O	降圧側ハイサイドゲートドライバ – 降圧側ハイサイド N チャネル MOSFET ゲートに接続します。
SW1	28	P	降圧側ハーフブリッジスイッチングノード – 降圧側 HS FET のソースと降圧 LS FET のドレインに接続します。SW1 と SW2 の間にインダクタを接続します。
ACN	29	I	アダプタ電流センス抵抗、負入力 – ACN と ACP の間に 0.47μF セラミックコンデンサを配置し、差動モードフィルタリングを実現します。オプションとして、ACN ピンと PGND 間に 0.1μF のセラミックコンデンサを配置し、同相モードフィルタリングを行います。
ACP	30	I	アダプタ電流センス抵抗、正入力 – ACN と ACP の間に 0.47μF セラミックコンデンサを配置し、差動モードフィルタリングを実現します。同相モードフィルタリングのために、ACP ピンと PGND の間に 0.1μF セラミックコンデンサを配置します。
VREV_FB	31	I	逆方向電圧アナログフィードバック調整 – システムからこのノード、そして GND へと、抵抗分圧回路の出力を接続して、逆方向レギュレーション電圧を調整します。
SYS	32	I	システム電圧検出ポイント – システム電圧の検出ポイントです。
VAC	33	P	入力電圧検出と電源 – 1μF コンデンサをピンと PGND の間に接続します。VAC ピンは、IC に電力を供給する入力バイアスです。
ACUV	34	I	AC 低電圧コンパレータ入力 – VAC から PGND に分圧抵抗を接続して、低電圧保護を設定します。このピンが V_{REF_ACUV} を下回ると、デバイスは充電を停止し、入力電圧レギュレーションリファレンスのハードウェア制限は V_{ACUV_DPM} です。実際の入力電圧制御設定は、ピンで設定された値と VAC_DPM レジスタ値のうち、高い方の値になります。ACUV プログラミングを使用しない場合は、このピンを VAC にプルし、フローティングのままにしないでください。
ACOV	35	I	AC 過電圧コンパレータ入力 – VAC から PGND に分圧抵抗を接続して、過電圧保護をプログラムします。このピンが V_{REF_ACOV} を上回ると、デバイスは充電を停止し、ACOV プログラミングを使用しない場合は、このピンを PGND にプルし、フローティングのままにしないでください。
FSW_SYNC	36	I	スイッチング周波数および同期入力 – FSW_SYNC ピンと PGND の間に外部抵抗を接続して、標準のスイッチング周波数を設定します。このピンは、200kHz ~ 600kHz の外部クロックに PWM コントローラを同期させるためにも使用できます。

表 5-1. ピンの機能 (続き)

ピン		タイプ ⁽¹⁾	説明
名称	番号		
サーマル パッド	37	P	IC の下にある露出したパッド - サーマル パッドは必ず基板にはんだ付けし、高電流の電源コンバータではサーマル パッド面にビアを設けて、PGND とグランド プレーンへスター接続します。また、このパッドは、熱を放散するためのサーマル パッドとしても機能します。

(1) I = 入力、O = 出力、I/O = 入力または出力、P = 電源、AI = アナログ入力、AO = アナログ出力、DAI = デジタルまたはアナログ入力、DI = デジタル出力、DO = デジタル出力、DIO = デジタル入出力

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電圧	VAC, ACUV, ACOV, ACP, ACN, SRP, SRN, FB, FBG, VREV_FB	-0.3	85	V
電圧	SW1, SW2	-2	85	V
電圧	SW1, SW2 (40ns の過渡)	-4	85	V
電圧	PG	-0.3	40	V
電圧	SW1 に対する BTST1 および HIDRV1	-0.3	14	V
電圧	SW2 に対する BTST2 および HIDRV2	-0.3	14	V
電圧	DRV_SUP, LODRV1, LODRV2	-0.3	14	V
電圧	ACN に対する ACP, SRN に対する SRP	-0.3	0.3	V
電圧	CE, FSW_SYNC, ICHG, ILIM_HIZ, INT, REGN, SCL, SDA, MODE, STAT, REV_DIS, TS	-0.3	6	V
出力シンク電流	CE, PG, STAT, REV_DIS		5	mA
T _J	接合部温度	-40	150	°C
T _{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件、または「推奨動作条件」に記載された範囲を超えるその他のいかなる条件においても、本デバイスの機能動作を保証するものではありません。「絶対最大定格」の範囲内であっても、「推奨動作条件」の範囲外で使用するとデバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、AEC Q100-002 に準拠 ⁽¹⁾	±2000	V
		荷電デバイス モデル (CDM)、AEC Q100-011 準拠	±750	
		角のピン すべてのピン	±500	

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{DRV_SUP}	DRV_SUP ピンの直接駆動電圧範囲	4.0		12	V
F _{SW}	スイッチング周波数	200		600	kHz
C _{IN}	昇降圧入力キャパシタンス (定格低下後の最小値)	80			μF
C _{REGN}	REGN コンデンサ (定格低下前の公称値)	4.7			μF
C _{DRV_SUP}	DRV_SUP コンデンサ (定格低下前の公称値)	4.7			μF
L	スイッチド インダクタ	2.2		15	μH
R _{DCR}	インダクタの DC 抵抗	1.75		60	mΩ
R _{AC_SNS}	入力電流検出ピン	0 ⁽¹⁾	5	10	mΩ
T _J	動作時接合部温度 ⁽²⁾	-40		150	°C

- (1) R_{AC_SNS} が 0mΩ の場合、入力電流制限機能は無効になります
(2) 接合部温度が高くなると、動作寿命が短くなります。接合部温度が 125°C を超えると、動作寿命が短くなります

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		BQ25853-Q1	単位
		RRV	
		36 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗 (JEDEC ⁽¹⁾)	29.7	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	19.6	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	10.5	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.2	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	10.5	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	2.5	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
[SPRA953](#)

6.5 電気的特性

VAC = ACP = ACN = SYS = SRP = SRN = 28V、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
静止時電流						
I_{SD_BAT}	BATFET オフでのシャットダウン バッテリ電流 ($I_{SRN} + I_{SRP}$)	$V_{BAT} = 12\text{V}$ 、 $VAC = 0\text{V}$ 、 $ADC_EN = 0$ 、 $FORCE_BATFET_OFF = 1$ 、 $T_J < 105^{\circ}\text{C}$		10		μA
I_{Q_BAT}	BATFET オンでの静止バッテリー電流 ($I_{SRN} + I_{SRP}$)	$V_{BAT} = 12\text{V}$ 、 $VAC = 0\text{V}$ 、 $ADC_EN = 0$ 、 $T_J < 105^{\circ}\text{C}$		17		μA
		$V_{BAT} = 12\text{V}$ 、 $VAC = 0\text{V}$ 、 $ADC_EN = 1$ 、 $T_J < 105^{\circ}\text{C}$		500	700	μA
I_{Q_VAC}	静止入力電流 (I_{VAC})	スイッチングしない		0.75	1	mA
I_{Q_REV}	逆方向モードでの静止バッテリー電流 ($I_{SRN} + I_{SRP}$)	スイッチングしない		0.75	1	mA
VAC / BAT 電源オン						
V_{VAC_OP}	VAC の動作範囲		4.4		70	V
V_{VAC_OK}	VAC コンバータのイネーブル スレッシュホールド	VAC 上昇、バッテリーなし	4.4			V
V_{VAC_OKZ}	VAC コンバータのディスエーブル スレッシュホールド	VAC 下降、バッテリーなし			3.5	V
V_{REF_ACUV}	VAC_UVP に移行する ACUV コンパレータスレッシュホールド	V_{ACUV} 立ち下がり	1.089	1.1	1.108	V
$V_{REF_ACUV_HYS}$	ACUV コンパレータ スレッシュホールドのヒステリシス	V_{ACUV} 立ち上がり		50		mV
$V_{VAC_INT_OV}$	VAC_OVP に移行するための VAC 内部スレッシュホールド	IN 立ち上がり	72	74	76	V
$V_{VAC_INT_OVZ}$	VAC_OVP を終了するための VAC 内部スレッシュホールド	IN 立ち下がり	69	71	73	V
V_{REF_ACOV}	VAC_OVP に移行するための ACOV コンパレータ スレッシュホールド	V_{ACOV} 立ち上がり	1.184	1.2	1.206	V
$V_{REF_ACOV_HYS}$	ACOV コンパレータ スレッシュホールドのヒステリシス	V_{ACOV} 立ち下がり		50		mV
V_{SRN_OK}	BATFET を有効にするためのバッテリー電圧	V_{SRN} 立ち上がり、入力なし			3.1	V
V_{SRN_OKZ}	BATFET を無効にするためのバッテリー電圧	V_{SRN} 立ち下がり、入力なし	2.15		2.65	V
充電電圧レギュレーション						
V_{VFB_RANGE}	帰還電圧範囲		1.504		1.566	V
V_{VFB_STEP}	標準的な帰還電圧ステップ			2		mV
V_{VFB_NOM}	公称帰還電圧	$V_{VFB_REG} = 0 \times 10$		1.536		V
V_{VFB_ACC}	帰還電圧レギュレーション精度	$T_J = 0^{\circ}\text{C} \sim 85^{\circ}\text{C}$	-0.5		0.5	%
		$T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$	-0.7		0.7	%
I_{FB}	FB ピンへのリーク電流				100	nA
R_{FBG}	PGND に対する FBG 抵抗	$I_{FBG} = 1\text{mA}$		33	55	Ω
高速充電電流レギュレーション						
$I_{CHG_REG_RANGE}$	充電電流レギュレーション範囲	$R_{BAT_SNS} = 2.5\text{m}\Omega$	0.8		35	A
$I_{CHG_REG_STEP}$	充電電流レギュレーション ステップ			100		mA

VAC = ACP = ACN = SYS = SRP = SRN = 28V、T_J = -40°C ~ 125°C、標準値は T_J = 25°C (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{CHG_REG_ACC}	I ² C 充電電流制御精度の設定	R _{BAT_SNS} = 2.5mΩ、VBAT = 12V、36V、55V。ICHG_REG = 0x012C	30			A
			-3		3	%
		R _{BAT_SNS} = 2.5mΩ、VBAT = 12V、36V、55V。ICHG_REG = 0x0064	10			A
			-3		3	%
		R _{BAT_SNS} = 2.5mΩ、VBAT = 12V、36V、55V。ICHG_REG = 0x0028	4			A
			-5		5	%
K _{ICHG}	ハードウェア充電電流制限設定係数 (ICHG ピン上の 1 kΩ あたりの充電電流 [A])	R _{BAT_SNS} = 2.5mΩ、R _{ICHG} = 10kΩ、5kΩ、3.3kΩ	96	100	104	A × kΩ
V _{REF_ICHG}	ICHG ピンがレギュレーション時の ICHG ピン電圧		2.0			V
入力電流レギュレーション						
I _{IREG_DPM_ACC}	I ² C により、フォワード モードでの入力電流レギュレーション精度を設定	R _{AC_SNS} = 2mΩ、IAC_DPM = 0x00A0	20			A
			-3		3	%
		R _{AC_SNS} = 2mΩ、IAC_DPM = 0x0050	10			A
			-4		4	%
		R _{AC_SNS} = 2mΩ、IAC_DPM = 0x0028	5.0			A
			-7		7	%
K _{ILIM}	ハードウェア入力電流制限 設定係数 (ILIM_HIZ ピンの kΩ あたりの入力電流のアンペア)	R _{AC_SNS} = 2mΩ、R _{ILIM} = 5kΩ、2.5kΩ、1.67kΩ	48	50	52	A × kΩ
V _{REF_ILIM_HIZ}	ILIM_HIZ ピンがレギュレーション状態のときの ILIM_HIZ ピンの電圧		2.0			V
V _{IH_ILIM_HIZ}	HIZ モードに移行するための ILIM_HIZ 入力 High スレッシュォルド	V _{ILIM_HIZ} 立ち上がり	3.7			V
入力電圧レギュレーション						
V _{VREG_DPM_RANGE}	入力電圧 DPM レギュレーション範囲		4.4		70	V
V _{VREG_DPM_ACC}	I ² C 設定の入力電圧レギュレーション精度	VAC_DPM = 0x076C	38			V
			-2		2	%
V _{VREG_DPM_ACC}	フォワード モードでの入力電圧レギュレーション精度は I ² C により設定	VAC_DPM = 0x04E2	25			V
			-2		2	%
		VAC_DPM = 0x03B6	19			V
			-2		2	%
V _{ACUV_DPM}	VDPM レギュレーション時の ACUV ピンの電圧		1.188	1.2	1.212	V
逆方向モード電圧レギュレーション						
V _{REVFB_RANGE}	逆方向モード帰還電圧範囲		1.504		1.566	V
V _{REVFB_STEP}	逆方向モード (標準的な帰還電圧ステップ)		20			mV
V _{REVFB_NOM}	逆方向モードの公称帰還電圧	VFB_REG = 0x10	1.536			V
V _{REVFB_ACC}	逆方向モード帰還電圧の精度	TJ = 0°C ~ 85°C	-0.5		0.5	%
		TJ = -40°C ~ 125°C	-0.7		0.7	%
逆方向モード電流レギュレーション						
I _{IREV_ACC}	逆方向モードでの入力電流レギュレーション精度	R _{AC_SNS} = 2mΩ、IAC_REV = 0x00A0	20			A
			-3.5		3.5	%
		R _{AC_SNS} = 2mΩ、IAC_REV = 0x0028	5.0			A
			-5.5		5.5	%

VAC = ACP = ACN = SYS = SRP = SRN = 28V, $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
充電モード バッテリー パック NTC モニタ						
V_{T1_RISE}	TS ピン電圧立ち上がり T1 スレッシュホールド。この電圧を超えると充電が中断されます。	REGN に対する割合で表した場合、 $TS_T1 = 0^{\circ}\text{C}$ (103AT 使用時)	72.75	73.25	73.85	%
V_{T1_RISE}	TS ピン電圧立ち上がり T1 スレッシュホールド。この電圧を超えると充電が中断されます。(SPEC のみ)	REGN に対する割合で表した場合、 $TS_T1 = -10^{\circ}\text{C}$ (103AT 使用時)	76.65	77.15	77.65	%
V_{T1_FALL}	TS ピン電圧が低下して T1 のしきい値を下回ると、充電が再び有効になります。	REGN に対する割合で表した場合、 $TS_T1 = 0^{\circ}\text{C}$ (103AT 使用時)	71.5	72	72.5	%
V_{T1_FALL}	TS ピン電圧が低下して T1 のスレッシュホールドを下回ると、この電圧より下で充電が再有効化されます。(SPEC のみ)	REGN に対する割合で表した場合、 $TS_T1 = -10^{\circ}\text{C}$ (103AT 使用時)	75.5	76.1	76.6	%
V_{T2_RISE}	TS ピン電圧が上昇して T2 のスレッシュホールドを超えると、この電圧以上で充電は低減された ICHG に戻ります	REGN に対する割合で表した場合、 $TS_T2 = 5^{\circ}\text{C}$ (103AT 使用時)	70.38	70.88	71.38	%
V_{T2_RISE}	TS ピン電圧が上昇して T2 のスレッシュホールドを超えると、この電圧以上で充電は低減された ICHG に戻ります	REGN に対する割合で表した場合、 $TS_T2 = 10^{\circ}\text{C}$ (103AT 使用時)	67.75	68.25	68.75	%
V_{T2_RISE}	TS ピン電圧が上昇して T2 のスレッシュホールドを超えると、この電圧以上で充電は低減された ICHG に戻ります (SPEC のみ)	REGN に対する割合で表した場合、 $TS_T2 = 15^{\circ}\text{C}$ (103AT 使用時)	64.85	65.35	65.85	%
V_{T2_RISE}	TS ピン電圧が上昇して T2 のスレッシュホールドを超えると、この電圧以上で充電は低減された ICHG に戻ります (SPEC のみ)	REGN に対する割合で表した場合、 $TS_T2 = 20^{\circ}\text{C}$ (103AT 使用時)	61.75	62.25	62.75	%
V_{T2_FALL}	TS ピン電圧立ち下がり T2 スレッシュホールド。この電圧より下で充電は通常状態に戻ります	REGN に対する割合で表した場合、 $TS_T2 = 5^{\circ}\text{C}$ (103AT 使用時)	69.1	69.8	70.5	%
V_{T2_FALL}	TS ピン電圧立ち下がり T2 スレッシュホールド。この電圧より下で充電は通常状態に戻ります	REGN に対する割合で表した場合、 $TS_T2 = 10^{\circ}\text{C}$ (103AT 使用時)	66.45	66.95	67.45	%
V_{T2_FALL}	TS ピン電圧立ち下がり T2 スレッシュホールド。この電圧より下で充電は通常状態に戻ります (SPEC のみ)	REGN に対する割合で表した場合、 $TS_T2 = 15^{\circ}\text{C}$ (103AT 使用時)	63.6	64.2	64.6	%
V_{T2_FALL}	TS ピン電圧立ち下がり T2 スレッシュホールド。この電圧より下で充電は通常状態に戻ります (SPEC のみ)	REGN に対する割合で表した場合、 $TS_T2 = 20^{\circ}\text{C}$ (103AT 使用時)	60.5	61.1	61.6	%
V_{T3_FALL}	TS ピン電圧が低下して T3 のスレッシュホールドを下回ると、この電圧より下で充電は ICHG および低減された V_{FB_REG} で行われます。	REGN に対する割合で表した場合、 $TS_T3 = 40^{\circ}\text{C}$ (103AT 使用時)	47.9	48.4	48.9	%
V_{T3_FALL}	TS ピン電圧が低下して T3 のスレッシュホールドを下回ると、この電圧より下で充電は ICHG および低減された V_{FB_REG} で行われます。	REGN に対する割合で表した場合、 $TS_T3 = 45^{\circ}\text{C}$ (103AT 使用時)	44.25	44.75	45.25	%
V_{T3_FALL}	TS ピン電圧が低下して T3 のスレッシュホールドを下回ると、この電圧より下で充電は ICHG および低減された V_{FB_REG} で行われます。(SPEC のみ)	REGN に対する割合で表した場合、 $TS_T3 = 50^{\circ}\text{C}$ (103AT 使用時)	40.7	41.2	41.7	%
V_{T3_FALL}	TS ピン電圧が低下して T3 のスレッシュホールドを下回ると、この電圧より下で充電は ICHG および低減された V_{FB_REG} で行われます。(SPEC のみ)	REGN に対する割合で表した場合、 $TS_T3 = 55^{\circ}\text{C}$ (103AT 使用時)	37.2	37.7	38.2	%

VAC = ACP = ACN = SYS = SRP = SRN = 28V、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{T3_RISE}	TS ピン電圧立ち上がり T3 スレッシュホールドこの電圧を超えると充電は通常状態に戻ります。	REGN に対する割合で表した場合、TS_T3 = 40°C (103AT 使用時)	49.2	49.7	50.2	%
V_{T3_RISE}	TS ピン電圧立ち上がり T3 スレッシュホールドこの電圧を超えると充電は通常状態に戻ります。	REGN に対する割合で表した場合、TS_T3 = 45°C (103AT 使用時)	45.55	46.05	46.55	%
V_{T3_RISE}	TS ピン電圧立ち上がり T3 スレッシュホールドこの電圧を超えると充電は通常状態に戻ります。(SPEC のみ)	REGN に対する割合で表した場合、TS_T3 = 50°C (103AT 使用時)	42.0	42.5	43.0	%
V_{T3_RISE}	TS ピン電圧立ち上がり T3 スレッシュホールドこの電圧を超えると充電は通常状態に戻ります。(SPEC のみ)	REGN に対する割合で表した場合、TS_T3 = 55°C (103AT 使用時)	38.5	39	39.95	%
V_{T5_FALL}	TS ピン電圧が低下して T5 のスレッシュホールドを下回ると、この電圧より下で充電が一時停止されます	REGN に対する割合で表した場合、TS_T5 = 60°C (103AT 使用時)	33.875	34.375	34.875	%
V_{T5_FALL}	TS ピン電圧が低下して T5 スレッシュホールドを下回ると、この電圧より下で充電が一時停止されます (SPEC のみ)	REGN に対する割合で表した場合、TS_T5 = 65°C (103AT 使用時)	30.75	31.25	31.75	%
V_{T5_RISE}	TS ピン電圧立ち上がり T5 スレッシュホールドこの電圧を超えると充電は ICHG および低減された V_{FB_REG} に戻ります。	REGN に対する割合で表した場合、TS_T5 = 60°C (103AT 使用時)	35	35.5	36	%
V_{T5_RISE}	TS ピン電圧立ち上がり T5 スレッシュホールドこの電圧を超えると充電は ICHG および低減された V_{FB_REG} に戻ります。(SPEC のみ)	REGN に対する割合で表した場合、TS_T5 = 65°C (103AT 使用時)	32.0	32.5	33.0	%
逆方向モード バッテリ パック NTC モニタ						
V_{BCOLD_RISE}	TS ピン電圧の立ち上がり TCOLD スレッシュホールド。この電圧を超えると逆方向モードが中断されました	REGN に対するパーセンテージ (BCOLD = -20°C 、103AT 使用時)	79.45	80.0	80.55	%
V_{BCOLD_RISE}	TS ピン電圧の立ち上がり TCOLD スレッシュホールド。この電圧を超えると逆方向モードが中断されました	REGN に対するパーセンテージ (BCOLD = -10°C 、103AT 使用時)	76.65	77.15	77.65	%
V_{BCOLD_FALL}	TCOLD コンパレータの立ち下がりがスレッシュホールド。	REGN に対するパーセンテージ (-20°C 、103AT 使用時)	78.2	78.7	79.2	%
V_{BCOLD_FALL}	TCOLD コンパレータの立ち下がりがスレッシュホールド。	REGN に対するパーセンテージ (-10°C 、103AT 使用時)	75.5	75.6	76.5	%
V_{BHOT_FALL}	TS ピン電圧立ち下がりが THOT スレッシュホールド。逆方向モードはこの電圧を下回ると、一時的に停止します	REGN に対するパーセンテージ、(BHOT = 55°C 、103AT 使用時)	37.2	37.7	38.2	%
V_{BHOT_FALL}	TS ピン電圧立ち下がりが THOT スレッシュホールド。逆方向モードはこの電圧を下回ると、一時的に停止します	REGN に対するパーセンテージ、(BHOT = 60°C 、103AT 使用時)	33.875	34.375	34.875	%
V_{BHOT_FALL}	TS ピン電圧立ち下がりが THOT スレッシュホールド。逆方向モードはこの電圧を下回ると、一時的に停止します	REGN に対するパーセンテージ、(BHOT = 65°C 、103AT 使用時)	30.75	31.25	31.75	%
V_{BHOT_RISE}	TS ピン電圧の立ち上がり THOT スレッシュホールド。この電圧を超える電圧で許容される逆方向モード	REGN に対するパーセンテージ、(BHOT = 55°C 、103AT 使用時)	38.5	39.0	39.95	%
V_{BHOT_RISE}	TS ピン電圧の立ち上がり THOT スレッシュホールド。この電圧を超える電圧で許容される逆方向モード	REGN に対するパーセンテージ、(BHOT = 60°C 、103AT 使用時)	35	35.5	36	%
V_{BHOT_RISE}	TS ピン電圧の立ち上がり THOT スレッシュホールド。この電圧を超える電圧で許容される逆方向モード	REGN に対するパーセンテージ、(BHOT = 65°C 、103AT 使用時)	32.0	32.5	33.0	%

VAC = ACP = ACN = SYS = SRP = SRN = 28V、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
バッテリー チャージャ保護						
$V_{\text{ICHG_OC}}$	BATFET とコンバータをラッチオフするためのバッテリー過電流スレッシュホールド (動作を再開するには FWD_DIS ピンをトグルする必要があります)	$ V_{\text{SRP}} - V_{\text{SRN}} $ 立ち上がり (順方向と逆方向の電流を監視)	120		170	mV
逆方向モード保護						
$V_{\text{REV_OV}}$	コンバータを中断するための逆方向モード過電圧スレッシュホールド	$V_{\text{REVFB_NOM}}$ に対する $V_{\text{VREV_FB}}$ の立ち上がり値 (パーセンテージ)		120		%
$V_{\text{REV_OVZ}}$	コンバータを再開するための逆方向モード過電圧立ち下がりスレッシュホールド	$V_{\text{REVFB_NOM}}$ に対する $V_{\text{VREV_FB}}$ の立ち下がり値 (パーセンテージ)		107		%
サーマル シャットダウン						
T_{SHUT}	サーマル シャットダウン上昇しきい値	温度上昇		165		$^{\circ}\text{C}$
	サーマル シャットダウン降下しきい値	温度が低下		150		$^{\circ}\text{C}$
REGN レギュレータとゲートドライブ電源 (DRV_SUP)						
V_{REGN}	REGN LDO 出力電圧	$I_{\text{REGN}} = 20\text{mA}$	4.8	5	5.2	V
		VAC = 5V、 $I_{\text{REGN}} = 20\text{mA}$	4.35	4.6		V
I_{REGN}	REGN LDO 電流制限	$V_{\text{REGN}} = 4.5\text{V}$	70			mA
$V_{\text{REGN_OK}}$	スイッチングを可能にする REGN OK スレッシュホールド	REGN 立ち上がり		3.55		V
$V_{\text{DRV_UVPZ}}$	スイッチングを可能にするための DRV_SUP 低電圧スレッシュホールド	DRV_SUP 立ち上がり			3.7	V
$V_{\text{DRV_OVP}}$	スイッチングを無効化するための DRV_SUP 過電圧スレッシュホールド	DRV_SUP 立ち上がり	12.8	13.2	13.6	V
パワー パス マネジャー						
$V_{\text{BATDRV_REG}}$	BATFET 駆動電圧	$V_{\text{BATDRV}} - V_{\text{BATSRC}}$ 、VAC = 0V、 $I_{\text{BATDRV}} = 10\mu\text{A}$		10		V
$V_{\text{BATDRV_REG}}$	BATFET の低減駆動電圧	$V_{\text{BATDRV}} - V_{\text{BATSRC}}$ 、VAC = 0V、 $I_{\text{BATDRV}} = 10\mu\text{A}$ 、PWRPATH_REDUCE_VDRV = 1		7		V
$I_{\text{BATDRV_REG}}$	BATFET チャージ ポンプの電流制限値	$V_{\text{BATDRV}} - V_{\text{BATSRC}} = 5\text{V}$ 、VAC = 0V		40		μA
$I_{\text{BATDRV_OFF}}$	BATFET のターンオフ電流			400		μA
$I_{\text{AC_LOAD}}$	VAC 放電負荷電流		16			mA
$I_{\text{BAT_LOAD}}$	バッテリー (SRP) 放電負荷電流		16			mA
スイッチング周波数および同期						
f_{SW}	スイッチング周波数	$R_{\text{FSW_SYNC}} = 133\text{k}\Omega$	212	250	288	kHz
		$R_{\text{FSW_SYNC}} = 50\text{k}\Omega$	425	500	575	kHz
$V_{\text{IH_SYNC}}$	FSW_SYNC 入力の High スレッシュホールド		1.3			V
$V_{\text{IL_SYNC}}$	FSW_SYNC 入力の Low スレッシュホールド				0.4	V
PW_{SYNC}	FSW_SYNC 入力パルス幅		80			ns
PWM ドライバ						
$R_{\text{HIDRV1_ON}}$	降圧側ハイサイド ターンオン抵抗	$V_{\text{BTST1}} - V_{\text{SW1}} = 5\text{V}$		3.4		Ω
$R_{\text{HIDRV1_OFF}}$	降圧側のハイサイド ターンオフ抵抗	$V_{\text{BTST1}} - V_{\text{SW1}} = 5\text{V}$		1.0		Ω
$V_{\text{BTST1_REFRESH}}$	ブートストラップ リフレッシュ コンパレータのスレッシュホールド電圧	ローサイド リフレッシュ パルスのリフレッシュが要求された場合、BTST1 立ち下がり、 $V_{\text{BTST1}} - V_{\text{SW1}}$	2.7	3.1	3.9	V
$R_{\text{LODRV1_ON}}$	降圧側ローサイド ターンオン抵抗	$V_{\text{REGN}} = 5\text{V}$		3.4		Ω
$R_{\text{LODRV1_OFF}}$	降圧側ローサイド ターンオフ抵抗	$V_{\text{REGN}} = 5\text{V}$		1.0		Ω

VAC = ACP = ACN = SYS = SRP = SRN = 28V、 $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 、標準値は $T_J = 25^{\circ}\text{C}$ (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{DT1}	降圧側デッドタイム、両方のエッジ			45		ns
R _{HIDRV2_ON}	昇圧側ハイサイド ターンオン抵抗	V _{BTST2} - V _{SW2} = 5V		3.4		Ω
R _{HIDRV2_OFF}	昇圧側ハイサイド ターンオフ抵抗	V _{BTST2} - V _{SW2} = 5V		1.0		Ω
V _{BTST2_REFRESH}	ブートストラップ リフレッシュ コンパレータのスレッシュホールド電圧	ローサイドリフレッシュ パルスが要求された場合、BTST2 立ち下がり、V _{BTST2} - V _{SW2}	2.7	3.1	3.9	V
R _{LODRV2_ON}	昇圧側ローサイド ターンオン抵抗	V _{REGN} = 5V		3.4		Ω
R _{LODRV2_OFF}	昇圧側ローサイド ターンオフ抵抗	V _{REGN} = 5V		1.0		Ω
t _{DT2}	昇圧側デッドタイム、両方のエッジ			45		ns
A/D コンバータ (ADC)						
t _{ADC_CONV}	変換時間、各測定値	ADC_SAMPLE[1:0] = 00		24		ms
		ADC_SAMPLE[1:0] = 01		12		ms
		ADC_SAMPLE[1:0] = 10		6		ms
ADC _{RES}	有効分解能	ADC_SAMPLE[1:0] = 00	14	15		ビット
		ADC_SAMPLE[1:0] = 01	13	14		ビット
		ADC_SAMPLE[1:0] = 10	12	13		ビット
ADC の測定範囲と LSB						
I _{AC_ADC}	入力電流 ADC 読み取り値 (正または負)	2mΩ R _{AC_SNS} による範囲	-50000		50000	mA
		2mΩ R _{AC_SNS} による LSB		2		mA
I _{BAT_ADC}	バッテリー電流 ADC 測定値 (正または負)	2.5mΩ R _{BAT_SNS} による範囲	-40000		40000	mA
		2.5mΩ R _{BAT_SNS} による LSB		4		mA
V _{AC_ADC}	入力電圧 ADC の読み取り値	範囲	0		65534	mV
		LSB		2		mV
V _{BAT_ADC}	バッテリー電圧 ADC 読み	範囲	0		65534	mV
		LSB		2		mV
V _{SYS_ADC}	システム電圧 ADC 読み取り	範囲	0		65534	mV
		LSB		2		mV
TS _{ADC}	REGN に対する TS 電圧の ADC 読み取り値 (パーセンテージ)	範囲	0		99.9	%
		LSB		0.098		%
V _{FB_ADC}	FB 電圧 ADC 読み取り値	範囲	0		2047	mV
		LSB		1		mV
I ² C インターフェイス (SCL、SDA)						
V _{IH}	入力 High スレッシュホールド レベル		1.3			V
V _{IL}	入力 Low スレッシュホールド レベル				0.4	V
V _{OL}	出力 Low スレッシュホールド レベル	シンク電流 = 5mA			0.4	V
I _{IN_BIAS}	High レベル リーク電流	レール 3.3V をプルアップ			1	μA
ロジック I/O ピン (CE、PG、REV_DIS、STAT)						
V _{IH}	入力 High スレッシュホールド レベル (CE、REV_DIS)		1.3			V
V _{OL}	出力 Low スレッシュホールド レベル (PG、STAT)	シンク電流 = 5mA			0.4	V
V _{IL}	入力 Low スレッシュホールド レベル (CE、REV_DIS)				0.4	V
I _{OUT_BIAS}	High レベルのリーク電流 (CE、REV_DIS、PG、STAT)	レール 3.3V をプルアップ			1	μA

6.6 タイミング要件

		最小値	公称値	最大値	単位
VAC / BAT 電源オン					
t_{ACOV_DGL}	ACOV グリッチ除去時間、ACOV 立ち上がり		100		μs
t_{ACOVZ_DGL}	終了 ACOV グリッチ除去時間、ACOV 立ち下がり		12		ms
t_{ACUV_DGL}	開始 ACUV グリッチ除去時間、ACUV 立ち下がり		100		μs
t_{ACUVZ_DGL}	終了 ACUV グリッチ除去時間、ACUV 立ち上がり		12		ms
バッテリーパック NTC モニタ					
I²C インターフェイス					
f_{SCL}	SCL クロック周波数			1000	kHz
デジタル クロックとウォッチドッグ					
t_{LP_WDT}	I ² C ウォッチドッグ リセット時間 (EN_HIZ = 1、ウォッチドッグ [1:0] = 160s)	100	160		s
t_{WDT}	I ² C ウォッチドッグ リセット時間 (EN_HIZ = 0、WATCHDOG[1:0] = 160s)	130	160		s

6.7 代表的特性

$C_{VAC} = 160\mu\text{F}$, $C_{OUT} = 160\mu\text{F}$, $f_{SW} = 250\text{kHz}$, $L = 4.7\mu\text{H}$, $T_A = 25^\circ\text{C}$ (特に記述のない限り)

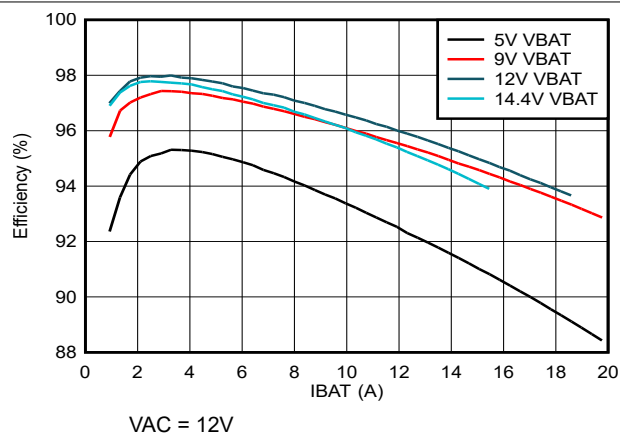


図 6-1. 充電電流と充電効率との関係

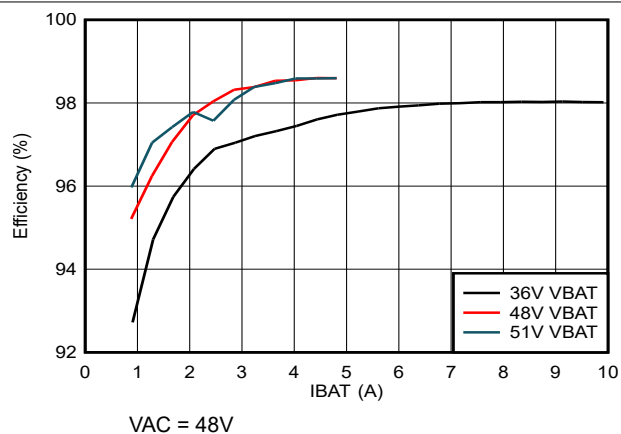


図 6-2. 充電電流と充電効率との関係

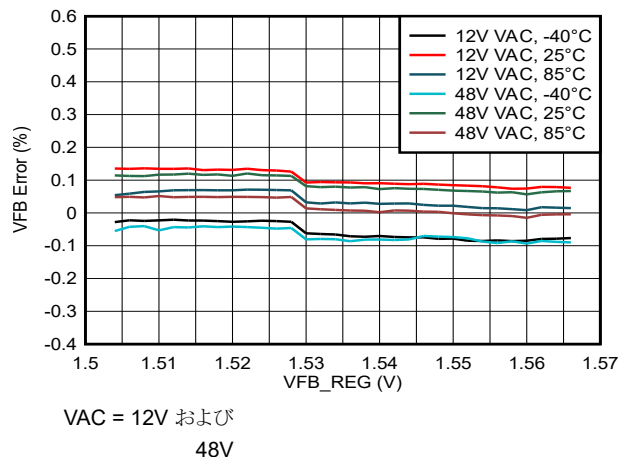


図 6-3. フォワード帰還電圧精度 (異なる温度)

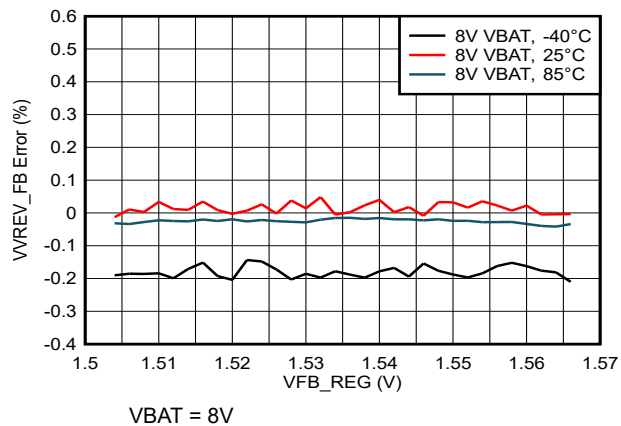


図 6-4. 逆方向帰還電圧精度 (異なる温度)

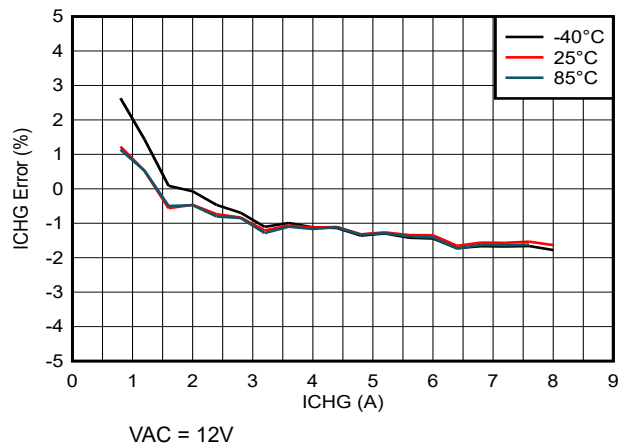


図 6-5. 充電電流精度 (異なる温度)

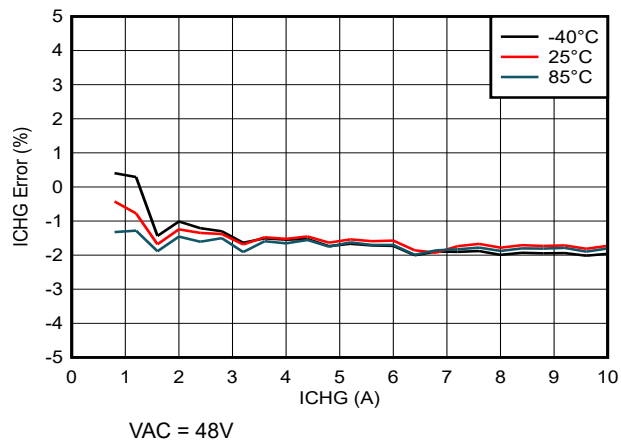


図 6-6. 充電電流精度 (異なる温度)

7 詳細説明

7.1 概要

BQ25853-Q1 は、広い入力電圧、スーパーキャパシタに対応するスイッチモード昇降圧バッテリー充電コントローラであり、ダイレクト パワー パス制御を備えています。このデバイスは、自動充電プリコンディショニング、充電終了、充電ステータス表示に加えて、高精度でプログラマブルな充電電流および充電電圧レギュレーションを備えており、デバイスにはループ補償回路と昇降圧コンバータ用の 5V ゲートドライバがすべて統合されており、使いやすく高密度な設計を実現しています。デバイスのスイッチング周波数は、FSW_SYNC ピンを介して外部クロック周波数を追従するようにプログラムするか、強制的に設定できます。軽負荷時のスイッチングでは、効率を高めるためにオプションのパルス周波数変調 (PFM) モードを利用できます。充電器にはデジタル状態マシンがあり、コンバータのアナログ帰還ループが互いに制御を引き継ぐにつれて、充電器の状態を進めていきます。デジタル ステート マシンは、故障保護コンパレータも管理します。ループレギュレートおよびコンパレータは、外付け抵抗によりクランプされていない限り、I²C レジスタの基準値と比較します。

I²C ホスト制御充電モードに加えて、このデバイスは、抵抗によりプログラム可能な制限を通じて自律充電モードもサポートしています。入力電流、充電電流、充電電圧のレギュレーション ターゲットは、それぞれ ILIM_HIZ、ICHG、FB ピンによって変更できます。このデバイスは、ソフトウェアによる介入なしで充電サイクルを完了できます。充電機能は CE ピンにより制御されます。

本デバイスは、定電流 (CC) 充電と定電圧 (CV) 充電という 2 つのフェーズでスーパーキャパシタを充電します。デフォルトでは、充電サイクルの終わりには、定電圧フェーズで充電電流が終止電流制限値を下回ると、充電器は自動的に充電を終了します。十分に充電されたバッテリーが再充電スレッショルドを下回ると、充電器は自動的に新しい充電サイクルを開始します。I²C を使用して終端を無効にすることができます。

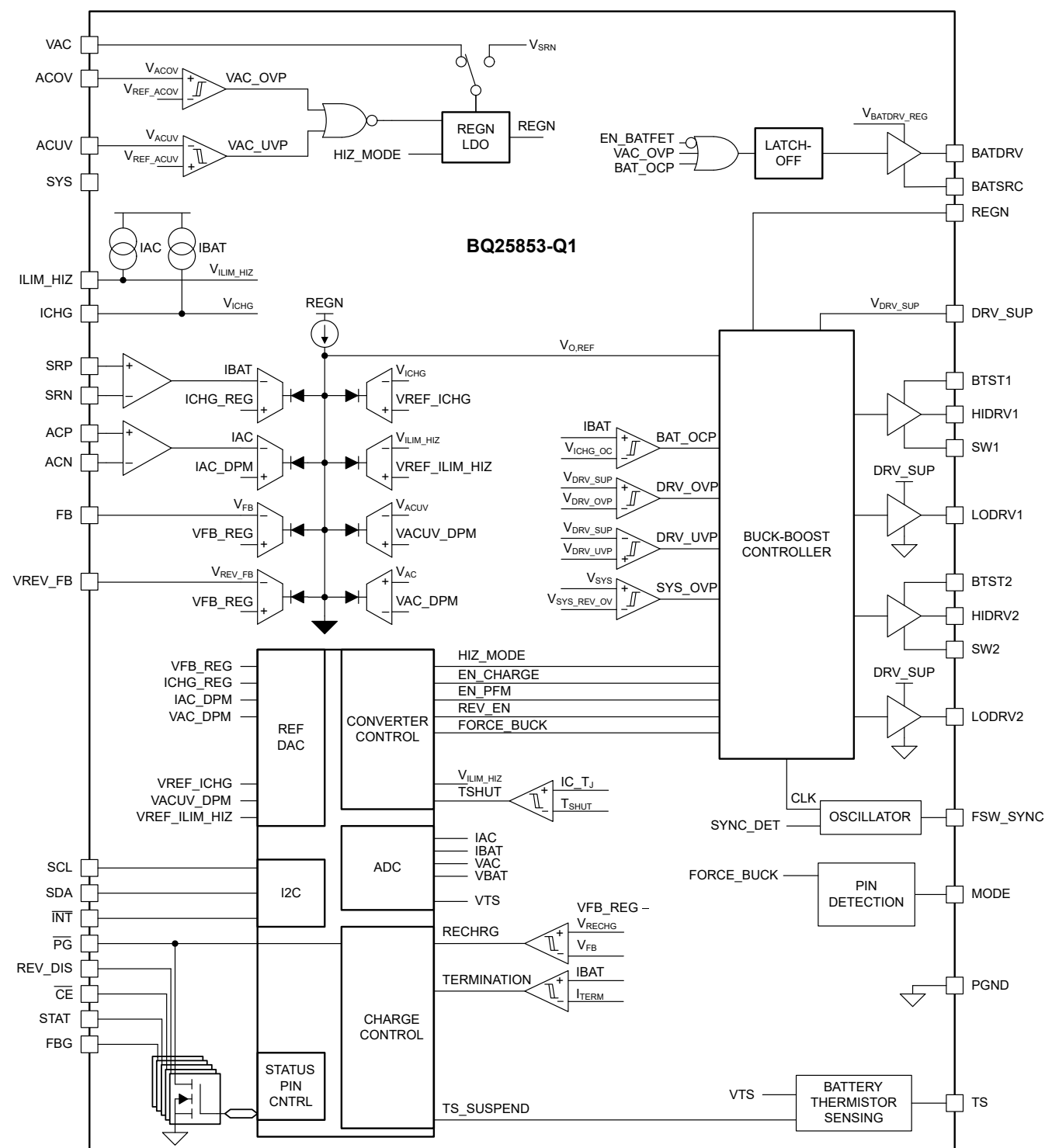
入力動作ウィンドウは、ACUV ピンと ACOV ピンを使用してプログラムします。入力電圧が設定されたウィンドウの範囲外になると、デバイスは自動的に充電を停止し、PG ピンが HIGH に引き上げられます。入力電源が存在しない場合、のスーパーキャパシタから BATFET または逆方向の電力フローを通じてシステム負荷に電力を供給し、昇降圧コンバータ経由でのスーパーキャパシタを放電して、のスーパーキャパシタ電圧を上回る、または下回る、プログラマブルなレギュレートされた電圧をシステムで生成できます。

充電器は、スーパーキャパシタ充電およびシステム動作に関して、さまざまな安全機能を備えています。これには、バッテリー温度の負温度係数サーミスタ (NTC) 監視、充電タイマ、スーパーキャパシタおよび入力側の過電圧保護、過電流保護などが含まれます。サーマル シャットダウンは、接合部温度が T_{SHUT} 制限を超えると充電を防止します。

このデバイスには、2 つのステータス ピン (STAT および PG) があり、充電ステータスと入力電圧ステータスを示します。これらのピンを使用して、LED を駆動したり、ホスト プロセッサと通信したりできます。必要に応じて、これらのピンを汎用インジケータとして使用し、ステータスを I²C インターフェイスで直接制御することもできます。さらに、CE ピンは汎用インジケータとしても使用できます。INT ピンは、フォルトを含め、デバイスのステータスが変化すると、即座にホストに通知します。

このデバイスには、入力電流、充電電流および入力 / バッテリー / システム / サーミスタ電圧 (IAC、IBAT、VAC、VBAT、VSYST、TS) を監視するための 16 ビット A/D コンバータ (ADC) も搭載されています。

このデバイスは、0.5mm ピンピッチの 36 ピン、5mm × 6mm QFN パッケージで供給されます。



7.3 機能説明

7.3.1 デバイスのパワーオン リセット

内部バイアス回路には、VAC、SRN のいずれかから電力が供給されます。VAC が V_{VAC_OK} を上回ると、充電が許可されます。BAT が 3V を上回ると、BATFET ドライバがアクティブになり、逆方向モード動作が許可されます。

POR は、これらの電源のいずれかが対応する V_{OK} レベルを上回り、もう一方の電源が対応する V_{OK} レベルを下回ったときに発生します。POR の後、I²C は通信可能になり、すべてのレジスタがデフォルト値にリセットされます。ホストは POR 後、すべてのレジスタにアクセスできます。

7.3.2 バッテリによるデバイスの起動(入力電源を使わない)

バッテリーのみが接続されており、電圧が V_{SRN_OK} スレッシュホールドを上回っている場合、単なるスイッチとしてオンになって、バッテリーをシステムに接続します。REGN LDO はオフのままで、静止電流を最小化します。N タイプドライバにより、外付け BATFET で低い R_{DS_ON} で使用でき、導通損失を最小限に抑えることができます。BAT の静止電流が小さいため、バッテリー駆動時間を最大化できます。ADC は、SRP および SRN ピンを流れる放電電流を監視するために使用できます。BATFET は、FORCE_BATFET_OFF レジスタ ビットを使用して強制的にオフにできます。

バッテリーのみが存在し、電圧が 3V スレッシュホールドを上回っている場合、デバイスは I²C 通信の準備ができ、コンバータは逆方向モードで動作を開始する準備ができています。REGN LDO はオフのままで、静止電流を最小化します。ADC を使用して、すべてのシステム パラメータを監視できます。

7.3.3 入力電源によるデバイスの起動

7.3.3.1 VAC 動作ウィンドウのプログラミング (ACUV、ACOV)

VAC の動作ウィンドウは、[図 7-1](#) に示すように、VAC から PGND への 3 つの抵抗分圧器を使用して、ACUV および ACOV ピンを使用してプログラムできます。

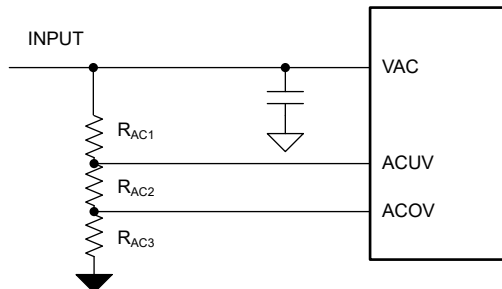


図 7-1. ACUV と ACOV のプログラミング

V_{ACUV} が低下して V_{ACUV_DPM} に達すると、デバイスは入力電圧レギュレーションに移行し、充電電流を低減します。 V_{ACUV} は V_{REF_ACUV} を下回ると下降を続け、デバイスは自動的にコンバータを停止し、 $\overline{PG}$ ピンが high にプルされます。

システム注記: VAC_DPM レジスタが POR より高い値にプログラムされている場合、デバイスは VAC 電圧を VAC_DPM レジスタの電圧または V_{ACUV_DPM} ピンの電圧より高い値にレギュレートします。詳細については、[セクション 7.3.5.1.2](#) をご覧ください。

V_{ACOV} が V_{REF_ACOV} を上回ると、デバイスは自動的にコンバータを停止し、 $\overline{PG}$ ピンが high にプルされます。

次の式は、抵抗分圧回路と、ACOV ピンおよび ACUV ピンによって設定される目標動作電圧範囲との関係を示しています：

$$V_{ACOV_TARGET} = V_{REF_ACOV} \times \frac{R_{AC1} + R_{AC2} + R_{AC3}}{R_{AC3}} \quad (1)$$

$$V_{ACUV_TARGET} = V_{REF_ACUV} \times \frac{R_{AC1} + R_{AC2} + R_{AC3}}{R_{AC2} + R_{AC3}} \quad (2)$$

使用しない場合は、内部 VAC 動作ウィンドウ (V_{VAC_OP}) を適用するために、ACUV を VAC に、ACOV を PGND に接続します。

7.3.3.2 MODE ピン構成

MODE ピンを使用して、デバイスを昇降圧または降圧専用の構成として構成できます。降圧のみを使用するように構成した場合、コンバータを適切に補償するために、使用する標準インダクタ値を入力する必要があります。以下に示す値に最も近いインダクタは、MODE ピンを使用してプログラムする必要があります。

POR 時に、デバイスは MODE ピンのプルダウン抵抗を検出し、以下のようにデバイスの動作モードを設定します。MODE ピンの抵抗の検出は、デバイスの POR で 1 回のみ実行され、その後、充電器は MODE ピンの電圧を検出しません。以下の表に示す抵抗に従って、目的の動作モードを設定します。公差 $\pm 1\%$ または $\pm 2\%$ の表面実装抵抗を推奨します。

表 7-1. MODE ピンの抵抗構成オプション

動作	L (公称)	R _{DCR} (最小)	R _{DCR} (最大)	MODE ピンの代表的な抵抗
昇降圧デバイスはインダクタンスを自動的に検出します	2.2 μ H ~ 15 μ H	L/DCR = 1260 μ s ⁽¹⁾	60m Ω	≤ 3.0 k Ω
降圧専用	3.3 μ H	2.6m Ω	60m Ω	4.7k Ω
降圧専用	4.7 μ H	3.7m Ω	60m Ω	6.04k Ω
降圧専用	5.6 μ H	4.4m Ω	60m Ω	8.2k Ω
降圧専用	6.8 μ H	5.4m Ω	60m Ω	10.5k Ω
降圧専用	8.2 μ H	6.5m Ω	60m Ω	13.7k Ω
降圧専用	10 μ H	7.9m Ω	60m Ω	17.4k Ω
降圧専用	15 μ H	11.9m Ω	60m Ω	≥ 27.0 k Ω

(1) 最小 DCR は選択するインダクタによって異なります。たとえば、10 μ H のインダクタの場合、最小 DCR は 7.9m Ω です。

7.3.3.3 REGN レギュレータ (REGN LDO)

REGN LDO レギュレータは、IC 本体および TS 外付け抵抗に対して安定化されたバイアス電源を供給します。また、DRV_SUP ピンを REGN に接続することで、REGN 電圧を使用して昇降圧スイッチング FET を直接駆動できます。PG、STAT のプルアップレールも、REGN に接続できます。REGN LDO は、以下の条件が有効なとき有効になります：

1. 順方向モードでは V_{VAC_OK} を上回る VAC 電圧がイネーブルされます。
2. 逆方向モードで逆方向モードで 3V を超える BAT 電圧が有効 (EN_REV = 1)

入力電圧が高い場合やゲート駆動が大きい場合、REGN LDO によるゲート駆動による電力損失が過剰になる可能性があります。ゲートドライバ用の電力は、DRV_SUP ピンに 4.5V ~ 12V の高効率電源を直接入力することで外部から供給できます。この電源は、スイッチング FET のゲート電荷を駆動するために必要な最低 50mA 以上の電流を供給する必要があります。コンバータが無効のとき、BTST1/BTST2 および DRV_SUP ピンがバイアスされないように、DRV_SUP 電源を無効にする必要があります。

REGN LDO を経由してゲートを駆動するための消費電力は次のとおりです：
 $P_{REGN} = (V_{AC} - V_{REGN}) \times Q_{G(TOT)1,2,3,4} \times f_{SW}$
ここで、 $Q_{G(TOT)1,2,3,4}$ はすべてのスイッチング FET の合計ゲート電荷、 f_{SW} はプログラムされたスイッチング周波数です。以下に示す安全動作領域 (SOA) は、1W の電力損失制限に基づいています。

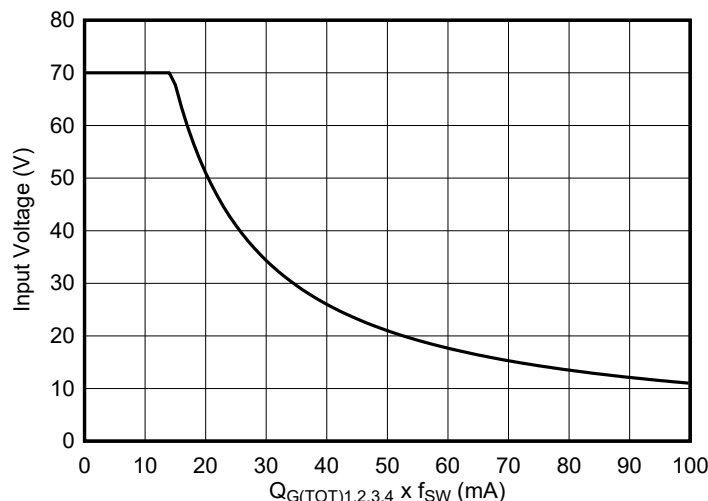


図 7-2. REGN LDO 安全動作領域 (SOA)

7.3.3.4 補償なし昇降圧コンバータ動作

このデバイスはすべてのループ補償機能を統合しており、高密度で使いやすい設計を提供します。起動時、デバイスは約 40ms 間 SW ノードをトグルさせ、接続されている受動部品の構成に応じた適切な補償値を判定します。バッテリーが VBAT_LOWV を上回っている場合、SW2 がトグルされます。SW1 をトグルします。

この充電器は、さまざまな入力電圧源からの充電を可能にする同期整流昇降圧コンバータを採用しています。充電器は降圧モードまたは昇圧モードで動作します。コンバータは、3 つの動作モードにわたって中断なく連続的に動作できます。昇降圧モード動作中、コンバータは SW1 パルスと SW2 パルスを交互に出力し、これらのパルス間で実効スイッチング周波数をインターリーブさせることで、最高効率の動作を実現します。

昇圧モード動作中は、各スイッチング サイクルで HS FET が 225ns 間強制的にオンになり、インダクタのエネルギーが確実に出力へ供給されるようにします。この制御により、最大昇圧比が実質的に制限されます。たとえば、デバイスが 500kHz でスイッチングするよう設定されている場合、スイッチング周期は 2μs となり、デューティサイクルの上限は $(1 - 0.225\mu s / 2\mu s) = 88.75\%$ になります。5V 入力を与えられたとき、100% の効率を仮定して、最大 44V 出力に変換されます。真の出力はこの理想的な制限値より低くなります。スイッチング周波数が低いと、最大デューティサイクルが増加するため、制限はそれほど重要ではありません。

表 7-2. スイッチング MOSFET の動作

モード	降圧	昇降圧	昇圧
HS 降圧 FET	f_{sw} でスイッチング	スイッチング (SW1 と SW2 の間の f_{sw} をインターリーブ)	ON
LS 降圧 FET	f_{sw} でスイッチング	スイッチング (SW1 と SW2 の間の f_{sw} をインターリーブ)	OFF
LS 昇圧 FET	OFF	スイッチング (SW1 と SW2 の間の f_{sw} をインターリーブ)	f_{sw} でスイッチング
HS 昇圧 FET	ON	スイッチング (SW1 と SW2 の間の f_{sw} をインターリーブ)	f_{sw} でスイッチング

7.3.3.4.1 軽負荷動作

EN_PFM ビットが 1 に設定されているとき、コンバータの軽負荷効率を向上させるため、デバイスは軽負荷時にパルス周波数変調 (PFM) 制御に切り替わります。出力負荷が減少すると、それに応じて実効スイッチング周波数も低下します。

EN_PFM ビットは、コンバータが起動するたびに自動的に 0 にクリアされ、FSW_SYNC ピンで有効な同期クロック入力が見出される、出力電流に関係なく固定周波数動作が保証されます。同期信号が存在する場合でも起動後に PFM を高めるため、このビットを 1 に上書きすることもできます。

軽負荷 PFM モードは、EN_PFM ビットをクリアすることで無効化できます。この場合、このデバイスは PWM モードで一定のスイッチング周波数で動作します。終端が有効で 2A より低い値に設定されている場合、PFM モード (EN_PFM = 0) を無効にすることを推奨します。

7.3.3.5 スwitchング周波数と同期 (FSW_SYNC)

デバイスのスイッチング周波数は、FSW_SYNC ピンと PGND の間に接続する抵抗によって設定でき、200kHz ～ 600kHz の範囲でプログラム可能です。R_{FSW} 抵抗は、次の式で公称スイッチング周波数 (f_{sw}) と関係します：

$$R_{FSW} = \frac{1}{10 \times (f_{sw} \times 5 \times 10^{-12} - 500 \times 10^{-9})} \quad (3)$$

このピンは R_{FSW} を使用して PGND にプルする必要があります。フローティングのままにしないでください。公称スイッチング周波数のプログラミングに加えて、FSW_SYNC ピンを使用して内部発振器を外部クロック信号に同期することもできます。同期機能は、スイッチング周波数と同じ範囲で動作します：200kHz ～ 600kHz の範囲。

表 7-3. 一般的な R_{FSW} とスイッチング周波数の値

R _{FSW} (kΩ)	スイッチング周波数 (kHz)
200	200
133	250
100	300
80	350
66.67	400
57.1	450
50	500
44.4	550
40	600

7.3.3.6 デバイスの高インピーダンス モード

有効な入力電源が接続されている場合でも、デバイスを HIZ モードに強制的に切り替えることができます。このモードでは、スイッチングと REGN LDO が無効化され、このモードでは、バッテリーからシステム負荷が供給されます。EN_HIZ ビットが 1 に設定されるか、または ILIM_HIZ ピンが V_{IH_ILIM_HIZ} を上回ると、充電器は HIZ モードに移行します ([セクション 7.3.5.1.1.1](#) を参照)。

コンバータがオンのときに、デバイスが逆方向モードで動作しており、デバイスが HIZ モードに移行した場合 (EN_HIZ ビットが 1 に設定されているか、ILIM_HIZ ピンが V_{IH_ILIM_HIZ} より高くプルされています)、スイッチングは停止し、ホストによって HIZ モード状態がクリアされると、デバイスは逆方向モード動作を再開し、。

EN_HIZ ビットが 0 にクリアされるか、または ILIM_HIZ ピンが 0.4V を下回ると、デバイスは HIZ モードを終了します。

7.3.4 バッテリ充電管理

このデバイスは、1 セル ～ 14 セルのリチウムイオンバッテリー、1 セル ～ 16 セルの LiFePO₄ バッテリ、または 1 セル ～ 28 セルのスーパーキャパシタを充電します。充電サイクルは自律的で、ホストとの相互作用は必要ありません。

7.3.4.1 自律的充電サイクル

バッテリー充電がイネーブル (EN_CHG ビット = 1 かつ $\overline{CE}$ ピンが LOW) の場合、デバイスはホストの関与なしに、充電サイクルを自律的に完了します。デバイスの充電パラメータは、FB ピンを使用してレギュレーション電圧を設定し、ICHG ピンを使用して充電電流を設定することでハードウェアによって設定できます。ホストは常に充電動作を制御し、I²C 経由で対応するレジスタに書き込むことで、充電パラメータを最適化できます。

次の条件が有効になると、新しい充電サイクルが開始されます：

- VAC は ACUV および ACOV の動作ウィンドウ内にあります
- デバイスが HIZ モードではありません (EN_HIZ = 0 および ILIM_HIZ ピンの電圧が $V_{IH_ILIM_HIZ}$ を下回ります)
- REGN が V_{REGN_OK} を上回っています
- バッテリ充電がイネーブルです (EN_CHG = 1 かつ $\overline{CE}$ ピンが LOW)
- TS でサーミスタに故障がありません
- 安全タイマに故障がありません

リチウム イオン バッテリの充電の場合、充電電流が終端スレッショルドを下回り、充電電圧が再充電スレッショルドを上回り、デバイスが DPM モードでない場合、充電サイクルを自動的に終了します。十分に充電されたバッテリー電圧が再充電スレッショルド ($V_{RECHG}[1:0]$ ビットで選択可能なスレッショルド) を下回ると、デバイスは自動的に新しい充電サイクルを開始します。充電が完了した後、 $\overline{CE}$ ピンまたは EN_CHG ビットのいずれかを切り替えることで、新しい充電サイクルを開始できます。

ステータス レジスタ (CHARGE_STAT) は、さまざまな充電フェーズを次のように示します:

- 000 – 充電していません
- 001 – トリクル充電 ($V_{FB} < V_{BAT_SHORT}$)
- 010 – プリ充電 ($V_{BAT_SHORT} < V_{FB} < V_{BAT_LOWV}$)
- 011 – 高速充電 (CC モード)
- 100 – テーパ充電 (CV モード)
- 101 = 予約済み
- 110 – トップオフ タイマ アクティブ充電
- 111 – 充電終了完了

充電器がこれらの状態のいずれかに遷移すると、充電サイクルが完了したときに、INT パルスがアサートされてホストに通知されます。

スーパーキャパシタは、電圧が低い場合、トリクル充電領域やプリチャージ領域を必要としません。スーパーキャパシタ充電の場合、EN_PRECHG ビットを 0 に設定すると、これらの両方の充電領域が無効になります。この場合、フィードバック電圧 (V_{FB}) が V_{FB_REG} を下回っている限り、充電器は ICHG 電流を出力します。スーパーキャパシタの充電には、次の設定を推奨します:

- EN_PRECHG = 0
- EN_TERM = 0
- EN_CHG_TMR = 0

7.3.4.1.1 充電電流のプログラミング (ICHG ピン、ICHG_REG)

充電電流を制限するために、2 つの異なるスレッショルドがあります (両方がイネーブルの場合、これらの下限が適用されます):

1. ICHG ピン プルダウン抵抗 (ハードウェア制御)
2. ICHG_REG レジスタ ビット (ホスト ソフトウェア制御)

ICHG ピンを使用して最大充電電流を設定するには、PGND へのプルダウン抵抗を使います。5mΩ R_{BAT_SNS} センス抵抗を使用する必要があります。充電電流の制限値は、次の式で制御されます:

$$I_{CHG_MAX} = \frac{K_{ICHG}}{R_{ICHG}} \quad (4)$$

プリ充電電流制限値は、 $I_{PRECHG_MAX} = 20\% \times I_{CHG_MAX}$ と定義され、終了電流は $I_{TERM} = 10\% \times I_{CHG_MAX}$ です。

実際の充電電流制限は、ICHG ピンの設定と I^2C レジスタ設定 (ICHG_REG) の間の小さい値です。このデバイスは、ICHG ピンを V_{REF_ICHG} にレギュレートします。ICHG ピンの電圧が V_{REF_ICHG} を超えると、デバイスは充電電流レギュレーションに入ります。

ICHG ピンは、デバイスが充電電流レギュレーションを行っていないときの充電電流の監視にも使用できます。充電電流レギュレーションを行わない場合、ICHG ピンの電圧 (V_{ICHG}) は実際の充電電流に比例します。ICHG ピンは、次の関係でバッテリー電流を監視するために使用できます:

$$I_{BAT} = \frac{K_{ICHG} \times V_{ICHG}}{R_{ICHG} \times V_{REF_ICHG}} \quad (5)$$

ICHG ピンが PGND に短絡している場合、充電電流制限は ICHG_REG レジスタによって設定されます。ハードウェア充電電流制限機能が不要な場合、このピンを PGND に短絡してください。ICHG ピン機能は、EN_ICHG_PIN ビットを 0 に設定することで無効にできます (ピンが PGND に短絡している場合に推奨)。このピンが無効のときは、ICHG ピンによる充電電流制限および監視機能が使用できません。

ICHG_REG レジスタ ビットを使用して最大充電電流を設定するには、ICHG_REG レジスタ ビットに書き込みます。デフォルトの ICHG_REG は最大コードに設定されており、ICHG ピンがハードウェアの電流を制限できます。

7.3.4.2 リチウムイオン バッテリ充電プロファイル

このデバイスは、トリクル充電、予備充電、定電流、定電圧、トップオフトリクル充電 (オプション) の 5 つのフェーズでバッテリーを充電します。充電サイクルの開始時に、このデバイスはバッテリー電圧をチェックし、それに応じて電流 / 電圧を調整します。

表 7-4. 推奨されるリチウムイオン充電設定

パラメータ	I ² C レジスタ ビット	値	4.2V 充電あたり等価
バッテリー低電圧	VBAT_LOWV	0x3 = 71.4% × VFB_REG	3.0V
再充電電圧	VRECHG	0x3 = 97.6% × VFB_REG	4.1V

充電中に充電器デバイスが DPM レギュレーション状態にある場合、実際の充電電流は設定値よりも小さくなります。この場合、充電安全タイマに説明されているように、終端は一時的に無効化され、充電安全タイマはクロック レートの半分でカウントされます。

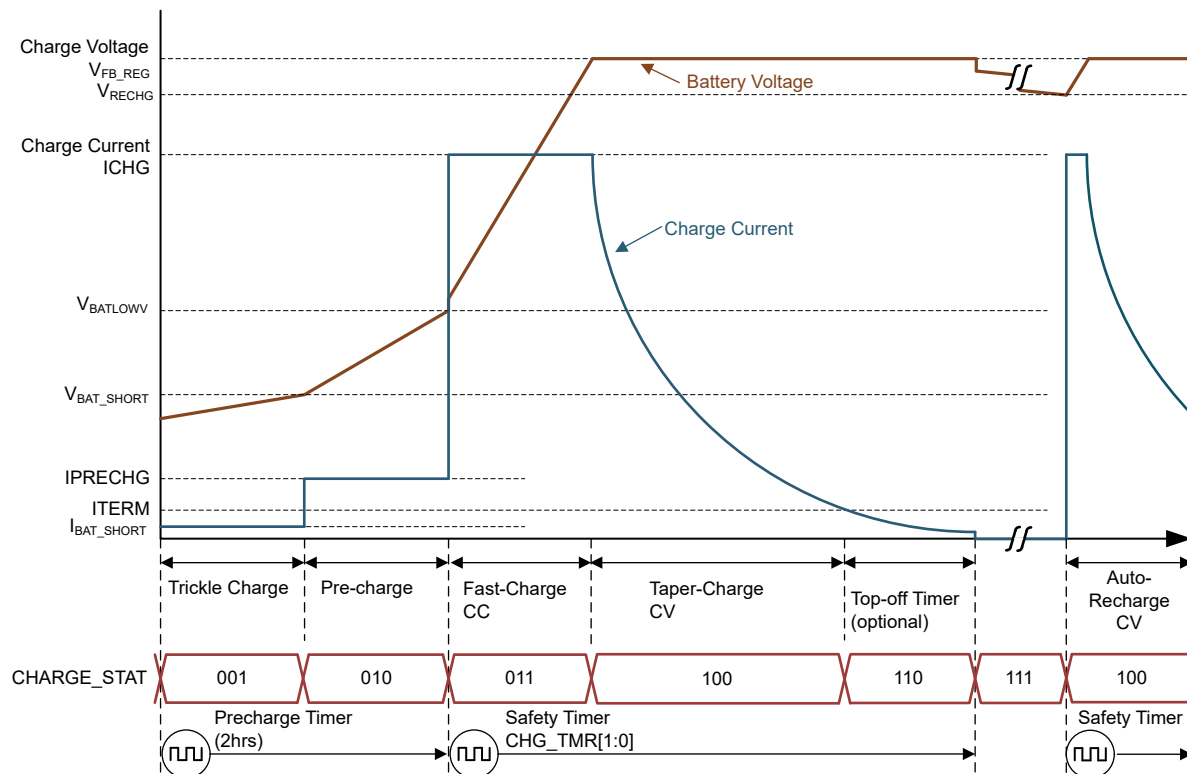


図 7-3. 標準的なリチウムイオン バッテリ充電プロファイル

7.3.4.3 LiFePO₄ バッテリの充電プロファイル

このデバイスは、トリクル充電、予備充電、定電流、定電圧、トップオフトリクル充電 (オプション) の 5 つのフェーズでバッテリーを充電します。充電サイクルの開始時に、このデバイスはバッテリー電圧をチェックし、それに応じて電流 / 電圧を調整します。

表 7-5. 推奨される LiFePO₄ 充電設定

パラメータ	I ² C レジスタ ビット	値	3.6V 充電あたり等価
バッテリー低電圧	VBAT_LOWV	0x1 = 55% × VFB_REG	1.98V
再充電電圧	VRECHG	0x0 = 93% × VFB_REG	3.35V

充電中に充電器デバイスが DPM レギュレーション状態にある場合、実際の充電電流は設定値よりも小さくなります。この場合、充電安全タイマに説明されているように、終端は一時的に無効化され、充電安全タイマはクロックレートの半分でカウントされます。LiFePO₄ の標準的な充電サイクルは、標準的なリチウムイオン バッテリ充電プロファイルと同じプロファイルに従います。

7.3.4.4 リチウム イオンと LiFePO₄ 向けの充電終端

バッテリー電圧が再充電スレッシュホールドを上回り、電流が終端電流を下回ると、デバイスは充電サイクルを終了します。終端電流のスレッシュホールドは、10% × ICHG ピン設定または ITERM レジスタ設定の間の下限オプションを使用して制御します。

ICHG ピンを使用して電流のプログラムを行うスタンドアロン アプリケーションでは、終端スレッシュホールドを ICHG ピンの値の 10% に設定します (10A の ICHG ピンのプログラミングにより 1A の終端が得られます)。

ホスト制御アプリケーションでは、ITERM レジスタ ビットを使用して終端電流をプログラムできます。ICHG ピンを引き続き使用して、充電電流のハードウェア制限を設定できます。

充電サイクルが完了すると、昇降圧コンバータはオフになります。終端が発生すると、ステータス レジスタ CHARGE_STAT が 111 に設定され、INT パルスがホストにアサートされます。充電器デバイスが入力電流または入力電圧のレギュレーション状態にあるとき、終端は一時的に無効になります。終端は、EN_TERM に 0 を書き込むことで永続的に無効化できます。

低い終了電流では、コンパレータのオフセットにより、実際の終端電流は終端目標よりも最大 20% 高くなることがあります。コンパレータのオフセットを補償するため、終端が検出された後にプログラム可能なトップオフ タイマ (デフォルトはディスエーブル) を適用できます。トップオフ タイマは、安全タイマの制約に従います。安全タイマが一時停止している場合も、トップオフ タイマも同様です。同様に、安全タイマが 2 倍になった場合は、トップオフ タイマも同様です。CHARGE_STAT は、110 コードによってトップオフ タイマがアクティブかどうかを報告します。トップオフ タイマが満了すると、CHARGE_STAT レジスタは 111 に設定され、INT パルスがホストにアサートされます。

7.3.4.5 充電安全タイマ

このデバイスには、バッテリーの異常状態による過度に長い充電サイクルを防止するための安全タイマが内蔵されています。ユーザーは、I²C (CHG_TMR ビット) を使用して高速充電安全タイマをプログラムできます。安全タイマが期限切れになると、故障レジスタの CHG_TMR_STAT ビットが 1 に設定され、INT パルスがホストに送信されます。安全タイマ機能は、EN_CHG_TMR ビットをクリアすることで無効化できます。

入力電圧または入力電流の制御中は、実際の充電電流が設定値より低くなる可能性があるため、安全タイマはクロック速度の半分でカウントされます。たとえば、充電器が充電サイクル全体を通して入力電流制御状態 (IAC_DPM_STAT = 1) にあり、安全タイマが 5 時間に設定されている場合、タイマは 10 時間で満了します。このハーフ クロックレート機能は、EN_TMR2X = 0 を設定することで無効化できます。

充電を無効化するフォルト中、タイマは一時停止します。故障が解消されると、安全タイマは再開します。充電サイクルが停止して再開すると、タイマがリセットされます ($\overline{\text{CE}}$ ピンまたは EN_CHG ビットを切り替えると、タイマが再起動します)。

プレ充電安全タイマは、VBAT < V_{BAT_LOWV} のときに実行される固定 2 時間カウンタです。EN_PRECHG ビットが 0 のとき、プレ充電安全タイマは無効になります。

7.3.4.6 サーマスタの検証

この充電器デバイスは、バッテリー温度監視用に 1 個のサーミスタ入力を備えています。

7.3.4.6.1 充電モードでの JEITA ガイドラインの準拠

リチウム イオン電池の充電安全性を高めるため、2007 年 4 月 20 日に JEITA ガイドラインが発表されました。このガイドラインは、特定の低温範囲と高温範囲で、大きい充電電流と高い充電電圧を回避することの重要性を強調しました。

充電サイクルを開始するには、TS ピンの電圧が VT1 から VT5 までのスレッショルド内にある必要があります。TS 電圧が T1 ~ T5 の範囲を超えると、コントローラは充電を一時停止し、バッテリー温度が T1 ~ T5 の範囲内になるまで待機します。

低温域 (T1~T2) では、JEITA は充電電流を通常の半分以下に減らすことを推奨しています。このデバイスでは、低温領域における充電電流を、T2~T3 の充電電流の 20%、40%、または 100% に設定、もしくは充電を中断するようにプログラムできます。これはレジスタ ビット JEITA_ISETC によって制御されます。低温温度領域で充電電流が減少すると、安全タイマは EN_TMR2X = 1 のときに半分のクロックレートでカウントされます。

高温時には、T3 ~ T5 の場合、JEITA ではセルあたり 4.1V 未満の充電電圧を推奨します。このデバイスでは、T3T5 の温度範囲における充電電圧を、T2 ~ T3 の充電電圧より低いオフセット電圧に設定、または充電を中断するようにプログラムできます。これはレジスタ ビット JEITA_VSET によって制御されます。

この充電器は、JEITA 要件を超える柔軟な電圧および電流設定もサポートしています。高温域 (T3~T5) における充電電流設定は、プログラムされた充電電流の 40%、100%、または充電中断に設定できます。これはレジスタ ビット JEITA_ISETH によって設定されます。JEITA のウォーム領域で充電電流が減少している場合、EN_TMR2X = 1 のときは安全タイマが半分のクロックレートでカウントされます。

JEITA のデフォルト充電プロファイルは以下の図に示されており、青線がデフォルト設定、赤の破線がプログラム可能なオプションを示しています。

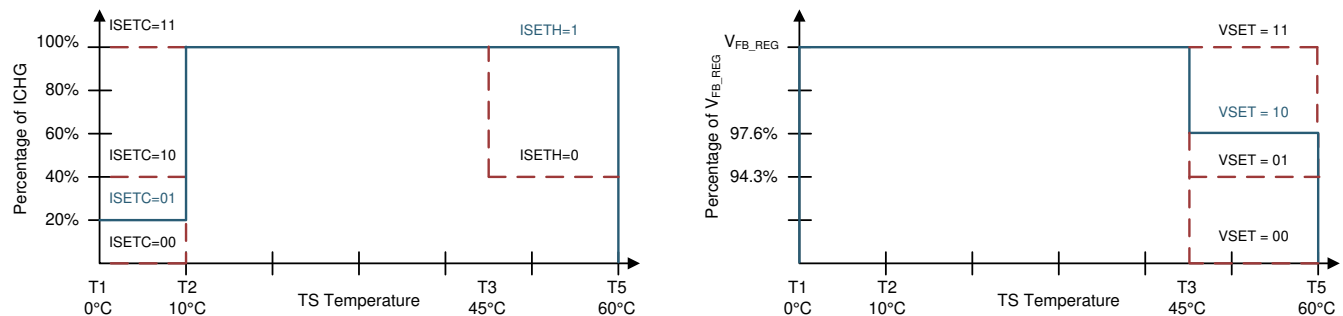
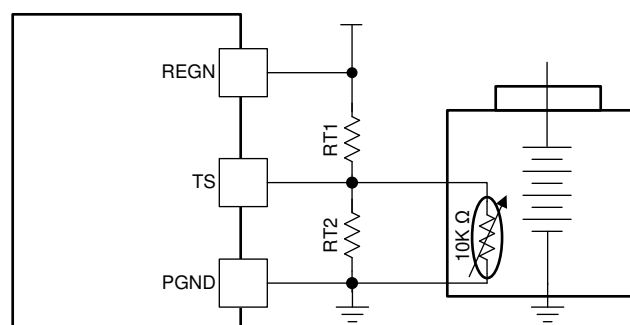


図 7-4. TS 充電値



上記のようにバッテリーパックに 103AT NTC サーミスタを接続していると仮定すると、RT1 と RT2 の値は次の式で決定できます：

$$RT2 = \frac{R_{THCOLD} \times R_{THHOT} \times \left(\frac{1}{VT1} - \frac{1}{VT5} \right)}{R_{THHOT} \times \left(\frac{1}{VT5} - 1 \right) - R_{THCOLD} \times \left(\frac{1}{VT1} - 1 \right)} \quad (6)$$

$$RT1 = \frac{\frac{1}{VT1} - 1}{\frac{1}{RT2} + \frac{1}{R_{THCOLD}}} \quad (7)$$

リチウムイオンまたはリチウムポリマ電池の場合は、0°C～60°C の範囲を選択します：

$$R_{THT1} = 27.28k\Omega$$

$$R_{THT5} = 3.02k\Omega$$

$$RT1 = 5.24k\Omega$$

$$RT2 = 30.31k\Omega$$

また、このデバイスは、TS 充電スレッシュホールド制御レジスタ (REG0x1B) を使用して、すべてのスレッシュホールドをプログラム可能です。この柔軟性は、ソフトウェアで充電器の動作ウィンドウを変更するのに役立ちます。

JEITA プロファイルは、EN_JEITA レジスタ ビットをクリアすることで無効化できます。この場合、デバイスは充電時間を T1 から T5 に制限しますが、Cool (T1 から T2) または Warm (T3 から T5) 領域内では特別な充電プロファイルは使用されません。

NTC 監視ウィンドウは、EN_TS レジスタ ビットをクリアすることで無効化できます。この場合、TS ピンの電圧は無視され、デバイスは常に通常の TS ステータスを通知します。EN_TS が 0 に設定されている場合、TS ピンをフローティングにするか、PGND に接続できます。

7.3.4.6.2 逆方向モードでの低 / 高温ウィンドウ

逆方向モードまたは自動逆方向モード動作中のバッテリー保護のため、このデバイスはバッテリー温度が VBCOLD から VBHOT のスレッシュホルドの範囲内にあるかどうかを監視します。温度がスレッシュホルドを外れると、逆方向モードがシャットオフされ、さらに、EN_REV、EN_AUTO_REV、REVERSE_STAT ビットが 0 にクリアされ、対応する TS_STAT (TS Cold または TS Hot) が通知されます。逆方向モードの温度保護は、EN_TS ビットを 0 にクリアすることで完全に無効化できます。

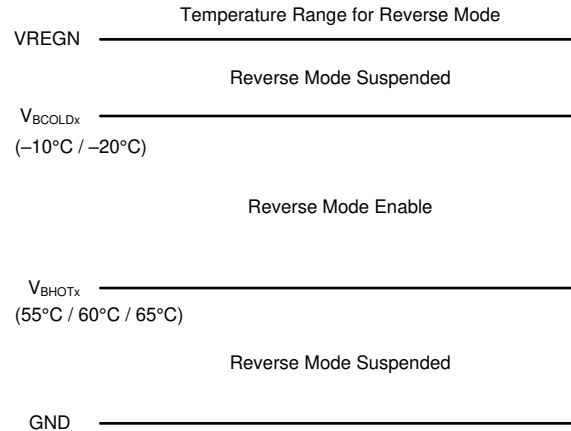


図 7-5. 逆方向モードでの TS ピン サーミスタ検出スレッシュホルド

7.3.5 パワー 管理

このデバイスは、4.2V ~ 70V の広範な入力電源に対応します。

7.3.5.1 動的なパワー マネージメント : 入力電圧および入力電流レギュレーション

このデバイスには、入力電流と入力電圧を継続的に監視する動的なパワー マネージメント (DPM) 機能が搭載されています。入力ソースが過負荷状態になるのは、電流が IAC_DPM または ILIM_HIZ ピン設定のうち低い方の入力電流制限値を超えるか、電圧が VAC_DPM または ACUV ピン設定のうち高い方の入力電圧制限値 (V_{ACUV_DPM}) を下回った場合です。次に、入力電流が入力電流制限値を下回り、入力電圧が入力電圧制限値を上回るまで、デバイスは充電電流を低下させます。

充電電流が 0 に減少したが、入力ソースが依然として過負荷である場合、入力電圧は低下し続けます。入力電圧が ACUV 制限値 (V_{ACUV} < V_{REF_ACUV}) を下回ると、充電器はスイッチングを停止し

7.3.5.1.1 入力電流レギュレーション

合計入力電流は、システムの電源電流とバッテリー充電電流の関数です。システム電流は通常、システムの一部の電源がオンまたはオフになると変動します。DPM がいない場合、ソースは最大システム電流と最大充電器入力電流を同時に供給する必要があります。DPM を使用することで、入力電流が IAC_DPM レジスタビットまたは ILIM_HIZ ピンのどちらか低い方で設定された入力電流制限を超えると、バッテリー チャージャは充電電流を低減します。これにより、入力ソースの電流能力を低減し、システム コストを低減できます。

入力電流を制限するためには 2 つのスレッシュホルドがあります (両方がイネーブルの場合、これら 2 つのスレッシュホルドの下限が適用されます):

1. IAC_DPM レジスタ ビット (ホスト ソフトウェア制御)
2. ILIM_HIZ プルダウン抵抗 (ハードウェア制御)

IAC_DPM レジスタ ビットを使用して最大電流を設定するには、IAC_DPM レジスタ ビットに書き込みます。2mΩ 抵抗を使用する場合、入力電流制限範囲は 125mA / ステップで 1A ~ 50A です。デフォルトの IAC_DPM は最大コードに設定され、ILIM_HIZ ピンによってハードウェアの電流を制限できます。

ILIM_HIZ ピンを使用して最大電流を設定するには、[セクション 7.3.5.1.1](#) を参照してください。

どちらの制限値も $2\text{m}\Omega$ センス抵抗を基準としていますが、他の値も使用できます。センス抵抗が大きいほどセンス電圧が大きくなり、レギュレーション精度が高くなりますが、導通損失が大きくなります。たとえば、 $5\text{m}\Omega$ 抵抗を使用すると、 50mA / ステップ で 400mA から 20A までのプログラビリティが可能になります。

7.3.5.1.1.1 ILIM_HIZ ピン

ILIM_HIZ ピンを使用して最大入力電流を設定するには、PGND へのプルダウン抵抗を使用します。 $2\text{m}\Omega$ R_{AC_SNS} 抵抗を使用する場合、入力電流制限は次の式で制御されます: $I_{AC_MAX} = K_{ILIM} / R_{ILIM_HIZ}$ 。

実際の入力電流制限は、ILIM_HIZ ピンの設定とレジスタ設定 (IAC_DPM) の間の小さい方の値です。たとえば、レジスタ設定が 20A で、ILIM_HIZ ピンに $5\text{k}\Omega$ の抵抗 ($K_{ILIM} = 50\text{A}\cdot\text{k}\Omega$) を接地して 10A に設定した場合、実際の入力電流制限値は 10A になります。EN_ILIM_HIZ_PIN ビットが 1 に設定されているとき、ILIM_HIZ ピンを使用して入力電流制限を設定できます。このデバイスは、 $V_{REF_ILIM_HIZ}$ にピンをレギュレートします。ピンの電圧が $V_{REF_ILIM_HIZ}$ を超えると、このデバイスは入力電流レギュレーションに入ります。ピンから入力電流レギュレーションに入ると、IAC_DPM_STAT ビットとフラグ ビットが設定され、ホストへの割り込みが発生します。割り込みは、IAC_DPM_MASK ビットでマスクできます。

ILIM_HIZ ピンは、入力電流の監視にも使用できます。入力電流レギュレーションが行われていない場合、ILIM_HIZ ピンの電圧 (V_{ILIM_HIZ}) は入力電流に比例します。ピン電圧は、次の関係で入力電流を監視するために使用できます: $IAC = K_{ILIM} \times V_{ILIM_HIZ} / (R_{ILIM_HIZ} \times V_{REF_ILIM_HIZ})$ 。

たとえば、ピンに $5\text{k}\Omega$ の抵抗を接続し、ピン電圧が 1.0V の場合、実際の入力電流は (K_{ILIM} の規定値に基づき) $4.8\text{A} \sim 5.2\text{A}$ の範囲になります。

ILIM_HIZ ピンが短絡している場合、入力電流制限は IAC_DPM レジスタによって設定されます。ハードウェア入力電流制限機能が不要な場合、このピンを GND に短絡してください。ピンが $V_{IH_ILIM_HIZ}$ を上回ると、デバイスは HIZ モードに移行します (セクション 7.3.3.6 を参照)。ILIM_HIZ ピン機能は、EN_ILIM_HIZ_PIN ビットを 0 に設定することで無効化できます。ピンが無効のとき、入力電流制限および監視機能、およびピンによる HIZ モード制御は使用できません。

7.3.5.1.2 入力電圧レギュレーション

このデバイスは、入力電流制御に加えて、入力電圧制御によって入力電力を制限する機能も備えています。これは、動作電圧を制御して最大電力を取り出す必要がある太陽光パネルなどの入力ソースを扱う場合に特に有用です。また、入力ソースの電流制限値が不明な場合でも、入力電圧制御を使用して入力ソースからの電力消費を制限することができます。入力電圧制御を使用すると、バッテリー充電器は、入力電圧が VAC_DPM レジスタ ビットまたは ACUV ピンのいずれか高い方で設定された入力電圧制限値を下回った場合に、充電電流を低減します。

入力電圧を制限するためには 2 つのスレッシュホールドがあります (これらのスレッシュホールドの上限が適用されます)

1. VAC_DPM レジスタ ビット (ホスト ソフトウェア制御)
2. ACUV ピンの立ち下がりスレッシュホールド (ハードウェア制御)

VAC_DPM レジスタ ビットを使用して最小入力電圧を設定するには、目的の値を VAC_DPM レジスタ ビットに直接書き込みます。デフォルトの VAC_DPM は最小コードに設定されており、ACUV ピンによってハードウェアの入力電圧を制限できます。

ACUV ピンを使用して最小入力電圧を設定するには、セクション 7.3.3.1 を参照してください。

7.3.6 スイッチング周波数のディザリング機能

通常、IC は固定周波数でスイッチングし、FSW_SYNC ピンを使用して調整できます。また、このチャージャは周波数ディザリング機能をサポートしており、EMI 特性を向上させ、IEC-CISPR 32 仕様に合格するのに役立ちます。ディザリングは、スタートアップ時にデフォルトで EN_DITHER = 00b として無効化されています。ディザリングは、EN_DITHER = 01/10/11b を設定することでイネーブルできます。ディザリングがイネーブルの場合、スイッチング周波数は固定されておらず、EN_DITHER を 01/10/11b に設定することで決定される範囲内で変動します。これは、スイッチング周波数の変動が $\pm 2\%/4\%/6\%$ に相当します。ディザリング範囲が大きいほど EMI ノイズのピークは小さくなりますが、ディザリング範囲が大きいほど出力電圧リップルもわずかに大きくなります。したがって、ディザリング周波数範囲の選択は EMI ノイズ ピークと出力電圧リップルとのトレードオフであるため、IEC-CISPR 32 仕様に合格できる最小ディザリング範囲を選択すること

を推奨します。特許取得済みのディザリング パターンを使用すると、最大 30MHz のスイッチング周波数で EMI 性能を向上させ、伝導性 EMI ノイズ範囲全体を網羅することができます。

外部クロックが供給されている場合、ディザリング機能は機能しないことに注意してください。

7.3.7 逆方向モードの電力方向

このデバイスは、CC/CV プロファイルによる昇圧逆電力方向をサポートしており、アダプタが存在しないときにバッテリーから入力に電力を供給できます。逆方向モード出力電圧レギュレーションは、VREV_FB ピンの抵抗デバイダによって設定されます。逆方向モードでは、R_{AC_SNS} 抵抗により出力電流をレギュレーションすることもできます。このパラメータは、IAC_REV レジスタ ビットで制御されます。逆方向モード動作は、次の条件が有効な場合にイネーブルにできます：

1. 3V を上回る SRN。
2. 有効動作ウィンドウ内の DRV_SUP 電圧 ($V_{DRV_UVP} < V_{DRV} < V_{DRV_OVP}$)。
3. 逆方向モード動作が有効化 (EN_REV = 1)
4. TS (サーミスタ) ピンの電圧は、BHOT および BCOLD レジスタ ビットで設定された範囲内です

逆方向モードがアクティブの間、デバイスは REVERSE_STAT ビットを 1 に設定します。ホストは、EN_REV ビットを 0 に設定することで、いつでも逆方向動作を無効にできます。

また、チャージャは逆方向モードでバッテリー放電電流を監視し、レギュレートします。バッテリー放電電流が IBAT_REV レジスタの設定を上回ると、充電器は逆方向モードの電力フローを低下させて放電電流を制限します。

順方向動作のために有効な VAC 電圧が検出されると、デバイスは自動的に逆方向モード (EN_REV = 0) を無効にします。

7.3.7.1 自動逆方向モード

一部のアプリケーションでは、アダプタの電源を取り除いたときにレギュレートされたシステム電圧が必要になります。BQ25853-Q1 には自動逆方向機能が内蔵されており、入力電源が遮断されると、昇降圧コンバータを逆方向に動作させてレギュレートされた電圧を供給します。

AUTO_REV レジスタビットを 1 に設定して有効にした場合、自動逆方向モードを使用して、入力電源が切断された直後にレギュレートされたシステム電圧を供給できます。入力が ACUV スレッシュホールドを下回ると、デバイスは逆方向モードに遷移します。

次の条件が有効な場合、自動逆方向モード操作は自動的に有効になります：

1. SRN 電圧が V_{SRN_OK} を上回っている
2. VAC が ACUV スレッシュホールドを下回っている、または $VAC < V_{VAC_OK}$ である。
3. 自動逆方向モード動作が有効化 (EN_AUTO_REV = 1)
4. TS (サーミスタ) ピンの電圧は、BHOT および BCOLD レジスタ ビットで設定された範囲内です

自動逆方向モードがアクティブの間、デバイスは REVERSE_STAT ビットを 1 に設定します。ホストは、I²C コマンドによって EN_AUTO_REV = 0 および EN_REV = 0 を設定することで、いつでも自動逆方向動作を無効化できます。また、REV_DIS を High にすると、逆方向モードがディスエーブルされ、EN_AUTO_REV と EN_REV が 0 にリセットされます。

7.3.8 監視用の内蔵 16 ビット ADC

このデバイスには、動作モードに基づいてシステムの重要な情報を監視するための 16 ビット ADC が搭載されています。V_{VAC} > V_{VAC_OK} または V_{BAT} > V_{REGN_OK} のいずれかが有効な場合、ADC は動作できます。ADC_EN ビットを使用すると、ADC を有効または無効にして消費電力を節約できます。ADC_RATE ビットを使用すると、連続変換またはワンショット動作を行えます。ワンショット変換が完了すると、ADC_EN ビットはクリアされ、新しい変換を開始するには、再度アサートする必要があります。

ADC_SAMPLE ビットは、ADC の分解能とサンプル速度を制御し、デフォルトでは、ADC チャネルは ADC 機能無効化レジスタで無効にされていない限り、ワンショット モードまたは連続変換モードで変換されます。対応するビットを設定して

ADC パラメータを無効にした場合、対応するレジスタで読み出される値は、最後に有効だった ADC 変換値、またはデフォルトの POR 値 (変換が行われていない場合はすべて 0) になります。ADC 測定サイクルの途中で、ADC パラメータが無効になっている場合、デバイスはパラメータの変換を完了しますが、次の変換サイクルを開始するときにパラメータは変換されません。ワンショット変換モードですべてのチャンネルが無効の場合、ADC_EN ビットはクリアされます。

ワンショット モードのみで変換が完了したときの、ADC_DONE_STAT および ADC_DONE_FLAG ビット信号。このイベントは INT パルスを生成しますが、パルスは ADC_DONE_MASK でマスクできます。連続変換モードでは、ADC_DONE_STAT ビットは意味を持たず、「0」になります。連続変換モードでは、ADC_DONE_FLAG ビットは変更されません。

ADC 変換は、デバイスに存在する故障とは無関係に動作します。ADC 変換は、フォルトが発生した後も継続し (電力段が無効化されるようなものなど)、ホストは ADC_EN = 「0」に設定して ADC を無効化する必要があります。ADC の読み取り値は DC 状態に対してのみ有効であり、過渡に対しては有効ではありません。ホストが ADC_EN = 0 を書き込むと、ADC は直ちに停止し、ADC 測定値は最後の有効な ADC 読み取り値に対応します。

ホストが ADC をより適切に終了する場合は、次のいずれかのアクションを実行します:

1. ADC_RATE をワンショットに書き込むと、ADC は変換サイクル全体の終了時に停止します。または、
2. または、すべての ADC 変換チャンネルを無効化すると、電流測定の終了時に ADC が停止します。

バッテリーからシステム負荷に電力が供給されるとき (入力電源が取り外されるか、デバイスが HIZ モード)、ADC を有効にすると REGN が自動的に起動し、静止電流が増加します。バッテリーのリーク電流を低く維持するため、ADC をデューティサイクルまたは完全な無効にしてください。

7.3.9 ステータス出力 (PG, STAT, INT)

7.3.9.1 パワー グッド インジケータ (PG)

有効な VAC 電圧が検出されると、PG_STAT ビットが HIGH になり、PG ピンが LOW に引き下げられて、有効な入力ソースであることを示します。PG ピンは、LED を駆動できます。パワー グッドを示すには、次のすべての条件を満たす必要があります:

1. $V_{VAC_OK} < V_{VAC} < V_{VAC_INT_OV}$
2. $V_{ACUV} > V_{REF_ACUV}$
3. $V_{ACOV} < V_{REF_ACOV}$
4. デバイスが HIZ モードでない場合

PG ピンは、DIS_PG_PIN ビットを使用して無効化できます。無効化されている場合、このピンは FORCE_STAT3_ON ビットを使用して LOW レベルに制御できます。

7.3.9.2 充電ステータス インジケータ (STAT ピン)

このデバイスは、オープンドレインの STAT ピンで充電状態を示します。STAT ピンは LED を駆動できます。STAT ピン機能は、DIS_STAT_PIN ビットを使用して無効化できます。無効化されている場合、FORCE_STAT_ON ビットを使用して STAT ピンを個別に LOW レベルに制御できます。STAT ピンは無効化モードの影響を受けず、このモードではオフのままです。

表 7-6. STAT ピンの状態

充電状態	ステータス インジケータ
出力電力供給 (CC または CV モード)	Low
HIZ モード、/CE ピン high または EN_CE = 0	High
入力が除去または逆方向モードが有効	High
スイッチングを無効にする故障条件	1Hz で点滅

7.3.9.3 ホストへの割り込み ($\overline{\text{INT}}$)

アプリケーションによっては、ホストが常に充電器の動作を監視するとは限りません。 $\overline{\text{INT}}$ ピンは、デバイス動作についてシステム ホストに通知します。デフォルトでは、以下のイベントによりアクティブ Low の 256 μs INT パルスが生成されます。

1. 有効な入力ソース条件を検出 ($\overline{\text{PG}}$ ピンの条件を参照)
2. 有効な入力ソース条件を削除 ($\overline{\text{PG}}$ ピンの条件を参照)
3. レジスタまたは ILIM_HIZ ピンによる IAC_DPM レギュレーションへの移行
4. レジスタまたは ACUV ピンによる VAC_DPM レギュレーションへの移行
5. I²C ウォッチドッグ タイマが時間切れ
6. 充電完了を含む、充電器のステータスが変化する状態 (CHARGE_STAT 値の変更)
7. TS_STAT 状態の変化 (TS_STAT 値の変更)
8. 接合部温度シャットダウン (TSHUT)
9. バッテリ過電圧検出 (BATOVF)
10. *_STAT ビットのいずれかでの立ち上がりエッジ

これらの INT ソースの各々をオフにマスクして、パルスが発生したときに INT パルスが送信されないようにできます。これらの各イベントには、次の 3 つのビットが存在します：

- STAT ビットは、各 INT ソースの現在のステータスを保持します
- フラグ ビットは、現在のステータスに関係なく、どのソースが INT を生成したかに関する情報を保持します
- MASK ビットは、デバイスが特定のイベントごとに INT を送信しないようにするために使用されます

上記の条件のいずれかが発生する (*_STAT ビットのいずれかでの立ち上がりエッジ) と、デバイスは INT パルスを送信し、どのソースがフラグ レジスタにより INT を生成したかを追跡します。ホストがフラグ レジスタ ビットを読み取った後、フラグ レジスタ ビットは自動的にゼロにリセットされ、フラグを再度アサートするには、STAT ビットで新しいエッジが必要です。

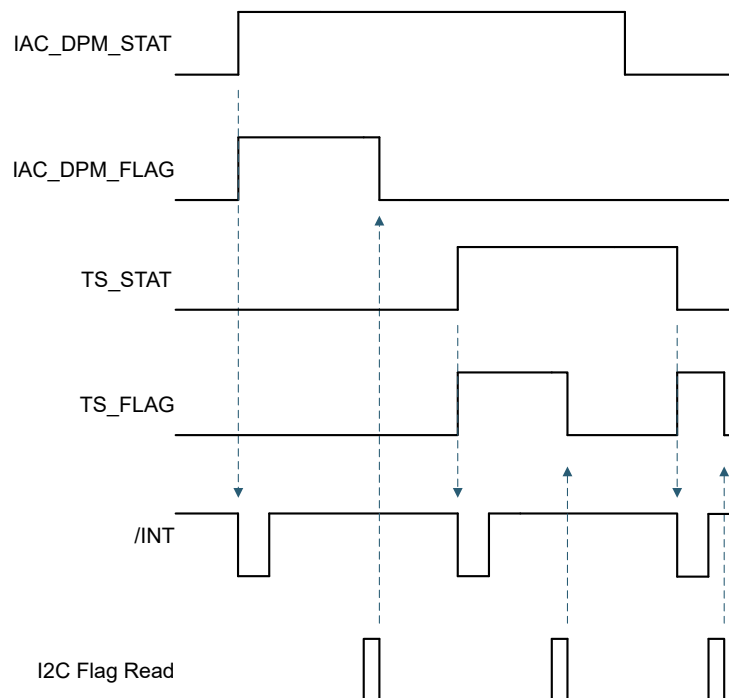


図 7-6. INT 生成の動作の例

7.3.10 保護

このデバイスは入力およびバッテリー電圧、および FET のスイッチング電流を厳密に監視し、安全なスイッチ モード動作を実現します。

7.3.10.1 電圧と電流の監視

7.3.10.1.1 VAC 過電圧保護 (VAC_OVP)

システム レールのダウストリーム デバイスを保護するため、入力過電圧スレッシュホールドは、ACOV ピンを使用して $V_{VACOV} = V_{REF_ACOV}$ としてプログラムできます (セクション 7.3.3.1 を参照)。このデバイスは、 $V_{VAC_INT_OV}$ にプリセットされた内部過電圧保護機能も備えています。入力電圧がこれら 2 つのスレッシュホールドの下限値を上回ると、デバイスは充電器を無効にし入力過電圧が発生すると、INT パルスがアサートされてホストに信号を送信し、VAC_OV_STAT および _FLAG ビットが設定されます。さらに、PG_STAT ビットがクリアされ、PG ピンが HIGH にプルされます。BATDRV がディスエーブルになり、昇圧ハイサイド FET からバッテリーが切断されます。デバイスは、CE ピンを切り替えることで、BATDRV とコンバータの再イネーブルを試みることができます。

7.3.10.1.2 VAC 低電圧保護 (VAC_UVP)

システム レールの最小動作電圧を維持するため、入力低電圧スレッシュホールドは、ACUV ピンを使用して $V_{VACUV} = V_{REF_ACUV}$ としてプログラムできます (セクション 7.3.3.1 を参照)。このデバイスは、 V_{VAC_OK} にプリセットされた低電圧保護機能も内蔵しています。入力電圧がこれら 2 つのスレッシュホールドのどちらか高い値を下回ると、デバイスは充電器を無効にし、入力低電圧が動作する間、INT パルスがアサートされてホストへ信号を送信し、VAC_UV_STAT および _FLAG ビットが設定されます。さらに、PG_STAT ビットがクリアされ、PG ピンが HIGH にプルされます。このデバイスは、自動的に、低電圧状態が解消されると充電動作を再開します。

7.3.10.1.3 バッテリ過電流保護 (BAT_OCP)

このデバイスは、BAT_OCP コンパレータを使用して過電流状態からバッテリーを保護します。このデバイスは、充電電流を監視し、電流が R_{BAT_SNS} で V_{ICHG_OC} を超えることを防止します。 V_{ICHG_OC} スレッシュホールドに達すると、BATDRV がディスエーブルになり、昇圧ハイサイド FET からバッテリーが切断されます。デバイスは、CE ピンを切り替えることで、BATDRV とコンバータの再イネーブルを試みることができます。

7.3.10.1.4 逆方向モード過電圧保護 (REV_OVP)

コンバータを逆方向モードで動作させている間、デバイスは V_{VREV_FB} を介してシステム電圧 V_{SYS} を監視します。 V_{VREV_FB} がレギュレーション目標を上回り、 V_{REV_OV} を上回ると、デバイスはスイッチングを停止し、電圧が V_{REV_OVZ} を下回るまで待機してスイッチングを再開します。ホストに対して INT パルスがアサートされます。

7.3.10.1.5 DRV_SUP 低電圧および過電圧保護 (DRV_OKZ)

スイッチング電力コンバータ段を適切に動作させるため、DRV_SUP ピンは DRV_UVP と DRV_OVP の間の有効電圧を維持する必要があります。充電モードと逆方向モードの両方でこの特性が当てはまります。

DRV_SUP ピン電圧が DRV_UVP のスレッシュホールドを下回ると、スイッチング コンバータの動作が停止し、INT パルスがホストへ送信されます。同時に、DRV_OKZ_STAT および DRV_OKZ_FLAG ビットがセットされ、故障発生を通知します。

DRV_SUP ピン電圧が DRV_OVP のスレッシュホールドを超えると、スイッチング コンバータの動作が停止し、INT パルスがホストに送信されます。同時に、DRV_OKZ_STAT および DRV_OKZ_FLAG ビットがセットされ、故障発生を通知します。

DRV ピンが通常動作範囲に戻ると、故障の前の設定に従って充電モードまたは逆方向モードでスイッチングを自動的に再開します。

7.3.10.1.6 REGN 低電圧保護 (REGN_OKZ)

REGN ピンは内部レギュレータによって駆動され、デバイスが適切に動作するためには、REGN_OKZ よりも高い電圧を維持する必要があります。この機能は充電モードと逆方向モードの両方で同じで、ADC はバッテリーのみのモードで動作します。

内部レギュレータに外部から過負荷がかかると、ピン電圧が低下する可能性があります。REGN が REGN_OKZ スレッシュホールドを下回ると、スイッチング コンバータは動作を停止します。故障が解消されると、REGN 電圧は自動的に回復し、故障発生前の設定に従って充電モードまたは逆方向モードでスイッチングが再開されます。

7.3.10.2 サーマル シャットダウン (TSHUT)

IC 表面温度が TSHUT を超えると、コンバータを停止するためのサーマル シャットダウン機能がデバイスに備わっています。故障レジスタ ビット TSHUT_STAT および TSHUT_FLAG が設定され、ホストに対して INT パルスがアサートされます。IC 温度が TSHUT_HYS を下回ると、コンバータはオンに戻ります。TSHUT 保護は充電モードと逆方向モードの両方の動作でアクティブであることに注意してください。

7.3.11 シリアル インターフェイス

このデバイスでは、I²C 互換のインターフェイスを使用して柔軟な充電パラメータのプログラミングと、デバイスのステータスの瞬時の報告を行えます。I²C は、双方向 2 線式のシリアル インターフェイスです。必要なのは、シリアル データライン (SDA) とシリアル クロックライン (SCL) の 2 本のオープンドレイン バスラインのみです。データ転送を行う際、デバイスはコントローラまたはターゲットとして動作します。コントローラは、バス上でデータ転送を開始し、その転送を許可するクロック信号を生成するデバイスです。その際、アドレス指定されたデバイスはすべてターゲットとみなされます。

このデバイスは、アドレス 0x6 を持つターゲット デバイスとして動作し、レジスタマップで定義されたレジスタにより、マイコンやデジタル信号プロセッサなどのコントローラ デバイスから制御入力を受信します。マップで定義されたレジスタの外側で読み出されたレジスタは、0xFF を返します。I²C インターフェイスは、標準モード (最大 100kbit/s)、高速モード (最大 400kbit/s)、および高速モード プラス (最大 1 Mbit/s) のいずれにも対応しています。バスが空いていると、両方のラインが HIGH になります。SDA ピンと SCL ピンはオープン ドレインであり、電流ソースまたはプルアップ抵抗経由で正の電源電圧に接続する必要があります。

16 ビットのレジスタはすべてリトル エンディアンと定義され、最上位バイトは上位アドレスに割り当てられます。16 ビットレジスタへの書き込みはシーケンシャルに行う必要があります。この方法では、[セクション 7.3.11.7](#) に記載されているマルチ書き込み方式を使用してプログラムすることを推奨します。

7.3.11.1 データの有効性

SDA ラインのデータは、クロックの HIGH 期間中は安定している必要があります。データラインの HIGH または LOW の状態は、SCL ラインのクロック信号が LOW のときのみ変化します。転送されるデータ ビットごとに、1 つのクロック パルスが生成されます。

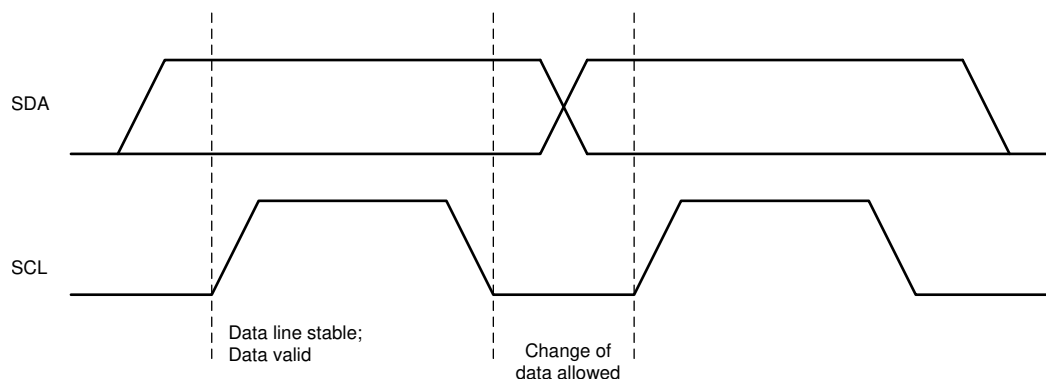
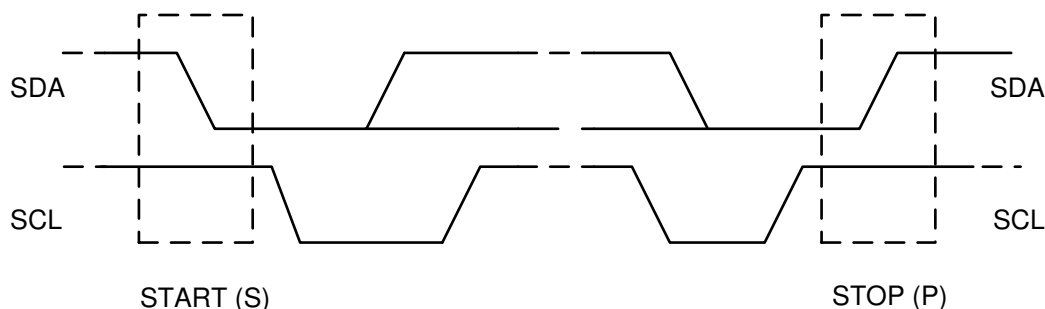


図 7-7. I²C バスでのビット転送

7.3.11.2 開始条件と停止条件

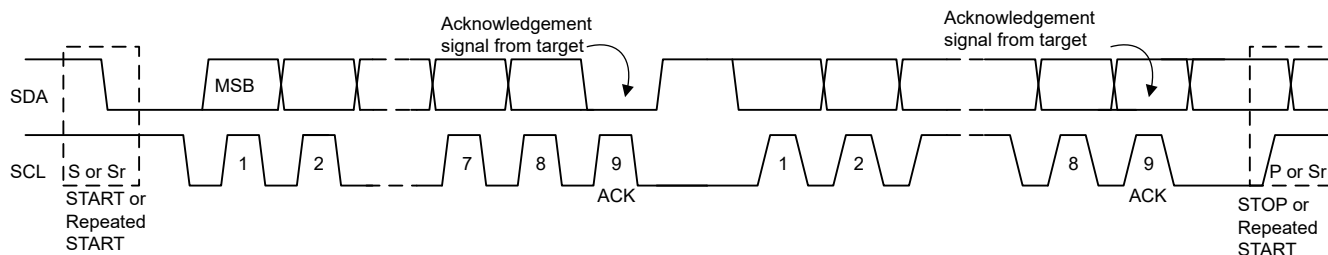
すべてのトランザクションは「スタート (S)」で始まり、「ストップ (P)」で終了します。SCL が HIGH の状態で SDA ラインが HIGH から LOW に変化することを、スタート条件と定義します。SCL が HIGH の状態で SDA ラインが LOW から HIGH に変化することを、ストップ条件と定義します。

START 条件と STOP 条件は、常にコントローラによって生成されます。バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。タイムアウト条件が発生した場合、たとえばスタート条件が 2 秒以上続いてもストップ条件がトリガーされない場合、充電器の I²C 通信は自動的にリセットされ、通信ラインは次の送信のために解放されます。

図 7-8. I²C バスのスタート条件とストップ条件

7.3.11.3 バイト フォーマット

SDA ラインの各バイトは 8 ビット長でなければなりません。転送ごとに送信されるバイト数に制限はありません。各バイトには、アックノリッジ (ACK) ビットが続きます。データは、最上位ビット (MSB) を先頭にして転送されます。ターゲットが他の処理を実行するまで次のデータ バイトを受信または送信できない場合、ターゲットは SCL ラインを Low に保持してコントローラホストを待機状態 (クロック ストレッチ) にすることができます。その後、ターゲットが別のデータのバイトを処理する準備が整い、SCL ラインを解放すると、データ転送が続行されます。

図 7-9. I²C バスでのデータ転送

7.3.11.4 アックノリッジ (ACK) とアックノリッジなし (NACK)

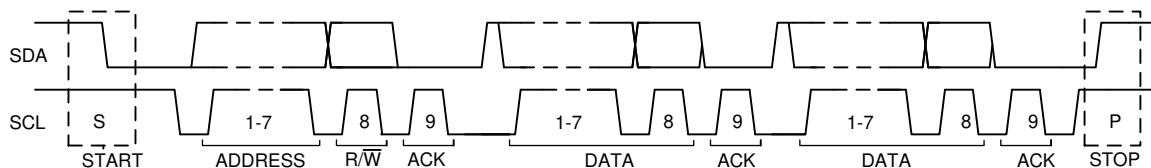
ACK 信号はバイト送信後に行われます。ACK ビットは、バイトを正常に受信したこと、および別のバイトを送信できることをターゲット側からコントローラに通知するために使用されます。9 番目のアックノリッジ クロック パルスを含むすべてのクロック パルスはコントローラによって生成されます。

コントローラはアックノリッジ クロック パルスの間に SDA ラインを解放し、ターゲットが SDA ラインを LOW にプルダウンできるようにします。この 9 番目のクロック パルスの HIGH 期間中、ラインは安定して LOW のままになります。

9 番目のクロック パルスの間、SDA ラインが HIGH のままの場合、NACK が通知されます。その後コントローラは転送を中止する STOP を生成するか、新しい転送を開始する START を繰り返し生成することができます。

7.3.11.5 ターゲット アドレスおよびデータ方向ビット

START 信号後にターゲット アドレスが送信されます。このアドレスは 7 ビット長で、8 ビットがデータ方向ビット (ビット R/W) として続きます。0 は転送 (WRITE) を示し、1 はデータの要求 (READ) を示します。デバイスの 7 ビット アドレスは、デフォルトで 1101 011' (0x6B) と定義されます。

図 7-10. I²C バスでのビット転送の完了

7.3.11.6 シングル書き込みおよび読み出し

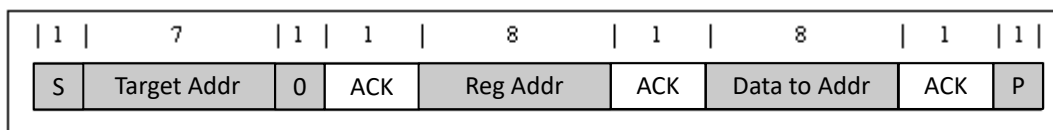


図 7-11. シングル書き込み

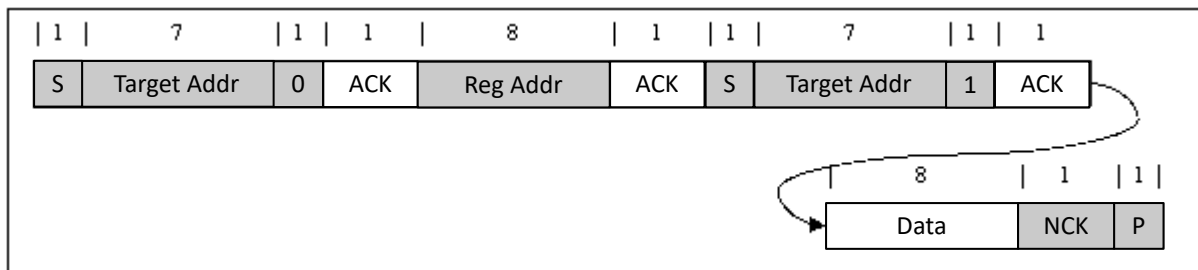


図 7-12. 単発読み取り

レジスタ アドレスが定義されていない場合、充電器 IC は NACK を返し、アイドル状態に戻ります。

7.3.11.7 マルチ書き込みおよびマルチ読み取り

充電器デバイスは、すべてのレジスタの複数読み取りと複数書き込みをサポートしています。

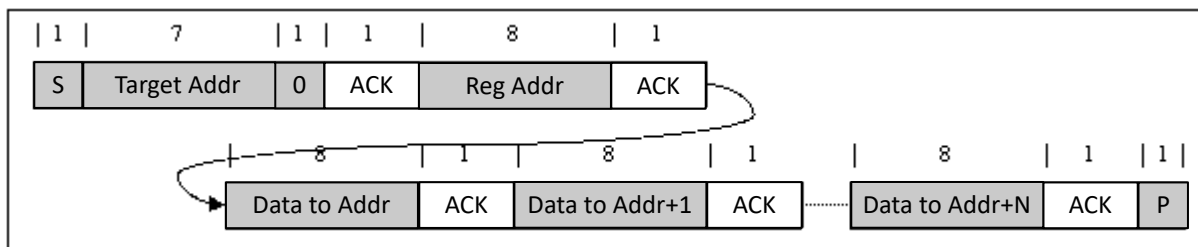


図 7-13. マルチ書き込み

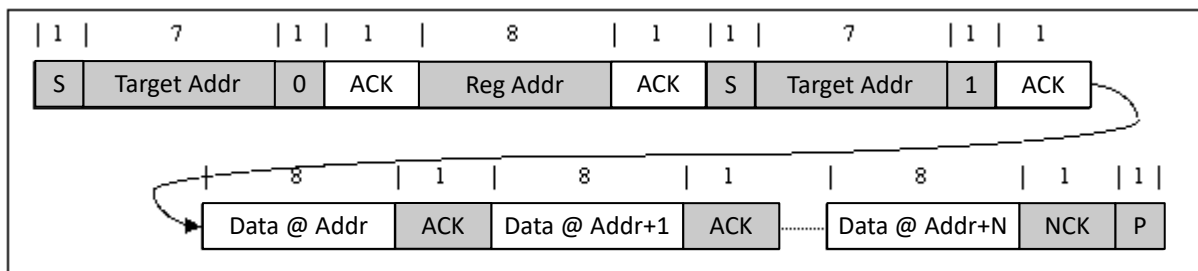


図 7-14. マルチ読み取り

7.4 デバイスの機能モード

7.4.1 ホスト モードとデフォルト モード

このデバイスはホスト制御充電器ですが、ホスト管理なしでデフォルト モードで動作できます。デフォルト モードでは、このデバイスはホストなし、またはホストがスリープモードのときに自律充電器として使用できます。チャージャがデフォルトモードのとき、WD_STAT ビットは HIGH になり、WD_FLAG は 1 に設定され、INT は Low にアサートされてホストにアラート

を送信します (WD_MASK でマスクされている場合を除きます)。WD_FLAG ビットは、最初の読み取り時に「1」として、その後の読み取り時に「0」として読み取られます。充電器がホスト モードのとき、WD_STAT ビットは LOW になります。

パワーオンリセット後、デバイスはデフォルト モードで起動し、ウォッチドッグ タイマが満了します。すべてのレジスタはデフォルト設定になっています。

いずれかの I²C レジスタへの書き込みによって、充電器はデフォルト モードからホスト モードに遷移し、ウォッチドッグ タイマが開始します。すべてのデバイス パラメータは、ホストによりプログラムできます。デバイスをホスト モードのまま維持するには、ウォッチドッグ タイマーの期限が切れる前に (WD_STAT ビットがセットされる前に)、WD_RST ビットに 1 を書き込んでリセットする必要があります。または、WATCHDOG ビットを 00 に設定してウォッチドッグ タイマを無効化することもできます。

ウォッチドッグ タイマがタイムアウトすると、デバイスはデフォルト モードに戻り、「レジスタ マップ」セクションで詳細に説明したように、レジスタをデフォルト値にリセットします。ウォッチドッグ タイマがタイムアウトしている場合、任意の書き込みでウォッチドッグ タイマはリセットされます。ウォッチドッグタイマが満了すると、WD_STAT および WD_FLAG が 1 に設定され、/INT が Low にアサートされてホストにアラートを送信します (WD_MASK でマスクされている場合を除きます)。

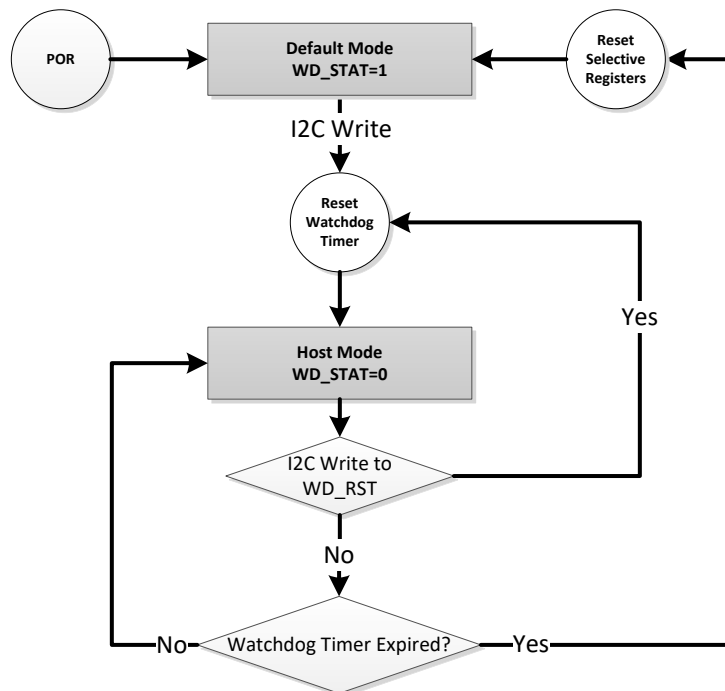


図 7-15. ウォッチドッグ タイマのフロー チャート

7.4.2 レジスタ ビットのリセット

デフォルト モードでは、ウォッチドッグ タイマによってレジスタがリセットされるほか、REG_RST ビットを 1 に書き込むことで、レジスタとタイマをデフォルト値にリセットできます。REG_RST ビットでリセット可能なレジスタ ビットについては、「レジスタ マップ」セクションを参照してください。レジスタをリセットすると、REG_RST ビットは自動的に 1 から 0 に戻ります。

7.5 BQ25853Q1 のレジスタ

BQ25853Q1 レジスタのメモリマップされたレジスタを、表 7-7 に示します。表 7-7 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-7. BQ25853Q1 のレジスタ

アドレス	略称	レジスタ名	セクション
0x0	REG0x00_Charge_Voltage_Limit	充電電圧制限	表示
0x2	REG0x02_Charge_Current_Limit	充電電流制限	表示
0x6	REG0x06_Input_Current_DPM_Limit	入力電流 DPM 制限	表示
0x8	REG0x08_Input_Voltage_DPM_Limit	入力電圧 DPM 制限	表示
0xA	REG0x0A_Reverse_Mode_Input_Current_Limit	逆方向モード入力電流制限	表示
0x10	REG0x10_Precharge_Current_Limit	充電前電流制限	表示
0x12	REG0x12_Termination_Current_Limit	終了電流制限	表示
0x14	REG0x14_Precharge_and_Termination_Control	充電前および終端制御	表示
0x15	REG0x15_Timer_Control	タイマ制御	表示
0x17	REG0x17_Charger_Control	充電器コントロール	表示
0x18	REG0x18_Pin_Control	ピン制御	表示
0x19	REG0x19_Power_Path_and_Reverse_Mode_Control	パワーパスと逆方向モード制御	表示
0x1A	REG0x1A_Frequency_Dither_Control	周波数ディザリ制御	表示
0x1B	REG0x1B_TS_Charging_Threshold_Control	TS 充電スレッショルド制御	表示
0x1C	REG0x1C_TS_Charging_Region_Behavior_Control	TS 充電領域動作制御	表示
0x1D	REG0x1D_TS_Reverse_Mode_Threshold_Control	TS 逆方向モード スレッショルド制御	表示
0x21	REG0x21_Charger_Status_1	充電器ステータス 1	表示
0x22	REG0x22_Charger_Status_2	充電器ステータス 2	表示
0x23	REG0x23_Charger_Status_3	充電器ステータス 3	表示
0x24	REG0x24_Fault_Status	故障ステータス	表示
0x25	REG0x25_Charger_Flag_1	充電器フラグ 1	表示
0x26	REG0x26_Charger_Flag_2	充電器フラグ 2	表示
0x27	REG0x27_Fault_Flag	故障フラグ	表示
0x28	REG0x28_Charger_Mask_1	充電器マスク 1	表示
0x29	REG0x29_Charger_Mask_2	充電器マスク 2	表示
0x2A	REG0x2A_Fault_Mask	故障マスク	表示
0x2B	REG0x2B_ADC_Control	ADC 制御	表示
0x2C	REG0x2C_ADC_Channel_Control	ADC チャンネル制御	表示
0x2D	REG0x2D_IAC_ADC	IAC ADC	表示
0x2F	REG0x2F_IBAT_ADC	IBAT ADC	表示
0x31	REG0x31_VAC_ADC	VAC ADC	表示
0x33	REG0x33_VBAT_ADC	VBAT ADC	表示
0x35	REG0x35_VSYS_ADC	VSYS ADC	表示
0x37	REG0x37_TS_ADC	TS ADC	表示
0x39	REG0x39_VFB_ADC	VFB ADC	表示
0x3B	REG0x3B_Gate_Driver_Strength_Control	ゲートドライバ強度制御	表示

表 7-7. BQ25853Q1 のレジスタ (続き)

アドレス	略称	レジスタ名	セクション
0x3C	REG0x3C_Gate_Driver_Dead_Time_Control	ゲートドライバ デッドタイム制御	表示
0x3D	REG0x3D_Part_Information	重部品情報	表示
0x62	REG0x62_Reverse_Mode_Battery_Discharge_Current	逆方向モード バッテリ放電電流	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-8 に、このセクションでアクセス タイプに使用しているコードを示します。

表 7-8. BQ25853Q1 のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

7.5.1 REG0x00_Charge_Voltage_Limit レジスタ (アドレス = 0x0) [リセット = 0x0010]

図 7-16 に、REG0x00_Charge_Voltage_Limit を示し、表 7-9 に、その説明を示します。

概略表に戻ります。

I2C REG0x01=[15:8]、I2C REG0x00=[7:0]

図 7-16. REG0x00_Charge_Voltage_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み							
R-0x0							
7	6	5	4	3	2	1	0
予約済み				VFB_REG			
R-0x0				R/W-0x10			

表 7-9. REG0x00_Charge_Voltage_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:5	予約済み	R	0x0		予約済み
4:0	VFB_REG	R/W	0x10	リセット方法: REG_RESET	FB 電圧レギュレーション制限: POR: 1536mV (10h) 範囲: 1504mV ~ 1566mV (0h–1 Fh) ビット ステップ: 2mV オフセット: 1504mV

7.5.2 REG0x02_Charge_Current_Limit レジスタ (アドレス = 0x2) [リセット = 0x0640]

図 7-17 に、REG0x02_Charge_Current_Limit を示し、表 7-10 に、その説明を示します。

概略表に戻ります。

I2C REG0x03=[15:8]、I2C REG0x02=[7:0]

図 7-17. REG0x02_Charge_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み						ICHG_REG	
R-0x0						R/W-0x190	
7	6	5	4	3	2	1	0
ICHG_REG						予約済み	
R/W-0x190						R-0x0	

表 7-10. REG0x02_Charge_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:11	予約済み	R	0x0		予約済み
10:2	ICHG_REG	R/W	0x190	リセット方法: REG_RESET ウォッチドッグ	2.5mΩ RBAT_SNS による高速充電電流レギュレーション制限: 実際の充電電流は、ICHG_REG と ICHG ピン POR の低い方です:40000mA (190h) 範囲:800mA-40000mA (8h-190h) クランプ Low クランプ High ビットステップ:100mA
1:0	予約済み	R	0x0		予約済み

7.5.3 REG0x06_Input_Current_DPM_Limit レジスタ (アドレス = 0x6) [リセット = 0x0640]

図 7-18 に、REG0x06_Input_Current_DPM_Limit を示し、表 7-11 に、その説明を示します。

概略表に戻ります。

I2C REG0x07=[15:8]、I2C REG0x06=[7:0]

図 7-18. REG0x06_Input_Current_DPM_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み						IAC_DPM	
R-0x0						R/W-0x190	
7	6	5	4	3	2	1	0
IAC_DPM						予約済み	
R/W-0x190						R-0x0	

表 7-11. REG0x06_Input_Current_DPM_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:11	予約済み	R	0x0		予約済み
10:2	IAC_DPM	R/W	0x190	リセット方法: REG_RESET	2mΩ RAC_SNS による入力電流 DPM レギュレーション制限: 実際の入力電流制限は、IAC_DPM ピンと ILIM_HIZ ピン POR の小さい方です:50000mA (190h) 範囲:1000mA-50000mA (8h-190h) クランプ Low クランプ High ビットステップ:125mA
1:0	予約済み	R	0x0		予約済み

7.5.4 REG0x08_Input_Voltage_DPM_Limit レジスタ (アドレス = 0x8) [リセット = 0x0348]

図 7-19 に、REG0x08_Input_Voltage_DPM_Limit を示し、表 7-12 に、その説明を示します。

概略表に戻ります。

I2C REG0x09=[15:8]、I2C REG0x08=[7:0]

図 7-19. REG0x08_Input_Voltage_DPM_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				VAC_DPM			
R-0x0				R/W-0xD2			
7	6	5	4	3	2	1	0
VAC_DPM						予約済み	
R/W-0xD2						R-0x0	

表 7-12. REG0x08_Input_Voltage_DPM_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:14	予約済み	R	0x0		予約済み
13:2	VAC_DPM	R/W	0xD2	リセット方法: REG_RESET	入力電圧レギュレーション制限: POR: 4200mV (D2h) 範囲: 4200mV – 65000mV (D2h – CB2h) クランプ Low クランプ High ビットステップ: 20mV
1:0	予約済み	R	0x0		予約済み

7.5.5 REG0x0A_Reverse_Mode_Input_Current_Limit レジスタ (アドレス = 0xA) [リセット = 0x0640]

図 7-20 に、REG0x0A_Reverse_Mode_Input_Current_Limit を示し、表 7-13 に、その説明を示します。

概略表に戻ります。

I2C REG0x0B=[15:8]、I2C REG0x0A=[7:0]

図 7-20. REG0x0A_Reverse_Mode_Input_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み				IAC_REV			
R-0x0				R/W-0x190			
7	6	5	4	3	2	1	0
IAC_REV						予約済み	
R/W-0x190						R-0x0	

表 7-13. REG0x0A_Reverse_Mode_Input_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:11	予約済み	R	0x0		予約済み
10:2	IAC_REV	R/W	0x190	リセット方法: REG_RESET	2mΩ RAC_SNS による逆方向モードでの入力電流レギュレーション: POR: 50000mA (190h) 範囲: 1000mA-50000mA (8h-190h) クランプ Low クランプ High ビットステップ: 125mA
1:0	予約済み	R	0x0		予約済み

7.5.6 REG0x10_Precharge_Current_Limit レジスタ (アドレス = 0x10) [リセット = 0x0140]

図 7-21 に、REG0x10_Precharge_Current_Limit を示し、表 7-14 に、その説明を示します。

概略表に戻ります。

I2C REG0x11=[15:8]、I2C REG0x10=[7:0]

図 7-21. REG0x10_Precharge_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み						IPRECHG	
R-0x0						R/W-0x50	
7	6	5	4	3	2	1	0
IPRECHG						予約済み	
R/W-0x50						R-0x0	

表 7-14. REG0x10_Precharge_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0x0		予約済み
9:2	IPRECHG	R/W	0x50	実際の充電前電流は、IPRECHG および ICHG ピンの小さい方です。 リセット方法: REG_RESET	2.5mΩ RBAT_SNS による充電前電流レギュレーション制限: POR: 8000mA (50h) 範囲: 500mA-20000mA (5h-C8h) クランプ Low クランプ High ビットステップ: 100mA
1:0	予約済み	R	0x0		予約済み

7.5.7 REG0x12_Termination_Current_Limit レジスタ (アドレス = 0x12) [リセット = 0x00A0]

図 7-22 に、REG0x12_Termination_Current_Limit を示し、表 7-15 に、その説明を示します。

概略表に戻ります。

I2C REG0x13=[15:8]、I2C REG0x12=[7:0]

図 7-22. REG0x12_Termination_Current_Limit レジスタ

15	14	13	12	11	10	9	8
予約済み						ITERM	
R-0x0						R/W-0x28	
7	6	5	4	3	2	1	0
ITERM						予約済み	
R/W-0x28						R-0x0	

表 7-15. REG0x12_Termination_Current_Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:10	予約済み	R	0x0		予約済み
9:2	ITERM	R/W	0x28	以下の方法で、両方の機能がイネーブルになっている場合、実際の終端電流は ITERM ピンと ICHG ピンの下側になります。 リセット方法: REG_RESET	2.5mΩ RBAT_SNS による終端電流スレッショルド: POR: 4000mA (28h) 範囲: 500mA-20000mA (5h-C8h) クランプ Low クランプ High ビットステップ: 100mA
1:0	予約済み	R	0x0		予約済み

7.5.8 REG0x14_Precharge_and_Termination_Control レジスタ (アドレス = 0x14) [リセット = 0x0E]

図 7-23 に、REG0x14_Precharge_and_Termination_Control を示し、表 7-16 に、その説明を示します。

概略表に戻ります。

図 7-23. REG0x14_Precharge_and_Termination_Control レジスタ

7	6	5	4	3	2	1	0
予約済み				EN_TERM	VBAT_LOWV		EN_PRECHG
R-0x0				R/W-0x1	R/W-0x3		R/W-0x0

表 7-16. REG0x14_Precharge_and_Termination_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:4	予約済み	R	0x0		予約済み
3	EN_TERM	R/W	0x1	リセット方法: REG_RESET	終端制御 0b = 無効化 1b = 有効化
2:1	VBAT_LOWV	R/W	0x3	リセット方法: REG_RESET	PRECHG から FASTCHG への遷移のバッテリー スレッショルド (VFB_REG のパーセンテージ) : 00b = 30% x VFB_REG 01b = 55% x VFB_REG 10b = 66.7% x VFB_REG 11b = 71.4% x VFB_REG
0	EN_PRECHG	R/W	0x0	リセット方法: REG_RESET	充電前機能と BAT_SHORT 機能を有効化: 0b = 無効化 1b = 有効化

7.5.9 REG0x15_Timer_Control レジスタ (アドレス = 0x15) [リセット = 0x15]

図 7-24 に、REG0x15_Timer_Control を示し、表 7-17 に、その説明を示します。

概略表に戻ります。

図 7-24. REG0x15_Timer_Control レジスタ

7	6	5	4	3	2	1	0
TOPOFF_TMR		ウォッチドッグ		EN_CHG_TMR	CHG_TMR		EN_TMR2X
R/W-0x0		R/W-0x1		R/W-0x0	R/W-0x2		R/W-0x1

表 7-17. REG0x15_Timer_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TOPOFF_TMR	R/W	0x0	リセット方法: REG_RESET	トップオフ タイマ制御: 00b = 無効 01b = 15 分 10b = 30 分 11b = 45 分
5:4	ウォッチドッグ	R/W	0x1	リセット方法: REG_RESET	ウォッチドッグ タイマ制御: 00b = 無効 01b = 40 秒 10b = 80 秒 11b = 160 秒
3	EN_CHG_TMR	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	充電セーフティ タイマを有効にする: 0b = 無効化 1b = 有効化

表 7-17. REG0x15_Timer_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
2:1	CHG_TMR	R/W	0x2	リセット方法: REG_RESET	充電安全タイマ設定: 00b = 5hr 01b = 8hr 10b = 12hr 11b = 24hr
0	EN_TMR2X	R/W	0x1	リセット方法: REG_RESET	DPM における充電安全タイマの速度: 0b = タイマは常に通常カウントする 1b = 入力 DPM 中、タイマは 2 倍遅くなる

7.5.10 REG0x17_Charger_Control レジスタ (アドレス = 0x17) [リセット = 0xC9]

図 7-25 に、REG0x17_Charger_Control を示し、表 7-18 に、その説明を示します。

概略表に戻ります。

図 7-25. REG0x17_Charger_Control レジスタ

7	6	5	4	3	2	1	0
VRECHG	WD_RST	DIS_CE_PIN	EN_CHG_BIT_RESE T_BEHAVIOR	EN_HIZ	EN_IBAT_LOAD	EN_CHG	
R/W-0x3	R/W-0x0	R/W-0x0	R/W-0x1	R/W-0x0	R/W-0x0	R/W-0x1	

表 7-18. REG0x17_Charger_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	VRECHG	R/W	0x3	リセット方法: REG_RESET	VFB_REG のパーセンテージに基づくバッテリー自動再充電 スレッシュホルド: 00b = 93.0% x VFB_REG 01b = 94.3% x VFB_REG 10b = 95.2% x VFB_REG 11b = 97.6% x VFB_REG
5	WD_RST	R/W	0x0	リセット方法: REG_RESET	I2C ウォッチドッグ タイマリセット制御: 0b = 通常 1b = リセット (タイマリセット後、ビットは 0 に戻ります)
4	DIS_CE_PIN	R/W	0x0	リセット方法: REG_RESET	/CE ピンの機能の無効化: 0b = CE ピンがイネーブル 1b = CE ピンがディスエーブル
3	EN_CHG_BIT_RESE T_BEHAVIOR	R/W	0x1	リセット方法: REG_RESET	ウォッチドッグが満了したときの EN_CHG ビットの動作を 制御します: 0b = EN_CHG ビットが 0 にリセットされる 1b = EN_CHG ビットは 1 にリセットされる
2	EN_HIZ	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ アダプタプラグイン	HIZ モードの有効化: 0b = 無効化 1b = 有効化
1	EN_IBAT_LOAD	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	バッテリー負荷 (IBAT_LOAD) イネーブル: SRN から GND へのシンク電流。このビットがアクティブの 間に、IBAT ADC (IBAT_ADC_DIS = 1) を無効にすること を推奨します。 0b = ディスエーブル 1b = イネーブル

表 7-18. REG0x17_Charger_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
0	EN_CHG	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	充電イネーブル制御: 0b = 無効化 1b = 有効化

7.5.11 REG0x18_Pin_Control レジスタ (アドレス = 0x18) [リセット = 0xC0]

図 7-26 に、REG0x18_Pin_Control を示し、表 7-19 に、その説明を示します。

概略表に戻ります。

図 7-26. REG0x18_Pin_Control レジスタ

7	6	5	4	3	2	1	0
EN_ICHG_PIN	EN_ILIM_HIZ_PIN	DIS_PG_PIN	DIS_STAT_PINS	FORCE_STAT4_ON	FORCE_STAT3_ON	FORCE_STAT2_ON	FORCE_STAT1_ON
R/W-0x1	R/W-0x1	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0

表 7-19. REG0x18_Pin_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	EN_ICHG_PIN	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	ICHG ピンの機能をイネーブル: 0b = ICHG ピンがディスエーブル 1b = ICHG ピンがイネーブル
6	EN_ILIM_HIZ_PIN	R/W	0x1	リセット方法: REG_RESET ウォッチドッグ	ILIM_HIZ ピンの機能をイネーブル: 0b = ILIM_HIZ ピンをディスエーブル 1b = ILIM_HIZ ピンをイネーブル
5	DIS_PG_PIN	R/W	0x0	リセット方法: REG_RESET	PG ピンの機能をディスエーブル: 0b = PG ピンがイネーブル 1b = PG ピンがディスエーブル
4	DIS_STAT_PINS	R/W	0x0	リセット方法: REG_RESET	STAT1、STAT2 ピンをディスエーブル: 0b = STAT ピンがイネーブル 1b = STAT ピンがディスエーブル
3	FORCE_STAT4_ON	R/W	0x0	リセット方法: REG_RESET	CE_STAT4 ピンのオーバーライド: DIS_CE_PIN = 1 の場合のみ強制的にオンにできます 0b = CE_STAT4 オープンドレイン オフ 1b = CE_STAT4 を LOW にプル
2	FORCE_STAT3_ON	R/W	0x0	リセット方法: REG_RESET	PG_STAT3 ピンのオーバーライド: DIS_PG_PIN = 1 の場合のみ強制オンにできます 0b = PG_STAT3 オープンドレイン オフ 1b = PG_STAT3 を LOW にプル
1	FORCE_STAT2_ON	R/W	0x0	リセット方法: REG_RESET	STAT2 ピンのオーバーライド: DIS_STAT_PINS = 1 の場合のみ強制的にオンにできます 0b = STAT2 オープンドレイン オフ 1b = STAT2 を LOW にプル
0	FORCE_STAT1_ON	R/W	0x0	リセット方法: REG_RESET	STAT1 ピンのオーバーライド: DIS_STAT_PINS = 1 の場合のみ強制的にオンにできます 0b = STAT1 オープンドレイン オフ 1b = STAT1 を LOW にプル

7.5.12 REG0x19_Power_Path_and_Reverse_Mode_Control レジスタ (アドレス = 0x19) [リセット = 0x07]

図 7-27 に、REG0x19_Power_Path_and_Reverse_Mode_Control を示し、表 7-20 に、その説明を示します。

概略表に戻ります。

図 7-27. REG0x19_Power_Path_and_Reverse_Mode_Control レジスタ

7	6	5	4	3	2	1	0
REG_RST	EN_IAC_LOAD	EN_PFM	FORCE_BATFET_O FF	BATFET_REDUCE_ VDRV	TEST_BIT	EN_AUTO_REV	EN_REV
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x1	R/W-0x1	R/W-0x1

表 7-20. REG0x19_Power_Path_and_Reverse_Mode_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	REG_RST	R/W	0x0	リセット方法: REG_RESET	レジスタのデフォルト値へのリセット: 0b = リセットしない 1b = リセット (レジスタ リセット後、ビットは 0 に戻ります)
6	EN_IAC_LOAD	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	VAC 負荷 (IAC_LOAD) をイネーブル: 0b = ディスエーブル 1b = イネーブル
5	EN_PFM	R/W	0x0	ITERM < 2A の場合、以下 の方法で PFM を無効化す ることを推奨します。 リセット方法: REG_RESET	軽負荷時の PFM モードの有効化: FSW_SYNC ピンで有効な同期信号を検出すると、このビ ットはリセットされることに注意します。有効な同期入力でも PFM 動作を強制的に実行するため、ホストはこのビットを 1 に設定可能 0b = 無効化 (FPWM 動作) 1b = 有効化 (PFM 動作)
4	FORCE_BATFET_O FF	R/W	0x0	リセット方法: REG_RESET アダプタ プラグイン	BATFET 制御オフ強制: 0b = 通常の BATFET 動作を許可 化 1b = BATFET を強制的にオフにする
3	BATFET_REDUCE_ VDRV	R/W	0x0	リセット方法: REG_RESET ウォッチドッグ	BATFET 駆動電圧の選択: 0b = 10V 1b = 7V
2	TEST_BIT	R/W	0x1	リセット方法: REG_RESET	
1	EN_AUTO_REV	R/W	0x1	逆方向モードを終了するに は、EN_AUTO_REV ビット と EN_REV ビットの両方を クリアすることを推奨します。 リセット方法: REG_RESET ウォッチドッグ	VBAT < VSYS_REV レジスタのときに SYS をレギュレート する自動逆方向モード: 0b = 自動反転を無効化 1b = 自動反転を有効化
0	EN_REV	R/W	0x1	逆方向モードを終了するに は、EN_AUTO_REV ビット と EN_REV ビットの両方を クリアすることを推奨します。 リセット方法: REG_RESET ウォッチドッグ アダプタ プラグイン	逆方向モード制御: 0b = 無効化 1b = 有効化

7.5.13 REG0x1A_Frequency_Dither_Control レジスタ (アドレス = 0x1A) [リセット = 0x00]

図 7-28 に、REG0x1A_Frequency_Dither_Control を示し、表 7-21 に、その説明を示します。

概略表に戻ります。

図 7-28. REG0x1A_Frequency_Dither_Control レジスタ

7	6	5	4	3	2	1	0
予約済み			EN_DITHER		予約済み		
R-0x0			R/W-0x0		R-0x0		

表 7-21. REG0x1A_Frequency_Dither_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:5	予約済み	R	0x0		予約済み
4:3	EN_DITHER	R/W	0x0	リセット方法: REG_RESET	DRSS イネーブル 00b = ディスエーブル無効化 01b = 1X 10b = 2X 11b = 3X
2:0	予約済み	R	0x0		予約済み

7.5.14 REG0x1B_TS_Charging_Threshold_Control レジスタ (アドレス = 0x1B) [リセット = 0x96]

図 7-29 に、REG0x1B_TS_Charging_Threshold_Control を示し、表 7-22 に、その説明を示します。

概略表に戻ります。

図 7-29. REG0x1B_TS_Charging_Threshold_Control レジスタ

7	6	5	4	3	2	1	0
TS_T5		TS_T3		TS_T2		TS_T1	
R/W-0x2		R/W-0x1		R/W-0x1		R/W-0x2	

表 7-22. REG0x1B_TS_Charging_Threshold_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	TS_T5	R/W	0x2	リセット方法: REG_RESET	TS T5 (HOT) スレッショルド制御: 00b = 41.2% (50C) 01b = 37.7% (55C) 10b = 34.375% (60C) 11b = 31.25% (65C)
5:4	TS_T3	R/W	0x1	リセット方法: REG_RESET	JEITA TS T3 (WARM) スレッショルド制御: 00b = 48.4% (40C) 01b = 44.8% (45C) 10b = 41.2% (50C) 11b = 37.7% (55C)
3:2	TS_T2	R/W	0x1	リセット方法: REG_RESET	JEITA TS T2 (COOL) スレッショルド制御: 00b = 71.1% (5C) 01b = 68.4% (10C) 10b = 65.5% (15C) 11b = 62.4% (20C)
1:0	TS_T1	R/W	0x2	リセット方法: REG_RESET	TS T1 (COLD) スレッショルド制御: 00b = 77.15% (-10C) 01b = 75.32% (-5C) 10b = 73.25% (0C) 11b = 71.1% (5C)

7.5.15 REG0x1C_TS_Charging_Region_Behavior_Control レジスタ (アドレス = 0x1C) [リセット = 0x57]

図 7-30 に、REG0x1C_TS_Charging_Region_Behavior_Control を示し、表 7-23 に、その説明を示します。

概略表に戻ります。

図 7-30. REG0x1C_TS_Charging_Region_Behavior_Control レジスタ

7	6	5	4	3	2	1	0
予約済み	JEITA_VSET	JEITA_ISTH	JEITA_ISTC	EN_JEITA	EN_TS		
R-0x0	R/W-0x2	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1	R/W-0x1

表 7-23. REG0x1C_TS_Charging_Region_Behavior_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	予約済み	R	0x0		予約済み
6:5	JEITA_VSET	R/W	0x2	リセット方法: REG_RESET	JEITA ウォーム領域 (T3 < TS < T5) における制御電圧設定値 (VFB_REG に対するパーセンテージ): 00b = 充電中断 01b = 94.3% x VFB_REG 10b = 97.6% x VFB_REG 11b = 100% x VFB_REG
4	JEITA_ISTH	R/W	0x1	リセット方法: REG_RESET	JEITA ウォーム領域 (T3 < TS < T5) における制御電流設定値 (ICHG_REG に対するパーセンテージ): 0b = 40% x ICHG_REG 1b = 100% x ICHG_REG
3:2	JEITA_ISTC	R/W	0x1	リセット方法: REG_RESET	JEITA クール領域 (T1 < TS < T2) における制御電流設定値 (ICHG_REG に対するパーセンテージ): 00b = 充電中断 01b = 20% x ICHG_REG 10b = 40% x ICHG_REG 11b = 100% x ICHG_REG
1	EN_JEITA	R/W	0x1	EN_VREG_TEMP_COMP と EN_JEITA を同時に 1 に 設定することはできません。 リセット方法: REG_RESET	JEITA プロファイル制御: 0b = ディスエーブル (コールド / ホット制御のみ) 1b = イネーブル (コールド / クール / ウォーム / ホット制御)
0	EN_TS	R/W	0x1	リセット方法: REG_RESET	TS ピンの機能制御 (順方向充電および逆方向放電モードに適用): 0b = ディスエーブル (TS ピンを無視) 1b = イネーブル

7.5.16 REG0x1D_TS_Reverse_Mode_Threshold_Control レジスタ (アドレス = 0x1D) [リセット = 0x40]

図 7-31 に、REG0x1D_TS_Reverse_Mode_Threshold_Control を示し、表 7-24 に、その説明を示します。

概略表に戻ります。

図 7-31. REG0x1D_TS_Reverse_Mode_Threshold_Control レジスタ

7	6	5	4	3	2	1	0
BHOT	BCOLD						予約済み
R/W-0x1	R/W-0x0						R-0x0

表 7-24. REG0x1D_TS_Reverse_Mode_Threshold_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	BHOT	R/W	0x1	リセット方法: REG_RESET	逆方向モードの TS 高温スレッショルド制御: 00b = 37.7% (55C) 01b = 34.2% (60C) 10b = 31.25% (65C) 11b = ディスエーブル
5	BCOLD	R/W	0x0	リセット方法: REG_RESET	逆方向モードの TS 低温スレッショルド制御: 0b = 77.15% (-10C) 1b = 80% (-20C)

表 7-24. REG0x1D_TS_Reverse_Mode_Threshold_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
4:0	予約済み	R	0x0		予約済み

7.5.17 REG0x21_Charger_Status_1 レジスタ (アドレス = 0x21) [リセット = 0x00]

図 7-32 に、REG0x21_Charger_Status_1 を示し、表 7-25 に、その説明を示します。

概略表に戻ります。

図 7-32. REG0x21_Charger_Status_1 レジスタ

7	6	5	4	3	2	1	0
ADC_DONE_STAT	IAC_DPM_STAT	VAC_DPM_STAT	予約済み	WD_STAT		CHARGE_STAT	
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0		R-0x0	

表 7-25. REG0x21_Charger_Status_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	ADC_DONE_STAT	R	0x0		ADC 変換ステータス (ワンショット モードのみ) : 0b = データ変換は完了していない 1b = データ変換は完了
6	IAC_DPM_STAT	R	0x0		入力電流レギュレーション ステータス: 0b = 通常 1b = 入力電流レギュレーション中 (ILIM ピンまたは IAC_DPM)
5	VAC_DPM_STAT	R	0x0		入力電圧レギュレーション ステータス: 0b = 通常 1b = 入力電圧レギュレーション中 (VAC_DPM または VSYS_REV)
4	予約済み	R	0x0		予約済み
3	WD_STAT	R	0x0		I2C ウォッチドッグ タイマ ステータス: 0b = 通常 1b = WD タイマは期限切れ
2:0	CHARGE_STAT	R	0x0		充電サイクル ステータス: 000b = 充電なし 001b = トリクル充電 (VBAT < VBAT_SHORT) 010b = 充電前 (VBAT < VBAT_LOWV) 011b = 高速充電 (CC モード) 100b = テーパー充電 (CV モード) 101b = フロート充電 110b = トップオフ タイマ充電 111b = 充電終了完了

7.5.18 REG0x22_Charger_Status_2 レジスタ (アドレス = 0x22) [リセット = 0x00]

図 7-33 に、REG0x22_Charger_Status_2 を示し、表 7-26 に、その説明を示します。

概略表に戻ります。

図 7-33. REG0x22_Charger_Status_2 レジスタ

7	6	5	4	3	2	1	0
PG_STAT		TS_STAT				予約済み	
R-0x0		R-0x0				R-0x0	

表 7-26. REG0x22_Charger_Status_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	PG_STAT	R	0x0		入力パワー グッド ステータス: 0b = パワー グッドではない 1b = パワー グッド
6:4	TS_STAT	R	0x0		TS (バッテリー NTC) ステータス: 000b = 通常 001b = TS ウォーム 010b = TS クール 011b = TS コールド 100b = TS ホット
3:0	予約済み	R	0x0		予約済み

7.5.19 REG0x23_Charger_Status_3 レジスタ (アドレス = 0x23) [リセット = 0x00]

図 7-34 に、REG0x23_Charger_Status_3 を示し、表 7-27 に、その説明を示します。

概略表に戻ります。

図 7-34. REG0x23_Charger_Status_3 レジスタ

7	6	5	4	3	2	1	0
予約済み		FSW_SYNC_STAT		予約済み	REVERSE_STAT	予約済み	BATFET_STAT
R-0x0		R-0x0		R-0x0	R-0x0	R-0x0	R-0x0

表 7-27. REG0x23_Charger_Status_3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	予約済み	R	0x0		予約済み
5:4	FSW_SYNC_STAT	R	0x0		FSW_SYNC ピンのステータス: 00b = 通常、外部クロック検出なし 01b = 有効な外部クロック検出 10b = ピンの故障 (周波数が範囲外) 11b = 予約済み
3	予約済み	R	0x0		予約済み
2	REVERSE_STAT	R	0x0		コンバータ逆方向モード ステータス: 0b = 逆方向モード オフ 1b = 逆方向モード オン
1	予約済み	R	0x0		予約済み
0	BATFET_STAT	R	0x0		BATFET ドライバのステータス: 0b = BATFET オフ 1b = BATFET オン

7.5.20 REG0x24_Fault_Status レジスタ (アドレス = 0x24) [リセット = 0x00]

図 7-35 に、REG0x24_Fault_Status を示し、表 7-28 に、その説明を示します。

概略表に戻ります。

図 7-35. REG0x24_Fault_Status レジスタ

7	6	5	4	3	2	1	0
VAC_UV_STAT	VAC_OV_STAT	IBAT_OCP_STAT	予約済み	TSHUT_STAT	CHG_TMR_STAT	DRV_OKZ_STAT	予約済み
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 7-28. REG0x24_Fault_Status レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VAC_UV_STAT	R	0x0		入力低電圧ステータス: 0b = 入力通常 1b = デバイス入力低電圧保護
6	VAC_OV_STAT	R	0x0		入力過電圧保護回路: 0b = 入力通常 1b = デバイス入力過電圧保護
5	IBAT_OCP_STAT	R	0x0		バッテリー過電流ステータス: 0b = バッテリ電流は通常 1b = バッテリ過電流が検出されている
4	予約済み	R	0x0		予約済み
3	TSHUT_STAT	R	0x0		サーマル シャット ステータス: 0b = 通常 1b = デバイスはサーマル シャットダウン保護中
2	CHG_TMR_STAT	R	0x0		充電安全タイマ ステータス: 0b = 通常 1b = 充電安全タイマは期限切れ
1	DRV_OKZ_STAT	R	0x0	バッテリー専用モードで ADC が無効になっている場合、このビットは常に「1」として読み取られます	DRV_SUP ピン電圧ステータス: 0b = 通常 1b = DRV_SUP ピンの電圧は有効範囲外
0	予約済み	R	0x0		予約済み

7.5.21 REG0x25_Charger_Flag_1 レジスタ (アドレス = 0x25) [リセット = 0x00]

図 7-36 に、REG0x25_Charger_Flag_1 を示し、表 7-29 に、その説明を示します。

概略表に戻ります。

図 7-36. REG0x25_Charger_Flag_1 レジスタ

7	6	5	4	3	2	1	0
ADC_DONE_FLAG	IAC_DPM_FLAG	VAC_DPM_FLAG	予約済み	WD_FLAG	予約済み	予約済み	CHARGE_FLAG
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 7-29. REG0x25_Charger_Flag_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	ADC_DONE_FLAG	R	0x0		ADC 変換 INT フラグ (ワンショット モードのみ) : 注: 連続モードでは常に 0 を読み出します アクセス: R (ClearOnRead) 0b = 変換が完了しない 1b = 変換完了
6	IAC_DPM_FLAG	R	0x0		入力電流レギュレーション INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = デバイスが入力電流レギュレーションに移行
5	VAC_DPM_FLAG	R	0x0		入力電圧レギュレーション INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = デバイスが入力電圧レギュレーションに移行
4	予約済み	R	0x0		予約済み

表 7-29. REG0x25_Charger_Flag_1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
3	WD_FLAG	R	0x0		I2C ウォッチドッグ タイマ INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = WD_STAT 立ち上がりエッジが検出
2	予約済み	R	0x0		予約済み
1	予約済み	R	0x0		予約済み
0	CHARGE_FLAG	R	0x0		充電サイクル INT フラグ: アクセス権: R (ClearOnRead) 0b = 充電なし 1b = CHARGE_STAT [2:0] ビットを変更 (任意の状態への遷移)

7.5.22 REG0x26_Charger_Flag_2 レジスタ (アドレス = 0x26) [リセット = 0x00]

図 7-37 に、REG0x26_Charger_Flag_2 を示し、表 7-30 に、その説明を示します。

概略表に戻ります。

図 7-37. REG0x26_Charger_Flag_2 レジスタ

7	6	5	4	3	2	1	0
PG_FLAG	予約済み	BATFET_FLAG	TS_FLAG	REVERSE_FLAG	予約済み	FSW_SYNC_FLAG	予約済み
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 7-30. REG0x26_Charger_Flag_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	PG_FLAG	R	0x0		入力パワー グッド INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = PG 信号のトグルが検出さ
6	予約済み	R	0x0		予約済み
5	BATFET_FLAG	R	0x0		BATFET ドライバ INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = BATFET 信号のトグルが検出さ
4	TS_FLAG	R	0x0		TS (バッテリー NTC) INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = TS_STAT[2:0] ビットを変更 (任意の状態に遷移)
3	REVERSE_FLAG	R	0x0		逆方向モード INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = 逆方向モードのトグルが検出さ
2	予約済み	R	0x0		予約済み
1	FSW_SYNC_FLAG	R	0x0		FSW_SYNC ピン信号 INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = FSW_SYNC ステータスが変更
0	予約済み	R	0x0		予約済み

7.5.23 REG0x27_Fault_Flag レジスタ (アドレス = 0x27) [リセット = 0x00]

図 7-38 に、REG0x27_Fault_Flag を示し、表 7-31 に、その説明を示します。

概略表に戻ります。

図 7-38. REG0x27_Fault_Flag レジスタ

7	6	5	4	3	2	1	0
VAC_UV_FLAG	VAC_OV_FLAG	IBAT_OCP_FLAG	予約済み	TSHUT_FLAG	CHG_TMR_FLAG	DRV_OKZ_FLAG	予約済み
R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0	R-0x0

表 7-31. REG0x27_Fault_Flag レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VAC_UV_FLAG	R	0x0		入力低電圧 INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = 入力低電圧故障に移行
6	VAC_OV_FLAG	R	0x0		入力過電圧 INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = 入力過電圧故障に移行
5	IBAT_OCP_FLAG	R	0x0		バッテリー過電流 INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = バッテリー過電流故障に移行
4	予約済み	R	0x0		予約済み
3	TSHUT_FLAG	R	0x0		サーマル シャットダウン INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = TSHUT 故障に移行
2	CHG_TMR_FLAG	R	0x0		充電安全タイマ INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = 充電安全タイマの立ち上がりエッジが検出
1	DRV_OKZ_FLAG	R	0x0		DRV_SUP ピン電圧 INT フラグ: アクセス権: R (ClearOnRead) 0b = 通常 1b = DRV_SUP ピンの故障を検出
0	予約済み	R	0x0		予約済み

7.5.24 REG0x28_Charger_Mask_1 レジスタ (アドレス = 0x28) [リセット = 0x00]

図 7-39 に、REG0x28_Charger_Mask_1 を示し、表 7-32 に、その説明を示します。

概略表に戻ります。

図 7-39. REG0x28_Charger_Mask_1 レジスタ

7	6	5	4	3	2	1	0
ADC_DONE_MASK	IAC_DPM_MASK	VAC_DPM_MASK	予約済み	WD_MASK	予約済み	予約済み	CHARGE_MASK
R/W-0x0	R/W-0x0	R/W-0x0	R-0x0	R/W-0x0	R-0x0	R-0x0	R/W-0x0

表 7-32. REG0x28_Charger_Mask_1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	ADC_DONE_MASK	R/W	0x0	リセット方法: REG_RESET	ADC 変換 INT マスク (ワンショット モードのみ) : 0b = ADC_DONE は INT パルスを生成 1b = ADC_DONE は INT パルスを生成しない
6	IAC_DPM_MASK	R/W	0x0	リセット方法: REG_RESET	入力電流レギュレーション INT マスク: 0b = IAC_DPM_FLAG は INT パルスを生成 1b = IAC_DPM_FLAG は INT パルスを生成しない
5	VAC_DPM_MASK	R/W	0x0	リセット方法: REG_RESET	入力電圧レギュレーション INT マスク: 0b = VAC_DPM_FLAG は INT パルスを生成する 1b = VAC_DPM_FLAG は INT パルスを生成しない
4	予約済み	R	0x0		予約済み
3	WD_MASK	R/W	0x0	リセット方法: REG_RESET	I2C ウォッチドッグ タイマ INT マスク: 0b = WD の満了により INT パルスが生成される 1b = WD の満了により INT パルスが生成されない
2	予約済み	R	0x0		予約済み
1	予約済み	R	0x0		予約済み
0	CHARGE_MASK	R/W	0x0	リセット方法: REG_RESET	充電サイクル INT マスク: 0b = CHARGE_STAT の変化により INT パルスが生成される 1b = CHARGE_STAT の変化は INT パルスを生成しない

7.5.25 REG0x29_Charger_Mask_2 レジスタ (アドレス = 0x29) [リセット = 0x00]

図 7-40 に、REG0x29_Charger_Mask_2 を示し、表 7-33 に、その説明を示します。

概略表に戻ります。

図 7-40. REG0x29_Charger_Mask_2 レジスタ

7	6	5	4	3	2	1	0
PG_MASK	予約済み	BATFET_MASK	TS_MASK	REVERSE_MASK	予約済み	FSW_SYNC_MASK	予約済み
R/W-0x0	R-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R-0x0	R/W-0x0	R-0x0

表 7-33. REG0x29_Charger_Mask_2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	PG_MASK	R/W	0x0	リセット方法: REG_RESET	入力パワー グッド INT マスク: 0b = PG トグルで INT パルスが生成される 1b = PG トグルで INT パルスが生成されない
6	予約済み	R	0x0		予約済み
5	BATFET_MASK	R/W	0x0	リセット方法: REG_RESET	BATFET ドライバ INT マスク: 0b = BATFET トグルで INT パルスが生成される 1b = BATFET トグルで INT パルスが生成されない
4	TS_MASK	R/W	0x0	リセット方法: REG_RESET	TS (バッテリー NTC) INT マスク: 0b = TS_STAT の変化により INT パルスが生成される 1b = TS_STAT の変更では INT パルスが生成されない
3	REVERSE_MASK	R/W	0x0	リセット方法: REG_RESET	逆方向モード INT マスク: 0b = REVERSE_STAT トグルは INT パルスを生成 1b = REVERSE_STAT トグルは INT パルスを生成しない
2	予約済み	R	0x0		予約済み

表 7-33. REG0x29_Charger_Mask_2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
1	FSW_SYNC_MASK	R/W	0x0	リセット方法: REG_RESET	FSW_SYNC ピン信号 INT マスク: 0b = FSW_SYNC ステータスの変更によって INT パルスが生成される 1b = FSW_SYNC ステータスの変更によって INT パルスが生成されない
0	予約済み	R	0x0		予約済み

7.5.26 REG0x2A_Fault_Mask レジスタ (アドレス = 0x2A) [リセット = 0x00]

図 7-41 に、REG0x2A_Fault_Mask を示し、表 7-34 に、その説明を示します。

概略表に戻ります。

図 7-41. REG0x2A_Fault_Mask レジスタ

7	6	5	4	3	2	1	0
VAC_UV_MASK	VAC_OV_MASK	IBAT_OCP_MASK	予約済み	TSHUT_MASK	CHG_TMR_MASK	DRV_OKZ_MASK	予約済み
R/W-0x0	R/W-0x0	R/W-0x0	R-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R-0x0

表 7-34. REG0x2A_Fault_Mask レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	VAC_UV_MASK	R/W	0x0	リセット方法: REG_RESET	入力低電圧 INT マスク: 0b = 入力低電圧イベントは INT パルスを生成 1b = 入力低電圧イベントは INT パルスを生成しない
6	VAC_OV_MASK	R/W	0x0	リセット方法: REG_RESET	入力過電圧 INT マスク: 0b = 入力過電圧イベントによって INT パルスが生成される 1b = 入力過電圧イベントで INT パルスが生成されない
5	IBAT_OCP_MASK	R/W	0x0	リセット方法: REG_RESET	バッテリー過電流 INT マスク: 0b = バッテリー過電流イベントによって INT パルスが生成される 1b = バッテリー過電流イベントで INT パルスが生成されない
4	予約済み	R	0x0		予約済み
3	TSHUT_MASK	R/W	0x0	リセット方法: REG_RESET	サーマル シャットダウン INT マスク: 0b = TSHUT イベントは INT パルスを生成 1b = TSHUT イベントは INT パルスを生成しない
2	CHG_TMR_MASK	R/W	0x0	リセット方法: REG_RESET	充電安全タイマ INT マスク: 0b = タイマの期限切れの立ち上がりエッジで INT パルスが生成される 1b = タイマの期限切れの立ち上がりエッジで INT パルスが生成されない
1	DRV_OKZ_MASK	R/W	0x0	リセット方法: REG_RESET	DRV_SUP ピン電圧 INT マスク: 0b = DRV_SUP ピンの故障は INT パルスを生成 1b = DRV_SUP ピンの故障は INT パルスを生成しない
0	予約済み	R	0x0		予約済み

7.5.27 REG0x2B_ADC_Control レジスタ (アドレス = 0x2B) [リセット = 0x60]

図 7-42 に、REG0x2B_ADC_Control を示し、表 7-35 に、その説明を示します。

概略表に戻ります。

図 7-42. REG0x2B_ADC_Control レジスタ

7	6	5	4	3	2	1	0
ADC_EN	ADC_RATE	ADC_SAMPLE	ADC_AVG	ADC_AVG_INIT	予約済み		
R/W-0x0	R/W-0x1	R/W-0x2	R/W-0x0	R/W-0x0	R-0x0		

表 7-35. REG0x2B_ADC_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	ADC_EN	R/W	0x0	EN_VREG_TEMP_COMP = 1 の場合、以下による ADC_EN のステータスに関係なく、ADC は自動的に有効化されます。 リセット条件: REG_RESET ウォッチドッグ	ADC リセット制御: 0b = ADC を無効化 1b = ADC を有効化
6	ADC_RATE	R/W	0x1	リセット方法: REG_RESET	ADC 変換レート制御: 0b = 変換なし 1b = ワンショット変換
5:4	ADC_SAMPLE	R/W	0x2	リセット方法: REG_RESET	ADC サンプリング速度: 00b = 15 ビットの有効分解能 01b = 14 ビットの有効分解能 10b = 13 ビットの有効分解能 11b = 予約済み
3	ADC_AVG	R/W	0x0	リセット方法: REG_RESET	ADC 平均制御: 0b = 単一値 1b = 実行平均
2	ADC_AVG_INIT	R/W	0x0	リセット方法: REG_RESET	ADC 平均初期値制御: 0b = 既存のレジスタ値を使用して平均を開始 1b = 新しい ADC 変換を使用して平均を開始
1:0	予約済み	R	0x0		予約済み

7.5.28 REG0x2C_ADC_Channel_Control レジスタ (アドレス = 0x2C) [リセット = 0x02]

図 7-43 に、REG0x2C_ADC_Channel_Control を示し、表 7-36 に、その説明を示します。

概略表に戻ります。

図 7-43. REG0x2C_ADC_Channel_Control レジスタ

7	6	5	4	3	2	1	0
IAC_ADC_DIS	IBAT_ADC_DIS	VAC_ADC_DIS	VBAT_ADC_DIS	VSYS_ADC_DIS	TS_ADC_DIS	VFB_ADC_DIS	予約済み
R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x0	R/W-0x1	R-0x0

表 7-36. REG0x2C_ADC_Channel_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7	IAC_ADC_DIS	R/W	0x0	リセット方法: REG_RESET	IAC ADC 制御 0b = 有効化 1b = 無効化

表 7-36. REG0x2C_ADC_Channel_Control レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	注	説明
6	IBAT_ADC_DIS	R/W	0x0	EN_IBAT_LOAD ビットが 1 の場合に IBAT ADC チャンネルを無効化することを推奨します リセット方法: REG_RESET	IBAT ADC 制御 0b = 有効化 1b = 無効化
5	VAC_ADC_DIS	R/W	0x0	リセット方法: REG_RESET	VAC ADC 制御 0b = 有効化 1b = 無効化
4	VBAT_ADC_DIS	R/W	0x0	リセット方法: REG_RESET	VBAT ADC 制御 0b = 有効化 1b = 無効化
3	VSYS_ADC_DIS	R/W	0x0	リセット方法: REG_RESET	VSYS ADC 制御 0b = 有効化 1b = 無効化
2	TS_ADC_DIS	R/W	0x0	リセット方法: REG_RESET	TS ADC 制御 0b = 有効化 1b = 無効化
1	VFB_ADC_DIS	R/W	0x1	リセット方法: REG_RESET	VFB ADC 制御 充電が有効化されている場合、このチャンネルを無効化することを推奨します 0b = 有効化 1b = 無効化
0	予約済み	R	0x0		予約済み

7.5.29 REG0x2D_IAC_ADC レジスタ (アドレス = 0x2D) [リセット = 0x0000]

図 7-44 に、REG0x2D_IAC_ADC を示し、表 7-37 に、その説明を示します。

概略表に戻ります。

I2C REG0x2E=[15:8]、I2C REG0x2D=[7:0]

図 7-44. REG0x2D_IAC_ADC レジスタ

15	14	13	12	11	10	9	8
IAC_ADC							
R-0x0							
7	6	5	4	3	2	1	0
IAC_ADC							
R-0x0							

表 7-37. REG0x2D_IAC_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	IAC_ADC	R	0x0		2mΩ RAC_SNS による IAC ADC 読み取り: 2 の補数 POR として報告: 0mA (0h) フォーマット: 2 の補数 範囲: -50000mA-50000mA (9E58h-61A8h) クランプ Low クランプ High ビット ステップ: 2mA

7.5.30 REG0x2F_IBAT_ADC レジスタ (アドレス = 0x2F) [リセット = 0x0000]

図 7-45 に、REG0x2F_IBAT_ADC を示し、表 7-38 に、その説明を示します。

概略表に戻ります。

I2C REG0x30=[15:8]、I2C REG0x2F=[7:0]

図 7-45. REG0x2F_IBAT_ADC レジスタ

15	14	13	12	11	10	9	8
IBAT_ADC							
R-0x0							
7	6	5	4	3	2	1	0
IBAT_ADC							
R-0x0							

表 7-38. REG0x2F_IBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	IBAT_ADC	R	0x0		2.5mΩ RBAT_SNS での IBAT ADC 読み取り: 2 の補数 POR として報告:0mA (0h) フォーマット:2 の補数 範囲:-40000mA-40000mA (D8F0h-2710h) クランプ Low クランプ High ビット ステップ:4mA

7.5.31 REG0x31_VAC_ADC レジスタ (アドレス = 0x31) [リセット = 0x0000]

図 7-46 に、REG0x31_VAC_ADC を示し、表 7-39 に、その説明を示します。

概略表に戻ります。

I2C REG0x32=[15:8]、I2C REG0x31=[7:0]

図 7-46. REG0x31_VAC_ADC レジスタ

15	14	13	12	11	10	9	8
VAC_ADC							
R-0x0							
7	6	5	4	3	2	1	0
VAC_ADC							
R-0x0							

表 7-39. REG0x31_VAC_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	VAC_ADC	R	0x0		VAC ADC 読み取り値: 符号なし整数 POR として報告:0mV (0h) フォーマット:2 の補数 範囲:0mV ~ 65534mV (0h-7FFFh) クランプ Low ビット ステップ:2mV

7.5.32 REG0x33_VBAT_ADC レジスタ (アドレス = 0x33) [リセット = 0x0000]

図 7-47 に、REG0x33_VBAT_ADC を示し、表 7-40 に、その説明を示します。

概略表に戻ります。

I2C REG0x34=[15:8]、I2C REG0x33=[7:0]

図 7-47. REG0x33_VBAT_ADC レジスタ

15	14	13	12	11	10	9	8
VBAT_ADC							
R-0x0							
7	6	5	4	3	2	1	0
VBAT_ADC							
R-0x0							

表 7-40. REG0x33_VBAT_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	VBAT_ADC	R	0x0		VBAT ADC 読み取り値: 符号なし整数 POR として報告:0mV (0h) フォーマット:2 の補数 範囲:0mV ~ 65534mV (0h-7FFFh) クランプ Low ビット ステップ:2mV

7.5.33 REG0x35_VSYS_ADC レジスタ (アドレス = 0x35) [リセット = 0x0000]

図 7-48 に、REG0x35_VSYS_ADC を示し、表 7-41 に、その説明を示します。

概略表に戻ります。

I2C REG0x36=[15:8]、I2C REG0x35=[7:0]

図 7-48. REG0x35_VSYS_ADC レジスタ

15	14	13	12	11	10	9	8
VSYS_ADC							
R-0x0							
7	6	5	4	3	2	1	0
VSYS_ADC							
R-0x0							

表 7-41. REG0x35_VSYS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	VSYS_ADC	R	0x0		VSYS ADC 読み取り値: 符号なし整数 POR として報告:0mV (0h) フォーマット:2 の補数 範囲:0mV ~ 65534mV (0h-7FFFh) クランプ Low ビット ステップ:2mV

7.5.34 REG0x37_TS_ADC レジスタ (アドレス = 0x37) [リセット = 0x0000]

図 7-49 に、REG0x37_TS_ADC を示し、表 7-42 に、その説明を示します。

[概略表](#)に戻ります。

I2C REG0x38=[15:8]、I2C REG0x37=[7:0]

図 7-49. REG0x37_TS_ADC レジスタ

15	14	13	12	11	10	9	8
TS_ADC							
R-0x0							
7	6	5	4	3	2	1	0
TS_ADC							
R-0x0							

表 7-42. REG0x37_TS_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	TS_ADC	R	0x0		REGN のパーセンテージとしての TS ADC 読み取り値: 符号なし整数 POR として報告:0% (0h) フォーマット:2 の補数 範囲:0% ~ 99.90234375% (0h–3FFh) クランプ Low クランプ High ビットステップ:0.09765625%

7.5.35 REG0x39_VFB_ADC レジスタ (アドレス = 0x39) [リセット = 0x0000]

[図 7-50](#) に、REG0x39_VFB_ADC を示し、[表 7-43](#) に、その説明を示します。

[概略表](#)に戻ります。

I2C REG0x3A=[15:8]、I2C REG0x39=[7:0]

図 7-50. REG0x39_VFB_ADC レジスタ

15	14	13	12	11	10	9	8
VFB_ADC							
R-0x0							
7	6	5	4	3	2	1	0
VFB_ADC							
R-0x0							

表 7-43. REG0x39_VFB_ADC レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
15:0	VFB_ADC	R	0x0		VFB ADC 読み取り値: POR:0mV (0h) フォーマット:2 の補数 範囲:0mV – 2047mV (0h – 7FFh) クランプ Low クランプ High ビットステップ:1mV

7.5.36 REG0x3B_Gate_Driver_Strength_Control レジスタ (アドレス = 0x3B) [リセット = 0x00]

[図 7-51](#) に、REG0x3B_Gate_Driver_Strength_Control を示し、[表 7-44](#) に、その説明を示します。

[概略表](#)に戻ります。

図 7-51. REG0x3B_Gate_Driver_Strength_Control レジスタ

7	6	5	4	3	2	1	0
BOOST_HS_DRV		BUCK_HS_DRV		BOOST_LS_DRV		BUCK_LS_DRV	
R/W-0x0		R/W-0x0		R/W-0x0		R/W-0x0	

表 7-44. REG0x3B_Gate_Driver_Strength_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	BOOST_HS_DRV	R/W	0x0	リセット方法: REG_RESET	昇圧ハイサイド FET ゲートドライバ強度: 00b = 最高速 01b = 高速 10b = 低速 11b = 最低速
5:4	BUCK_HS_DRV	R/W	0x0	リセット方法: REG_RESET	降圧ハイサイド FET ゲートドライバ強度: 00b = 最高速 01b = 高速 10b = 低速 11b = 最低速
3:2	BOOST_LS_DRV	R/W	0x0	リセット方法: REG_RESET	昇圧ローサイド FET ゲートドライバ強度: 00b = 最高速 01b = 高速 10b = 低速 11b = 最低速
1:0	BUCK_LS_DRV	R/W	0x0	リセット方法: REG_RESET	降圧ローサイド FET ゲートドライバ強度: 00b = 最高速 01b = 高速 10b = 低速 11b = 最低速

7.5.37 REG0x3C_Gate_Driver_Dead_Time_Control レジスタ (アドレス = 0x3C) [リセット = 0x00]

図 7-52 に、REG0x3C_Gate_Driver_Dead_Time_Control を示し、表 7-45 に、その説明を示します。

概略表に戻ります。

図 7-52. REG0x3C_Gate_Driver_Dead_Time_Control レジスタ

7	6	5	4	3	2	1	0
予約済み				BOOST_DEAD_TIME		BUCK_DEAD_TIME	
R-0x0				R/W-0x0		R/W-0x0	

表 7-45. REG0x3C_Gate_Driver_Dead_Time_Control レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:4	予約済み	R	0x0		予約済み
3:2	BOOST_DEAD_TIME	R/W	0x0	リセット方法: REG_RESET	昇圧側 FET デッドタイム制御: 00b = 45ns 01b = 75ns 10b = 105ns 11b = 135ns
1:0	BUCK_DEAD_TIME	R/W	0x0	リセット方法: REG_RESET	降圧側 FET デッドタイム制御: 00b = 45ns 01b = 75ns 10b = 105ns 11b = 135ns

7.5.38 REG0x3D_Part_Information レジスタ (アドレス = 0x3D) [リセット = 0x32]

図 7-53 に、REG0x3D_Part_Information を示し、表 7-46 に、その説明を示します。

概略表に戻ります。

図 7-53. REG0x3D_Part_Information レジスタ

7	6	5	4	3	2	1	0
予約済み		PART_NUM			DEV_REV		
R-0x0		R-0x6			R-0x2		

表 7-46. REG0x3D_Part_Information レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	予約済み	R	0x0		予約済み
5:3	PART_NUM	R	0x6		部品番号: 110 - BQ25853Q1
2:0	DEV_REV	R	0x2		

7.5.39 REG0x62_Reverse_Mode_Battery_Discharge_Current レジスタ (アドレス = 0x62) [リセット = 0x20]

図 7-54 に、REG0x62_Reverse_Mode_Battery_Discharge_Current を示し、表 7-47 に、その説明を示します。

概略表に戻ります。

図 7-54. REG0x62_Reverse_Mode_Battery_Discharge_Current レジスタ

7	6	5	4	3	2	1	0
IBAT_REV		RBAT_SNS	予約済み			EN_CONV_FAST_T RANSIENT	予約済み
R/W-0x0		R/W-0x1	R-0x0			R/W-0x0	R-0x0

表 7-47. REG0x62_Reverse_Mode_Battery_Discharge_Current レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	注	説明
7:6	IBAT_REV	R/W	0x0	リセット方法: REG_RESET	逆方向モード バッテリ放電電流制限値: 00b = 20A 01b = 15A 10b = 10A 11b = 5A
5	RBAT_SNS	R/W	0x1	リセット方法: REG_RESET	IBAT センス抵抗値 0b = 5mΩ 1b = 2.5mΩ
4:2	予約済み	R	0x0		予約済み
1	EN_CONV_FAST_T RANSIENT	R/W	0x0	リセット方法: REG_RESET	0b = 無効化 1b = 有効化
0	予約済み	R	0x0		予約済み

8 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証テストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

BQ25853Q1 バッテリー チャージャは、大電流充電用に設計されており、単セルまたは直列に接続された複数セルで構成される最大 70V の多種化学系バッテリーパックを充電できます。BQ25853Q1EVM 評価基板は、デバイスの性能を評価するための完全な充電モジュールです。アプリケーション特性曲線は BQ25853Q1EVM を使用して取得されています。

8.2 代表的なアプリケーション

8.2.1 代表的なアプリケーション

このデバイスは、双方向の昇降圧充電コントローラとして構成できます。双方向モードでは、バッテリーを充電するだけでなく、入力に電力を供給することもできます。入力電圧が **48V**、出力電圧が **12V** の双方向バッテリー充電器としてデバイスを使用する場合の代表的な回路図を、[図 8-1](#) に示します。充電パラメータと電力フローの方向は、**I²C** レジスタを使用してプログラムできます。

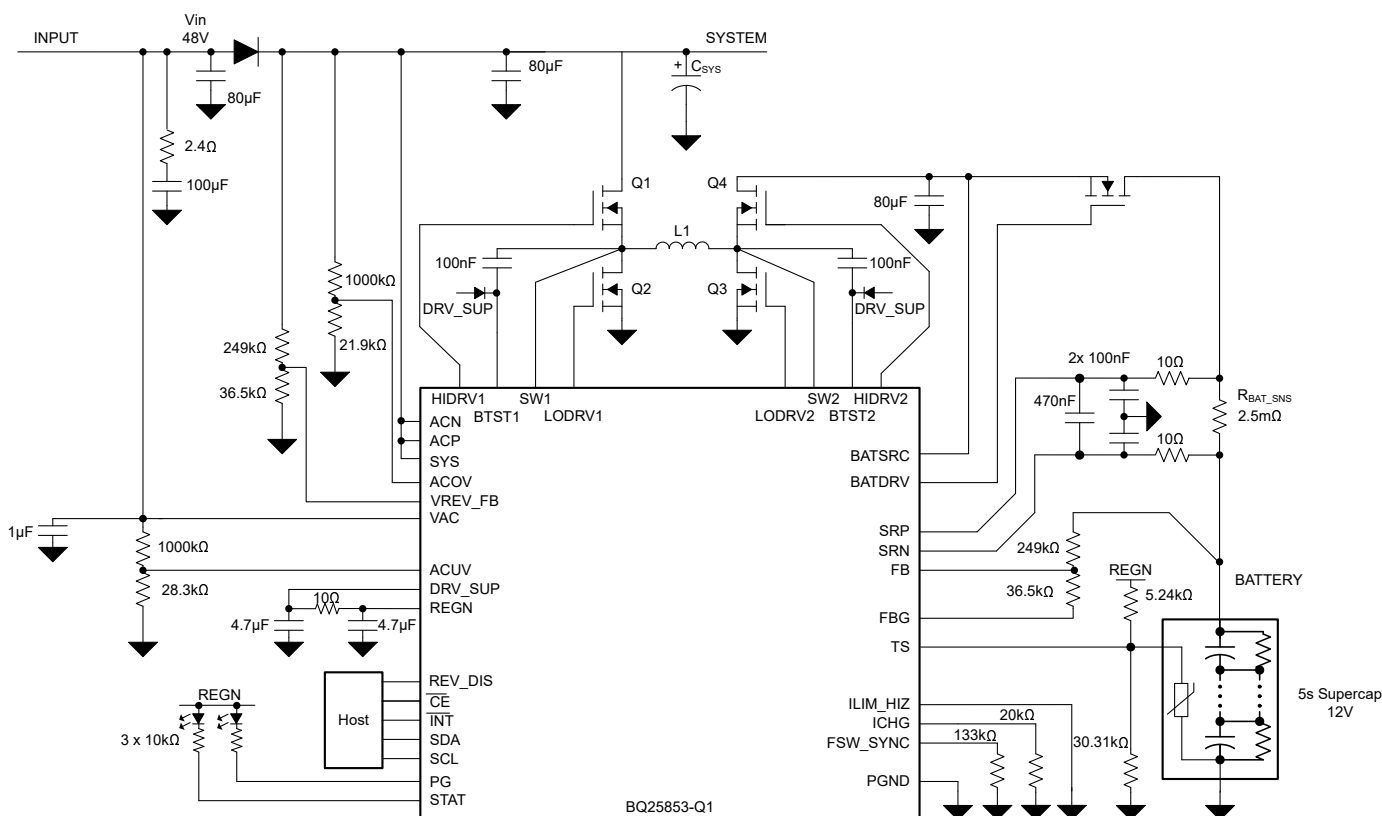


図 8-1. BQ25853Q1 : 48V 入力から 5s のスーパーキャパシタを充電する双方向充電

表 8-1. 推奨される型番

部品	値	推奨型番
Q1、Q2、Q3、Q4	80V、2.8mΩ	SiR680LDP
L1	10μH、23mΩ	SRP1050WA-100M

8.2.1.1 設計要件

この設計例では、以下の表に示すパラメータを使用します。

表 8-2. 設計パラメータ

パラメータ	値
入力電圧動作範囲 (V _{AC})	48V
入力電流制限 (I _{AC})	5A
出力電流制限 (I _{OUT})	5A
バッテリー充電電圧 (V _{BAT_REG})	12V
逆方向モード電圧 (V _{SYS_REG})	12V
スイッチング周波数	250kHz

8.2.1.2 詳細な設計手順

8.2.1.2.1 ACUV/ACOV 入力電圧動作ウィンドウ プログラミング

入力電圧の動作ウィンドウは、V_{AC} と GND の間に接続した抵抗デバイダを使用して、ACUV/ACOV ウィンドウを使用してプログラムされます。上側の抵抗 R_{AC1} および R_{AC3} は、入力電圧のリーク電流を最小限に抑えるため、通常 1,000kΩ が選択されます。低電圧および過電圧保護用の目的のトリップ ポイントに V_{VACUVP} および V_{VACOV} というラベルが付いていると仮定すると、必要な抵抗分圧器は次のように計算できます。過電圧スレッシュホールド (V_{REF_ACOV}) の内部リファレンス電圧は 1.2V です。低電圧スレッシュホールド (V_{REF_ACUV}) の内部リファレンス電圧は 1.1V です。

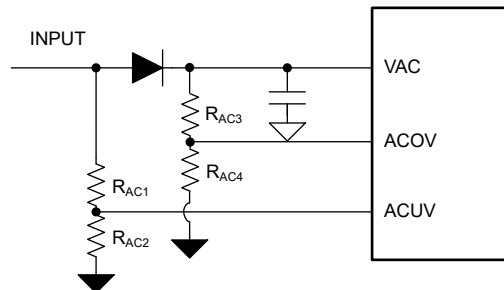


図 8-2. ACUV と ACOV の抵抗デバイダ

$$V_{VACUVP} = \frac{1.1V(1,000k\Omega + R_{AC2})}{R_{AC2}} \quad (8)$$

$$V_{VACOV} = \frac{1.2V(1,000k\Omega + R_{AC4})}{R_{AC4}} \quad (9)$$

デフォルトのデバイス動作ウィンドウである 4.2V ~ 60V では、ACUV を V_{AC} に直接プルアップし、ACOV を GND に直接プルできます。

8.2.1.2.2 充電電圧の選択

バッテリーのレギュレーション電圧は、抵抗分圧回路を介して FB ピンに入力することで設定されます。デフォルトの内部電圧リファレンスは 1.536V で、V_{FB_REG} レジスタ ビットを使用して変更できます。抵抗分圧器の上側には 249kΩ を選択します。

$$R_{TOP} = 249k\Omega$$

検出抵抗は、以下を使って計算できます：

$$R_{BOT} = R_{TOP} \times \frac{V_{FB}}{V_{BATREG} - V_{FB}} + R_{FBG} \quad (10)$$

ここで、

- V_{FB} は、 I^2C (デフォルト 1.536V) を介してプログラムされるターゲット帰還電圧です、
- V_{BATREG} は目的のバッテリーレギュレーション目標 (この例では 12V) です
- R_{FBG} は内部 FBG プルダウン抵抗 (33 Ω) です

$$R_{FB_BOT} = 36.6k\Omega.$$

最も近い 0.1% の抵抗値を選択すると、公称充電電圧が 12V のときの $R_{FB_BOT} = 36.5k\Omega$ となります。内部帰還リファレンスを変更することで、レギュレーション電圧をさらに微調整できます。

充電電圧の精度を最大化するため、0.1% 精度の抵抗を使用します。

8.2.1.2.3 逆方向モード システム電圧の選択

逆方向モード システムのレギュレーション電圧は、抵抗分圧回路を介して V_{REV_FB} ピンに入力することで設定されます。デフォルトの内部電圧リファレンスは 1.536V で、 V_{FB_REG} レジスタ ビットを使用して変更できます。抵抗分圧器の上側には 249k Ω を選択します。

$$R_{TOP} = 249k\Omega$$

検出抵抗は、以下を使って計算できます：

$$R_{BOT} = R_{TOP} \times \frac{V_{VREV_FB}}{V_{SYSREG} - V_{VREV_FB}} \quad (11)$$

ここで、

- V_{FB} は、 I^2C (デフォルト 1.536V) を介してプログラムされるターゲット帰還電圧です、
- V_{SYS} は目的のバッテリーレギュレーション目標 (この例では 12V) です

$$R_{VREV_FB_BOT} = 36.55k\Omega.$$

最も近い 0.1% の抵抗値を選択すると、公称充電電圧が 12V のときの $R_{FB_BOT} = 36.5k\Omega$ となります。内部帰還リファレンスを変更することで、レギュレーション電圧をさらに微調整できます。

充電電圧の精度を最大化するため、0.1% 精度の抵抗を使用します。

8.2.1.2.4 スイッチング周波数の選択

スイッチング周波数は、 FSW_SYNC ピンから $PGND$ に接続された抵抗によって設定されます。目的の周波数を設定するために必要な R_{FSW} 抵抗は、式 3 または表 7-3 を使用して計算します。 $f_{SW} = 250kHz$ に設定するために、133k Ω の 0.1% 標準抵抗が選択されています。

8.2.1.2.5 インダクタの選択

スイッチング周波数を高くすると、インダクタとコンデンサの値を小さくできます。インダクタの飽和電流は、インダクタ電流 (I_L) にリップル電流 (I_{RIPPLE}) の半分を加えた値よりも大きい必要があります：

$$I_{SAT} \geq I_L + \frac{1}{2}I_{RIPPLE} \quad (12)$$

降圧動作のインダクタリップル電流は、入力電圧 (V_{AC})、デューティ サイクル ($D_{BUCK} = V_{BAT} / V_{AC}$)、スイッチング周波数 (f_{SW})、インダクタンス (L) に依存します：

$$I_{RIPPLE_BUCK} = \frac{V_{AC} \times D_{BUCK} \times (1 - D_{BUCK})}{f_{SW} \times L} \quad (13)$$

昇圧動作時のデューティ サイクルは次のようになります: $D_{BOOST} = 1 - (V_{AC}/V_{BAT})$ 。インダクタのリプル電流は、以下で計算できます:

$$I_{RIPPLE_BOOST} = \frac{V_{AC} \times D_{BOOST}}{f_{SW} \times L} \quad (14)$$

インダクタのリプル電流が最大になるのは、 $D = 0.5$ または 0.5 付近のときです。必要に応じて、順方向動作モードと逆方向動作モードの両方でリプルの計算を分析する必要があります。

通常、インダクタリプルは、実用的な設計において、インダクタ サイズと効率の間のトレードオフのために、(順方向モードまたは逆方向モードのいずれかで) 最大インダクタ電流 ($20 \sim 40\%$) の範囲に設計されています。

8.2.1.2.6 入力(VAC/SYS) コンデンサ

入力コンデンサは、入力スイッチングによるリプル電流を十分に吸収できるリプル電流定格を持つものを選定する必要があります。順方向の降圧モードまたは逆方向の昇圧モードにおいて、デューティ サイクルが 0.5 の場合、最悪条件での RMS リプル電流は出力電流の半分にになります。コンバータがデューティ比 50% で動作しない場合でも、デューティ サイクルが 50% に最も近いときにコンデンサの RMS 電流が最大となり、その値は 式 15 によって近似できます:

$$I_{CIN} = I_{CHG} \times \sqrt{D \times (1 - D)} \quad (15)$$

高い di/dt 電流に対して短いパスを提供し、電圧リプルを低減するため、セラミック コンデンサとバルク コンデンサを組み合わせる必要があります。セラミック コンデンサは、スイッチング ハーフブリッジの近くに配置する必要があります。合計バルク入力容量が与えられた場合、 R_{AC_SNS} のどちら側にも均等に配置することを推奨します。この回路全体の回路図は、一般的なアプリケーションにおける入力コンデンサ設計の良い出発点となります。

8.2.1.2.7 出力(VBAT) コンデンサ

順方向昇圧モードまたは逆方向降圧モードでは、出力コンデンサに高リプル電流が流れます。出力コンデンサの RMS リプル電流は次の式で表され、最小の VAC がコンデンサ電流の最大値に対応します。

$$I_{CBAT} = I_{BAT} \sqrt{\frac{V_{BAT}}{V_{AC}} - 1} \quad (16)$$

出力コンデンサの ESR が $5m\Omega$ の場合、出力電圧リプルは次の式で示されるように $74mV$ となります:

$$\Delta V_{RIPPLE(ESR)} = I_{BAT} \times \frac{V_{BAT}}{V_{AC,min}} \times ESR \quad (17)$$

$140\mu F$ の出力コンデンサでは、次のように $66mV$ の容量性リプル電圧が発生します。

$$\Delta V_{RIPPLE(CBAT)} = I_{BAT} \times \frac{\left(1 - \frac{V_{AC,min}}{V_{BAT}}\right)}{C_{BAT} \times f_{SW}} \quad (18)$$

低い ESR と高いリプル電流能力を得るには、セラミック コンデンサとバルク コンデンサを組み合わせる必要があります。セラミック コンデンサは、スイッチング ハーフブリッジの近くに配置する必要があります。合計バルク出力容量が与えられた場合、 R_{BAT_SNS} のどちら側にも均等に配置することを推奨します。完全な回路図は、一般的なアプリケーションにおける C_{BAT} の適切な出発点を示しています。

8.2.1.2.8 センス抵抗 (R_{AC_SNS} と R_{BAT_SNS}) および電流プログラミング

SRP と SRN の間のバッテリー電流センス抵抗は $2.5m\Omega$ に固定されています。別の値を使用することは推奨されていません。ACP と ACN の間の入力電流センス抵抗は通常 $2m\Omega$ ですが、センス電流が低いときに優れた精度を得るために、

抵抗値を大きくすることも可能です。入力電流制限機能が不要な場合は、ACP と ACN を短絡できます。これらの検出抵抗は両方とも、「代表的なアプリケーション」に示すようなフィルタ ネットワークを推奨します。

入力電流と出力電流の両方について、制限値は、それぞれ I²C インターフェイスを使用するか、または ILIM_HIZ および ICHG ピンの外付け設定抵抗を使用してプログラムできます。

パラメータ	計算方法	値
入力電流ハードウェア制限	未使用。	ILIM_HIZ ピンを GND にプル
入力電流ソフトウェア制限	未使用。	REG06 = 0x0640 (2mΩ R _{AC_SNS} での 50A)
充電電流ハードウェア制限	R _{ICHG} = K _{ICHG} /5A	2.5mΩ R _{BAT_SNS} の場合、5A に対して 20kΩ
出力電流ソフトウェア制限	未使用。	REG02 = 0x0640 (40A)

デフォルトの入力センス抵抗 (R_{AC_SNS}) は 2mΩ であり、レジスタは最高で 50A までの入力電流制限の範囲を許容します。より小さな電流が必要な場合は、5mΩ などのより高い抵抗を使用します。この場合、正しい電流を設定するには、IAC_DPM レジスタの値に 2/5 の係数を乗算する必要があります。たとえば、5mΩ R_{AC_SNS} を使用し、レジスタの値が 0x60 に設定されている場合、R_{AC_SNS} の真の最大電流は次のようになります。12A × 2/5 = 4.8A。同様に、ILIM_HIZ プルダウン抵抗の設定に使用する K_{ILIM} パラメータは、2/5 でスケーリングする必要があります。たとえば、5mΩ R_{AC_SNS} 抵抗を使うと、6A の電流制限は次のように実現されます。R_{ILIM} = K_{ILIM} × (2/5) / 6A = 3.3kΩ。

8.2.1.2.9 パワー MOSFET の選択

同期スイッチング式昇降圧バッテリー充電器には、4 個の外付け N チャネル MOSFET が使用されます。ゲートドライバは IC に内蔵されており、5V のゲート駆動電圧を供給します。外部ゲート駆動電圧を DRV_SUP ピンに直接供給することで、効率を高めることができます。

導通損失とスイッチング損失の間のトレードオフに基づき、適切な MOSFET を選定するために、性能指数 (FOM) が通常使用されます。上側 MOSFET の場合、FOM は MOSFET のオン抵抗 R_{DS(ON)} とゲートドレイン間電荷 Q_{GD} の積として定義されます。下側 MOSFET の場合、FOM は MOSFET のオン抵抗 R_{DS(ON)} と合計ゲート電荷 Q_G の積として定義されます。

$$FOM_{top} = R_{DS(on)} \cdot Q_{GD}; FOM_{bottom} = R_{DS(on)} \cdot Q_G \quad (19)$$

FOM 値が小さいほど、総電力損失は小さくなります。通常、R_{DS(ON)} が小さいほど、同じパッケージ サイズでコストが高くなります。

上側 MOSFET の損失には、導通損失とスイッチング損失が含まれます。降圧モード動作を例にとると電力損失は、デューティ サイクル (D = V_{OUT}/V_{IN})、充電電流 (I_{CHG})、MOSFET のオン抵抗 (R_{DS(ON)_top})、入力電圧 (V_{IN})、スイッチング周波数 (f_s)、ターンオン時間 (t_{on})、ターンオフ時間 (t_{off}) の関数です：

$$P_{top} = P_{con_top} + P_{sw_top} \quad (20)$$

$$P_{con_top} = D \cdot I_{L_RMS}^2 \cdot R_{DS(on)_top}; \quad (21)$$

$$I_{L_RMS}^2 = I_{L_DC}^2 + I_{ripple}^2 / 12 \quad (22)$$

- I_{L_DC} は平均インダクタの DC 電流です：
- I_{ripple} は、インダクタの電流リップルのピーク ツー ピークの値です：

$$P_{sw_top} = P_{IV_top} + P_{Qoss_top} + P_{Gate_top}; \quad (23)$$

最初の項目 P_{con_top} は、順方向の導通損失を表しています。2 番目の項 P_{sw_top} は、電圧と電流のオーバーラップ損失 (P_{IV_top})、MOSFET の寄生出力容量の損失 (P_{Qoss_top})、ゲート駆動損失 (P_{Gate_top}) など、上側の MOSFET の複数のスイッチング損失の要素を表します。電圧と電流のオーバーラップ損失 (P_{IV_top}) を計算するには、次の手順に従います：

$$P_{IV_top} = 0.5 \times V_{IN} \cdot I_{valley} \cdot t_{on} \cdot f_S + 0.5 \times V_{IN} \cdot I_{peak} \cdot t_{off} \cdot f_S \quad (24)$$

$$I_{valley} = I_{L_DC} - 0.5 \cdot I_{ripple} \text{ (inductor current valley value);} \quad (25)$$

$$I_{peak} = I_{L_DC} + 0.5 \cdot I_{ripple} \text{ (inductor current peak value);} \quad (26)$$

- t_{on} は、 V_{IN} からほぼゼロまでの V_{DS} 立ち下がり時間 (MOSFET のターンオン導通電圧) である MOSFET のターンオン時間です:
- t_{off} は、 I_{DS} 立ち下がり時間が I_{peak} からゼロまでの MOSFET のターンオフ時間です:

MOSFET のターンオン時間とターンオフ時間は、次の式で求められます:

$$t_{on} = \frac{Q_{SW}}{I_{on}}, \quad t_{off} = \frac{Q_{SW}}{I_{off}} \quad (27)$$

ここで、 Q_{SW} はスイッチング電荷、 I_{ON} はターンオン ゲート駆動電流、 I_{OFF} はターンオフ ゲート駆動電流です。スイッチング電荷が MOSFET のデータシートに記載されていない場合、値はゲートドレイン間電荷 (Q_{GD}) とゲートソース間電荷 (Q_{GS}) により推定できます:

$$Q_{SW} = Q_{GD} + Q_{GS} \quad (28)$$

ゲート駆動電流は、ゲートドライバの REGN 電圧 (V_{REGN})、MOSFET プラトー電圧 (V_{plt})、合計ターンオン ゲート抵抗 (R_{ON})、ターンオフ ゲート抵抗 (R_{OFF}) により推定できます。

$$I_{on} = \frac{V_{REGN} - V_{plt}}{R_{on}}, \quad I_{off} = \frac{V_{plt}}{R_{off}} \quad (29)$$

上側の MOSFET の寄生出力容量損失 (P_{Qoss_top}) を計算するには、次の手順に従います:

$$P_{Qoss_top} = 0.5 \cdot V_{IN} \cdot Q_{oss} \cdot f_S \quad (30)$$

- Q_{oss} は MOSFET の寄生出力電荷で、MOSFET のデータシートに記載されています。スイッチ ノードの合計容量を $C_{SW} \text{ (nF)} < 160/V_{IN}$ に制限します。たとえば、アプリケーションの場合、合計を $C_{SW} < 2.67 \text{ nF}$ にします

上側の MOSFET ゲート駆動損失 (P_{Gate_top}) を計算するには、次の手順を実行します:

$$P_{Gate_top} = V_{IN} \cdot Q_{Gate_top} \cdot f_S \quad (31)$$

- Q_{Gate_top} は、MOSFET のデータシートに記載されている上側の MOSFET ゲート電荷です:
- ここでは、実際のゲート駆動電圧の代わりに V_{IN} を使用しています。ゲートドライブは V_{IN} の LDO に基づいて生成するため、ゲート駆動損失の計算に V_{IN} を使用すると、ゲート駆動に関連する総損失がすべて考慮されます。
- または、外部高効率電源から DRV_SUP ピンに直接ゲート駆動電圧を供給することもできます。この場合、ゲートを駆動するための電力損失は次のようになります: $P_{Gate_top} = V_{DRV_SUP} \cdot Q_{Gate_top} \cdot f_S$

底面 MOSFET 損失には、導通損失とスイッチング損失も含まれます。

$$P_{bottom} = P_{con_bottom} + P_{sw_bottom} \quad (32)$$

$$P_{con_bottom} = (1 - D) \cdot I_{L_RMS}^2 \cdot R_{DS(on)_bottom}; \quad (33)$$

$$P_{sw_bottom} = P_{RR_bottom} + P_{Dead_bottom} + P_{Gate_bottom}; \quad (34)$$

最初の項目 P_{con_bottom} は、順方向の導通損失を表します。2 番目の用語 P_{sw_bottom} は、逆方向回復損失 (P_{RR_bottom})、デッドタイム ボディ ダイオードの導通損失 (P_{Dead_bottom})、ゲート駆動損失 (P_{Gate_bottom}) を含む、下側 MOSFET の複数のスイッチング損失項目を表します。詳細な計算は、以下のとおりです:

$$P_{RR_bottom} = V_{IN} \cdot Q_{rr} \cdot f_S \quad (35)$$

- Q_{rr} は、下側 MOSFET の逆回復電荷であり、MOSFET のデータシートで確認できます。

$$P_{Dead_bottom} = V_F \cdot I_{valley} \cdot f_S \cdot t_{dead_rise} + V_F \cdot I_{peak} \cdot f_S \cdot t_{dead_fall} \quad (36)$$

- V_F はブートストラップ ダイオードの順方向電圧降下です:
- t_{dead_rise} は、上側と下側の MOSFET の間の SW 立ち上がりエッジデッドタイムで、約 40ns です:
- t_{dead_fall} は、上側と下側の MOSFET の間の SW 立ち下がりエッジのデッドタイムで、約 30ns です:

P_{Gate_bottom} は、上側の MOSFET ゲート駆動損失の計算手法と同じ方法に従うことができます。

8.2.1.3 アプリケーション曲線

$C_{VAC} = 160\mu F$, $C_{OUT} = 160\mu F$

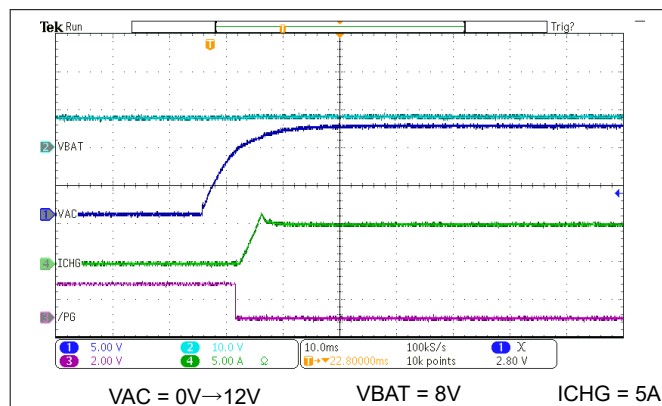


図 8-3. 5A ICHG による VAC プラグインのパワーアップ

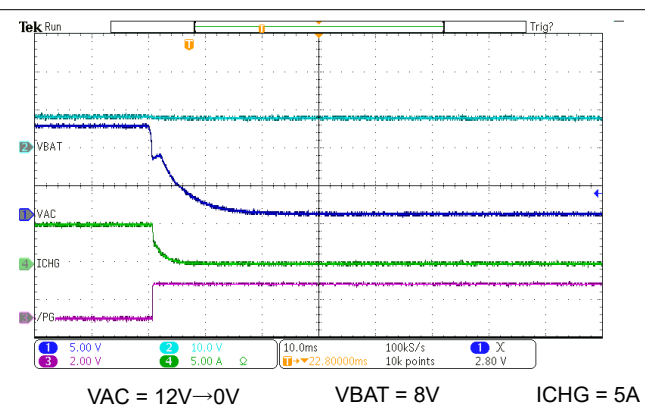


図 8-4. 5A ICHG を使用した VAC アンプラグ パワーダウン

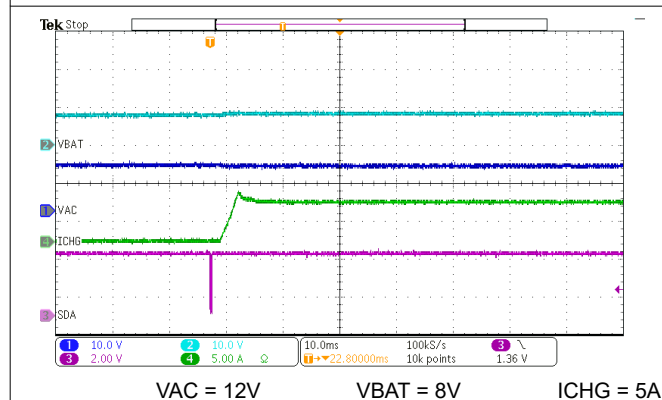


図 8-5. 5A ICHG を備えた I²C を使用した充電のインrush

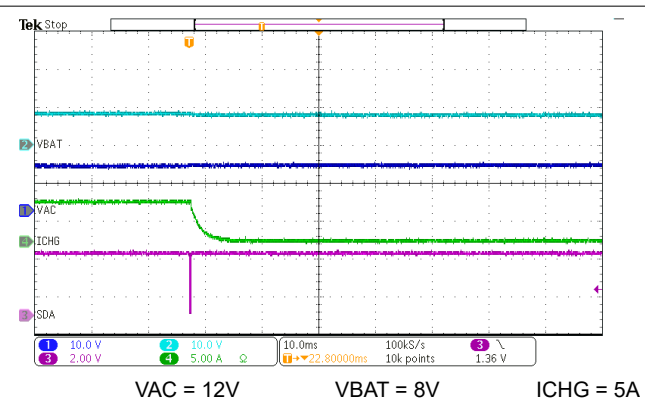


図 8-6. 5A ICHG を備えた I²C による充電のディスエーブル

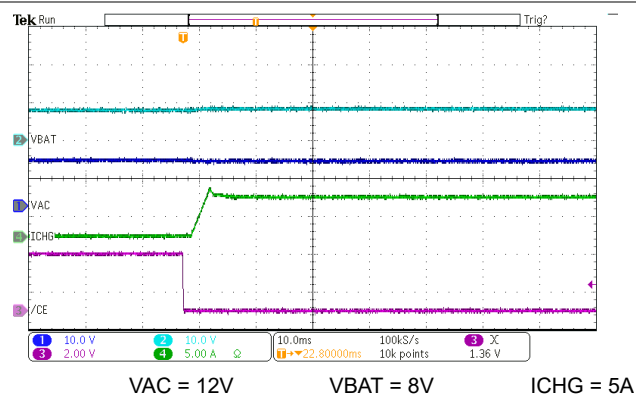


図 8-7. 5A ICHG を備えた $\overline{\text{CE}}$ ピンを使用した充電のイネーブル

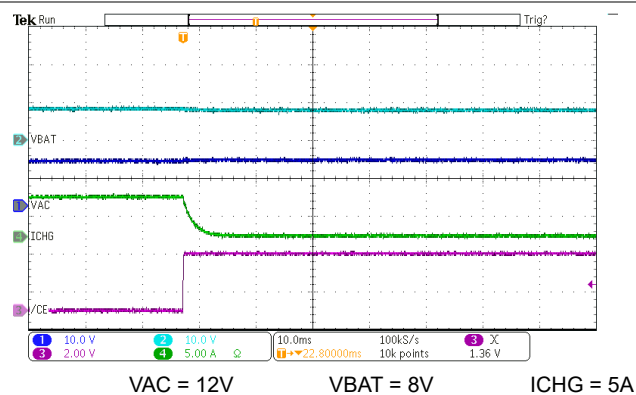


図 8-8. 5A ICHG を備えた $\overline{\text{CE}}$ ピンを使用した充電のディスエーブル

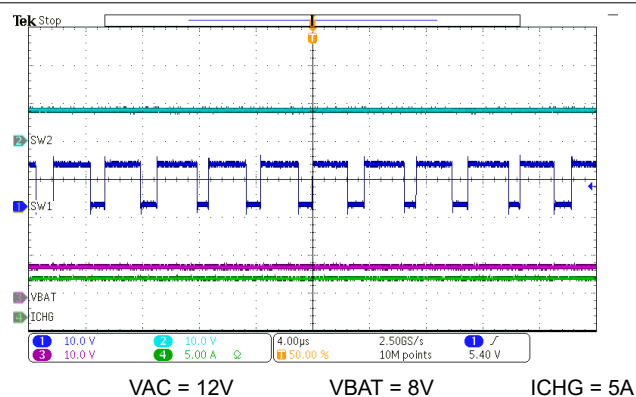


図 8-9. 降圧スイッチング波形

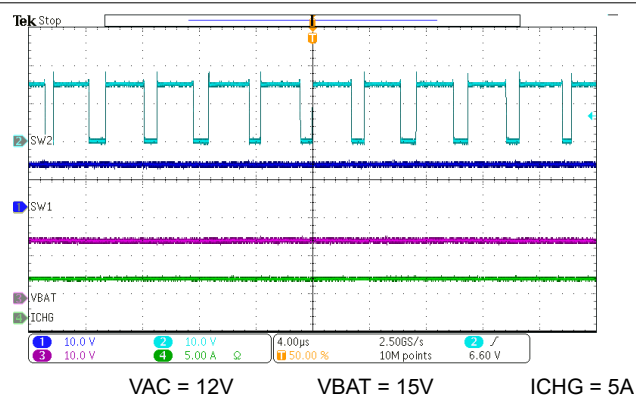


図 8-10. 昇圧スイッチング波形

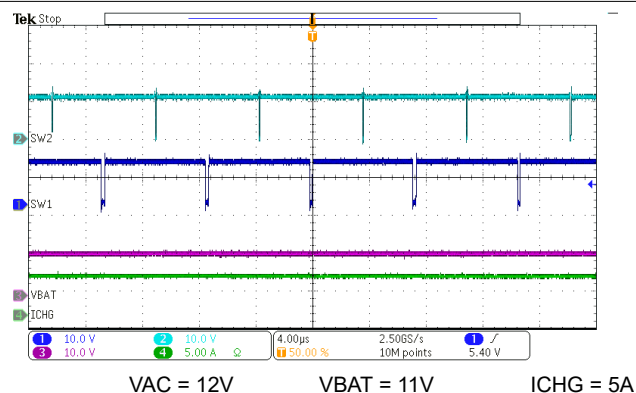


図 8-11. 昇降圧スイッチング波形

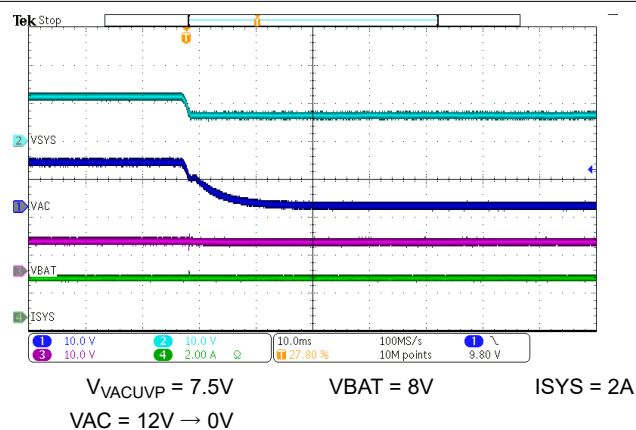
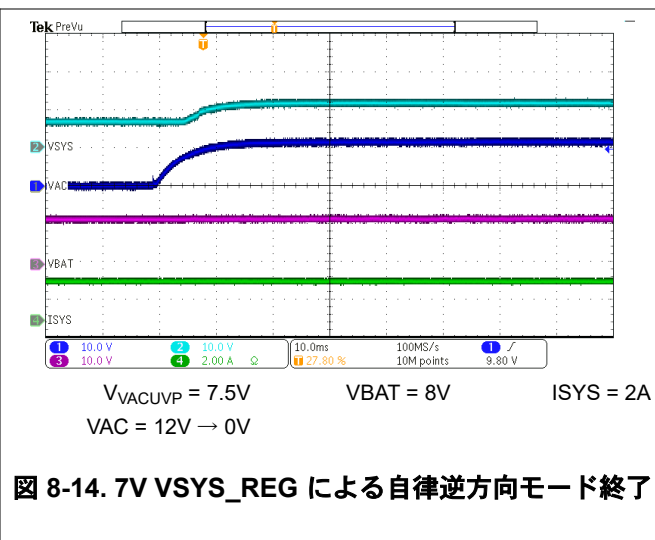
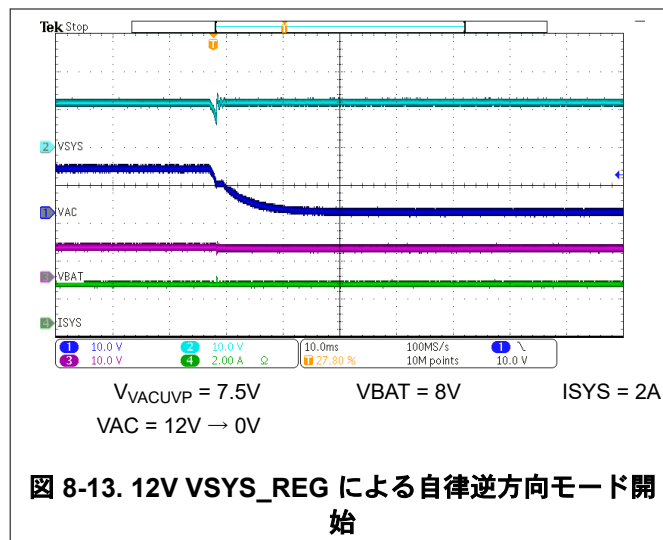


図 8-12. 7V VSYS_REG による自律逆方向モード開始



8.3 電源に関する推奨事項

デバイスの電源は、指定された入力範囲内の任意の DC 電圧源です。また、この電源は、プログラムされた入力電流制限に基づいて十分な電流を供給できる必要があります。入力電源は、接続ケーブルの寄生成分によるリンギングを防止するため、電解コンデンサとセラミック コンデンサを組み合わせる必要があります。

デバイスが逆方向で動作している場合、出力の電源は、上記の入力電源と同じ推奨事項に従う必要があります。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

高周波電流の経路ループを最小限に抑えるように部品を適切に配置することは、電界および磁界の放射や高周波共振の問題を防ぐうえで重要です。適切なレイアウトに使用できる PCB レイアウトの優先順位を示します。

表 8-3. PCB のレイアウト ガイドライン

部品	機能	影響	ガイドライン
降圧ハイサイド FET、降圧ローサイド FET、入力コンデンサ	降圧入力ループ	高周波ノイズ、リップル、効率	このパスは、降圧コンバータの入力で脈動する電流により、高周波スイッチングループを形成します。基板の同じ側に部品を配置します。ループ面積を最小化し、寄生インダクタンスを低減します。パターン幅を最大化して寄生抵抗を低減します。入力セラミック コンデンサはスイッチング FET の近くに配置します。
昇圧ローサイド FET、昇圧ハイサイド FET、出力コンデンサ	昇圧出力ループ	高周波ノイズ、リップル、効率	このパスは、昇圧の出力で脈動する電流により、高周波スイッチング ループを形成します。基板の同じ側に部品を配置します。ループ面積を最小化し、寄生インダクタンスを低減します。パターン幅を最大化して寄生抵抗を低減します。出力セラミック コンデンサをスイッチング FET の近くに配置します。
センス抵抗、スイッチング FET、インダクタ	電流パス	効率	電力段および検出抵抗を介した入力から出力への電流経路は、低インピーダンスになっています。ビア抵抗が同じ側にはない場合は、ビア抵抗に注意してください。ビアの数は、1 オンスの銅箔厚で 10mil のビアの場合、ビアあたり 1A ~ 2A と推定できます。
スイッチング FET、インダクタ	電力段	放熱、効率	スイッチング FET とインダクタは電力損失が最大の部品です。銅の面積を増やすと、放熱が改善されます。複数のサーマル ビアを使用して、より多くの銅層を接続し、放熱性能を高めることができます。
DRV_SUP、BTST1、BTST2 コンデンサ	スイッチング FET ゲートドライブ	高周波ノイズ、寄生リンギング、ゲートドライブの整合性	DRV_SUP コンデンサは、ローサイド FET を駆動する電源に電力を供給するために使用されます。BTST コンデンサは、ハイサイド FET を駆動するために使用します。コンデンサは IC にできる限り近づけて配置します。
LODRV1、LODRV2	ローサイド ゲートドライブ	高周波ノイズ、寄生リンギング、ゲートドライブの整合性	LODRV1 と LODRV2 は、ローサイド FET をオンにするためのゲート駆動電流を供給します。LODRV1 と LODRV2 の戻り値は PGND です。電流が最小インピーダンスのパスを取るため、ローサイド ゲート駆動パターンの近くにグランドプレーンを配置することを推奨します。ゲートドライブの長さはできるだけ短くし、パターン幅は少なくとも 20 mil を確保するようにします。
HIDRV1、HIDRV2、SW1 (ピントレース)、SW2 (ピントレース)	ハイサイド ゲートドライブ	高周波ノイズ、寄生リンギング、ゲートドライブの整合性	HIDRV1 と HIDRV2 は、ハイサイド FET をオンにするためのゲート駆動電流を供給します。HIDRV1 と HIDRV2 の戻り値は、それぞれ SW1 と SW2 です。ゲート駆動の寄生インダクタンスを低減するため、HIDRV1/SW1 と HIDRV2/SW2 ペアを互いに隣接して配線します。ゲートドライブの長さはできるだけ短くし、パターン幅は少なくとも 20 mil を確保するようにします。
電流制限抵抗、FSW_SYNC 抵抗	IC プログラム可能な設定	レギュレーション精度、スイッチング整合性	ピン電圧により、入力電流制限、出力電流制限、スイッチング周波数の設定が決定されます。これらの騒音は、不安定性につながる可能性があります。これらの抵抗から IC のグランドピンへのグランド帰還をできるだけ小さくします。

表 8-3. PCB のレイアウト ガイドライン (続き)

部品	機能	影響	ガイドライン
入力 (ACP、ACN) および出力 (SRP、SRN) の電流検出	電流レギュレーション	レギュレーション精度	入力と出力の電流センス抵抗にはケルビン センシング技術を使用します。電流センス パターンをパッドの中央に接続し、電流センストレースを差動ペアとして、スイッチング ノードから離します。
入力 (ACUV) および出力 (FB、VREV_FB) 電圧検出	電圧センスとレギュレーション	レギュレーション精度	ACUV デバイダは、順方向モード (V _{ACUV_DPM}) での内部入力電圧レギュレーションを設定します。FB 分圧器は、順方向モード (V _{FB_ACC}) でのバッテリー電圧レギュレーションを設定します。分圧回路の上側は、目標の制御電圧ポイントに配線します。VREV_FB は、逆方向モード (V _{VREV_FB_ACC}) での出力電圧レギュレーションを設定します。対象のレギュレーション位置に直接配線します。大電力スイッチング ノードの近くに配線することは避けます。
バイパス コンデンサ	ノイズフィルタ	ノイズ耐性	容量が最も小さいコンデンサを IC の近くに配置します。

8.4.2 レイアウト例

上記のレイアウト ガイドラインに基づき、主要な電力コンポーネントをすべて含む昇降圧 PCB レイアウトの例を以下に示します。

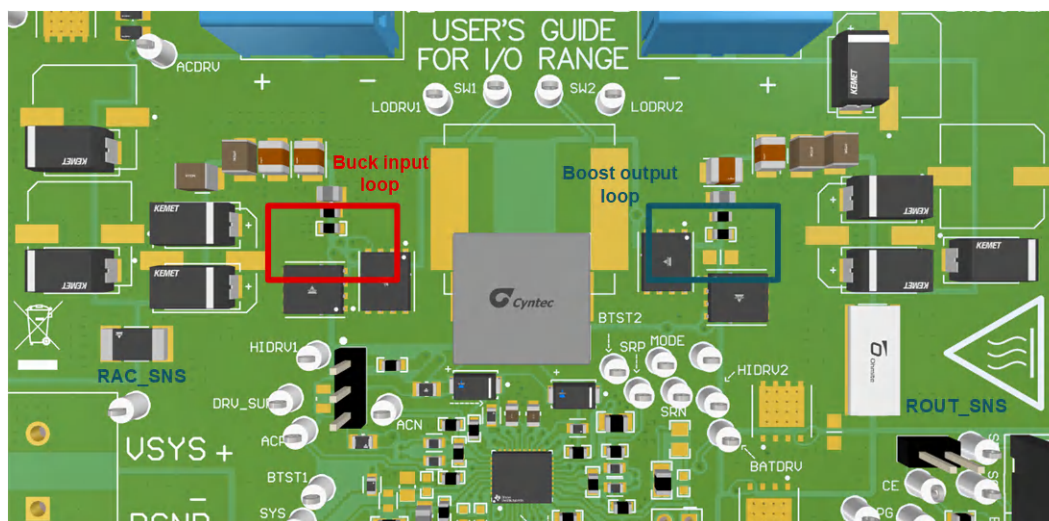


図 8-15. PCB レイアウト リファレンス例の上面図

入力側および出力側の電流検出抵抗については、差動検出および差動配線方式を採用することが推奨されており、下図でその方法が示されています。ゲート駆動パターンには広いパターンを使用し、最小 20mil のパターン幅を使用します。すべてのアナログ グランドは、専用の低インピーダンス銅プレーンに接続します。このプレーンは、IC の露出パッドの下に電源グランドに接続されています。

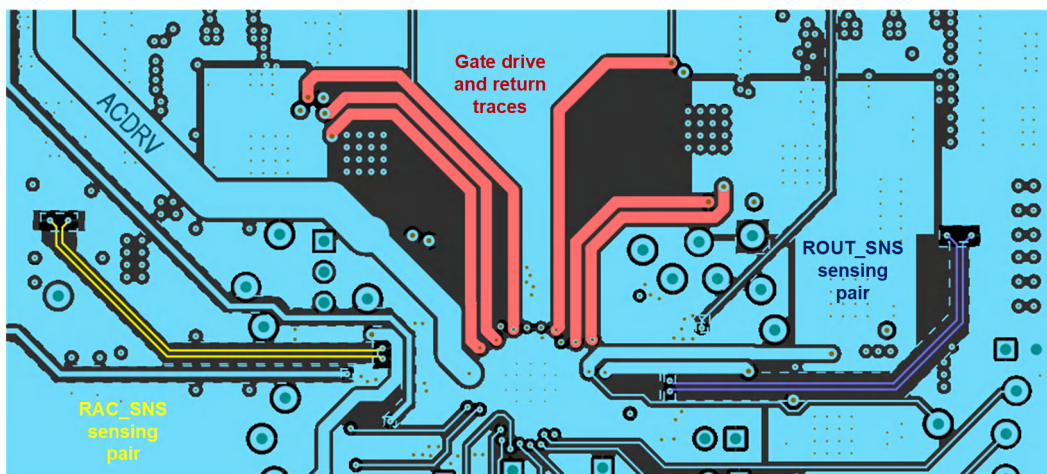


図 8-16. PCB レイアウトのゲート駆動および電流センシング信号層の配線

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (April 2026) to Revision A (June 2026)	Page
• データシート ステータスを「事前情報」から「量産データ」に更新。データシートの最初の公開リリース。.....	1
• 「特長」、「絶対最大定格」の表、「電気的特性」の表、「代表的特性」、「機能説明」、「アプリケーション曲線」を量産データの仕様に更新	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
BQ25853QWRRVRQ1	Active	Production	VQFN (RRV) 36	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	853-Q1

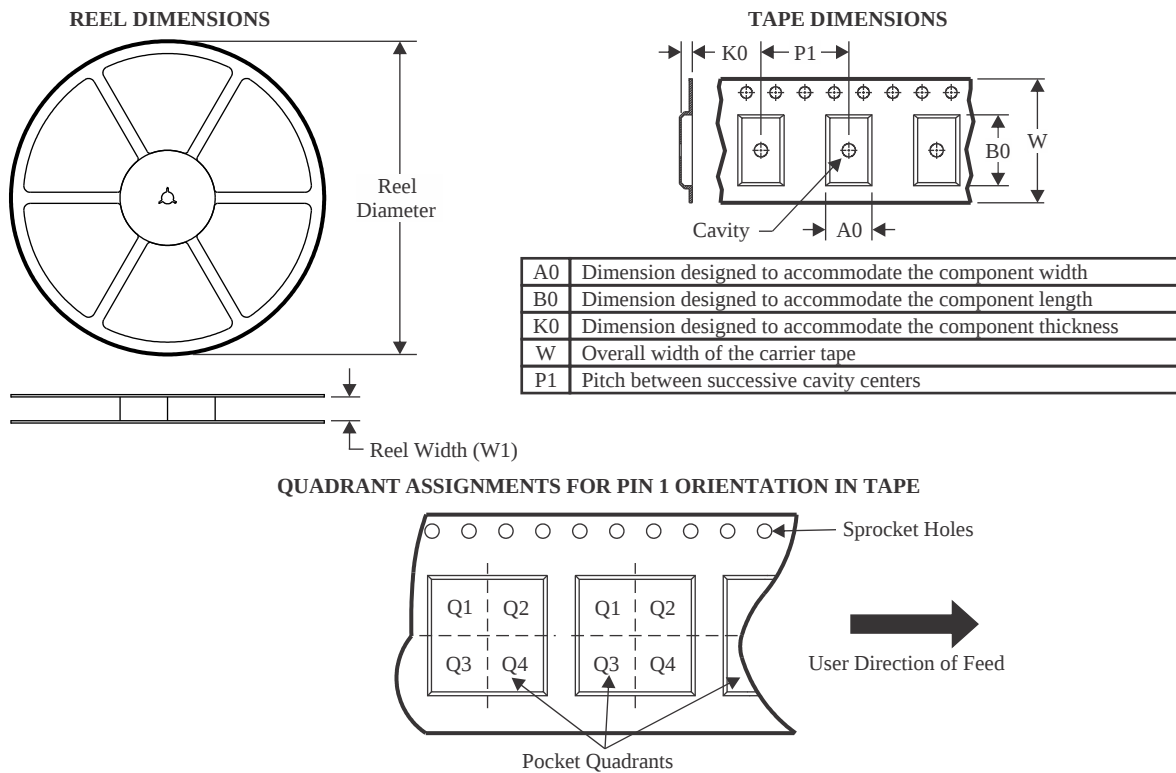
- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

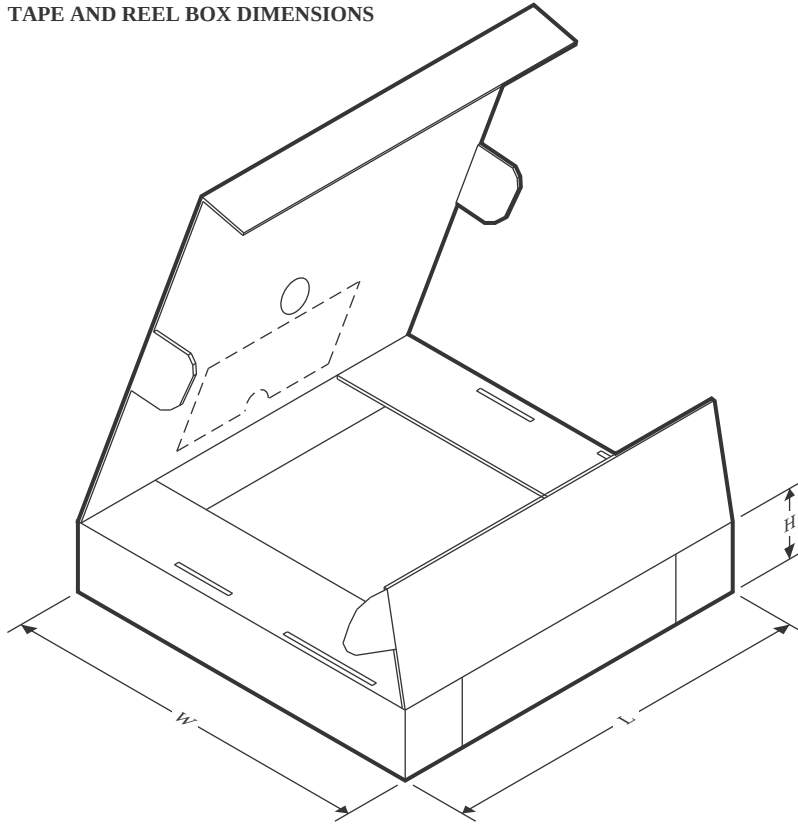
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ25853QWRRVRQ1	VQFN	RRV	36	3000	330.0	12.4	5.3	6.3	1.15	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ25853QWRRVRQ1	VQFN	RRV	36	3000	367.0	367.0	35.0

GENERIC PACKAGE VIEW

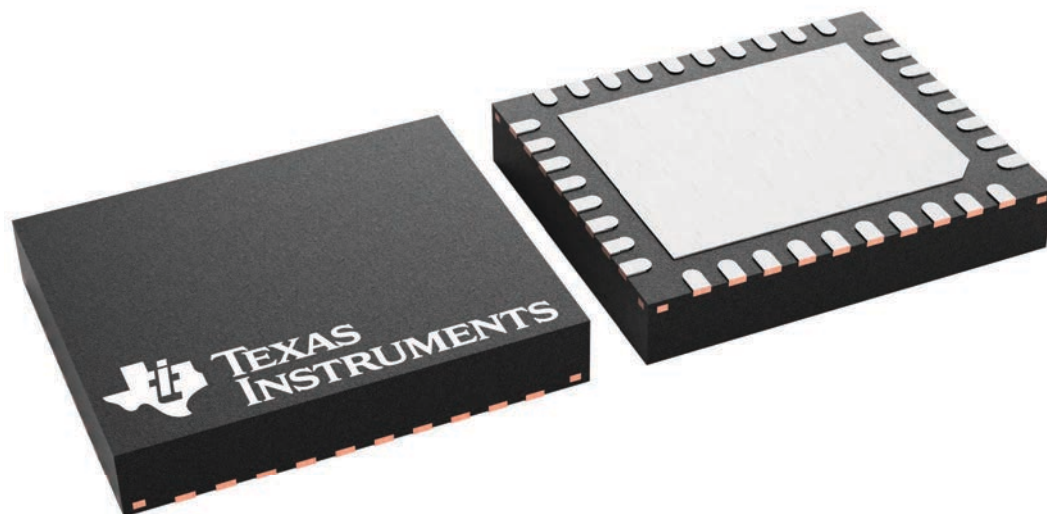
RRV 36

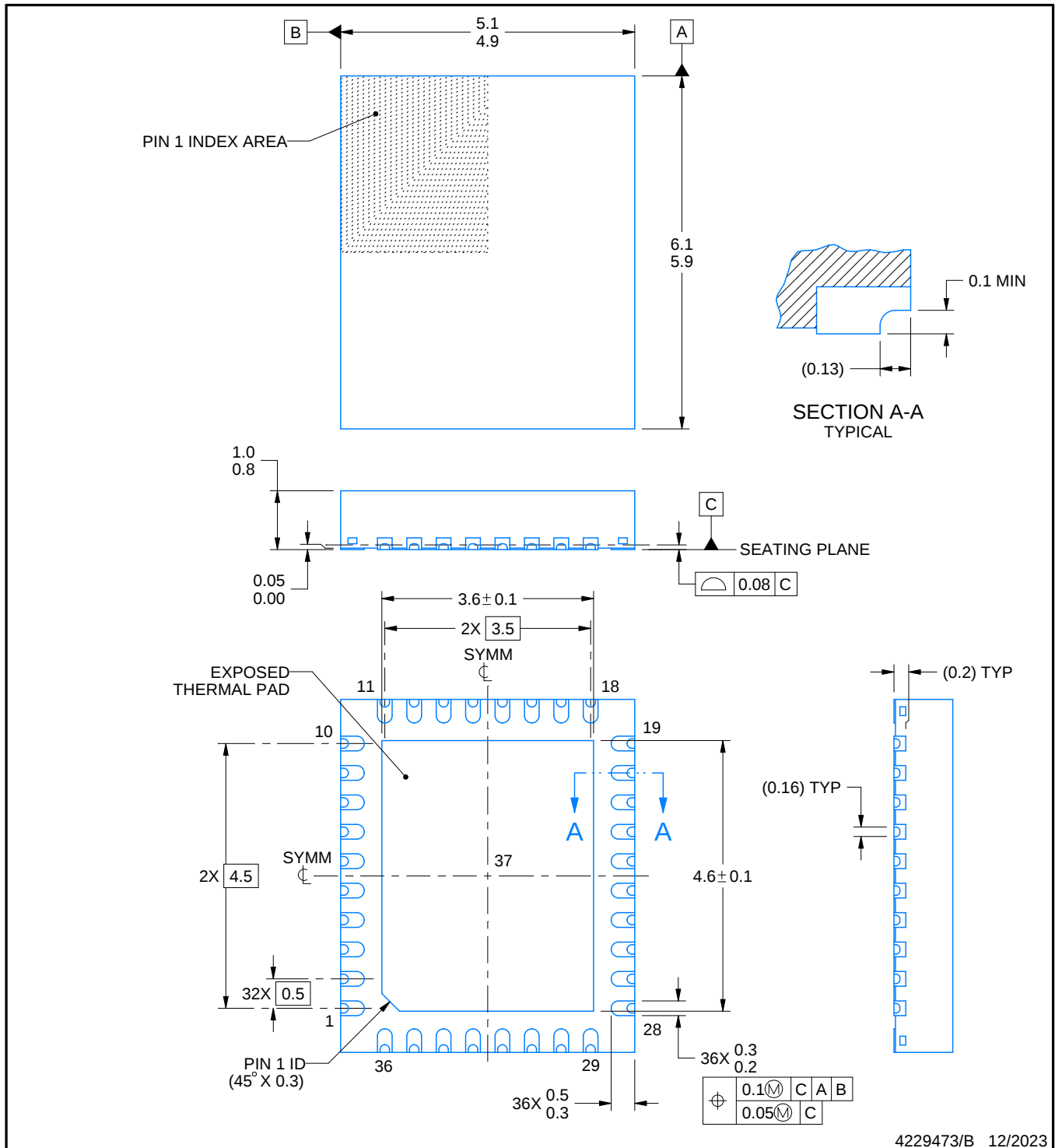
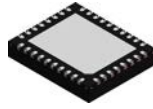
VQFN - 1 mm max height

5 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





NOTES:

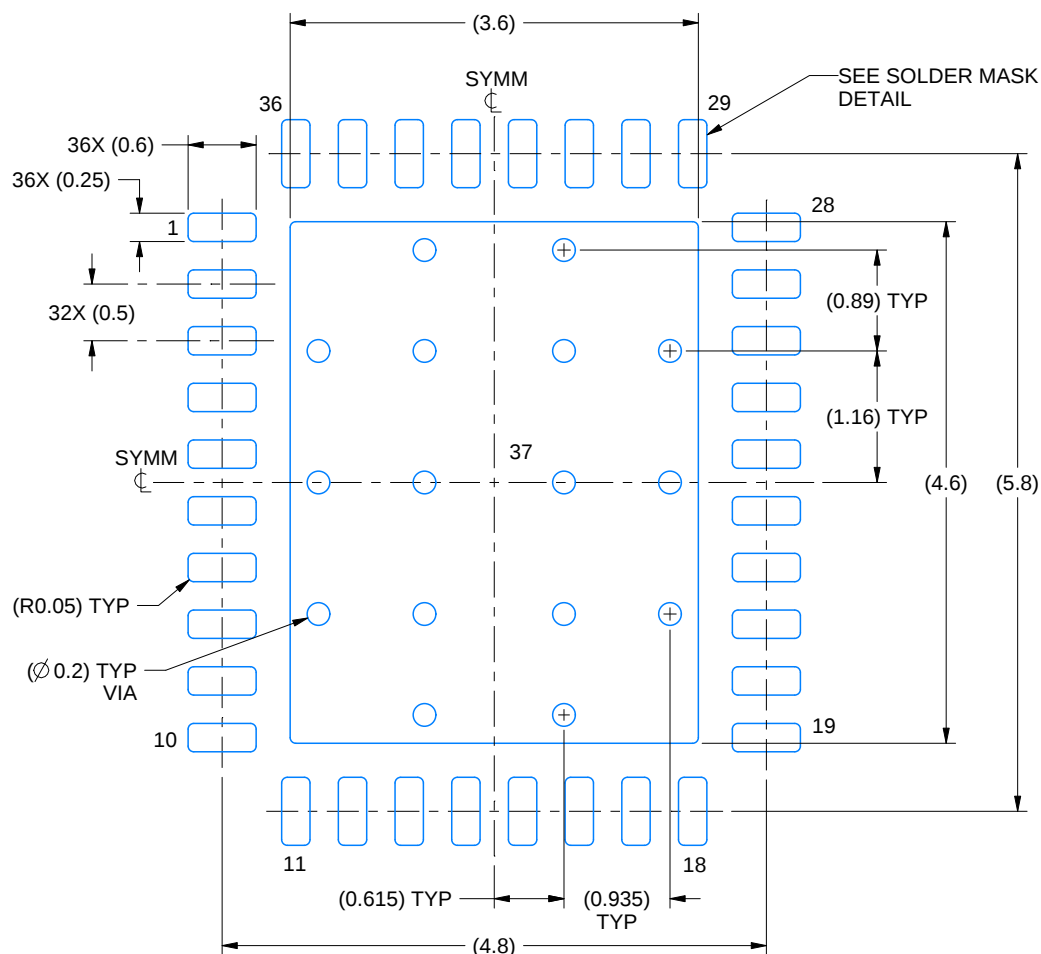
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

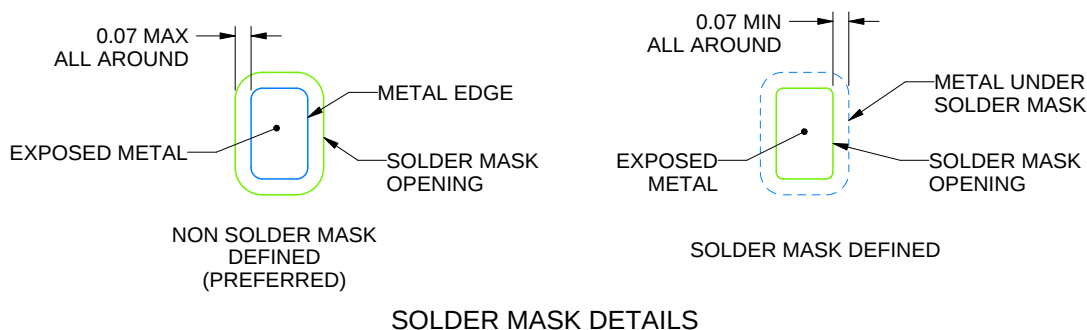
RRV0036B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



4229473/B 12/2023

NOTES: (continued)

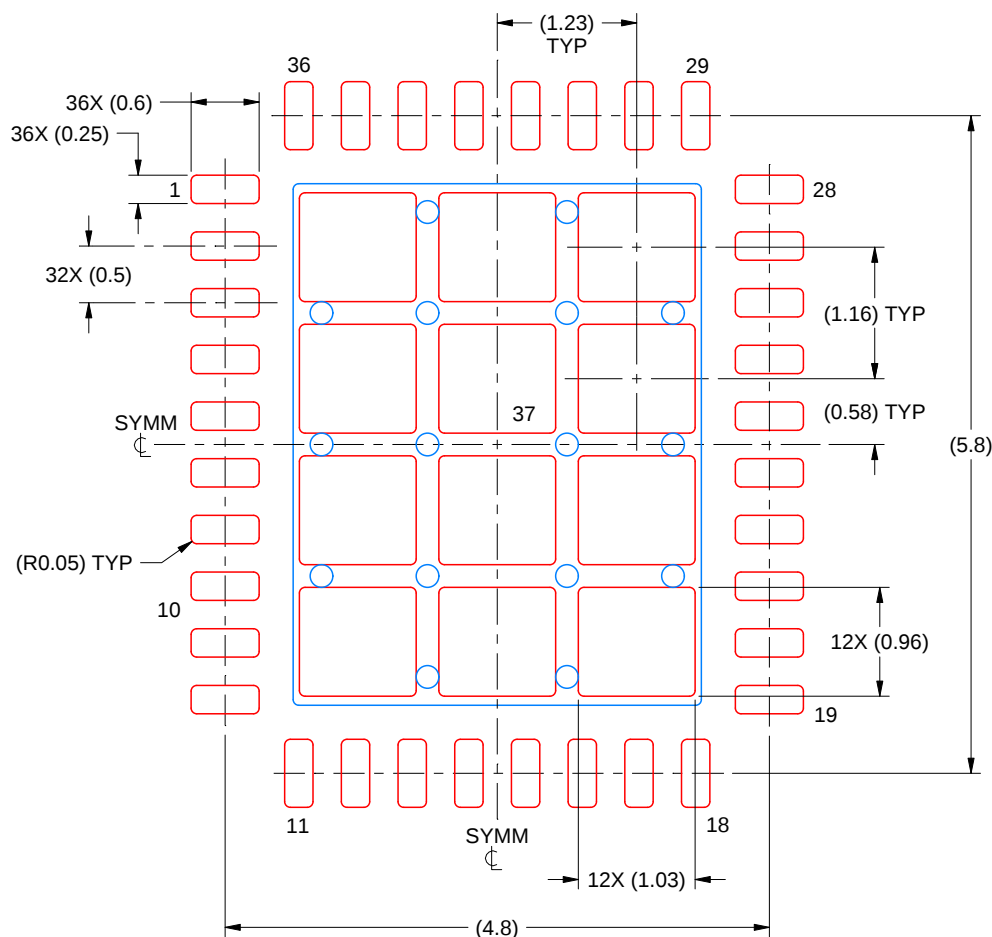
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RRV0036B

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 37
72% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4229473/B 12/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月