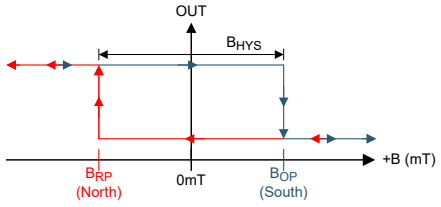
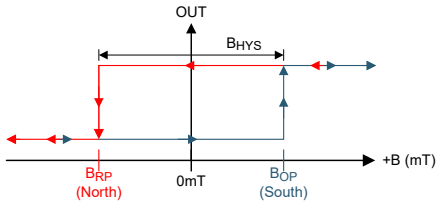
DRV5013 デジタル・ラッチ・ホール効果センサ

1 特長

- デジタル双極性ラッチ ホール センサ
- 優れた温度安定性
  - 温度範囲全体にわたって B_{OP} ±10%
- 複数の感度オプション (B_{OP}/B_{RP})
  - ±1.3mT (FA、FD、「デバイス命名規則」を参照)
  - ±2.7mT (AD、ND、「デバイス命名規則」を参照)
  - ±6mT (AG、「デバイス命名規則」を参照)
  - ±12mT (BC、「デバイス命名規則」を参照)
- 広い電圧範囲をサポート
  - 2.5V～38V
  - 外部レギュレータ不要
- 広い動作温度範囲
  - T_A = -40～+125℃ (Q、*「デバイス命名規則」*を参照)
  - T_A = -40～+150℃ (E、*「デバイス命名規則」*を参照)
- オープン ドレイン出力 (30mA シンク)
- 短いパワーオン時間：35µs
- 小さなパッケージと占有面積
  - 表面実装の 3 ピン SOT-23 (DBZ)
    - 2.92mm × 2.37mm
  - スルーホールの 3 ピン TO-92 (LPG、LPE)
    - 4mm × 3.15mm
- **保護機能：**
  - 電源逆接続保護 (-22V まで)
  - 最大 40V のロード ダンプをサポート
  - 出力短絡保護
  - 出力電流制限



出力状態 (FA、AD、AG、BC バージョン)



反転出力状態 (ND、FD バージョン)

2 アプリケーション

- 電動工具
- 流量計
- バルブとソレノイドの状態
- ブラシレス DC モータ
- 近接センシング
- 回転計

3 説明

DRV5013 デバイスは、全温度範囲にわたる優れた感度安定性と内蔵保護機能によって磁気センシング ソリューションを提供するチョッパ安定化ホール効果センサです。

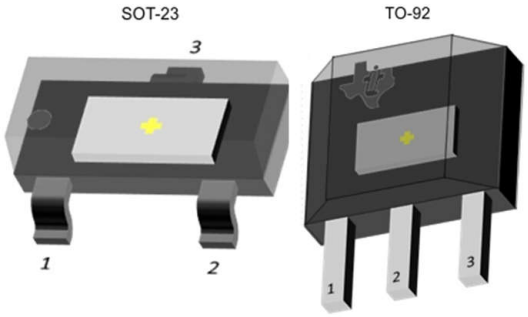
磁界はデジタル双極性ラッチ出力によって示されます。30mA の電流シンク能力を持つオープン ドレイン出力段を備えています。本デバイスは 2.5V～38V の広い電圧範囲で動作し、-22V までの逆極性保護を備えているため、広範な産業用アプリケーションに適しています。

電源逆接続状態、負荷ダンプ、出力短絡 / 過電流に対する保護機能を内蔵しています。

パッケージ情報 (1)

部品番号	パッケージ	本体サイズ (公称)(2)
DRV5013	DBZ (SOT-23、3)	2.92mm × 2.37mm
	LPE (TO-92、3)	4mm × 3.15mm
	LPG (TO-92、3)	4mm × 3.15mm

(1) 利用可能なパッケージについては、データシートの末尾にあるパッケージ オプションについての付録を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



デバイスのパッケージ

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 推奨動作条件.....4
5.4 熱に関する情報.....5
5.5 電気的特性.....5
5.6 スイッチング特性.....5
5.7 磁気特性.....6
5.8 代表的特性.....7
6 詳細説明.....10
6.1 概要.....10
6.2 機能ブロック図.....10
6.3 機能説明.....11
6.4 デバイスの機能モード.....15
7 アプリケーションと実装.....16
7.1 アプリケーション情報.....16
7.2 代表的なアプリケーション.....16
7.3 電源に関する推奨事項.....19
7.4 レイアウト.....19
8 デバイスおよびドキュメントのサポート.....20
8.1 デバイスのサポート.....20
8.2 ドキュメントの更新通知を受け取る方法.....20
8.3 サポート・リソース.....21
8.4 商標.....21
8.5 静電気放電に関する注意事項.....21
8.6 用語集.....21
9 改訂履歴.....21
10 メカニカル、パッケージ、および注文情報.....23

Copyright © 2025 Texas Instruments Incorporated

4 ピン構成および機能

詳細な構成情報については、デバイスのマーキングとメカニカル、パッケージ、および注文情報を参照してください。

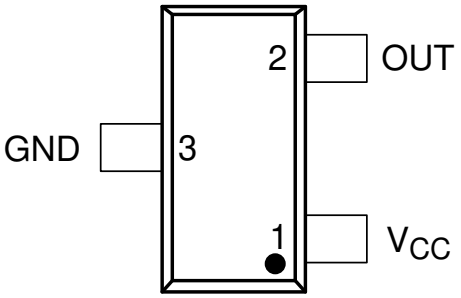


図 4-1. DBZ パッケージ 3 ピン SOT-23 上面図

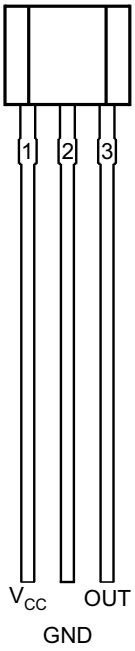


図 4-2. LPG および LPE パッケージ 3 ピン TO-92 上面図

表 4-1. ピンの機能

ピン			タイプ	説明
名称	DBZ	LPG、LPE		
GND	3	2	グランド	グランド ピン
OUT	2	3	出力	ホール センサのオープン ドレイン出力。このオープン ドレインにはプルアップ抵抗が必要です。
V_{CC}	1	1	電源	2.5V～38V の電源。このピンは、V_{CC} 定格の 0.01µF 以上のセラミック コンデンサを使用して GND ピンにバイパスします。

5 仕様

5.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)(1)

		最小値	最大値	単位
電源電圧	V_{CC}	-22 (2)	40	V
	電圧ランプ レート (V_{CC})、V_{CC} < 5V	制限なし		V/µs
	電圧ランプ レート (V_{CC})、V_{CC} > 5V	0	2	
出力ピン電圧		-0.5	40	V
電源逆接続時の出力ピンの逆電流		0	100	mA
磁束密度、B_{MAX}		制限なし		
動作時の接合部温度、T_J	Q、図 8-1 を参照	-40	150	℃
	E、図 8-1 を参照	-40	175	
保管温度、T_{stg}		-65	150	℃

(1) *絶対最大定格*を超えた動作は、デバイスに恒久的な損傷を与える可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) 設計により規定されています。-20V までのみテストされています。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±2500	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	±500	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	最大値	単位
V_{CC}	電源電圧		2.5	38	V
V_O	出力ピン電圧 (OUT)		0	38	V
I_{SINK}	出力ピンの電流シンク (OUT) (1)		0	30	mA
T_A	動作時の周囲温度	Q、図 8-1 を参照	-40	125	℃
		E、図 8-1 を参照	-40	150	

(1) 消費電力および温度の制限に従う必要があります。

Copyright © 2025 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準 (1)		DRV5013		単位
		DBZ (SOT-23)	LPG、LPE (TO-92)	
		3 ピン	3 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	333.2	180	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	99.9	98.6	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	66.9	154.9	℃/W
ψ_{JT}	接合部から上面への特性パラメータ	4.9	40	℃/W
ψ_{JB}	接合部から基板への特性パラメータ	65.2	154.9	℃/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション レポートを参照してください。

5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源 (V_{CC})						
V_{CC}	V_{CC} 動作電圧		2.5		38	V
I_{CC}	動作電源電流	ND、FD バージョン V_{CC} = 2.5V ～ 38V、T_A = 25℃		1.5		mA
		ND、FD バージョン V_{CC} = 2.5V ～ 38V、T_A = $T_{A, MAX}$ (1)		1.5	3.2	
		AD、AG、BC、FA バージョン V_{CC} = 2.5V～38V、T_A = 25°C		2.7		
		AD、AG、BC、FA バージョン V_{CC} = 2.5V～38V、T_A = $T_{A, MAX}$ (1)		3	3.5	
t_{on}	パワーオン時間	AD、AG、BC、ND バージョン		35	50	µs
		FA、FD バージョン		35	70	
オープンドレイン出力 (OUT)						
$r_{DS(on)}$	FET のオン抵抗	V_{CC} = 3.3V、I_O = 10mA、T_A = 25℃		22		Ω
		V_{CC} = 3.3V、I_O = 10mA、T_A = $T_{A,MAX}$ (1)		36	50	
$I_{lkg(off)}$	オフ状態のリーク電流	出力 Hi-Z			1	µA
保護回路						
V_{CCR}	電源逆接続電圧		-22			V
I_{OCP}	過電流保護レベル	OUT を V_{CC} に短絡	15	30	45	mA

(1) $T_{A, MAX}$ は、Q デバイスが 125℃、E デバイスが 150℃です (図 8-1 を参照)。

5.6 スイッチング特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
オープンドレイン出力 (OUT)						
t_d	出力の遅延時間	「B = B_{RP} - 10mT」から「B_{OP} + 10mT」まで 1µs で変化		13	25	µs
t_r	出力の立ち上がり時間 (10% から 90% へ)	R1 = 1kΩ、C_O = 50pF、V_{CC} = 3.3V		200		ns
t_f	出力の立ち下がり時間 (90% から 10% へ)	R1 = 1kΩ、C_O = 50pF、V_{CC} = 3.3V		31		ns

Copyright © 2025 Texas Instruments Incorporated

5.7 磁気特性

自由気流での動作温度範囲内 (特に記述のない限り)

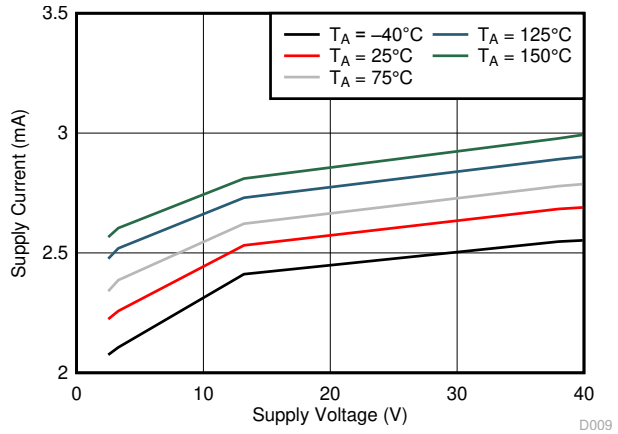
パラメータ		テスト条件	最小値	標準値	最大値	単位 (1)
帯域幅						
f_{BW}	帯域幅 (2)		20	30		kHz
DRV5013FA、DRV5013FD:±1.3mT						
B_{OP}	動作点。図 6-2 を参照	T_A = -40℃～$T_{A,MAX}$ (3)	-0.6	1.3	3.4	mT
B_{RP}	解放点。図 6-2 を参照		-3.4	-1.3	0.6	
B_{hys}	ヒステリシス、B_{hys} = (B_{OP} - B_{RP})		1.2	2.6		
B_O	磁気オフセット、B_O = (B_{OP} + B_{RP}) / 2		-1.5	0	1.5	
DRV5013AD:±2.7mT						
B_{OP}	動作点。図 6-2 を参照	T_A = -40℃～$T_{A,MAX}$ (3)	1	2.7	5	mT
B_{RP}	解放点。図 6-2 を参照		-5	-2.7	-1	
B_{hys}	ヒステリシス、B_{hys} = (B_{OP} - B_{RP})			5.4		
B_O	磁気オフセット、B_O = (B_{OP} + B_{RP}) / 2		-1.5	0	1.5	
DRV5013ND:±2.7mT						
B_{OP}	動作点。図 6-3 を参照	T_A = 25℃	2	2.7	3.3	mT
		T_A = -40℃～$T_{A,MAX}$ (3)	1.5	2.7	3.6	
B_{RP}	解放点。図 6-3 を参照	T_A = 25℃	-3.3	-2.7	-2	
		T_A = -40℃～$T_{A,MAX}$ (3)	-3.6	-2.7	-1.5	
B_{hys}	ヒステリシス、B_{hys} = (B_{OP} - B_{RP})	T_A = 25℃	4.3	5.4		
		T_A = -40℃～$T_{A,MAX}$ (3)	3	5.4		
B_O	磁気オフセット、B_O = (B_{OP} + B_{RP}) / 2	T_A = 25℃	-0.5	0	0.5	
		T_A = -40℃～$T_{A,MAX}$ (3)	-1	0	1	
DRV5013AG:±6mT						
B_{OP}	動作ポイント	T_A = –40℃ ～ $T_{A,MAX}$ (3)	3	6	9	mT
B_{RP}	リリース ポイント		-9	-6	-3	mT
B_{hys}	ヒステリシス、B_{hys} = (B_{OP} - B_{RP})	T_A = -40℃～$T_{A,MAX}$ (3)		12		mT
B_O	磁気オフセット、B_O = (B_{OP} + B_{RP}) / 2		-1.5	0	1.5	mT
DRV5013BC:±12mT						
B_{OP}	動作点。図 6-2 を参照	T_A = -40℃～$T_{A,MAX}$ (3)	6	12	18	mT
B_{RP}	解放点。図 6-2 を参照		-18	-12	-6	
B_{hys}	ヒステリシス、B_{hys} = (B_{OP} - B_{RP})			24		
B_O	磁気オフセット、B_O = (B_{OP} + B_{RP}) / 2		-1.5	0	1.5	

(1) 1mT = 10 ガウス。
(2) 帯域幅とは、検出と出力への変換が可能な、最も速く変化する磁界を表します。
(3) $T_{A, MAX}$ は、Q デバイスが 125℃、E デバイスが 150℃です (図 8-1 を参照)。

Copyright © 2025 Texas Instruments Incorporated

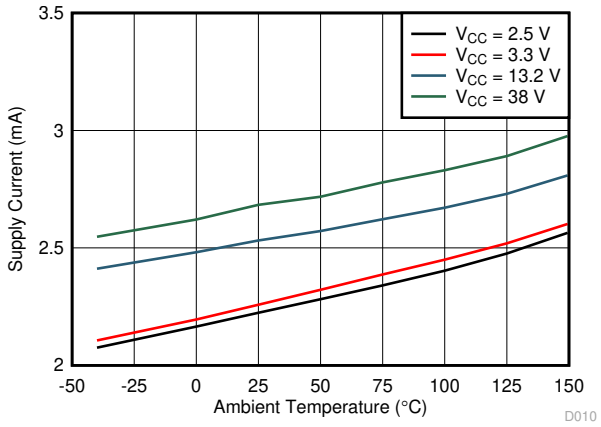
5.8 代表的特性

T_A > 125°C のデータは、「E」温度範囲指定子を持つデバイスでのみ有効です (デバイスの命名規則 を参照)



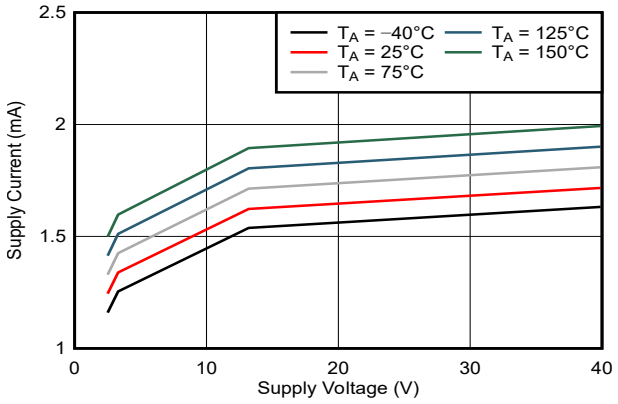
バージョン：DRV5013AD、DRV5013AG、DRV5013BC、DRV5013FA

図 5-1. I_{CC} と V_{CC} との関係



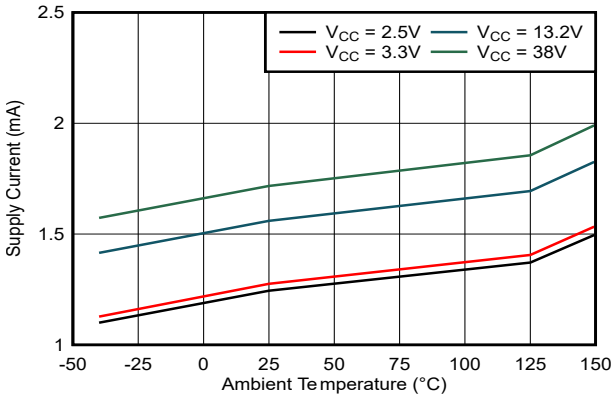
バージョン：DRV5013AD、DRV5013AG、DRV5013BC、DRV5013FA

図 5-2. I_{CC} vs 温度



バージョン：DRV5013ND、DRV5013FD

図 5-3. I_{CC} と V_{CC} との関係



バージョン：DRV5013ND、DRV5013FD

図 5-4. I_{CC} vs 温度

Copyright © 2025 Texas Instruments Incorporated

5.8 代表的特性 (続き)

T_A > 125°C のデータは、「E」温度範囲指定子を持つデバイスでのみ有効です (デバイスの命名規則 を参照)

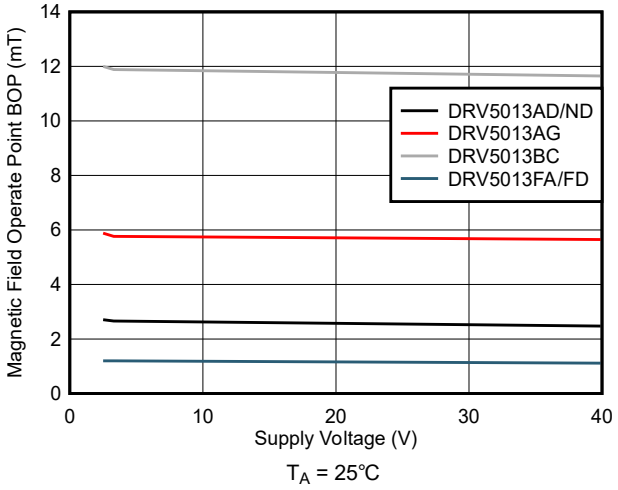


図 5-5. B_{OP} と V_{CC} との関係

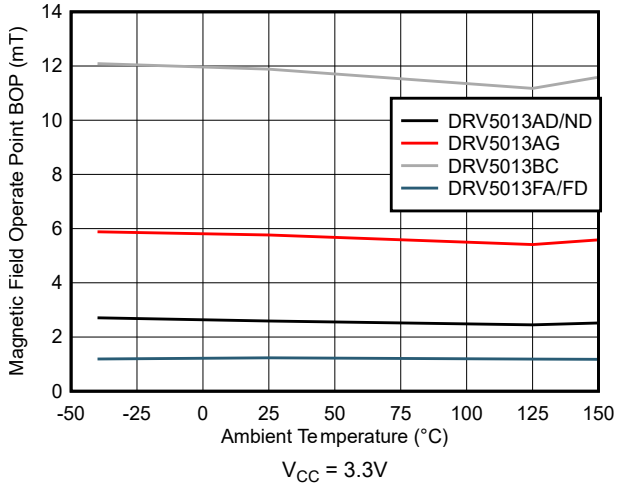


図 5-6. B_{OP} と温度との関係

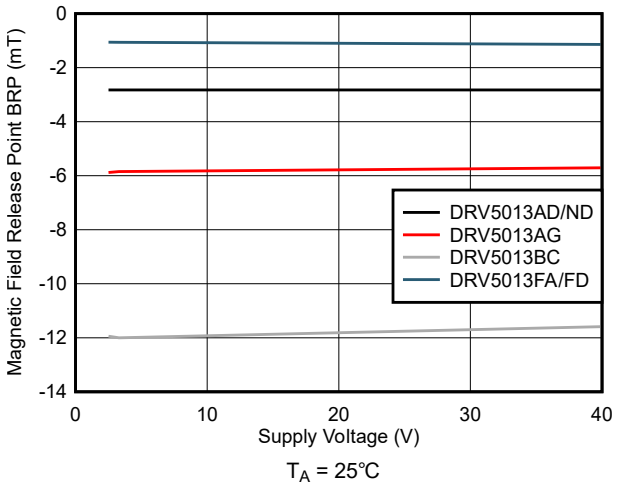


図 5-7. B_{RP} と V_{CC} との関係

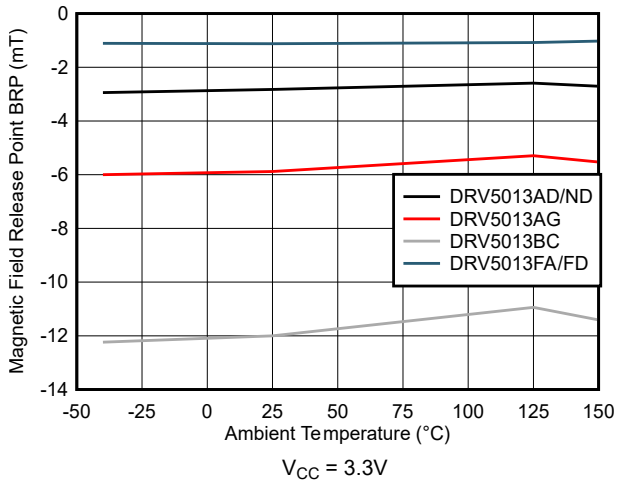


図 5-8. B_{RP} と温度との関係

Copyright © 2025 Texas Instruments Incorporated

5.8 代表的特性 (続き)

T_A > 125°C のデータは、「E」温度範囲指定子を持つデバイスでのみ有効です (デバイスの命名規則 を参照)

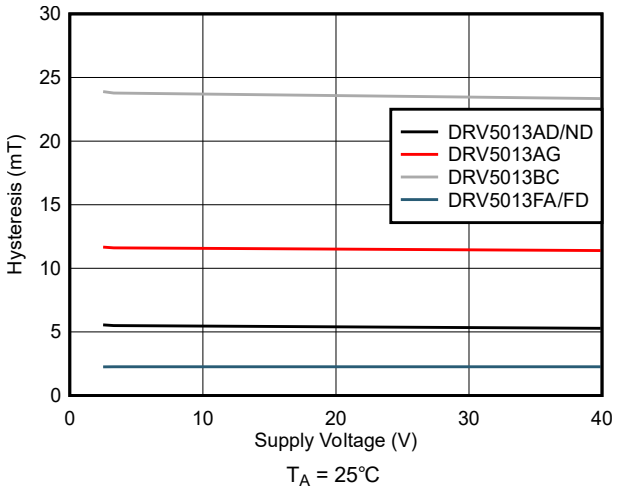


図 5-9. ヒステリシスと V_{CC} との関係

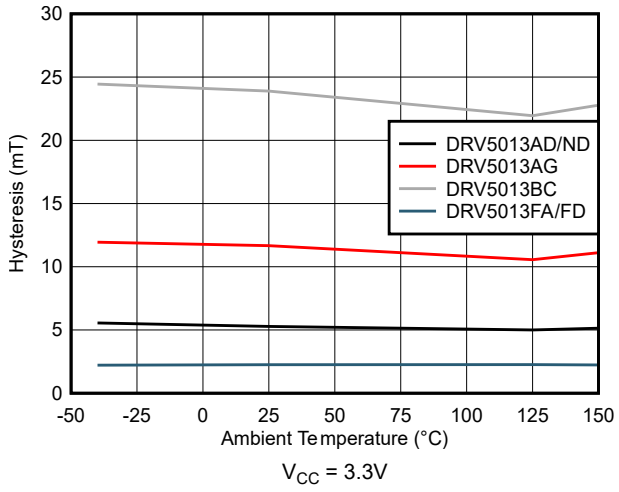


図 5-10. ヒステリシスと温度との関係

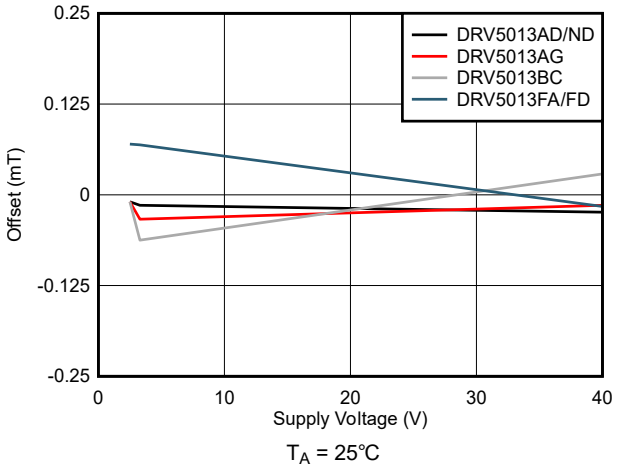


図 5-11. オフセットと V_{CC} との関係

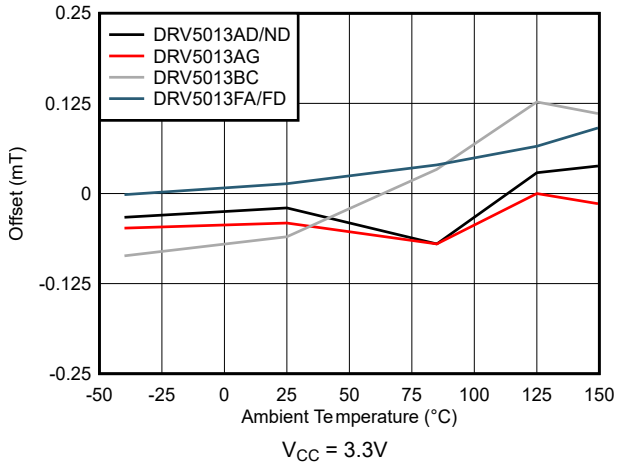


図 5-12. オフセットと温度との関係

Copyright © 2025 Texas Instruments Incorporated

6 詳細説明

6.1 概要

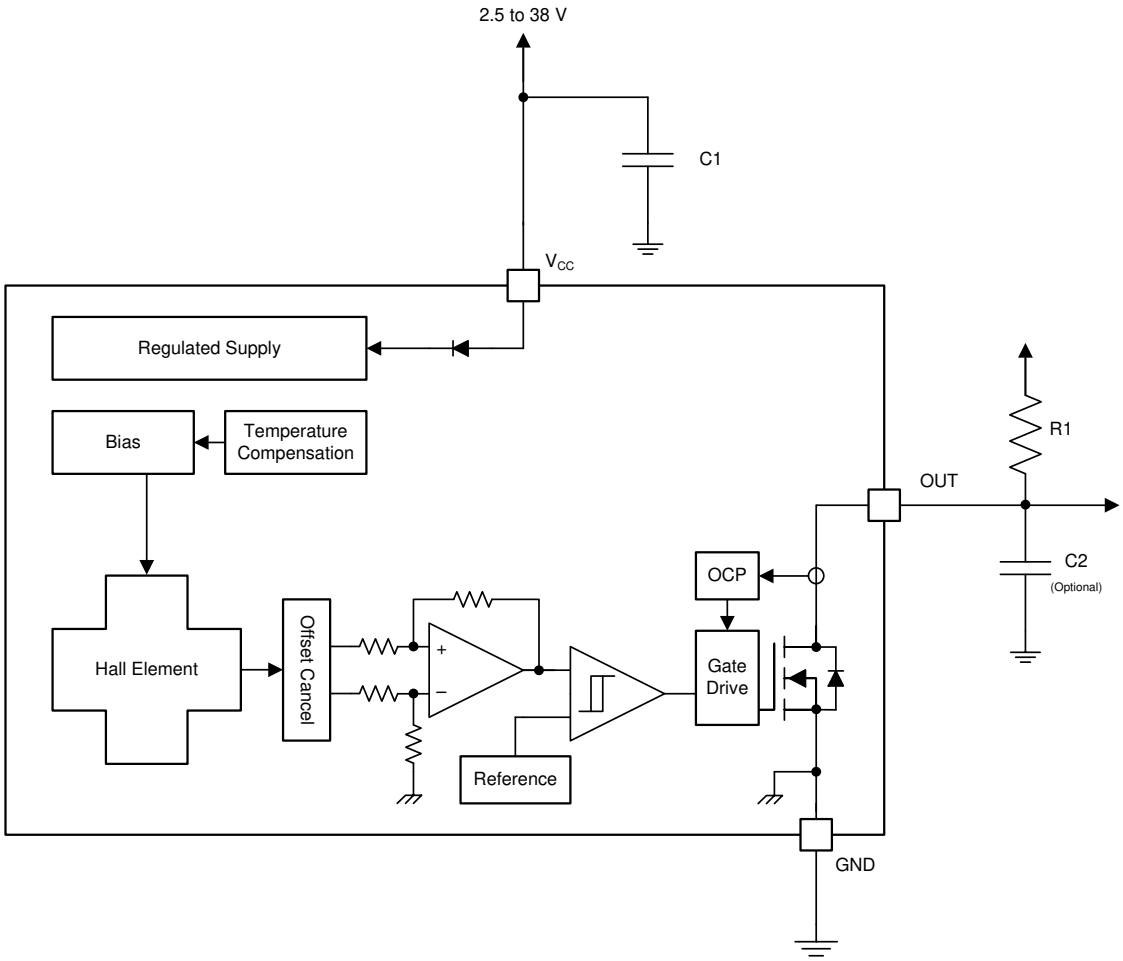
DRV5013 デバイスは、磁気センシング用途向けのデジタル ラッチ出力付きチョッパ安定化ホール センサです。DRV5013 デバイスは、2.5V～38V の電源電圧で動作でき、-22V の継続的なバッテリ逆接続状態に耐えられます。-22V～2.4V が V_{CC} ピンに (GND を基準として) 印加されている場合、DRV5013 デバイスは動作しません。また、本デバイスは過渡的に最大 40V の電源電圧に耐えることができます。

磁界の極性は次のように定義されます。パッケージのマークされた側の近くに S 極があると、センサに正の磁束密度を誘導し、パッケージのマークされた側の近くに N 極があると、センサに負の磁束密度を誘導します。

出力の状態は、パッケージに対して垂直な磁束密度によって決まります。正の磁束密度が動作点スレッショルド B_{OP} より大きい場合、AD、AG、BC、FA デバイス バージョンでは出力が LOW にプルされます (反転 ND および FD デバイス バージョンでは HIGH に解放されます)。負の磁束密度が解放点スレッショルド B_{RP} より小さい場合、AD、AG、BC、FA デバイス バージョンでは出力が HIGH に解放されます (反転 ND および FD デバイス バージョンでは LOW にプルされます)。動作点と解放点の間にヒステリシスが組み込まれているため、磁気ノイズが誤って出力を変化させることはありません。

OUT ピンには外付けプルアップ抵抗が必要です。OUT ピンは V_{CC} またはその他の電源電圧にプルアップできます。そのため、コントローラ回路と簡単に接続できます。

6.2 機能ブロック図



Copyright © 2025 Texas Instruments Incorporated

6.3 機能説明

6.3.1 磁界方向の定義

図 6-1 に、パッケージのマーキングされた側に S 極が存在する場合を正の磁束密度として定義している状態を示します。

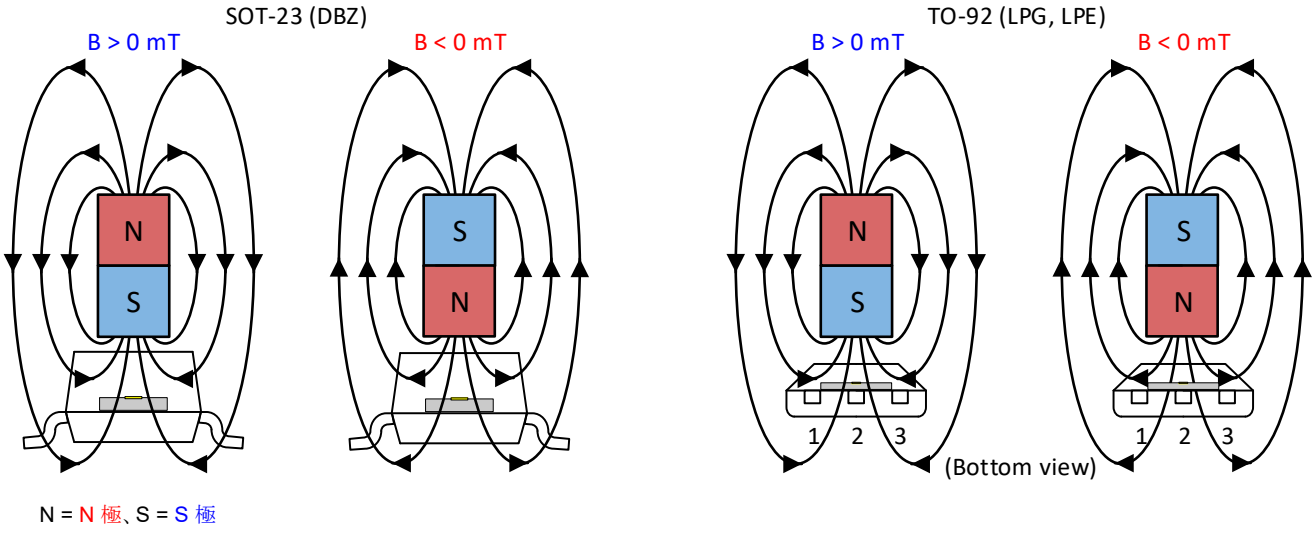


図 6-1. 磁界方向の定義

6.3.2 デバイスの出力

磁束密度が B_{RP} と B_{OP} の間で、本デバイスの電源をオンにすると、本デバイスの出力は不定になり、Hi-Z または Low のどちらかになります。磁束密度が B_{OP} より大きい場合、出力は Low になります (反転 ND および FD バージョンでは High に解放されます)。磁束密度が B_{RP} より小さい場合、出力リファレンス電圧とプルアップ抵抗に応じて、出力は High に解放されます (反転 ND および FD バージョンでは Low にプルされます)。

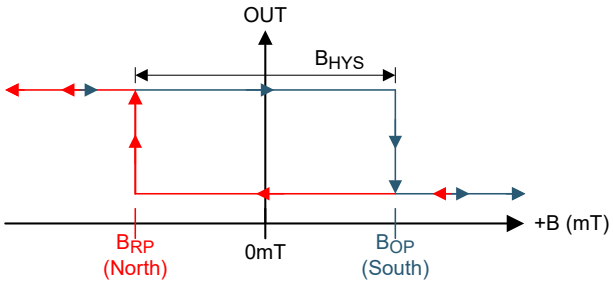


図 6-2. 出力状態 (FA、AD、AG、BC バージョン)

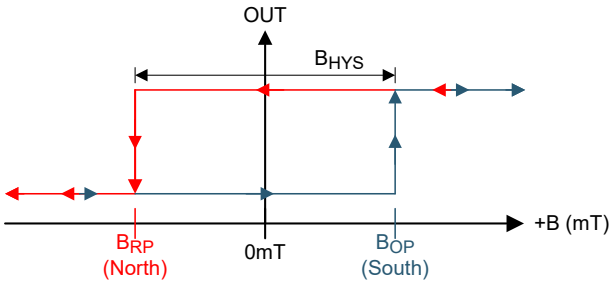


図 6-3. 反転出力状態 (ND、FD バージョン)

6.3.3 パワーオン時間

DRV5013 デバイスに V_{CC} を印加した後、OUT ピンが有効になるまでに t_{on} が経過する必要があります。電源オン シーケンス中、出力は Hi-Z です。t_{on} が経過すると、図 6-4 と図 6-5 に示すパルスが発生します。このパルスにより、DRV5013 出力が起動後有効であるかどうかをホスト プロセッサは判定できます。このパルスを含めて、パワーオン シーケンスは、すべてのデバイス出力バージョン (AD、AG、BC、FA、FD、ND) で同じです。以下のケース 1、2、3、4 では、非反転出力バージョン (AD、AG、BC、FA) の有効な出力例を示します。ケース 1 (図 6-4) とケース 2 (図 6-5) において、出力は、一定の磁束密度 ($B > B_{OP}$ かつ $B < B_{RP}$) を仮定して定義されています。

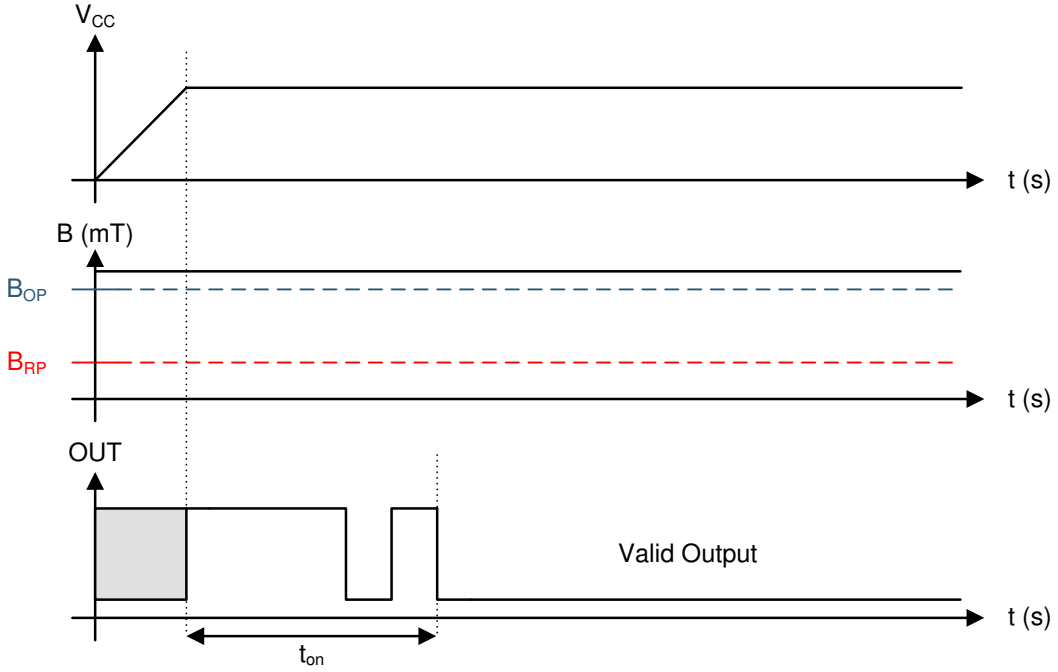


図 6-4. ケース 1 : $B > B_{OP}$ のときに電源をオン

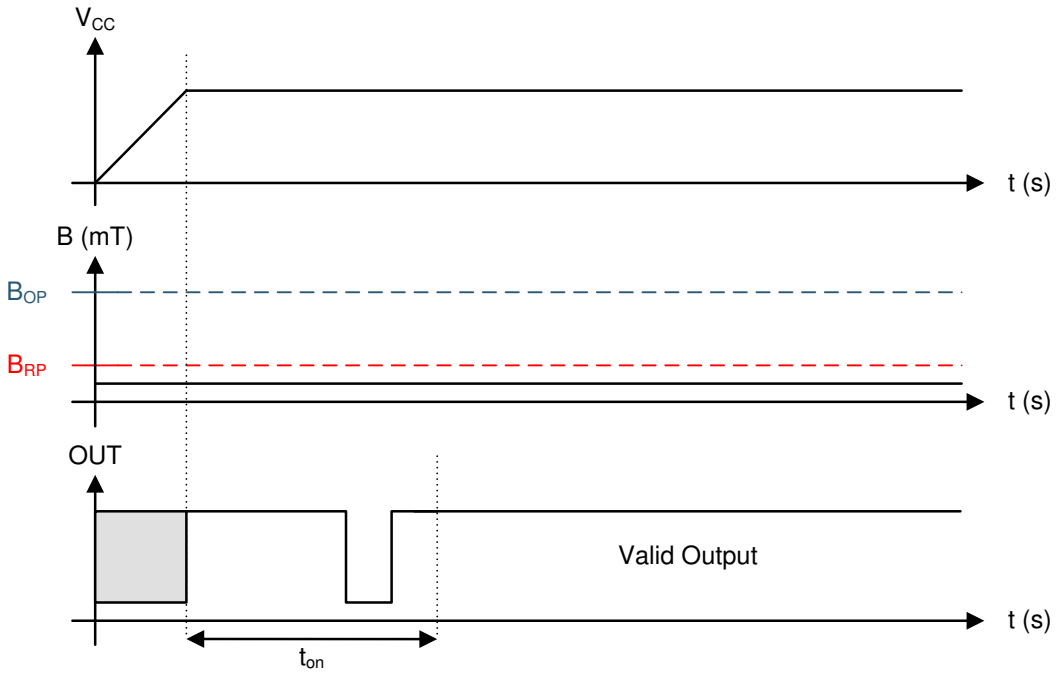


図 6-5. ケース 2 : $B < B_{RP}$ のときに電源をオン

Copyright © 2025 Texas Instruments Incorporated

B_{RP} < B < B_{OP} の磁束密度で本デバイスの電源をオンにすると、本デバイスの出力は不定になり、Hi-Z になるか Low にプルされるかのどちらかになります。電源オン シーケンス中、t_{on} が経過するまで、出力は Hi-Z に保持されます。t_{on} が経過すると、t_{on} が経過したことを示すため、OUT ピンにパルスが出力されます。t_{on} 後、磁束密度が変化して B_{OP} < B になると、出力は解放されます。ケース 3 (図 6-6) とケース 4 (図 6-7) に、この動作の例を示します。

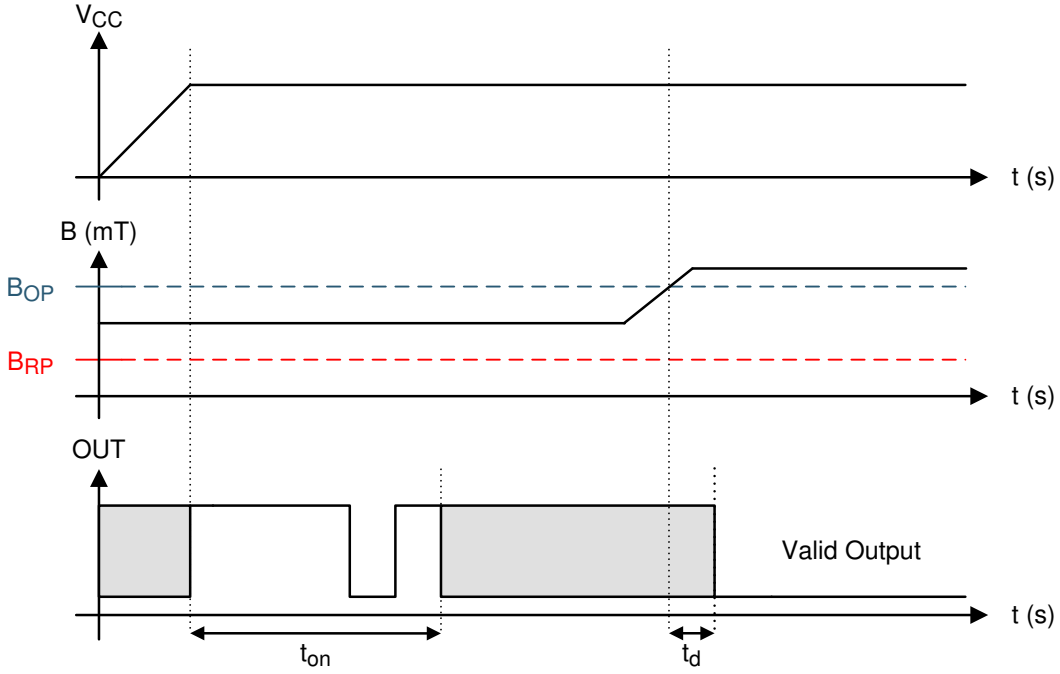


図 6-6. ケース 3 : B_{RP} < B < B_{OP} のときに電源をオン、その後 B > B_{OP}

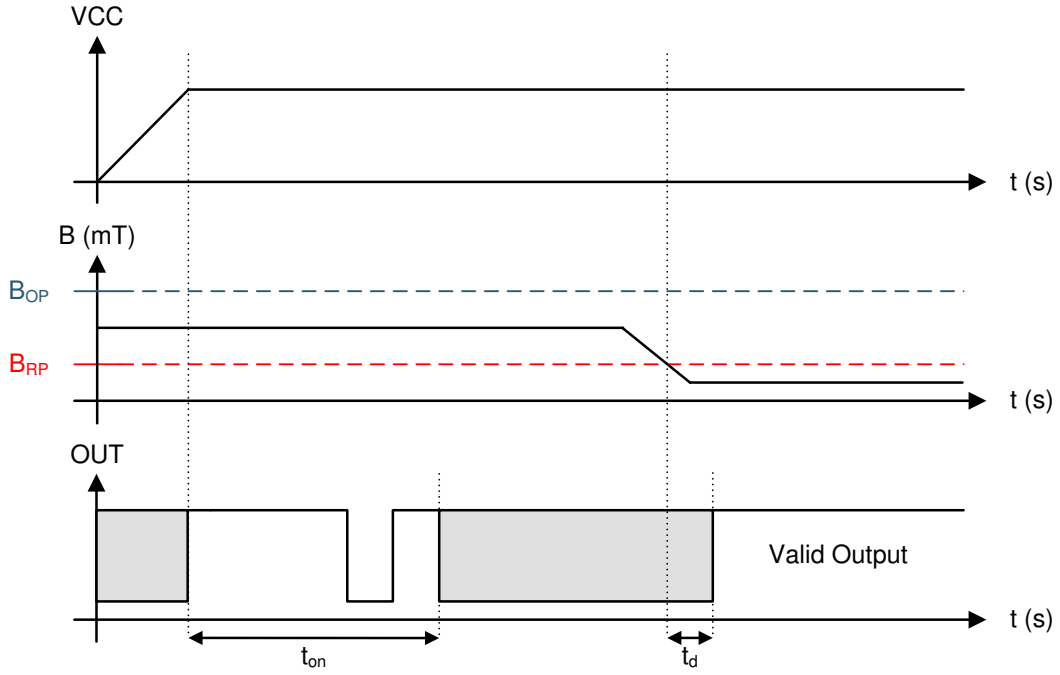


図 6-7. ケース 4 : B_{RP} < B < B_{OP} のときに電源をオン、その後 B < B_{RP}

6.3.4 出力段

図 6-8 に、DRV5013 のオープン ドレイン NMOS 出力構造を示します。この出力の最大シンク電流定格は 30mA です。正常に動作させるため、式 1 を使ってプルアップ抵抗 (R1) の値を計算します。

$$\frac{V_{ref}\,max}{30\ mA} \le R1 \le \frac{V_{ref}\,min}{100\ \mu A} \tag{1}$$

R1 のサイズは、OUT の立ち上がり時間と、OUT が Low にプルされている際の電流との間のトレードオフです。一般に、電流は小さいほど良いですが、遷移時間を短くし、帯域幅を広げるには、スイッチングを速くするために抵抗を小さくする必要があります。

また、出力ドライバが OUT ピンをほぼ GND までプルできるように、R1 の値を 500Ω よりも大きくします。

注

V_{ref} は V_{CC} に限定されません。このピンの許容電圧範囲は、絶対最大定格 で規定されています。

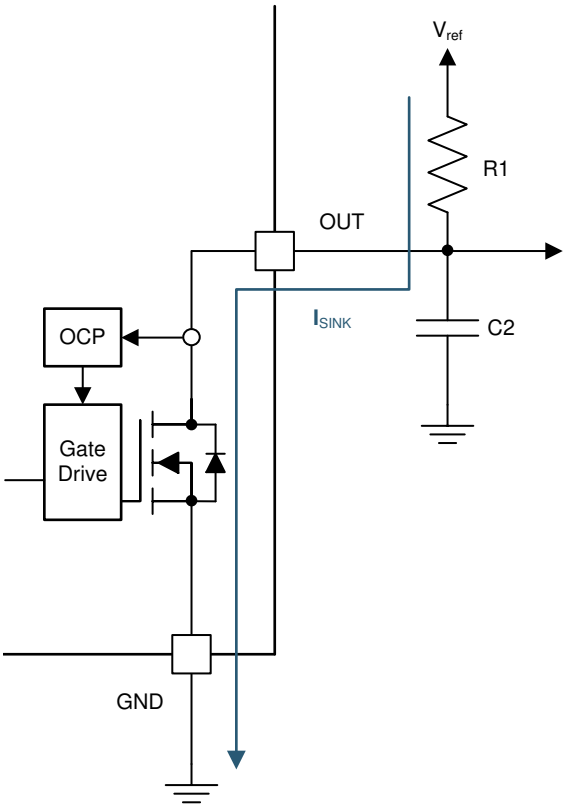


図 6-8. NMOS オープン ドレイン出力

システムの帯域幅仕様に基づいて C2 の値を選択します (式 2 を参照)。

$$2 \times f_{BW}\ (Hz) < \frac{1}{2\pi \times R1 \times C2} \tag{2}$$

ほとんどのアプリケーションでは、この C2 フィルタリング コンデンサは不要です。

Copyright © 2025 Texas Instruments Incorporated

6.3.5 保護回路

DRV5013 デバイスは、過電流および電源逆接続条件から完全に保護されています。表 6-1 に、保護回路のまとめを示します。

表 6-1. 保護回路のまとめ

フォルト	条件	デバイス	説明	復帰
FET 過負荷 (OCP)	$I_{SINK} \geqq I_{OCP}$	動作	出力電流は I_{OCP} にクランプされます。	$I_O < I_{OCP}$
負荷ダンプ	$38V < V_{CC} < 40V$	動作	デバイスは過渡的に動作します。	$V_{CC} \leqq 38V$
電源逆接続	$-22V < V_{CC} < 0V$	ディスエーブル	デバイスはこの条件に耐えます。	$V_{CC} \geqq 2.5V$

6.3.5.1 過電流保護 (OCP)

アナログ電流制限回路は、FET を流れる電流を制限します。ドライバ電流は I_{OCP} にクランプされます。このクランプ中、出力 FET の $r_{DS(on)}$ は公称値よりも増加します。

6.3.5.2 負荷ダンプ保護機能

DRV5013 デバイス は、公称 38V までの DC V_{CC} 条件で動作し、さらに V_{CC} = 40V にも耐えることができます。この保護には電流制限直列抵抗は不要です。

6.3.5.3 電源逆接続保護

V_{CC} ピンと GND ピンが逆に接続されても (-22V まで)、DRV5013 デバイスは保護されます。

注

電源逆接続時に、OUT ピンの逆電流が、「絶対最大定格」に規定された定格を超えないようにする必要があります。

6.4 デバイスの機能モード

DRV5013 デバイスは、V_{CC} が 2.5V と 38V の間にあるときのみアクティブになります。

電源逆接続条件が存在する場合、本デバイスは非アクティブになります。

Copyright © 2025 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

DRV5013 デバイスは磁界センシング用途で使用されます。

7.2 代表的なアプリケーション

7.2.1 代表的な回路

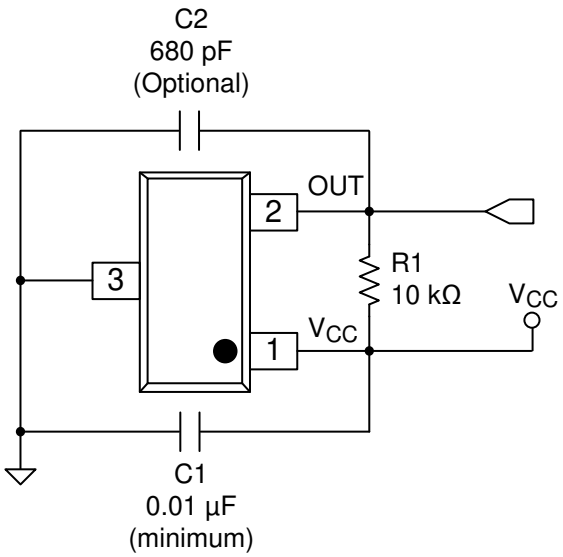


図 7-1. 代表的なアプリケーション回路

7.2.1.1 設計要件

この設計例では、表 7-1 に記載されているパラメータを入力パラメータとして使用します。

表 7-1. 設計パラメータ

設計パラメータ	略号	数値の例
電源電圧	V_{CC}	3.2～3.4V
システム帯域幅	f_{BW}	10kHz

7.2.1.2 詳細な設計手順

表 7-2. 外付け部品

部品	ピン 1	ピン 2	推奨事項
C1	V_{CC}	GND	V_{CC} 定格の 0.01µF 以上のセラミック・コンデンサ
C2	OUT	GND	オプション：セラミック・コンデンサを GND との間に接続します。
R1	OUT	REF (1)	抵抗プルアップが必要です。

(1) REF は DRV5013 デバイスのピンではありませんが、OUT ピンには REF 電源電圧プルアップが必要です。OUT ピンを V_{CC} にプルアップすることもできます。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.2.1 構成例

3.3V システムでは、3.2V ≦ V_{ref} ≦ 3.4V とします。R1 の許容範囲を計算するには、式 3 を使います。

$$\frac{V_{ref}\ max}{30\ mA} \leq R1 \leq \frac{V_{ref}\ min}{100\ \mu A} \tag{3}$$

この設計例では、R1 の許容範囲を計算するために式 4 を使います。

$$\frac{3.4\ V}{30\ mA} \leq R1 \leq \frac{3.2\ V}{100\ \mu A} \tag{4}$$

したがって、次のようになります。

$$113\Omega \leqq R1 \leqq 32k\Omega \tag{5}$$

R1 (式 5) の許容範囲を確認した後、R1 として 500Ω～32kΩ の値を選択します。

10kHz のシステム帯域幅を仮定して、C2 の値を計算するために式 6 を使います。

$$2 \times f_{BW}\ (Hz) < \frac{1}{2\pi \times R1 \times C2} \tag{6}$$

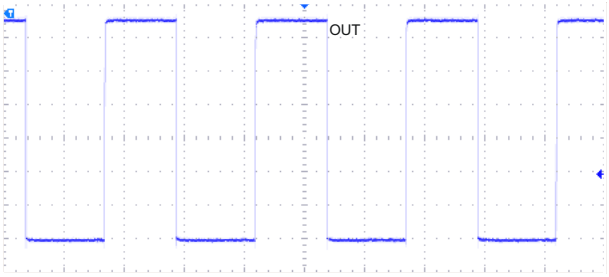
この設計例では、C2 の値を計算するために式 7 を使います。

$$2 \times 10\ kHz < \frac{1}{2\pi \times R1 \times C2} \tag{7}$$

10kΩ の R1 値と 820pF 未満の C2 値は、10kHz のシステム帯域幅の要件を満たします。

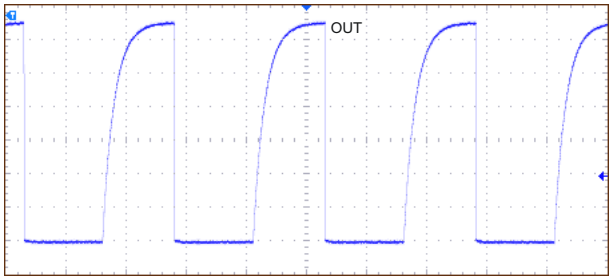
R1 = 10kΩ と C2 = 680pF を選択すると、コーナー周波数が 23.4kHz のローパス・フィルタが得られます。

7.2.1.3 アプリケーション曲線



R1 = 10kΩ プルアップ　　C2 なし

図 7-2. 10kHz のスイッチング磁界



R1 = 10kΩ プルアップ　　C2 = 680pF

図 7-3. 10kHz のスイッチング磁界

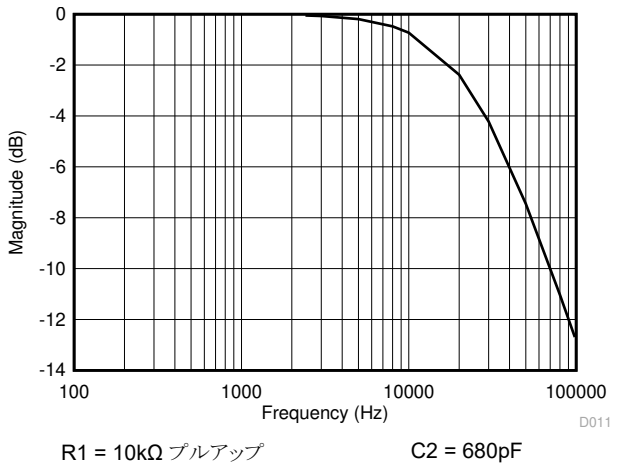


図 7-4. ローパス・フィルタリング

7.2.2 代替の 2 線式アプリケーション

配線本数を最小限に抑える必要があるシステムの場合、本デバイスの出力を抵抗を介して V_{CC} に接続し、総電源電流をコントローラの近くで検出できます。

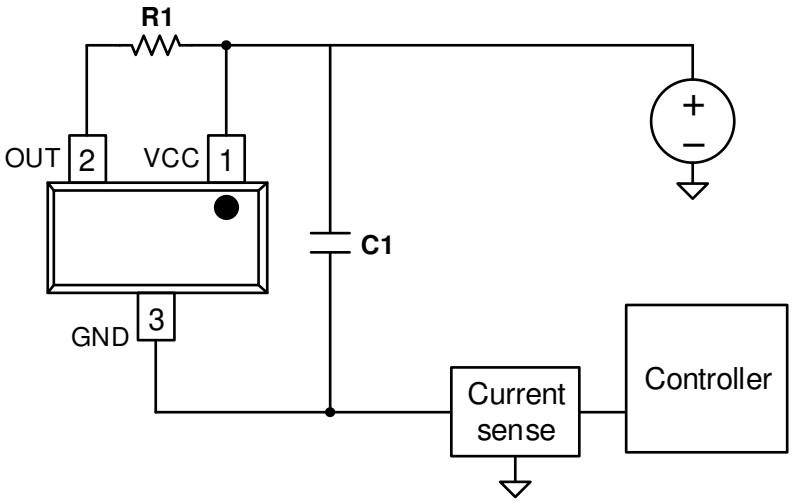


図 7-5. 2 線式アプリケーション

電流は、シャント抵抗またはその他の回路を使って測定できます。

7.2.2.1 設計要件

表 7-3 に、関連する設計パラメータを示します。

表 7-3. 設計パラメータ

設計パラメータ	略号	数値の例
電源電圧	V_{CC}	12V
OUT 抵抗	R1	1kΩ
バイパス・コンデンサ	C1	0.1µF
B < B_{RP} のときの電流	$I_{RELEASE}$	約 3mA
B > B_{OP} のときの電流	$I_{OPERATE}$	約 15mA

Copyright © 2025 Texas Instruments Incorporated

7.2.2.2 詳細な設計手順

本デバイスのオープン・ドレイン出力が高インピーダンスの場合、経路を流れる電流は本デバイスの I_{CC} (約 3mA) と等しくなります。

出力が Low をプルすると、V_{CC} / (R1 + $r_{DS(on)}$) に等しい並列電流経路が追加されます。12V と 1kΩ を使った場合、並列電流は約 12mA であり、総電流は約 15mA となります。

ローカル・バイパス・コンデンサ C1 は 0.1µF 以上とし、電源線の相互接続に大きなインダクタンスが存在する場合はより大きな値にする必要があります。

7.3 電源に関する推奨事項

DRV5013 デバイスは、2.5V～38V の入力電源電圧 (VM) 範囲で動作するように設計されています。V_{CC} 定格の 0.01µF 以上のセラミック・コンデンサを DRV5013 デバイスのできるだけ近くに配置する必要があります。電源によって生成される大きな高周波リップルおよびノイズ成分を減衰させるには、大きな値のバイパス・コンデンサが必要とされる場合があります。テキサス・インスツルメンツは、電源電圧の変動を 50mV_{PP} 未満に制限することを推奨します。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

最小限のインダクタンスで効率的に電力を供給するため、DRV5013 デバイスの近くにバイパス・コンデンサを配置する必要があります。最も安定した電圧を入力に供給するため、外付けプルアップ抵抗をマイクロコントローラの入力の近くに配置する必要があります。その代わりに、マイクロコントローラの GPIO 内の内蔵プルアップ抵抗を使うこともできます。

通常、DRV5013 デバイスの下に PCB 銅プレーンを使用しても磁束には影響がなく、デバイスの性能を妨げません。これは、銅が強磁性体ではないためです。しかし、付近のシステム・コンポーネントが鉄またはニッケルを含んでいる場合、予測できない方法で磁束の方向を変化させる可能性があります。

7.4.2 レイアウト例

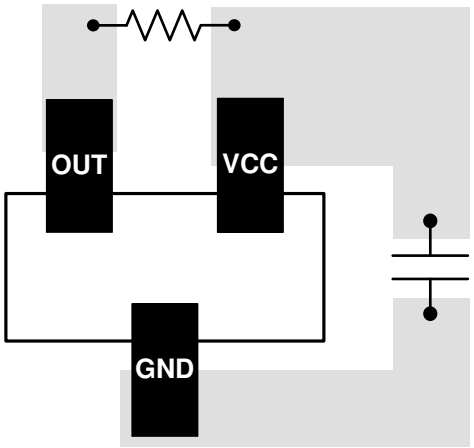


図 7-6. DRV5013 のレイアウト例

8 デバイスおよびドキュメントのサポート

8.1 デバイスのサポート

8.1.1 デバイスの命名規則

DRV5013 デバイスの注文可能型番全体を読むための凡例を 図 8-1 に示します。

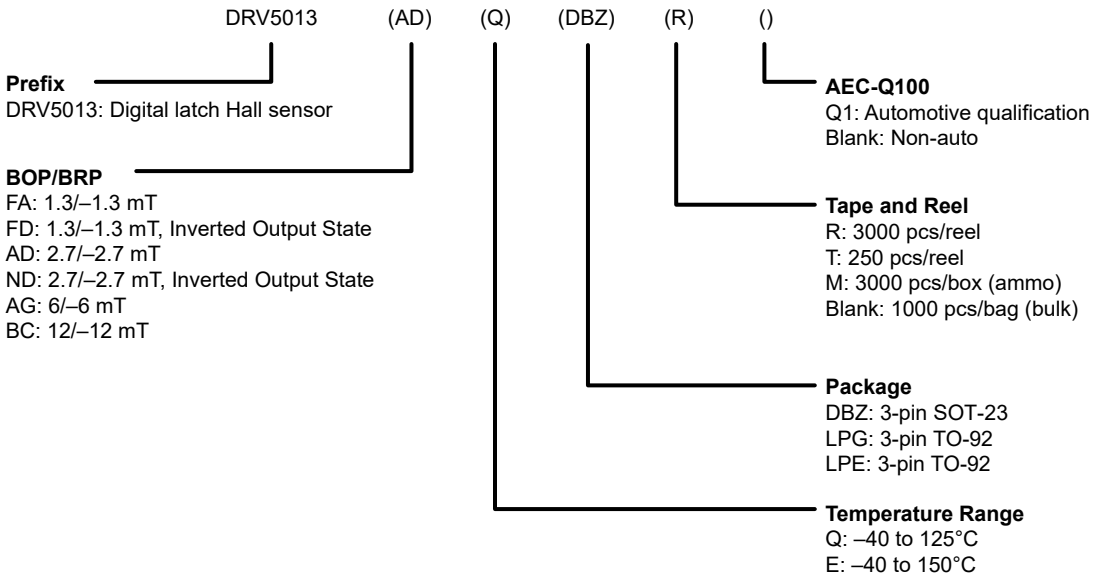


図 8-1. デバイスの命名規則

8.1.2 デバイスのマーキング

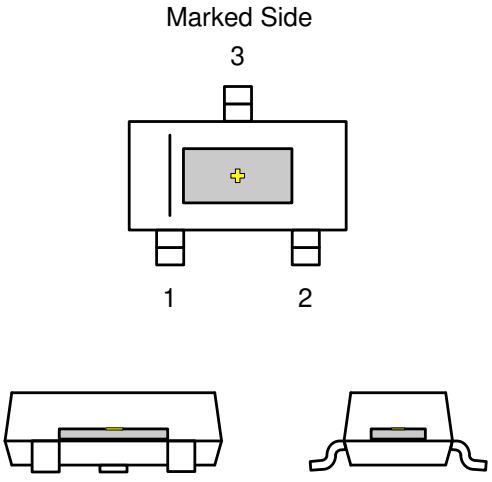


図 8-2. SOT-23 (DBZ) パッケージ

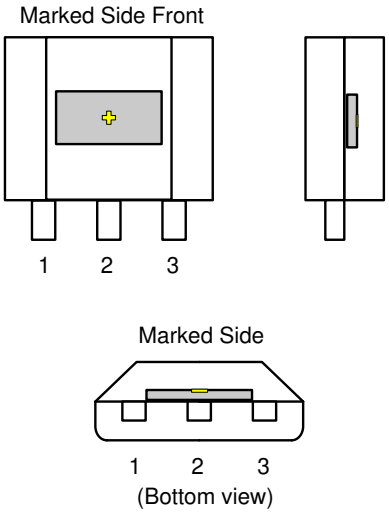


図 8-3. TO-92 (LPG、LPE) パッケージ

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision M (June 2024) to Revision N (July 2025)	Page
• データシートに FD デバイス情報を追加	1
• 「*代表的特性*」セクションに DRV5013FD デバイス バージョンを含むグラフを追加	7
• 出力デバイス バージョン FD のスイッチングについて説明するテキストを更新	10
• 「*デバイスの出力*」セクションに反転出力デバイス バージョン FD を含むテキストを追加	11
• 「*パワーオン時間*」セクションに出力デバイス バージョン FD に関するテキストを追加	12
• 反転出力デバイス バージョン FD を含めるように凡例を更新	20

Changes from Revision L (February 2023) to Revision M (June 2024)	Page
• データシートに ND デバイス情報を追加	1
• 「代表的特性」セクションのヘッダーの温度条件の記述を変更	7
• 「代表的特性」セクションに DRV5013ND および DRV5013FA デバイス バージョンを含むグラフを追加	7
• 「概要」セクションに、反転出力デバイス バージョンと非反転出力デバイス バージョンの違いを強調する文章を追加	10
• 「磁界方向の定義」セクションを変更	11
• 「デバイスの出力」セクションに、反転出力デバイス バージョンと非反転出力デバイス バージョンの違いを強調する文章を追加	11
• 「パワーオン時間」セクションに、反転出力デバイス バージョンと非反転出力デバイス バージョンの違いを強調するための文章を追加	12

Changes from Revision K (August 2019) to Revision L (February 2023)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1

- 表のタイトルを「製品情報」からパッケージ情報.....1
- 「電源に関する推奨事項」および「レイアウト」セクションを「アプリケーションと実装」セクションに移動.....19

Changes from Revision J (June 2019) to Revision K (August 2019) **Page**

- *「絶対最大定格」*表の Q バージョン デバイスの既存の範囲を示すように T_J を変更.....4
- *「絶対最大定格」*表に T_J の E バージョンを追加.....4
- *「推奨動作条件」*表の既存の範囲が Q バージョン デバイスのものであることを示すように T_A を変更.....4
- *「推奨動作条件」*表に T_A の E バージョンを追加.....4
- E バージョン デバイスと Q バージョン デバイスの違いを強調するため、I_{CC} のテスト条件の T_A を 125 から $T_{A,MAX}$ に変更。.....5
- E バージョン デバイスと Q バージョン デバイスの違いを強調するため、$r_{DS(on)}$ のテスト条件の T_A を 125 から $T_{A,MAX}$ に変更。.....5
- E デバイスと Q デバイスの違いを強調するため、すべてのテスト条件の T_A max を 125 から $T_{A,MAX}$ に変更.....6
- *「代表的特性」*セクションに新しい条件文を追加.....7
- 図 1、図 2、図 4、図 6、図 8、図 10 に 150℃までのデータを追加.....7

Changes from Revision I (August 2018) to Revision J (June 2019) **Page**

- データシートに TO-92 (LPE) パッケージを追加.....1

Changes from Revision H (September 2016) to Revision I (August 2018) **Page**

- *「電源に関する推奨事項」*セクションを変更.....19

Changes from Revision G (August 2016) to Revision H (September 2016) **Page**

- 「*電気的特性*」表の FA バージョンのパワーオン時間を変更.....5

Changes from Revision F (May 2016) to Revision G (August 2016) **Page**

- 「磁気特性」表の FA バージョンの B_{OP} の最大値と B_{RP} の最小値を変更.....6
- 「レイアウト」セクションを追加.....19

Changes from Revision E (February 2016) to Revision F (May 2016) **Page**

- FA バージョンの暫定的な制限値を修正.....6

Changes from Revision D (December 2015) to Revision E (February 2016) **Page**

- FA デバイス オプションを追加.....1
- *「磁気特性」*表に帯域幅の標準値を追加.....6

Changes from Revision C (September 2014) to Revision D (June 2015) **Page**

- SOT-23 パッケージの本体サイズを訂正。SIP パッケージ名を TO-92 に訂正。.....1
- 「絶対最大定格」に B_{MAX} を追加.....4

Copyright © 2025 Texas Instruments Incorporated

- 「接合部温度」から表の注を削除 4
- 「*コミュニティ・リソース*」を追加 20
- パッケージ テープ アンド リールの M とブランクの選択肢を更新 20

Changes from Revision B (July 2014) to Revision C (September 2014) **Page**

- 高感度オプションを更新 1
- 「動作時の接合部温度」の最大値を 150℃に変更 4
- 「スイッチング特性」の出力の立ち上がり / 立ち下がり時間の標準値を更新し、最大値を削除 5
- 「磁気特性」の値を更新 6
- 「代表的特性」のすべてのグラフを更新 7
- 式 4 を更新 17
- *デバイスの命名規則* を更新 20

Changes from Revision A (March 2014) to Revision B (June 2014) **Page**

- *「電気的特性」の I_{OCP} の最小値と最大値をそれぞれ 20 と 40 から 15 と 45 に変更* 5
- 「磁気特性」表の±2.3mT の B_{RP} パラメータの最小値を -4 から -5 に変更 6
- 「磁気特性」表の各デバイス オプションのヒステリシス値を更新 6

Changes from Revision * (March 2014) to Revision A (March 2014) **Page**

- 「ホール IC」をすべて「ホール効果センサ」に変更 1
- 「アプリケーション」リストの「RPM メータ」を「回転計」に変更 1
- *「特長」*の一覧のパワーオン値を 50µs から 35µs に変更 1
- *「ピン機能」*表の OUT 端子のタイプを OD から出力に変更 3
- 出力ピン電流を削除し、電源電圧の電圧ランプ レートの後の V_{CC}max を V_{CC} に変更 4
- *「スイッチング特性」*表の t_r と t_f のテスト条件の R_O を R1 に変更 5
- *「磁気特性」*表に帯域幅パラメータを追加 6
- 「磁気特性」表の、±2.3mT の B_{RP} パラメータの最小値を +2.3 から -2.3 に変更 6
- 「代表的特性」から条件文を削除し、グラフの条件にあるすべての T_J を T_A に変更 7
- パワーオン時間のケース名から数字を削除。ケースのタイミング図の説明文に条件を追加。 12
- *「出力段」*セクションの式の後に「R1 のトレードオフ」と「電流は小さいほど良い」の文を追加 14
- *「出力段」*セクションの 2 番目の式の後に「ほとんどのアプリケーションでは C2 は不要」の文を追加 14
- 「電源逆接続保護」セクションの FET 過負荷フォルト条件の条件文の I_O を I_{SINK} に変更 15

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスについて利用可能な最新のデータです。このデータは、予告なしに、また、ドキュメントの改訂なしに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013ADQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLAD, 13AD, 1J52)
DRV5013ADQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLAD, 13AD, 1J52)
DRV5013ADQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013ADQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAD
DRV5013AGQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLAG, 13AG, 1IW2)
DRV5013AGQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLAG, 13AG, 1IW2)
DRV5013AGQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013AGQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLAG
DRV5013BCELPE	Active	Production	TO-92 (LPE) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPE.A	Active	Production	TO-92 (LPE) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPEM	Active	Production	TO-92 (LPE) | 3	3000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCELPEM.A	Active	Production	TO-92 (LPE) | 3	3000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 150	1UVJ
DRV5013BCQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	NIPDAUAG | SN	Level-1-260C-UNLIM	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQDBZT	Obsolete	Production	SOT-23 (DBZ) | 3	-	-	Call TI	Call TI	-40 to 125	(+NLBC, 1IX2)
DRV5013BCQLPG	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPG.A	Active	Production	TO-92 (LPG) | 3	1000 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPGM	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013BCQLPGM.A	Active	Production	TO-92 (LPG) | 3	3000 | AMMO	Yes	SN	N/A for Pkg Type	-40 to 125	+NLBC
DRV5013FAQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLFA, 1IZ2)
DRV5013FAQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	(+NLFA, 1IZ2)
DRV5013FDQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 150	13FD

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV5013NDQDBZR	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	13ND
DRV5013NDQDBZR.A	Active	Production	SOT-23 (DBZ) | 3	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	13ND

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF DRV5013 :

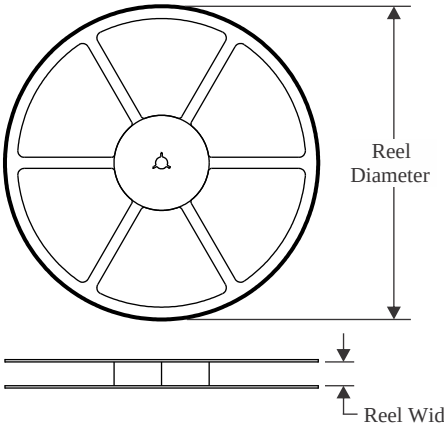
- Automotive : DRV5013-Q1

NOTE: Qualified Version Definitions:

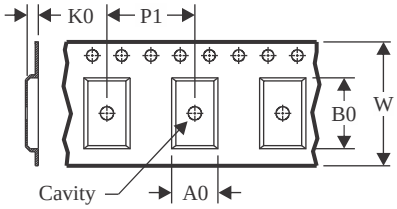
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

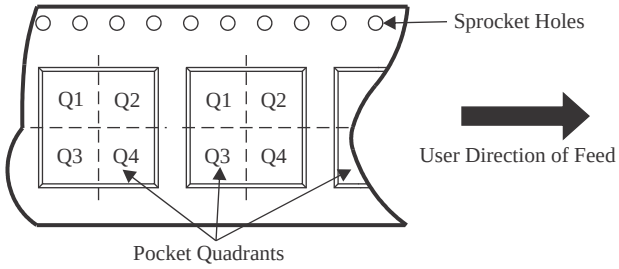


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

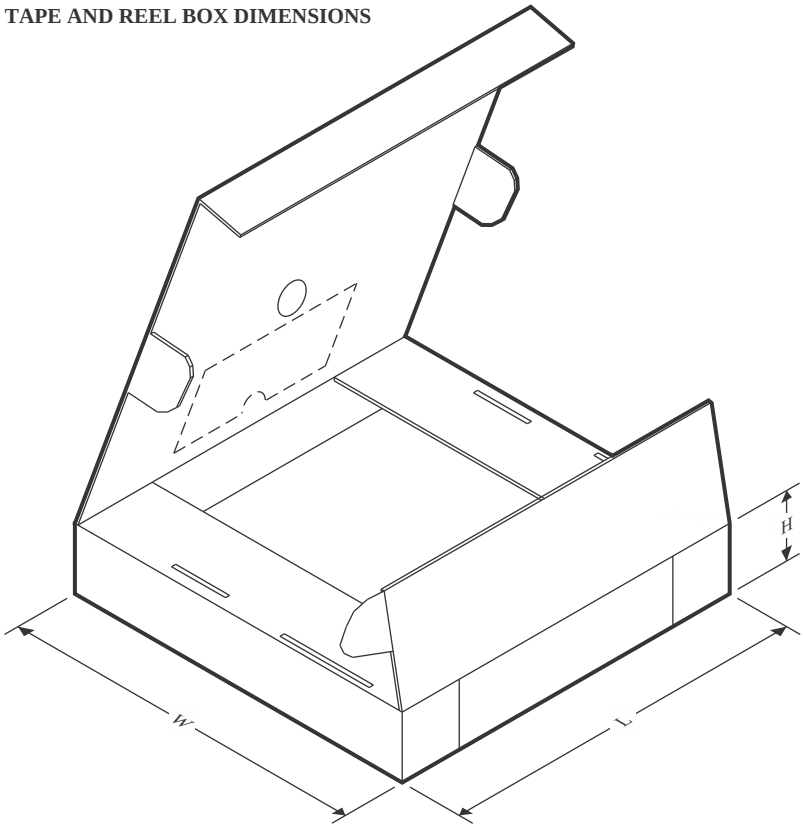
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	178.0	9.0	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.15	2.77	1.22	4.0	8.0	Q3
DRV5013FDQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	2.9	3.35	1.35	4.0	8.0	Q3
DRV5013NDQDBZR	SOT-23	DBZ	3	3000	180.0	8.4	3.2	2.85	1.3	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013ADQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013AGQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013BCQDBZR	SOT-23	DBZ	3	3000	180.0	180.0	18.0
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013FAQDBZR	SOT-23	DBZ	3	3000	202.0	201.0	28.0
DRV5013FDQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0
DRV5013NDQDBZR	SOT-23	DBZ	3	3000	210.0	185.0	35.0

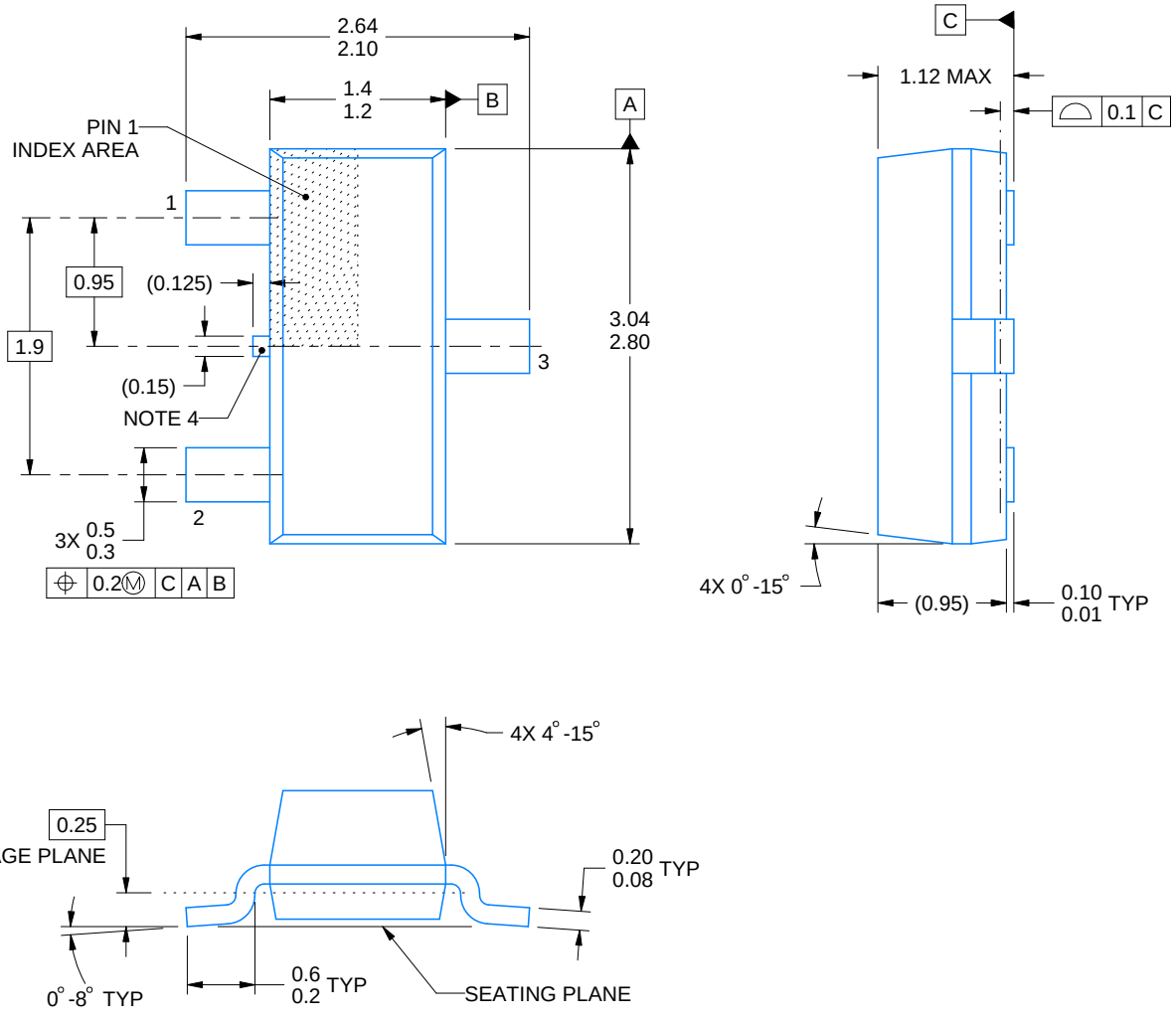
PACKAGE OUTLINE

DBZ0003A



SOT-23 - 1.12 mm max height

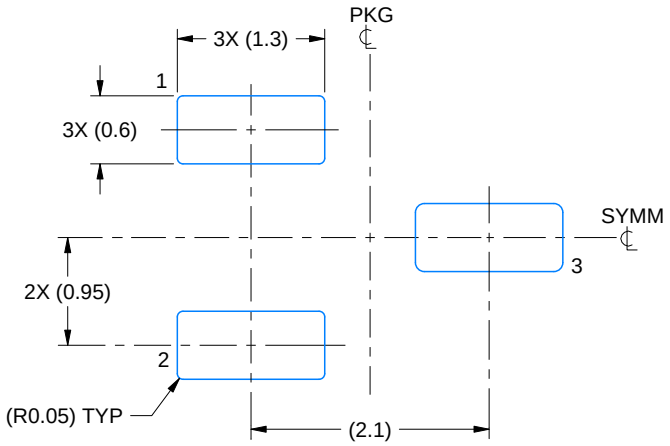
SMALL OUTLINE TRANSISTOR



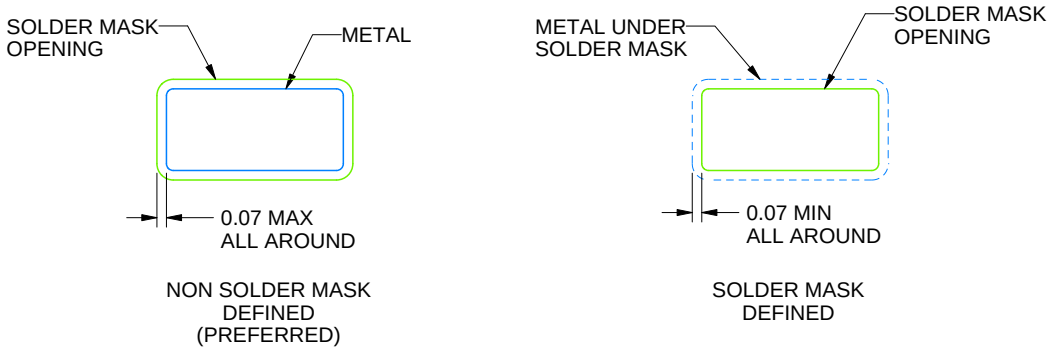
4214838/F 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration TO-236, except minimum foot length.
4. Support pin may differ or may not be present.
5. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
SCALE:15X

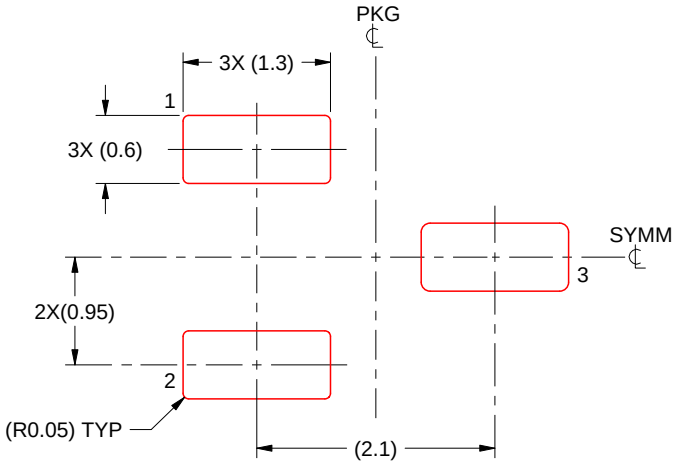


SOLDER MASK DETAILS

4214838/F 08/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4214838/F 08/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

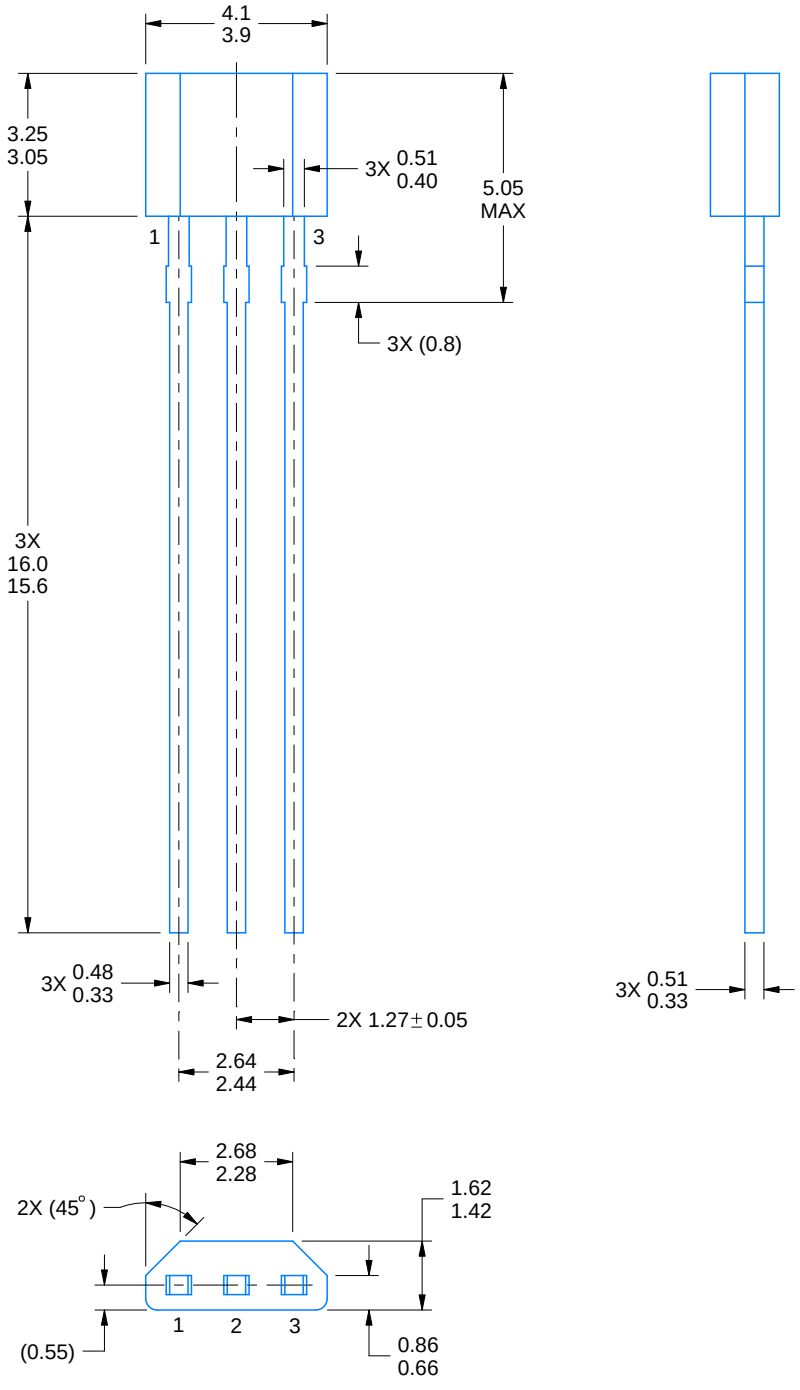


PACKAGE OUTLINE

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4224358/A 06/2018

NOTES:

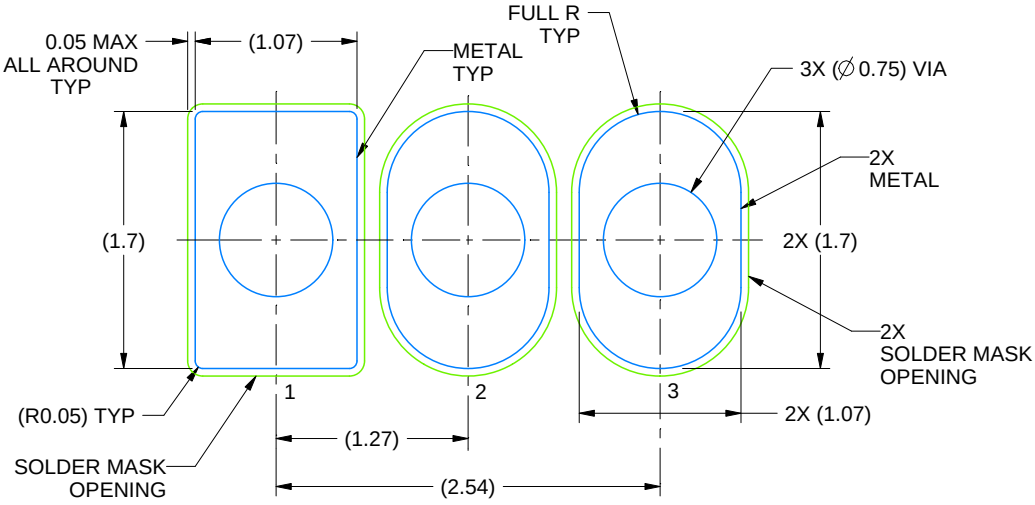
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



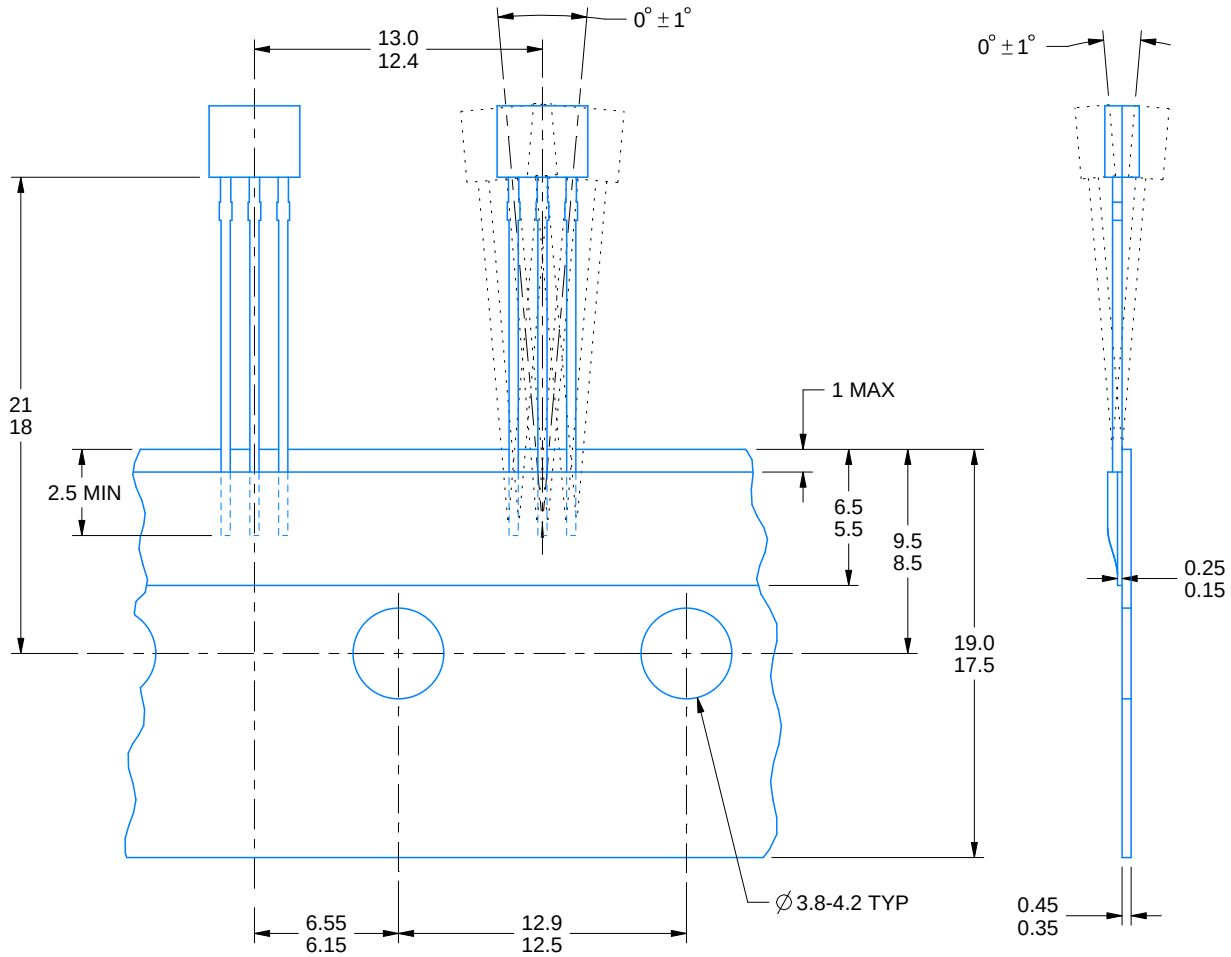
LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

4224358/A 06/2018

LPE0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4224358/A 06/2018

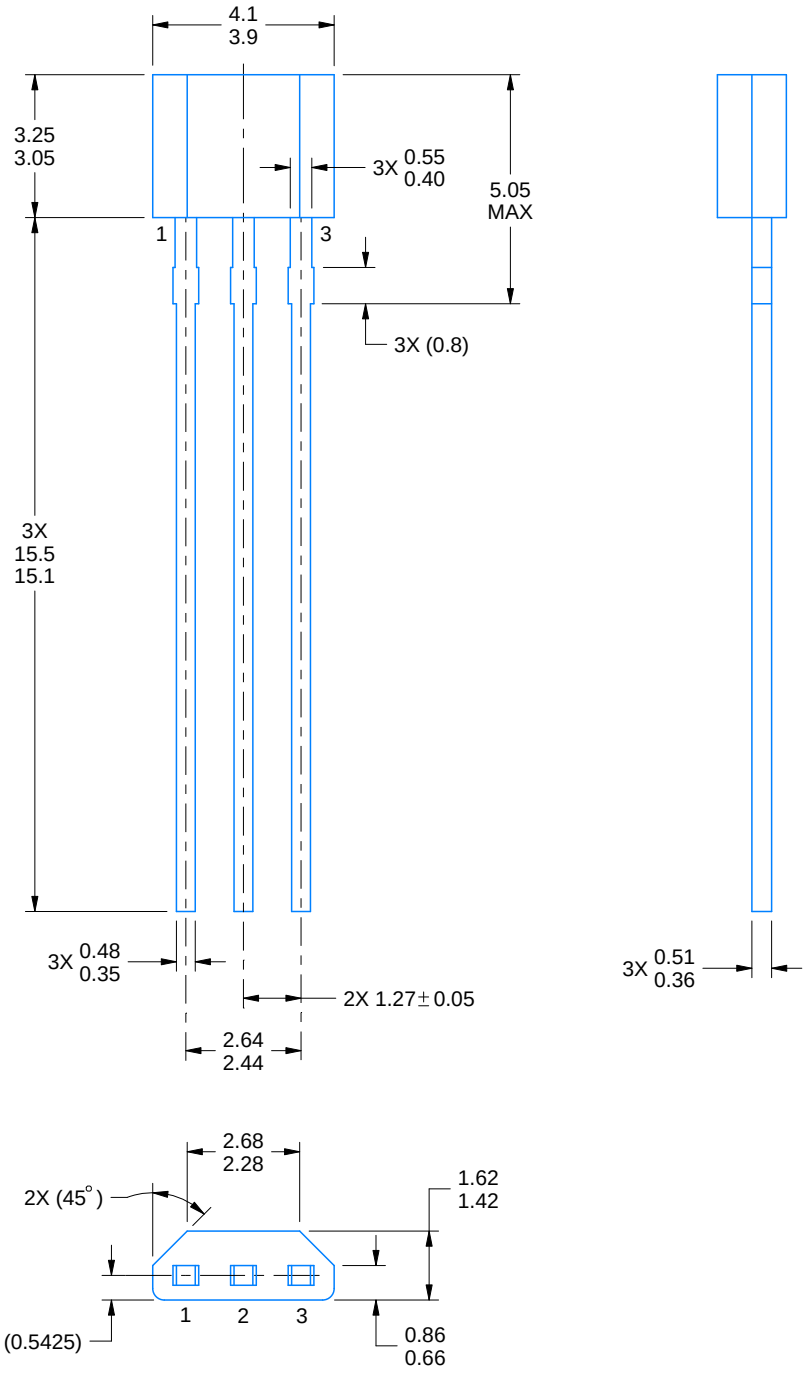


PACKAGE OUTLINE

LPG0003A

TO-92 - 5.05 mm max height

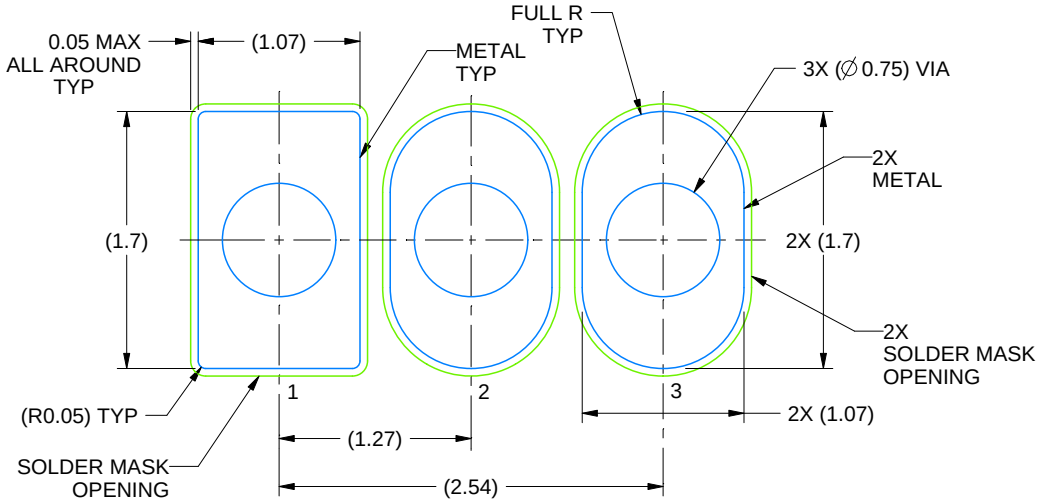
TRANSISTOR OUTLINE



4221343/C 01/2018

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE:20X

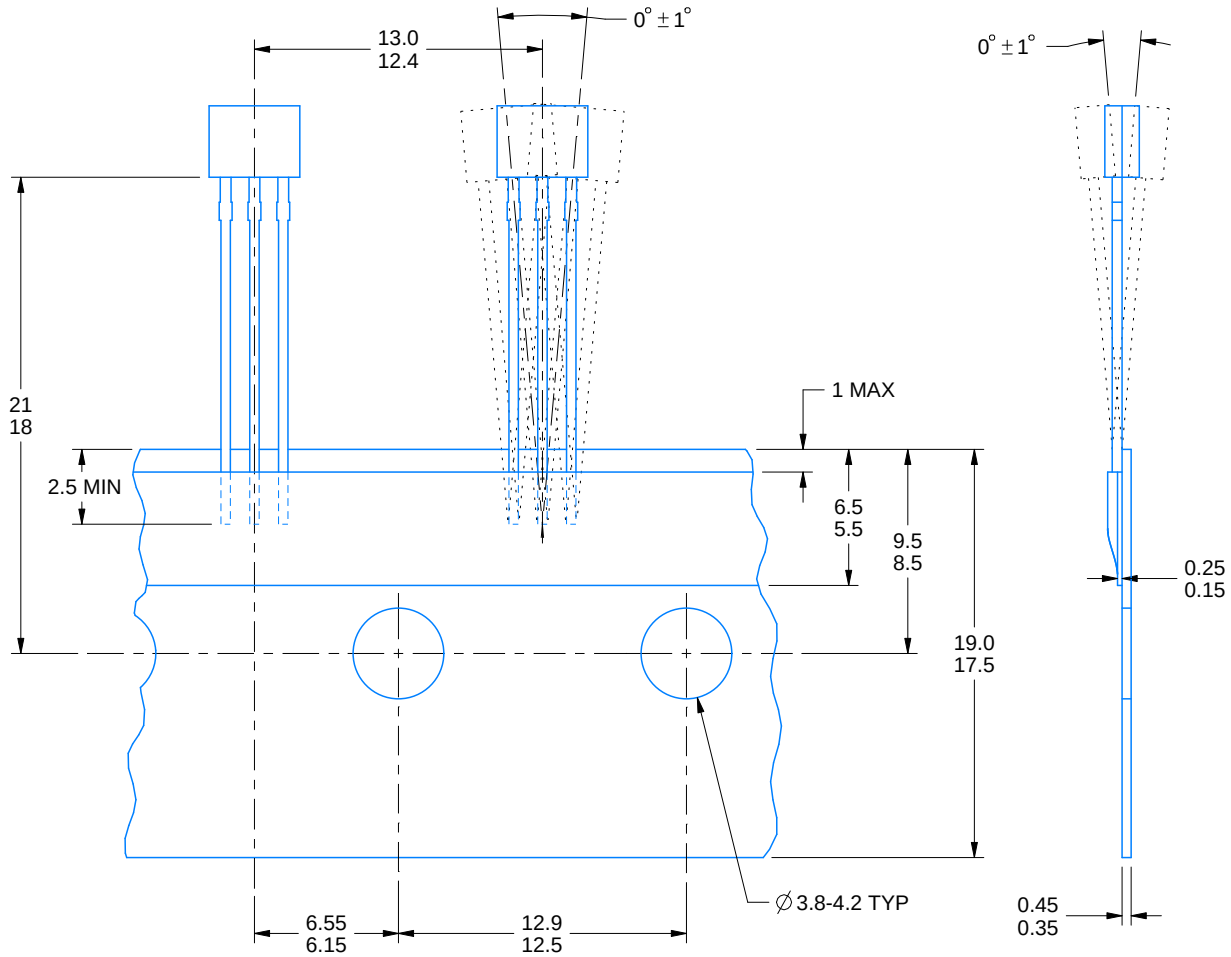
4221343/C 01/2018

TAPE SPECIFICATIONS

LPG0003A

TO-92 - 5.05 mm max height

TRANSISTOR OUTLINE



4221343/C 01/2018

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月