

DRV8218 11V 8A、PWM、PH/EN、ハーフブリッジ制御インターフェイス、低消費電力スリープモード搭載Hブリッジモータードライバ

1 特長

- N チャネルの H ブリッジ モーター ドライバ
- **1.8V～11V** の動作電源電圧範囲
- 高い出力電流能力:**8A** ピーク
- **80mΩ** の $R_{DS(ON)}$ (ハイサイド + ローサイド)
 - FET あたり 40mΩ
 - 並列 ½ ブリッジ モードの $R_{DS(on)}$: 20mΩ (HS1||HS2)
- スリープ モードで 120nA の非常に低い消費電力
 - $V_{VM} = 5V$, $V_{VCC} = 3.3V$, $T_J = 25^\circ C$ で 120nA 未満
 - 時間指定の自動スリープ モードにより GPIO を削減
- 1.8V、3.3V、5V のロジック入力をサポート
- PWM、PH/EN、独立した ½ ブリッジ、並列 ½ ブリッジにより柔軟性と GPIO の削減を実現
- 保護機能
 - 低電圧誤動作防止 (UVLO)
 - 過電流保護 (OCP)
 - サーマル シャットダウン (TSD)
- さまざまな種類の負荷を駆動可能:
 - 1 つの双方向ブラシ付き DC モーターを
 - 2 つの単方向ブラシ付き DC モーター
 - シングル コイルまたはデュアル コイルのラッチ リレー
 - プッシュプルおよび双安定ソレノイド
 - その他の抵抗性、誘導性、または LED 負荷
- デバイス ファミリの詳細については、[デバイスの比較](#)をご覧ください。
 - **DRV8210**: 1.65～11V、1Ω、複数のインターフェイス
 - **DRV8210P**: スリープ ピン、PWM インターフェイス
 - **DRV8212**: 1.65～11V、280mΩ、複数のインターフェイス
 - **DRV8212P**: スリープ ピン、PWM インターフェイス
 - **DRV8218**: **1.8～11V、80mΩ、複数のインターフェイス**
 - **DRV8220**: 4.5～18V、1Ω、複数のインターフェイス

2 アプリケーション

- ブラシ付き DC モーター、ソレノイド、リレー駆動
- 電動歯ブラシ
- 美容と化粧
- 電子スマートロック
- 水道、ガス、電気メータ

- 電子 / ロボット玩具
- IP ネットワークカメラの IR カットフィルタ
- ビデオドアベル
- 血圧計
- 点滴用ポンプ

3 説明

DRV8218 は、4 つの N チャネル パワー FET、チャージポンプレギュレータ、保護回路を内蔵した H ブリッジモータードライバです。三倍化チャージポンプアーキテクチャにより、最小 1.8V での動作が可能になり、バッテリー電圧が低い場合でも安定した $R_{DS(on)}$ を維持できます。すべてのコンデンサが統合されており、PCB フットプリントを最小化し、100% のデューティサイクル動作が可能です。

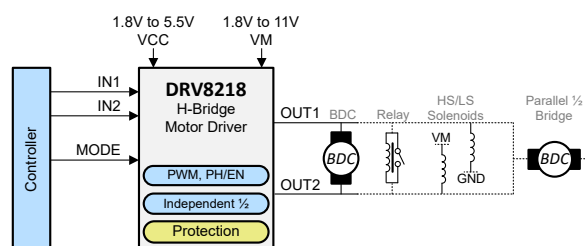
このデバイスは、PWM (IN1/IN2)、位相 / イネーブル (PH/EN)、独立ハーフブリッジ、並列ハーフブリッジ制御モードをサポートしています。各インターフェイスには低消費電力のスリープモードが含まれており、ほとんどの内部回路をシャットダウンすることで、静止電流を 120nA 未満に低減します。

出力電流は最大 8A のピーク電流に達し、ロジック電源電圧範囲は 1.8V～5.5V、モーター電源電圧範囲は 1.8V～11V です。主な保護機能は、低電圧誤動作防止 (UVLO)、過電流保護 (OCP)、サーマル シャットダウン (TSD) です。DRV8218 は、スケーラブルな $R_{DS(on)}$ と電源電圧オプションを備えたピン互換ファミリの製品です。詳細については、[デバイスの比較](#)をご覧ください。TI.com で TI のブラシ付きモータードライバの製品ラインアップ全体をご覧ください。

製品情報

型番 ⁽¹⁾	パッケージ	パッケージサイズ ⁽²⁾
DRV8218DSG	WSON (8)	2.00mm × 2.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図



目次

1 特長.....	1	7.3 外付け部品.....	11
2 アプリケーション.....	1	7.4 機能説明.....	12
3 説明.....	1	7.5 デバイスの機能モード.....	15
4 デバイスの比較.....	3	8 アプリケーションと実装.....	19
5 ピン構成および機能.....	4	8.1 使用上の注意.....	19
6 仕様.....	5	8.2 代表的なアプリケーション.....	19
6.1 絶対最大定格.....	5	8.3 電流能力と熱性能.....	29
6.2 ESD 定格.....	5	8.4 電源に関する推奨事項.....	32
6.3 推奨動作条件.....	5	8.5 レイアウト.....	33
6.4 熱に関する情報.....	6	9 デバイスおよびドキュメントのサポート.....	34
6.5 の電気的特性.....	6	9.1 ドキュメントのサポート.....	34
6.6 過渡電流能力.....	7	9.2 ドキュメントの更新通知を受け取る方法.....	34
6.7 タイミング図.....	8	9.3 サポート・リソース.....	34
6.8 代表的特性.....	9	9.4 商標.....	34
7 詳細説明.....	10	9.5 静電気放電に関する注意事項.....	34
7.1 概要.....	10	9.6 用語集.....	34
7.2 機能ブロック図.....	11	10 メカニカル、パッケージ、および注文情報.....	35

4 デバイスの比較

表 4-1. デバイス比較表

デバイス名	電源電圧 (V)	R _{DS(on)} (mΩ)	I _{OCP} (A)	選択できるインターフェイス	スリープ モードの開始条件	ピン互換デバイス	パッケージ
DRV8210	1.65～11	950 (DRL)、1050 (DSG)	1.76	PWM、PH/EN、ハーフブリッジ	自動スリープ、VCC	DRV8210 、 DRV8212 、 DRV8218 、 DRV8220	SOT563 (DRL)、WSON (DSG)
DRV8212	1.65～11	280	4				WSON (DSG)
DRV8218	1.8～11	80	8		自動スリープ、nSLEEP ピン		SOT563 (DRL)、WSON (DSG)
DRV8220	4.5～18	1000	1.76				
DRV8210P	1.65～11	1050	1.76	PWM	nSLEEP ピン	DRV8837 、 DRV8837C 、 DRV8210P 、 DRV8212P	WSON (DSG)
DRV8212P	1.65～11	280	4				WSON (DSG)

5 ピン構成および機能

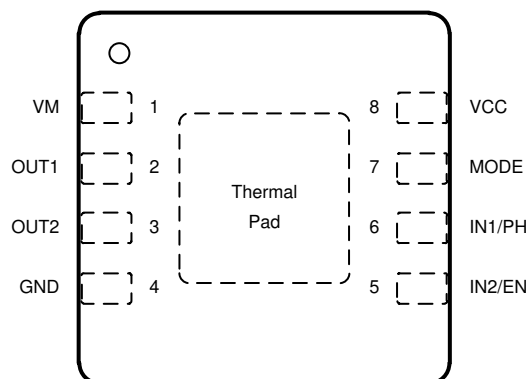


図 5-1. DRV8218 DSG パッケージ 8 ピン WSON 上面図

ピン		タイプ	説明
名称	番号		
電源およびグラウンド			
VM	1	PWR	モーター電源。 このピンは、0.1μF セラミック コンデンサと、VM 定格の十分なバルク容量を使用して GND ピンにバイパスします。
GND	4	PWR	デバイスのグラウンド。 システム グラウンドに接続。
VCC	8	PWR	ロジック電源。 このピンは、VCC 定格の 0.1μF のセラミック コンデンサを使用して GND ピンにバイパスします。
サーマル パッド	—	—	サーマル パッド。システム グラウンドに接続。
制御			
IN1/PH	6	I	IN1 入力。セクション 7.4.1 を参照してください。内部ブルダウン抵抗。
IN2/EN	5	I	IN2 入力。セクション 7.4.1 を参照してください。内部ブルダウン抵抗。
モード	7	I	H ブリッジ制御入力モード。セクション 7.4.1 を参照してください。VCC ピン電圧を基準とするトライレベル入力。
出力			
OUT1	2	O	H ブリッジ出力。
OUT2	3	O	モーターまたはその他の負荷に接続します。

6 仕様

6.1 絶対最大定格

動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
電源ピン電圧	VM	-0.3	12	V
ロジック電源ピン電圧	VCC	-0.3	5.75	V
電源過渡電圧ランブ	VM、VCC	0	2	V/μs
ロジックピン電圧	IN1/PH、IN2/EN	-0.3	5.75	V
トライレベル ピン電圧	モード	-0.3	V _{VCC} +0.3	V
出力ピン電圧	OUT1、OUT2	-V _{SD}	V _{VM} + V _{SD}	V
出力電流	OUT1、OUT2	OCP によって内部的 に制限	OCP によって内部的 に制限	A
周囲温度、T _A		-40	125	°C
接合部温度、T _J		-40	150	°C
保管温度、T _{stg}		-60	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM) ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
		荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 ⁽²⁾	±500	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V _{VM}	モーター電源電圧	VM	1.8		11	V
V _{VCC}	ロジック電源電圧	VCC	1.8		5.5	V
V _{IN}	ロジックピン電圧	IN1/PH、IN2/EN、MODE	0		5.5	V
f _{PWM}	PWM 周波数	IN1/PH、IN2/EN	0		100	kHz
I _{OUT} ⁽¹⁾	ピーク出力電流	OUT1、OUT2			8	A
T _A	動作時周囲温度		-40		125	°C
T _J	動作時接合部温度		-40		150	°C

- (1) 消費電力および温度の制限に従う必要があります。

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		DRV8218	単位
		DSG (WSON)	
		8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	60.9	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	71.4	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	32.2	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	1.6	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	32.8	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	9.8	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

6.5 の電気的特性

$1.8V \leq V_{VM} \leq 11V$ および $1.8V \leq V_{VCC} \leq 5.5V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (特に記述のない限り)

標準値は $T_J = 25^{\circ}C$, $V_{VCC} = 3.3V$, および $V_{VM} = 5V$ での値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源 (VM, VCC)						
I_{VM}	VM アクティブ モード電流	IN1 = 0V, IN2 = 3.3V		0.7	2	mA
		IN1 = 0V, IN2 = 50kHz PWM		2	7.5	mA
I_{VMQ}	VM スリープ モード電流	$V_{VM} = 5V$, $T_J = 25^{\circ}C$, $t_{AUTOSLEEP}$ の待機後 INx = 0V		5	100	nA
I_{VMQ_UV}	VCC 低電圧時の VM スリープ モード電流	$t_{AUTOSLEEP}$ の待機後 INx = 0V, $V_{VM} = 5V$, $V_{VCC} < 0.35V$, $T_J = 25^{\circ}C$		10	120	nA
I_{VCC}	VCC アクティブ モード電流	$V_{VM} = 5V$, $V_{VCC} = 3.3V$, IN1 = 0V, IN2 = 3.3V, PWM なし		0.45	0.6	mA
		$V_{VM} = 5V$, $V_{VCC} = 3.3V$, IN1 = 0V, IN2 = 50kHz PWM		0.5	1	mA
I_{VCCQ}	VCC スリープ モード電流	$V_{VM} = 5V$, $V_{VCC} = 3.3V$, $T_J = 25^{\circ}C$, $t_{AUTOSLEEP}$ 待機後 INx = 0V			800	nA
I_{VCCQ_UV}	VCC 低電圧時の VCC スリープ モード電流	$V_{VM} = 5V$, $V_{VCC} < 0.35V$, $T_J = 25^{\circ}C$, $t_{AUTOSLEEP}$ 待機後 INx = 0V			35	nA
t_{WAKE}	ターンオン時間	スリープ モードからアクティブ モードまでの遅延			100	μs
$t_{AUTOSLEEP}$	自動スリープのターンオフ時間	アクティブモードから自動スリープ モードまでの遅延	7.0	10	14	ms
ロジック レベル入力 (IN1/PH, IN2/EN)						
V_{IL}	入力ロジック Low 電圧		0		0.4	V
V_{IH}	入力ロジック High 電圧		1.45		5.5	V
V_{HYS}	入力ロジック ヒステリシス		50			mV
I_{IL}	入力ロジック Low 電流	$V_{IN} = 0V$	-5		5	μA
I_{IH}	入力ロジック High 電流	$V_{IN} = 3.3V$			50	μA
R_{PD}	入力プルダウン抵抗	対 GND		100		kΩ
トライレベル入力 (MODE)						
V_{TIL}	トライレベル入力ロジック Low 電圧		0		$0.22 \times V_{VCC}$	V
V_{TIZ}	トライレベル入力 Hi-Z 電圧		$0.60 \times V_{VCC}$		$0.675 \times V_{VCC}$	V
V_{TIH}	トライレベル入力ロジック High 電圧		$0.75 \times V_{VCC}$		5.5	V
R_{TPD}	トライレベル プルダウン抵抗	対 GND、スリープ モード		1		MΩ
		対 GND、アクティブ モード		130		kΩ
R_{TPU}	トライレベル プルアップ抵抗	~ VCC		75		kΩ

1.8V ≤ V_{VM} ≤ 11V および 1.8V ≤ V_{VCC} ≤ 5.5V, −40°C ≤ T_J ≤ 150°C (特に記述のない限り)
標準値は T_J = 25°C、V_{VCC} = 3.3V、および V_{VM} = 5V の値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ドライバ出力 (OUT1、OUT2)						
R _{DS(on)_HS}	ハイサイド MOSFET オン抵抗	T _A = 25℃、V _{VM} = 5V、V _{VCC} = 3.3V、I _O = 1.0A		40		mΩ
		T _A = 85℃、V _{VM} = 5V、V _{VCC} = 3.3V、I _O = 1.0A		50		mΩ
R _{DS(on)_LS}	ローサイド MOSFET オン抵抗	T _A = 25℃、V _{VM} = 5V、V _{VCC} = 3.3V、I _O = -1.0A		40		mΩ
		T _A = 85℃、V _{VM} = 5V、V _{VCC} = 3.3V、I _O = -1.0A		50		mΩ
V _{SD}	ボディ ダイオード順方向電圧	I _O = -1.5A		1		V
t _{RISE}	出力立ち上がり時間	V _{VM} = 5V、V _{VCC} = 3.3V、R _L = 20Ω OUT1 から OUT2 V _{OUTx} に V _{VM} の 10% ～ 90% からの立ち上がり		320	450	ns
t _{FALL}	出力立ち下がり時間	V _{VM} = 5V、V _{VCC} = 3.3V、R _L = 20Ω OUT1 から OUT2 V _{OUTx} に V _{VM} の 90% ～ 10% からの立ち下がり		35	100	ns
t _{PD}	入力から出力までの伝搬遅延	50% の INx エッジから出力 10% 変化 負荷 = 200mA		25		ns
t _{DEAD}	出力デッドタイム	内部デッドタイム		320		ns
I _{LEAK_VM}	VM に負荷が接続されたときの OUTx への OFF 状態のリーク電流	OUTx はハイ インピーダンス、VM に対して R _{LOAD} = 20Ω V _{VM} = 5V、V _{VCC} = 3.3V		20		μA
I _{LEAK_GND}		OUTx はハイ インピーダンス、GND に対して R _{LOAD} = 20Ω V _{VM} = 5V、V _{VCC} = 3.3V		-1		nA
保護回路						
V _{UVLO,VCC}	VCC 電源低電圧誤動作防止 (UVLO)	電源立ち上がり			1.8	V
		電源立ち下がり		1.5	1.7	V
V _{UVLO_HYS}	電源 UVLO ヒステリシス	立ち上がりから立ち下がりへのスレッショルド		100		mV
t _{UVLO}	電源低電圧グリッチ除去時間	V _{VCC} 立ち下がりから OUTx ディセーブルまで		4.5		μs
I _{OC}	過電流保護トリップ ポイント		8			A
t _{OC}	過電流保護グリッチ除去時間			2.5		μs
t _{RETRY}	過電流保護リトライ時間			1.7		ms
T _{TSD}	サーマル シャットダウン温度	ダイ温度 T _J	150		190	℃
T _{HYS}	サーマル シャットダウン ヒステリシス			35		℃

6.6 過渡電流能力

表 6-1. 過渡電流能力 - フルブリッジ

部品番号	PKG。	PWM なしの電流 [A] ⁽¹⁾			
		0.1 秒	1 秒	10 秒	DC
DRV8218	DSG	7.9	5.7	5.3	4.6
DRV8212	DSG	3.6	2.8	2.6	2.4
DRV8210	DSG	1.4	1.1	1.0	1.0

- (1) 35mm x 60mm x 1.6mm 2 層 PCB (上層と下層に 2 オンスの銅箔) を使用した DRV8212EVM フォーム ファクタを使用した 25°C でのベンチテストに基づく。OUT1 と OUT2 の間に電子負荷を接続し、パルス持続時間中にサーマル シャットダウン (TSD) がトリガされるまで負荷電流を増加させます。

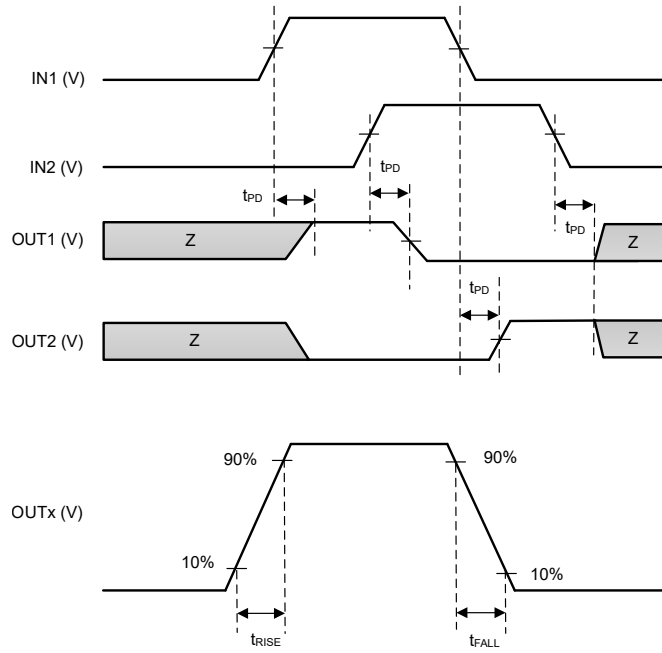


図 6-1. 入力と出力のタイミング

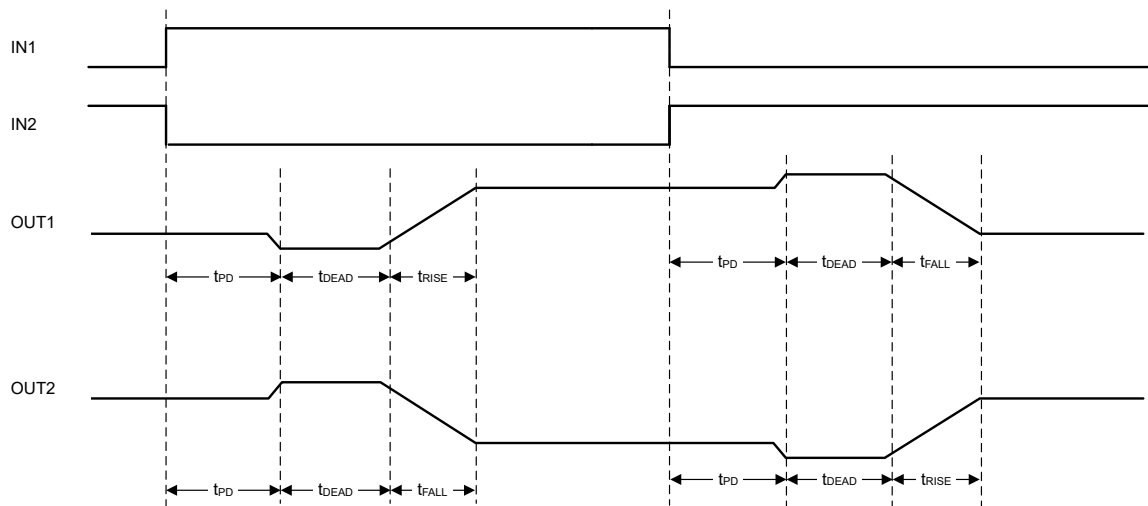
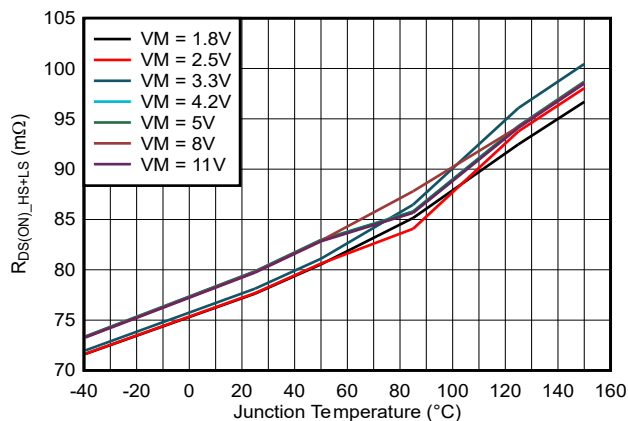
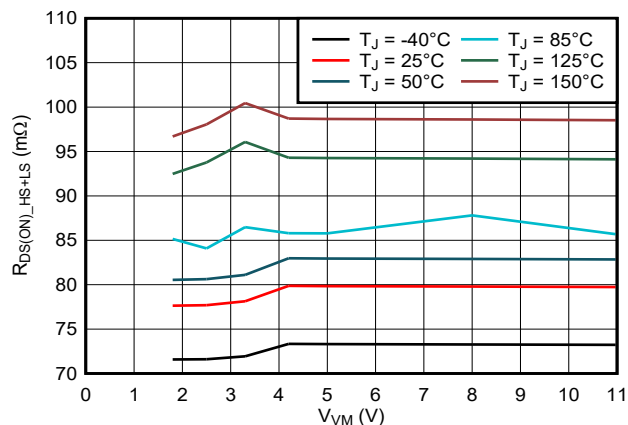


図 6-2. 伝搬遅延とデッド タイム

6.8 代表的特性



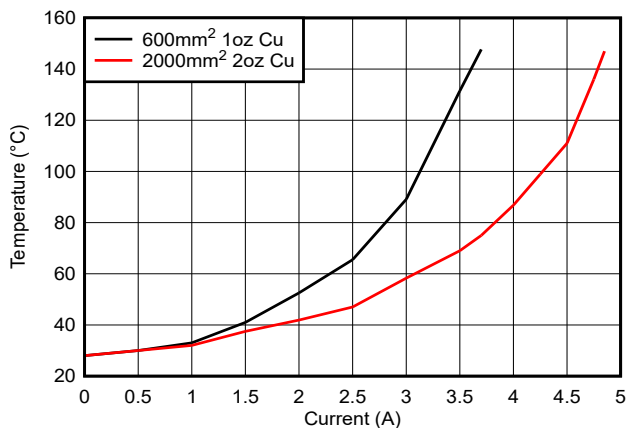
A. $V_{CC} = 3.3V$ 。シミュレーションの予備データ。



A. $V_{CC} = 3.3V$ 。シミュレーションの予備データ。

図 6-3. ハイサイド + ローサイド $R_{DS(on)}$ と接合部温度 (T_J) との関係

図 6-4. ローサイド + ローサイド $R_{DS(on)}$ と電源電圧との関係



A. 600 mm^2 のデータは、外側銅厚が 1 オンスの DRV8837EVM (19mm × 33mm) と組み合わせてテストしました。2000 mm^2 のデータは、外側銅厚が 2 オンスの DRV8212EVM (35mm × 60mm) と組み合わせてテストしました。

図 6-5. PCB サイズあたりのデバイス温度と DC 電流との関係

7 詳細説明

7.1 概要

DRV8218 は完全統合型 H ブリッジ モーター ドライバで、コンパクトな 2×2mm WSON パッケージで 4A 以上の DC 電流を供給します。4 つの N チャネルパワー MOSFET を内蔵していることから結合 $R_{DS(on)}$ がわずか 80mΩ であるため、等価ディスクリート FET ソリューションに比べて基板面積を最大 93% 削減でき、外付けゲート抵抗、フライバック ダイオード、ブートストラップ コンデンサは不要です。

すべてのコンデンサを内蔵した三倍化チャージ ポンプ アーキテクチャにより、ディスクリート ソリューションが劣化するバッテリー電圧が低い場合でも、1.8V ~ 11V のモーター電源電圧範囲全体にわたって安定した $R_{DS(on)}$ を維持します。最小電源電圧が 1.8V であるため、DRV8218 はシングル セルのリチウムイオン、マルチセルのアルカリ、その他のバッテリー駆動のアプリケーションに適しています。また、完全統合型チャージ ポンプにより 100% の PWM デューティ サイクル動作が可能になり、最大 100kHz の PWM 周波数をサポートします。

このデバイスは、3 つの制御インターフェイス モード (PWM (IN1/IN2)、位相 / イネーブル (PH/EN)、トライレベル MODE ピンで選択される独立ハーフブリッジ) をサポートしています。PH/EN モードにより、単一のマイコン タイマ ペリフェラルから双方向モーター制御が可能です。ハーフブリッジ モードでは、大電流の単一負荷アプリケーションで、両方の出力を並列接続することで 20mΩ の実効 $R_{DS(on)}$ を実現できます。すべてのモードでデッドタイムが自動で生成されることから、FET タイミングを手動でマッチングする必要がなくなり貫通電流を防止できるため、ファームウェアが簡素化され、市場投入までの期間が短縮されます。

デバイスは専用のスリープ GPIO を必要とするのではなく、入力 $t_{AUTOSLEEP}$ (7 ~ 14ms) の間非アクティブに維持された後自動的にスリープに移行し、静止電流を 120nA 未満に低減してバッテリー寿命を延長します。または、VCC ピンをマイコンの GPIO から駆動して、UVLO によってスリープに移行することもできます。

オンチップの保護機能 (過電流保護 (OCP)、サーマル シャットダウン (TSD)、低電圧誤動作防止 (UVLO) など) により、短絡、過熱、電源電圧降下から保護するため、システムの信頼性が向上し、外部ヒューズが不要になる可能性があります。すべての故障は自動的に回復します。ハーフブリッジ モードでは、OCP は出力ごとに独立して動作するため、シングル チャネルの故障時に影響を受けないチャネルは通常動作を継続できます。

DRV8218 は、スケーラブルな $R_{DS(on)}$ と電源電圧のオプションを備えたピン互換ドライバ ファミリの製品です。完全なデバイス比較については、[セクション 4](#) を参照してください。

7.2 機能ブロック図

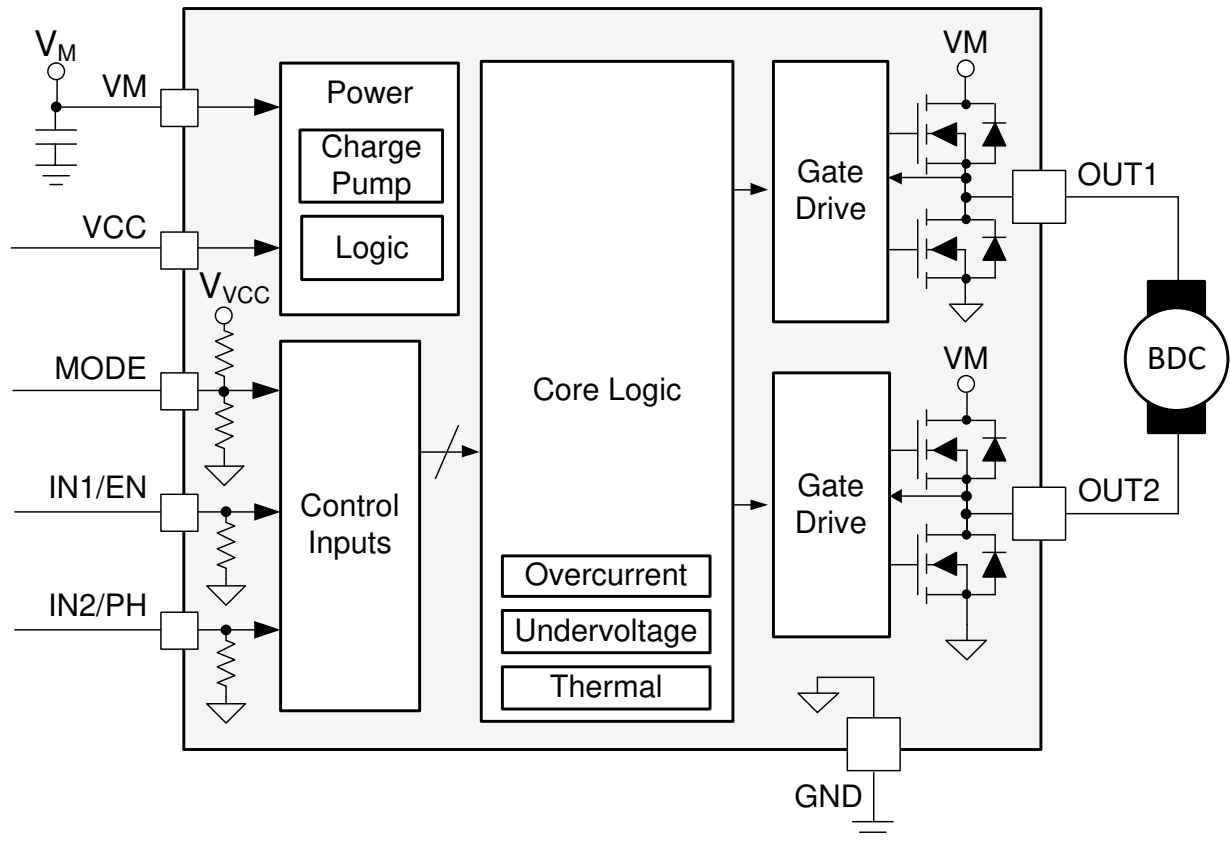


図 7-1. DRV8218 の機能ブロック図

7.3 外付け部品

表 7-1 に、推奨の外付け部品を示します。

表 7-1. 推奨の外付け部品

部品	ピン 1	ピン 2	推奨
C_{VM}	VM	GND	0.1 μ F、低 ESR セラミック コンデンサ、VM 定格。
C_{BULK}	VM	GND	VM 定格。容量のガイドラインについては、 セクション 8.4.1 セクションを参照してください。
C_{VCC}	VCC	GND	0.1 μ F、低 ESR セラミック コンデンサ、VCC 定格。

7.4 機能説明

7.4.1 制御モード

DRV8218 は 3 つのモードを備えており、PH/IN1 ピンと EN/IN2 ピンを使った各種制御方式に対応しています。MODE ピンは、表 7-2 に示すようにロジック "Low"、ロジック "High"、ハイ インピーダンスのいずれかに設定することで、制御インターフェイス モードを選択します。MODE ピンの状態はラッチされないため、動作中にモードを変更できます。

表 7-2. MODE ピンの機能

MODE の状態	制御モード
PMODE = ロジック LOW	PWM
MODE = ロジック HIGH	PH/EN
MODE = Hi-Z	独立ハーフブリッジ

入力は DC、またはデューティ サイクルが 0% から 100% の範囲のパルス幅変調 (PWM) 電圧信号に対応できます。入力がなくても PH/IN1 および EN/IN2 ピンには内部プルダウン抵抗が接続されているため、出力がハイ インピーダンスになることが保証されます (唯一の例外はハーフブリッジ モードで、INx がフローティングなら OUTx = "Low" です)。

以下のセクションでは、各制御モードの真理値表を示します。また、DRV8218 では、ハーフブリッジのハイサイド MOSFET とローサイド MOSFET の切り替え時に、自動的にデッドタイムが生成されます。以下のセクションで説明する H ブリッジの各種状態の呼称と構成を図 7-2 に示します。

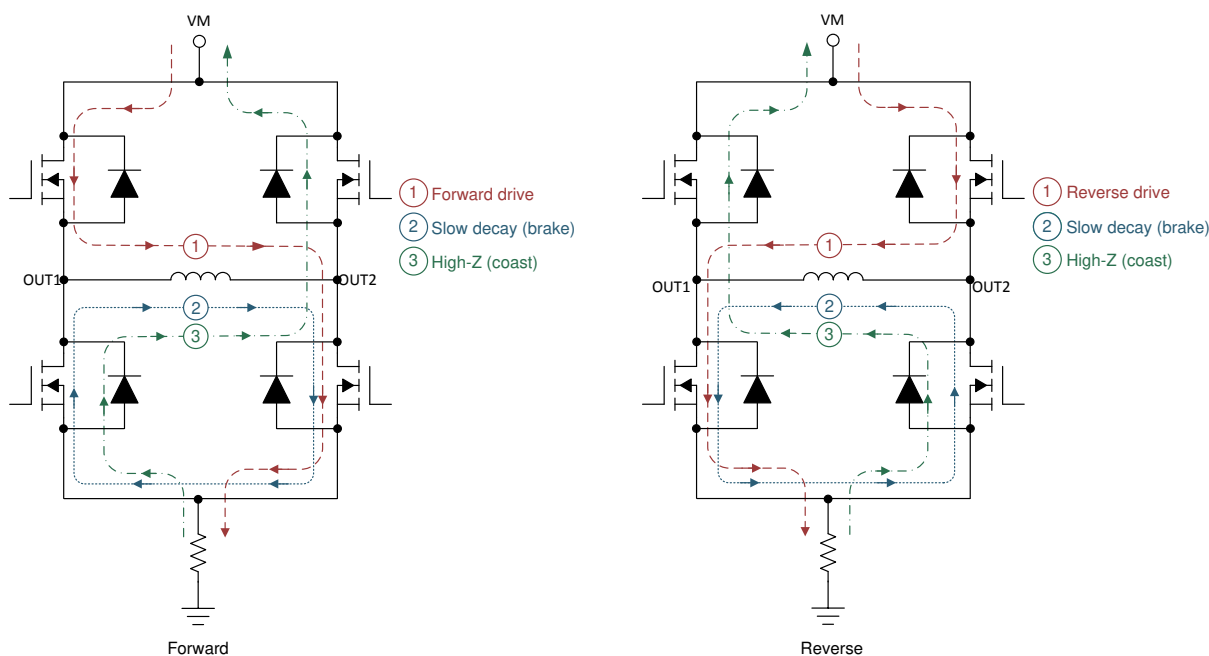


図 7-2. H ブリッジの状態

7.4.1.1 PWM 制御モード (MODE = 0)

PWM インターフェイス (IN1/IN2) は、表 7-3 の真理値表に基づいて OUTx ピンを制御します。DSG パッケージの場合、MODE ピンをロジック Low に設定すると PWM モードが選択されます。コースト / Hi-Z 状態は、自動スリープ モードとしても機能します。デバイスは、 $t_{\text{AUTOSLEEP}}$ だけコースト / ハイ インピーダンス状態に維持された後で、自動的に低消費電力スリープ モードに移行します (自動スリープ)。

表 7-3. PWM 制御モードと自動スリープ

IN1	IN2	OUT1	OUT2	説明
0	0	ハイ インピー ダンス	ハイ インピー ダンス	コースト (H ブリッジ Hi-Z) / 低消費電力の自動スリープ モード
0	1	L	H	逆方向 (OUT2 → OUT1)
1	0	H	L	順方向 (OUT1 → OUT2)
1	1	L	L	ブレーキ (ローサイド低速減衰)

7.4.1.2 PH/EN 制御モード (MODE = 1)

電源投入時に MODE ピンがロジック High の場合、このデバイスでは「位相イネーブル」(PH/EN) モードが選択されます。PH/EN モードでは、速度と方向のインターフェイス タイプにより H ブリッジを制御できます。PH/EN モードの真理値表を表 7-4 に示します。EN ピンが Low になると、デバイスはブレーキ モードに移行します。これにより、コントローラは EN ピンに単一の PWM ジェネレータ ペリフェラルを使用し、標準の GPIO ピンが PH ピンを使用して方向を制御します。

EN ピンが $t_{\text{AUTOSLEEP}}$ よりも長く Low に維持されると、デバイスは低消費電力スリープ モードに移行し、出力はディスエーブルされます。これは、デバイスが自動スリープ モードに移行しないハーフブリッジ制御モードを使用することで回避できます。

表 7-4. PH/EN 制御モード

EN	PH	OUT1	OUT2	説明
0	X	L → Hi-Z	L → Hi-Z	$t_{\text{AUTOSLEEP}}$ だけブレーキ (ローサイド低速減 衰)、その後自動スリープ モード (H ブリッジ ハ イ インピーダンス)
1	0	L	H	逆方向 (OUT2 → OUT1)
1	1	H	L	順方向 (OUT1 → OUT2)

7.4.1.3 独立ハーフブリッジ制御モード (MODE = ハイ インピーダンス)

MODE ピンがフローティング (ハイ インピーダンス) の場合、デバイスはハーフブリッジ制御モードです。このモードでは、各ハーフブリッジを直接制御して、ハイサイド低速減衰 (ブレーキ) のサポート、2 つの独立した負荷の駆動、または複数の出力の並列化により単一負荷に対する大電流能力を実現できます。表 7-5 に、独立ハーフブリッジ モードの真理値表を示します。MODE ピンのハイ インピーダンス状態は、マイコンの GPIO ピンを MODE ピンの入力として設定することにより、実装できます。

ハーフブリッジ制御モードは、自動スリープ モードをサポートしていません。自動スリープ モードに移行する方法の 1 つは、MODE、IN1、IN2 ピンをロジック "Low" に設定することです。その結果、デバイスは PWM モードに移行し、自動スリープに移行します。または、VCC ピンにマイコンの GPIO ピンから電力を供給することもできます。この場合、GPIO ピンを Low に設定すると、デバイスはすべてのハイ インピーダンス出力によって低電圧誤動作防止 (UVLO) 状態になります。詳細については、セクション 7.5.2 を参照してください。

DRV8218 をハーフブリッジ モードでウェークアップするには、VCC を High にした後で、IN1 または IN2 を t_{WAKE} より長い時間だけ High に設定してから Low に戻すか、PWM 信号を送信します。このウェークアップ手順を、図 8-18 と 図 8-19 に示します。

表 7-5. ハーフブリッジ制御モード

VCC	モード	IN1	IN2	OUT1	OUT2	説明
0V	X	X	X	ハイ インピーダ ンス	ハイ インピーダ ンス	UVLO における低消費電力スリープ モード
1.8 ~ 5.5 V	0	0	0	ハイ インピーダ ンス	ハイ インピーダ ンス	(独立ハーフブリッジ モード以外) H ブリッ ジ ディスエーブル / 低消費電力の自動ス リープモード
1.8 ~ 5.5 V	ハイ インピーダ ンス	0	X	L	X	OUT1 ローサイド オン
1.8 ~ 5.5 V	ハイ インピーダ ンス	1	X	H	X	OUT1 ハイサイド オン
1.8 ~ 5.5 V	ハイ インピーダ ンス	X	0	X	L	OUT2 ローサイド オン
1.8 ~ 5.5 V	ハイ インピーダ ンス	X	1	X	H	OUT2 ハイサイド オン

7.4.2 ピン配置図

7.4.2.1 ロジックレベル入力

ロジック レベル入力ピン IN1/PH、および IN2/EN の入力構造を 図 7-3 に示します。

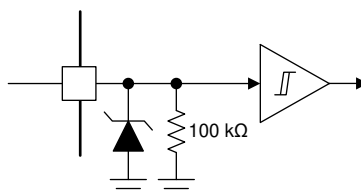


図 7-3. ロジックレベル入力

7.4.2.2 トライレベル入力

トライレベル入力ピンである MODE の入力構造を 図 7-4 に示します。

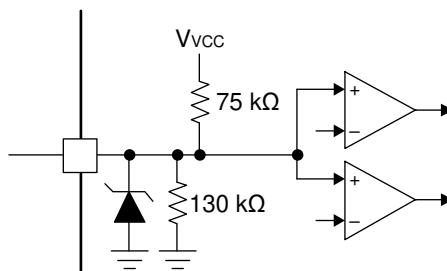


図 7-4. DRV8218 の MODE トライレベル入力

7.4.3 保護回路

DRV8218 は、電源低電圧、出力過電流、デバイス過熱イベントからデバイスを保護します。

7.4.3.1 電源の低電圧誤動作防止 (UVLO)

VCC 電源電圧が低電圧誤動作防止スレッシュホールド電圧を下回ると、H ブリッジのすべての MOSFET がディスエーブルされ、チャージポンプがディスエーブルされ、デバイス ロジックがディスエーブルされます。電源電圧が V_{UVLO} 立ち上がりスレッシュホールドを上回ると、通常動作が再開されます。デバイスが UVLO に移行する条件の要約を表 7-6 に示します。

表 7-6. UVLO の応答条件

フォルト	V_{VM}	V_{VCC}	デバイスの応答
VCC 低電圧	任意の 1.8V ~ 12V	<1.8V	UVLO、H ブリッジはディスエーブルです
通常動作	> 1.8V	> 1.8V	通常動作

7.4.3.2 OUTx の過電流保護 (OCP)

各 MOSFET のアナログ電流制限回路により、短絡時にもデバイスのピーク出力電流を制限できます。出力電流が、過電流グリッチ除去時間 t_{OCP} より長い時間にわたって、過電流スレッシュホールド I_{OCP} を上回ると、H ブリッジのすべての MOSFET がディスエーブルになります。 t_{RETRY} 後、PH/IN1 ピンと EN/IN2 ピンの状態に応じて MOSFET が再イネーブルされます。過電流状態が解消しない場合、このサイクルが繰り返されます。解消すると通常のデバイス動作が再開します。

ハーフブリッジ制御モードでは、OCP の動作が多少変化します。過電流イベントが検出されると、対応するハーフブリッジのみがディスエーブルになります。もう一方のハーフブリッジは通常動作を継続します。これにより、本デバイスは負荷を個別に駆動して、フォルト イベントを個別に管理できます。両方のハーフブリッジで過電流イベントが検出されると、両方のハーフブリッジがディスエーブルになります。両方のハーフブリッジは、同じ過電流リトライ タイマを共有します。OUT1 に過電流イベントが最初に発生すると、 t_{RETRY} の間、その出力はディスエーブルになります。OUT1 に過電流イベントが発生した後、 t_{RETRY} が経過する前に、OUT2 に過電流イベントが発生した場合、両方の OUTx ピンが、 t_{RETRY} 時間の全体にわたってディスエーブル状態に維持されます。

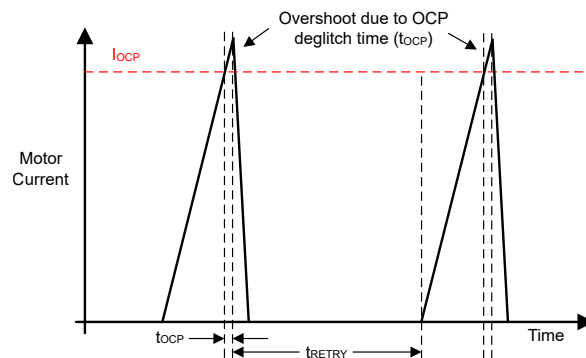


図 7-5. OCP 動作

7.4.3.3 サーマル シャットダウン (TSD)

ダイの温度が過熱限界値の T_{TSD} を超えると、H ブリッジのすべての MOSFET がディスエーブルになります。過熱状態が解消し、デバイス温度が T_{TSD} スレッシュホールドを下回ると、通常動作を再開します。

7.5 デバイスの機能モード

DRV8218 は、システムの入力および条件に応じて複数のモードで動作します。

7.5.1 アクティブモード

このモードでは、H ブリッジ、チャージ ポンプ、内部論理回路がアクティブになり、本デバイスはいつでも入力を受信できます。低消費電力のスリープ モードやフォルト モードに移行すると、デバイスはアクティブ モードを終了します。自動スリープからウェークアップするとき、デバイスをイネーブルするためには、INx ピン (MODE = 0 のとき) または EN ピン (MODE = 1 のとき) を t_{WAKE} の時間だけ "High" に保持する必要があります。 t_{WAKE} 時間が経過するとデバイスはウェークアップし、INx ピンまたは EN ピンで PWM 信号を受け取ることができるようになります。

$V_{VCC} < V_{VM}$ のとき、DRV8218 は VCC ピンではなく VM ピンからアクティブ電流を受け取ります。この動作条件で、 I_{VCC} は通常 500 μ A 未満です。

7.5.2 低消費電力スリープモード

DRV8218 は低消費電力のスリープモードをサポートしているため、ドライバがアクティブでないとき VM および VCC からの消費電流を低減できます。低消費電力のスリープモードに移行するには自動スリープと、VCC ピンを使用する方法の 2 つがあります。自動スリープモードでは、デバイスは I_{VCCQ} と I_{VMQ} で表される最小電流を消費します。VCC スリープモードでは、デバイスは VCC が UVLO スレッシュホールド未満で低電圧誤動作防止 (UVLO) になっているため、 I_{VMQ_UV} と I_{VCCQ_UV} で表される最小電流を消費します。

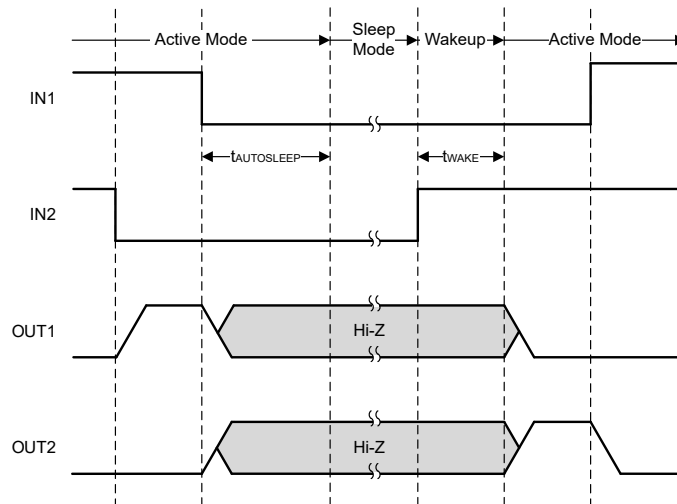


図 7-6. スリープモードへの移行とウェークアップのタイミング図

自動スリープ

PWM 制御モードと PH/EN 制御モードで低消費電力スリープモードに移行する方法を、表 7-7 に示します。

表 7-7. 自動スリープモードの概要

入力ピンの状態	OUT1	OUT2	説明	終了 / ウェークアップ
MODE = 0, IN1 = 1, IN2 = 0	ハイインピーダンス	ハイインピーダンス	PWM またはハーフブリッジ インターフェイスの自動スリープ: この状態に移行すると、出力はディセーブルされます。デバイスはアクティブモードで $t_{AUTOSLEEP}$ だけ維持されてから、低消費電力モードに移行します。	IN1 = 1 または IN2 = 1
MODE = 1, EN = 0	L → Hi-Z	L → Hi-Z	PH/EN インターフェイスの自動スリープ: この状態に移行すると、ローサイド FET がオンになり、両方の出力がレーキモードに移行します。デバイスは $t_{AUTOSLEEP}$ だけこの状態に維持されてから、低消費電力モードに移行します。低消費電力モードに移行すると、出力はディセーブルされます。	EN = 1

デバイスは、入力ピンが表 7-7 に示されている以外の状態に移行すると、**アクティブモード**に復帰します。デバイスを自動スリープモードからウェークアップするには、PWM 入力信号を受け取る前に、INx ピンまたは EN ピンを (MODE の状態に応じて) t_{WAKE} より長い時間 High にアサートする必要があります。

VCC = 0V UVLO スリープモード

表 7-8. スリープ ピンとしての VCC 電源の概要

入力ピンの状態	OUT1	OUT2	説明	終了 / ウェークアップ
VCC = 0V, MODE = 0 (PWM)	UVLO (ハイインピーダンス)	UVLO (ハイインピーダンス)	VCC ピンは GPIO ピンから給電でき、デバイスをスリープ状態にします。GPIO を Low に駆動すると、VCC が UVLO スレッシュホールド未満にプルされ、デバイスは低消費電力モードになり、すべての出力がハイインピーダンスに設定されます。詳細は、 セクション 8.2.2.2 を参照してください。	VCC > V _{UVLO} 、次に t _{WAKE} に対して IN1 または IN2 = 1
VCC = 0V, MODE = 1 (PH/EN)	UVLO (ハイインピーダンス)	UVLO (ハイインピーダンス)		VCC > V _{UVLO} 、次に t _{WAKE} に対して EN = 1
VCC = 0V, MODE = ハイインピーダンス (ハーフブリッジ)	UVLO (ハイインピーダンス)	UVLO (ハイインピーダンス)		VCC > V _{UVLO} 、次に t _{WAKE} に対して IN1 または IN2 = 1。

デバイスを VCC スリープ モードからウェークアップするには、VCC ピンの電圧を V_{UVLO,VCC} よりも高くする必要があります。VCC ピンに有効な電圧が印加された後で、INx ピンのいずれかまたは両方を、t_{WAKE} より長い時間だけ High にアサートすると、デバイスは完全にウェークアップします。デカップリング コンデンサの充電電流による超過電流からマイコンの GPIO ピンを保護するため、GPIO と VCC ピンのデカップリング コンデンサとの間に抵抗を追加できます。この制限抵抗の設計の詳細については、[セクション 8.2.2.2](#) を参照してください。

消費電流を最小限に抑えるために、すべての入力ピンをロジック "Low" に設定し、スリープ モードのプルダウン抵抗を流れる電流を排除します。MODE ピンがハイインピーダンスまたはロジック "Low" に設定されている場合、ピンはスリープモードでは電流を消費しません。ただし、MODE ピンがロジック "High" に設定されているとき、スリープ モードで多少の電流を消費します。

7.5.3 フォルト モード

DRV8218 は、故障が発生するとフォルト モードに移行します。これにより、デバイスと出力負荷が保護されます。フォルトモードでの本デバイスの動作は、[セクション 7.4.3](#) に示すようにフォルト条件で決まります。復帰条件を満たすと、本デバイスはフォルト モードからアクティブ モードに戻ります。フォルト条件、応答、および復帰の概要を [表 7-9](#) に示します。

表 7-9. フォルト条件の概要

フォルト	条件	H ブリッジ	復帰
低電圧誤動作防止 (UVLO)	VCC < V _{UVLO,VCC} の立ち下がり	ディセーブル	VCC > V _{UVLO,VCC} の立ち上がり
過電流 (OCP)	I _{OUT} > I _{OCP}	PWM または PH/EN モード: H ブリッジはディセーブル	t _{RETRY}
		ハーフブリッジ モード: 影響を受けるハーフブリッジはディセーブル	
サーマル シャットダウン (TSD)	T _J > T _{TSD}	ディセーブル	T _J < T _{TSD} – T _{HYS}

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス インストルメンツの製品仕様に含まれるものではなく、テキサス インストルメンツは当該情報の正確性および完全性を保証しないものとします。お客様は、部品が意図された目的に適しているかどうかを判断するとともに、システムの機能性を確認するために設計実装を検証およびテストする責任を負うものとします。

8.1 使用上の注意

DRV8218 は、ハーフブリッジまたは H ブリッジの電力段構成を必要とする各種用途に使用できます。一般的なアプリケーション例としては、ブラシ付き DC モーター、ソレノイド、双安定ラッチリレー、アクチュエータなどがあります。本デバイスは、LED、抵抗性素子、リレーなど多くの一般的な受動負荷を駆動することもできます。このセクションでは、DRV8218 のアプリケーション例をいくつか紹介します。

8.2 代表的なアプリケーション

8.2.1 フルブリッジ駆動

DRV8218 の標準的なアプリケーションは、出力をフルブリッジまたはハーフブリッジ構成として使用し、ブラシ付き DC モーターまたはシングルコイルのラッチ リレーを双方向 (順方向および逆方向) で駆動します。PWM インターフェイスでモーターを駆動する例を [図 8-1](#) に示します。PWM インターフェイスで単一コイルのラッチリレーを駆動する例を [図 8-2](#) に示します。PH/EN インターフェイスでモーターを駆動する例を [図 8-3](#) に示します。

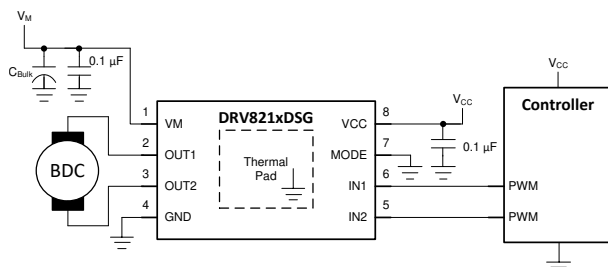


図 8-1. PWM インターフェイスによるモーター駆動アプリケーション

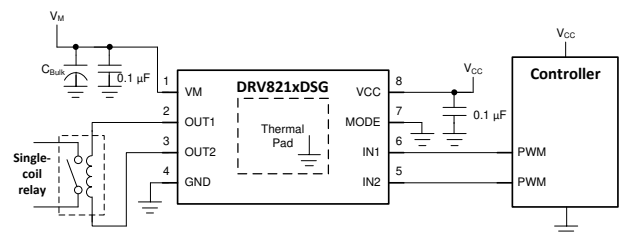


図 8-2. PWM インターフェイスのシングルコイル ラッチリレーのアプリケーション

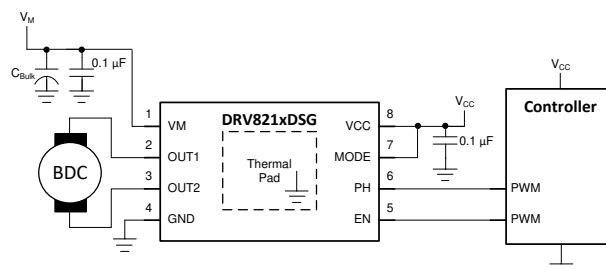


図 8-3. PH/EN インターフェイスのモーター駆動アプリケーション

8.2.1.1 電源電圧

適切な供給電圧は、負荷 (モーター、ソレノイド、リレーなど) の定格によって異なります。ブラシ付き DC モーターの場合、電源電圧は RPM の目標値に影響を与えます。電圧がより高ければ、パワー FET に印加されているのと同じ PWM デューティ サイクルで、ブラシ付き DC モーターをより高速に回転させることができます。また、電圧が高いと、モーター、ソレノイド、リレーの巻線を通る電流の変化率も大きくなります。

8.2.1.2 制御インターフェイス - フルブリッジ

選択したパッケージに対応する PWM 制御インターフェイスを [セクション 7.4.1.1](#) に示します。[図 8-1](#) に示すように、MODE ピンを GND ネットに直接接続することをお勧めします。ただし、アプリケーションで他のインターフェイス状態が必要な場合は、MODE ピンを GPIO ピンに接続して、動作中に他のインターフェイス オプションを選択できます。自動スリープ機能により、わずか 2 つのピンでモーターと低消費電力モードを双方向制御できます。これにより、スリープ ピンを制御するための別の GPIO が不要になります。PWM インターフェイスを使用したモーター駆動の波形の例を [図 8-4](#) と [図 8-5](#) に示します。

PWM インターフェイスを使用して単一コイルのリレーを駆動する波形の例を [図 8-6](#) と [図 8-7](#) に示します。これらの図に示すように、リレーは FORWARD/REVERSE 状態と、BRAKE/COAST 状態の間で駆動できます。

PH/EN 制御インターフェイスを、[セクション 7.4.1.2](#) に示します。MODE ピンをマイクロコントローラの電源に接続すると、PH/EN インターフェイスが選択されます。PH/EN モードでは、EN ピンのみをトグルすることにより、モーター駆動に必要なマイクロコントローラ PWM ジェネレータの数を減らすことができます。PH ピンは、このインターフェイスを使用してモーター駆動の方向を制御します。EN が $t_{\text{AUTOSLEEP}}$ よりも長く "Low" に保持されると、デバイスはスリープモードに移行します。

8.2.1.3 低消費電力動作

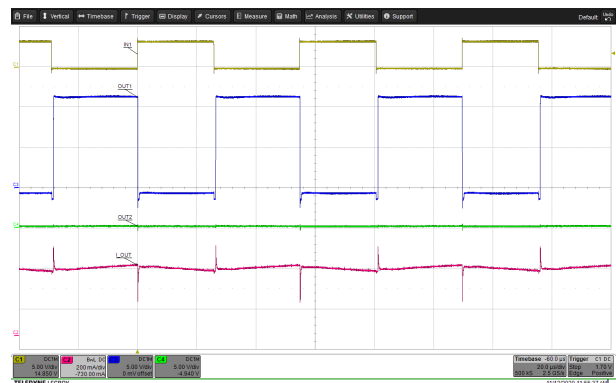
低消費電力スリープモードに移行する方法を、[セクション 7.5.2](#) に示します。スリープモードに移行するときは、すべての入力を論理 Low に設定して、システムの電力を最小化することを推奨します。

8.2.1.4 アプリケーション曲線



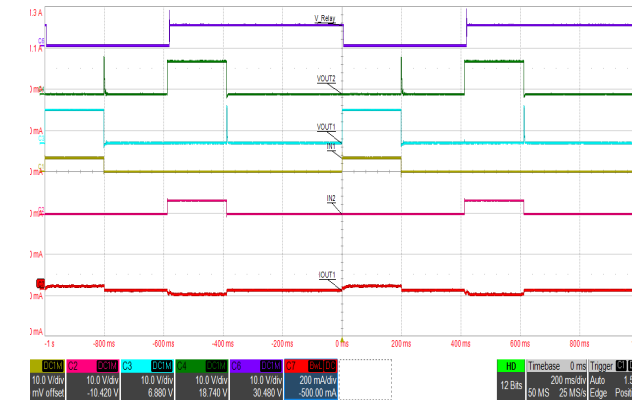
A. チャンネル 1 = IN1 チャンネル 2 = IN2 チャンネル 3 = OUT1
チャンネル 4 = OUT2

図 8-4. デューティ サイクル 50% でのモーターの PWM 駆動、INx と OUTx の電圧

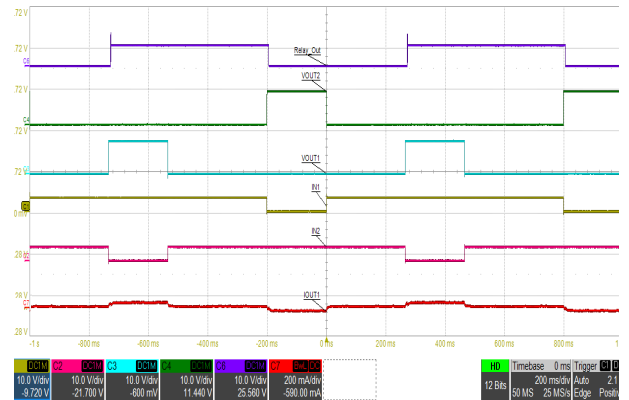


A. チャンネル 1 = IN1 チャンネル 2 = モーター
チャンネル 3 = OUT1
チャンネル 4 = OUT2
一電流

図 8-5. デューティ サイクル 50% でのモーターの PWM 駆動、信号とモーター電流



A. チャネル 1 = IN1 チャネル 2 = IN2 チャネル 3 = V_{OUT1}
チャネル 4 = V_{OUT2} チャネル 6 = リレー スイッチ チャネル 7 = リレー コイル電流



A. チャネル 1 = IN1 チャネル 2 = IN2 チャネル 3 = V_{OUT1}
チャネル 4 = V_{OUT2} チャネル 6 = リレー スイッチ チャネル 7 = リレー コイル電流

図 8-6. 単一コイルのラッチリレーによる PWM 駆動、
駆動プロファイル FORWARD → COAST →
REVERSE → COAST

図 8-7. 単一コイルのラッチリレーによる PWM 駆動、
駆動プロファイル FORWARD → BRAKE →
REVERSE → BRAKE

8.2.2 ハーフブリッジ駆動

DRV8218 は、MODE ピンをフローティング状態にすると、ハーフブリッジ モードに設定できます。このモードでは、デバイスの出力をローサイドまたはハイサイドドライバとして使用できます。これにより、1 つまたは 2 つのモーターの単方向（一方向のみ）、ソレノイド、バルブ、リレーなど各種の負荷を駆動できます。デバイスの OUT1 をローサイドドライバ、OUT2 をハイサイドドライバとして使用する例を、図 8-8 に示します。両方の負荷は、ハイサイドとローサイドのどちらからでも駆動できます。図 8-9 および 図 8-10 に示すように、INx ピンと OUTx ピンをそれぞれ互いに接続すると、デバイスは、半分の $R_{DS(on)}$ で単一の負荷を駆動できます。これにより、より大きな電流要件に対応できます。この構成を「並列ハーフブリッジ モード」と呼びます。

ハーフブリッジ モードでは、PWM デューティ サイクルのオフ時間に、ハーフブリッジ内にある他の FET とボディ ダイオードがフリーホイール電流を再循環するため、追加の外部ダイオードは不要です。

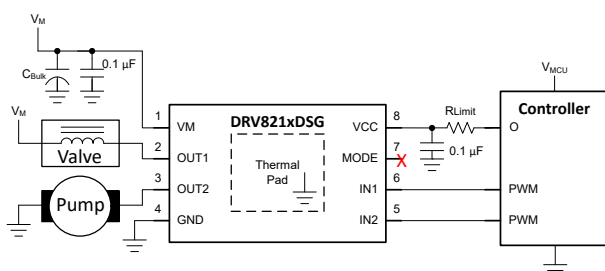


図 8-8. ハーフブリッジ モードを、2 つの負荷用のハイ
サイドおよびローサイド ドライバとして使用する

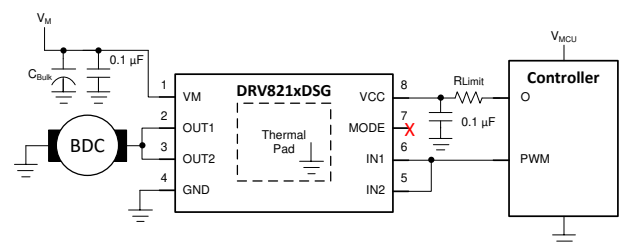


図 8-9. ハーフブリッジ モードを、出力が並列化された
ハイサイド ドライバとして使用する

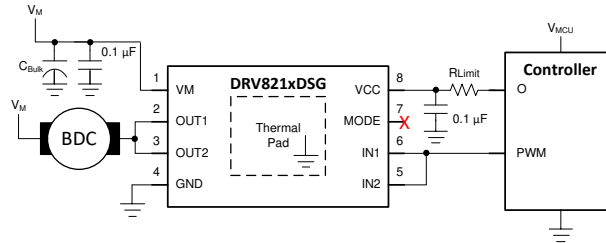


図 8-10. ハーフブリッジ モードを、出力が並列化されたローサイド ドライバとして使用する

8.2.2.1 制御インターフェイス

DSG パッケージのハーフブリッジ制御インターフェイスについては、[セクション 7.4.1.3](#) に説明されています。

8.2.2.2 低消費電力動作

VCC を 0V に移行すると、DRV8218 はハーフブリッジ モードでスリープ状態に移行します。低消費電力スリープ モードの詳細な開始方法については、[セクション 7.5.2](#) で説明しています。スリープ モードに移行するときは、すべての入力を論理 Low に設定して、システムの電力を最小化することを推奨します。DRV8218 をハーフブリッジ モードでウェークアップするには、VCC を High にした後で、IN1 または IN2 を t_{WAKE} より長い時間だけ High に設定してから Low に戻すか、PWM 信号を送信します。このウェークアップ手順を、[図 8-18](#) と [図 8-19](#) に示します。

VCC ピンのデカップリング コンデンサのため、[図 8-8](#)、[図 8-9](#)、[図 8-10](#) に示すように、コントローラの GPIO ピンと VCC ピンとの間に抵抗を追加することを推奨します。この抵抗の目的は、GPIO ピンをスイッチングするとき、コンデンサから大電流が GPIO ピンに流れ込むのを防ぐことです。ただし、動作電流 I_{VCC} が VCC ピンに流れ込めるよう、この抵抗は適切な大きさにする必要があります。[表 8-1](#) に、 R_{LIMIT} 抵抗の設計上の考慮事項を示します。 V_{OL} はロジック Low での GPIO 電圧、 V_{OH} はロジック High での GPIO 電圧、 I_{OL} は GPIO がシンクできる最大電流です。マイコンのデータシートには、GPIO ピンの V_{OL} 、 V_{OH} 、 I_{OL} が指定されている必要があります。

表 8-1. GPIO ピンの電流制限抵抗の設計要件

設計上の考慮事項	式	例
GPIO ピンの保護に必要な最小の抵抗。ここで V_{Cap} は、GPIO ピンが High から Low に切り替わるときにコンデンサの電圧です。計算を単純化してワーストケースの条件を仮定するため、 V_{Cap} はコントローラの電源電圧 V_{MCU} と等しいと仮定します。回路例については、 図 8-11 を参照してください。	$R_{Limit} \geq (V_{Cap} - V_{OL}) / I_{OL}$	$R_{Limit} \geq (3.3V - 0.3V) / 24mA = 125\Omega$
デバイスが低電圧誤動作防止に移行しないよう、VCC ピンの電圧を十分に高くしてください。回路例については、 図 8-12 を参照してください。	$V_{OH} - (I_{VCC} \times R_{Limit}) = V_{VCC} \geq 1.8V$	$3.0V - (3.6mA \times 125\Omega) = 2.55V \geq 1.8V$

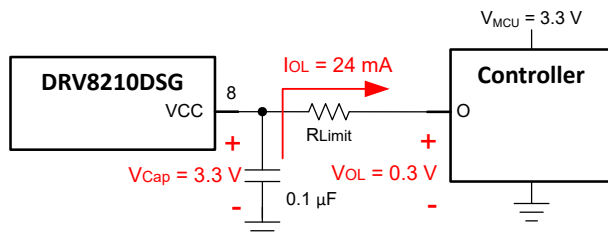


図 8-11. 出力をロジック High からロジック Low に切り替えるときの GPIO 電流

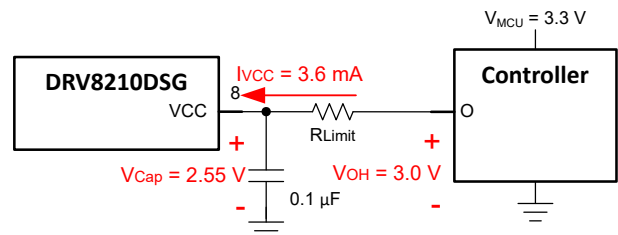


図 8-12. $V_{VCC} > V_{VM}$ のとき、ロジック High 出力による GPIO 電流

指定された GPIO 電流が小さすぎる場合、デバイスをスリープ状態にするためにいくつかの他の方法を使用できます。最初の方法は、複数の GPIO を並列にして、適切な電流を供給することです。2 番目の方法は、MODE = IN1 = IN2 = 0 に設定し、デバイスを自動スリープ状態にすることです。このためには、MODE を制御する GPIO ピンを、動作時には入力として、スリープ時には出力 Low として構成する必要があります。3 番目の方法は、図 8-13 に示すように、電源と VCC ピンとの間に GPIO 制御のトランジスタを配置することです。

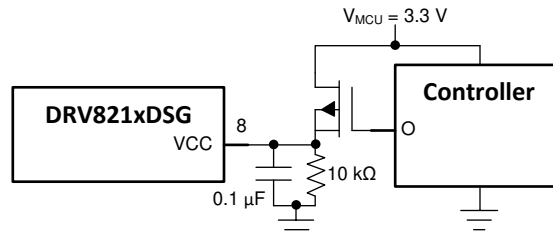
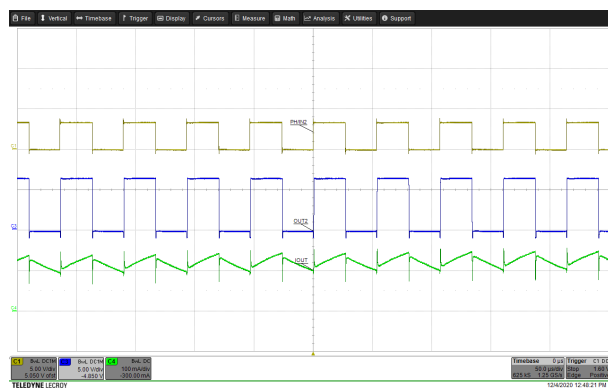


図 8-13. GPIO にトランジスタを接続する

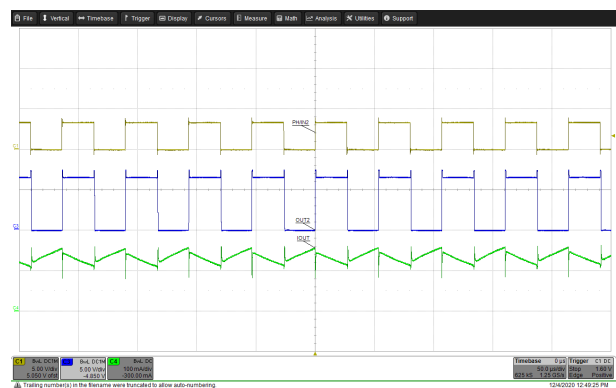
OUTx ピンからのリーク電流を最小限に抑えるために (特にバッテリー駆動のアプリケーションで)、OUTx から GND に負荷を接続してください。前述のように、OUTx から VM に負荷を接続することも可能ですが、出力がディスエーブルされたときに OUTx へ多少のリーク電流が発生することがあります。負荷が H ブリッジ構成で接続されている場合、予想されるリーク電流はありません。

8.2.2.3 アプリケーション曲線

以下の図は、ハーフブリッジ モードでのハイサイドおよびローサイド駆動の波形の例を示しています。図 8-14 と図 8-15 に、ハイサイドとローサイドの駆動を使用してモーターを単方向で駆動する波形の例を示します。図 8-16 と図 8-17 に、ハイサイドとローサイドの駆動を使用してソレノイドを駆動する波形の例を示します。図 8-18 と 図 8-19 に、OUTx ピンを並列に接続してシングル ハーフブリッジを形成し、ハイサイドとローサイドの駆動を使用してモーターを駆動する例を示します。



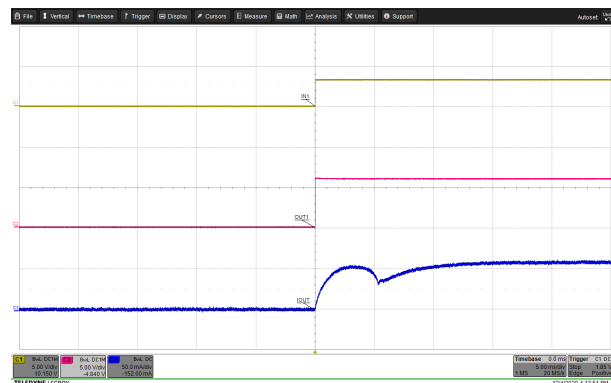
A. チャンネル 1 = IN2 チャンネル 2 = V_{OUT2} チャンネル 4 = モーター電流



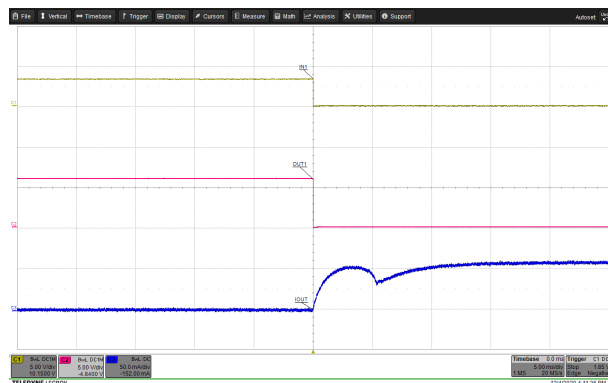
A. チャンネル 1 = IN2 チャンネル 2 = V_{OUT2} チャンネル 4 = モーター電流

図 8-14. ハイサイド FET を使用してデューティ サイクル 50% のハーフブリッジ モードでモーターを駆動する

図 8-15. ローサイド FET を使用してデューティ サイクル 50% のハーフブリッジ モードでモーターを駆動する



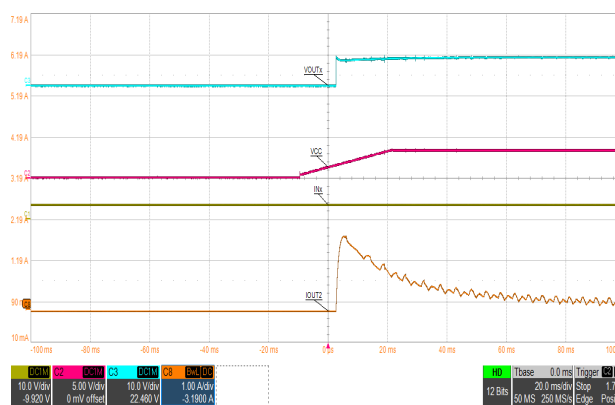
A. チャンネル 1 = IN1 チャンネル 2 = V_{OUT1} チャンネル 4 = ソレノイド電流



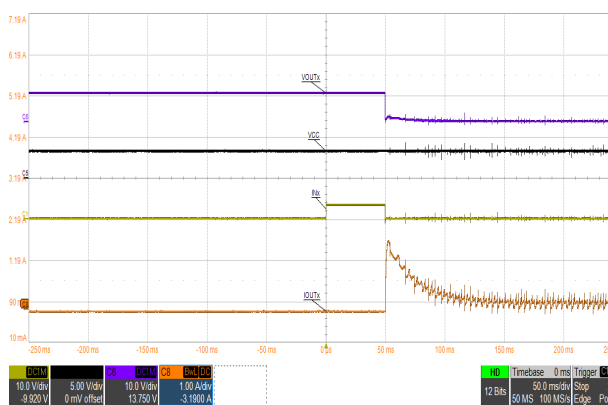
A. チャンネル 1 = IN1 チャンネル 2 = V_{OUT1} チャンネル 4 = ソレノイド電流

図 8-16. ハイスайд FET を使用して、ハーフブリッジモードでソレノイドを駆動する

図 8-17. ローサイド FET を使用して、ハーフブリッジモードでソレノイドを駆動する



A. チャンネル 1 = IN1、IN2 (並列)
チャンネル 2 = V_{CC}
チャンネル 3 = V_{OUT} (OUT1/2 の並列)
チャンネル 8 = モーター電流



A. チャンネル 1 = IN1、IN2 (並列)
チャンネル 5 = V_{CC}
チャンネル 6 = V_{OUT} (OUT1/2 の並列)
チャンネル 8 = モーター電流

図 8-18. ハイスайд FET を使用して並列ハーフブリッジモードでモーターを駆動する

図 8-19. ローサイド FET を使用して並列ハーフブリッジモードでモーターを駆動する

8.2.3 並列複数ドライバ

複数の DRV8218 を並列に接続して、単一ドライバに比べて $R_{DS(on)}$ が大幅に小さい 1 つの負荷を駆動できます。立ち上がり時間、立ち下がり時間、伝搬遅延時間は、2 つの部品間のデバイスのばらつきを考慮して、デッドタイムよりも十分に短くなります。DSG パッケージは小型フォームファクタであるため、DRV8850 などの大電流の単一モータードライバを使用する場合よりも、2 つの DRV8218 でのフットプリントが小さくなります。

複数の DRV8218 を並列に使用する場合、デバイスがデッドタイムを自動的に処理できるように、PWM または PH/EN モードを推奨します。ハーフブリッジモードを使用する場合、貫通電流を避けるために、ハイスайд FET のターンオフからローサイド FET のターンオンまでの間にデッドタイムを手動で挿入する必要があります。

複数のデバイスが、デバイス間で負荷電流のバランスを自然に維持します。FET の抵抗は温度とともに増加するためです。ただし、電流スパイクによりデバイスの過電流保護回路が作動する速度がこの発熱効果よりも速くなる場合があり、デバイス間で負荷のバランスが取られることがあります。

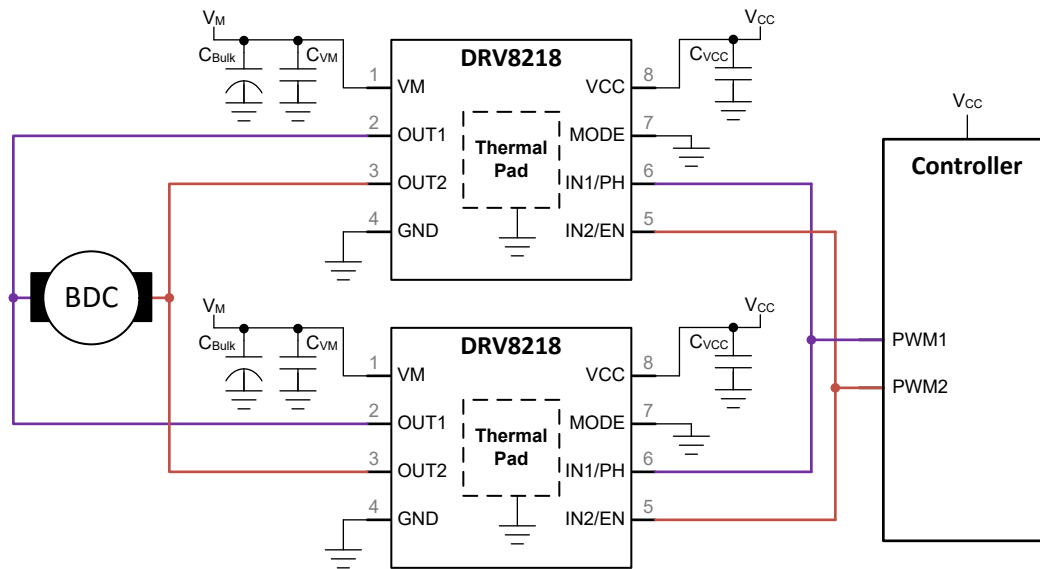


図 8-20. 2 つの DRV8218 が 1 つの負荷を並列の PWM モードで駆動

8.2.4 デュアルコイル リレーの駆動

PWM インターフェイスは、デュアル コイルのラッチ リレーを駆動するためにも使用できます。このセクションの図に、回路図の例を示します。

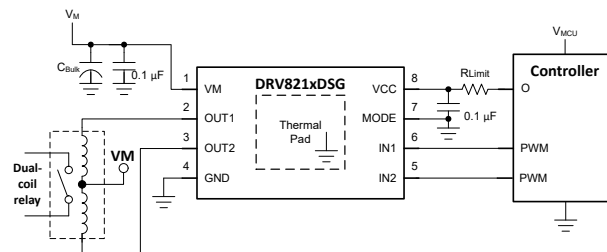


図 8-21. デュアルコイル リレーの駆動

8.2.4.1 制御インターフェイス

PWM インターフェイスは、デュアルコイル リレーの駆動に使用できます。[セクション 7.4.1.1](#) に、PWM 制御インターフェイスを示します。PWM インターフェイスを使用したデュアルコイル リレー駆動の回路図とタイミング図を、[図 8-22](#) と [図 8-23](#) に示します。

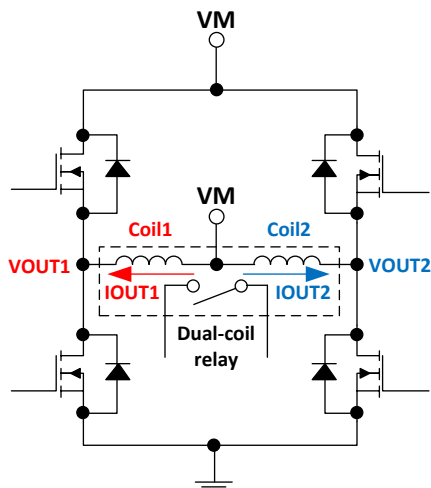


図 8-22. OUTx H ブリッジで駆動するデュアルコイル リレーの回路図

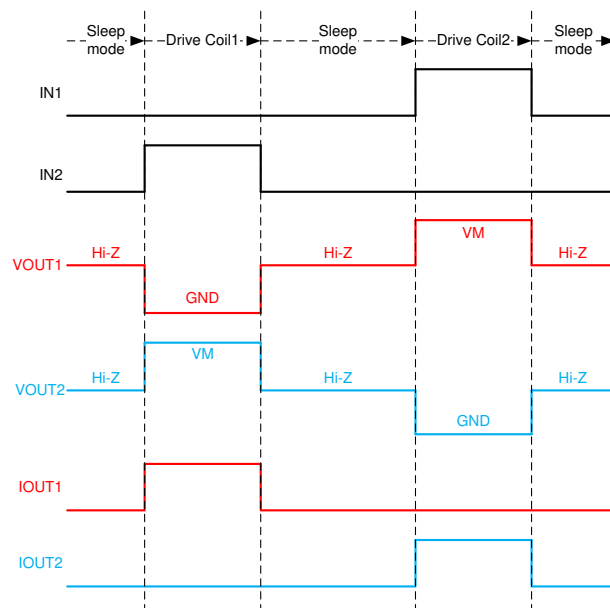


図 8-23. PWM インターフェイスを使用したデュアルコイル リレーの駆動タイミング図

PWM インターフェイスの真理値表を [表 8-2](#) に示します。この表の説明は、入力と出力の状態によってデュアルコイル リレーを駆動する方法を反映しています。Coil1 が駆動されるとき (OUT1 電圧が GND のとき)、OUT2 の電圧は VM になります。リレーのセンター タップも VM なので、電流は Coil2 を流れません。Coil2 が駆動される場合も同様に、Coil1 は VM に短絡します。ハイサイド FET のボディ ダイオードはフリーホイール ダイオードとして機能するため、追加の外部ダイオードは不要です。このアプリケーションのオシロスコープのパターンを、[図 8-24](#) に示します。

表 8-2. デュアルコイル リレー駆動用の PWM 制御表

IN1	IN2	OUT1	OUT2	説明
0	0	ハイ インピーダンス	ハイ インピーダンス	出力ディセーブル (H ブリッジ Hi-Z)
0	1	L	H	Coil1 の駆動
1	0	H	L	Coil2 の駆動
1	1	L	L	Coil1 と Coil2 の駆動 (デュアルコイル ラッチ リレーでは無効な状態)

8.2.4.2 低消費電力動作

低消費電力スリープ モードに移行する方法を、[セクション 7.5.2](#) に示します。スリープ モードに移行するときは、すべての入力を論理 Low に設定して、システムの電力を最小化することを推奨します。

OUTx ピンからのリーク電流を最小限に抑えるために (特にバッテリー駆動のアプリケーションで)、OUTx から GND に負荷を接続してください。前のセクションで示したように、OUTx から VM に負荷を接続することも可能ですが、出力がディセーブルされたときに OUTx へ多少のリーク電流が発生することがあります。

8.2.4.3 アプリケーション曲線

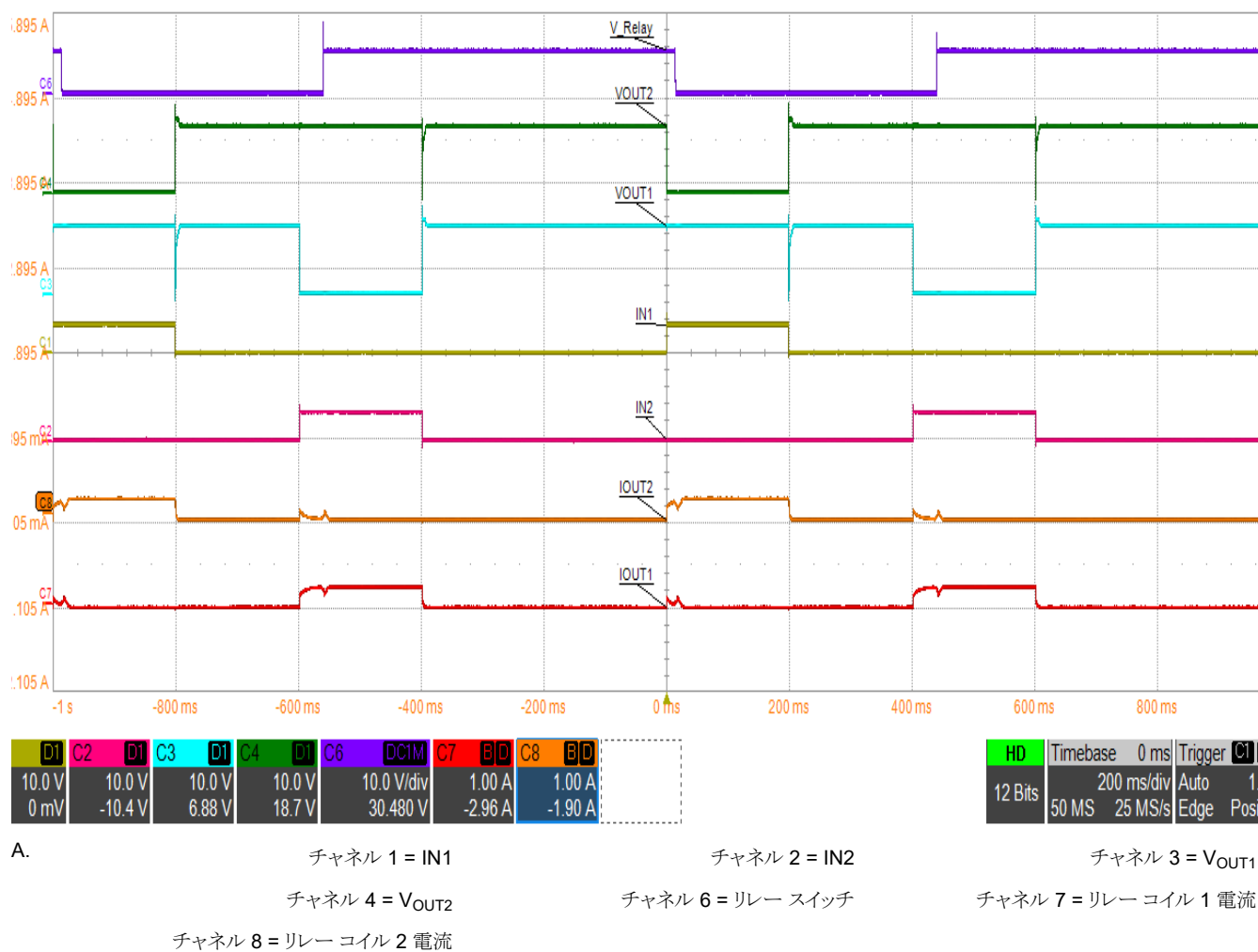


図 8-24. デュアルコイル リレーの PWM 駆動

8.2.5 電流センス

GND ピンに小さなシャント抵抗を接続すると、電流センスの情報をマイクロコントローラの ADC に返すことができます。マイクロコントローラはこの情報を使用して、ストールなどのモーター負荷条件を検出できます。さらに優れた電流感知のダイナミックレンジが必要な場合は、図 8-26 に示すようにアンプを追加できます。

サーマル パッドは、基板のグラウンド ネット、または GND ピン / センス信号ネットに接続できます。

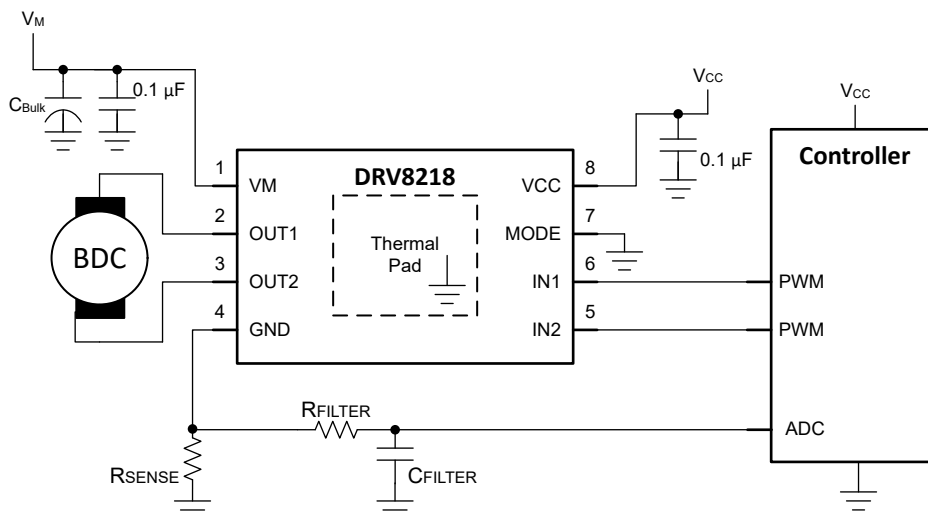


図 8-25. GND ピンのシャント抵抗

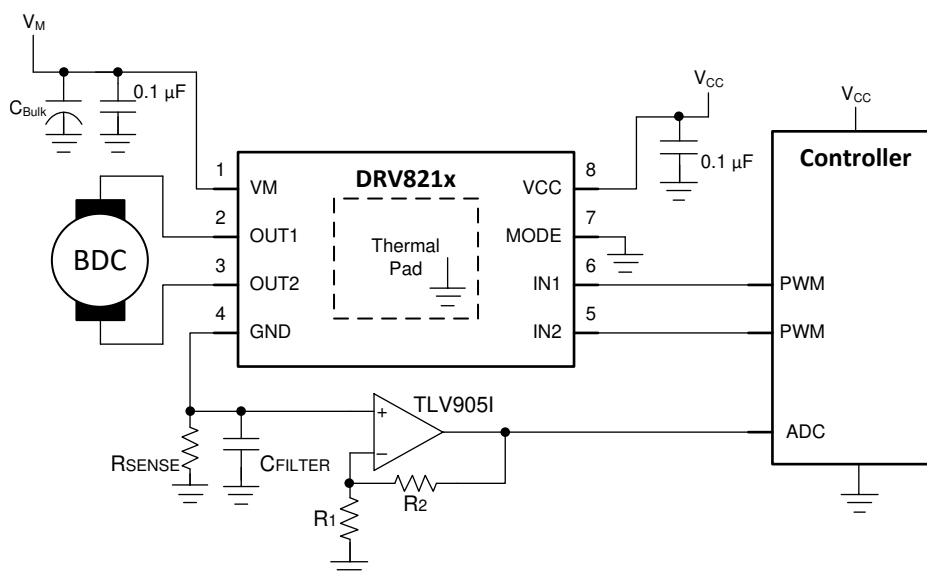


図 8-26. GND ピンのシャント抵抗を使用した電流センス アンプの例

8.2.5.1 設計要件

電流センスアプリケーションの要件の例を 表 8-3 に示します。

表 8-3. システム設計要件

設計パラメータ	リファレンス	数値の例
モータ電源電圧	V_M	5V
ロジック電源電圧	V_{CC}	3.3V

表 8-3. システム設計要件 (続き)

設計パラメータ	リファレンス	数値の例
R_{SENSE} の両端間の最大電圧	V_{SENSE}	150mV
モーター RMS 電流	I_{OUT1} 、 I_{OUT2}	2.0A
モーターのストール電流	$I_{OUT1, stall}$ 、 $I_{OUT2, stall}$	6.0A

8.2.5.2 詳細な設計手順

8.2.5.2.1 ショント抵抗の決定

INx ピンの絶対最大定格は、ショント抵抗の両端の最大電圧を設定するものです。INx ピンの信号が Low で基板グラウンドを基準とした場合、INx ピンは GND ピンの電圧を基準とした負の電圧になります。これにより、最大センス電圧 / GND ピン電圧が 0.5V に設定されます。図 8-27 に、ピンの相対電圧を示します。

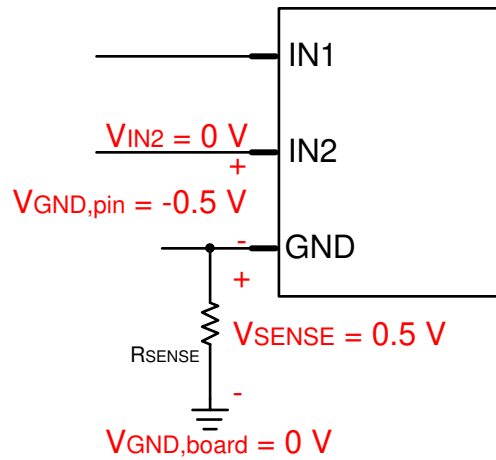


図 8-27. 電流センス抵抗を使用する基板グラウンドを基準としたピン電圧

この例では、最大 V_{SENSE} として 150mV を使用します。これは 0.5V 未満で、安全や誤差の余裕があります。モーターに流れる最大電流はストール電流、この例では 6.0A です。この情報から、検出抵抗 R_{SENSE} は次の式で計算できます。

$$R_{SENSE} = V_{SENSE} / I_{STALL} = 0.15V / 6.0A = 0.025\Omega \quad (1)$$

デバイスの GND ピンの電圧は、検出抵抗を流れる電流によって変化するため、設計者はロジックピンが V_{IL} と V_{IH} のパラメータを満たし、MODE ピンが V_{TIL} 、 V_{TIZ} 、および V_{TIH} パラメータを満たし、電源電圧が常に V_{UVLO} より高く維持されるよう選択する必要があります。

8.2.5.2.2 RC フィルタ

図 8-25 に示す RC フィルタを使用して、センス信号からのノイズと過渡信号をフィルタします。 $R_{FILTER} = 1k\Omega$ 、 $C_{FILTER} = 100nF$ を推奨します。システムの特定の条件に応じて、異なる値を選択できます。

8.3 電流能力と熱性能

ドライバの出力電流および消費電力能力は、PCB の設計と外部システムの条件に大きく依存します。テキサス インストルメンツのモータードライバと PCB レイアウト手法に適用されるさまざまな電流定格の意味については、アプリケーションノート『モータードライバの電流定格について』を参照してください。

モータードライバでは、短時間に大きな電流が流れるさまざまな過渡駆動条件が発生します。以下に例を上げます

- ローターが最初に静止しているときのモータ起動。
- 電源またはグラウンドがモータの出力のいずれかに短絡し、過電流保護がトリガされるフォルト条件。
- モータまたはソレノイドが短時間駆動された後、解放される。

8.3.1 消費電力および出力電流特性

本デバイスの総消費電力は、静止消費電流 (P_{VM} および P_{VCC})、パワー MOSFET のスイッチング損失 (P_{SW})、およびパワー MOSFET の $R_{DS(on)}$ (伝導) 損失 (P_{RDS}) の 3 つの主要な成分に分けられます。それ以外の損失が消費電力の増加に影響することもあります、この 3 つの主要な要素に比べると通常はわずかです。

$$P_{TOT} = P_{VM} + P_{VCC} + P_{SW} + P_{RDS} \quad (2)$$

P_{VM} は、公称モーター電源電圧 (V_{VM}) と、 I_{VM} アクティブ モード電流の仕様から計算できます。 P_{VCC} は、公称ロジック電源電圧 (V_{VCC}) と I_{VCC} アクティブ モード電流の仕様から計算できます。 $V_{VCC} < V_{VM}$ のとき、DRV8218 は VCC ピンではなく VM ピンからアクティブ電流を受け取ります。この動作条件で、 I_{VCC} は通常 500nA 未満です。

$$P_{VM} = V_{VM} \times I_{VM} \quad (3)$$

$$P_{VM} = 7.5mW = 5V \times 1.5mA \quad (4)$$

$$P_{VCC} = V_{VCC} \times I_{VCC} \quad (5)$$

$$P_{VCC} = 1.0mW = 3.3V \times 0.3mA \quad (6)$$

P_{SW} は、公称モーター電源電圧 (V_{VM})、平均出力電流 (I_{RMS})、スイッチング周波数 (f_{PWM})、デバイス出力立ち上がり (t_{RISE}) および立ち下がり (t_{FALL}) 時間の仕様から計算できます。

$$P_{SW} = P_{SW_RISE} + P_{SW_FALL} \quad (7)$$

$$P_{SW_RISE} = 0.5 \times V_M \times I_{RMS} \times t_{RISE} \times f_{PWM} \quad (8)$$

$$P_{SW_FALL} = 0.5 \times V_M \times I_{RMS} \times t_{FALL} \times f_{PWM} \quad (9)$$

$$P_{SW_RISE} = 15mW = 0.5 \times 5V \times 2.0A \times 150ns \times 20kHz \quad (10)$$

$$P_{SW_FALL} = 15mW = 0.5 \times 5V \times 2.0A \times 150ns \times 20kHz \quad (11)$$

$$P_{SW} = 30mW = 15mW + 15mW \quad (12)$$

P_{RDS} は、デバイスの $R_{DS(on)}$ と平均出力電流 (I_{RMS}) から計算できます。

$$P_{RDS} = I_{RMS}^2 \times (R_{DS(ON)_HS} + R_{DS(ON)_LS}) \quad (13)$$

$R_{DS(ON)}$ はデバイス温度と強い相関があります。デバイスの接合部温度を 85°C と仮定すると、正規化した温度データに基づき、 $R_{DS(on)}$ は約 1.5 倍に増大する可能性があります。下の計算は、このデレレーティング係数を示しています。または、[セクション 6.8](#) セクションには $R_{DS(on)}$ が温度に応じてどのように変化するかを示す曲線が記されています。

$$P_{RDS} = 480mW = (2.0A)^2 \times (40m\Omega \times 1.5 + 40m\Omega \times 1.5) \quad (14)$$

上記の計算例に基づき、以下の式でデバイスの予想される消費電力の合計を計算します。

$$P_{TOT} = P_{VM} + P_{VCC} + P_{SW} + P_{RDS} \quad (15)$$

$$P_{TOT} = 518mW = 7.5mW + 1.0mW + 30mW + 480mW \quad (16)$$

デバイス接合部温度は、 P_{TOT} 、デバイス周囲温度 (T_A)、パッケージ熱抵抗 ($R_{\theta JA}$) を使って推定できます。 $R_{\theta JA}$ の値は、PCB 設計と、デバイス周りの銅のヒート シンクに大きく依存します。

$$T_J = (P_{TOT} \times R_{\theta JA}) + T_A \quad (17)$$

$$T_J = 117^{\circ}\text{C} = (0.518\text{W} \times 60.9^{\circ}\text{C/W}) + 85^{\circ}\text{C} \quad (18)$$

デバイスの接合部温度は、システムのすべての動作条件において、絶対最大定格より低く維持する必要があります。このセクションの計算では、接合部温度の妥当な推定値を示します。ただし、システム動作中の温度測定に基づくその他の方法は、より現実的で信頼性の高いものになります。モータードライバの定格電流と消費電力の詳細については、[セクション 9.1.1](#) を参照してください。

モータードライバでは、短時間に大きな電流が流れるさまざまな過渡駆動条件が発生します。以下に例を上げます

- ローターが最初に静止しているときのモータ起動。
- 電源またはグラウンドがモータの出力のいずれかに短絡し、過電流保護がトリガされるフォルト条件。
- モータまたはソレノイドが短時間駆動された後、解放される。

テキサス インスツルメンツのモータードライバおよび PCB レイアウト手法でのさまざまな電流定格の意味について詳しい説明は、『[モータードライバの電流定格について](#)』[アプリケーションレポート](#)を参照してください。

8.4 電源に関する推奨事項

8.4.1 バルク コンデンサ

適切なローカル バルク容量の確保は、モーター駆動システムの設計において重要な要素です。一般的に、バルク容量が大きいことは有益ですが、コストと物理的なサイズが大きくなるというデメリットもあります。モーター ドライバの近くにあるバルク コンデンサは、モーターの電流変動を平滑化するための局所的な電荷貯蔵庫として機能します。

経験豊富なエンジニアは多くの場合、バルク容量に関する一般的なガイドラインを使用してコンデンサの値を選択します。そのようなガイドラインの 1 つでは、モーター電力 1 ワットごとに少なくとも $1 \sim 4\mu\text{F}$ の静電容量を使用するように指示されています。たとえば、5V 電源から 3 アンペアを引き出すモーターは 15 ワットの電力を持ち、この一般的なガイドラインに従うと、バルク静電容量は $15 \sim 60\mu\text{F}$ になります。

モータが電源にエネルギーを伝達する場合のマージンを確保するため、バルク コンデンサの定格電圧は動作電圧より高くする必要があります。

モーターの起動、負荷トルクの変化、PWM 動作などの電流遷移時に一定のモーター電源電圧を供給するには、大きなバルク容量が求められます。安定した電源供給に必要な容量の概算は、基板電子回路の複雑さ、コスト、およびサイズを抑えるために不可欠です。予想される負荷電流の変動と許容されるモーター電源電圧の変動に基づいて適切なコンデンサのサイズを見つけるには、一般的なガイドラインの方法が使えます。

$$C_{BULK} > k \times \Delta I_{MOTOR} \times T_{PWM} / \Delta V_{SUPPLY} \quad (19)$$

ここで、

C_{BULK} は、バルク容量です。

k は、この種のアプリケーションで一般的なコンデンサの ESR を表す係数です。DRV8718-Q1EVM を使用したラボでの測定に基づく、このような場合には $k \approx 3$ が実用的です。

ΔI_{MOTOR} はモータ電流の予想される変化、 $i_{max} - i_{min}$ です

t_{PWM} は、PWM 周波数の逆数で、PWM サイクルです

ΔV_{SUPPLY} は、モーターの電源電圧の許容変動幅です

図 8-28 は複数のデータ ポイントをプロットしたもので、この一般的なガイドラインを適用しています。比較的良好な一致を示しています。

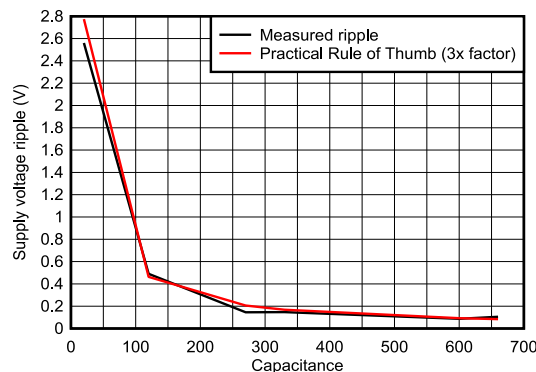


図 8-28. 測定結果と 3x 一般的なガイドライン、電解コンデンサの実際にはゼロではない ESR 値を考慮

詳細については、アプリケーション ノート [SLVAFT0](#) を参照してください。

8.5 レイアウト

8.5.1 レイアウトのガイドライン

DRV8218 デバイスにはパワー MOSFET が内蔵されており、大電流を駆動できるため、レイアウト設計と外部部品の配置には細心の注意を払う必要があります。設計とレイアウトのガイドラインの一部を以下に示します。レイアウトに関する推奨事項の詳細については、『[モータードライバの基板レイアウトのベストプラクティス](#)』をご覧ください。

- 低 ESR セラミック バイパス コンデンサを使用して、VM ピンと VCC ピンを GND にバイパスします。0.1 μ F、X5R、X7R タイプの容量を推奨します。最良の結果を得るには、これらのコンデンサをデバイスのできるだけ近くに配置して、ループ インダクタンスを最小限に抑えます。
- VM 電源バルク キャパシタはセラミックまたは電解タイプを使用できますが、これもデバイスのできるだけ近くに配置することによって、ループ インダクタンスを最小限に抑えることも推奨されています。
- VM、OUT1、OUT2、GND は電源から出力へ大電流を供給し、グラウンドに戻します。これらのトレースには、可能な場合、太い金属配線またはカスタムポリゴンベタを使用します。
- 本デバイスのサーマル パッドを、サーマル ビアを使用して PCB 上層のグラウンド プレーンおよび内部グラウンド プレーン (利用可能な場合) に接続して、PCB のヒートシンクを最大限に確保します。
- ヒートシンクのため、サーマル パッドを取り付ける銅プレーンの面積をできるだけ大きくします。
- モータードライバの熱管理、配線方法、コンデンサの配置、接地の最適化の詳細については、アプリケーション ノート、[モータードライバの基板レイアウトのベストプラクティス](#)を参照してください。

8.5.2 レイアウト例

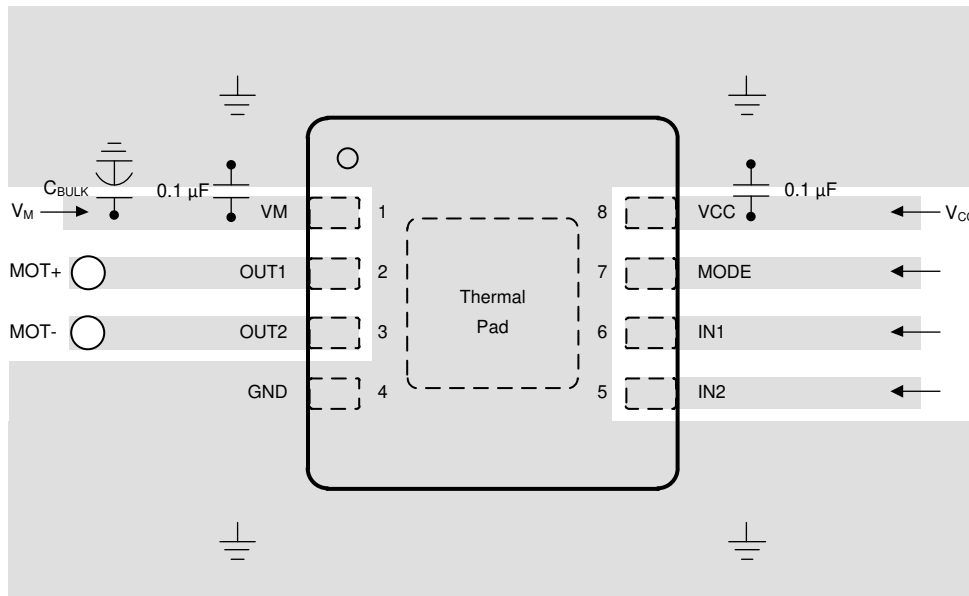


図 8-29. DSG パッケージの簡略化されたレイアウト例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『モータードライバ消費電力の計算』アプリケーション レポート
- テキサス・インスツルメンツ、『PowerPAD™の簡単な使用法』アプリケーション レポート
- テキサス・インスツルメンツ、『熱特性強化型パッケージ PowerPAD™』アプリケーション レポート
- テキサス・インスツルメンツ、『モータードライバの電流定格の理解』アプリケーション レポート
- テキサス・インスツルメンツ、『モータドライバの基板レイアウトのベストプラクティス』アプリケーション レポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PDRV8218DSGR	Active	Preproduction	WSO8 (DSG) 8	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

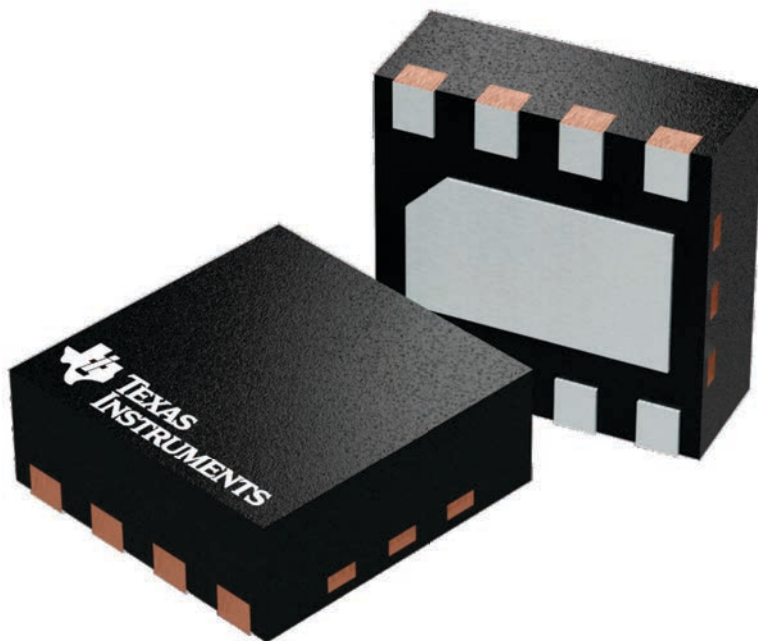
DSG 8

WSON - 0.8 mm max height

2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4224783/A

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月