

ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 車載用 24V、1 チャンネル ESD 保護ダイオード、車載ネットワーク向け

1 特長

- IEC 61000-4-2 レベル 4 ESD 保護:
 - $\pm 30\text{kV}$ 、 $\pm 22\text{kV}$ 、 $\pm 15\text{kV}$ の接触放電
 - $\pm 30\text{kV}$ 、 $\pm 22\text{kV}$ 、 $\pm 15\text{kV}$ のエアギャップ放電
- ISO 10605 (330pF、330 Ω) ESD 保護:
 - $\pm 25\text{kV}$ 、 $\pm 20\text{kV}$ 、 $\pm 12\text{kV}$ の接触放電
 - $\pm 25\text{kV}$ 、 $\pm 20\text{kV}$ 、 $\pm 12\text{kV}$ のエアギャップ放電
- 24V の動作電圧
- 双方向 ESD 保護
- 下流の部品を保護する低いクランピング電圧
- AEC-Q101 認定済み
- 温度範囲: $-55^{\circ}\text{C} \sim +150^{\circ}\text{C}$
- 入出力容量: 2.3pF、1.6pF または 1.1pF (標準値)
- 業界標準パッケージで提供: SOD-323 (DYF)、SOD-523 (DYA)、0402 サイズのリードレス パッケージ (DPY)
- 自動光学検査 (AOI) に適したリード付きパッケージ

2 アプリケーション

- **車載ネットワーク:**
 - LIN (Local Interconnect Network)
 - シングル・ライン CAN ESD 保護
- **産業用制御ネットワーク:**
 - DeviceNet
 - スマート・ディストリビューション・システム

3 説明

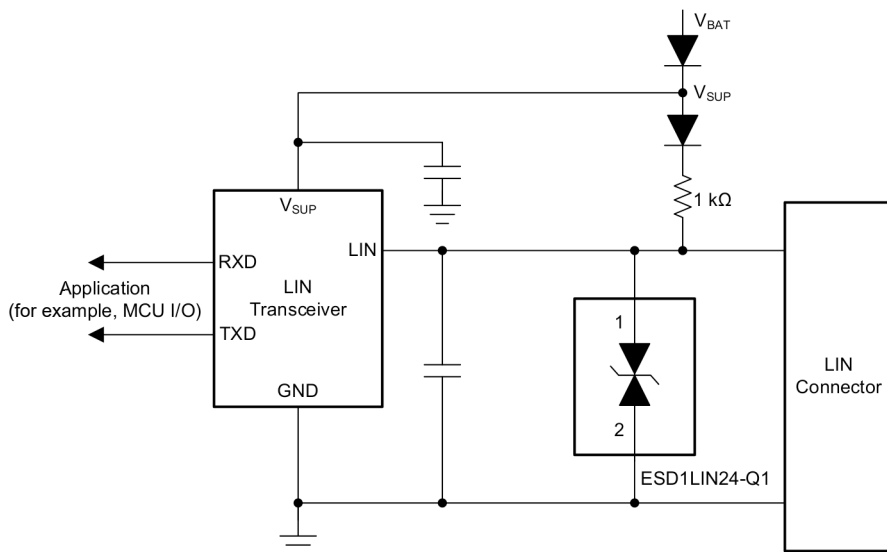
ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 は、ローカル相互接続ネットワーク (LIN) 用のシングル チャンネル、低容量、双方向の ESD 保護デバイスです。これらのデバイスは、IEC 61000-4-2 国際規格に規定されている最大レベルを超える接触 ESD 衝撃 (それぞれ (接触 $\pm 30\text{kV}$ 、エアギャップ $\pm 30\text{kV}$)、(接触 $\pm 22\text{kV}$ 、エアギャップ $\pm 22\text{kV}$)、(接触 $\pm 15\text{kV}$ 、エアギャップ $\pm 15\text{kV}$)) を吸収できるように仕様が規定されています。動的抵抗とクランプ電圧が低いため、過渡現象に対してシステム レベルで確実な保護を行えます。車載用システムでは、安全装置の制御に高度な堅牢性と信頼性が求められるので、この保護機能は重要です。

ESD1LIN24-Q1 および ESD751-Q1 は、フロースルー配線を容易にするために、リード付きパッケージで供給されます。

パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
ESD1LIN24-Q1	DYF (SOD-323, 2)	1.70mm × 1.30mm
ESD751-Q1	DYA (SOD-523, 2)	1.60mm × 0.80mm
ESD761-Q1	DPY (X1SON, 2)	1.00mm × 0.60mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



代表的なアプリケーション



目次

1 特長	1	6.3 機能説明	10
2 アプリケーション	1	6.4 デバイスの機能モード	11
3 説明	1	7 アプリケーションと実装	12
4 ピン構成および機能	3	7.1 アプリケーション情報	12
5 仕様	4	7.2 代表的なアプリケーション	12
5.1 絶対最大定格.....	4	8 電源に関する推奨事項	13
5.2 ESD 定格 - AEC 仕様.....	4	9 レイアウト	13
5.3 ESD 定格 - IEC 仕様.....	4	9.1 レイアウトのガイドライン.....	13
5.4 ESD 定格 - ISO 仕様.....	5	9.2 レイアウト例.....	14
5.5 推奨動作条件.....	5	10 デバイスおよびドキュメントのサポート	15
5.6 熱に関する情報.....	5	10.1 ドキュメントのサポート.....	15
5.7 電気的特性.....	6	10.2 ドキュメントの更新通知を受け取る方法.....	15
5.8 代表的特性 – ESD751.....	7	10.3 サポート・リソース.....	15
5.9 代表的特性 – ESD1LIN24.....	8	10.4 商標.....	15
5.10 代表的特性 - ESD761.....	9	10.5 静電気放電に関する注意事項.....	15
6 詳細説明	10	10.6 用語集.....	15
6.1 概要.....	10	11 改訂履歴	16
6.2 機能ブロック図.....	10	12 メカニカル、パッケージ、および注文情報	16

4 ピン構成および機能

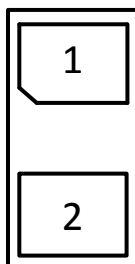


図 4-1. DPY パッケージ、2 ピン X1SON (上面図)

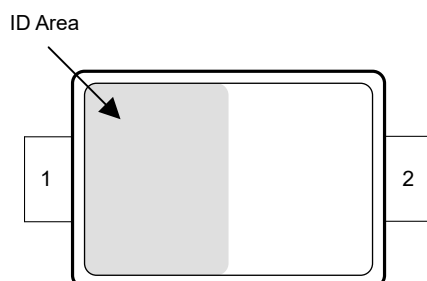


図 4-2. DYF パッケージ、2 ピン SOD-323 (上面図)

表 4-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
IO	1	I/O	ESD 保護 IO
GND	2	G	グラウンドに接続します。

(1) I = 入力、O = 出力、I/O = 入力または出力、G = グラウンド、P = 電源。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		デバイス	最小値	最大値	単位
P _{PP}	25°C での IEC 61000-4-5 の電力 (t _p – 8/20μs)	ESD1LIN24-Q1		159	W
		ESD751-Q1		102	
		ESD761-Q1		65	
I _{PP}	25°C での IEC 61000-4-5 の電流 (t _p – 8/20μs)	ESD1LIN24-Q1		4.3	A
		ESD751-Q1		2.8	
		ESD761-Q1		1.8	
T _A	外気温度での動作時		-55	150	°C
T _J	接合部温度		-55	150	
T _{stg}	保存温度		-65	155	

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格 - AEC 仕様

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、AEC Q101-001 に準拠 ⁽¹⁾	±2500	V
		荷電デバイス モデル (CDM)、AEC Q101-005 準拠	±1000	

(1) AEC Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 ESD 定格 - IEC 仕様

			デバイス	値	単位
V _(ESD)	静電放電	IEC 61000-4-2 接触放電、すべてのピン	ESD1LIN24-Q1	±30000	V
			ESD751-Q1	±22000	
			ESD761-Q1	±15000	
		IEC 61000-4-2 空中放電、すべてのピン	ESD1LIN24-Q1	±30000	
			ESD751-Q1	±22000	
			ESD761-Q1	±15000	

5.4 ESD 定格 - ISO 仕様

				デバイス	値	単位
$V_{(ESD)}$	静電放電	接触放電	ISO 10605、150pF、330Ω、IO	ESD1LIN24-Q1	±30000	V
				ESD751-Q1	±22000	
				ESD761-Q1	±15000	
			ISO 10605、330pF、330Ω、IO	ESD1LIN24-Q1	±25000	
				ESD751-Q1	±20000	
				ESD761-Q1	±12000	
		空中放電	ISO 10605、150pF、330Ω、IO	ESD1LIN24-Q1	±30000	
				ESD751-Q1	±22000	
				ESD761-Q1	±15000	
			ISO 10605、330pF、330Ω、IO	ESD1LIN24-Q1	±25000	
				ESD751-Q1	±20000	
				ESD761-Q1	±12000	

5.5 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{IN}	入力電圧	-24		24	V
T_A	外気温度での動作時	-55		150	°C

5.6 熱に関する情報

熱評価基準 ⁽¹⁾		ESD1LIN24-Q1	ESD751-Q1	ESD761-Q1	単位
		DYF (SOD-323)	DYA (SOD-523)	DPY (X1SON)	
		2 ピン	2 ピン	2 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	705.4	746.3	282.3	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	315	301.2	150.6	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	561.5	509.6	98.3	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	145	81.8	9.6	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	550.2	503.0	97.7	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.7 電気的特性

$T_A = 25^\circ\text{C}$ (特に記述のない限り)

パラメータ		テスト条件	デバイス	最小値	標準値	最大値	単位
V_{RWM}	逆スタンバイ電圧			-24		24	V
V_{BRF}	ブレークダウン電圧 ⁽¹⁾	$I_{IO} = 10\text{mA}$, IO から GND へ		25.5		35.5	V
V_{BRR}	ブレークダウン電圧 ⁽¹⁾	$I_{IO} = -10\text{mA}$, IO から GND へ		-35.5		-25.5	V
V_{CLAMP}	クランプ電圧 ⁽²⁾	$I_{PP} = 4.3\text{A}$, $t_p = 8/20\mu\text{s}$, IO から GND へ, および GND から IO へ	ESD1LIN24-Q1		37		V
		$I_{PP} = 2.8\text{A}$, $t_p = 8/20\mu\text{s}$, IO から GND へ, および GND から IO へ	ESD751-Q1		36.5		
		$I_{PP} = 1.8\text{A}$, $t_p = 8/20\mu\text{s}$, IO から GND へ, および GND から IO へ	ESD761-Q1		36.3		
V_{CLAMP}	クランプ電圧 ⁽³⁾	$I_{PP} = 16\text{A}$, TLP, IO から GND および GND から IO へ	ESD1LIN24-Q1		40		V
			ESD751-Q1		41.5		
			ESD761-Q1		42.5		V
I_{LEAK}	リーク電流	$V_{IO} = \pm 24\text{V}$, IO から GND へ		-50	1	50	nA
R_{DYN}	動的抵抗 ⁽³⁾		ESD1LIN24-Q1		0.5		Ω
			ESD751-Q1		0.6		
			ESD761-Q1		0.53		
C_L	ライン容量	$V_{IO} = 0\text{V}$, $f = 1\text{MHz}$, $V_{pp} = 30\text{mV}$, IO から GND へ	ESD1LIN24-Q1		2.3	3.8	pF
			ESD751-Q1		1.6	2.7	
			ESD761-Q1		1.1	1.8	

(1) V_{BRF} と V_{BRR} は、デバイスがスナッチバック状態にラッチする前に、正方向に $\pm 10\text{mA}$ を印加したときの電圧として定義されます。

(2) IEC 61000-4-5 に従い、 $8/20\mu\text{s}$ の指数関数的減衰波形でストレスを加えたデバイス

(3) 非反復電流パルス、伝送ラインパルス (TLP)、方形パルス、ANSI/ESD STM5.5.1-2008

5.8 代表的特性 – ESD751

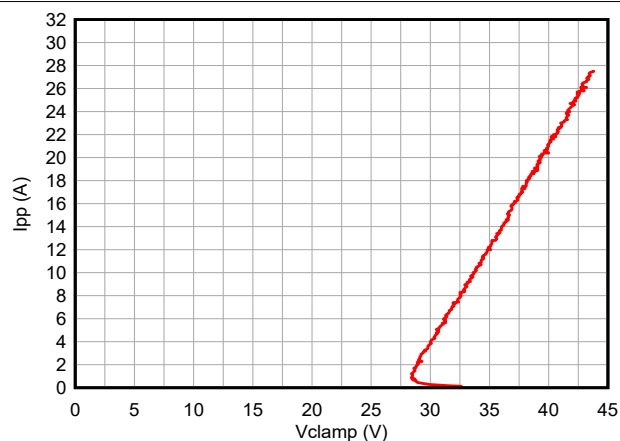


図 5-1. 正の TLP 曲線

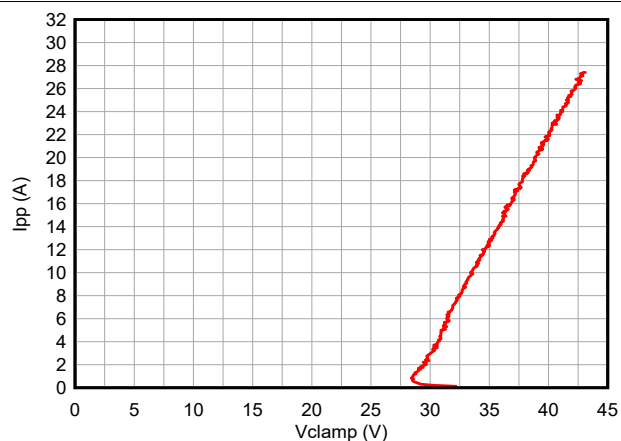


図 5-2. 負の TLP 曲線

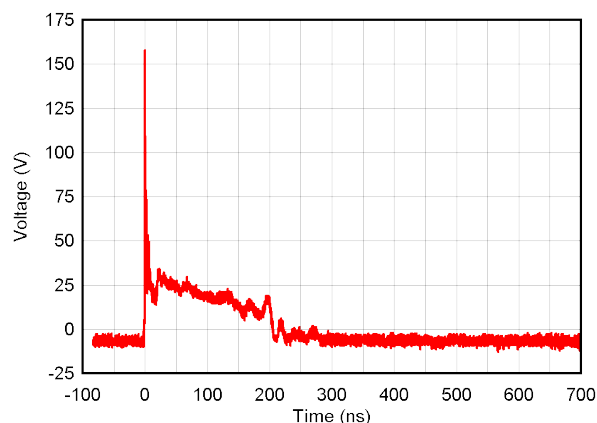


図 5-3. +8kV クランプ IEC 波形

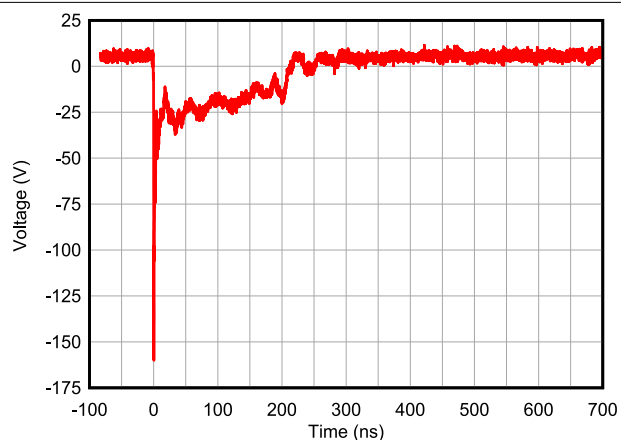


図 5-4. -8kV クランプ IEC 波形

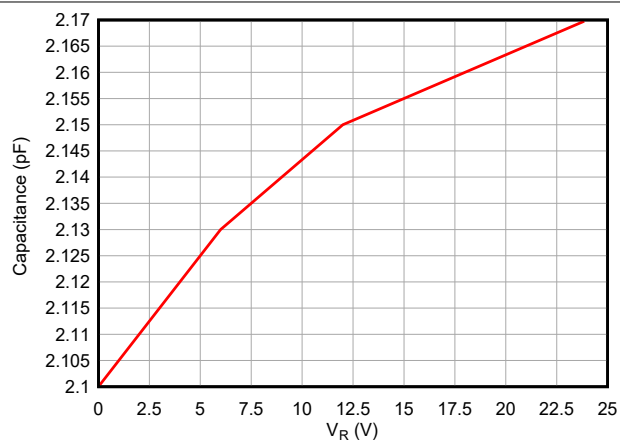


図 5-5. 静電容量とバイアス電圧

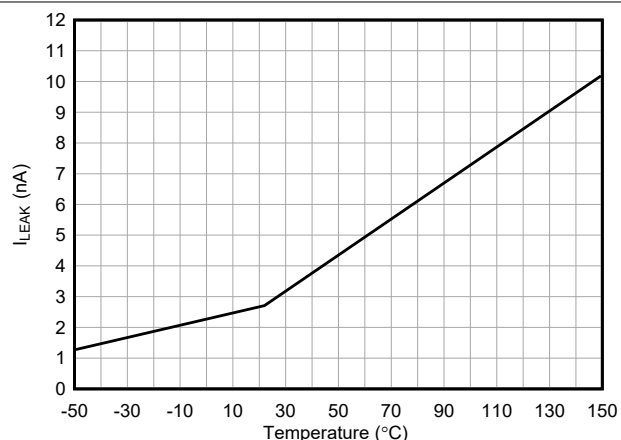


図 5-6. リーク電流と温度との関係

5.9 代表的特性 – ESD1LIN24

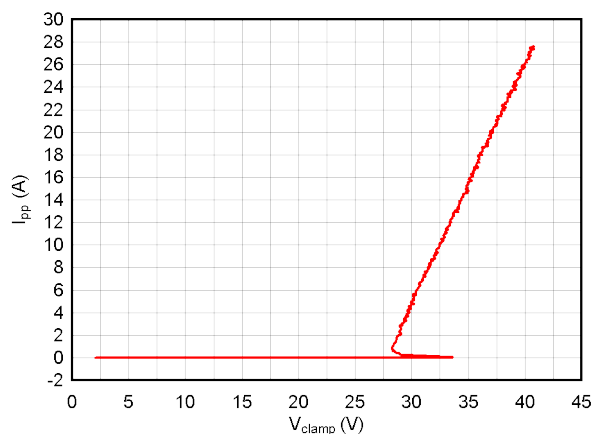


図 5-7. 正の TLP 曲線

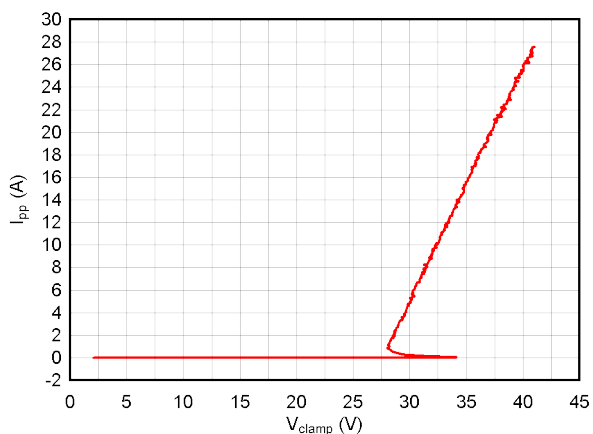


図 5-8. 負の TLP 曲線

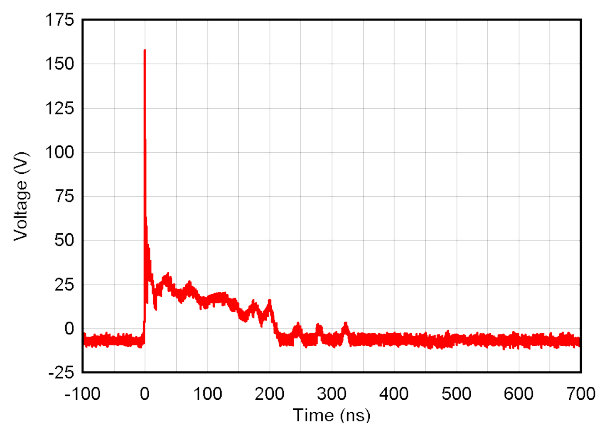


図 5-9. +8kV クランプ IEC 波形

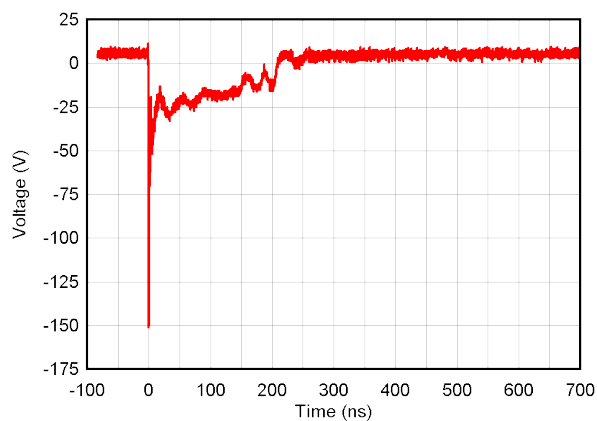


図 5-10. -8kV クランプ IEC 波形

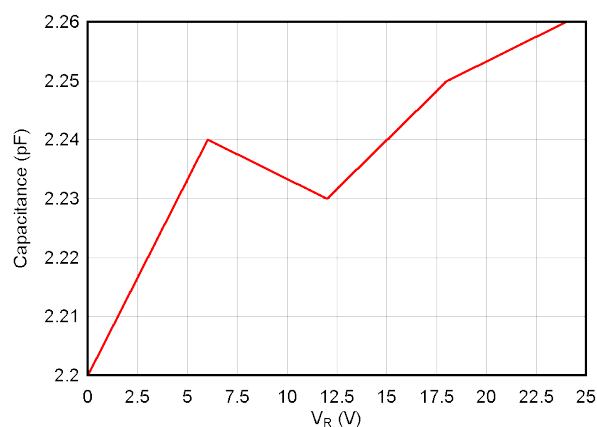


図 5-11. 静電容量とバイアス電圧

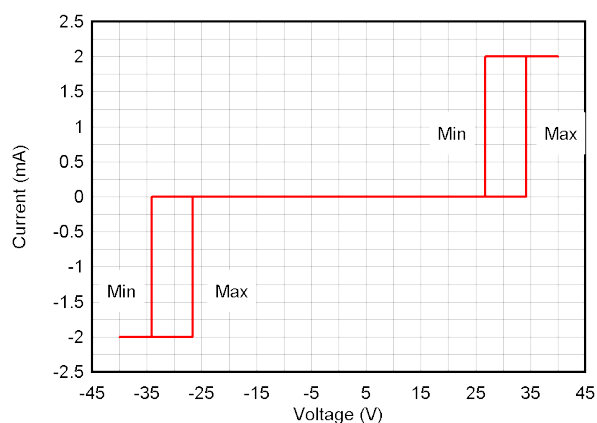


図 5-12. DC 電圧の掃引曲線 I-V 曲線

5.10 代表的特性 - ESD761

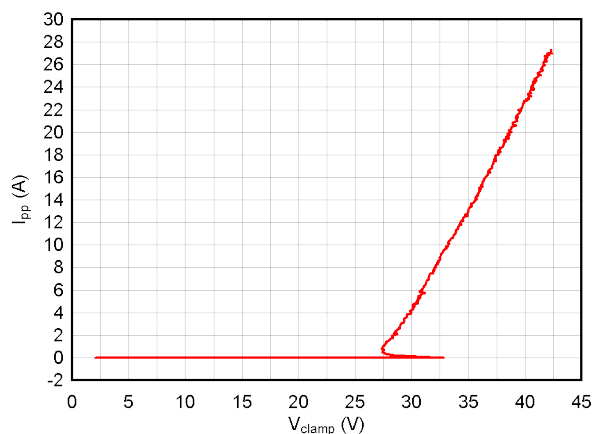


図 5-13. 正の TLP 曲線

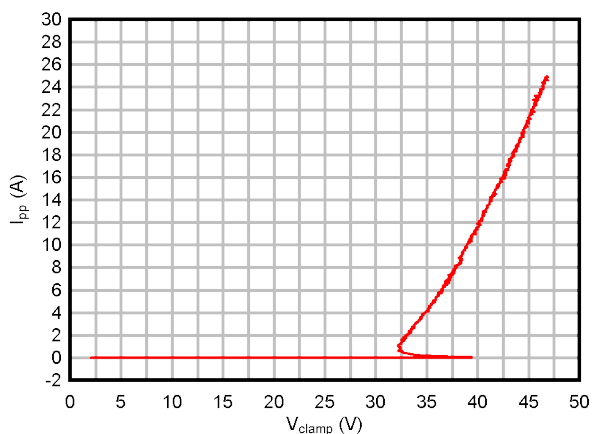


図 5-14. 負の TLP 曲線

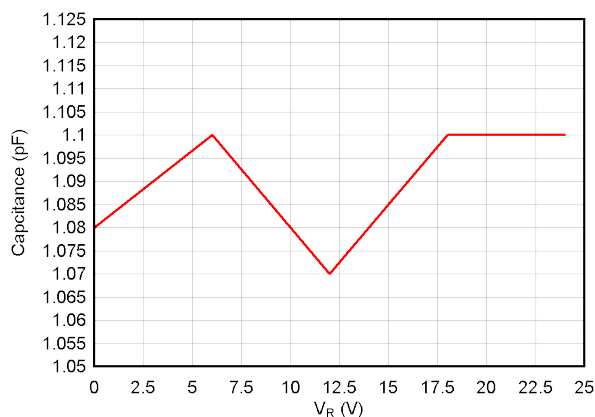


図 5-15. 静電容量とバイアス電圧

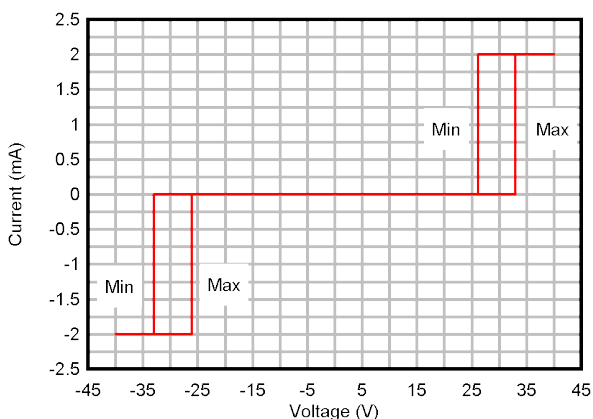


図 5-16. DC 電圧の掃引曲線 I-V 曲線

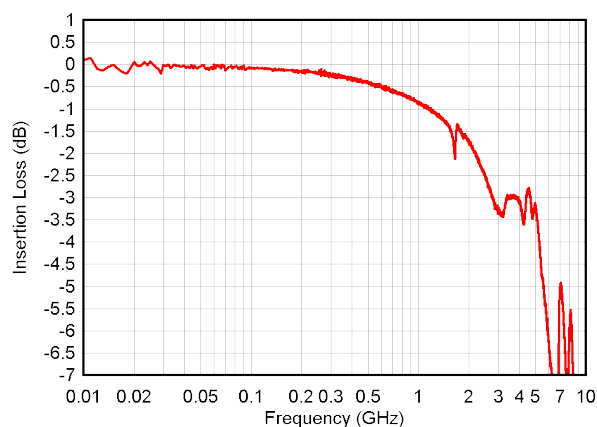


図 5-17. 挿入損失

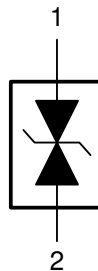
6 詳細説明

6.1 概要

ESD1LIN24-Q1、ESD751-Q1 および ESD761-Q1 は、自動光学検査に便利な業界標準パッケージ (SOD-323 および SOD-523) で供給されるシングル チャネル ESD ダイオードであり、小型のリードレス パッケージ X1SON (DPY) でも供給されます。これらの製品は、それぞれ ISO 10605 ESD 定格 (接触 $\pm 25\text{kV}$ 、エアギャップ $\pm 25\text{kV}$)、(接触 $\pm 20\text{kV}$ 、エアギャップ $\pm 20\text{kV}$)、(接触 $\pm 12\text{kV}$ 、エアギャップ $\pm 12\text{kV}$) を提供します。これらの ESD 保護ダイオードの 2.3pF 、 1.6pF 、 1.1pF のライン容量は、 $20\text{Kbps} \sim 10\text{Mbps}$ のデータ レートをサポートする LIN アプリケーションに適しています。

これらの製品の代表的なアプリケーションは、車載アプリケーションで使用される LIN トランシーバの ESD 回路保護です。これらのデバイスは、ヘッドライト、ドア モジュール、空調制御、ルーフ コントロール、ワイパー、クラスタ、オーディオ、その他多くの車載用アプリケーション向けの車載電子制御ユニット (ECU) 内部で一般的に ESD 保護に使用されています。

6.2 機能ブロック図



6.3 機能説明

ESD1LIN24-Q1、ESD751-Q1、および ESD761-Q1 は、高い ESD 保護レベルを備えたシングル チャネル双方向 ESD ダイオードです。これらのデバイスは動的抵抗が小さいため、デバイスが他の回路をアクティブに保護するときのクランプ電圧が低くなります。ブレークダウンは双方向であるため、バッテリーリード線が入れ替わった場合にこれらの保護デバイスがシステムの損傷を防止できます。低リークのため、 V_{RWM} 以下で動作するときにダイオードの消費電力を節約できます。 $55^{\circ}\text{C} \sim 150^{\circ}\text{C}$ の温度範囲は、これらの ESD デバイスは、ほとんどの環境で広範な温度で動作します。

6.3.1 IEC 61000-4-5 サージ保護

ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 の I/O ピンは、以下のサージ定格 ($8/20\mu\text{s}$ 波形) を持っています。それぞれ 4.3A 、 2.8A と 1.8A を消費します。ESD サージ クランプは、この電流をグランドに転送します。

6.3.2 IO 容量

ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 の I/O ピン間の容量は次のとおりです。それぞれ 2.3pF 、 1.6pF 、 1.1pF です。これらのデバイスの容量は、最大 10Mbps の LIN のデータ レートをサポートしています。

6.3.3 動的抵抗

I/O ピンには ESD クランプがあり、ESD1LIN24-Q1 では 0.48Ω 、ESD751-Q1 では 0.6Ω 、ESD761-Q1 では 0.58Ω と低い R_{DYN} がある。

6.3.4 DC ブレークダウン電圧

I/O ピン間の DC ブレークダウン電圧は、最小 $\pm 25.5V$ です。これは、逆スタンドオフ電圧 $\pm 24V$ を超えるサージから、敏感な機器を保護します。

6.3.5 超低リーク電流

I/O ピンは、バイアス $\pm 24V$ で $50nA$ (最大値) の超低リーク電流を特長としています。

6.3.6 クランプ電圧

ESD1LIN24-Q1 の I/O ピンには ESD クランプがあり、電圧を $37V$ ($I_{PP} = 4.3A$) および $37.7V$ (TLP の場合 $I_{PP} = 16A$) にクランプできます。ESD751-Q1 の I/O ピンには ESD クランプがあり、電圧を $36.5V$ ($I_{PP} = 2.8A$) および $39.7V$ (TLP の場合 $I_{PP} = 16A$) にクランプできます。ESD761-Q1 の I/O ピンには ESD クランプがあり、電圧を $36.3V$ ($I_{PP} = 1.8A$) および $39.3V$ (TLP の場合 $I_{PP} = 16A$) にクランプできます。

6.3.7 業界標準パッケージ

ESD1LIN24-Q1 および ESD751-Q1 は、業界標準の SOD-323 (DYF) および SOD-523 (DYA) リード付きパッケージを採用し、自動光学検査 (AOI) に対応しています。ESD761-Q1 は、リードレス X1SON (DPY) パッケージで供給されます。

6.4 デバイスの機能モード

ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 は、通常動作時のリーク電流が小さく、I/O と GND の間の電圧が V_{RWM} を下回っている場合にアクティブになるシングル チャネル パッシブ クランプです。I/O と GND の間の電圧が V_{BR} を上回るとアクティブになります。ISO 10605 ESD イベントの際、 $\pm 25kV \sim \pm 12kV$ の過渡電圧を、どちらのチャネルにもクランプできます。保護されたラインの電圧が V_{HOLD} を下回ると、デバイスは低リークのパッシブ状態に戻ります。

7.2.2 詳細な設計手順

ESD1LIN24-Q1、ESD751-Q1、ESD761-Q1 の V_{RWM} は $\pm 24V$ で、ジャンプ スタート時に端子接続が逆になる可能性のあるバッテリーへの短絡イベント時にダイオードが損傷しないように保護します。双方向特性により、正と負の両方の極性が保護されます。容量が 5pF 以下と低いため、最大 10Mbps のデータ レートが可能で、LIN の要件を満たすことができます。1k Ω および VSUP ダイオードにより、LIN 信号をバッテリー電圧よりダイオード電圧降下分低い値にプルアップできます。

7.2.3 アプリケーション曲線

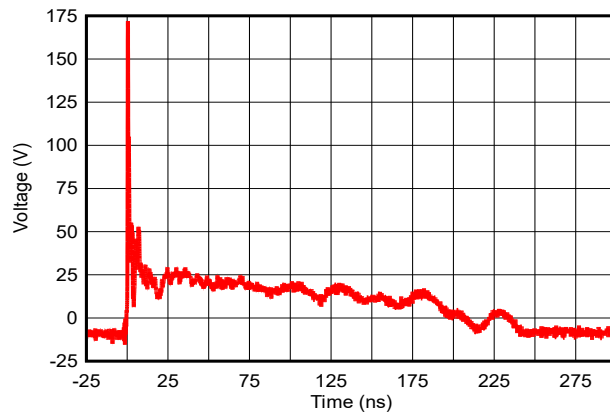


図 7-2. +8kV クランプ IEC 波形

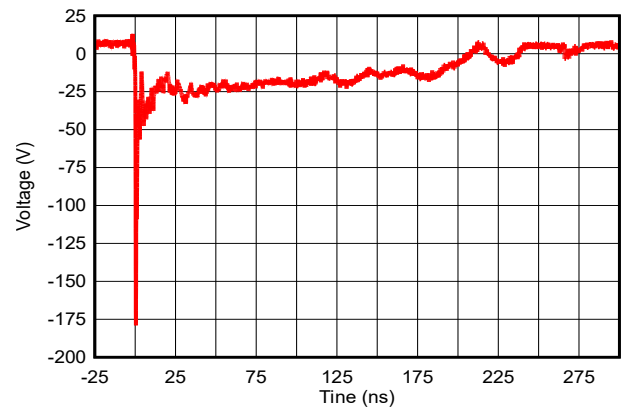


図 7-3. -8kV クランプ IEC 波形

8 電源に関する推奨事項

このデバイスはパッシブ TVS ダイオード ベースの ESD 保護デバイスであるため、電力を供給する必要はありません。各ピンの最大電圧仕様に違反しないようにしてください。

9 レイアウト

9.1 レイアウトのガイドライン

- 最適な配置はコネクタのできるだけ近くです。
 - ESD イベント中の EMI が、配線と接触した配線から、保護されていない他の配線と結合し、システムの早期障害を引き起こす可能性があります。
 - PCB 設計者は、TVS とコネクタの間にある保護されていないトレースから離れた場所に配置して、EMI 結合の可能性を最小限に抑える必要があります。
- 保護トレースを可能な限り直線的に配線します。
- 可能な限り大きな半径の丸みを帯びた角を使用し、TVS とコネクタの間の保護トレースの鋭角な角を排除します。
 - 電界は角で蓄積する傾向があり、EMI 結合を増加させます。
- ピン 1 または 2 がグランドに接続されている場合、このリターンパスには太く短いパターンを使用します。

9.2 レイアウト例

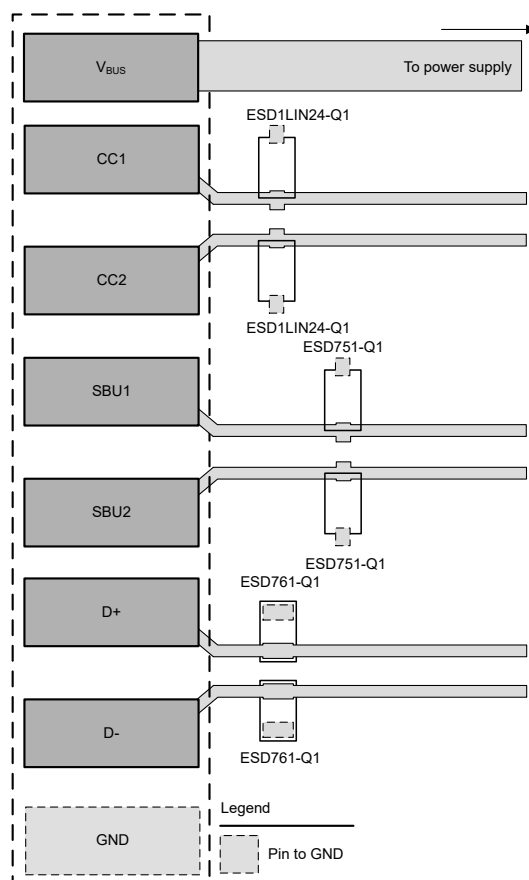


図 9-1. レイアウトに関する推奨事項

10 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『[ESD レイアウト ガイド](#)』アプリケーション レポート
- テキサス・インスツルメンツ、『[汎用 ESD 評価基板ユーザー ガイド](#)』
- テキサス・インスツルメンツ、『[超高速データライン用 ESD ダイオードの選択](#)』アプリケーション レポート
- テキサス・インスツルメンツ、『[ESD 保護の読み取りと理解](#)』データ シート

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ [E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (December 2022) to Revision D (October 2025)	Page
--	------

- | | |
|--|---|
| • ESD1LIN24-Q1 の ISO 330pF/330Ω の仕様を 30kV から 25kV に更新..... | 1 |
| • ESD751-Q1 の ISO 330pF/330Ω の仕様を 22kV から 20kV に更新..... | 1 |
| • ESD761-Q1 の ISO 330pF/330Ω の仕様を 15kV から 12kV に更新..... | 1 |

Changes from Revision B (November 2022) to Revision C (December 2022)	Page
---	------

- | | |
|---|---|
| • ESD1LIN24-Q1 および ESD761-Q1 のステータスを「詳細情報」から次に変更:「量産データ」..... | 1 |
| • 「熱に関する情報」および「電気的特性」表の「熱に関する仕様」と「クランプ電圧」を更新..... | 4 |

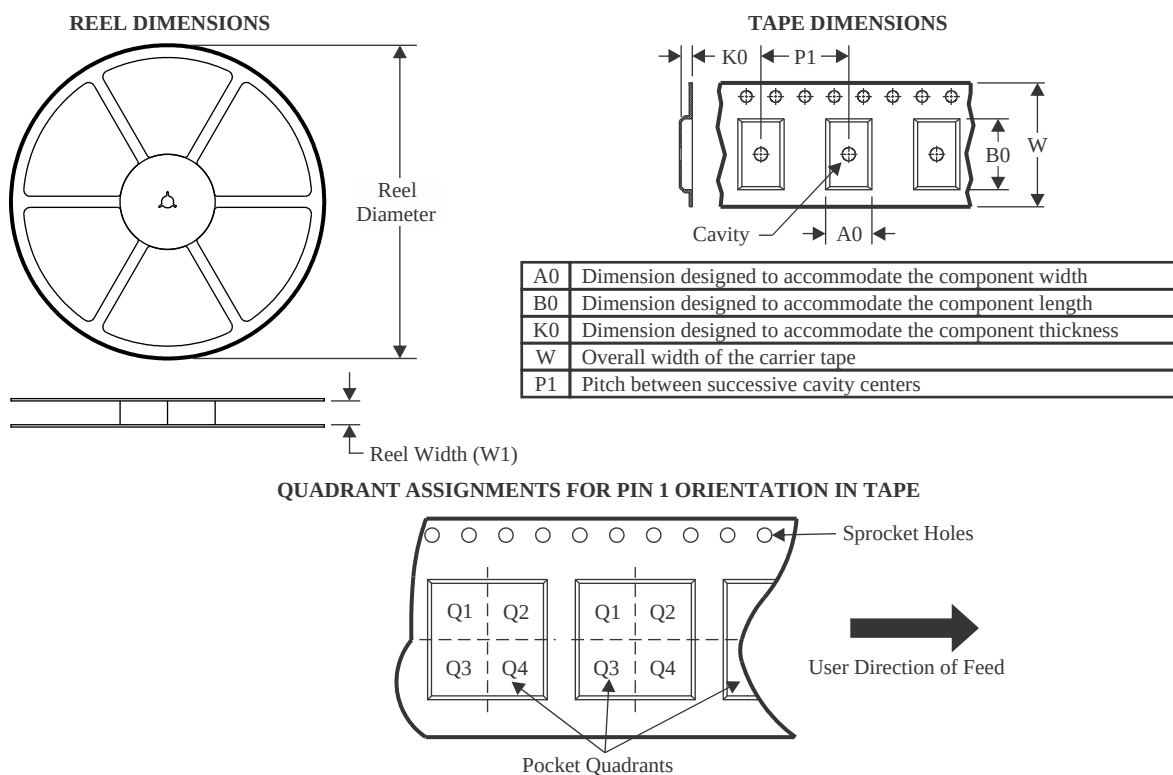
Changes from Revision A (September 2022) to Revision B (November 2022)	Page
--	------

- | | |
|--|---|
| • ESD751-Q1 デバイスのステータスを「詳細情報」から次に変更:「量産データ」..... | 1 |
|--|---|

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

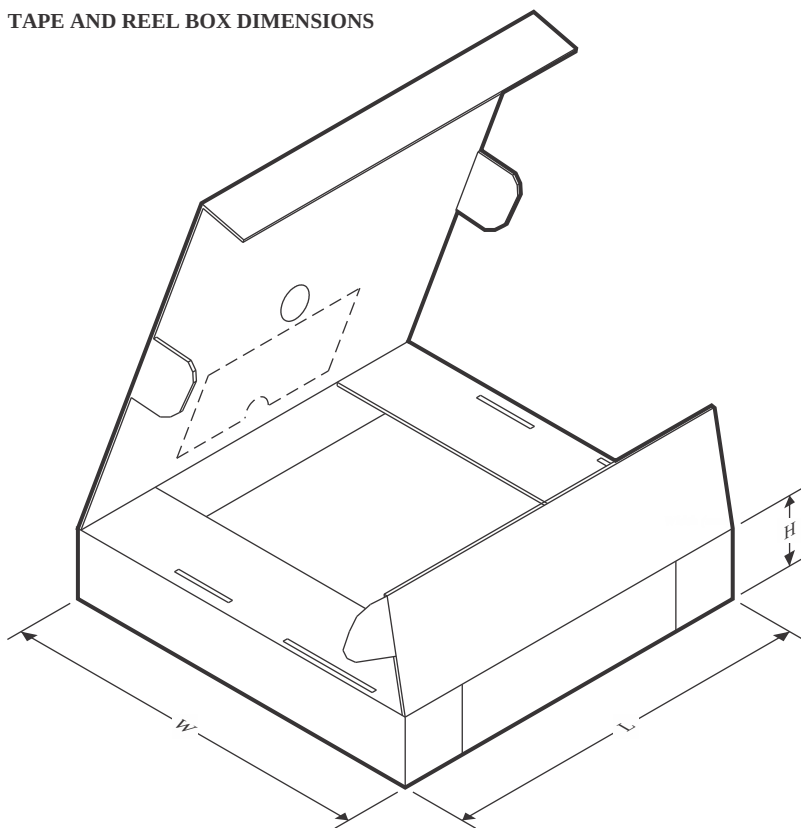
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ESD1LIN24DYFRQ1	SOT	DYF	2	3000	178.0	9.5	1.48	3.3	1.25	4.0	8.0	Q1
ESD751DYARQ1	SOT-5X3	DYA	2	8000	178.0	9.5	0.5	1.94	0.73	2.0	8.0	Q1
ESD761DPYRQ1	X1SON	DPY	2	10000	178.0	8.4	0.7	1.15	0.47	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ESD1LIN24DYFRQ1	SOT	DYF	2	3000	210.0	200.0	42.0
ESD751DYARQ1	SOT-5X3	DYA	2	8000	210.0	200.0	42.0
ESD761DPYRQ1	X1SON	DPY	2	10000	205.0	200.0	33.0

GENERIC PACKAGE VIEW

DPY 2

X1SON - 0.45 mm max height

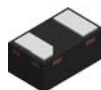
1 x 0.6 mm

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



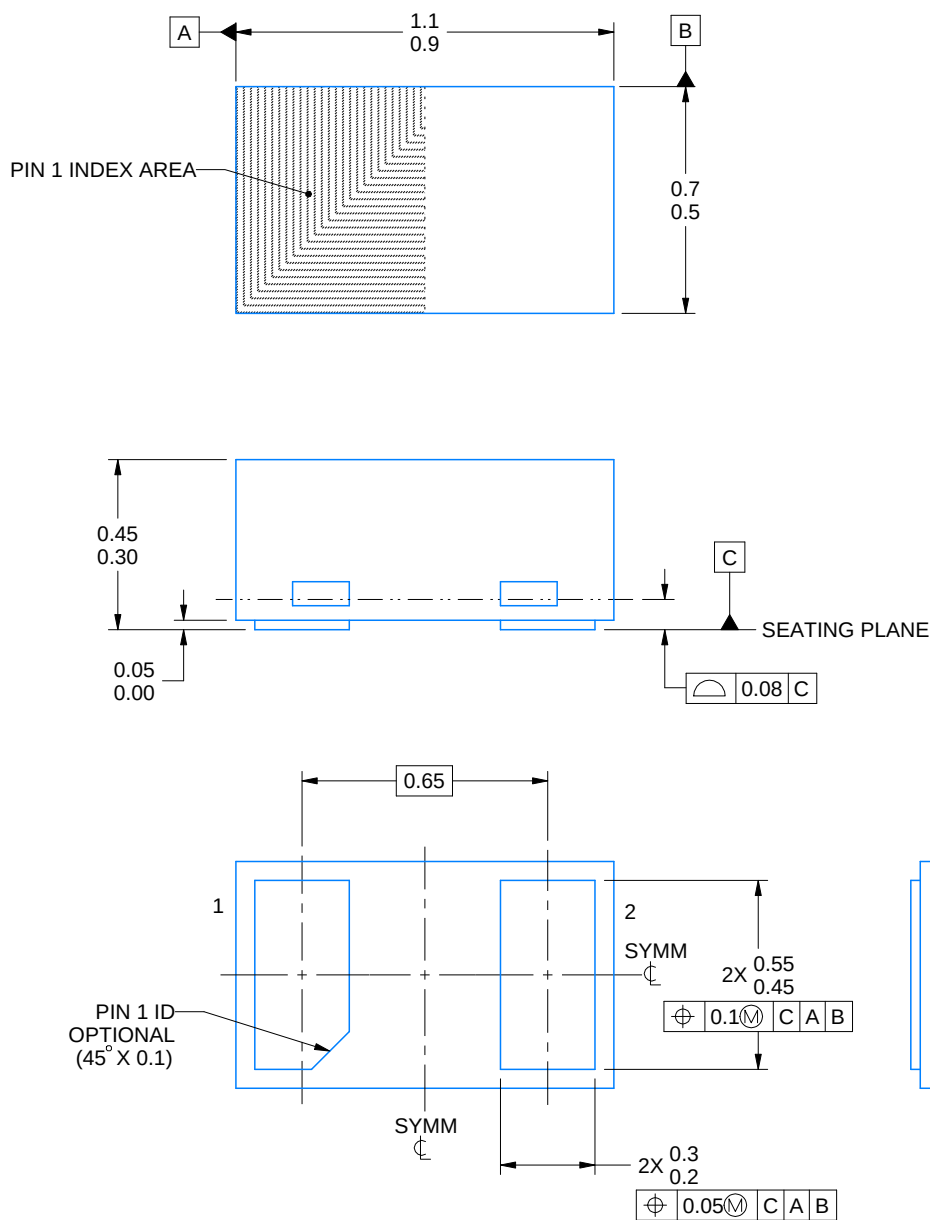
DPY0002A



PACKAGE OUTLINE

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4224561/C 07/2024

NOTES:

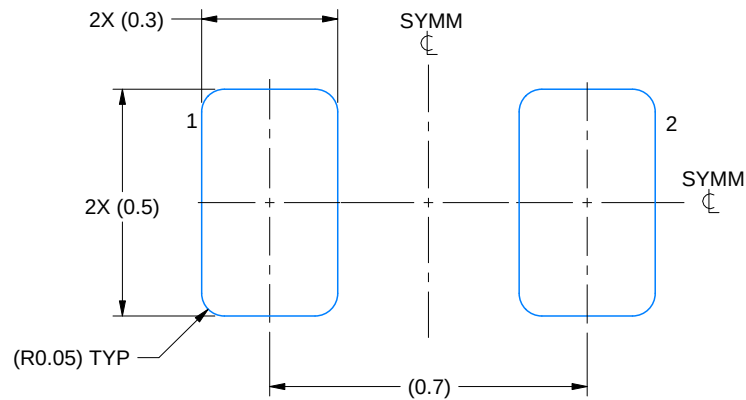
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

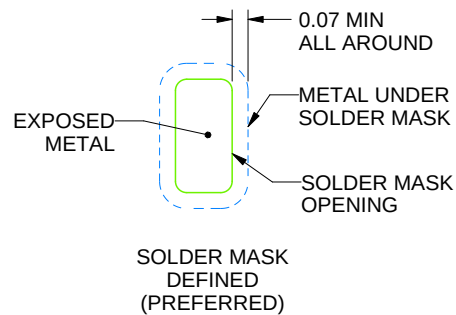
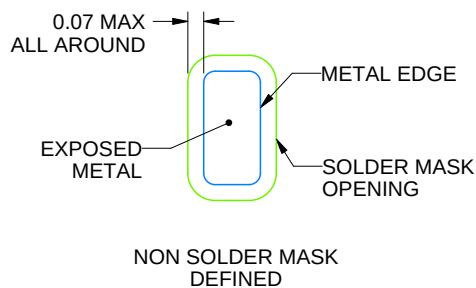
DPY0002A

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:60X



SOLDER MASK DETAILS

4224561/C 07/2024

NOTES: (continued)

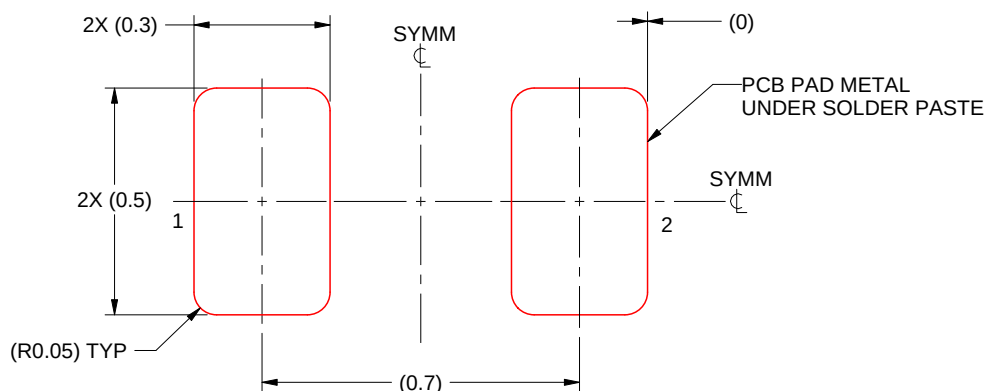
- For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DPY0002A

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

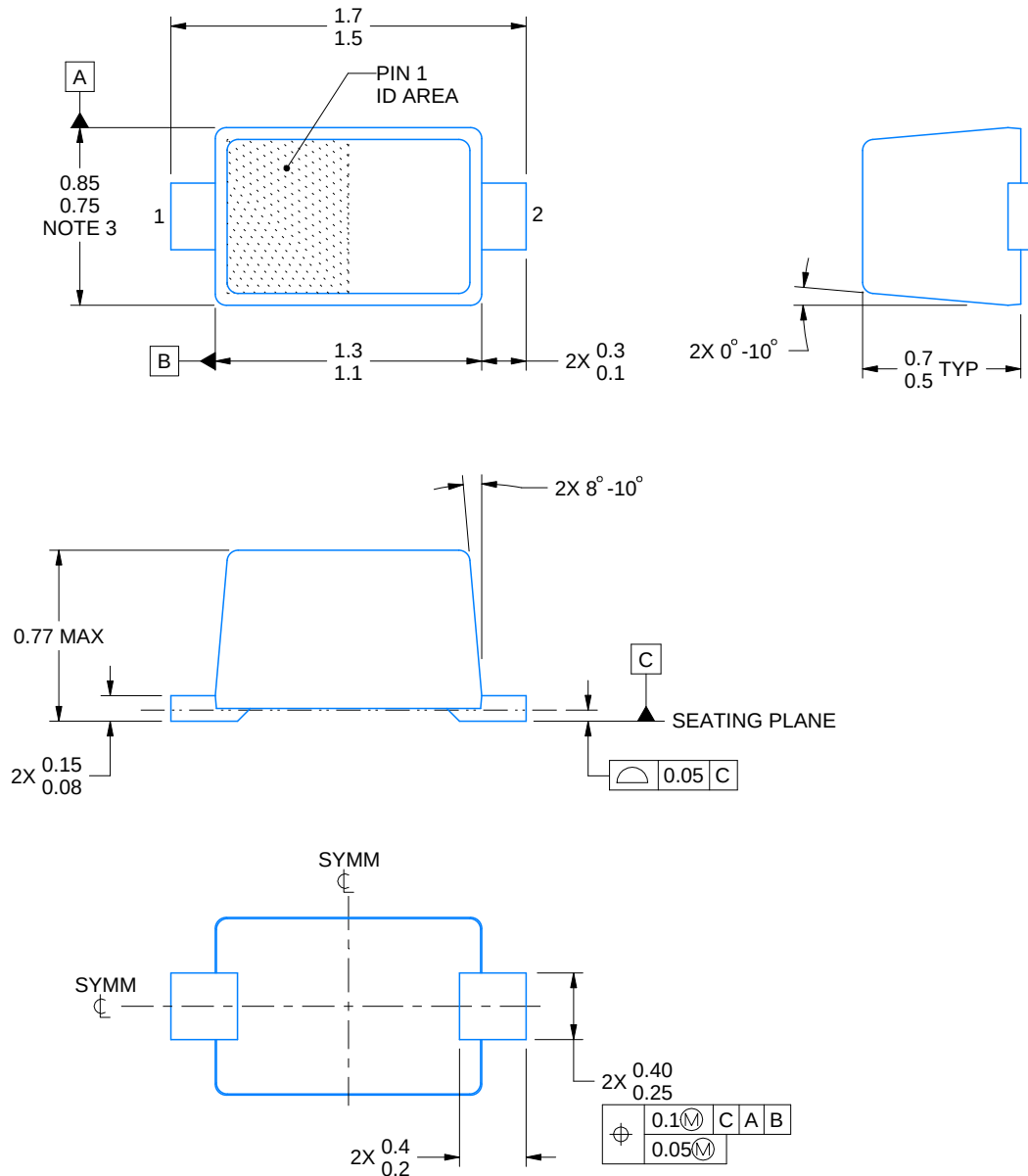


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:60X

4224561/C 07/2024

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4224978/D 08/2026

NOTES:

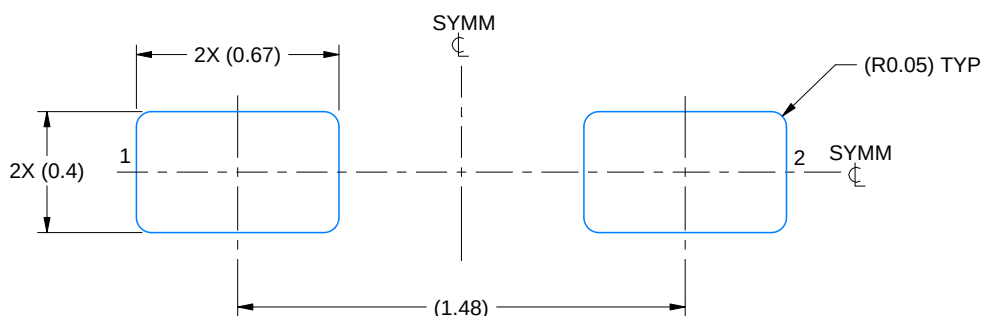
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEITA SC-79 registration except for package height

EXAMPLE BOARD LAYOUT

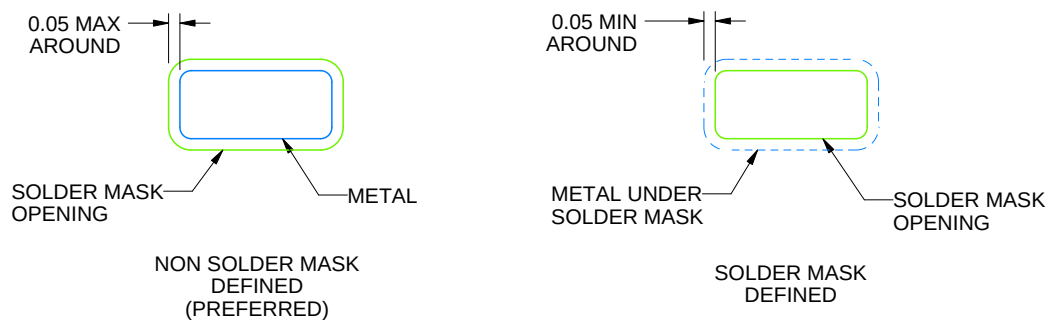
DYA0002A

SOT (SOD-523) - 0.77 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:40X



SOLDERMASK DETAILS

4224978/D 08/2026

NOTES: (continued)

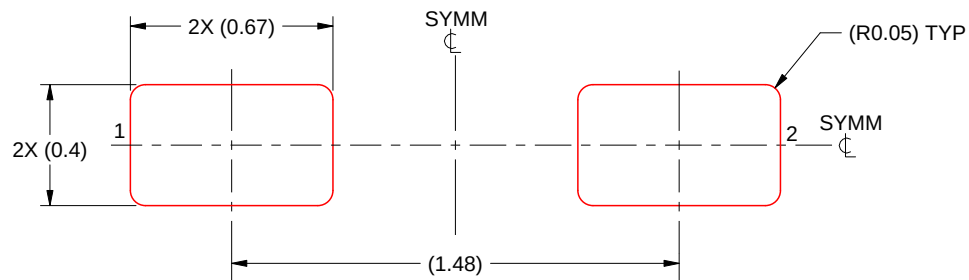
- 5. Publication IPC-7351 may have alternate designs.
- 6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DYA0002A

SOT (SOD-523) - 0.77 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:40X

4224978/D 08/2026

NOTES: (continued)

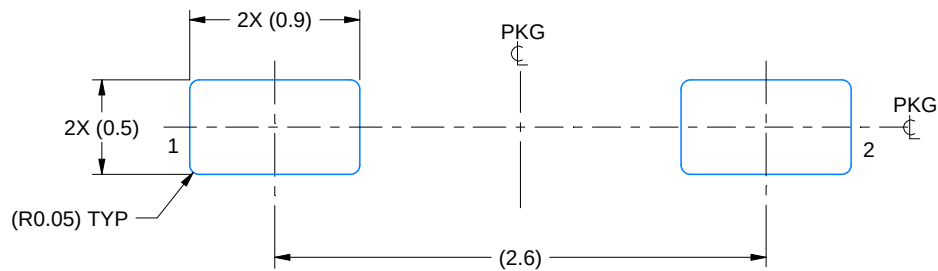
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

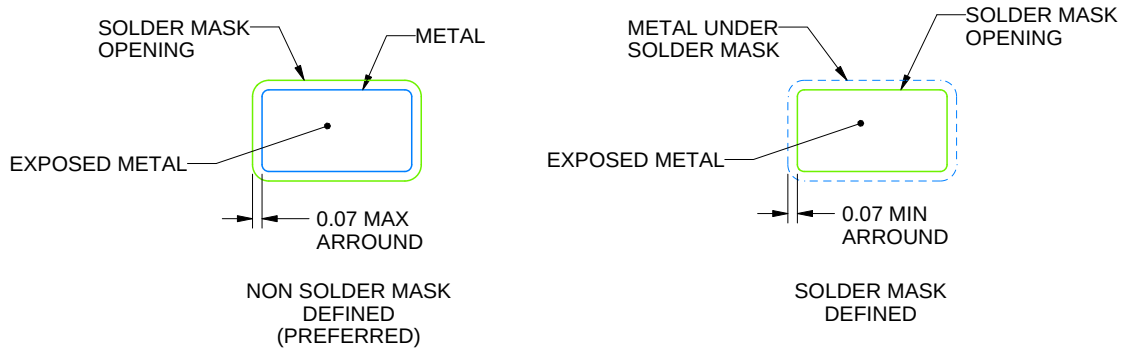
DYF0002A

SOT(SOD-323) - 1 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X



SOLDER MASK DETAILS

4228484/D 09/2026

NOTES: (continued)

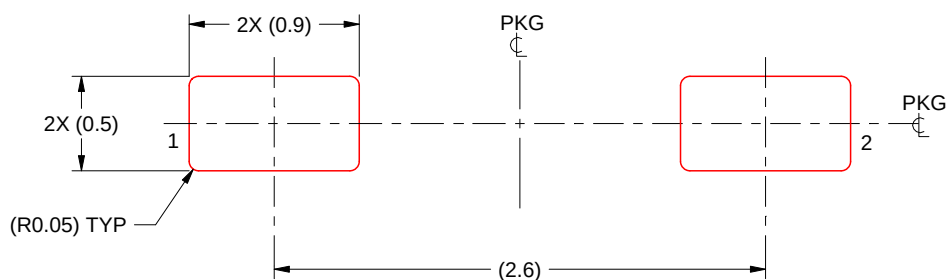
3. Publication IPC-7351 may have alternate designs.
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DYF0002A

SOT(SOD-323) - 1 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:25X

4228484/D 09/2026

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
6. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月