『FDC2x1x 静電容量式センシング アプリケーション用、マルチチャネル、高分解能キャパシタンス デジタル コンバータ』に変更

1 特長

- EMI 耐性アーキテクチャ
- 最大出力レート (アクティブ チャネル 1 つ):
  - 13.3kSPS (FDC2112, FDC2114)
  - 4.08kSPS (FDC2212, FDC2214)
- 最大入力容量:250nF (10kHz、1mH インダクタ使用時)
- センサ励起周波数:10kHz～10MHz
- チャネル数:2、4
- 分解能: 最大 28 ビット
- システム ノイズフロア:100SPS で -0.3fF
- 電源電圧:2.7V～3.6V
- 消費電力:アクティブ時:2.1mA
- 低消費電力スリープ モード:35µA
- シャットダウン:200nA
- インターフェイス:I^2C
- 温度範囲:-40℃～+125℃

2 アプリケーション

- 近接センサ
- ジェスチャ認識
- 液体用レベル センサ (洗剤、石鹸、インクなどの導電性液体を含む)

3 概要

静電容量式センシングは低電力動作、高分解能、非接触のセンシング技法であり、近接検出からジェスチャ認識、リモートの液体レベル センシングまで、幅広いアプリケーションに適用可能です。静電容量式センシング システムのセンサには、任意の金属や導体が使用できるため、柔軟性の高いシステム設計が可能になります。

静電容量式センシング アプリケーションの感度の制約となる主な問題は、センサのノイズ感受性です。FDC2x1x では、共振センシング アーキテクチャにより、蛍光灯がある場合でも性能を維持できます。

FDC2x1x マルチチャネル ファミリは、高分解能、高速のキャパシタンス デジタル コンバータであり、静電容量式センシング ソリューションの実装に適しています。これらのデバイスは革新的なナローバンド ベースのアーキテクチャを採用しているため、帯域外ノイズの除去性能が高く、高速で高い分解能を実現します。さらに、幅広い励起周波数をサポートしているため、システムを柔軟に設計できます。この幅広い周波数範囲は、特に洗剤、石鹸、インクなどの導電性液体の確実なセンシングに役立ちます。

FDC221x は、最大 28 ビットの高分解能に対して最適化されている一方、最大 13.3kSPS の高いサンプリング レートを特長とし、高速で移動する物体を検出対象とするアプリケーションを簡単に実装できます。最大入力容量が 250nF と大きいため、リモート センサの使用が可能なほか、温度、湿度など、環境の時間変化も追跡できます。

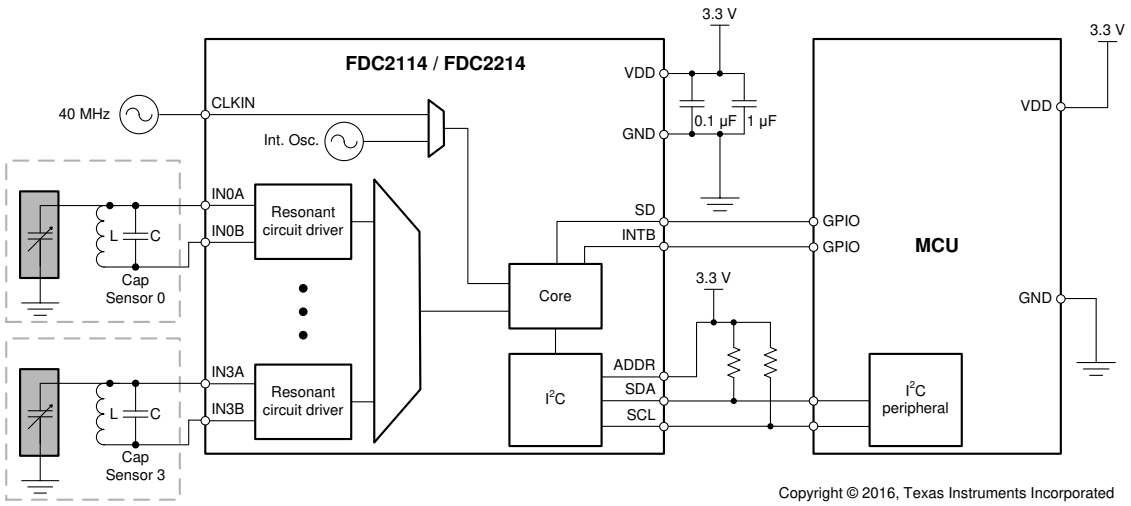
FDC2x1x ファミリは、近接センシング、および任意の種類の液体のレベル センシング アプリケーションを対象としています。人間の手などの干渉要因が存在する非導電性液体のレベル センシング アプリケーションに対しては、内蔵のアクティブ シールド ドライバを特徴とする FDC1004 を推奨します。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
FDC2112 FDC2212	DNT (WSON, 12)	4mm × 4mm
FDC2114 FDC2214	RGH (WQFN、16)	4mm × 4mm

(1) 供給されているすべてのパッケージについては、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



概略回路図

Copyright © 2024 Texas Instruments Incorporated

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 デバイスの比較 ... 4
5 ピン構成および機能 ... 4
6 仕様 ... 6
6.1 絶対最大定格 ... 6
6.2 ESD 定格 ... 6
6.3 推奨動作条件 ... 6
6.4 熱に関する情報 ... 6
6.5 電気的特性 ... 7
6.6 タイミング要件 ... 8
6.7 スイッチング特性- I²C ... 9
6.8 代表的特性 ... 9
7 詳細説明 ... 11
7.1 概要 ... 11
7.2 機能ブロック図 ... 11
7.3 機能説明 ... 12
7.4 デバイスの機能モード ... 20
7.5 プログラミング ... 20
7.6 レジスタ マップ ... 21
8 アプリケーションと実装 ... 39
8.1 アプリケーション情報 ... 39
8.2 代表的なアプリケーション ... 41
8.3 設計のベスト プラクティス ... 45
8.4 電源に関する推奨事項 ... 45
8.5 レイアウト ... 45
9 デバイスおよびドキュメントのサポート ... 50
9.1 ドキュメントの更新通知を受け取る方法 ... 50
9.2 サポート・リソース ... 50
9.3 商標 ... 50
9.4 静電気放電に関する注意事項 ... 50
9.5 用語集 ... 50
10 改訂履歴 ... 50
11 メカニカル、パッケージ、および注文情報 ... 50

Copyright © 2024 Texas Instruments Incorporated

4 デバイスの比較

表 4-1. デバイスの比較

部品番号	分解能	チャネル	パッケージ
FDC2112	12 ビット	2	WSON-12
FDC2114	12 ビット	4	WQFN-16
FDC2212	28 ビット	2	WSON-12
FDC2214	28 ビット	4	WQFN-16

5 ピン構成および機能

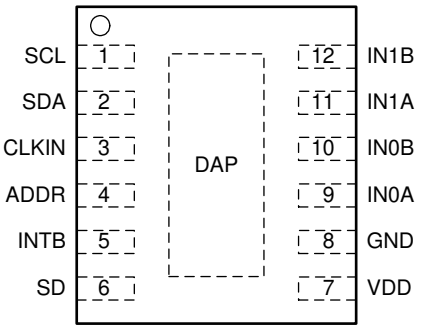


図 5-1. FDC2112/FDC2212 WSON DNT-12 上面図

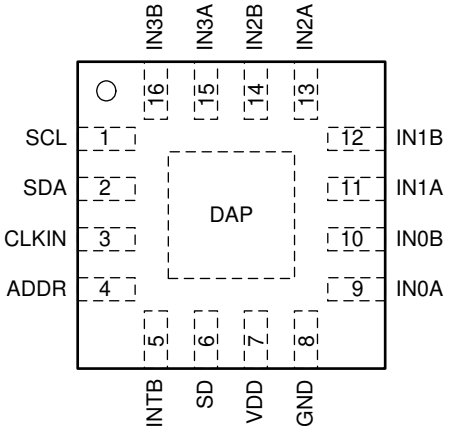


図 5-2. FDC2114/FDC2214 WQFN RGH-16 上面図

表 5-1. ピンの機能

ピン		種類 (1)	説明
名称	番号		
SCL	1	I	I^2C クロック入力
SDA	2	I/O	I^2C データ入出力
CLKIN	3	I	コントローラ クロック入力。内部発振器を選択する場合は、このピンを GND に接続します。
ADDR	4	I	I^2C アドレス選択ピン。ADDR=L のとき、I^2C アドレス = 0x2A。ADDR=H のとき、I^2C アドレス = 0x2B。
INTB	5	O	設定可能な割り込み出力ピン
SD	6	I	シャットダウン入力
VDD	7	P	電源
GND	8	G	グランド

Copyright © 2024 Texas Instruments Incorporated

表 5-1. ピンの機能 (続き)

ピン		種類 (1)	説明
名称	番号		
IN0A	9	A	容量性センサ入力 0
IN0B	10	A	容量性センサ入力 0
IN1A	11	A	容量性センサ入力 1
IN1B	12	A	容量性センサ入力 1
IN2A	13	A	容量性センサ入力 2 (FDC2114/FDC2214 のみ)
IN2B	14	A	容量性センサ入力 2 (FDC2114/FDC2214 のみ)
IN3A	15	A	容量性センサ入力 3 (FDC2114/FDC2214 のみ)
IN3B	16	A	容量性センサ入力 3 (FDC2114/FDC2214 のみ)
DAP(2)	DAP	該当なし	グランドに接続します。

(1) I = 入力、O = 出力、P = 電源、G = グランド、A = アナログ
(2) 露出したダイ取り付けパッド (DAP) とデバイスの GND ピンの間は、内部で電気的に接続されています。DAP はフローティングのままにすることもできますが、最高の性能を得るため、DAP をデバイスの GND ピンと同じ電位に接続します。DAP は、デバイスの主グランドとしては使用しないください。必ずデバイスの GND ピンをグランドに接続する必要があります。

Copyright © 2024 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

(1) を参照

		最小値	最大値	単位
VDD	電源電圧範囲		5	V
Vi	Voltage on any pin	-0.3	VDD + 0.3	V
IA	Input current on any INx pin	-8	8	mA
ID	Input current on any digital pin	-5	5	mA
T_J	接合部温度	-55	150	℃
T_{stg}	保存温度	-65	150	℃

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。

6.2 ESD 定格

			値	単位
FDC2112 / FDC2212 in 12-pin WSON package				
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)	±750	
FDC2114 / FDC2214 in 16-pin WQFN package				
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)	±750	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

特に記述のない限り、すべてのリミット値は T_A = 25℃、VDD = 3.3V に対して規定されています

		最小値	公称値	最大値	単位
VDD	電源電圧	2.7		3.6	V
T_A	動作温度	-40		125	℃

6.4 熱に関する情報

熱評価基準(1)		FDC2112 / FDC2212	FDC2214 / FDC2214	単位
		DNT (WSON)	RGH (WQFN)	
		12 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	50	38	℃/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション ノートを参照してください。spra953

Copyright © 2024 Texas Instruments Incorporated

6.5 電気的特性

特記のない限り、すべてのリミット値は T_A = 25℃、VDD = 3.3V に対して規定されています(1)

パラメータ		テスト条件 (2)	最小値(3)	標準値 (4)	最大値(3)	単位
電源						
V_{DD}	電源電圧	T_A = –40℃～+125℃	2.7		3.6	V
I_{DD}	消費電流 (センサ電流を含まない)(5)	CLKIN = 10MHz(6)		2.1		mA
I_{DDSL}	スリープ モード消費電流(5)			35	60	µA
I_{SD}	シャットダウン モード消費電流(5)			0.2	1	µA
CAPACITIVE SENSOR						
$C_{SENSORMAX}$	Maximum sensor capacitance	1mH inductor, 10kHz oscillation		250		nF
C_{IN}	Sensor pin parasitic capacitance			4		pF
N_{BITS}	ビット数	FDC2112、FDC2114 RCOUNT ≥ 0x0400			12	ビット
		FDC2212、FDC2214 RCOUNT = 0xFFFF			28	ビット
f_{CS}	Maximum channel sample rate	FDC2112、FDC2114 シングル アクティブ チャネル連続変換、SCL = 400kHz			13.3	kSPS
		FDC2212、FDC2214 シングル アクティブ チャネル連続変換、SCL = 400kHz			4.08	kSPS
EXCITATION						
f_{SENSOR}	Sensor excitation frequency	T_A = –40℃～+125℃	0.01		10	MHz
$V_{SENSORMIN}$	最小センサ発振振幅 (pk)(7)			1.2		V
$V_{SENSORMAX}$	Maximum sensor oscillation amplitude (pk)			1.8		V
$I_{SENSORMAX}$	Sensor maximum current drive	HIGH_CURRENT_DRV = b0 DRIVE_CURRENT_CH0 = 0xF800		1.5		mA
		HIGH_CURRENT_DRV = B1 DRIVE_CURRENT_CH0 = 0xF800 チャネル 0 のみ		6		mA
コントローラ クロック						
f_{CLKIN}	外部コントローラ クロック入力周波数 (CLKIN)	T_A = –40℃～+125℃	2		40	MHz
$CLKIN_{DUTY_MIN}$	外部コントローラ クロックの最小許容デューティ サイクル (CLKIN)			40%		
$CLKIN_{DUTY_MAX}$	外部コントローラ クロックの最大許容デューティ サイクル (CLKIN)			60%		
V_{CLKIN_LO}	CLKIN low voltage threshold				0.3*VDD	V
V_{CLKIN_HI}	CLKIN high voltage threshold		0.7*VDD			V
f_{INTCLK}	内部コントローラ クロックの周波数範囲		35	43.4	55	MHz
$T_{Cf_int_\mu}$	内部コントローラ クロックの温度係数の平均値			-13		ppm/℃

(1) 「電気的特性」の値は、記載温度における工場出荷試験条件にのみ適用されます。工場試験条件で生ずる自己発熱は、$T_J = T_A$ となる程度にきわめてわずかです。「電気的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は記載されていません。「絶対最大定格」に記載されている接合部温度上限を超えるとデバイスに物理的または電気的な恒久的損傷を与えるおそれがあります。
(2) レジスタ値は、2 進数（接頭辞が b）または 16 進数（接頭辞が 0x）で表記されています。10 進値には接頭辞はありません。
(3) リミット値は 25℃での試験、設計、または統計解析により規定されています。全動作温度範囲におけるリミット値は統計的品質管理 (SQC) 法によって決められた補正データを加味して規定されています。

Copyright © 2024 Texas Instruments Incorporated

(4) 標準値は、最も出現しやすいパラメータの基準値を表し、特性評価時に決定されます。実際の標準値は、経時的に変化するとともに、アプリケーションや構成にも依存します。これらの標準値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
(5) SCL、SDA を流れる I²C 読み取り / 書き込み通信電流およびプルアップ抵抗電流は含みません。
(6) センサ コンデンサ:1 層、20.9 x 13.9mm、Bourns CMH322522-180KL、L= 18µH のセンサ インダクタおよび 33pF 1% COG/NP0、ターゲット:接地アルミニウム プレート (176 x 123mm)、Channel = Channel 0 (連続モード) CLKIN = 40MHz、CHx_FIN_SEL = b10、CHx_FREF_DIVIDER = b00 0000 0001 CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800。
(7) より小さい $V_{SENSORMIN}$ 発振振幅も使用できますが、SNR は低下します。

6.6 タイミング要件

		最小値	公称値	最大値	単位
$t_{SDWAKEUP}$	Wake-up time from SD high-low transition to I²C readback			2	ms
$t_{SLEEPWAKEUP}$	Wake-up time from sleep mode			0.05	ms
$t_{WD-TIMEOUT}$	Sensor recovery time (after watchdog timeout)		5.2		ms
I²C のタイミング特性					
f_{SCL}	クロック周波数	10		400	kHz
t_{LOW}	クロック Low 時間	1.3			µs
t_{HIGH}	クロック High 時間	0.6			µs
$t_{HD;STA}$	Hold time (repeated) START condition: after this period, the first clock pulse is generated	0.6			µs
$t_{SU;STA}$	反復開始条件のセットアップ時間	0.6			µs
$t_{HD;DAT}$	データ ホールド時間	0			µs
$t_{SU;DAT}$	データ セットアップ時間	100			ns
$t_{SU;STO}$	停止条件のセットアップ時間	0.6			µs
t_{BUF}	STOP 条件と START 条件の間のバス フリー時間	1.3			µs
$t_{VD;DAT}$	データ有効時間			0.9	µs
$t_{VD;ACK}$	データ有効アクノリッジ時間			0.9	µs
t_{SP}	Pulse width of spikes that must be suppressed by the input filter(1)			50	ns

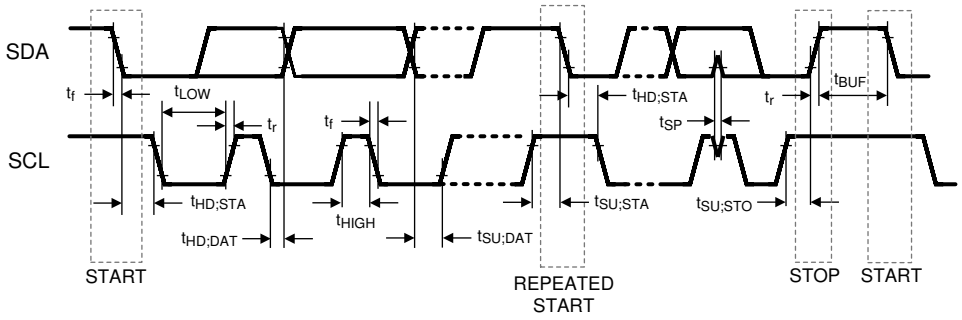


図 6-1. I²C タイミング

Copyright © 2024 Texas Instruments Incorporated

6.7 スイッチング特性- I²C

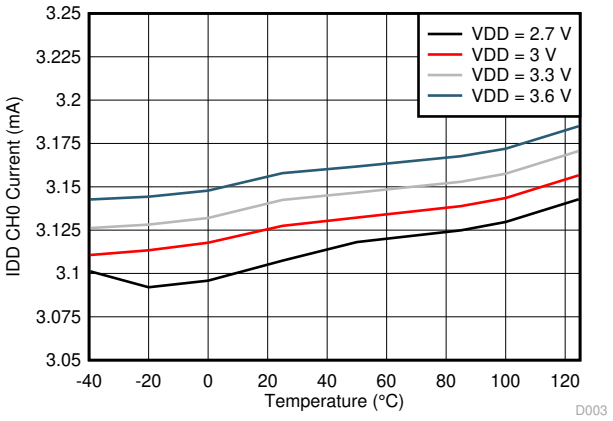
特に記述のない限り、すべてのリミット値は T_A = 25℃、VDD = 3.3V に対して規定されています

パラメータ		テスト条件	最小値	標準値	最大値	単位
電圧レベル						
V_{IH}	入力 High 電圧		0.7×VDD			V
V_{IL}	入力 Low 電圧				0.3×VDD	V
V_{OL}	Output low voltage (3 mA sink current)				0.4	V
HYS	ヒステリシス			0.1×VDD		V

(1) このパラメータは設計または特性で規定される値であり、実製品のテストは行っていません。

6.8 代表的特性

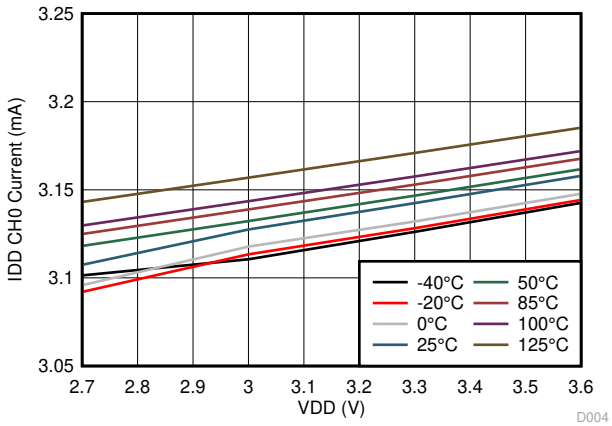
*共通テスト条件 (特に記述のない限り):*センサ コンデンサ:1 層、20.9mm x 13.9mm、Bourns CMH322522-180KL、L= 18µH のセンサ インダクタおよび 33pF 1% COG/NP0、ターゲット:接地アルミニウム プレート (176mm x 123mm)、Channel = Channel 0 (連続モード) CLKIN = 40MHz、CHx_FIN_SEL = b01、CHx_FREF_DIVIDER = b00 0000 0001 CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800。



Includes 1.57 mA sensor current

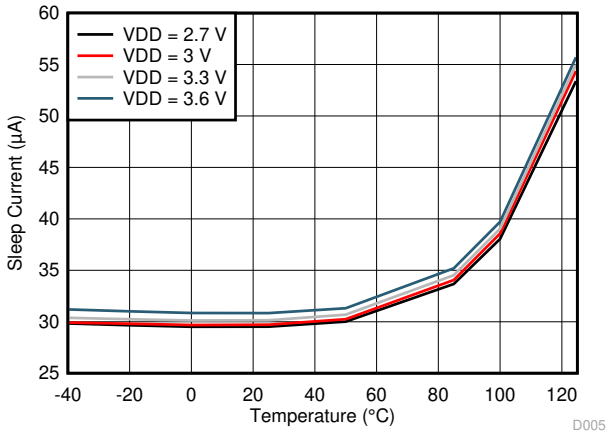
-40℃～+125℃

図 6-2. アクティブ モードの IDD と温度との関係



Includes 1.57 mA sensor current

図 6-3. アクティブ モードの IDD と VDD との関係



-40℃～+125℃

図 6-4. スリープ モードの IDD と温度との関係

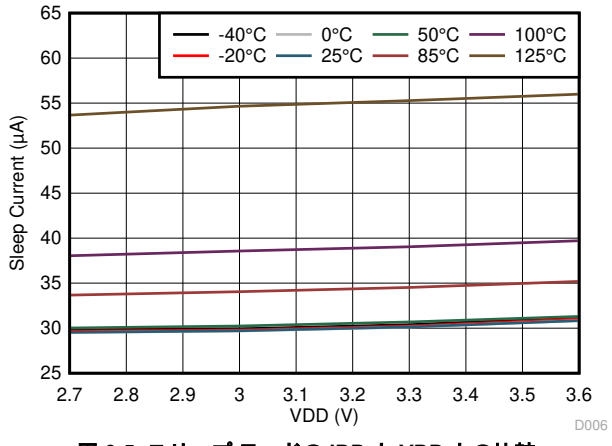
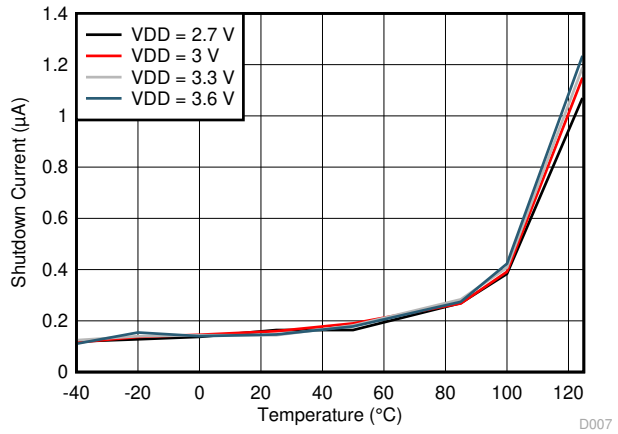


図 6-5. スリープ モードの IDD と VDD との比較

Copyright © 2024 Texas Instruments Incorporated

6.8 代表的特性 (続き)

*共通テスト条件 (特に記述のない限り):*センサ コンデンサ:1 層、20.9mm x 13.9mm、Bourns CMH322522-180KL、L= 18µH のセンサ インダクタおよび 33pF 1% COG/NP0、ターゲット:接地アルミニウム プレート (176mm x 123mm)、Channel = Channel 0 (連続モード) CLKIN = 40MHz、CHx_FIN_SEL = b01、CHx_FREF_DIVIDER = b00 0000 0001 CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800。



-40℃～+125℃

図 6-6. シャットダウン モードの IDD と温度との関係

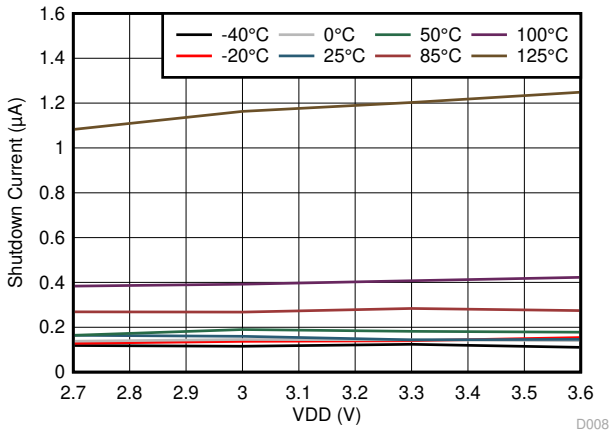
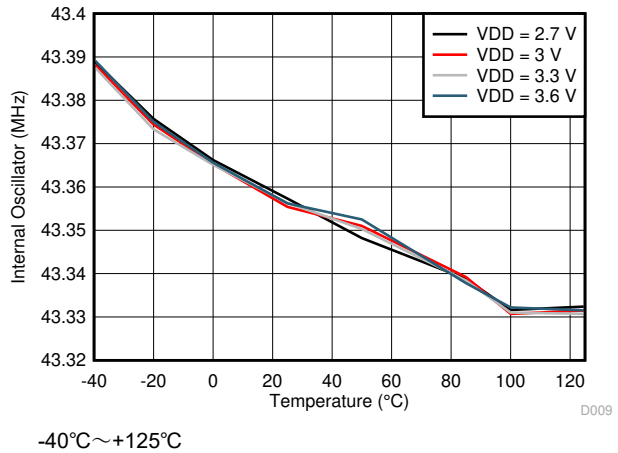
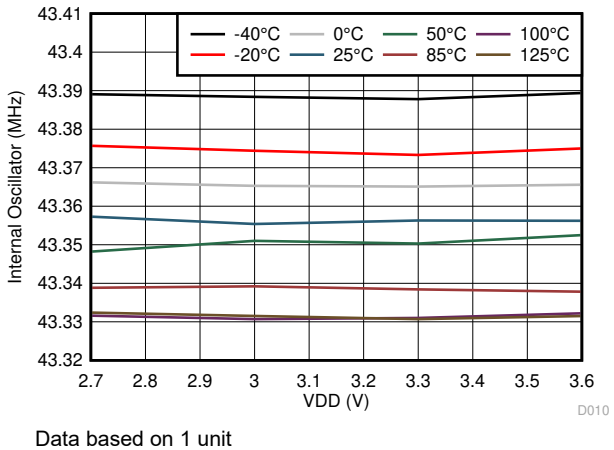


図 6-7. シャットダウン モードの IDD と VDD との関係



-40℃～+125℃

図 6-8. 内部発振器周波数と温度との関係



Data based on 1 unit

図 6-9. 内部発振器周波数と VDD との関係

Copyright © 2024 Texas Instruments Incorporated

7 詳細説明

7.1 概要

FDC2112、FDC2114、FDC2212、FDC2214 は、高分解能、マルチチャネルのキャパシタンス-デジタル コンバータであり、静電容量式センシング ソリューションの実装に適しています。従来のスイッドド キャパシタ アーキテクチャとは異なり、FDC2112、FDC2114、FDC2212、FDC2214 はセンサとして L-C 共振器を採用しています（L-C タンクとも呼ばれます）。狭帯域アーキテクチャによって、これまでに例のない EMI 耐性を実現し、他の静電容量式センシング ソリューションと比較してノイズ フロアを大きく低減しています。

このアプローチを採用することで、L-C タンクの容量の変化を共振周波数の変化として観測できます。この原理により、FDC2x1x は、LC 共振器の発振周波数を測定するキャパシタンス-デジタル コンバータ（FDC）として機能します。このデバイスは、周波数に比例するデジタル値を出力します。この周波数測定値は、等価な容量値に変換できます

7.2 機能ブロック図

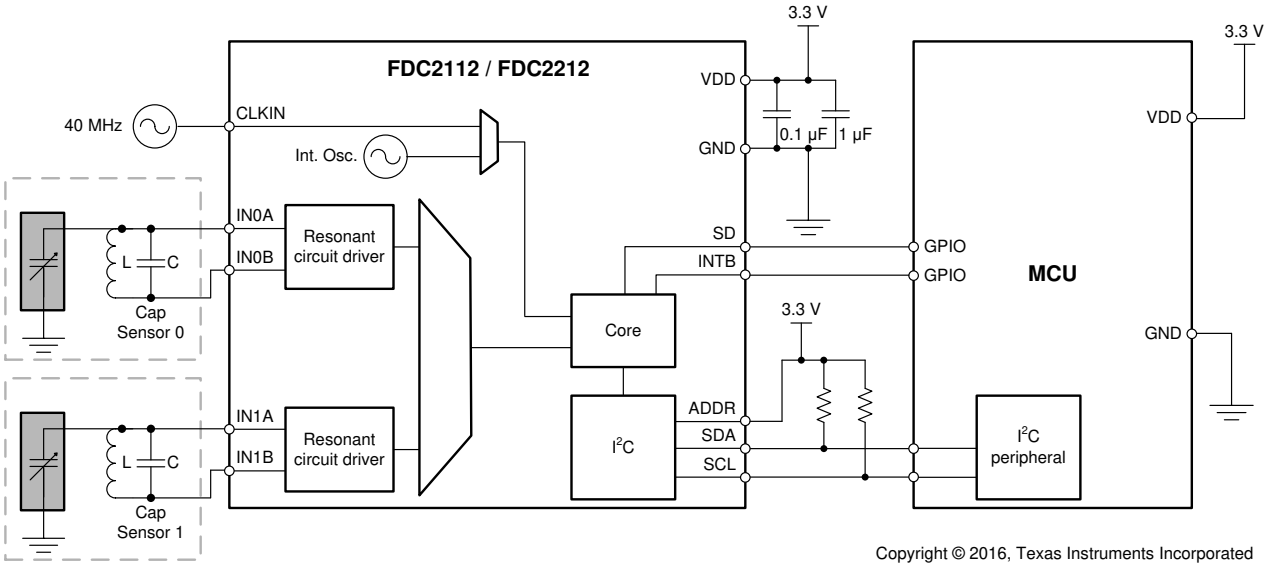


図 7-1. FDC2112 および FDC2212 のブロック図

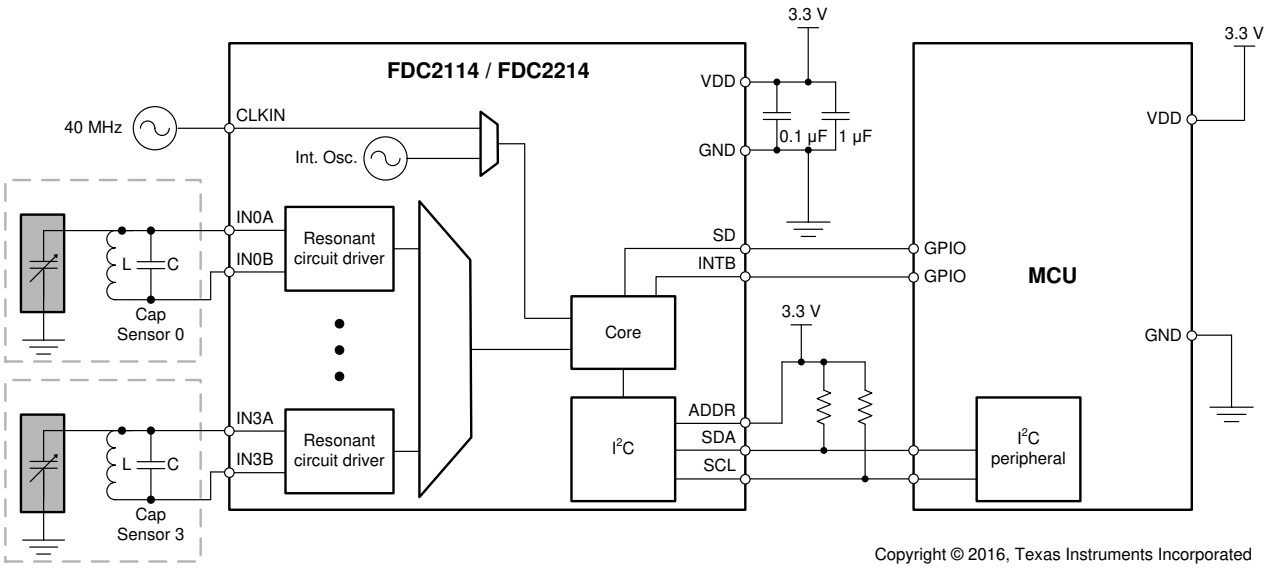


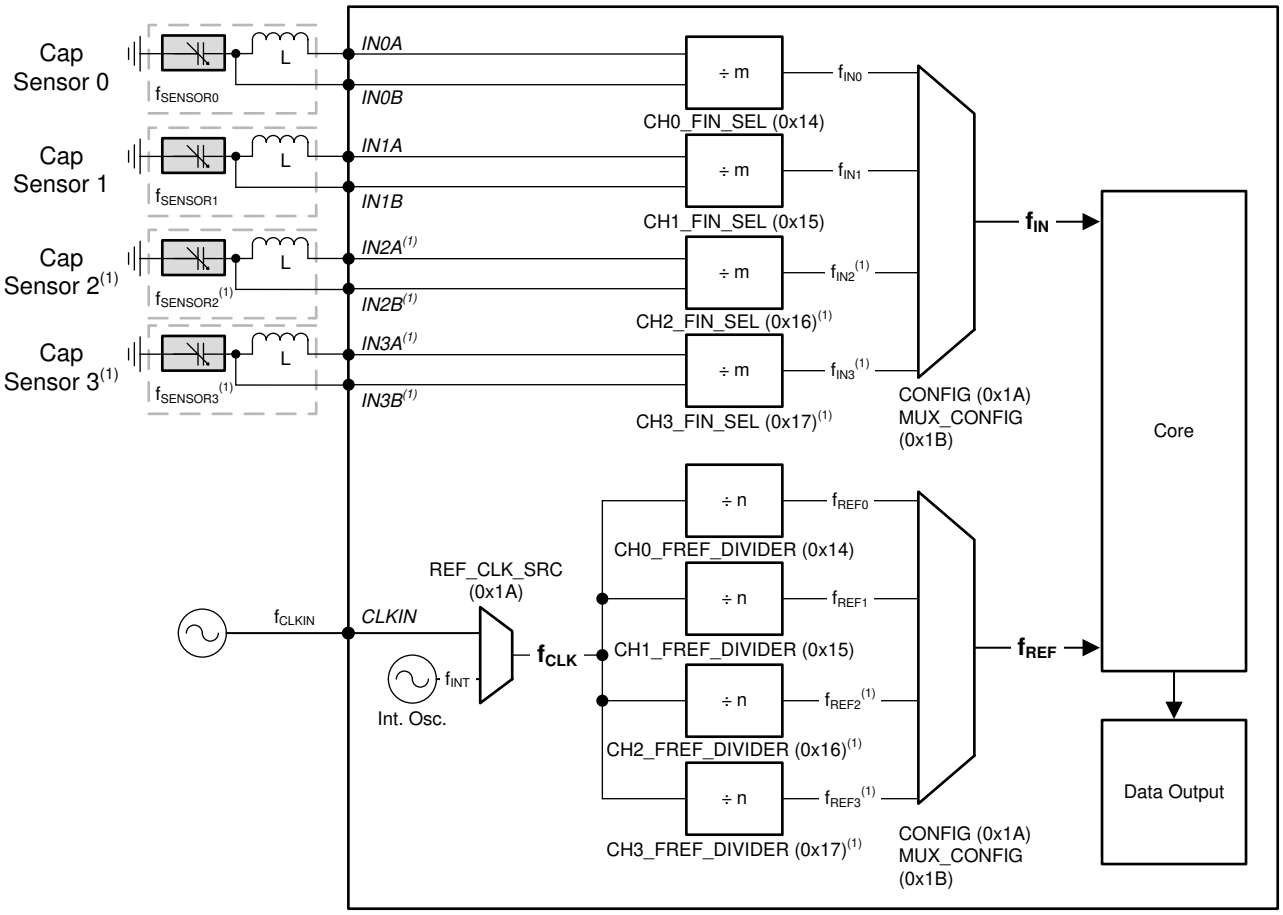
図 7-2. FDC2114 および FDC2214 のブロック図

FDC では、フロントエンドの共振回路ドライバに続いて、マルチプレクサが各アクティブ チャネルを順番にコアへと接続し、コアでセンサ周波数 (f_{SENSOR}) の測定とデジタル化を行います。コアは基準周波数 (f_{REF}) を使用してセンサ周波数を測定します。f_{REF} は、内部基準クロック (発振器) または外部から供給されるクロックから得られます。各チャネルのデジタル化出力は、f_{SENSOR}/f_{REF} の比に比例します。I^2C インターフェイスを使用して、デバイスの設定をサポートし、デジタル化された周波数値をホスト プロセッサに送信します。SD ピンを使用して FDC をシャットダウン モードにすると、消費電流を削減できます。INTB ピンは、システム状態の変化をホストに通知するように設定可能です。

7.3 機能説明

7.3.1 クロック アーキテクチャ

図 7-3 に、FDC のクロック分周器およびマルチプレクサを示します。



Copyright © 2016, Texas Instruments Incorporated

A. FDC2114/FDC2214 のみ

図 7-3. クロック構成図

図 7-3 で、主要なクロックは f_{IN}、f_{REF}、および f_{CLK} です。f_{CLK} は、内部クロック ソースまたは外部クロック ソース (CLKIN) から選択します。周波数測定用の基準クロック f_{REF} は、f_{CLK} ソースから得ます。高精度アプリケーションでは、必要な安定性と精度の要件を満たすために外部コントローラ クロックを使用することをテキサス・インスツルメンツでは推奨します。低コストが要求され、高い精度を必要としないアプリケーションでは、内部発振器を使用できます。f_{INx} クロックは、チャネル x のセンサ周波数 $f_{SENSORx}$ から得られます。f_{REFx} および f_{INx} は、f_{CLK} (コントローラ クロック) が内部クロックと外部クロックのどちらであるかに応じて、表 7-1 に示す要件を満たす必要があります。

Copyright © 2024 Texas Instruments Incorporated

表 7-1. クロックの設定要件

MODE(1)	CLKIN ソース	f_{REFx} の有効範囲 (MHz)	f_{INx} の有効範囲	CHx_FIN_SEL を (2) に設定する	CHx_SETTLECOUNT の設定	CHx_RCOUNT の設定
マルチチャネル	内部	$f_{REFx} \le 55$	$< f_{REFx}/4$	差動センサ構成: b01:0.01MHz から 8.75MHz へ (1 分周) b10:5MHz から 10MHz へ (2 分周) シングルエンド センサ構成 b10:0.01MHz から 10MHz へ (2 分周)	> 3	> 8
	外部	$f_{REFx} \le 40$				
シングル チャネル	外部または内部	$f_{REFx} \le 35$				

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。
(2) 差動およびシングルエンド センサ構成については、「センサ構成」を参照してください。

表 7-2 に、すべてのチャネルのクロック設定レジスタを示します。

表 7-2. クロック設定レジスタ

チャネル(1)	クロック	レジスタ	フィールド [ビット]	値
すべて	fCLK = コントローラ クロック ソース	CONFIG、アドレス 0x1A	REF_CLK_SRC [9]	b0 = 内部発振器をコントローラ クロックとして使用 b1 = 外部クロック ソースをコントローラ クロックとして使用
0	f_{REF0}	CLOCK_DIVIDERS_CH0、アドレス 0x14	CH0_FREF_DIVIDER [9:0]	$f_{REF0} = f_{CLK} / CH0_FREF_DIVIDER$
1	f_{REF1}	CLOCK_DIVIDERS_CH1、アドレス 0x15	CH1_FREF_DIVIDER [9:0]	$f_{REF1} = f_{CLK} / CH1_FREF_DIVIDER$
2	f_{REF2}	CLOCK_DIVIDERS_CH2、アドレス 0x16	CH2_FREF_DIVIDER [9:0]	$f_{REF2} = f_{CLK} / CH2_FREF_DIVIDER$
3	f_{REF3}	CLOCK_DIVIDERS_CH3、アドレス 0x17	CH3_FREF_DIVIDER [9:0]	$f_{REF3} = f_{CLK} / CH3_FREF_DIVIDER$
0	f_{IN0}	CLOCK_DIVIDERS_CH0、アドレス 0x14	CH0_FIN_SEL [13:12]	$f_{IN0} = f_{SENSOR0} / CH0_FIN_SEL$
1	f_{IN1}	CLOCK_DIVIDERS_CH1、アドレス 0x15	CH1_FIN_SEL [13:12]	$f_{IN1} = f_{SENSOR1} / CH1_FIN_SEL$
2	f_{IN2}	CLOCK_DIVIDERS_CH2、アドレス 0x16	CH2_FIN_SEL [13:12]	$f_{IN2} = f_{SENSOR2} / CH2_FIN_SEL$
3	f_{IN3}	CLOCK_DIVIDERS_CH3、アドレス 0x17	CH3_FIN_SEL [13:12]	$f_{IN3} = f_{SENSOR3} / CH3_FIN_SEL$

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

7.3.2 マルチチャネルおよびシングル チャネル動作

FDC のマルチチャネル パッケージを使用すると、基板領域を節約でき、柔軟なシステム設計が可能になります。たとえば、温度の変動によって部品値にずれが生じ、結果としてセンサの共振周波数が変化することが多くあります。第 2 のセンサを基準として使用することで、温度の変動を相殺できるようになります。マルチチャネル モードで動作する場合、FDC は各アクティブ チャネルを順番にサンプリングします。シングル チャネル モードでは、FDC は選択可能な 1 つのチャネルをサンプリングします。表 7-3 に、マルチチャネルまたはシングル チャネル モードの設定に使用するレジスタおよび値を示します。

表 7-3. シングルおよびマルチチャネル設定レジスタ

モード	レジスタ	フィールド [ビット]	値
シングル チャネル	CONFIG、アドレス 0x1A	ACTIVE_CHAN [15:14]	00 = チャネル 0
			01 = チャネル 1
			10 = チャネル 2
			11 = チャネル 3
	MUX_CONFIG、アドレス 0x1B	AUTOSCAN_EN [15]	0 = 1 つのチャネルで連続的に変換（デフォルト）
マルチチャネル	MUX_CONFIG、アドレス 0x1B	AUTOSCAN_EN [15]	1 = 複数のチャネルで連続的に変換
	MUX_CONFIG、アドレス 0x1B	RR_SEQUENCE [14:13]	00 = Ch0, Ch1
			01 = Ch0, Ch1, Ch2
			10 = Ch0, Ch1, Ch2, Ch3

各チャネルのデジタル化されたセンサ測定値（DATAx）は、センサ周波数と基準周波数の比を表しています。

FDC2112 および FDC2114 のデータ出力（DATAx）は、16 ビットの結果の上位 12 ビットとして表されます。

$$DATA_x = \frac{f_{SENSORx} * 2^{12}}{f_{REFx}} \quad (1)$$

FDC2212 および FDC2214 のデータ出力（DATAx）は、次の式で表されます。

$$DATA_x = \frac{f_{SENSORx} * 2^{28}}{f_{REFx}} \quad (2)$$

表 7-4 に、各チャネルの固定小数点サンプル値を格納するレジスタを示します。

表 7-4. サンプル データ レジスタ

チャネル(2)	レジスタ(1)	フィールド名 [ビット] および値（FDC2112、FDC2114）	フィールド名 [ビット] および値 (FDC2212、FDC2214) (3) (4)
0	DATA_CH0、アドレス 0x00	DATA0 [11:0]: 16 ビットの結果のうち 12 ビット。 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA0 [27:16]: 28 ビットの結果の上位 12 ビット
	DATA_LSB_CH0、アドレス 0x01	該当なし	DATA0 [15:0]: 28 ビットの変換結果の下位 16 ビット
1	DATA_CH1、アドレス 0x02	DATA1 [11:0]: 16 ビットの結果のうち 12 ビット。 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA1 [27:16]: 28 ビットの結果の上位 12 ビット
	DATA_LSB_CH1、アドレス 0x03	該当なし	DATA1 [15:0]: 28 ビットの変換結果の下位 16 ビット
2	DATA_CH2、アドレス 0x04	DATA2 [11:0]: 16 ビットの結果のうち 12 ビット。 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA2 [27:16]: 28 ビットの結果の上位 12 ビット
	DATA_LSB_CH2、アドレス 0x05	該当なし	DATA2 [15:0]: 28 ビットの変換結果の下位 16 ビット

Copyright © 2024 Texas Instruments Incorporated

表 7-4. サンプル データ レジスタ (続き)

チャネル(2)	レジスタ(1)	フィールド名 [ビット] および値 (FDC2112、FDC2114)	フィールド名 [ビット] および値 (FDC2212、FDC2214) (3) (4)
3	DATA_CH3、アドレス 0x06	DATA3 [11:0]: 16 ビットの結果のうち 12 ビット。 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA3 [27:16]: 28 ビットの結果の上位 12 ビット
	DATA_LSB_CH3、アドレス 0x07	該当なし	DATA3 [15:0]: 28 ビットの変換結果の下位 16 ビット

(1) データの整合性を確保するため、必ず DATA_CHx.DATAx レジスタを最初に読み出し、その後で同じチャネルの DATA_LSB_CHx.DATAx レジスタを読み出す必要があります。
(2) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。
(3) FDC2212/FDC2214 の場合、DATA 値 0x0000000 は有効範囲未満を表します。
(4) FDC2212/FDC2214 の場合、DATA 値 0xFFFFFFF は有効範囲超過を表します。

マルチチャネル モードで FDC が各チャネルを順番にサンプリングする際、チャネルごとに要する時間は次の 3 つの部分から構成されます。

1. センサ起動時間
2. 変換時間
3. チャネル切り替え遅延時間

センサ起動時間は、図 7-4 に示すように、センサの発振が安定するまでに必要なセトリング時間の長さです。このセトリング待ち時間はプログラミング可能であり、安定した発振を可能にするために十分な長さに設定することをテキサス・インスツルメンツでは推奨します。チャネル x のセトリング待ち時間は次の式で与えられます。

$$t_{Sx} = (CHX_SETTLECOUNT \times 16)/f_{REFx} \quad (3)$$

各チャネルのセトリング時間を設定するためのレジスタおよび値を 表 7-5 に示しています。

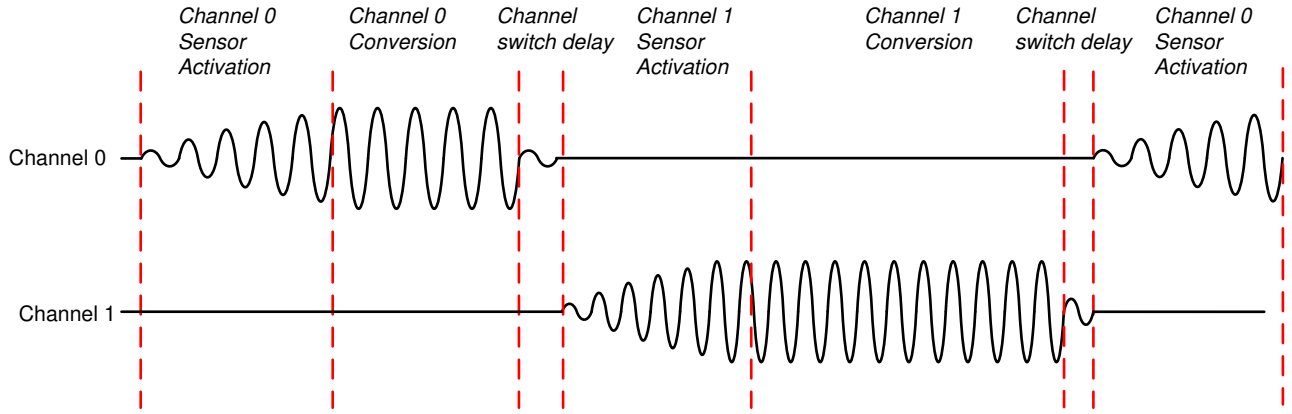


図 7-4. マルチチャネル モードのシーケンス

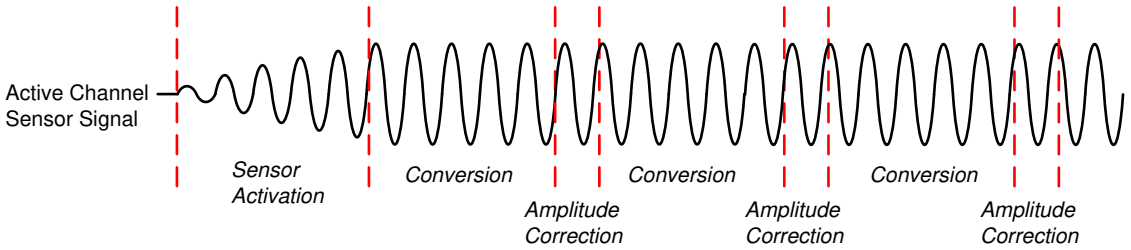


図 7-5. シングル チャネル モードのシーケンス

Copyright © 2024 Texas Instruments Incorporated

表 7-5. セトリング時間レジスタの構成

チャネル(1)	レジスタ	フィールド	変換時間(2)
0	SETTLECOUNT_CH0、アドレス 0x10	CH0_SETTLECOUNT [15:0]	(CH0_SETTLECOUNT*16)/f_{REF0}
1	SETTLECOUNT_CH1、アドレス 0x11	CH1_SETTLECOUNT [15:0]	(CH1_SETTLECOUNT*16)/f_{REF1}
2	SETTLECOUNT_CH2、アドレス 0x12	CH2_SETTLECOUNT [15:0]	(CH2_SETTLECOUNT*16)/f_{REF2}
3	SETTLECOUNT_CH3、アドレス 0x13	CH3_SETTLECOUNT [15:0]	(CH3_SETTLECOUNT*16)/f_{REF3}

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。
(2) f_{REFx} は、各チャネルに設定された基準周波数です。

任意のチャネル x の SETTLECOUNT は、次の条件を満たす必要があります。

- $CHx_SETTLECOUNT > V_{pk} \times f_{REFx} \times C \times \pi^2 / (32 \times IDRIVE_X)$ (4)

- – ここで、
  – V_{pk} = プログラミングされた IDRIVE 設定でのピーク発振振幅
  – f_{REFx} = チャネル x の基準周波数
  – C = センサ容量（PCB の寄生容量を含む）
  – $IDRIVE_X$ = アンプの IDRIVE レジスタにプログラミングされた設定値
- 結果は最も近い整数へと切り上げます (たとえば、式 4 で最小値として 6.08 が得られた場合は、レジスタを 7 以上に設定します)。
- 変換時間は、センサ周波数の測定に使用される基準クロックのサイクル数を表し、このチャネルの CHx_RCOUNT レジスタで設定されます。任意のチャネル x の変換時間は次の式で与えられます。

- $t_{Cx} = (CHx_RCOUNT \times 16 + 4) / f_{REFx}$ (5)

- 基準カウント値は、必要な有効ビット数（ENOB）をサポートできるように選択する必要があります。たとえば、ENOB として 13 ビットが必要な場合、必要な最小変換時間は 2^{13} = 8192 クロック サイクルとなります。8192 クロック サイクルは、CHx_RCOUNT 値 0x0200 に対応します。

表 7-6. 変換時間設定レジスタ、チャネル 0～3 (1)

チャネル	レジスタ	フィールド [ビット]	変換時間
0	RCOUNT_CH0、アドレス 0x08	CH0_RCOUNT [15:0]	(CH0_RCOUNT*16)/f_{REF0}
1	RCOUNT_CH1、アドレス 0x09	CH1_RCOUNT [15:0]	(CH1_RCOUNT*16)/f_{REF1}
2	RCOUNT_CH2、アドレス 0x0A	CH2_RCOUNT [15:0]	(CH2_RCOUNT*16)/f_{REF2}
3	RCOUNT_CH3、アドレス 0x0B	CH3_RCOUNT [15:0]	(CH3_RCOUNT*16)/f_{REF3}

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

変換の終了から次のチャネルのセンサ起動開始までの標準チャネル切り替え遅延時間は、次のようになります。

$$\text{Channel Switch Delay} = 692\text{ns} + 5 / f_{ref} \quad (6)$$

FDC の変換時間は決定性であるため、固定された間隔でデータのポーリングが可能です。たとえば、プログラミングされた RCOUNT 設定が 512 F_{REF} サイクルで、SETTLECOUNT が 128 F_{REF} サイクルである場合、1 回の変換にかかる時間は、1.8ms (センサ起動時間) + 3.2ms (変換時間) + 0.75ms (チャネル切り替え遅延時間) = 16.75ms (チャネルあたり) となります。AUTOSCAN_EN = 1 および RR_SEQUENCE = 00 に設定して FDC をデュアル チャネル動作に設定した場合は、33.5ms ごとにデータ レジスタから完全な 1 セットの変換結果が得られます。

また、割り込みに基づくシステム設計に対しては、データ レディ フラグ (DRDY) も使用できます (「レジスタ マップ」の STATUS レジスタの説明を参照)。

7.3.3 ゲインおよびオフセット (FDC2112、FDC2114 のみ)

FDC2112 および FDC2114 は 16 ビットのデータ コンバータを内蔵していますが、標準の変換出力ワード幅は 12 ビットしかありません。したがって、データ レジスタの 16 ビットのうち 12 ビットのみが使用できます。デフォルトでは、ゲイン機能

Copyright © 2024 Texas Instruments Incorporated

はディスエーブルになっていて、DATA レジスタには 16 ビット ワードの上位 12 ビットが格納されます。ただし、データ出力は最大 4 ビット分シフトすることが可能です。図 7-6 に、可能な各ゲイン設定に対して出力される 16 ビット サンプルのセグメントを示します。

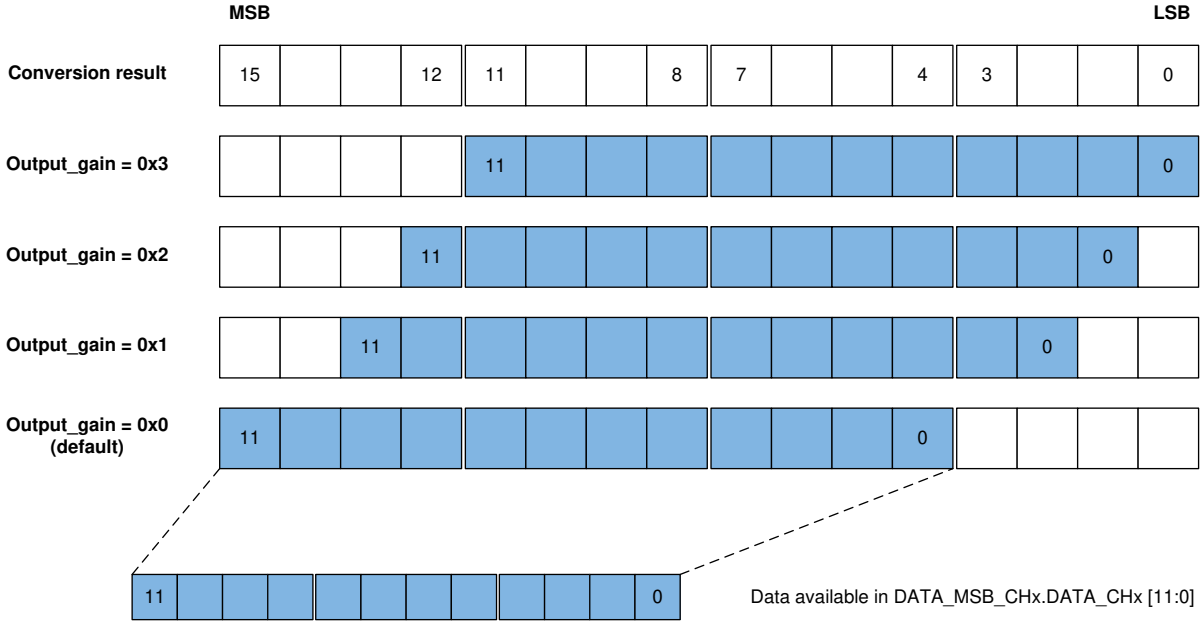


図 7-6. 変換データ出力のゲイン

センサ信号の変動がフルスケール範囲の 25%未満であるシステムでは、出力ゲインを設定することで、より高い分解能で変換結果を出力できます。出力ゲインは、すべてのデバイス チャネルに適用されます。出力ゲインを使用し、すべてのチャネルの出力コードに 2 ビット、3 ビット、または 4 ビットのシフトを適用することで、元の 16 ビット変換結果の下位 4 ビットにアクセスできます。ゲインが適用されると、サンプルの上位ビットがシフトアウトされます。アクティブなチャネルの MSB が切り替わっている場合は、出力ゲインを使用しないでください。ゲインを適用すると、チャネルの MSB が失われます。

例:チャネルの変換結果が 0x07A3 で、OUTPUT_GAIN=0x0 の場合、出力されるコードは 0x07A です。同じ条件で OUTPUT_GAIN を 0x3 に設定した場合には、出力コードは 0x7A3 になります。元の上位 4 ビット(0x0)にはアクセスできなくなります。

表 7-7. 出力ゲイン レジスタ (FDC2112 および FDC2114 のみ)

チャネル(1)	レジスタ	フィールド [ビット]	値	有効分解能(ビット)	出力範囲
すべて	RESET_DEV、アドレス 0x1C	OUTPUT_GAIN [10:9]	00 (デフォルト):ゲイン =1 (0 ビットシフト)	12	100%フルスケール
			01:ゲイン= 4 (2 ビット シフト)	14	25%フルスケール
			10:ゲイン= 8 (3 ビット シフト)	15	12.5%フルスケール
			11:ゲイン= 16 (4 ビット シフト)	16	6.25%フルスケール

(1) チャネル 2 および 3 は、FDC2114 のみで使用できます。

周波数オフセットの補償、またはサンプル データのダイナミック レンジの最大化のために、各 DATA 値からオフセット値を減算することができます。オフセット値が ($f_{SENSORx_MIN}$ / f_{REFx}) よりも小さいことを確認します。そうしないと、オフセットが大きすぎて、変化する LSB がマスクされる可能性があります。

Copyright © 2024 Texas Instruments Incorporated

表 7-8. 周波数オフセット レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
0	OFFSET_CH0、アドレス 0x0C	CH0_OFFSET [15:0]	$f_{OFFSET0}$ = CH0_OFFSET * ($f_{REF0}/2^{16}$)
1	OFFSET_CH1、アドレス 0x0D	CH1_OFFSET [15:0]	$f_{OFFSET1}$ = CH1_OFFSET * ($f_{REF1}/2^{16}$)
2	OFFSET_CH2、アドレス 0x0E	CH2_OFFSET [15:0]	$f_{OFFSET2}$ = CH2_OFFSET * ($f_{REF2}/2^{16}$)
3	OFFSET_CH3、アドレス 0x0F	CH3_OFFSET [15:0]	$f_{OFFSET3}$ = CH3_OFFSET * ($f_{REF3}/2^{16}$)

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

差動センサ構成のセンサ容量 C_{SENSE} は、次の式で求められます。

$$C_{SENSOR} = \frac{1}{L * (2\pi * f_{SENSORx})^2} - C \quad (7)$$

ここで、

- C = 並列センサ容量 (図 8-2 を参照)

FDC2112 および FDC2114 のセンサ周波数 $f_{SENSORx}$ は、次の式で求められます。

$$f_{SENSORx} = CHx_FIN_SEL * f_{REFx} * \left(\frac{DATAx}{2^{(12+OUTPUT_GAIN)}} + \frac{CHx_{OFFSET}}{2^{16}} \right) \quad (8)$$

ここで、

- DATAx = DATA_CHx レジスタからの変換結果
- CHx_OFFSET = OFFSET_CHx レジスタに設定されたオフセット値
- OUTPUT_GAIN = RESET_DEVICE.OUTPUT_GAIN レジスタに設定された出力乗数

FDC2212 および FDC2214 のセンサ周波数 $f_{SENSORx}$ は、次の式で求められます。

$$f_{SENSORx} = \frac{CHx_FIN_SEL * f_{REFx} * DATAx}{2^{28}} \quad \text{(FDC2212, FDC2214)} \quad (9)$$

ここで、

- DATAx = DATA_CHx レジスタからの変換結果

7.3.4 電流駆動制御レジスタ

表 7-9 に示したレジスタは、センサ駆動電流の制御に使用されます。表の最後の列に示した推奨事項に従ってください。

表 7-9. 電流駆動制御レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
すべて	CONFIG、アドレス 0x1A	SENSOR_ACTIVATE_SEL [11]	センサ起動用の電流駆動を設定します。推奨値は b0（全電流モード）です。
0	CONFIG、アドレス 0x1A	HIGH_CURRENT_DRV [6]	b0 = 通常電流駆動 (1.5mA) b1 = Ch 0 の増加電流駆動 (> 1.5mA) (シングル チャネル モードのみ)。マルチチャネル モードでは使用できません。
0	DRIVE_CURRENT_CH0、アドレス 0x1E	CH0_IDRIVE [15:11]	Ch. 0 のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8V となるように設定します。
1	DRIVE_CURRENT_CH1、アドレス 0x1F	CH1_IDRIVE [15:11]	Ch. 1 のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8V となるように設定します。

Copyright © 2024 Texas Instruments Incorporated

表 7-9. 電流駆動制御レジスタ (続き)

チャネル(1)	レジスタ	フィールド [ビット]	値
2	DRIVE_CURRENT_CH2、アドレス 0x20	CH2_IDRIVE [15:11]	Ch. 2 のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します。
3	DRIVE_CURRENT_CH3、アドレス 0x21	CH3_IDRIVE [15:11]	Ch. 3 のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します。

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

CHx_IDRIVE フィールドは、センサが 1.2Vpk ($V_{SENSORMIN}$)～1.8Vpk ($V_{SENSORMAX}$) の振幅で発振するようにプログラミングする必要があります。IDRIVE = 00000 は 16μA に対応し、IDRIVE = b11111 は 1563μA に対応します。

シングル チャネル モードのときに限り、高センサ電流駆動モードをイネーブルにして、チャネル 0 のセンサ コイルを 1.5mA 以上で駆動することができます。この機能は、最大の IDRIVE 設定でもセンサの最小推奨発振振幅である 1.2V を実現できない場合に使用可能です。このモードをイネーブルにするには、HIGH_CURRENT_DRV レジスタ ビットを b1 に設定します。

7.3.5 デバイス ステータス レジスタ

表 7-10 に示すレジスタは、デバイス ステータスの読み出しに使用できます。

表 7-10. ステータス レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
すべて	STATUS、アドレス 0x18	各種のステータス ビットを格納する 12 のフィールドがあります [15:0]	各ステータス ビットについては、「レジスタ マップ」を参照してください。
すべて	STATUS_CONFIG、アドレス 0x19	ステータス通知の設定に使用される 12 のフィールドがあります [15:0]	各エラー設定ビットについては、「レジスタ マップ」を参照してください。

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

「レジスタ マップ」の STATUS および STATUS_CONFIG レジスタの説明を参照してください。これらのレジスタは、特定のイベントに対して INTB ピンに割り込みを発生させるよう設定することができます。以下の条件を満たす必要があります。

1. STATUS_CONFIG レジスタの適切なビットをイネーブルにして、エラーまたはステータス レジスタのマスクが解除されている。
2. CONFIG.INTB_DIS を 0 に設定して、INTB 機能をイネーブルにしている。

STATUS レジスタでいずれかのビット フィールドが設定されている場合には、STATUS レジスタまたは DATA_CHx レジスタを読み出すまでの間、STATUS レジスタ全体の内容が保持されます。また、読み出すと INTB もデアサートされます。

割り込みは、次のいずれかのイベントによってクリアされます。

1. スリープ モードの開始
2. パワーオン リセット (POR)
3. シャットダウン モードの開始 (SD のアサート)
4. ソフトウェア リセット
5. STATUS レジスタの I^2C 読み出し : STATUS レジスタを読み出すと、STATUS に設定されたエラー ステータス ビットが ERR_CHAN フィールドとともにクリアされ、INTB がデアサートされます

レジスタ CONFIG.INTB_DIS を b1 に設定すると、INTB 機能がディスエーブルになり、INTB ピンが High に保持されます。

7.3.6 入力デグリッチ フィルタ

入力デグリッチ フィルタは、EMI およびセンサ周波数を超えるリンギングを抑制します。帯域幅を最大センサ周波数より上に設定していれば、入力デグリッチ フィルタは変換結果には影響を与えません。入力デグリッチ フィルタは、表 7-11 に示

Copyright © 2024 Texas Instruments Incorporated

すように MUX_CONFIG.DEGLITCH レジスタ フィールドに設定できます。最適なパフォーマンスを得るためには、センサの発振周波数を超える最低の設定を選択することを推奨します。たとえば、最大センサ周波数が 2.0MHz の場合は、MUX_CONFIG.DEGLITCH = b100（3.3MHz）を選択します。

表 7-11. 入力デグリッチ フィルタ レジスタ

チャネル(1)	MUX_CONFIG.DEGLITCH（アドレス 0x1B）のレジスタ値	デグリッチ周波数
すべて	001	1MHz
すべて	100	3.3MHz
すべて	101	10MHz
すべて	011	33MHz

(1) チャネル 2 および 3 は、FDC2114 および FDC2214 のみで使用できます。

7.4 デバイスの機能モード

7.4.1 起動モード

電源投入時には、FDC はスリープ モードに入り、設定が行われるまで待機します。デバイスの設定が完了したら、CONFIG.SLEEP_MODE_EN を b0 に設定してスリープ モードを終了します。

FDC の設定はスリープ モード中に行うことを推奨します。FDC の設定を変更する必要がある場合は、デバイスを再度スリープ モードにし、該当するレジスタを変更してから、スリープ モードを終了します。

7.4.2 通常（変換）モード

通常（変換）モードで動作している場合、FDC はセンサの周波数を定期的にサンプリングし、アクティブ チャネルのサンプル出力を生成します。

7.4.3 スリープ モード

CONFIG.SLEEP_MODE_EN レジスタ フィールドを 1 に設定すると、スリープ モードになります。このモード中は、レジスタの内容が保持されます。スリープ モードを終了するには、CONFIG.SLEEP_MODE_EN レジスタ フィールドを 0 に設定します。CONFIG.SLEEP_MODE_EN を b0 に設定してから、16,384 f_{INT} クロック サイクル後に、最初の変換用のセンサの起動が開始されます。スリープ モード中は I^2C インターフェイスが有効になり、レジスタの読み出しと書き込みを実行できます。スリープ モード中には、変換は実行されません。また、スリープ モードに入ると、あらゆるエラー状態がクリアされ、INTB ピンがデアサートされます。

7.4.4 シャットダウン・モード

SD ピンが High になると、FDC はシャットダウン モードに入ります。シャットダウン モードは、消費電力が最小になる状態です。シャットダウン モードを終了するには、SD ピンを Low にします。シャットダウン モードに入ると、すべてのレジスタがデフォルト状態に戻ります。

シャットダウン モード中には、変換は実行されません。また、シャットダウン モードに入ると、あらゆるエラー状態がクリアされ、INTB ピンがデアサートされます。デバイスがシャットダウン モードの間は、I^2C インターフェイスを介したデバイスの読み出し / 書き込みはできません。

7.4.4.1 リセット

FDC は、RESET_DEV.RESET_DEV に書き込むことでリセットできます。変換は停止し、すべてのレジスタ値がデフォルト値に戻ります。このレジスタ ビットは、読み出すと常に 0b を返します。

7.5 プログラミング

FDC デバイスでは、I^2C インターフェイスを使用して制御レジスタやデータ レジスタにアクセスします。

Copyright © 2024 Texas Instruments Incorporated

7.5.1 I²C インターフェイス仕様

FDC は、レジスタ アクセスのために I²C で拡張スタート シーケンスを使用します。I²C インターフェイスの最大速度は 400kbps です。このシーケンスは、標準の I²C 7 ビット ターゲット アドレスに従い、その後にレジスタ アドレスを設定するための 8 ビットのポインタ レジスタ バイトが続きます。ADDR ピンが Low のとき、FDC I²C アドレスは 0x2A です。ADDR ピンが High のとき、FDC I²C アドレスは 0x2B です。シャットダウン モードの終了後は、ADDR ピンの状態を変更してはなりません。

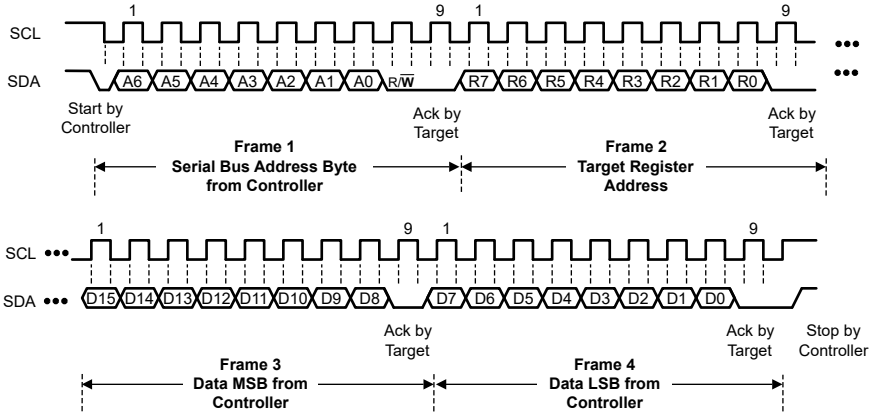


図 7-7. I²C 書き込みレジスタ シーケンス

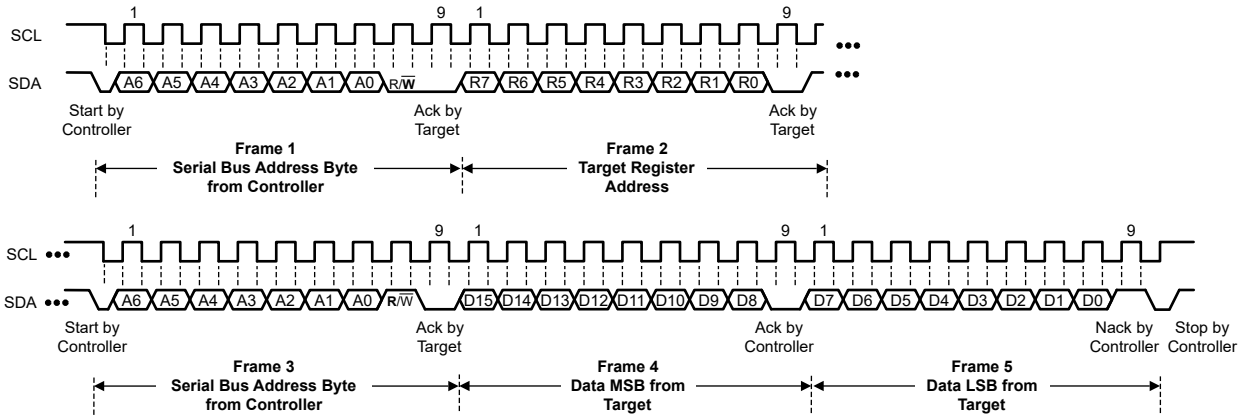


図 7-8. I²C 読み出しレジスタ シーケンス

7.6 レジスタ マップ

7.6.1 レジスター覧

“RESERVED”（予約済み）と示されたフィールドには、指定された値のみを書き込む必要があります。そうしないと、デバイスが不適切な動作を行う場合があります。R/W 列は、対応するフィールドの読み出し/書き込みステータスを示しています。“R/W”と示されている場合は、読み出しと書き込みが可能です。“R”は読み出し専用、“W”は書き込み専用を示します。

図 7-9. レジスター覧

アドレス	名称	デフォルト値	説明
0x00	DATA_CH0	0x0000	チャネル 0 変換結果およびステータス **(FDC2112/FDC2114 のみ)**
		0x0000	チャネル 0 変換結果 MSB およびステータス **(FDC2212/FDC2214 のみ)**
0x01	DATA_LSB_CH0	0x0000	チャネル 0 変換結果下位ビット。レジスタ アドレス 0x00 の後に読み出す必要があります **(FDC2212/FDC2214 のみ)**

Copyright © 2024 Texas Instruments Incorporated

図 7-9. レジスター覧 (続き)

アドレス	名称	デフォルト値	説明
0x02	DATA_CH1	0x0000	チャネル 1 変換結果およびステータス **(FDC2112/FDC2114 のみ)**
		0x0000	チャネル 1 変換結果 MSB およびステータス **(FDC2212/FDC2214 のみ)**
0x03	DATA_LSB_CH1	0x0000	チャネル 1 変換結果下位ビット。レジスタ アドレス 0x02 の後に読み出す必要があります **(FDC2212/FDC2214 のみ)**
0x04	DATA_CH2	0x0000	チャネル 2 変換結果およびステータス **(FDC2114 のみ)**
		0x0000	チャネル 2 変換結果 MSB およびステータス **(FDC2214 のみ)**
0x05	DATA_LSB_CH2	0x0000	チャネル 2 変換結果下位ビット。レジスタ アドレス 0x04 の後に読み出す必要があります **(FDC2214 のみ)**
0x06	DATA_CH3	0x0000	チャネル 3 変換結果およびステータス **(FDC2114 のみ)**
		0x0000	チャネル 3 変換結果 MSB およびステータス **(FDC2214 のみ)**
0x07	DATA_LSB_CH3	0x0000	チャネル 3 変換結果下位ビット。レジスタ アドレス 0x06 の後に読み出す必要があります **(FDC2214 のみ)**
0x08	RCOUNT_CH0	0x0080	チャネル 0 の基準カウント設定
0x09	RCOUNT_CH1	0x0080	チャネル 1 の基準カウント設定
0x0A	RCOUNT_CH2	0x0080	チャネル 2 の基準カウント設定 **(FDC2114/FDC2214 のみ)**
0x0B	RCOUNT_CH3	0x0080	チャネル 3 の基準カウント設定 **(FDC2114/FDC2214 のみ)**
0x0C	OFFSET_CH0	0x0000	チャネル 0 のオフセット値 **(FDC2112/FDC2114 のみ)**
0x0D	OFFSET_CH1	0x0000	チャネル 1 のオフセット値 **(FDC2112/FDC2114 のみ)**
0x0E	OFFSET_CH2	0x0000	チャネル 2 のオフセット値 **(FDC2114 のみ)**
0x0F	OFFSET_CH3	0x0000	チャネル 3 のオフセット値 **(FDC2114 のみ)**
0x10	SETTLECOUNT_CH0	0x0000	チャネル 0 のセトリング基準カウント
0x11	SETTLECOUNT_CH1	0x0000	チャネル 1 のセトリング基準カウント
0x12	SETTLECOUNT_CH2	0x0000	チャネル 2 のセトリング基準カウント **(FDC2114/FDC2214 のみ)**
0x13	SETTLECOUNT_CH3	0x0000	チャネル 3 のセトリング基準カウント **(FDC2114/FDC2214 のみ)**
0x14	CLOCK_DIVIDERS_CH0	0x0000	チャネル 0 の基準分周設定
0x15	CLOCK_DIVIDERS_CH1	0x0000	チャネル 1 の基準分周設定
0x16	CLOCK_DIVIDERS_CH2	0x0000	チャネル 2 の基準分周設定 **(FDC2114/FDC2214 のみ)**
0x17	CLOCK_DIVIDERS_CH3	0x0000	チャネル 3 の基準分周設定 **(FDC2114/FDC2214 のみ)**
0x18	STATUS	0x0000	デバイス ステータス通知
0x19	STATUS_CONFIG	0x0000	デバイス ステータス通知の設定
0x1A	CONFIG	0x2801	変換設定
0x1B	MUX_CONFIG	0x020F	チャネル多重化設定
0x1C	RESET_DEV	0x0000	デバイスのリセット
0x1E	DRIVE_CURRENT_CH0	0x0000	チャネル 0 のセンサ電流駆動設定
0x1F	DRIVE_CURRENT_CH1	0x0000	チャネル 1 のセンサ電流駆動設定
0x20	DRIVE_CURRENT_CH2	0x0000	チャネル 2 のセンサ電流駆動設定 **(FDC2114/FDC2214 のみ)**
0x21	DRIVE_CURRENT_CH3	0x0000	チャネル 3 のセンサ電流駆動設定 **(FDC2114/FDC2214 のみ)**
0x7E	MANUFACTURER_ID	0x5449	メーカー ID
0x7F	DEVICE_ID	0x3054	デバイス ID **(FDC2112、FDC2114 のみ)**
		0x3055	デバイス ID **(FDC2212、FDC2214 のみ)**

Copyright © 2024 Texas Instruments Incorporated

7.6.2 アドレス 0x00、DATA_CH0

図 7-10. アドレス 0x00、DATA_CH0

15	14	13	12	11	10	9	8
RESERVED		CH0_ERR_WD	CH0_ERR_AW	DATA0			
7	6	5	4	3	2	1	0
DATA0							

表 7-12. アドレス 0x00、DATA_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R	00	予約済み。
13	CH0_ERR_WD	R	0	チャネル 0 変換ウォッチドッグ タイムアウト エラー フラグ。ビットを読み出すとクリアされます。
12	CH0_ERR_AW	R	0	チャネル 0 振幅警告。ビットを読み出すとクリアされます。
11:0	DATA0 (FDC2112/FDC2114 のみ) DATA0[27:16](FDC2212 / FDC2214 のみ)	R	0000 0000 0000	チャネル 0 変換結果

7.6.3 アドレス 0x01、DATA_LSB_CH0 (FDC2212/FDC2214 のみ)

図 7-11. アドレス 0x01、DATA_LSB_CH0

15	14	13	12	11	10	9	8
DATA0							
7	6	5	4	3	2	1	0
DATA0							

表 7-13. アドレス 0x01、DATA_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	DATA0[15:0]	R	0000 0000 0000	チャネル 0 変換結果

7.6.4 アドレス 0x02、DATA_CH1

図 7-12. アドレス 0x02、DATA_CH1

15	14	13	12	11	10	9	8
RESERVED		CH1_ERR_WD	CH1_ERR_AW	DATA1			
7	6	5	4	3	2	1	0
DATA1							

表 7-14. アドレス 0x02、DATA_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R	00	予約済み。
13	CH1_ERR_WD	R	0	チャネル 1 変換ウォッチドッグ タイムアウト エラー フラグ。ビットを読み出すとクリアされます。
12	CH1_ERR_AW	R	0	チャネル 1 振幅警告。ビットを読み出すとクリアされます。
11:0	DATA1 (FDC2112 / FDC2114 のみ) DATA1[27:16](FDC2212 / FDC2214 のみ)	R	0000 0000 0000	チャネル 1 変換結果

Copyright © 2024 Texas Instruments Incorporated

7.6.5 アドレス 0x03、DATA_LSB_CH1 (FDC2212/FDC2214 のみ)

図 7-13. アドレス 0x03、DATA_LSB_CH1

15	14	13	12	11	10	9	8
DATA1							
7	6	5	4	3	2	1	0
DATA1							

表 7-15. アドレス 0x03、DATA_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	DATA1[15:0]	R	0000 0000 0000	チャネル 1 変換結果

7.6.6 アドレス 0x04、DATA_CH2 (FDC2114、FDC2214 のみ)

図 7-14. アドレス 0x04、DATA_CH2

15	14	13	12	11	10	9	8
RESERVED		CH2_ERR_WD	CH2_ERR_AW	DATA2			
7	6	5	4	3	2	1	0
DATA2							

表 7-16. アドレス 0x04、DATA_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R	00	予約済み。
13	CH2_ERR_WD	R	0	チャネル 2 変換ウォッチドッグ タイムアウト エラー フラグ。ビットを読み出すとクリアされます。
12	CH2_ERR_AW	R	0	チャネル 2 振幅警告。ビットを読み出すとクリアされます。
11:0	DATA2 (FDC2112/FDC2114 のみ)	R	0000 0000 0000	チャネル 2 変換結果
	DATA2[27:16] (FDC2212 / FDC2214 のみ)			

7.6.7 アドレス 0x05、DATA_LSB_CH2 (FDC2214 のみ)

図 7-15. アドレス 0x05、DATA_LSB_CH2

15	14	13	12	11	10	9	8
DATA2							
7	6	5	4	3	2	1	0
DATA2							

表 7-17. アドレス 0x05、DATA_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	DATA2[15:0]	R	0000 0000 0000	チャネル 2 変換結果

7.6.8 アドレス 0x06、DATA_CH3 (FDC2114、FDC2214 のみ)

図 7-16. アドレス 0x06、DATA_CH3

15	14	13	12	11	10	9	8
RESERVED		CH3_ERR_WD	CH3_ERR_AW	DATA3			

Copyright © 2024 Texas Instruments Incorporated

図 7-16. アドレス 0x06、DATA_CH3 (続き)

7	6	5	4	3	2	1	0
DATA3							

表 7-18. アドレス 0x06、DATA_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R	00	予約済み。
13	CH3_ERR_WD	R	0	チャネル 3 変換ウォッチドッグ タイムアウト エラー フラグ。ビットを読み出すとクリアされます。
12	CH3_ERR_AW	R	0	チャネル 3 振幅警告。ビットを読み出すとクリアされます。
11:0	DATA3 (FDC2112 / FDC2114 のみ) DATA3[27:16] (FDC2212 / FDC2214 のみ)	R	0000 0000 0000	チャネル 3 変換結果

7.6.9 アドレス 0x07、DATA_LSB_CH3 (FDC2214 のみ)

図 7-17. アドレス 0x07、DATA_LSB_CH3

15	14	13	12	11	10	9	8
DATA3							
7	6	5	4	3	2	1	0
DATA3							

表 7-19. アドレス 0x07、DATA_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	DATA3[15:0]	R	0000 0000 0000	チャネル 3 変換結果

7.6.10 アドレス 0x08、RCOUNT_CH0

図 7-18. アドレス 0x08、RCOUNT_CH0

15	14	13	12	11	10	9	8
CH0_RCOUNT							
7	6	5	4	3	2	1	0
CH0_RCOUNT							

表 7-20. アドレス 0x08、RCOUNT_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH0_RCOUNT	R/W	0000 0000 1000 0000	チャネル 0 基準カウント変換間隔 0x0000-0x00FF : 予約済み 0x0100-0xFFFF : 変換時間 (t_{C0}) = (CH0_RCOUNT×16)/f_{REF0}

7.6.11 アドレス 0x09、RCOUNT_CH1

図 7-19. アドレス 0x09、RCOUNT_CH1

15	14	13	12	11	10	9	8
CH1_RCOUNT							
7	6	5	4	3	2	1	0
CH1_RCOUNT							

Copyright © 2024 Texas Instruments Incorporated

図 7-19. アドレス 0x09、RCOUNT_CH1 (続き)

表 7-21. アドレス 0x09、RCOUNT_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH1_RCOUNT	R/W	0000 0000 1000 0000	チャネル 1 基準カウント変換間隔 0x0000-0x00FF:予約済み 0x0100-0xFFFF:変換時間 (t_{C1}) = (CH1_RCOUNT×16)/f_{REF1}

7.6.12 アドレス 0x0A、RCOUNT_CH2 (FDC2114、FDC2214 のみ)

図 7-20. アドレス 0x0A、RCOUNT_CH2

15	14	13	12	11	10	9	8
CH2_RCOUNT							
7	6	5	4	3	2	1	0
CH2_RCOUNT							

表 7-22. アドレス 0x0A、RCOUNT_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH2_RCOUNT	R/W	0000 0000 1000 0000	チャネル 2 基準カウント変換間隔 0x0000-0x00FF:予約済み 0x0100-0xFFFF:変換時間 (t_{C2}) = (CH2_RCOUNT×16)/f_{REF2}

7.6.13 アドレス 0x0B、RCOUNT_CH3 (FDC2114、FDC2214 のみ)

図 7-21. アドレス 0x0B、RCOUNT_CH3

15	14	13	12	11	10	9	8
CH3_RCOUNT							
7	6	5	4	3	2	1	0
CH3_RCOUNT							

表 7-23. アドレス 0x0B、RCOUNT_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH3_RCOUNT	R/W	0000 0000 1000 0000	チャネル 3 基準カウント変換間隔 0x0000-0x00FF:予約済み 0x0100-0xFFFF:変換時間 (t_{C3}) = (CH3_RCOUNT×16)/f_{REF3}

Copyright © 2024 Texas Instruments Incorporated

7.6.14 アドレス 0x0C、OFFSET_CH0（FDC2112 / FDC2114 のみ）

図 7-22. アドレス 0x0C、CH0_OFFSET

15	14	13	12	11	10	9	8
CH0_OFFSET							
7	6	5	4	3	2	1	0
CH0_OFFSET							

表 7-24. CH0_OFFSET のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH0_OFFSET	R/W	0000 0000 0000 0000	チャネル 0 変換オフセット。$f_{OFFSET_0} = (CH0_OFFSET/2^{16})*f_{REF0}$

7.6.15 アドレス 0x0D、OFFSET_CH1（FDC2112 / FDC2114 のみ）

図 7-23. アドレス 0x0D、OFFSET_CH1

15	14	13	12	11	10	9	8
CH1_OFFSET							
7	6	5	4	3	2	1	0
CH1_OFFSET							

表 7-25. アドレス 0x0D、OFFSET_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH1_OFFSET	R/W	0000 0000 0000 0000	チャネル 1 変換オフセット。$f_{OFFSET_1} = (CH1_OFFSET/2^{16})*f_{REF1}$

7.6.16 アドレス 0x0E、OFFSET_CH2（FDC2114 のみ）

図 7-24. アドレス 0x0E、OFFSET_CH2

15	14	13	12	11	10	9	8
CH2_OFFSET							
7	6	5	4	3	2	1	0
CH2_OFFSET							

表 7-26. アドレス 0x0E、OFFSET_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH2_OFFSET	R/W	0000 0000 0000 0000	チャネル 2 変換オフセット。$f_{OFFSET_2} = (CH2_OFFSET/2^{16})*f_{REF2}$

7.6.17 アドレス 0x0F、OFFSET_CH3（FDC2114 のみ）

図 7-25. アドレス 0x0F、OFFSET_CH3

15	14	13	12	11	10	9	8
CH3_OFFSET							
7	6	5	4	3	2	1	0
CH3_OFFSET							

Copyright © 2024 Texas Instruments Incorporated

表 7-27. アドレス 0x0F、OFFSET_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH3_OFFSET	R/W	0000 0000 0000 0000	チャネル 3 変換オフセット。f_{OFFSET_3} = (CH3_OFFSET/2^{16})*f_{REF3}

7.6.18 アドレス 0x10、SETTLECOUNT_CH0

図 7-26. アドレス 0x10、SETTLECOUNT_CH0

15	14	13	12	11	10	9	8
CH0_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH0_SETTLECOUNT							

表 7-28. アドレス 0x11、SETTLECOUNT_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH0_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル 0 変換セトリング FDC ではこのセトリング時間を使用して、チャネル 0 での変換開始前に LC センサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます (この警告がイネーブルになっている場合)。 b0000 0000 0000 0000: セトリング時間 (t_{S0}) = 32 ÷ f_{REF0} b0000 0000 0000 0001 : セトリング時間 (t_{S0}) = 32 ÷ f_{REF0} b0000 0000 0000 0010 - b1111 1111 1111 1111 : セトリング時間 (t_{S0}) = (CH0_SETTLECOUNT×16) ÷ f_{REF0}

7.6.19 アドレス 0x11、SETTLECOUNT_CH1

図 7-27. アドレス 0x11、SETTLECOUNT_CH1

15	14	13	12	11	10	9	8
CH1_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH1_SETTLECOUNT							

表 7-29. アドレス 0x12、SETTLECOUNT_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH1_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル 1 変換セトリング FDC ではこのセトリング時間を使用して、チャネル 1 での変換開始前に LC センサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます (この警告がイネーブルになっている場合)。 b0000 0000 0000 0000 : セトリング時間 (t_{S1}) = 32 ÷ f_{REF1} b0000 0000 0000 0001 : セトリング時間 (t_{S1}) = 32 ÷ f_{REF1} b0000 0000 0000 0010 - b1111 1111 1111 1111 : セトリング時間 (t_{S1}) = (CH1_SETTLECOUNT×16) ÷ f_{REF1}

Copyright © 2024 Texas Instruments Incorporated

7.6.20 アドレス 0x12, SETTLECOUNT_CH2 (FDC2114、FDC2214 のみ)

図 7-28. アドレス 0x12、SETTLECOUNT_CH2

15	14	13	12	11	10	9	8
CH2_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH2_SETTLECOUNT							

表 7-30. アドレス 0x12、SETTLECOUNT_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH2_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル 2 変換セトリング FDC ではこのセトリング時間を使用して、チャネル 2 での変換開始前に LC センサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます (この警告がイネーブルになっている場合)。 b0000 0000 0000 0000 : セトリング時間 (t_{S2}) = 32 ÷ f_{REF2} b0000 0000 0000 0001 : セトリング時間 (t_{S2}) = 32 ÷ f_{REF2} b0000 0000 0000 0010 - b1111 1111 1111 1111 : セトリング時間 (t_{S2}) = (CH2_SETTLECOUNT×16) ÷ f_{REF2}

7.6.21 アドレス 0x13、SETTLECOUNT_CH3 (FDC2114、FDC2214 のみ)

図 7-29. アドレス 0x13、SETTLECOUNT_CH3

15	14	13	12	11	10	9	8
CH3_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH3_SETTLECOUNT							

表 7-31. アドレス 0x13、SETTLECOUNT_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	CH3_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル 3 変換セトリング FDC ではこのセトリング時間を使用して、チャネル 3 での変換開始前に LC センサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます (この種類の警告がイネーブルになっている場合) b0000 0000 0000 0000 : セトリング時間 (t_{S3}) = 32 ÷ f_{REF3} b0000 0000 0000 0001 : セトリング時間 (t_{S3}) = 32 ÷ f_{REF3} b0000 0000 0000 0010 - b1111 1111 1111 1111 : セトリング時間 (t_{S3}) = (CH3_SETTLECOUNT×16) ÷ f_{REF3}

7.6.22 アドレス 0x14、CLOCK_DIVIDERS_CH0

図 7-30. アドレス 0x14、CLOCK_DIVIDERS_CH0

15	14	13	12	11	10	9	8
RESERVED		CH0_FIN_SEL		RESERVED		CH0_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH0_FREF_DIVIDER							

表 7-32. アドレス 0x14、CLOCK_DIVIDERS_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R/W	00	予約済み。b00 に設定します。

Copyright © 2024 Texas Instruments Incorporated

表 7-32. アドレス 0x14、CLOCK_DIVIDERS_CH0 のフィールド説明 (続き)

ビット	フィールド	タイプ	リセット	概要
13:12	CH0_FIN_SEL	R/W	00	チャネル 0 センサ周波数選択 差動センサ構成の場合: b01: 1 分周。センサ周波数が 0.01MHz～8.75MHz の場合に選択します。 b10: 2 分周。センサ周波数が 5MHz～10MHz の場合に選択します。 シングルエンド センサ構成の場合: b10: 2 分周。センサ周波数が 0.01MHz～10MHz の場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00 に設定します。
9:0	CH0_FREF_DIVIDER	R/W	00 0000 0000	チャネル 0 基準分周値。チャネル 0 基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH0_FREF_DIVIDER≥b00'0000'0001: $f_{REF0} = f_{CLK}$/ CH0_FREF_DIVIDER

7.6.23 アドレス 0x15、CLOCK_DIVIDERS_CH1

図 7-31. アドレス 0x15、CLOCK_DIVIDERS_CH1

15	14	13	12	11	10	9	8
RESERVED		CH1_FIN_SEL		RESERVED		CH1_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH1_FREF_DIVIDER							

表 7-33. アドレス 0x15、CLOCK_DIVIDERS_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R/W	00	予約済み。b00 に設定します。
13:12	CH1_FIN_SEL	R/W	0000	チャネル 1 センサ周波数選択 差動センサ構成の場合: b01:1 分周。センサ周波数が 0.01MHz～8.75MHz の場合に選択します。 b10:2 分周。センサ周波数が 5MHz～10MHz の場合に選択します。 シングルエンド センサ構成の場合: b10:2 分周。センサ周波数が 0.01MHz～10MHz の場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00 に設定します。
9:0	CH1_FREF_DIVIDER	R/W	00 0000 0000	チャネル 1 基準分周値。チャネル 1 基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH1_FREF_DIVIDER≥ b00'0000'0001: $f_{REF1} = f_{CLK}$/ CH1_FREF_DIVIDER

7.6.24 アドレス 0x16、CLOCK_DIVIDERS_CH2 (FDC2114、FDC2214 のみ)

図 7-32. アドレス 0x16、CLOCK_DIVIDERS_CH2

15	14	13	12	11	10	9	8
RESERVED		CH2_FIN_SEL		RESERVED		CH2_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH2_FREF_DIVIDER							

Copyright © 2024 Texas Instruments Incorporated

表 7-34. アドレス 0x16、CLOCK_DIVIDERS_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R/W	00	予約済み。b00 に設定します。
13:12	CH2_FIN_SEL	R/W	0000	チャネル 2 センサ周波数選択 差動センサ構成の場合: b01: 1 分周。センサ周波数が 0.01MHz～8.75MHz の場合に選択します。 b10: 2 分周。センサ周波数が 5MHz～10MHz の場合に選択します。 シングルエンド センサ構成の場合: b10: 2 分周。センサ周波数が 0.01MHz～10MHz の場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00 に設定します。
9:0	CH2_FREF_DIVIDER	R/W	00 0000 0000	チャネル 2 基準分周値。チャネル 2 基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH2_FREF_DIVIDER ≥ b00'0000'0001: $f_{REF2} = f_{CLK}$/ CH2_FREF_DIVIDER

7.6.25 アドレス 0x17、CLOCK_DIVIDERS_CH3 (FDC2114、FDC2214 のみ)

図 7-33. アドレス 0x17、CLOCK_DIVIDERS_CH3

15	14	13	12	11	10	9	8
RESERVED		CH3_FIN_SEL		RESERVED		CH3_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH3_FREF_DIVIDER							

表 7-35. アドレス 0x17、CLOCK_DIVIDERS_CH3

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R/W	00	予約済み。b00 に設定します。
13:12	CH3_FIN_SEL	R/W	0000	チャネル 3 センサ周波数選択 差動センサ構成の場合: b01: 1 分周。センサ周波数が 0.01MHz～8.75MHz の場合に選択します。 b10: 2 分周。センサ周波数が 5MHz～10MHz の場合に選択します。 シングルエンド センサ構成の場合: b10: 2 分周。センサ周波数が 0.01MHz～10MHz の場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00 に設定します。
9:0	CH3_FREF_DIVIDER	R/W	00 0000 0000	チャネル 3 基準分周値。チャネル 3 基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み CH3_FREF_DIVIDER ≥ b00'0000'0001: $f_{REF3} = f_{CLK}$/ CH3_FREF_DIVIDER

7.6.26 アドレス 0x18、STATUS

図 7-34. アドレス 0x18、STATUS

15	14	13	12	11	10	9	8
ERR_CHAN		RESERVED		ERR_WD	RESERVED		
7	6	5	4	3	2	1	0
RESERVED	DRDY	RESERVED		CH0_UNREADCONV	CH1_UNREADCONV	CH2_UNREADCONV	CH3_UNREADCONV

Copyright © 2024 Texas Instruments Incorporated

図 7-34. アドレス 0x18、STATUS (続き)

表 7-36. アドレス 0x18、STATUS のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	ERR_CHAN	R	00	エラー チャネル どのチャネルでフラグまたはエラーが発生したかを示します。フラグが設定されると、通知されたあらゆるエラーがラッチされ、STATUS レジスタまたはエラー チャネルに対応する DATA_CHx レジスタが読み出されるまでの間、保持されます。 b00: チャネル 0 がフラグまたはエラーの要因。 b01: チャネル 1 がフラグまたはエラーの要因。 b10: チャネル 2 がフラグまたはエラーの要因 (FDC2114、FDC2214 のみ)。 b11: チャネル 3 がフラグまたはエラーの要因 (FDC2114、FDC2214 のみ)。
13:12	RESERVED	R	00	予約済み
11	ERR_WD	R	0	ウォッチドッグ タイムアウト エラー b0: STATUS レジスタの前回の読み出し以降、ウォッチドッグ タイムアウト エラーは発生していません。 b1: アクティブ チャネルでウォッチドッグ タイムアウト エラーが発生しました。どのチャネルがエラーの要因であるかは、STATUS.ERR_CHAN フィールドを参照してください。
10	ERR_AHW	R	0	高振幅警告 b0: STATUS レジスタの前回の読み出し以降、高振幅警告は発生していません。 b1: アクティブ チャネルで高振幅警告が発生しました。どのチャネルが警告の要因であるかは、STATUS.ERR_CHAN フィールドを参照してください。
9	ERR_ALW	R	0	低振幅警告 b: STATUS レジスタの前回の読み出し以降、低振幅警告は発生していません。 b1: アクティブ チャネルで低振幅警告が発生しました。どのチャネルが警告の要因であるかは、STATUS.ERR_CHAN フィールドを参照してください。
8:7	RESERVED	R	00	予約済み
6	DRDY	R	0	データ レディ フラグ。 b0: STATUS レジスタに新しい変換結果は通知されていません。 b1: 新しい変換結果が格納されています。シングル チャネル変換時は、これは 1 つの変換結果が格納されたことを示します。シーケンシャル モードでは、これはすべてのアクティブ チャネルの新しい変換結果が格納されたことを示します。
3	CH0_UNREADCONV	R	0	チャネル 0 未読み出し変換結果 b0: チャネル 0 にまだ読み出されていない変換結果はありません。 b1: チャネル 0 にまだ読み出されていない変換結果があります。変換結果を取得するには、レジスタ DATA_CH0 を読み出します。
2	CH1_ UNREADCONV	R	0	チャネル 1 未読み出し変換結果 b0: チャネル 1 にまだ読み出されていない変換結果はありません。 b1: チャネル 1 にまだ読み出されていない変換結果があります。変換結果を取得するには、レジスタ DATA_CH1 を読み出します。
1	CH2_ UNREADCONV	R	0	チャネル 2 未読み出し変換結果 b0: チャネル 2 にまだ読み出されていない変換結果はありません。 b1: チャネル 2 にまだ読み出されていない変換結果があります。変換結果を取得するには、レジスタ DATA_CH2 を読み出します (FDC2114、FDC2214 のみ)。

Copyright © 2024 Texas Instruments Incorporated

表 7-36. アドレス 0x18、STATUS のフィールド説明 (続き)

ビット	フィールド	タイプ	リセット	概要
0	CH3_ UNREADCONV	R	0	チャネル 3 未読み出し変換結果 b0: チャネル 3 にまだ読み出されていない変換結果はありません。 b1: チャネル 3 にまだ読み出されていない変換結果があります。 変換結果を取得するには、レジスタ DATA_CH3 を読み出します (FDC2114、FDC2214 のみ)。

7.6.27 アドレス 0x19、ERROR_CONFIG

図 7-35. アドレス 0x19、ERROR_CONFIG

15	14	13	12	11	10	9	8
RESERVED		WD_ ERR2OUT	AH_WARN2OUT	AL_WARN2OUT	RESERVED		
7	6	5	4	3	2	1	0
RESERVED		WD_ERR2INT	RESERVED				DRDY_2INT

表 7-37. アドレス 0x19、ERROR_CONFIG

ビット	フィールド	タイプ	リセット	概要
15:14	RESERVED	R/W	00	予約済み (b000 に設定)
13	WD_ ERR2OUT	R/W	0	出力レジスタへのウォッチドッグ タイムアウト エラー b0:ウォッチドッグ タイムアウト エラーを DATA_CHx レジスタで通知しません。 b1: ウォッチドッグ タイムアウト エラーを、エラーが発生したチャネルに対応する DATA_CHx.CHx_ERR_WD レジスタ フィールドで通知します。
12	AH_WARN2OUT	R/W	0	出力レジスタへの高振幅警告 b0: 高振幅警告を DATA_CHx レジスタで通知しません。 b1: 高振幅警告を、警告が発生したチャネルに対応する DATA_CHx.CHx_ERR_AW レジスタ フィールドで通知します。
11	AL_WARN2OUT	R/W	0	出力レジスタへの低振幅警告 b0:低振幅警告を DATA_CHx レジスタで通知しません。 b1: 高振幅警告を、警告が発生したチャネルに対応する DATA_CHx.CHx_ERR_AW レジスタ フィールドで通知します。
10:6	RESERVED	R/W	0 0000	予約済み (b0 0000 に設定)
5	WD_ERR2INT	R/W	0	INTB へのウォッチドッグ タイムアウト エラー b0:ウォッチドッグ タイムアウト エラーを INTB ピンのアサートおよび STATUS レジスタで通知しません。 b1: ウォッチドッグ タイムアウト エラーを INTB ピンのアサートおよび STATUS.ERR_WD レジスタ フィールドの更新によって通知します。
4:1	予約済み	R/W	0000	予約済み (b000 に設定)
0	DRDY_2INT	R/W	0	INTB へのデータ レディ フラグ b0:データ レディ フラグを INTB ピンのアサートおよび STATUS レジスタで通知しません。 b1: データ レディ フラグを INTB ピンのアサートおよび STATUS の更新によって通知します。DRDY レジスタ フィールドの更新によって通知します。

7.6.28 アドレス 0x1A、CONFIG

図 7-36. アドレス 0x1A、CONFIG

15	14	13	12	11	10	9	8
ACTIVE_CHAN		SLEEP_MODE_EN	RESERVED	SENSOR_ACTIVATE_SEL	RESERVED	REF_CLK_SRC	RESERVED

Copyright © 2024 Texas Instruments Incorporated

図 7-36. アドレス 0x1A、CONFIG (続き)

7	6	5	4	3	2	1	0
INTB_DIS	HIGH_CURRENT_DRV	RESERVED					

表 7-38. アドレス 0x1A、CONFIG のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:14	ACTIVE_CHAN	R/W	00	アクティブ チャネル選択 MUX_CONFIG.SEQUENTIAL が 0 のとき、連続変換用のチャネルを選択します。 b00:チャネル 0 で連続変換を実行 b01:チャネル 1 で連続変換を実行 b10:チャネル 2 で連続変換を実行 (FDC2114、FDC2214 のみ) b11:チャネル 3 で連続変換を実行 (FDC2114、FDC2214 のみ)
13	SLEEP_MODE_EN	R/W	1	スリープ モード イネーブル 低消費電力のスリープ モードを開始または終了します。 b0:デバイスはアクティブ。 b1:デバイスはスリープ モード。
12	RESERVED	R/W	0	予約済み。**b1 に設定します。**
11	SENSOR_ACTIVATE_SEL	R/W	1	センサ起動モードの選択。 センサ初期化用のモードを設定します。 b0:全電流起動モード – センサの起動時間を短くするために、最大センサ電流を駆動します。 b1:低電力起動モード – 消費電力を最小化するために、DRIVE_CURRENT_CHx にプログラミングされた値を使用してセンサを起動します。
10	RESERVED	R/W	0	予約済み。**b1 に設定します。**
9	REF_CLK_SRC	R/W	0	基準周波数ソースの選択 b0:内部発振器を基準周波数として使用 b1:基準周波数を CLKIN ピンから供給。
8	RESERVED	R/W	0	予約済み。b0 に設定します。
7	INTB_DIS	R/W	0	INTB ディスエーブル b0:ステータス レジスタの更新時に INTB ピンをアサートします。 b1:ステータス レジスタの更新時に INTB ピンをアサートしません
6	HIGH_CURRENT_DRV	R/W	0	大電流センサ駆動 b0:FDC は、通常のセンサ電流 (最大 1.5mA) ですべてのチャネルを駆動します。 b1:チャネル 0 を 1.5mA を超える電流で駆動します。 このモードは、AUTOSCAN_EN = b1 (マルチチャネル モード) の場合はサポートされません
5:0	RESERVED	R/W	00 0001	予約済み。b00'0001 に設定します。

7.6.29 アドレス 0x1B、MUX_CONFIG

図 7-37. アドレス 0x1B、MUX_CONFIG

15	14	13	12	11	10	9	8
AUTOSCAN_EN	RR_SEQUENCE		RESERVED				
7	6	5	4	3	2	1	0
RESERVED						DEGLITCH	

Copyright © 2024 Texas Instruments Incorporated

表 7-39. アドレス 0x1B、MUX_CONFIG のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15	AUTOSCAN_EN	R/W	0	自動スキャン モード イネーブル b0：CONFIG.ACTIVE_CHAN レジスタ フィールドで選択した 1 つのチャネル上で連続変換。 b1：MUX_CONFIG.RR_SEQUENCE レジスタ フィールドで選択した自動スキャン変換。
14:13	RR_SEQUENCE	R/W	00	自動スキャン シーケンス設定。マルチチャネルのシーケンスを設定します。FDC は選択したシーケンスに従って各チャネルで 1 回ずつ変換を実行した後、シーケンスを連続的に再実行します。 b00：Ch0、Ch1 b01：Ch0、Ch1、Ch2 (FDC2114、FDC2214 のみ) b10：Ch0、Ch1、Ch2、Ch3 (FDC2114、FDC2214 のみ) b11：Ch0、Ch1
12:3	RESERVED	R/W	00 0100 0001	予約済み。00 0100 0001 に設定する必要があります。
2:0	DEGLITCH	R/W	111	入力デグリッチ フィルタ帯域幅。 発振タンクの発振周波数を超える最小の設定を選択します。 b001：1MHz b100：3.3MHz b101：10MHz b111：33 MHz

7.6.30 アドレス 0x1C、RESET_DEV

図 7-38. アドレス 0x1C、RESET_DEV

15	14	13	12	11	10	9	8
RESET_DEV	RESERVED				OUTPUT_GAIN		RESERVED
7	6	5	4	3	2	1	0
RESERVED							

表 7-40. アドレス 0x1C、RESET_DEV のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15	RESET_DEV	R/W	0	デバイス リセット b1 を書き込んでデバイスをリセットします。読み出すと常に 0 が返されます。
14:11	RESERVED	R/W	0000	予約済み。b0000 に設定
10:9	OUTPUT_GAIN	R/W	00	出力ゲイン制御 (FDC2112、FDC2114 のみ) 00：ゲイン =1 (0 ビットシフト) 01: ゲイン = 4 (2 ビットシフト) 10: ゲイン = 8 (3 ビットシフト) 11: ゲイン = 16 (4 ビットシフト)
8:0	RESERVED	R/W	0 0000 0000	予約済み。b0 0000 0000 に設定します。

7.6.31 アドレス 0x1E、DRIVE_CURRENT_CH0

図 7-39. アドレス 0x1E、DRIVE_CURRENT_CH0

15	14	13	12	11	10	9	8
CH0_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

Copyright © 2024 Texas Instruments Incorporated

表 7-41. アドレス 0x1E、DRIVE_CURRENT_CH0 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:11	CH0_IDRIVE	R/W	0000 0	チャネル 0 センサ駆動電流 このフィールドは、チャネル 0 センサ クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA 00011: 0.025mA 00100: 0.028mA 00101: 0.033mA 00110: 0.038mA 00111: 0.044mA 01000: 0.052mA 01001: 0.060mA 01010: 0.069mA 01011: 0.081mA 01100: 0.093mA 01101: 0.108mA 01110: 0.126mA 01111: 0.146mA 10000: 0.169mA 10001: 0.196mA 10010: 0.228mA 10011: 0.264mA 10100: 0.307mA 10101: 0.356mA 10110: 0.413mA 10111: 0.479mA 11000: 0.555mA 11001: 0.644mA 11010: 0.747mA 11011: 0.867mA 11100: 1.006mA 11101: 1.167mA 11110: 1.354mA 11111: 1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

7.6.32 アドレス 0x1F、DRIVE_CURRENT_CH1

図 7-40. アドレス 0x1F、DRIVE_CURRENT_CH1

15	14	13	12	11	10	9	8
CH1_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

表 7-42. アドレス 0x1F、DRIVE_CURRENT_CH1 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:11	CH1_IDRIVE	R/W	0000 0	チャネル 1 センサ駆動電流 このフィールドは、チャネル 1 センサ クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111 : 1.571mA

Copyright © 2024 Texas Instruments Incorporated

表 7-42. アドレス 0x1F、DRIVE_CURRENT_CH1 のフィールド説明 (続き)

ビット	フィールド	タイプ	リセット	概要
10:0	RESERVED	-	000 0000 0000	予約済み

7.6.33 アドレス 0x20, DRIVE_CURRENT_CH2 (FDC2114/FDC2214 のみ)

図 7-41. アドレス 0x20、DRIVE_CURRENT_CH2

15	14	13	12	11	10	9	8
CH2_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

表 7-43. アドレス 0x20、DRIVE_CURRENT_CH2 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:11	CH2_IDRIVE	R/W	0000 0	チャネル 2 センサ駆動電流 このフィールドは、チャネル 2 センサ クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します 00000：0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111：1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

7.6.34 アドレス 0x21、DRIVE_CURRENT_CH3 (FDC2114/FDC2214 のみ)

図 7-42. アドレス 0x21、DRIVE_CURRENT_CH3

15	14	13	12	11	10	9	8
CH3_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

表 7-44. DRIVE_CURRENT_CH3 のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:11	CH3_IDRIVE	R/W	0000 0	チャネル 3 センサ駆動電流 このフィールドは、チャネル 3 センサ クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅 (pk) ≤ 1.8V となるように設定します 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111：1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

Copyright © 2024 Texas Instruments Incorporated

7.6.35 アドレス 0x7E、MANUFACTURER_ID

図 7-43. アドレス 0x7E、MANUFACTURER_ID

15	14	13	12	11	10	9	8
MANUFACTURER_ID							
7	6	5	4	3	2	1	0
MANUFACTURER_ID							

表 7-45. アドレス 0x7E、MANUFACTURER_ID のフィールド説明

ビット	フィールド	タイプ	リセット	概要
15:0	MANUFACTURER_ID	R	0101 0100 0100 1001	メーカー ID = 0x5449

7.6.36 アドレス 0x7F、DEVICE_ID

図 7-44. アドレス 0x7F、DEVICE_ID

7	6	5	4	3	2	1	0
DEVICE_ID							

表 7-46. アドレス 0x7F、DEVICE_ID のフィールド説明

ビット	フィールド	タイプ	リセット	概要
7:0	DEVICE_ID	R	0011 0000 0101 0100	デバイス ID 0x3054 (FDC2112、FDC2114 のみ) 0x3055 (FDC2212、FDC2214 のみ)

Copyright © 2024 Texas Instruments Incorporated

8 アプリケーションと実装

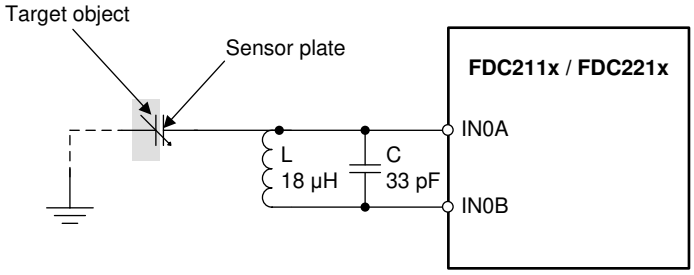
注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

8.1.1 センサ構成

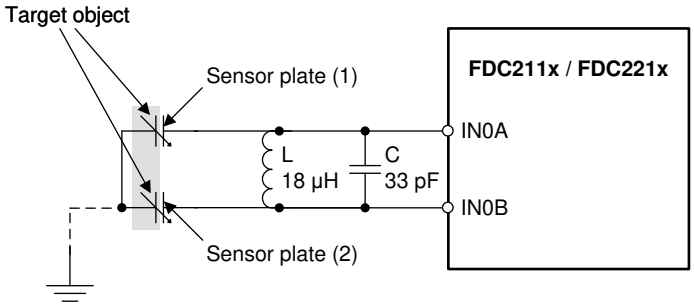
FDC は、2 つのセンサ構成をサポートします。いずれの構成でも、LC タンクを使用して発振周波数を設定します。一般的な選択肢としては、18µH のシールド SMD インダクタを 33pF のコンデンサと並列に接続します。これで 6.5MHz の発振周波数になります。図 8-1 に示すシングルエンド構成では、IN0A に導電プレートが接続されています。この導電プレートが対象物とともに可変コンデンサを形成します。



Copyright © 2016, Texas Instruments Incorporated

図 8-1. シングルエンド センサ構成

図 8-2 に示す差動センサ構成では、1 つの導電プレートを IN0A に接続し、もう 1 つの導電プレートを IN0B に接続しています。これらのプレートが可変コンデンサを形成します。シングルエンド センサ構成を使用する場合は、CHx_FIN_SEL を b10（2 分周）に設定します。



Copyright © 2016, Texas Instruments Incorporated

図 8-2. 差動センサ構成

シングルエンド構成を使用すると、与えられた合計センサ プレート面積に対して、差動構成よりもセンシング範囲が大きくなります。近接位置で高い感度を必要とするアプリケーションでは、差動構成の方がシングルエンド構成よりも高い性能が得られます。

8.1.2 シールド

外部の物体からの干渉を最小限に抑えるために、アプリケーションによってはシールドとして追加のプレートを必要とする場合があります。シールドには、次のいずれかを使用できます。

- アクティブ駆動シールド:このシールドは、INxA ピンのバッファ信号です。ゲイン 1 の外部アンプによって信号をバッファリングします。
- パッシブ シールド:このシールドは GND に接続されています。パッシブ シールドを追加するとセンサの感度が低下しますが、これはセンシング プレートとシールドとの間の距離に依存します。必要な感度を実現できるように、センシング プレートとシールドとの間の距離を調整します

8.1.3 パワー サイクルを使用したアプリケーション

高いサンプル レートや最大の変換分解能を必要としないアプリケーションでは、FDC の合計アクティブ変換時間を最小限に抑えることで、消費電力を削減できます。これは、変換が必要でない期間中にスリープ モードまたはシャットダウン モードを使用することで実現します (デバイスの機能モードを参照)。

例として、分解能 16 ビットで毎秒 10 サンプルしか必要としないアプリケーションでは、低消費電力モードを利用できます。このセンサでは、SETTLECOUNT = 16 および IDRIVE = 01111b (0.146mA) と設定する必要があります。FREF = 40MHz および RCOUNT = 4096 によって、必要な分解能が得られます。これにより、1 秒あたりのアクティブ変換時間が 4096 * 16 * 10 / 40 MHz → 16.4ms となります。スタートアップ時間とチャネル切り替え遅延時間のために、追加で 0.34ms が必要です。それ以外の時間は、本デバイスをスリープ モードに設定できます。したがって、19.4ms * 3.6mA のアクティブ電流 + 980.6ms * 35µA のスリープ電流により、平均消費電流は約 104.6µA となります。スリープ モードではレジスタ設定が維持されるため、シャットダウン モードと比較して、FDC のウェイクアップに必要な I^2C 書き込み回数が少なくて済みます。

非アクティブ期間中にシャットダウン モードを使用すると、より大きく消費電流を削減できます。シャットダウン モードでは、デバイス設定が維持されないため、サンプルごとにデバイスを設定する必要があります。この例では、各サンプルの設定に約 1.2ms (レジスタごとに 92.5µs × 13 レジスタ) かかります。合計のアクティブ時間は 20.6ms です。20ms * 3.6mA のアクティブ電流 + 980ms * 2µA のシャットダウン電流により、平均消費電流は約 75µA となります。

8.1.4 インダクタの自己共振周波数

すべてのインダクタには分散された寄生容量があり、これはインダクタの構造や種類によって異なります。自己共振周波数 (SRF) では、インダクタのリアクタンスによって寄生容量のリアクタンスが相殺されます。SRF を超える周波数では、インダクタは電気的にコンデンサとして振る舞います。寄生容量は十分に制御されていない、あるいは不安定であるため、$f_{SENSOR} < 0.8 \times f_{SR}$ とすることを推奨します。

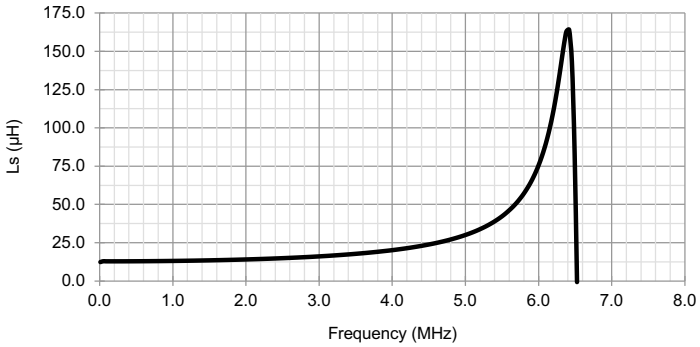


図 8-3. コイルのインダクタンスと周波数との関係の例

図 8-3 の例に示したインダクタは SRF が 6.38MHz であるため、0.8×6.38MHz = 5.1MHz 以上では動作させないでください。

8.1.5 アプリケーション曲線

*共通テスト条件 (特に記述のない限り):*センサ コンデンサ:1 層、20.9 x 13.9mm、Bourns CMH322522-180KL、L= 18µH のセンサ インダクタおよび 33pF 1% COG/NP0、ターゲット:接地アルミニウム プレート (176 x 123mm)、Channel = Channel 0 (連続モード) CLKIN = 40MHz、CHx_FIN_SEL = b10、CHx_FREF_DIVIDER = b00 0000 0001 CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800

Copyright © 2024 Texas Instruments Incorporated

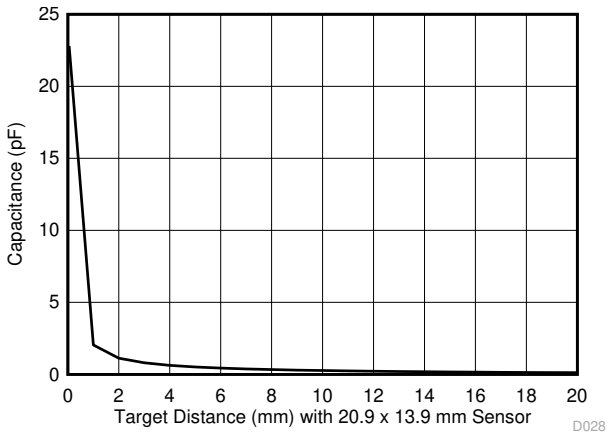


図 8-4. FDC2212/FDC2214：容量とターゲット距離の関係 (0～20mm)

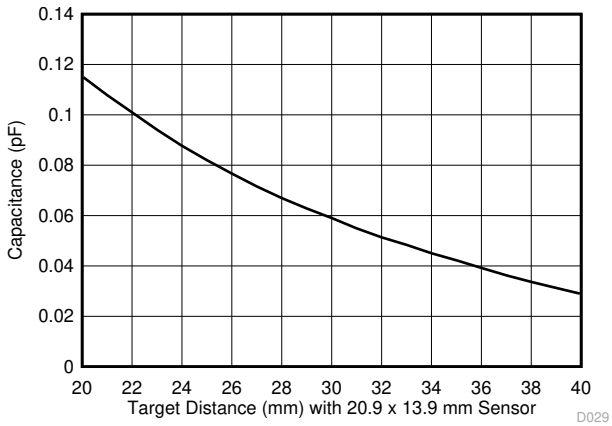


図 8-5. FDC2112/FDC2114：容量とターゲット距離の関係 (20～40mm)

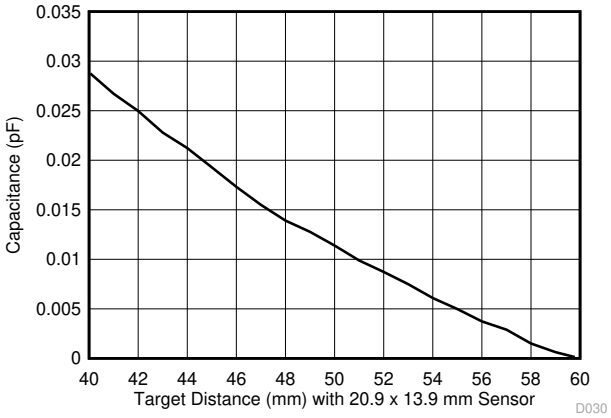


図 8-6. FDC2212/FDC2214：容量とターゲット距離の関係 (40～60mm)

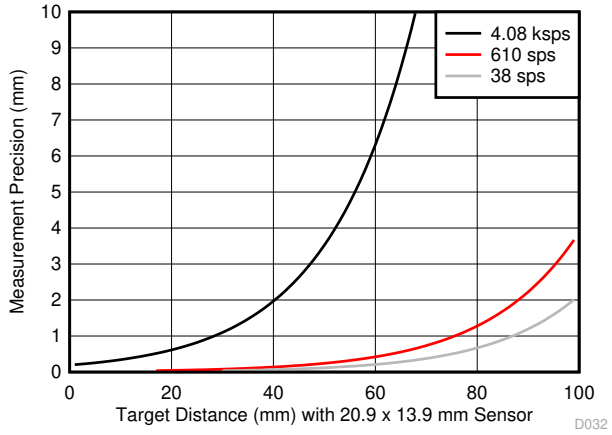


図 8-7. 距離の測定精度とターゲット距離との関係 (0～60mm)

8.2 代表的なアプリケーション

FDC を使用して、非導電性の容器内の液面レベルを測定できます。励起能力が非常に高いため、FDC は石鹸水、インク、石鹸などの導電性液体の測定が可能です。静電容量式センサを容器の外側に接続するか、または容器から離れた場所に配置できるため、非接触で測定を行えます。

動作原理はレシオメトリック測定に基づいています。図 8-8 に、3 個の電極を使用したシステムの可能な実装例を示します。レベル電極は、液面レベルに比例した容量値を提供します。基準環境電極および基準液体電極は、基準値として使用されます。基準液体電極は液体の誘電率とその変動を表し、基準環境電極は、液体自体以外による環境変動を補償するために使用されます。基準環境電極と基準液体電極は、物理的なサイズ（hREF）が同じであることに注意してください。

このアプリケーションでは、タンクが接地されているため、アクティブ チャネル上のシングルエンド測定が適切です。測定された容量から液面レベルを求めるには、次の式式を使用します。

$$Level = h_{ref} \frac{C_{Lev} - C_{Lev}(0)}{C_{RL} - C_{RE}}$$

ここで、

- C_{RE} は、基準環境電極の容量です。
- C_{RL} は、基準液体電極の容量です。

Copyright © 2024 Texas Instruments Incorporated

- C_{Lev} は、レベル電極センサで測定された容量の現在値です。
- $C_{Lev}(0)$ は、容器が空のときのレベル電極の容量です。
- h_{REF} は、所定の単位での容器または基準液体電極の高さです。

レベル電極と基準電極の容量の比を使用して、容器自体の中の液面レベルを簡単に計算できます。センサを容器から離れた場所に配置した場合でも、FDC2x1x の高い分解能によって、非常に高感度の値（数 LSB/mm 程度）を取得できます。ここでは、容器の断面が上から下まで均一であると仮定しているため、液面の各増分または減分は、液面の高さに直接比例する体積の変化を表しています。

8.2.1 回路図

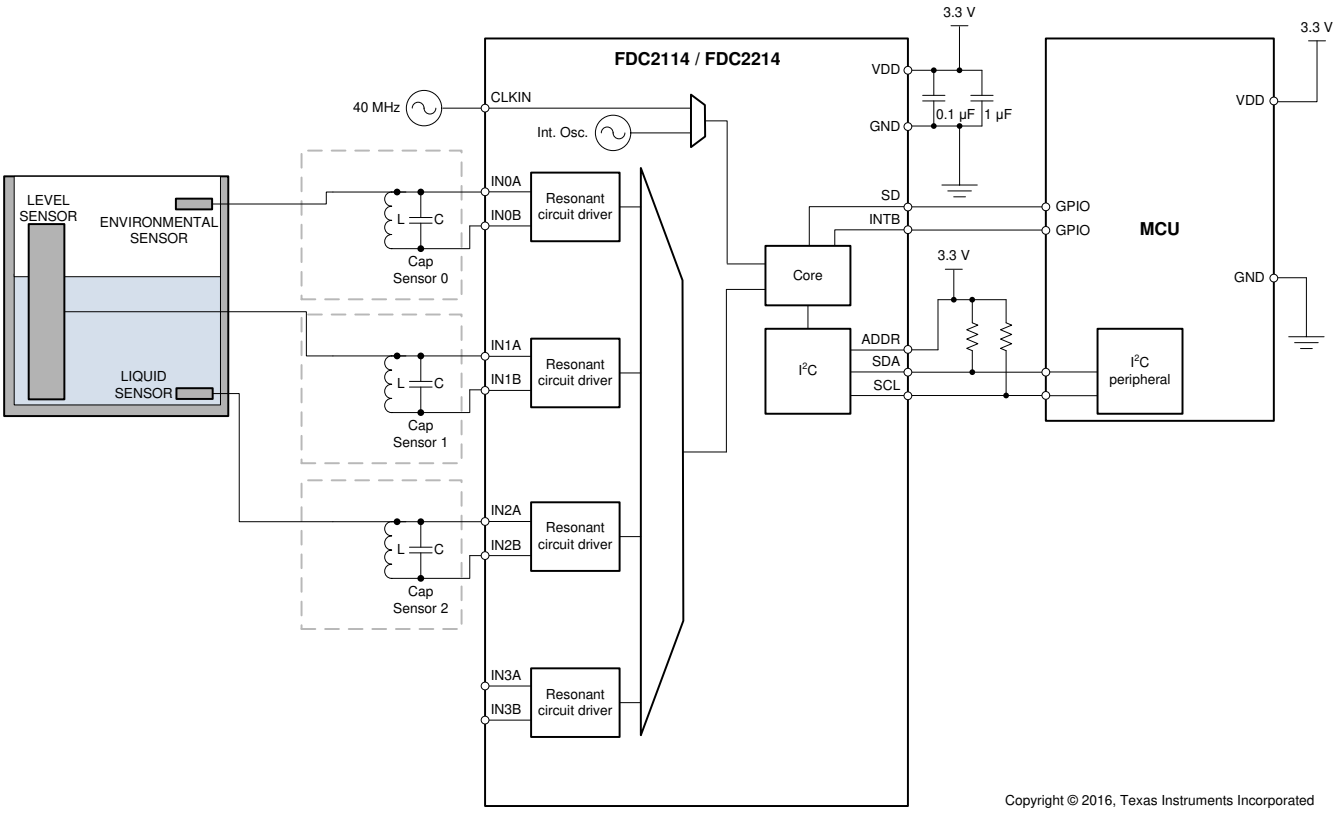


図 8-8. FDC（液面レベル測定）

8.2.2 設計要件

液面レベル測定は、液体に依存しないようにする必要があり、前述した 3 電極設計を使用して実現できます。また、センサは、人体、他の物体、EMI などの環境的干渉要因から分離されている必要があります。

8.2.3 詳細な設計手順

静電容量式センシング システムでは、システムの性能と能力を決定する上でセンサの設計が重要な役割を担います。ほとんどの場合、センサは単純に、PCB 上で設計可能な金属のプレートです。

この例で使用するセンサは、2 層 PCB によって実装されています。タンクに面する上層には 3 個の電極（基準環境、基準液体、レベル）があり、電極の周囲はグランド プレーンで囲まれています。

容器の形状に応じて、FDC をセンサ PCB 上に配置することにより、入力チャネルとセンサとの間のパターン長を最小にできます。容器の形状または他の機械的制約によってセンサと FDC を同じ PCB 上に配置できない場合は、チャネルとセンサの間を接続するパターンを適切なシールドで遮蔽する必要があります。

Copyright © 2024 Texas Instruments Incorporated

8.2.3.1 推奨されるレジスタの初期設定値

このアプリケーションは、100SPS (T_{SAMPLE} = 10ms) を必要とします。18µH のインダクタと 33pF のコンデンサを使用したセンサを使用しています。ピン、パターン、およびワイヤによる追加の容量が 20pF であるため、合計容量は 53pF です。

L および C を使用して、$f_{SENSOR} = 1/2\pi\sqrt{(LC)} = 1/2\pi\sqrt{(18*10^{-6} * 50*10^{-12})} = 5.15MHz$ となります。これは、最大センサ周波数を表しています。センサ容量を増加すると、周波数は低下します。

CLKIN ピンに印加されるシステムのコントローラ クロックの 40MHz を使用することで、内部クロック周波数を柔軟に設定できます。センサ コイルは、チャネル 0（IN0A および IN0B ピン）、チャネル 1（IN1A および IN1B ピン）、チャネル 2（IN2A および IN2B ピン）に接続されています。

電源投入後は、FDC はスリープ モードになります。以下に示すようにレジスタをプログラミングします（例ではチャネル 0 のレジスタのみを設定しています。チャネル 1 およびチャネル 2 のレジスタも等価な設定を使用します）。

1. チャネル 0 の分周値を設定します。
   a. センサはシングルエンド構成であるため、センサ周波数選択レジスタは 2 に設定します。これは、フィールド CH0_FIN_SEL を b10 に設定することを意味します。
   b. 設計上の制約として、$f_{REF0} > 4 \times f_{SENSOR}$ とする必要があります。この制約を満たすために、f_{REF0} は 20.6MHz より大きくなければならないので、基準分周値は 1 に設定します。これは、CH0_FREF_DIVIDER フィールドを 0x01 に設定することで行います。
   c. これらの組み合わせにより、チャネル 0 分周値レジスタ（0x14）の値は 0x2001 となります。
2. センサ駆動電流: 発振振幅を 1.2V～1.8V の範囲内とするために、発振振幅をオシロスコープで測定して IDRIVE の値を調整するか、または内蔵の FDC GUI 機能を使用して最適な設定を決定します。この場合は、IDRIVE の値を 15 (10 進) に設定し、発振振幅は 1.68V(pk) となります。INIT_DRIVE 電流フィールドを 0x00 に設定します。これらの組み合わせにより、DRIVE_CURRENT_CH0 レジスタ（アドレス 0x1E）の値は 0x7C00 となります。
3. チャネル 0 のセトリング時間をプログラミングします (「マルチチャネルおよびシングル チャネル動作」を参照)。
   a. $CHx_SETTLECOUNT > V_{pk} \times f_{REFx} \times C \times \pi^2 / (32 \times IDRIVE_X) \rightarrow 7.5$、切り上げて 8 とします。システムの公差に対する余裕を見て、より大きな値 10 を選択します。
   b. レジスタ 0x10 を最小値 10 にプログラムします。
   c. セトリング時間は次のとおりです。(10 x 16)/40,000,000 = 4µs
   d. チャネル 0 SETTLECOUNT レジスタ（0x10）の値は 0x000A となります。
4. チャネル切り替え遅延時間は、f_{REF} = 40MHz に対して約 1µs です (「マルチチャネルおよびシングル チャネル動作」を参照)
5. チャネル 0 の基準カウントをプログラミングして、変換時間を設定します。変換時間の目安は次のとおりです。1/N * (T_{SAMPLE} – セトリング時間 – チャネル切替え遅延時間) = 1/3 (10,000 – 4 – 1) = 3.33ms
   a. 変換時間レジスタの値を決定するには、次の式を使用し、CH0_RCOUNT について解きます。変換時間 (t_{C0})= (CH0_RCOUNT×16)/f_{REF0}。
   b. この結果、CH0_RCOUNT の値は 10 進で 8329 となります（小数点以下切り捨て）。これにより、ENOB > 13 ビットとなることに注意してください。
   c. CH0_RCOUNT レジスタ（0x08）を 0x2089 に設定します。
6. ERROR_CONFIG レジスタ（アドレス 0x19）に対してはデフォルト値を使用します。デフォルトでは、すべての割り込みがディスエーブルです。
7. MUX_CONFIG レジスタをプログラミングします。
   a. AUTOSCAN_EN を b1 に設定して、シーケンシャル モードをイネーブルにします。
   b. RR_SEQUENCE を b10 に設定して、3 つのチャネルでのデータ変換をイネーブルにします（チャネル 0、チャネル 1、チャネル 2）。
   c. DEGLITCH を b101 に設定して、入力デグリッチ フィルタの帯域幅を 10MHz に設定します。これは、発振タンク周波数を超える最小の設定です。
   d. これらの組み合わせにより、MUX_CONFIG レジスタ（アドレス 0x1B）の値は 0xC20D となります。
8. 最後に、CONFIG レジスタを次のようにプログラミングします。

Copyright © 2024 Texas Instruments Incorporated

a. ACTIVE_CHAN フィールドを b00 に設定して、チャネル 0 を選択します。
b. SLEEP_MODE_EN フィールドを b0 に設定して、変換をイネーブルにします。
c. SENSOR_ACTIVATE_SEL を b0 に設定して、センサ起動時に全電流駆動を行います。
d. REF_CLK_SRC フィールドを b1 に設定して、外部クロック ソースを使用します。
e. 他のフィールドはそれぞれデフォルト値に設定します。
f. これらの組み合わせにより、CONFIG レジスタ（アドレス 0x1A）の値は 0x1601 となります。

次に、レジスタ アドレス 0x00～0x05 からチャネル 0～チャネル 2 の変換結果を 10ms ごとに読み取ります。

上記の設定例に対して、以下のレジスタ書き込みシーケンスを推奨します。

表 8-1. 推奨されるレジスタの初期設定値 (マルチチャネル動作)

アドレス	値	レジスタ名	備考
0x08	0x8329	RCOUNT_CH0	タイミング要件（100 SPS）と分解能要件から計算された基準カウント
0x09	0x8329	RCOUNT_CH1	タイミング要件（100 SPS）と分解能要件から計算された基準カウント
0x0A	0x8329	RCOUNT_CH2	タイミング要件（100 SPS）と分解能要件から計算された基準カウント
0x10	0x000A	SETTLECOUNT_CH0	選択したセンサの最小セトリング時間
0x11	0x000A	SETTLECOUNT_CH1	選択したセンサの最小セトリング時間
0x12	0x000A	SETTLECOUNT_CH2	選択したセンサの最小セトリング時間
0x14	0x2002	CLOCK_DIVIDER_CH0	CH0_FIN_DIVIDER = 1、CH0_FREF_DIVIDER = 2
0x15	0x2002	CLOCK_DIVIDER_CH1	CH2_FIN_DIVIDER = 1、CH2_FREF_DIVIDER = 2
0x16	0x2002	CLOCK_DIVIDER_CH2	CH2_FIN_DIVIDER = 1、CH2_FREF_DIVIDER = 2
0x19	0x0000	ERROR_CONFIG	ステータスおよびエラー状態を通知するためにデフォルト値から変更可能
0x1B	0xC20D	MUX_CONFIG	チャネル 0、1、2をイネーブル（シーケンシャル モード）、入力デグリッチ帯域幅を 10MHz に設定
0x1E	0x7C00	DRIVE_CURRENT_CH0	チャネル 0 のセンサ駆動電流を設定
0x1F	0x7C00	DRIVE_CURRENT_CH1	チャネル 1 のセンサ駆動電流を設定
0x20	0x7C00	DRIVE_CURRENT_CH2	チャネル 2 のセンサ駆動電流を設定
0x1A	0x1601	CONFIG	センサ起動中の全電流駆動をイネーブル、外部クロック ソースを選択、デバイスをウェイクアップして変換を開始。FDC がアクティブ モードの間はデバイスの設定が許可されないため、このレジスタへの書き込みは最後に行う必要があります。

8.2.4 アプリケーション曲線

回路図に示すような 3 電極の液面レベル センサを EVM に接続しました。このプロットは、タンク内の液体の異なる液面レベルでレベル センサによって測定された容量を示しています。基準液体センサと基準環境センサは、それぞれ液体および空気に常にさらされているため、容量値が一定の値となります。一方、レベル センサの容量は、タンク内の液面の高さに比例して増加します。

Copyright © 2024 Texas Instruments Incorporated

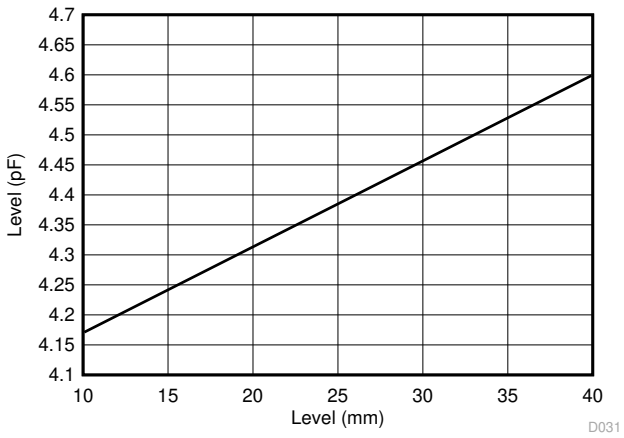


図 8-9. 電極容量と液体レベルとの関係

8.3 設計のベスト プラクティス

- 差動構成では、センサ プレート間に小さなギャップを保持してください。最小 2mm～3mm の分離を推奨します。
- FDC はセンサのホットスワップをサポートしていません。外部マルチプレクサなどを使用したセンサのホットスワップは行わないでください。

8.4 電源に関する推奨事項

FDC には、2.7V と 3.6V の範囲の電源電圧が必要です。VDD ピンと GND ピンの間に、0.1µF および 1µF の多層セラミック バイパス コンデンサ X7R を配置することを推奨します。電源が FDC から数インチ以上離れている場合は、セラミック バイパス コンデンサに加えて追加のバルク容量が必要となることがあります。通常は、10µF の電解コンデンサを使用します。

デバイスの VDD ピンと GND ピンにできるだけ近づけて配置するのが最適です。バイパス コンデンサ接続、VDD ピン、およびデバイスの GND ピンによって形成されるループ領域は、最小限に抑えるよう注意が必要です。レイアウト例については、図 8-10 および図 8-10 を参照してください。

8.5 レイアウト

8.5.1 レイアウトのガイドライン

- センサと FDC の間を長いパターンで接続することは避けてください。短いパターンを使用することで、センサ インダクタ間の寄生容量が低減され、システム性能が向上します。
- マッチングされたチャネル応答が必要なシステムでは、すべてのアクティブ チャネルのパターン長を一致させる必要があります。

8.5.2 レイアウト例

図 8-10～図 8-13 に、FDC2114/FDC2214 評価基板 (EVM) のレイアウトを示します。

Copyright © 2024 Texas Instruments Incorporated

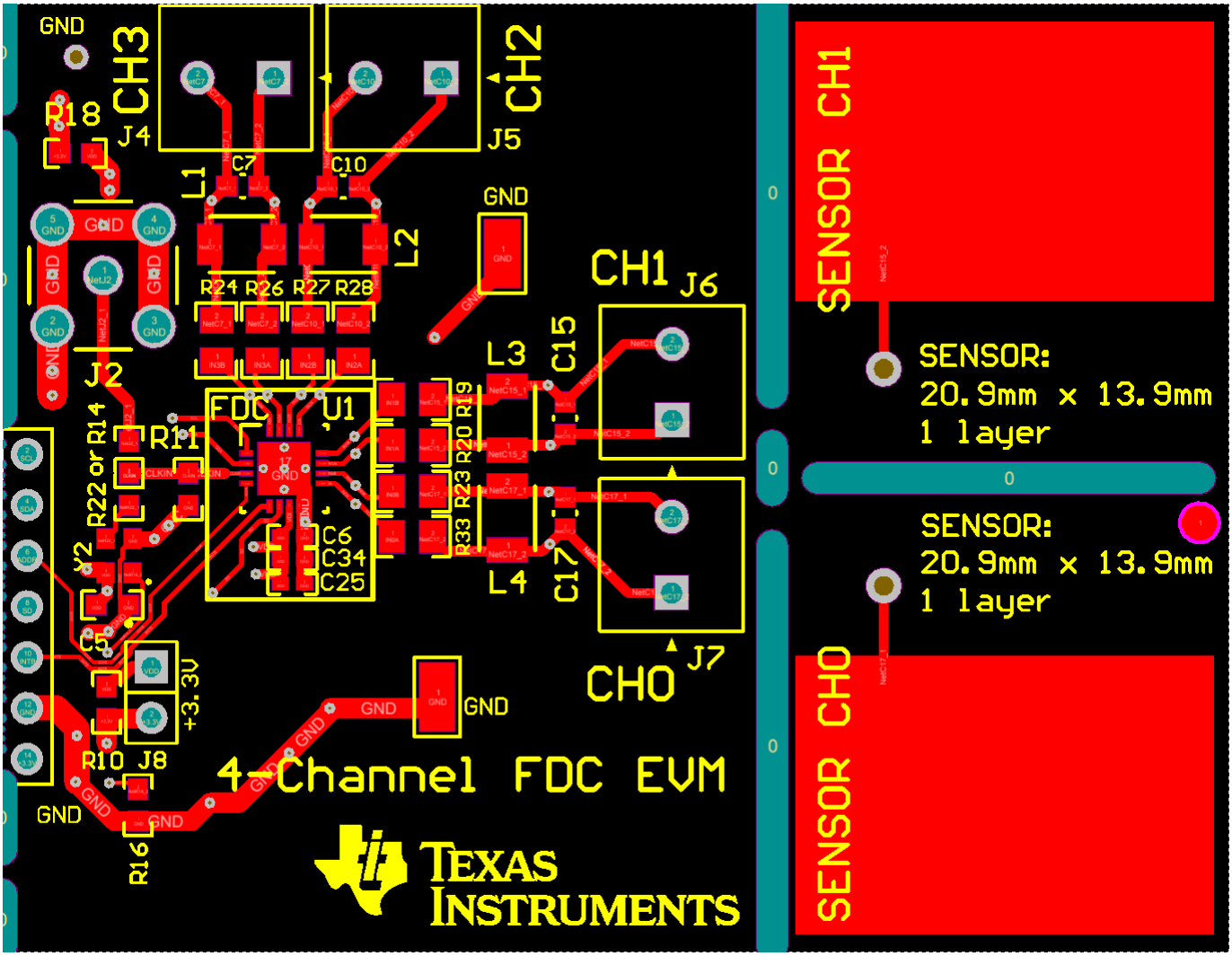


図 8-10. PCB レイアウトの例：最上層 (信号)

Copyright © 2024 Texas Instruments Incorporated

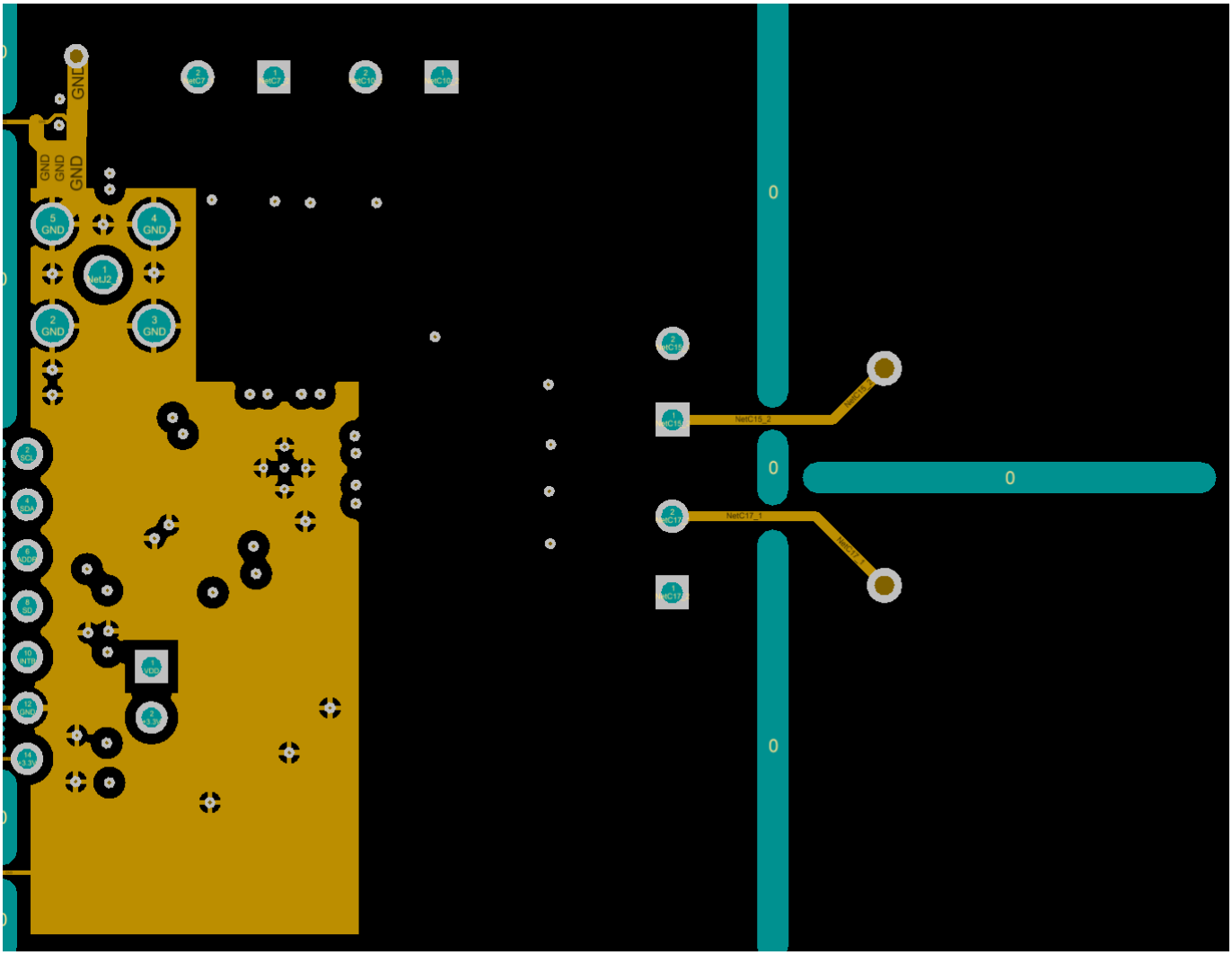


図 8-11. PCB レイアウトの例：中間層 1 (GND)

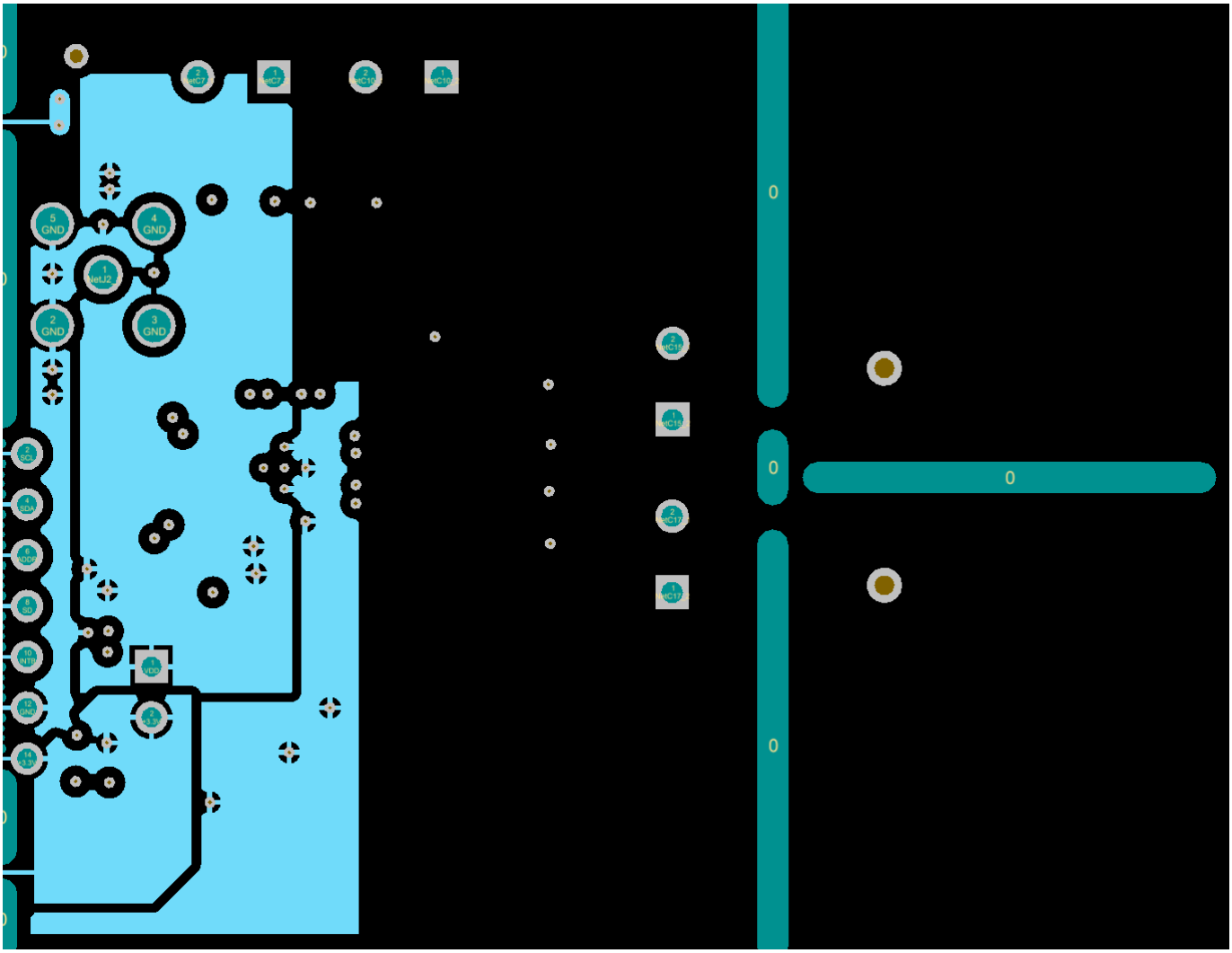


図 8-12. PCB レイアウトの例：中間層 2 (電源)

Copyright © 2024 Texas Instruments Incorporated

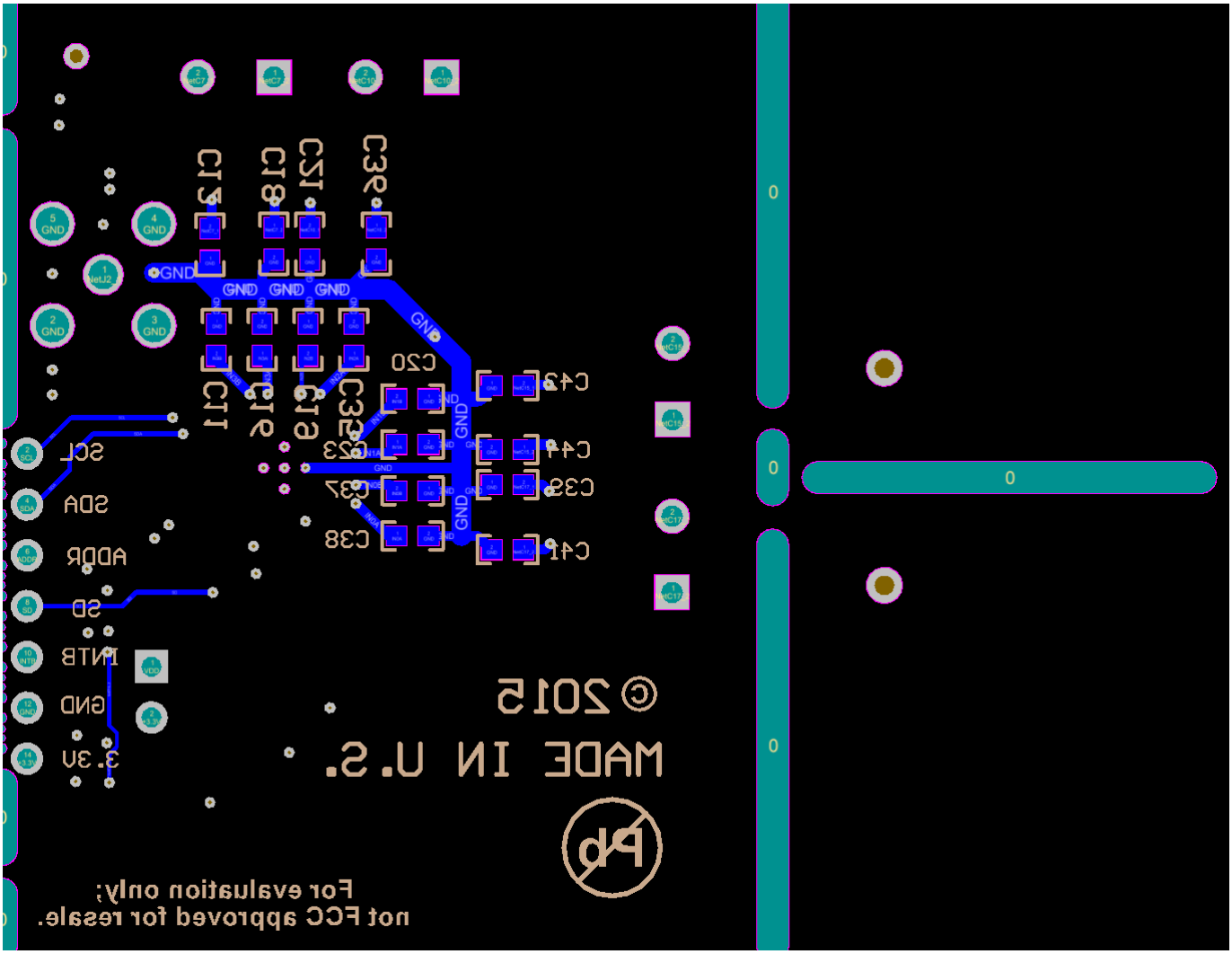


図 8-13. PCB レイアウトの例：最下層 (信号)

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.5 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

Changes from Revision A (June 2015) to Revision B (October 2024)	Page
• データシートのタイトルを『FDC2x1x 近接およびレベル センシング アプリケーション用、EMI 耐性、28 ビット、12 ビット、キャパシタンス デジタル コンバータ』を *『FDC2x1x 静電容量式センシング アプリケーション用、マルチチャネル、高分解能キャパシタンス デジタル コンバータ』に変更*	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• I^2C に言及している場合、すべての旧式の用語をコントローラおよびターゲットに変更	1
• 「製品情報」表を「パッケージ情報」に変更	1

Changes from Revision * (June 2015) to Revision A (June 2015)	Page
• 完全なデータシートを追加。	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2024 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
FDC2112DNTR	Active	Production	WSON (DNT) | 12	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2112
FDC2112DNTR.A	Active	Production	WSON (DNT) | 12	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2112
FDC2112DNTT	Obsolete	Production	WSON (DNT) | 12	-	-	Call TI	Call TI	-40 to 125	FDC2112
FDC2114RGHR	Active	Production	WQFN (RGH) | 16	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2114
FDC2114RGHR.A	Active	Production	WQFN (RGH) | 16	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2114
FDC2114RGHT	Obsolete	Production	WQFN (RGH) | 16	-	-	Call TI	Call TI	-40 to 125	FDC2114
FDC2212DNTR	Active	Production	WSON (DNT) | 12	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2212
FDC2212DNTR.A	Active	Production	WSON (DNT) | 12	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2212
FDC2214RGHR	Active	Production	WQFN (RGH) | 16	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2214
FDC2214RGHR.A	Active	Production	WQFN (RGH) | 16	4500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	FDC2214
FDC2214RGHT	Obsolete	Production	WQFN (RGH) | 16	-	-	Call TI	Call TI	-40 to 125	FDC2214

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF FDC2112, FDC2114, FDC2212, FDC2214 :

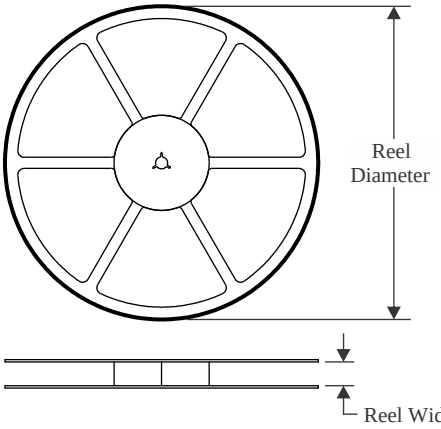
- Automotive : FDC2112-Q1, FDC2114-Q1, FDC2212-Q1, FDC2214-Q1

NOTE: Qualified Version Definitions:

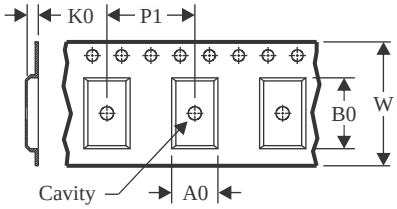
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

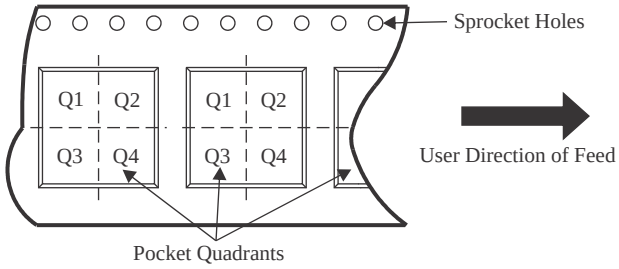


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

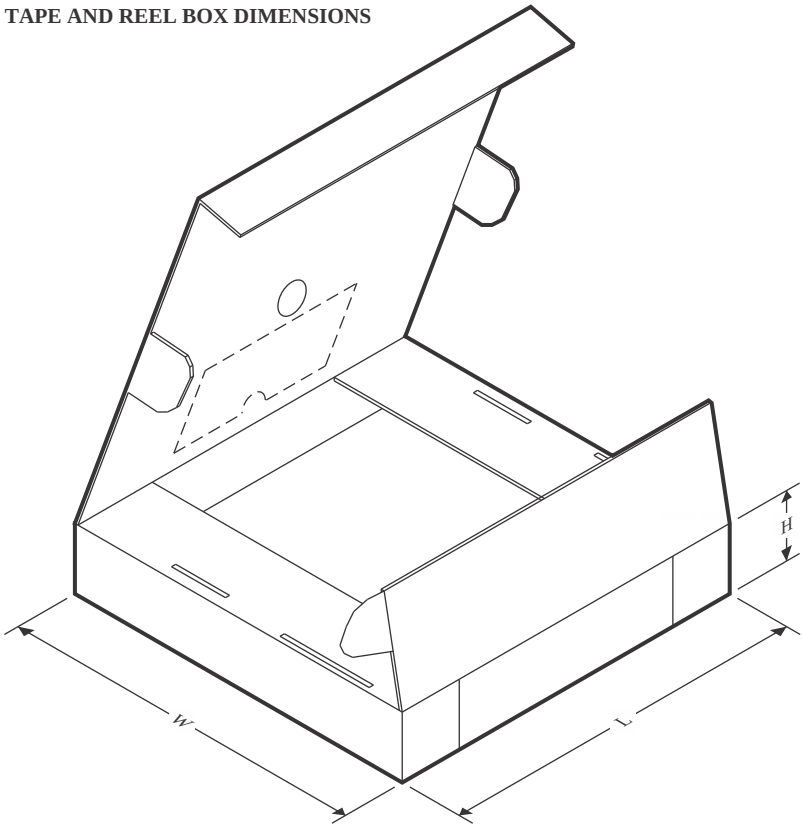
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
FDC2112DNTR	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2114RGHR	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2212DNTR	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2214RGHR	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

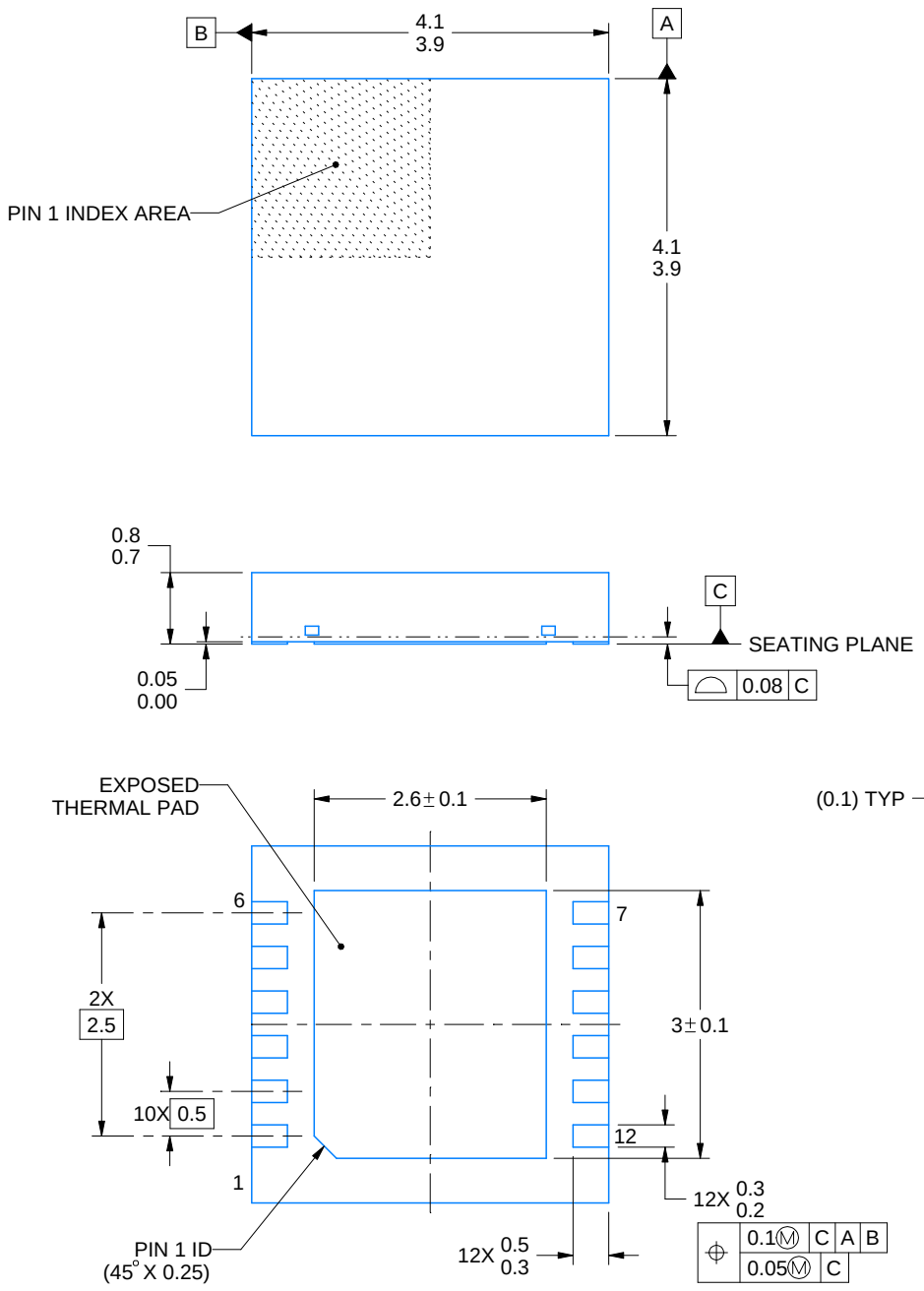
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
FDC2112DNTR	WSON	DNT	12	4500	367.0	367.0	35.0
FDC2114RGHR	WQFN	RGH	16	4500	367.0	367.0	35.0
FDC2212DNTR	WSON	DNT	12	4500	367.0	367.0	35.0
FDC2214RGHR	WQFN	RGH	16	4500	367.0	367.0	35.0

DNT0012B

PACKAGE OUTLINE

WSON - 0.8 mm max height

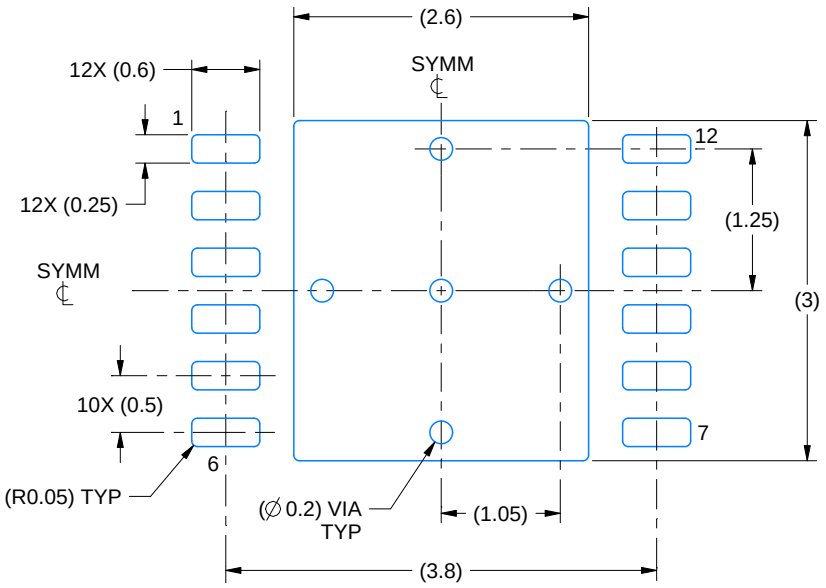
PLASTIC SMALL OUTLINE - NO LEAD



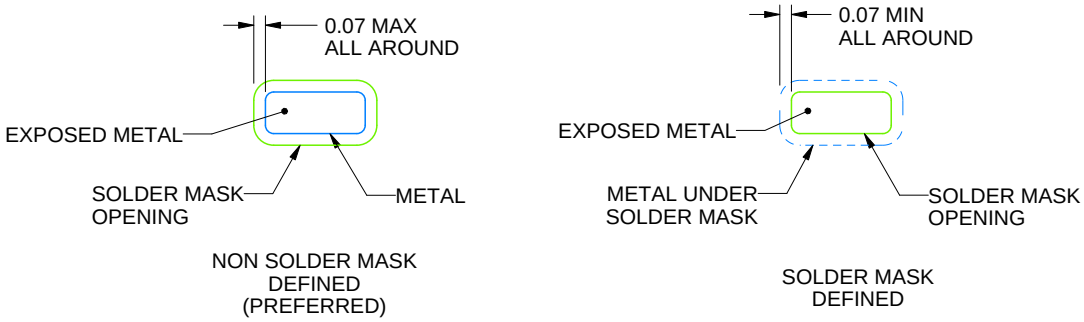
4214928/C 10/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

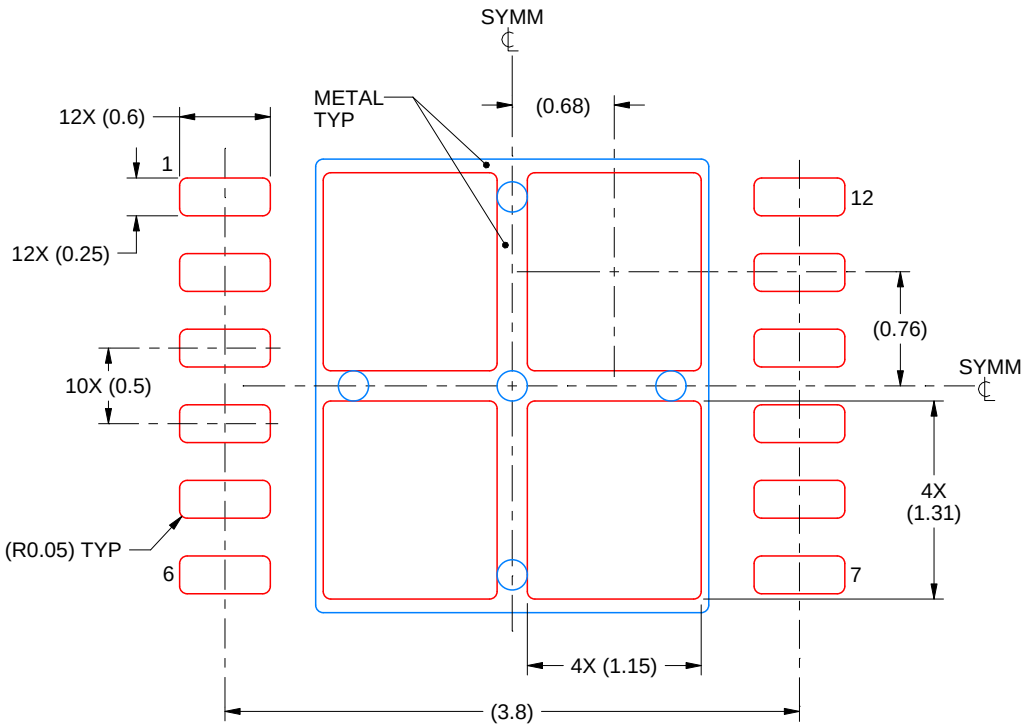


SOLDER MASK DETAILS

4214928/C 10/2021

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
77% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4214928/C 10/2021

NOTES: (continued)

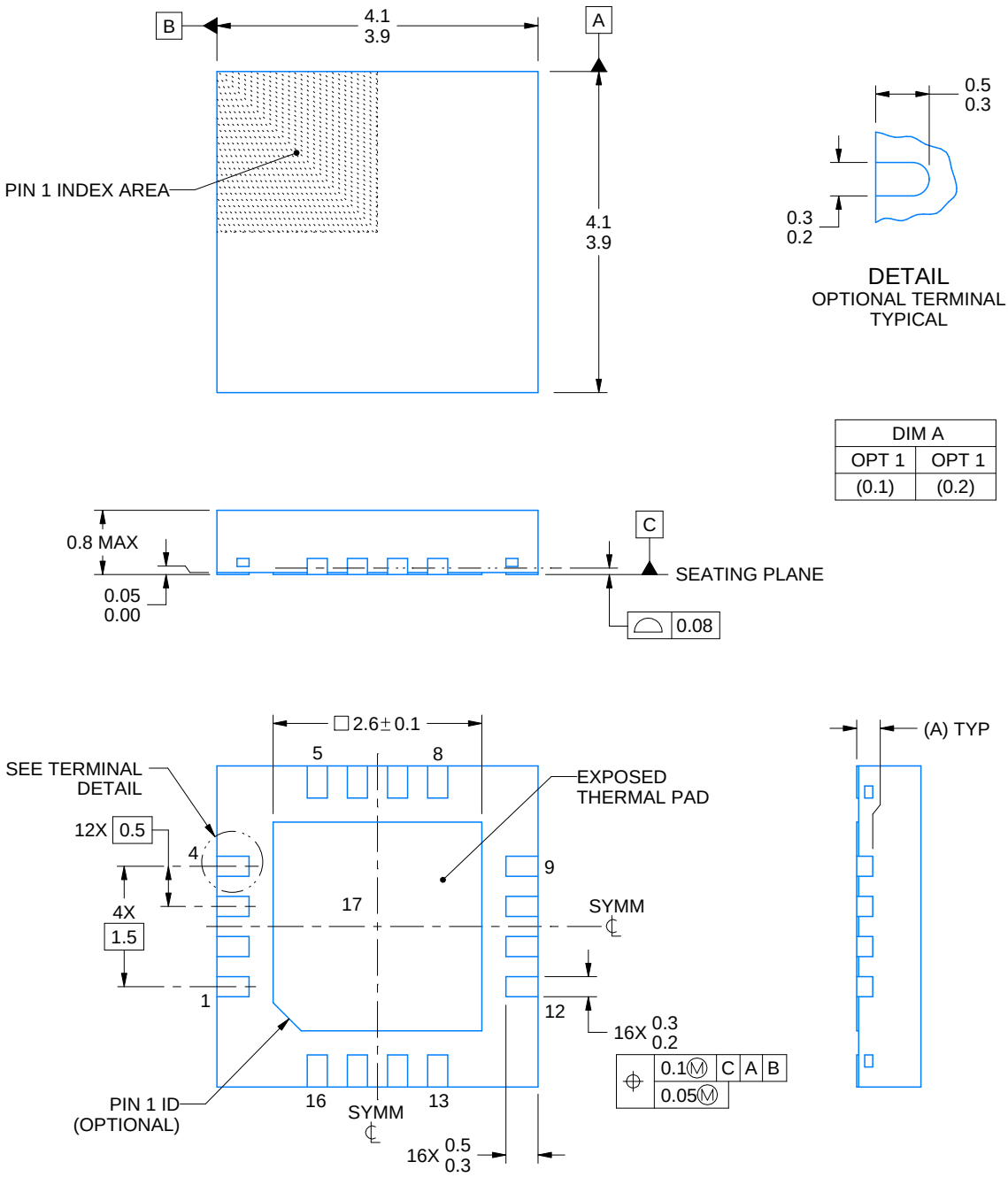
5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

RGH0016A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

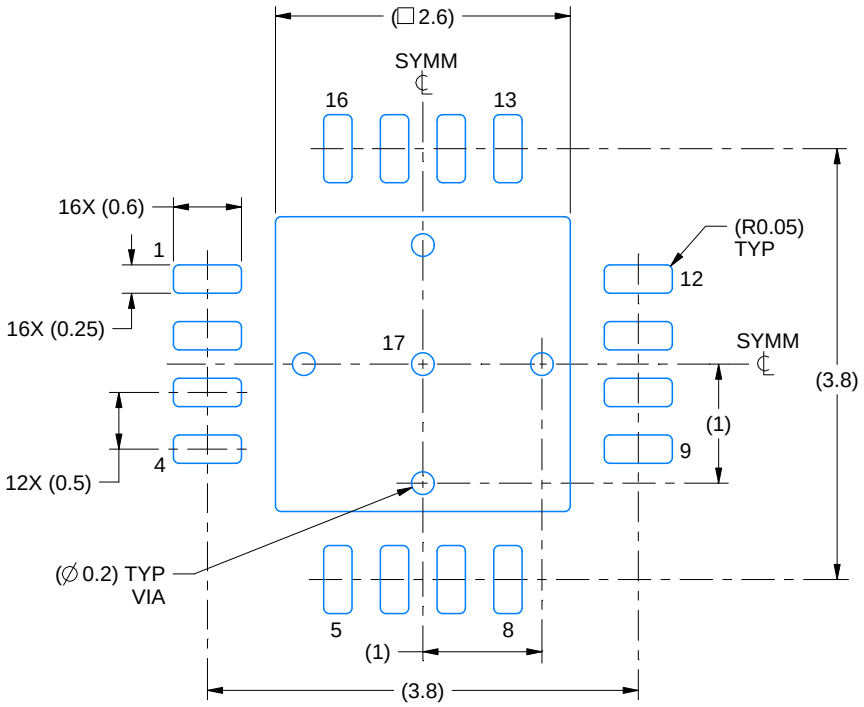
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

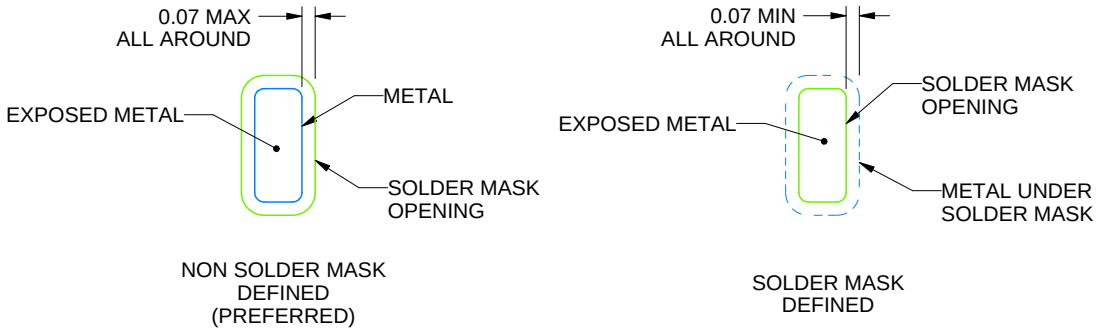
RGH0016A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

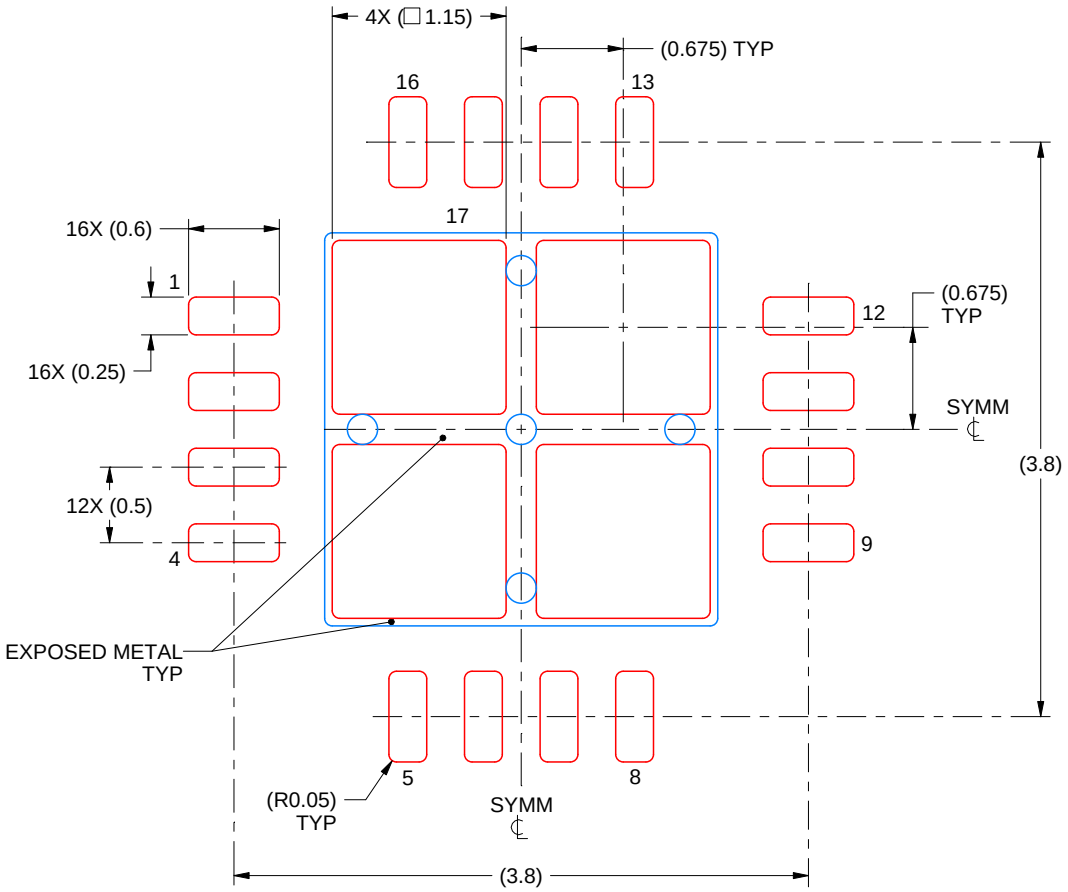


SOLDER MASK DETAILS

4214978/B 01/2017

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4214978/B 01/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月