

INA1H182-SEP 低オフセット、 $7\text{nV}/\sqrt{\text{Hz}}$ ノイズ、低消費電力、耐放射線特性、高精度計測アンプ、宇宙用強化プラスチック

1 特長

- 耐放射線特性
 - すべてのウェハーについて、30krad (Si) までの吸収線量 (TID) RLAT
 - ELDRS フリー (最大 TID = 30krad(Si))
 - シングル イベント ラッチアップ (SEL) 耐性: 最大 $43\text{MeV} \times \text{cm}^2/\text{mg}$
 - シングル イベント 過渡 (SEE) 特性: $43\text{MeV} \times \text{cm}^2/\text{mg}$ 。
- 宇宙向け強化プラスチック
 - 防衛および航空宇宙アプリケーションをサポート
 - 管理されたベースライン
 - 単一のアセンブリ / テスト施設
 - 単一の製造施設
 - 長期にわたる製品ライフ サイクル
 - 製品のトレーサビリティ
 - ASTM E595 に準拠した気体排出試験実施済み
 - Au ボンド ワイヤと NiPdAu リード仕上げ
- 低いオフセット電圧: $10\mu\text{V}$ (標準値)
- 入力段電圧ノイズ: $7\text{nV}/\sqrt{\text{Hz}}$
- 帯域幅: $G = 1$ で 2MHz 、 $G = 100$ で 190kHz
- 最大 $\pm 40\text{V}$ の入力保護
- 同相除去: 110dB 、 $G = 10$ (最小値)
- 電源除去: 110dB 、 $G = 1$ (最小値)
- 消費電流: $650\mu\text{A}$ (最大)
- 電源電圧範囲:
 - 単一電源: $4.5\text{V} \sim 18\text{V}$
 - デュアル電源: $\pm 2.25\text{V} \sim \pm 9\text{V}$
- パッケージ: 8 ピン VSSOP

2 アプリケーション

- 宇宙用センサおよび制御 (遠隔測定)
- 衛星用コマンドおよびデータ処理
- 飛行制御
- 衛星観測機器

3 説明

INA1H182-SEP は、耐放射線性を備えた高精度な計装アンプであり、低消費電力を実現し、広い単電源または両電源範囲で動作します。単一の外付け抵抗により、 $1 \sim 10,000$ の範囲で任意のゲインを設定できます。このデバイスはスーパー β 入力トランジスタの採用により高精度を実現しており、低い入力オフセット電圧、オフセット電圧ドリフト、入力バイアス電流、ならびに入力電圧ノイズおよび電流ノイズを提供します。追加の回路により、最大 $\pm 40\text{V}$ の過電圧から入力を保護します。

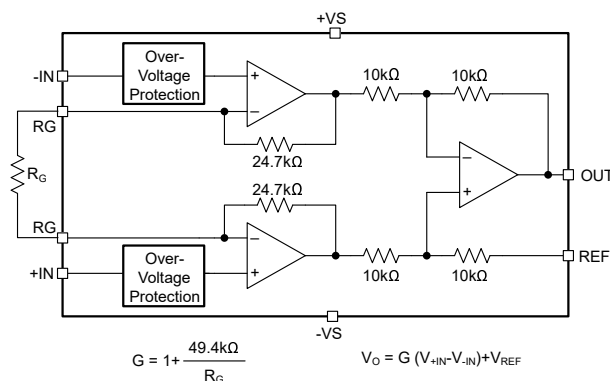
INA1H182-SEP は、非常に高い同相除去比を実現するよう最適化されています。ゲイン (G) = 1 のとき、同相信号除去比は入力同相電圧範囲全体にわたって 90dB を超えます。このデバイスは、 4.5V の単一電源での低電圧動作向けに設計されており、 $\pm 9\text{V}$ までの両電源にも対応しています。

INA1H182-SEP は、8 ピンの VSSOP パッケージで供給されます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
INA1H182-SEP	DGK (VSSOP, 8)	3mm × 3mm

- 詳細については、[セクション 10](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



INA1H182-SEP の内部概略回路図



目次

1 特長	1	7 アプリケーションと実装	21
2 アプリケーション	1	7.1 使用上の注意.....	21
3 説明	1	7.2 代表的なアプリケーション.....	24
4 ピン構成および機能	3	7.3 電源に関する推奨事項.....	25
5 仕様	4	7.4 レイアウト.....	26
5.1 絶対最大定格.....	4	8 デバイスおよびドキュメントのサポート	28
5.2 ESD 定格.....	4	8.1 デバイス サポート.....	28
5.3 推奨動作条件.....	4	8.2 ドキュメントのサポート.....	28
5.4 熱に関する情報.....	4	8.3 ドキュメントの更新通知を受け取る方法.....	28
5.5 電気的特性.....	5	8.4 サポート・リソース.....	28
5.6 代表的特性.....	7	8.5 商標.....	28
6 詳細説明	16	8.6 静電気放電に関する注意事項.....	28
6.1 概要.....	16	8.7 用語集.....	28
6.2 機能ブロック図.....	16	9 改訂履歴	28
6.3 機能説明.....	17	10 メカニカル、パッケージ、および注文情報	29
6.4 デバイスの機能モード.....	21		

4 ピン構成および機能

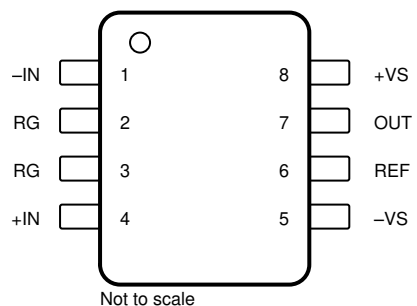


図 4-1. DGK パッケージ、8 ピン VSSOP (上面図)

ピンの機能

ピン		タイプ	説明
名称	番号		
-IN	1	入力	負 (反転) 入力
+IN	4	入力	正 (非反転) 入力
OUT	7	出力	出力
RG	2、3	入力	ゲイン設定ピン。ピン 2 とピン 3 の間にゲイン抵抗を配置します。
REF	6	入力	リファレンス入力。このピンは、低インピーダンスのソースで駆動する必要があります。
-VS	5	—	負電源
+VS	8	—	正電源

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電源電圧	$V_S = (+VS) - (-VS)$		20	V
信号入力ピン	電圧	-40	+40	V
	REF ピン	-VS	+VS	
出力短絡 ⁽²⁾		連続		
周囲温度、 T_A		-55	150	°C
接合部温度、 T_J			175	°C
保存温度、 T_{stg}		-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

(2) $V_S / 2$ への短絡

5.2 ESD 定格

		値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±1500
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22C101 に準拠 ⁽²⁾	±750

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
電源電圧、 $V_S = (+VS) - (-VS)$	単電源	4.5	18	V
	両電源	±2.25	±9	
周囲温度、 T_A	規定温度	-55	125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		INA1H182-SEP	単位
		DGK (VSSOP)	
		8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	149.0	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	58.5	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	83.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	4.4	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	82.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

5.5 電気的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 9\text{V}$ 、 $R_L = 10\text{k}\Omega$ 、 $V_{\text{REF}} = 0\text{V}$ および $G = 1$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力						
V _{OSI}	入力段オフセット電圧 ^{(1) (2)}			10	55	μV
		T _A = −55°C ∼ +125°C			100	
	入力段オフセットドリフト	T _A = −55°C ∼ +125°C		0.1		μV/°C
V _{OSO}	出力段オフセット電圧 ^{(1) (2)}			50	500	μV
		NDD 照射後 ⁽⁶⁾			800	
		T _A = −55°C ∼ +125°C			900	
	出力段オフセットドリフト	T _A = −55°C ∼ +125°C		1		μV/°C
PSRR	電源除去比	G = 1、RTI	110	120		dB
		G = 10、RTI	114	130		
		G = 100、RTI		135		
		G = 1000、RTI		140		
Z _{id}	差動インピーダンス			100 1		GΩ pF
Z _{ic}	同相インピーダンス			100 7		GΩ pF
	RFI フィルタ、−3dB 周波数			45		MHz
V _{CM}	動作入力範囲 ⁽³⁾		(−VS) + 2		(+VS) − 2	V
		V _S = ±2.25V∼±9V、T _A = −55°C∼+125°C	「代表的特性」を参照			
	入力過電圧範囲	T _A = −55°C ∼ +125°C	−40		40	V
CMRR	同相除去比	DC ∼ 60Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 1	90	103		dB
		DC ∼ 60Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 1、T _A = −55°C ∼ +125°C	88			
		DC ∼ 60 Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 10	110	122		
		DC ∼ 60Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 10、T _A = −55°C ∼ +125°C	108			
		DC ∼ 60Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 100		145		
		DC ∼ 60Hz、RTI V _{CM} = (−VS) + 2V ∼ (+VS) − 2V G = 1000		150		
バイアス電流						
I _B	入力バイアス電流	V _{CM} = V _S /2		0.15	0.5	nA
		T _A = −55°C ∼ +125°C、V _{CM} = V _S / 2			1	
		NDD 露光後 ⁽⁶⁾ 、V _{CM} = V _S /2			5	
I _{OS}	入力オフセット電流	V _{CM} = V _S /2		0.15	0.5	nA
		T _A = −55°C ∼ +125°C、V _{CM} = V _S / 2			1	
		NDD 露光後 ⁽⁶⁾ 、V _{CM} = V _S /2			5	
ノイズ電圧						
e _{NI}	入力段電圧ノイズ ⁽⁵⁾	f = 1kHz、G = 100、R _S = 0Ω		7.2		nV/√Hz
		f _B = 0.1Hz ∼ 10Hz、G = 100、R _S = 0Ω		0.14		μV _{PP}
e _{NO}	出力段電圧ノイズ ⁽⁵⁾	f = 1kHz、R _S = 0Ω		70.5		nV/√Hz
		f _B = 0.1Hz ∼ 10Hz、R _S = 0Ω		2.5		μV _{PP}
I _n	ノイズ電流	f = 1kHz		130		fA/√Hz
		f _B = 0.1Hz ∼ 10Hz、G = 100		4.7		pA _{PP}

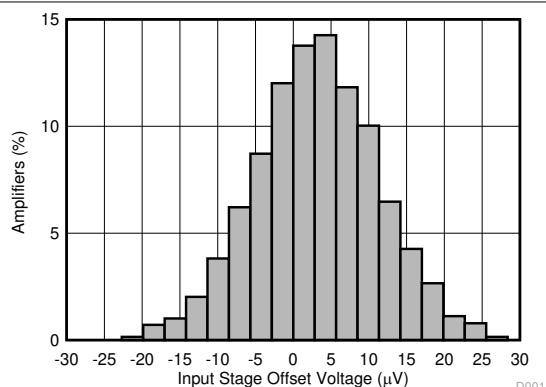
$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$ および $G = 1$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ゲイン						
G	ゲイン計算式		1 + (49.4kΩ/R _G)			V/V
	ゲインの範囲		1		10000	V/V
GE	ゲイン誤差	G = 1、V _O = ±5V		±0.007	±0.035	%
		G = 10、V _O = ±5V		±0.032	±0.22	
		G = 100、V _O = ±5V		±0.032		
		G = 1000、V _O = ±5V		±0.05		
	ゲインと温度との関係 ⁽⁴⁾	G = 1、T _A = −55°C〜+125°C		±1		ppm/°C
		G > 1、T _A = −55°C〜+125°C		±5.5		
	ゲインの非直線性	G = 1 ∼ 10、V _O = −5V ∼ +5V、R _L = 10kΩ		±1		ppm
		G = 10、V _O = −5V ∼ +5V、R _L = 10kΩ		±2		
		G = 1000、V _O = −5V ∼ +5V、R _L = 10kΩ		±10		
		G = 1∼100、V _O = −5V∼+5V、R _L = 2kΩ		±30		
出力						
	電圧スイング		(−VS) + 0.15		(+VS) − 0.15	V
	負荷容量 (安定動作)			1000		pF
Z _O	閉ループ出力インピーダンス	f = 10kHz		1.3		Ω
I _{SC}	短絡電流	V _S /2 まで連続		±20		mA
周波数応答						
BW	帯域幅、-3dB	G = 1		2		MHz
		G = 10		750		kHz
		G = 100		190		
		G = 1000		30		
SR	スルーレート	G = 1、V _O = ±5V		2.0		V/μs
t _S	セトリング タイム	0.01%、G = 1 ∼ 100、V _{STEP} = 5V		6		μs
		0.01%、G = 1000、V _{STEP} = 5V		40		
		0.001%、G = 1 ∼ 100、V _{STEP} = 5V		10		
		0.001%、G = 1000、V _{STEP} = 5V		50		
基準電圧入力						
R _{IN}	入力インピーダンス			10		kΩ
	電圧範囲		(−VS)		(+VS)	V
	ゲインから出力へ			1		V/V
	基準ゲイン誤差			0.01%		
電源						
I _Q	静止時電流	V _{IN} = 0V		600	650	μA
		と温度との関係、T _A = −55°C〜+125°C			870	

- (1) 合計オフセット、入力換算 (RTI): $V_{\text{OS}} = (V_{\text{OSI}}) + (V_{\text{OSO}}/G)$ 。
- (2) オフセットの各ドリフトは無関係です。入力換算のオフセットのドリフトは、以下を使用して計算されます。 $\Delta V_{\text{OS(RTI)}} = \sqrt{[\Delta V_{\text{OSI}}]^2 + (\Delta V_{\text{OSO}}/G)^2}$
- (3) 計装アンプ入力段の入力電圧範囲。入力範囲は、同相電圧、差動電圧、ゲイン、およびリファレンス電圧に応じて変化します。詳細については「代表的な特性」曲線を参照してください。
- (4) $G > 1$ に対して規定される値には、外部ゲイン設定抵抗 R_G の影響は含まれません。
- (5) RTI の合計電圧ノイズは、 $e_{\text{N(RTI)}} = \sqrt{[e_{\text{NI}}]^2 + (e_{\text{NO}}/G)^2}$ で表されます。
- (6) 詳細については、**INA1H182-SEP 中性子変位損傷 (NDD) 放射線レポート**を参照してください。

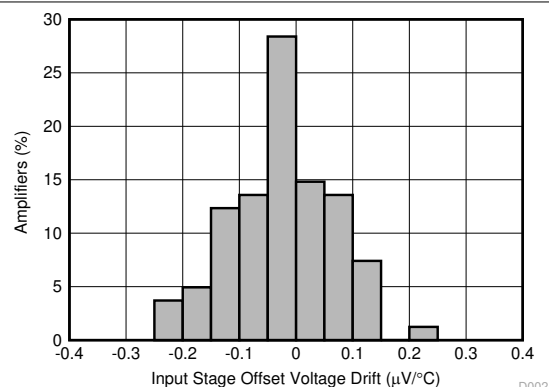
5.6 代表的特性

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)



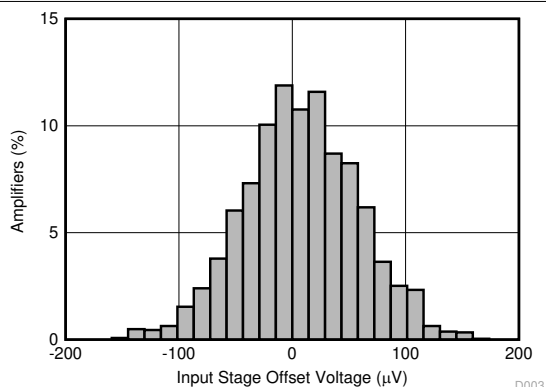
N = 2667

図 5-1. 入力段オフセット電圧の代表的な分布



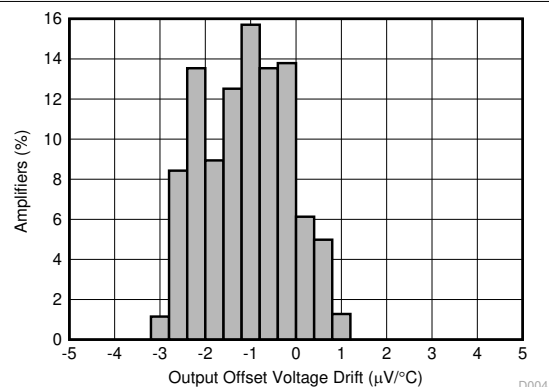
N = 81

図 5-2. 入力段のオフセット電圧ドリフトの代表的な分布



N = 2667

図 5-3. 出力段オフセット電圧の典型分布



N = 81

図 5-4. 出力段オフセット電圧ドリフトの典型分布

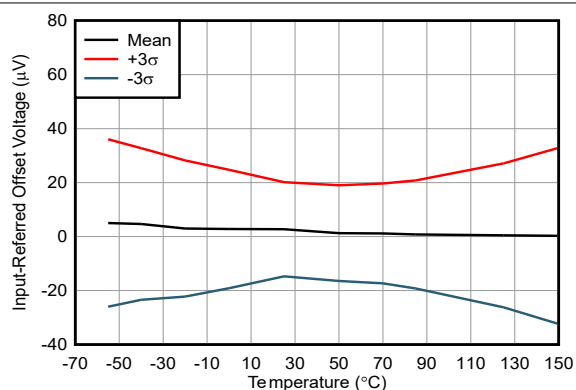


図 5-5. 入力段オフセット電圧と温度との関係

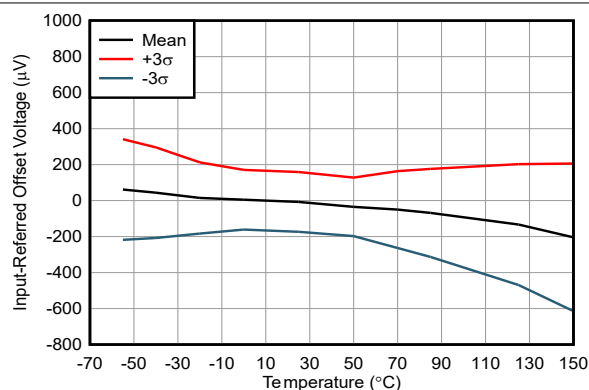
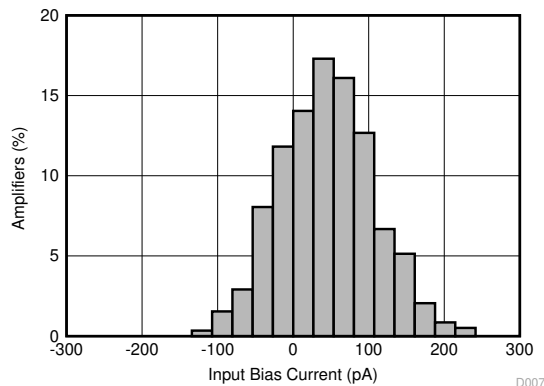


図 5-6. 出力段オフセット電圧と温度との関係

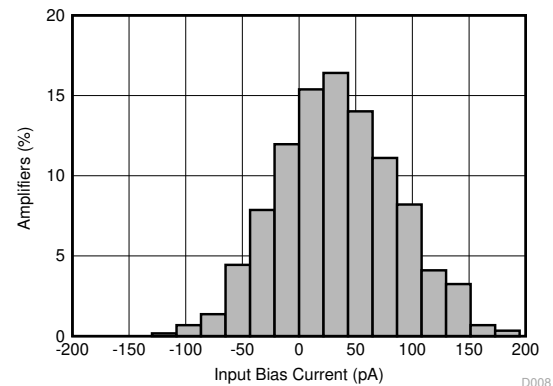
5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)



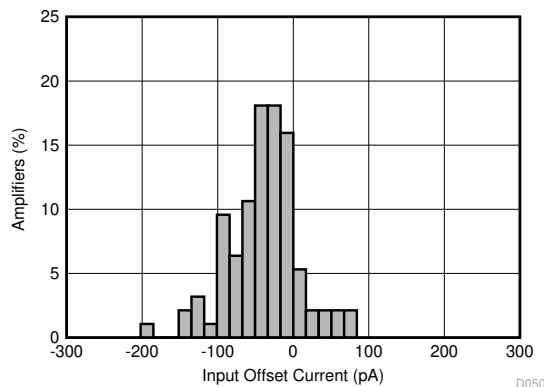
N = 292

図 5-7. 入力バイアス電流の代表的な分布、 $T_A = 25^\circ\text{C}$



N = 292

図 5-8. 入力バイアス電流の代表的な分布、 $T_A = 90^\circ\text{C}$



N = 94

図 5-9. 入力オフセット電流の標準的な分布

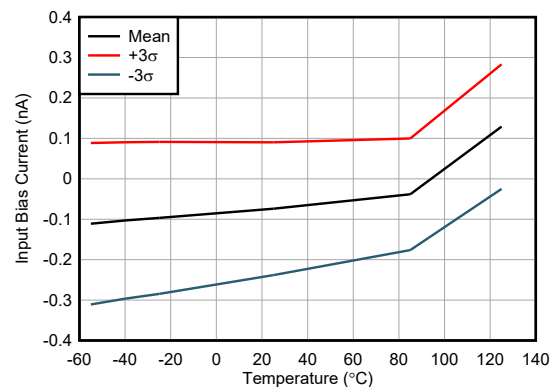


図 5-10. 入力バイアス電流と温度との関係

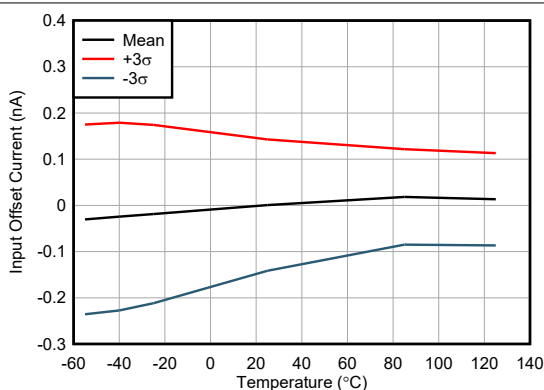
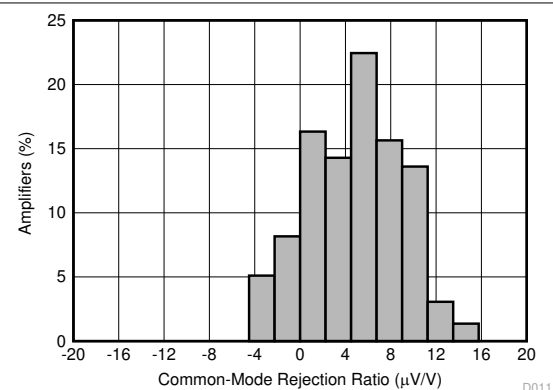


図 5-11. 入力オフセット電流と温度との関係

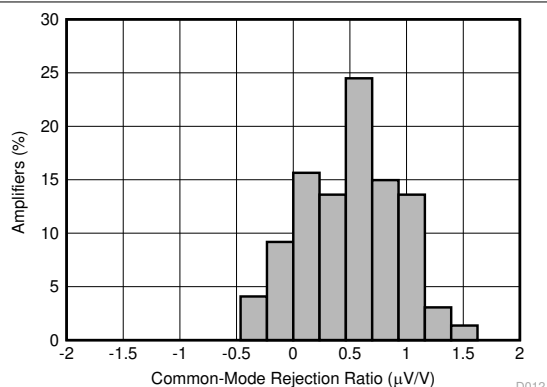


N = 294

図 5-12. CMRR の代表的な分布、 $G = 1$

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)



N = 294

図 5-13. CMRR の代表的な分布、G = 10

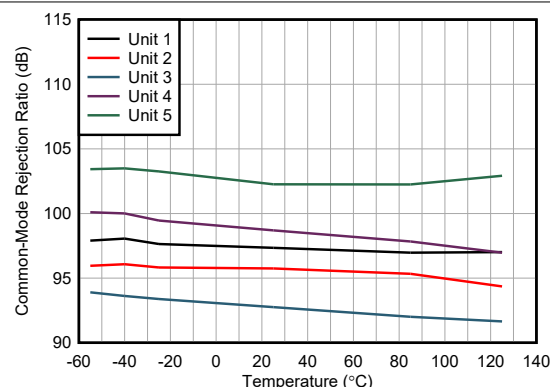


図 5-14. CMRR と温度との関係、G = 1

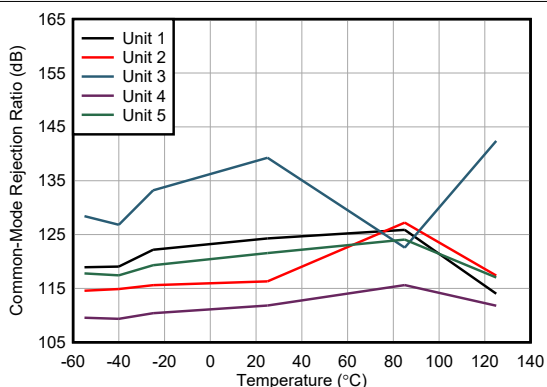


図 5-15. CMRR と温度との関係、G = 10

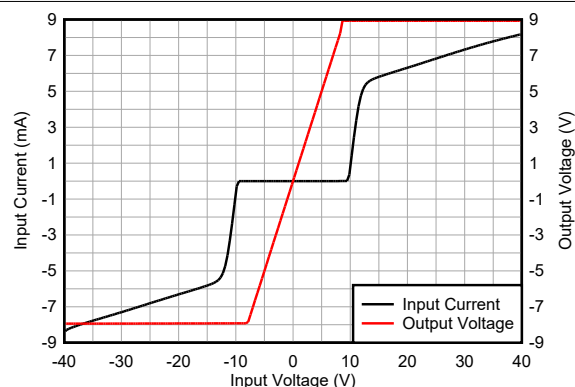


図 5-16. 入力電流と入力過電圧との関係

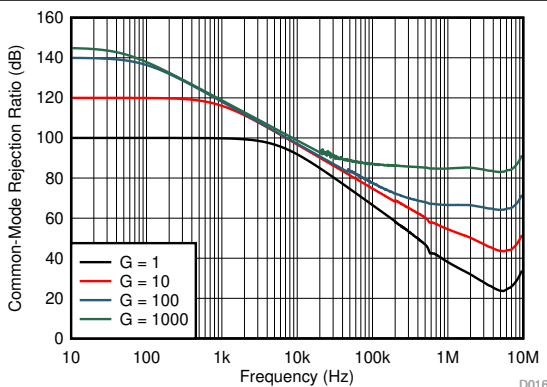


図 5-17. CMRR と周波数との関係 (RTI)

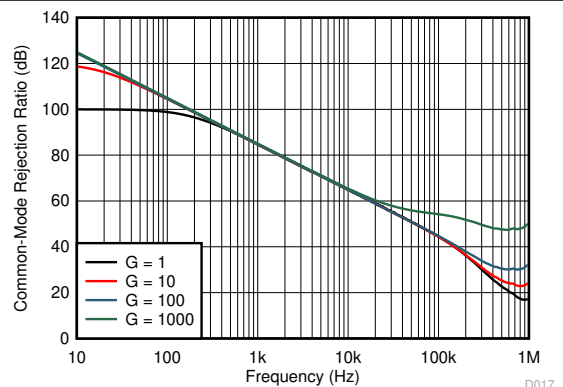


図 5-18. CMRR と周波数との関係 (RTI、1kΩ のソース不均衡)

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)

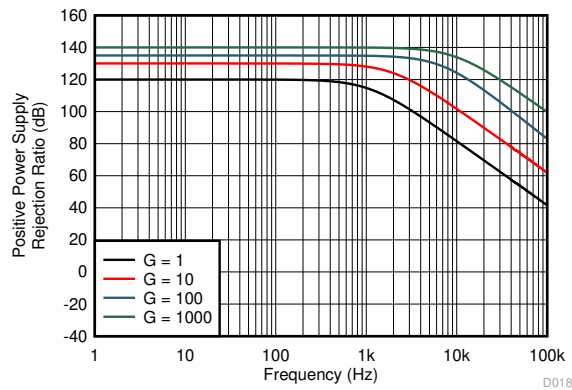


図 5-19. 正の PSRR と周波数 (RTI) との関係

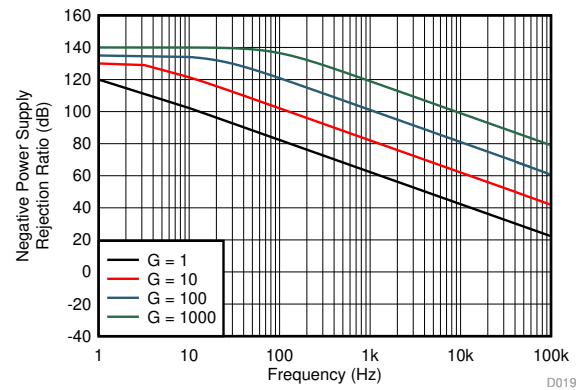


図 5-20. 負の PSRR と周波数 (RTI) との関係

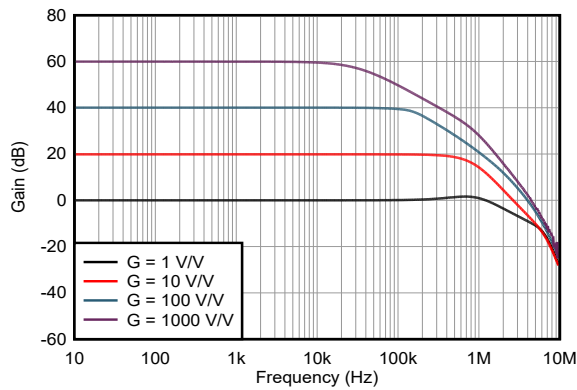


図 5-21. ゲインと周波数との関係

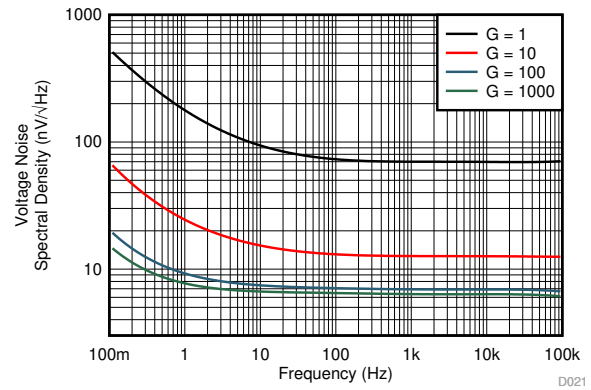


図 5-22. 電圧ノイズ スペクトル密度と周波数 (RTI) との関係

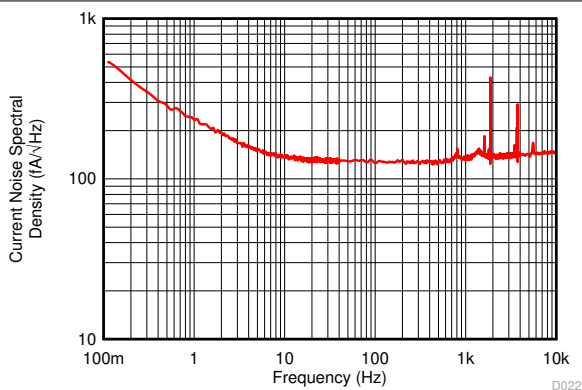


図 5-23. 電流ノイズ スペクトル密度と周波数 (RTI) との関係

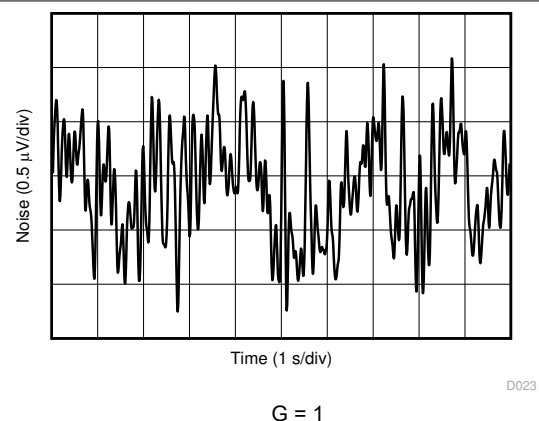
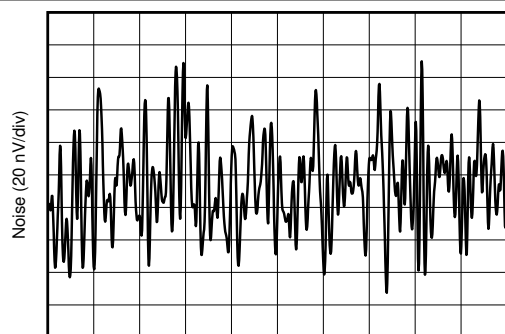


図 5-24. 0.1Hz ~ 10Hz RTI 電圧ノイズ、
 $G = 1$

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 9\text{V}$ 、 $R_L = 10\text{k}\Omega$ 、 $V_{\text{REF}} = 0\text{V}$ 、 $G = 1$ (特に記述のない限り)

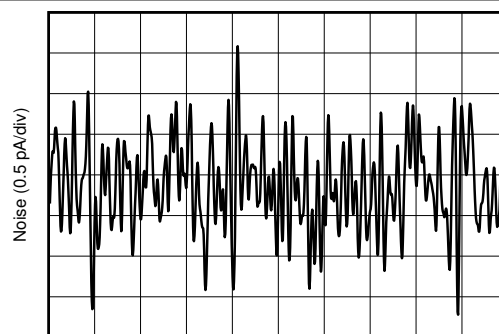


Time (1 s/div)

$G = 1000$

D024

図 5-25. 0.1Hz ~ 10Hz RTI 電圧ノイズ、
 $G = 1000$

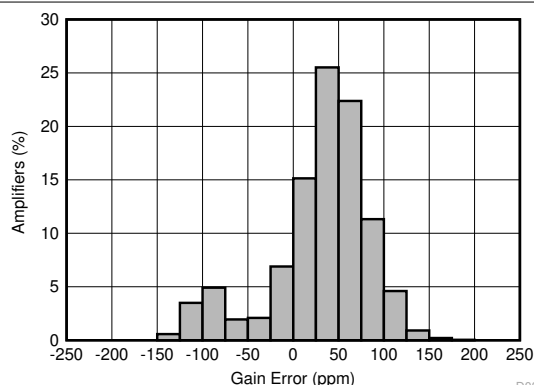


Time (1 s/div)

$G = 1$

D025

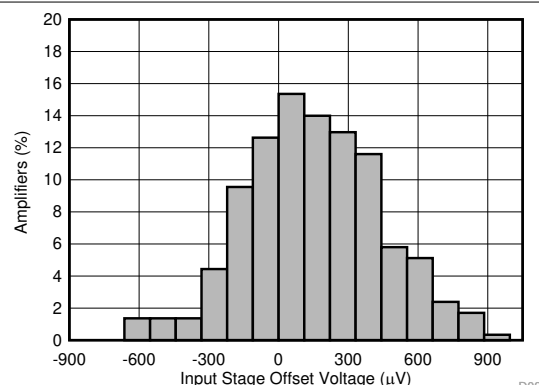
図 5-26. 0.1Hz ~ 10Hz RTI 電流ノイズ



$N = 5412$

D026

図 5-27. ゲイン誤差の代表的な分布、
 $G = 1$



$N = 293$

D027

図 5-28. ゲイン誤差の代表的な分布、
 $G = 10$

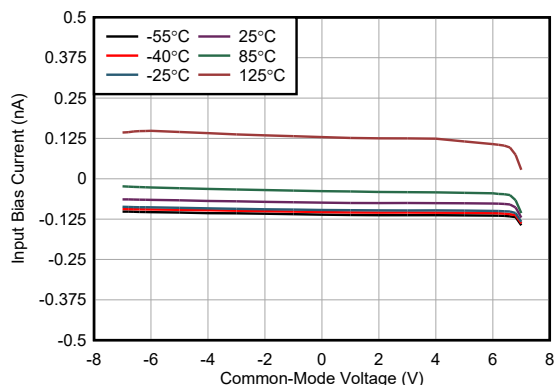
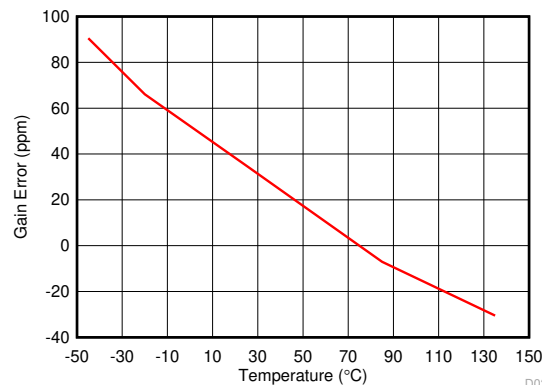


図 5-29. 入力バイアス電流と同相電圧との関係



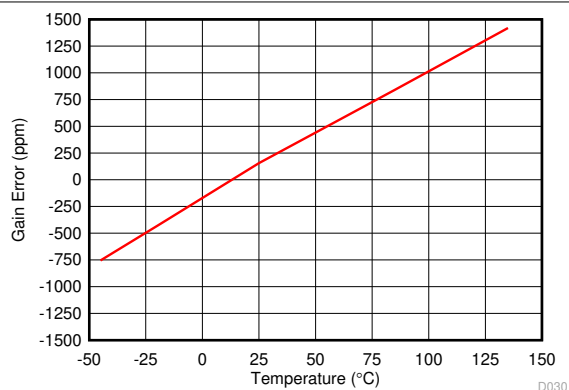
294 ユニットの平均

D029

図 5-30. ゲイン誤差と温度との関係、 $G = 1$

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 9\text{V}$ 、 $R_L = 10\text{k}\Omega$ 、 $V_{\text{REF}} = 0\text{V}$ 、 $G = 1$ (特に記述のない限り)



294 ユニットの平均

$G = 10$

図 5-31. ゲイン誤差と温度との関係、 $G = 10$

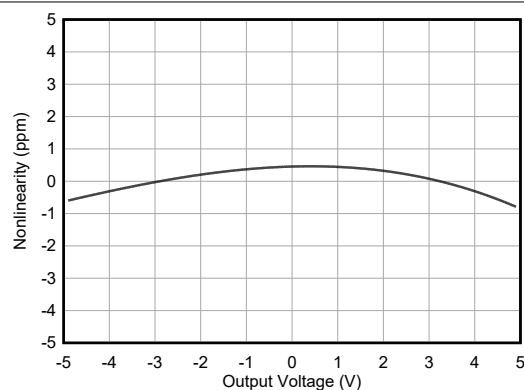


図 5-32. ゲインの非直線性、 $G = 1$

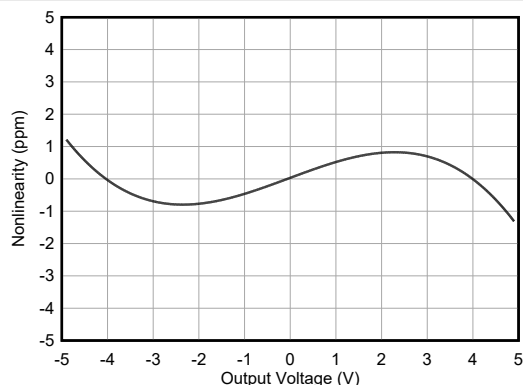


図 5-33. ゲインの非直線性、 $G = 10$

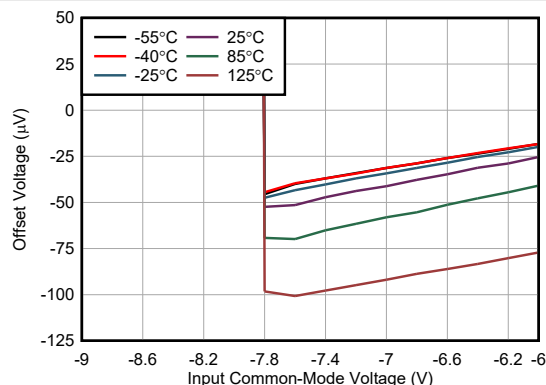


図 5-34. オフセット電圧と負の同相電圧との関係

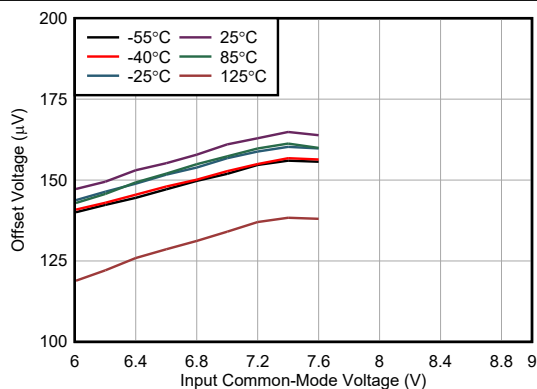


図 5-35. オフセット電圧と正の同相電圧との関係

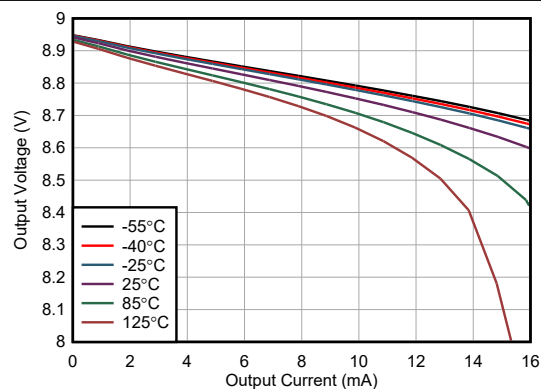


図 5-36. 正の出力電圧スイングと出力電流との関係

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)

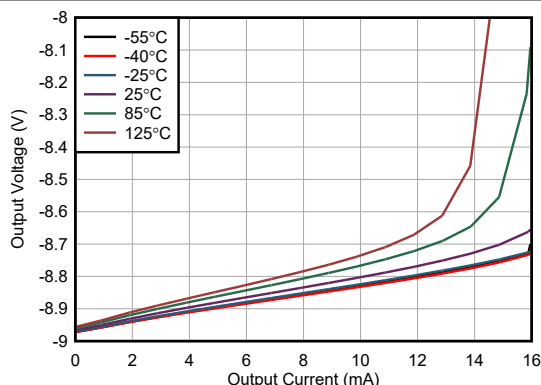


図 5-37. 負の出力電圧スイングと出力電流との関係

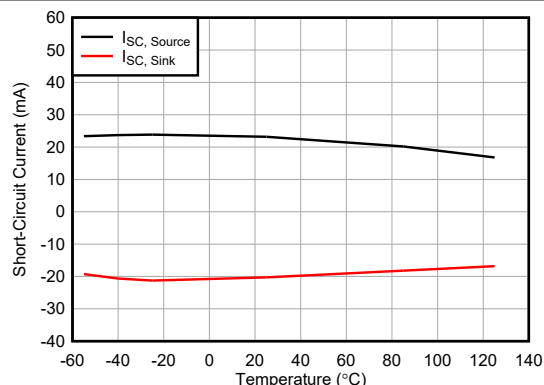
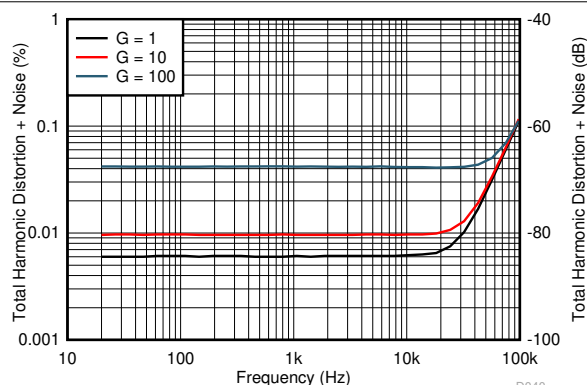


図 5-38. 短絡電流と温度との関係



500kHz の測定帯域幅
1V_{RMS} レギュレート出力
電圧 100k Ω の負荷

図 5-39. THD+N と周波数との関係

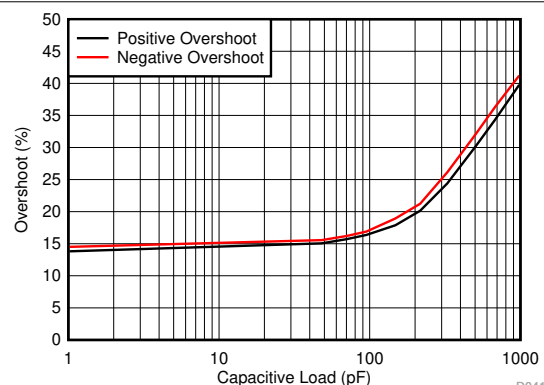


図 5-40. オーバーシュートと容量性負荷との関係

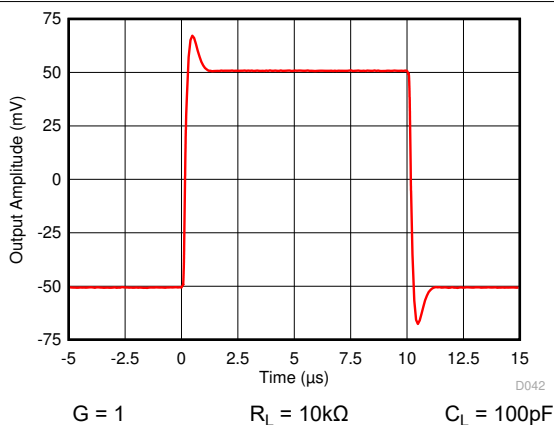


図 5-41. 小信号応答

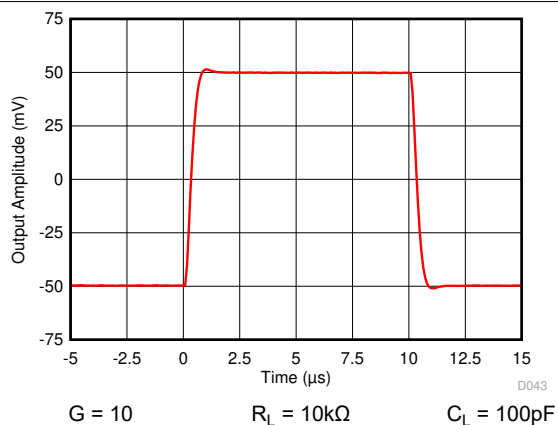


図 5-42. 小信号応答

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 9\text{V}$ 、 $R_L = 10\text{k}\Omega$ 、 $V_{\text{REF}} = 0\text{V}$ 、 $G = 1$ (特に記述のない限り)

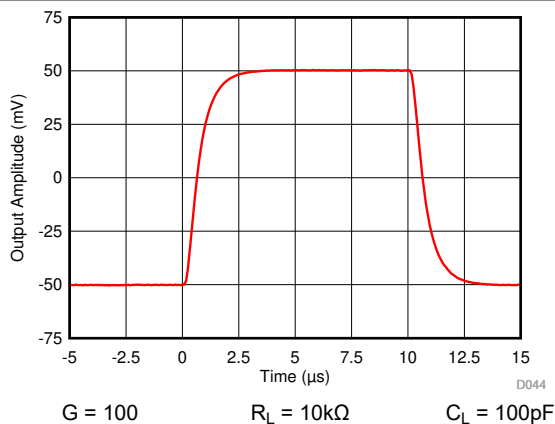


図 5-43. 小信号応答

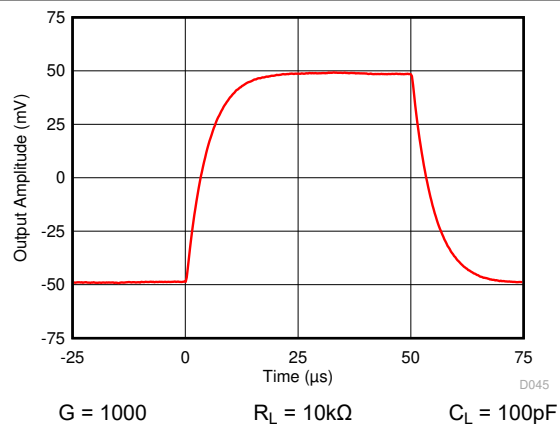


図 5-44. 小信号応答

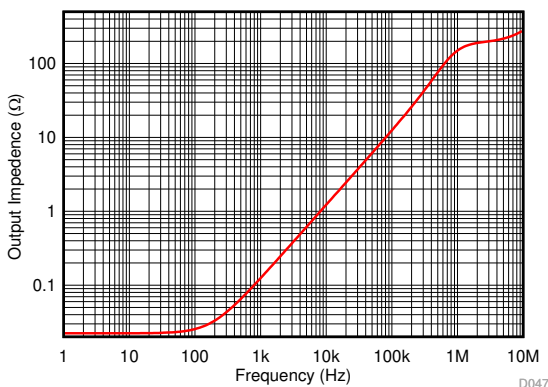


図 5-45. 閉ループ出力インピーダンス

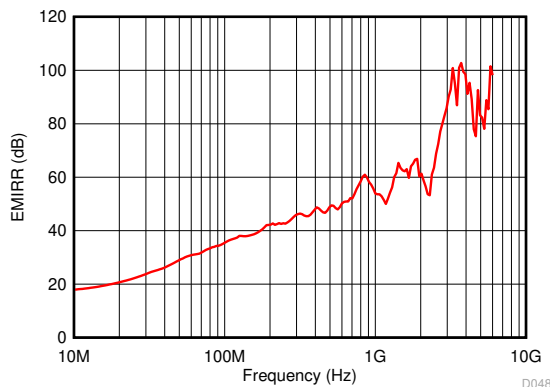


図 5-46. 差動モード EMI 除去比

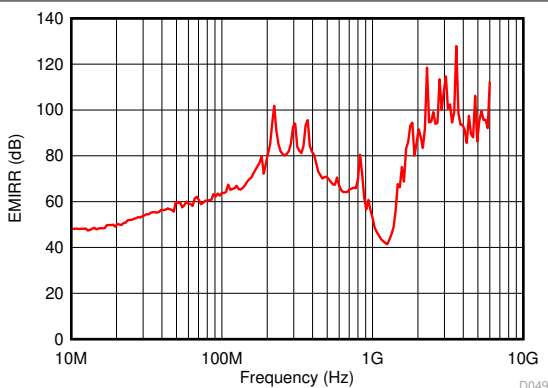


図 5-47. 同相 EMI 除去比

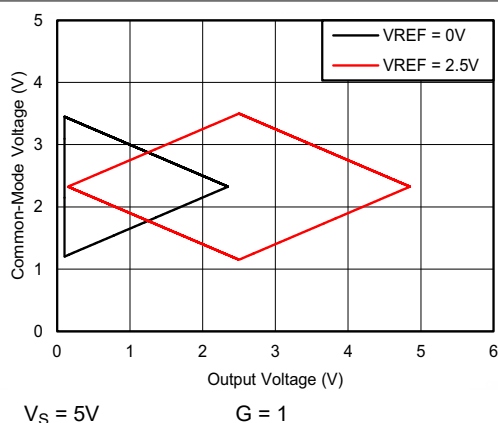


図 5-48. 入力同相電圧と出力電圧との関係

5.6 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 9\text{V}$, $R_L = 10\text{k}\Omega$, $V_{\text{REF}} = 0\text{V}$, $G = 1$ (特に記述のない限り)

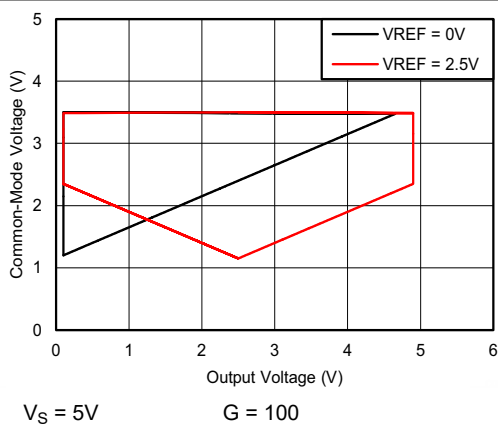


図 5-49. 入力同相電圧と出力電圧との関係

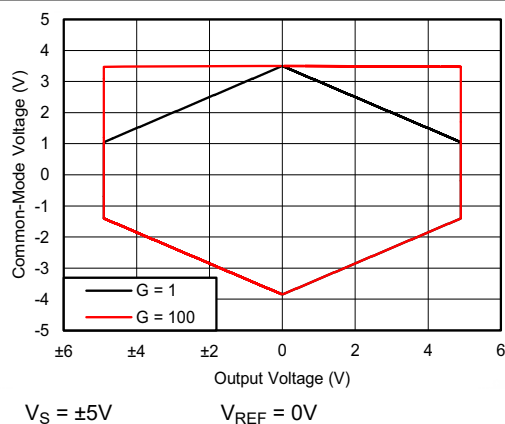


図 5-50. 入力同相電圧と出力電圧との関係

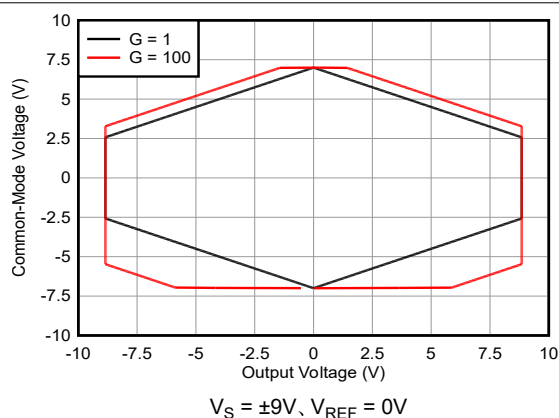


図 5-51. 入力同相電圧と
出力電圧との関係

6.3 機能説明

6.3.1 ゲインの設定

図 6-1 は、INA1H182-SEP のゲインが、RG ピン (ピン 1 と 8) の間に接続された単一の外部抵抗 (RG) によって設定されることを示しています。

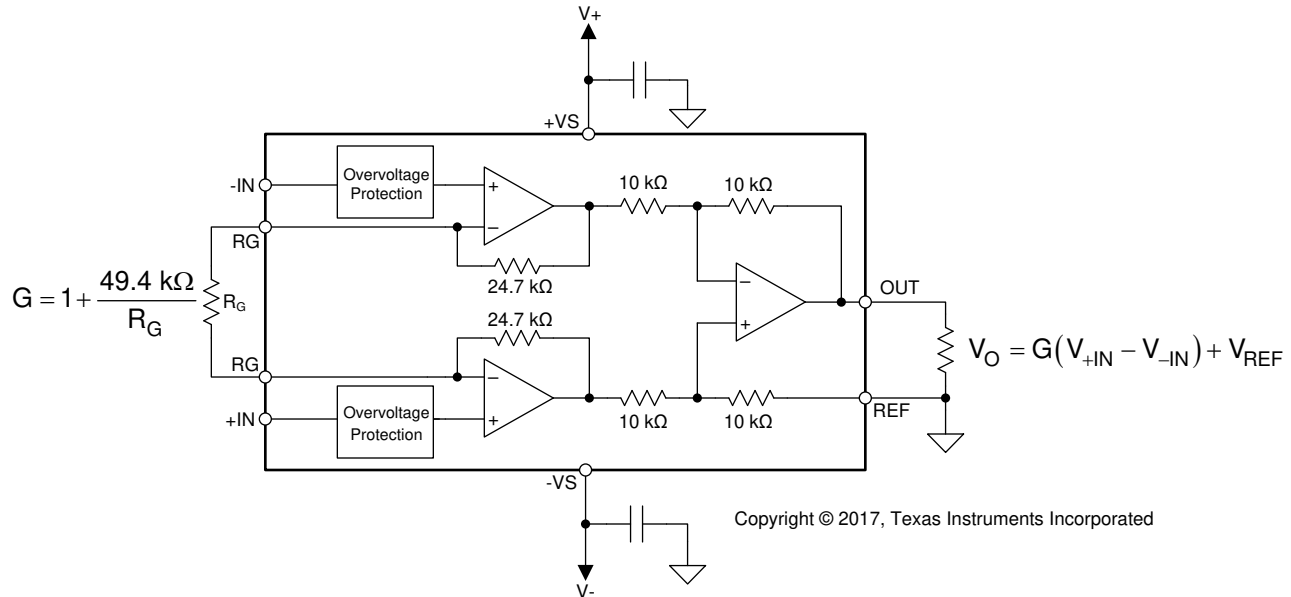


図 6-1. ゲインおよび出力式を使用した INA1H182-SEP の簡略図

RG の値は、以下に従って選択されます:

$$G = 1 + \frac{49.4\text{k}\Omega}{R_G} \quad (1)$$

表 6-1 は、一般的に使用される複数のゲインと抵抗値を示しています。式 1 の 49.4kΩ の項は、内部の 2 つの 24.7kΩ フィードバック抵抗の合計の計算結果です。これらのオンチップ抵抗はレーザトリムされ、精度の高い絶対値に調整されます。これらの抵抗の精度と温度係数は、INA1H182-SEP のゲイン精度とドリフト仕様に含まれています。図 6-1 で示され、セクション 7.4 で詳細が説明されているように、各電源ピンとグラウンドの間に低 ESR、0.1μF のセラミック バイパス コンデンサを、デバイスのできるだけ近くに配置して、接続するようにしてください。

表 6-1. 一般的に使用されるゲインと抵抗値

目標とするゲイン	RG (Ω)	最も近い 1% RG (Ω)
1	NC	NC
2	49.4k	49.9k
5	12.35k	12.4k
10	5.489k	5.49k
20	2.600k	2.61k
50	1.008k	1k
100	499	499
200	248	249
500	99	100
1000	49.4	49.9

6.3.1.1 ゲイン ドリフト

外部ゲイン設定抵抗 (R_G) の安定性と温度ドリフトも、ゲインに影響を与えます。ゲインの精度とドリフトに対する R_G の寄与は、式 1 で決定されます。

INA1H182-SEP が R_G を接続せずに $G = 1$ を使用すると、最良のゲインドリフト値 $5\text{ppm}/^\circ\text{C}$ (最大値) が達成されます。この場合、ゲインドリフトは、差動アンプ (A_3) の内蔵 $10\text{k}\Omega$ 抵抗の温度係数のミスマッチによって制限されます。ゲインが 1 より大きい場合、外部ゲイン抵抗 (R_G) のドリフトに比例して、 A_1 および A_2 のフィードバック内の $24.7\text{k}\Omega$ 抵抗の個々のドリフトの結果、ゲインドリフトが増大します。内部フィードバック抵抗の低い温度係数により、 1V/V を超えるゲインで使用するアプリケーションにおいて、代替オプションと比較して全体の温度安定性が大幅に向上します。

高いゲインに必要な抵抗値が低いため、配線抵抗が重要な考慮事項になります。ソケットは配線抵抗に加えられ、ゲインが約 100 以上になるとゲイン誤差 (不安定なゲイン誤差など) が増大します。安定性を維持するため、 R_G 接続部の寄生容量は数 pF を超えないようにします。 R_G ピンにおける寄生要素を慎重にマッチングすることで、周波数全体にわたり最良の CMRR を維持できます。図 5-17 を参照してください。

6.3.2 EMI 除去

テキサス インストルメンツは、 $10\text{MHz} \sim 6\text{GHz}$ にわたる広帯域周波数スペクトラムにおいて、アンプの耐性を正確に測定する手法を開発しました。この手法では、EMI 除去比 (EMIRR) を用いて、INA1H182-SEP の EMI に対する除去性能を定量化します。入力 EMI 信号から生じるオフセットは、式 2 を使って計算します：

$$\Delta V_{OS} = \left(\frac{V_{RF_PEAK}}{100\text{mVp}} \right)^2 \times 10^{-\left(\frac{\text{EMIRR}(\text{dB})}{20} \right)} \quad (2)$$

ここで、

- V_{RF_PEAK} は、入力 EMI 信号のピーク振幅です。

図 6-2 および図 6-3 に、この周波数範囲全体にわたる差動および同相 EMI 除去を示した INA1H182-SEP の EMIRR グラフを示します。実際のアプリケーションで一般的に発生する、特定の周波数における INA1H182-SEP の EMIRR 値を、表 6-2 に示します。表 6-2 に示すアプリケーションは、表に示す特定の周波数を中心として、またはその周波数の付近で運用されます。エンド システムの要件によっては、システムの信号入力付近に追加の EMI フィルタが必要となる場合があります。短いパターン、ローパス フィルタ、ダンピング抵抗の使用に加え、並列かつシールドされた信号配線などの既知のベスト プラクティスを取り入れてください。

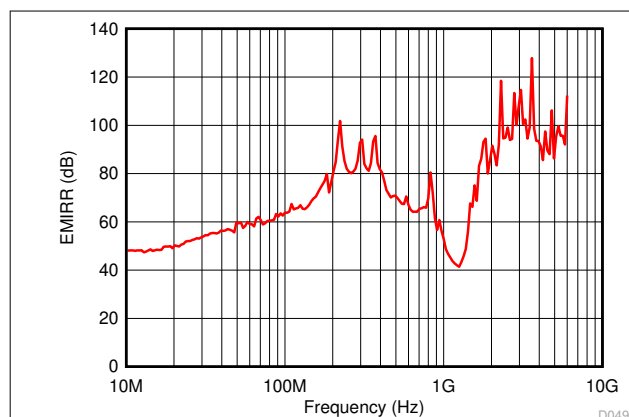


図 6-2. 同相モードの EMIRR テスト

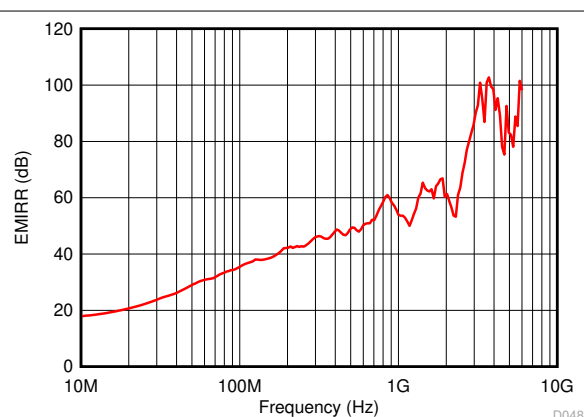


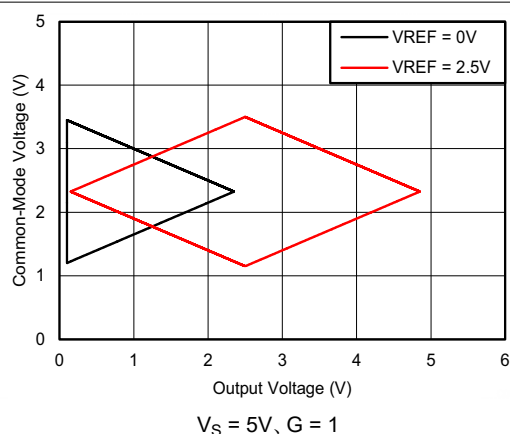
図 6-3. 差動モード EMIRR テスト

表 6-2. 対象周波数における INA1H182-SEP の EMIRR

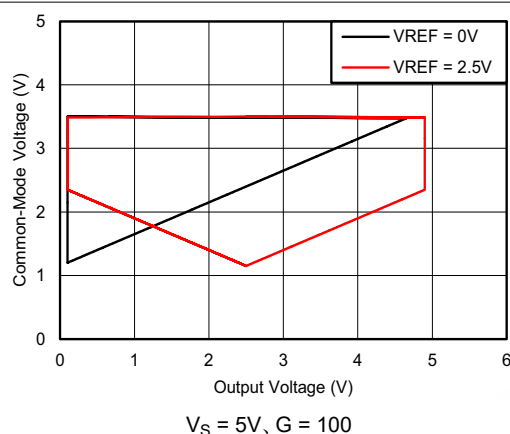
FREQUENCY	アプリケーションまたは割り当て	差動 EMIRR	同相モード EMIRR
400MHz	モバイル無線、モバイル衛星、宇宙での運用、気象、レーダー、極超短波 (UHF) アプリケーション	60dB	88dB
900MHz	モバイル通信アプリケーション向けのグローバル システム (GSM)、無線通信、ナビゲーション、GPS (最高 1.6GHz まで)、GSM、航空モバイル、UHF アプリケーション	58dB	60dB
1.8GHz	GSM アプリケーション、モバイル パーソナル通信、ブロードバンド、衛星、L バンド (1GHz ~ 2GHz)	66dB	89dB
2.4GHz	802.11b、802.11g、802.11n、Bluetooth®、モバイル パーソナル通信、産業用、科学用および医療用 (ISM) 無線帯域、アマチュア無線および衛星、S バンド (2GHz~4GHz)	73dB	98dB
3.6GHz	無線測位、航空通信およびナビゲーション、衛星、モバイル、S バンド	99dB	111dB
5GHz	802.11a、802.11n、航空通信とナビゲーション、モバイル通信、宇宙と衛星での運用、C バンド (4GHz~8GHz)	83dB	91dB

6.3.3 入力同相範囲

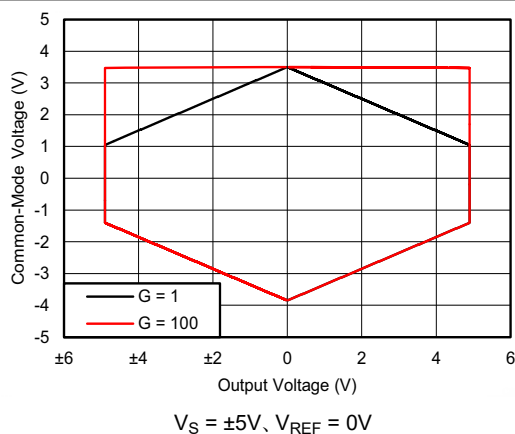
INA1H182-SEP の入力回路の線形入力電圧範囲は、両方の電源の 2V (最大値) 以内で拡大し、この範囲全体に渡り優れた同相除去を維持します。最も一般的な動作条件の場合の同相モード範囲は、図 6-4 と図 6-7 で示されています。



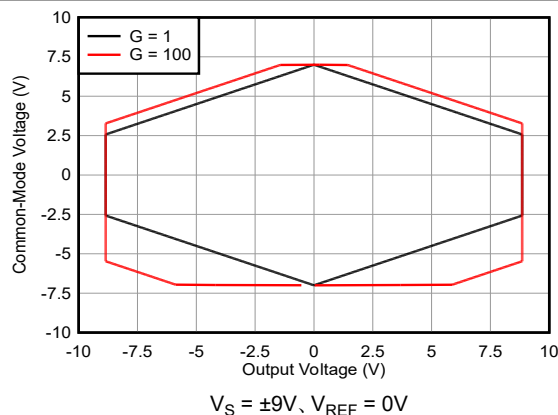
**図 6-4. 入力同相電圧と
出力電圧との関係**



**図 6-5. 入力同相電圧と
出力電圧との関係**



**図 6-6. 入力同相電圧と
出力電圧との関係**



**図 6-7. 入力同相電圧と
出力電圧との関係**

6.3.4 入力保護

INA1H182-SEP の各入力は、電源レールを超えて最大 $\pm 20\text{V}$ の電圧に対して個別に保護されています。たとえば、一方の入力で -20V 、もう一方の入力で $+20\text{V}$ の条件は、損傷を引き起こしません。各入力の内部回路は、通常の信号の状態では直列インピーダンスが低くなります。入力が過負荷状態になると、保護回路が入力電流を安全なレベルに制限します。

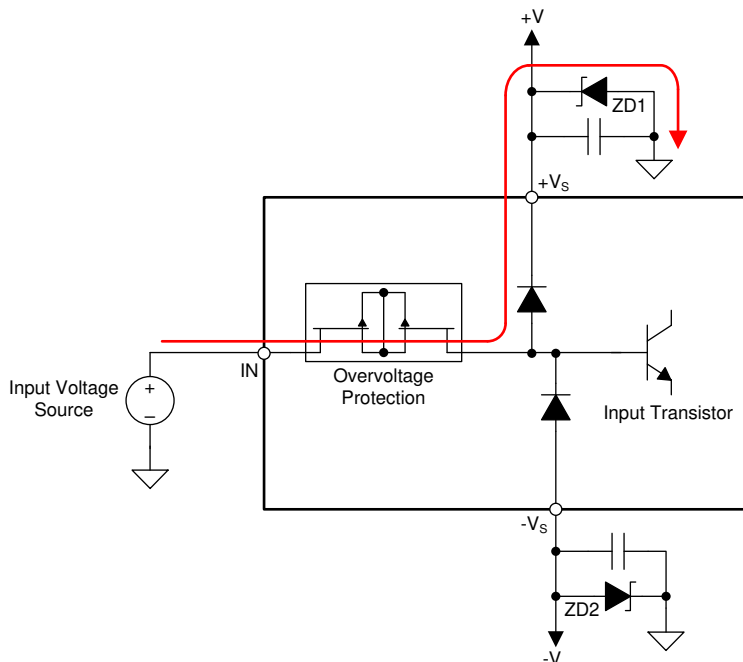


図 6-8. 過電圧状態での入力電流パス

入力過電圧状態では、図 6-8 に示すように、電流は入力保護ダイオードを経由して電源に流れます。電源が電流をシンクできない場合、グラウンドへの電流経路を確保するために、ツェナー ダイオード クランプ (図 6-8 の ZD1 および ZD2) を電源に配置する必要があります。INA1H182-SEP に $\pm 9\text{V}$ の電源が供給されているとき、 $-40\text{V} \sim +40\text{V}$ の入力電圧に対する入力電流を、図 6-9 に示します。

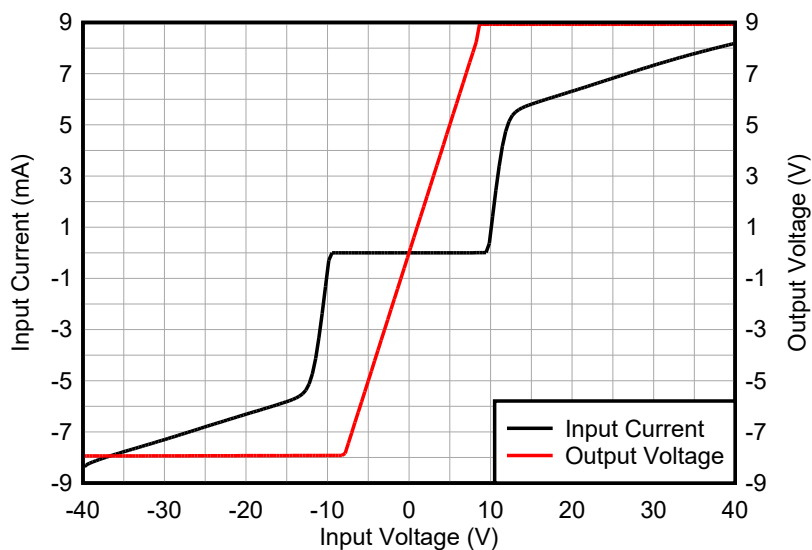


図 6-9. 入力電流と入力過電圧との関係

6.4 デバイスの機能モード

INA1H182-SEP にはシングル機能モードがあり、電源電圧が 4.5V ($\pm 2.25\text{V}$) を上回ると動作します。INA1H182-SEP の最大電源電圧は 18V ($\pm 9\text{V}$) です。

7 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

7.1.1 リファレンス ピン

INA1H182-SEP の出力電圧は、リファレンス ピン (REF) の電圧を基準にして開発されています。両電源動作時には、REF (ピン 6) は通常、低インピーダンスのシステム グランドに接続されます。単一電源で動作させる場合には、出力信号を正確な中間電圧 (たとえば、 5V 電源環境における 2.5V) にオフセットすることが有用です。このレベル シフトを実現するには、INA1H182-SEP が単一電源の A/D コンバータ (ADC) を駆動するように、電圧ソースを REF ピンに接続して出力をレベル シフトする必要があります。

リファレンス ピンに印加される電圧ソースは、出力インピーダンスを低くする必要があります。図 7-1 に示すように、リファレンスピンに接続される抵抗 (図 7-1 の R_{REF}) は、内部の $10\text{k}\Omega$ 抵抗の一つと直列に接続されます。

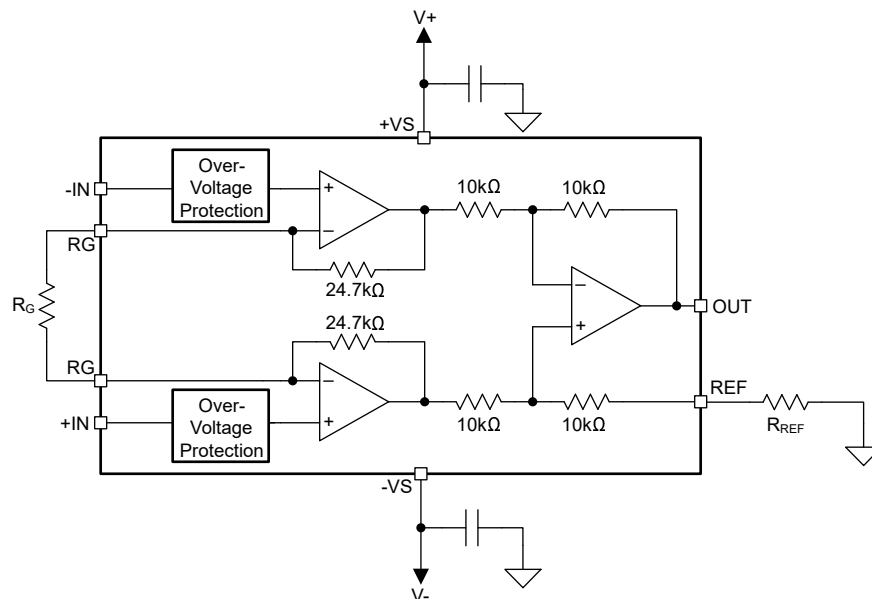


図 7-1. 基準ピン部の寄生抵抗

リファレンスピン (R_{REF}) の寄生抵抗は、内部差動アンプの 4 つの抵抗に不均衡を生じさせ、同相除去比 (CMRR) が低下します。図 7-2 に、リファレンスピンの抵抗が大きくなった結果の INA1H182-SEP の CMRR の劣化を示します。最良の性能を得るため、REF ピン (R_{REF}) へのソースインピーダンスは 5Ω 未満に維持してください。

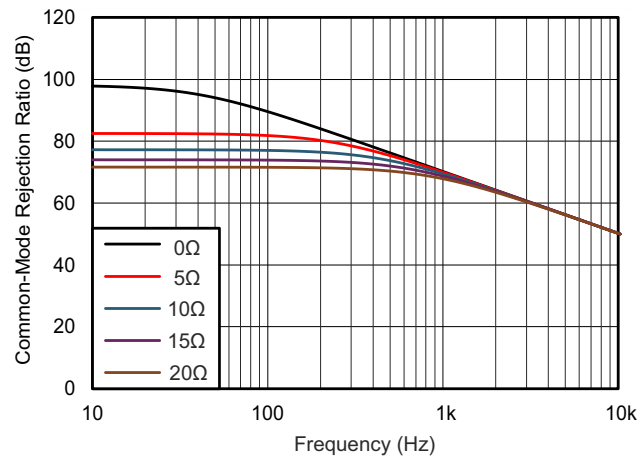


図 7-2. リファレンスピンの抵抗増加の影響

電圧リファレンス デバイスは、リファレンスピン用の低インピーダンス電圧ソースを提供するための優れたオプションです。ただし、抵抗分圧器でリファレンス電圧を生成する場合は、CMRR の劣化を避けるため、図 7-3 に示すように分圧器をオペアンプでバッファする必要があります。

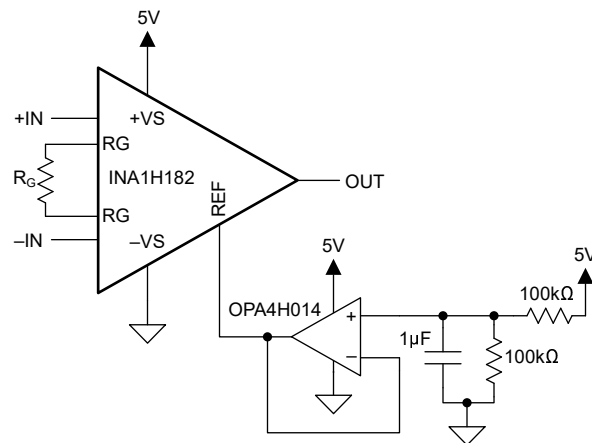


図 7-3. オペアンプによるリファレンス電圧のバッファリング

7.1.2 入力バイアス電流のリターンパス

INA1H182-SEP の入力インピーダンスは非常に大きい値です (約 $100\text{G}\Omega$)。ただし、両方の入力に対して、入力バイアス電流のパスを用意する必要があります。この入力バイアス電流は標準的に約 150pA です。大きい入力インピーダンスは、入力電圧が変化した場合でも、入力バイアス電流の変化がわずかであることを意味します。

正常な動作のため、入力回路には、この入力バイアス電流のパスが必要です。図 7-4 は、さまざまな入力バイアス電流パスを示しています。バイアス電流パスがないと、入力は INA1H182-SEP の同相範囲を超える電位に対してフローティングし、入力アンプが飽和します。差動ソース抵抗が低い場合、バイアス電流のリターンパスは (図 7-4 の熱電対の例に示すように) 1 つの入力に接続します。ソース インピーダンスがより高い場合、二つの等価の抵抗を使用することで、バイアス電流による入力オフセット電圧の低下という優位性があることで平衡な入力の実現し、高周波の同相除去を改善できます。

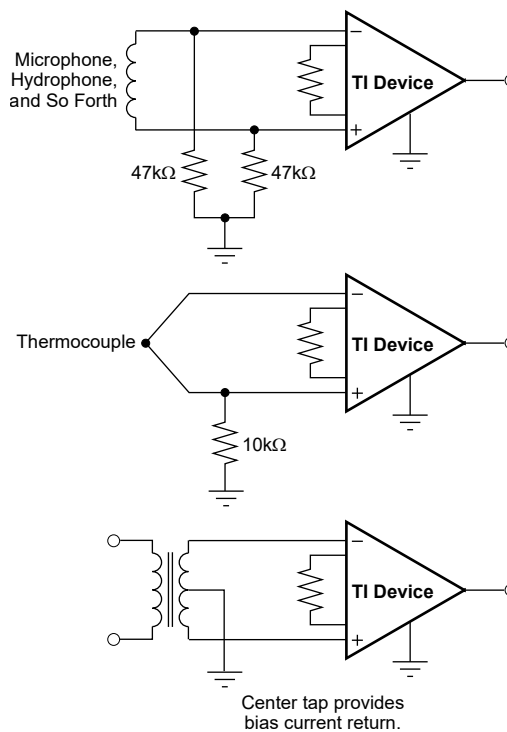


図 7-4. 入力同相電流パスの供給

7.2 代表的なアプリケーション

7.2.1 抵抗温度検出器用のシグナル コンディショニング回路

図 7-5 は、抵抗温度検出器 (RTD) 用の 4 線式インターフェイス回路を示します。回路は、OPA4H838-SEP および ADS1278-SP を用いて実装されています。ADS1278-SP は、耐放射線性を備えた高精度な 24 ビット、8 チャンネル同時サンプリングのデルタシグマ型 ADC であり、OPA4H838-SEP は、耐放射線性を備えた高精度、ゼロドリフトのオペアンプです。

この回路は単極性の 5V 電源で動作し、RTD による温度測定範囲は $-100^{\circ}\text{C} \sim 250^{\circ}\text{C}$ に対応しています。この範囲において、RTD センサの抵抗値は $60.26\Omega \sim 194.1\Omega$ の間で変化します。OPA4H838 オペアンプ回路は、1mA 定励起電流によって RTD をバイアスします。同一の励起電流を用いて、 $2.5\text{k}\Omega$ の抵抗により $+2.5\text{V}$ のレシオメトリックな ADC 電圧リファレンスを生成し、低ノイズかつ高精度な RTD 測定を実現しています。INA1H182-SEP は低速モードにおいて ADS1278-SP を直接駆動することができ、最大 10kSPS のデータレートに対応します。

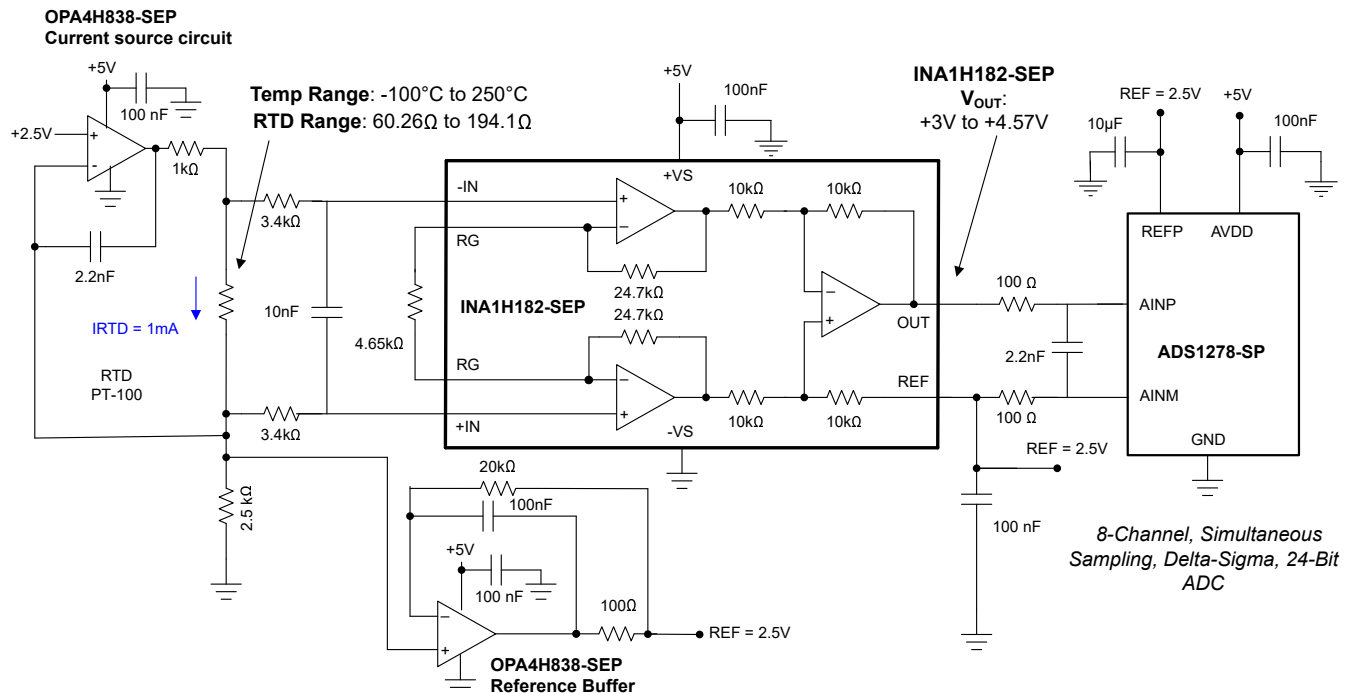


図 7-5. INA1H182-SEP RTD センサ測定回路

7.2.1.1 設計要件

RTD センサ測定回路の設計要件は設計要件に示されています。

表 7-1. 設計要件

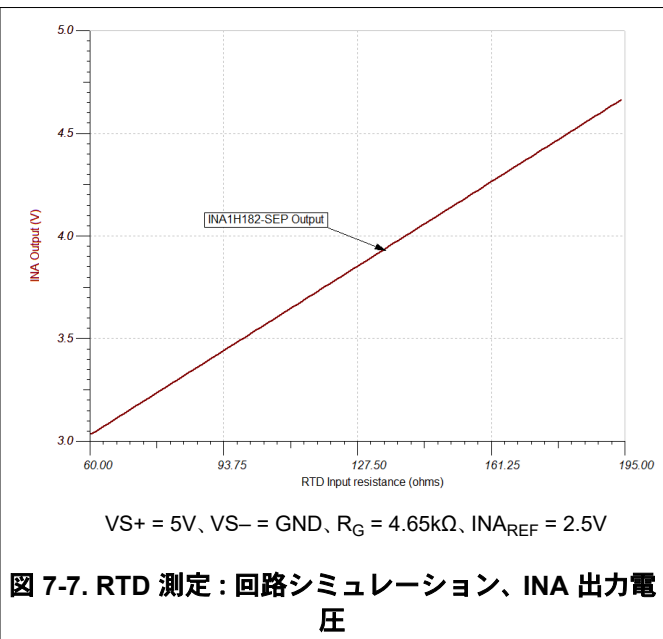
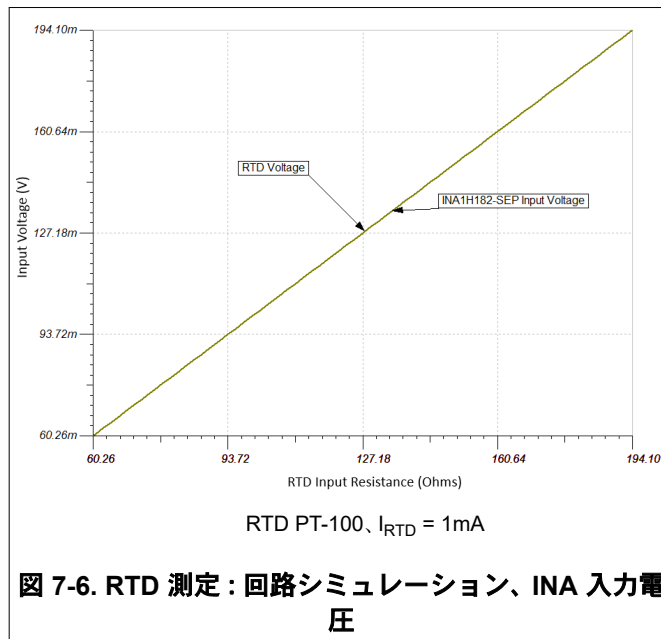
パラメータ	値
電源電圧 (ユニポーラ電源回路)	$VS+ = 5\text{V}$, $VS- = \text{GND}$, $\text{ADC REF} = +2.5\text{V}$
RTD 温度の測定範囲	$-100^{\circ}\text{C} \sim 250^{\circ}\text{C}$
RTD 抵抗の範囲	$60.26\Omega \sim 194.1\Omega$
ADC のフルスケール範囲	$\text{FSR} = \pm 2.5\text{V}$
INA の出力範囲	$3\text{V} \sim 4.57\text{V}$ (1.57V の範囲)
サポートされている最大データレート	10kSPS (低速モードでの ADC)

7.2.1.2 詳細な手順

1. 信号経路のフィルタには、高い直線性と低いセトリング タイムを実現するために、高品質な C0G (NP0) コンデンサが全体にわたって使用されています。表面実装型セラミック コンデンサの中でも、C0G (NP0) セラミック コンデンサは最も優れた静電容量精度を提供します。C0G (NP0) セラミック コンデンサで使用する誘電体のタイプは、電圧、周波数、温度の変化に対して最も安定した電気特性を提供します。
2. ADS1278-SEP の入力にある R-C-R フィルタは、ADC のサンプリングされた入力をフィルタ処理するため電荷を蓄積します。電荷リザーバは、計装アンプに対する瞬間的な電荷要求を低減し、アンプのセトリング不足によって生じる直線性の低下やゲイン誤差の増加を防ぎます。ADC 入力フィルタの定数は、 $R = 100\Omega$ 、 $C = 2.2nF$ です。
3. $4.65k\Omega$ の高精度、低ドリフト R_G 抵抗を許容誤差 0.1% で使用して、計測アンプのゲインを設定し、ゲインとドリフト誤差を最小限に抑えます。
4. ADC の基準電圧を生成するために、 $\pm 0.1\%$ の高精度公差を持つ $2.5k\Omega$ の抵抗を使用してください。電流源回路は、OPA4H838 のフィードバックを利用して $2.5k\Omega$ 抵抗の両端に 2.5V を印加し、1mA の RTD 定電流励起を生成します。
5. OPA4H838 のアンプ基準バッファは、REFP ADC 入力ピンおよび $10\mu F$ のバイパスコンデンサを駆動しつつ安定性を確保するため、デュアル フィードバック構成に設定されています。RISO は 100Ω の絶縁抵抗で、2 つのフィードバックパスを分離して安定性を最適化します。一番目のフィードバック経路は、REF ピンに直接接続されたフィードバック抵抗 ($R_F = 20k\Omega$) を介しています。2 番目のフィードバックパスは、オペアンプの出力に接続されたフィードバックコンデンサ ($C_F = 100nF$) を介しています。この回路は、ループ ゲインの位相マージンとして 95° を確保しています。

7.2.1.3 アプリケーション曲線

図 7-6 および図 7-7 に回路の標準的特性曲線 を示します。



7.3 電源に関する推奨事項

INA1H182-SEP の公称性能は、電源電圧 $\pm 9V$ と、中間電源のリファレンス電圧で規定されています。また、このデバイスは $\pm 2.25V$ (4.5V) から $\pm 9V$ (18V) までの電源と、中間電圧以外のリファレンス電圧を使用しても、優れた性能で動作します。動作電圧や基準電圧によって大きく変化する可能性のあるパラメータは、[セクション 5.6](#) に示されています。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

優れたレイアウト手法に対して、常に関心を持つことをお勧めします。デバイスで最高の動作性能を実現するには、以下のような適切な PCB レイアウト手法を使用してください。

- 同相信号が差動信号に変換されないようにするために、両方の入力パスがソース インピーダンスと容量に対して適切にマッチングされていることを確認してください。ゲイン設定ピンでの寄生容量がわずかに一致しない場合であっても、全周波数帯域の CMRR が低下する可能性があります。例えば、スイッチや PhotoMOS® リレーを用いて R_G の値を切り替えるゲイン スwitchングを実装するアプリケーションでは、スイッチの容量ができるだけ小さくなるように部品を選定し、特に R_G ピン間の容量の不一致が最小となるようにする必要があります。
- ノイズは、回路全体とデバイスの電源ピンを経由して、アナログ回路に伝播します。バイパス コンデンサは、アナログ回路に対して局所的に Low インピーダンスの電源を供給することにより、結合ノイズを低減します。
 - 各電源ピンとグランドとの間に、低 ESR の $0.1\mu\text{F}$ セラミック バイパス コンデンサを接続し、可能な限りデバイスの近くに配置します。単一電源アプリケーションでは、+V とグランド間に 1 つのバイパス コンデンサを接続する構成が適用可能です。
- 寄生カップリングを低減するには、入力配線を電源配線または出力配線からできるだけ離して配置します。これらの配線を分離した状態にすることができない場合、敏感な配線をノイズの多い配線と平行にするよりは、垂直に交差させる方がはるかに効果的です。
- 外付け部品は、可能な限りデバイスに近く配置します。図 7-8 に示すように、寄生容量を最小限に抑えるため、 R_G はピンの近くに配置します。
- 配線はできる限り短くします。

7.4.2 レイアウト例

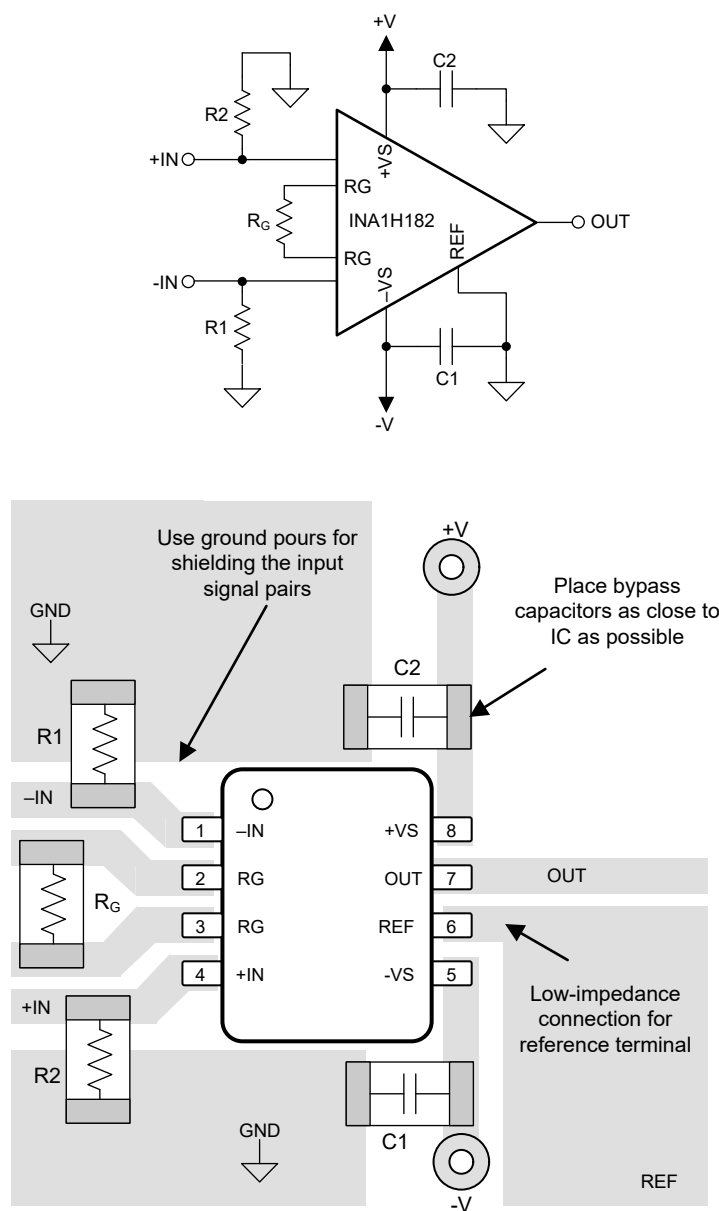


図 7-8. 回路図と関連する PCB レイアウトの例

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 開発サポート

- [SPICE](#) ベースのアナログ シミュレーション プログラム - TINA-TI ソフトウェア フォルダ
- [計装アンプの同相モード入力範囲計算ツール](#)

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、[INA1H182-SEP シングル イベント効果 \(SEE\) 放射線レポート](#)
- テキサス インスツルメンツ、[INA1H182-SEP 耐放射線、低オフセット、低ノイズ、高精度計測アンプ TID レポート](#)
- テキサス インスツルメンツ、[INA1H182-SEP 中性子変位損傷 \(NDD\) 特性](#)
- テキサス インスツルメンツ、[INA1H182-SEP 生産フローおよび信頼性レポート 放射線レポート](#)

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

Bluetooth® is a registered trademark of Bluetooth SIG, Inc.

PhotoMOS® is a registered trademark of Panasonic Electric Works Europe AG.

すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2026	*	初版リリース

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA1H182DGKTSEP	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	821S
V62/25653-01XE	Active	Production	VSSOP (DGK) 8	250 SMALL T&R	-	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	821S

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

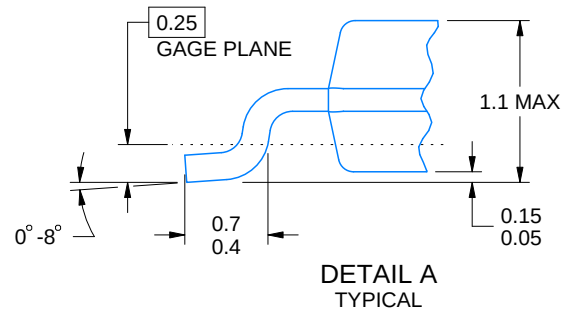
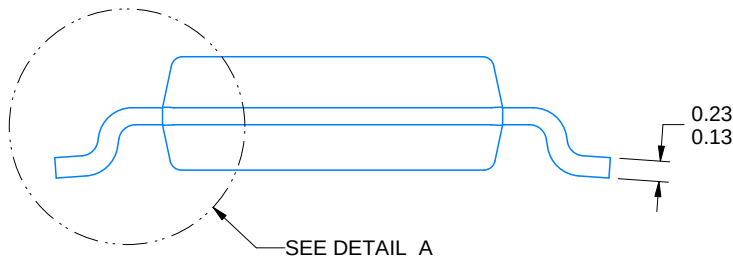
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



VSSOP - 1.1 mm max height

[illegible]

PowerPAD is a trademark of Texas Instruments.

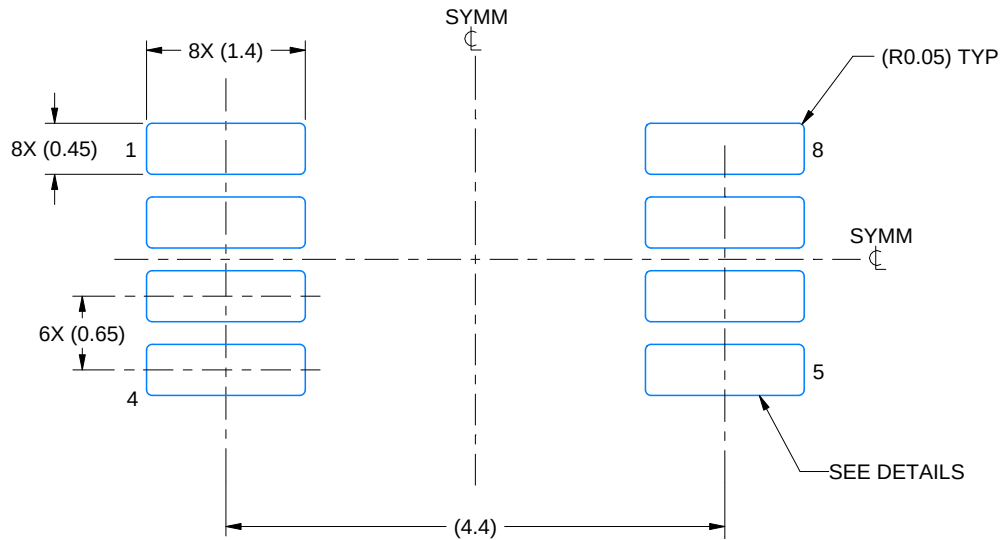
- 
- TEXAS
INSTRUMENTS
www.ti.com

EXAMPLE BOARD LAYOUT

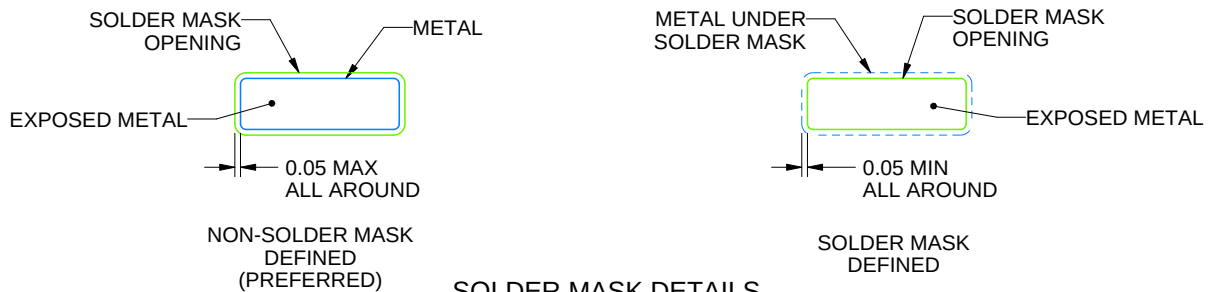
DGK0008A

TM VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

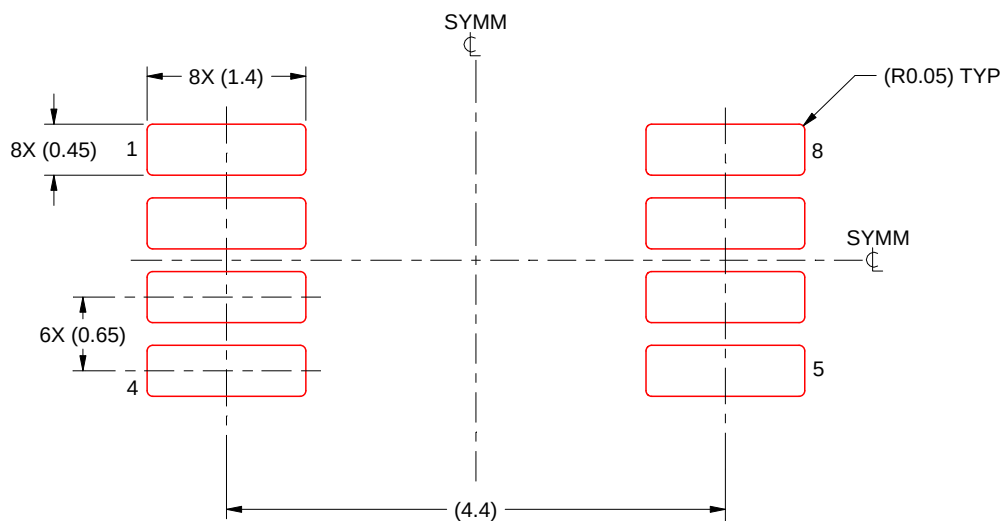
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月