INA1H94-SP 耐放射線特性、高同相電圧差動アンプ

1 特長

- QML Class V (QMLV)、RHA、SMD (5962R2121201VXC)
- 耐放射線性能
  - RHA (最大 TID = 100krad(Si))
  - ELDRS フリー (最大 TID = 100krad(Si))
  - SEL 耐性:LET = 75MeV-cm^2/mg
  - SEE 特性:LET = 75MeV×cm^2/mg
- 同相モード電圧範囲:±150V
- 最小 CMRR:–55°C ～ +125°C で 84dB
- DC の仕様:
  - 最大オフセット電圧:3500µV
  - 典型的なオフセット電圧ドリフト:3µV/°C
  - 最大ゲイン誤差:0.047%
  - 典型的な ゲイン誤差ドリフト:1.5ppm/°C
  - ゲイン非直線性(標準値):<0.0005% FSR
- AC 性能:
  - 小信号帯域幅:500kHz
  - 典型的なスルーレート:5V/µs
- 幅広い電源電圧範囲:±2V～±9V
  - 最大静止電流:900µA
  - ±9V 電源での出力スイング:±7.5V

2 アプリケーション

- 高電圧電流検出
- バッテリ セル電圧監視
- 電源電流監視
- モーター制御
- 絶縁回路の置き換え

3 説明

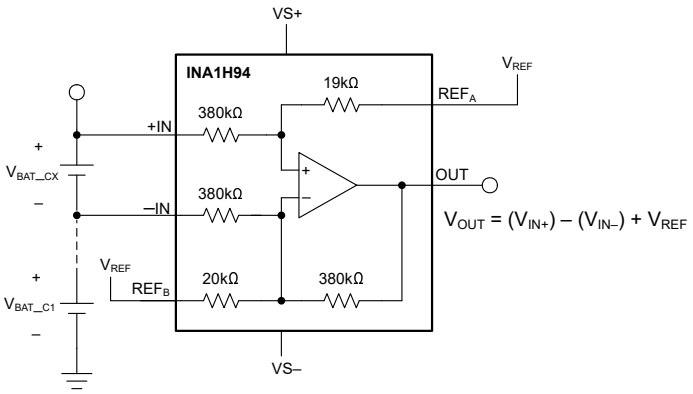
INA1H94-SP は、放射線強化された高精度のユニティ ゲイン差動アンプであり、非常に高い同相入力電圧範囲を備えています。INA1H94-SP は、高精度オペアンプと内蔵の薄膜抵抗ネットワークで構成されたシングル モノリシックです。この INA1H94-SP は、最大 ±150V の同相信号に存在する小さい差動電圧を正確に測定できます。

ガルバニック絶縁を必要としない多くのアプリケーションでは、INA1H94-SP を絶縁アンプの代わりに使用できます。この INA1H94-SP により、コストのかかる絶縁型入力側電源や、それに関連するリップル、ノイズ、静止電流をなくすことができます。優れた 0.0005% の非直線性、高い同相モード、500kHz の帯域幅を備えており、INA1H94-SP 魅力的なセンサ読み出しデバイスとして使用できます。

製品情報

部品番号	グレード (2)	パッケージ(1)	本体サイズ (4)
5962R2121201VXC	フライト モデル (QMLV)、RHA 最大 100krad	HKX (CFP、8)	6.475mm × 6.485mm
INA1H94HKX/EM	エンジニアリング サンプル(3)		

(1) 供給されているすべてのパッケージについては、セクション 10 を参照してください。
(2) 部品のグレードについて詳細は、SLYB235 をご覧下さい。
(3) これらのユニットは、技術的な評価のみを目的としています。標準とは異なるフロー (バーンインがないなど) に従って処理されており、25℃の温度定格のみがテストされれています。これらのユニットは、認定、量産、放射線テスト、航空での使用には適していません。部品は、MIL に規定されている温度範囲全体 (-55℃～+125℃) にわたる性能も動作寿命全体にわたる性能も保証されていません。
(4) 本体サイズ (長さ×幅) は公称値であり、ピンは含まれません。



シンプルなバッテリ セル監視アプリケーション

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 ピン構成および機能 ... 3
5 仕様 ... 4
5.1 絶対最大定格 ... 4
5.2 ESD 定格 ... 4
5.3 推奨動作条件 ... 4
5.4 熱に関する情報：INA1H94-SP ... 5
5.5 電気的特性：V_S = ±9V ... 6
5.6 電気的特性：V+ = 5V、V- = 0V ... 7
5.7 代表的特性 ... 8
6 詳細説明 ... 13
6.1 概要 ... 13
6.2 機能ブロック図 ... 13
6.3 機能説明 ... 13
6.4 デバイスの機能モード ... 15
7 アプリケーションと実装 ... 16
7.1 アプリケーション情報 ... 16
7.2 代表的なアプリケーション ... 16
7.3 電源に関する推奨事項 ... 18
7.4 レイアウト ... 19
8 デバイスおよびドキュメントのサポート ... 20
8.1 デバイス サポート ... 20
8.2 ドキュメントのサポート ... 20
8.3 ドキュメントの更新通知を受け取る方法 ... 20
8.4 サポート・リソース ... 20
8.5 商標 ... 21
8.6 静電気放電に関する注意事項 ... 21
8.7 用語集 ... 21
9 改訂履歴 ... 21
10 メカニカル、パッケージ、および注文情報 ... 21

Copyright © 2025 Texas Instruments Incorporated

4 ピン構成および機能

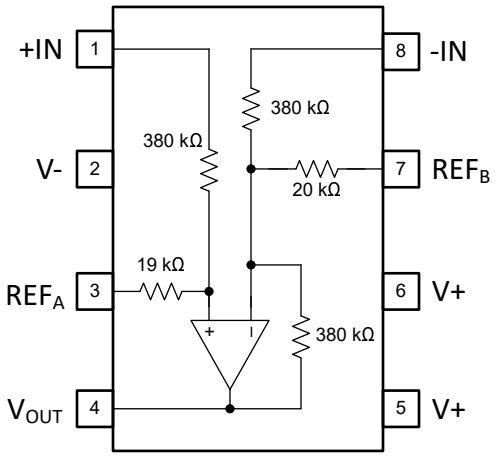


図 4-1. HKX (8 ピン CFP) パッケージ、上面図

表 4-1. ピンの機能

番号		タイプ	説明
名称	番号		
–IN	8	入力	反転入力
+IN	1	入力	非反転入力
REF_A	3	入力	リファレンス入力
REF_B	7	入力	リファレンス入力
V-	2	電源	負電源
V+	5、6	電源	正電源(1) (2)
V_{OUT}	4	出力	出力

(1) このドキュメントでは、(V+) - (V–) を V_S と呼びます。
(2) ピン 5 とピン 6 はデバイス内で互いに短絡しています。ピン 5、ピン 6、または両方を正の電源に接続します。

Copyright © 2025 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

			最小値	最大値	単位
V_S	電源電圧、V_S = (V+) – (V–)(3)			24	V
	信号入力ピン電圧範囲	連続	-150	150	V
	信号入力ピン電流			±10	mA
$REF_{A/B}$	リファレンス ピンの最大電圧		(V-) - 0.3	(V+) + 0.3	V
	出力短絡 (2)		連続		
T_A	動作温度		-55	150	℃
T_J	接合部			150	℃
T_{STG}	保存		-65	150	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) グランドへの短絡、パッケージあたり 1 台のアンプ。
(3) このデバイスは、一時的なフォルト時や、過渡イベントなどの短期的なストレスが発生しても、損傷を引き起こすことなく最大 24V の供給電圧に対応できます。長期的な信頼性を高めるには、電源電圧を 18V 以下に維持してください。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±1500	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 (2)	±1000	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_S	単電源	4		18	V
	両電源	±2		±9	
T_A	動作温度範囲	-55		125	℃

Copyright © 2025 Texas Instruments Incorporated

5.4 熱に関する情報：INA1H94-SP

熱評価基準(1)		INA1H94-SP HKX (CFP) 8 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	119.8	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	42.0	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	102.2	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	35.3	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	96.2	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	30.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

Copyright © 2025 Texas Instruments Incorporated

5.5 電気的特性：V_S = ±9V

T_A = 25°C、R_L = 10kΩ をグランドに接続、V_{CM} = REF_A = REF_B = GND (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ゲイン						
	初期	V_{OUT} = ±7.5V		1		V/V
	ゲイン誤差	V_{OUT} = ±7.5V、T_A = –55℃ ～ +125℃		±0.005	±0.047	%FSR
	ゲイン	T_A = –55℃ ～ +125℃		±1.5		ppm/℃
	非線形性			±0.0005		%FSR
オフセット電圧						
V_{OS}	入力オフセット	T_A = –55℃～+125℃		350	3500	µV
dV_{OS}/dT	入力オフセットドリフト	T_A = –55℃ ～ +125℃		3		µV/℃
PSRR	電源除去比	V_S = ±2V～±9V、T_A = –55℃～+125℃	90	120		dB
入力						
	インピーダンス	差動	600	800		kΩ
		同相	150	200		kΩ
	電圧範囲	差動	-7.5		7.5	V
		同相	-150		150	V
CMRR	同相除去比	f = DC、V_{CM} = ±150V、T_A = –55℃ ～ +125℃	84	100		dB
		TID 曝露後のフライトモデル f = DC、V_{CM} = ±150V、T_A = –55℃ ～ +125℃	80			
		f = 500Hz、V_{CM} = $49V_{PP}$		90		
		f = 1kHz、V_{CM} = $49V_{PP}$		90		
出力						
V_O	電圧範囲		-7.5		7.5	V
I_{SC}	短絡範囲			±25		mA
C_L	容量性負荷駆動能力	発振が持続しないこと		10		nF
出力ノイズ電圧						
e_{NO}	出力段電圧ノイズ	f = 0.01Hz～10Hz		20		$µV_{PP}$
		f = 10kHz		550		nV/√Hz
動的応答						
	小信号帯域幅			500		kHz
SR	スルー レート	V_{OUT} = ± 7.5V ステップ	1.7	5		V/µs
BW	フルパワー帯域幅	V_{OUT} = 8 V_{PP}		300		kHz
t_S	セトリング タイム	0.01%まで、V_{OUT} = 7.5V ステップ		7		µs
電源						
V_S	電圧範囲		±2		±9	V
I_Q	静止時電流	V_{OUT} = 0V	500	810	900	µA
		V_{OUT} = 0V、T_A = –55℃ ～ +125℃			1.1	mA

Copyright © 2025 Texas Instruments Incorporated

5.6 電気的特性：V+ = 5V、V- = 0V

T_A = +25°C、R_L = 10kΩ をグランドに接続、V_{CM} = REF_A = REF_B = 2.5V (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ゲイン						
	初期	V_{OUT} = 1.5V～3.5V		1		V/V
	ゲイン誤差	V_{OUT} = 1.5V～3.5V、T_A = –55℃～+125℃		±0.005	±0.047	%FSR
	ゲイン	T_A = –55℃ ～ +125℃		±1.5		ppm/℃
	非線形性			±0.0005		%FSR
オフセット電圧						
V_{OS}	入力オフセット	T_A = –55℃ ～ +125℃		350	3500	µV
dV_{OS}/dT	入力オフセットドリフト	T_A = –55℃ ～ +125℃		3		µV/℃
PSRR	電源除去比	V_S = 4 V～5 V		120		dB
入力						
	インピーダンス	差動	600	800		kΩ
		同相	150	200		kΩ
	電圧範囲	差動	-1		1	V
		同相	-18		23	V
CMRR	同相除去比	f = DC、V+ = 2.5V、V– = –2.5V、V_{CM} = –20V ～ 20V、REF_A = REF_B = 0V、T_A = –55℃ ～ +125℃	80	100		dB
		フライトモデル TID 後露光 f = DC、V+= 2.5V、V–=-2.5V、V_{CM} = -20V ~ 20V、REF_A = REF_B = 0V、T_A = -55°C ～ +125°C	76			
		f = 500Hz、V_{CM} = 49V_{PP}		100		
		f = 1kHz、V_{CM} = 49V_{PP}		90		
出力						
V_O	電圧範囲		1.5		3.5	V
I_{SC}	短絡範囲			±15		mA
C_L	容量性負荷駆動能力	発振が持続しないこと		10		nF
出力ノイズ電圧						
e_{NO}	出力段電圧ノイズ	f = 0.01Hz～10Hz		20		$µV_{PP}$
		f = 10kHz		550		nV/√Hz
動的応答						
	小信号帯域幅			500		kHz
SR	スルー レート	V_{OUT} = 2V_{PP} ステップ	1.7	5		V/µs
BW	フルパワー帯域幅	V_{OUT} = 2 V_{PP}		480		kHz
t_S	セトリング タイム	0.01%まで、(V_{OUT} = 2V_{PP}) ステップ		7		µs
電源						
V_S	電圧範囲			5		V
I_Q	静止時電流		500	810	900	µA
		T_A = –55℃ ～ +125℃			1.1	mA

Copyright © 2025 Texas Instruments Incorporated

5.7 代表的特性

T_A =+ 25°C、R_L = 2kΩ をグランドに接続、REF_A = REF_B = GND、V_S = ±9V（特に記述のない限り）

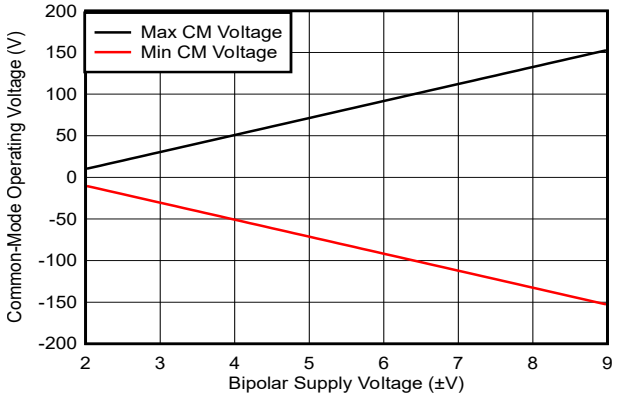


図 5-1. バイポーラ電源による同相範囲

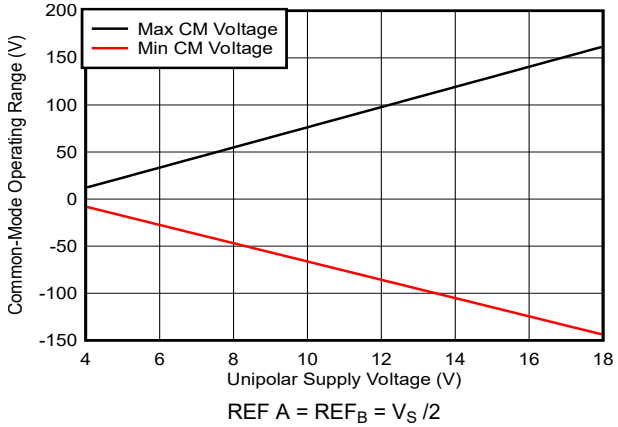


図 5-2. ユニポーラ電源による同相範囲

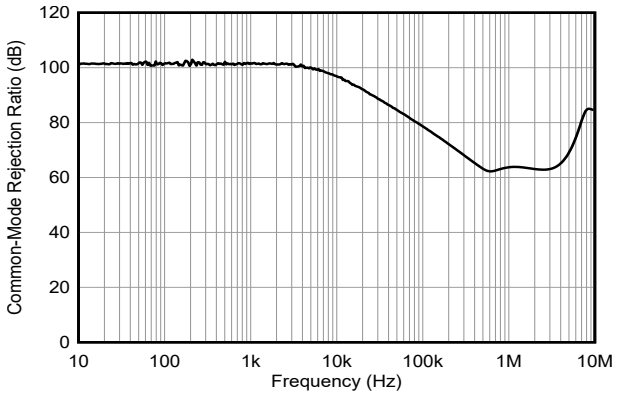


図 5-3. CMRR と周波数との関係

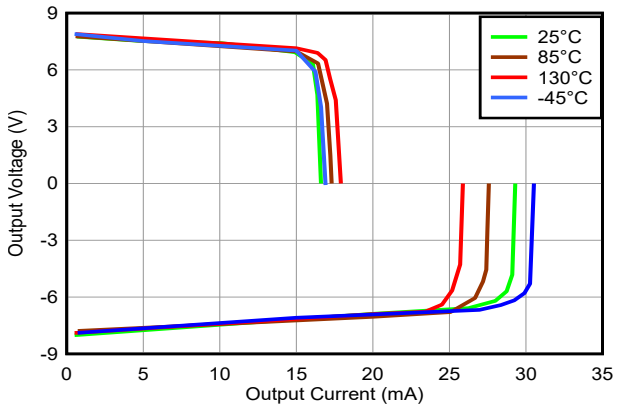


図 5-4. 出力電圧 対 負荷電流

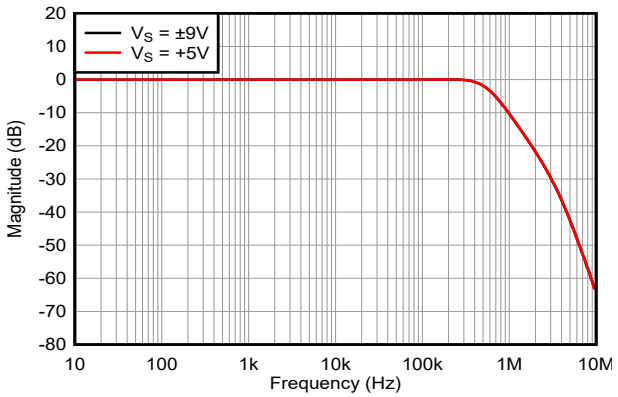


図 5-5. ゲインと周波数との関係

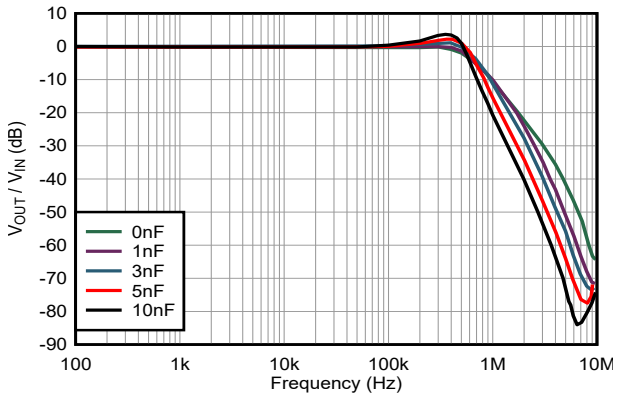


図 5-6. 周波数応答と容量性負荷との関係

Copyright © 2025 Texas Instruments Incorporated

5.7 代表的特性 (続き)

T_A =+ 25°C、R_L = 2kΩ をグランドに接続、REF_A = REF_B = GND、V_S = ±9V（特に記述のない限り）

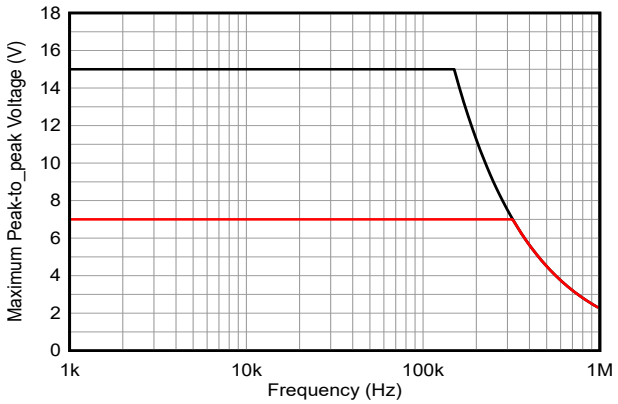


図 5-7. 大信号ステップ応答と周波数との関係

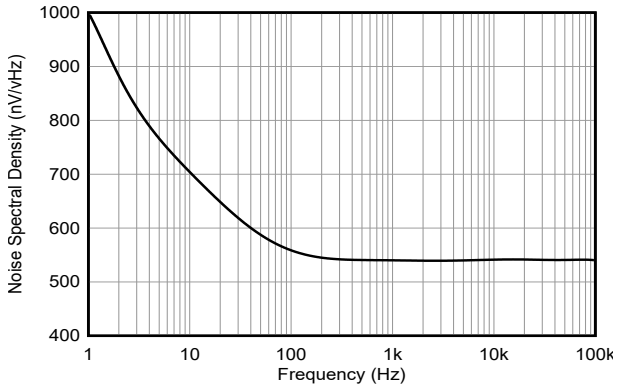


図 5-8. ノイズ スペクトル密度 対 周波数

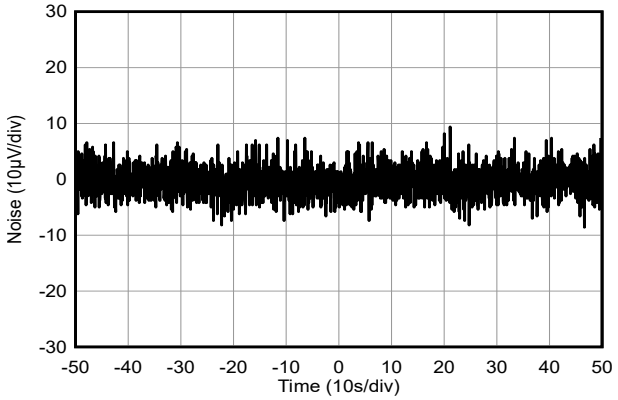


図 5-9. ノイズ 0.01Hz ～ 10Hz :

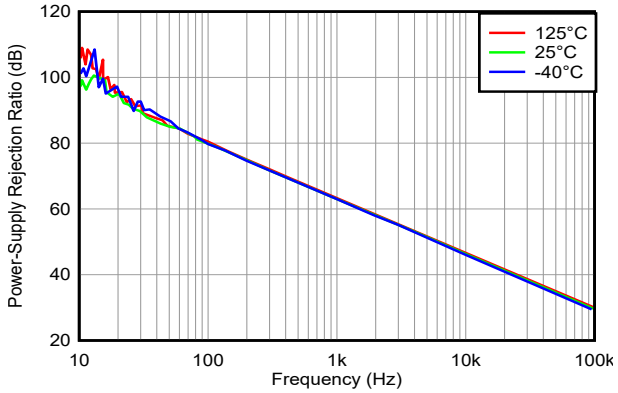


図 5-10. 正の PSRR と周波数との関係

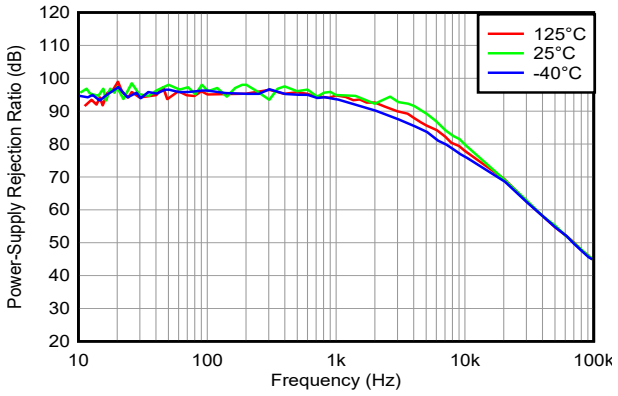
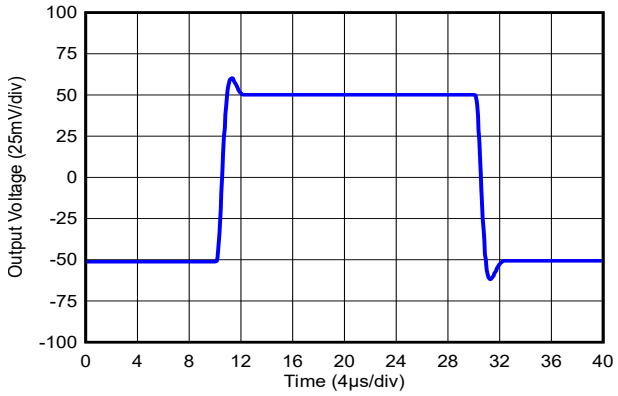


図 5-11. 負の PSRR と周波数との関係



C_L = 1000pF, R_L = 2kΩ

図 5-12. 小信号ステップ応答

Copyright © 2025 Texas Instruments Incorporated

5.7 代表的特性 (続き)

T_A =+ 25°C、R_L = 2kΩ をグランドに接続、REF_A = REF_B = GND、V_S = ±9V（特に記述のない限り）

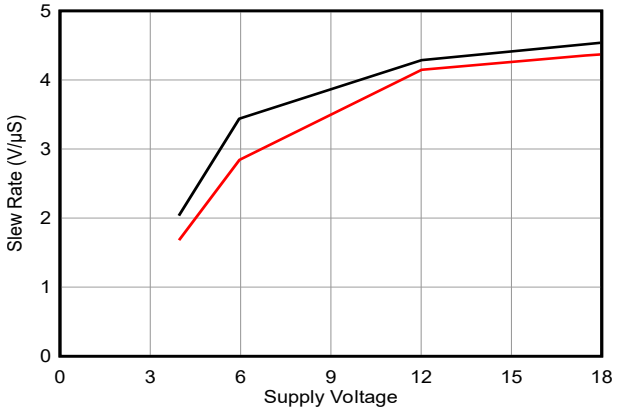


図 5-13. スルーレートと電源電圧との関係

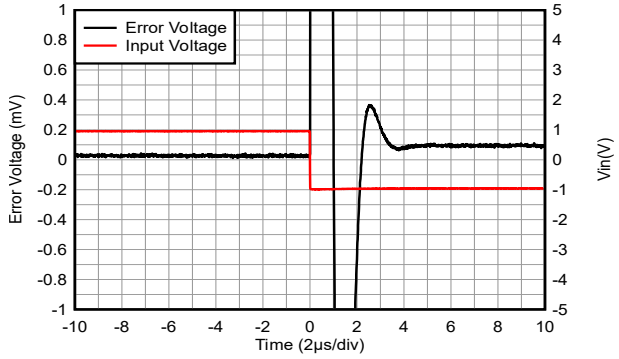


図 5-14. セトリングタイム - 立ち下がり時間

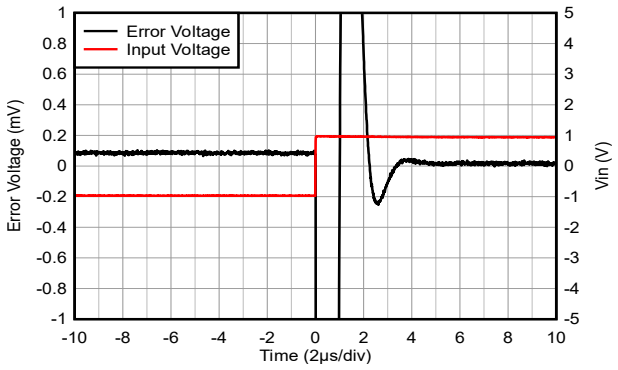
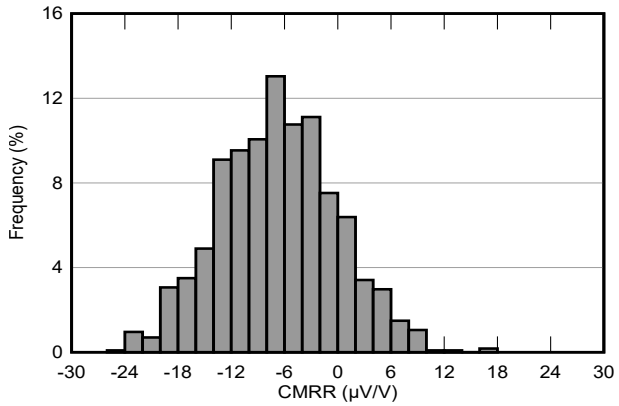
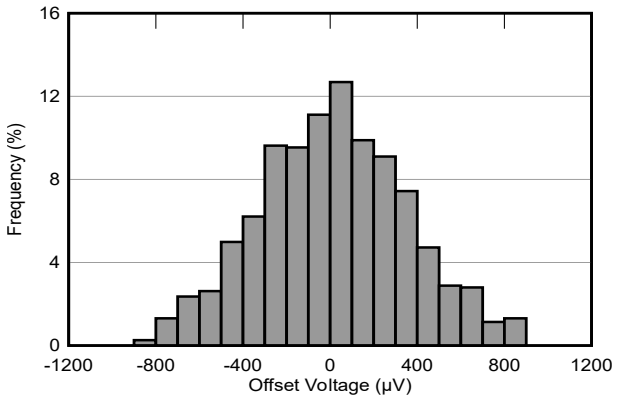


図 5-15. セトリングタイム - 立ち上がり時間



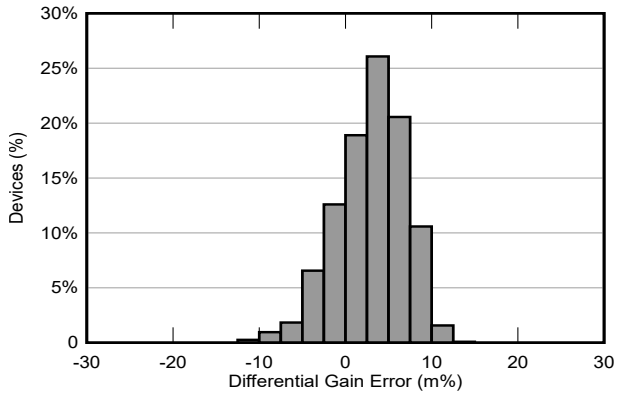
n = 約 1200 ユニットユ、1.5µV/V ビン幅

図 5-16. 同相除去比



n = 約 1200 ユニット、100µV ビン幅

図 5-17. オフセット電圧



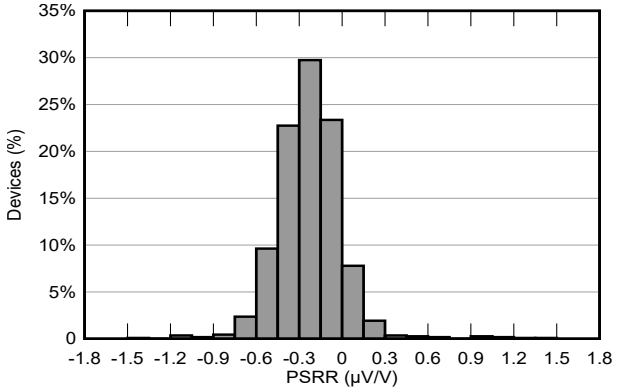
n = 約 1200 ユニット、0.025% ビン幅

図 5-18. 差動ゲイン誤差

Copyright © 2025 Texas Instruments Incorporated

5.7 代表的特性 (続き)

T_A =+ 25°C、R_L = 2kΩ をグランドに接続、REF_A = REF_B = GND、V_S = ±9V（特に記述のない限り）



n = 約 1200 ユニットユ、0.15µV/V ビン幅

図 5-19. 電源除去比

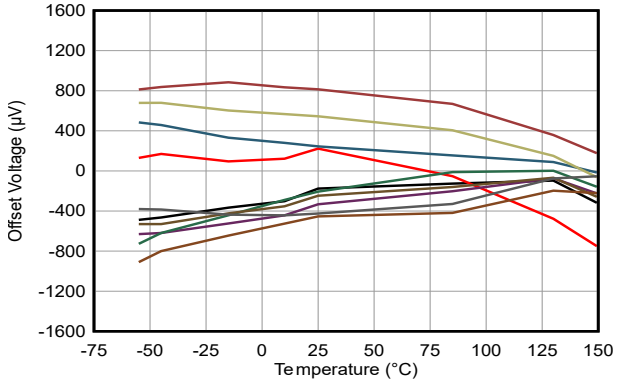


図 5-20. オフセット電圧と温度との関係

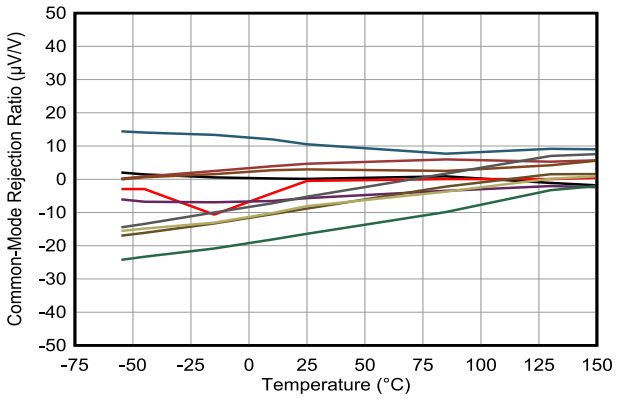


図 5-21. CMRR と温度との関係

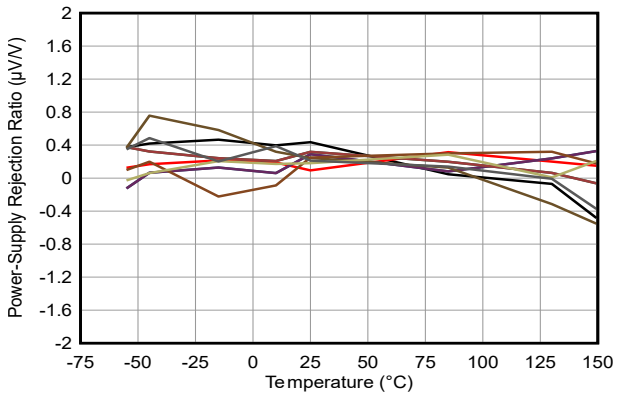


図 5-22. PSRR と温度との関係

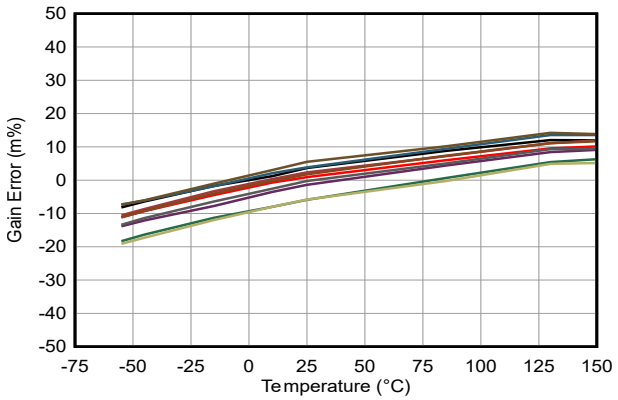


図 5-23. ゲイン誤差と温度との関係

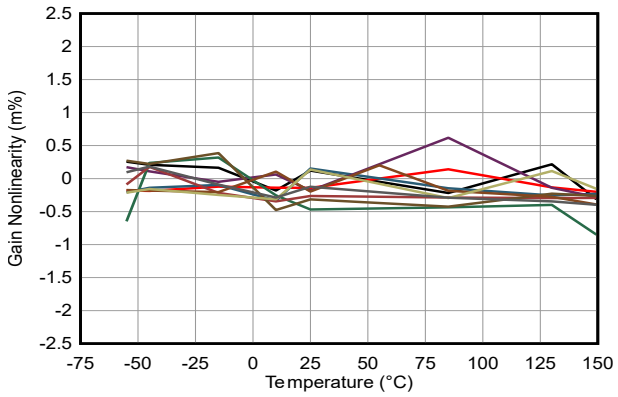


図 5-24. ゲイン非直線性と温度との関係

Copyright © 2025 Texas Instruments Incorporated

5.7 代表的特性 (続き)

T_A =+ 25°C、R_L = 2kΩ をグランドに接続、REF_A = REF_B = GND、V_S = ±9V（特に記述のない限り）

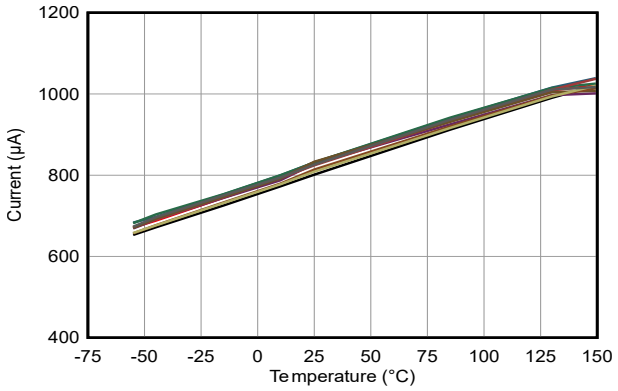


図 5-25. 静止電流と温度との関係

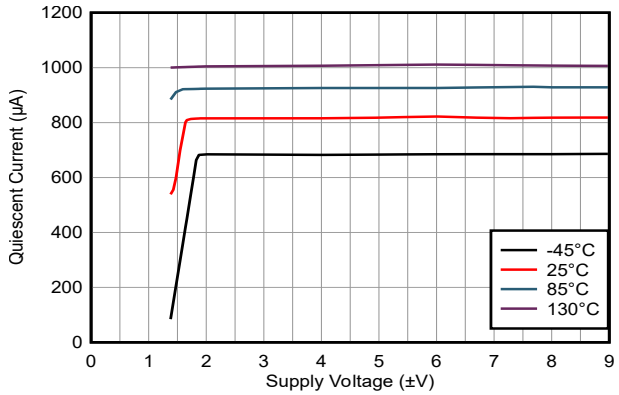


図 5-26. 静止電流と電源との関係

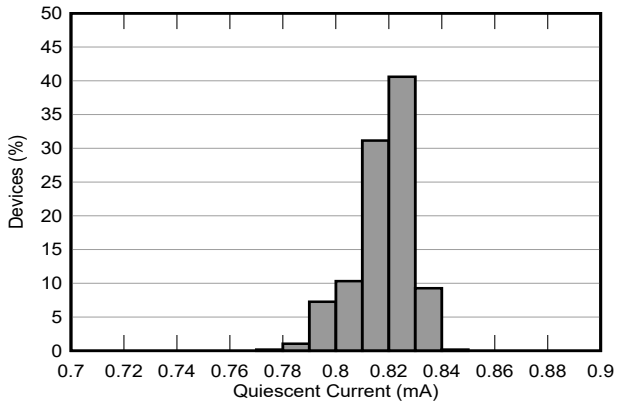


図 5-27. 静止電流のヒストグラム

Copyright © 2025 Texas Instruments Incorporated

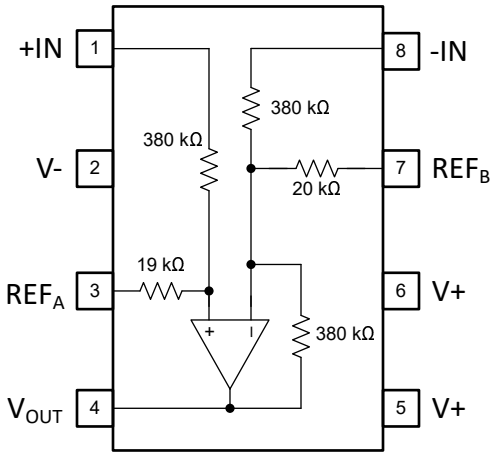
6 詳細説明

6.1 概要

INA1H94-SP は、耐放射線性、高電圧、高精度ユニティゲイン差動アンプです。INA1H94-SP は、高精度オペアンプと内蔵の薄膜抵抗ネットワークで構成されています。モノリシック デバイスのオンチップ抵抗は、正確にトリムされているため、ディスクリート差動アンプを使用した設計に比べていくつかの利点があります。INA1H94-SP は最大 ±150V の同相モード信号が存在するときに小さな差動電圧を正確に測定できるとともに、高い同相除去比、高い直線性、低いゲイン誤差を実現しています。

INA1H94-SP の機能ブロック図を次のセクションに示します。

6.2 機能ブロック図



6.3 機能説明

6.3.1 同相範囲

図 6-1 は、デュアル電源の動作に必要な基本的な接続を示しています。ノイズが多い、またはハイ インピーダンスの電源ラインを使用するアプリケーションでは、デバイスのピンの近くにデカップリング コンデンサを配置する必要がある場合があります。出力電圧は、ピン 1 とピン 8 間の差動入力電圧と同じです。同相入力電圧は除去されます。図 6-2 は、単一電源動作に必要な基本的な接続を示しています。

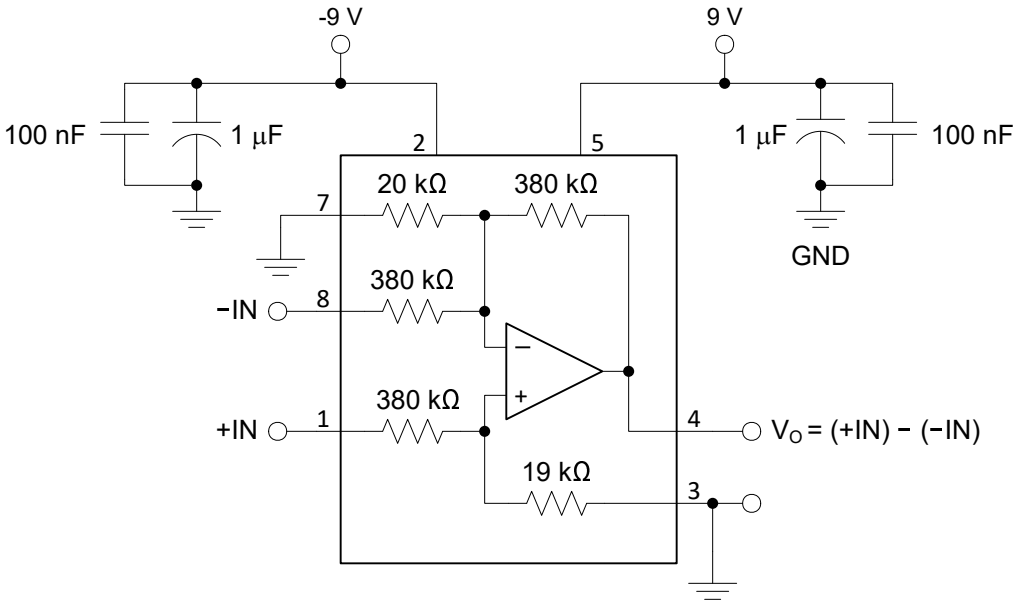


図 6-1. デュアル電源動作のための電源と信号の接続

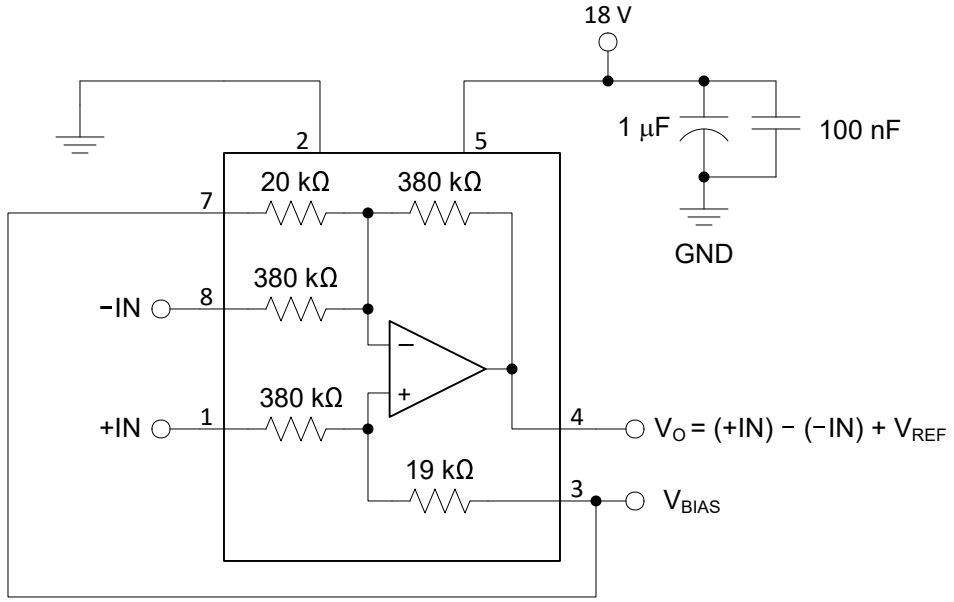


図 6-2. 単一電源動作のための電源と信号の接続

ほとんどのアプリケーションでは、INA1H94-SP を単純なユニティ ゲイン差動アンプとして使用します。伝達関数を、式 1 に示します。

$$V_{OUT} = (+IN) – (–IN) \quad (1)$$

ただし、一部のアプリケーションでは、基準端子 (REF_A および REF_B) に電圧が印加されます。完全な伝達関数を、式 2 に示します。

$$V_{OUT} = (+IN) – (–IN) + 20 \times REF_A – 19 \times REF_B \quad (2)$$

Copyright © 2025 Texas Instruments Incorporated

INA1H94-SP の高い同相範囲は、入力信号を高精度の 抵抗デバイダで分割することで実現されます。この 抵抗デバイダは、正の入力と負の入力の両方を、内部オペアンプの入力範囲内でもたらします。この入力範囲は、INA1H94-SP の電源電圧に依存します。

図 5-1 を使用して、特定の電源電圧についての最大同相範囲を決定できます。また、内部アンプの正の入力と負の入力の両方が電源電圧の 1.5V 内にあることを確認して、最大同相範囲も計算できます。

内部アンプの入力電圧が電源電圧を超えると、内部 ESD ダイオードが電流の導通を開始します。本デバイスの絶対最大定格を超えないように、この電流は 10mA に制限する必要があります。

6.4 デバイスの機能モード

INA1H94-SP の推奨最大電源条件は、V_S = 18V です。これは、18V のシングルエンド電源、または ±9V 分割電源で実現します。最小電源条件は、V_S = 4V です。図 5-2 および 図 5-1 を参照するか、または INA1H94-SP リニア動作チェッカを使用してリニア動作をチェックして、デバイスの入力同相制限に設計が準拠していることを確認します。

INA1H94-SP の同相信号除去 (CMR) は、入力抵抗ネットワークに依存し、これはレーザ トリムされて正確な比率マッチングを行います。高い CMR を維持するには、2 つの入力を駆動するソース インピーダンスを必ず低くしてください。入力ピンの +IN および -IN と直列に 75Ω の抵抗を接続すると、同相除去比 (CMRR) が 100dB (標準値) から 74dB に低下します。リファレンス ピンと直列の抵抗でも CMR が低下します。

Copyright © 2025 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

図 7-1 に、代表的なアプリケーション INA1H94-SP の基本的な接続を示します。デバイス ピンの近くに電源バイパス コンデンサを接続します。同相信号が差動信号に変換されないようにするために、両方の入力パス接続が対称であり、ソース インピーダンスと容量に対して適切にマッチングされていることを確認してください。

正入力と負入力の各ソース インピーダンスは、良好な同相信号除去を実現するため、ほぼ等しくする必要があります。ソース インピーダンスの 75Ω の不整合により、一般的なデバイスのコモンモード除去率は約 74dB に低下します。ゲイン精度も、入力インピーダンスのミスマッチの影響をわずかに受けます。ソースに既知のインピーダンス ミスマッチがある場合は、1 つの入力に抵抗を直列に追加して、良好な同相除去を維持してください。

7.2 代表的なアプリケーション

7.2.1 SAR ADC 12-B、8 チャネル バッテリ セルル電圧モニタ

アプリケーション回路 図 7-1 は、バッテリ セル電圧監視システム用の回路図を示しています。この回路例は、標準的なリチウムイオン 4.2V バッテリ 8 個をサポートするように設計されています。差動アンプを使用して、バッテリ パック内の各バッテリ セルの電圧レベルを監視し、バッテリの正常性の状態を監視します。

INA1H94-SP ユニティゲイン差動アンプを使用することで、バッテリ監視回路は各バッテリセルからの電圧を正確に測定し、コモンモード電圧を ADC 入力範囲へレベルシフトすることで機能します。INA1H94-SP は、+12V (VS+) と-5V (VS–) のバイポーラ電源で動作します。差動アンプは、33.6V、8 セルのバッテリ スタックで各バッテリ セルの入力同相電圧に対応できます。

ADC128S12QML-SP は放射線耐性が強化された 12 ビット、8 チャネル、50kSPS ～ 1MSPS の逐次比較型 (SAR) ADC で、5V ユニポーラ電源で動作します。INA1H94-SP オペアンプは差動アンプ出力をバッファし、最高 500kSPS のサンプリング レートで SAR ADC の駆動をサポートします。

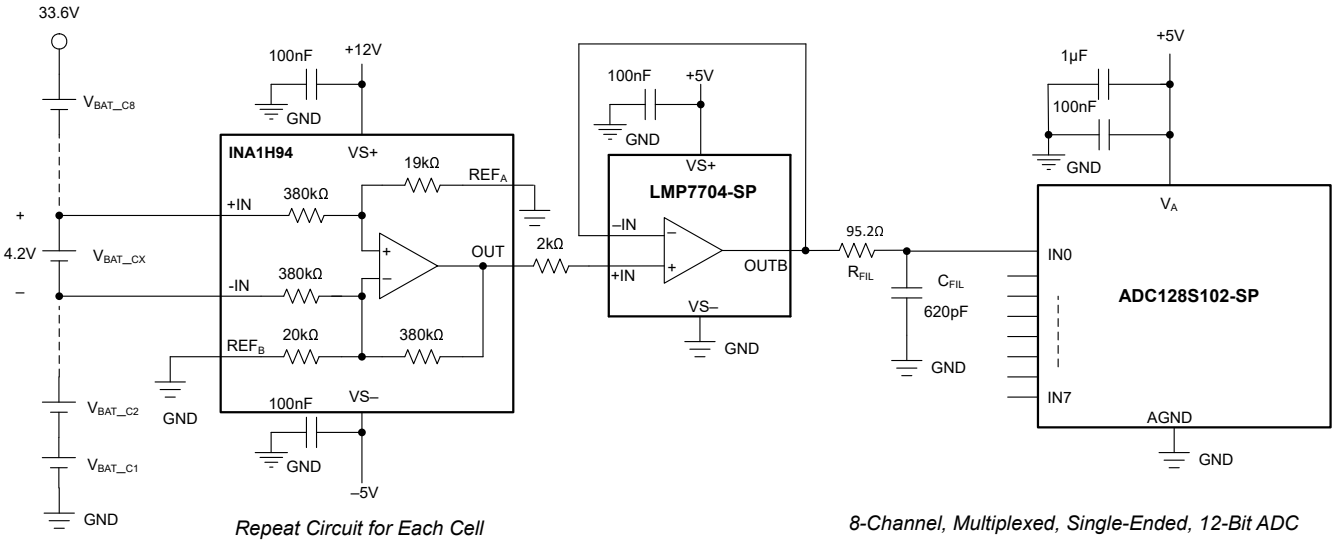


図 7-1. INA1H94-SP バッテリ セル モニタ回路 - バイポーラ電源

Copyright © 2025 Texas Instruments Incorporated

または、図 7-2 はユニポーラ + 12V (VS+) 電源から電力を供給されるバッテリ セル モニタ回路をに示します。INA1H94-SP はレール ツー レール出力スイングをサポートしないため、+2.5V のリファレンスを追加できるようになります。差動アンプの出力スイングには、負電源 (VS–) よりも少なくとも 1.5V 上のヘッドルームが必要です。この場合、差動アンプの出力リニア範囲を満たすために、REF_A および REF_B リファレンス入力ピンを 1.5V を超える電圧にバイアスする必要があります。INA の出力を、許容誤差 0.05% の抵抗を使用して分圧器に供給し、信号を ADC の 5V フルスケール範囲内に変換します。

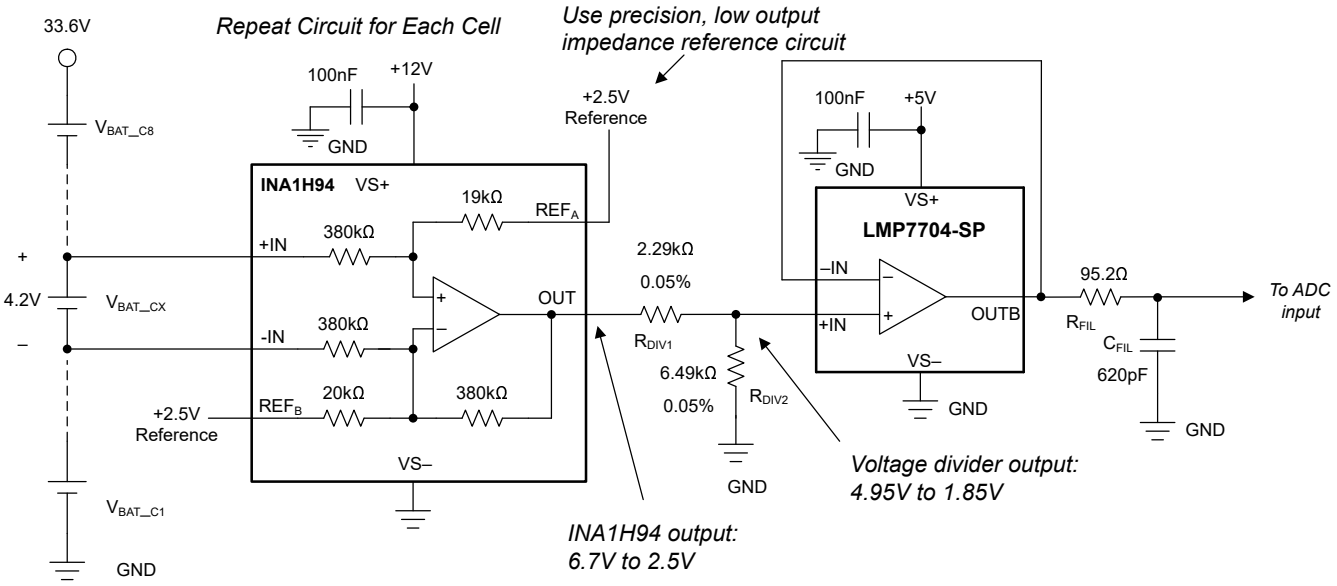


図 7-2. INA1H94-SP バッテリ セル モニタ回路 - ユニポーラ電源

7.2.1.1 設計要件

バッテリ監視アプリケーションの設計要件を 表 7-1 に示します。

表 7-1. 設計要件

パラメータ	値
電源電圧 (バイポーラ電源回路)	VS+ = +12V、VS– = –5V
電源電圧 (ユニポーラ電源回路)	VS+ = + 12V、VS– = GND、REF_A = REF_B = + 2.5V)
バッテリ直列接続セルの数	8
バッテリ セル電圧	3V ～ 4.2V
ADC のフルスケール範囲	FSR =+5V
サポートされている最大サンプリング レート	500 kSPS (ADC 最高サンプリング レート:1 MSPS)

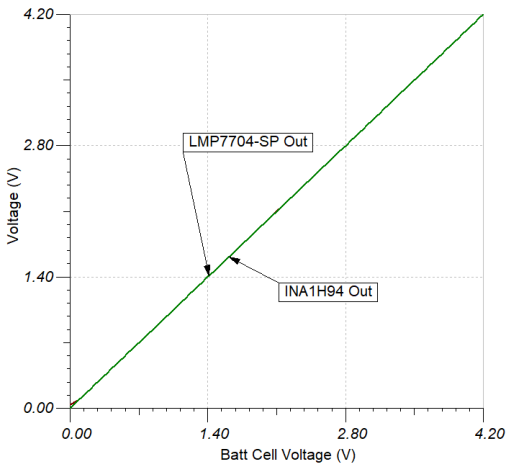
7.2.1.2 詳細な設計手順

1. C_{FIL} 直線性を向上させ、セトリング誤差を低減するために、高グレードの C0G (NP0) コンデンサを選択します。
2. バイポーラ電源を使用したバッテリ監視回路で、短い低インピーダンス接続を使用して、REF_A および REF_B 入力リファレンス ピンを GND に接続します。
3. ユニポーラ電源を使用したバッテリ モニタ回路では、高精度、低ノイズ、低出力インピーダンスのリファレンス回路を使用して、REF_A および REF_B 入力を駆動します。
4. R_{DIV1} と R_{DIV2} には高精度 0.05%、低ドリフトの抵抗を使用し、分圧器の誤差とドリフトを最小限に抑えます。これらの抵抗値は、4.2V のバッテリ セルと 5V のフルスケール レンジ ADC に対してスケーリングされます。
5. ADC128S102-SP 入力に配置された R-C フィルタにより、SAR が電荷キックバック フィルタとして駆動されます。フィルタ部品の値は、データ コンバータのサンプリング レート、ADC のサンプル/ホールド構造、データ コンバータの要

件によって異なります。フィルタの組み合わせ (R_{FIL} と C_{FIL}) は、ADC のサンプル/ホールドのセトリング性能に合わせて調整され、アンプの安定性を維持します。部品値の選択は、データ コンバータのサンプリング レート、ADC サンプル/ホールド構造によって異なります。

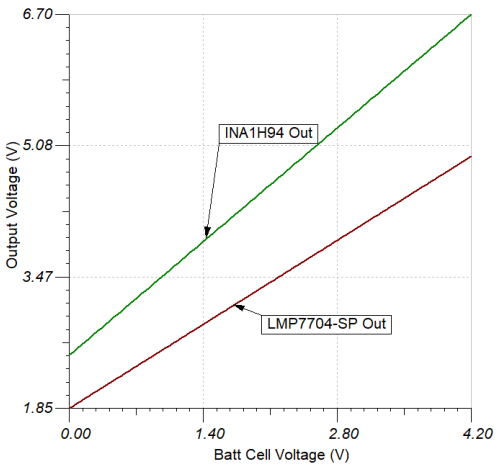
6. この例に示す R-C フィルタ値は、ADC128S102-SP 12 ビット SAR ADC を 500kSPS のサンプリング レートで駆動する LMP7704-SP で優れた安定性とセトリング性能を実現します。回路を変更する場合や、より高いサンプリング レートが必要な場合、回路設計者は、ADC の特性やアプリケーションのニーズに応じて、別のバッファ アンプと R-C フィルタの値を選択できます。

7.2.1.3 アプリケーション曲線



VS+ = 12V、VS– = –5V、REF_A = REF_B = GND

図 7-3. バッテリ モニタ、バイポーラ電源入力電圧と出力電圧範囲の関係



VS+ = 12V、VS– = GND、REF_A = REF_B = +2.5V

図 7-4. バッテリ モニタ、ユニポーラ電源入力と出力電圧範囲との関係

7.3 電源に関する推奨事項

INA1H94-SP の公称性能は、単一電源で 4V ～ 18V、デュアル電源で ±2V ～ ±9V の電源電圧で動作が規定されています。許容される入力同相電圧範囲は、電源電圧の関数として変化します。入力同相範囲は ±9V デュアル電源に対して ±150V であり、同相範囲は 12V ユニポーラ電源を使用する場合最大 +95V です。入力同相範囲と電源電圧との関係の詳細については、図 5-1 および 図 5-2 を参照してください。

Copyright © 2025 Texas Instruments Incorporated

7.4 レイアウト

7.4.1 レイアウトのガイドライン

デバイスで最高の動作性能を実現するため、以下のような優れた PCB レイアウト手法を使用してください。

- 寄生インピーダンスのミスマッチを最小限に抑えるため、差動信号は互いに配線します。同相信号が差動信号に変換されないようにするために、両方の入力パスが対称であり、ソース インピーダンスと容量に対して適切にマッチングされていることを確認してください。
- 入力ペアをシールドするため、グランド パターンを使用します。または、デバイスの下に専用のアナログ グランド プレーンを使用することもできます。寄生カップリングを低減するには、敏感な入力配線をイズ源や電源配線からできるだけ離して配置します。これらの配線を分離した状態にすることができない場合、敏感な配線をノイズの多い配線と平行にするよりは、垂直に交差させる方がはるかに効果的です。
- ノイズが回路の電源を経由して、アナログ回路に伝播することがあります。バイパス コンデンサは、差動アンプ回路に対して局所的に低インピーダンスの電源を供給することにより、結合ノイズを低減します。
  - デバイスへの電源は、低ノイズで、適切にバイパスされている必要があります。V+ および V- 電源ピンの近くに、低 ESR のセラミック バイパス コンデンサを使用します。電源ピンとバイパス コンデンサの間にビアを配置しないでください。短い低インピーダンスのパスを使用して、すべてのグランド ピンをグランド プレーンに接続します。
  - 単一電源アプリケーションの場合は、V+ からグランドに対して 1 つのバイパス コンデンサを接続します。
- 熱接続部の数を最小限に抑えます。可能なら、ビアなしで単一の層を使用して信号パスを配線します。
- 主要な熱エネルギー ソースからは十分に距離を離します (消費電力が大きい回路)。それができない場合は、差動信号路のハイ サイドとロー サイドの熱エネルギー ソースの影響が一致するようにデバイスを配置します。
- 配線はできる限り短くします。

7.4.2 レイアウト例

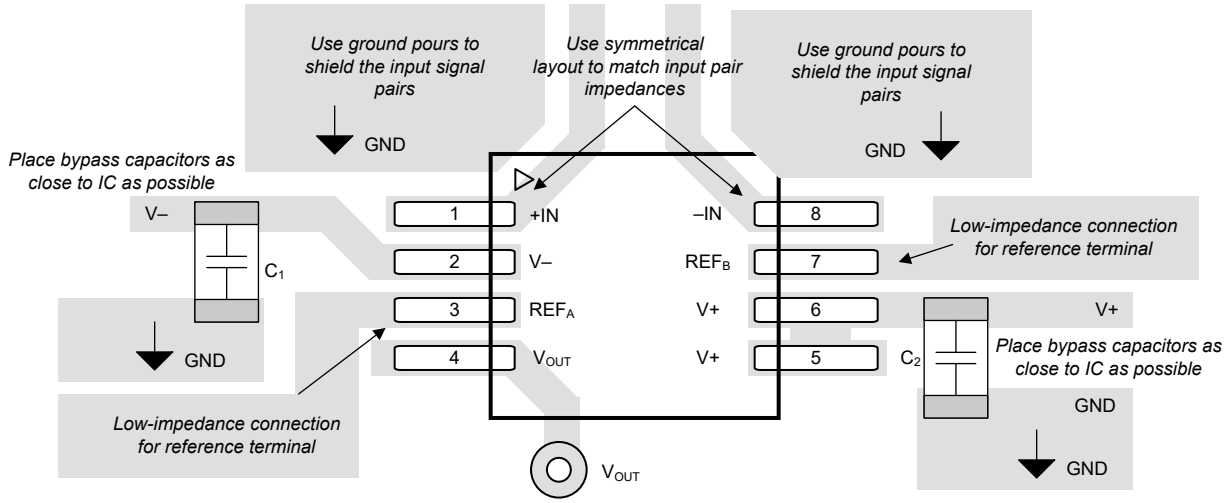


図 7-5. INA1H94-SP のレイアウト例

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

8.1 デバイス サポート

8.1.1 開発サポート

8.1.1.1 PSpice® for TI

PSpice® for TI は、アナログ回路の性能評価に役立つ設計およびシミュレーション環境です。レイアウトと製造に移る前に、サブシステムの設計とプロトタイプ ソリューションを作成することで、開発コストを削減し、市場投入までの期間を短縮できます。

8.1.1.2 TINA-TI™シミュレーション ソフトウェア (無償ダウンロード)

TINA-TI™ シミュレーション ソフトウェアは、SPICE エンジンをベースにした単純かつ強力な、使いやすい回路シミュレーション プログラムです。TINA-TI シミュレーション ソフトウェアは、TINA™ ソフトウェアのすべての機能を持つ無償バージョンで、パッシブ モデルとアクティブ モデルに加えて、マクロモデルのライブラリがプリロードされています。TINA-TI シミュレーション ソフトウェアには、SPICE の標準的な DC 解析、過渡解析、周波数ドメイン解析などの全機能に加え、追加の設計機能が搭載されています。

TINA-TI シミュレーション ソフトウェアは設計およびシミュレーション ツール Web ページから無料でダウンロードでき、ユーザーが結果をさまざまな形式で処理できる、広範な後処理機能を備えています。仮想計測器により、入力波形を選択し、回路ノード、電圧、および波形をプローブして、動的なクイック スタート ツールを作成できます。

注

これらのファイルを使用するには、TINA ソフトウェアまたは TINA-TI ソフトウェアがインストールされている必要があります。TINA-TI™ ソフトウェア フォルダから、無償の TINA-TI シミュレーション ソフトウェアをダウンロードしてください。

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、*信号 e-book : オペアンプ設計に関するブログ記事の要約*
- テキサス インスツルメンツ、*テキサス インスツルメンツ エンジニアリング材料サンプルと MIL-PRF-38535 QML クラス V 処理プロセシング*

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

Copyright © 2025 Texas Instruments Incorporated

8.5 商標

TINA-TI™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
PSpice® is a registered trademark of Cadence Design Systems, Inc.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (June 2025) to Revision B (August 2025) — **Page**

- データシートのステータスを「量産混合」から「量産データ」に変更 — 1
- フライトモデル (QMLV) から、開発中製品の注を削除 — 1
- 「電気的特性」に TID 放射線曝露後の飛行モデルの同相信号除去比仕様を追加しました。VS = ±9V — 6
- 「電気的特性」に TID 放射線曝露後の飛行モデルの同相信号除去比仕様を追加しました。V+ = 5V、V- = 0V — 7

Changes from Revision * (April 2025) to Revision A (June 2025) — **Page**

- *「特長」*から非直線性の最大値を削除 — 1
- 明確にするため、「電気的特性」のゲイン誤差仕様に「TA =–55℃～125℃」のテスト条件を追加 — 6
- 「電気的特性」から非直線性最大値を削除 VS = ±9V — 6
- 明確にするため、「電気的特性」の入力オフセット仕様に「TA = –55°C 125°C」のテスト条件を追加 — 6
- 明確にするため、「電気的特性」の「VS = ±9V」の電源除去比仕様に「TA = –55°C to 125°C」のテスト条件を追加 — 6
- 以下の「電気的特性」から短絡範囲最小値を削除。VS = ±9V — 6
- 「電気的特性」から非直線性最大値を削除 V+ = 5V、V- = 0V — 7
- 以下の「電気的特性」で、入力差動電圧範囲の仕様を最小値 1.5V、最大値 3.5V から最小値-1V、最大値 1V に変更。V+ = 5V、V- = 0V — 7
- 以下の「電気的特性」で、入力同相電圧範囲の仕様を最小-20V、最大 25V から最小-18V、最大 23V に変更。V+ = 5V、V- = 0V — 7
- 以下の「電気的特性」から短絡範囲最小値を削除。V+ = 5V、V- = 0V — 7

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
5962R2121201VXC	Active	Production	CFP (HKX) | 8	25 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	5962 R2121201VXC INA1H94-SP THA
INA1H94HKX/EM	Active	Production	CFP (HKX) | 8	1 | TUBE	Yes	NIAU	N/A for Pkg Type	-55 to 125	INA1H94HKXEM

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

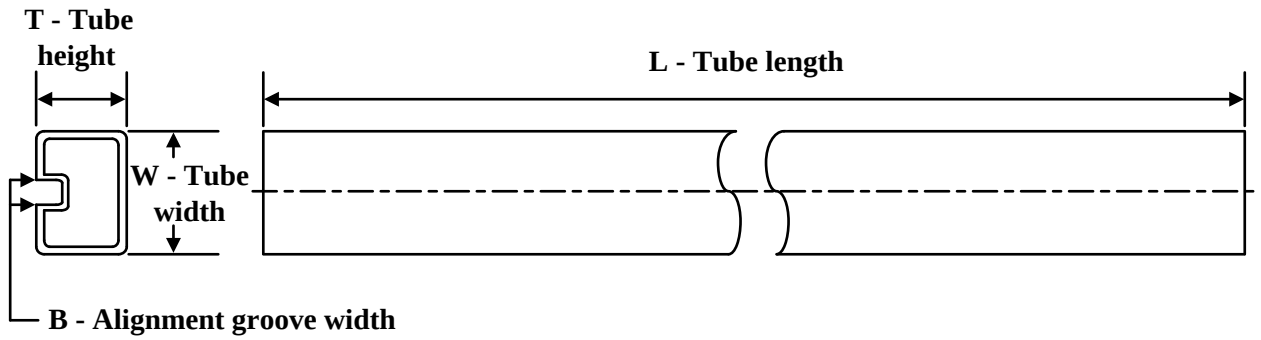
OTHER QUALIFIED VERSIONS OF INA1H94-SP :

- Catalog : INA1H94-SEP

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
5962R2121201VXC	HKX	CFP (HSL)	8	25	506.98	26.16	6220	NA
INA1H94HKX/EM	HKX	CFP (HSL)	8	1	506.98	26.16	6220	NA

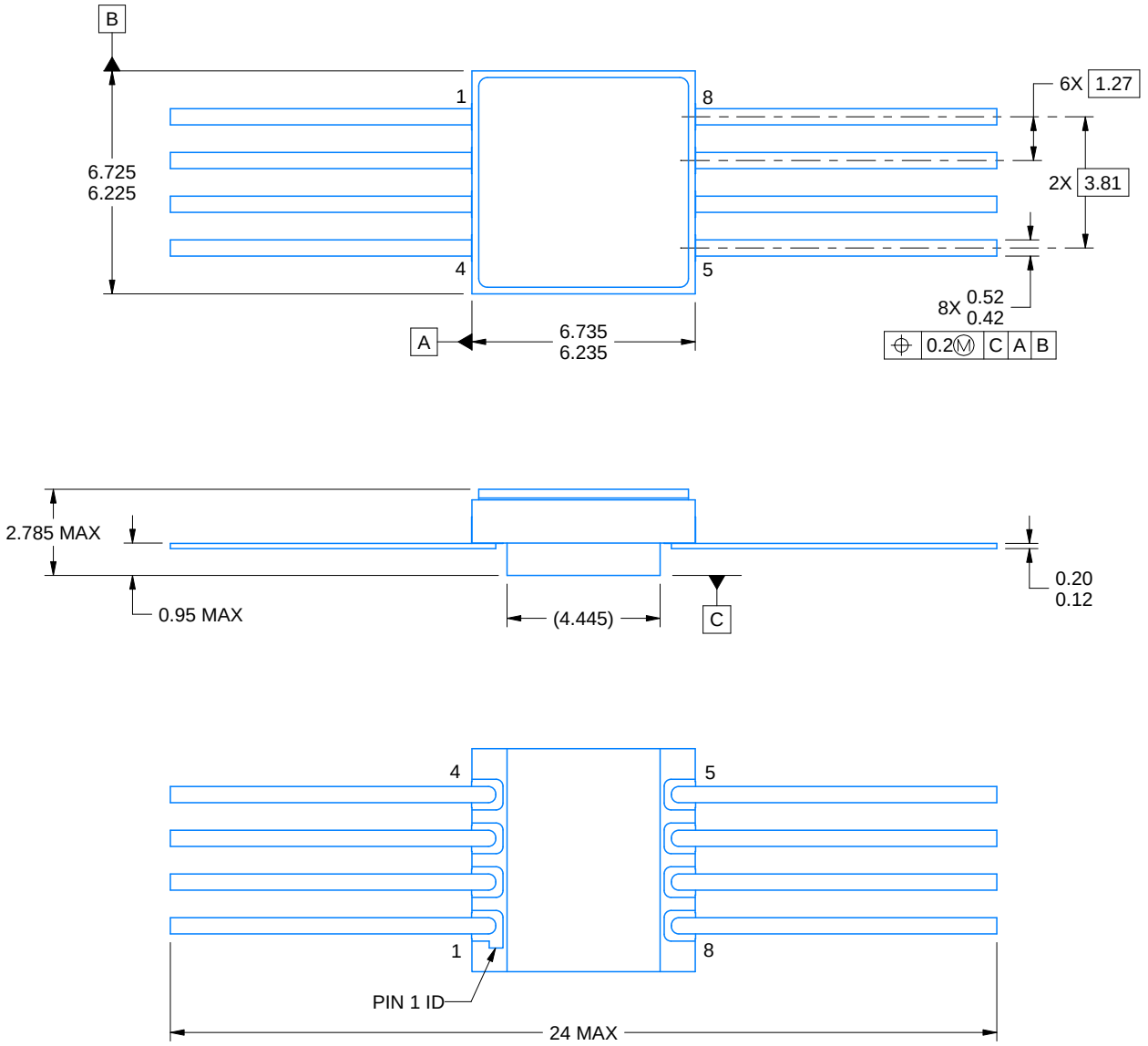


PACKAGE OUTLINE

HKX0008A

CFP - 2.785 mm max height

CERAMIC FLATPACK



4223439/C 08/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package is hermetically sealed with a metal lid.
4. The leads are gold plated.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月