

ISOW14x2 低放射、低ノイズ、高効率 DC-DC コンバータ内蔵、絶縁型 RS-485/ RS-422 トランシーバ

1 特長

- TIA/EIA-485A 規格の要件に適合またはそれを上回る性能
- データレート
 - ISOW1412: 500kbps
 - ISOW1432: 12Mbps
- 低放射、低ノイズ、低放射 DC/DC コンバータを内蔵
 - 2 層 PCB で CISPR 32 Class B および EN 55032 Class B にマージンを確保して適合
 - 25MHz 動作の低周波数パワー コンバータにより低ノイズ特性を実現
- 追加の 2Mbps GPIO チャンネル
- 高効率出力電力
 - 効率代表値: 46%
 - V_{ISOOUT} 精度: $\pm 5\%$
 - 追加出力電流: 20mA
- RS-485 用と DC/DC 用に独立した電源
 - ロジック電源 (V_{IO}): 1.71V ~ 5.5V
 - パワー コンバータ電圧 (V_{DD}): 3V ~ 5.5V
- PROFIBUS 互換の RS-485
 - 開放、短絡、アイドル バスのフェイルセーフ
 - 1/8 単位負荷、バス上に最大 256 ノード
 - グリッチの発生しないパワーアップ / パワーダウン
- 強化絶縁型と基本絶縁型のオプション
- 高 CMTI: 100kV/ μ s (標準値)
- 高い ESD バス保護
 - HBM: ± 16 kV
 - IEC 61000-4-2 接触放電: ± 8 kV
- 動作温度範囲: -40°C ~ 125°C
- 電流制限とサーマル シャットダウン
- 20 ピンのワイド SOIC パッケージ
- **安全関連認証:**
 - DIN EN IEC 60747-17 (VDE 0884-17) 準拠の VDE 強化絶縁および基本絶縁
 - UL 1577 部品認定プログラム
 - IEC 62368-1、IEC 61010-1、IEC 60601-1、GB 4943.1 認定

2 アプリケーション

- ファクトリ オートメーション
- ビル オートメーション
- 産業用輸送
- ソーラー インバータ、保護リレー
- モーター ドライブ

表 2-1. 製品情報

デバイス	パッケージ (1)	パッケージ サイズ (2)	本体サイズ (公称)
ISOW1412 ISOW1432	DFM (SOIC、20)	12.83mm × 10.30mm	12.83mm × 7.5mm
ISOW1412B ISOW1432B			

- (1) 詳細については、[メカニカル](#)、[パッケージ](#)、および[注文情報](#)を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

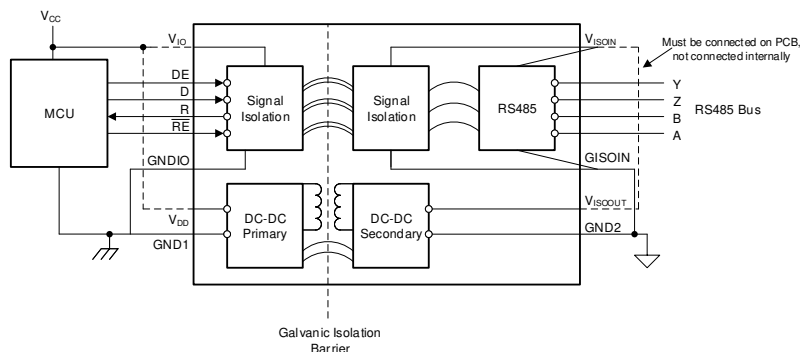


3 説明

ISOW14x2 デバイスは、絶縁型 DC/DC コンバータを内蔵し、ガルバニック絶縁された RS-485/RS-422 トランシーバです。このデバイスにより、スペースに制約のある絶縁設計において個別の絶縁電源が不要になります。低放射の絶縁型 DC-DC コンバータは、単純な 2 層 PCB でフェライトビーズを 2 個使用するだけで、CISPR 32 放射エミッション Class B 規格に適合可能です。ボード上の他の回路への電力供給には、追加の 20mA 出力電流を使用できます。2Mbps GPIO チャンネルを内蔵しているため、追加のデジタル アイソレータやフォトカプラを使わずに、診断、LED 表示、電源監視が可能です。

データレートには 2 つのオプションがあります。ISOW1412 は最大 500kbps、ISOW1432 は最大 12Mbps のデータレートに設計されています。これらのデバイスは、バイパス コンデンサ以外の外付け部品を必要とせずに、絶縁された RS-485 ポートを実現できるので、長距離通信に適しています。絶縁により通信ノード間のグラウンド ループが遮断されるため、より広い同相電圧範囲に対応できます。信号パスと電源パスは、どちらも UL1577 に準拠した 5kV_{RMS} 絶縁であり、VDE、TUV、CSA、CQC による強化絶縁と基本絶縁の認証を受けています。

ISOW14x2 は、PCB 上で V_{IO} と V_{DD} を接続して 3V ~ 5.5V の単一電源電圧で動作できます。より低いロジックレベルが必要とされる場合、1.71V ~ 5.5V のロジック電源 (V_{IO}) を分離し、3V ~ 5.5V のパワー コンバータ電源 (V_{DD}) とは独立に供給できます。これらのデバイスは、-40°C ~ +125°C の広い動作周囲温度範囲に対応しており、20 ピン DFM (SOIC-20 フットプリント互換パッケージ) で提供され、最小 8mm の沿面距離および空間距離を確保しています。



概略回路図

目次

1 特長.....	1	8.1 概要.....	31
2 アプリケーション.....	1	8.2 電源の絶縁.....	31
3 説明.....	2	8.3 信号絶縁.....	31
4 デバイス比較表.....	3	8.4 RS-485.....	31
5 ピン構成および機能.....	4	8.5 機能ブロック図.....	32
6 仕様.....	6	8.6 機能説明.....	32
6.1 絶対最大定格.....	6	8.7 デバイスの機能モード.....	34
6.2 ESD 定格.....	6	8.8 デバイス I/O 回路図.....	37
6.3 推奨動作条件.....	7	9 アプリケーションと実装.....	38
6.4 熱に関する情報.....	8	9.1 使用上の注意.....	38
6.5 電力定格.....	8	9.2 代表的なアプリケーション.....	39
6.6 絶縁仕様.....	9	9.3 電源に関する推奨事項.....	41
6.7 安全関連認証.....	10	9.4 レイアウト.....	42
6.8 安全限界値.....	10	10 デバイスおよびドキュメントのサポート.....	43
6.9 電気的特性.....	11	10.1 ドキュメントのサポート.....	43
6.10 電源電流特性、 $V_{ISOOUT} = 3.3V$	13	10.2 ドキュメントの更新通知を受け取る方法.....	43
6.11 電源電流特性、 $V_{ISOOUT} = 5V$	15	10.3 サポート・リソース.....	43
6.12 スイッチング特性、 $V_{ISOOUT} = 3.3V$	16	10.4 商標.....	43
6.13 スイッチング特性、 $V_{ISOOUT} = 5V$	18	10.5 静電気放電に関する注意事項.....	43
6.14 絶縁特性曲線.....	19	10.6 用語集.....	43
6.15 代表的特性.....	20	11 改訂履歴.....	43
7 パラメータ測定情報.....	28	12 メカニカル、パッケージ、および注文情報.....	44
8 詳細説明.....	31		

4 デバイス比較表

部品番号	絶縁	二重	データレート	パッケージ
ISOW1412/ISOW1412B	強化絶縁 / 基本絶縁	フル	500Kbps	20-DFM(SOIC)
ISOW1432/ISOW1432B	強化絶縁 / 基本絶縁	フル	12Mbps	20-DFM(SOIC)

5 ピン構成および機能

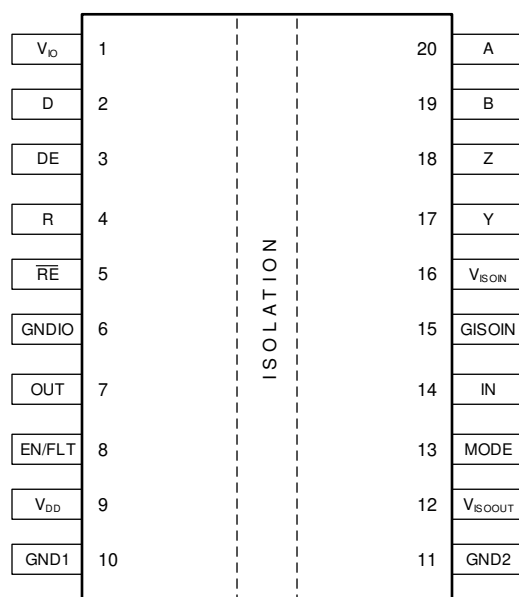


図 5-1. ISOW14x2 20 ピン DFM (上面図)

表 5-1. ピンの機能

ピン		タイプ ⁽¹⁾	説明
名称	番号		
V _{IO}	1	--	サイド 1 ロジック電源
D	2	I	データ入力
DE	3	I	ドライバ イネーブル。ピンがフローティングの場合、ドライバは無効化されます (内部プルダウン抵抗)
R	4	O	受信データ出力
RE	5	I	レシーバ イネーブル。ピンがフローティングの場合、レシーバ バッファは無効化されます (内部プルアップ抵抗)
GNDIO	6	--	V _{IO} のグラウンド接続 GNDIO と GND1 は、PCB 上で直接短絡する必要があります。
OUT	7	O	汎用ロジック出力
EN/FLT	8	I/O	マルチファンクション パワー コンバータ イネーブル入力ピンおよびフォルト出力ピン。入力ピンまたは出力ピンとしてのみ使用できます。 - このピンをパワー コンバータのイネーブル入力ピンとして使用すると、内蔵の DC/DC パワー コンバータがイネーブル / ディセーブルになります。マイコンに直接接続するか、直列電流制限抵抗を介して接続し、イネーブル入力ピンとして使用します。DC/DC パワー コンバータは、EN が High (V_{IO} 接続時) のときにイネーブルになり、Low (GND1 接続時) のときにディセーブルになります。EN がフローティングの場合、DC/DC コンバータはイネーブルになります (内部プルアップ抵抗)。 - このピンがフォルト出力ピンとして使用されている場合、パワー コンバータが正常に動作していないときに、このピンからアラート信号が供給されます。このピンはアクティブ Low です。フォルト出力ピンとして使用するには、5kΩ またはそれ以上のプルアップ抵抗を介してマイコンに接続します。
V _{DD}	9	--	サイド 1 DC/DC コンバータ電源
GND1	10	--	V _{IO} のグラウンド接続 GNDIO と GND1 は、PCB 上で直接短絡する必要があります。
GND2	11	--	V _{ISOOUT} のグラウンド接続 GND2 と GISOIN は、PCB 上で直接短絡するか、フェライト ビーズを使用して接続する必要があります。
V _{ISOOUT}	12	--	絶縁型パワー コンバータの出力電圧 V _{ISOOUT} と V _{ISOIN} は、PCB 上で直接短絡するか、フェライト ビーズを使用して接続する必要があります。
モード	13	I	モード選択。RS-485 トランシーバを 3.3V 電源で動作させるには、MODE を GND2 に接続します。RS-485 トランシーバを 5V 電源の PROFIBUS モードで動作させるには MODE を V _{ISOOUT} に接続します (内部プルダウン抵抗)
IN	14	I	汎用ロジック入力
GISOIN	15	--	V _{ISOIN} のグラウンド接続 GND2 と GISOIN は、PCB 上で直接短絡するか、フェライト ビーズを使用して接続する必要があります。
V _{ISOIN}	16	--	RS485 のサイド 2 の電源電圧。V _{ISOOUT} と V _{ISOIN} は、PCB 上で直接短絡するか、フェライト ビーズを使用して接続する必要があります。
Y	17	O	RS-485 ドライバ非反転出力
Z	18	O	RS-485 ドライバ反転出力
B	19	I	RS-485 レシーバ反転入力
A	20	I	RS-485 レシーバ非反転入力

(1) I = 入力、O = 出力; I/O = 入力または出力

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2)}

		最小値	最大値	単位
V_{DD}	パワー コンバータ電源電圧	-0.5	6	V
V_{ISOIN}	絶縁電源電圧、RS-485 トランシーバ用入力電源	-0.5	6	V
V_{ISOOUT}	絶縁型電源電圧、パワー コンバータ出力 (RS485 モード、MODE = GND2)	-0.5	4	V
V_{ISOOUT}	絶縁型電源電圧、パワー コンバータ出力 (Profibus モード、MODE = V_{ISOOUT})	-0.5	6	V
V_{IO}	ロジック電源電圧	-0.5	6	V
V_{BUS}	バス ピンの電圧 (A、B、Y、Z (GND2 基準))	-12	15	V
V_{LOGIC_IO}	ロジック I/O 電圧レベル (D、DE、 $\overline{RE}$ 、R、EN、OUT)	-0.5	$V_{IO} + 0.5$ ⁽³⁾	V
	IN	-0.5	$V_{ISOIN} + 0.5$	V
	モード	-0.5	$V_{ISOOUT} + 0.5$	V
I_O	R ピンおよび OUT ピンの出力電流	-15	15	mA
T_J	接合部温度	-40	150	°C
T_{stg}	保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 差動 I/O バス電圧を除くすべての電圧値は、ローカル グランド ピン (GND1 または GND2) を基準としています。差動 I/O バス電圧を除くすべての電圧値は、グランド端子を基準としたピーク電圧値です。
- (3) 最大電圧は、6V より大きくしてはなりません。

6.2 ESD 定格

				値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	バス ピンを除くすべてのピン	±3000	V
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	バス ピンは GND2 を基準 (同じ側)	±16000	V
$V_{(ESD)}$	静電放電	荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 ⁽²⁾		±1500	V
$V_{(ESD)}$	静電放電	IEC 61000-4-2 接触放電	バス ピンおよび GND1 (バリアの両側)	±8000	V
$V_{(ESD)}$	静電放電	IEC 61000-4-2 接触放電	バス ピンおよび GND2 (同じ側)	±8000	V

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

			最小値	公称値	最大値	単位
V _{IO}	ロジック電源電圧	1.8V 動作	1.71		1.89	V
		2.5V、3.3V、および 5V 動作	2.25		5.5	
V _{DD}	パワー コンバータ電源電圧		3		5.5	V
V _{DD(UVLO+)}	パワー コンバータ電源が立ち上がる時の正のスレッシュホールド			2.8	2.93	V
V _{DD(UVLO-)}	パワー コンバータ電源が立ち下がる時の正のスレッシュホールド		2.40	2.55		V
V _{HYS1(UVLO)}	パワー コンバータ電源電圧ヒステリシス		0.15	0.25		V
V _{IO(UVLO+)}	ロジック電源電圧の立ち上がりスレッシュホールド				1.7	V
V _{IO(UVLO-)}	ロジック電源電圧の立ち下がりスレッシュホールド		1			V
V _{HYS2(UVLO)}	ロジック電源電圧ヒステリシス		75	125		mV
V _{BUS}	任意のバス端子での入力電圧 (GND2 または同相モードを基準にして個別に)		-7		12	V
V _{IH}	High レベル入力電圧 (D、DE、EN、および $\overline{RE}$ 入力)		$0.7 \times V_{IO}$		V _{IO}	V
	High レベル入力電圧 (IN 入力)		$0.7 \times V_{ISOIN}$		V _{ISOIN}	V
V _{IL}	Low レベル入力電圧 (D、DE、EN および $\overline{RE}$ 入力)		0		$0.3 \times V_{IO}$	V
	Low レベル入力電圧 (IN 入力)		0		$0.3 \times V_{ISOIN}$	V
V _{ID}	差動入力電圧、(B を基準としたレシーバ端末 A)		-12		12	V
I _{O(DRV)}	出力電流、ドライバ (Y、Z)		-60		60	mA
I _O	出力電流、R および OUT ピン	V _{IO} = 4.5 ~ 5.5V	-4		4	mA
		V _{IO} = 3 ~ 3.6V	-2		2	mA
		V _{IO} = 2.25 ~ 2.75V、1.71 ~ 1.89V	-1		1	mA
R _L	バスでの差動負荷抵抗		54			Ω
1/t _{UI}	信号速度	ISOW1412			500	kbps
1/t _{UI}	信号速度	ISOW1432			12	Mbps
DR	GPIO チャネルのデータレート				2	Mbps
t _{pwrap}	入力電源印加後のパワーアップ時間 (絶縁出力電源が設定点の 90% に達した後、データ送信を開始できます)		5			ms
T _A	動作時周囲温度 (MODE = GND2)、V _{ISOOUT} ⁽¹⁾ で利用可能な追加電流なし		-40		125	°C
	動作時周囲温度 (MODE = GND2)、V _{ISOOUT} ⁽¹⁾ で 20mA の追加電流を利用可能		-40		105	°C
	動作時周囲温度 (MODE = V _{ISOOUT})、DE で 50% のデューティ サイクル、V _{ISOOUT} ⁽¹⁾ で利用可能な追加電流なし		-40		125	°C
	動作時周囲温度 (MODE = V _{ISOOUT})、V _{ISOOUT} ⁽¹⁾ で利用可能な追加電流なし		-40		105	°C
	動作時周囲温度 (MODE = V _{ISOOUT})、V _{ISOOUT} ⁽¹⁾ で 20mA の追加電流を利用可能		-40		85	°C

(1) 追加の電流は VDD=5V ± 10% モードでのみ利用可能です

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		ISOW14x2	単位
		DFM	
		20 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	68.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	20.9	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	44.8	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	13	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	44	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	--	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。
[SPRA953](#)

6.5 電力定格

パラメータ		テスト条件	最小値	標準値	最大値	単位
P_D	最大消費電力 (両サイド)	ISOW1412: $V_{DD} = V_{IO} = 5.5V$, $MODE = V_{ISOOUT}$, $T_J = 150^\circ C$, Y-Z 負荷 = $54\Omega \parallel 50pF$, Y を A に短絡、Z を B(ループバック) に短絡、R の負荷 = $15pF$, 250kHz 50% デューティ サイクル方形波を D ピンに 入力、 $V_{DE} = V_{IO}$, $V_{RE} = GND1$			1060	mW
P_{D1}	最大消費電力 (サイド 1)				490	mW
P_{D2}	最大消費電力 (サイド 2)				570	mW
P_D	最大消費電力 (両サイド)	ISOW1432: $V_{DD} = V_{IO} = 5.5V$, $MODE = V_{ISOOUT}$, $T_J = 150^\circ C$, Y-Z 負荷 = $54\Omega \parallel 50pF$, Y を A に短絡、Z を B(ループバック) に短絡、R の負荷 = $15pF$, 6MHz 50% デューティ サイクル方形波を D ピンに入 力、 $V_{DE} = V_{IO}$, $V_{RE} = GND1$			1110	mW
P_{D1}	最大消費電力 (サイド 1)				510	mW
P_{D2}	最大消費電力 (サイド 2)				600	mW

6.6 絶縁仕様

パラメータ		テスト条件	値	単位
一般				
CLR	外部空間距離 ⁽¹⁾	空気を介した最短のピン間距離	>8	mm
CPG	外部沿面距離 ⁽¹⁾	パッケージ表面に沿った最短のピン間距離	>8	mm
DTI	絶縁物を介した距離	最小内部ギャップ (内部距離 - 容量性信号絶縁)	>17	μm
		最小内部ギャップ (内部距離 - トランスによる電力絶縁)	>120	
CTI	比較トラッキング インデックス	DIN EN 60112 (VDE 0303-11)、IEC 60112	>600	V
	材料グループ	IEC 60664-1 に準拠	I	
	IEC 60664-1 に準拠した過電圧カテゴリ	定格商用電源 V _{RMS} が 150V 以下	I-IV	
		定格商用電源 V _{RMS} が 300V 以下	I-IV	
		定格商用電源 V _{RMS} が 600V 以下	I-IV	
		定格商用電源 V _{RMS} が 1000V 以下	I-III	
DIN EN IEC 60747-17 (VDE 0884-17) ⁽²⁾				
V _{IORM}	最大反復ピーク絶縁電圧	AC 電圧 (バイポーラ)	1500	V _{PK}
V _{IOWM}	最大動作絶縁電圧	AC 電圧 (正弦波)、絶縁膜経時破壊 (TDDb) テスト	1000	V _{RMS}
		DC 電圧	1500	V _{DC}
V _{IOTM}	最大過渡絶縁電圧	V _{TEST} = V _{IOTM} 、t = 60s (認定)、 V _{TEST} = 1.2 × V _{IOTM} 、t = 1s (100% 出荷時テスト)	7071	V _{PK}
V _{IOSM}	最大サージ絶縁電圧 ISOW14x2 ⁽³⁾	IEC 62368-1 に準拠したテスト方法、1.2/50μs 波形	10000	V _{PK}
V _{IOSM}	最大サージ絶縁電圧 ISOW14x2B ⁽³⁾	IEC 62368-1 に準拠したテスト方法、1.2/50μs 波形	7800	V _{PK}
q _{pd}	見掛けの電荷 ⁽⁴⁾	方法 a: I/O 安全テスト サブグループ 2/3 の後、 V _{ini} = V _{IOTM} 、t _{ni} = 60s、 V _{pd(m)} = 1.2 × V _{IORM} 、t _m = 10s	≤ 5	pC
		方法 a: 環境テスト サブグループ 1 の後、 V _{ini} = V _{IOTM} 、t _{ni} = 60s、 ISOW14x2: V _{pd(m)} = 1.6 × V _{IORM} 、t _m = 10s ISOW14x2B: V _{pd(m)} = 1.2 × V _{IORM} 、t _m = 10s	≤ 5	
		方法 b1: ルーチン テスト (100% 出荷時テスト) に、 V _{ini} = 1.2 × V _{IOTM} 、t _{ni} = 1s、 ISOW14x2: V _{pd(m)} = 1.875 × V _{IORM} 、t _m = 1s (メソッド b1) ISOW14x2B: V _{pd(m)} = 1.5 × V _{IORM} 、t _m = 1s (メソッド b1)、ま たは V _{pd(m)} = V _{ini} 、t _m = t _{ni} (メソッド b2)	≤ 5	
C _{IO}	絶縁バリア容量、入力から出力へ ⁽⁵⁾	V _{IO} = 0.4 sin (2πft), f = 1MHz	≒3.5	pF
R _{IO}	絶縁抵抗、入力から出力へ ⁽⁵⁾	V _{IO} = 500V、T _A = 25°C	>10 ¹²	Ω
		V _{IO} = 500V (100°C ≤ T _A ≤ 125°C時)	>10 ¹¹	Ω
		V _{IO} = 500V (T _S = 150°C時)	>10 ⁹	Ω
	汚染度		2	
	耐候性カテゴリ		40/125/21	
UL 1577				
V _{iso}	絶縁耐圧	V _{TEST} = V _{iso} = 5000V _{RMS} 、t = 60s (認定)、 V _{TEST} = 1.2 × V _{iso} = 6000V _{RMS} 、t = 1s (100% 出荷時テスト)	5000	V _{RMS}

- (1) 沿面距離および空間距離の要件は、アプリケーション個別の機器絶縁規格に従って適用する必要があります。沿面距離および空間距離を維持するために、プリント基板上でアイソレータの取り付けパッドによってこの距離が短くならないように注意して基板を設計する必要があります。場合によっては、プリント基板上の沿面距離と空間距離が等しくなります。プリント基板上にグループやリブを設けるなどの技法を使用して、これらの仕様値を大きくすることができます。
- (2) ISOW14x2 は安全な電氣的絶縁に適しており、ISOW14x2B は安全定格内のみでの基本的な電氣的絶縁に適しています。安全定格への準拠は、適切な保護回路によって保証する必要があります。
- (3) テストは、絶縁バリアの固有サージ耐性を判定するため、気中または油中で実行されます。
- (4) 見掛けの放電電荷とは、部分放電 (pd) により発生する放電です。
- (5) 絶縁バリアのそれぞれの側にあるすべてのピンを互いに接続して、2 端子のデバイスを構成します。

6.7 安全関連認証

VDE	CSA	UL	TUV	CQC
DIN EN IEC 60747-17 (VDE 0884-17) による認証	IEC 62368-1、IEC 61010-1、IEC 60601-1 による認証	UL 1577 部品認定プログラムによる認証	EN 61010-1 および EN 62368-1 による認証	GB 4943.1 に従う認証
証明書番号: 40040142 (強化) 40047657 (基本)	マスタ契約書番号:220991	ファイル番号:E181974	顧客 ID 番号:77311	認証書番号:CQC21001297517

6.8 安全限界値

安全限界値の目的は、入力または出力回路の故障による絶縁バリアの損傷の可能性を最小限に抑えることです。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _S	安全入力、出力、または電源電流 ⁽¹⁾	R _{θJA} = 68.5°C/W、V _I = 5.5V、T _J = 150°C、T _A = 25°C、 図 6-1 を参照			332	mA
		R _{θJA} = 68.5°C/W、V _I = 3.6V、T _J = 150°C、T _A = 25°C、 図 6-1 を参照			507	
P _S	安全入力、出力、または合計電力 ⁽¹⁾	R _{θJA} = 68.5°C/W、T _J = 150°C、T _A = 25°C、 図 6-2 を参照			1826	mW
T _S	安全温度 ⁽¹⁾				150	°C

- (1) 最高安全温度 T_S は、本デバイスに規定された最大接合部温度 T_J と同じ値です。I_S および P_S パラメータはそれぞれ安全電流と安全電力を示します。I_S および P_S の最大限界値を超過してはなりません。これらの制限値は周囲温度 T_A によって変化します。「熱に関する情報」の表にある、接合部から外気への熱抵抗 R_{θJA} は、リード付き表面実装パッケージ用の高誘電率テスト基板に実装されたデバイスのものです。これらの式を使って各パラメータの値を計算します。
- T_J = T_A + R_{θJA} × P、ここで P は本デバイスで消費される電力です。
- T_{J(max)} = T_S = T_A + R_{θJA} × P_S、ここで T_{J(max)} 最大許容接合部温度です。
- P_S = I_S × V_I、ここで V_I は最大入力電圧です。

6.9 電気的特性

推奨動作条件範囲において、標準値は $V_{DD} = V_{IO} = 3.3V$ 、 $T_A = 25^\circ C$ 、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ での値です (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
デバイス						
V_{ISOOUT}	絶縁出力電源電圧	MODE = GND2, DE = GND1、D、 $\overline{RE}$ および IN はフローティング	3.135	3.3V	3.465	V
	絶縁出力電源電圧	MODE = V_{ISOOUT} , DE = GND1、D、 $\overline{RE}$ および IN はフローティング	4.75	5	5.25	V
V_{OH}	OUT ピンの出力 High 電圧	$V_{IO} = 5V \pm 10\%$, $I_{OH} = -4mA$, IN = V_{ISOIN}	$V_{IO} - 0.4$			V
	OUT ピンの出力 High 電圧	$V_{IO} = 3.3V \pm 10\%$, $I_{OH} = -2mA$, IN = V_{ISOIN}	$V_{IO} - 0.3$			V
	OUT ピンの出力 High 電圧	$V_{IO} = 2.5V \pm 10\%$, $I_{OH} = -1mA$, IN = V_{ISOIN}	$V_{IO} - 0.2$			V
	OUT ピンの出力 High 電圧	$V_{IO} = 1.8V \pm 5\%$, $I_{OH} = -1mA$, IN = V_{ISOIN}	$V_{IO} - 0.2$			V
V_{OL}	OUT ピンの出力 Low 電圧	$V_{IO} = 5V \pm 10\%$, $I_{OL} = 4mA$, IN = GND2			0.4	V
	OUT ピンの出力 Low 電圧	$V_{IO} = 3.3V \pm 10\%$, $I_{OL} = 2mA$, IN = GND2			0.3	V
	OUT ピンの出力 Low 電圧	$V_{IO} = 2.5V \pm 10\%$, $I_{OL} = 1mA$, IN = GND2			0.2	V
	OUT ピンの出力 Low 電圧	$V_{IO} = 1.8V \pm 5\%$, $I_{OL} = 1mA$, IN = GND2			0.2	V
I_I	入力電流、IN	IN は 0V または V_{ISOIN}	-25		25	μA
I_I	入力電流、EN	EN は 0V または V_{IO}	-25		25	μA
$ CM_H $	High レベル同相モードトランジエント耐性	ドライバおよびレシーバパス、 $V_{CM} = 1000V$ 、 図 7-4 を参照		100		kV/ μs
$ CM_L $	Low レベルの同相モード過渡耐性	ドライバおよびレシーバパス、 $V_{CM} = 1000V$ 、 図 7-4 を参照		100		kV/ μs
ドライバ						
$ V_{od} $	差動出力電圧の大きさ	無負荷状態のバス、 $V_{DD} = 3V \sim 3.6V$ (MODE = GND2) または $4.5V \sim 5.5V$ (MODE = V_{ISOOUT})	1.5		V_{ISOIN}	V
		$R_L = 60\Omega$, $-7V \leq V_{TEST} \leq 12V$ (図 7-1 を参照)、 $V_{DD} = 3V \sim 3.6V$, MODE = GND2	1.5		V_{ISOIN}	
		$R_L = 100\Omega$ (図 7-2 を参照) (RS-422 負荷)、 $V_{DD} = 3V \sim 3.6V$, MODE = GND2	2		V_{ISOIN}	
		$R_L = 54\Omega$ (図 7-2 を参照) (RS-485 負荷)、 $V_{DD} = 3V \sim 3.6V$, MODE = GND2	1.5		V_{ISOIN}	
$ V_{od} $	差動出力電圧の大きさ	$R_L = 54\Omega$, $V_{DD} = 4.5V \sim 5.5V$, MODE = V_{ISOOUT} 、 図 7-2 を参照	2.1		V_{ISOIN}	V
$ V_{od} $	差動出力電圧の大きさ	$R_L = 100\Omega$ (図 7-2 を参照) (RS-422 負荷)、 $V_{DD} = 4.5V \sim 5.5V$, MODE = V_{ISOOUT}	2.1		V_{ISOIN}	V
$ V_{od} $	差動出力電圧の大きさ	$R_L = 60\Omega$, $-7V \leq V_{TEST} \leq 12V$ (図 7-1 を参照)、 $V_{DD} = 4.5V \sim 5.5V$, MODE = V_{ISOOUT}	2.1		V_{ISOIN}	V
$\Delta V_{od} $	2 つの状態間の差動出力電圧の変化	$R_L = 54\Omega$ または 100Ω (図 7-2 を参照)	-200		200	mV
V_{OC}	同相出力電圧	$R_L = 54\Omega$ または 100Ω (図 7-2 を参照)	1	$0.5 \times V_{ISOIN}$	3	V
$\Delta V_{OC(SS)}$	2 つの状態間の定常同相モード出力電圧の変化	$R_L = 54\Omega$ または 100Ω (図 7-2 を参照)	-200		200	mV
$V_{OC(PP)}$	ピーク ツー ピークの同相モード出力電圧	$R_L = 54\Omega$ または 100Ω , $V_{ISOIN} = V_{ISOOUT} = 3.3V$ 、 図 7-2 を参照		400		mV
I_{OS}	短絡出力電流	$V_{DE} = V_{IO}$, $V_D = V_{IO}$ または GND1、 $-7V \leq Y$ または $Z \leq 12V$, または Y を Z に短絡、 図 7-10 を参照		180		mA

推奨動作条件範囲において、標準値は $V_{DD} = V_{IO} = 3.3V$ 、 $T_A = 25^\circ C$ 、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ での値です (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_I	入力電流、D、DE	V_D 、 V_{DE} 、0V または V_{IO}	-25		25	μA
レシーバ						
I_{I1}	バス入力電流	$V_{DE} = 0V$ 、 $V_{ISOIN} = 0V$ または $3.3V$ または $5V$ 、ISOW1412 または ISOW1432、 V_A または $V_B = -7V \sim 12V$ 、その他の入力は $0V$	-100		125	μA
V_{TH+}	正方向の入力スレッショルド電圧	$-7V \leq V_{CM} \leq 12V$	(1) を参照	-78	-20	mV
V_{TH-}	負方向の入力スレッショルド電圧	$-7V \leq V_{CM} \leq 12V$	-200	-141	(1) を参照	mV
V_{hys}	入力ヒステリシス ($V_{TH+} - V_{TH-}$)	$-7V \leq V_{CM} \leq 12V$	40	63		mV
V_{OH}	R ピンの出力 High 電圧	$V_{IO} = 5V \pm 10\%$ 、 $I_{OH} = -4mA$ 、 $V_{ID} \geq 200mV$	$V_{IO} - 0.4$			V
		$V_{IO} = 3.3V \pm 10\%$ 、 $I_{OH} = -2mA$ 、 $V_{ID} \geq 200mV$	$V_{IO} - 0.3$			
		$V_{IO} = 2.5V \pm 10\%$ 、 $I_{OH} = -1mA$ 、 $V_{ID} \geq 200mV$	$V_{IO} - 0.2$			
		$V_{IO} = 1.8V \pm 5\%$ 、 $I_{OH} = -1mA$ 、 $V_{ID} \geq 200mV$	$V_{IO} - 0.2$			
V_{OL}	R ピンの出力 Low 電圧	$V_{IO} = 5V \pm 10\%$ 、 $I_{OL} = 4mA$ 、 $V_{ID} \leq -200mV$			0.4	V
		$V_{IO} = 3.3V \pm 10\%$ 、 $I_{OL} = 2mA$ 、 $V_{ID} \leq -200mV$			0.3	
		$V_{IO} = 2.5V \pm 10\%$ 、 $I_{OL} = 1mA$ 、 $V_{ID} \leq -200mV$			0.2	
		$V_{IO} = 1.8V \pm 5\%$ 、 $I_{OL} = 1mA$ 、 $V_{ID} \leq -200mV$			0.2	
I_{OZ}	出力高インピーダンス電流、R ピン	$V_R = 0V$ または V_{IO} 、 $V_{RE} = V_{IO}$	-1		1	μA
$I_{I(RE)}$	$\overline{RE}$ ピンの入力電流	V_{RE} 、0V または V_{IO}	-25		25	μA

(1) 特定の状況では、 V_{TH+} 電圧は V_{TH-} 電圧を少なくとも V_{hys} 電圧上回るように指定されます。

6.10 電源電流特性、 $V_{ISOOUT} = 3.3V$

推奨動作条件範囲内で、 $V_{DD} = V_{IO} = 3 \sim 5.5V$ 、MODE = GND2、GND1 = GNDIO、GND2 = GISOIN (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
パワー コンバータは無効						
I _{DD}	パワー コンバータ電源電流	EN = GND1、D、DE、 $\overline{RE}$ はフローティング		0.23	0.45	mA
I _{IO}	ロジック電源電流	EN = GND1、D、DE、 $\overline{RE}$ はフローティング		0.24	0.55	mA
パワー コンバータ電源電流:ドライバはイネーブル、レシーバはディセーブル						
I _{DD}	パワー コンバータ電源電流	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω、V _D = V _{IO} 、V _{DD} = 5V ± 10%、A および B はフローティング		56	77	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω、V _D = V _{IO} 、V _{DD} = 3.3V ± 10%、A および B はフローティング		69	125	mA
I _{DD}	パワー コンバータ電源電流 入力、ISOW1412	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		62	86	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 100Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		69	88	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		90	122	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		76	131	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 100Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		84	131	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		111	158	mA
I _{DD}	パワー コンバータ電源電流 入力、ISOW1432	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		87	99	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 100Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		69	96	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		114	130	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		105	135	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 100Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		84	140	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 3.3V ± 10%		137	163	mA
パワー コンバータ電源電流:ドライバはディセーブル、レシーバはイネーブル						
I _{DD}	パワー コンバータ電源電流 入力、ISOW1412	V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 500kbps 50% デューティ V _D = V _{GND1} 、V _{DD} = 5V ± 10%、C _L on R = 15pF		16	28	mA
		V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 500kbps 50% デューティ V _D = V _{GND1} 、V _{DD} = 3.3V ± 10%、C _L on R = 15pF		18	30	
I _{DD}	パワー コンバータ電源電流 入力、ISOW1432	V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 12Mbps 50% デューティ V _D = V _{GND1} 、V _{DD} = 5V ± 10%、C _L on R = 15pF		15	22	mA
		V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 12Mbps 50% デューティ V _D = V _{GND1} 、V _{DD} = 3.3V ± 10%、C _L on R = 15pF		17	27	
パワー コンバータ電源電流:ドライバはイネーブル、レシーバはイネーブル						

推奨動作条件範囲内で、 $V_{DD} = V_{IO} = 3 \sim 5.5V$ 、MODE = GND2、GND1 = GNDIO、GND2 = GISOIN (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{DD}	パワー コンバータ電源電流入力、ISOW1412	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 500kbps 50% デューティ、V _{DD} = 5V ± 10%、C _L on R = 15pF		63	102	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 500kbps 50% デューティ、V _{DD} = 3.3V ± 10%、C _L on R = 15pF		77	129	
I _{DD}	パワー コンバータ電源電流入力、ISOW1432	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 12Mbps 50% デューティ、V _{DD} = 5V ± 10%、C _L on R = 15pF		90	105	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 12Mbps 50% デューティ、V _{DD} = 3.3V ± 10%、C _L on R = 15pF		109	138	
ロジック電源電流:ドライバはディセーブル、レシーバはディセーブル						
I _{IO}	ロジック電源電流	V _{DE} = V _{GND1} 、V _{RE} = V _{IO} 、V _D = V _{IO} 、V _{IO} = 3.3V ± 10%		3.2	6.0	mA
ロジック電源電流:ドライバはイネーブル、レシーバはイネーブル、安定						
I _{IO}	ロジック電源電流	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、V _D = V _{IO} 、ループバック ⁽¹⁾ 、V _{IO} = 3.3V ± 10%		4	6.8	mA
ロジック電源電流:ドライバはイネーブル、レシーバはイネーブル、動的						
I _{IO}	ロジック電源電流、ISOW1412	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、D = 500kbps 50% デューティの方形波、ループバック ⁽¹⁾ 、V _{IO} = 3.3V ± 10%		4.6	7.2	mA
I _{IO}	ロジック電源電流、ISOW1432	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、D = 12Mbps 50% デューティの方形波、ループバック ⁽¹⁾ 、V _{IO} = 3.3V ± 10%		4.6	7.2	mA

(1) ドライバの出力は、ループバック モードでレシーバの入力に接続されます。

6.11 電源電流特性、 $V_{ISOOUT} = 5V$

推奨動作条件範囲内で、 $V_{DD} = V_{IO} = 4.5V \sim 5.5V$ 、 $MODE = V_{ISOOUT}$ 、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
パワー コンバータは無効						
I _{DD}	パワー コンバータ電源電流	EN = GND1、D、DE、 $\overline{RE}$ はフローティング		0.23	0.45	mA
I _{IO}	ロジック電源電流	EN = GND1、D、DE、 $\overline{RE}$ はフローティング		0.24	0.55	mA
パワー コンバータ電源電流:ドライバはイネーブル、レシーバはディセーブル						
I _{DD}	パワー コンバータ電源電流	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω、V _D = V _{IO} 、V _{DD} = 5V ± 10%、A および B はフローティング		97	160	mA
I _{DD}	パワー コンバータ電源電流 入力、ISOW1412	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		123	161	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 500kbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		175	227	mA
I _{DD}	パワー コンバータ電源電流 入力、ISOW1432	V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 120Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		146	185	mA
		V _{DE} = V _{IO} 、V _{RE} = V _{IO} 、バス負荷状態 = 54Ω 50pF、D = 12Mbps 方形波 50% デューティ、V _{DD} = 5V ± 10%		202	240	mA
パワー コンバータ電源電流:ドライバはディセーブル、レシーバはイネーブル						
I _{DD}	パワー コンバータ電源電流	V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 500kbps 50% デューティ、V _D = V _{IO} 、V _{DD} = 5V ± 10%、C _L on R = 15pF		17	31	mA
I _{DD}	パワー コンバータ電源電流	V _{DE} = V _{GND1} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態および無負荷状態、A-B = 方形波 12Mbps 50% デューティ (ISOW1432) V _D = V _{IO} 、V _{DD} = 5V ± 10%、C _L on R = 15pF		24	36	mA
パワー コンバータ電源電流:ドライバはイネーブル、レシーバはイネーブル						
I _{DD}	パワー コンバータ電源電流 入力、ISOW1412	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 500kbps 50% デューティ、V _{DD} = 5V ± 10%、C _L on R = 15pF		123	207	mA
I _{DD}	パワー コンバータ電源電流 入力、ISOW1432	V _{DE} = V _{IO} 、V _{RE} = V _{GND1} 、Y および Z バス負荷状態 = 120Ω 50pF、ループバック ⁽¹⁾ 、D = 12Mbps 50% デューティ、V _{DD} = 5V ± 10%、C _L on R = 15pF		145	210	mA

(1) ドライバの出力は、ループ バック モードでレシーバの入力に接続されます。

6.12 スイッチング特性、 $V_{ISOOUT} = 3.3V$

最小値 / 最大値の仕様は推奨動作条件範囲内で、標準値は $V_{DD} = V_{IO} = 3.3V$ 、 $MODE = GND2$ ($V_{ISOOUT} = 3.3V$)、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ 、 $T_A = 25^\circ C$ の値です (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ドライバ: 500kbps デバイス (ISOW1412)						
t_r, t_f	差動出力の立ち上がり時間と立ち下がり時間	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照	190	300	600	ns
t_{PHL}, t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		450	610	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		3	40	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		56	200	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		280	600	ns
レシーバ: 500kbps デバイス (ISOW1412)						
t_r, t_f	出力の立ち上がり時間および立ち下がり時間	$C_L = 15pF$ 、 図 7-7 を参照			4	ns
t_{PHL}, t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		60	135	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$C_L = 15pF$ 、 図 7-7 を参照		2	15	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		9	30	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		8	30	ns
ドライバ: 12Mbps デバイス (ISOW1432)						
t_r, t_f	差動出力の立ち上がり時間と立ち下がり時間	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照	6	15	25	ns
t_{PHL}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		49	125	ns
t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		49	125	ns
t_{PHL}, t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		52	125	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		1	10	ns
t_{PHZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		35	125	ns
t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		35	125	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		36	125	ns
t_{PZH}	イネーブル時間	図 7-5 および 図 7-6 を参照		46	150	ns
t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		36	150	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		48	110	ns
レシーバ: 12Mbps デバイス (ISOW1432)						
t_r, t_f	出力の立ち上がり時間および立ち下がり時間	$C_L = 15pF$ 、 図 7-7 を参照			4	ns
t_{PHL}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		59	120	ns
t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		59	120	ns
t_{PHL}, t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		42	120	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$C_L = 15pF$ 、 図 7-7 を参照		1.7	10	ns
t_{PHZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		7	30	ns
t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		6	30	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		9	30	ns
t_{PZH}	イネーブル時間	図 7-8 および 図 7-9 を参照		6	30	ns
t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		5	30	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		8	30	ns
GPIO チャンネル						

最小値 / 最大値の仕様は推奨動作条件範囲内で、標準値は $V_{DD} = V_{IO} = 3.3V$ 、 $MODE = GND2$ ($V_{ISOOUT} = 3.3V$)、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ 、 $T_A = 25^{\circ}C$ の値です (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{PHL} 、 t_{PLH}	伝搬遅延時間	図 7-11 を参照		227	347	ns
PWD	パルス幅歪み、 $ t_{PHL} - t_{PLH} $			20	110	ns
t_r	出力信号の立ち上がり時間			1	4	ns
t_f	出力信号の立ち下がり時間			1	4	ns

(1) 別名パルス スキュー。

6.13 スイッチング特性、 $V_{ISOOUT} = 5V$

最小値 / 最大値の仕様は推奨動作条件範囲内で、標準値 $V_{DD} = V_{IO} = 5V$ 、 $MODE = V_{ISOOUT}$ ($V_{ISOOUT} = 5V$)、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ 、 $T_A = 25^\circ C$ の値です (特に記述のない限り)

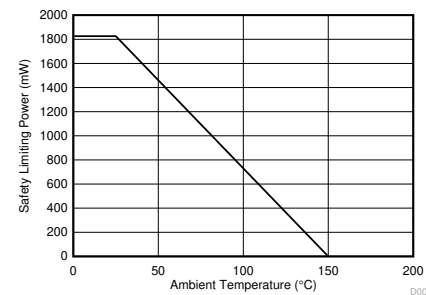
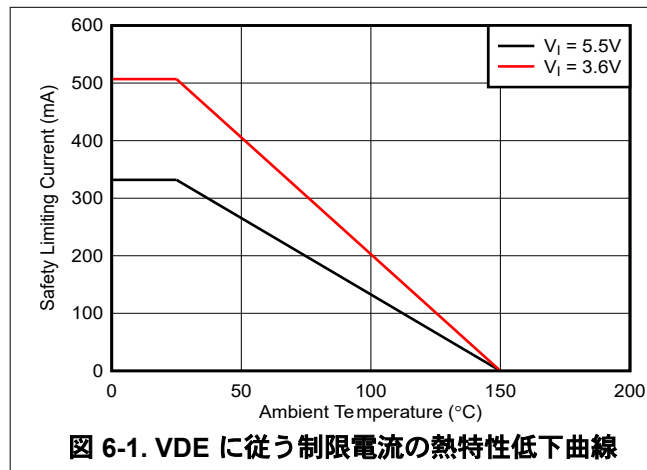
パラメータ		テスト条件	最小値	標準値	最大値	単位
ドライバ: 500kbps デバイス (ISOW1412)						
t_r, t_f	差動出力の立ち上がり時間と立ち下がり時間	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照	200	300	600	ns
t_{PHL}, t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		400	610	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		2	40	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		30	200	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		115	600	ns
レシーバ: 500kbps デバイス (ISOW1412)						
t_r, t_f	出力の立ち上がり時間および立ち下がり時間	$C_L = 15pF$ 、 図 7-7 を参照			4	ns
t_{PHL}, t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		49	135	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$C_L = 15pF$ 、 図 7-7 を参照		2	20	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		8	30	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		7	30	ns
ドライバ: 12Mbps デバイス (ISOW1432)						
t_r, t_f	差動出力の立ち上がり時間と立ち下がり時間	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照	4	10	18	ns
t_{PHL}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		40	125	ns
t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		40	125	ns
t_{PHL}, t_{PLH}	伝搬遅延	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		40	125	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$R_L = 54\Omega$ 、 $C_L = 50pF$ 、 図 7-3 を参照		2	10	ns
t_{PHZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		30	125	ns
t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		30	125	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-5 および 図 7-6 を参照		28	40	ns
t_{PZH}	イネーブル時間	図 7-5 および 図 7-6 を参照		34	150	ns
t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		25	150	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-5 および 図 7-6 を参照		33	150	ns
レシーバ: 12Mbps デバイス (ISOW1432)						
t_r, t_f	出力の立ち上がり時間および立ち下がり時間	$C_L = 15pF$ 、 図 7-7 を参照			6	ns
t_{PHL}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		55	120	ns
t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		55	120	ns
t_{PHL}, t_{PLH}	伝搬遅延	$C_L = 15pF$ 、 図 7-7 を参照		52	120	ns
PWD	パルス幅歪み ⁽¹⁾ 、 $ t_{PHL} - t_{PLH} $	$C_L = 15pF$ 、 図 7-7 を参照		2.5	10	ns
t_{PHZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		5	30	ns
t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		5	30	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	図 7-8 および 図 7-9 を参照		8	30	ns
t_{PZH}	イネーブル時間	図 7-8 および 図 7-9 を参照		4	30	ns
t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		4	30	ns
t_{PZH}, t_{PZL}	イネーブル時間	図 7-8 および 図 7-9 を参照		7	30	ns
GPIO チャンネル						

最小値 / 最大値の仕様は推奨動作条件範囲内で、標準値 $V_{DD} = V_{IO} = 5V$ 、 $MODE = V_{ISOOUT}$ ($V_{ISOOUT} = 5V$)、 $GND1 = GNDIO$ 、 $GND2 = GISOIN$ 、 $T_A = 25^{\circ}C$ の値です (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{PHL} 、 t_{PLH}	伝搬遅延時間	図 7-11 を参照		227	347	ns
PWD	パルス幅歪み、 $ t_{PHL} - t_{PLH} $			20	110	ns
t_r	出力信号の立ち上がり時間			2.2	4	ns
t_f	出力信号の立ち下がり時間			2.2	4	ns

(1) 別名パルス スキュー。

6.14 絶縁特性曲線



6.15 代表的特性

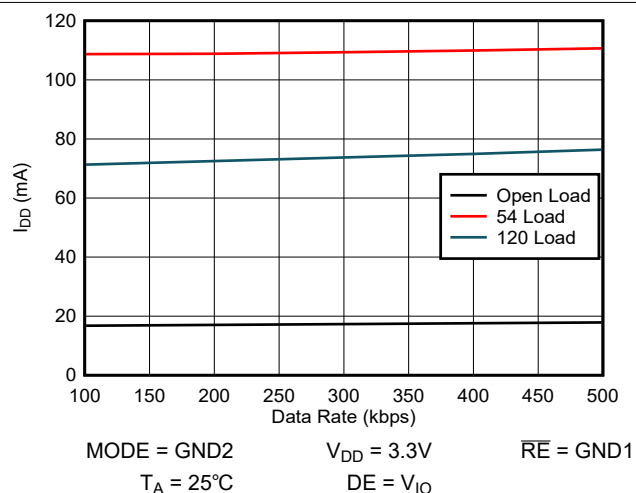


図 6-3. ISOW1412 V_{DD} 電源電流とデータ レートの関係 - RS485 モード

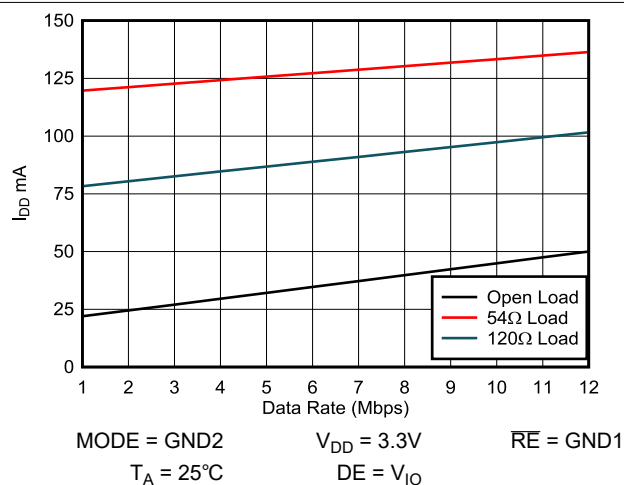


図 6-4. ISOW1432 V_{DD} 電源電流とデータ レートの関係 - RS485 モード

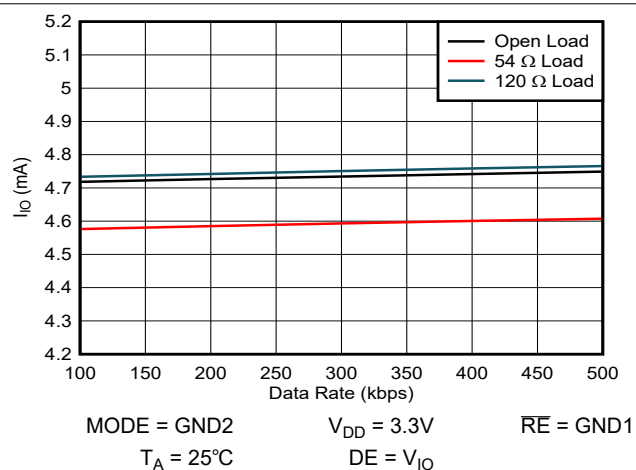


図 6-5. ISOW1412 V_{IO} 電源電流とデータ レートの関係 - RS485 モード

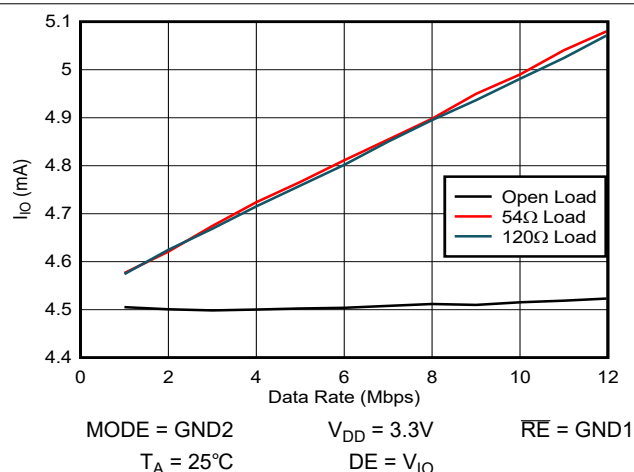


図 6-6. ISOW1432 V_{IO} 電源電流とデータ レートの関係 - RS485 モード

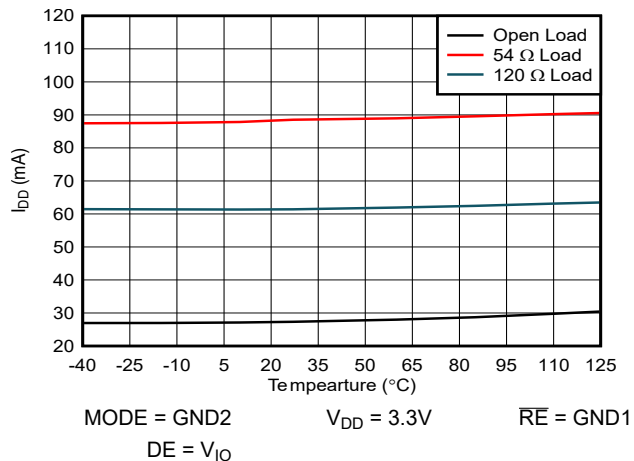


図 6-7. ISOW1412 V_{DD} 電流と温度との関係 - RS485 モード

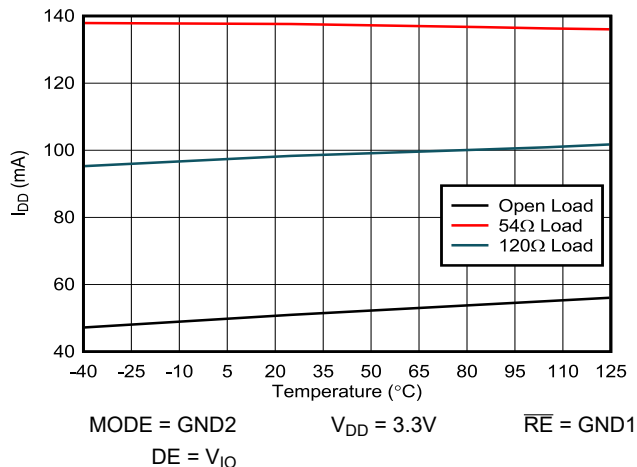


図 6-8. ISOW1432 V_{DD} 電流と温度との関係 - RS485 モード

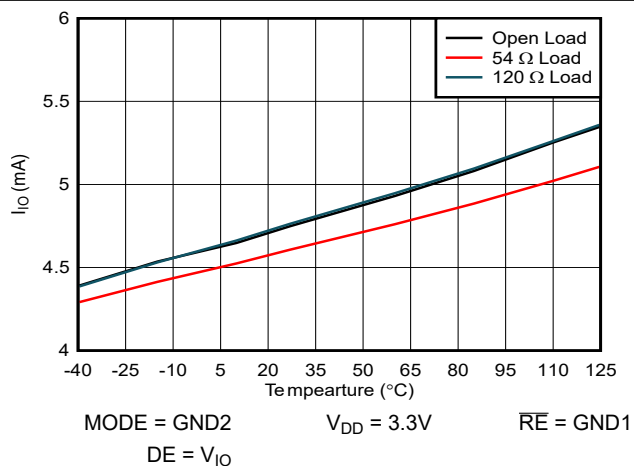


図 6-9. ISOW1412 V_{IO} 電流と温度との関係 - RS485 モード

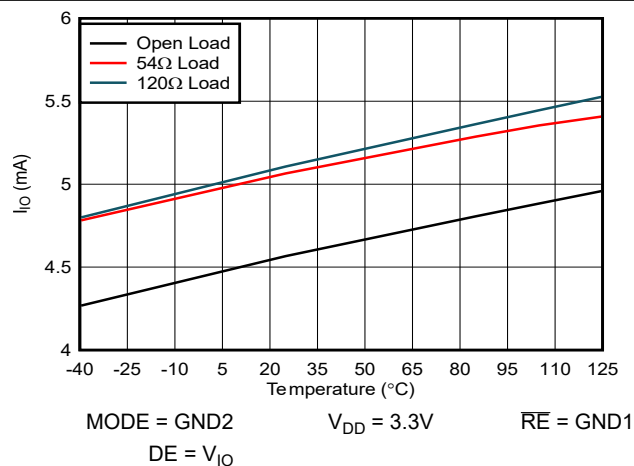


図 6-10. ISOW1432 V_{IO} 電流と温度との関係 - RS485 モード

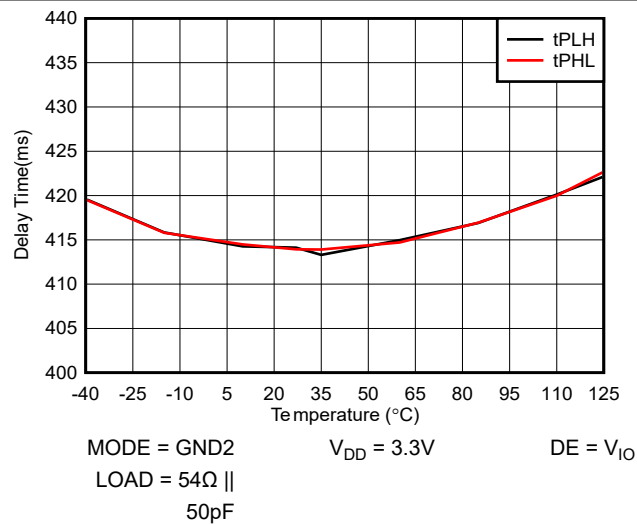


図 6-11. ISOW1412 ドライバの伝播遅延と温度の関係
- RS485 モード

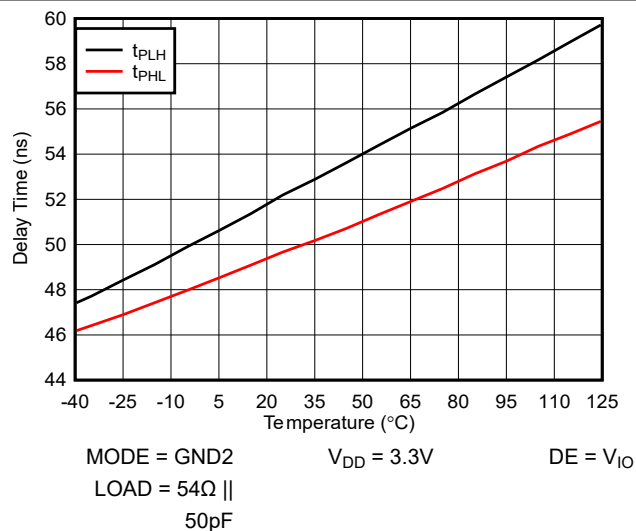


図 6-12. ISOW1432 ドライバの伝播遅延と温度の関係
- RS485 モード

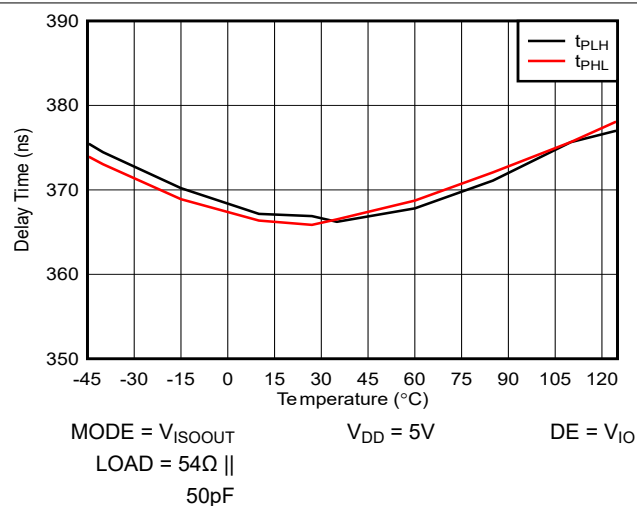


図 6-13. ISOW1412 ドライバの伝播遅延と温度の関係
- Profibus モード

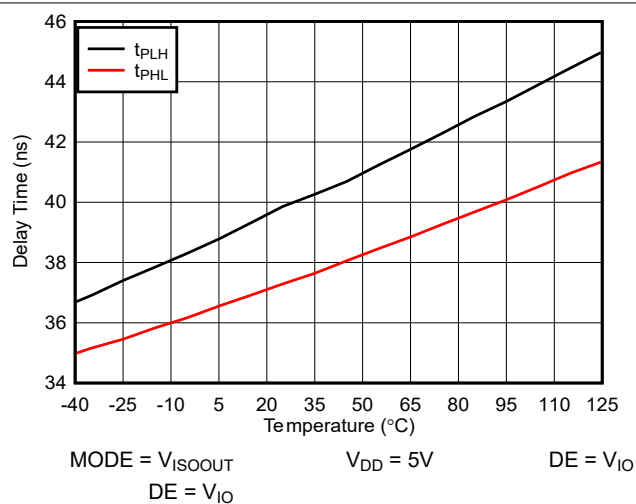


図 6-14. ISOW1432 ドライバの伝播遅延と温度の関係
- Profibus モード

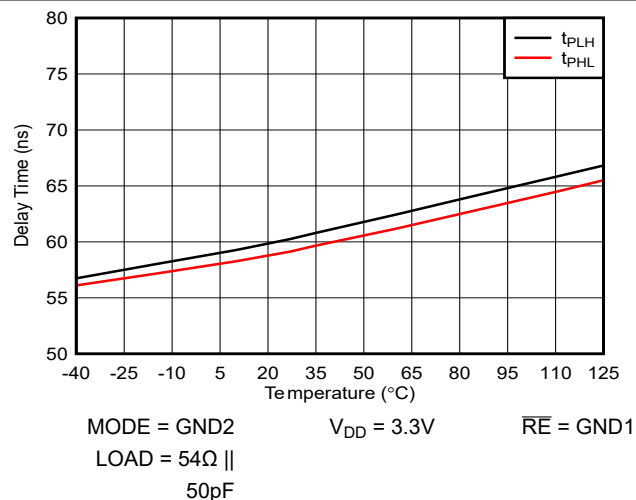


図 6-15. ISOW1412 レシーバの伝搬遅延と温度の関係
- RS485 モード

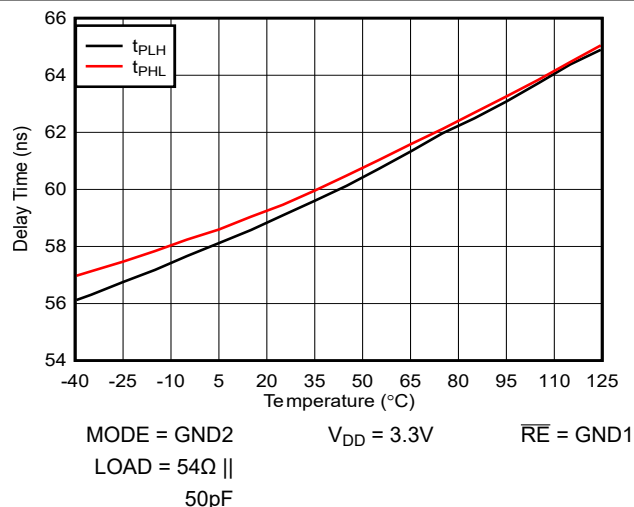


図 6-16. ISOW1432 レシーバの伝搬遅延と温度の関係
- RS485 モード

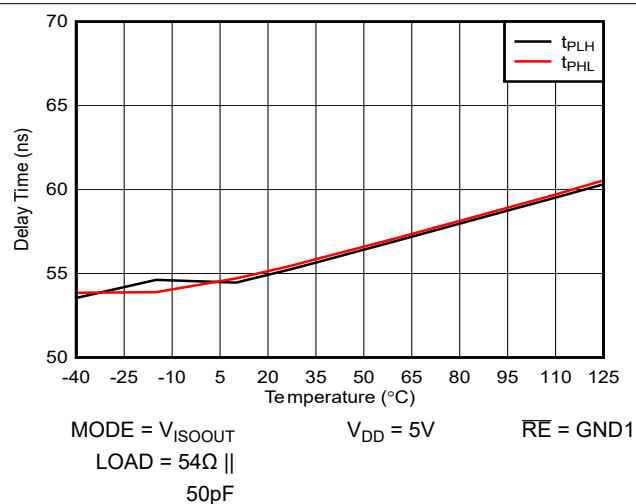


図 6-17. ISOW1412 レシーバの伝搬遅延と温度の関係
- Profibus モード

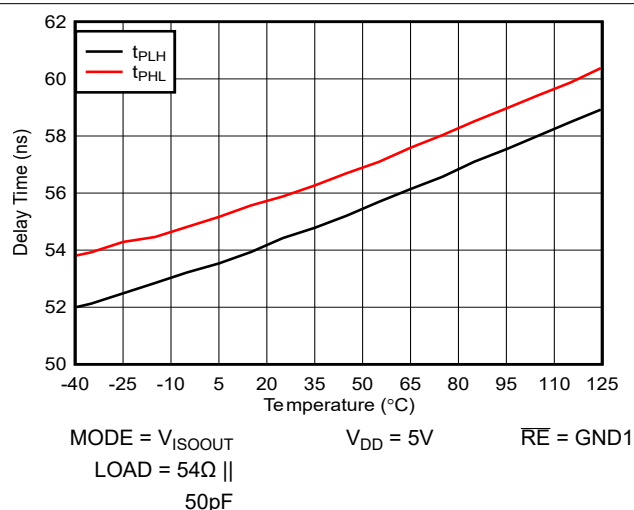
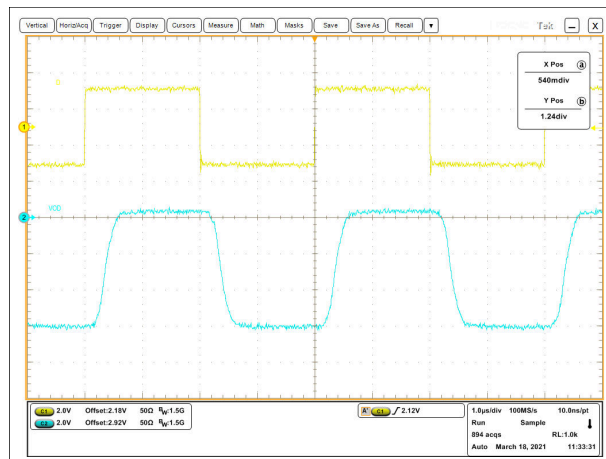
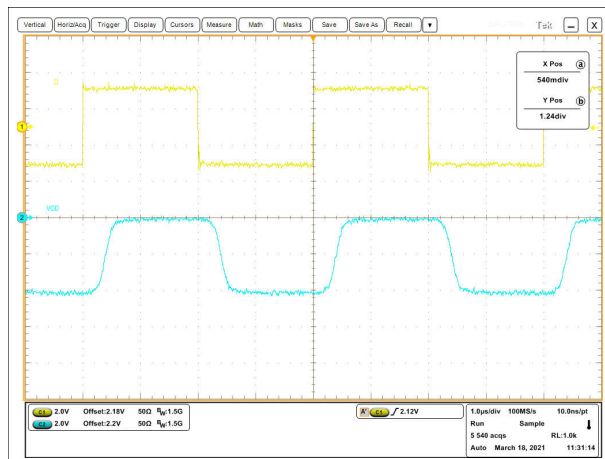


図 6-18. ISOW1432 レシーバの伝搬遅延と温度の関係
- Profibus モード



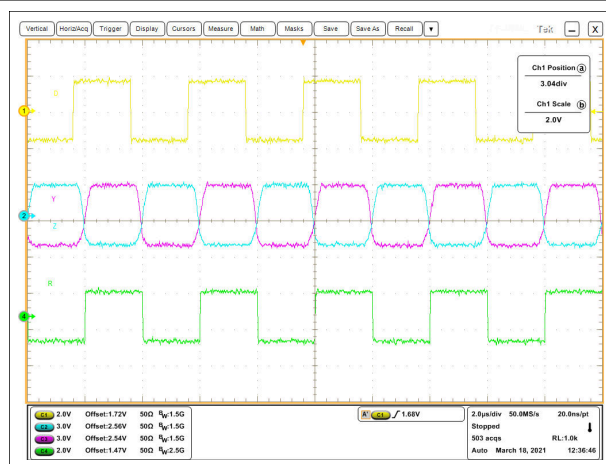
MODE = V_{ISOOUT} $V_{DD} = 5V$ $DE = V_{IO}$
LOAD = $54\Omega \parallel 50pF$ $T_A = 25^\circ C$

図 6-19. ISOW1412 ドライバの伝搬遅延 - Profibus モード



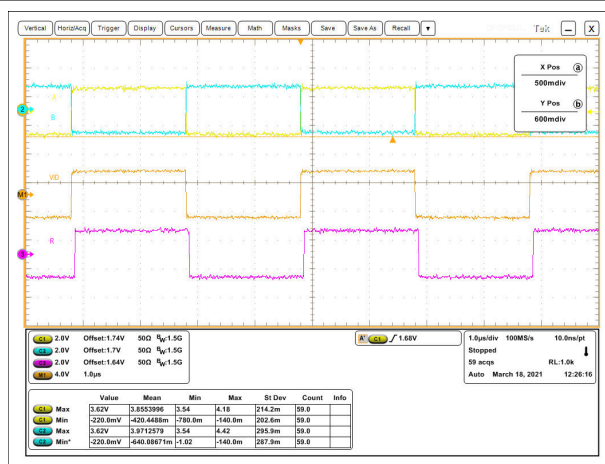
MODE = GND2 $V_{DD} = 3.3V$ $DE = V_{IO}$
LOAD = $54\Omega \parallel 50pF$ $T_A = 25^\circ C$

図 6-20. ISOW1412 ドライバの伝搬遅延 - RS485 モード



MODE = V_{ISOOUT} $V_{DD} = 5V$ $RE = GND1$
LOAD = $54\Omega \parallel 50pF$ $T_A = 25^\circ C$

図 6-21. ISOW1412 レシーバの伝搬遅延 - Profibus モード



MODE = GND2 $V_{DD} = 3.3V$ $RE = GND1$
LOAD = $54\Omega \parallel 50pF$ $T_A = 25^\circ C$

図 6-22. ISOW1412 レシーバの伝搬遅延 - RS485 モード

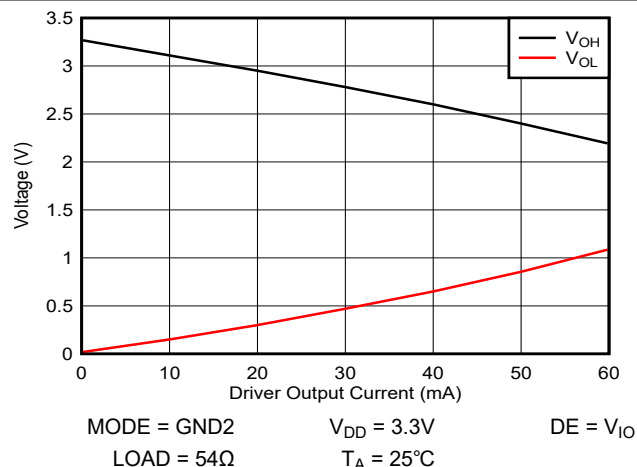


図 6-23. ISOW1412 ドライバ出力電圧とドライバ出力電流の関係 - RS485 モード

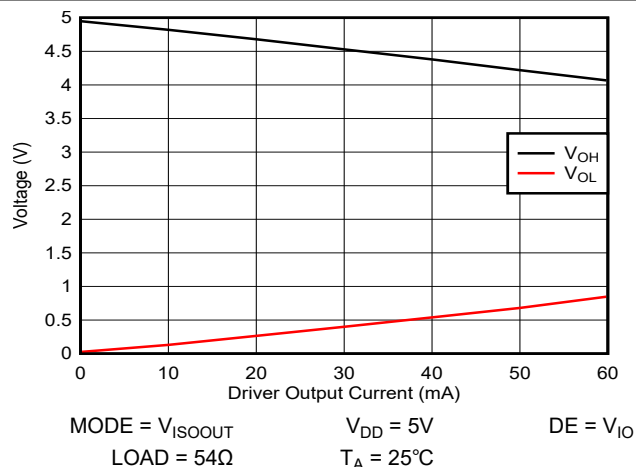


図 6-24. ISOW1412 ドライバ出力電圧とドライバ出力電流の関係 - Profibus モード

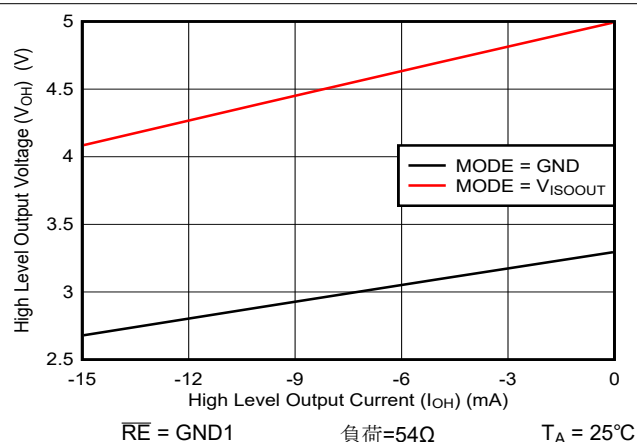


図 6-25. ISOW1412 レシーババッファの High レベル出力電圧と High レベル出力電流の関係 - RS485 および Profibus モード

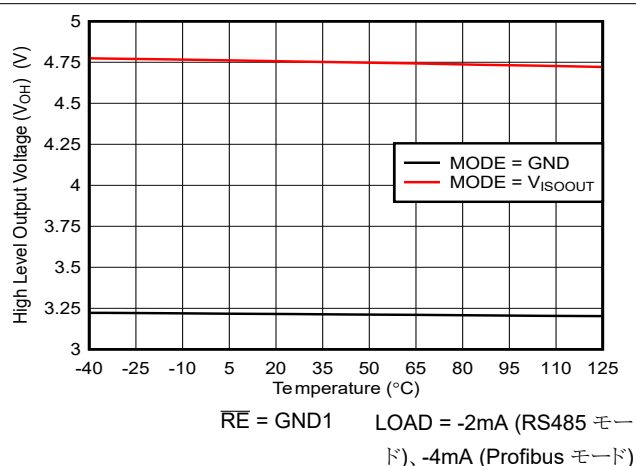


図 6-26. ISOW1412 レシーババッファの High レベル出力電圧と温度の関係 - RS485 および Profibus モード

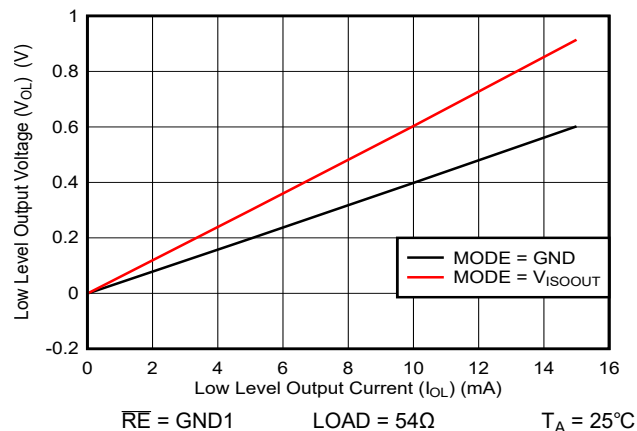


図 6-27. ISOW1412 レシーババッファの Low レベル出力電圧と Low レベル出力電流の関係 - RS485 および Profibus モード

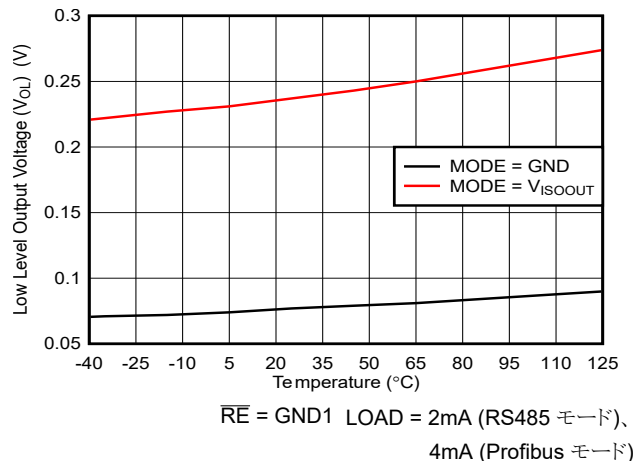


図 6-28. ISOW1412 レシーババッファの Low レベル出力電圧と温度の関係 - RS485 および Profibus モード

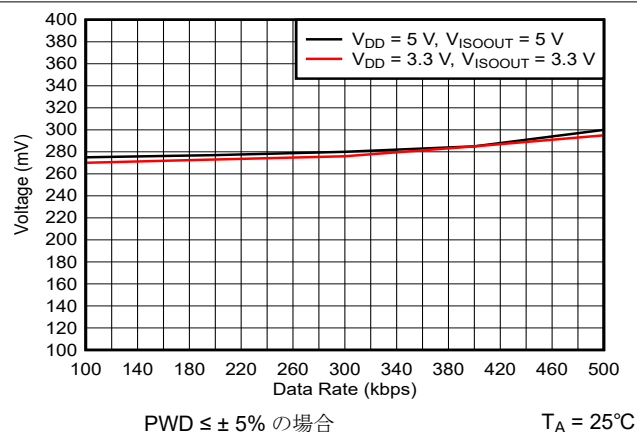


図 6-29. ISOW1412 レシーバ V_{ID} とデータ レートの関係 - RS485 および Profibus モード

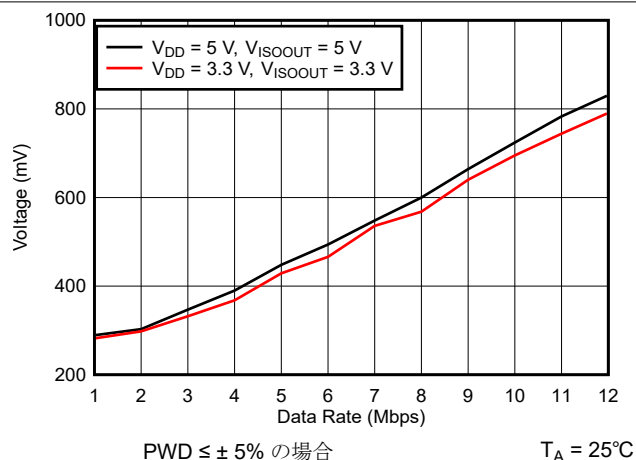
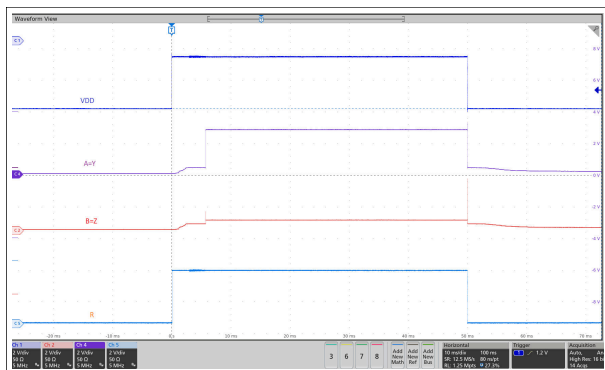
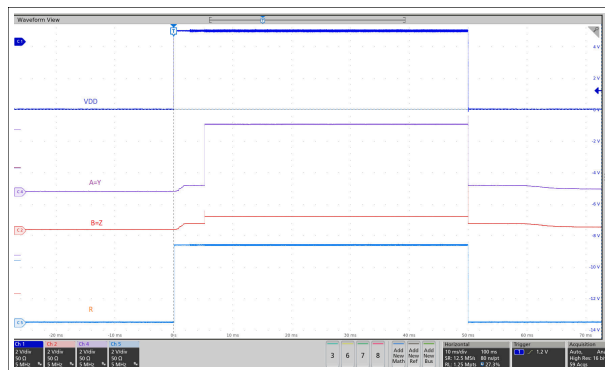


図 6-30. ISOW1432 レシーバ V_{ID} とデータ レートの関係 - RS485 および Profibus モード



MODE = GND2 D = V_{IO} DE = V_{IO}
RE = GND1 $T_A = 25^\circ\text{C}$ LOAD = $54\Omega \parallel 50\text{pF}$

図 6-31. グリッチフリーのパワーアップ/パワーダウン - RS485 モード



MODE = V_{ISOOUT} D = V_{IO} DE = V_{IO}
 $T_A = 25^\circ\text{C}$ LOAD = $54\Omega \parallel 50\text{pF}$

図 6-32. グリッチフリーのパワーアップ/パワーダウン - Profibus モード

7 パラメータ測定情報

このセクションでは、特に記述のない限り、GND1 = GNDIO、GND2 = GISOIN とします。

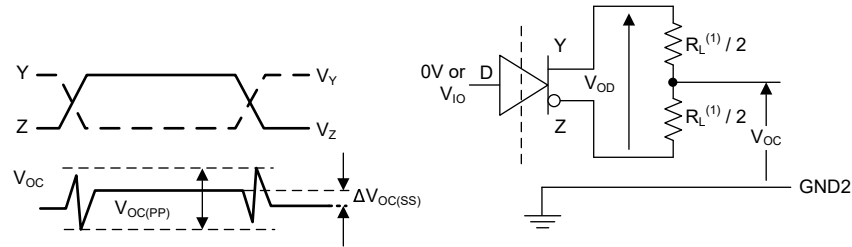
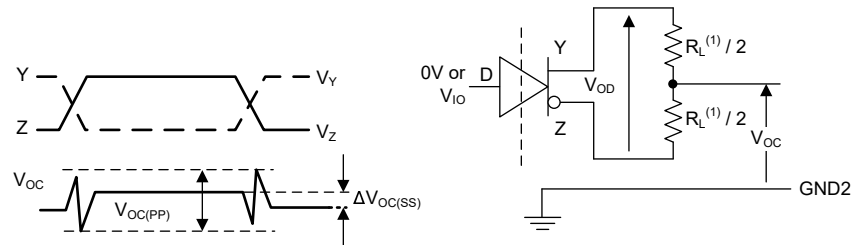
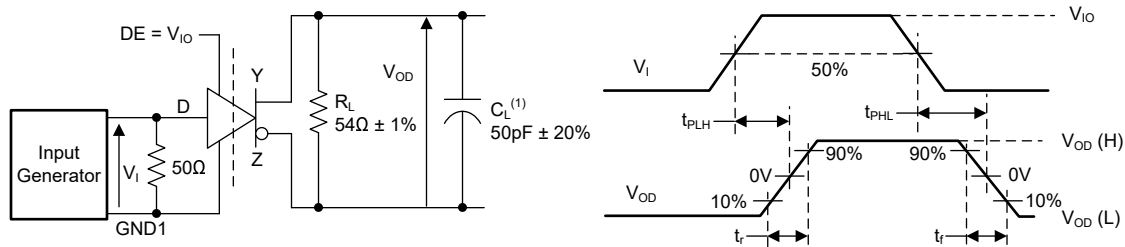


図 7-1. ドライバの電圧



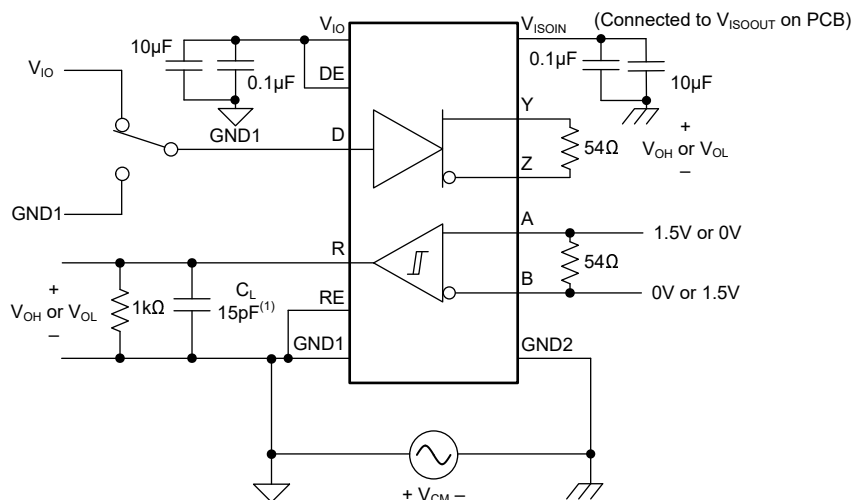
A. $R_L = 100\Omega$ (RS-422)、 $R_L = 54\Omega$ (RS-485)

図 7-2. ドライバの電圧



A. C_L には治具と計測器の容量が含まれます。

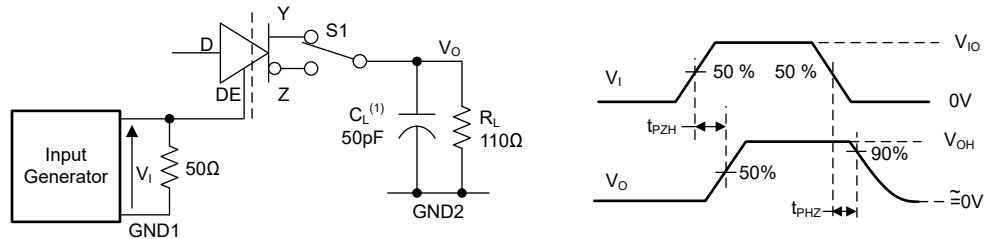
図 7-3. ドライバのスイッチング仕様



A. プローブと治具の容量が含まれます。

- B. 合否基準: デバイスは半二重と全二重の両方の条件でテストされています。CMTI パルスの印加時には、信号路と電源パスの両方が仕様準拠の領域内にある必要があります。つまり、R でビットは反転されておらず、 V_{ISOOUT} とドライバ V_{OD} の両方が電気的特性の表に記載されている仕様内にある必要があります。

図 7-4. 同相過渡耐性 (CMTI)—全二重



- A. C_L には治具と計測器の容量が含まれます。

図 7-5. ドライバのイネーブルおよびディスエーブル時間

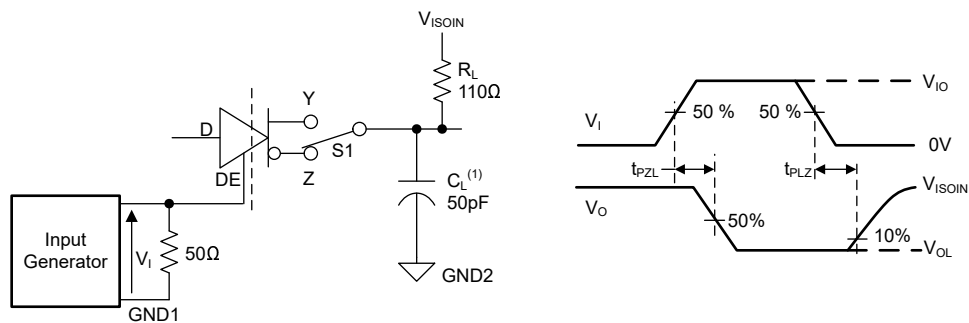
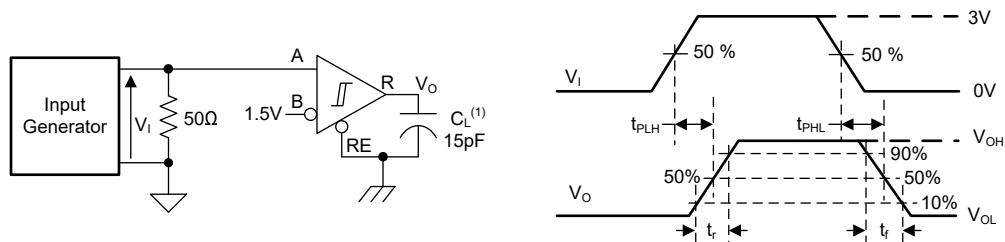


図 7-6. ドライバのイネーブルおよびディスエーブル時間



- A. C_L には治具と計測器の容量が含まれます。

図 7-7. レシーバのスイッチング仕様

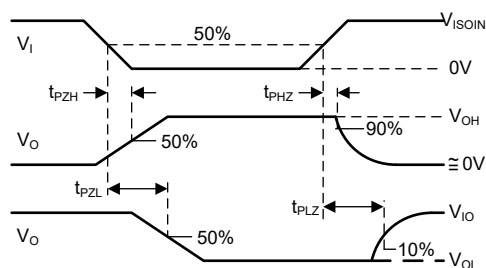


図 7-8. レシーバ イネーブルおよびディスエーブル時間

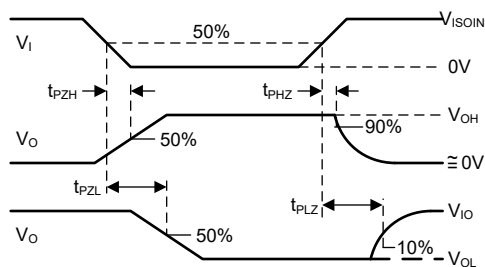
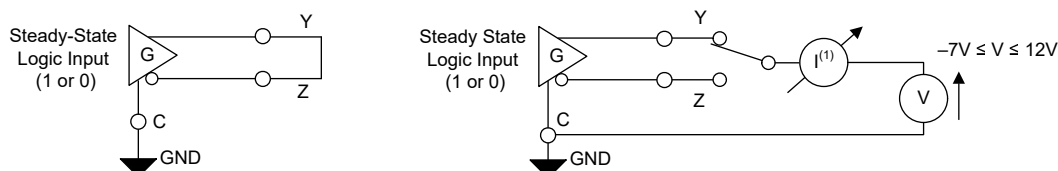
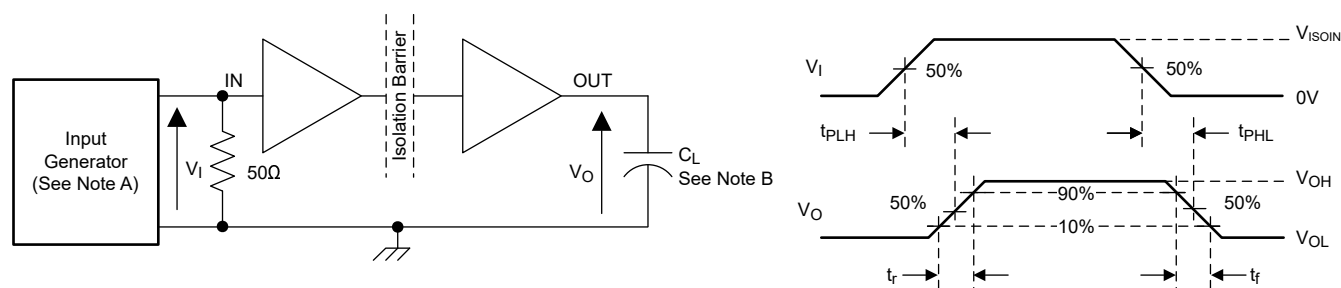


図 7-9. レシーバイネーブルおよびディスエーブル時間



A. この構成では、ドライバで損傷が持続しないようにする必要があります

図 7-10. 短絡電流制限



入力パルスは、以下の特性を持つジェネレータから供給されます。PRR ≤ 50kHz、50% デューティ サイクル、 $t_r \leq 3\text{ns}$ 、 $t_f \leq 3\text{ns}$ 、 $Z_O = 50\Omega$ 。入力ジェネレータ信号を終端するため、入力に 50Ω の抵抗が必要です。実際のアプリケーションでは、この抵抗は不要です。 $C_L = 15\text{pF}$ であり、 $\pm 20\%$ 以内の計測器および治具の容量が含まれています。

図 7-11. GPIO チャンネル：スイッチング特性試験回路と電圧波形

8 詳細説明

8.1 概要

ISOW14x2 デバイス ファミリでは、信号絶縁チャネル、統合型トランスによる電力絶縁、RS-485 トランシーバのすべてが 1 つのパッケージに統合されています。ISOW1412 は最大 500kbps の最大信号速度をサポートし、ISOW1432 は 12Mbps の最大データ レートを実現するように設計されています。図 10-1 に、ISOW14x2 デバイス ファミリの機能ブロック図を示します。

8.2 電源の絶縁

内蔵絶縁型 DC/DC コンバータは、高度な回路とオンチップ レイアウト技法により放射エミッションを低減し、標準 46% 効率を達成します。内蔵のトランスでは、絶縁バリアとして薄膜ポリマーを使用しています。パワー コンバータの出力電圧は、MODE ピンを使用して 3.3V または 5V に制御可能です。バス通信が不要な場合、電力を節約するために、EN (イネーブル) ピンを使用して DC/DC コンバータをオフにできます。出力電圧 V_{ISOOUT} を監視しており、フィードバック情報が専用の絶縁チャネルを通じて 1 次側に伝達されます。それに応じて 1 次側スイッチング段のデューティ サイクルが調整されます。パワー コンバータの高速フィードバック制御ループにより、負荷過渡時のオーバーシュートおよびアンダーシュートを低く抑えます。 V_{IO} 、 V_{DD} および V_{ISOOUT} 電源にはヒステリシス付きの低電圧ロックアウト (UVLO) が内蔵されており、ノイズの多い状況下で堅牢なフェールセーフ動作を実現します。内蔵のソフトスタート メカニズムによって突入電流を制御し、電源オン時に出力のオーバーシュートが発生することを防止します。

8.3 信号絶縁

内蔵信号絶縁チャネルは、オンオフキーイング (OOK) 変調方式を採用し、二酸化ケイ素ベースの絶縁バリアを介してデジタルデータを送信します。トランスミッタは、一方の状態を表す高周波キャリアをバリアを介して送信し、もう一方の状態を表す信号は送信しません。レシーバは、シグナル コンディショニングの後、信号を復調し、バッファ段経由で出力を生成します。信号絶縁チャネルに高度な回路手法を採用して、CMTI 性能を最大化し、高周波キャリアおよび IO バッファ スwitchングによる放射エミッションを最小化しています。図 8-2 に代表的な信号絶縁チャネルの機能ブロック図を示します。

パワー コンバータからのノイズ カップリングを信号パスから回避するため、サイド 1 のパワー コンバータ用電源 (V_{DD}) と信号パス用電源 (V_{IO}) は分離されています。サイド 2 でも同様に、パワー コンバータ出力 (V_{ISOOUT}) を PCB 上で外部から RS-485 (V_{ISOIN}) の電源に接続する必要があります。詳細について、「[レイアウトのガイドライン](#)」を参照してください。

8.4 RS-485

標準的な RS-485 ネットワークでは、複数のノードをバス上に接続でき、通信ノードの距離は最大 4000 ~ 5000 フィートにできます。このような長距離で通信を行う際、通常の非絶縁型 RS-485 トランシーバの同相モードでは不十分です。ISOW14x2 は、最大 1500Vpk の動作電圧定格の絶縁バリアを搭載しています。絶縁により、通信ノード間のグラウンド ループが切断され、グラウンドの電位差が大きい場合でもデータ転送が可能になります。これらのデバイスは、従来のトランシーバよりも標準的な差動出力電圧 (V_{OD}) が高く、ノイズ耐性が向上しています。 V_{ISOIN} が 5 V 電源に設定されている場合の最小差動出力電圧は 2.1V に規定されており、これは PROFIBUS アプリケーションの要件を満たしています。

ISOW14x2 デバイス ファミリ は、基板面積が限定されていて高集積を必要とするアプリケーション向けに設計されています。絶縁型 RS-485 ポートを完全を実現するために必要なのは、外付けのバイパス コンデンサのみです。また、このデバイス ファミリは、必要な絶縁仕様に対応するディスクリート絶縁型電源の電力トランスが大型で高価になる、高電圧アプリケーションにも適しています。このデバイス ファミリは全二重ですが、ドライバ出力 (Y、Z) を PCB のレシーバ入力 (A、B) に接続することで、半二重アプリケーションにも使用できます。このようにすることで、配線コストを削減できます。詳細については、「[アプリケーション情報](#)」を参照してください。

8.5 機能ブロック図

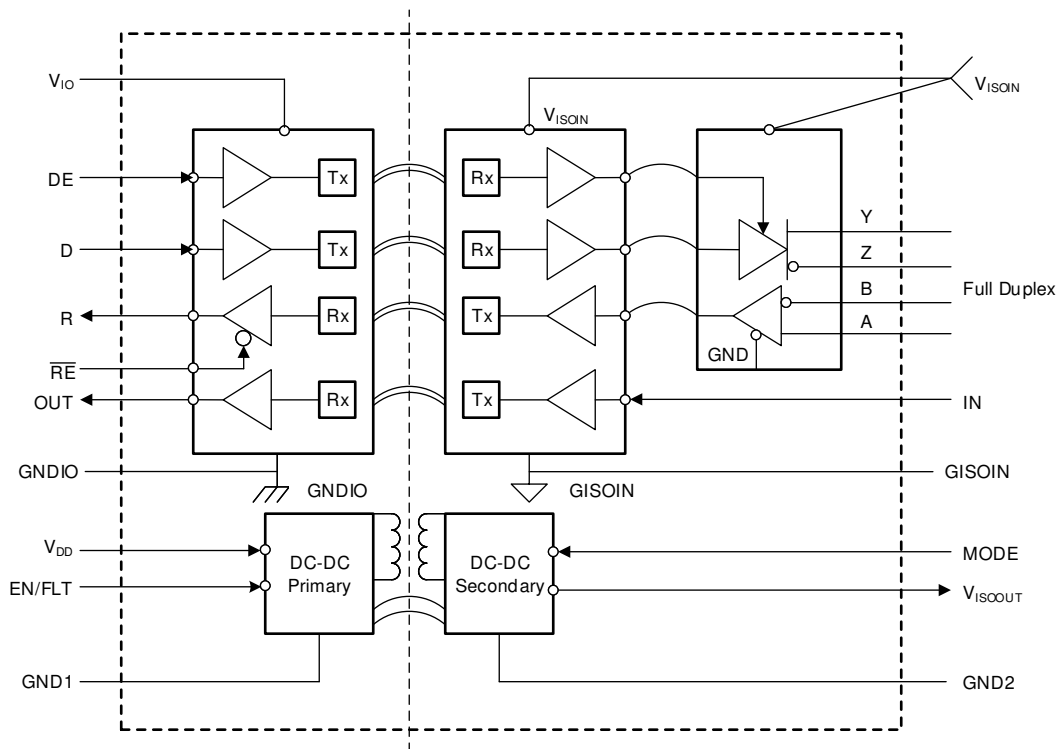


図 8-1. ブロック図

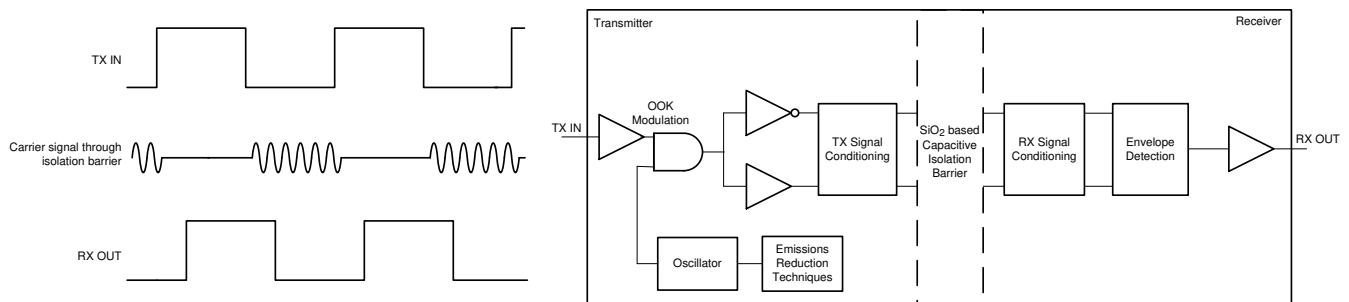


図 8-2. 信号絶縁チャネル

8.6 機能説明

8.6.1 パワーアップ動作とパワーダウン動作

ISOW14x2 デバイス ファミリーは、すべての電源 (V_{DD} 、 V_{IO} 、 V_{ISOOUT}) に低電圧ロックアウト (UVLO) 機能を搭載しており、正方向および負方向のスレッシュホールドとヒステリシスを備えています。デバイスが動作するには、パワー コンバータ電源 (V_{DD}) とロジック電源 (V_{IO}) の両方が存在する必要があります。どちらかが UVLO を下回ると、信号路とパワー コンバータの両方が無効になります。

V_{IO} が UVLO+ を超えているとすると、電源オン時に V_{DD} 電圧が正方向の UVLO スレッシュホールドを超えると、DC/DC コンバータが初期化されるとともに、制御された状態で電力コンバータのデューティ サイクルが増加していきます。このソフトスタート方式により、 V_{DD} 電源から引き出される 1 次側ピーク電流を制限し、制御された状態で V_{ISOOUT} 出力に電源を供給してオーバーシュートを回避します。RS-485 のドライバ出力は、この期間にハイ インピーダンス状態になります。2 次側の V_{ISOOUT} ピンで UVLO の正方向スレッシュホールドを超えると、フィードバック データ チャンネルが 1 次側コントローラへのフィードバックを開始します。レギュレーション ループが作動すると、RS-485 ドライブ出力、受信データ出力 (R)、汎用

ロジック出力 (OUT) は、ドライバ イネーブル (DE)、送信されるドライバ データ (D)、レシーバ イネーブル ($\overline{RE}$)、汎用ロジック入力 (IN) など、デバイスへの入力によって定義された各状態を引き継ぎます。このパワー アップ シーケンスが完了し、システム機能が使用可能になるまで、十分な時間マージン (通常は 10 μ F の負荷容量で 5ms) を考慮して設計する必要があります。

V_{DD} または V_{IO} 電源が失われた場合、UVLO 下限スレッシュホールドに達したときに 1 次側 DC/DC コントローラがオフになります。その後、V_{ISOOUT} コンデンサは絶縁チャネルおよび RS-485 の負荷に応じて放電されます。

8.6.2 保護機能

ISOW14x2 ファミリー デバイスは、複数の保護機能を備えており、堅牢なシステム レベルの設計を実現します。

- 最初の機能は、イネーブル / フォルト保護機能です。この EN/FLT ピンは、内蔵 DC/DC パワー コンバータをイネーブル / ディスエーブルする入力ピンとして、あるいはパワー コンバータが正常に動作していない場合にアラート信号を生成する出力ピンとして使用されます。/Fault の使用事例では、V_{DD} > 7V、V_{DD} < 2.5V、または接合部温度が 170°C を超えた場合にフォルトが通知されます。フォルトが検出されると、このピンが Low になり、DC/DC コンバータが無効になり、損傷を防止します。

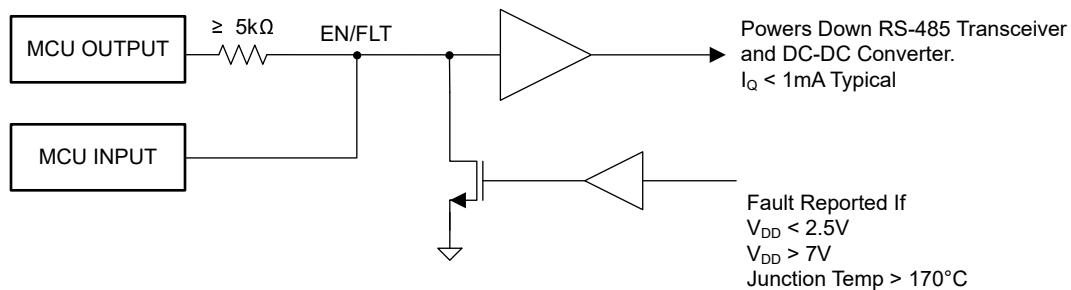


図 8-3. EN/Fault フォルトピンのブロック図

- V_{ISOOUT} には過電圧クランプ機能が備わっており、電圧が上昇した際、Profibus モード (MODE = V_{ISOOUT}) では 6V、RS485 モード (MODE = GND2) では 4V で電圧をクランプします。デバイスの信頼性を確保するため、V_{ISOOUT} の値をオーバークランプ電圧よりも低く保つことを推奨します。
- V_{DD} の過電圧ロックアウト (OVLO) は、V_{DD} の電圧が 7V を超えると発生します。OVLO が発生すると、デバイスは低消費電力状態に遷移し、EN/FLT ピンが Low になります。
- これらのデバイスは、出力過負荷および短絡に対して保護されています。パワー コンバータの出力 V_{ISOOUT} が過負荷または短絡状態になると、パワー コンバータの最大デューティ サイクルが制限されます。外部電源ケーブルがバスケーブルに短絡した場合や、バスの競合が原因でドライバ バスの短絡が発生した場合、RS-485 チップの短絡電流保護により、バス電流が最大 ± 250 mA に制限されます。
- また、このような状況でデバイスが損傷するのを防止するために、過熱保護機能も搭載されています。ダイ温度の上昇が監視され、ダイ温度が 165°C (標準値) になるとデバイスがディスエーブルになり、短絡状態が無効化されます。接合部温度が 155°C (標準値) になると、デバイスが再度イネーブルになります。過負荷または出力短絡の状態が続いている場合は、この保護サイクルが繰り返されます。システムの設計では、バスの短絡が繰り返し発生したり、短絡が長期間にならないよう注意してください。デバイスの接合部が長期間高温にさらされることになり、デバイスの信頼性に影響が発生するためです。

8.6.3 フェイルセーフ レシーバ

ISOW14x2 デバイスの差動レシーバには、以下の原因で発生する無効なバス状態からのフェイルセーフ保護があります。

- ケーブルの破損やコネクタの接続解除などのオープン バス状態
- ケーブルの絶縁破壊によりツイストペアが短絡するなどの短絡したバス状態
- バス上のドライバがアクティブに駆動していないときに発生するアイドル バス状態

終端された伝送ラインがこれらいずれかの状態になると、RS-485 レシーバの差動入力は 0 になります。レシーバは R ピンでフェイルセーフ ロジック High 状態を出力し、レシーバの出力が決定されるようにします。不定範囲に 0V の差動が含まれないように、レシーバのスレッシュホールドはレシーバの設計でオフセットされています。詳細については、[レシーバの機能の表](#)を参照してください。

8.6.4 グリッチ フリーのパワーアップ/パワーダウン

RS-485 ネットワークで新しいノードに交換するとき、またはノードを取り除くときは、コントローラ ノードとターゲット ノード間の既存の通信が中断されないようにする必要があります。デバイスが次の状態の場合、バスにグリッチは発生しないはずで

- 電源が供給されていない状態でネットワークにホットプラグされている
- 電源が供給され、ディセーブル状態でネットワークにホットプラグされている
- すでにバスに接続されているときに、ディセーブル状態でパワーアップまたはパワーダウンされる

ISOW14x2 デバイスは上記の要件を満たしており、供給電圧のランプ レートが 50 μ s 以上でディセーブル状態にある場合、電源投入時および電源遮断時にバス上で誤ったデータトグルを発生させません。

8.7 デバイスの機能モード

表 8-1 に、これらのデバイスの電源構成を示します。

表 8-1. 電源構成機能表

入力				出力
V _{DD} ⁽¹⁾	V _{IO}	EN/FLT	モード	V _{ISOOUT} ⁽³⁾
< V _{DD(UVLO+)}	> V _{IO(UVLO+)}	H またはオープン	X	OFF
> V _{DD(UVLO+)}	< V _{IO(UVLO+)}		X	無効な操作です
5V	1.71V ~ 5.5V		High (V _{ISOOUT} に短絡)	5V
5V または 3.3V	1.71V ~ 5.5V		Low (GND2 と短絡) またはフローティング ⁽²⁾	3.3V
3.3V	1.71V ~ 5.5V		High (V _{ISOOUT} に短絡)	無効な操作です
X	X	L	X	OFF

(1) V_{DD} = 3.3V で MODE を V_{ISOOUT} に短絡 (実質的に V_{ISOOUT} = 5V) させるのは無効な操作です。

(2) MODE ピンは、内部で弱くプルダウンされています。したがって、V_{ISOOUT} = 3.3V の場合、ノイズの多いシステム シナリオでは、MODE ピンを GND2 ピンに強く接続する必要があります。

(3) PCB 上で V_{ISOOUT} を V_{ISOIN} に短絡。GND2 ピンと GISOIN ピンを互いに短絡、EN = High

表 8-2 に、ドライバの機能モードを示します。

表 8-2. ドライバ機能表

入力					出力 ⁽³⁾	
V _{DD} ⁽¹⁾	V _{IO}	EN/FLT	D	DE	Y	Z
PU	PU	H またはオープン	H	H	H	L
			L	H	L	H
			X	L	ハイ インピーダンス	ハイ インピーダンス
			X	オープン	ハイ インピーダンス	ハイ インピーダンス
			オープン	H	H	L
		L	X	X	ハイ インピーダンス	ハイ インピーダンス
PD	PU	X	X	X	ハイ インピーダンス	ハイ インピーダンス
PU	PD ⁽²⁾	X	X	X	無効な操作です	

(1) PU = 電源オン、PD = 電源オフ、H = High レベル、L = Low レベル、X = 無関係、Hi-Z = 高インピーダンス状態

(2) D、DE、または RE で入力信号が強く駆動されると、内部保護ダイオードを経由してフローティング V_{IO} に弱い電力を供給し、出力が不定になる可能性があります。

(3) V_{ISOOUT} が PCB 上で V_{ISOIN} に短絡し、GND2 ピンの両方が互いに短絡し、EN = High となります

ドライバ イネーブル ピン DE がロジック High のとき、差動出力 Y および Z はデータ入力 D のロジック状態に従います。D 入力が高レベルになると、Y 出力は High になり、Z は Low になります。そのため、式 1 で定義される差動出力電圧は正になります。

$$V_{OD} = V_Y - V_Z \quad (1)$$

D 入力が高レベルになると、Z 出力は High になり、Y 出力は Low になります。そのため、式 1 で定義される差動出力電圧は負になります。DE 入力が高レベルになると、両方の出力が高インピーダンス (Hi-Z) 状態になります。DE 入力が高レベルの場合、D ピンのロジック状態は無関係になります。DE ピンには、グランドに接続された内部プルダウン抵抗があります。DE ピンをオープンのままにすると、ドライバはデフォルトでディセーブル (バス出力が Hi-Z) になります。D ピンには内部プルアップ抵抗があります。ドライバがイネーブルのときに D ピンをオープンのままにすると、Y 出力は High になり、Z 出力は Low になります。

表 8-3 に、レシーバの機能モードを示します。

表 8-3. レシーバ機能表

入力					出力
V_{DD} (1)	V_{IO}	EN/FLT	差動入力 $V_{ID} = V_A - V_B$	RE	R (3)
PU	PU	H またはオープン	$V_{ID} > V_{IT+}$	L	H
			$V_{IT-} < V_{ID} < V_{IT+}$	L	不定
			$V_{ID} < V_{IT-}$	L	L
			X	H	ハイインピーダンス
			X	オープン	ハイインピーダンス
			オープン、短絡、アイドル	L	H
PD	PU	L	X	X	H
PU	PD (2)	H またはオープン	X	X	無効な操作です
		L	X	X	

(1) PU = 電源オン、PD = 電源オフ、H = High レベル、L = Low レベル、X = 無関係、Hi-Z = 高インピーダンス状態

(2) D、DE、または RE で入力信号が強く駆動されると、内部保護ダイオードを経由してフローティング V_{IO} に弱い電力を供給し、出力が不定になる可能性があります。

(3) V_{ISOOUT} が PCB 上で V_{ISOIN} に短絡し、GND2 ピンの両方が互いに短絡し、EN/FLT = High となります

レシーバ イネーブル ピン RE がロジック Low の場合、レシーバはイネーブルになります。式 2 で定義される差動入力電圧が正の入力スレッショルド V_{TH+} を上回ると、レシーバの出力 R は High になります。

$$V_{ID} = V_A - V_B \quad (2)$$

式 2 で定義される差動入力電圧が負の入力スレッショルド V_{TH-} を下回ると、レシーバの出力 R は Low になります。 V_{ID} 電圧が V_{TH+} と V_{TH-} スレッショルドの間にある場合、出力は不定になります。レシーバの出力は Hi-Z 状態で、RE ピンがロジック High またはオープンのままの場合、 V_{ID} の大きさと極性は無関係になります。レシーバ入力の内部バイアスにより、トランシーバがバスから切断されたとき (開路)、バスラインが相互に短絡したとき (短絡)、またはバスがアクティブに駆動されていないとき (アイドル バス)、出力はフェイルセーフ High になります。

その他のデバイス機能状態を、以下の表 8-4 と表 8-5 に示します。

表 8-4. DC/DC コンバータの有効化 / 無効化

入力			出力
V_{DD}	V_{IO}	EN/FLT	V_{ISOOUT}
PU	PU	H または オープン	3.3V または 5V、MODE ピンの設定に依存
PU	PU	L	OFF

表 8-5. 汎用ロジック入出力

入力				出力	コメント
V_{DD} (1) (2)	V_{IO}	EN/FLT	IN	OUT	
PU	PU	H または オープン	H	H	出力チャネルは IN で制御されるロジック状態
			L	L	
			オープン	L	
		L	X	ハイ インピーダンス	VDD または VIO のいずれかが喪失している場合、デバイスはデイスレーブル状態
PD	PU	X	X	ハイ インピーダンス	
PU	PD	X	X	無効な操作です	

(1) PU = 電源オン、PD = 電源オフ、H = ロジック High、L = ロジック Low、X = 無関係、Hi-Z = 高インピーダンス (オフ) 状態

(2) PCB 上で V_{ISOOUT} を V_{ISOIN} に短絡。GISOIN ピンと GND2 ピンを互いに短絡、EN/FLT = High

8.8 デバイス I/O 回路図

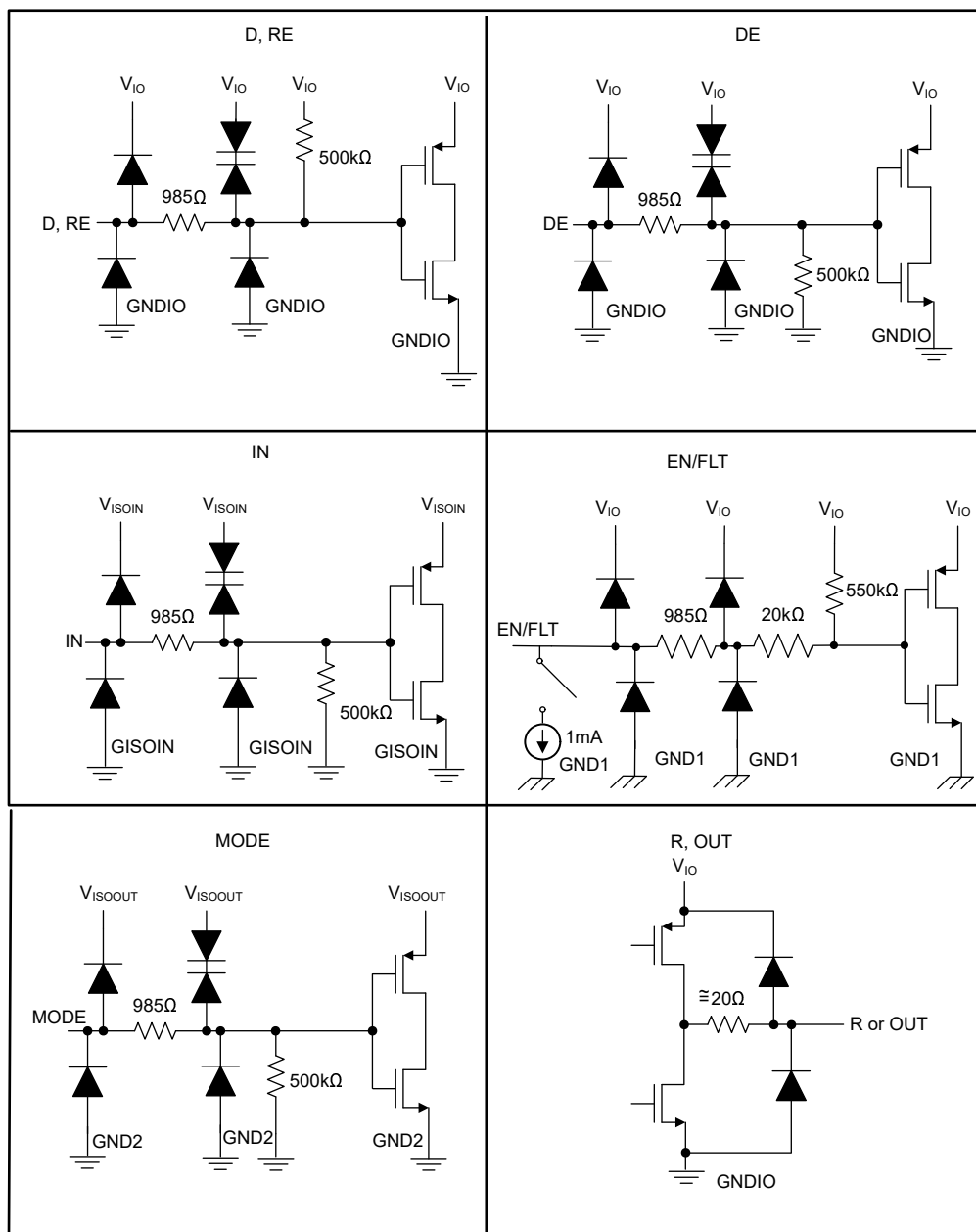


図 8-4. デバイス I/O 回路図

9 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI 部品の仕様に含まれるものではなく、TI は、その精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

ISOW14x2 デバイスは、マルチポイント RS-485 ネットワークでの双方向データ転送用に設計されています。RS-485 バスは、バス ケーブルと並列に接続された複数のトランシーバで構成されています。ラインの反射を除去するため、ケーブルの両端は終端抵抗 R_T で終端されています。 R_T の値は、ケーブルの特性インピーダンス Z_0 と一致しています。この方式は並列終端と呼ばれ、長いケーブル長にわたって高いデータレートを実現できます。

全二重実装には、図 9-1 に示すように、2 組の信号ペア (4 線式) が必要です。全二重実装では、ノードごとに一方のペアでデータを送信しながら、同時にもう一方のペアでデータを受信できます。

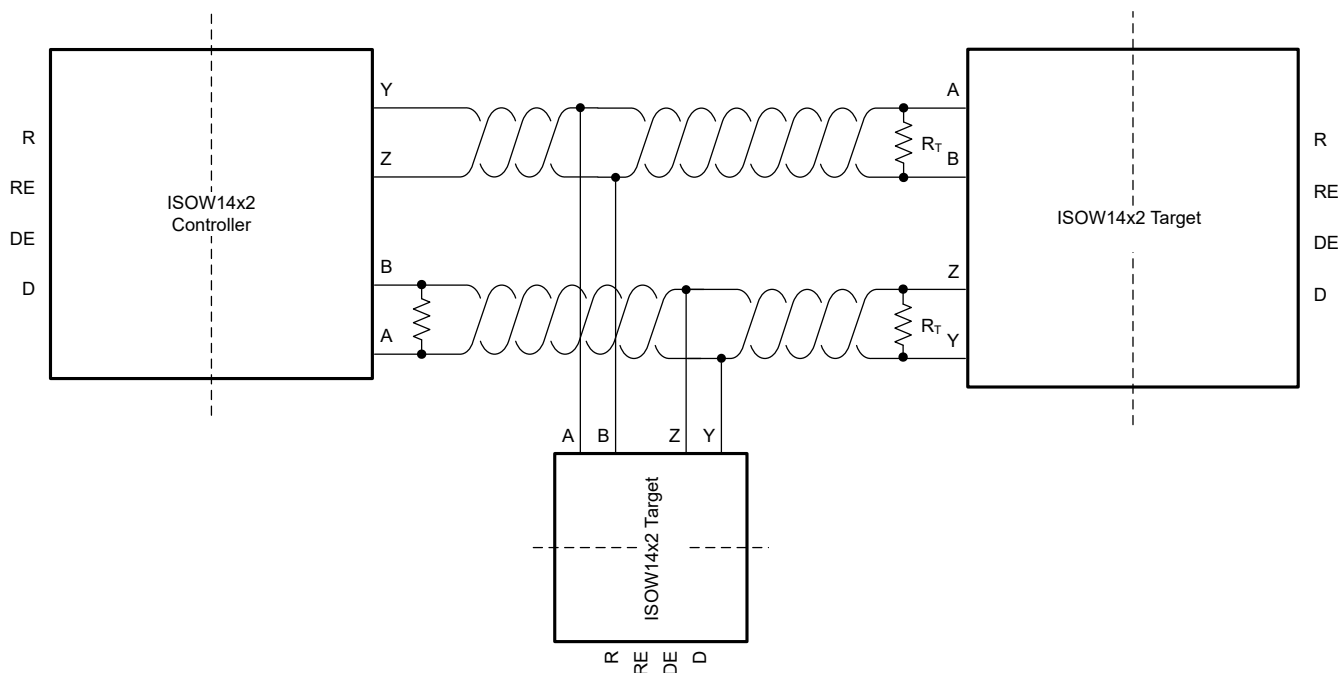


図 9-1. 全二重絶縁型トランシーバを使用した標準的な RS-485 ネットワーク

以下の図 9-2 に、半二重構成で使用されている ISOW14x2 デバイスを示します。ドライバ出力 Y および Z はそれぞれ A および B に短絡されています。これにより、全体的なケーブル配線要件が低減されます。また、DE/RE は互いに短絡しており、ある時点で、任意のノードがドライバまたはレシーバとして機能します。この構成での分割終端は、同相モードのノイズ フィルタリングを実現することによってノイズの多い環境でのネットワーク耐性を向上させ、アースからバスの同相モードの変動への低インピーダンス パスを提供することで放射エミッションを低減します。

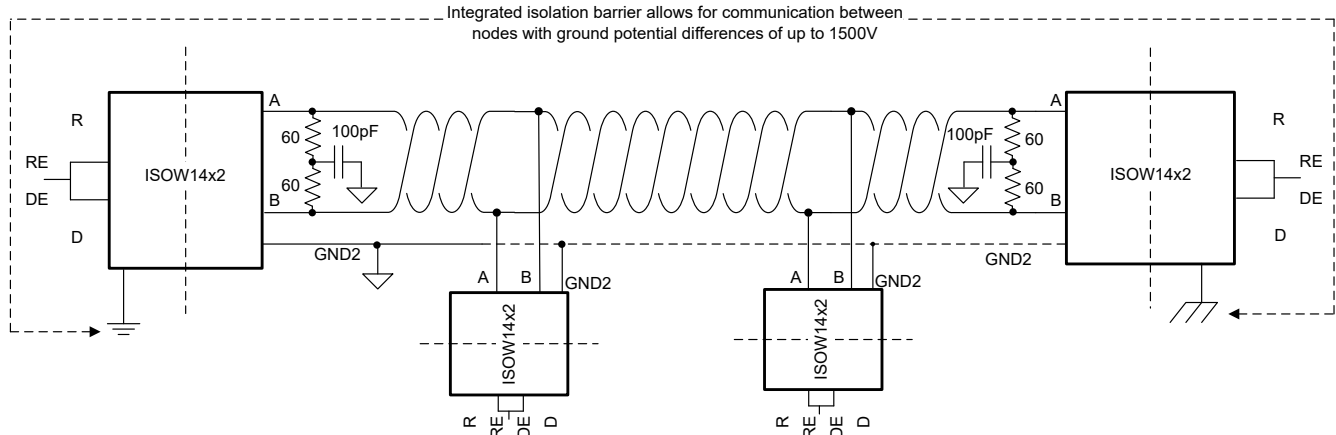
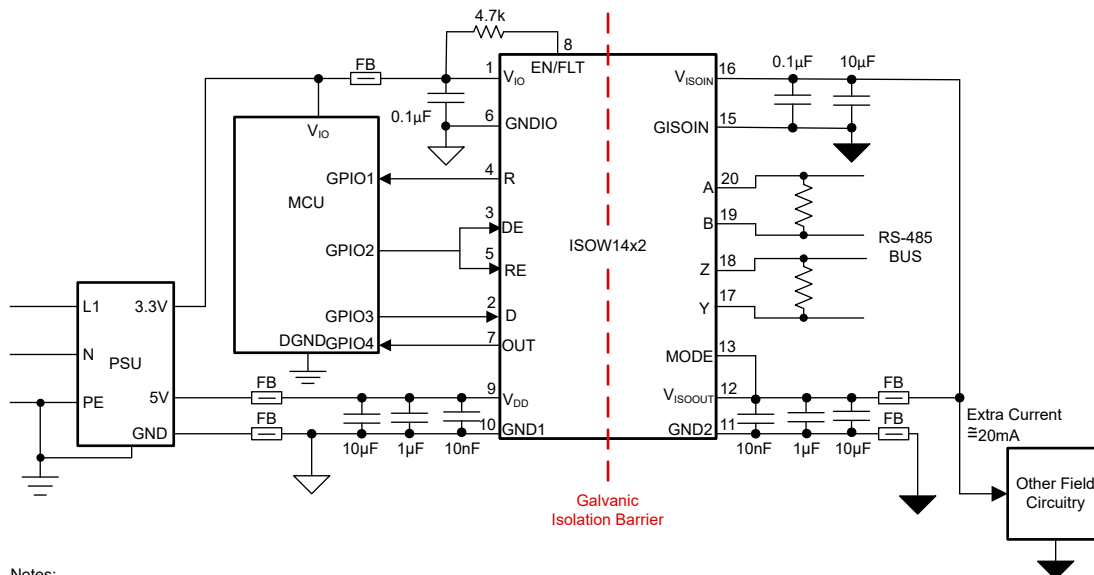


図 9-2. 半二重絶縁型トランシーバを使用した標準的な RS-485 ネットワーク

9.2 代表的なアプリケーション



Notes:

1. Extra current is only available in $V_{DD} = 5V \pm 10\%$ mode.
2. Keep 10nF bypass capacitors close to V_{DD} and V_{ISOOUT} pins ($< 1\text{ mm}$) for optimum radiated emissions performance.
3. GND1 and GNDIO must be shorted directly. GND2 and GISOIN must be shorted directly, or through ferrite beads.

図 9-3. ISOW14x2 のアプリケーション回路

9.2.1 設計要件

性能向上、バイアス供給、または電流制限のために複数の外付け部品を必要とするフォトカプラベースの設計とは異なり、ISOW14x2 デバイスは、上記のアプリケーション図に示すように、外付けのバイパス コンデンサのみで動作します。 V_{DD} 電源と V_{ISOOUT} 電源を流れるピーク電流が大きいため、両方のピンに最小 $10\mu\text{F}$ のバルク容量を推奨します。バルクコンデンサの値が大きいと、ノイズやリップルがさらに減衰し、性能が向上します。

9.2.2 詳細な設計手順

RS-485 バスは、長距離通信向けに設計された堅牢な電氣的インターフェイスです。RS-485 インターフェイスは、通信距離、データレート、ノード数の要件が異なるさまざまなアプリケーションで使用できます。

9.2.2.1 データ レート、バス長、バス負荷

RS-485 規格の標準曲線は、図 11-4 に示す曲線に類似しています。これらの曲線は、信号速度とケーブル長の間に反比例の関係があることを示しています。2 つのノード間のペイロードのデータ レートが低い場合、ノード間のケーブル長を長くできます。ケーブルの選択、データ レート、ケーブル長、およびそれに続くジッタ バジエットには、下記の図をガイドラインとして使用してください。

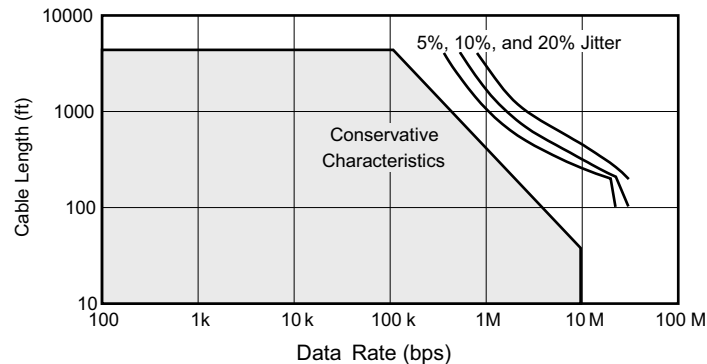


図 9-4. ケーブル長とデータ レート特性との関係

ドライバから供給される電流は、負荷に供給する必要があります。これは、ドライバの出力がこの電流に依存するためです。バスにトランシーバを追加すると、バスの総負荷が増加します。RS-485 規格は、可能なバス負荷の最大数を推定するため、単位負荷 (UL) の仮想的な項を規定しています。UL は、約 12kΩ の負荷インピーダンスを表します。規格に準拠したドライバは、32 UL を駆動できることが必要です。ISOW14x2 デバイスには 1/8 UL インピーダンストランシーバが搭載されており、最大 256 のノードをバスに接続できます。

9.2.2.2 スタブ長

RS-485 ネットワークでは、トランシーバ入力とケーブル トランクの間の距離はスタブと呼ばれます。ノードをバスに接続するとき、スタブをできるだけ短くする必要があります。スタブは、終端されていないバスラインであり、スタブが長くなると、さまざまな位相の反射が発生する可能性があります。一般的なガイドラインとして、スタブの電気的長さ (往復遅延) は、ドライバの立ち上がり時間の 1/10 未満にする必要があります。したがって、最大物理スタブ長 (L(STUB)) は式 3 のようにして計算されます。

$$L(\text{STUB}) \leq 0.1 \times t_r \times v \times c \quad (3)$$

ここで

- t_r は、ドライバの 10/90 の立ち上がり時間です。
- c は光の速度 ($3 \times 10^8 \text{m/s}$) です
- v は、ケーブルまたはトレースの信号速度を、 c の係数で表したものです。

9.2.3 絶縁寿命

絶縁寿命予測データは、業界標準の TDDB (Time Dependent Dielectric Breakdown、経時絶縁破壊) テスト手法を使用して収集されます。以下の TDDB テスト構成に示すように、このテストでは、バリアのそれぞれの側にあるすべてのピンを互いに接続して 2 つの端子を持つデバイスを構成し、その両側に高電圧を印加します。この絶縁破壊データは、動作温度範囲で、さまざまな電圧について 60Hz でスイッチングして収集されます。強化絶縁について、VDE 規格では、100 万分の 1 (ppm) 未満の故障率での TDDB (経時絶縁破壊) 予測曲線の使用が求められています。期待される最小絶縁寿命は、規定の動作絶縁電圧において 20 年ですが、VDE の強化絶縁認証には、動作電圧について 20%、寿命について 50% の安全マージンがさらに必要となります。すなわち、規定値よりも 20% 高い動作電圧で、30 年の最小絶縁寿命が必要であることになります。

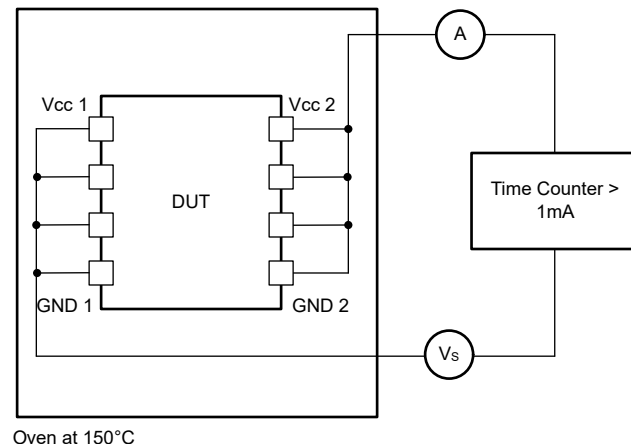


図 9-5. 絶縁寿命測定用のテスト構成

絶縁の寿命のプロジェクション データは、バリアの寿命全体にわたって高電圧ストレスに耐えることができる、絶縁バリアの固有能力を示します。この TDDB データによれば、絶縁バリアの固有能力は 1000V_{RMS}、寿命は 1184 年です。

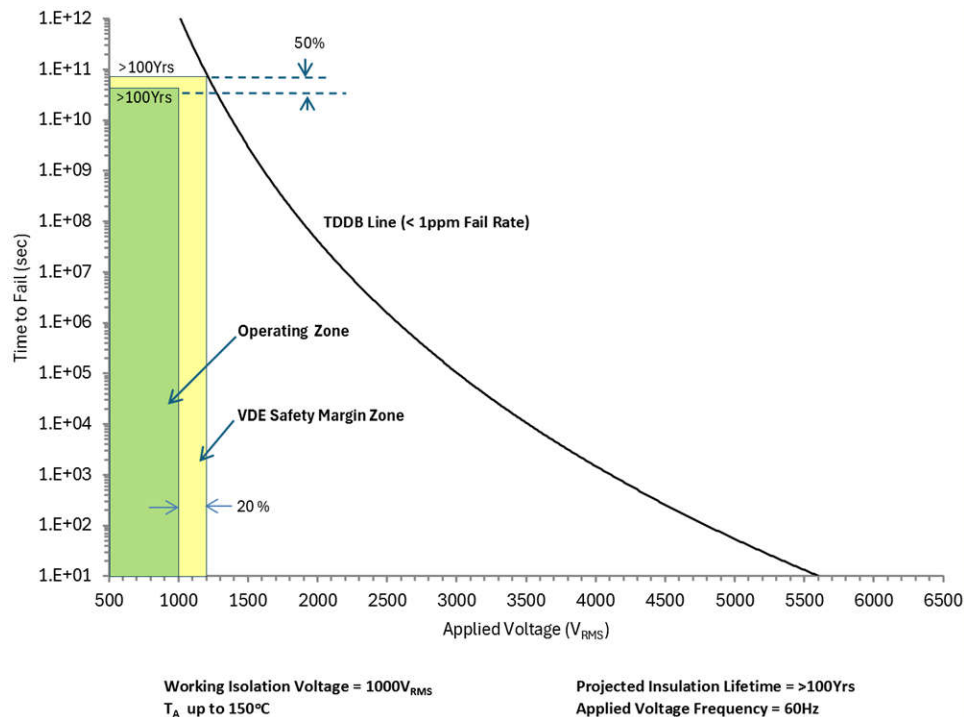


図 9-6. 絶縁寿命予測データ

9.3 電源に関する推奨事項

すべてのデータ レートおよび電源電圧において動作の信頼性を確保するために、適切なデカップリング コンデンサは電源ピンのできるだけ近くに配置する必要があります。パワー コンバータ入力 V_{DD} および出力 V_{ISOOUT} 電源ピンには、高周波セラミック コンデンサ 10nF とバルクコンデンサ 10μF をピンに最低でも近づけて配置する必要があります。信号パス電源ピン V_{IO} および V_{ISOIN} には、デバイス ピンの近くに 100nF 以上の値のセラミック バイパス コンデンサを配置する必要があります。ISOW1412 は、フル負荷条件下において、短時間 (数十 μs) で最大 250mA の典型ピーク パルス電流を、ISOW1412 の V_{DD} に電力を供給する電源から消費する場合があります。上流パワー デバイスの電流制限が標準値 300mA 以上であることを確認してください。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

図 11-1 に、デバイスのバイパス コンデンサの推奨配置と配線を示します。低エミッション設計を実現するために、以下のガイドラインに従ってください:

1. 高周波バイパスコンデンサ 10nF は、 V_{DD} および V_{ISOOUT} ピンの近くに配置し、デバイスピンから 1mm 未満の距離で配置する必要があります。これは、放射エミッション性能を最適化するには非常に不可欠です。コンデンサがインダクタンス (ESL) が最も小さい 0402 サイズであることを確認します。
2. パワー コンバータの入力 (V_{DD}) および出力 (V_{ISOOUT}) 電源ピンには、少なくとも 10 μ F のバルク コンデンサを配置する必要があります。
3. バイパス コンデンサまで、 V_{DD} と GND1 のパターンを対称にする必要があります。 V_{ISOOUT} と GND2 のパターンを対称にする必要があります。
4. 0402 サイズのフェライト ビーズ (型番: BLM15EX331SN1) を電源ピンに 2 個配置します。1 つは V_{ISOOUT} と V_{ISOIN} の間、もう 1 つは GND2 (11) と GISOIN (15) の間に配置します (PCB レイアウトの例を参照)。これにより、パワー コンバータ出力からの高周波ノイズが、PCB 上の他の部品に達する前にハイ インピーダンスになります。
5. 電源コンバータの出力端子 V_{ISOOUT} (ピン 12) および GND2 (ピン 11) から 4mm 以内の範囲には、金属配線やグラウンド プレーンを配置しないでください。MODE ピンは V_{ISOOUT} ドメインにも属しており、出力電圧を選択するには、ピン 11 またはピン 12 に短絡する必要があります。
6. バス端子 (Y/Z/A/B) に同相モード チョークやフェライト ビーズを使用することで、アンテナのように作用してノイズを増幅する可能性がある RS-485 バス ケーブルに結合する高周波ノイズを最小限に抑えることができます。これにより、放射エミッション性能がシステム レベルで改善されます。
7. 低放射エミッションの設計を行うためには、EVM のレイアウトガイドラインに従うことを強く推奨します。評価基板の参照情報は、「[関連資料](#)」に掲載されています。

9.4.2 レイアウト例

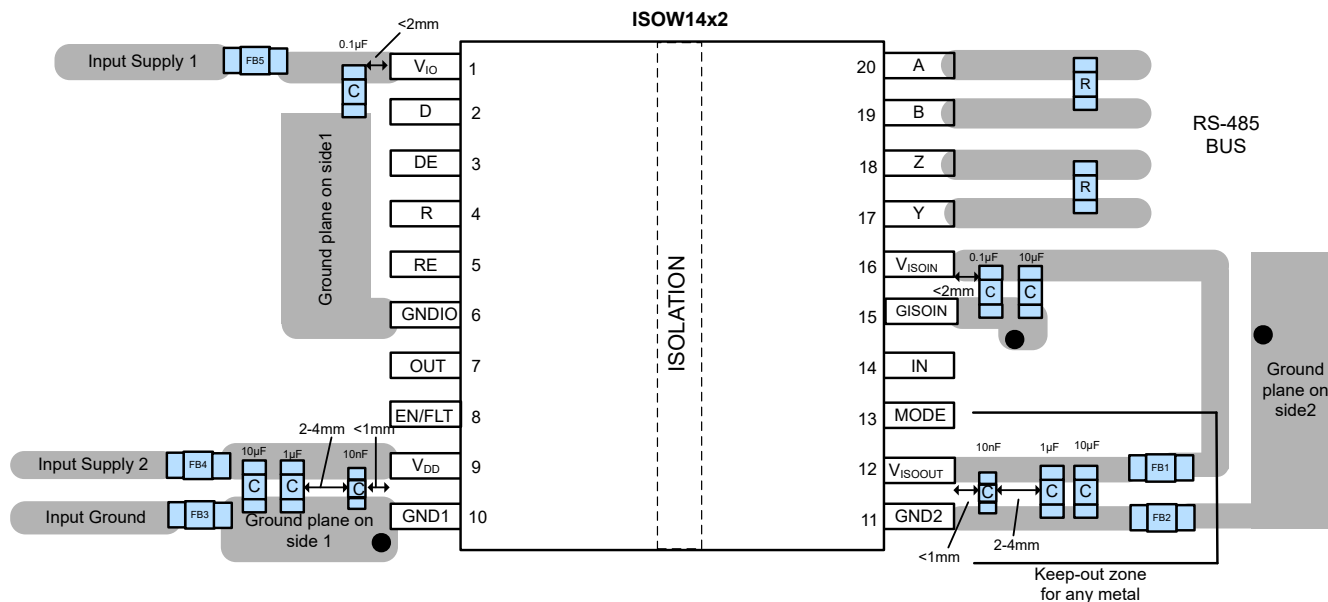


図 9-7. レイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インストルメンツ、『デジタル アイスレータ設計ガイド』SLLA284
- テキサス インストルメンツ、『絶縁の用語集』アプリケーション ノート
- ISOW1412DFM 評価ボード

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の「Alert me」(アラートを受け取る) をクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インストルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インストルメンツの仕様を構成するものではなく、必ずしもテキサス・インストルメンツの見解を反映したものではありません。テキサス・インストルメンツの使用条件を参照してください。

10.4 商標

テキサス・インストルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インストルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

[テキサス・インストルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (March 2022) to Revision D (August 2026)	Page
• 「ESD 定格」表を追加	6
• 「電力定格」表の誤字を修正し、ISOW1432 P _{D2} を次のように変更: 610mW から 600mW.....	8
• DIN EN IEC 60747-17 (VDE 0884-17) に合わせて「絶縁仕様」セクションを更新	9
• 「安全関連認証」セクションから、関連する証明書に記載されている内容を削除	10
• 文書全体で古い用語を「コントローラ」と「ターゲット」に更新.....	34
• 「デバイスの機能モード」セクションに「ドライバ機能表」を追加	34
• 「絶縁寿命」セクションと「絶縁寿命予測」データ グラフを更新	40

Changes from Revision B (October 2021) to Revision C (March 2022)**Page**

- ISOW1432 を「事前情報」から「量産データ」に変更..... [2](#)

Changes from Revision A (May 2021) to Revision B (October 2021)**Page**

- ISOW1412 を「事前情報」から「量産データ」に変更..... [2](#)

Changes from Revision * (May 2018) to Revision A (May 2021)**Page**

- データシートを更新し、ISOW1432 デバイスを追加..... [2](#)

12 メカニカル、パッケージ、および注文情報

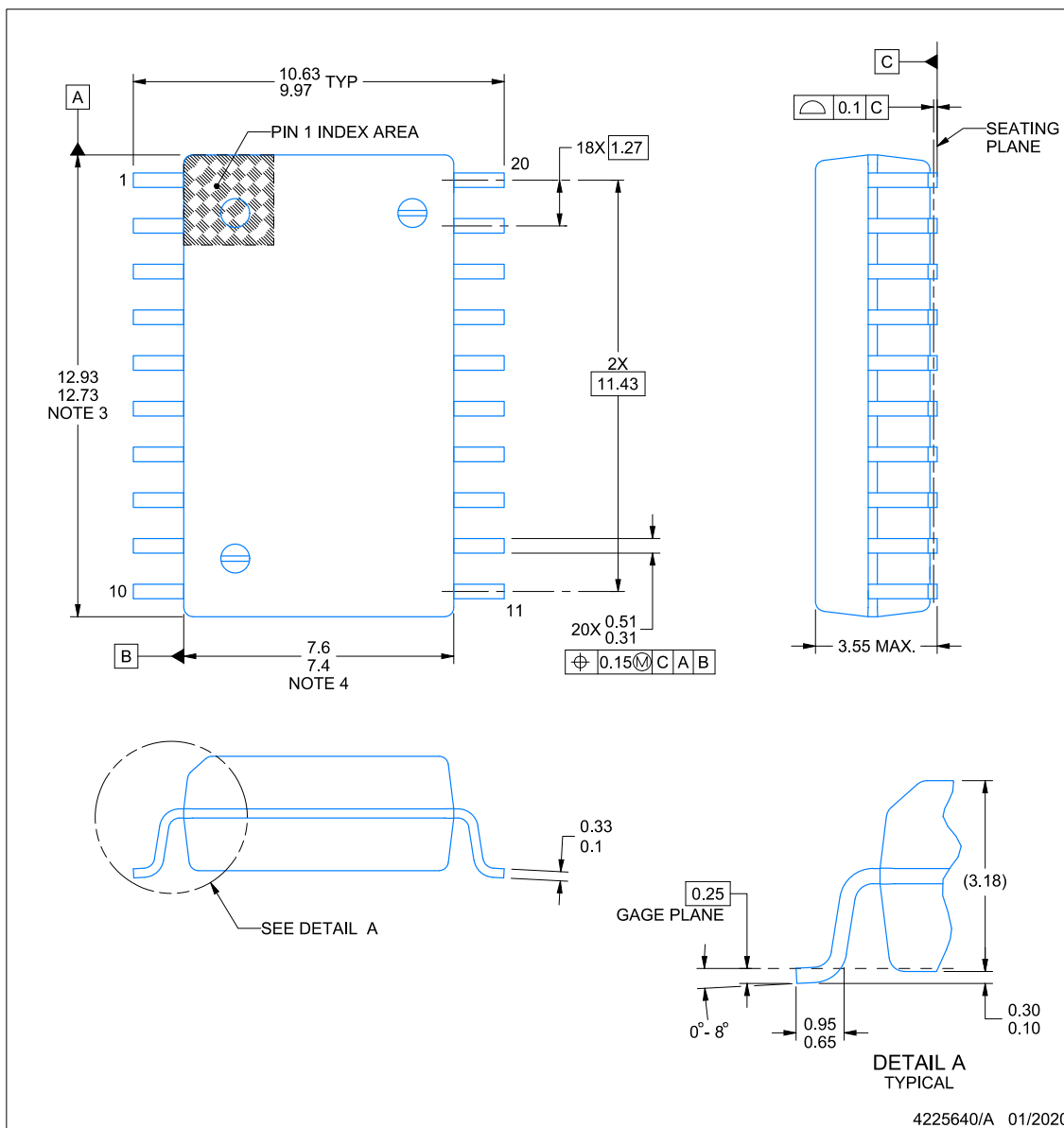
以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGE OUTLINE

DFM0020A

SOIC - 3.55 mm max height

SMALL OUTLINE PACKAGE

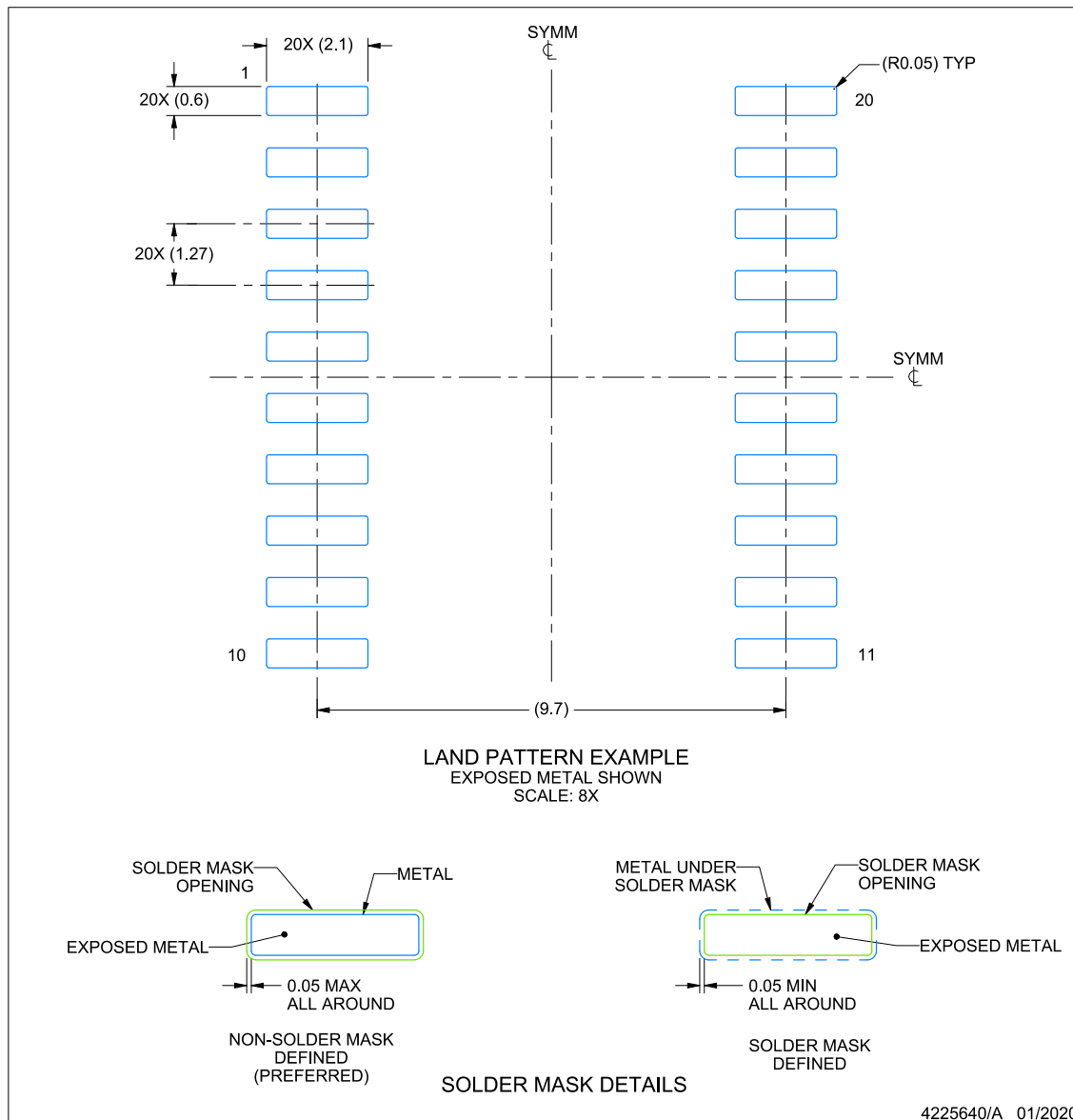


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Ref. JEDEC registration MS-013

EXAMPLE BOARD LAYOUT**DFM0020A****SOIC - 3.55 mm max height**

SMALL OUTLINE PACKAGE



NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

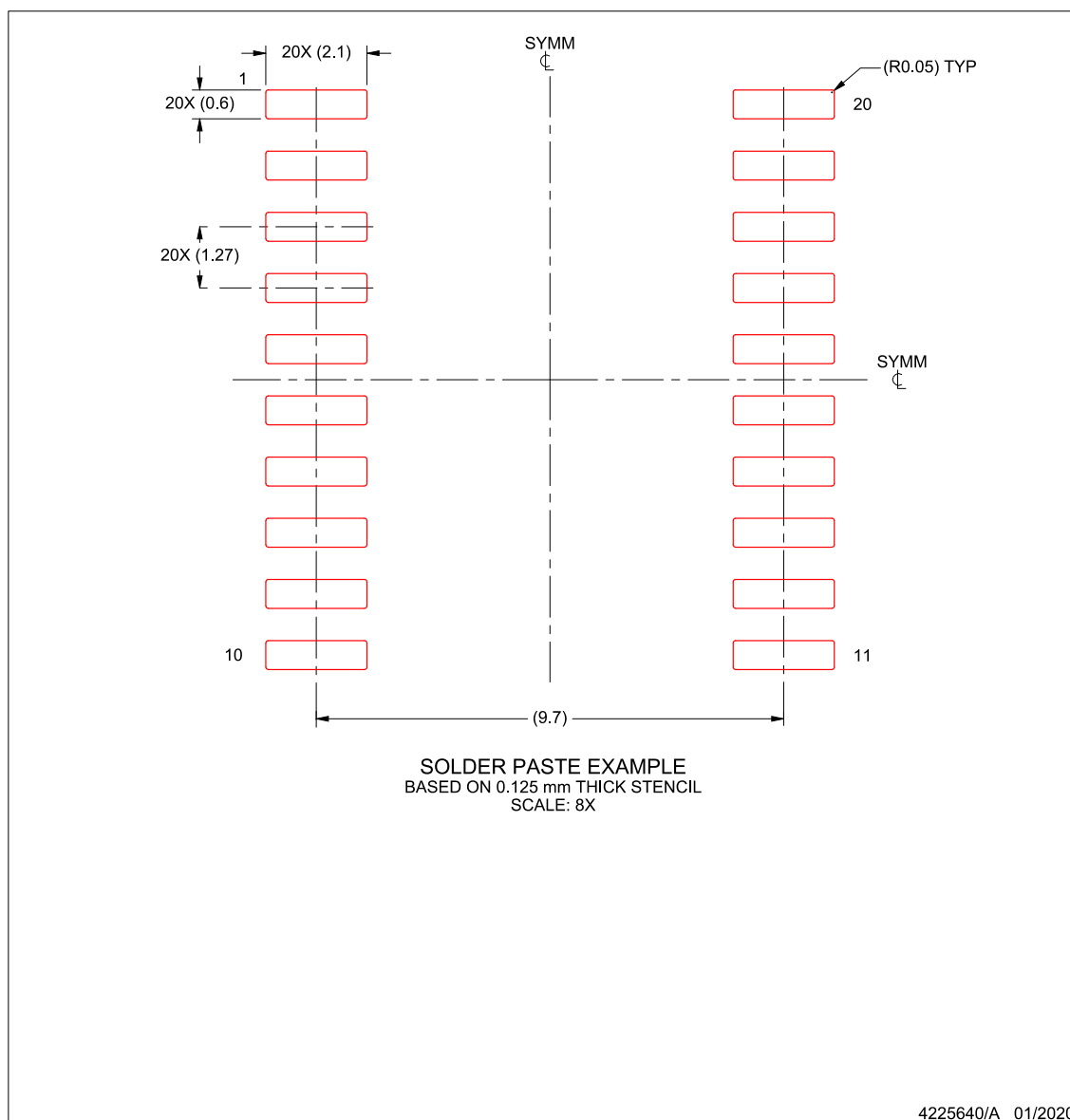
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DFM0020A

SOIC - 3.55 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
ISOW1412BDFMR	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1412BDFMR.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1412DFMR	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1412DFMR.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1412DFMRG4	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1412DFMRG4.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1412
ISOW1432BDFMR	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432
ISOW1432BDFMR.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432
ISOW1432DFMR	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432
ISOW1432DFMR.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432
ISOW1432DFMRG4	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432
ISOW1432DFMRG4.A	Active	Production	SOIC (DFM) 20	850 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	ISOW1432

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

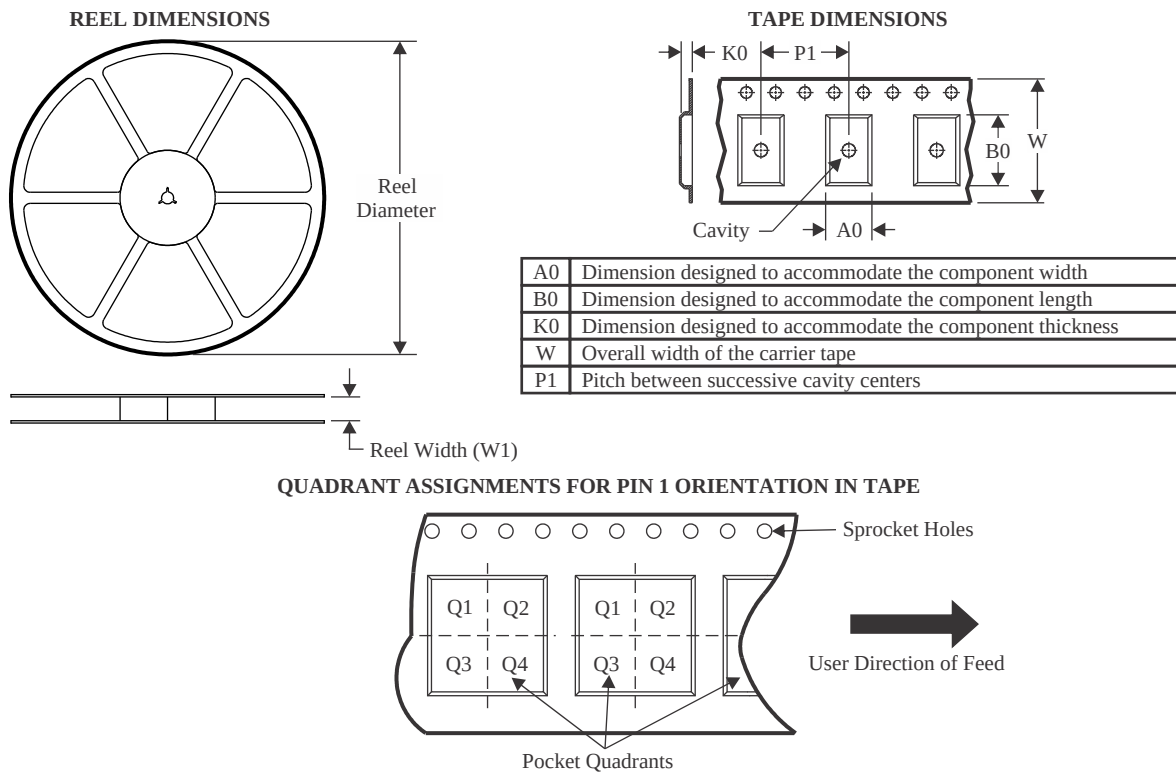
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

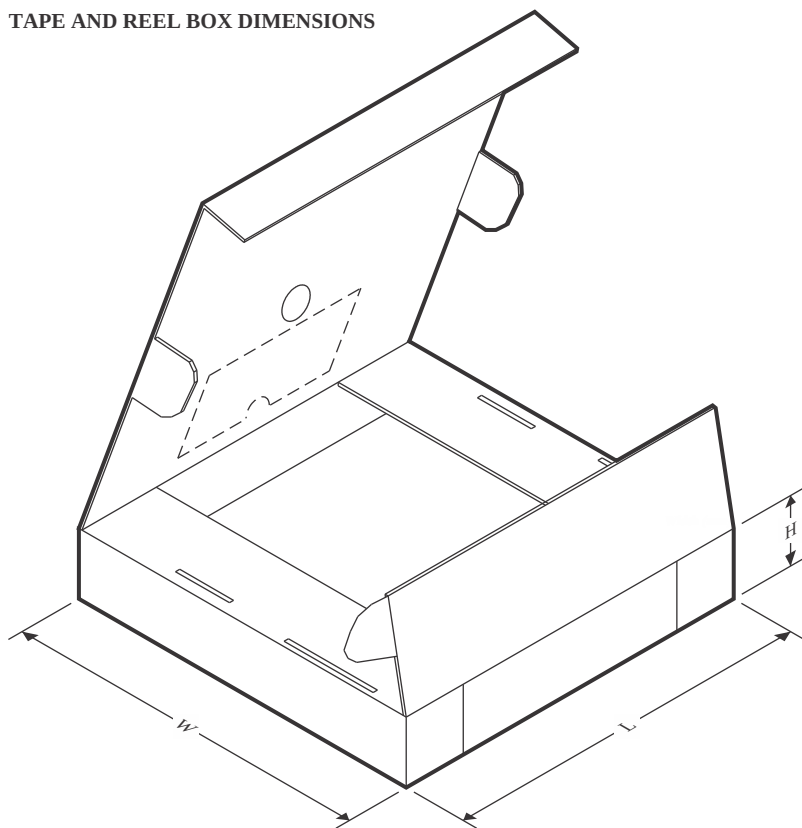
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISOW1412BDFMR	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
ISOW1412DFMR	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
ISOW1412DFMRG4	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
ISOW1432BDFMR	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
ISOW1432DFMR	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1
ISOW1432DFMRG4	SOIC	DFM	20	850	330.0	24.4	10.85	13.4	4.0	16.0	24.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

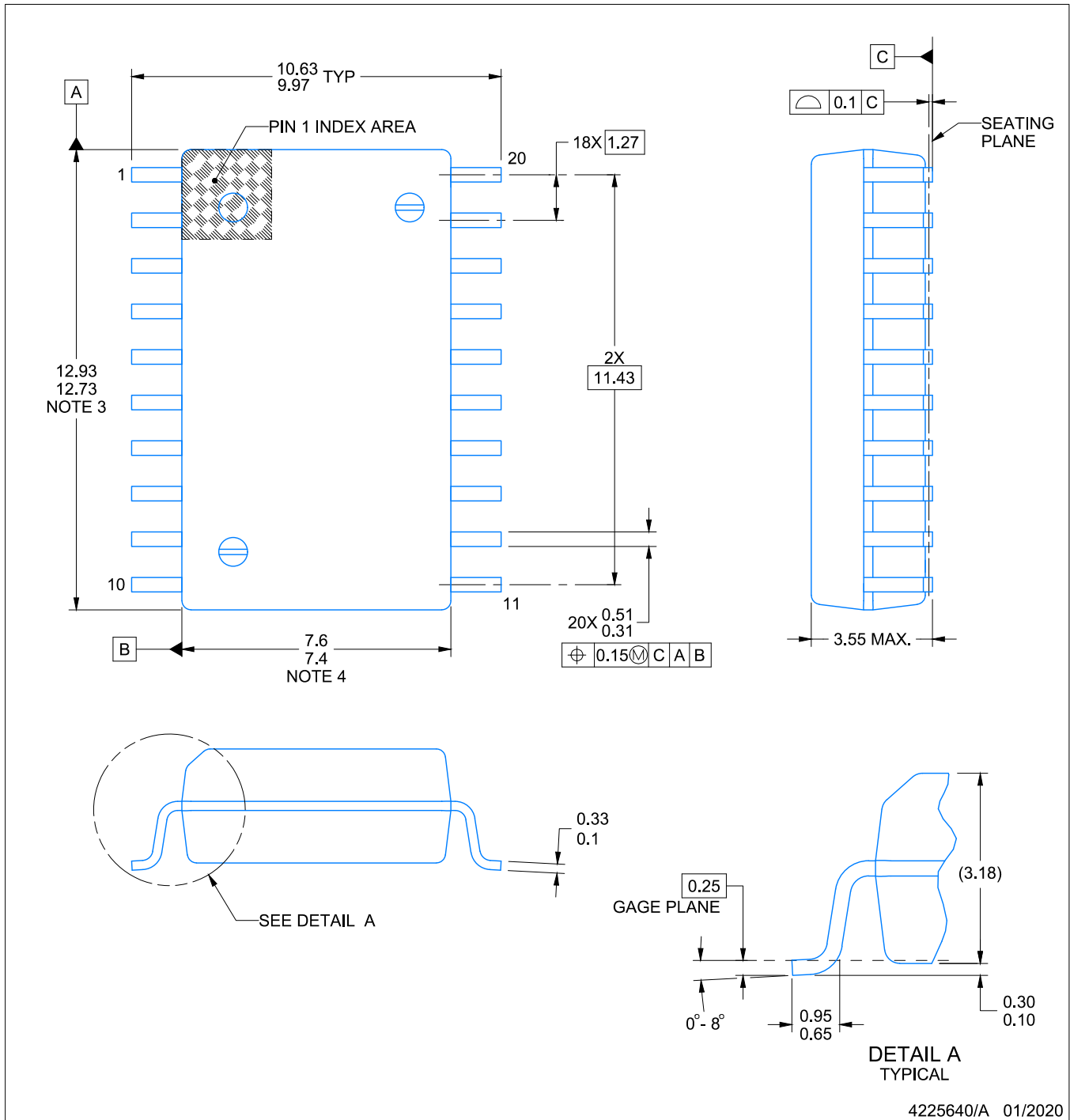
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISOW1412BDFMR	SOIC	DFM	20	850	350.0	350.0	43.0
ISOW1412DFMR	SOIC	DFM	20	850	350.0	350.0	43.0
ISOW1412DFMRG4	SOIC	DFM	20	850	350.0	350.0	43.0
ISOW1432BDFMR	SOIC	DFM	20	850	350.0	350.0	43.0
ISOW1432DFMR	SOIC	DFM	20	850	350.0	350.0	43.0
ISOW1432DFMRG4	SOIC	DFM	20	850	350.0	350.0	43.0

PACKAGE OUTLINE

DFM0020A

SOIC - 3.55 mm max height

SMALL OUTLINE PACKAGE



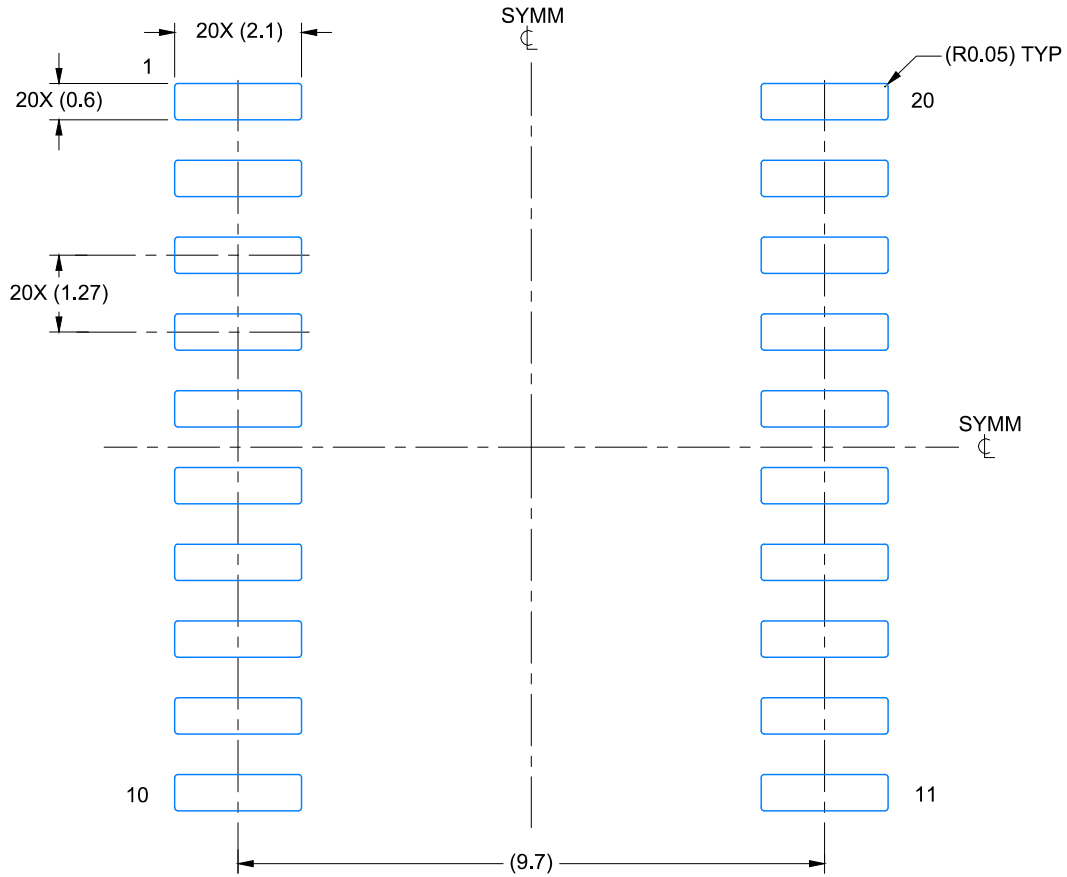
4225640/A 01/2020

EXAMPLE BOARD LAYOUT

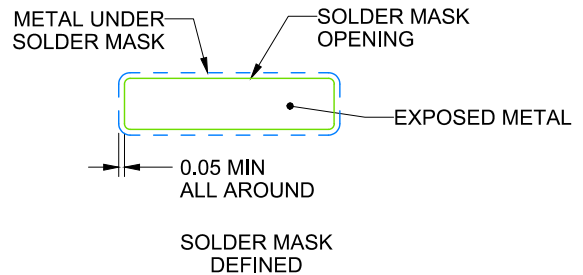
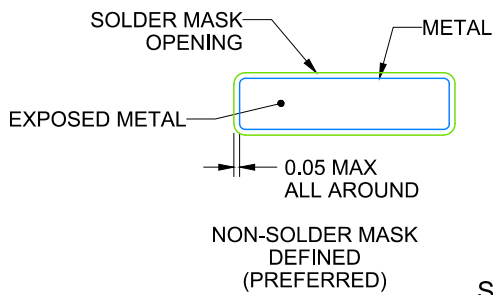
DFM0020A

SOIC - 3.55 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 8X



SOLDER MASK DETAILS

4225640/A 01/2020

NOTES: (continued)

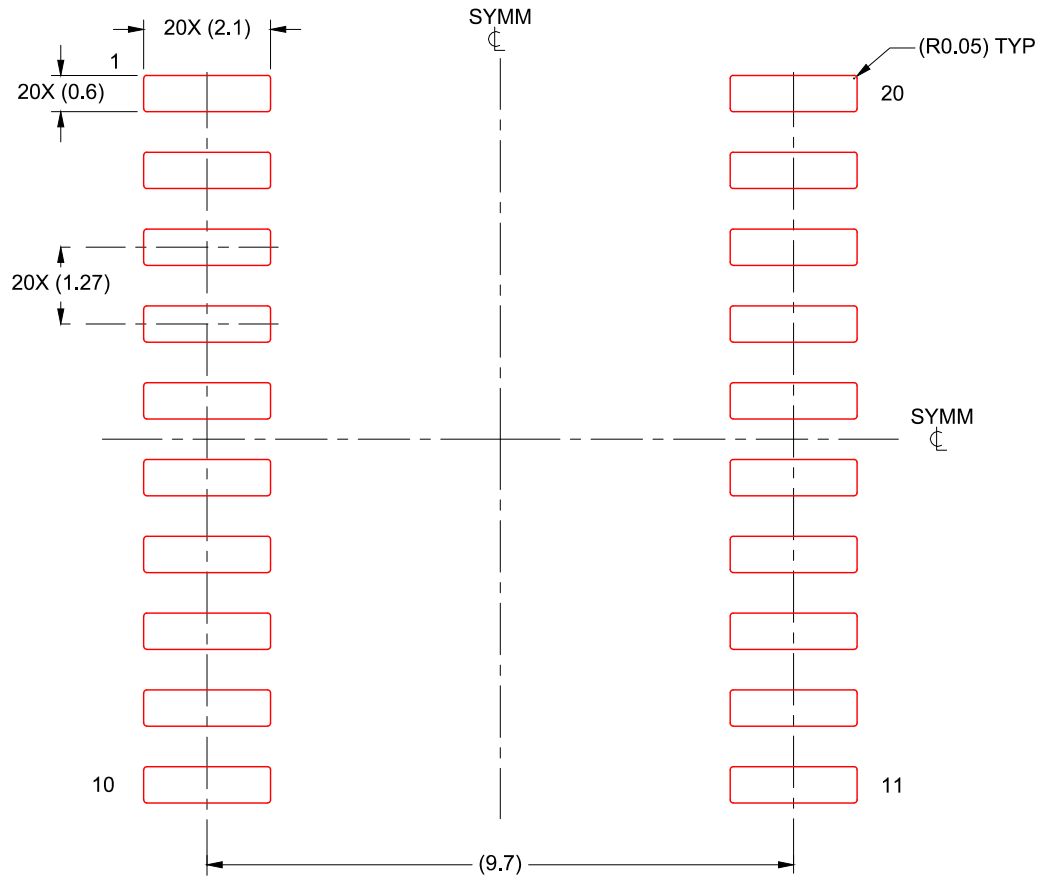
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DFM0020A

SOIC - 3.55 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 8X

4225640/A 01/2020

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月