LM25005 42V、2.5A、降圧スイッチング レギュレータ

1 特長

- 42V、160mΩ、N チャネル MOSFET を内蔵
- 非常に広い入力電圧範囲:7V ～ 42V
- 内部バイアス レギュレータ
- 出力電圧を 1.225V 以上で調整可能
- フィードバック リファレンス精度:1.5%
- エミュレートされたインダクタ電流ランプを用いた電流モード制御
- 単一の抵抗による発振器周波数の設定
- 発振器の同期入力
- プログラマブル ソフト スタート
- シャットダウンおよびスタンバイ入力
- 広帯域幅のエラー アンプ
- サーマル シャットダウン

2 アプリケーション

- 産業用高効率ポイントオブロード レギュレータ
- 通信インフラストラクチャ
- ファクトリ オートメーション / 制御

3 説明

LM25005 スイッチング レギュレータは、最小限の外付け部品で高効率な高電圧降圧レギュレータを実現するために必要なすべての機能を備えています。このレギュレータは、42V、160mΩ の N チャネル MOSFET を内蔵しており、最大 2.5A の出力電流に対応しています。

レギュレータ制御方式は、エミュレート電流ランプを使用した電流モード制御に基づいています。電流モード制御方式は、ライン電圧フィードフォワード、サイクル単位の電流制限、および容易なループ補償を実現します。エミュレートされた制御ランプを使用することで、パルス幅変調回路のノイズ感受性が減少し、入力電圧の高いアプリケーションで不可欠となる、デューティ サイクルの非常に微細な制御を高い信頼性で実行できます。

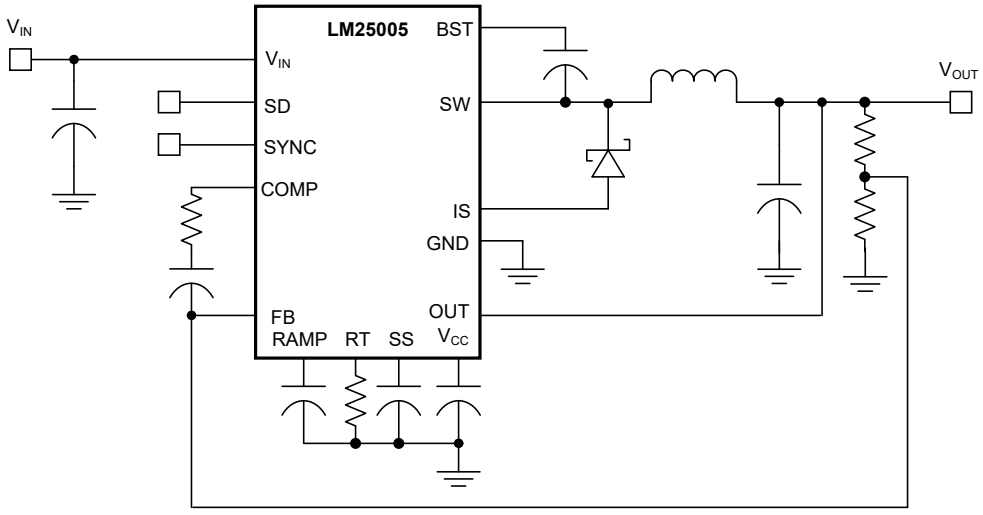
動作周波数は 50kHz～500kHz の範囲で設定可能です。発振器同期ピンにより、複数の LM25005 レギュレータを自己同期または外部クロックに同期させることができます。

追加の保護機能として、電流制限、サーマル シャットダウン、およびリモート シャットダウン機能を搭載しています。このデバイスは、放熱を向上させる露出放熱パッドを備えた放熱強化型 HTSSOP パッケージで提供されます。

パッケージ情報

部品番号	パッケージ(1)	パッケージ サイズ(2)
LM25005	PWP (HTSSOP、20)	6.5mm × 4.4mm

(1) 詳細については、セクション 10 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....5
5.1 絶対最大定格.....5
5.2 ESD 定格.....5
5.3 推奨動作条件.....5
5.4 熱抵抗特性.....5
5.5 電気的特性.....6
5.6 代表的特性.....8
6 詳細説明.....10
6.1 概要.....10
6.2 機能ブロック図.....11
6.3 機能説明.....12
6.4 デバイスの機能モード.....16
7 アプリケーションと実装.....18
7.1 アプリケーション情報に関する免責事項.....18
7.2 アプリケーション情報.....18
7.3 代表的なアプリケーション.....19
7.4 電源に関する推奨事項.....25
7.5 レイアウト.....25
8 デバイスおよびドキュメントのサポート.....29
8.1 デバイス サポート.....29
8.2 ドキュメントのサポート.....29
8.3 ドキュメントの更新通知を受け取る方法.....29
8.4 サポート・リソース.....29
8.5 商標.....30
8.6 静電気放電に関する注意事項.....30
8.7 輸出管理に関する注意事項.....30
8.8 用語集.....30
9 改訂履歴.....30
10 メカニカル、パッケージ、および注文情報.....32

Copyright © 2025 Texas Instruments Incorporated

4 ピン構成および機能

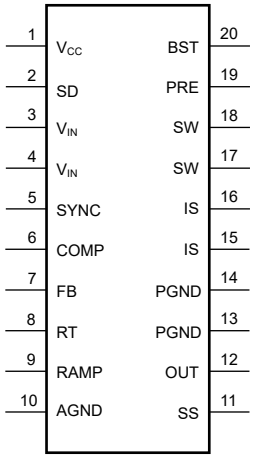


図 4-1. 20 リード HTSSOP (上面図)

ピン		タイプ(1)	説明
名称	番号		
AGND	10	GND	アナログ グランド。レギュレータ制御用の内部リファレンスです。
BST	20	P	ブートストラップ コンデンサ用の昇圧入力。BST ピンと SW ピンの間に外付けコンデンサを接続します。22nF のセラミック コンデンサの使用を推奨します。このコンデンサは、SW ノード電圧が低い際の降圧スイッチのオフ時間中に、VCC から内部ブートストラップ ダイオードを経由して充電されます。
COMP	6	O	内部エラー アンプ出力です。ループ補償ネットワークが本ピンと FB ピン間に接続されていることを確認してください。
EP		P	露出パッド。パッケージ裏面の露出金属パッド。このパッドを PCB グランド プレーンに接続して放熱を促進します。
FB	7	I	レギュレート出力からのフィードバック信号。このピンは内部エラー アンプの反転入力に接続されています。レギュレーション閾値は 1.225V です。
IS	15、16	P	電流センス。フリーホイール ショットキー ダイオードの電流測定接続です。内部センス抵抗とサンプルアンドホールド回路は、オフ時間終了付近のダイオード電流を検出します。この電流測定値は、エミュレートされた電流ランプの DC レベルを提供します。
OUT	12	I	出力電圧の接続。レギュレートされた出力電圧に直接接続します。
PGND	13、14	GND	電源グランド。内蔵 PRE スイッチと IS 電流センス抵抗のローサイド リファレンスです。
PRE	19	P	ブートストラップ コンデンサのプリチャージ支援。このオープン ドレイン出力を SW ピンに接続すると、軽負荷時または LM25005 有効化前に出力がプリチャージされるアプリケーションで、ブートストラップ コンデンサの充電を支援します。各サイクルで、降圧スイッチのオン時間間隔の直前に、内部プリチャージ MOSFET が 250ns だけオンになります。
RAMP	9	I	ランプ制御信号。RAMP ピンと AGND ピンの間に接続した外付けコンデンサが、疑似ピーク電流モード制御で使用されるランプスロープを設定します。推奨される容量範囲は 50pF ～ 2nF です。
RT	8	I	内部発振器の周波数設定入力。内部発振器は、RT ピンと AGND ピンの間に接続した 1 本の抵抗で設定されます。推奨スイッチング周波数範囲は 50kHz ～ 500kHz です。
SD	2	I	シャットダウンまたは UVLO 入力。SD ピン電圧が 0.7V 未満の場合、レギュレータは低消費電力状態になります。SD ピンの電圧が 0.7V ～ 1.225V の間である場合、レギュレータはスタンバイ モードになります。SD ピンの電圧が 1.225V よりも高い場合、レギュレータは動作状態になります。外付けの分圧器を使用して、ライン低電圧シャットダウン スレッショルドを設定します。SD ピンをオープンのままにすると、5µA のプルアップ電流源を使用してレギュレータが完全に動作します。
SS	11	I	ソフト スタート。1 個の外付けコンデンサと 1 個の内部 10µA 電流源により、エラーアンプの基準電圧の立ち上がり傾斜が設定されます。SS ピンは、スタンバイ、VCC UVLO、サーマル シャットダウンのとき、Low に保持されます。
SW	17、18	P	スイッチング ノード。内部降圧スイッチのソース端子。SW ピンは、外部ショットキー ダイオードと降圧インダクタに接続します。

Copyright © 2025 Texas Instruments Incorporated

ピン		タイプ(1)	説明
名称	番号		
SYNC	5	I/O	発振器の同期入力または同期出力。内部発振器は、外部プルダウン デバイスにより外部クロックと同期できます。SYNC ピンを接続することで、複数の LM25005 デバイスを同期できます。
VCC	1	I	バイアス レギュレータの出力。VCC は VIN を 9V まで追跡します。9V を超えると、VCC は 7V にレギュレートされます。0.1uF ～ 1uF のセラミック デカップリング コンデンサが必要です。内部消費電力を低減するため、このピンに 7.5V ～ 14V の外部電圧を印加します。
VIN	3、4	P	入力供給電圧 (公称動作範囲):7V ～ 42V

(1) I = 入力、O = 出力、P = 電源、I/O = 双方向、GND = グラウンド。

これらのデバイスは、限定的な ESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時は、MOS ゲートに対する静電破壊を防止するために、リード線同士をショートさせておくか、デバイスを導電フォームに入れる必要があります。

Copyright © 2025 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)(1) (2)

		最小値	最大値	単位
	V_{IN} から GND へ	45		V
	BST から GND へ	60		V
	PRE から GND へ	45		V
	SW から GND へ (定常状態)	-1.5		V
	BST から V_{CC} へ	45		V
	V_{CC} から GND	14		V
	BST から SW へ	14		V
	OUT から GND へ	Vin のみに限定		
	SD、SYNC、SS、FB から GND へ	7V		V
接合部温度	T_J	-40	+150	C
保存温度	T_{stg}	-65	+150	°C

(1) 「*絶対最大定格*」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「*絶対最大定格*」の範囲内であっても「*推奨動作条件*」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) 軍用/航空宇宙用仕様のデバイスをお求めの場合は、供給状況および仕様について テキサス・インスツルメンツの販売特約店または営業所にお問い合わせください。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)(1)、ANSI/ESDA/JEDEC JS-001 準拠(2)	±2000	V
		荷電デバイスモデル (CDM)、JEDEC 規格 JESD22-C101(3) に準拠	±500	

(1) 人体モデルは、100pF コンデンサから抵抗 1.5kΩ を介して各ピンに放電させた場合です。
(2) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(3) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)(1)

			最小値	公称値	最大値	単位
V_{IN}			7		42	7
T_J	動作時接合部温度		-40		+125	°C

(1) 絶対最大定格は、これを超過するとデバイスが損傷する可能性がある限界値です。動作定格は、デバイスが意図どおりに機能することを想定した条件です。仕様およびテスト条件については、「電気的特性」を参照してください。

5.4 熱抵抗特性

熱評価基準(1)		LM25005 PWP (HTSSOP) 20 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	35.2	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	17.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	15.5	°C/W

Copyright © 2025 Texas Instruments Incorporated

5.4 熱抵抗特性 (続き)

熱評価基準(1)		LM25005 PWP (HTSSOP) 20 ピン	単位
ψ_{JT}	接合部から上面への特性パラメータ	0.4	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	15.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	1.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション ノートを参照してください。

5.5 電気的特性

標準値は T_J = 25°C、V_{IN} = 24V、R_T = 32.4kΩ に対応します。特に記述のない限り、最小および最大の限界値は、-40°C ～ 125°C の接合部温度範囲全体に対するものです。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
スタートアップ レギュレータ						
V_{CC} Reg	V_{CC} レギュレータ出力		6.85	7.15	7.45	V
	V_{CC} LDO モード ターンオフ			9		V
	V_{CC} 電流制限	V_{CC} = 0V、		25		mA
VCC 電源						
	V_{CC} UVLO スレッショルド	VCC の増加	5.03	5.35	5.67	V
	V_{CC} 低電圧のヒステリシス			0.25		V
	バイアス電流 (Iin)	FB = 1.3V。		2	4.5	mA
	シャットダウン電流 (Iin)	SD = 0V。		48	85	µA
シャットダウン スレッショルド						
	シャットダウン スレッショルド		0.47	0.7	0.9	V
	シャットダウンのヒステリシス			0.1		V
	スタンバイ スレッショルド		1.17	1.225	1.28	V
	スタンバイ ヒステリシス			0.1		V
	SD プルアップ電流ソース			5		µA
スイッチ特性						
	降圧スイッチの Rds(on)			170	340	mΩ
	昇圧 UVLO			3.8		V
	BOOST UVLO ヒステリシス			0.8		V
	プリチャージ スイッチ Rds (on)			70		Ω
	プリチャージス イッチオン時間			265		ns
電流制限						
	サイクルごとの電流制限遅延	RAMP = 2.5V。		75		ns
ソフト スタート						
	SS 電流ソース		7	10	14	µA
発振器						
	Frequency1		180	200	220	kHz
	Frequency2	R_T = 11kΩ	425	485	545	kHz
	同期ソース インピーダンス			11		kΩ
	同期シンク インピーダンス			110		Ω
	SYNC スレッショルド (立ち下がり)			1.4		V
	SYNC 周波数	R_T = 11kΩ	550			kHz
	SYNC パルス幅の最小値		15			ns
ランプ生成器						
	ランプ電流 1	V_{IN} = 36V、V_{out} = 10V です。	136	160	184	µA

Copyright © 2025 Texas Instruments Incorporated

標準値は T_J = 25℃、V_{IN} = 24V、R_T = 32.4kΩ に対応します。特に記述のない限り、最小および最大の限界値は、-40°C ～ 125°C の接合部温度範囲全体に対するものです。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
	ランプ電流 2	V_{IN} = 10V、V_{out} = 10V です。	18	25	32	µA
PWM コンパレータ						
	強制オフ時間		416	500	575	ns
	最小オン時間			80		ns
	COMP から PWM へのコンパレータ オフセット			0.7		V
エラー アンプ						
	帰還電圧	Vfb = COMP。	1.207	1.225	1.243	µV
	FB バイアス電流			10		nA
	DC ゲイン			70		dB
	COMP シンク / ソース電流		3			mA
	ユニティ ゲイン帯域幅			3		MHz
ダイオード検出抵抗						
D_{SENSE}				42		mΩ
サーマル シャットダウン						
T_{SD}	サーマル シャットダウン スレッショルド			165		°C
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス			25		°C

(1) 最小および最大制限値は 25℃で全数テストされます。全動作温度範囲における制限値は、統計的品質管理 (SQC) 法を使用した相関により指定されています。これらの制限値を使って、テキサス インスツルメンツの平均出検品質限界 (AOQL) を計算しています。

5.6 代表的特性

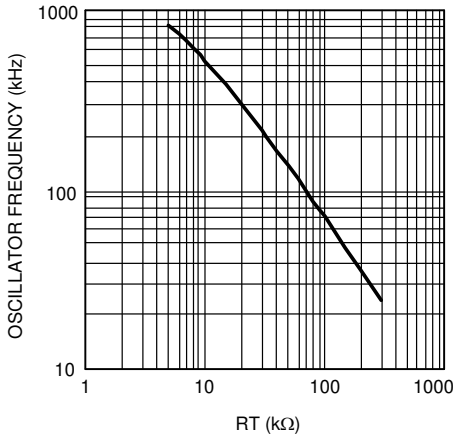


図 5-1. 発振器周波数と R_T との関係

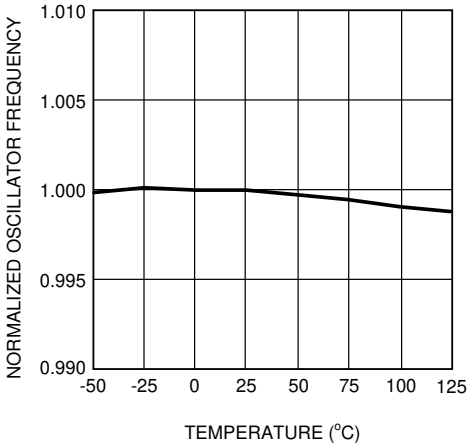


図 5-2. (F_{OSC} = 200kHz 時)

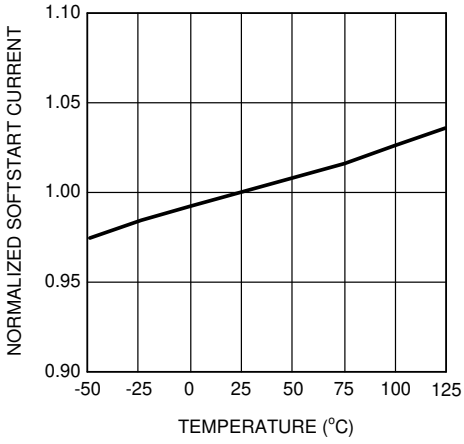


図 5-3. ソフトスタート電流と温度との関係

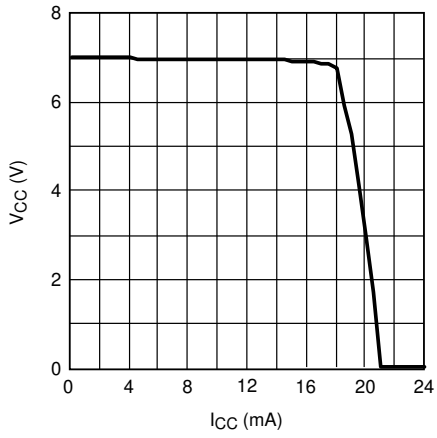


図 5-4. V_{CC} と I_{CC} との関係 (V_{IN} = 12V 時)

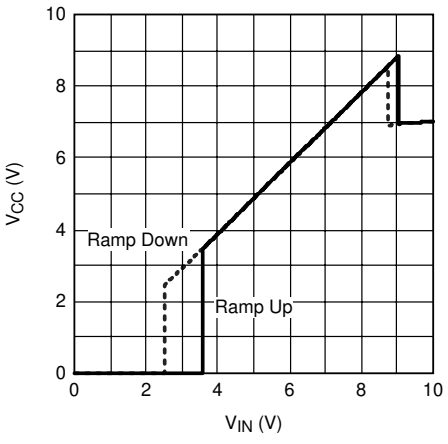


図 5-5. V_{CC} と V_{IN} との関係 (R_L = 7kΩ 時)

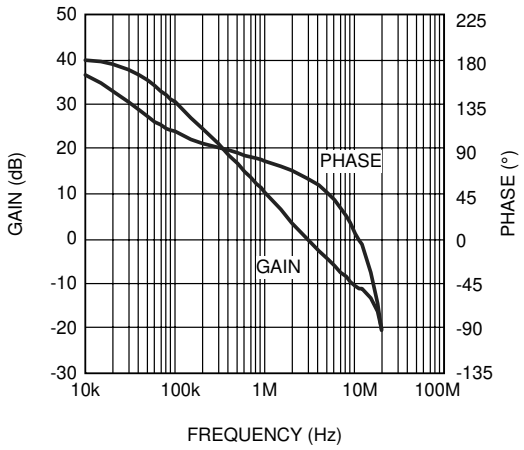


図 5-6. エラー アンプのゲイン / 位相 A_{VCL} = 101

Copyright © 2025 Texas Instruments Incorporated

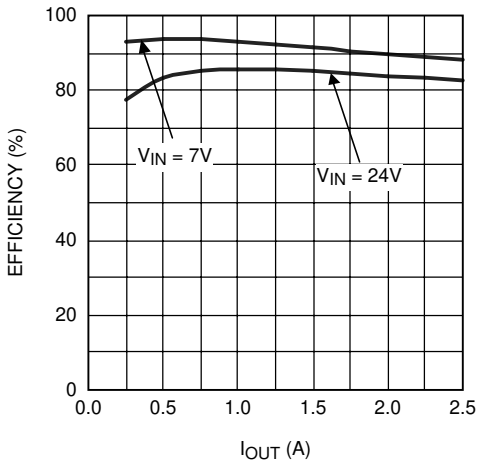


図 5-7. デモボード効率と I_{OUT} および V_{IN} との関係

6 詳細説明

6.1 概要

LM25005 スイッチング レギュレータは、最小限の外付け部品を使用して高効率高電圧を実装するために必要なすべての機能を備えています。この使いやすいレギュレータは、42V の N チャネル降圧スイッチを内蔵しており、2.5A の出力電流に対応します。

レギュレータ制御方式は、エミュレートされた電流ランプを使用した電流モード制御に基づいています。ピーク電流モード制御には、ライン電圧フィード フォワードと、サイクル単位の電流制限が組み込まれており、ループ補償が簡単に行えます。エミュレートされた制御ランプを使用することで、パルス幅変調回路のノイズ感受性が減少し、入力電圧の高いアプリケーションで不可欠となる、デューティ サイクルの非常に微細な処理を高い信頼性で実行できます。

動作周波数は 50kHz ～ 500kHz の範囲でユーザーが設定可能です。発振器の同期ピンを使用すると、複数の LM25005 レギュレータを自己同期させることや、外部クロックに同期させることができます。出力電圧は、最小 1.225V まで設定できます。

フォルト保護機能として、電流制限、サーマル シャットダウン、リモート シャットダウン機能を備えています。このデバイスは、放熱を助ける露出パッド付きの HTSSOP パッケージで供給されます。

LM25005 の機能ブロック図と代表的なアプリケーションは、セクション 6.2「」に示しています。LM25005 は、レギュレートされていない高い入力電圧を効率的に降圧するために、多くのアプリケーションに適用できます。このデバイスは、テレコム、産業用、および車載対応電源バス電圧範囲に最適です。

Copyright © 2025 Texas Instruments Incorporated

6.2 機能ブロック図

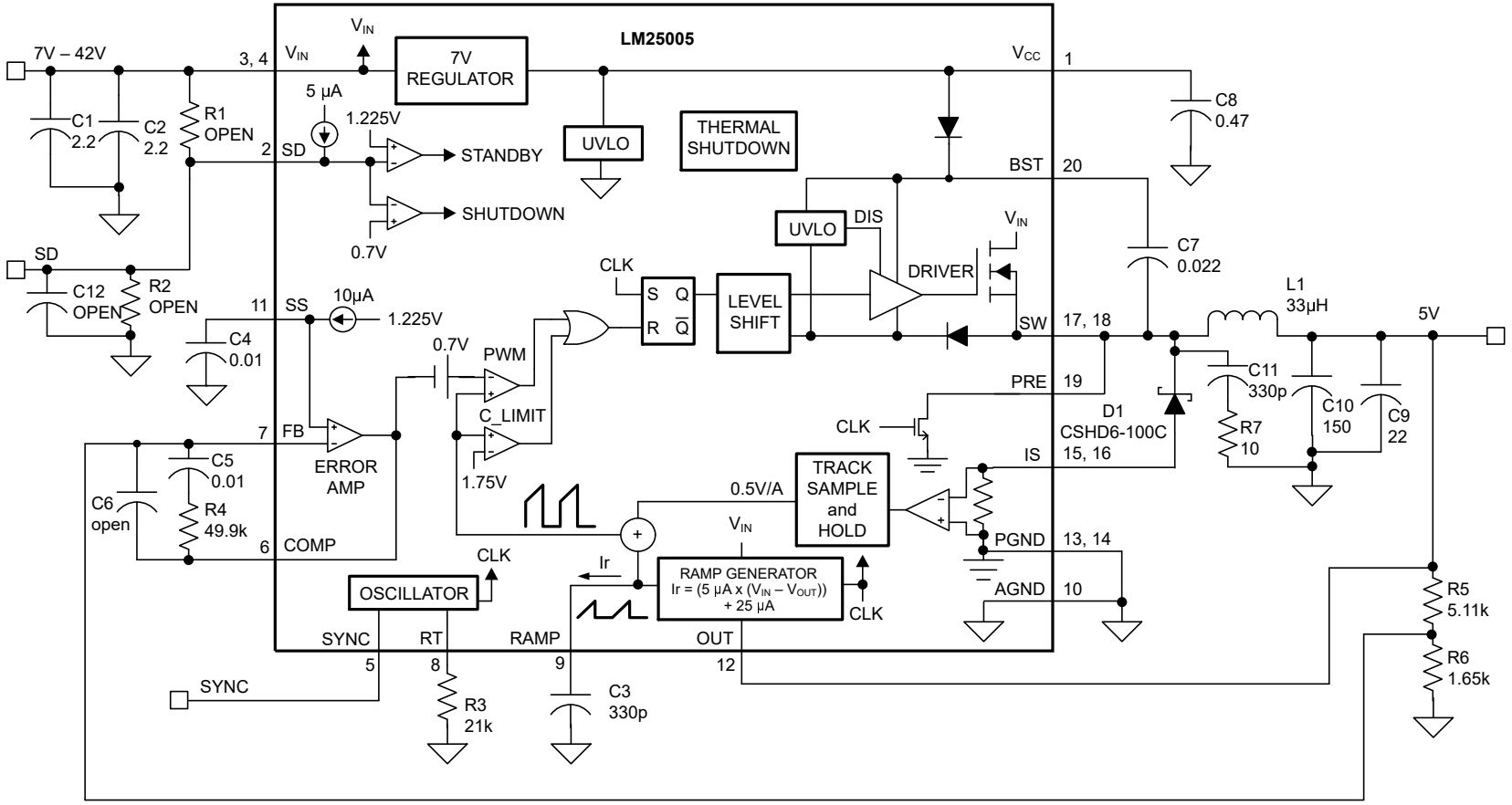


図 6-1. 代表的なアプリケーション回路と機能ブロック図

6.3 機能説明

6.3.1 高電圧起動レギュレータ

LM25005 は、デュアルモード内部高電圧スタートアップ レギュレータを内蔵し、PWM コントローラおよびブートストラップ MOSFET ゲート ドライバ用の Vcc バイアス電源を供給します。入力ピン (Vin) は、最大 42V の入力電圧に直接接続可能です。入力電圧が 9V 未満の場合、低ドロップアウト スイッチを使用して Vcc を Vin に直接接続します。この電源電圧範囲では、Vcc は Vin とほぼ等しくなります。Vin 電圧が 9V を超える場合、低ドロップアウト スイッチが無効になり、Vcc レギュレータが有効になることで、Vcc を約 7V に維持します。このデュアルモード レギュレータを使用して、7V ～ 42V の広い動作範囲を実現します。

Vcc レギュレータの出力は、20mA に電流制限されています。電源投入時、レギュレータは Vcc ピンに接続されたコンデンサに電流を供給します。Vcc ピンの電圧が Vcc UVLO スレッショルドの 6.3V を上回り、SD ピンが 1.225V を上回ると、出力スイッチが有効になり、ソフトスタート シーケンスが開始されます。Vcc が 5.3V を下回るか、SD ピンが 1.125V を下回るまで、出力スイッチはイネーブルのままです。

IC の消費電力を低減するために、VCC ピンに補助電源電圧を印加します。補助電圧が 7.3V を超えると、内部レギュレータは実質的にシャットオフされ、IC の消費電力が低減します。Vcc レギュレータのシリーズ パス トランジスタには、Vcc と Vin の間にダイオードが含まれています。通常動作時は、ダイオードに順方向バイアスをかけないでください。したがって、補助 VCC 電圧が VIN 電圧を超えることはありません。

高電圧アプリケーションでは、VIN ピンが絶対最大定格電圧 (45V) を超えないように十分注意してください。ラインまたは負荷の過渡時に、VIN ラインの電圧リンギングが絶対最大定格を超えると、IC が損傷する可能性があります。プリント基板のレイアウトを適切に設計し、VIN および GND ピンの近くに高品質のバイパス コンデンサを配置することが重要です。

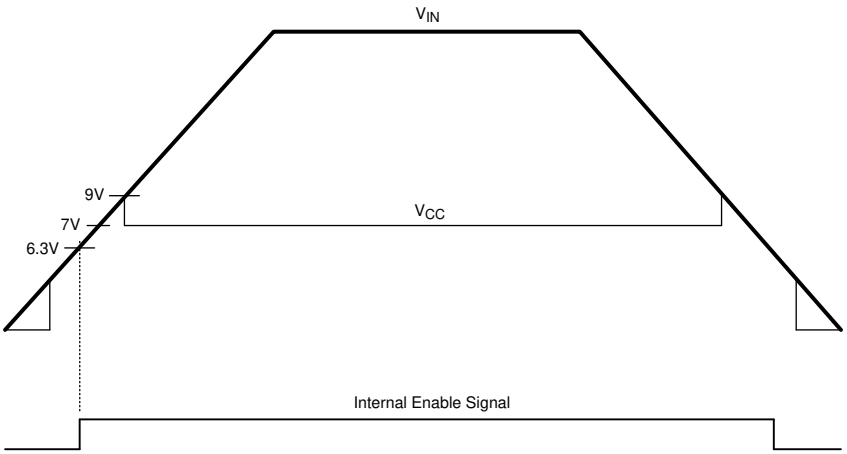


図 6-2. Vin と Vcc のシーケンシング

6.3.2 発振器と同期機能

LM25005 の発振器の周波数は、RT ピンと AGND ピンの間に 1 個の外付け抵抗を接続して設定します。R_T 抵抗はデバイス直近に配置し、IC の RT および AGND ピンに直接接続します。目的の発振周波数 (F) を設定するには、R_T 抵抗値を以下の式で求めます。

$$R_T = \frac{\frac{1}{F} - 580 \times 10^{-9}}{135 \times 10^{-12}} \quad (1)$$

SYNC ピンを使用して、内部発振器を外部クロックに同期させます。外部クロックの周波数は、R_T 抵抗で設定されるフリーランニング *周波数よりも高い* 必要があります。外部クロックから SYNC ピンへのインターフェイスには、オープン ドレイン出力を備えたクロック回路を推奨します。クロックパルス幅が 15ns より大きいことを確認します。

Copyright © 2025 Texas Instruments Incorporated

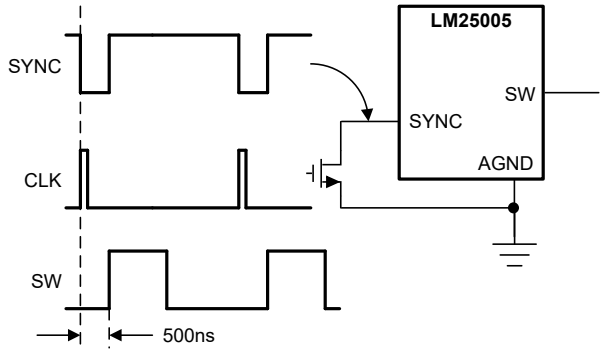


図 6-3. 外部クロックからの同期

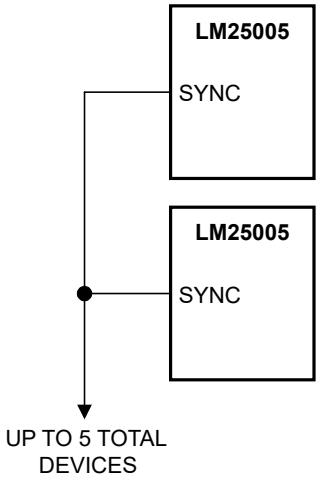


図 6-4. 複数のデバイスからの同期

SYNC ピンを接続することで、複数の LM25005 または LM5005 デバイスを同期させます。この構成では、すべてのデバイスが最高周波数のデバイスに同期します。図 6-5 の図に、LM25005 の SYNC 入出力機能を示します。内部発振回路は、強いプルダウンと弱いプルアップ インバータを使用して SYNC ピンを駆動します。内部発振器または外部クロックによって SYNC ピンが Low に引き下げられると、発振器のランプサイクルが終了し、新しいサイクルが開始します。したがって、複数の LM25005 の SYNC ピンを接続すると、最も高い内部クロック周波数の IC が SYNC ピンを Low にプルし、他の IC の発信器ランプ サイクルを終了します。プログラムされたクロック周波数が最も高い LM25005 または LM5005 がコントローラとして機能し、より低い発振器周波数のすべてのデバイスのスイッチング周波数を制御します。

Copyright © 2025 Texas Instruments Incorporated

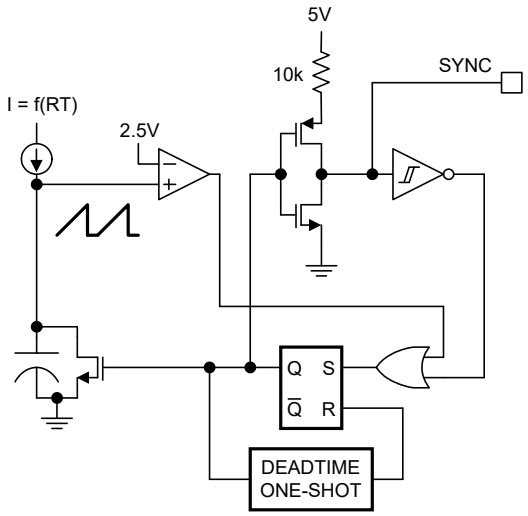


図 6-5. 発振器の概略ブロック図と SYNC I/O 回路

6.3.3 エラー アンプと PWM コンパレータ

内部の高ゲインのエラー アンプは、調整された出力電圧と、内部の高精度リファレンス (1.225V) との差に比例する誤差信号を生成します。エラー アンプの出力は COMP ピンに接続されているため、ユーザーは、セクション 6.2 セクションに示すように、通常はタイプ II ネットワークであるループ補償部品を提供できます。このネットワークにより、DC に極、ゼロ、ノイズ低減の高周波極が形成されます。PWM コンパレータは、エミュレートされた電流センス信号を、ランプ生成器から COMP ピンでのエラー アンプ出力電圧と比較します。

6.3.4 RAMP ジェネレータ

電流モード制御用のパルス幅変調器で使用されるランプ信号は、通常は降圧スイッチ電流から直接生成されます。このスイッチ電流は、出力インダクタ電流の正の勾配部分に対応します。この信号を PWM ランプに利用することで、単一極の応答に制御ループの伝達関数が単純化され、固有の入力電圧フィードフォワード補償が行われます。PWM 制御に降圧スイッチ電流信号を使用する場合の欠点は、回路の寄生成分に起因する大きなリーディング エッジ スパイクが発生し、フィルタリングまたはブランキングが必要になることです。また、電流測定は大幅な伝搬遅延を発生させる可能性があります。フィルタリング、ブランキング時間、伝搬遅延によって、実現可能な最小パルス幅が制限されます。出力電圧に比べて入力電圧が比較的大きくなる可能性のあるアプリケーションでは、レギュレーションのために小さなパルス幅とデューティ サイクルを制御する必要があります。LM25005 は独自のランプ生成器を使用します。このランプ生成器は、実際に降圧スイッチ電流を測定するのではなく、信号を再構築します。インダクタ電流を再構築またはエミュレートすると、PWM コンパレータにランプ信号が供給され、リーディング エッジ スパイクや測定またはフィルタリング遅延が発生しません。電流の再構成は、サンプル / ホールド DC レベルとエミュレート電流ランプという 2 つの要素で構成されています。

Copyright © 2025 Texas Instruments Incorporated

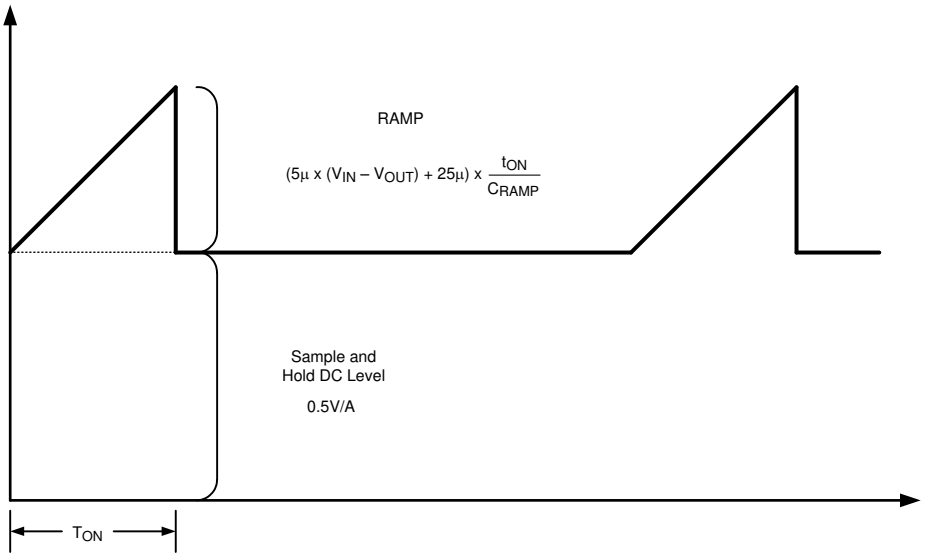


図 6-6. 電流センス信号の構成

図 6-6 に示すサンプル / ホールド DC レベルは、再循環のショットキー ダイオード アノード電流の測定値から得られます。還流ダイオードのアノードを IS ピンに接続してください。ダイオード電流は、IS ピンと PGND ピンの間にある内部電流検出抵抗を流れます。センス抵抗両端の電圧レベルはサンプリングされ、降圧スイッチの次の導通区間の開始直前まで保持されます。ダイオード電流センシングとサンプル / ホールドは、再構築された電流信号の DC レベルを提供します。正のスロープ インダクタ電流ランプは、RAMP ピンから AGND に接続された外付けコンデンサと内部電圧制御電流源によってエミュレートされます。インダクタ電流をエミュレートするランプ電流源は、次の式に従う Vin および Vout 電圧の関数です:

$$I_{RAMP} = [5\mu \times (V_{IN} - V_{OUT})] + 25\mu A \quad (2)$$

RAMP コンデンサを適切に選択するかどうかは、選択した出力インダクタの値によって異なります。C_{RAMP} の値を選択します。

$$C_{RAMP} = L \times 10^{-5} \quad (3)$$

- L は出力インダクタの値をヘンリー単位で示したもの。

この値により、エミュレートされた電流ランプの係数は、DC レベル サンプル / ホールド (0.5V/A) の係数とほぼ等しくなります。C_{RAMP} コンデンサは、デバイスのごく近くに配置し、IC のピン (RAMP および AGND) に直接接続する必要があります。

デューティ サイクルが 50% よりも大きい場合、ピーク電流モード制御回路は分数調波発振の影響を受けます。分数調波の発振には通常、スイッチ ノードで広いパルスと狭いデューティ サイクルが繰り返し観測されるという特徴があります。電流検出信号に固定スロープ電圧ランプ (スロープ補償) を追加することで、この発振を防ぐことができます。エミュレート電流源から供給されるオフセット電流の 25µA により、ランプ信号に固定スロープが追加されます。高出力電圧かつ高デューティサイクルで動作するアプリケーションの一部では、追加のスロープ補償が必要となります。これらのアプリケーションでは、ランプのスロープ補償を増やすために、V_{CC} ピンと RAMP ピンとの間にプルアップ抵抗を追加してください。

V_{OUT} > 7.5V の場合:

最適なスロープ電流を計算します。

$$I_{OS} = V_{OUT} \times 5\mu A/V \quad (4)$$

例えば、V_{OUT} = 10V、I_{OS} = 50µA。

RAMP ピンと V_{CC} との間に抵抗を取り付けます:

$$R_{RAMP} = \frac{V_{CC}}{[I_{OS} - 25\mu A]} \quad (5)$$

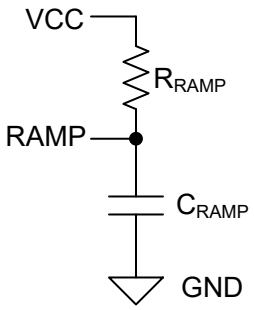


図 6-7. V_{OUT} > 7.5V の場合、V_{CC} に対する R_{RAMP}

6.3.5 ソフト スタート

ソフトスタート機能は、レギュレータを徐々に初期の定常状態動作点へと到達させることで、起動時のストレスやサージを低減します。初期のソフトスタート電流ソースは、10µA に設定され、SS ピンに接続された外付けソフトスタート コンデンサの電圧が徐々に上昇します。ソフトスタート用コンデンサの電圧は、エラー アンプのリファレンス入力に接続されます。SS ピン電圧を制限またはクランプする外付け回路を用いて、各種のシーケンスおよびトラッキング手法を実装します。

フォルトが検出された場合 (たとえば、過温、Vcc UVLO、SD など)、ソフトスタート用コンデンサが放電されます。フォルト条件が解消されると、新しいソフトスタート シーケンスが開始されます。

6.3.6 電流制限

LM25005 は、制御と過電流保護のための独自の電流監視方式を採用しています。正しく設定すると、エミュレートされた電流センス信号は、0.5V/A のスケール係数で降圧スイッチ電流に比例する信号を出力します。エミュレートされたランプ信号が、電流制限コンパレータに印加されます。エミュレートされたランプ信号が 1.75V (3.5A) を超えると、現在の電流サイクルが終了します (サイクルごとの電流制限)。出力インダクタンスが小さく入力電圧が高いアプリケーションでは、電流制限コンパレータの伝搬遅延により、スイッチ電流がオーバーシュートすることがあります。オーバーシュートが発生した場合、降圧スイッチのオフ時間中にダイオード電流サンプリング回路が過剰なインダクタ電流を検出します。サンプル / ホールド DC レベルが 1.75 V の電流制限スレッショルドを超えると、降圧スイッチが無効になり、ダイオード電流サンプリング回路がインダクタ電流がスレッショルドを下回ったことを検出するまでパルスをスキップします。この方法により、電流オーバーシュート後にインダクタ電流が強制的に減衰するため、伝搬遅延またはインダクタの飽和による電流暴走状態を防止できます。

6.4 デバイスの機能モード

6.4.1 シャットダウン / スタンバイ

LM25005 には、デュアル レベル シャットダウン (SD) 回路が搭載されています。SD ピンの電圧が 0.7V を下回ると、レギュレータは低電流シャットダウン モードになります。SD ピンの電圧が 0.7V より高く、1.225V を下回る場合、レギュレータはスタンバイ モードになります。スタンバイ モードでは、Vcc レギュレータはアクティブですが、出力スイッチは無効化されます。SD ピンの電圧が 1.225V を超えると、出力スイッチがイネーブルになり、通常動作が開始されます。内部の 5µA プルアップ電流源により、SD ピンがオープンの場合はレギュレータが完全動作状態になります。

VIN と GND の間に外部設定点を接続する分圧器を使用して、レギュレータの動作入力範囲を設定します。デバイダは、Vin が望ましい動作範囲内にあるとき、SD ピンの電圧が 1.225V を超えるように設計します。外付け設定点分圧器の計算には、内部 5µA プルアップ電流源を含めます。シャットダウン スレッショルドとスタンバイ スレッショルドの両方に対して、0.1V のヒステリシスが含まれています。SD ピン電圧が 8V を超えないことを確認します。外付け設定点分圧器を使用する場合、高入力電圧時に SD ピン電圧を制限するため、クランプが必要となる場合があります。

Copyright © 2025 Texas Instruments Incorporated

SD ピンは、リモートの有効 / 無効化機能を実装するためにも使用できます。UVLO ピンを 0.7V スレッショルドよりも低くすると、コントローラは完全にディスエーブルになります。SD ピンの電圧が 1.225V よりも高い場合、レギュレータは動作状態になります。

6.4.2 昇圧ピン

LM25005 は、N チャネル降圧スイッチと関連するフローティング高電圧レベル シフトまたはゲート ドライバを内蔵しています。このゲート ドライバ回路は、内部ダイオードと外付けブートストラップ コンデンサと組み合わせて動作します。0.022µF のセラミックコンデンサを、BST ピンと SW ピンの間に短い配線で接続することを推奨します。降圧スイッチのオフ期間中、SW ピン電圧は約 –0.5V となり、ブートストラップ コンデンサは Vcc から内部ブートストラップ ダイオード経由で充電されます。高い PWM デューティ サイクルで動作する場合、ブートストラップ コンデンサが再充電されるよう、降圧スイッチは各サイクルで 500ns 間強制的にオフになります。

軽負荷時または出力電圧が事前に充電されている場合、降圧スイッチのオフ期間中に SW 電圧は低レベルを維持しません。インダクタ電流がゼロまで低下し、SW ピンが上昇すると、ブートストラップ コンデンサは降圧スイッチのゲート ドライバを動作させるのに十分な電圧を得られません。これらのアプリケーションでは、PRE ピンを SW ピンに接続してブートストラップ コンデンサを事前充電します。PRE ピンと PGND の間に接続された内部プリチャージ MOSFET とダイオードは、新しいスイッチング サイクルの開始の直前に 250ns にわたって各サイクルをオンにします。SW ピンが通常の負電圧レベル (連続導通モード) にある場合、プリチャージ MOSFET / ダイオードには電流は流れません。

6.4.3 過熱保護

最大接合部温度を超えた場合に集積回路を保護する目的で、内部にサーマル シャットダウン回路が実装されています。通常 165℃で動作すると、コントローラは強制的に低電力リセット状態となり、出力ドライバとバイアス レギュレータが無効化されます。この機能は、偶発的なデバイス過熱による致命的な障害を防止するために提供されます。

Copyright © 2025 Texas Instruments Incorporated

7 アプリケーションと実装

7.1 アプリケーション情報に関する免責事項

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.2 アプリケーション情報

7.2.1 バイアス消費電力の低減

高い入力電圧で動作する降圧レギュレータは、IC のバイアスに対してかなりの電力を消費する可能性があります。V_{CC} レギュレータが入力電圧 V_{IN} を公称 7V の V_{CC} まで降圧していることを確認します。V_{CC} レギュレータの両端で電圧降下が大きいと、レギュレータ内での電力損失も大きくなります。このバイアス レギュレータの消費電力を大幅に低減できる方法はいくつかあります。図 7-1 および図 7-2 は、出力電圧から IC をバイアスする 2 つの方法を示しています。いずれの場合も、内部 Vcc レギュレータを使用して VCC ピンを初期バイアスします。出力電圧が確立されると、VCC ピンの電位が公称 7V レギュレーション レベルよりも高くなり、内部 V_{CC} レギュレータが実質的にディスエーブルされます。VCC ピンに印加される電圧が 14V を超えず、V_{CC} の電圧値が V_{IN} の電圧値より高くならないことを確認します。

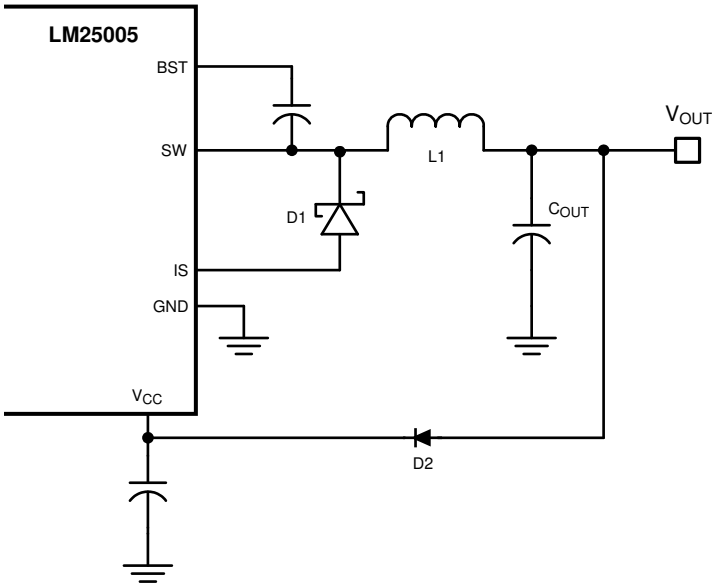


図 7-1. 8V < VOUT < 14V の場合、VOUT からの VCC バイアス

Copyright © 2025 Texas Instruments Incorporated

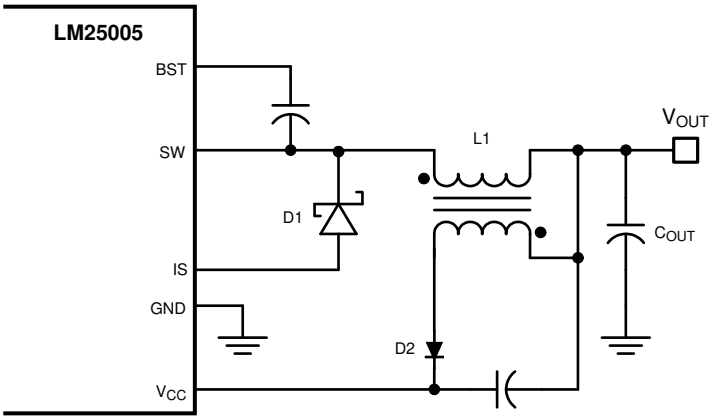


図 7-2. 出力インダクタの追加巻線による VCC バイアス

7.3 代表的なアプリケーション

LM25005 の部品を選択する際には、以下の設計手順を使用します。または、WEBENCH® Design Tool を使用して完全な設計を生成できます。WEBENCH 回路設計 / 選択シミュレーション サービスは、包括的な部品データベースを利用して、反復設計手法により最適化設計を作成します。これにより、ユーザーは多様な設計オプションを評価でます。

7.3.1 設計要件

図 6-1 の代表的なアプリケーション設定を使用して、電力段と補償部品の値を生成するためのステップバイステップの例を以下に示します。図 6-1 に示す回路は、以下の仕様で構成されています。

表 7-1. 設計パラメータ

パラメータ	値
入力電圧	7V ～ 42V
出力電圧	5V
最小負荷電流 (CCM 動作時)	250mA
最大負荷電流	2.5A
スイッチング周波数	300kHz

7.3.2 詳細な設計手順

以下のセクションでは、外付け部品の選択とアプリケーション特性曲線について説明します。

7.3.2.1 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、**LM25005** デバイスを使用するカスタム設計を作成できます。

1. 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
3. 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する

Copyright © 2025 Texas Instruments Incorporated

- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

7.3.2.2 外付け部品

外部部品を計算する手順を、次の設計例で示します。この設計の部品表を表 7-2 に示します。

7.3.2.2.1 R3 (R_T)

R_T は、発振器のスイッチング周波数を設定します。一般的に、高周波アプリケーションは小さくなりますが、損失が大きくなります。この例では、小型化と高効率の両立を考慮した合理的な妥協点として 300kHz での動作を採用しています。300kHz のスイッチング周波数に対し、式 6 を使用して R_T の値を計算してください。

$$R_T = \frac{\left[\left(1 \div 300 \times 10^{3}\right) - 580 \times 10^{-9}\right]}{135 \times 10^{-12}} \quad (6)$$

R_T は、21kΩ の最も近い標準値です。

7.3.2.2.2 L1

インダクタの値は以下に基づいて決定されます

- 動作周波数
- 負荷電流
- リップル電流
- 最小入力電圧 ($V_{IN(min)}$)
- 最大入力電圧 ($V_{IN(max)}$)

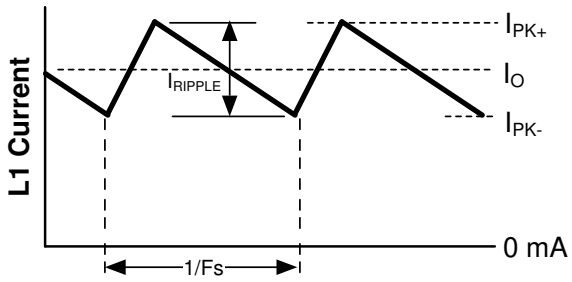


図 7-3. インダクタ電流の波形

回路を連続導通モード (CCM) で維持するには、最大リップル電流 I_{RIPPLE} が最小負荷電流の 2 倍 (または 0.5Ap-p) 未満であることを確認します。この値を用いて、インダクタンス L1 を次の式で計算します。

$$L1 = \frac{V_{OUT} \times \left[V_{IN(max)} - V_{OUT}\right]}{I_{RIPPLE} \times F_S \times V_{IN(max)}} \quad (7)$$

$$L1 = \frac{5V \times [42V - 5V]}{0.5A \times 300kHz \times 42V} = 29\mu H \quad (8)$$

この手順では、L1 の値を選択するためのガイドを示します。最も近い標準値 (33µH) が使用されます。飽和防止のため、L1 はピーク電流 (I_{PK+}) に対応する定格を選択します。通常の負荷条件では、最大負荷電流に最大リップルを加えた値でピーク電流が発生します。過負荷状態では、ピーク電流は公称 3.5A (最大 4.25A) に制限されます。選択したインダクタ (表 7-2 を参照) は、飽和電流定格に 6.2A の十分な余裕を持っています。このメーカーの場合、飽和定格は 20°C でインダクタンスが 30% 低減するのに必要な電流として定義されます。

7.3.2.2.3 C3 (C_{RAMP})

インダクタ値を選択してから、エミュレーション ランプ回路に必要な C3 の値 (C_{RAMP}) を次の式で計算します。

Copyright © 2025 Texas Instruments Incorporated

$$C_{RAMP} = L \times 10^{-5} \quad (9)$$

ここで、

- L の単位はヘンリー (H) です。L1 を 33µH に設定した場合、C3 の推奨値は 330pF です。

7.3.2.2.4 C9、C10

出力コンデンサ C9 および C10 は、インダクタのリップル電流を平滑化し、過渡負荷時の電荷供給源として機能します。この設計では、22µF のセラミック コンデンサと 150µF の SP 有機コンデンサを使用しています。セラミック コンデンサは超低 ESR を実現して出力リップル電圧とノイズ スパイクを低減し、SP コンデンサは過渡負荷条件において小さな体積で大きなバルク容量を実現します。出力リップル電圧の近似値は、次の式で計算されます:

$$\Delta V_{OUT} = \Delta I_L \times \left[ESR + \frac{1}{8 \times F_S \times C_{OUT}}\right] \quad (10)$$

7.3.2.2.5 D1

すべての LM25005 アプリケーションで、ショットキー型リサーキュレーション ダイオードが必要です。超高速ダイオードは推奨されず、逆方向回復電流過渡により IC が損傷する可能性があります。理想に近い逆回復特性と、順方向電圧降下の低さは、LM25005 の一般的な高入力電圧および低出力電圧アプリケーションにおいて特に重要なダイオード特性です。逆方向回復特性によって、降圧スイッチがオンになったときに、各サイクルで電流サージがどの程度持続するかが決まります。ショットキー ダイオードの逆方向回復特性により、各サイクルのターンオン時に発生する降圧スイッチのピーク時電力が最小化されます。降圧スイッチのスイッチング損失は、ショットキー ダイオードを使用すると大幅に減少します。逆方向ブレークダウン定格は、最大 V_{IN} に安全マージンを加えた値以上を選択してください。

順方向電圧降下は、特に出力電圧が低いアプリケーションで、変換効率に大きな影響を与えます。ダイオードの *定格*電流は、メーカーによって大きく異なります。最悪条件は、負荷短絡状態を想定したものです。このとき、ダイオードにはほとんど途切れずに出力電流が流れます。LM25005 の場合、この電流は最大 3.5A です。最悪条件でダイオードの両端に 1V の電圧降下があると仮定すると、最大ダイオード損失は 3.5W です。このリファレンス デザインでは、DPAK パッケージの 60V ショットキー ダイオードを使用しています。

7.3.2.2.6 C1、C2

レギュレータの電源電圧は、スイッチング周波数で大きなソース インピーダンスを持ちます。オン時間時にほとんどのスイッチ電流を供給しながら、VIN ピンのリップル電圧を制限するには、高品質な入力コンデンサが必要です。降圧スイッチがオンになると、VIN ピンに流れ込む電流がインダクタ電流波形の低いピークまで徐々に増え、ピーク値まで上昇してから、ターンオフ時にゼロに低下します。オン時間中の VIN に流れ込む平均電流が負荷電流です。RMS 電流定格および最小リップル電圧に対して、入力容量を選択します。必要なリップル電流定格について、適切な近似値は $I_{RMS} > I_{OUT}/2$ です。

入力フィルタには、低 ESR の高品質なセラミック コンデンサを選択します。コンデンサの許容誤差と電圧による影響を考慮して、2.2µF、100V のセラミック コンデンサを 2 個使用します。LM25005 の最大定格付近でステップ入力電圧過渡が予想される場合は、VIN ピンでのリンギングやスパイクの有無を慎重に確認します。最大定格の条件では、追加のダンピング回路網または入力電圧クランプが必要になる場合があります。

7.3.2.2.7 C8

VCC ピンのコンデンサは、V_{CC} レギュレータのノイズ フィルタリングと安定性を高めます。C8 の推奨値は 0.1µF 以上です。高品質で低 ESR のセラミック コンデンサを使用してください。この設計では、0.47µF のコンデンサを使用しています。

7.3.2.2.8 C7

BST ピンと SW ピンとの間のブートストラップ コンデンサは、ターンオン時にバック スイッチのゲートを充電するためのゲート電流を供給します。C7 の推奨値は 0.022µF です。高品質で低 ESR のセラミック コンデンサを使用してください。

Copyright © 2025 Texas Instruments Incorporated

7.3.2.2.9 C4

SS ピンに接続されたコンデンサがソフトスタート時間を決定します。たとえば、リファレンス電圧と出力電圧が最終の制御値に達するまでの時間などです。この時間は次の式で求められます。

$$t_{ss} = \frac{C4 \times 1.225V}{10\mu A} \tag{11}$$

このアプリケーションでは、ソフトスタート時間 1ms に対応する C4 の値として 0.01µF を使用しています。

7.3.2.2.10 R5、R6

R5 と R6 により出力電圧レベルが設定されます。これらの抵抗の比は次の式を用いて計算します。

$$R5/R6 = [V_{OUT} \div 1.225V] - 1 \tag{12}$$

5V 出力の場合、R5/R6 の比は 3.082 と計算されます。これらの抵抗は、標準値の抵抗から選択します。1.0kΩ ～ 10kΩ の範囲から開始するのが適切です。このインスタンスでは R5 に 5.11kΩ、R6 に 1.65kΩ の値を使用します。

7.3.2.2.11 R1、R2、C12

SD ピンに分圧器を接続して、レギュレータの最小動作電圧 $V_{in(min)}$ を設定します。この機能が必要な場合、分圧抵抗値を選択する最も簡単な方法は、R1 を 10kΩ ～ 100kΩ の範囲で選択し、次式より R2 を計算することです。

$$R2 = 1.225 \times \left[\frac{R1}{V_{IN(min)} + \left(5 \times 10^{-6} \times R1\right) - 1.225}\right] \tag{13}$$

コンデンサ C12 は、分圧器のフィルタリングを行います。SD ピン電圧が 8V を超えない条件を必ず確保してください。外付け設定ポイント デバイダを使用する際は、高い入力電圧条件で SD ピンをクランプする必要がある場合があります。このリファレンス デザインは、LM25005 の電圧範囲全体 (7V ～ 42V) を使用しているため、これらの部品は省略可能です。SD ピンが開放状態のとき、LM25005 は Vcc UVLO スレッショルドが満たされると応答します。

7.3.2.2.12 R7、C11

パワー ダイオードの両端にスナバ回路を配置することで、スイッチング ノードのリンギングおよびスパイクが減少します。過剰なリンギングおよびスパイクは誤動作を引き起こし、出力にスパイクやノイズを結合させる場合があります。極限状態では、LM25005 または還流ダイオードの定格を超えるスパイクにより、これらのデバイスが損傷を受ける可能性があります。スナバの値の選択には、実験的な手法が最適です。最初に、スナバ接続のリードが非常に短いことを確認します。LM25005 に対して標準的な電流レベルでは、5Ω ～ 20Ω の抵抗値が適切です。スナバ コンデンサの値を増やすとダンピングが増えますが、損失も大きくなります。重負荷時に SW ピンの波形を十分にダンピングできる C11 の最小の値を選択してください。

7.3.2.2.13 R4、C5、C6

R4、C5、C6 がエラー アンプのゲイン特性を構成することにより、ループゲインの全体が安定化します。電流モード制御の利点の 1 つは、R4 と C5 の 2 つのフィードバック成分のみを使用してループを閉じることができることです。全体のループ ゲインは、変調器のゲインとエラー アンプのゲインの積です。LM25005 の DC 変調器のゲインは次のように表されます:

$$\text{DC Gain}_{(MOD)} = G_{m(MOD)} \times R_{LOAD} = 2 \times R_{LOAD} \tag{14}$$

変調器の支配的な低周波数極は、負荷抵抗 (R_{LOAD}、) と出力容量 (C_{OUT}) によって決定されます。この極のコーナー周波数は次のとおりです:

$$f_{p(MOD)} = \frac{1}{[2\pi R_{LOAD} C_{OUT}]} \tag{15}$$

Copyright © 2025 Texas Instruments Incorporated

R_{LOAD} = 5Ω および C_{OUT} = 177µF の場合、$f_{p(MOD)}$ = 180Hz

$$\text{DC Gain}_{(MOD)} = 2 \times 5 = 10 = 20\text{dB} \quad (16)$$

セクション 6.2 の設計例では、変調器のゲイン対周波数特性が 図 7-4 に示すように測定されます。

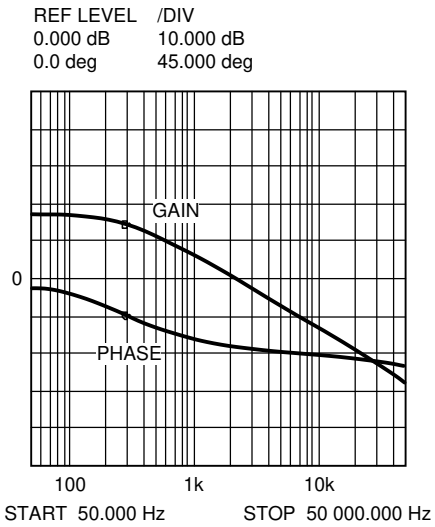


図 7-4. R_{LOAD} = 5Ω および C_{OUT} = 177µF での変調器のゲインおよび位相

R4 と C5 は、DC に極を持ち、所定の周波数にゼロを持つタイプ II 構成としてエラー アンプを構成します。

$$f_Z = \frac{1}{[2\pi R4 C5]} \quad (17)$$

エラー アンプのゼロは変調器の極を打ち消し、ループ ゲインのクロスオーバー周波数でシングル ポール応答が残ります。クロスオーバー周波数におけるシングル ポール応答により、90°の位相マージンを持つ、非常に安定したループが得られます。

この設計例では、目標ループ帯域幅 (クロスオーバー周波数) は 20kHz です。補償回路網のゼロ (f_Z) を、目標クロスオーバー周波数より少なくとも 1 桁低い周波数となるように選択してください。これにより、目的の補償ネットワークであるゼロ 1/ (2π R4 C5) が 2kHz 未満になるように R4 と C5 の積に制約が生じます。R4 を増加させてそれに比例して C5 を減少させると、エラー アンプ ゲインが増加します。反対に、R4 を減少させてそれに比例して C5 を増加させた場合、エラー アンプ ゲインは減少します。この設計例では、C5 は 0.01µF、R4 は 49.9kΩ です。これらの値により、補償回路のゼロが 320Hz に構成されます。f_Z より高い周波数でのエラー アンプ ゲインは次のとおりです。R4/R5 であり、約 10 (20dB) です。

Copyright © 2025 Texas Instruments Incorporated

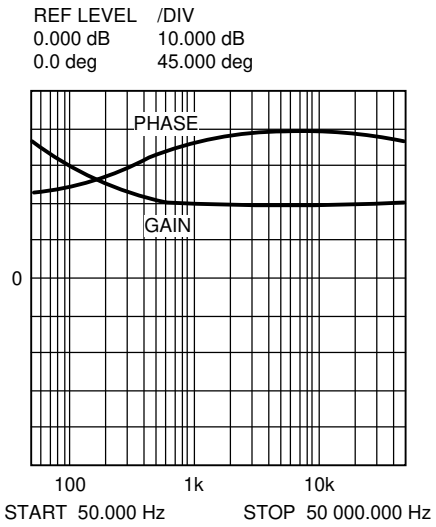


図 7-5. エラー アンプのゲインおよび位相

ループ全体は、変調器のゲインとエラー アンプのゲインの合計 (dB) として予測できます。

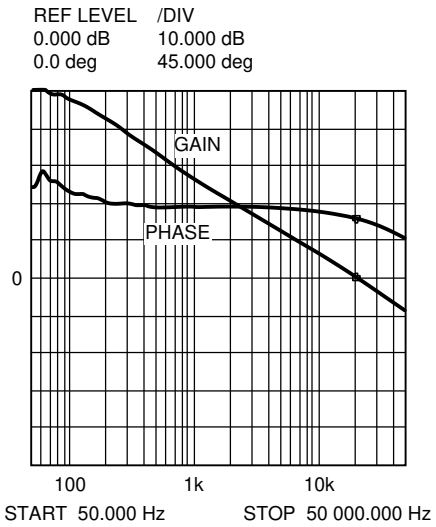


図 7-6. 全体的なループのゲインおよび位相

ネットワーク アナライザが利用可能な場合、変調器のゲインを測定し、目的のループ伝達関数に合わせてエラー アンプのゲインを構成してください。ネットワーク アナライザが使用できない場合は、本セクションに示すガイドラインに従ってエラー アンプ補償部品を設計できます。ステップ負荷過渡テストは、許容される性能を検証するために実行できます。ステップ負荷の目標は、応答が減衰した場合の最小オーバーシュートです。補償回路網に C6 を追加して、エラー アンプのノイズ感受性を低減してください。このコンデンサを追加するとエラー アンプの伝達関数に極が追加されるため、C6 の値を確実に小さくしてください。この極がループのクロスオーバー周波数を十分に上回っていることを確認します。C6 により追加される極の位置のおおよその近似値は次のとおりです。

$$f_{p2} = fz \times C5/C6 \quad (18)$$

Copyright © 2025 Texas Instruments Incorporated

7.3.3 アプリケーション曲線

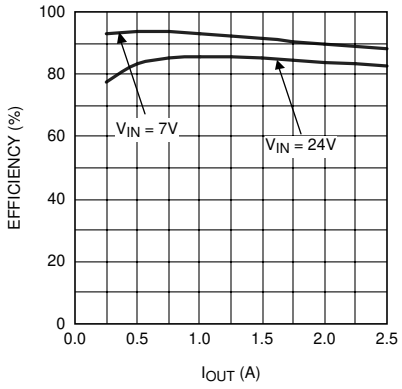


図 7-7. デモボードの効率と負荷電流との関係

7.4 電源に関する推奨事項

LM25005 コンバータは、7V ～ 42V の広い入力電圧範囲で動作するように設計されています。入力電源の特性が、「絶対最大定格」と「推奨動作条件」に適合していることを確認します。また、入力電源が、全負荷時のレギュレータに必要な入力電流を供給できることを確認してください。式 19 を使用して平均入力電流を推定します。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (19)$$

ここで、

- η = 効率

コンバータが高インピーダンスを持つ長い配線や PCB パターンを経由して入力電源に接続されている場合は、安定した性能を実現するため特に注意が必要です。入力ケーブルの寄生インダクタンスと抵抗は、コンバータの動作に悪影響を及ぼすおそれがあります。寄生インダクタンスと低 ESR のセラミック入力コンデンサを組み合わせることで、不足減衰共振回路が形成されます。この回路は、入力電源がオンとオフを周期的に切り替わるたびに、VIN で過電圧過渡が発生する可能性があります。寄生抵抗により、負荷過渡中に入力電圧が低下する場合があります。コンバータが最小入力電圧に近い値で動作している場合、この低下によって UVLO フォルトが誤って起動され、システムがリセットされる可能性があります。こうした問題を解決する最善策は、入力電源からレギュレータまでの距離を短くして、セラミックと並列にアルミニウム製やタンタル製の入力コンデンサを使用することです。

電解コンデンサの ESR は比較的低いため、入力共振回路は減衰し、電圧オーバーシュートを低減することができます。10µF ～ 47µF の範囲の容量は、入力減衰を提供するのに通常十分であり、大きな負荷過渡時に入力電圧を安定した状態に保持できます。

レギュレータの前段に EMI 入力フィルタを使用することがあります。この設計が不十分な場合、不安定な状態になったり、前述のような影響を及ぼすおそれがあります。AN-2162『DC/DC コンバータ向け伝導 EMI の簡単な成功事例』アプリケーション ノートでは、スイッチング レギュレータの入力フィルタを設計するために役立つ提案を紹介しています。

7.5 レイアウト

7.5.1 レイアウトのガイドライン

セクション 6.2「」に示す回路は、LM25005 のブロック図と代表的なアプリケーション基板回路図の両方として機能します。降圧レギュレータには、電流が高速で切り替わる 2 つのループがあります。最初のループは、入力コンデンサから始まり、レギュレータの VIN ピン、レギュレータの SW ピン、インダクタ、負荷へと続きます。2 つ目のループは、出力コンデンサのグランドから始まり、レギュレータの PGND ピン、レギュレータの IS ピン、ダイオード アノード、インダクタ、負荷へと続きます。これらのループの面積を最小化することで、浮遊インダクタンスを減らし、ノイズを最小限に抑え、不安定動作の可能

Copyright © 2025 Texas Instruments Incorporated

性を最小限に抑えることができます。入力フィルタ コンデンサを出力フィルタ コンデンサとレギュレータの PGND ピンに接続する方法として、プリント基板のグランド プレーンが推奨されます。すべての低消費電力グランド接続 (C_{SS}、R_T、C_{RAMP}) をレギュレータの AGND ピンに直接接続します。AGND ピンと PGND ピンを、デバイスの下側全体をカバーする上面の銅領域を経由して互いに接続します。この下側の銅領域に、グランド プレーンに複数のビアを配置します。

消費電力が大きい 2 つの部品は、リサーキュレーション ダイオードと LM25005 レギュレータ IC です。LM25005 内で消費される電力を決定する最も簡単な方法は、合計変換損失 (Pin - Pout) を測定して、ショットキー ダイオード、出力インダクタ、およびスナバ抵抗の電力損失を減算することです。ショットキー ダイオード損失の近似式は、以下のとおりです。

$$P_D = I_{OUT} \times V_{FWD} \quad (20)$$

出力インダクタ損失の近似式は、以下のとおりです。

$$P = I_{OUT}^2 \times R \times 1.1 \quad (21)$$

- R はインダクタの DC 抵抗
- 係数 1.1 は AC 損失の近似値

スナバを使用する場合、ターンオン遷移とターンオフ遷移における抵抗の電圧降下を観測し、オシロスコープを用いて電力損失を推定します。レギュレータには、電力拡散を補助するため、露出サーマル パッドが搭載されています。デバイスの下で、いくつかのビアをグランド プレーンに追加すると、レギュレータの接合部温度が大幅に低下します。ダイオードの電力拡散を促進するため、露出パッドを持つダイオードを選択します。

表 7-2. 5V、2.5A デモ ボードの部品表

項目		部品番号	説明	値
C	1	C4532X7R2A225M	コンデンサ、CER、TDK	2.2µ、100V
C	2	C4532X7R2A225M	コンデンサ、CER、TDK	2.2µ、100V
C	3	C0805C331G1GAC	コンデンサ、CER、KEMET	330p、100V
C	4	C2012X7R2A103K	コンデンサ、CER、TDK	0.01µ、100V
C	5	C2012X7R2A103K	コンデンサ、CER、TDK	0.01µ、100V
C	6	オープン	未使用	
C	7	C2012X7R2A223K	コンデンサ、CER、TDK	0.022µ、100V
C	8	C2012X7R1C474M	コンデンサ、CER、TDK	0.47µ、16V
C	9	C3225X7R1C226M	コンデンサ、CER、TDK	22µ、16V
C	10	EEFHE0J151R	コンデンサ、SP、パナソニック	150µ、6.3V
C	11	C0805C331G1GAC	コンデンサ、CER、KEMET	330p、100V
C	12	オープン	未使用	
D	1	CSHD6-60C	ダイオード、60V、セントラル	
		6CWQ10FN	ダイオード、100V、IR (D1-ALT)	
L	1	DR127-330	インダクタ、クーパー	33µH
R	1	オープン	未使用	
R	2	オープン	未使用	
R	3	CRCW08052102F	抵抗	21K
R	4	CRCW08054992F	抵抗	49.9K
R	5	CRCW08055111F	抵抗	5.11K
R	6	CRCW08051651F	抵抗	1.65K
R	7	CRCW2512100J	抵抗	10、1W
U	1	LM25005	レギュレータ、テキサス インスツルメンツ	

Copyright © 2025 Texas Instruments Incorporated

7.5.2 レイアウト例

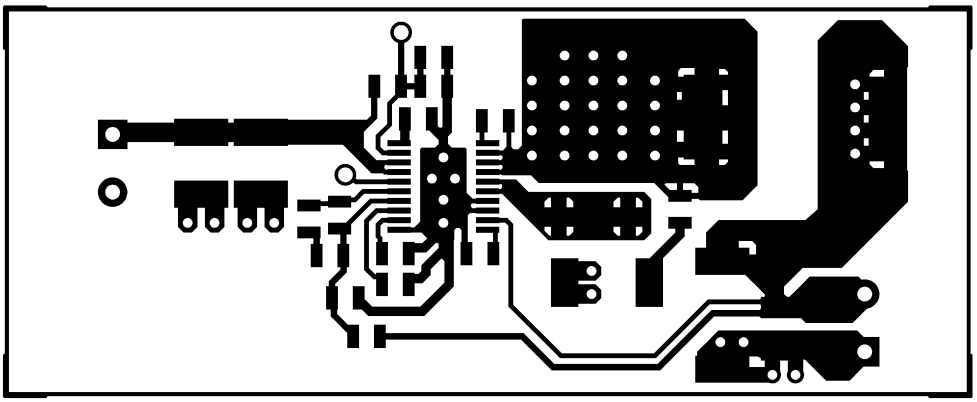


図 7-8. コンポーネント側

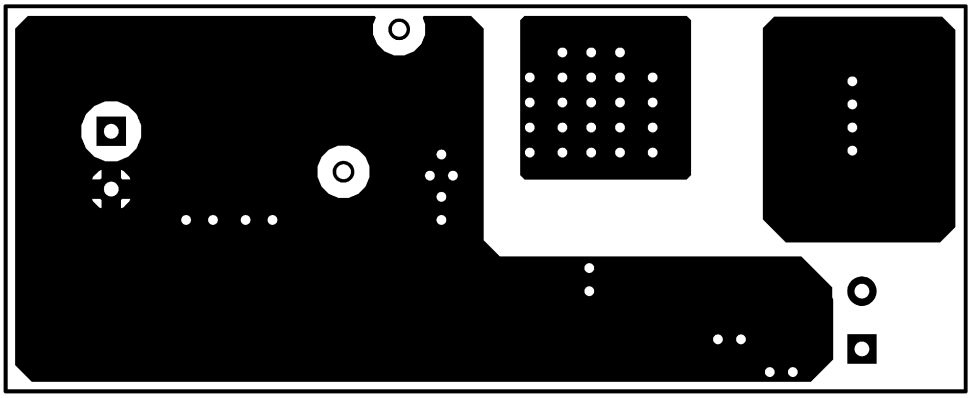


図 7-9. はんだ側

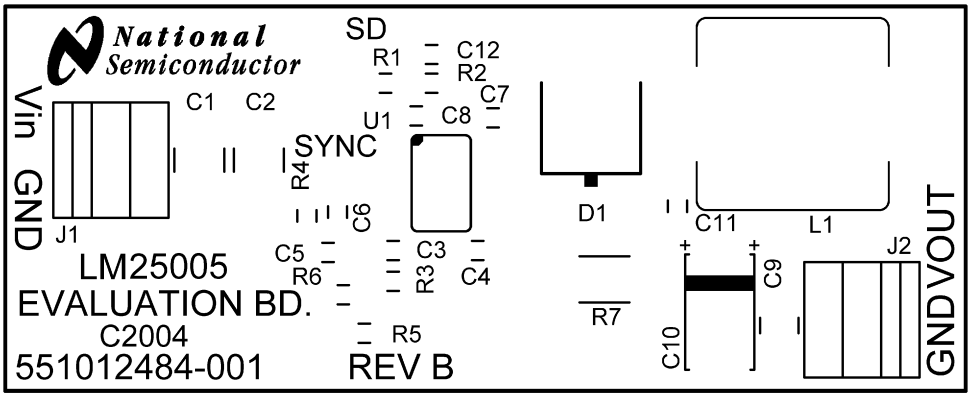


図 7-10. シルクスクリーン

7.5.3 消費電力

LM25005 によって消費される電力に影響を与える最も重要な変数は、出力電流、入力電圧、動作周波数です。最大出力電流と最大入力電圧に近い値で動作しているときの消費電力は、かなり大きくなる可能性があります。LM25005 評価基板の動作周波数は、300kHz に対応する設計を採用しています。

7.5.4 熱設計

他の電力変換デバイスと同様に、LM25005 は動作中に内部で電力を消費します。電力損失の影響によって、LM25005 の内部接合温度が周囲温度より高くなります。内部接合温度 (T_J) は、周囲温度 (T_A)、電力損失 (P_D)、およびデバイスと PCB の組み合わせによる実効熱抵抗 ($R_{\theta JA}$) の関数です。LM25005 の最大動作接合温度は 125℃であり、この値がデバイスの最大電力損失および高い周囲温度時の負荷電流の上限を規定します。式 22 および 式 23 に、これらのパラメータの関係を示します。

$$P_D = P_{OUT} \times \left[\frac{1-\eta}{\eta}\right] - V_F \times I_{OUT} \times \left[1 - D\right] - I^2_{OUT} \times R_{DCR} \times 1.5 \quad (22)$$

$$T_J = T_A + P_D \times \theta_{JA} \quad (23)$$

式 22 のインダクタの電力損失の近似値には、コア損失の係数 1.5 が含まれます。また、スナバを使用する場合は、ターンオンとターンオフの両方のスイッチング遷移時に抵抗での電圧降下を観察して、電力損失を推定します。

高い周囲温度および大きな $R_{\theta JA}$ は、利用可能な最大出力電流を低減します。接合部温度が 165℃を超えると、LM25005 はサーマル シャットダウンの開始と終了を繰り返します。サーマル シャットダウンは、ヒートシンクが不十分である、または消費電力が過剰であるという兆候である場合があります。より多くのサーマル ビア、より大きな基板、または基板内の追加の熱拡散層を使用して、PCB のヒートシンクを改善します。

『*半導体および IC パッケージの熱評価基準*』アプリケーション ノートで述べられているように、「熱に関する情報」に記載されている値は、アプリケーションの熱性能を見積もるための設計目的に対して常に有効ではありません。

セクション 5.4 で報告されている値は、実際のアプリケーションではほとんど得られない特定の条件下で測定されたものです。実効 $R_{\theta JA}$ は重要なパラメータであり、多くの要因に依存します。

- 消費電力
- 空気温度
- PCB 面積
- 銅箔ヒートシンク面積
- パッケージの下にあるサーマル ビアの数
- 空気流
- 隣接する部品の配置

LM25005 の露出パッドは、PGND に直接、熱的に接続されています。このパッドが、効果的な放熱と適切な電気接続を確保するために、PCB の銅グランド プレーンに直接はんだ付けされていることを確認してください。セクション 8.2.1 に記載された文書を、熱最適化 PCB 設計および所定環境での RθJA の推定方法の指針として使用してください。

Copyright © 2025 Texas Instruments Incorporated

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

8.1 デバイス サポート

8.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

8.1.2 開発サポート

この製品の開発サポートについては、以下を参照してください。

8.1.2.1 WEBENCH® ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、**LM25005** デバイスを使用するカスタム設計を作成できます。

1. 最初に、入力電圧 (V_{IN})、出力電圧 (V_{OUT})、出力電流 (I_{OUT}) の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化します。
3. 生成された設計を、テキサス・インスツルメンツが提供する他の方式と比較します。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格と部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱特性を把握する
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットで出力する
- 設計のレポートを PDF で印刷し、設計を共有する

WEBENCH ツールの詳細は、www.ti.com/ja-jp/WEBENCH でご覧になれます。

8.2 ドキュメントのサポート

8.2.1 関連資料

- テキサス インスツルメンツ、*AN-2162『DC/DC コンバータ向け伝導 EMI の簡単な成功事例』アプリケーション ノート*
- テキサス インスツルメンツ、*『半導体および IC パッケージの熱評価基準』アプリケーション ノート*

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

Copyright © 2025 Texas Instruments Incorporated

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 輸出管理に関する注意事項

受領者は、ソフトウェアを含む製品または技術データ (米国、EU、その他の輸出管理規則で定義される)、または他の適用される国内規制によって制限されている制御製品を含む、非開示義務（該当する場合）に基づき開示者から受け取った製品、または当該技術の直接製品を、米国または他の適用法によって輸出または再輸出が制限または禁止されている地域へ、米国商務省およびその他の管轄官庁から事前の許可を得ることなく、意図的に輸出または再輸出しないことに同意します。

8.8 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (March 2013) to Revision D (December 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• 「アプリケーション」セクションを追加	1
• 「アプリケーション概略図」を「説明」セクションに移動	1
• パッケージ情報を「パッケージ情報」表に移動	1
• セクションのタイトルを以下のように変更：接続図からピン構成および機能	3
• ESD 定格を追加	5
• 以下のように変更：「動作定格」から推奨動作条件	5
• 「熱抵抗特性」セクションを追加	5
• バイアス電流 (Iin) を更新 3mA から 2mA	6
• 標準シャットダウン電流を以下のように更新：50µA から 48µA	6
• BOOST UVLO ヒステリシスを 0.56V から 0.8V に変更	6
• FB バイアス電流を 17nA から 10nA に変更	6
• 以下のように変更：代表的な性能特性から代表的特性	8
• 更新前：「動作の詳細な説明」から概要	10
• 機能ブロック図を「詳細説明」セクションに移動	11
• 「アプリケーションと実装」セクションを追加	18
• 「アプリケーション情報」セクションを追加	18
• 「代表的アプリケーション」セクションを追加	19
• 設計要件セクションを追加	19
• 「詳細な設計手順」セクションを更新	19
• 「アプリケーション曲線」セクションを追加	25
• 「電源に関する推奨事項」セクションを追加。	25
• 以下のように変更：「基板レイアウトと熱設計に関する考慮事項」からレイアウトのガイドライン	25
• PCB レイアウトの図を「レイアウト例」セクションに移動	27

Copyright © 2025 Texas Instruments Incorporated

Changes from Revision B (March 2013) to Revision C (March 2013) **Page**

- ナショナル データシートのレイアウトを TI のフォーマットに変更 1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM25005MH/NOPB	Active	Production	HTSSOP (PWP) | 20	73 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH
LM25005MH/NOPB.A	Active	Production	HTSSOP (PWP) | 20	73 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH
LM25005MH/NOPB.B	Active	Production	HTSSOP (PWP) | 20	73 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH
LM25005MHX/NOPB	Active	Production	HTSSOP (PWP) | 20	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH
LM25005MHX/NOPB.A	Active	Production	HTSSOP (PWP) | 20	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH
LM25005MHX/NOPB.B	Active	Production	HTSSOP (PWP) | 20	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM25005 MH

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

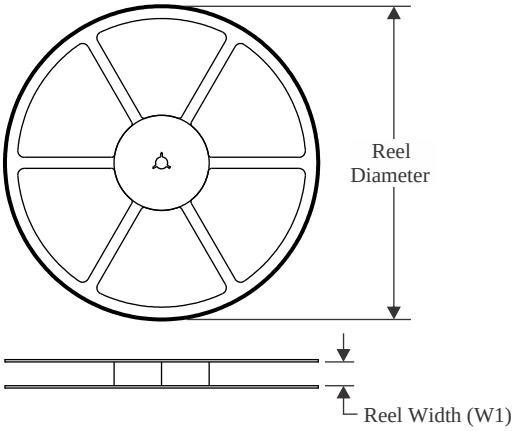
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

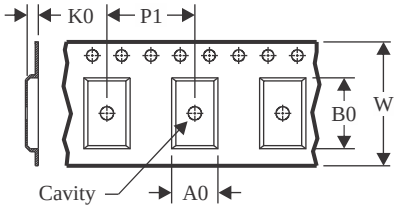
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

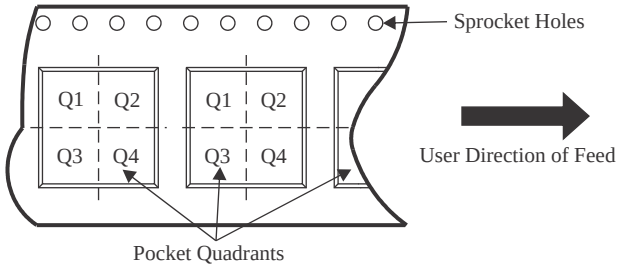


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

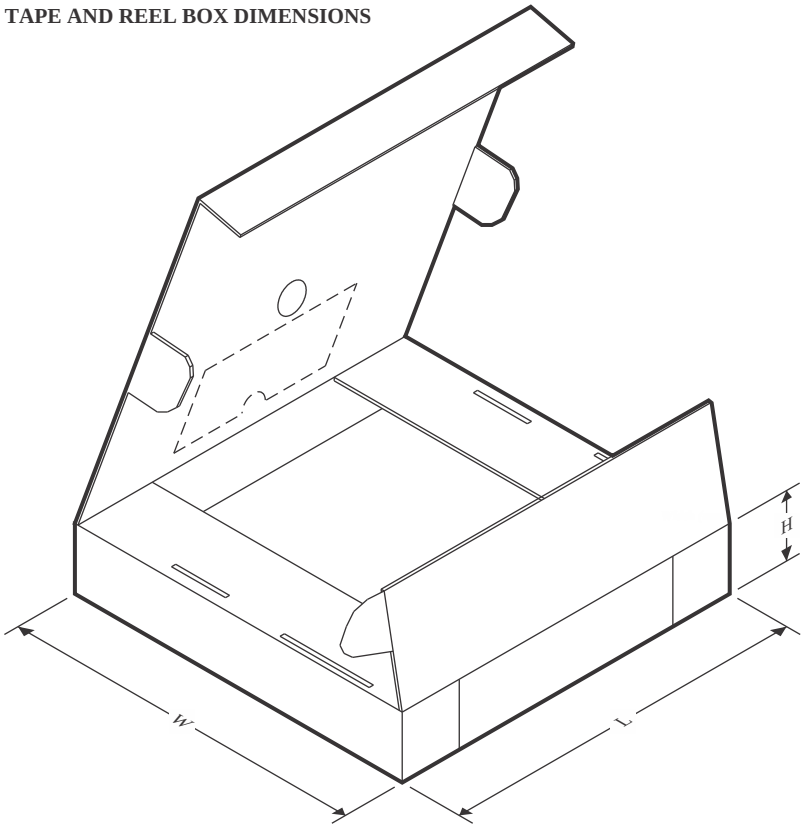
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM25005MHX/NOPB	HTSSOP	PWP	20	2500	330.0	16.4	6.95	7.0	1.4	8.0	16.0	Q1

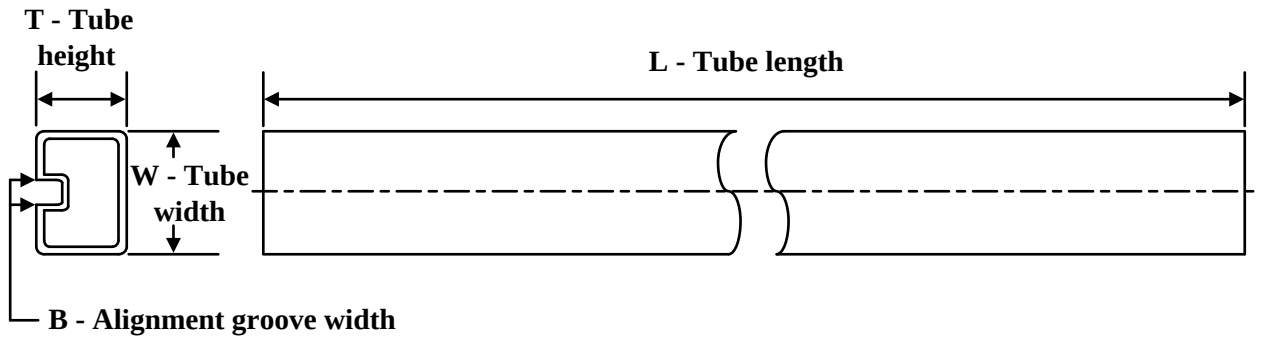
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

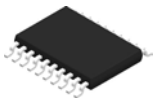
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM25005MHX/NOPB	HTSSOP	PWP	20	2500	356.0	356.0	35.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM25005MH/NOPB	PWP	HTSSOP	20	73	495	8	2514.6	4.06
LM25005MH/NOPB.A	PWP	HTSSOP	20	73	495	8	2514.6	4.06
LM25005MH/NOPB.B	PWP	HTSSOP	20	73	495	8	2514.6	4.06

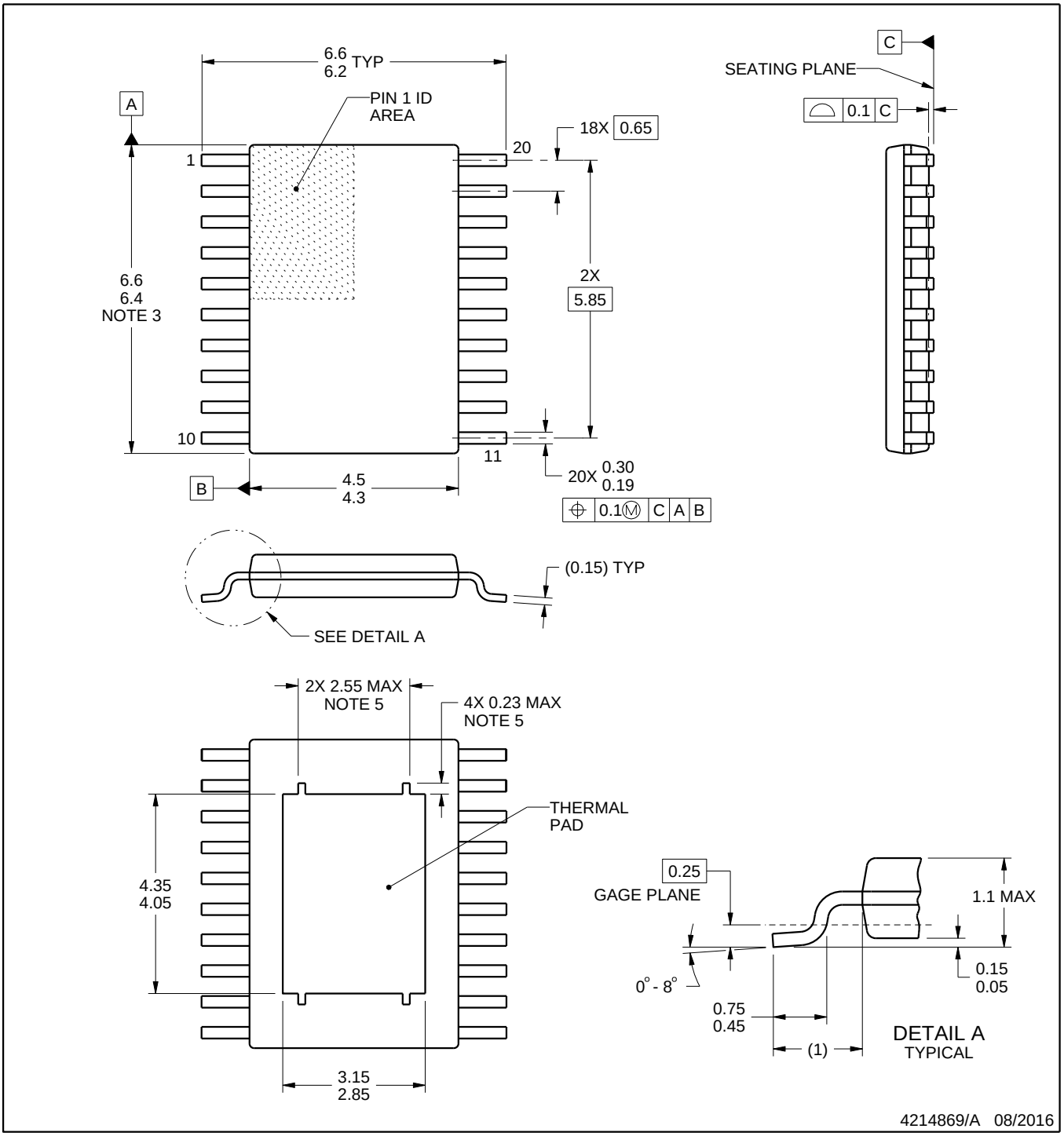


PACKAGE OUTLINE

PWP0020A

PowerPAD™ TSSOP - 1.1 mm max height

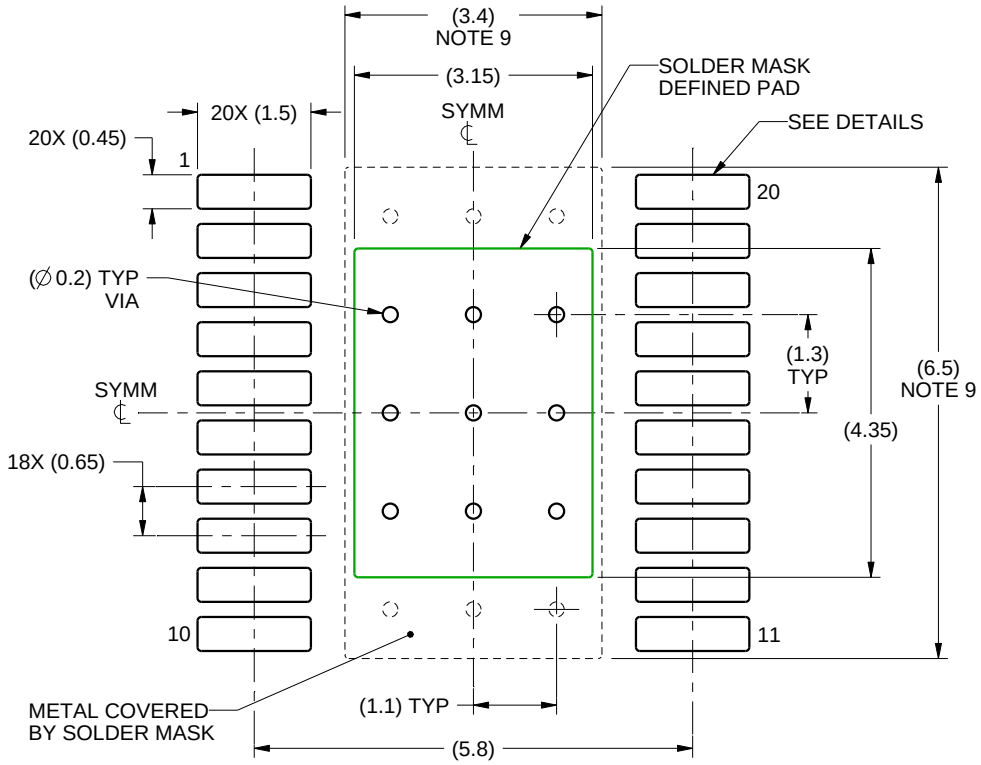
PLASTIC SMALL OUTLINE



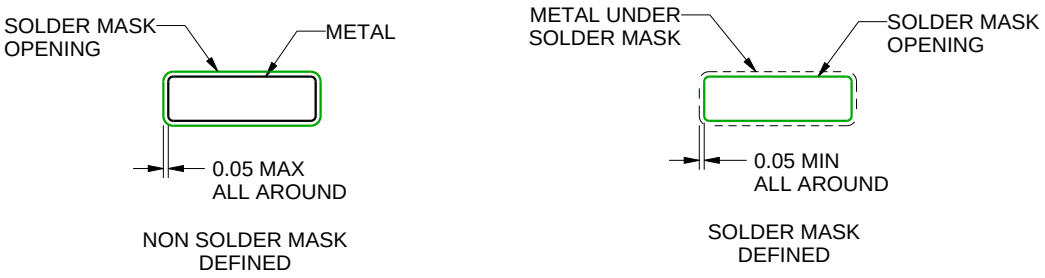
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.



LAND PATTERN EXAMPLE
SCALE:10X

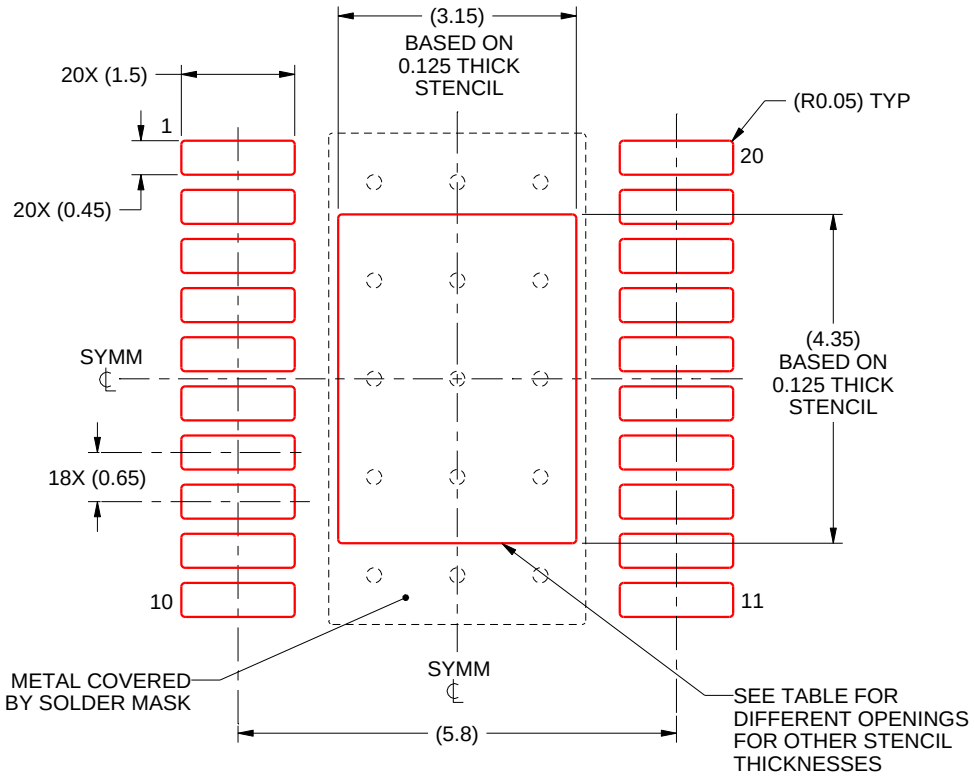


SOLDER MASK DETAILS
PADS 1-20

4214869/A 08/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.52 X 4.86
0.125	3.15 X 4.35 (SHOWN)
0.15	2.88 X 3.97
0.175	2.66 X 3.68

4214869/A 08/2016

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月