LM2902-Q1、LM2902B-Q1、LM2902BA-Q1 車載アプリケーション向け、業界標準クワッド・オペアンプ

1 特長

- 車載アプリケーション用に AEC Q-100 認定済み
  - 温度グレード 1:-40℃～+125℃
  - デバイス HBM ESD 分類レベル 2
  - デバイス CDM ESD 分類レベル C5
- 広い電源電圧範囲:
  - 3V～36V (LM2902B-Q1 および LM2902BA-Q1)
  - 3V～32V (LM2902KV および LM2902KAV)
  - 3V～26V (その他すべての製品)
- 25℃での最大入力オフセット電圧:
  - 2mV (LM2902BA-Q1 および LM2902KAV)
  - 3mV (LM2902B-Q1)
  - 7mV (他のすべての製品)
- RF および EMI フィルタを内蔵 (LM2902B-Q1 および LM2902BA-Q1)
- 1 チャネルあたり 175µA の消費電流 (標準値)
- ユニティ ゲイン帯域幅:1.2MHz
- 同相入力電圧範囲は V- を含む
- 差動入力電圧範囲は最大定格電源電圧と同じ

2 アプリケーション

- 車載用照明
- ボディ・エレクトロニクス
- 車載用ヘッド・ユニット
- テレマティクス制御ユニット
- 緊急通報 (eCall)
- パッシブ・セーフティ:ブレーキ・システム
- 電気自動車、ハイブリッド電気自動車:
  - インバータおよびモータ制御
  - オンボード・チャージャ (OBC) およびワイヤレス・チャージャ
  - バッテリ管理システム (BMS)

3 説明

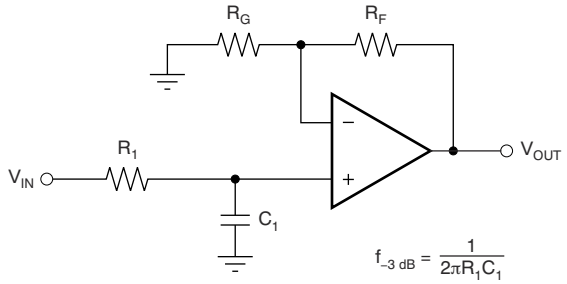
LM2902-Q1 、LM2902B-Q1 、および LM2902BA-Q1 は、AEC-Q100 仕様に準拠して車載用に認定済みの業界標準のオペアンプです。LM2902B-Q1 および LM2902BA-Q1 は LM2902-Q1 の次世代バージョンで、高電圧 (36V) オペアンプを 4 個内蔵しています。LM2902B-Q1 および LM2902BA-Q1 には、低いオフセット (それぞれの最大値 3mV、2mV)、グランドまでの同相入力範囲、高い差動入力電圧能力などの機能があり、コストの制約が厳しい用途で大きな価値を提供します。

LM2902B-Q1 および LM2902BA-Q1 は、ユニティ ゲイン安定、0.3mV の低いオフセット電圧 (標準値)、240µA の低い静止電流 (標準値) などの機能が強化されており、回路設計を簡素化できます。高い ESD 耐性 (1kV、HBM) と、内蔵 EMI および RF フィルタにより、LM2902B-Q1 および LM2902BA-Q1 は車載市場における最も過酷で厳しい環境の用途にも使用可能です。

デバイス情報

型番 (1)	チャネル数	パッケージ	パッケージ サイズ(2)
LM2902B-Q1	クワッド	D (SOIC、14)	8.65mm × 6mm
		PW (TSSOP、14)	5mm × 6.4mm
		RTE (WQFN、16)	3mm × 3mm
LM2902BA-Q1	クワッド	D (SOIC、14)	8.65mm × 6mm
		PW (TSSOP、14)	5mm × 6.4mm
LM2902-Q1	クワッド	D (SOIC、14)	8.65mm × 6mm
		PW (TSSOP、14)	5mm × 6.4mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



$$\frac{V_{OUT}}{V_{IN}} = \left(1 + \frac{R_F}{R_G}\right)\left(\frac{1}{1 + sR_1C_1}\right)$$

シングル ポールのローパス フィルタ

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....5
5.1 絶対最大定格.....5
5.2 ESD 定格.....5
5.3 推奨動作条件.....5
5.4 熱に関する情報.....6
5.5 電気的特性 - LM2902B-Q1 および LM2902BA-Q1.....7
5.6 電気的特性：LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1.....9
5.7 動作条件：LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1.....10
5.8 代表的特性.....11
6 パラメータ測定情報.....17
7 詳細説明.....18
7.1 概要.....18
7.2 機能ブロック図.....18
7.3 機能説明.....18
7.4 デバイスの機能モード.....19
8 アプリケーションと実装.....20
8.1 アプリケーション情報.....20
8.2 代表的なアプリケーション.....20
8.3 電源に関する推奨事項.....21
8.4 レイアウト.....21
9 デバイスおよびドキュメントのサポート.....23
9.1 ドキュメントのサポート.....23
9.2 ドキュメントの更新通知を受け取る方法.....23
9.3 サポート・リソース.....23
9.4 商標.....23
9.5 静電気放電に関する注意事項.....23
9.6 用語集.....23
10 改訂履歴.....23
11 メカニカル、パッケージ、および注文情報.....24

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

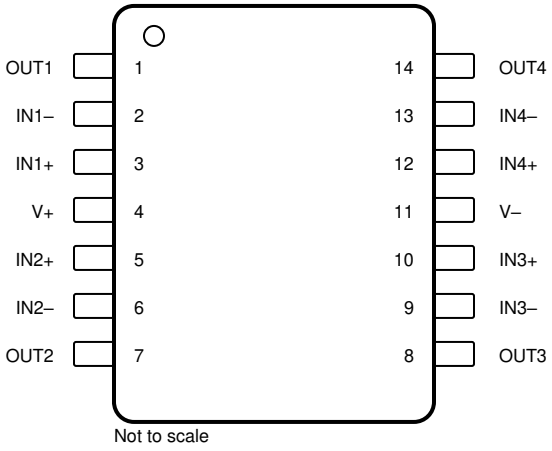


図 4-1. D および PW パッケージ
14 ピン SOIC、TSSOP
(上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
IN1–	2	入力	反転入力、チャネル 1
IN1+	3	入力	非反転入力、チャネル 1
IN2–	6	入力	反転入力、チャネル 2
IN2+	5	入力	非反転入力、チャネル 2
IN3–	9	入力	反転入力、チャネル 3
IN3+	10	入力	非反転入力、チャネル 3
IN4–	13	入力	反転入力、チャネル 4
IN4+	12	入力	非反転入力、チャネル 4
NC	—	—	内部接続なし
OUT1	1	出力	出力、チャネル 1
OUT2	7	出力	出力、チャネル 2
OUT3	8	出力	出力、チャネル 3
OUT4	14	出力	出力、チャネル 4
V-	11	—	負 (最低) 電源またはグランド (単一電源動作の場合)
V+	4	—	正 (最高) 電源

Copyright © 2026 Texas Instruments Incorporated

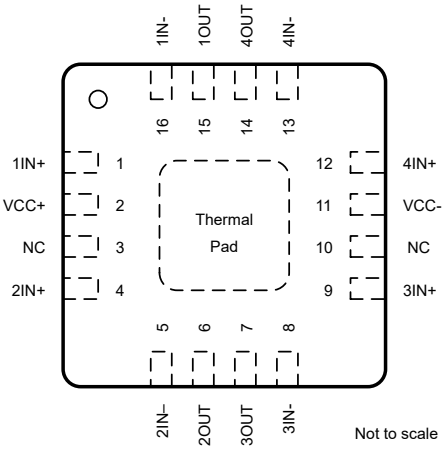


図 4-2. RTE パッケージ、
16 ピン WQFN
(上面図)

表 4-2. ピンの機能

ピン		タイプ	説明
名称	番号		
1IN–	16	入力	負入力
1IN+	1	入力	正入力
1OUT	15	出力	出力
2IN–	5	入力	負入力
2IN+	4	入力	正入力
2OUT	6	出力	出力
3IN–	8	入力	負入力
3IN+	9	入力	正入力
3OUT	7	出力	出力
4IN–	13	入力	負入力
4IN+	12	入力	正入力
4OUT	14	出力	出力
NC	3、10	—	接続しない
VCC-	11	—	負 (最低) 電源またはグランド (単一電源動作の場合)
VCC+	2	—	正 (最高) 電源

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

T_A = 25℃ (特に記述のない限り)(1)

	LM2902B-Q1、LM2902BA-Q1	LM2902-Q1	LM2902KV-Q1	単位
電源電圧、V_{CC} (2)	40	26	32	V
差動入力電圧、V_{ID} (3)	±40	±26	±32	V
入力電圧、V_I	-0.3～40	-0.3～26	-0.3～32	V
グランド（またはそれ以下）への出力短絡時間 (1 個のアンプ) T_A = 25℃、V_{CC} ≤ 15(4)	制限なし	制限なし	制限なし	
動作仮想接合部温度、T_J	150	142	142	°C
保管温度範囲、T_{stg}	-65～150	-65～150	-65～150	°C

(1) *「絶対最大定格」*外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。*「絶対最大定格」*は、これらの条件において、また*「推奨動作条件」*に示された値を超える他のいかなる条件でも、本製品が正常に動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) すべての電圧値は、回路のグランド端子 GND を基準としたものです。
(3) 差動電圧は、IN- を基準とする IN+ です。
(4) 出力から V_{CC} への短絡が発生すると、過熱や最終的な破壊につながる可能性があります。

5.2 ESD 定格

		値	単位
LM2902B-Q1 および LM2902BA-Q1			
$V_{(ESD)}$ 静電放電	人体モデル (HBM)、AEC Q100-002 準拠 (1)	±1000	V
	デバイス帯電モデル (CDM)、AEC Q100-011 準拠	±1500	
LM2902KV-Q1 および LM2902KAV-Q1			
$V_{(ESD)}$ 静電放電	人体モデル (HBM)、AEC Q100-002 準拠 (1)	±1000	V
	デバイス帯電モデル (CDM)、AEC Q100-011 準拠	±2000	
LM2902-Q1			
$V_{(ESD)}$ 静電放電	デバイス帯電モデル (CDM)、AEC Q100-011 準拠	±1500	V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 推奨動作条件

動作時周囲温度範囲内 (特に記述のない限り)

			最小値	最大値	単位
V_S	電源電圧、V_S = (V+) - (V-)	LM2902B-Q1、LM2902BA-Q1	3	36	V
		LM2902KV-Q1、LM2902KAV-Q1	3	30	
		LM2902-Q1	3	26	
V_{CM}	同相電圧		V-	(V+) – 2	V
T_A	動作時周囲温度		-40	125	°C

Copyright © 2026 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準(1)	LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1		LM2902B-Q1、LM2902BA-Q1			単位
	D (SOIC)	PW (TSSOP)	D (SOIC)	PW (TSSOP)	RTE (WQFN)	
	14 ピン	14 ピン	14 ピン	14 ピン	16 ピン	
$R_{\theta JA}$ 接合部から周囲への熱抵抗	101	86	99.3	133.3	64.9	°C/W
$R_{\theta JC}$ 接合部からケース (上面) への熱抵抗	—	—	60.4	63.4	68.8	°C/W
$R_{\theta JB}$ 接合部から基板への熱抵抗	—	—	57.5	76.5	40.2	°C/W
ψ_{JT} 接合部から上面への特性パラメータ	—	—	19.8	15.6	4.9	°C/W
ψ_{JB} 接合部から基板への特性パラメータ	—	—	57.0	75.9	40.0	°C/W
$R_{\theta JC}$ 接合部からケース (底面) への熱抵抗	—	—	—	—	23.6	°C/W

(1) 従来および最新の熱評価基準の詳細については、*『半導体および IC パッケージの熱評価基準』*アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

5.5 電気的特性 - LM2902B-Q1 および LM2902BA-Q1

V_S = (V+) - (V-) = 5V～36V (±2.5V～±18V) の場合、T_A = 25℃時、V_{CM} = V_{OUT} = V_S/2、R_L = 10kΩ、V_S/2 に接続 (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
オフセット電圧							
V_{OS}	入力オフセット電圧	LM2902B-Q1			±0.3	±3.0	mV
			T_A = –40°C ～ +125°C			±4.0	
		LM2902BA-Q1			±0.3	±2	
			T_A = –40°C ～ +125°C			±2.5	
dV_{OS}/dT	入力オフセット電圧ドリフト	R_S = 0Ω	T_A = –40°C ～ +125°C		±7		µV/℃
PSRR	入力オフセット電圧と電源との関係			65	100		dB
	チャネル セパレーション	f = 1kHz～20kHz			120		dB
入力電圧範囲							
V_{CM}	同相電圧範囲	V_S = 3V～36V		V-		(V+) – 1.5	V
		V_S = 5 V ～ 36 V、T_A = -40℃ ～ +125℃		V-		(V+) – 2	
CMRR	同相除去比	(V–) ≤ V_{CM} ≤ (V+) – 1.5V、V_S = 3V ～ 36V		70	80		dB
		(V-) ≤ V_{CM} ≤ (V+) – 2V、V_S = 5V ～ 36V、T_A = –40°C ～ +125°C		65	80		
入力バイアス電流							
I_B	入力バイアス電流				-10	-35	nA
		T_A = –40°C ～ +125°C				-50	
dI_{OS}/dT	入力オフセット電流ドリフト	T_A = –40°C ～ +125°C			10		pA/°C
I_{OS}	入力オフセット電流				±0.5	±4	nA
		T_A = –40°C ～ +125°C				±5	
dI_{OS}/dT	入力オフセット電流ドリフト	T_A = –40°C ～ +125°C			10		pA/°C
ノイズ							
E_N	入力電圧ノイズ	f = 0.1Hz～10Hz			3		μV_{PP}
e_N	入力電圧ノイズ密度	R_S = 100Ω、V_I = 0V、f = 1kHz (ノイズテスト回路を参照)			35		nV/√Hz
入力インピーダンス							
Z_{ID}	差動				10 || 0.1		MΩ || pF
Z_{ICM}	同相				4 || 1.5		GΩ || pF
開ループ ゲイン							
A_{OL}	開ループ電圧ゲイン	V_S = 15V、V_O = 1V ～ 11V、R_L ≥ 10kΩ、(V–) に接続		50	100		V/mV
			T_A = –40°C ～ +125°C	25			
周波数応答							
GBW	ゲイン帯域幅積	R_L = 1MΩ, C_L = 20pF (ユニティゲイン アンプを参照)			1.2		MHz
SR	スルーレート	R_L = 1MΩ、C_L = 30pF、V_I = ±10V (ユニティゲインアンプを参照)			0.5		V/µs
Θ_m	位相マージン	G = +1、R_L = 10kΩ、C_L = 20pF			56		°
t_S	セトリング タイム	0.1% まで、V_S = 5V、2V ステップ、G = +1、C_L = 100pF			4		µs
	過負荷回復時間	V_{IN} × ゲイン > V_S			10		µs
THD+N	全高調波歪み + ノイズ	G = +1、f = 1kHz、V_O = 3.53V_{RMS}、V_S = 36V、R_L = 100k、I_{OUT} ≦ ±50µA、BW = 80kHz			0.001%		
出力							
V_O	電圧出力スイング (レールから)	正電圧レール (V+)	I_{OUT} = -50µA		1.35	1.5	V
			I_{OUT} = -1mA		1.4	1.6	
			I_{OUT} = -5mA		1.5	1.75	
		負電圧レール (V–)	I_{OUT} = 50µA		100	150	mV
			I_{OUT} = 1mA		0.75	1	V
			V_S = 5V、R_L ≤ 10kΩ を (V–) に接続、T_A = –40°C ～ +125°C		5	20	mV

Copyright © 2026 Texas Instruments Incorporated

5.5 電気的特性 - LM2902B-Q1 および LM2902BA-Q1 (続き)

V_S = (V+) - (V-) = 5V～36V (±2.5V～±18V) の場合、T_A = 25℃時、V_{CM} = V_{OUT} = V_S/2、R_L = 10kΩ、V_S/2 に接続 (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_O	出力電流	ソース V_S = 15V、V_O = V–、V_{ID} = 1V		-20(1)	-30		mA
			T_A = –40°C ～ +125°C	-10(1)			
		シンク V_S = 15V、V_O = V+、V_{ID} = –1V		10(1)	20		
			T_A = –40°C ～ +125°C	5(1)			
		V_{ID} = –1V、V_O = (V–) + 200mV		50	85		µA
I_{SC}	短絡電流	V_S = 20V、(V+) = 10V、(V–) = -10V、V_O = 0V			±40	±60	mA
C_{LOAD}	容量性負荷駆動能力				100		pF
R_O	オープン ループ出力インピーダンス	f = 1MHz、I_O = 0A			300		Ω
電源							
I_Q	アンプごとの静止電流	V_S = 5V、I_O = 0A、T_A = -40℃ ～ +125℃			175	300	µA
		V_S = 36V、I_O = 0A、T_A = -40℃ ～ +125℃			350	750	

(1) 設計と特性評価による規定のみ。

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性：LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1

T_A = 25℃で V_S = (V_+) – (V_-) = 5V の場合 (特に記述のない限り)

パラメータ		テスト条件		TA[1]	最小値	標準値[2]	最大値	単位
V_{IO}	入力オフセット電圧	V_{CC} = 5V～26V、V_{IC} = V_{ICR}min、V_O = 1.4V		25°C		3	7	mV
				フルレンジ			10	
I_{IO}	入力オフセット電流	V_O = 1.4V		25°C		2	50	nA
				フルレンジ			300	
I_{IB}	入力バイアス電流	V_O = 1.4V		25°C		-20	-250	nA
				フルレンジ			-500	
V_{ICR}	同相入力電圧範囲	V_{CC} = 5V～26V		25°C	V-		(V+) – 1.5	V
				フルレンジ	V-		(V+) – 2	
V_{OH}	High レベル出力電圧	R_L = 10kΩ		25°C	(V+) – 1.5			V
		V_{CC} = 26V、R_L = 2kΩ		フルレンジ	22			
		V_{CC} = 26V、R_L ≥ 10kΩ		フルレンジ	23	24		
V_{OL}	Low レベル出力電圧	R_L ≤ 10kΩ		フルレンジ		5	20	mV
A_{VD}	大信号差動電圧増幅	V_{CC} = 15V、V_O = 1V～11V、R_L ≧ 2kΩ		25°C		100		V/mV
				フルレンジ	15			
CMRR	同相除去比	V_{IC} = V_{ICR}min		25°C	50	80		dB
k_{SVR}	電源除去比 ($\Delta V_{CC}/\Delta V_{IO}$)			25°C	50	100		dB
V_{O1}/V_{O2}	クロストーク減衰	f = 1kHz～20kHz		25°C		120		dB
I_O	出力電流	V_{CC} = 15V、V_O = 0、V_{ID} = 1V		25°C	-20	-30	-60	mA
				フルレンジ	-10			
		V_{CC} = 15V、V_O = 15V、V_{ID} = -1V		25°C	10	20		
				フルレンジ	5			
		V_{ID} = -1V、V_O = 200mV		25°C		30		µA
I_{OS}	短絡出力電流	V_{CC} = 5V、GND = −5V、V_O = 0		25°C		±40	±60	mA
I_{CC}	消費電流 (4 つのアンプ)	V_O = 2.5V、無負荷		フルレンジ		0.7	1.2	mA
		V_{CC} = 26V、V_O = 0.5V_{CC}、無負荷		フルレンジ		1.4	3	
V_{IO}	入力オフセット電圧	V_{CC} = 5V～32V、V_{IC} = V_{ICR}min、V_O = 1.4V	非 A デバイス	25°C		3	7	mV
				フルレンジ			10	
			A サフィックスデバイス	25°C		1	2	
				フルレンジ			4	
$\Delta V_{IO}/\Delta T$	温度ドリフト	R_S = 0Ω		フルレンジ		7		µV/°C
I_{IO}	入力オフセット電流	V_O = 1.4V		25°C		2	50	nA
				フルレンジ			150	
$\Delta I_{IO}/\Delta T$	温度ドリフト			フルレンジ		10		pA/°C
I_{IB}	入力バイアス電流	V_O = 1.4V		25°C		-20	-250	nA
				フルレンジ			-500	
V_{ICR}	同相入力電圧範囲	V_{CC} = 5V～32V		25°C	0～V_{CC} - 1.5			V
				フルレンジ	0～V_{CC} - 2			
V_{OH}	High レベル出力電圧	R_L = 10kΩ		25°C	V_{CC} - 1.5			V
		V_{CC} = 32V、R_L = 2kΩ		フルレンジ	26			
		V_{CC} = 32V、R_L ≥ 10kΩ		フルレンジ	27			
V_{OL}	Low レベル出力電圧	R_L ≤ 10kΩ		フルレンジ		5	20	mV

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性：LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1 (続き)

T_A = 25℃で V_S = (V_+) – (V_-) = 5V の場合 (特に記述のない限り)

パラメータ		テスト条件	TA(1)	最小値	標準値 (2)	最大値	単位
A_{VD}	大信号差動電圧増幅	V_{CC} = 15V、V_O = 1V～11V、R_L ≥ 2kΩ	25°C	25	100		V/mV
			フルレンジ	15			
	アンプ間のカップリング (3)	f = 1kHz ～ 20kHz、入力換算	25°C		120		dB
CMRR	同相除去比	V_{IC} = V_{ICR}min	25°C	60	80		dB
k_{SVR}	電源除去比 ($\Delta V_{CC}/\Delta V_{IO}$)		25°C	60	100		dB
V_{O1}/V_{O2}	クロストーク減衰	f = 1kHz～20kHz	25°C		120		dB
I_O	出力電流	V_{CC} = 15V、V_O = 0、V_{ID} = 1V	25°C	-20	-30	-60	mA
			フルレンジ	-10			
		V_{CC} = 15V、V_O = 15V、V_{ID} = -1V	25°C	10	20		
			フルレンジ	5			
		V_{ID} = -1V、V_O = 200mV	25°C	12	40		μA
I_{OS}	短絡出力電流	V_{CC} = 5V、GND = −5V、V_O = 0	25°C		±40	±60	mA
I_{CC}	消費電流 (4 つのアンプ)	V_O = 2.5V、無負荷	フルレンジ		0.7	1.2	mA
		V_{CC} = 32V、V_O = 0.5V_{CC}、無負荷	フルレンジ		1.4	3	

(1) フルレンジは -40℃～125℃です。
(2) すべての標準値は T_A = 25℃での値です。
(3) 外付け部品が近接しているため、これらの外付け部品間の浮遊容量によってカップリングが発生しないようにしてください。一般に、このタイプのカップリングは高い周波数で増加するため、検出可能です。

5.7 動作条件：LM2902-Q1、LM2902KV-Q1、LM2902KAV-Q1

T_A = 25℃で V_S = (V_+) - (V_-) = 15V の場合

パラメータ		テスト条件	標準値	単位
SR	ユニティ ゲインでのスルーレート	R_L = 1MΩ、C_L = 30pF、V_I = ±10V (図 6-1 を参照)	0.5	V/μs
B_1	ユニティ ゲイン帯域幅	R_L = 1MΩ、C_L = 20pF (図 6-1 を参照)	1.2	MHz
V_N	等価入力ノイズ電圧	R_S = 100Ω、V_I = 0V、f = 1kHz (図 6-2 を参照)	35	nV/√Hz

Copyright © 2026 Texas Instruments Incorporated

5.8 代表的特性

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。

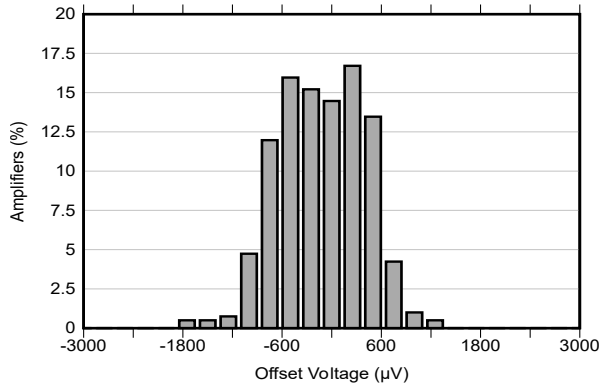


図 5-1. オフセット電圧の生産分布

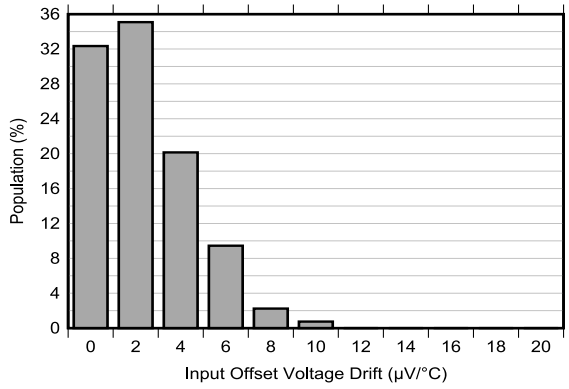


図 5-2. オフセット電圧ドリフトの分布

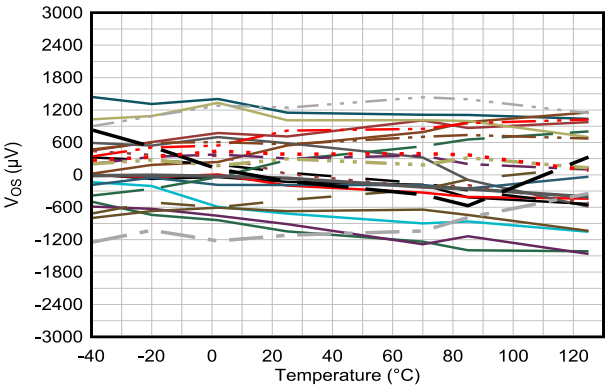


図 5-3. オフセット電圧と温度との関係

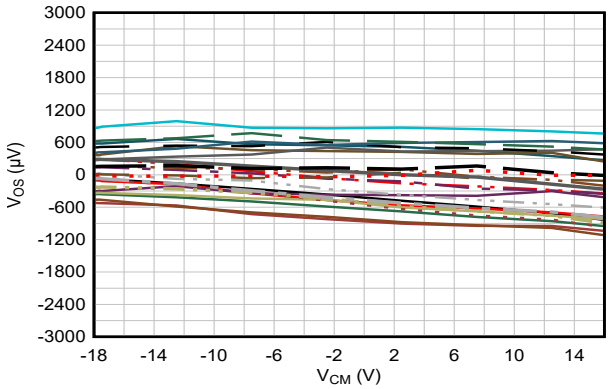


図 5-4. オフセット電圧と同相電圧との関係

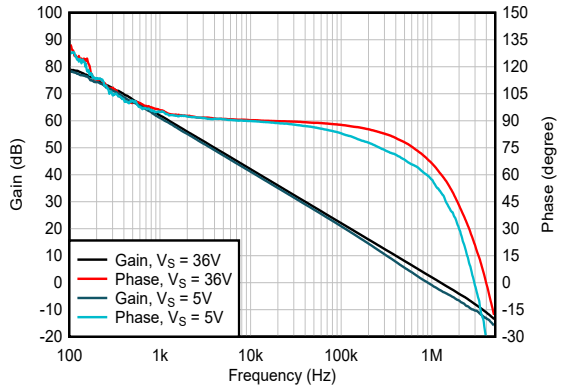


図 5-5. 開ループ ゲインおよび位相と周波数との関係

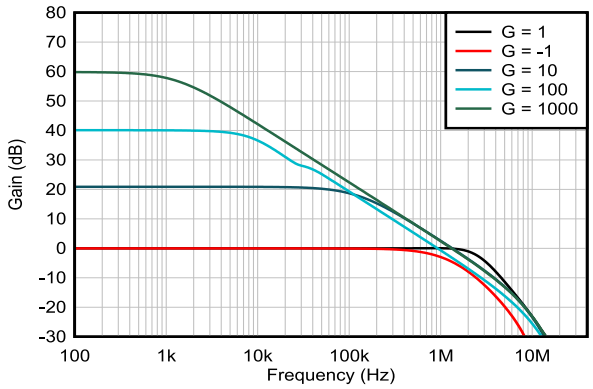


図 5-6. 閉ループ ゲインと周波数との関係

5.8 代表的特性 (続き)

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。

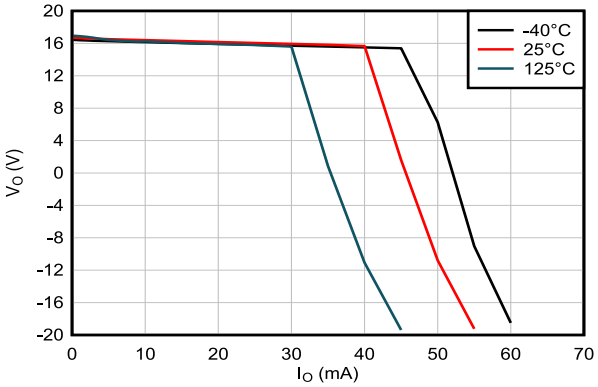


図 5-7. 出力電圧スイングと出力電流との関係 (ソース)

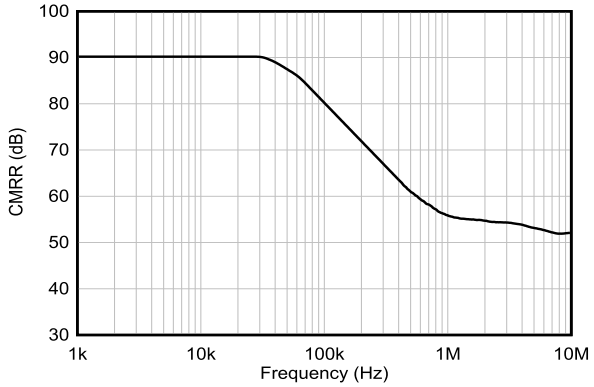


図 5-8. CMRR と周波数との関係

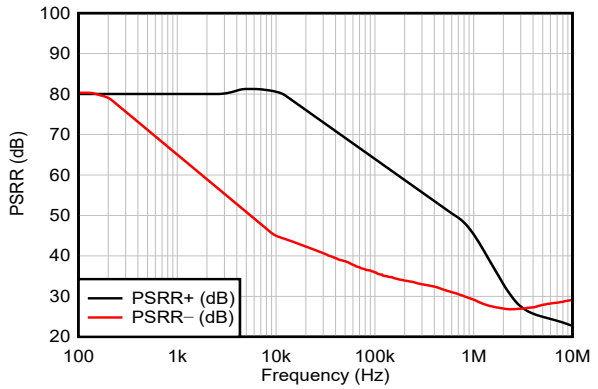


図 5-9. PSRR と周波数との関係

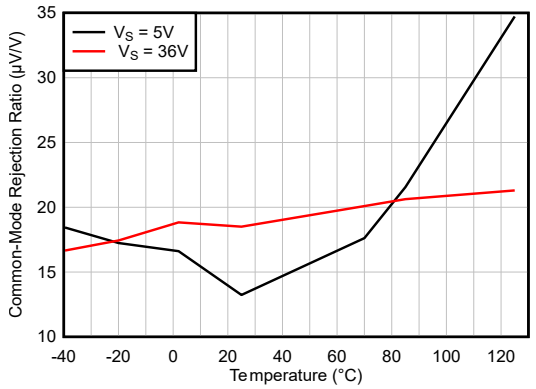
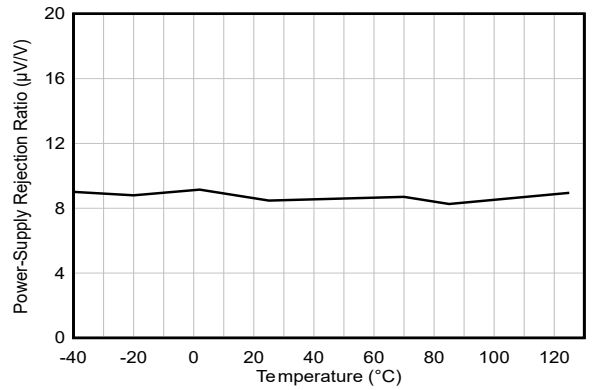


図 5-10. 同相除去比と温度との関係 (dB)



V_S = 5 V～36 V

図 5-11. 電源除去比と温度との関係 (dB)

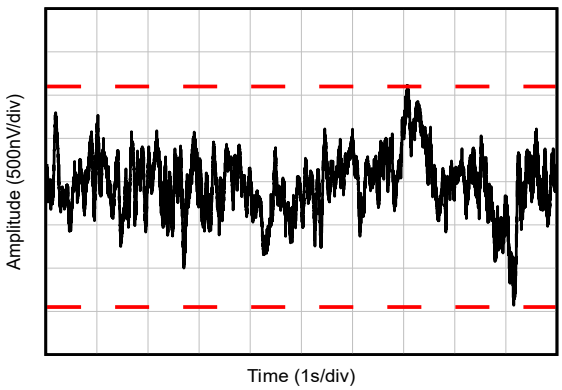


図 5-12. 0.1Hz～10Hz のノイズ

Copyright © 2026 Texas Instruments Incorporated

5.8 代表的特性 (続き)

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。

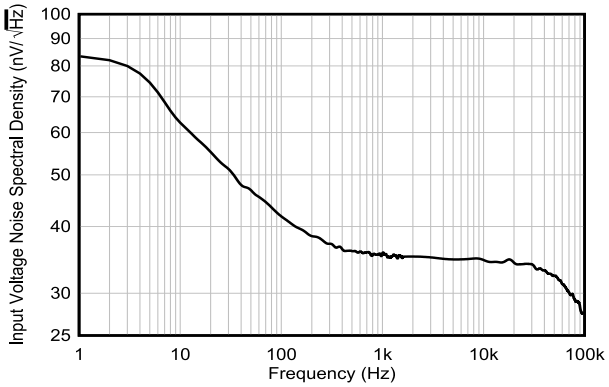
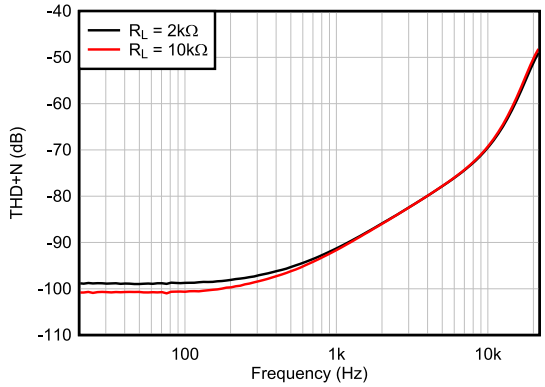
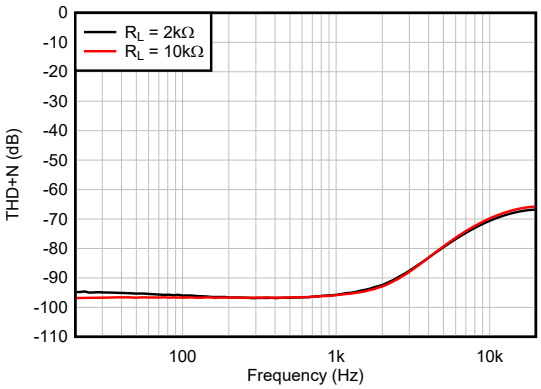


図 5-13. 入力電圧ノイズ スペクトル密度と周波数との関係



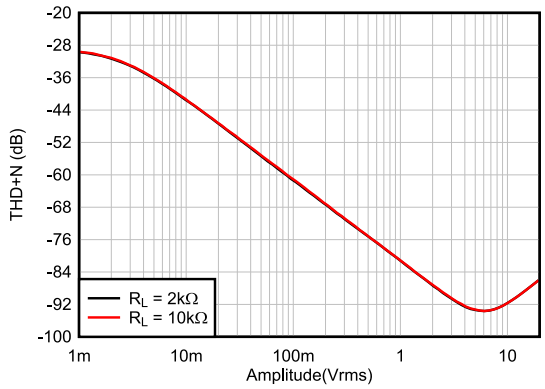
G = 1、f = 1kHz、BW = 80kHz、
V_{OUT} = 10V_{PP}、R_L を V- に接続

図 5-14. THD+N 比と周波数との関係、G = 1



G = -1、f = 1kHz、BW = 80kHz、
V_{OUT} = 10V_{PP}、R_L を V- に接続
セクション 6 を参照

図 5-15. THD+N 比と周波数との関係、G = -1

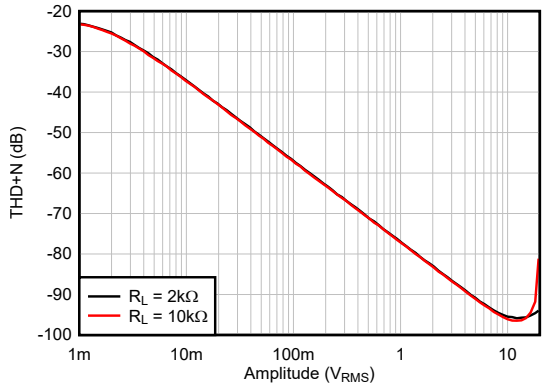


G = 1、f = 1kHz、BW = 80kHz、
R_L を V- に接続

図 5-16. THD+N と出力振幅との関係、G = 1

5.8 代表的特性 (続き)

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。



G = -1、f = 1kHz、BW = 80kHz、
R_L を V- に接続
セクション 6 を参照

図 5-17. THD+N と出力振幅との関係、G = -1

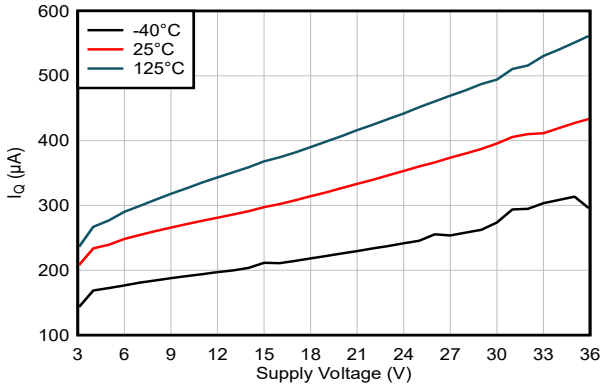


図 5-18. 静止電流と電源電圧との関係

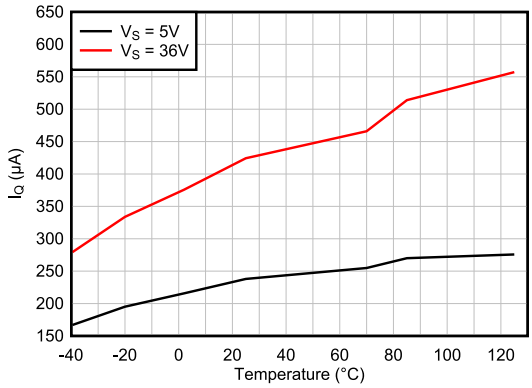


図 5-19. 静止電流と温度との関係

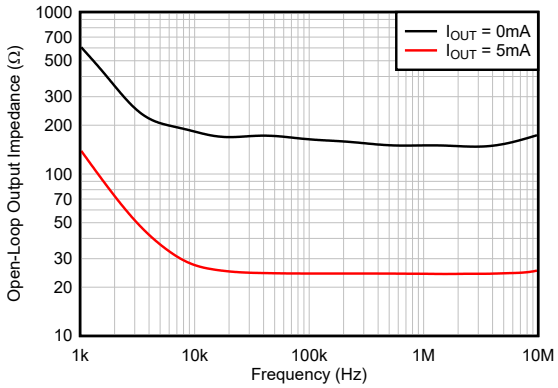
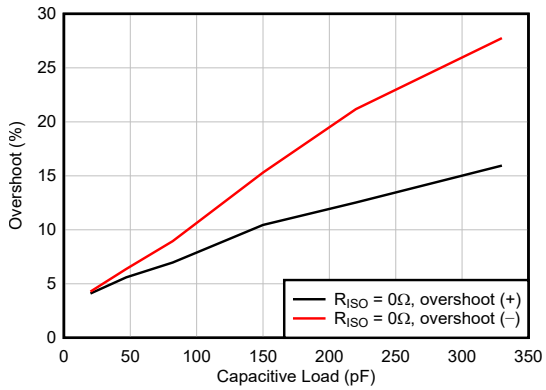
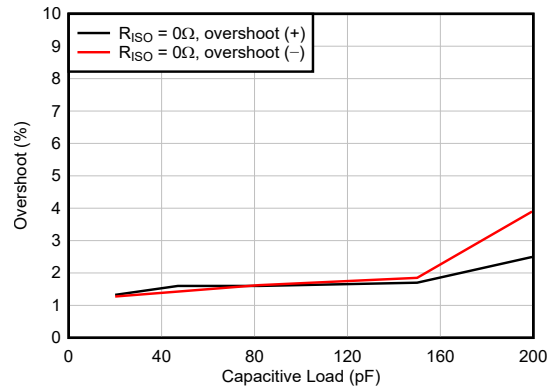


図 5-20. 開ループ出力インピーダンスと周波数との関係



G = 1、100mV 出力ステップ、R_L = オープン

図 5-21. 小信号オーバーシュートと容量性負荷との関係



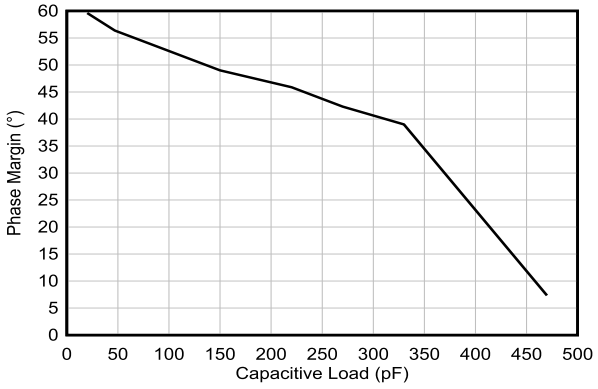
G = -1、100mV 出力ステップ、R_L = オープン

図 5-22. 小信号オーバーシュートと容量性負荷との関係

Copyright © 2026 Texas Instruments Incorporated

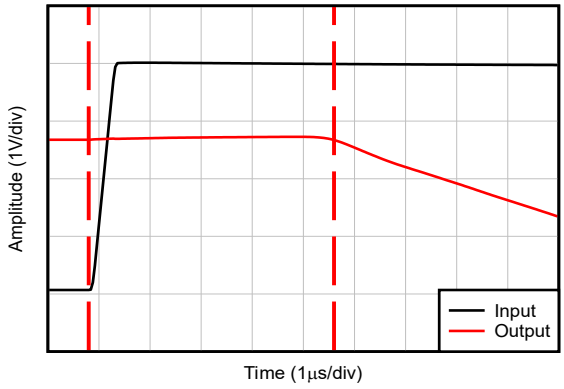
5.8 代表的特性 (続き)

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。



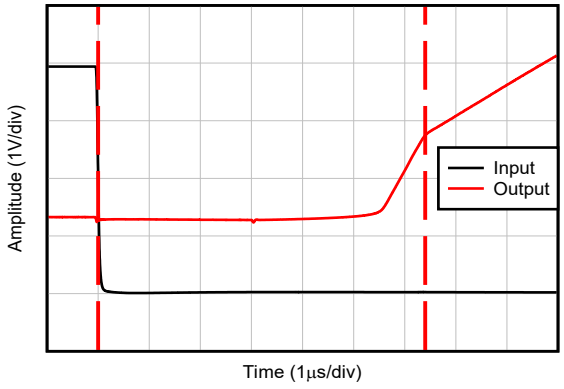
G = +1、R_L = 10kΩ、C_L = 20pF

図 5-23. 位相マージンと容量性負荷との関係



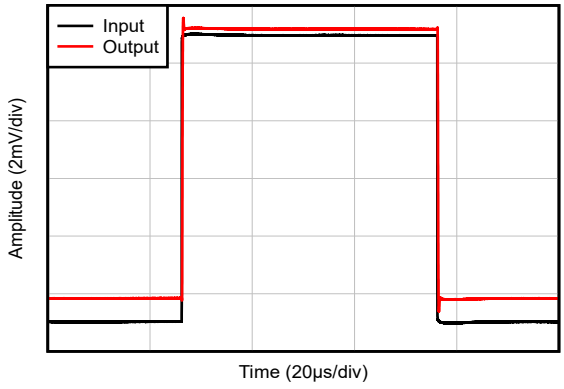
G = -10

図 5-24. 過負荷回復 (正の電圧レール)



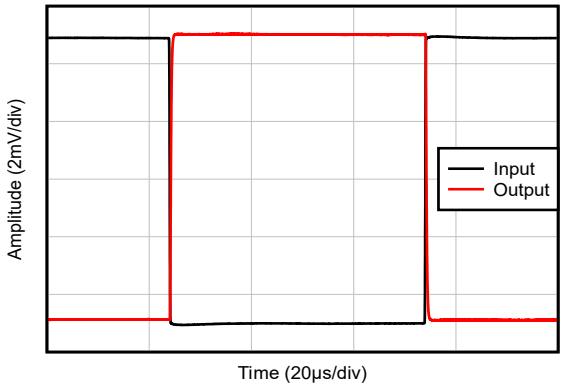
G = -10

図 5-25. 過負荷回復 (負の電圧レール)



G = 1、R_L = オープン

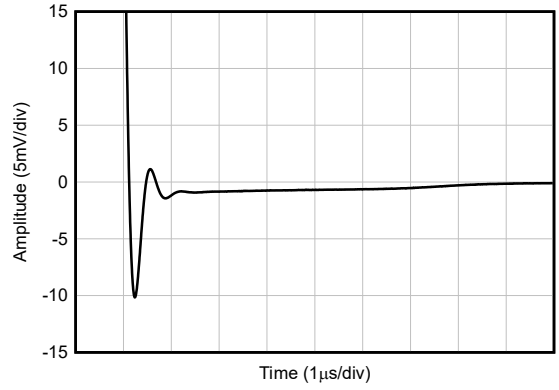
図 5-26. 小信号ステップ応答、G = 1



G = -1、R_L = オープン、R_{FB} = 10k

セクション 6 を参照

図 5-27. 小信号ステップ応答、G = -1

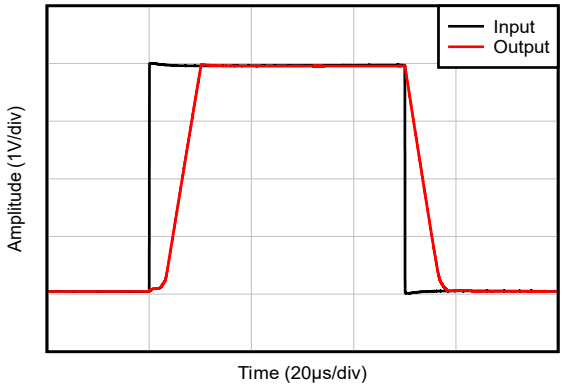


G = 1、R_L = オープン

図 5-28. 大信号ステップ応答 (立ち下がり)

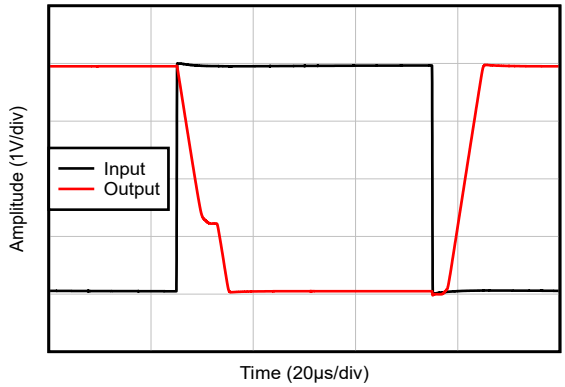
5.8 代表的特性 (続き)

この「代表的な特性」セクションは、LM2902B-Q1 と LM2902BA-Q1 に適用されます。このセクションの代表的特性データは、T_A = 25℃、V_S = 36V (±18V)、V_{CM} = V_S/2、R_{LOAD} = 10kΩ を V_S/2 に接続した状態で測定されました (特に記述のない限り)。



G = 1、R_L = オープン

図 5-29. 大信号ステップ応答、G = 1



G = -1、R_L = オープン

図 5-30. 大信号ステップ応答、G = -1

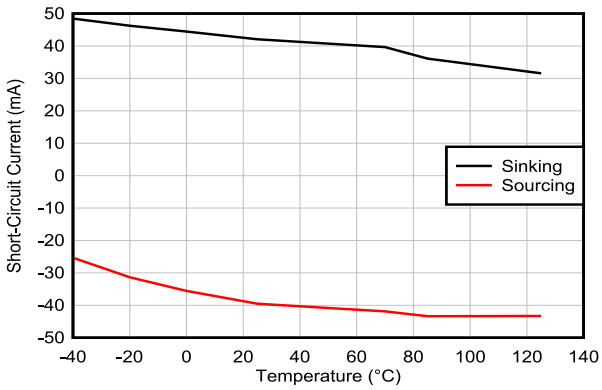
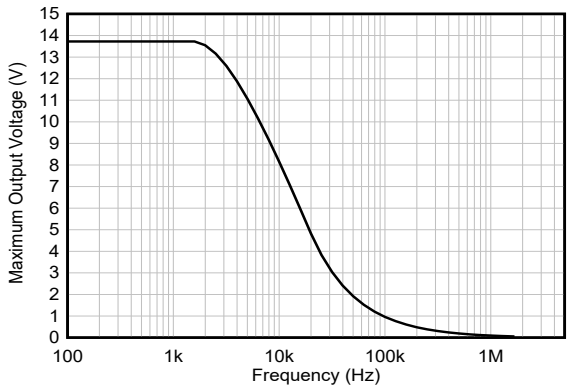


図 5-31. 短絡電流と温度との関係



V_S = 15V

図 5-32. 最大出力電圧と周波数との関係

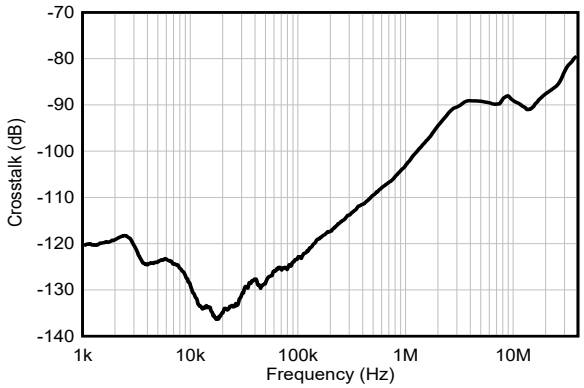


図 5-33. チャネル セパレーションと周波数との関係

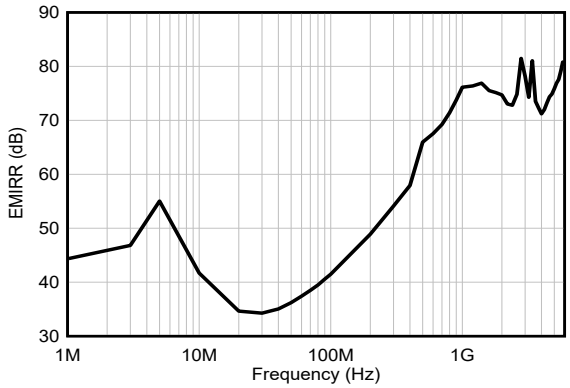


図 5-34. EMIRR (電磁干渉除去比) と周波数との関係

Copyright © 2026 Texas Instruments Incorporated

6 パラメータ測定情報

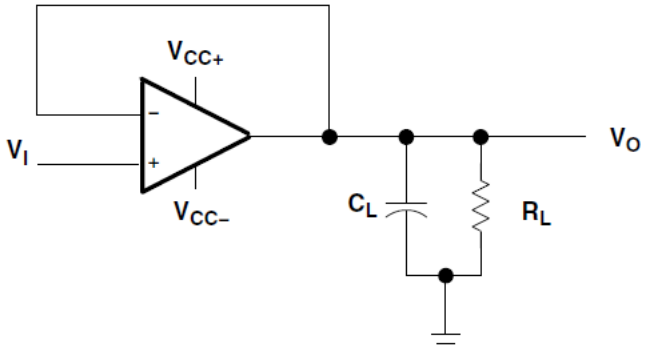


図 6-1. ユニティ ゲイン アンプ

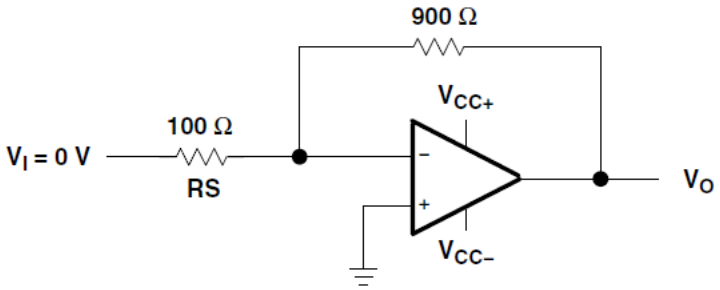


図 6-2. ノイズ テスト回路

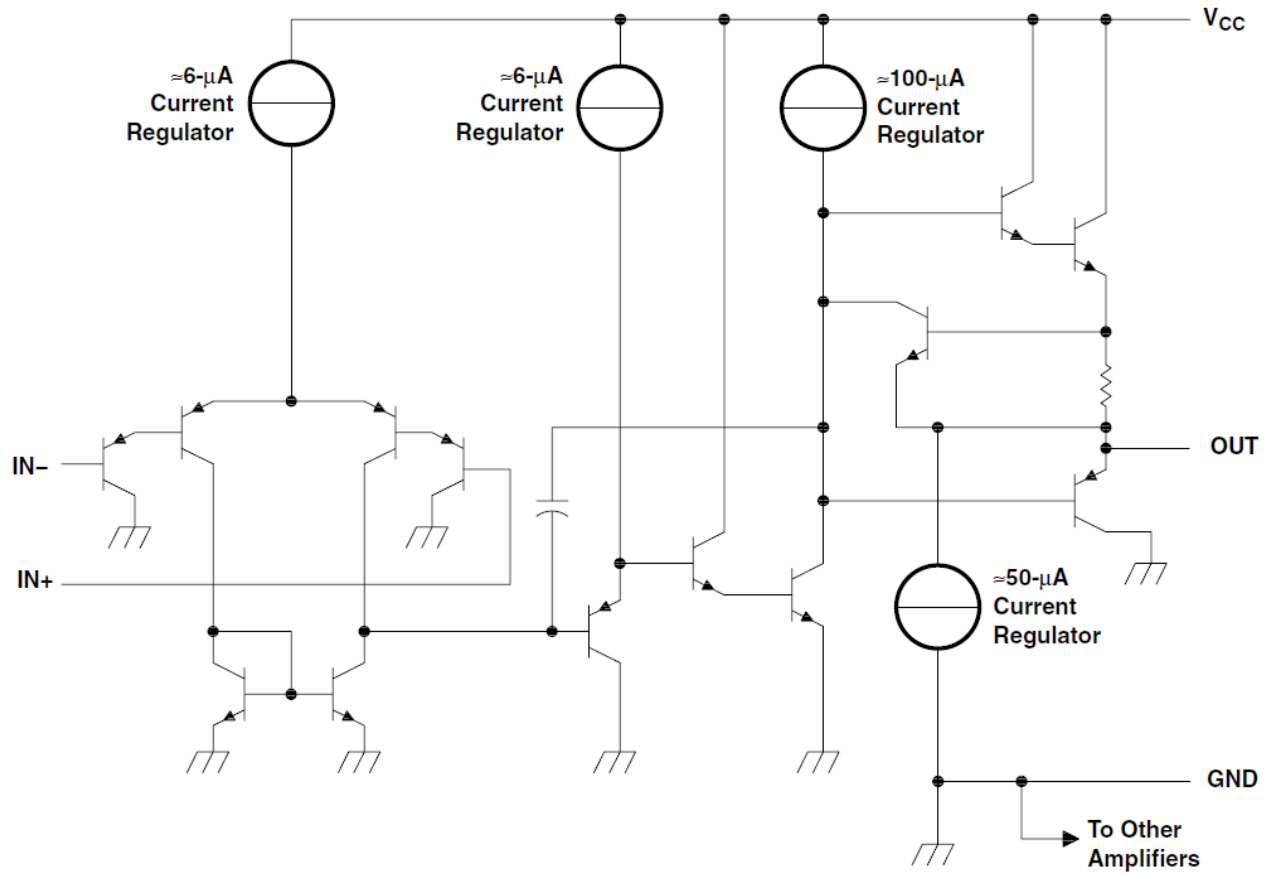
7 詳細説明

7.1 概要

LM2902-Q1、LM2902B-Q1、LM2902BA-Q1 デバイスは、広い電圧範囲にわたって単一電源で動作するように設計された、4 つの独立した高ゲイン周波数補償オペアンプで構成されています。分割電源での動作も可能です。この場合、2 つの電源の差が電源電圧範囲内で、V_S が入力同相電圧よりも 1.5V 以上高いことが条件です。低電源電流ドレインは、電源電圧の振幅とは独立しています。

アプリケーションとしては、トランスデューサ アンプ、DC アンプ ブロック、およびすべての従来型オペアンプ回路などがあり、単電源電圧システムにより簡単に導入できるようになりました。たとえば、これらのデバイスは、デジタル システムで使用されている標準的な 5V 電源で直接動作するので、追加の ±5V 電源を用意しなくても、必要なインターフェイス電子回路が簡単に得られます。

7.2 機能ブロック図



回路図 (アンプ 1 個分)

7.3 機能説明

7.3.1 入力同相範囲

有効な同相範囲は、デバイス グランドから V_S - 1.5V (温度範囲全体では V_S - 2V) までです。最大 V_S までは、入力が V_S を上回っても、本デバイスは損傷しません。出力が正しい位相を示すには、少なくとも 1 つの入力が有効な入力同相範囲内にとどまっている必要があります。両方の入力が有効な範囲を超えた場合、出力位相は不定になります。入力が V– より 0.3V 以上低い場合、出力位相は未定義となります。いずれかの入力が V– より 0.3V 以上低い場合、入力電流を 1mA までに制限してください。

Copyright © 2026 Texas Instruments Incorporated

7.4 デバイスの機能モード

電源が接続されると、LM2902-Q1、LM2902B-Q1、および LM2902BA-Q1 デバイスの電源がオンになります。このデバイスは、アプリケーションに応じて、単一電源オペアンプまたはデュアル電源アンプとして動作できます。

Copyright © 2026 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

LM2902-Q1、LM2902B-Q1、LM2902BA-Q1 オペアンプは、広範なシグナル・コンディショニング・アプリケーションに役立ちます。V_S よりも前に入力 に電力を供給できるため、複数の電源回路で柔軟に動作できます。このデバイス・ファミリに関連するアプリケーション設計ガイドラインの詳細については、アプリケーション・レポート『LM324/LM358 デバイスのアプリケーション設計ガイドライン』を参照してください。

8.2 代表的なアプリケーション

オペアンプの代表的なアプリケーションは、反転アンプです。このアンプは入力で正の電圧を取り込み、同じ振幅の負の電圧に変換します。同様に、このデバイスは負の電圧も正の電圧に変換します。

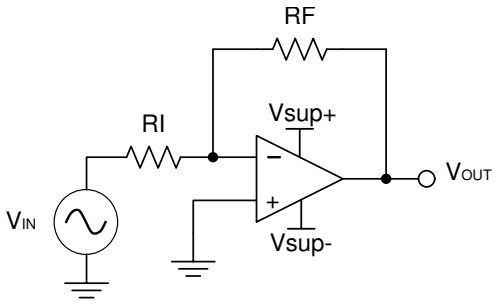


図 8-1. アプリケーション回路図

8.2.1 設計要件

電源電圧は、入力電圧範囲および出力範囲よりも大きくなるように選択する必要があります。たとえば、このアプリケーションは、±0.5V の信号を ±1.8V に増幅します。このアプリケーションに対応するには、電源を ±12V に設定すれば十分です。

8.2.2 詳細な設計手順

式 1 と式 2 を使って、反転アンプに必要なゲインを決定します。

$$A_V = \frac{VOUT}{VIN} \tag{1}$$

$$A_V = \frac{1.8}{-0.5} = -3.6 \tag{2}$$

目的のゲインを決定したら、R_I または R_F の値を選択します。アンプ回路は mA 範囲の電流を使用するため、kΩ 範囲の値を選択することが求められます。それにより、部品に過度の電流が流れなくなります。この例では R_I に 10kΩ、R_F に 36kΩ を使っています。これは 式 3 によって計算されます。

$$A_V = -\frac{RF}{RI} \tag{3}$$

Copyright © 2026 Texas Instruments Incorporated

8.2.3 アプリケーション曲線

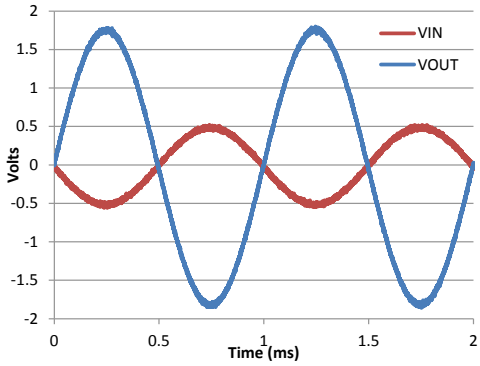


図 8-2. 反転アンプの入力電圧と出力電圧

8.3 電源に関する推奨事項

注意

推奨動作条件で規定された電圧を超える電源電圧は、デバイスに永続的な損傷を与える可能性があります (セクション 5.1 を参照)。

電源ピンの近くに 0.1µF のバイパス コンデンサを配置すると、ノイズの多い電源や高インピーダンスの電源からの誤差を低減できます。バイパス コンデンサの配置の詳細については、セクション 8.4 を参照してください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デバイスで最高の動作性能を実現するため、以下のような優れた PCB レイアウト手法を使用してください。

- ノイズは、回路全体やオペアンプの電源ピンを経由して、アナログ回路に伝播することがあります。バイパス コンデンサは、アナログ回路に対してローカルに低インピーダンスの電源を供給し、結合ノイズを低減するために使用されます。
  - 各電源ピンとグランドとの間に、低 ESR の 0.1µF セラミック バイパス コンデンサを接続し、可能な限りデバイスの近くに配置します。単一電源アプリケーションの場合は、V+ からグランドに対して 1 つのバイパス コンデンサを接続します。
- 回路のアナログ部とデジタル部を別々に接地することは、ノイズを抑制する最も簡単かつ効果的な方法の 1 つです。通常、多層 PCB のうち 1 つ以上の層はグランド プレーン専用です。グランド プレーンは熱の分散に役立つとともに、EMI ノイズを拾う可能性を低減します。グランド電流の流れに注意しながら、デジタル グランドとアナログ グランドを物理的に分離してください。
- 寄生カップリングを低減するには、入力配線を電源配線または出力配線からできるだけ離して配置します。これらの配線を離して配置できない場合は、影響を受けやすい配線をノイズの多い配線と平行にするのではなく、直角に交差させることを推奨します。
- 外付け部品は、可能な限りデバイスに近く配置します。図 8-3 に示すように、R_F と R_G を反転入力に近づけて配置すると、寄生容量が最小化されます。
- 入力配線は、できる限り短くしてください。入力配線は、回路の中でも最も影響を受けやすい部分であることを常に意識してください。
- 重要な配線の周囲に、駆動型の低インピーダンス ガード リングの配置を検討してください。ガード リングを使用すると、付近に存在する、さまざまな電位にある配線からのリーク電流を大幅に低減できます。

8.4.2 レイアウト例

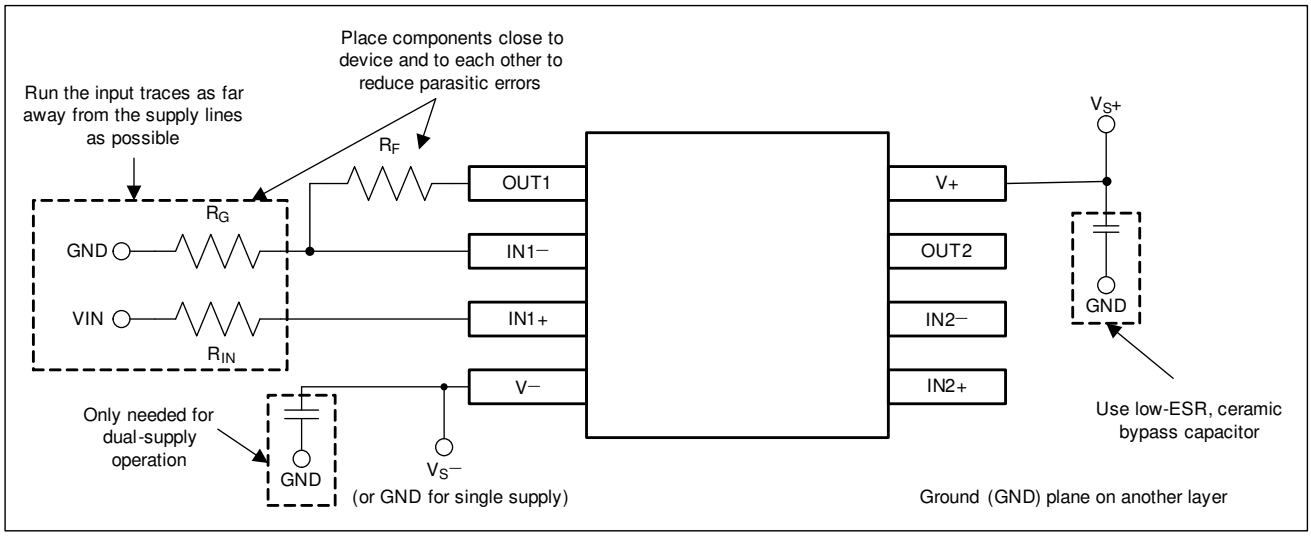


図 8-3. 非反転構成のオペアンプ基板のレイアウト

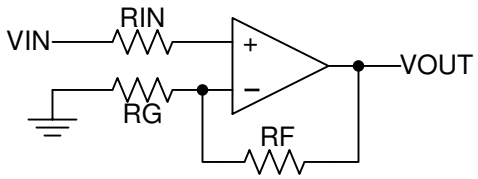


図 8-4. 非反転構成のオペアンプの回路図

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『Application Design Guidelines for LM324/LM358 Devices』アプリケーション・ノート』(英語)

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision I (November 2024) to Revision J (January 2026)	Page
• 文書全体を通し、LM2902B-Q1 RTE (WQFN) パッケージを量産データとして追加	1
• 「*説明*」の HBM を *ESD 定格* に合わせて更新	1
• 「*ESD 定格*」で人体モデル (HBM) を ±2000V から ±1000V に変更	5

Changes from Revision H (October 2023) to Revision I (November 2024)	Page
• LM2902B-Q1 および LM2902BA-Q1 SOIC-14 パッケージのステータスをプレビューからアクティブに変更	1

Copyright © 2026 Texas Instruments Incorporated

Changes from Revision G (February 2023) to Revision H (October 2023) **Page**

- パッケージ情報の表のフォーマットを更新し、パッケージ リード サイズとチャネル数を追加 1
- LM2902BA-Q1 TSSOP-14 パッケージのステータスをプレビューからアクティブに変更 1

Changes from Revision F (May 2022) to Revision G (February 2023) **Page**

- 製品情報の表の LM2902B-Q1 TSSOP-14 パッケージからプレビュー メモを削除 1
- 「熱に関する情報」セクションの LM2902B-Q1 の値を変更 6
- 「代表的な特性」曲線に LM2902B-Q1 および LM2902BA-Q1 を追加 11

Changes from Revision E (April 2008) to Revision F (May 2022) **Page**

- データシートの名称を変更 1
- 「*特長*」セクションを、LM2902B-Q1 および LM2902BA-Q1 を含めるように変更 1
- 「*アプリケーション*」セクションを追加 1
- 製品情報の表に LM2902B-Q1 および LM2902BA-Q1 を追加 1
- 「概要」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 1
- 「ピン構成および機能」セクションを更新し、「ピン機能」表を追加 3
- 「絶対最大定格」表に LM2902B-Q1 および LM2902BA-Q1 を追加 5
- 「ESD 定格」表に LM2902B-Q1 および LM2902BA-Q1 を追加 5
- 「推奨動作条件」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 5
- 「熱に関する情報」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 6
- データシートに「概要」セクションを追加 18
- 「機能説明」セクションを追加 18
- 「機能説明」セクションに「入力同相範囲」セクションを追加 18
- LM2902B-Q1 および LM2902BA-Q1 のデバイスの機能モードの情報を追加 19
- 「アプリケーションと実装」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 20
- 「アプリケーション情報」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 20
- 「代表的なアプリケーション」セクションに LM2902B-Q1 および LM2902BA-Q1 を追加 20
- データシートに「電源に関する推奨事項」セクションを追加 21
- データシートに「レイアウト」セクションを追加 21
- データシートに「デバイスおよびドキュメントのサポート」セクションを追加 23
- 「メカニカル、パッケージ、および注文情報」セクションをデータシートに追加 24

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用している場合は、画面左側のナビゲーションをご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM2902BAQDRQ1	Active	Production	SOIC (D) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	M2902ABQD
LM2902BAQDRQ1.A	Active	Production	SOIC (D) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	M2902ABQD
LM2902BAQPWRQ1	Active	Production	TSSOP (PW) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902BAQ
LM2902BAQPWRQ1.A	Active	Production	TSSOP (PW) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902BAQ
LM2902BQDRQ1	Active	Production	SOIC (D) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	LM2902BQD
LM2902BQDRQ1.A	Active	Production	SOIC (D) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	LM2902BQD
LM2902BQPWRQ1	Active	Production	TSSOP (PW) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L2902BQ
LM2902BQPWRQ1.A	Active	Production	TSSOP (PW) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L2902BQ
LM2902BQWRTERQ1	Active	Production	WQFN (RTE) | 16	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902QW
LM2902KAVQDRQ1	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KAQ
LM2902KAVQDRQ1.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KAQ
LM2902KAVQPWRQ1	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KAQ
LM2902KAVQPWRQ1.A	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KAQ
LM2902KVQDRQ1	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KVQ
LM2902KVQDRQ1.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KVQ
LM2902KVQPWRG4Q1	Obsolete	Production	TSSOP (PW) | 14	-	-	Call TI	Call TI	-40 to 125	2902KVQ
LM2902KVQPWRQ1	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KVQ
LM2902KVQPWRQ1.A	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902KVQ
LM2902QDRG4Q1	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 125	2902Q1
LM2902QDRQ1	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902Q1
LM2902QDRQ1.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902Q1
LM2902QPWRG4Q1	Obsolete	Production	TSSOP (PW) | 14	-	-	Call TI	Call TI	-40 to 125	2902Q1
LM2902QPWRQ1	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902Q1
LM2902QPWRQ1.A	Active	Production	TSSOP (PW) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2902Q1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM2902-Q1, LM2902B-Q1, LM2902BA-Q1 :

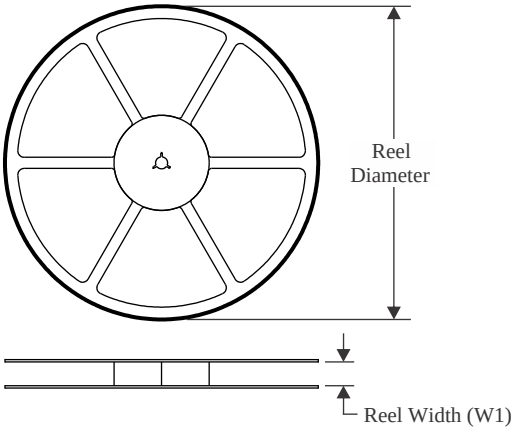
- Catalog : LM2902, LM2902B, LM2902BA
- Enhanced Product : LM2902-EP

NOTE: Qualified Version Definitions:

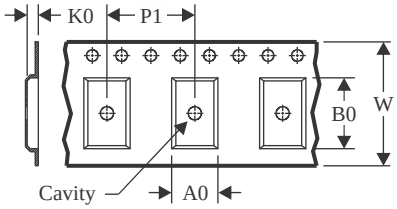
- Catalog - TI's standard catalog product
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION

REEL DIMENSIONS

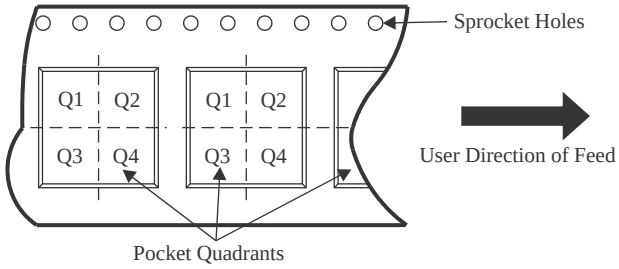


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

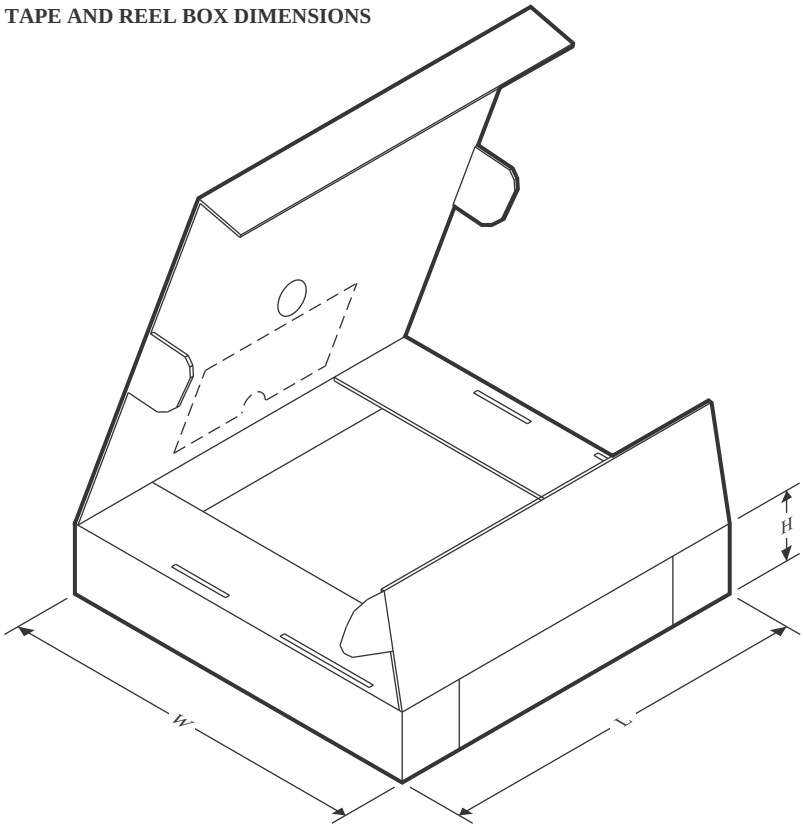
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM2902BAQDRQ1	SOIC	D	14	3000	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
LM2902BAQPWRQ1	TSSOP	PW	14	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902BQDRQ1	SOIC	D	14	3000	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
LM2902BQPWRQ1	TSSOP	PW	14	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902BQWRTERQ1	WQFN	RTE	16	5000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2
LM2902KAVQDRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
LM2902KAVQPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902KVQDRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
LM2902KVQPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902KVQPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902QDRQ1	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
LM2902QPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
LM2902QPWRQ1	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM2902BAQDRQ1	SOIC	D	14	3000	353.0	353.0	32.0
LM2902BAQPWRQ1	TSSOP	PW	14	3000	353.0	353.0	32.0
LM2902BQDRQ1	SOIC	D	14	3000	353.0	353.0	32.0
LM2902BQPWRQ1	TSSOP	PW	14	3000	353.0	353.0	32.0
LM2902BQWRTERQ1	WQFN	RTE	16	5000	367.0	367.0	35.0
LM2902KAVQDRQ1	SOIC	D	14	2500	353.0	353.0	32.0
LM2902KAVQPWRQ1	TSSOP	PW	14	2000	353.0	353.0	32.0
LM2902KVQDRQ1	SOIC	D	14	2500	353.0	353.0	32.0
LM2902KVQPWRQ1	TSSOP	PW	14	2000	353.0	353.0	32.0
LM2902KVQPWRQ1	TSSOP	PW	14	2000	353.0	353.0	32.0
LM2902QDRQ1	SOIC	D	14	2500	353.0	353.0	32.0
LM2902QPWRQ1	TSSOP	PW	14	2000	353.0	353.0	32.0
LM2902QPWRQ1	TSSOP	PW	14	2000	353.0	353.0	32.0

GENERIC PACKAGE VIEW

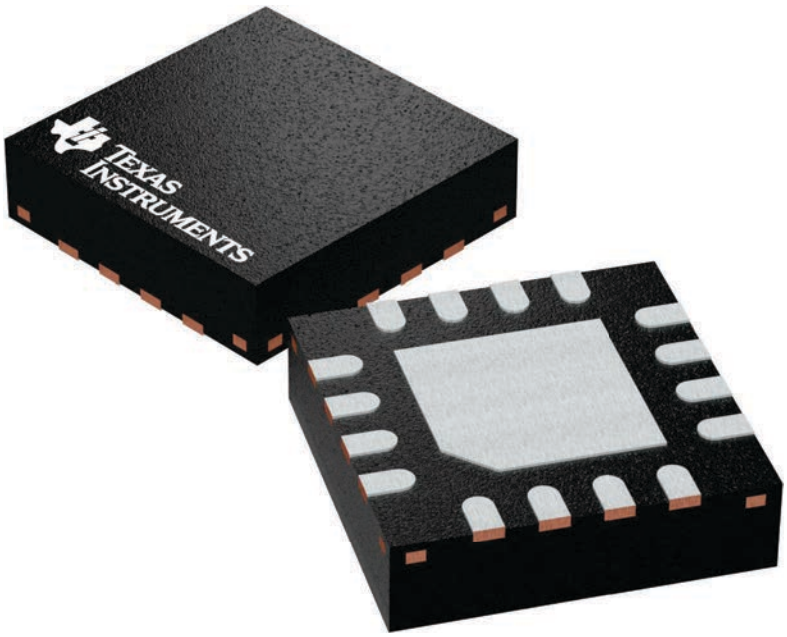
RTE 16

WQFN - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

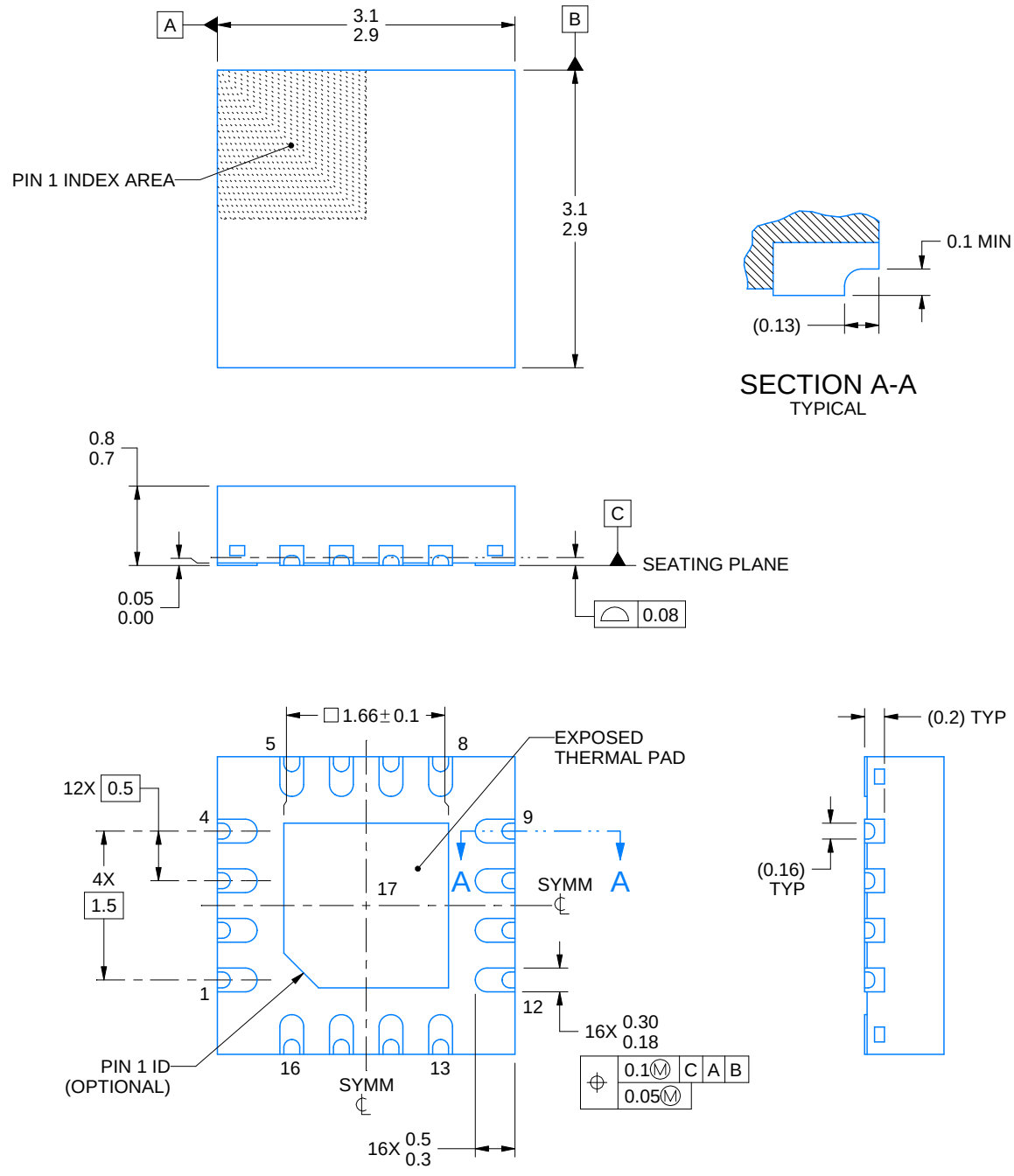


RTE0016K

PACKAGE OUTLINE

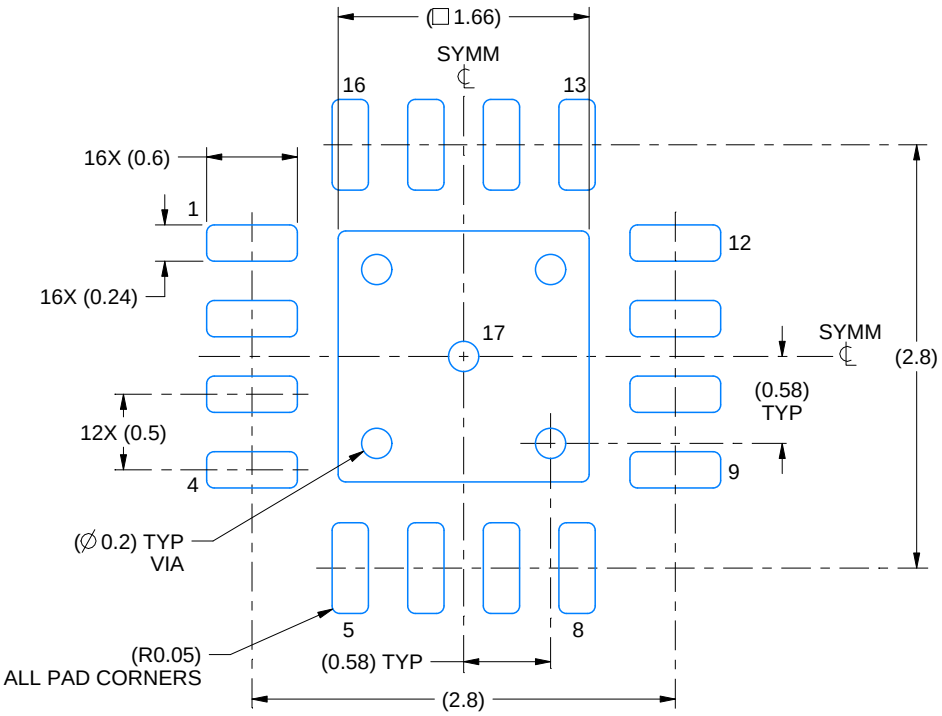
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

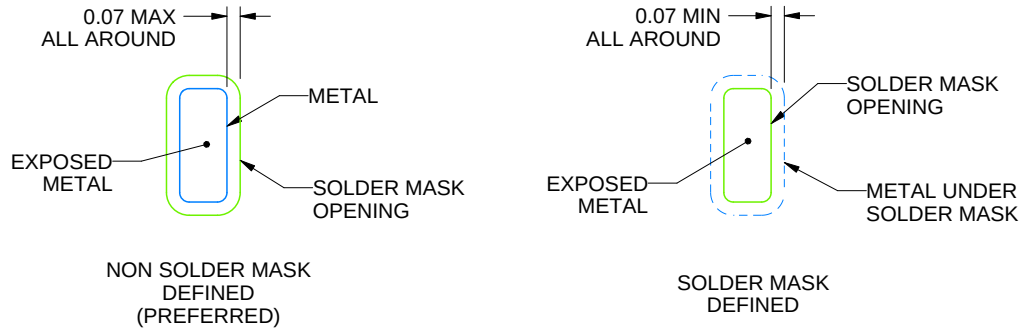


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

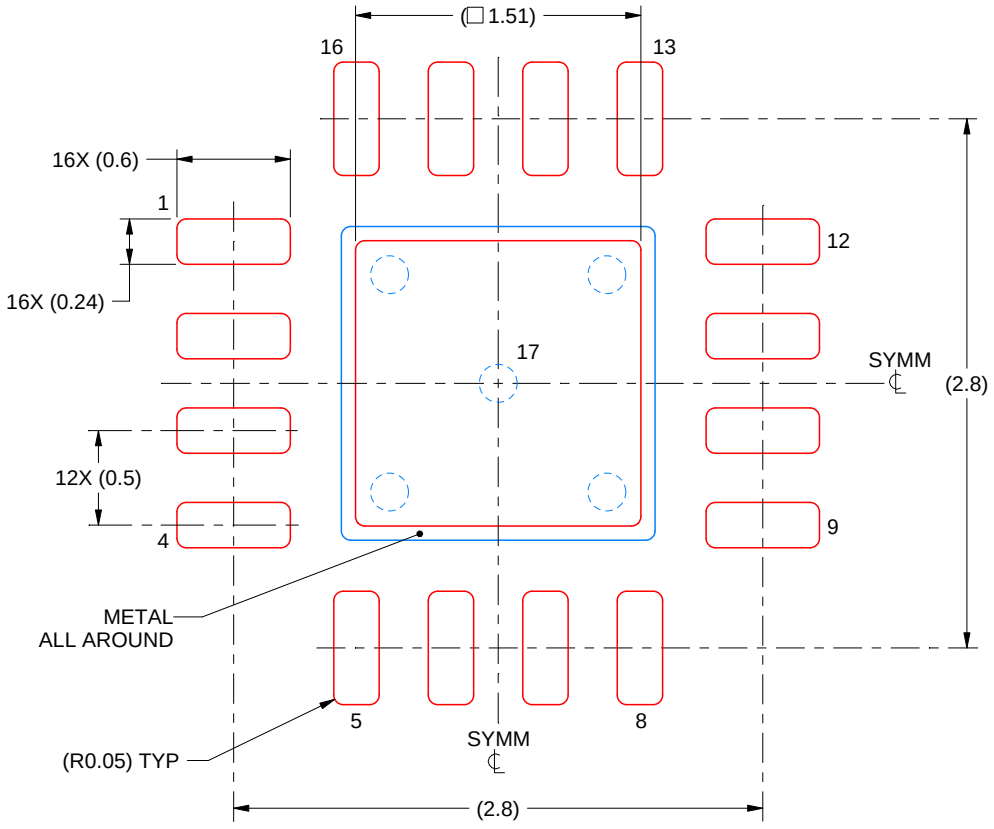


SOLDER MASK DETAILS

4224938/C 03/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



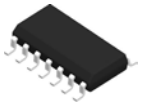
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:
84% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4224938/C 03/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

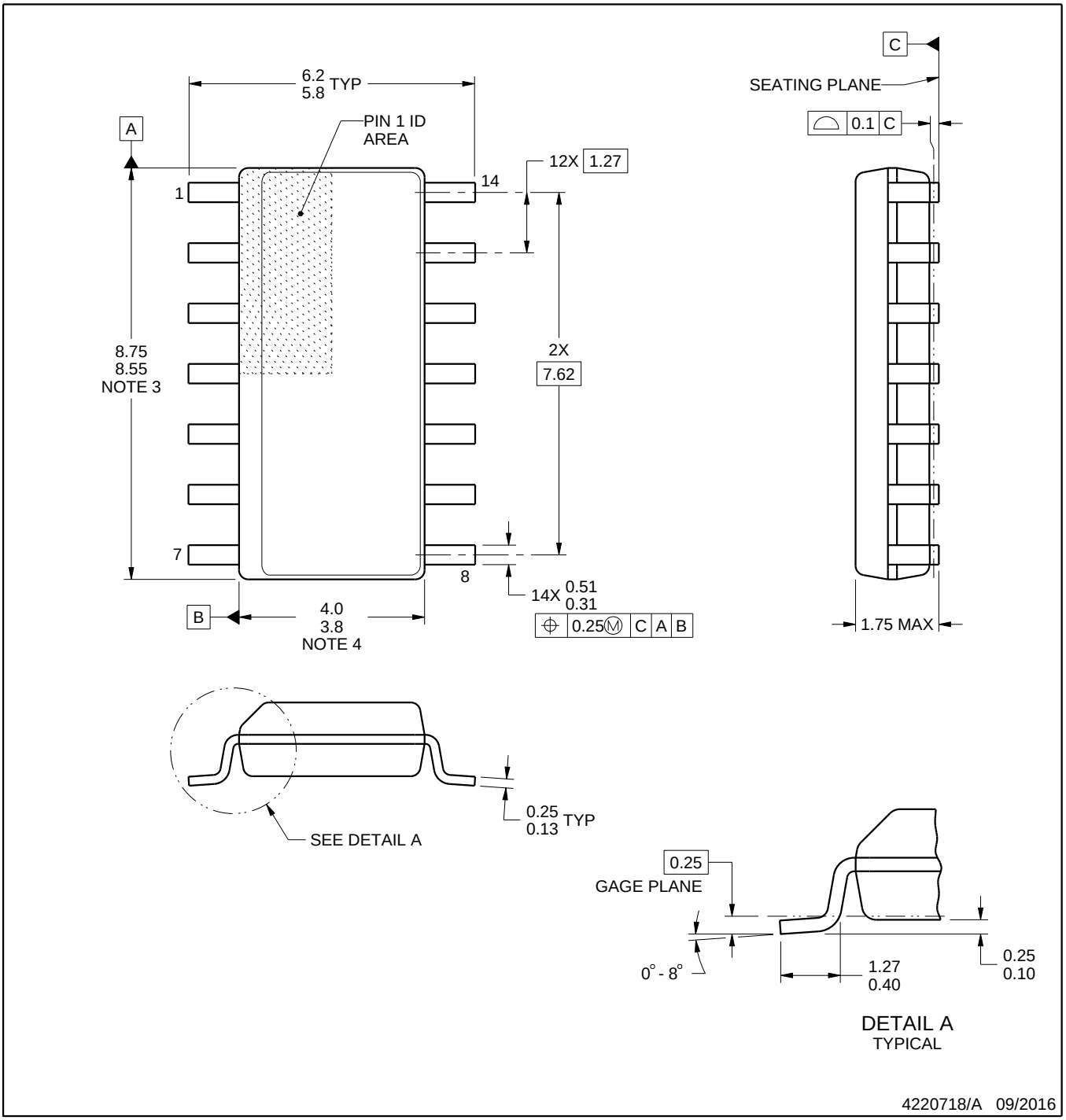


PACKAGE OUTLINE

D0014A

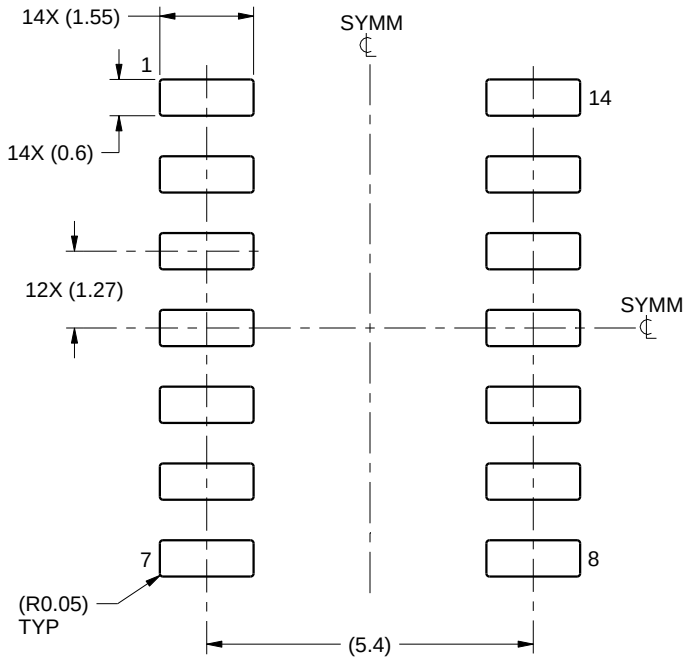
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

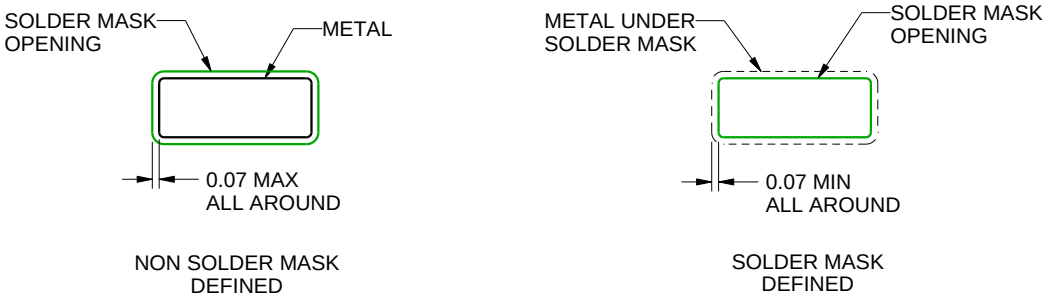


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

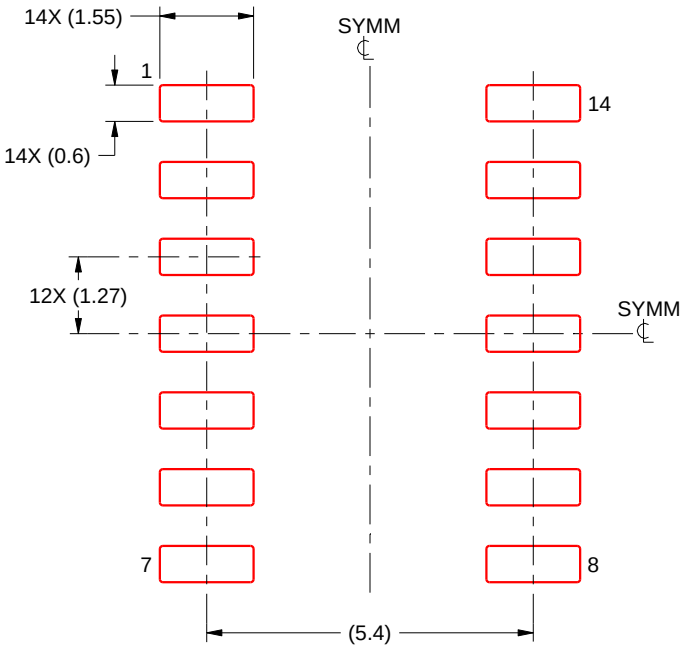
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

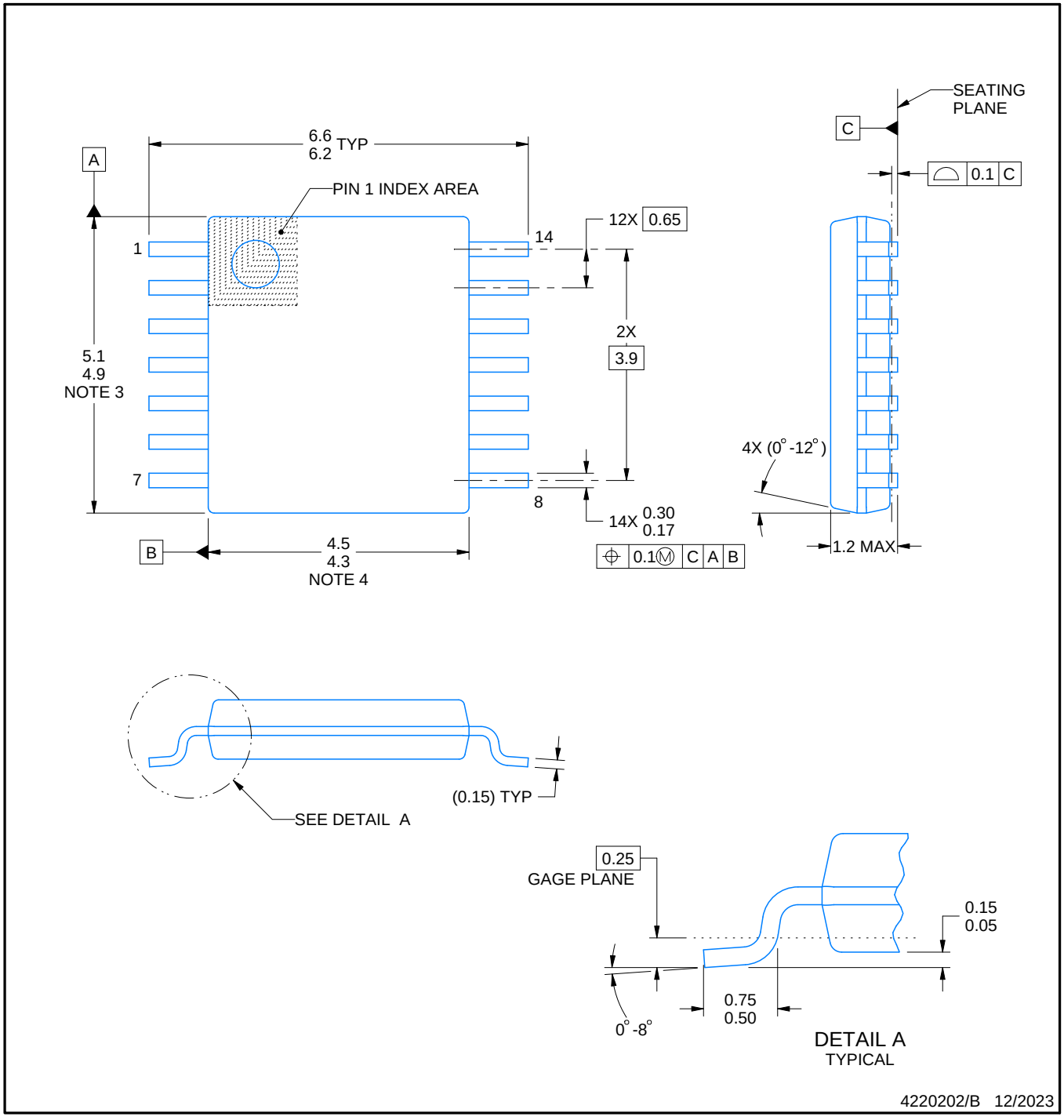
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PW0014A

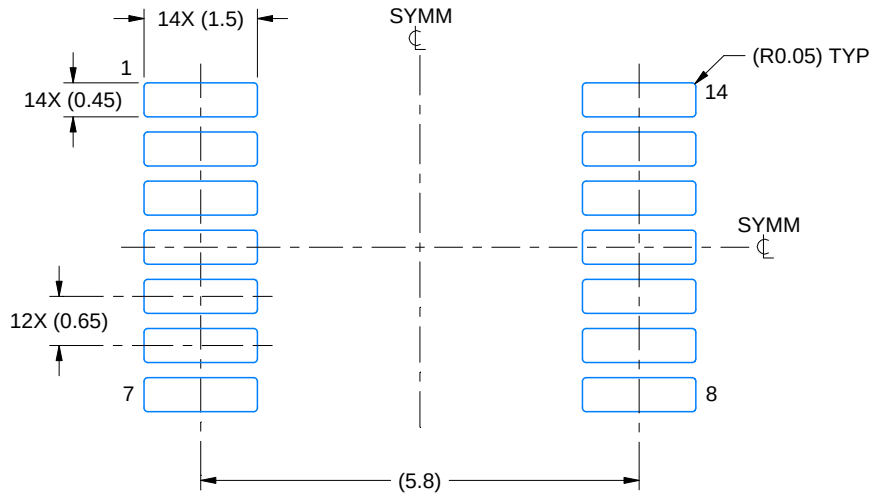
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

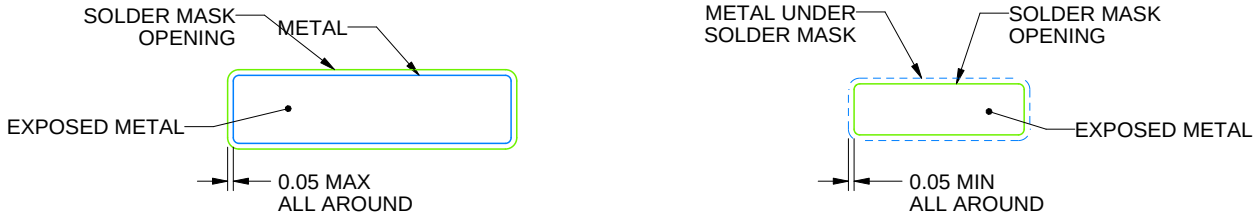


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

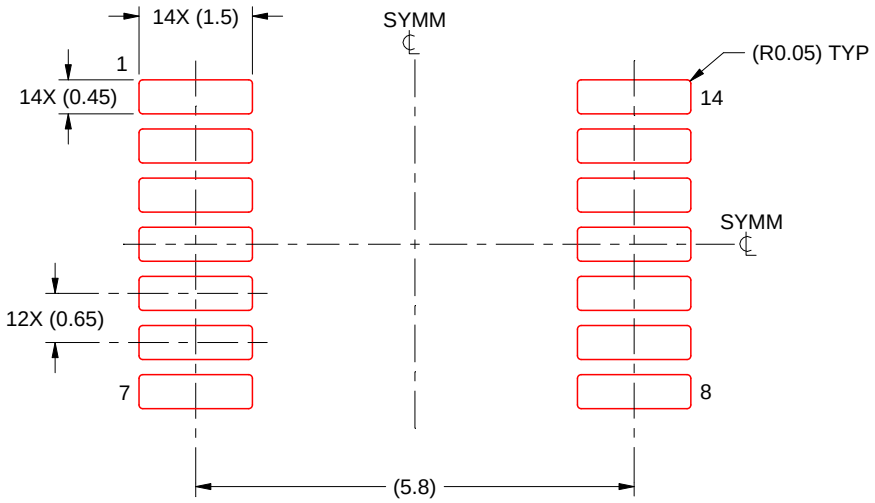


SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月