LM337L 可変型3端子レギュレータ

1 特長

- 可変出力電圧: 最小1.2V
- 100mAの出力電流を保証
- ライン・レギュレーション: 標準値0.01%/V
- ロード・レギュレーション: 標準値0.1%
- 温度に対して一定の電流制限
- 多種類の電圧をそろえずに済む
- 標準的な3端子トランジスタ・パッケージ
- 80dBのリップル除去
- 出力の短絡保護

2 アプリケーション

- 産業用電源
- ファクトリ・オートメーション・システム
- ビル・オートメーション・システム
- PLCシステム
- 計測機器
- IGBTドライブの負のゲート電源
- ネットワーキング
- セットトップ·ボックス

3 概要

LM337Lは可変の3ピン負電圧レギュレータであり、-1.2V ～ -37Vの出力範囲で100mAを供給できます。LM337Lは簡単に使用でき、2つの外付け抵抗だけで出力電圧を設定できます。ライン・レギュレーションとロード・レギュレーションのいずれも、標準的な固定レギュレータより優れています。LM337Lは標準の使いやすいTO-92トランジスタ・パッケージに搭載されています。

固定レギュレータよりも高い性能に加えて、完全な過負荷保護を備えています。電流制限、熱過負荷保護、安全領域保護も内蔵されています。すべての過負荷保護回路は、調整ピンが接続されていない場合でも、常に完全な機能で動作します。

通常は、単一の1µF固形タンタル出力コンデンサだけで動作しますが、デバイスが入力フィルタ・コンデンサから6インチ以上離れて配置される場合は入力バイパスが必要です。過渡応答を改善するため、より大容量の出力コンデンサを追加することもできます。調整ピンをバイパスして、非常に高いリップル除去率を実現することもできます。これは、標準的な3端子レギュレータでは実現困難です。

LM337Lは、固定レギュレータの置き換え以外にも、多様な用途に利用できます。レギュレータはフローティング状態で、入力から出力への差動電圧のみを監視するため、入力から出力への差分の最大値を超過しない限り、数百ボルトの電源でもレギュレート可能です。

LM337Lは、単純な可変のスイッチング・レギュレータ、またはプログラム可能な出力レギュレータとして使用でき、さらに調整と出力との間に固定抵抗を接続することで、高精度の電流レギュレータとしても使用できます。調整ピンをグランドに固定すると、電子的なシャットダウン機能を持つ電源を作成でき、この場合は出力が1.2Vにプログラムされるため、ほとんどの負荷がわずかな電流しか消費しません。

LM337Lは標準のTO-92トランジスタ・パッケージ、および標準のSO-8表面実装パッケージで供給されます。LM337Lは、-25℃～125℃での動作が規定されています。

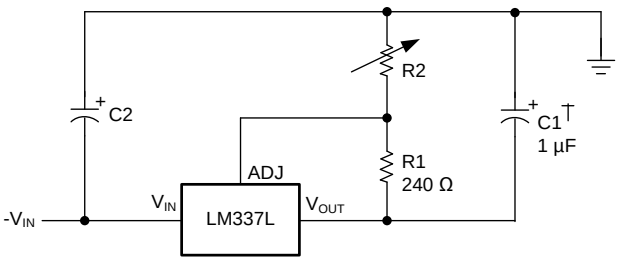
0.5Aおよび1.5Aを超える出力電流を必要とするアプリケーションでは、LM137シリーズの方が適切な可能性があります。正電圧を補完するために、LM117およびLM317Lを選択できます。

製品情報(1)

型番	パッケージ	本体サイズ(公称)
LM337L	SOIC (8)	3.91mm×4.90mm
	TO-92 (3)	4.30mm×4.30mm

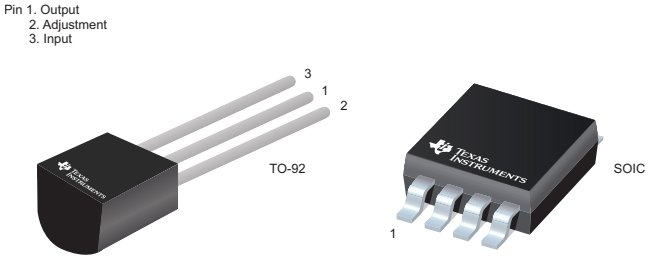
(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。

1.2V～25Vの可変レギュレータ



Copyright © 2016, Texas Instruments Incorporated

LM337Lの利用可能なパッケージ



英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 **Pin Configuration and Functions** ... 3
6 **Specifications** ... 3
6.1 Absolute Maximum Ratings ... 3
6.2 ESD Ratings ... 3
6.3 Recommended Operating Conditions ... 3
6.4 Thermal Information ... 4
6.5 Electrical Characteristics ... 4
6.6 Typical Characteristics ... 5
7 **Detailed Description** ... 6
7.1 Overview ... 6
7.2 Functional Block Diagram ... 6
7.3 Feature Description ... 6
7.4 Device Functional Modes ... 6
8 **Application and Implementation** ... 8
8.1 Application Information ... 8
8.2 Typical Applications ... 8
9 **Power Supply Recommendations** ... 10
10 **Layout** ... 10
10.1 Layout Guidelines ... 10
10.2 Layout Example ... 10
11 デバイスおよびドキュメントのサポート ... 11
11.1 ドキュメントのサポート ... 11
11.2 ドキュメントの更新通知を受け取る方法 ... 11
11.3 コミュニティ・リソース ... 11
11.4 商標 ... 11
11.5 静電気放電に関する注意事項 ... 11
11.6 用語集 ... 11
12 メカニカル、パッケージ、および注文情報 ... 11

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Revision D (May 2013) から **Revision E** に変更 **Page**

- 「*アプリケーション*」セクション、「*製品情報*」表、「*ピン構成および機能*」セクション、「*ESD定格*」表、「*推奨動作条件*」表、「*一般的な特性*」セクション、「*詳細説明*」セクション、「*アプリケーションと実装*」セクション、「*電源に関する推奨事項*」セクション、「*レイアウト*」セクション、「*デバイスおよびドキュメントのサポート*」セクション、「*メカニカル、パッケージ、および注文情報*」セクション 追加 ... 1
- データシート全体でDSBGAパッケージへの言及を 削除 ... 1
- Deleted soldering information rows from Absolute Maximum Ratings table ... 3
- Added *Thermal Information* table ... 4
- Changed $R_{\theta JA}$ values for D (SOIC) package From: 180 To: 111.3 and for LP (TO-92) package From: 160 To: 156.9 ... 4

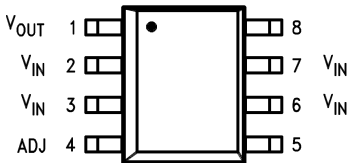
Revision C (May 2013) から **Revision D** に変更 **Page**

- ナショナル・セミコンダクターのデータシートのレイアウトをTIフォーマットに 変更 ... 1

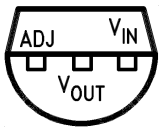
Copyright © 1998–2016, Texas Instruments Incorporated

5 Pin Configuration and Functions

D Package
8-Pin SOIC
Top View



LP Package
3-Pin TO-92
Bottom View



Pin Functions

PIN			I/O	DESCRIPTION
NAME	TO-92	SOIC		
ADJ	1	4	—	Adjust pin
NC	—	5, 8	—	No connection
VIN	3	2, 3, 6, 7	Input	Input voltage pin for the regulator
VOUT	2	1	Output	Output voltage pin for the regulator

6 Specifications

6.1 Absolute Maximum Ratings

See (1)(2)

	MIN	MAX	UNIT
Input-output voltage differential		40	V
Power dissipation	Internally Limited		
Storage temperature, T_{stg}	–55	150	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
(2) If Military/Aerospace specified devices are required, please contact the Texas Instruments Sales Office/Distributors for availability and specifications.

6.2 ESD Ratings

			VALUE	UNIT
$V_{(ESD)}$	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001(1)(2)	±1500	V

(1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process. Pins listed as ±1500 V may actually have higher performance.
(2) Human-body model, 1.5k Ω in series with 100 pF.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
Operating junction temperature	–25	125	°C

Copyright © 1998–2016, Texas Instruments Incorporated

6.4 Thermal Information

THERMAL METRIC(1)		LM337L		UNIT
		D (SOIC)	LP (TO-92)	
		8 PINS	3 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	111.3	156.9	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	56.1	80.2	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	51.9	—	°C/W
ψ_{JT}	Junction-to-top characterization parameter	10.6	24.7	°C/W
ψ_{JB}	Junction-to-board characterization parameter	51.3	136.2	°C/W

(1) For more information about traditional and new thermal metrics, see the *Semiconductor and IC Package Thermal Metrics* application report.

6.5 Electrical Characteristics(1)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Line regulation(2)	T_A = 25°C, 3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 40 V		0.01	0.04	%/V
Load regulation(2)	T_A = 25°C, 5 mA ≤ I_{OUT} ≤ I_{MAX}		0.1%	0.5%	
Thermal regulation	T_A = 25°C, 10-ms Pulse		0.04	0.2	%/W
Adjustment pin current			50	100	μA
Adjustment pin current change	5 mA ≤ I_L ≤ 100 mA, 3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 40 V		0.2	5	μA
Reference voltage	3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 40 V, 10 mA ≤ I_{OUT} ≤ 100 mA, P ≤ 625 mW	1.2	1.25	1.3	V
Line regulation(2)	3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 40 V		0.02	0.07	%/V
Load regulation(2)	5 mA ≤ I_{OUT} ≤ 100 mA		0.3%	1.5%	
Temperature stability	T_{MIN} ≤ T_j ≤ T_{MAX}		0.65%		
Minimum load current	$\lvert V_{IN} - V_{OUT}\rvert$ ≤ 40 V		3.5	5	mA
	3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 15 V		2.2	3.5	mA
Current limit	3 V ≤ $\lvert V_{IN} - V_{OUT}\rvert$ ≤ 13 V	100	200	320	mA
	$\lvert V_{IN} - V_{OUT}\rvert$ = 40 V	25	50	120	mA
RMS output noise, % of V_{OUT}	T_A = 25°C, 10 Hz ≤ f ≤ 10 kHz		0.003%		
Ripple rejection ratio	V_{OUT} = –10 V, F = 120 Hz, C_{ADJ} = 0		65		dB
	C_{ADJ} = 10 μF	66	80		dB
Long-term stability	T_A = 125°C		0.3%	1%	

(1) Unless otherwise specified, these specifications apply –25°C ≤ T_J ≤ 125°C for the LM337L; $\lvert V_{IN} - V_{OUT}\rvert$ = 5 V and I_{OUT} = 40 mA. Although power dissipation is internally limited, these specifications are applicable for power dissipations up to 625 mW. I_{MAX} is 100 mA.
(2) Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specification for thermal regulation.

Copyright © 1998–2016, Texas Instruments Incorporated

6.6 Typical Characteristics

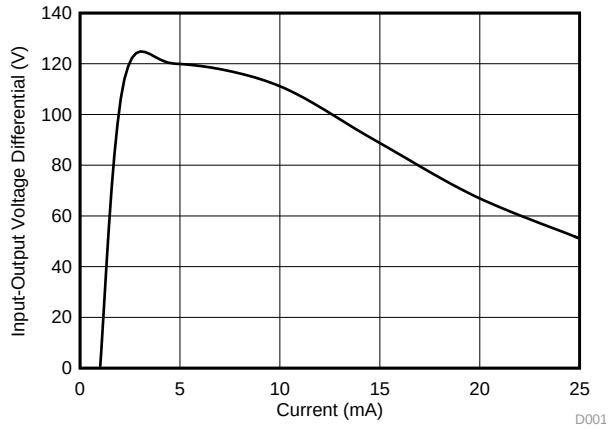


Figure 1. Current Limit

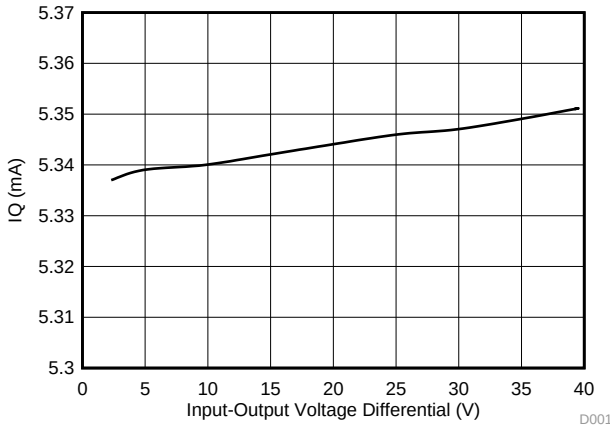


Figure 2. Minimum Operating Current

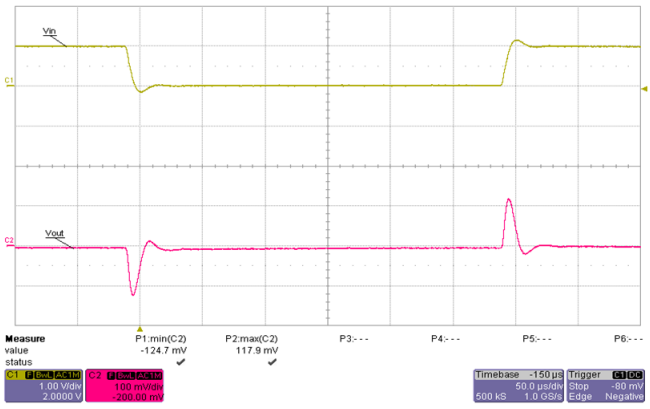


Figure 3. Line Transient Response

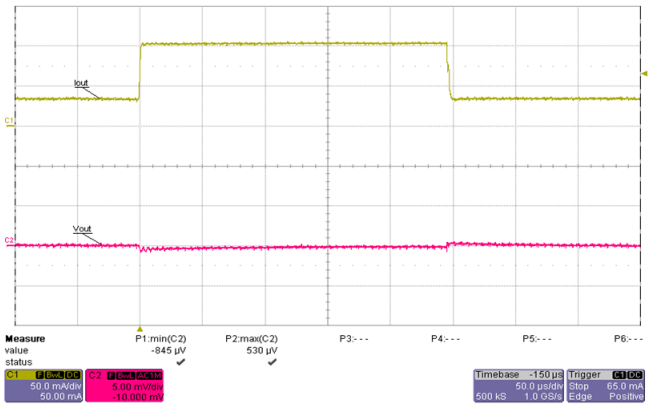


Figure 4. Load Transient Response

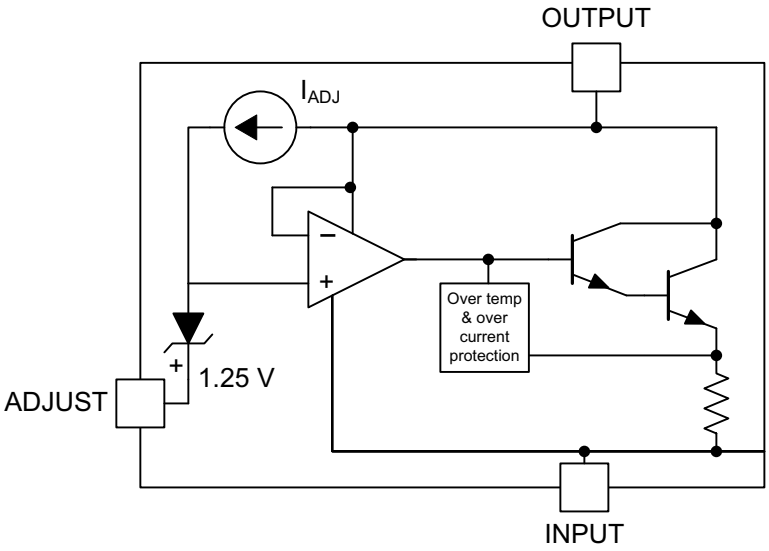
Copyright © 1998–2016, Texas Instruments Incorporated

7 Detailed Description

7.1 Overview

The LM337L devices are adjustable 3-terminal negative-voltage regulators capable of supplying 100 mA over an output voltage range of –1.2 V to –37 V. They are exceptionally easy to use, requiring only two external resistors to set the output voltage and one output capacitor for frequency compensation. In addition, LM337L offers full overload protection. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected. The LMx37 devices serve a wide variety of applications, including local on-card regulation, programmable output-voltage regulation, and precision current regulation.

7.2 Functional Block Diagram



Copyright © 2016, Texas Instruments Incorporated

7.3 Feature Description

7.3.1 Output Voltage Adjustment

The Adjustment (ADJ) pin serves as a voltage adjustment reference for the output. The ADJ pin can be attached to a resistor divider circuit to adjust the output voltage level. The reference voltage VADJ will typically be 1.25 V higher than VO.

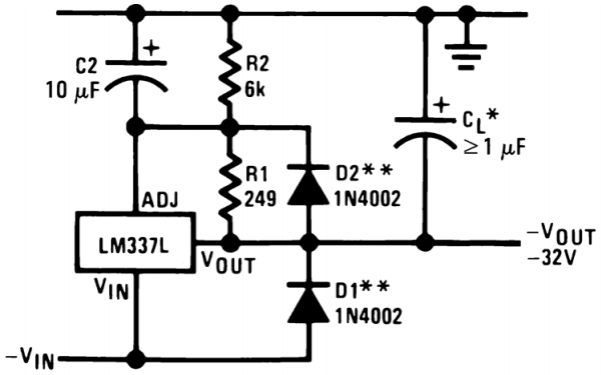
7.4 Device Functional Modes

7.4.1 Protection Diodes

When external capacitors are used with any IC regulator, it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator. Most 10-μF capacitors have low enough internal series resistance to deliver 20-A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC. When an output capacitor is connected to a negative output regulator and the input is shorted, the output capacitor pulls current out of the output of the regulator. The current depends on the value of the capacitor, the output voltage of the regulator, and the rate at which VIN is shorted to ground. The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs when either the input, or the output, is shorted. Figure 15 shows the placement of the protection diodes.

Copyright © 1998–2016, Texas Instruments Incorporated

Device Functional Modes (continued)



When CL is larger than 20 μF, D1 protects the LM337L in case the input supply is shorted.

When C2 is larger than 10 μF and −VOUT is larger than −25V, D2 protects the LM337L in case the output is shorted.

Figure 5. Regulator With Protection Diodes

Copyright © 1998–2016, Texas Instruments Incorporated

8 Application and Implementation

NOTE

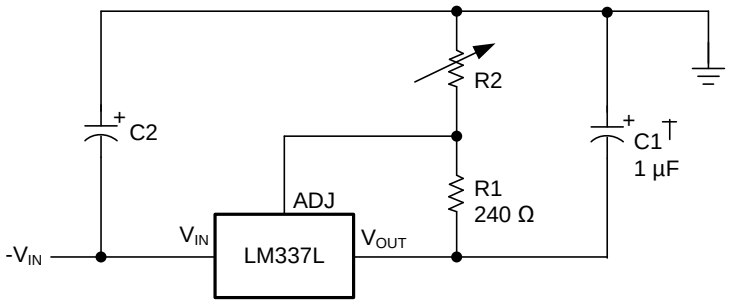
Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes. Customers should validate and test their design implementation to confirm system functionality.

8.1 Application Information

The LM337L is a negative output linear regulator with high accuracy and a wide temperature range. An output capacitor can be added to further improve transient response, and the ADJ pin can be bypassed to achieve very high ripple-rejection ratios. The device's functionality can be utilized in many different applications that require negative voltage supplies, such as bipolar amplifiers, operational amplifiers, and constant current regulators.

8.2 Typical Applications

8.2.1 1.2-V to 25-V Adjustable Regulator



Copyright © 2016, Texas Instruments Incorporated

Full output current not available at high input-output voltages

†C1 = 1-µF solid tantalum or 10-µF aluminum electrolytic required for stability

*C2 = 1-µF solid tantalum is required only if regulator is more than 4″ from power supply filter capacitor

Figure 6. 1.2-V to 25-V Adjustable Regulator Diagram

8.2.1.1 Design Requirements

The device component count is very minimal, employing two resistors as part of a voltage divider circuit and an output capacitor for load regulation. An input capacitor is needed if the device is more than 4 in. from the filter capacitors.

8.2.1.2 Detailed Design Procedure

The output voltage is set based on the selection of the two resistors (R1 and R2) as shown in Equation 1.

$$-V_{OUT} = -1.25\,V\left(1+\frac{R2}{240\,\Omega}\right) \quad (1)$$

Copyright © 1998–2016, Texas Instruments Incorporated

Typical Applications (continued)

8.2.1.3 Application Curve

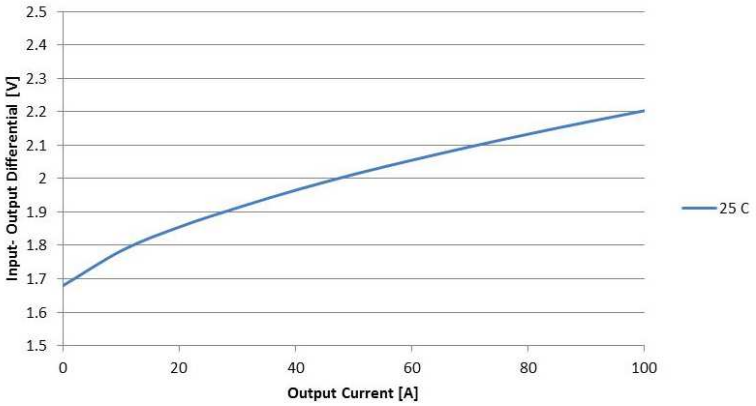
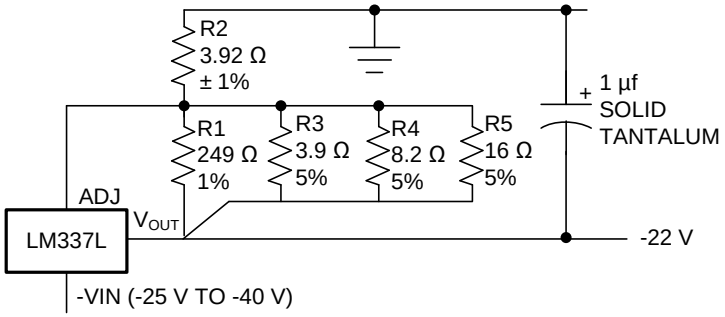


Figure 7. Dropout Voltage across Load Current at 25°C (ΔVout < 100 mV

8.2.2 Regulator With Trimmable Output Voltage



Copyright © 2016, Texas Instruments Incorporated

Figure 8. Regulator with Trimmable Output Voltage Diagram

8.2.2.1 Design Requirements

This design uses five resistors with two being used for a voltage divider circuit and the other three used for trimming the output voltage. The benefit is lower cost as compared to using a trim pot. An output capacitor is needed to improve load regulation.

8.2.2.2 Detailed Design Procedure

This design will trim the output voltage to within 1% of –22 V. The parallel combination of R1, R3, R4 and R5 serve as the bottom resistance and R2 as the top resistance in the voltage divider that sets the output voltage.

Trim Procedure:

- If V_{OUT} is –23.08 V or larger, do not use R3, otherwise leave it in.
- Then if V_{OUT} is –22.47 V or bigger, do not use R4, otherwise leave it in.
- Then if V_{OUT} is –22.16 V or bigger, do not use R5, otherwise leave it in.

This will trim the output to well within 1% of –22 V_{DC}, without any of the expense or trouble of a trim pot (see LB-46). This technique can be used at any output voltage level.

9 Power Supply Recommendations

The input supply to the LM337L must be kept at a voltage level such that its maximum input to output differential voltage rating is not exceeded. The minimum dropout voltage must also be met with extra headroom when possible to keep the LM337L in regulation. TI recommends an input capacitor, especially when the input pin is placed more than 4 in. away from the power-supply filter capacitor.

10 Layout

10.1 Layout Guidelines

Some layout guidelines must be followed to ensure proper regulation of the output voltage with minimum noise. Traces carrying the load current must be wide to reduce the amount of parasitic trace inductance and the feedback loop from VOUT to ADJ must be kept as short as possible. To improve PSRR, a bypass capacitor can be placed at the ADJ pin and must be placed as close as possible to the IC. In cases when VIN shorts to ground, an external diode must be placed from VIN to VOUT to divert the surge current into the output capacitor and protect the IC. Similarly, in cases when a large bypass capacitor is placed at the ADJ pin and VOUT shorts to ground, an external diode must be placed from VOUT to ADJ to provide a path for the bypass capacitor to discharge. These diodes must be placed close to the corresponding IC pins to increase their effectiveness.

10.2 Layout Example

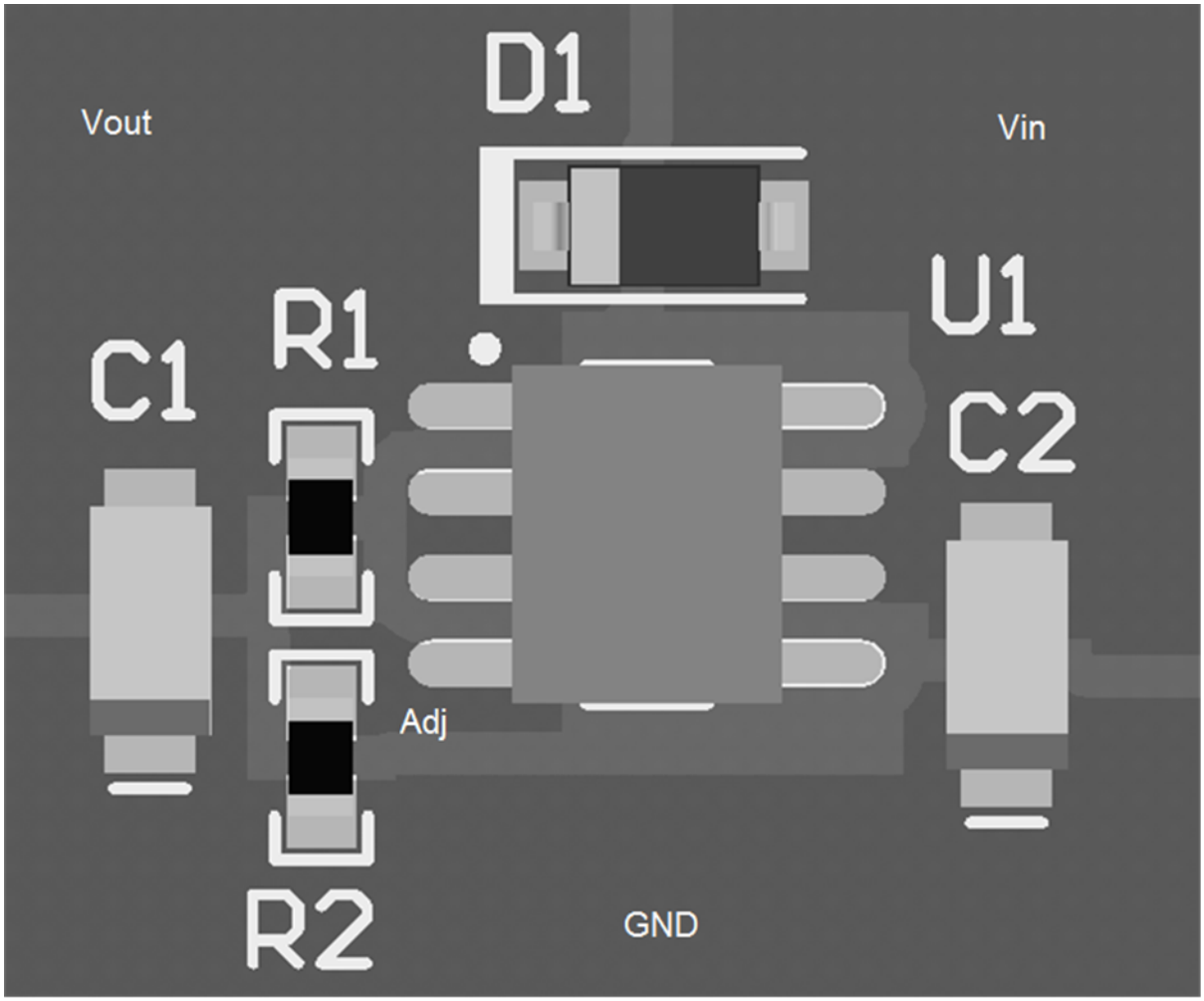


Figure 9. LM337L Layout Example

Copyright © 1998–2016, Texas Instruments Incorporated

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントのサポート

11.1.1 関連資料

関連資料については、以下を参照してください。

- *『LM317L-N 3端子の可変レギュレータ』*(SNOSBW2)
- *『LM117、LM317-N 広い温度範囲に対応した3ピン可変レギュレータ』*(SNVS774)
- *『LM317L-N 3端子の可変レギュレータ』*(SNVS775)

11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.comのデバイス製品フォルダを開いてください。右上の隅にある「*通知を受け取る*」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

11.3 コミュニティ・リソース

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's Terms of Use.

TI E2E™オンライン・コミュニティ ***TIのE2E (Engineer-to-Engineer) コミュニティ。*** **エンジニア間の共同作業を促進するために開設されたものです。e2e.ti.comでは、他のエンジニアに質問し、知識を共有し、アイディアを検討して、問題解決に役立てることができます。**

設計サポート ***TIの設計サポート*** **役に立つE2Eフォーラムや、設計サポート・ツールをすばやく見つけることができます。技術サポート用の連絡先情報も参照できます。**

11.4 商標

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

11.5 静電気放電に関する注意事項



すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

11.6 用語集

SLYZ022 — *TI用語集*.

この用語集には、用語や略語の一覧および定義が記載されています。

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 1998–2016, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM337LM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-25 to 100	LM337 LM
LM337LM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-25 to 125	LM337 LM
LM337LMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-25 to 100	LM337 LM
LM337LMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-25 to 125	LM337 LM

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

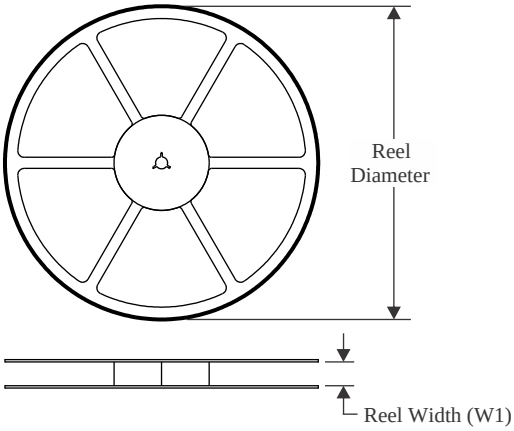
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

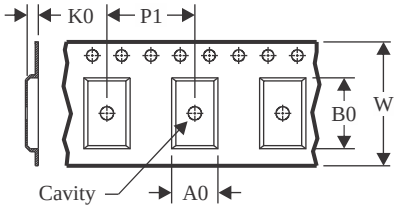
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

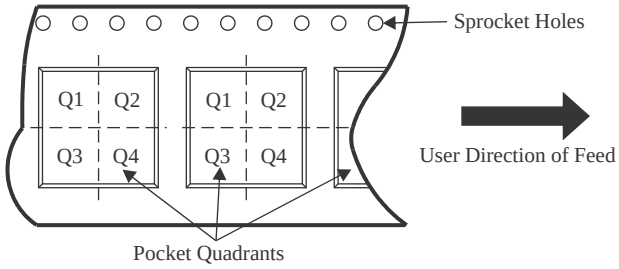


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

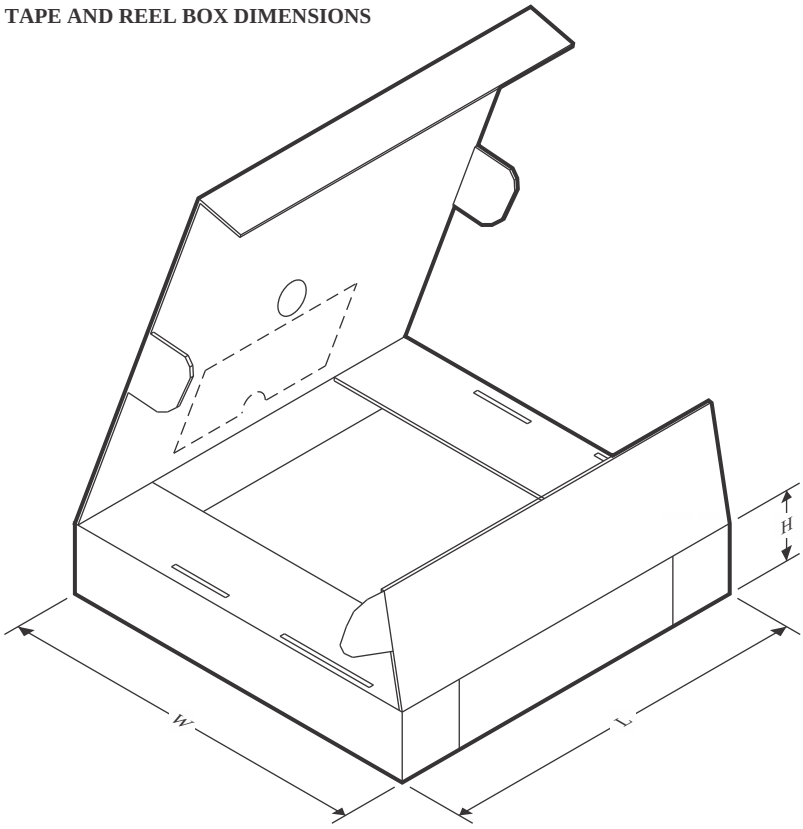
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM337LMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1

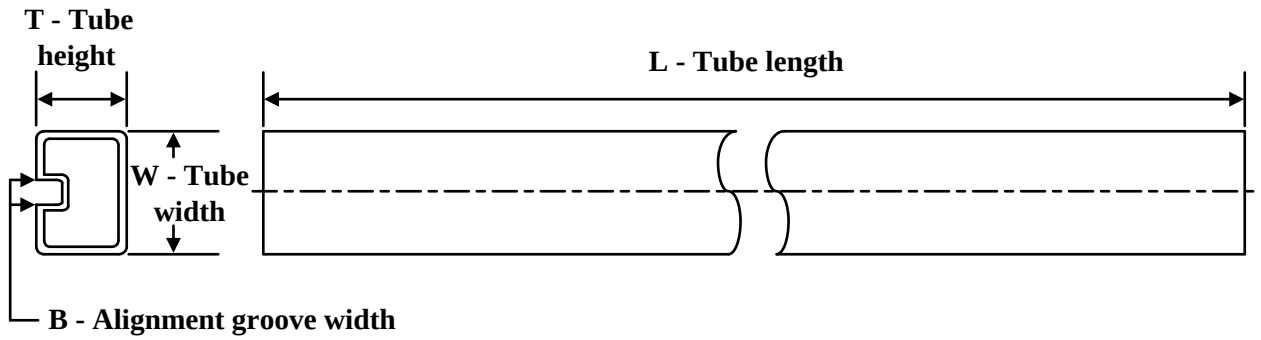
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

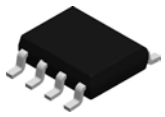
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM337LMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM337LM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM337LM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05

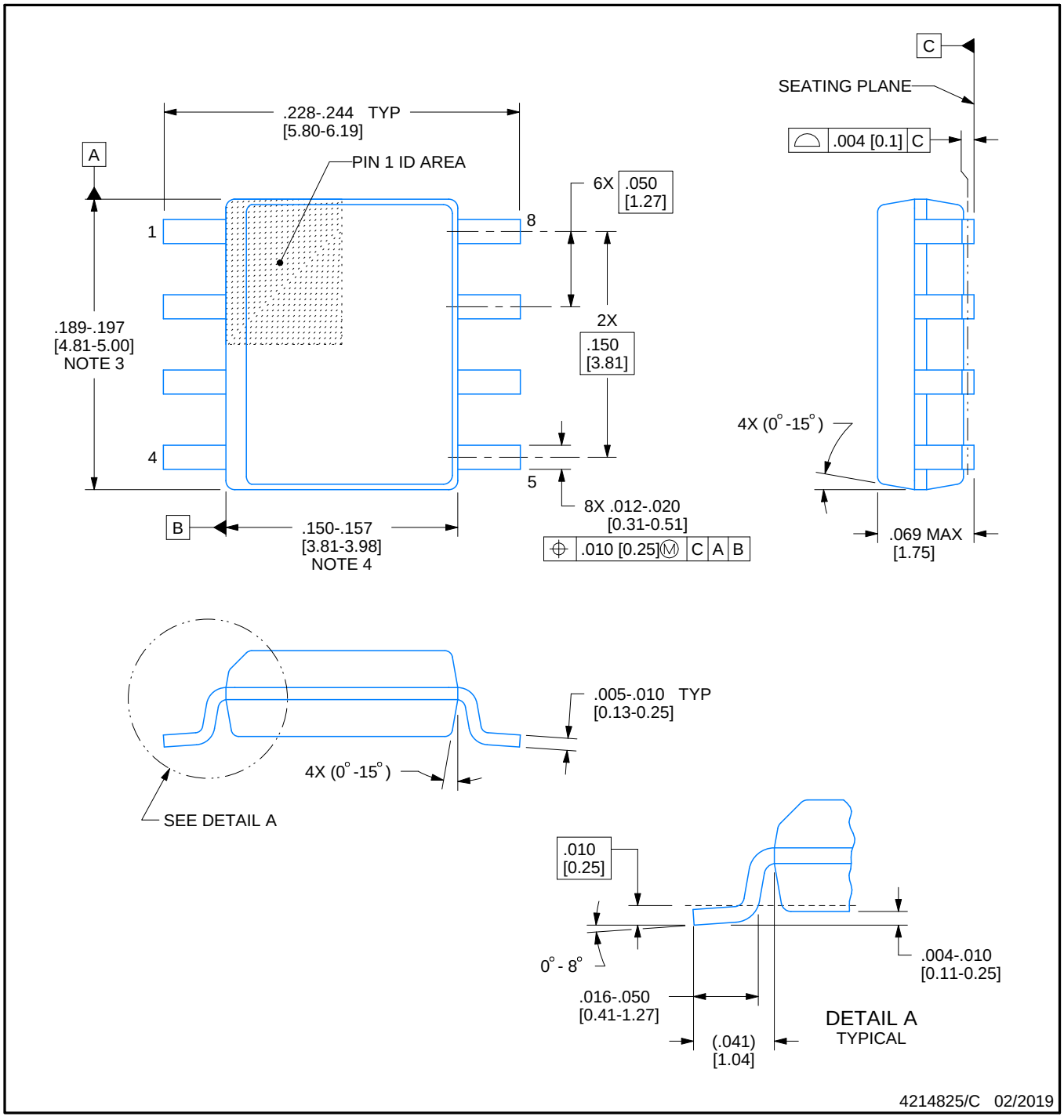


PACKAGE OUTLINE

D0008A

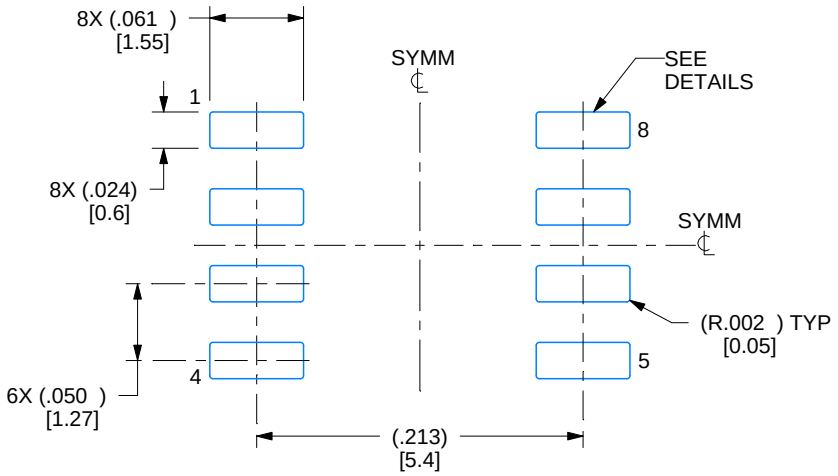
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

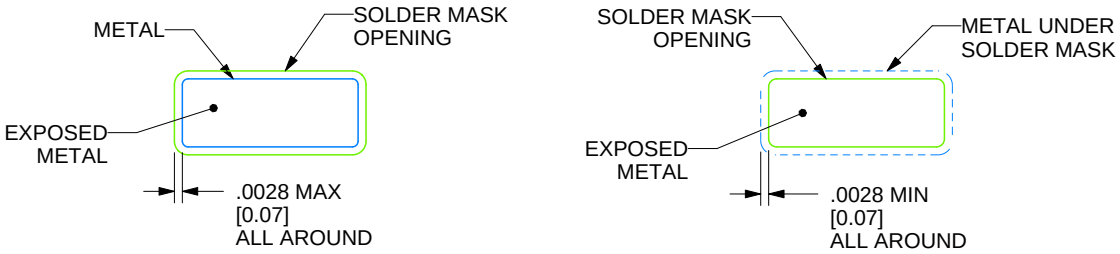


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

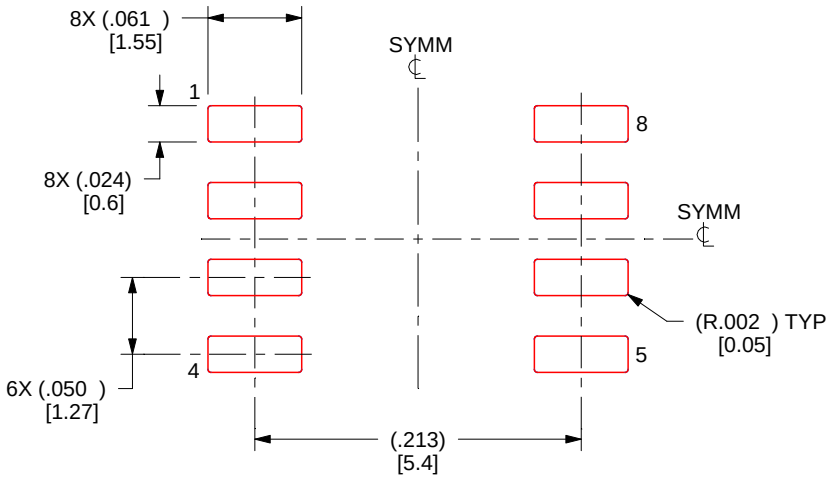
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月