LM3481 昇圧、SEPIC、およびフライバック DC/DC コンバータ用、高効率コントローラ

1 特長

- 10 ピン VSSOP パッケージ
- 1A のピーク電流能力を備えたプッシュプル ドライバを内蔵
- 電流制限とサーマル シャットダウン
- コンデンサと抵抗により周波数補償を最適化
- 内部ソフトスタート
- 電流モード動作
- 調整可能なヒステリシス付き低電圧誤動作防止
- 軽負荷時のパルス スキップ
- 主な仕様
  - 広い電源電圧範囲:2.97V～48V
  - 調整および同期可能なクロック周波数:100kHz～1MHz
  - 内部基準電圧の精度は全温度範囲で ±1.5 パーセント
  - シャットダウン時の消費電流 (全温度範囲):10μA
- WEBENCH Power Designer により、LM3481 を使用したカスタム設計を作成

2 アプリケーション

- ポータブル スピーカのオーディオ アンプの昇圧
- 入力範囲の広い昇圧 / SEPIC / フライバック パワー モジュール
- 絶縁型電源 (フライバック)
- バッテリ駆動の昇圧、SEPIC、フライバック

3 説明

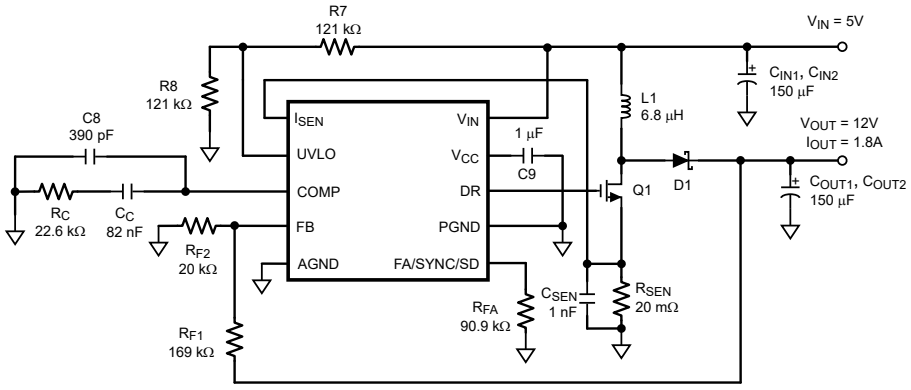
LM3481 デバイスは、さまざまな用途に使用できる、スイッチング レギュレータ用の高性能なローサイド N-FET コントローラです。このデバイスは、昇圧、SEPIC、フライバックの各コンバータ、およびプライマリ スイッチとしてローサイド FET を必要とするトポロジでの使用向けに設計されています。さらに、LM3481 デバイスは、非常に高いスイッチング周波数で動作可能なため、ソリューション全体を小型化できます。LM3481 デバイスのスイッチング周波数は、1 個の外付け抵抗を使用するか、または外部クロックと同期させることにより、100kHz～1MHz の任意の値に調整できます。電流モード制御を使うと、サイクルごとの電流制限が可能になることに加えて、広い帯域幅と優れた過渡応答が得られます。電流制限は、1 個の外付け抵抗で設定できます。

LM3481 デバイスには、サーマル シャットダウン、短絡保護、過電圧保護などの保護機能が組み込まれています。省電力シャットダウン モードにより、合計消費電流は 5μA に低減され、電源シーケンスを実行できます。内部ソフトスタートにより、スタートアップ時の突入電流が制限されます。内蔵の電流スロープ補償によって、設計が簡素化されています。さらに、特定のアプリケーションで必要な場合は、1 個の抵抗を使用して補償機能を強化できます。

パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
LM3481	VSSOP (10)	3.00mm × 3.00mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



5V ～ 12V の昇圧コンバータの代表的なアプリケーション

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格：LM3481.....4
5.3 推奨動作定格.....4
5.4 熱に関する情報.....5
5.5 電気的特性.....5
5.6 代表的特性.....7
6 詳細説明.....10
6.1 概要.....10
6.2 機能ブロック図.....11
6.3 機能説明.....11
6.4 デバイスの機能モード.....16
7 アプリケーションと実装.....17
7.1 アプリケーション情報.....17
7.2 代表的なアプリケーション.....17
7.3 電源に関する推奨事項.....28
7.4 レイアウト.....29
8 デバイスおよびドキュメントのサポート.....31
8.1 ドキュメントのサポート.....31
8.2 ドキュメントの更新通知を受け取る方法.....31
8.3 サポート リソース.....31
8.4 商標.....31
9 改訂履歴.....32
10 メカニカル、パッケージ、および注文情報.....32

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

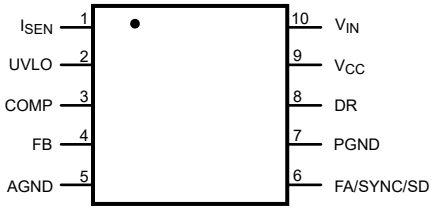


図 4-1. 10 ピン VSSOP パッケージ 上面図

ピンの機能

ピン		I/O	説明
番号	名称		
1	I_{SEN}	A	電流検出入力ピン。外部センス抵抗の両端で生成される電圧がこのピンに供給されます。
2	UVLO	A	低電圧ロックアウトピン。V_{IN} とグランドの間の分圧抵抗を UVLO ピンに接続します。これらの抵抗の比によって、スイッチングを可能にする入力電圧と、スイッチングを無効化するヒステリシスが決まります。
3	COMP	A	補償ピン。このピンに抵抗とコンデンサを組み合わせて接続することで、制御ループを補正できます。
4	FB	A	フィードバック ピン。エラー アンプの反転入力。
5	AGND	G	アナログ グランド ピン。内部バイアス回路の基準。PGND にシングルポイント接続する必要があります。
6	FA/SYNC/SD	I/A	周波数調整、同期、シャットダウンピン。このピンから接続する抵抗によって、発信機周波数が設定されます。このピンに外部クロック信号を印加すると、コントローラがクロックの周波数に同期されます。個のピンが 30µs 以上 High レベルになるとデバイスがオフになり、デバイスは通常の電源から 5µA 消費します。
7	PGND	G	電源グランド ピン。外部電源回路基準。AGND にシングルポイント接続する必要があります。
8	DR	O	IC の駆動ピン。外部 MOSFET のゲートをこのピンに接続する必要があります。
9	V_{CC}	O	ドライバ電源電圧ピン。このピンと PGND との間にバイパスコンデンサを接続する必要があります。「*セクション 7.2.1.2.9*」セクションを参照してください。外部的にバイアスしないでください。
10	V_{IN}	P	電源入力ピン。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)

		最小値	最大値	単位
V_{IN}	ピン電圧	-0.4	50	V
FB	ピン電圧	-0.4	6	V
FA/SYNC/SD	ピン電圧	-0.4	6	V
COMP	ピン電圧	-0.4	6	V
UVLO	ピン電圧	-0.4	6	V
V_{CC}	ピン電圧	-0.4	7	V
DR	ピン電圧	-0.4	7	V
I_{SEN}	ピン電圧	-400	600	mV
	ピークドライバ出力電流		1	A
	消費電力	内部的に制限		
	接合部温度		150	°C
リード温度 (動作条件にのみ適用)	DGS パッケージ		220	°C
ピークボディ温度(2)			260	°C
T_{stg}	保管温度範囲	-65	150	°C

(1) 絶対最大定格は、これを超過するとデバイスが損傷する可能性がある限界値です。*セクション 5.3* は本デバイスが機能する条件を示していますが、特定の性能限界を保証するものではありません。保証された仕様および試験条件については、*セクション 5.5* を参照してください。保証された仕様はテスト条件にのみ適用されます。
(2) 部品は MSL1-260C 認定済みです

5.2 ESD 定格：LM3481

			最小値	最大値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	-2000	+2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	-750	+750	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作定格

	最小値	最大値	単位
電源電圧	2.97	48	V
接合部温度範囲	-40	125	°C
スイッチング周波数範囲	100	1000	kHz

Copyright © 2026 Texas Instruments Incorporated

5.4 熱に関する情報

熱評価基準(1)		LM3481 VSSOP 10 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	151.0	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	65.6	
$R_{\theta JB}$	接合部から基板への熱抵抗	83.5	
ψ_{JT}	接合部から上面への特性パラメータ	7.5	
ψ_{JB}	接合部から基板への特性パラメータ	82.4	
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	-	

(1) 従来および最新の熱評価基準の詳細については、アプリケーションノート、「*IC パッケージの熱評価基準*」を参照してください。

5.5 電気的特性

V_{IN}= 12V、R_{FA}= 40kΩ、T_J = 25°C (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{FB}	帰還電圧	V_{COMP} = 1.4V、2.97≤ V_{IN} ≤ 48V		1.275		V
		V_{COMP} = 1.4V、2.97≤ V_{IN} ≤ 48V、–40°C ≤ T_J ≤ 125°C	1.256		1.294	
ΔV_{LINE}	帰還電圧ラインレギュレーション	2.97≤ V_{IN} ≤ 48V		0.003		%/V
ΔV_{LOAD}	出力電圧負荷レギュレーション	I_{EAO} ソース/シンク		±0.5		%/A
$V_{UVLOSEN}$	低電圧誤動作防止リファレンス電圧	V_{UVLO} ランプダウン		1.430		V
		V_{UVLO} ランプダウン、–40°C ≤ T_J ≤ 125°C	1.345		1.517	
I_{UVLO}	UVLO ソース電流	有効		5		μA
		有効、–40°C ≤ T_J ≤ 125°C	3		6	
V_{UVLOSD}	UVLO シャットダウン電圧		0.55	0.7	0.82	V
I COMP	COMP ピン電流ソース	V_{FB} = 0 V		640		μA
V_{COMP}		V_{FB} = 1.275 V		1.4		V
f_{nom}	公称スイッチング周波数	R_{FA} = 40kΩ		475		kHz
		R_{FA} = 40kΩ、−40°C ≤ T_J ≤ 125°C	406		550	
$V_{sync-HI}$	FA/SYNC/SD ピンの同期用スレッショルド	同期電圧の立ち上がり		1.4		V
$V_{sync-LOW}$	FA/SYNC/SD ピンの同期用スレッショルド	同期電圧の立ち下がり		0.7		V
$R_{DS1(ON)}$	ドライバスイッチオン抵抗 (上)	I_{DR} = 0.2A、V_{IN}= 5V		4		Ω
$R_{DS2(ON)}$	ドライバスイッチオン抵抗 (下)	I_{DR} = 0.2A		2		Ω
$V_{DR\ (max)}$	最大駆動電圧振幅(1)	V_{IN} < 6V		V_{IN}		V
		V_{IN} ≧ 6V		6		
D_{max}	最大デューティ サイクル	R_{FA} = 40kΩ	81	85		%
t_{min} (on)	最小オン時間			250	363	ns
		温度範囲全体のワーストケース			571	ns
I_{SUPPLY}	電源電流 (スイッチング)	(2) を参照		3.7		mA
		(2) を参照、–40°C ≤ T_J ≤ 125°C			5.0	
I_Q	シャットダウン モードの静止電流	$V_{FA/SYNC/SD}$ = 3V(3)、V_{IN} = 12V		9		μA
		$V_{FA/SYNC/SD}$ = 3V(3)、V_{IN} = 12V、–40°C ≤ T_J ≤ 125°C			15	
		$V_{FA/SYNC/SD}$ = 3V(3)、V_{IN} = 5V		5		
		$V_{FA/SYNC/SD}$ = 3V(3)、V_{IN} = 5V、–40°C ≤ T_J ≤ 125°C			10	
V_{SENSE}	電流検出スレッショルド電圧			160		mV
		−40°C ≤ T_J ≤ 125°C	100		190	

Copyright © 2026 Texas Instruments Incorporated

V_{IN}= 12V、R_{FA}= 40kΩ、T_J = 25°C (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{SC}	短絡電流制限検出電圧			220		mV
		−40°C ≤ T_J ≤ 125°C	157		275	
V_{SL}	内部補償ランプ電圧			90		mV
V_{OVP}	出力過電圧保護 (帰還電圧を基準)(4)	V_{COMP} = 1.4V		85		mV
		V_{COMP} = 1.4V、−40°C ≤ T_J ≤ 125°C	26		135	
$V_{OVP(HYS)}$	出力過電圧保護ヒステリシス	V_{COMP} = 1.4V		70		mV
		V_{COMP} = 1.4V、−40°C ≤ T_J ≤ 125°C	28		106	
Gm	エラーアンプの相互コンダクタンス	V_{COMP} = 1.4V		450		µs
		V_{COMP} = 1.4V、−40°C ≤ T_J ≤ 125°C	216		690	
A_{VOL}	エラーアンプ電圧ゲイン	V_{COMP} = 1.4V、I_{EAO} = 100µA (ソース/シンク)		60		V/V
		V_{COMP} = 1.4V、I_{EAO} = 100µA (ソース/シンク)、−40°C ≤ T_J ≤ 125°C	35		66	
I_{EAO}	エラーアンプの出力電流 (ソース/シンク)	ソース、V_{COMP} = 1.4V、V_{FB} = 0V		640		µA
		ソース、V_{COMP} = 1.4V、V_{FB} = 0V、−40°C ≤ T_J ≤ 125°C	475		837	
		シンク、V_{COMP} = 1.4V、V_{FB} = 1.4V		65		µA
		シンク、V_{COMP} = 1.4V、V_{FB} = 1.4V、−40°C ≤ T_J ≤ 125°C	31		100	
V_{EAO}	エラーアンプの出力電圧振幅	上限:V_{FB} = 0V、COMP ピンはフローティング		2.70		V
		上限:V_{FB} = 0V、COMP ピンはフローティング、−40°C ≤ T_J ≤ 125°C	1.8		2.93	
		下限:V_{FB} = 1.4 V		0.60		V
		下限:V_{FB} = 1.4V、–40°C ≤ T_J ≤ 125°C	0.32		0.90	
t_{SS}	内部ソフトスタート遅延	V_{FB} = 1.2V、COMP ピンはフローティング	8.7	15	21.3	ms
t_r	駆動ピンの立ち上がり時間	Cgs = 3000pf、V_{DR} = 0V ～ 3V		25		ns
t_f	駆動ピンの立ち下がり時間	Cgs = 3000pf、V_{DR} = 3V ～ 0V		25		ns
V_{SD}	シャットダウン信号スレッショルド(5)FA/SYNC/SD ピン	出力 = High (シャットダウン)		1.31		V
		出力 = High (シャットダウン)、−40°C ≤ T_J ≤ 125°C			1.40	
		出力 = Low (イネーブル)		0.68		V
		出力 = Low (イネーブル)、−40°C ≤ T_J ≤ 125°C	0.40			
I_{SD}	シャットダウンピン電流 FA/SYNC/SD ピン	V_{SD} = 5V		-1		µA
		V_{SD} = 0V		20		
T_{SD}	サーマル シャットダウン			165		°C
T_{sh}	サーマル シャットダウンのヒステリシス			10		°C

(1) 駆動ピン電圧 V_{DR} は、入力電圧が 6V 未満の場合に入力電圧と等しくなります。入力電圧が 6V 以上の場合、V_{DR} は 6V と等しくなります。
(2) このテストでは、40kΩ の抵抗を使用して FA/SYNC/SD ピンをグランドにプルします。
(3) このテストでは、40kΩ の抵抗を使用して FA/SYNC/SD ピンを 3V にプルします。
(4) 過電圧保護機能は帰還電圧を基準に指定されています。これは過電圧保護回路が帰還電圧を追跡するためです。過電圧保護スレッショルドは、過電圧保護仕様に帰還電圧 (V_{FB}) を追加することで計算できます。
(5) レギュレータをオフにするには、FA/SYNC/SD ピンを抵抗経由で High にプルする必要があります。FA/SYNC/SD ピンの電圧は、レギュレータをオフに維持するためには出力 = High の最大制限を 30µs を超えて上回る必要があり、レギュレータをオンに維持するためには出力 = Low の最小制限を下回る必要があります。

Copyright © 2026 Texas Instruments Incorporated

5.6 代表的特性

特に記述のない限り、V_{IN} = 12V、T_J = 25℃。

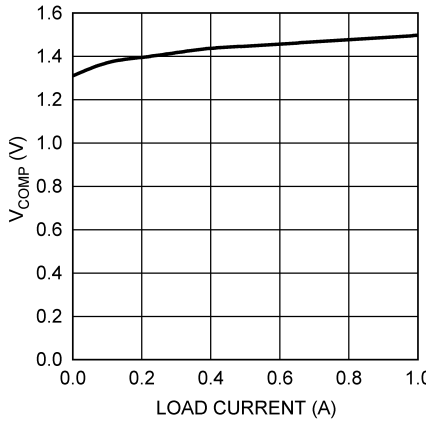


図 5-1. Comp ピンの電圧と負荷電流との関係

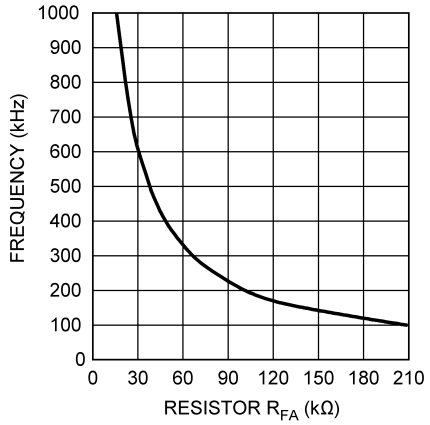


図 5-2. スイッチング周波数と R_{FA} との関係

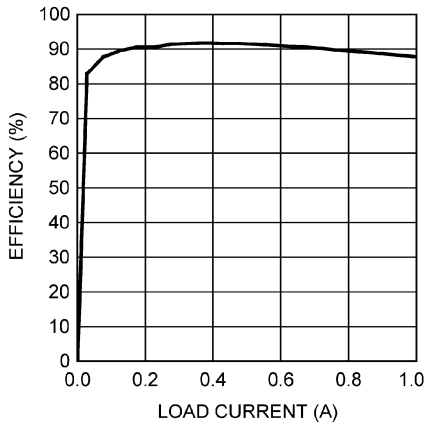


図 5-3. 効率と負荷電流との関係 (3.3V_{IN} と 12V_{OUT})

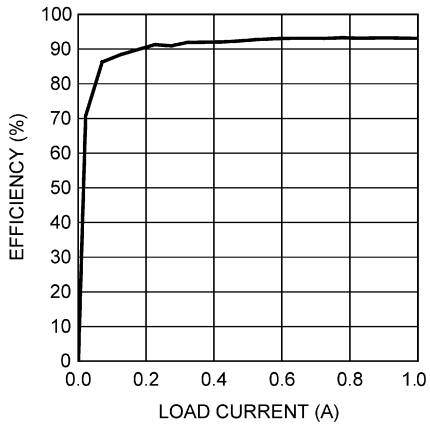


図 5-4. 効率と負荷電流との関係 (5V_{IN} と 12V_{OUT})

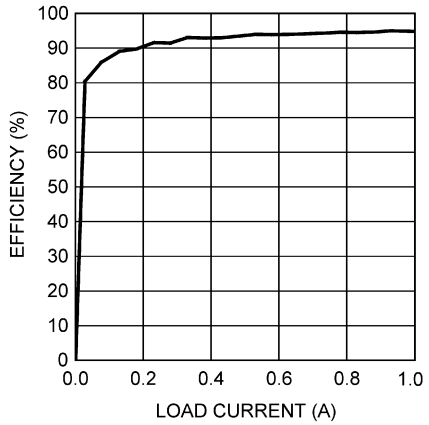


図 5-5. 効率と負荷電流との関係 (9V_{IN} と 12V_{OUT})

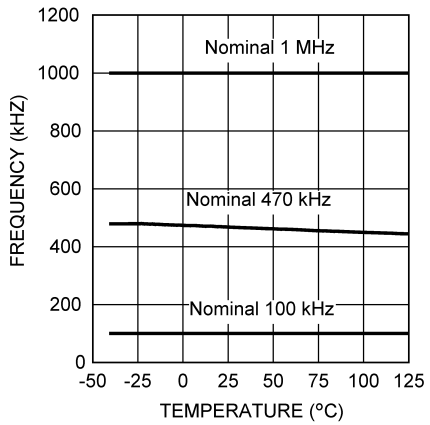


図 5-6. 周波数と温度との関係

Copyright © 2026 Texas Instruments Incorporated

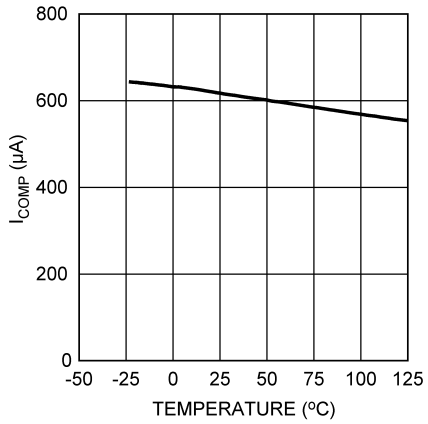


図 5-7. COMP ピンソース電流と温度との関係

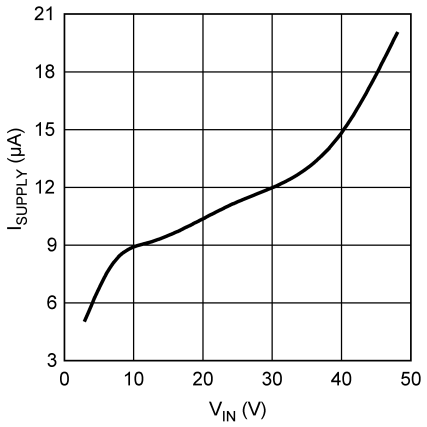


図 5-8. Isupply$_{Supply}$ と入力電圧との関係 (比スイッチング)

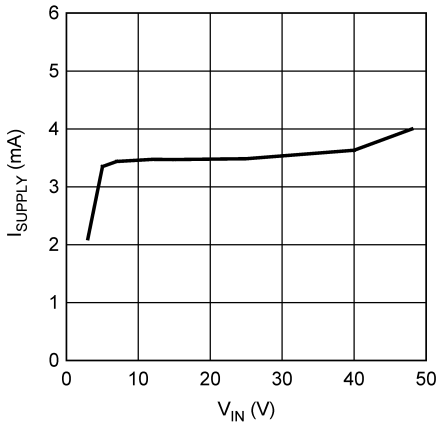


図 5-9. I_{Supply} と入力電圧との関係 (スイッチング)

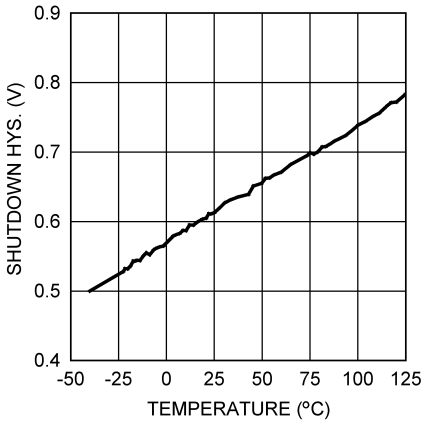


図 5-10. シャットダウンスレッショルドのヒステリシスと温度との関係

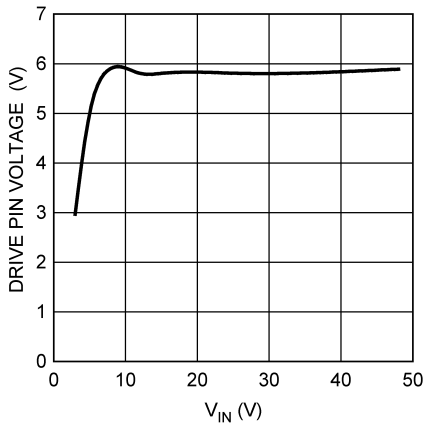


図 5-11. 駆動電圧と入力電圧との関係

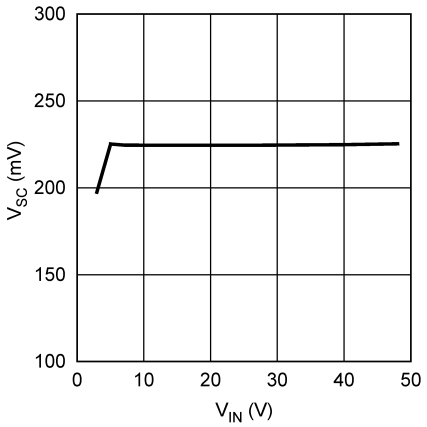


図 5-12. 短絡保護と V_{IN} との関係

Copyright © 2026 Texas Instruments Incorporated

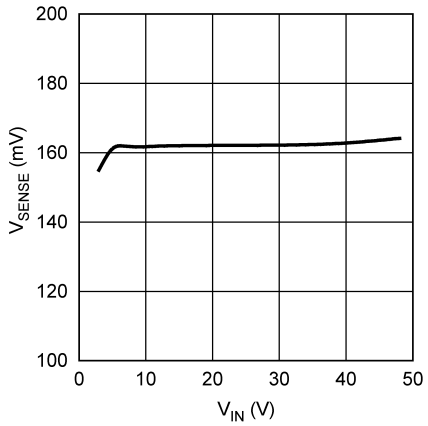


図 5-13. 電流センススレッショルドと入力電圧との関係

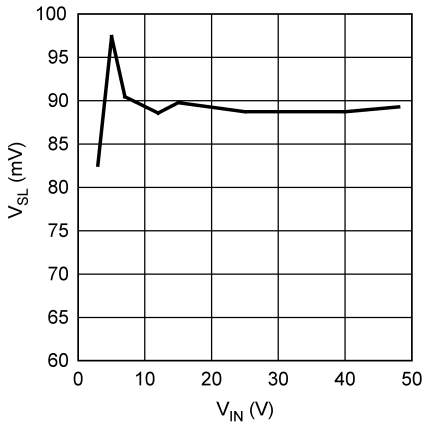


図 5-14. 補償ランプ振幅と入力電圧との関係

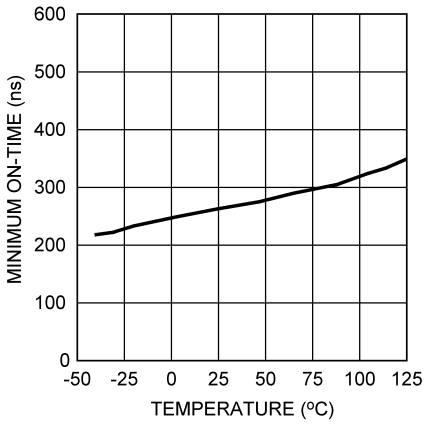


図 5-15. 最小オン時間と温度との関係

6 詳細説明

6.1 概要

LM3481 デバイスは、固定周波数のパルス幅変調 (PWM) 電流モード制御アーキテクチャを使用しています。代表的なアプリケーション回路では、外部 MOSFET を流れるピーク電流は外部センス抵抗を介して検出されます。この抵抗の両端の電圧は、I_{SEN} ピンに供給されます。この電圧はレベルシフトされて PWM コンパレータの正の入力に供給されます。出力電圧も外部帰還抵抗分圧回路を介して検出され、エラーアンプ (EA) の負入力 (フィードバックピン、FB) に供給されます。エラーアンプ (COMP ピン) の出力はスロープ補償ランプに追加され、PWM コンパレータの負入力に供給されます。

スイッチングサイクルが開始されると、発振器は SET/ブランクアウトとスイッチロジックブロックを使用して RS ラッチを設定します。これにより、DR ピン (外部 MOSFET のゲート) に High 信号が強制的に印加され、外部 MOSFET がオンになります。PWM コンパレータの正入力の電圧が負入力を超えると、RS ラッチがリセットされ、外部 MOSFET がオフになります。

図 6-1 に示すように、センス抵抗の両端で検出される電圧には通常、スプリアスノイズスパイクが含まれています。これらのスパイクにより、PWM コンパレータが RS ラッチのリセット時期が早まる可能性があります。これらのスパイクによってラッチがリセットされないようにするため、IC 内部のブランクアウト回路は、ラッチがセットされた後の短時間 PWM コンパレータによるラッチのリセットを防止します。この期間はブランクアウト時間と呼ばれ、標準値は 250ns で、セクション 5.5 セクションで t_{min} (on) と指定されています。

非常に軽負荷または無負荷の状況では、ブランクアウト時間中に外部 MOSFET がオンのときに出力コンデンサに供給されるエネルギーは、負荷に供給されるエネルギーよりも大きくなります。LM3481 内部の過電圧コンパレータは、帰還 (FB ピン) 電圧を検出して RS ラッチをリセットすることにより、このような状態での出力電圧上昇を防止します。出力が減衰して公称値になるまでラッチはリセット状態を維持します。そのため、軽負荷時には動作周波数が低下し、優れた効率が得られます。

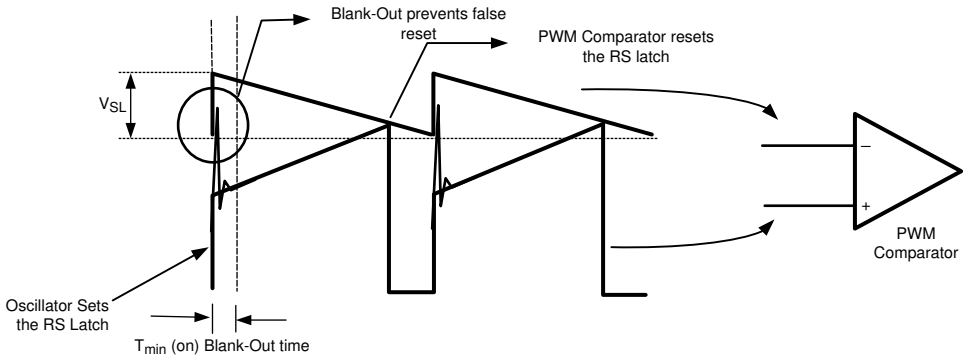


図 6-1. PWM コンパレータの基本動作

Copyright © 2026 Texas Instruments Incorporated

6.2 機能ブロック図

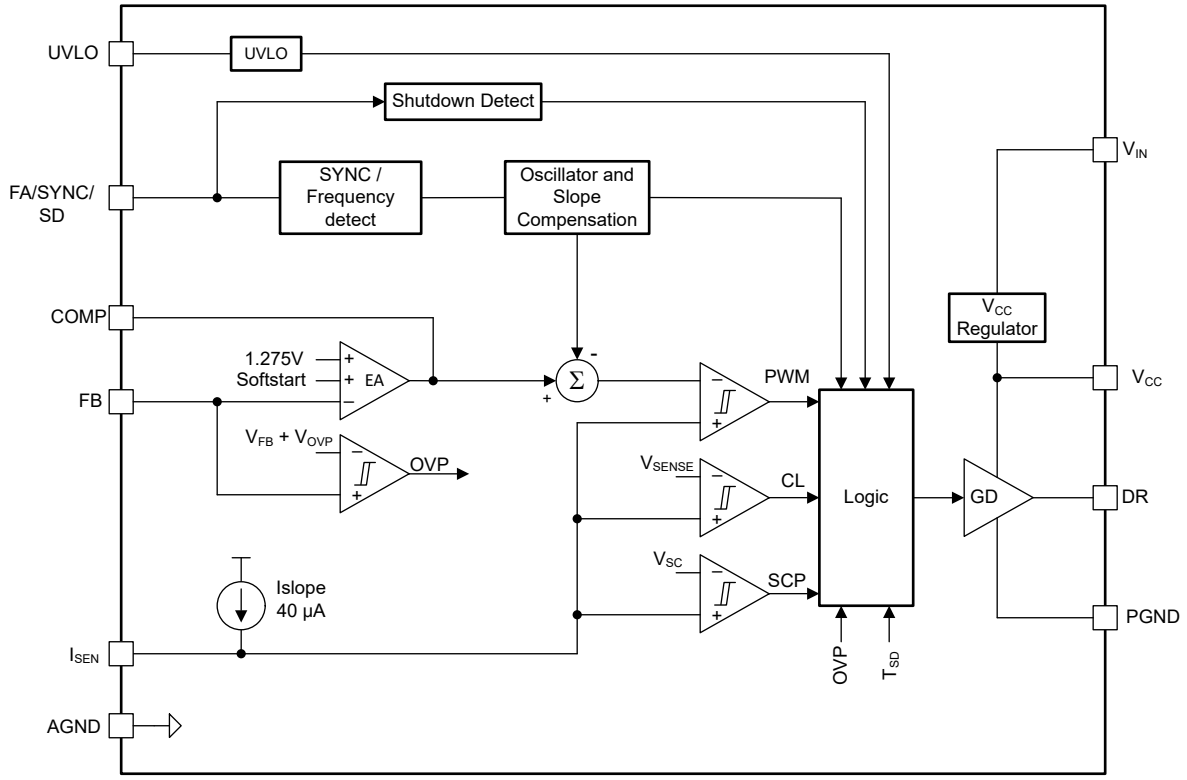


図 6-2. LM3481 簡略化機能ブロック図

6.3 機能説明

6.3.1 過電圧保護

LM3481 は出力電圧の過電圧保護 (OVP) 機能を備えています。OVP は帰還ピン (FB) で検出されます。帰還ピンの電圧が V_{FB} + V_{OVP} まで上昇するたび、OVP がトリガされます。V_{FB} および V_{OVP} の制限については、セクション 5.5 セクションを参照してください。

OVP により、駆動ピン (DR) が Low になり、パワー MOSFET が強制的にオフになります。MOSFET がオフになると、出力電圧は低下します。帰還電圧が V_{FB} + (V_{OVP} - $V_{OVP(HYS)}$) に達すると、LM3481 は再びスイッチングを開始します。$V_{OVP(HYS)}$ の制限については、セクション 5.5 セクションを参照してください。エラーアンプは、OVP イベント中に動作します。

6.3.2 バイアス電圧の関係

LM3481 の内部バイアスは、内部バイアス電圧源から供給されるか、VIN ピンの電圧を直接使用します。入力電圧が 6V より低い場合、内部 IC バイアスは入力電圧になり、電圧が 6V を超えている場合、LM3481 の内部バイアス電圧源がバイアスを供給します。ゲートドライバの電源電圧 VCC には、外付けバイパスコンデンサ (FET の要件に応じて 0.47µF ～ 4.7µF) が必要です。外部電圧ソースで VCC ピンにバイアスを印加しないでください。

6.3.3 スロープ補償ランプ

LM3481 は電流モード制御方式を使用しています。電流モード制御の主な利点は、スイッチのための固有のサイクル単位の電流制限と、単純な制御ループ特性です。電流共有が自動的であるため、電流モード制御を使用して出力段を並列接続することが容易です。ただし、以下に示すような追加のスロープ補償を行っていない場合、デューティサイクル D が 50% を超えると不安定になる性質があります。

Copyright © 2026 Texas Instruments Incorporated

電流モード制御方式では、インダクタ電流 I_L をサンプリングし、サンプリング信号 V_{samp} を、内部生成の制御信号 V_c と比較します。図 6-3 に示すように、電流検出抵抗 R_{SEN} は、サンプリングされたインダクタ電流 I_L を、I_L に比例する電圧信号 V_{samp} に変換します。結果は以下のようになります:

$$V_{samp} = I_L \times R_{SEN} \quad (1)$$

V_{samp} の立ち上がりおよび立ち下がりスロープ M_1 と$-M_2$ も、それぞれインダクタ電流の立ち上がりおよび立ち下がりスロープ M_{on} と $-M_{off}$ に比例します。ここで、M_{on} はスイッチのオン時間中のインダクタスロープ、$-M_{off}$ はスイッチのオフ時間中のインダクタスロープであり、M_1 および $-M_2$ に次のように関連付けられます:

$$M_1 = M_{on} \times R_{SEN} \quad (2)$$

$$-M_2 = -M_{off} \times R_{SEN} \quad (3)$$

昇圧トポロジの場合:

$$M_{on} = V_{IN} / L \quad (4)$$

$$-M_{off} = (V_{IN} - V_{OUT}) / L \quad (5)$$

$$M_1 = [V_{IN} / L] \times R_{SEN} \quad (6)$$

$$-M_2 = [(V_{IN} - V_{OUT}) / L] \times R_{SEN} \quad (7)$$

$$M_2 = [(V_{OUT} - V_{IN}) / L] \times R_{SEN} \quad (8)$$

図 6-3 に示すように、電流モード制御にはデューティサイクルが 50% を超える場合も固有の不安定性があります。ここで、制御信号のスロープ M_C はゼロです。図 6-3 では、負荷電流がわずかに増加すると、サンプリング信号は ΔV_{samp0} 増加しています。最初のスイッチングサイクルの終了時に、この負荷変化 ΔV_{samp1} の影響は次のようになります:

$$\Delta V_{samp1} = -\left(\frac{M_2}{M_1}\right)\Delta V_{samp0} = -\left(\frac{D}{1-D}\right)\Delta V_{samp0} \quad (9)$$

式 9 では、$D > 0.5$ のとき、ΔV_{samp1} は ΔV_{samp0} よりも大きくなります。つまり、乱れは発散しています。負荷の摂動が非常に小さいと乱れが増加します。摂動信号を収束させるためには、以下の状態に保つ必要があります:

$$\left|-\frac{M_2}{M_1}\right| < 1 \quad (10)$$

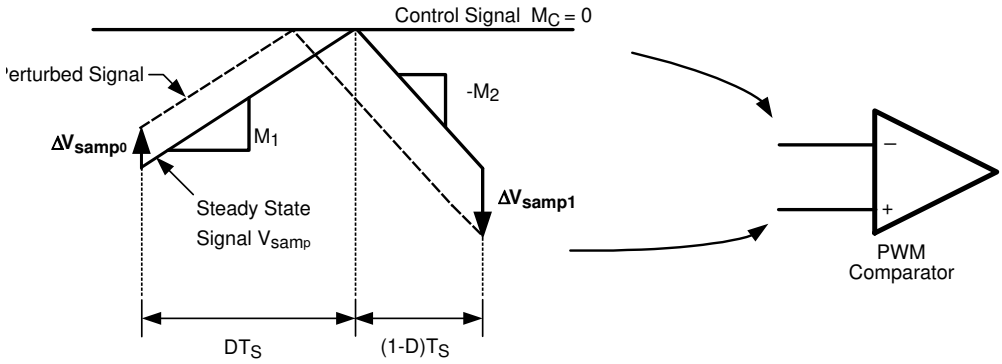


図 6-3. D > 0.5 の分数調波発振

Copyright © 2026 Texas Instruments Incorporated

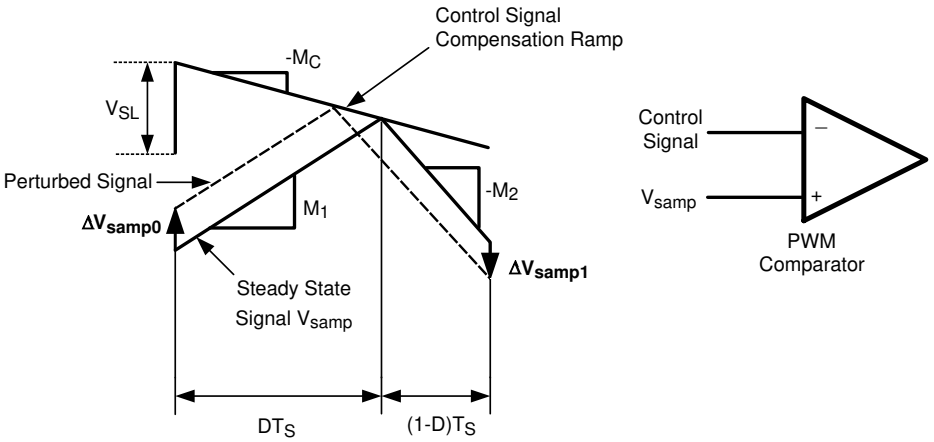


図 6-4. 補償ランプは分数調波発振を防止します

分数調波発振を防止するため、図 6-4 に示すように制御信号に補償ランプを追加します。

補償ランプを使用すると、ΔV_{samp1} および収束基準は以下で表されます。

$$\Delta V_{samp1} = -\left(\frac{M_2 - M_C}{M_1 + M_C}\right)\Delta V_{samp0} \quad (11)$$

$$\left|-\frac{M_2 - M_C}{M_1 + M_C}\right| < 1 \quad (12)$$

補償ランプは LM3481 の内部に追加されています。この補償ランプのスロープは大半のアプリケーションに対応するように選択されており、その値はスイッチング周波数により異なります。このスロープは次の式を使用して計算できます:

$$M_C = V_{SL} \times f_S \quad (13)$$

式 13 で、V_{SL} は内部補償ランプの振幅で、f_S はコントローラのスイッチング周波数です。V_{SL} の制限は「セクション 5.5」セクションで指定されています。

さらに柔軟性を高めるために、IC には特許取得済みの方式が実装されており、必要な場合に補償ランプのスロープを外部的に増やすことができます。単一の外部抵抗 R_{SL} (図 6-6 を参照) を追加すると、図 6-5 に示すように補償ランプの振幅が増加します。

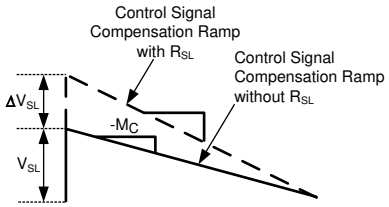


図 6-5. 外部抵抗 R_{SL} を使用したスロープ補償の追加

ここで、

$$\Delta V_{SL} = K \times R_{SL} \quad (14)$$

K = 40µA が標準値で、スイッチング周波数の変化に応じてわずかに変化します。図 6-7 は、電流 K が ΔV_{SL} に及ぼす影響、およびスイッチング周波数が変化すると R_{SL} の値が変わることを示しています。

スロープ補償ランプのより一般的な式 M_C を以下に示します。抵抗 R_{SL} によって生じる ΔV_{SL} が含まれています。

$$M_C = (V_{SL} + \Delta V_{SL}) \times f_S \quad (15)$$

分数調波発振を防止するために、必要なだけスロープ補償を追加するのが適切な設計手法です。スロープ補償を追加することにより、制御ループで検出される電流の影響を最小限に抑えることができます。スロープ補償が非常に大きい場合の制御ループの特性は、誤差電圧をインダクタ電流ではなくのこぎり波と比較する電圧モードレギュレータと同様です。

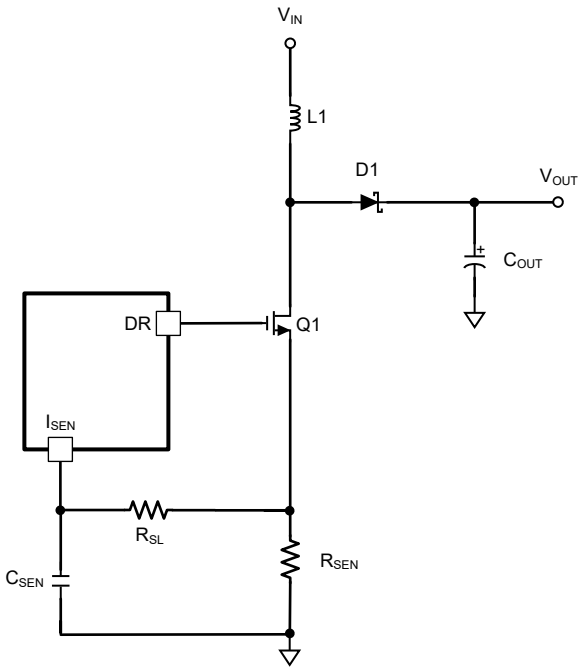


図 6-6. 補償ランプのスロープの増加

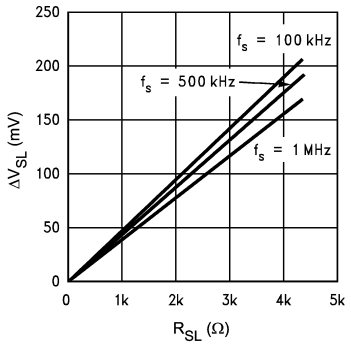


図 6-7. ΔV_{SL} と R_{SL} との関係

6.3.4 周波数調整、同期、シャットダウン

LM3481 のスイッチング周波数は、1 個の外付け抵抗を使用することにより 100kHz ～ 1MHz に調整できます。図 6-8 に示すように、この抵抗は FA/SYNC/SD ピンとグランドの間に接続する必要があります。目的のスイッチング周波数に必要な抵抗値を判断するには、セクション 5.6 を参照してください。

式 16 は周波数調整抵抗の判断にも使用できます。

ここで、f_S の単位は kHz、R_{FA} の単位は kΩ です。

$$R_{FA} = \frac{22 \times 10^3}{f_S} - 5.74 \quad (16)$$

Copyright © 2026 Texas Instruments Incorporated

LM3481 は外部クロックに同期できます。図 6-9 に示すように、外部クロックは FA/SYNC/SD ピンとグランドの間に接続する必要があります。周波数調整抵抗は信号の同期中も接続したままにされる場合があります。そのため信号が失われる場合、周波数調整抵抗によってスイッチング周波数が設定されます。

同期パルス幅は、コンバータのデューティサイクルより広くし、同期パルス幅 ≥ 300ns に設定することをお勧めします。

FA/SYNC/SD ピンはシャットダウンピンとしても機能します。FA/SYNC/SD ピンに High 信号 (High 信号の定義については セクション 5.5 セクションを参照) が発生すると、LM3481 はスイッチングを停止して低電流モードに移行します。通常これらの条件では、デバイスの総電源電流は 5μA に低下します。

図 6-10 および 図 6-11 に、周波数調整モードと同期モードで動作している場合の、それぞれのシャットダウン機能の実装方法を示します。周波数調整モードでは、FA/SYNC/SD ピンをグランドに接続すると、クロックは強制的に特定の周波数で動作するようになります。このピンを High にプルすると IC がシャットダウンします。周波数調整または同期モードでは、30μs 以上 High 信号を印加するとデバイスがシャットダウンします。

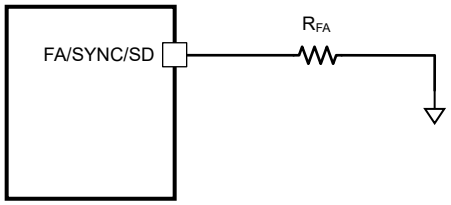


図 6-8. 周波数調整

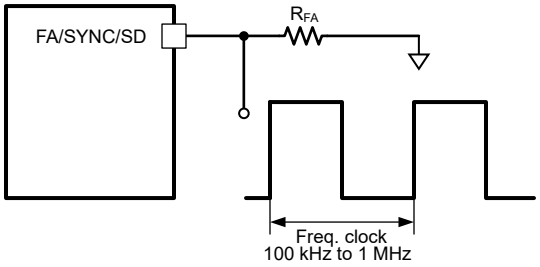


図 6-9. 周波数同期

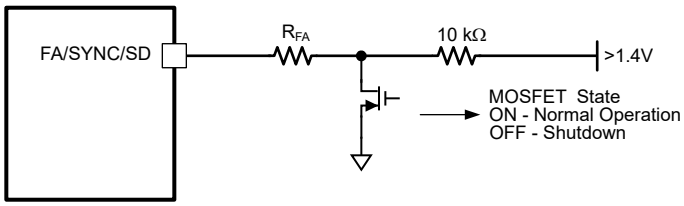


図 6-10. 周波数調整モードでのシャットダウン動作

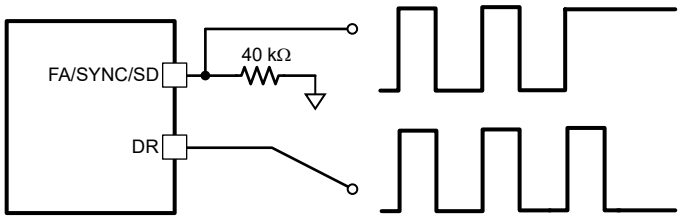


図 6-11. 同期モードでのシャットダウン動作

6.3.5 低電圧誤動作防止 (UVLO) ピン

UVLO ピンには、ユーザープログラマブルなイネーブルおよびシャットダウンのスレッショルドがあります。UVLO ピンが 1.43V (標準値) の内部リファレンスと比較され、抵抗分圧器によってイネーブルスレッショルド V_{EN} がプログラムされます。IC がイネーブルのとき、UVLO ピンから 5µA の電流が供給され、実質的にヒステリシスが発生し、UVLO シャットダウンスレッショルド V_{SH} がイネーブルスレッショルドよりも低くなります。これらのスレッショルドを設定するには、V_{IN} ピンから UVLO ピン、および UVLO ピンから GND への 2 つの抵抗を接続する必要があります (図 6-12 を参照)。目的のイネーブル V_{EN}、UVLO シャットダウン V_{SH}、スレッショルド電圧を選択して、式 17 と 式 18 を使用し抵抗値を決定します:

$$R8 = \frac{1.43V}{I_{UVLO}} \times \left(1 + \frac{1.43V - V_{SH}}{V_{EN} - 1.43V}\right) \quad (17)$$

$$R7 = R8 \times \left(\frac{V_{EN}}{1.43V} - 1\right) \quad (18)$$

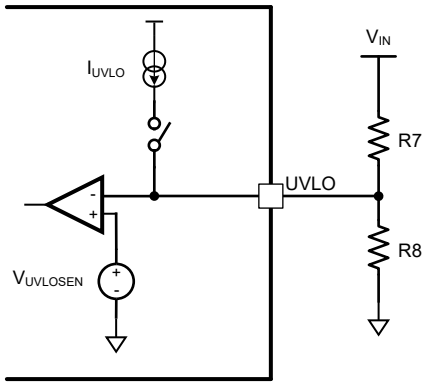


図 6-12. UVLO ピン分圧抵抗

システムが広い入力電圧で動作するように設計されている場合、UVLO ピンの電圧が UVLO ピンの電圧制限を超える場合があります。この場合、UVLO ピンとグランドの間にツェナーダイオードを接続すると、UVLO 電圧が最大値を上回ることを防止できます。

UVLO ピンの機能が不要な場合は、100kΩ よりも大きい、等しい大きさの R8 と R7 を選択します。これにより、V_{IN} により UVLO スレッショルドを制御できます。UVLO ピンは、イネーブル/ディスエーブル機能を実装するためにも使用できます。信号のために UVLO ピンが 1.43V (標準値) のスレッショルドを下回ると、コンバータはディスエーブルになります。

6.3.6 短絡保護

(I_{SEN} ピンで測定された) センス抵抗の両端の電圧が 220mV を超えると、短絡電流制限保護が有効になります。LM3481 内蔵のコンパレータによりスイッチング周波数が 8 分の 1 に低下し、短絡が解消されるまでこの状態を維持します。

6.4 デバイスの機能モード

本デバイスは、入力電圧が UVLO のセットポイントを超えるとすぐに、FA/SYNC/SD ピンのプルダウン抵抗によって設定された周波数で動作するか、FA/SYNC/SD ピンに印加される波形で設定された周波数で動作するように設定されます。

FA/SYNC/SD ピンが High にプルされると、LM3481 はシャットダウンモードに移行します。

Copyright © 2026 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

LM3481 は、連続または不連続導通モードのいずれかで動作します。以下のアプリケーションは連続導通動作用に設計されています。この動作モードは、不連続モードと比較して効率が高く EMI 特性が低くなります。

7.2 代表的なアプリケーション

7.2.1 昇圧コンバータ

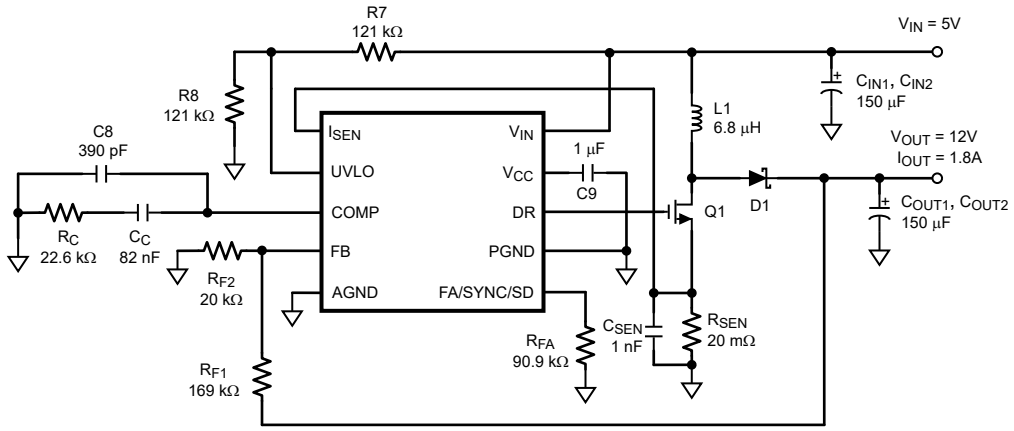


図 7-1. LM3481 を使用する一般的な高効率昇圧 (ブースト) コンバータ

LM3481 で最も一般的なトポロジは昇圧またはステップアップトポロジです。昇圧コンバータは、低入力電圧を高出力電圧に変換します。昇圧レギュレータの基本構成を 図 7-2 に示します。連続導通モードでは (定常状態でインダクタ電流がゼロにならない場合)、昇圧レギュレータは 2 サイクルで動作します。最初の動作サイクルでは、MOSFET Q がオンになり、エネルギーがインダクタに蓄積されます。このサイクルでは、ダイオード D1 は逆バイアスされ、出力コンデンサ C_{OUT} から負荷電流が供給されます。

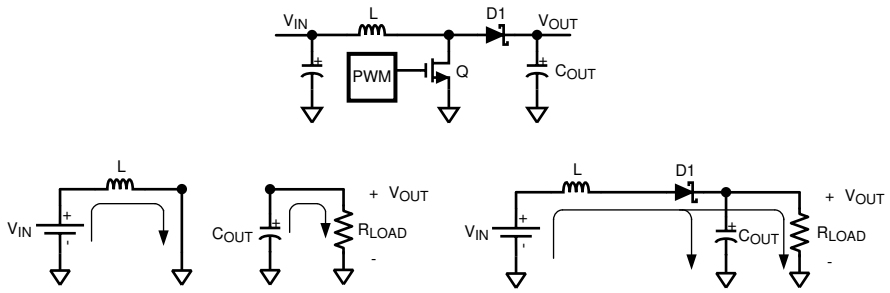
2 番目のサイクルでは、MOSFET Q がオフになり、ダイオードが順方向にバイアスされます。インダクタに蓄積したエネルギーは負荷と出力コンデンサに伝達されます。これら 2 サイクルの比によって出力電圧が決まります。出力電圧は、次のように定義されます:

$$V_{OUT} = \frac{V_{IN}}{1-D} \tag{19}$$

(MOSFET とダイオードの両端の電圧降下を無視)、または

$$V_{OUT} + V_{D1} - V_Q = \frac{V_{IN} - V_Q}{1-D} \tag{20}$$

D はスイッチのデューティサイクル、V_{D1} はダイオードの順方向電圧降下、V_Q は MOSFET がオンのときの両端間の降下です。以下のセクションでは、昇圧コンバータの部品の選択について説明します。



A. 最初の動作サイクル

B. 2 番目のサイクル動作

図 7-2. 簡略化された昇圧コンバータの図

7.2.1.1 設計要件

アプリケーションの適切な部品サイズを設定するため、設計者は次のパラメータを必要とします：入力電圧範囲、出力電圧、出力電流範囲、必要なスイッチング周波数。これら 4 つの主要パラメータは、適切なシステム動作を実現するために利用できる部品の選択に影響します。

7.2.1.2 詳細な設計手順

7.2.1.2.1 WEBENCH ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、LM3481 デバイスを使用するカスタム設計を作成できます。

1. 最初に、V_{IN}、V_{OUT}、I_{OUT} の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化し、この設計と、テキサス・インスツルメンツによる他の可能なソリューションとを比較します。
3. WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。
4. ほとんどの場合、以下の内容も可能となります：
   - 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
   - 熱シミュレーションを実行し、基板の熱性能を把握する。
   - カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットでエクスポートする。
   - 設計のレポートを PDF で印刷し、同僚と設計を共有する。
5. WEBENCH ツールの詳細は、www.ti.com/ja-jp/webench でご覧になれます。

7.2.1.2.2 パワー インダクタの選択

インダクタは昇圧コンバータ内にある 2 つのエネルギー蓄積素子の 1 つです。図 7-3 に、スイッチングサイクル中のインダクタ電流がどのように変化するかを示します。インダクタを流れる電流は次のように定量化されます：

$$V_L(t) = L \frac{di_L(t)}{dt} \quad (21)$$

Copyright © 2026 Texas Instruments Incorporated

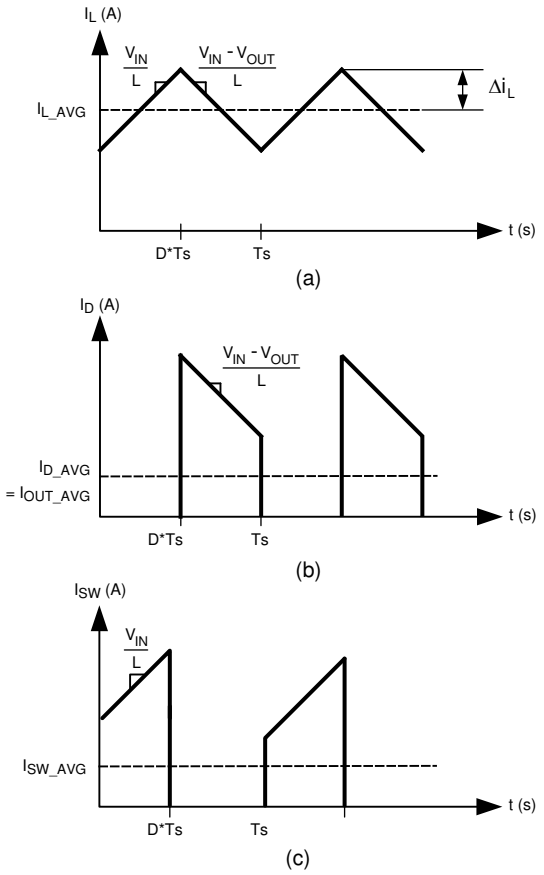


図 7-3. (a) インダクタ電流 (b) ダイオード電流 (c) スイッチ電流

$V_L(t)$ が一定である場合、$di_L(t)/dt$ は一定である必要があります。そのため、指定の入力電圧と出力電圧に対して、インダクタの電流は一定の速度で変化します。

適切なインダクタンス値を決定する上で重要な量は、i_L (平均インダクタ電流) と Δi_L (ピークインダクタ電流と平均インダクタ電流間のインダクタ電流リップルの差) です。Δi_L が I_L より大きい場合、サイクルの一部でインダクタ電流が 0 に低下し、コンバータは不連続導通モードで動作します。Δi_L が I_L より小さい場合、インダクタ電流は 0 を超え、コンバータは連続導通モードで動作します。このデータシートのすべての解析は連続導通モードでの動作を想定しています。連続導通モードで動作させる場合は、以下の条件を満たす必要があります:

$$I_L > \Delta i_L \tag{22}$$

$$\frac{I_{OUT}}{1-D} > \frac{DV_{IN}}{2f_S L} \tag{23}$$

$$L > \frac{D(1-D)V_{IN}}{2I_{OUT}f_S} \tag{24}$$

最小 I_{OUT} を選択して最小 L を決定します。一般的には $(2 \times \Delta i_L)$ を I_L の 30% に設定します。インダクタの適切なコアサイズを選択するには、インダクタを流れる平均電流とピーク電流を計算する必要があります。昇圧コンバータでは、

$$I_L = \frac{I_{OUT}}{1-D} \tag{25}$$

$$I_{L_peak} = I_L(max) + \Delta i_L(max) \tag{26}$$

Copyright © 2026 Texas Instruments Incorporated

$$\Delta i_L = \frac{DV_{IN}}{2Lf_S} \quad (27)$$

これらの値よりも定格が高いコアサイズを選択する必要があります。コアの定格が適切でない場合は、飽和により全体的な効率が大幅に低下します。

LM3481 は非常に高い周波数でのスイッチングに設定できます。スイッチング周波数が高い場合、非常に小さなインダクタ値でコンバータを動作させることができます。インダクタ値が小さい場合、特に軽負荷条件下では、ピークインダクタ電流が出力電流よりも非常に大きくなる場合があります。

LM3481 はスイッチを流れるピーク電流を検出します。スイッチを流れるピーク電流は、上記で計算したピーク電流と同じです。

7.2.1.2.3 出力電圧と出力電流のプログラミング

図 7-4 のように、出力と帰還ピンの間の抵抗分圧回路を使用して、出力電圧をプログラムできます。これらの抵抗は、フィードバック ピンの電圧が 1.275V になるように選択します。R_{F1} と R_{F2} は、次の式を使用して選択できます

$$V_{OUT} = 1.275\ (1+ \frac{R_{F1}}{R_{F2}}) \quad (28)$$

ノイズを低減するため、帰還ピンとグランドピンの間に 100pF コンデンサを接続することもできます。

出力に供給できる電流の最大量は、センス抵抗 R_{SEN} によって制御されます。電流制限は、センス抵抗の両端に生じる電圧が電流検出スレッショルド電圧 V_{SENSE} と等しいときに発生します。V_{SENSE} の制限は「セクション 5.5」セクションで指定されています。これは以下で表すことができます:

$$I_{sw(peak)} \times R_{SEN} = V_{SENSE} - D \times V_{SL} \quad (29)$$

スイッチを流れるピーク電流は、ピークインダクタ電流と同じです。

$$I_{sw(peak)} = I_L(max) + \Delta i_L \quad (30)$$

そのため、昇圧コンバータは、

$$I_{sw(peak)} = \frac{I_{OUT(max)}}{(1-D)} + \frac{(D \times V_{IN})}{(2 \times f_S \times L)} \quad (31)$$

2 つの式を組み合わせると、R_{SEN} の式が得られます

$$R_{SEN} = \frac{V_{SENSE} - (D \times V_{SL})}{\left[\frac{I_{OUT(max)}}{(1-D)} + \frac{(D \times V_{IN})}{(2 \times f_S \times L)}\right]} \quad (32)$$

最大と最小の V_{IN} 値で R_{SEN} を評価し、計算された最小の R_{SEN} を選択します。

Copyright © 2026 Texas Instruments Incorporated

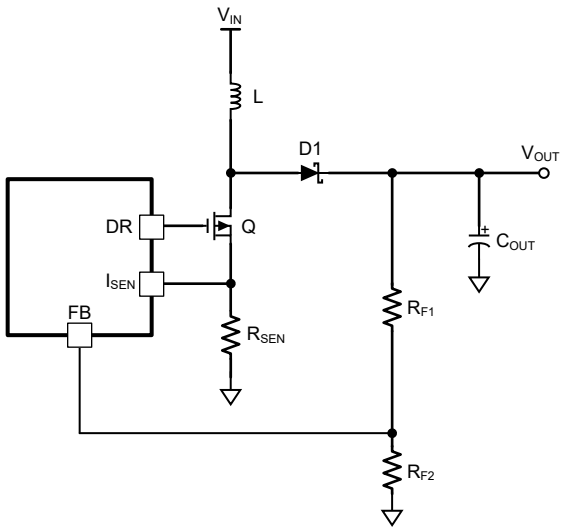


図 7-4. 出力電圧の調整

7.2.1.2.4 スロープ補償が追加された電流制限

外部スロープ補償抵抗を使用すると (図 6-6 を参照)、内部制御信号が変更され、電流制限に影響を及ぼします。

R_{SL} を使用すると、これが既存のスロープ補償に加算されます。コマンド電圧 V_{CS} は次の式で与えられます:

$$V_{CS} = V_{SENSE} - D \times (V_{SL} + \Delta V_{SL}) \quad (33)$$

ここで、V_{SENSE} は セクション 5.5 セクションで定義されたパラメータで、ΔV_{SL} は セクション 6.3.3 セクションで説明される、生成される追加のスロープ補償です。これにより、R_{SEN} の式が次のように変更されます:

$$R_{SEN} = \frac{V_{SENSE} - D \times (V_{SL}+\Delta V_{SL})}{\frac{I_{OUT(max)}}{(1-D)} + \frac{(D \times V_{IN})}{(2 \times f_S \times L)}} \quad (34)$$

以前に定義した通り $\Delta V_{SL} = R_{SL} \times K$ であるため、R_{SL} を電流制限を設定する追加の方法として使用できます。一部の設計では、I_{SEN} ピンのノイズをフィルタリングするのに R_{SL} も有効です。

7.2.1.2.5 パワー ダイオードの選択

昇圧コンバータ回路を観察すると、ダイオードを流れる平均電流が平均負荷電流であり、ダイオードを流れるピーク電流がインダクタを流れるピーク電流であることがわかります。ダイオードは、インダクタピーク電流以上を処理可能な定格が必要です。ピークダイオード電流は、以下の式を使って計算できます:

$$I_{D(Peak)} = [I_{OUT}/ (1-D)] + \Delta i_L \quad (35)$$

式 35 で、I_{OUT} は出力電流で、Δi_L は 図 7-3 で定義済みです。

昇圧コンバータのピーク逆電圧は、レギュレータの出力電圧と等しくなります。ダイオードはこのピーク逆電圧を処理できる必要があります。効率を向上させるには、順方向電圧降下の小さいショットキーダイオードをお勧めします。

7.2.1.2.6 パワー MOSFET の選択

LM3481 の駆動ピン DR は外部 MOSFET のゲートに接続する必要があります。昇圧トポロジでは、外部 N チャネル MOSFET のドレインをインダクタに接続し、ソースをグランドに接続します。駆動ピン電圧 V_{DR} は、入力電圧により異なります (*セクション 5.6* を参照)。ほとんどのアプリケーションでは、ロジックレベル MOSFET を使用できます。入力電圧が非常に低い場合は、サブロジックレベルの MOSFET を使用する必要があります。

Copyright © 2026 Texas Instruments Incorporated

選択した MOSFET は効率を直接制御します。MOSFET を選択するための重要なパラメータは次のとおりです:

- 最小スレッショルド電圧 $V_{TH(MIN)}$
- オン抵抗、$R_{DS(ON)}$
- 総ゲート電荷量、Q_g
- 逆伝達キャパシタンス、C_{RSS}
- 最大ドレイン-ソース間電圧、$V_{DS(MAX)}$

MOSFET のオフ状態電圧は、出力電圧とほぼ等しくなります。MOSFET の $V_{DS(MAX)}$ は出力電圧より高い必要があります。MOSFET の電力損失は、導通損失と AC スイッチングまたは遷移の損失に分類することができます。導通損失を推定するには $R_{DS(ON)}$ が必要です。導通損失 P_{COND} は MOSFET での I^2R 損失です。最大の導通損失は次の式で与えられます:

$$P_{COND(MAX)} = \left(\frac{I_{OUT(max)}}{1 - D_{MAX}}\right)^2 D_{MAX} R_{DS(ON)} \tag{36}$$

D_{MAX} は、最大デューティサイクルです。

$$D_{MAX} = \left(1 - \frac{V_{IN(MIN)}}{V_{OUT}}\right) \tag{37}$$

スイッチング周波数が高い場合は、全損失の最大部分をスイッチング損失が占めている可能性があります。

動作中の MOSFET の寄生成分が変化するため、スイッチング損失の計算は非常に困難です。多くの場合、個々の MOSFET のデータシートには、有用な結果が得られるほど十分な情報は掲載されていません。式 38 と 式 39 はスイッチング損失の計算方法の概要を示しています。

$$P_{SW} = \frac{I_{Lmax} \times V_{out}}{2} \times f_{SW} \times (t_{LH} + t_{HL}) \tag{38}$$

$$t_{LH} = \left(Qgd + \frac{Qgs}{2}\right) \times \frac{R_{Gate}}{V_{DR} - Vgs_{th}} \tag{39}$$

7.2.1.2.7 入力コンデンサの選択

図 7-3 に示すように、昇圧コンバータの入力にインダクタが存在するため、入力電流波形は連続して三角波になります。インダクタにより、入力コンデンサに印加されるリップル電流がかなり低くなります。ただし、入力コンデンサが小さくなると、入力リップルは増加します。入力コンデンサの実効値電流は以下で求められます:

$$I_{CIN(RMS)} = \Delta i_L / \sqrt{3} = \left(\frac{(V_{OUT} - V_{IN})V_{IN}}{\sqrt{12}\, V_{OUT} L f_S}\right) \tag{40}$$

入力コンデンサは実効値電流に対応できる必要があります。入力コンデンサは昇圧アプリケーションではそれほど重要ではありませんが、値が小さいとインピーダンスの相互作用が発生する可能性があります。そのため、100µF ～ 200µF の範囲で、高品質のコンデンサを選択する必要があります。100µF より低い値を使用すると、インピーダンスの相互作用またはスイッチングノイズの問題により LM3481 に影響が及ぶ可能性があります。性能を向上させるため、特に V_{IN} が 8V 未満の場合には、入力に 20Ω の抵抗による RC フィルタを使用することをお勧めしています。この抵抗は V_{IN} ピンと直列に配置し、V_{IN} ピンにはバイパスコンデンサのみを直接接続します (図 7-5 を参照)。この構成では、0.1µF または 1µF のセラミックコンデンサが必要です。バルク入力コンデンサとインダクタは、入力電源の抵抗の反対側に接続します。

Copyright © 2026 Texas Instruments Incorporated

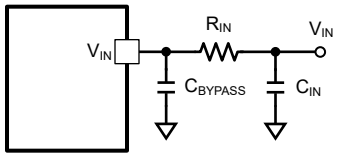


図 7-5. IC 入力ノイズの低減

7.2.1.2.8 出力コンデンサの選択

昇圧コンバータの出力コンデンサは、インダクタの充電時にすべての出力電流を供給します。その結果、大きなリップル電流が発生します。出力コンデンサは、最大実効値電流を取り扱える必要があります。出力コンデンサの実効値電流は以下になります:

$$I_{COUT(RMS)} = \sqrt{(1-D)\left[I_{OUT}^2 \frac{D}{(1-D)^2} + \frac{\Delta i_L^2}{3}\right]} \quad (41)$$

ここで

$$\Delta i_L = \frac{DV_{IN}}{2Lf_S} \quad (42)$$

デューティサイクル D は $(V_{OUT} - V_{IN})/V_{OUT}$ と等しくなります。

出力のリップルが出力コンデンサの ESR と ESL によって直接制御されます。高効率と低リップル電圧を実現するために、出力で ESR と ESL が低いコンデンサを使用します。出力には、表面実装タンタル、表面実装ポリマー電解とポリマータンタル、Sanyo-OSCON、または多層セラミックコンデンサを推奨します。

7.2.1.2.9 ドライバ用電源コンデンサの選択

適切な動作のためには、V_{CC} ピンから PGND ピンに品質の高いセラミックバイパスコンデンサを接続する必要があります。このコンデンサは内部 MOSFET ドライバが必要とする過渡電流を供給し、コントローラの内部電源電圧をフィルタリングします。0.47µF ～ 4.7µF の値を推奨します。

7.2.1.2.10 補償

昇圧トポロジの補償ピンに接続する適切な補償部品の選択方法の詳細については、『*LM3478 昇圧コントローラの AN-1286 補償*』を参照してください。エラーアンプの DC ゲインを計算するとき、LM3481 の A_{EA}、R_{OUT} = 152kΩ です。

7.2.1.3 アプリケーション曲線

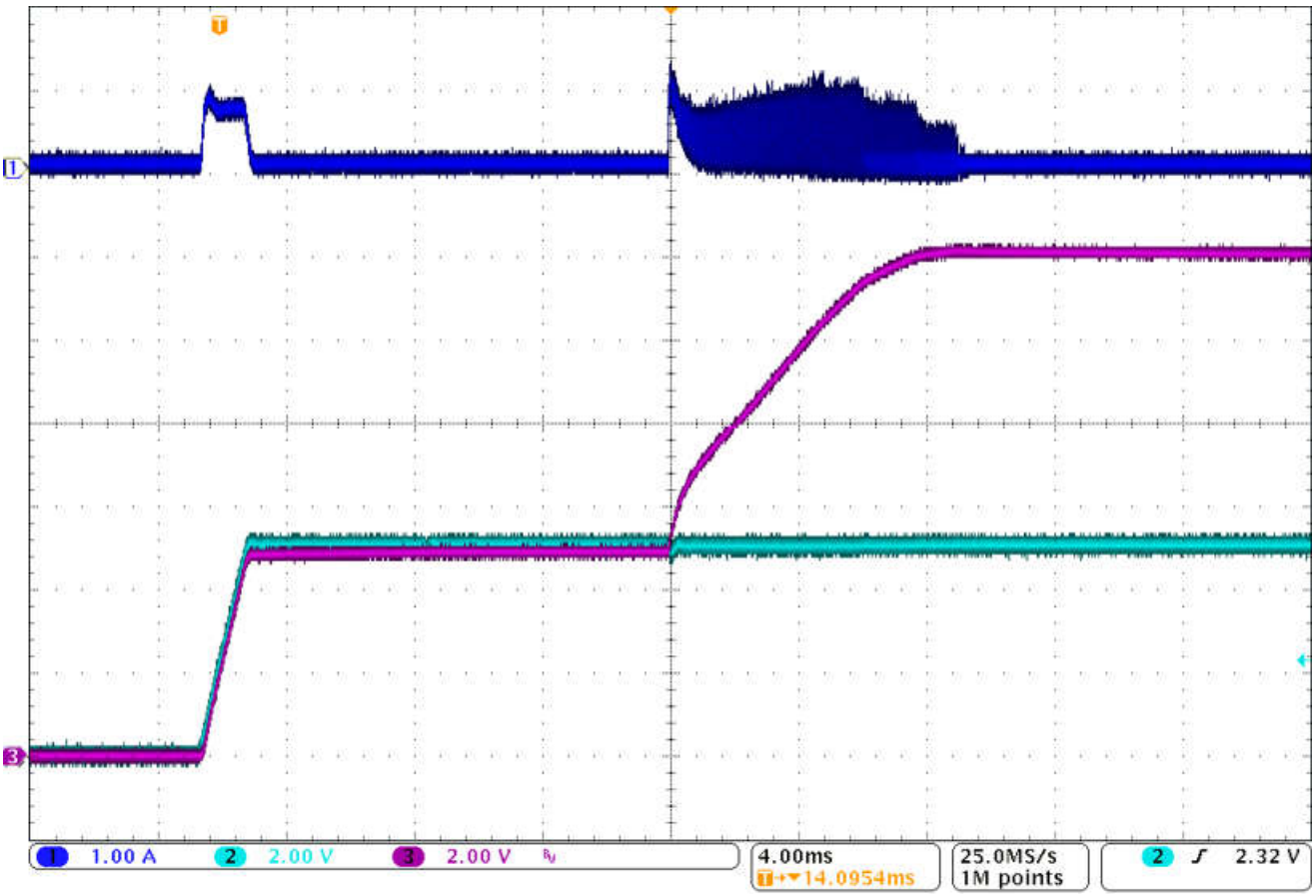


図 7-6. LM3481 昇圧評価基板を使用した 5Vin、12Vout の昇圧コンバータのスタートアップパターン (C1：インダクタ電流、C2：Vin、C3：Vout)

7.2.2 代表的な SEPIC コンバータ

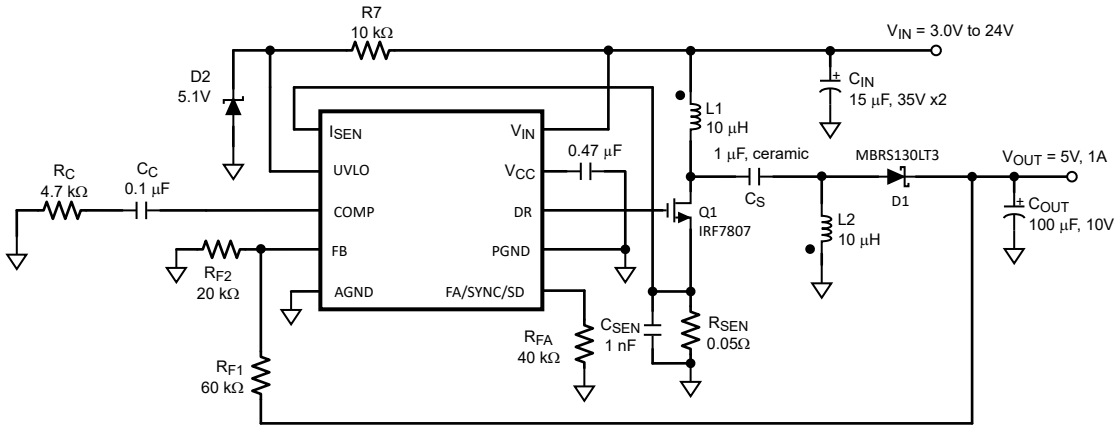


図 7-7. LM3481 を使用した代表的な SEPIC コンバータ

LM3481 はローサイド N チャネル MOSFET を制御するため、SEPIC (シングルエンド 1 次インダクタンスコンバータ) アプリケーションでも使用できます。LM3481 を使用した SEPIC の例が 図 7-7 に示されています。図 7-7 に示すように、出力電圧が入力電圧よりも高いまたは低い場合があります。SEPIC は 2 つのインダクタを使用して、入力電圧の昇圧ま

Copyright © 2026 Texas Instruments Incorporated

たは降圧を行います。スイッチングサイクル全体でインダクタの両端に同じ電圧が印加されるため、インダクタ L1 と L2 は、2 つのディスクリートインダクタ、または結合トランスの 2 つの巻線になります。2 つのディスクリートインダクタを使用すると、カスタムトランスとは対照的に、カタログの磁気素子を使用できます。L1 と L2 にトランスの結合巻線を使用することで、入力リップルとサイズを小さくできます。

入力にインダクタ L1 を配置しているため、SEPIC は昇圧コンバータのすべての利点を継承します昇圧コンバータにおける SEPIC の主な利点の 1 つは、入力と出力を本質的に絶縁できることです。コンデンサの C_S により入力と出力が絶縁され、負荷短絡や誤動作から保護されます。そのため、完全なシャットダウンが必要な場合の昇圧回路の置き換えに SEPIC が有用です。つまり、スイッチがオフになった時点で、出力電圧は 0V に低下します。昇圧コンバータでは、出力は入力電圧からダイオードの電圧降下を引いた値までしか降下できません。

SEPIC のデューティサイクルは以下を使用して求められます:

$$D = \frac{V_{OUT} + V_{DIODE}}{V_{OUT} + V_{IN} - V_Q + V_{DIODE}} \quad (43)$$

式 43 では、V_Q は MOSFET のオン状態電圧 Q1 で、V_{DIODE} はダイオードの順方向電圧降下です。

7.2.2.1 設計要件

アプリケーションの適切な部品サイズを設定するため、設計者は次のパラメータを必要とします: 入力電圧範囲、出力電圧、出力電流範囲、必要なスイッチング周波数。これら 4 つの主要パラメータは、適切なシステム動作を実現するために利用できる部品の選択に影響します。

7.2.2.2 詳細な設計手順

7.2.2.2.1 パワー MOSFET の選択

昇圧コンバータにおいて、MOSFET の選択を左右するパラメータは、最小スレッショルド電圧 $V_{TH(MIN)}$、オン抵抗 $R_{DS(ON)}$、合計ゲート電荷 Q_g、逆伝達キャパシタンス C_{RSS}、最大ドレイン-ソース間電圧 $V_{DS(MAX)}$ です。SEPIC のピークスイッチ電圧は以下を使用して求められます:

$$V_{SW(PEAK)} = V_{IN} + V_{OUT} + V_{DIODE} \quad (44)$$

選択する MOSFET は、次の条件を満たす必要があります:

$$V_{DS(MAX)} > V_{SW(PEAK)} \quad (45)$$

ピークスイッチ電流は以下で求められます:

$$I_{SWPEAK} = I_{L1(AVG)} + I_{OUT} + \frac{\Delta I_{L1} + \Delta I_{L2}}{2} \quad (46)$$

ここで、ΔI_{L1} と ΔI_{L2} は、それぞれインダクタ L1 および L2 のピークツーピークのインダクタリップル電流です。

スイッチを流れる実効値電流は以下で求められます:

$$I_{SWRMS} = \sqrt{\left[I_{SWPEAK}^2 - I_{SWPEAK}\left(\Delta I_{L1} + \Delta I_{L2}\right) + \frac{\left(\Delta I_{L1} + \Delta I_{L2}\right)^2}{3}\right] D} \quad (47)$$

7.2.2.2.2 パワー ダイオードの選択

ピーク電流とピーク逆電圧を処理できるパワーダイオードを選択する必要があります。SEPIC では、ダイオードのピーク電流はスイッチのピーク電流と同じになります。ダイオードのオフ状態電圧またはピーク逆電圧は $V_{IN} + V_{OUT}$ です。昇圧コンバータと同様、平均ダイオード電流は出力電流に等しくなります。ショットキーダイオードをお勧めします。

Copyright © 2026 Texas Instruments Incorporated

7.2.2.2.3 インダクタ L1 および L2 の選択

連続電流モードを維持するようにインダクタ L1 と L2 を適切に選択するには、以下のパラメータを計算する必要があります。

インダクタの平均電流:

$$I_{L1AVE} = \frac{DI_{OUT}}{1-D} \quad (48)$$

$$I_{L2AVE} = I_{OUT} \quad (49)$$

必要に応じてコア損失を計算するための、ピークツーピークリップル電流:

$$\Delta I_{L1} = \frac{(V_{IN} - V_O)\, D}{(L1) f_S} \quad (50)$$

$$\Delta I_{L2} = \frac{(V_{IN} - V_O)\, D}{(L2) f_S} \quad (51)$$

$I_L > \Delta I_L/2$ の条件を維持して連続導通モードにすると、L1 および L2 の最小値が得られます:

$$L1 > \frac{(V_{IN} - V_O)(1-D)}{2 I_{OUT} f_S} \quad (52)$$

$$L2 > \frac{(V_{IN} - V_O) D}{2 I_{OUT} f_S} \quad (53)$$

インダクタが飽和しないようにするための、インダクタのピーク電流:

$$I_{L1PK} = \frac{DI_{OUT}}{1-D} + \frac{\Delta I_{L1}}{2} \quad (54)$$

$$I_{L2PK} = I_{OUT} + \frac{\Delta I_{L2}}{2} \quad (55)$$

I_{L1PK} は、電流センス抵抗で設定された最大電流定格よりも小さくする必要があります。

入力リップルと出力リップルを低減するため、L1 の値を推奨最小値より大きくすることができます。ただし、ΔI_{L1} が I_{L1AVE} の 20% 未満になると、出力リップルに対する利点は最小限になります。

L2 の値を推奨最小値より大きくすると、ΔI_{L2} を減らすことができ、結果として出力リップル電圧が低減します。

$$\Delta V_{OUT} = \left(\frac{I_{OUT}}{1-D} + \frac{\Delta I_{L2}}{2} \right) ESR \quad (56)$$

ここで、ESR は、出力コンデンサの実効直列抵抗です。

L1 と L2 が同じコア上に巻かれている場合、L1 = L2 = L となります。上記の式はすべて、インダクタンスを 2L に置き換えると真になります。

7.2.2.2.4 センス抵抗の選択

スイッチを流れるピーク電流 I_{SWPEAK} は、電流センス抵抗 R_{SEN} を使用して調整でき、特定の出力電流を供給できます。以下の式を使用して抵抗 R_{SEN} を選択できます:

Copyright © 2026 Texas Instruments Incorporated

$$R_{SEN} = \frac{V_{SENSE} - D \times (V_{SL}+\Delta V_{SL})}{I_{SWPEAK}} \quad (57)$$

7.2.2.2.5 SEPIC コンデンサの選択

SEPIC コンデンサ C_S の選択は実効値電流に依存します。SEPIC コンデンサの実効値電流は以下で求められます:

$$I_{CSRMS} = \sqrt{I_{SWRMS}^2 + \left(I_{L1PK}^2 - I_{L1PK}\Delta I_{L1} + \Delta I_{L1}^2\right)(1-D)} \quad (58)$$

SEPIC コンデンサには、出力電力に対する大きな ACrms 電流の定格が必要です。この特性があるため、SEPIC は、コンデンサを流れる実効値電流が小さい (コンデンサテクノロジーと比較する場合) 低消費電力アプリケーションに適しています。SEPIC コンデンサの電圧定格は、最大入力電圧よりも高い必要があります。サイズに対して実効値電流定格が高い SMT には、タンタルコンデンサの方が最適です。セラミックコンデンサを使用することもできますが、C 値が小さいと、大電流によりコンデンサの両端の電圧変化が大きくなる傾向があり、C 値が大きいセラミックは高価です。電解コンデンサは、実効値電流定格を満たすために必要なサイズに対応できるスルーホールアプリケーションに適しています。C_S と L1 の間にはエネルギーバランスがあり、これを使用してコンデンサ値を決定できます。基本的なエネルギーバランスの方程式は次のようになります:

$$\frac{1}{2}C_S\Delta V_S^2 = \frac{1}{2}(L1)\Delta I_{L1}^2 \quad (59)$$

ここで

$$\Delta V_S = \left(\frac{V_{OUT}}{V_{OUT} + V_{IN} - V_Q + V_{DIODE}}\right)\frac{I_{OUT}}{f_S C_S} \quad (60)$$

は SEPIC コンデンサ両端のリップル電圧で、

$$\Delta I_{L1} = \frac{(V_{IN} - V_Q)\ D}{(L1)f_S} \quad (61)$$

はインダクタ L1 を流れるリップル電流です。エネルギーバランスの式を解き、C_S の最小値を求めるには以下を使用します:

$$C_S \geq L1\ \frac{I_{OUT}^2}{(V_{IN} - V_Q)^2} \quad (62)$$

7.2.2.2.6 入力コンデンサの選択

昇圧コンバータと同様に、SEPIC の入力用インダクタが 1 個あります。したがって、入力電流波形は連続的な三角波です。インダクタにより、入力コンデンサに印加されるリップル電流がかなり低くなります。ただし、入力コンデンサが小さくなると、入力リップルは増加します。入力コンデンサの実効値電流は以下で求められます:

$$I_{CIN(RMS)} = \Delta I_{L1}/\sqrt{12} = \frac{D}{2\sqrt{3}}\left(\frac{V_{IN} - V_Q}{(L1)f_S}\right) \quad (63)$$

入力コンデンサは実効値電流に対応できる必要があります。入力コンデンサは SEPIC アプリケーションではそれほど重要ではありませんが、値が小さいとインピーダンスの相互作用が発生する可能性があります。そのため、100µF ～ 200µF の範囲で、高品質のコンデンサを選択する必要があります。100µF より低い値を使用すると、インピーダンスの相互作用またはスイッチングノイズの問題により LM3481 に影響が及ぶ可能性があります。性能を向上させるため、特に V_{IN} が 8V 未満の場合には、入力に 20Ω の抵抗による RC フィルタを使用することをお勧めしています。この抵抗は V_{IN} ピンと直列に配置し、V_{IN} ピンにはバイパスコンデンサのみを直接接続します (図 7-5 を参照)。この構成では、0.1µF または 1µF のセラミックコンデンサが必要です。バルク入力コンデンサとインダクタは、入力電源の抵抗の反対側に接続します。

Copyright © 2026 Texas Instruments Incorporated

7.2.2.2.7 出力コンデンサの選択

昇圧コンバータの出力コンデンサと同様に、SEPIC の出力コンデンサには非常に大きなリップル電流が発生します。出力コンデンサを流れる実効値電流は、以下を使用して求められます:

$$I_{RMS} = \sqrt{\left[I_{SWPEAK}^2 - I_{SWPEAK}\left(\Delta I_{L1} + \Delta I_{L2}\right) + \frac{\left(\Delta I_{L1} + \Delta I_{L2}\right)^2}{3}\right](1-D) - I_{OUT}^2} \quad (64)$$

出力のリップルが出力コンデンサの ESR と ESL によって直接制御されます。高効率と低リップル電圧を実現するために、出力で ESR と ESL が低いコンデンサを使用します。低リップルの出力には、表面実装タンタル、表面実装ポリマー電解とポリマータンタル、Sanyo-OSCON、または多層セラミックコンデンサを推奨します。

7.2.2.3 アプリケーション曲線

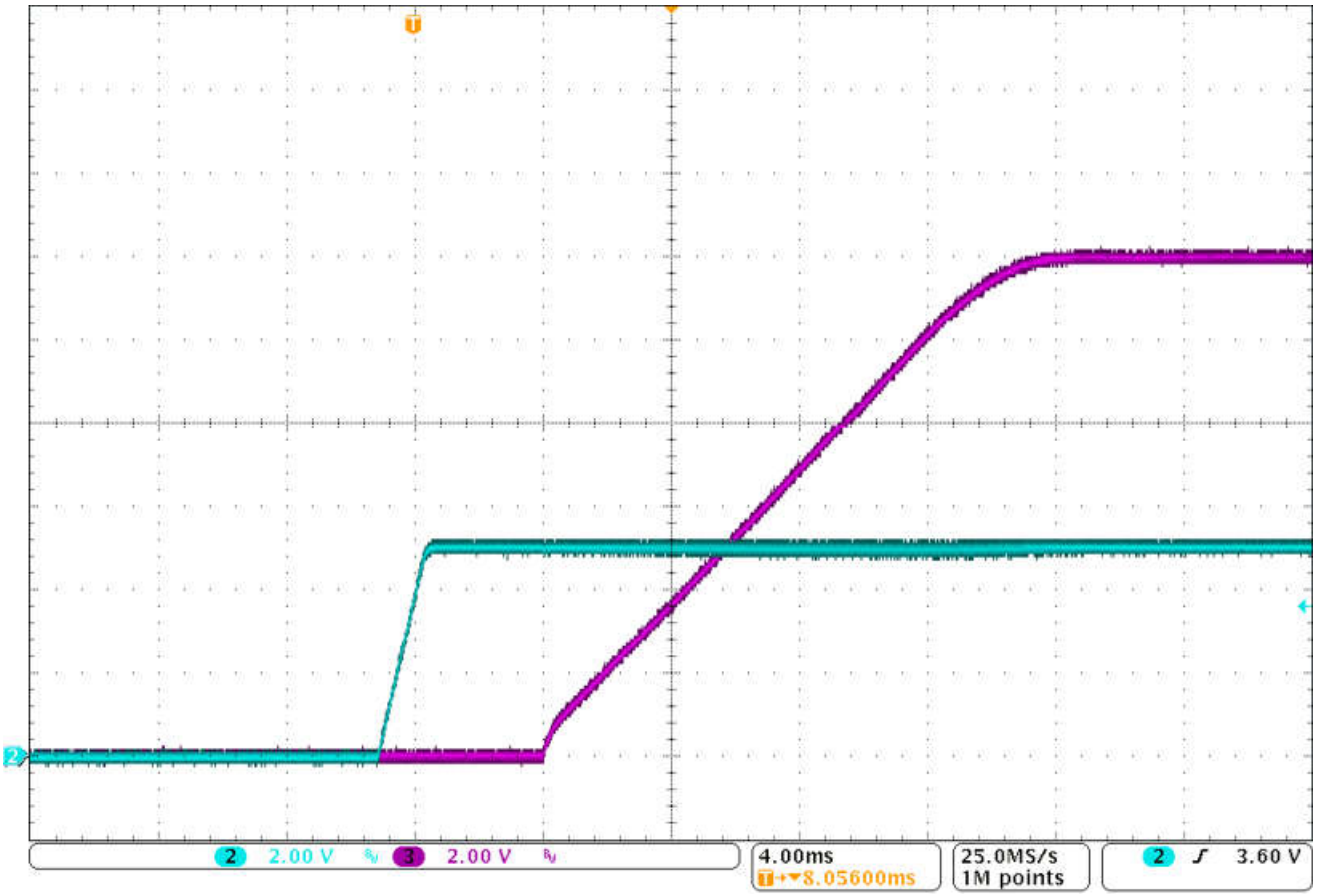


図 7-8. LM3481 SEPIC 評価基板上の 5Vin、12Vout SEPIC コンバータのスタートアップパターン (C2：Vin、C3：Vout)

7.3 電源に関する推奨事項

LM3481 は、車載バッテリを含む、さまざまな DC 電源で動作するように設計されています。その場合、48V を超える逆電圧と電圧ダンプから VIN 入力を保護する必要があります。入力過渡電流の影響で VIN の UVLO レベルを下回ることがないように、入力電源レールの抵抗を十分小さい値にする必要があります。入力電源が長い配線を使用して接続されている場合、通常の入力コンデンサに加えてバルク容量の追加が必要になることがあります。

Copyright © 2026 Texas Instruments Incorporated

7.4 レイアウト

7.4.1 レイアウトのガイドライン

LM3481 などのスイッチングコントローラでは適切な基板レイアウトが重要です。まず、グランドプレーン領域を放熱のために十分確保する必要があり、2 番目に、スイッチングノイズの影響を低減するために適切なガイドラインに従う必要があります。スイッチング コンバータは超高速スイッチング デバイスです。このようなデバイスでは、入力電流が急速に増加すると共にトレースの寄生インダクタンスが生じるため、望ましくない Ldi/dt ノイズスパイクが発生します。このノイズの大きさは、出力電流が大きくなるにつれて増大する傾向があります。この寄生スパイクノイズにより電磁干渉 (EMI) が発生して、デバイス性能に問題が生じる可能性もあります。そのため、このスイッチングノイズの影響を最小限に抑えるようレイアウトに注意する必要があります。電流モードデバイスの電流検知回路は容易にスイッチングノイズの影響を受けます。このノイズによりデューティサイクルジッタが発生し、スペクトルノイズが増加します。このノイズを無視するため、LM3481 では各サイクルの開始時に 250ns のブランキング時間を確保していますが、ブランキング時間の後も多少のノイズが残っている可能性があります。

レイアウトの最も重要なルールは、AC 電流ループをできるだけ小さくすることです。図 7-9 に、昇圧コンバータの電流フローを示します。上側の回路図はオン状態での電流フローを表す点線、中央の回路図はオフ状態での電流フローを示しています。下側の回路図は AC 電流と呼ばれる電流を示しています。非常に短期間で電流が変化するため、これらの電流は最も重要な電流です。下側の回路図の点線のトレースは、できるだけ短くする必要があります。

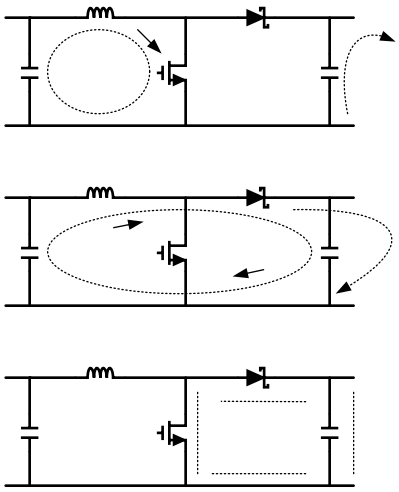


図 7-9. 昇圧アプリケーションでの電流フロー

PGND および AGND ピンは、デバイスのすぐ近くの同じグランドに接続する必要があります。グランドループ電流を避けるため、システムのすべてのグランドを 1 つのポイントにのみ接続してください。

セラミック入力コンデンサは、Vin ピンにできる限り近づけて接続し、GND ピンの近くにグランド接続します。

レイアウト例については、『AN-2094 LM3481 SEPIC 評価ボード』を参照してください。スイッチモード電源のレイアウトの詳細については、『AN-1229 SIMPLE SWITCHER® PCB レイアウトガイドライン』を参照してください。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 レイアウト例

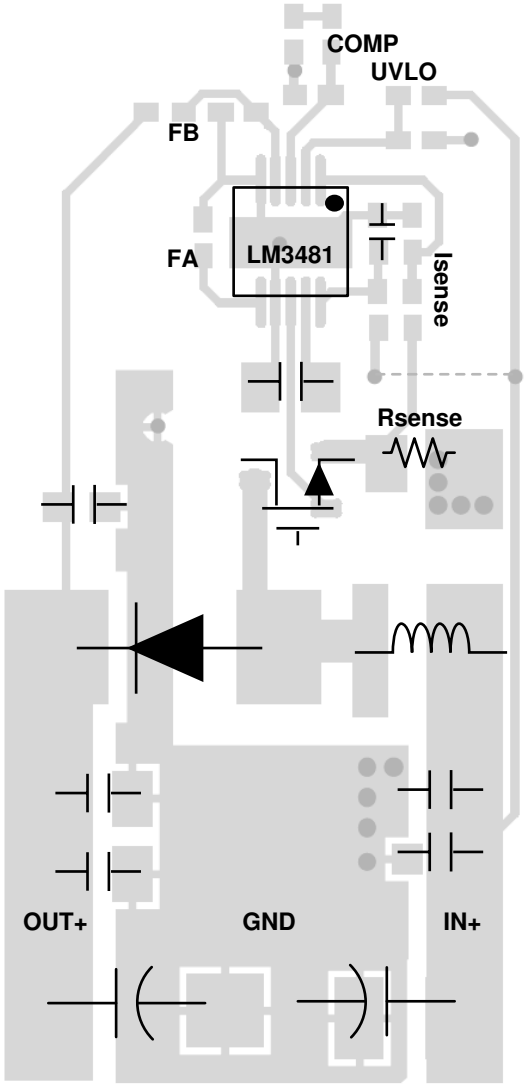


図 7-10. 昇圧コンバータの代表的なレイアウト

Copyright © 2026 Texas Instruments Incorporated

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントのサポート

8.1.1 WEBENCH ツールによるカスタム設計

ここをクリックすると、WEBENCH® Power Designer により、LM3481 デバイスを使用するカスタム設計を作成できます。

1. 最初に、V_{IN}、V_{OUT}、I_{OUT} の要件を入力します。
2. オプティマイザのダイヤルを使用して、効率、占有面積、コストなどの主要なパラメータについて設計を最適化し、この設計と、テキサス・インスツルメンツによる他の可能なソリューションとを比較します。
3. WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。
4. ほとんどの場合、以下の内容も可能となります:
   - 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
   - 熱シミュレーションを実行し、基板の熱性能を把握する。
   - カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットでエクスポートする。
   - 設計のレポートを PDF で印刷し、同僚と設計を共有する。
5. WEBENCH ツールの詳細は、www.ti.com/ja-jp/webench でご覧になれます。

8.1.2 関連資料

- テキサス インスツルメンツ、『*ドキュメントの概要*』
- テキサス インスツルメンツ、『*LM3478 昇圧コントローラの AN-1286 補償*』
- テキサスインスツルメンツ、『*AN-2094 LM3481 SEPIC 評価ボード*』
- テキサス インスツルメンツ、*AN-1229 SIMPLE SWITCHER ® の PCB レイアウト ガイドライン*
- テキサス インスツルメンツ、『*330mW AC または DC 小型フライバックコンバータ電源*』

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の *アラートを受け取る*をクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート リソース

8.4 商標

WEBENCH® is a registered trademark of Texas Instruments.
SIMPLE SWITCHER® are registered trademarks of Ti.
すべての商標は、それぞれの所有者に帰属します。

Copyright © 2026 Texas Instruments Incorporated

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision H (October 2024) to Revision I (December 2025)	Page
• 熱に関する情報を更新	5

Changes from Revision G (November 2023) to Revision H (October 2024)	Page
• 絶対最大定格を更新	4

Changes from Revision F (May 2014) to Revision G (November 2023)	Page
• LM3481_SNVS346G データシートから LM3481-Q1_SNVSCL9 を削除	1
• V_{COMP} および V_{EAO} のパラメータ値を更新し、I_{COMP} および V_{SC} のパラメータの説明を更新し、I_{EAO} のテスト条件を更新	5
• 簡略化機能ブロック図	11

Changes from Revision E (April 2012) to Revision F (May 2014)	Page
• 「ピン構成および機能」セクション、「取り扱い定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM3481MM/NOPB	Active	Production	VSSOP (DGS) | 10	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	SJPB
LM3481MM/NOPB.A	Active	Production	VSSOP (DGS) | 10	1000 | SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	SJPB
LM3481MMX/NOPB	Active	Production	VSSOP (DGS) | 10	3500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	SJPB
LM3481MMX/NOPB.A	Active	Production	VSSOP (DGS) | 10	3500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	SJPB

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM3481 :

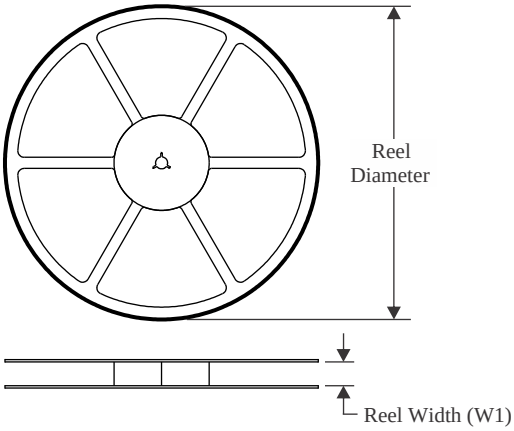
- Automotive : LM3481-Q1

NOTE: Qualified Version Definitions:

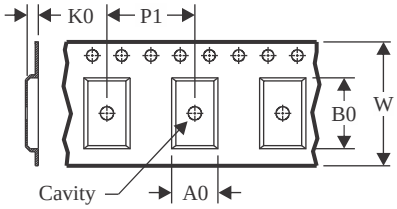
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

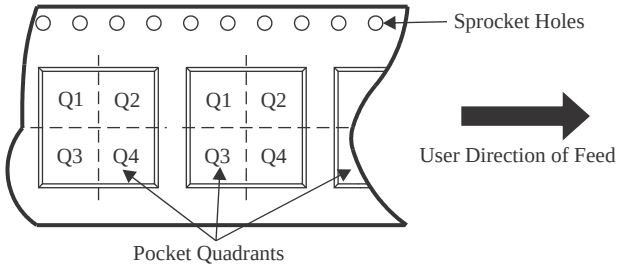


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

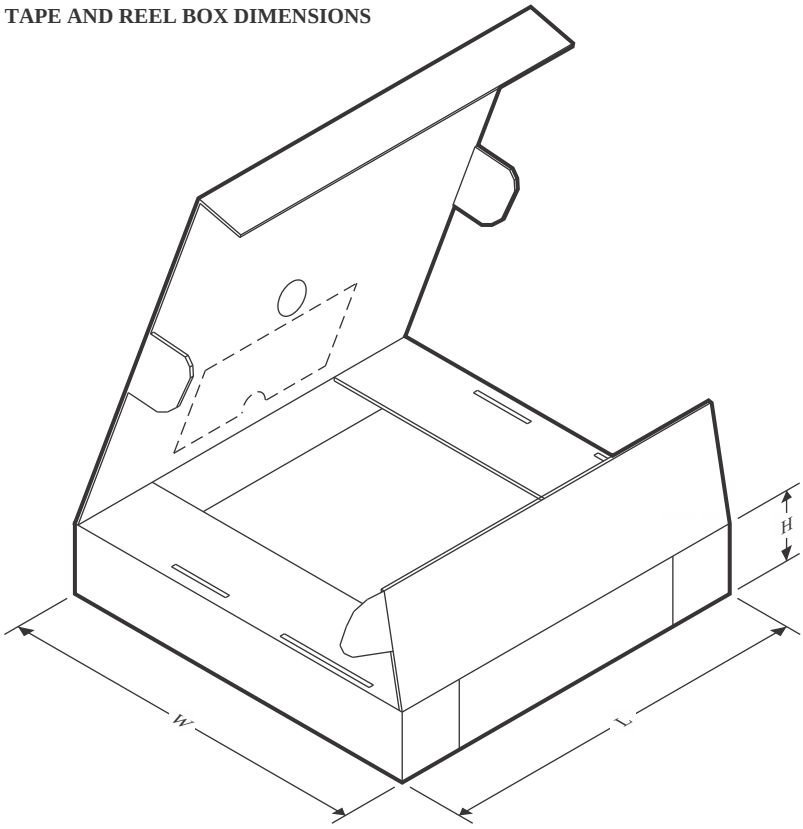
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM3481MM/NOPB	VSSOP	DGS	10	1000	177.8	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LM3481MMX/NOPB	VSSOP	DGS	10	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

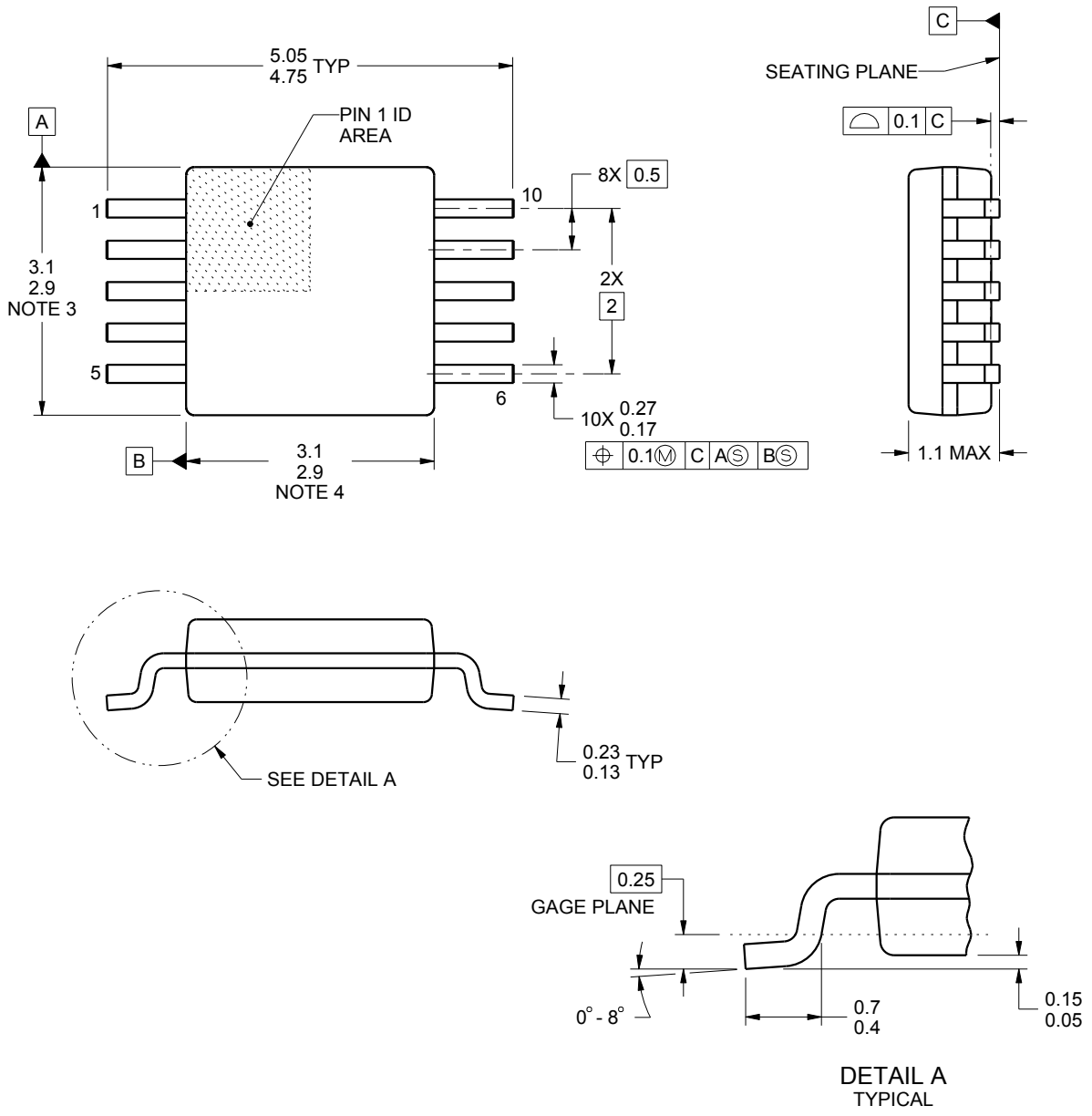
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM3481MM/NOPB	VSSOP	DGS	10	1000	208.0	191.0	35.0
LM3481MMX/NOPB	VSSOP	DGS	10	3500	367.0	367.0	35.0

PACKAGE OUTLINE

DGS0010A

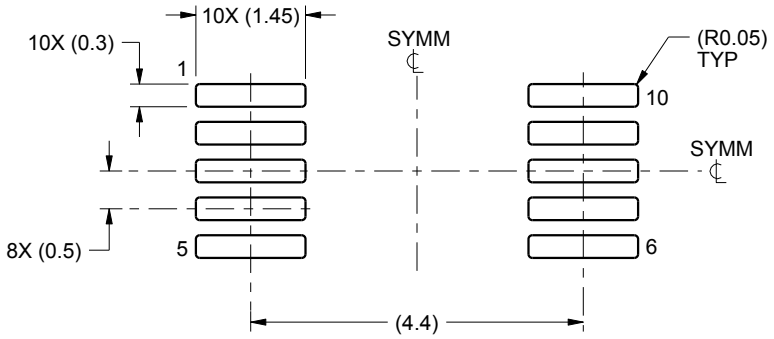
VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE

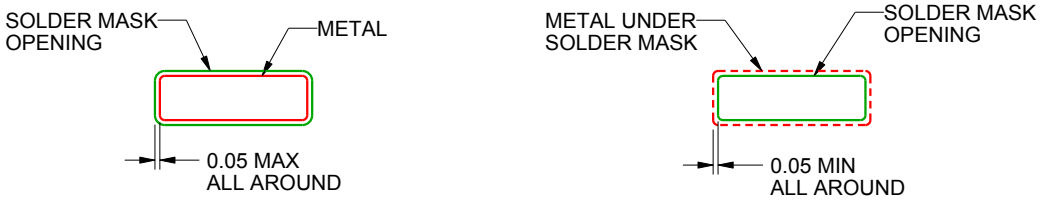


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA.



LAND PATTERN EXAMPLE
SCALE:10X

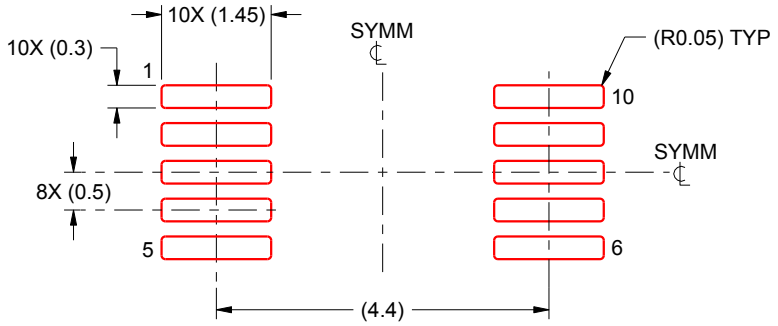


SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月