LM3645 同期整流昇圧、クワッド LED フラッシュドライバ 2A ハイサイド電流ソース搭載

1 特長

- クワッド独立 LED 電流ソースのプログラマビリティ
- LED 電流を 0.525mA ~ 2A の範囲に正確にプログラム可能
- バッテリ電圧が低い状態 (I_{VFM}) で最適化されたフラッシュ LED 電流
- トーチモード (100mA 時) とフラッシュモード (1A ~ 2A 時) で 85% を上回る効率
- カソード LED 動作を接地して熱管理を改善
- デュアルハードウェアストローブがイネーブル (STR1、STR2)
- RF パワーアンプパルスイベント用同期入力 (TORCH/TX)
- ハードウェアトーチがイネーブル (TORCH/Tx)
- デュアルリモート NTC 監視 (TEMP1、TEMP2)
- 固定出力電圧モード
- 1MHz I^2C 互換インターフェイス
  - (I^2C アドレス = 0x65)

2 アプリケーション

- カメラフォンの白色 LED が点滅
- デジタル スチル カメラ
- バーコード スキャナ
- ハンドヘルドデータ端末

3 説明

LM3645 は、小型ソリューションサイズで高いレベルの調整が可能なクワッド LED フラッシュドライバです。LM3645 は同期整流昇圧コンバータを利用して、クワッド 2A の一定電流 LED ソースに電力を供給します。クワッド 256 レベルの電流ソースにより、LED1、LED2、LED3、LED4 の間の電流比を柔軟に調整でき、各ドライバは最大 2A を供給できます。適応型レギュレーション手法により、電流ソースはレギュレーション状態を維持し、効率が最大化されます。

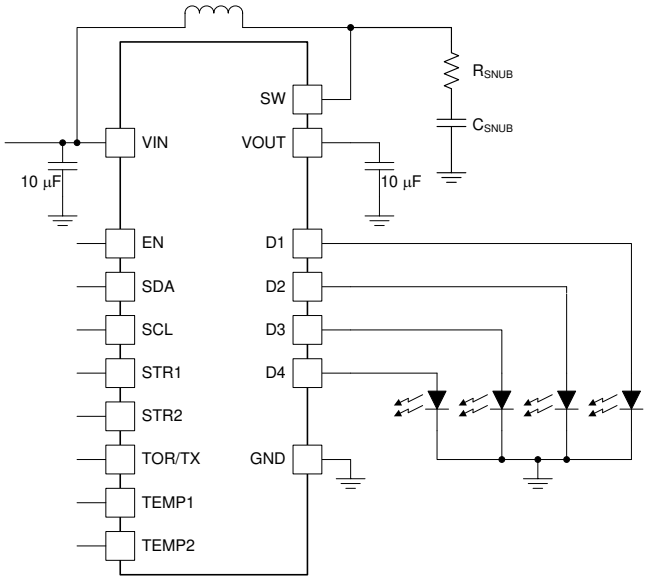
LM3645 は、I^2C 互換インターフェイス経由で制御されます。主な機能には、デュアルハードウェアフラッシュピンとハードウェアトーチまたは Tx 割り込みピン (STR1、STR2、TORCH/TX)、デュアル NTC サーミスタモニタが含まれています。本デバイスは、フラッシュまたはムービーモード (トーチ) 状態で LED を駆動するための、各出力レッグで独立してプログラム可能な電流、および高速ターンオンおよびターンオフ IR モードを備えています。

2 つのスイッチング周波数オプション、過電圧保護 (OVP)、可変電流制限により、小さな薄型のインダクタと、10µF のセラミックコンデンサを使用できます。本デバイスは、-40℃ ~ +85℃ の周囲温度範囲で動作します。

製品情報 (1)

部品番号	パッケージ	本体サイズ (公称)
LM3645	DSBGA (25)	2.192mm × 1.927mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



アプリケーション概略図

このリソースの元の言語は英語です。 翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。 実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 推奨動作条件.....4
5.4 熱に関する情報.....4
5.5 電気的特性.....5
5.6 タイミング要件.....7
5.7 スイッチング特性.....7
5.8 代表的特性.....8
6 詳細説明.....11
6.1 概要.....11
6.2 機能ブロック図.....12
6.3 機能説明.....12
6.4 デバイスの機能モード.....20
6.5 プログラミングと制御.....24
6.6 レジスタの説明.....28
7 アプリケーションと実装.....60
7.1 アプリケーション情報.....60
7.2 代表的なアプリケーション.....60
8 電源に関する推奨事項.....68
9 レイアウト.....69
9.1 レイアウトのガイドライン.....69
9.2 レイアウト例.....70
10 デバイスおよびドキュメントのサポート.....71
10.1 サード・パーティ製品に関する免責事項.....71
10.2 ドキュメントの更新通知を受け取る方法.....71
10.3 サポート・リソース.....71
10.4 商標.....71
10.5 静電気放電に関する注意事項.....71
10.6 用語集.....71
11 改訂履歴.....71
12 メカニカル、パッケージ、および注文情報.....72

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

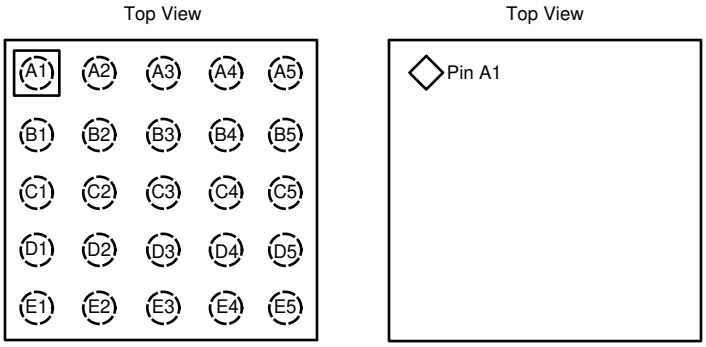


図 4-1. YCG パッケージ、25 ピン DSBGA

表 4-1. ピンの機能

ピン		タイプ	説明
番号	名称		
A3	IN	P	入力電圧の接続。このピンを入力電源に接続して、10µF 以上のセラミックコンデンサを使用して GND にバイパスします
B1	SW	P	内部 N チャネル MOSFET および同期整流 P チャネル MOSFET スイッチのドレイン接続
B2			
C1	OUT	P	昇圧 DC/DC コンバータ出力。この端子と GND 間に 2 × 10µF セラミックコンデンサを接続します
C2			
C3			
C4			
A1	GND	G	グランド
A2			
E1	D1	P	フラッシュ LED 用ハイサイド電流ソース出力
E2			
D1	D2	P	
D2			
D4	D3	P	
D5			
E4	D4	P	
E5			
A4	EN	I	アクティブ High のハードウェアイネーブル EN ピンを High に駆動すると本デバイスはオンになります。300kΩ の内部プルダウン抵抗は EN と GND 間にあります。
A5	SDA	I/O	I^2C シリアルデータ入力/出力
B5	SCL	I	I^2C シリアルクロック入力
B3	STR1	I	アクティブ High のハードウェアフラッシュイネーブル STR1 を High に駆動するとフラッシュまたは IR パルスがオンになります。300kΩ の内部プルダウン抵抗は STR1 と GND 間にあります。
B4	STR2	I	アクティブ High のハードウェアフラッシュイネーブル STR2 を High に駆動するとフラッシュまたは IR パルスがオンになります。300kΩ の内部プルダウン抵抗は STR2 と GND 間にあります。
C5	TORCH/TX	I	アクティブ High のハードウェアトーチイネーブルまたはパワーアンプの同期入力。TORCH/TX と GND の間の 300kΩ の内部プルダウン抵抗。
E3	TEMP1	I/O	NTC 温度センシングと電流スケールバック用のスレッショルド検出器
D3	TEMP2	I/O	

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

	最小値	最大値	単位
IN、SW、OUT、LED1、LED2、LED3、LED4	-0.3	6	V
SDA、SCL、TORCH/TX、TEMP1、TEMP2、EN、STR1、STR2	-0.3 から (V_{IN} + 0.3) w/最大 6V の小さい方まで		V
連続消費電力(3)	内部的に制限		
接合部温度、T_{J-MAX}		150	°C
保管温度、T_{stg}	-65	150	°C

(1) 「*絶対最大定格*」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「*推奨動作条件*」に示された値を超える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間さらした場合、本製品の信頼性に影響を与える可能性があります。
(2) 電圧はすべて、GND ピンの電位を基準にしています。
(3) 内部のサーマルシャットダウン回路により、デバイスを永続的な損傷から保護します。サーマルシャットダウンは T_J = 150°C (標準値) で作動します。サーマルシャットダウンビットのリードバック機能により、検出メカニズムがリセットされます。サーマルシャットダウンが機能するように設計されています。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±1000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)	±250	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)(1) (2)

		最小値	最大値	単位
V_{IN}	通常動作	2.5	5.5	V
	過渡動作 (デバイスのリセットなし)	2.3		
接合部温度、T_J		-40	125	°C
周囲温度、T_A (3)		-40	85	°C

(1) 「*絶対最大定格*」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「*推奨動作条件*」に示された値と等しい、またはそれを超える条件で本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を与えることがあります。
(2) 電圧はすべて、GND 端子の電位を基準にしています。
(3) 消費電力が高いアプリケーションやパッケージからの熱抵抗が低いアプリケーションでは、最大周囲温度をディレーティングする必要がある場合があります。以下の式に示すように、最大周囲温度 (T_{A-MAX}) は、動作時の最大接合部温度 ($T_{J-MAX-OP}$ = 125°C)、アプリケーションにおけるデバイスの最大消費電力 (P_{D-MAX})、およびアプリケーションにおける部品またはパッケージの接合部から周囲への熱抵抗 ($R_{\theta JA}$) に依存します：$T_{A-MAX} = T_{J-MAX-OP} – (R_{\theta JA} \times P_{D-MAX})$。

5.4 熱に関する情報

熱評価基準(1)		LM3645 YCG (DSBGA) 25 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	71.9	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	0.4	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	19.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.2	°C/W

Copyright © 2026 Texas Instruments Incorporated

熱評価基準(1)		LM3645 YCG (DSBGA) 25 ピン	単位
ψ_{JB}	接合部から基板への特性パラメータ	19.5	°C/W

(1) 従来および最新の熱評価基準の詳細については、*『半導体および IC パッケージの熱評価基準』* アプリケーション レポートを参照してください。

5.5 電気的特性

T_A = 25°C でテストされた標準的な制限値です。最小および最大の制限値は動作時周囲温度範囲全体 (−40°C ≤ T_A ≤ +85°C) にわたって適用されます。特に記述のない限り、V_{IN} = 3.6V、EN = 1.8V、V_{IO} = 1.8V です。(1) (2)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電流ソース						
$I_{LED1/2/3/4}$	電流源の精度	V_{OUT} = 4V、フラッシュコード = 0xFF = 2A フラッシュ	-7%	2	7%	A
		V_{OUT} = 4V、トーチコード = 0xFF = 360mA トーチ	-10%	360	10%	mA
$I_{LEDx-Match}$	電流ソースマッチング(3)	V_{OUT} = 4V、フラッシュコード = 0x40 = 500mA フラッシュ		0.5%		
V_{HR}	LED1、LED2、LED3、LED4 の電流ソースレギュレーション電圧	V_{OUT} = 4V、1A < $I_{LED1/2/3/4}$ ≤ 2A		250		mV
		V_{OUT} = 4V、0A ≤ $I_{LED1/2/3/4}$ ≤ 1A		150		
昇圧 DC/DC コンバータ						
R_{PMOS}	PMOS スイッチオン抵抗			35		mΩ
R_{NMOS}	NMOS スイッチオン抵抗			30		mΩ
I_{CL}	スイッチの電流制限	00 設定	-12%	2	12%	A
		01 設定	-12%	3	12%	
		10 設定	-12%	4	12%	
		11 設定	-12%	5	12%	
V_{OVP}	過電圧保護スレッショルド	オンスレッショルド	5.55	5.7	5.85	V
		オフスレッショルド	5.4	5.6	5.7	
V_{OUT}	出力電圧レギュレーション	VM_VOLTAGE = 00、I_{OUT} = 0A	-5%	4.0	5%	V
		VM_VOLTAGE = 01、I_{OUT} = 0A	-5%	4.5	5%	
		VM_VOLTAGE = 10、I_{OUT} = 0A	-5%	5	5%	
		VM_VOLTAGE = 11、I_{OUT} = 0A	-5%	5.2	5%	
UVLO	低電圧誤動作防止のスレッショルド	立ち下がり V_{IN}	-2%	2.2	2%	V
V_{TRIP}	NTCx コンパレータトリップスレッショルド		-5%	0.6	5%	V
I_{NTC}	NTCx 電流		-6%	50	6%	µA
V_{IVFM}	入力電圧のフラッシュモニタトリップスレッショルド		-3%	2.9	3%	V
I_Q	静止電源電流	デバイスは非スイッチングパスモード (または IR パスモード)		0.320	1	mA
I_{SD}	シャットダウン時の電源電流	デバイスはディスエーブル、EN = 0V、SW = V_{IN} 2.5V ≤ V_{IN} ≤ 5.5V		0.1	4	µA
I_{SB}	スタンバイ時の電源電流	デバイスはディスエーブル、EN = 1.8V、SW = V_{IN} 2.5V ≤ V_{IN} ≤ 5.5V		1.6	10	µA
EN、TORCH/TX、STR1、STR2 電圧仕様						
V_{IL}	入力ロジック Low	2.3V ≦ V_{IN} ≦ 5.5V	0		0.4	V
V_{IH}	入力ロジック High	2.3V ≦ V_{IN} ≦ 5.5V	1.2		V_{IN}	V
I^2C 互換インターフェイス仕様 (SCL、SDA)						
V_{IL}	入力ロジック Low	2.3V ≦ V_{IN} ≦ 5.5V	0		0.4	V
V_{IH}	入力ロジック High	2.3V ≦ V_{IN} ≦ 5.5V	1.2		V_{IN}	V

Copyright © 2026 Texas Instruments Incorporated

T_A = 25°C でテストされた標準的な制限値です。最小および最大の制限値は動作時周囲温度範囲全体 (−40°C ≤ T_A ≤ +85°C) にわたって適用されます。特に記述のない限り、V_{IN} = 3.6V、EN = 1.8V、V_{IO} = 1.8V です。(1) (2)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{OL}	出力ロジック Low	I_{LOAD} = 3mA			400	mV

(1) 最小 (MIN) および最大 (MAX) の制限値は、設計、試験、または統計分析で規定されています。典型的な (TYP) 数字は検証されていませんが、最も可能性の高い基準を表しています。特に記述のない限り、標準仕様の条件は V_{IN} = 3.6V および T_A = 25°C です。
(2) 電圧はすべて、GND ピンの電位を基準にしています。
(3) マッチングは (I_{LEDMAX} - $I_{LEDAVERAGE}$)/$I_{LEDAVERAGE}$ または |(I_{LEDMIN}-$I_{LEDAVERAGE}$)|/$I_{LEDAVERAGE}$ の大きい方で定義されます

Copyright © 2026 Texas Instruments Incorporated

5.6 タイミング要件

			最小値	公称値	最大値	単位
t_1	SCL クロック周期	VIO = 1.8V $R_{PULLUPS}$ = 1kΩ 100pF 最大負荷	1			µs
t_2	データ入力のセットアップ時間から SCL High		50			ns
t_3	SCL Low 後のデータ出力安定		0			ns
t_4	SDA Low のセットアップ時間から SCL Low (開始)		260			ns
t_5	SDA High 後の SCL High ホールド時間 (停止)		260			ns

5.7 スイッチング特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f_{SW-MAX}	最大スイッチング周波数	2.3V ≦ V_{IN} ≦ 5.5V	-6%	4	6%	MHz

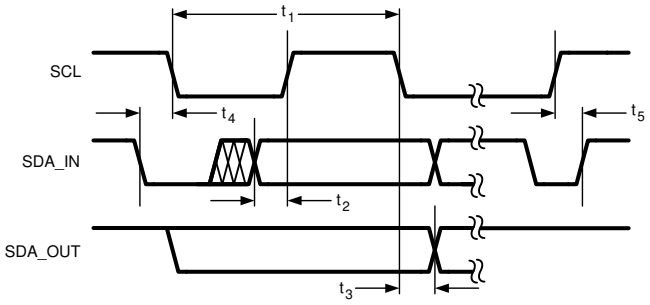
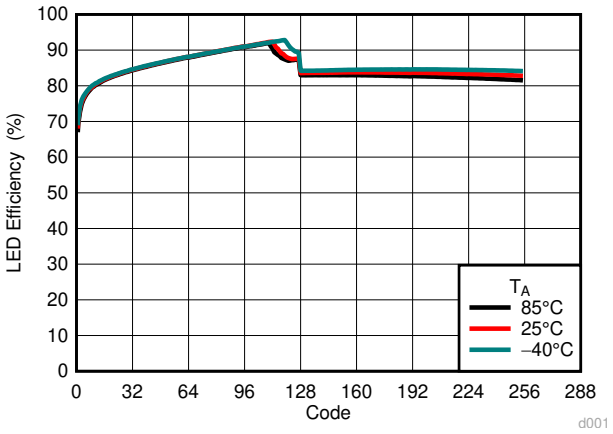


図 5-1. I²C 互換インターフェイス仕様

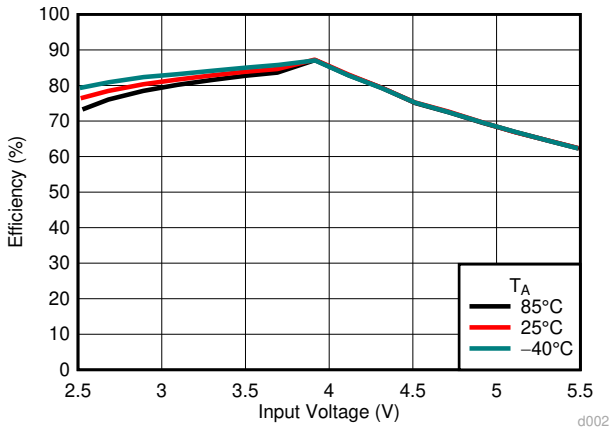
5.8 代表的特性

I_{CL} = 5A



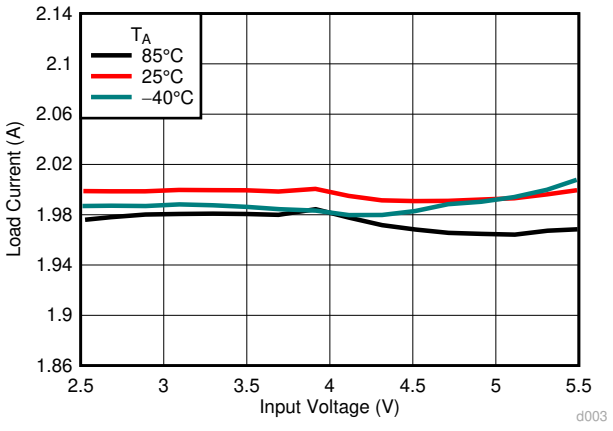
V_{IN} = 3.3V f_{SW} = 4MHz

図 5-2. フラッシュ効率とコードの 3 つの温度との関係



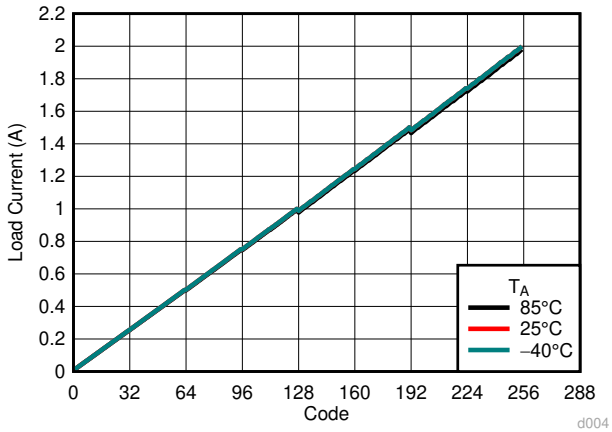
I_{LOAD} = 2A f_{SW} = 4MHz

図 5-3. フラッシュ効率とラインの 3 つの温度との関係



I_{LOAD} = 2A f_{SW} = 4MHz

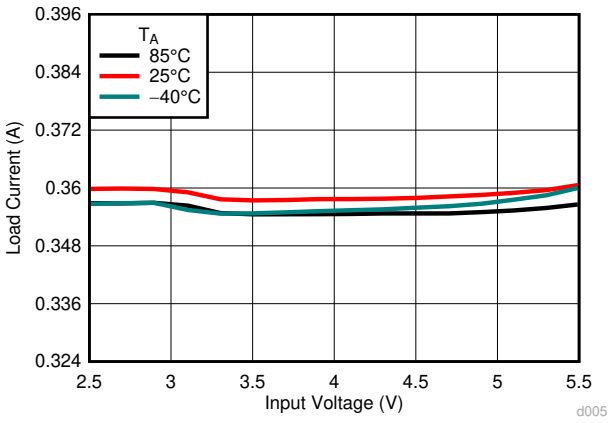
図 5-4. フラッシュ電流と入力電圧との関係



V_{IN} = 3.3V f_{SW} = 4MHz

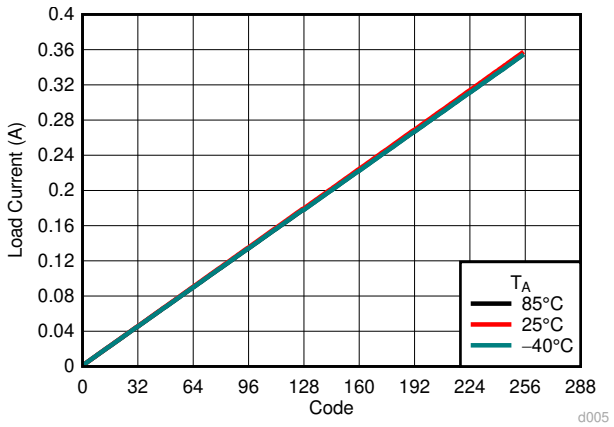
図 5-5. フラッシュ電流とコードとの関係

Copyright © 2026 Texas Instruments Incorporated



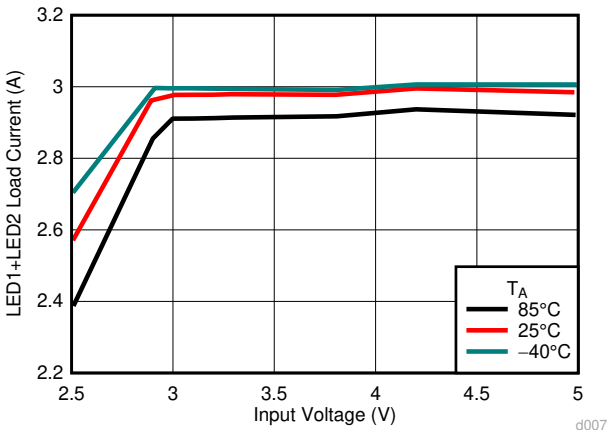
I_{LOAD} = 360mA f_{SW} = 4MHz

図 5-6. トーチ電流と入力電圧との関係



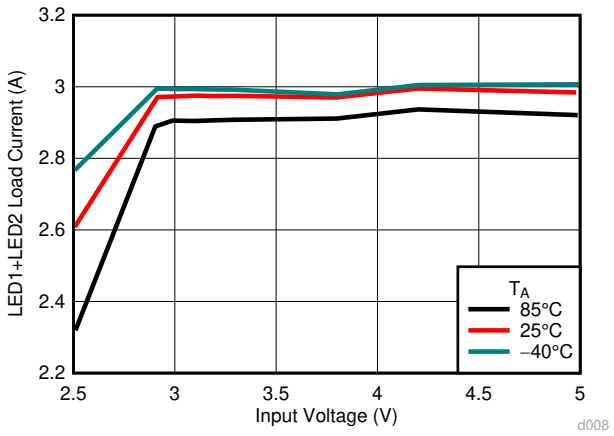
V_{IN} = 3.3V f_{SW} = 4MHz

図 5-7. トーチ電流とコードの関係



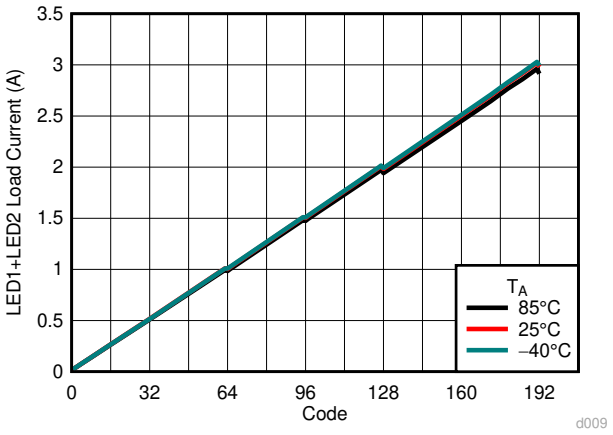
I_{LOAD} = 3A f_{SW} = 2MHz
2 つの出力を接続

図 5-8. フラッシュラインレギュレーション



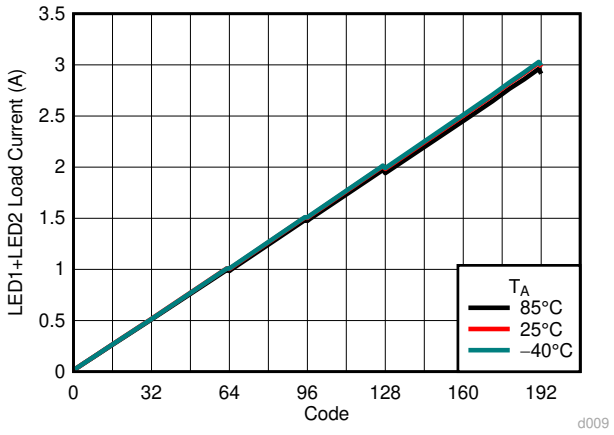
I_{LOAD} = 3A f_{SW} = 4MHz
2 つの出力を接続

図 5-9. フラッシュラインレギュレーション



V_{IN} = 3.3V f_{SW} = 2MHz
2 つの出力を接続

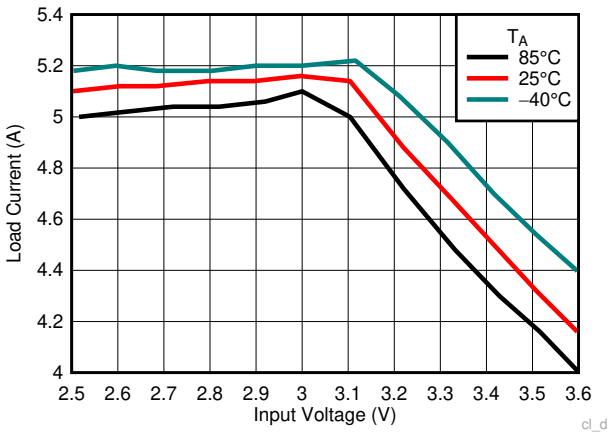
図 5-10. フラッシュロードレギュレーション



V_{IN} = 3.3V f_{SW} = 4MHz
2 つの出力を接続

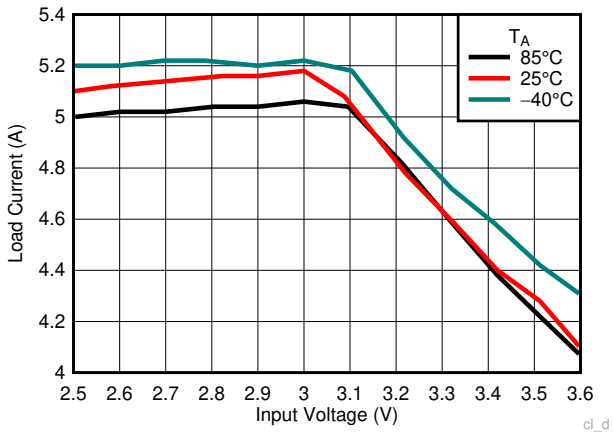
図 5-11. フラッシュロードレギュレーション

Copyright © 2026 Texas Instruments Incorporated



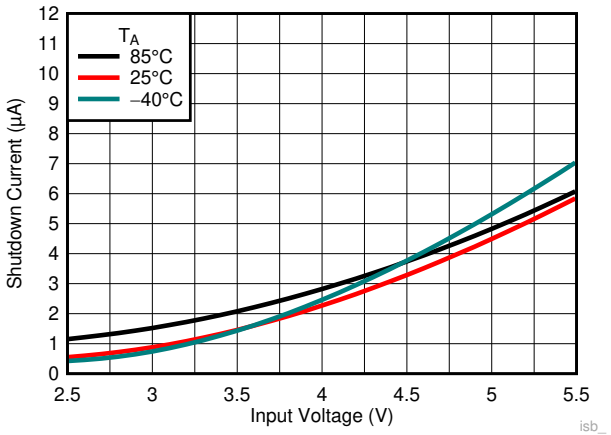
2 つの出力を接続　　f_{SW} = 2MHz

図 5-12. 電流制限



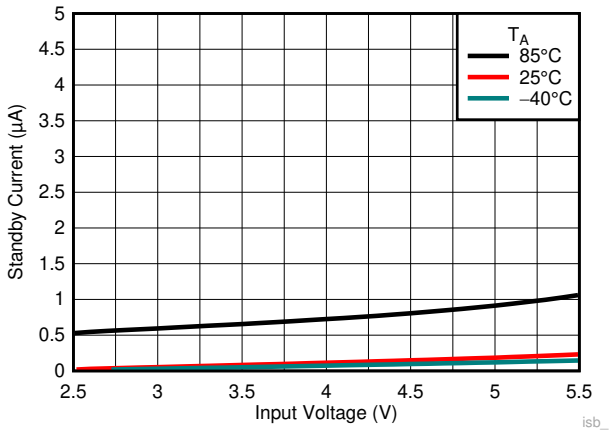
2 つの出力を接続　　f_{SW} = 4MHz

図 5-13. 電流制限



V_{EN} = V_{QC} = 0V

図 5-14. シャットダウン電流



V_{EN} = V_{QC} = 1.8V

図 5-15. スタンバイ電流

Copyright © 2026 Texas Instruments Incorporated

6 詳細説明

6.1 概要

LM3645 はハイパワーの白色 LED フラッシュドライバで、4 つの並列 LED のいずれかに最大 2A を供給できます。このデバイスは、2MHz または 4MHz の一定周波数の同期電流モード PWM 昇圧コンバータと、クワッドハイサイド電流ソースを内蔵しており、2.3V ~ 5.5V の入力電圧範囲で LED 電流をレギュレーションできます。

LM3645 PWM DC/DC 昇圧コンバータは、各電流ソース (LED1/2/3/4) が V_{HR} 以上を維持するように、出力をスイッチングし昇圧します。この最小ヘッドルーム電圧により、電流ソースのレギュレーションを維持できます。入力電圧が LED 電圧 + 電流ソースのヘッドルーム電圧を上回る場合、デバイスはスイッチングしませんが、P チャネル MOSFET を連続的にオンにします (パスモード)。パスモードでは、(V_{IN} – I_{LED} × R_{PMOS}) と LED 両端の電圧の差の分だけ、電流ソース全体で降下します。

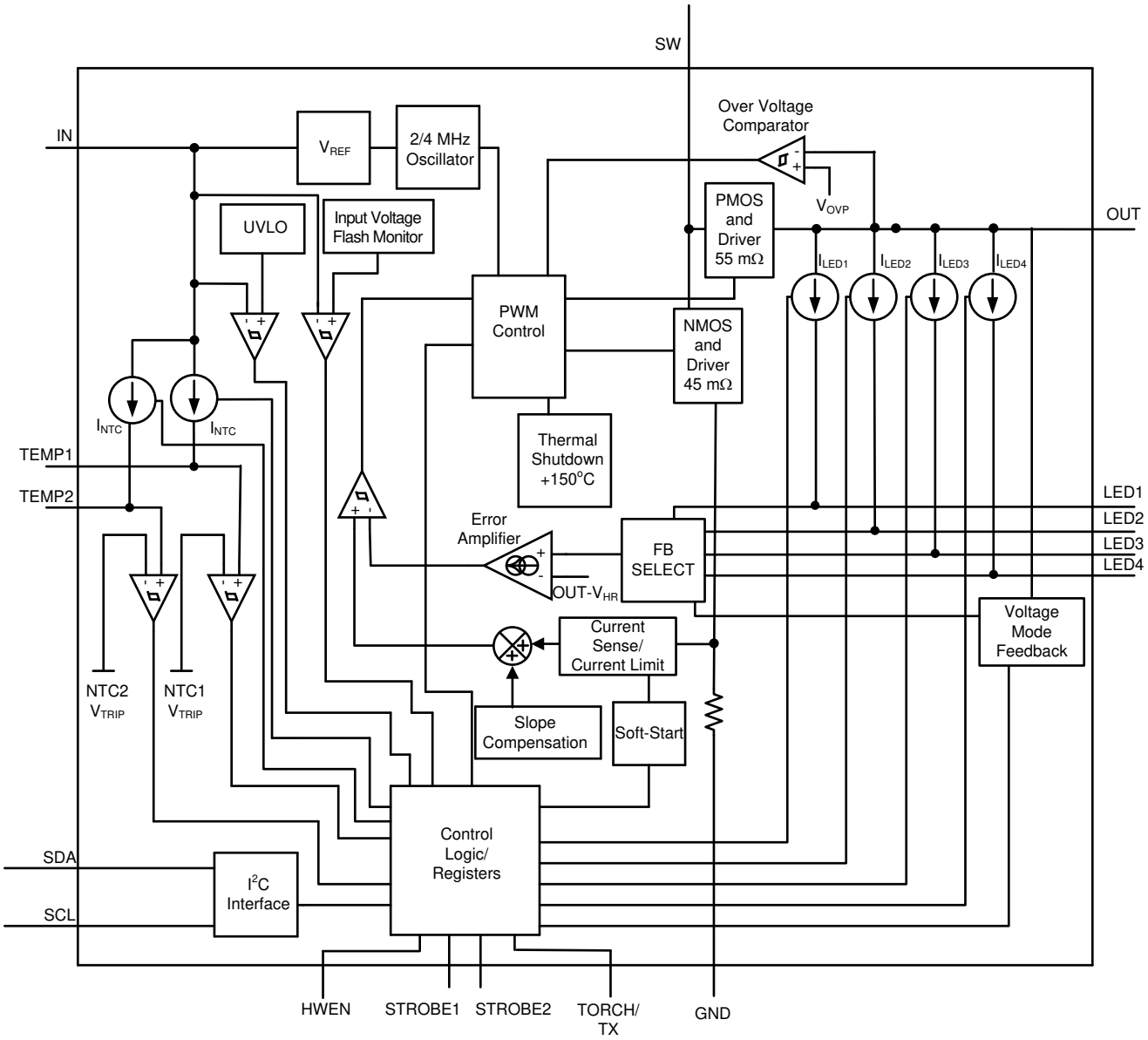
LM3645 には、2 つのハードウェアフラッシュイネーブル (STROBE1 および STROBE2) と、バッテリ電流が高い状態 (TORCH/Tx、Tx =デフォルト) のときにフラッシュパルスに割り込みするよう設計されたフラッシュ割り込み入力 (TX) で多重化されたハードウェアトーチイネーブルがあります。これらのロジック入力には、GND への内部 300kΩ (標準値) のプルダウン抵抗があります。

LM3645 の追加機能には、外部 NTC サーミスタ (TEMP1、TEMP2) を介した LED 熱センシング用の内部コンパレータと、低 V_{IN} 状態でフラッシュ電流を低減できる入力電圧モニタが含まれます。また、ハードウェアイネーブル (EN) ピンも備えており、EN ピンをグランドにプルダウンしてデバイスとレジスタの状態をリセットできます。

制御は I^2C 互換のインターフェイス経由で実行されます。これには、フラッシュとトーチの電流レベルの調整、フラッシュタイムアウト期間の変更、スイッチ電流制限の変更が含まれます。さらに、フラッシュ電流のタイムアウト、LED 過熱状態、LED 障害 (開放/短絡)、デバイスのサーマルシャットダウン、TX 割り込み、V_{IN} の低電圧状態を示すフラグとステータスビットがあります。

Copyright © 2026 Texas Instruments Incorporated

6.2 機能ブロック図



6.3 機能説明

6.3.1 パワーアンプの同期 (TORCH/TX)

TORCH/TX ピンは、パワーアンプ同期入力または外部トーチイネーブルのいずれかです。Tx モードでは、この機能はフラッシュ LED 電流を低減し、PA 送信イベントなどの大バッテリ電流状況でバッテリ電流を制限するように設計されています。LM3645 がフラッシュイベントで動作し、TX ピンが High にプルされると、プログラム済みのトーチ電流設定により、LED 電流は強制的にトーチモードになります。その後、フラッシュパルスが終了する前に TX ピンが Low にプルされると、LED 電流は以前のフラッシュ電流レベルに戻ります。フラッシュタイムアウトが終わると、TX ピンが High または Low のいずれであっても、LED 電流はオフになります。フラッシュ中に Tx イベントが発生すると、FLAG_RPT_REG レジスタ (レジスタ 0x14 のビット[5]) でフラグがセットされます。

6.3.2 入力電圧フラッシュモニタ (IVFM)

LM3645 には、入力電圧フラッシュモニタ (IVFM) を使用して、IN ピンに存在する電圧レベルに基づいてフラッシュ電流を調整する機能があります。調整可能なスレッショルド IVFM-D (レジスタ IVFM_THRES で設定) の範

Copyright © 2026 Texas Instruments Incorporated

囲は 50mV 刻みで 2.5V ~ 3.25V であり、IVFM_THRES レジスタには 3 つの異なる使用モード (停止とホールド、ダウンのみ調整、アップ/ダウン調整) が設定されます。入力電圧が IVFM-D 値を超えると、電圧故障レジスタには IVFM フラグ (レジスタ 0x15 のビット [4]) ビットがセットされます。さらに、IVFM-D スレッショルドは、スタートアップ時 (停止とホールドモード) にフラッシュ電流のランプを停止、またはフラッシュ時に LED 電流の減少を開始 (ダウンのみ調整、アップ/ダウン調整) するよう LM3645 を強制する、入力電圧境界を設定します。アップ/ダウン調整モードでは、IVFM-D の値とヒステリシス電圧スレッショルドを加えた値によって、LM3645 がフラッシュ電流をターゲット値へ戻し始めるよう強制する、入力電圧境界が設定されます。

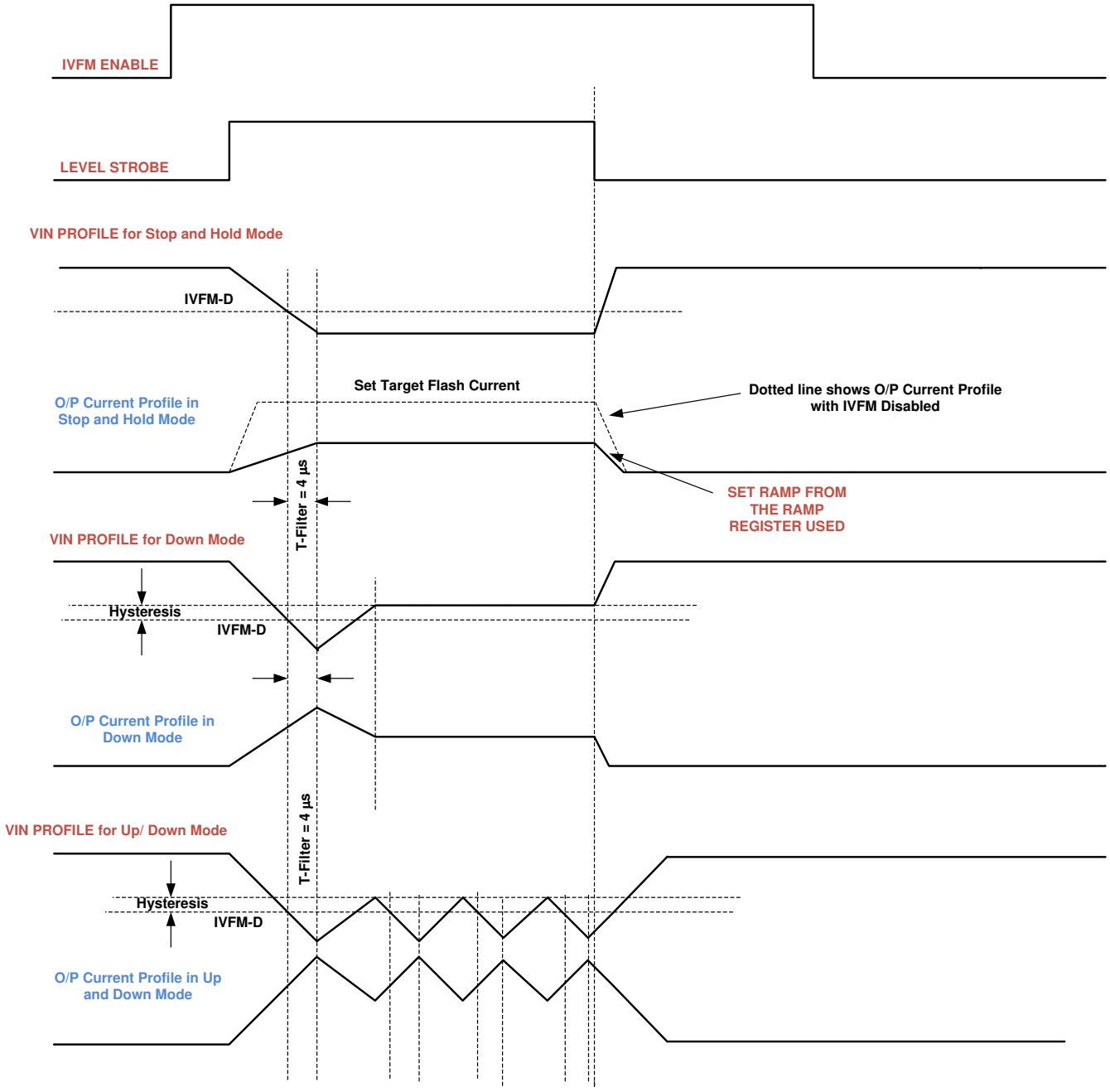


図 6-1. IVFM モード

6.3.3 故障/保護

6.3.3.1 故障動作

LM3645 が故障状態になると、デバイスは Volt_Fault_Reg と Therm_Fault_Reg の各レジスタ (0x15 と 0x16) に適切なフラグを立て、CTRL_REG2 (0x01) の Dx_EN ビット ([3:0]) をクリアして、デバイスはスタンバイに移行します。LM3645 は故障レジスタの I^2C 読み出しが完了するまでスタンバイ状態のままです。フラグ/故障がクリアされると、デバイスを再起動できます (フラッシュ、トーチ、IR など)。故障が解消しない場合、LM3645 は故障状態に戻り、再びスタンバイに移行します。いずれかの故障レジスタに故障フラグビットが存在すると、D_MODE レジスタ (0x02) は読み取り専用になります。

注

故障レジスタの読み取りは、デバイスを有効にする前、またはデバイスを無効化した後に実行することをお勧めします。そうしないと、故障フラグをクリアする前にイネーブルコマンドが発行された場合、故障レジスタの読み取り時にデバイスが意図せずイネーブルになる可能性があります。

6.3.3.2 フラッシュタイムアウト

フラッシュタイムアウト期間は、フラッシュ電流が電流源 (LED1/2/3/4) に供給される時間量を設定します。LM3645 には、タイムアウト乗算器ビット (レジスタ 0x0A のビット [4]) に応じて、10ms ~ 400ms または 40ms ~ 1.6s の範囲の、16 のタイムアウトレベル (レジスタ 0x0A のビット [3:0]) があります。さらに、タイムアウトをすべて無効にするオプションもありますが、LED が定格よりも長期間にわたり大電流状態に保持されないように注意し、LM3645 サーマルスケールバックまたはサーマルシャットダウン故障にヒットしないように注意する必要があります。また、フラッシュイベント中にタイムアウト期間を変更すると、フラッシュ期間が強制的に延長されるため、推奨されていません。

6.3.3.3 過電圧保護 (OVP)

出力電圧は通常 5.7V に制限されています。LED が開放状態などの状況では、LED 電流をターゲット値に維持するために、LM3645 出力電圧を上昇させます。V_{OUT} が 5.7V (標準値) に達すると、過電圧コンパレータがトリップし、内蔵 N チャネル MOSFET がオフになります。V_{OUT} が「**V_{OVP} オフスレッショルド**」を下回ると、LM3645 は再びスイッチングを開始します。3 つの立ち上がり OVP エッジに OVP 条件が存在する場合、Dx_EN ビットがクリアされ、OVP フラグ (レジスタ 0x15 のビット [6]) がセットされます。これにより、モーメンタリ OVP イベントによってデバイスが強制的にシャットダウンされるのを防止します。

電圧モードで動作している場合、OVP 保護メカニズムは有効ですが、異常検出出力機能とシャットダウン機能は有効になりません。

6.3.3.4 電流制限

LM3645 は、I^2C 互換インターフェイスを介してプログラムできる 4 つの選択可能なインダクタ電流制限を備えています。インダクタの電流制限に達すると、LM3645 はスイッチングサイクルの充電フェーズを終了します。次のスイッチング期間の開始時にスイッチングが再開されます。過電流状態が続くと、デバイスは電流制限で連続的に動作します。

電流制限は NMOS スイッチで検出されるため、デバイスがパスモードで動作している場合 (パスモードでは NMOS を電流が流れない)、電流を制限するメカニズムはありません。昇圧モードまたはパスモードでは、V_{OUT} が 2.3V を下回るとデバイスはスイッチングを停止し、P チャネル MOSFET は電流を 200mA に制限する電流ソースとして動作します。これにより、出力が短絡した状態での LM3645 の損傷やバッテリからの過剰電流を防止できます。出力イネーブルビットは電流制限イベントではクリアされませんが、フラグがセットされます (レジスタ 0x14 のビット[4])。

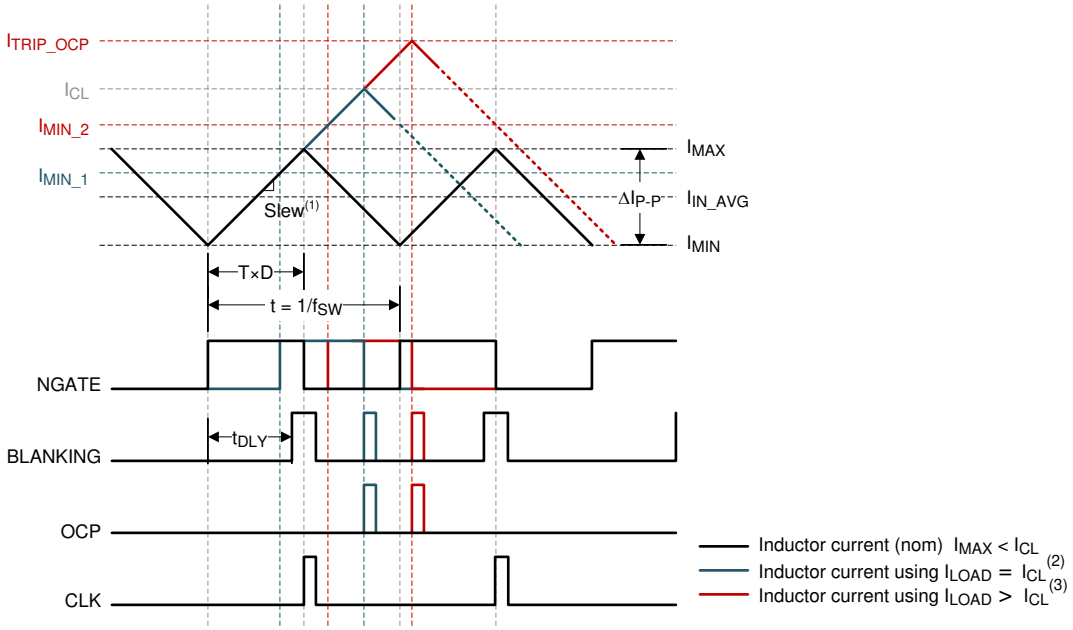
過電流保護 (OCP) 回路は、t_{DLY} の固定ブランキング時間の後、インダクタ電流と入力電流制限 (I_{CL}) 設定を比較します。ブランキング時間により、昇圧コンバータのローサイド NMOS がオンになるときに OCP 信号が誤作動をしなくなります。遅延時間を考慮した適切な電流制限レベルで動作するために、式 1 を使用して推奨の最大 LED 総電流を推定します。

Copyright © 2026 Texas Instruments Incorporated

$$I_{LOAD} \le \left(I_{CL} + \frac{V_{IN}}{2 \times L} \times \left(\frac{D}{f_{SW}} - 2 \times t_{DLY} \right) \right) \times (1 - D) \times \eta \quad (1)$$

ここで、

- D はデューティ・サイクル
- η は昇圧効率
- I_{CL} は電流制限設定
- L はインダクタ値
- f_{SW} は昇圧スイッチング周波数



(式 2 を参照)
(式 1 を参照)

図 6-2. 電流制限のタイミング

$$Slew = \frac{\Delta I_{P-P}}{D \times T} \quad (2)$$

6.3.3.5 NTC サーミスタ入入力/出力 (TEMP1、TEMP2)

TEMP1 ピンと TEMP2 ピンは、負の温度係数 (NTC) サーミスタのスレッショルド検出器およびバイアスソースとして機能します。プログラムされたスレッショルドより TEMPx での電圧が低くなると、LM3645 デバイスは以下の 3 つのモードのいずれかに遷移します。

- 強制スタンバイモード
- 強制トーチモード
- 通知専用モード (レジスタ 0x0D のビット[5:2])

デバイスは、NTC スレッショルド電圧を 50mV 刻みで 250mV ~ 1V の範囲で調整できます (レジスタ 0x0F のビット[7:0])。さらに、NTC1 と NTC2 の各電圧レベルには、リモートで検出された温度のインジケータが用意されています。NTC バイアス電流は、25µA 刻みで 25µA ~ 100µA まで調整できます (レジスタ 0x0D のビット

[7:6])。NTC1 および NTC2 検出回路は、NTC_MODE レジスタ (レジスタ 0x0D のビット [1:0]) で有効化または無効化できます。有効にすると、フラッシュ/トーチ/IR イベントの開始および停止中に、NTC ブロックがオンおよびオフになります。

また、NTC 入力は開放 NTC 接続と短絡 NTC 接続を探します。NTC 入力が 100mV を下回ると、NTC 短絡フラグがセットされ、デバイスは無効化されます (レジスタ 0x16 のビット [7:6])。NTC 入力が 2.0V を上回ると、NTC 開放フラグがセットされ、デバイスは無効化されます (レジスタ 0x16 のビット [5:4])。これらの故障検出は、NTC 開放故障イネーブルビット (レジスタ 0x13 のビット [2]) と NTC 短絡故障イネーブルビット (レジスタ 0x13 のビット [0]) を使用して、個別に無効化または有効化ができます。

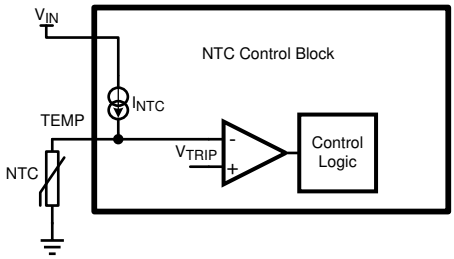


図 6-3. 温度検出図

NTC 入力の機能をさらに拡張するために、TEMP1 と TEMP2 の両方の電圧をリードバックして、検出点 (レジスタ 0x10 のビット [7:0]) の温度に関するリアルタイム帰還を提供できます。TEMP1 または TEMP2 ピンのいずれかを有効にすると、4 ビット ADC が有効になり、NTC 電圧レジスタを継続的に更新します。いずれかの NTC 検出ブロックが有効な場合、TEMP1 と TEMP2 の両方の電圧が測定されます。この場合、無効な TEMP 検出ブロックの NTC 電圧レジスタに読み出されたデータはランダムで、無視できます。有効な TEMP ブロックのみが正確な読み取り値を取得します。

各 NTC ブロックは 4 つの出力のいずれかに関連付けることができます。**各 Dx 出力は NTC 検出ブロックの 1 つにのみ割り当てる必要があります。**

Copyright © 2026 Texas Instruments Incorporated

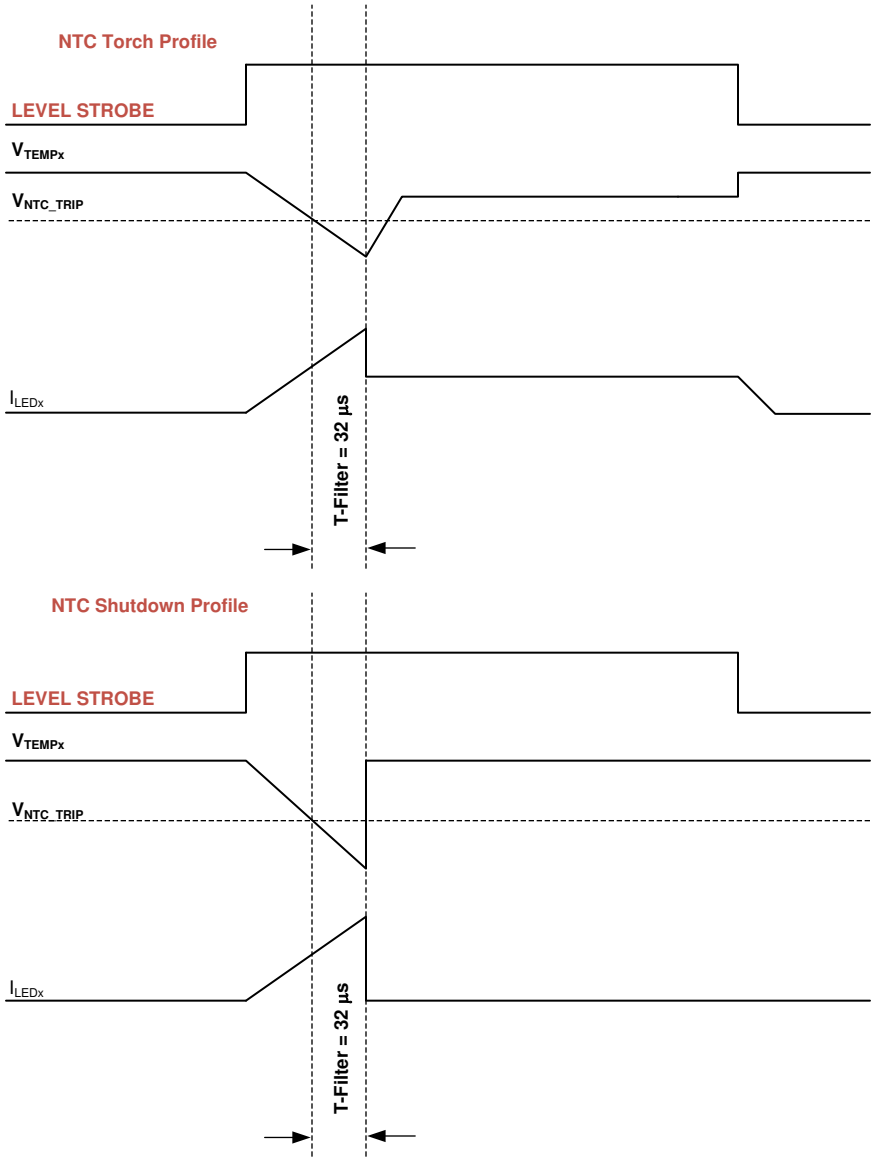


図 6-4. NTC 検出図

6.3.3.6 サーマルスケールバック

LM3645 の接合部温度が 125°C に達すると、デバイスは電流を完全にオフにするか、電流を強制的にトーチレベル (レジスタ 0x13 のビット [5:4]) にすることにより、LED 電流を調整します。サーマルスケールバック機能も有効または無効にできます (レジスタ 0x13 のビット [3])。トーチスケールバックモードは、フラッシュモードと IR モードでのみ有効です。トーチスケールバックモードをトーチモードで使用する場合、何の動作も発生しません。強制スタンバイモードオプションはすべてのモードで有効です。

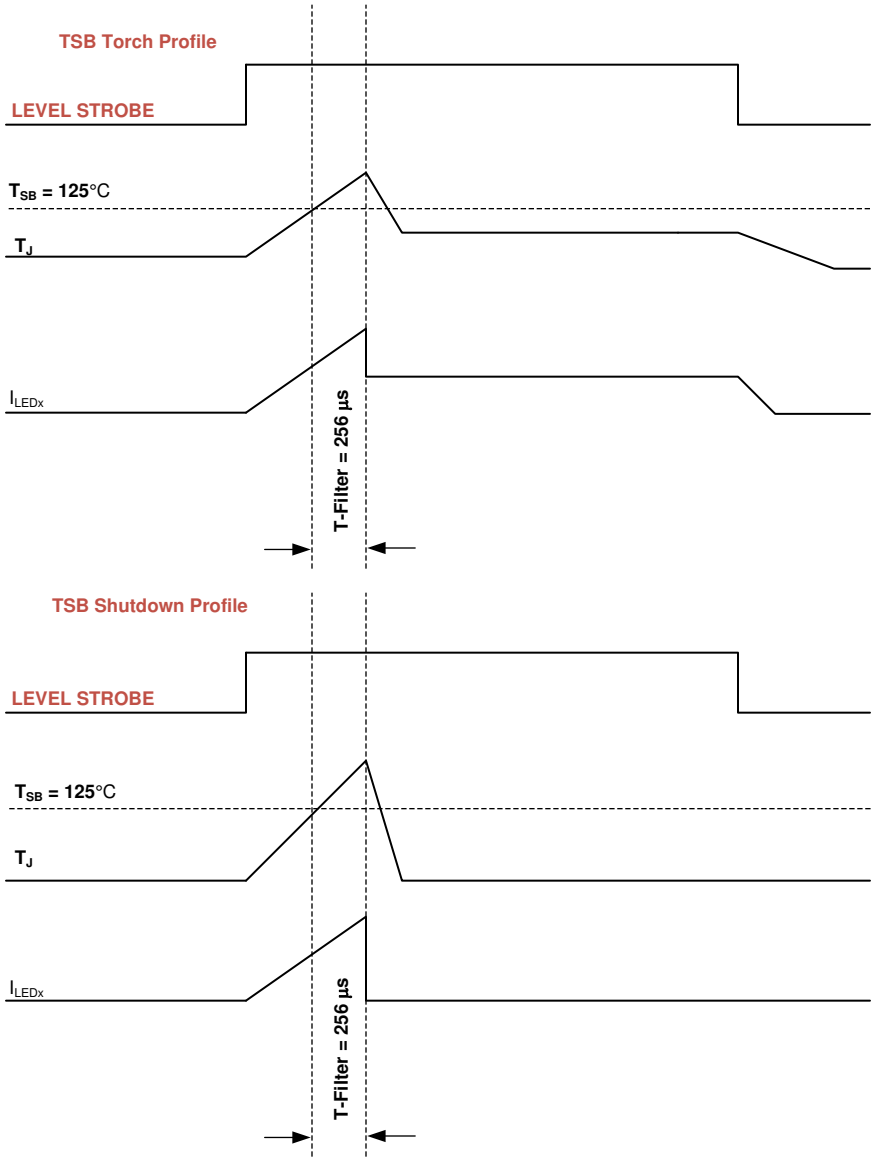


図 6-5. TSB 調整モード

6.3.3.7 サーマル シャットダウン (TSD)

LM3645 のダイ温度が 150°C に達すると、サーマルシャットダウン検出回路がトリップし、LM3645 が強制的にスタンバイになり、サーマル異常検出出力レジスタの対応ビット (レジスタ 0x16 のビット [0]) に「1」が書き込まれます。LM3645 は、サーマル異常検出出力レジスタ (0x17) が読み取られ、故障フラグがクリアされた後にのみ、再起動できます。再起動時にダイ温度がまだ 150°C を超えている場合、LM3645 は故障フラグをリセットして、再びスタンバイに移行します。

6.3.3.8 低電圧誤動作防止 (UVLO)

LM3645 には内蔵コンパレータがあり、入力電圧が 2.2V に低下すると LM3645 は強制的にスタンバイにされます。UVLO 監視スレッショルドがトリップされると、VOLT_FAULT レジスタ (レジスタ 0x15 のビット [7]) に UVLO フラグビットがセットされます。入力電圧が 2.2V を上回ると、VOLT_FAULT_REG レジスタ (0x15) の I^2C 読み取りが発生するまで LM3645 は動作できません。読み取り時に、Flags1 レジスタはクリアされ、入力電圧が 2.3V を上回ると通常動作を再開できます。

Copyright © 2026 Texas Instruments Incorporated

6.3.3.9 LED および/または VOUT の短絡故障

デバイスがフラッシュ、IR、またはトーチモードで有効で、いずれかのアクティブ LED 出力が短絡状態になる場合、LED 故障フラグは 1 をリードバックします。デバイスがフラッシュ、トーチ、または IR モードで有効で、昇圧出力が短絡状態になる場合、出力短絡故障フラグ (レジストリ 0x15 のビット [3:0]) は 1 をリードバックします。デバイスがトーチまたはフラッシュモードのときに LED1、LED2、LED3、LED4 の電圧が 500mV (標準値) を下回る場合、LED 短絡状態が判断されます。短絡を検出した出力のみがシャットダウンされます。LED 短絡フラグが有効になるまでに 256µs のグリッチ除去時間があり、VOUT 短絡フラグ (レジスタ 0x15 のビット [6]) が有効になるまでに 2.048ms のグリッチ除去時間があります。LED 短絡故障は、入力ピンの電源を切ったり、EN を「0」に設定したり、SW RESET ビットを「1」に設定したり、電圧故障レジスタ (0x15) をリードバックすることで、「0」にリセットできます。Dx_EN ビットは、LED および/または V_{OUT} の短絡故障が発生するとクリアされます。

6.3.3.10 故障動作表

各故障には出力イネーブル制御 (Dx_EN ビット) との特定の相互作用動作があります。一部の故障は本質的にグローバルで、それ以外は特定の出力または機能に固有の故障です。

表 6-1. 故障動作表

フォルト	Dx_EN クリア？	VM_EN クリア？
FTO1	D1_EN	クリアなし
FTO2	D2_EN	クリアなし
FTO3	D3_EN	クリアなし
FTO4	D4_EN	クリアなし
ICL	クリアなし	クリアなし
TX	クリアなし	クリアなし
LED1_Short	D1_EN	クリアなし
LED2_Short	D2_EN	クリアなし
LED3_Short	D3_EN	クリアなし
LED4_Short	D4_EN	クリアなし
IVFM_TRIP	クリアなし	クリアなし
OUT_SHORT	すべての Dx_EN	あり
OVP	すべての Dx_EN	あり
UVLO	すべての Dx_EN	あり
TSD	すべての Dx_EN	あり
TSB	シャットダウンモードでは、すべての Dx_EN	シャットダウンモードに割り当てられている場合、あり
NTC1_TRIP	シャットダウンモードの場合、NTC1 は Dx_EN 割り当て	クリアなし
NTC2_TRIP	シャットダウンモードの場合、NTC2 は Dx_EN 割り当て	クリアなし
NTC1_OPEN	NTC1 が Dx_EN を割り当てられている場合、クリア	クリアなし
NTC2_OPEN	NTC2 が Dx_EN を割り当てられている場合、クリア	クリアなし
NTC1_SHORT	NTC1 が Dx_EN を割り当てられている場合、クリア	クリアなし
NTC2_SHORT	NTC2 が Dx_EN を割り当てられている場合、クリア	クリアなし

Copyright © 2026 Texas Instruments Incorporated

6.4 デバイスの機能モード

6.4.1 フラッシュモード

フラッシュモードでは、LED 電流源 (LED1/2/3/4) は 7.325mA ~ 2A の 256 のターゲット電流レベルを供給します。フラッシュシーケンスがアクティブになると、電流ソース (LED) は、プログラムされた電流に達するまで、すべての電流ステップをステップスルーして、プログラムされたフラッシュ電流までランプします。4 つの電流ソースのヘッドルームは、4 つの各出力レッグで 7.325mA ~ 2A を供給するようレギュレーションできます。

デバイスが DMODE レジスタ (レジスタ 0x02) と制御レジスタ 2 の Dx_EN ビット (レジスタ 0x01 のビット [3:0]) を使用してフラッシュモードで有効にされると、フラッシュタイムアウトイベント後にすべての Dx_EN ビットがクリアされます。フラッシュイベントがストローブピンで開始される場合、それ以上の I2C 相互作用なしに複数のフラッシュパルスを発生させる故障またはタイムアウトが発生しない限り、パルスの終了時に Dx_EN ビットはクリアされません。

6.4.2 トーチモード

トーチモードでは、LED 電流ソース (LED1/2/3/4) が 0.525mA から 360mA までの 256 のターゲット電流レベルを供給します。トーチ電流は Dx トーチ輝度レジスタを介して調整されます。トーチモードは、イネーブルレジスタ (Dx_MODE、ビットを「10」に設定) により、またはピンがイネーブル (制御レジスタ 2) でトーチモードに設定されている場合に TORCH/TX ピンを HIGH にプルすることにより、有効になります。TORCH シーケンスが有効になると、アクティブ電流ソース (LED1/2/3/4) は、プログラムされた電流に達するまですべての電流ステップを経過することにより、プログラムされたトーチ電流まで上昇します。電流が上昇する速度は Torch_Ramp レジスタで選択した値によって決まります。

トーチモードはフラッシュタイムアウトや TX 割り込みイベントの影響を受けません。

6.4.3 IR モード

IR モードでは、ターゲット LED の電流は、LED1/2/3/4 フラッシュ輝度レジスタに保存された値に等しくなります。いずれかの出力で IR モードが有効になると、昇圧コンバータがオンになり、出力モード設定の状態に応じて、出力は入力 (パスモード) または選択された電圧モードと等しい値に設定されます。この時点で、STROBE ピンを切り替えると、LED1/2/3/4 電流ソースが有効化および無効化されます (Dx モードビットで有効化される場合)。ストローブピンはレベルセンシティブにのみ設定できます。つまり、IR パルスのすべてのタイミングは外部的に制御されます。ストローブピンがエッジモードに設定されている場合、LM3645 デバイスは設定された期間が終了するとタイムアウトします。IR モードでは、電流ソースが LED 出力をターゲットまで急速にランプアップするか、またはランプしないかは、選択したランプ時間の設定によって異なります。

Copyright © 2026 Texas Instruments Incorporated

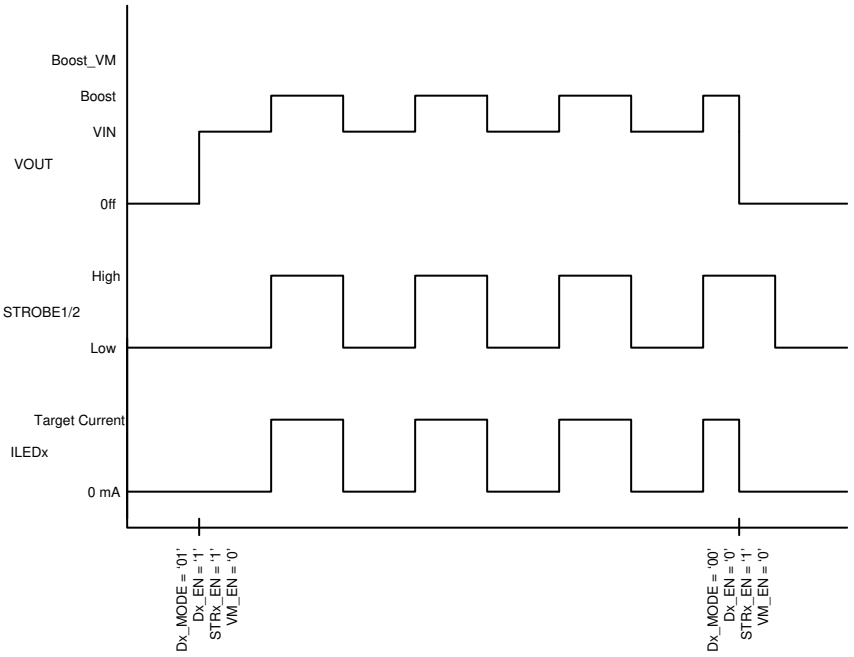


図 6-6. 昇圧付き IR モード

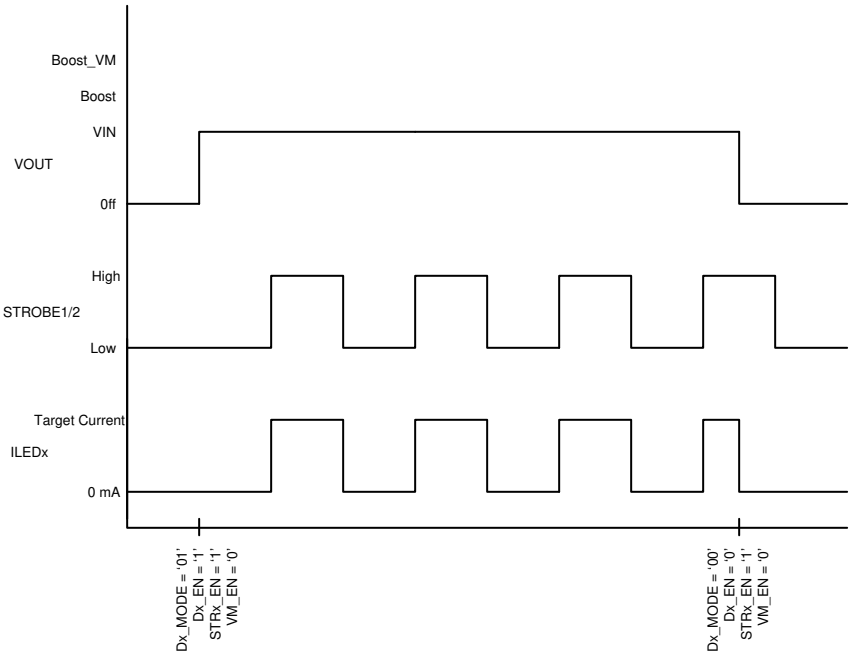


図 6-7. パスのみ IR モード

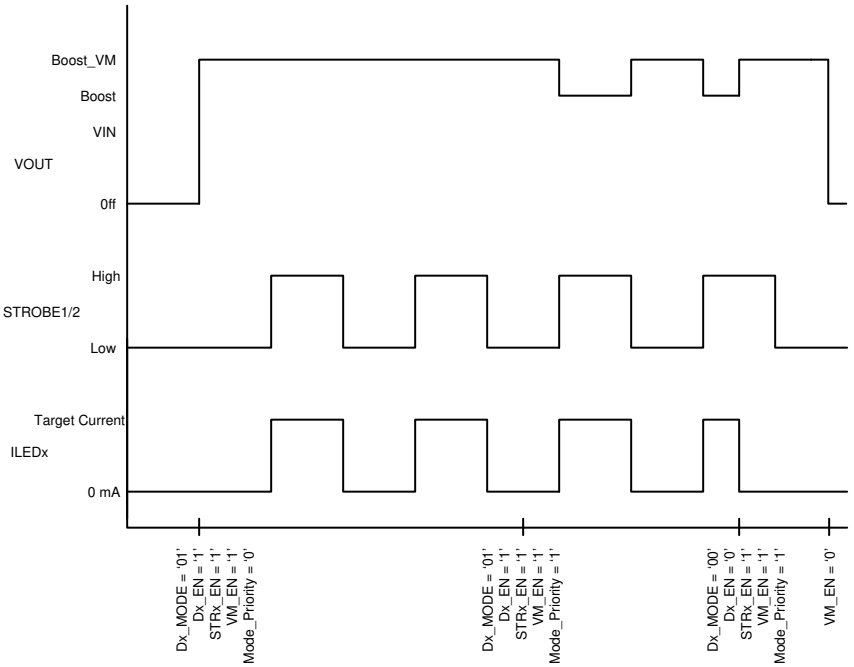


図 6-8. 電圧モードが有効な IR モード

6.4.4 電圧モード

LM3645 は、4 つの LED 出力に電源を供給するために通常使用する DC/DC 昇圧コンバータを、電圧変換が必要な他のシステムアプリケーションで使用するための汎用固定出力電源レール (レジストリ 0x00 のビット [0]) に切り替えることができます。4.0V、4.5V、5.0V、5.2V (レジスタ 0x00 のビット [7:6]) の、4 つの選択可能なレギュレーション電圧レベルを生成できます。電圧モードは駆動する LED と組み合わせて使用でき、出力モード優先度ビット (レジスタ 0x00 のビット[1]) に基づいて動作します。ビットが「0」に設定されている場合、最も重要なのは電圧レギュレーションを維持することです。電圧モード優先度モードでは、オンチップ熱散逸を管理するよう注意する必要があります。ビットが「1」に設定されている場合、昇圧は有効な LED の駆動に最適化したレベルにレギュレーションできます。LED 駆動優先度モードでは、LED 駆動が終了すると、出力電圧はターゲット電圧モードレベルに戻ります。

電圧モードでは、ピークスイッチノード電圧に起因する各モードの電流制限があります。スナバに 1Ω の抵抗と 4nF の容量を使用すると、最大許容電流は次のようになります：

- 4.0V モード = 3A ピーク電流
- 4.5V モード = 1.5A ピーク電流
- 5.0V モード = 750mA ピーク電流
- 5.2V モード = 非推奨

6.4.5 モード遷移

LM3645 はモード間を即座に遷移できます。最初にスタンバイに移行してモードからモードに移行するのがベストプラクティスです。スタンバイ期間にすると、入力電流と出力電圧の過渡を最小限に抑えられ、すべてのタイマとステートマシンを全体的にリセットできます。また、適切なタイミングと同期のために、スタンバイ状態の間にすべての外部制御ピンを 0 にする必要があります。

6.4.6 昇圧動作

6.4.6.1 スタートアップ (デバイスを有効化)

LM3645 モードをオンにするには、どのモードが有効であるかに応じて、制御レジスタ 1、制御レジスタ 2、D_Mode レジスタ、ストローブ制御レジスタを組み合わせます。スタートアップ時に、V_{OUT} が V_{IN} を下回ると内部の同期 P チャネル MOSFET が電流ソースとしてオンになり、出力コンデンサに 200mA (標準値) を供給します。この期間中、電流ソース (LED) はオフです。出力コンデンサ両端の電圧が 2.2V (標準値) に達すると、電

Copyright © 2026 Texas Instruments Incorporated

流ソースがオンになります。ターンオン時に、LED 出力が無効な状態で電圧モードが有効にされない限り、ターゲット LED 電流に達するまで電流ソースは各 FLASH または TORCH レベルに入りますま。これにより、デバイスのターンオンが制御され、V_{IN} 電源からの突入電流が制限されます。

6.4.6.2 パスモード

LM3645 はパスモードで起動し、レギュレーションの維持に昇圧モードが必要になるまでその状態を維持します。V_{OUT} と V_{LED} の電圧差が V_{HR} を下回ると、デバイスは昇圧モードに切り替わります。パスモードでは昇圧コンバータはスイッチングせず、同期 P チャネル MOSFET が完全にオンになり、V_{OUT} は V_{IN} - I_{LED} × R_{PMOS} まで上昇します。パスモードでは、インダクタ電流はピーク電流制限によって制限されません。

6.4.6.3 出力電圧レギュレーション

LED 駆動モードでは、出力電圧から LED 電圧を引いた値がターゲット電流ソースのヘッドルーム電圧よりも大きい場合、LM3645 昇圧はパスモードで動作します。出力がパスモードで動作できなくなる場合、DC/DC 昇圧がオンになり、有効なすべての出力が定期的に監視され、最大順方向電圧 LED を使用した出力が常に適切なヘッドルーム電圧に達するようになります。

電圧駆動モードでは、出力電圧が入力電圧より低い限り、出力は常にターゲット値にレギュレーションされます。入力電圧が出力電圧より高い場合、デバイスはレギュレーションされず、パスモードで動作します。

表 6-2. 出力電圧割り当て表

電圧モード EN	出力モード優先度	LED 電流オン	IR モード有効	出力レベル
0	X	0	0	ディセーブル
0	X	0	1	プリチャージモード (V_{OUT} = V_{IN})
0	X	1	X	V_{OUT} = V_{LED} + V_{HR}。最も高い有効な LED が出力電圧を設定
1	0	X	X	出力は電圧モード電圧ビットで指定されるレギュレーション電圧に設定
1	1	0	X	出力は電圧モード電圧ビットで指定されるレギュレーション電圧に設定
1	1	1	X	V_{OUT} = V_{LED} + V_{HR}。最も高い有効な LED が出力電圧を設定

Copyright © 2026 Texas Instruments Incorporated

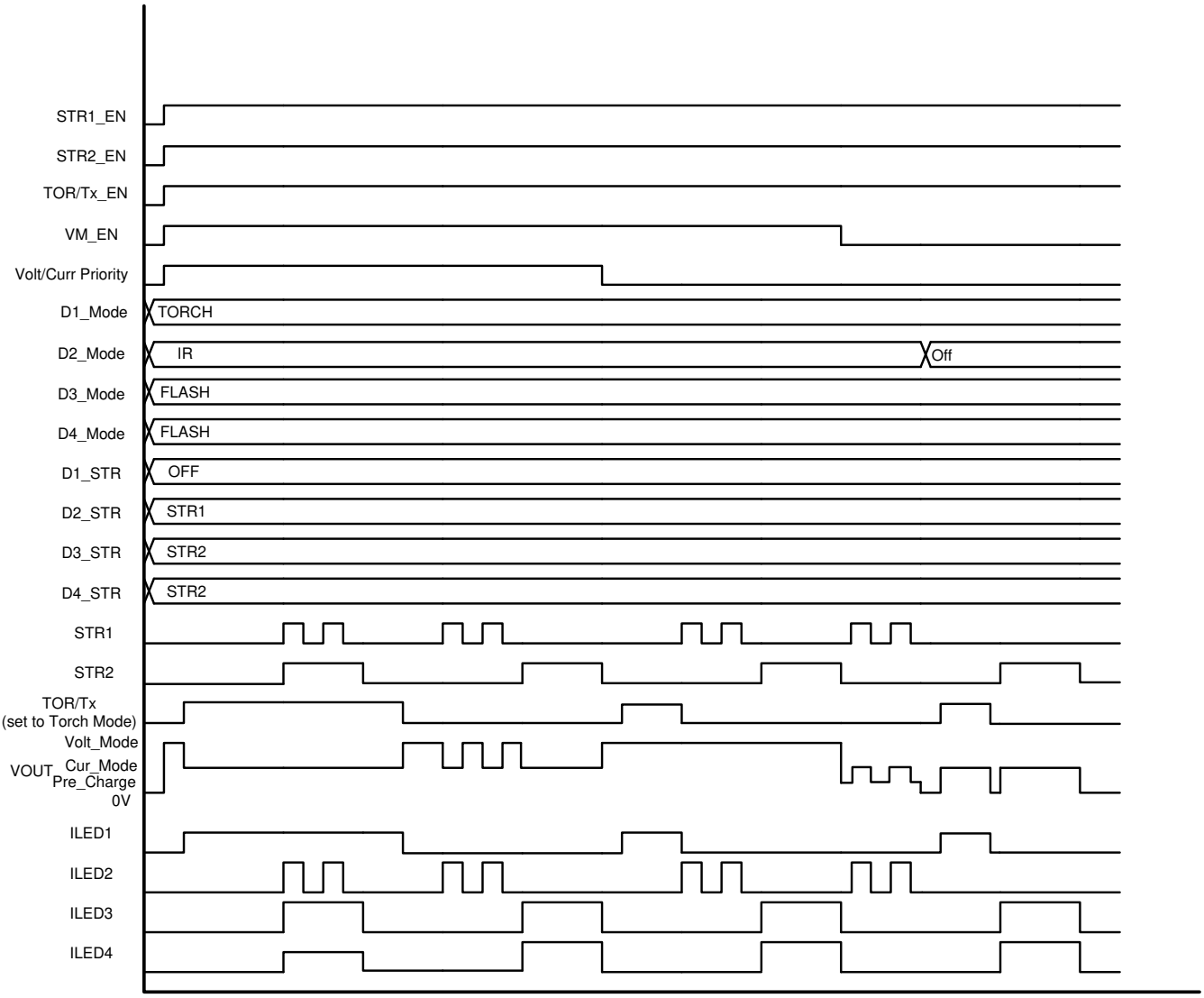


図 6-9. 出力電圧およびモード図

6.5 プログラミングと制御

6.5.1 Dx_EN ビット

LED に電流を流すには、構成レジスタ 2 の適切な Dx_EN ビットをロジック「1」(レジスタ 0x01 のビット [3:0]) に設定する必要があります。有効化すると、ピンをセットしたモード (DMODE レジスタ) に基づいて Dx 出力が動作します。Dx_EN ビットが「0」にセットされている場合、出力モードに関係なく出力はオフのままになります。I2C 制御フラッシュイベントの終了時にタイムアウトが発生すると、Dx_EN ビットは自動クリアされます。I2C 制御フラッシュ中にモードが変更されると、Dx_EN ビットは自動クリアされません。ストローブピンとともに使用する場合は、故障イベントが発生しない限り、Dx_EN ピンは自動的にリセットされません。

6.5.2 STR1 と STR2 の使用

フラッシュまたは IR モードで 4 つの LED 出力を有効にするための、2 つの外部同期ストローブピンが用意されています。4 つの各出力は、ストローブ制御レジスタ (レジスタ 0x03 のビット[7:0]) を介していずれかのストローブピンに割り当てることができます。ストローブピンに割り当てられた各出力は、同じ LED モード (すべてのラッシュまたはすべて IR) に設定する必要があります。**また、出力を両方のストローブピンに割り当てることはできません。**D1 が STR1 に割り当てられている場合は、STR2 に割り当てないでください。

Copyright © 2026 Texas Instruments Incorporated

LM3645 がすでに有効化されている場合、レベルまたはエッジモードのいずれかの最小ストローブ期間を 10µs にする必要があります。この制約は、フラッシュと IR モードの両方の動作に適用されます。LM3645 がスタンバイ状態で、いずれかのストローブピンがアサートされる場合は、ストローブ期間を 1ms 以上にして、昇圧が適切なレベルに達するまでの時間を十分確保し、LED への電流を安定化できるようにすることを推奨します。

注

各ストローブピンに割り当てられた出力を有効にする前に、STR1 ピンと STR2 ピンを Low に保持することを推奨します。

表 6-3. ストローブ制御の真理値表

STRx EN	STRx ピン	Dx モード	アクション
X	X	オフ	オフ
0	X	IR	IR PreCharge モード、I2C
0	X	フラッシュ	フラッシュ、I2C
1	0	IR	IR PreCharge モード、I2C
1	1	IR	IR 電流パルスモード、ストローブ制御
1	0	フラッシュ	オフ
1	1	フラッシュ	フラッシュ、ストローブ制御

6.5.3 TOR/TX の使用

TOR/TX ピンをハードウェア制御トーチが有効な状態で (レジスタ 0x01 のビット [7:6]) 使用するよう構成する場合、ダイオードモードレジスタ (レジスタ 0x02 のビット [7:0]) のトーチモードに割り当てられたすべての出力が、外部ピンによって有効または無効にされます。

注

トーチ構成にしている場合、トーチモードに割り当てられた出力を有効化する前に、TOR/TX ピンを Low に保持することを推奨します。

表 6-4. トーチ制御の真理値表

TOR EN	TOR/TX モード	TOR ピン	Dx モード	アクション
0	X	0	オフ	オフ
0	X	X	トーチ	トーチ、I2C 制御
1	0	X	トーチ	トーチ、I2C 制御
1	1	0	トーチ	オフ
1	1	1	トーチ	外部的に有効にするトーチモード

Copyright © 2026 Texas Instruments Incorporated

6.5.4 制御状態図

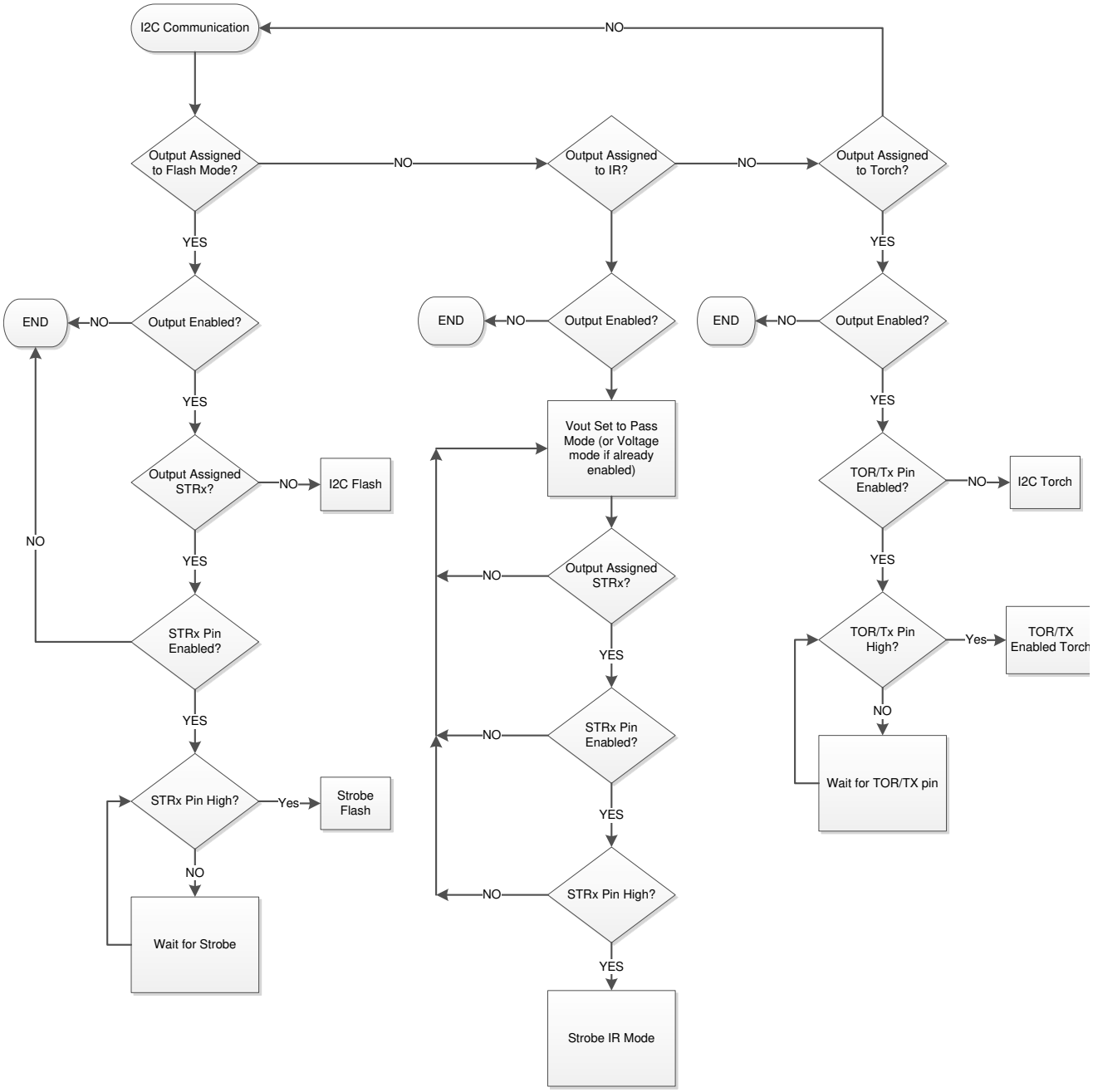


図 6-10. モード制御図

Copyright © 2026 Texas Instruments Incorporated

6.5.5 I²C 互換インターフェイス

6.5.5.1 データの有効性

SDA のデータは、クロック信号 (SCL) の HIGH 期間中は安定している必要があります。言い換えれば、データラインの状態は、SCL が LOW のときにしか変更できません。

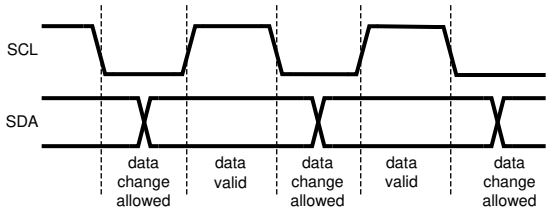


図 6-11. データ有効性を示すデータ

コントローラの VIO ラインと SDA の間のプルアップ抵抗は、SDA の V_{OL} 要件を満たすため、[**(VIO - V_{OL}) / 3 mA**] より大きくする必要があります。大きなプルアップ抵抗を使用すると、遅いエッジの小さなスイッチング電流になります。小さなプルアップを使用すると、速いエッジの大きなスイッチング電流になります。

6.5.5.2 START 条件と STOP 条件

START 条件と STOP 条件により、I²C セッションの開始と終了を規定します。START 条件は、SCL ラインが HIGH の間に SDA 信号が HIGH から LOW へ遷移することと定義されています。STOP 条件は、SCL が HIGH の間に SDA 信号が LOW から HIGH へ遷移することと定義されています。I²C マスタは常に START 条件と STOP 条件を生成します。I²C バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。データ転送中、I²C マスタは、繰り返し START 条件を生成できます。最初の START 条件と 反復された START 条件は、機能的には同じです。

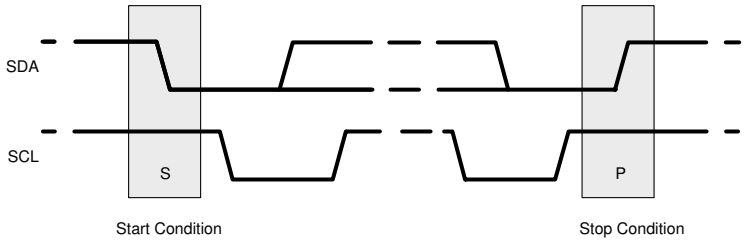


図 6-12. START 条件と STOP 条件

6.5.5.3 データの転送

SDA ライン上の各バイトは 8 ビット長にする必要があり、最上位ビット (MSB) が最初に転送されます。データの各バイトには、アクノリッジ· ビットが続きます。アクノリッジ関連のクロック パルスはマスタにより生成されます。アクノリッジ クロック パルスの間に、マスタは SDA ラインを解放します(HIGH)。LM3645 は、9 番目のクロックパルスの間に SDA ラインをプルダウンして、アクノリッジを通知します。LM3645 は、各バイトが受信された後、アクノリッジを生成します。デバイスからデータを読み取った後は、アクノリッジは作成されません。

START 条件の後、I²C マスタはチップアドレスを送信します。このアドレスは 7 ビット長で、8 番目のビットがデータ方向ビット (R/W) として続きます。LM3645 の 7 ビットアドレスは 0x65 です。8 番目のビットについては、「0」は WRITE、「1」は READ を示します。2 番目のバイトで、データが書き込まれるレジスタを選択します。3 番目のバイトには、選択したレジスタに書き込むデータが含まれます。

Copyright © 2026 Texas Instruments Incorporated

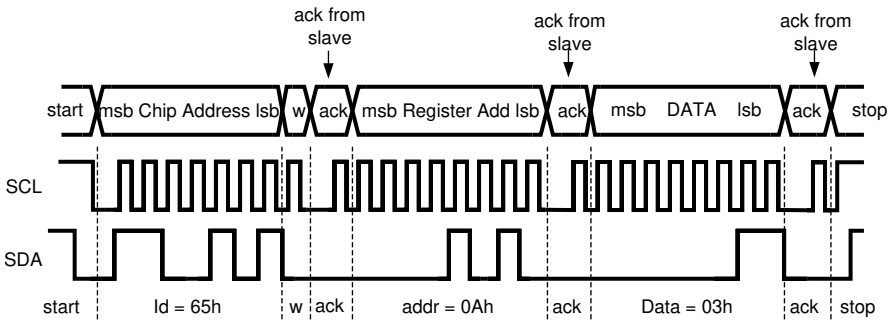


図 6-13. 書き込みサイクル W = 書き込み (SDA = "0") R = 読み取り (SDA = "1") Ack = アクノリッジ (マスタまたはスレーブのいずれかで SDA プルダウン) ID = チップアドレス、LM3645 では 65h

6.5.5.4 I²C 互換チップアドレス

LM3645 のデバイスアドレスは 1100101 (0x65) です。START 条件の後、I²C 互換マスタは 7 ビットアドレスに続き、8 番目の読み取りまたは書き込みビット (R/W) を送信します。R/W = 0 は書き込みを示し、R/W = 1 は読み取りを示します。デバイスアドレスに続く 2 番目のバイトで、データを書き込むレジスタアドレスを選択します。3 番目のバイトには、選択したレジスタのデータが含まれます。

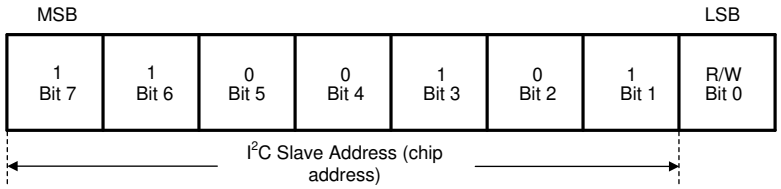


図 6-14. I²C 互換チップアドレス

6.6 レジスタの説明

Copyright © 2026 Texas Instruments Incorporated

6.6.1 MainReg レジスタ

表 6-5 に、MainReg レジスタに対してメモリマップされたレジスタを示します。表 6-5 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 6-5. MAINREG レジスタ

アドレス	略称	レジスタ名	セクション
0x0	CTRL_REG1	制御レジスタ 1	表示
0x1	CTRL_REG2	制御レジスタ 2	表示
0x2	D_MODE_REG	ダイオードモードレジスタ	表示
0x3	STR_CTRL_REG	ストローブ制御レジスタ	表示
0x4	STR_TIME_REG	ストローブタイミングレジスタ	表示
0x5	D1_FLASH_REG	D1 フラッシュ電流レジスタ	表示
0x6	D2_FLASH_REG	D2 フラッシュ電流レジスタ	表示
0x7	D3_FLASH_REG	D3 フラッシュ電流レジスタ	表示
0x8	D4_FLASH_REG	D4 フラッシュ電流レジスタ	表示
0x9	D1_TORCH_REG	D1 トーチ電流レジスタ	表示
0xA	D2_TORCH_REG	D2 トーチ電流レジスタ	表示
0xB	D3_TORCH_REG	D3 トーチ電流レジスタ	表示
0xC	D4_TORCH_REG	D4 トーチ電流レジスタ	表示
0xD	NTC_MODE_REG	NTC 制御レジスタ	表示
0xE	NTC_ASSIGN_REG	NTC 割り当てレジスタ	表示
0xF	NTC_VOLT_REG	NTC 電圧レジスタ	表示
0x10	NTC_READ_REG	NTC 読み取りレジスタ	表示
0x11	IVFM_SET_REG	入力電圧モニタレジスタ	表示
0x12	CUR_RAMP_REG	電流ランプレジスタ	表示
0x13	FAULT_CTRL_REG	故障制御レジスタ	表示
0x14	FLAG_RPT_REG	フラグレポートレジスタ	表示
0x15	VOLT_FAULT_REG	電圧故障レポートレジスタ	表示
0x16	THERM_FAULT_REG	サーマル故障レポートレジスタ	表示
0x17	LAST_CUR_REG1	最終調整電流レジスタ D1	表示
0x18	LAST_CUR_REG2	最終調整電流レジスタ D2	表示
0x19	LAST_CUR_REG3	最終調整電流レジスタ D3	表示
0x1A	LAST_CUR_REG4	最終調整電流レジスタ D4	表示
0x1B	DEV_INFO_REG	デバイス情報レジスタ	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 6-6 に、このセクションでアクセス タイプに使用しているコードを示します。

表 6-6. MainReg アクセスタイプコード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

6.6.1.1 CTRL_REG1 レジスタ (アドレス = 0x0) [リセット = 0x80]

図 6-15 に、CTRL_REG1 を示し、表 6-7 に、その説明を示します。

概略表に戻ります。

CTRL_REG1 レジスタは、電圧出力モードで動作中の制御を処理し、DC/DC 昇圧コンバータに関連するパラメータを設定します

図 6-15. CTRL_REG1 レジスタ

7	6	5	4	3	2	1	0
VM_Voltage		Freq_Select	Curr_Lim		Boost_Mode	Mode_Priority	VM_EN
R/W-2b10		R/W-1b0	R/W-2b00		R/W-1b0	R/W-1b0	R/W-1b0

表 6-7. CTRL_REG1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	VM_Voltage	R/W	2b10	電圧モードの値 2b00 = 4.0 V 2b01 = 4.5V。最大出力電流 = 1.5A 2b10 = 5.0V。最大出力電流 = 0.75A 2b11 = 5.2V。非推奨
5	Freq_Select	R/W	1b0	DC/DC スイッチング周波数を設定 1b0 = 2MHz 1b1 = 4MHz
4-3	Curr_Lim	R/W	2b00	インダクタ電流制限 2b00 = 2A 2b01 = 3A 2b10 = 4A 2b11 = 5A
2	Boost_Mode	R/W	1b0	昇圧モード 1b0 = 自動 1b1 =強制パス
1	Mode_Priority	R/W	1b0	出力モード優先度イネーブル 1b0 = 電圧モードの優先度 1b1 = LED 駆動の優先度
0	VM_EN	R/W	1b0	電圧モードイネーブル 1b0 = ディスエーブル 1b1 = イネーブル

Copyright © 2026 Texas Instruments Incorporated

6.6.1.2 CTRL_REG2 レジスタ (アドレス = 0x1) [リセット = 0x0]

図 6-16 に、CTRL_REG2 を示し、表 6-8 に、その説明を示します。

概略表に戻ります。

CTRL_REG2 は入力ピンと出力ピンを構成します。Dx_EN ビットは Dx 電流ソースを有効にするかどうかを決定し、上位 4 ビットは Strobe1、Strobe2、Tor/Tx ピンを有効化/無効化します。Dx_EN ビットが「1」に設定され、有効な出力がストローブピンまたは Tor/Tx ピンのいずれかに割り当てられている場合、外部制御ピンが「1」に設定されるまで LED はオフのままです。Dx_EN ビットが「1」に設定され、その出力が外部制御ピンに割り当てられていない場合、デバイスはその出力に割り当てられたターンオンシーケンスを開始します。外部制御ピンと組み合わせて使用すると、故障またはタイムアウトが発生するまで、Dx_EN ピンは「1」 (イネーブルの場合) に設定されたままになります。外部制御ピンを使用せず、故障またはタイムアウトが発生した場合、デバイスは問題の出力の Dx_EN ビットを自動的にクリアします。

図 6-16. CTRL_REG2 レジスタ

7	6	5	4	3	2	1	0
TOR/TX_Mode	TOR/TX_EN	STR2_EN	STR1_EN	D4_EN	D3_EN	D2_EN	D1_EN
R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0

表 6-8. CTRL_REG2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	TOR/TX_Mode	R/W	1b0	トーチまたは Tx モード選択 1b0 = Tx モード 1b1 =トーチモード
6	TOR/TX_EN	R/W	1b0	Tor/Tx ピンイネーブル 1b0 = ディスエーブル 1b1 = イネーブル
5	STR2_EN	R/W	1b0	Strobe2 対応 1b0 = ディスエーブル 1b1 = イネーブル
4	STR1_EN	R/W	1b0	Strobe1 ピンイネーブル 1b0 = ディスエーブル 1b1 = イネーブル
3	D4_EN	R/W	1b0	D4 出力イネーブル 1b0 = ディスエーブル 1b1 = イネーブル
2	D3_EN	R/W	1b0	D3 出力イネーブル 1b0 = ディスエーブル 1b1 = イネーブル
1	D2_EN	R/W	1b0	D2 = 出力ピンイネーブル 1b0 = ディスエーブル 1b1 = イネーブル

Copyright © 2026 Texas Instruments Incorporated

表 6-8. CTRL_REG2 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	D1_EN	R/W	1b0	D1 = 出力ピンイネーブル 1b0 = ディスエーブル 1b1 = イネーブル

Copyright © 2026 Texas Instruments Incorporated

6.6.1.3 D_MODE_REG レジスタ (アドレス = 0x2) [リセット = 0x0]

図 6-17 に、D_MODE_REG を示し、表 6-9 に、その説明を示します。

概略表に戻ります。

D_MODE_REG は各電流ソース出力のモード性能を設定します。DC/DC 昇圧はアクティブモードおよび LED イネーブルに基づいて調整されます。最も高い出力電圧を必要とするモードが優先されます。

図 6-17. D_MODE_REG レジスタ

7	6	5	4	3	2	1	0
D4_MODE		D3_MODE		D2_MODE		D1_MODE	
R/W-2b00		R/W-2b00		R/W-2b00		R/W-2b00	

表 6-9. D_MODE_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	D4_MODE	R/W	2b00	2b00 = オフ 2b01 = IR 2b10 =トーチ 2b11 = フラッシュ
5-4	D3_MODE	R/W	2b00	2b00 = オフ 2b01 = IR 2b10 =トーチ 2b11 = フラッシュ
3-2	D2_MODE	R/W	2b00	2b00 = オフ 2b01 = IR 2b10 =トーチ 2b11 = フラッシュ
1-0	D1_MODE	R/W	2b00	2b00 = オフ 2b01 = IR 2b10 =トーチ 2b11 = フラッシュ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.4 STR_CTRL_REG レジスタ (アドレス = 0x3) [リセット = 0x0]

図 6-18 に、STR_CTRL_REG を示し、表 6-10 に、その説明を示します。

概略表に戻ります。

STR_CTRL_REG は、2 つのストローブピンのいずれかがアクティブになったときに、どの電流ソースが有効になるかを割り当てます。Dx 出力は、一度に 1 つのストローブピンにのみ割り当てることができます。

図 6-18. STR_CTRL_REG レジスタ

7	6	5	4	3	2	1	0
D4_STR2	D3_STR2	D2_STR2	D1_STR2	D4_STR1	D3_STR1	D2_STR1	D1_STR1
R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0

表 6-10. STR_CTRL_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	D4_STR2	R/W	1b0	D4 は STR2 により制御 1b0 = ディスエーブル 1b1 = イネーブル
6	D3_STR2	R/W	1b0	D3 は STR2 により制御 1b0 = ディスエーブル 1b1 = イネーブル
5	D2_STR2	R/W	1b0	D2 は STR2 により制御 1b0 = ディスエーブル 1b1 = イネーブル
4	D1_STR2	R/W	1b0	D1 は STR2 により制御 1b0 = ディスエーブル 1b1 = イネーブル
3	D4_STR1	R/W	1b0	D4 は STR1 により制御 1b0 = ディスエーブル 1b1 = イネーブル
2	D3_STR1	R/W	1b0	D3 は STR1 により制御 1b0 = ディスエーブル 1b1 = イネーブル
1	D2_STR1	R/W	1b0	D2 は STR1 により制御 1b0 = ディスエーブル 1b1 = イネーブル
0	D1_STR1	R/W	1b0	D1 は STR1 により制御 1b0 = ディスエーブル 1b1 = イネーブル

Copyright © 2026 Texas Instruments Incorporated

6.6.1.5 STR_TIME_REG レジスタ (アドレス = 0x4) [リセット = 0xA]

図 6-19 に、STR_TIME_REG を示し、表 6-11 に、その説明を示します。

概略表に戻ります。

STR_TIME_REG はフラッシュのタイムアウト期間とストローブのタイプを設定します

図 6-19. STR_TIME_REG レジスタ

7	6	5	4	3	2	1	0
STR2_LE	STR1_LE	TO_DISABLE	FTO_MULT	FTO_DUR			
R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-4b1010			

表 6-11. STR_TIME_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	STR2_LE	R/W	1b0	STR2 レベルまたはエッジトリガ 1b0 = レベル 1b1 = エッジ
6	STR1_LE	R/W	1b0	STR1 レベルまたはエッジトリガ 1b0 = レベル 1b1 = エッジ
5	TO_DISABLE	R/W	1b0	タイムアウトディスエーブル 1b0 =タイムアウトイネーブル 1b1 =タイムアウトディスエーブル
4	FTO_MULT	R/W	1b0	4× タイムアウト乗算器 1b0 = 1x ゲイン 1b1 = 4x ゲイン

Copyright © 2026 Texas Instruments Incorporated

表 6-11. STR_TIME_REG レジスタフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
3-0	FTO_DUR	R/W	4b1010	フラッシュタイムアウト期間 4b0000 = 10ms 4b0001 = 20ms 4b0010 = 30ms 4b0011 = 40ms 4b0100 = 50ms 4b0101 = 60ms 4b0110 = 70ms 4b0111 = 80ms 4b1000 = 90ms 4b1001 = 100ms 4b1010 = 150ms (デフォルト) 4b1011 = 200ms 4b1100 = 250ms 4b1101 = 300ms 4b1110 = 350ms 4b1111 = 400ms

Copyright © 2026 Texas Instruments Incorporated

6.6.1.6 D1_FLASH_REG レジスタ (アドレス = 0x5) [リセット = 0x0]

図 6-20 に、D1_FLASH_REG を示し、表 6-12 に、その説明を示します。

概略表に戻ります。

D1_FLASH_REG は必要なフラッシュおよび IR 電流レベルを設定します

図 6-20. D1_FLASH_REG レジスタ

7	6	5	4	3	2	1	0
D1_FLASH							
R/W-8b00000000							

表 6-12. D1_FLASH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D1_FLASH	R/W	8b00000000	ILED = [7.8(mA) x コード (10 進数)] + 7.325mA

6.6.1.7 D2_FLASH_REG レジスタ (アドレス = 0x6) [リセット = 0x0]

図 6-21 に、D2_FLASH_REG を示し、表 6-13 に、その説明を示します。

概略表に戻ります。

D2_FLASH_REG は必要なフラッシュおよび IR 電流レベルを設定します

図 6-21. D2_FLASH_REG レジスタ

7	6	5	4	3	2	1	0
D2_FLASH							
R/W-8b00000000							

表 6-13. D2_FLASH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D2_FLASH	R/W	8b00000000	ILED = [7.8(mA) x コード (10 進数)] + 7.325mA

Copyright © 2026 Texas Instruments Incorporated

6.6.1.8 D3_FLASH_REG レジスタ (アドレス = 0x7) [リセット = 0x0]

図 6-22 に、D3_FLASH_REG を示し、表 6-14 に、その説明を示します。

概略表に戻ります。

D3_FLASH_REG は必要なフラッシュおよび IR 電流レベルを設定します

図 6-22. D3_FLASH_REG レジスタ

7	6	5	4	3	2	1	0
D3_FLASH							
R/W-8b00000000							

表 6-14. D3_FLASH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D3_FLASH	R/W	8b00000000	ILED = [7.8(mA) x コード (10 進数)] + 7.325mA

6.6.1.9 D4_FLASH_REG レジスタ (アドレス = 0x8) [リセット = 0x0]

図 6-23 に、D4_FLASH_REG を示し、表 6-15 に、その説明を示します。

概略表に戻ります。

D4_FLASH_REG は必要なフラッシュおよび IR 電流レベルを設定します

図 6-23. D4_FLASH_REG レジスタ

7	6	5	4	3	2	1	0
D4_FLASH							
R/W-8b00000000							

表 6-15. D4_FLASH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D4_FLASH	R/W	8b00000000	ILED = [7.8(mA) x コード (10 進数)] + 7.325mA

Copyright © 2026 Texas Instruments Incorporated

6.6.1.10 D1_TORCH_REG レジスタ (アドレス = 0x9) [リセット = 0x0]

図 6-24 に、D1_TORCH_REG を示し、表 6-16 に、その説明を示します。

概略表に戻ります。

D1_TORCH_REG は、必要な D1 トーチ電流レベルを設定します

図 6-24. D1_TORCH_REG レジスタ

7	6	5	4	3	2	1	0
D1_Torch							
R/W-8b00000000							

表 6-16. D1_TORCH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D1_Torch	R/W	8b00000000	ILED = [1.41(mA) x コード (10 進数)] + 0.525mA

6.6.1.11 D2_TORCH_REG レジスタ (アドレス = 0xA) [リセット = 0x0]

図 6-25 に、D2_TORCH_REG を示し、表 6-17 に、その説明を示します。

概略表に戻ります。

D2_TORCH_REG は、必要な D2 トーチ電流レベルを設定します

図 6-25. D2_TORCH_REG レジスタ

7	6	5	4	3	2	1	0
D2_Torch							
R/W-8b00000000							

表 6-17. D2_TORCH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D2_Torch	R/W	8b00000000	ILED = [1.41(mA) x コード (10 進数)] + 0.525mA

Copyright © 2026 Texas Instruments Incorporated

6.6.1.12 D3_TORCH_REG レジスタ (アドレス = 0xB) [リセット = 0x0]

図 6-26 に、D3_TORCH_REG を示し、表 6-18 に、その説明を示します。

概略表に戻ります。

D3_TORCH_REG は、必要な D3 トーチ電流レベルを設定します

図 6-26. D3_TORCH_REG レジスタ

7	6	5	4	3	2	1	0
D3_Torch							
R/W-8b00000000							

表 6-18. D3_TORCH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D3_Torch	R/W	8b00000000	ILED = [1.41(mA) x コード (10 進数)] + 0.525mA

6.6.1.13 D4_TORCH_REG レジスタ (アドレス = 0xC) [リセット = 0x0]

図 6-27 に、D4_TORCH_REG を示し、表 6-19 に、その説明を示します。

概略表に戻ります。

D4_TORCH_REG は、必要な D4 トーチ電流レベルを設定します

図 6-27. D4_TORCH_REG レジスタ

7	6	5	4	3	2	1	0
D4_Torch							
R/W-8b00000000							

表 6-19. D4_TORCH_REG レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	D4_Torch	R/W	8b00000000	ILED = [1.41(mA) x コード (10 進数)] + 0.525mA

Copyright © 2026 Texas Instruments Incorporated

6.6.1.14 NTC_MODE_REG レジスタ (アドレス = 0xD) [リセット = 0x40]

図 6-28 に、NTC_MODE_REG を示し、表 6-20 に、その説明を示します。

概略表に戻ります。

NTC_MODE_REG は 2 つの NTC ブロックを有効化および無効化し、駆動電流および電流低減モードを設定します

図 6-28. NTC_MODE_REG レジスタ

7	6	5	4	3	2	1	0
NTC_Current		NTC2_MODE		NTC1_MODE		NTC2_EN	NTC1_EN
R/W-2b01		R/W-2b00		R/W-2b00		R/W-1b0	R/W-1b0

表 6-20. NTC_MODE_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	NTC_Current	R/W	2b01	2b00 = 25µA 2b01 = 50µA 2b10 = 75µA 2b11 = 100µA
5-4	NTC2_MODE	R/W	2b00	2b00 = 強制シャットダウン 2b01 = 強制トーチ 2b10 = 通知のみ 2b11 = 通知のみ
3-2	NTC1_MODE	R/W	2b00	2b00 = 強制シャットダウン 2b01 = 強制トーチ 2b10 = 通知のみ 2b11 = 通知のみ
1	NTC2_EN	R/W	1b0	1b0 = NTC2 を無効化 1b1 = NTC2 を有効化
0	NTC1_EN	R/W	1b0	1b0 = NTC1 を無効化 1b1 = NTC1 を有効化

Copyright © 2026 Texas Instruments Incorporated

6.6.1.15 NTC_ASSIGN_REG レジスタ (アドレス = 0xE) [リセット = 0x0]

図 6-29 に、NTC_ASSIGN_REG を示し、表 6-21 に、その説明を示します。

概略表に戻ります。

NTC_ASSIGN_REG は、各 Dx 出力ピンが NTC1 または NTC2 イベントに対してどのように応答するかを決定します。両方の NTC 検出ブロックに出力を割り当てることはできません。

図 6-29. NTC_ASSIGN_REG レジスタ

7	6	5	4	3	2	1	0
NTC2_D4	NTC2_D3	NTC2_D2	NTC2_D1	NTC1_D4	NTC1_D3	NTC1_D2	NTC1_D1
R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0	R/W-1b0

表 6-21. NTC_ASSIGN_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	NTC2_D4	R/W	1b0	1b0 = D4 無視 1b1 = D4 割り当て
6	NTC2_D3	R/W	1b0	1b0 = D3 無視 1b1 = D3 割り当て
5	NTC2_D2	R/W	1b0	1b0 = D2 無視 1b1 = D2 割り当て
4	NTC2_D1	R/W	1b0	1b0 = D1 無視 1b1 = D1 割り当て
3	NTC1_D4	R/W	1b0	1b0 = D4 無視 1b1 = D4 割り当て
2	NTC1_D3	R/W	1b0	1b0 = D3 無視 1b1 = D3 割り当て
1	NTC1_D2	R/W	1b0	1b0 = D2 無視 1b1 = D2 割り当て
0	NTC1_D1	R/W	1b0	1b0 = D1 無視 1b1 = D1 割り当て

Copyright © 2026 Texas Instruments Incorporated

6.6.1.16 NTC_VOLT_REG レジスタ (アドレス = 0xF) [リセット = 0x0]

図 6-30 に、NTC_VOLT_REG を示し、表 6-22 に、その説明を示します。

概略表に戻ります。

NTC_VOLT_REG は NTC トリップ電圧を設定します

図 6-30. NTC_VOLT_REG レジスタ

7	6	5	4	3	2	1	0
NTC2_Set				NTC1_Set			
R/W-4b0000				R/W-4b0000			

表 6-22. NTC_VOLT_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-4	NTC2_Set	R/W	4b0000	NTC2 トリップ電圧。「0000」 = 250mV、「1111」 = 1V、50mV ステップ
3-0	NTC1_Set	R/W	4b0000	NTC1 トリップ電圧。「0000」 = 250mV、「1111」 = 1V、50mV ステップ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.17 NTC_READ_REG レジスタ (アドレス = 0x10) [リセット = 0x0]

図 6-31 に、NTC_READ_REG を示し、表 6-23 に、その説明を示します。

概略表に戻ります。

NTC_READ_REG の I2C 読み取りにより、温度リードバック用 NTC1 ピンと NTC2 ピンの電圧がフェッチされます

図 6-31. NTC_READ_REG レジスタ

7	6	5	4	3	2	1	0
NTC2_READ				NTC1_READ			
R-4b0000				R-4b0000			

表 6-23. NTC_READ_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-4	NTC2_READ	R	4b0000	NTC2 トリップ電圧。「0000」 = 250mV、「1111」 = 1V、50mV ステップ
3-0	NTC1_READ	R	4b0000	NTC1 トリップ電圧。「0000」 = 250mV、「1111」 = 1V、50mV ステップ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.18 IVFM_SET_REG レジスタ (アドレス = 0x11) [リセット = 0x80]

図 6-32 に、IVFM_SET_REG を示し、表 6-24 に、その説明を示します。

概略表に戻ります。

IVFM_SET_REG は、入力電圧モニタのトリップポイント、モード、ヒステリシス、UVLO 機能を構成します。IVFM がイネーブルの場合、Flash_Ramp のランプディスエーブルオプションは使用しないでください。

図 6-32. IVFM_SET_REG レジスタ

7	6	5	4	3	2	1	0
UVLO_EN	IVFM_HYST	IVFM_THRES				IVFM_MODE	
R/W-1b1	R/W-1b0	R/W-4b0000				R/W-2b00	

表 6-24. IVFM_SET_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	UVLO_EN	R/W	1b1	1b0 = UVLO を無効化 1b1 = UVLO を有効化
6	IVFM_HYST	R/W	1b0	1b0 = 0 mV 1b1 = 50 mV
5-2	IVFM_THRES	R/W	4b0000	4b0000 = 2.5 V 4b0001 = 2.55 V 4b0010 = 2.6 V 4b0011 = 2.65 V 4b0100 = 2.7 V 4b0101 = 2.75 V 4b0110 = 2.8 V 4b0111 = 2.85 V 4b1000 = 2.9 V 4b1001 = 2.95 V 4b1010 = 3.0 V 4b1011 = 3.05 V 4b1100 = 3.1 V 4b1101 = 3.15 V 4b1110 = 3.2 V 4b1111 = 3.25 V
1-0	IVFM_MODE	R/W	2b00	2b00 = ディスエーブル 2b01 = 停止とホールド 2b10 = ダウン調整 2b11 = アップ/ダウン調整

Copyright © 2026 Texas Instruments Incorporated

6.6.1.19 CUR_RAMP_REG レジスタ (アドレス = 0x12) [リセット = 0x39]

図 6-33 に、CUR_RAMP_REG を示し、表 6-25 に、その説明を示します。

概略表に戻ります。

CUR_RAMP_REG は、トーチ、フラッシュ、IR モードでの LED 電流のランプ時間を設定します。IVFM がイネーブルの場合、Flash_Ramp のランプディスエーブルオプションは使用しないでください。

図 6-33. CUR_RAMP_REG レジスタ

7	6	5	4	3	2	1	0
RFU	IR_Ramp		Flash_Ramp		Torch_Ramp		
R/W-1b0	R/W-2b01		R/W-2b11		R/W-3b001		

表 6-25. CUR_RAMP_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	RFU	R/W	1b0	予約済み
6-5	IR_Ramp	R/W	2b01	2b00 = ランプディスエーブル 2b01 = 32µs 2b10 = 64µs 2b11 = 128µs
4-3	Flash_Ramp	R/W	2b11	2b00 = ランプディスエーブル 2b01 = 256µs 2b10 = 512µs 2b11 = 1024µs
2-0	Torch_Ramp	R/W	3b001	3b000 = ランプディスエーブル 3b001 = 1ms 3b010 = 32ms 3b011 = 64ms 3b100 = 128ms 3b101 = 256ms 3b110 = 512ms 3b111 = 1024ms

Copyright © 2026 Texas Instruments Incorporated

6.6.1.20 FAULT_CTRL_REG レジスタ (アドレス = 0x13) [リセット = 0x19]

図 6-34 に、FAULT_CTRL_REG を示し、表 6-26 に、その説明を示します。

概略表に戻ります。

NTC 故障検出、サーマルスケールバックブロック、昇圧関連の動作を有効化および無効化します

図 6-34. FAULT_CTRL_REG レジスタ

7	6	5	4	3	2	1	0
SW_RESET	RFU	THERM_SB		THERM_SB_EN	NTC_OPEN_EN	NTC_SHORT_EN	LED_SHORT_EN
R/W-1b0	R-1b0	R/W-2b01		R/W-1b1	R/W-1b0	R/W-1b0	R/W-1b1

表 6-26. FAULT_CTRL_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	SW_RESET	R/W	1b0	1b0 = リセットしない 1b1 = リセット
6	RFU	R	1b0	予約済み
5-4	THERM_SB	R/W	2b01	サーマルスケールバック 2b00 = 強制シャットダウン 2b01 = 強制トーチ 2b10 = 通知のみ 2b11 = 通知のみ
3	THERM_SB_EN	R/W	1b1	サーマルスケールバックイネーブル 1b0 = TSB ディセーブル 1b1 = TSB イネーブル
2	NTC_OPEN_EN	R/W	1b0	1b0 = NTC 開放検出ディスエーブル 1b1 = NTC　開放検出イネーブル
1	NTC_SHORT_EN	R/W	1b0	1b0 = NTC 短絡検出ディスエーブル 1b1 = NTC 短絡検出イネーブル
0	LED_SHORT_EN	R/W	1b1	1b0 = LED 短絡検出ディスエーブル 1b1 = LED 短絡検出イネーブル

Copyright © 2026 Texas Instruments Incorporated

6.6.1.21 FLAG_RPT_REG レジスタ (アドレス = 0x14) [リセット = 0x0]

図 6-35 に、FLAG_RPT_REG を示し、表 6-27 に、その説明を示します。

概略表に戻ります。

FLAG_RPT_REG は発生する可能性があるフラグイベントを報告します。これらのイベントフラグは、再起動を許可するためにクリアする必要がなく、ステータスのみです。

図 6-35. FLAG_RPT_REG レジスタ

7	6	5	4	3	2	1	0
RFU		Tx	ICL	FTO4	FTO3	FTO2	FTO1
R-2b00		R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0

表 6-27. FLAG_RPT_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	RFU	R	2b00	予約済み
5	Tx	R	1b0	送信割り込み
4	ICL	R	1b0	インダクタ電流制限
3	FTO4	R	1b0	フラッシュタイムアウト D4
2	FTO3	R	1b0	フラッシュタイムアウト D3
1	FTO2	R	1b0	フラッシュタイムアウト D2
0	FTO1	R	1b0	フラッシュタイムアウト D1

Copyright © 2026 Texas Instruments Incorporated

6.6.1.22 VOLT_FAULT_REG レジスタ (アドレス = 0x15) [リセット = 0x0]

図 6-36 に、VOLT_FAULT_REG を示し、表 6-28 に、その説明を示します。

概略表に戻ります。

VOLT_FAULT_REG レジスタは、いずれかの動作モードで発生する電圧故障を通知します。

図 6-36. VOLT_FAULT_REG レジスタ

7	6	5	4	3	2	1	0
UVLO	OVP	OUT_SHORT	IVFM_Trip	LED4_Short	LED3_Short	LED2_Short	LED1_Short
R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0

表 6-28. VOLT_FAULT_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	UVLO	R	1b0	低電圧誤動作防止
6	OVP	R	1b0	過電圧保護
5	OUT_SHORT	R	1b0	昇圧出力短絡
4	IVFM_Trip	R	1b0	入力電圧モニタがトリップ
3	LED4_Short	R	1b0	LED4 短絡検出
2	LED3_Short	R	1b0	LED3 短絡検出
1	LED2_Short	R	1b0	LED2 短絡検出
0	LED1_Short	R	1b0	LED1 短絡検出

Copyright © 2026 Texas Instruments Incorporated

6.6.1.23 THERM_FAULT_REG レジスタ (アドレス = 0x16) [リセット = 0x0]

図 6-37 に、THERM_FAULT_REG を示し、表 6-29 に、その説明を示します。

概略表に戻ります。

THERM_FAULT_REG は、いずれかの動作モードで発生する温度関連故障を報告するために使用されます

図 6-37. THERM_FAULT_REG レジスタ

7	6	5	4	3	2	1	0
NTC2_SHORT	NTC1_SHORT	NTC2_OPEN	NTC1_OPEN	NTC2_TRIP	NTC1_TRIP	TSB	TSD
R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0	R-1b0

表 6-29. THERM_FAULT_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7	NTC2_SHORT	R	1b0	NTC2 短絡
6	NTC1_SHORT	R	1b0	NTC1 短絡
5	NTC2_OPEN	R	1b0	NTC2 開放
4	NTC1_OPEN	R	1b0	NTC1 開放
3	NTC2_TRIP	R	1b0	NTC2 トリップ
2	NTC1_TRIP	R	1b0	NTC1 トリップ
1	TSB	R	1b0	サーマルスケールバック
0	TSD	R	1b0	サーマルシャットダウン

Copyright © 2026 Texas Instruments Incorporated

6.6.1.24 LAST_CUR_REG1 レジスタ (アドレス = 0x17) [リセット = 0x0]

図 6-38 に、LAST_CUR_REG1 を示し、表 6-30 に、その説明を示します。

概略表に戻ります。

電流スケールバックイベント (IVFM、サーマルスケールバックなど) が発生した場合に、報告された最後の電流値をフルスケールの一部として格納します

図 6-38. LAST_CUR_REG1 レジスタ

7	6	5	4	3	2	1	0
LAST_CUR							
R-8b00000000							

表 6-30. LAST_CUR_REG1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	LAST_CUR	R	8b00000000	最後の電流調整レジスタ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.25 LAST_CUR_REG2 レジスタ (アドレス = 0x18) [リセット = 0x0]

図 6-39 に、LAST_CUR_REG2 を示し、表 6-31 に、その説明を示します。

概略表に戻ります。

電流スケールバックイベント (IVFM、サーマルスケールバックなど) が発生した場合に、報告された最後の電流値をフルスケールの一部として格納します

図 6-39. LAST_CUR_REG2 レジスタ

7	6	5	4	3	2	1	0
LAST_CUR							
R-8b00000000							

表 6-31. LAST_CUR_REG2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	LAST_CUR	R	8b00000000	最後の電流調整レジスタ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.26 LAST_CUR_REG3 レジスタ (アドレス = 0x19) [リセット = 0x0]

図 6-40 に、LAST_CUR_REG3 を示し、表 6-32 に、その説明を示します。

概略表に戻ります。

電流スケールバックイベント (IVFM、サーマルスケールバックなど) が発生した場合に、報告された最後の電流値をフルスケールの一部として格納します

図 6-40. LAST_CUR_REG3 レジスタ

7	6	5	4	3	2	1	0
LAST_CUR							
R-8b00000000							

表 6-32. LAST_CUR_REG3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	LAST_CUR	R	8b00000000	最後の電流調整レジスタ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.27 LAST_CUR_REG4 レジスタ (アドレス = 0x1A) [リセット = 0x0]

図 6-41 に、LAST_CUR_REG4 を示し、表 6-33 に、その説明を示します。

概略表に戻ります。

電流スケールバックイベント (IVFM、サーマルスケールバックなど) が発生した場合に、報告された最後の電流値をフルスケールの一部として格納します

図 6-41. LAST_CUR_REG4 レジスタ

7	6	5	4	3	2	1	0
LAST_CUR							
R-8b00000000							

表 6-33. LAST_CUR_REG4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	LAST_CUR	R	8b00000000	最後の電流調整レジスタ

Copyright © 2026 Texas Instruments Incorporated

6.6.1.28 DEV_INFO_REG レジスタ (アドレス = 0x1B) [リセット = 0x41]

図 6-42 に、DEV_INFO_REG を示し、表 6-34 に、その説明を示します。

概略表に戻ります。

デバイス情報を格納

図 6-42. DEV_INFO_REG レジスタ

7	6	5	4	3	2	1	0
DEV_ID				REV_ID			
R-4b0100				R-4b0001			

表 6-34. DEV_INFO_REG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-4	DEV_ID	R	4b0100	デバイス ID
3-0	REV_ID	R	4b0001	改定情報

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

LM3645 は LED ごとに最大 2A の電流で 4 つのフラッシュ LED を駆動できます。LM3645 の昇圧が供給できる合計 LED 電流は 5A です (I_{LED1} + I_{LED2} + I_{LED3} + I_{LED4})。2MHz または 4MHz の DC/DC 昇圧レギュレータにより、小さい値のディスクリート外付け部品を使用できます。

7.2 代表的なアプリケーション

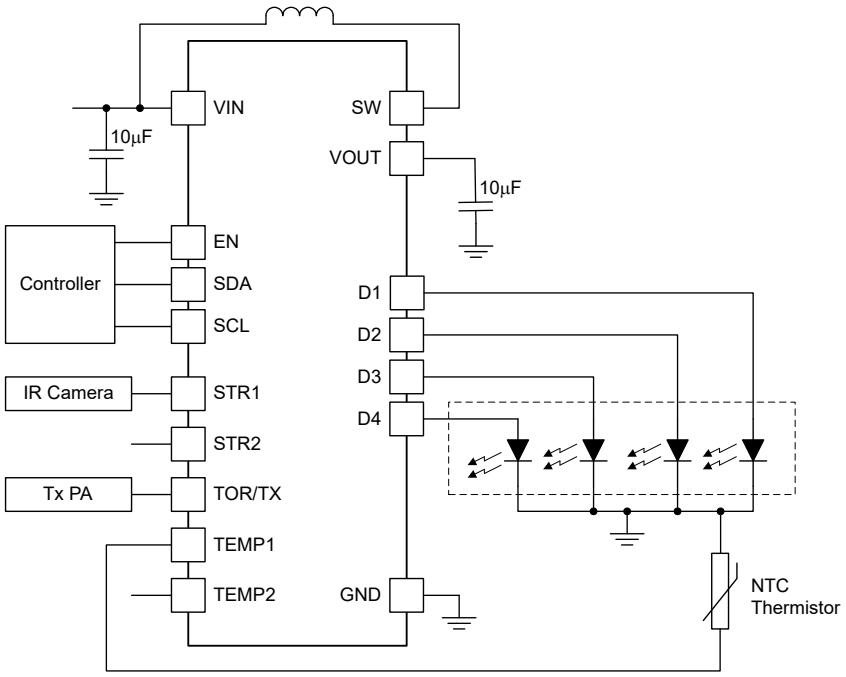


図 7-1. LM3645 の代表的なアプリケーション

7.2.1 設計要件

デフォルトのレジスタ値に基づく要件例：

設計パラメータ	数値の例
入力電圧範囲	2.3V ~ 5.5V
輝度制御	I^2C レジスタ
LED による構成	4 つの並列フラッシュ LED
昇圧スイッチング周波数	2MHz (4MHz を選択可能)
フラッシュの輝度	LED ごとに 500mA

Copyright © 2026 Texas Instruments Incorporated

7.2.2 出力制御の例

LM3645 は高度に構成でき、複数の異なる LED ドライブの使用事例に対応できます。柔軟性を示すために、さまざまな使用事例に対応するシーケンス例が用意されています。Tx 制御や NTC 相互作用などの追加機能は各モードで有効化および無効化できますが、単純化するため以下の例には含まれていません。

7.2.2.1 スタンバイ状態で開始する Strobe1 トリガ付き 4 チャネルフラッシュ

次のシーケンスは、スタンバイ状態の LM3645 で開始するフラッシュモードで、4 つの電流ソースすべてを制御する方法を示しています。

I2C アドレス	データ	備考
0x02	0xFF	出力をフラッシュモードに設定します
0x03	0x0F	Strobe1 に出力を割り当て
0x04	0x0A	STR1 をレベルストローブに構成して、フラッシュタイムアウトを 150ms に設定
0x05	0x3F	LED1 電流を 500mA に設定
0x06	0x3F	LED2 電流を 500mA に設定
0x07	0x3F	LED3 電流を 500mA に設定
0x08	0x3F	LED4 電流を 500mA に設定
0x01	0x5F	Tx が有効な状態でフラッシュモードを有効化ストローブがトリガーされるのを待機
ストローブが High になり LM3645 はフラッシュモードで動作します。STR1 が Low になる、またはタイムアウトが発生すると、フラッシュは終了します。タイムアウトが発生しない限り、それ以上の I2C 通信がなくても、ストローブイベントの繰り返しが可能です。		

7.2.2.2 I2C トーチで開始する Strobe1 トリガ付き 4 チャネルフラッシュ

次のシーケンスは、I2C トーチモードが有効にされた後、フラッシュモードで 4 つの電流ソースすべてを制御する方法を示しています。

I2C アドレス	データ	備考
0x02	0xAA	出力をトーチモードに設定
0x03	0x0F	Strobe1 に出力を割り当て
0x04	0x0A	STR1 をレベルストローブに構成して、フラッシュタイムアウトを 150ms に設定
0x05	0x3F	LED1 フラッシュ電流を 500mA に設定
0x06	0x3F	LED2 フラッシュ電流を 500mA に設定
0x07	0x3F	LED3 フラッシュ電流を 500mA に設定
0x08	0x3F	LED4 フラッシュ電流を 500mA に設定
0x09	0x20	LED1 トーチ電流を 50mA に設定
0x0A	0x20	LED2 トーチ電流を 50mA に設定
0x0B	0x20	LED3 トーチ電流を 50mA に設定
0x0C	0x20	LED4 トーチ電流を 50mA に設定
0x01	0xDF	Tx が有効な状態でトーチモードを有効化
フラッシュの準備ができるまでトーチモードを維持		
0x02	0xFF	出力をフラッシュモードに設定します。LED 電流はオフ状態に移行しストローブを待機
ストローブが High になり LM3645 はフラッシュモードで動作します。STR1 が Low になる、またはタイムアウトが発生すると、フラッシュは終了します。タイムアウトが発生しない限り、それ以上の I2C 通信がなくても、ストローブイベントの繰り返しが可能です。		

7.2.2.3 混在モードの機能

図 7-2 に、LED1 と LED2 をフラッシュモードで制御し、LED3 を IR モードに、LED4 を外部トーチモードに設定する方法を示します。

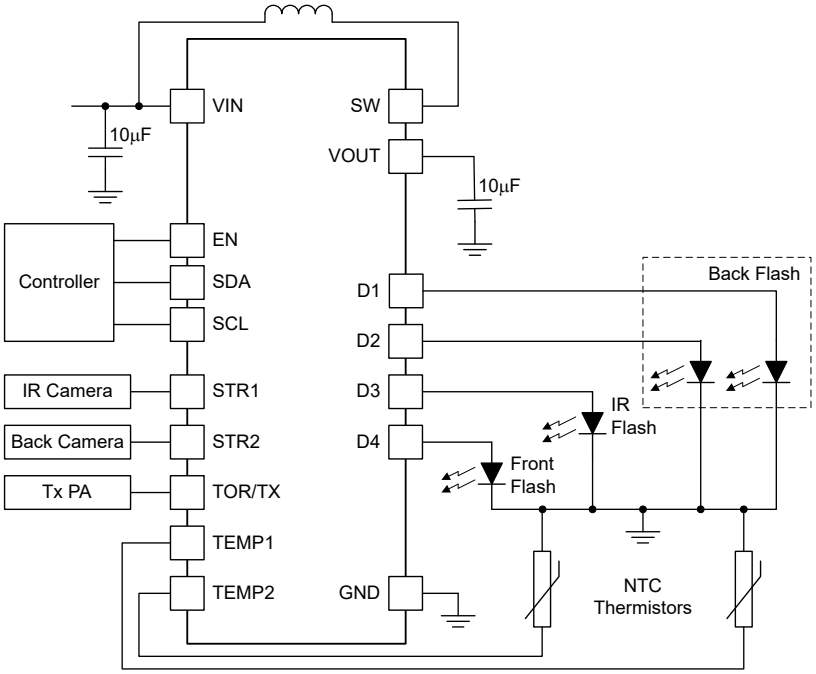


図 7-2. 混合モードの使用事例

I2C アドレス	データ	備考
0x02	0x9F	LED1 と LED2 をフラッシュモードに、LED3 を IR モードに、LED4 をトーチに設定
0x03	0x43	LED の 1 と 2 を Strobe1 に設定し、LED3 を strobe2 に設定し、LED4 はストローブに割り当てません
0x04	0x0A	STR1 をレベルストローブに構成して、フラッシュタイムアウトを 150ms に設定
0x05	0x20	LED1 フラッシュ電流を 500mA に設定
0x06	0x20	LED2 フラッシュ電流を 500mA に設定
0x07	0x80	LED3 フラッシュ電流を 1A に設定
0x0C	0x20	LED4 トーチ電流を 50mA に設定
0x01	0xFF	LED1/2/3/4 を有効にし、Strobe1、Strobe2、トーチの各ピンを有効にし、外部制御を待機

出力は IR モード (LED3) に割り当てられているため、出力に電流が供給されるまで、OUT ピンの電圧は VIN 近くまで上昇します。Strobe1 が High になると、フラッシュで LED1 と LED2 が有効になります。Strobe2 が High になると、LED3 は IR モードで動作します。TOR/TX が High になると、LED4 はトーチモードで有効になります。

7.2.2.4 電圧モードのみ

次のシーケンスは、電流ソースを無効化した状態で LM3645 を固定出力電圧モードにする方法を示しています。

I2C アドレス	データ	備考
0x00	0x99	5V、5A の電流制限と 2MHz 動作が有効な状態で電圧モードを有効にします

7.2.2.5 アドバンスト IR を使用する電圧モード

次のシーケンスでは、2 つの LED 出力を有効にして、両方のストローブピン (D1 は STR1 に割り当て、D4 は STR2 に割り当て) で LM3645 を固定出力電圧モードにする方法を示します。

I2C アドレス	データ	備考
0x02	0x41	D1 および D4 を IR モードに設定

Copyright © 2026 Texas Instruments Incorporated

0x03	0x81	D1 を STR1 に、D4 を STR2 に設定
0x04	0x20	持続時間 10ms のタイムアウトが有効
0x05	0x80	D1 電流を 1A に設定
0x08	0x80	D4 電流を 1A に設定
0x12	0x20	IR ランプ時間を 32µs に設定
0x00	0x1B	4V、5A の電流制限と 2MHz 動作が有効な状態で電圧モードを有効にします。LED 駆動の優先度
電流ソースが無効化された状態で VOUT が 4V に変化		
0x01	0x39	STR1 と STR2 が有効な状態で D1 および D4 出力が有効
ストローブピンが High になると、LED 出力への電流はターゲットまでランプします。ストローブピンが Low になると、LED 出力は電流の供給を停止し、VOUT は次のストローブパルスに対応する 4V を維持します。		

7.2.3 詳細な設計手順

7.2.3.1 スナバ要件

LM3645 では、スイッチング中の電圧スパイクを抑制するために、SW (スイッチ) ノードにスナバ回路を接続する必要があります。4nF の容量と 1Ω の抵抗を直列に接続することを推奨します。セラミックスナバコンデンサの最小電圧定格は 6.3V である必要があり、実効容量は DC バイアスの影響を考慮する必要があります。

7.2.3.2 出力コンデンサの選択

LM3645 は、単一の 10µF セラミック出力コンデンサで動作するように設計されていますが、LED 電流リップルを最小限に抑えるために 2 つの 10µF コンデンサを並列に接続することを推奨します。昇圧コンバータが動作しているときは、出力コンデンサが昇圧コンバータのオン時間中に負荷電流を供給します。NMOS スイッチがオフになると、内部の PMOS スイッチを通してインダクタエネルギーが放電され、負荷に電力を供給して、出力コンデンサの電荷が回復します。これにより、オン時間中に出力電圧が低下し、オフ時間中に出力電圧が上昇します。したがって、出力コンデンサは、負荷電流および入力/出力電圧の差動に応じて出力リップルを許容レベルに制限し、コンバータが安定するように選択します。安定した昇圧動作を維持するために、最小有効出力容量 (DC バイアス、温度、部品間のばらつきを考慮) を **3µF** よりも大きくすることを推奨します。

出力電圧リップルを小さくする場合は、22µF などの大型コンデンサや並列接続したコンデンサを使用できます。コンデンサの放電によるリップル (ΔV_Q) とコンデンサの ESR によるリップル (ΔV_{ESR}) を考慮して出力電圧リップルを推定するには、次の式を使用します：

連続導通モードの場合、コンデンサの放電による出力電圧リップルは次のようになります：

$$\Delta V_Q = \frac{I_{LED} \times (V_{OUT} - V_{IN})}{f_{SW} \times V_{OUT} \times C_{OUT}} \quad (3)$$

出力コンデンサの ESR による出力電圧リップルは、次の式で求められます：

$$\Delta V_{ESR} = R_{ESR} \times \left(\frac{I_{LED} \times V_{OUT}}{V_{IN}} + \Delta I_L \right)$$

where

$$\Delta I_L = \frac{V_{IN} \times (V_{OUT} - V_{IN})}{2 \times f_{SW} \times L \times V_{OUT}} \quad (4)$$

セラミックコンデンサでは ESR が非常に低いため、出力電圧リップルの 80% はコンデンサの放電によるもので、20% は ESR に起因すると想定されます。

7.2.3.3 入力コンデンサの選択

適切なサイズとタイプの入力コンデンサを選択すると、LM3645 昇圧コンバータのスイッチングに起因する電圧リップルを最小限に抑えることができ、通過して内部アナログ信号を破壊する可能性のある昇圧コンバータ入力ピンのノイズを低減できます。代表的なアプリケーション回路では、10µF のセラミック入力コンデンサが適切に動作します。入力コンデンサは LM3645 の入力 (IN) ピンのできるだけ近くに配置することが重要です。これ

により、入力スイッチング電流に起因してデバイスにノイズを注入する可能性のある、直列抵抗およびインダクタンスが低減します。

7.2.3.4 インダクタの選択

LM3645 は、0.47µH または 1µH のインダクタを使うように設計されています。デバイスが昇圧中 (V_{OUT} > V_{IN}) のとき、インダクタは通常、回路の効率損失で最大の領域を占めます。そのため、直列抵抗ができるだけ小さくなるインダクタを選択することが重要です。また、インダクタの飽和定格は、LM3645 の最大動作ピーク電流よりも大きい必要があります。これにより、飽和状態で動作するインダクタで発生する可能性のある過剰な効率損失を防止できます。インダクタが適切に動作して回路が性能を発揮するため、以下の計算により、LM3645 のインダクタ飽和とピーク電流制限設定が I_{PEAK} よりも大きいことを確認してください：

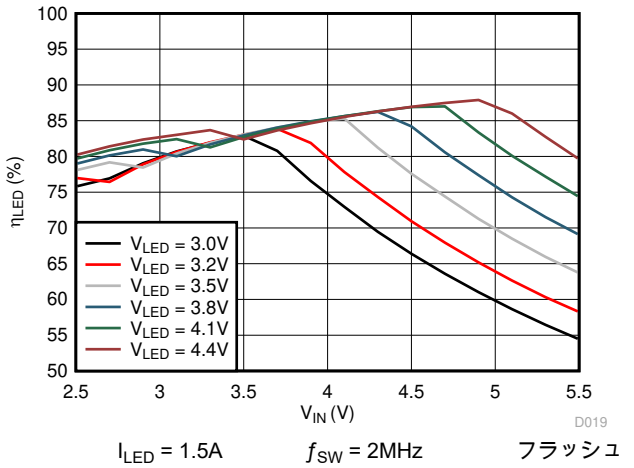
$$I_{PEAK} = \frac{I_{LOAD}}{\eta} \times \frac{V_{OUT}}{V_{IN}} + \Delta I_L \quad \text{where} \quad \Delta I_L = \frac{V_{IN} \times (V_{OUT} - V_{IN})}{2 \times f_{SW} \times L \times V_{OUT}} \tag{5}$$

ここで、

- f_{SW} = 2MHz または 4MHz

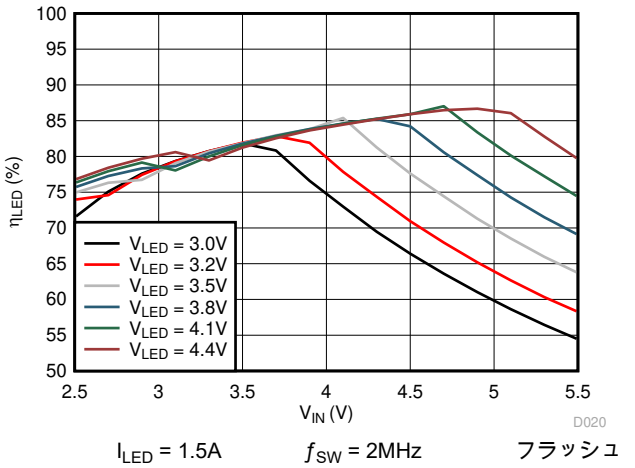
7.2.4 アプリケーション曲線

特に記述のない限り、周囲温度は 25°C、入力電圧は 3.6V、EN = V_{IN}、C_{IN} = 2 × 10µF、C_{OUT} = 2 × 10µF、L = 1µH です。



I_{LED} = 1.5A　　f_{SW} = 2MHz　　フラッシュ

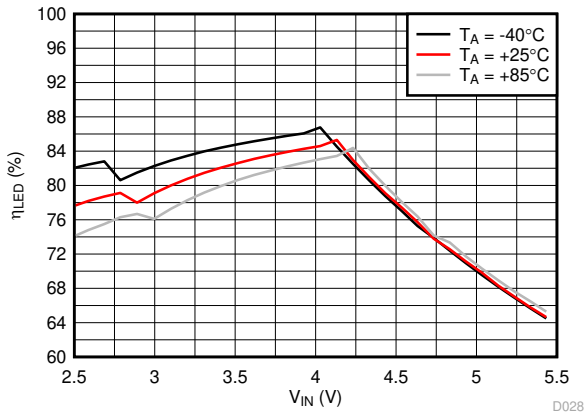
図 7-3. 2MHz LED の効率と入力電圧との関係



I_{LED} = 1.5A　　f_{SW} = 2MHz　　フラッシュ

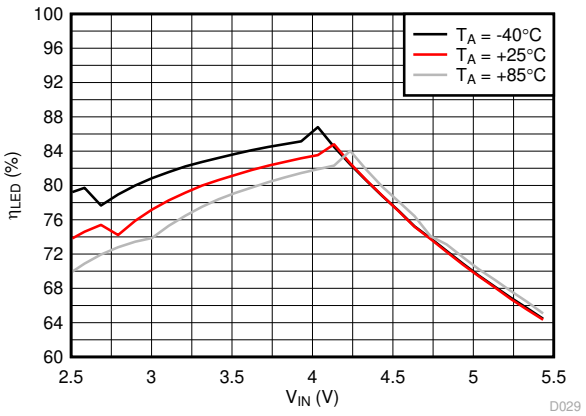
図 7-4. 4MHz LED の効率と入力電圧との関係

Copyright © 2026 Texas Instruments Incorporated



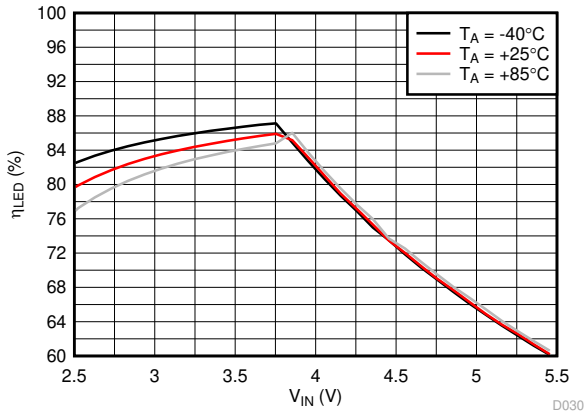
I_{LED} = 1.5A　　f_{SW} = 2MHz　　フラッシュ
V_{LED} = 3.55V

図 7-5. LED の効率と入力電圧との関係



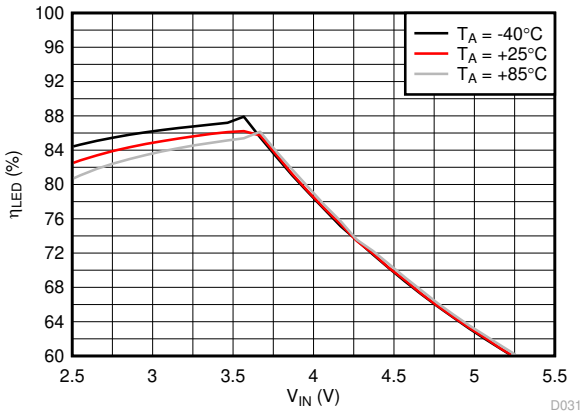
I_{LED} = 1.5A　　f_{SW} = 4MHz　　フラッシュ
V_{LED} = 3.55V

図 7-6. LED の効率と入力電圧との関係



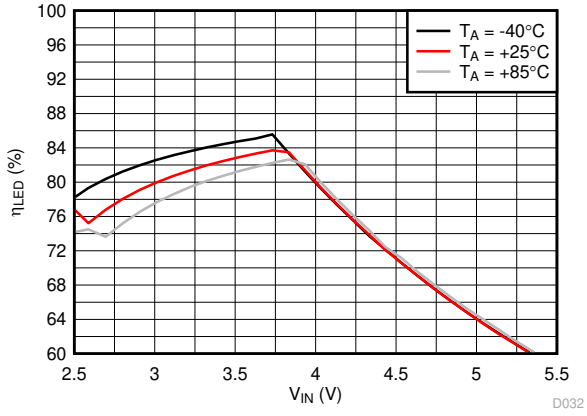
I_{LED} = 1A　　f_{SW} = 2MHz　　フラッシュ
V_{LED} = 3.32V

図 7-7. LED の効率と入力電圧との関係



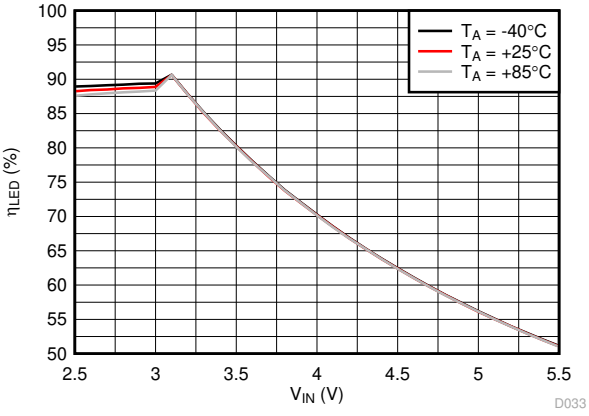
I_{LED} = 729mA　　f_{SW} = 2MHz　　フラッシュ
V_{LED} = 3.18V

図 7-8. LED の効率と入力電圧との関係



$I_{LED1\ and\ LED2}$ = 729mA　　フラッシュ
V_{LED} = 3.18V　　f_{SW} = 2MHz

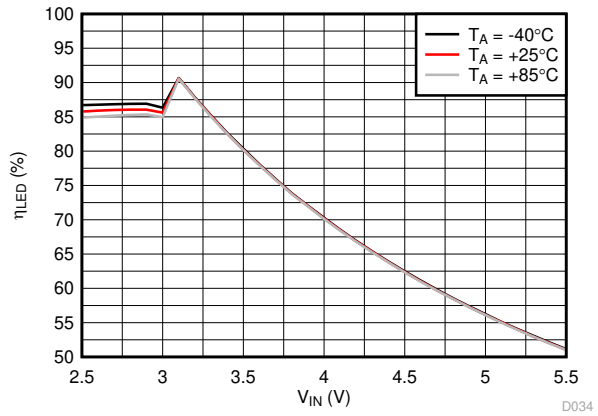
図 7-9. LED の効率と入力電圧との関係



I_{LED} = 179mA　　トーチ
V_{LED} = 2.83V　　f_{SW} = 2MHz

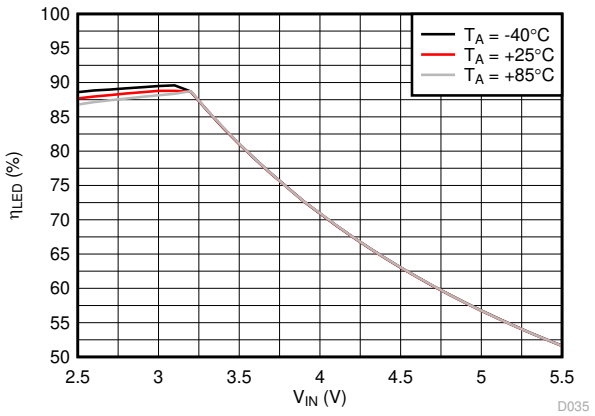
図 7-10. LED の効率と入力電圧との関係

Copyright © 2026 Texas Instruments Incorporated



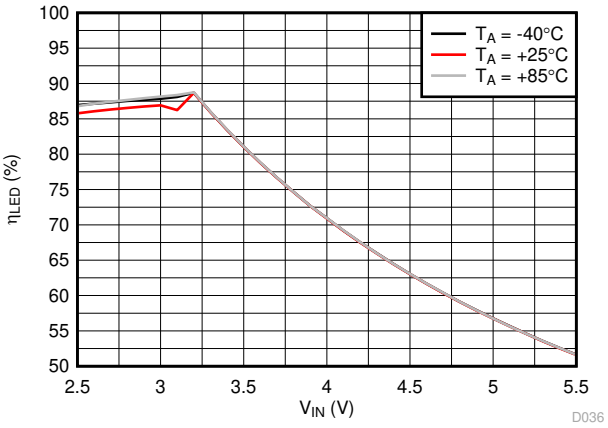
I_{LED} = 179mA f_{SW} = 4MHz
V_{LED} = 2.83V トーチ

図 7-11. LED の効率と入力電圧との関係



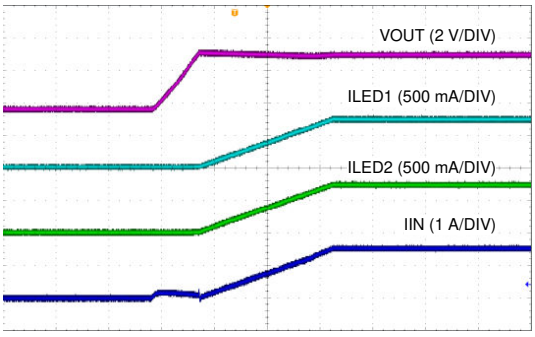
$I_{LED1\ and\ LED2}$ = 179mA f_{SW} = 2MHz
V_{LED} = 2.83V トーチ

図 7-12. LED の効率と入力電圧との関係



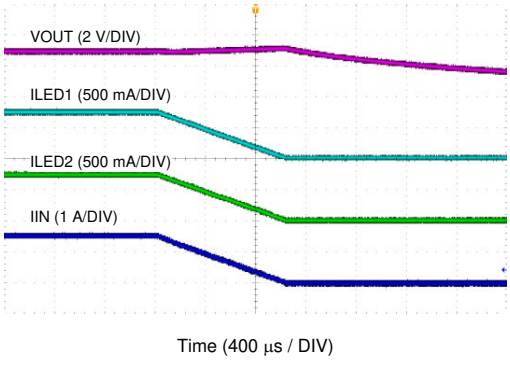
$I_{LED1\ and\ LED2}$ = 179mA f_{SW} = 4MHz
V_{LED} = 2.83V トーチ

図 7-13. LED の効率と入力電圧との関係



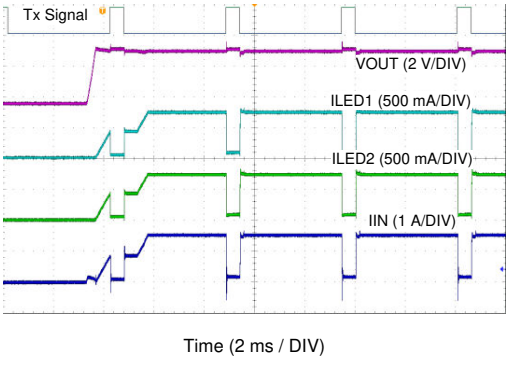
I_{LED1} = I_{LED2} = 730mA f_{SW} = 2MHz
V_{LED} = 3.18V

図 7-14. スタートアップ



I_{LED1} = I_{LED2} = 730mA f_{SW} = 2MHz
V_{LED} = 3.18V

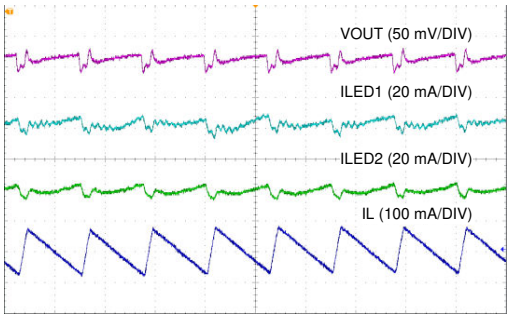
図 7-15. 減少



I_{LED1} = I_{LED2} = 730mA f_{SW} = 2MHz
V_{LED} = 3.18V

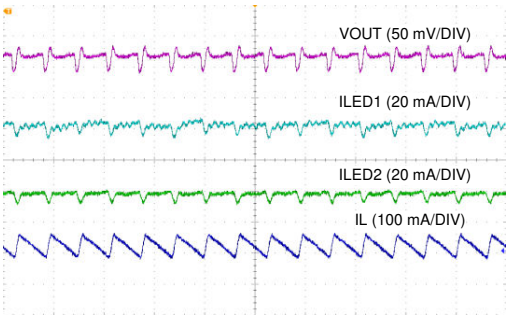
図 7-16. TX 割り込み

Copyright © 2026 Texas Instruments Incorporated



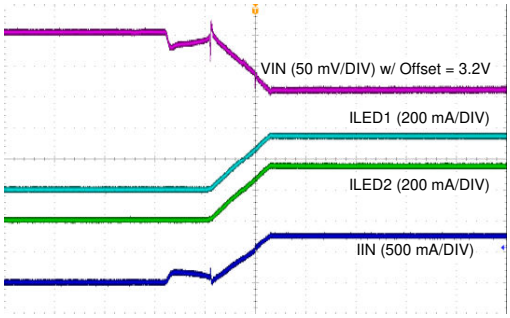
I_{LED1} = I_{LED2} = 730mA　　f_{SW} = 2MHz
V_{LED} = 3.18V

図 7-17. リップル = 2MHz 時



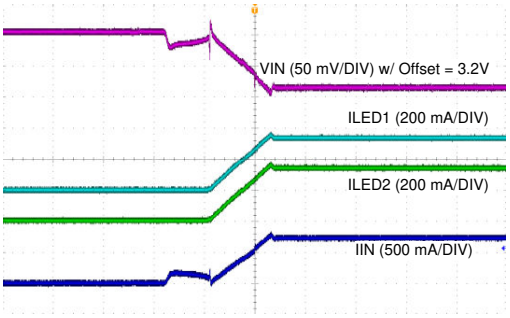
I_{LED1} = I_{LED2} = 730mA　　f_{SW} = 4MHz
V_{LED} = 3.18V

図 7-18. リップル = 4MHz 時



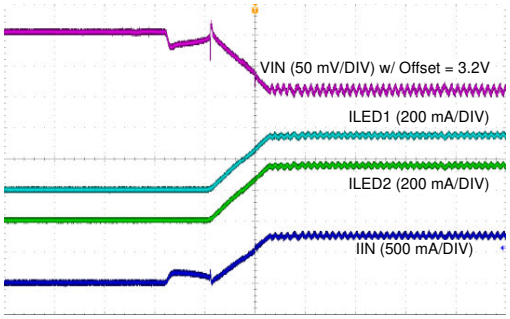
I_{LED1} = I_{LED2} = 730mA　　f_{SW} = 2MHz
V_{LED} = 3.18V　　V_{IVFM} = 3.2V

図 7-19. IVFM - ランプおよびホールド



I_{LED1} = I_{LED2} = 730mA　　f_{SW} = 2MHz
V_{LED} = 3.18V　　V_{IVFM} = 3.2V

図 7-20. IVFM - ダウン調整のみ



I_{LED1} = I_{LED2} = 730mA　　f_{SW} = 2MHz
V_{LED} = 3.18V　　V_{IVFM} = 3.2V

図 7-21. IVFM - アップおよびダウン調整

8 電源に関する推奨事項

LM3645 は、2.3V ~ 5.5V の入力電源電圧範囲で動作するよう設計されています。この入力電源には適切なレギュレーションが行われ、必要な入力電源を供給できる必要があります。入力電源が LM3645 から離れている場合、セラミックバイパスコンデンサに加えてバルク容量の追加が必要になることがあります。

Copyright © 2026 Texas Instruments Incorporated

9 レイアウト

9.1 レイアウトのガイドライン

LM3645 はスイッチング周波数が高くスイッチング電流が大きいため、レイアウトの選択が重要です。デバイスを安定させ、意図した動作電圧範囲全体で適切な LED 電流レギュレーションを維持できるように、これらのガイドラインに従ってください。

- C_{IN} を最上位レイヤ (LM3645 と同じレイヤ) の、できるだけデバイスの近くに配置してください。入力コンデンサは、ローサイド MOSFET のターンオンおよびターンオフ中にドライバ電流を伝導して、振幅が 1A を超える電流スパイクを検出できます。入力コンデンサを IN ピンと GND ピンの両方に、短く太いパターンで接続すると、V_{IN} ラインを破損させる可能性がある、スイッチング中に発生する誘導性電圧スパイクが低減します。
- C_{OUT} を最上位レイヤ (LM3645 と同じレイヤ) の、できるだけ OUT ピンと GND ピンの近くに配置してください。C_{IN} と C_{OUT} の両方のリターンは、できるだけ GND ピンの近くに 1 点に集める必要があります。C_{OUT} を短く太いパターンで接続すると、V_{OUT} および GND ラインを破壊してデバイスおよび周囲の回路に過剰なノイズを引き起こす可能性がある、OUT ピンと GND ピンの直列インダクタンスが低減されます。
- インダクタは SW ピンに近い最上位レイヤに接続してください。DC インダクタ電流が大きいため、インダクタから SW への接続は低インピーダンスにする必要があり、それと同時に、付近のパターンとカップリングする可能性のある、SW に存在する高 dV/dT の容量性結合を低減するために、SW ノードの占有面積を小さくする必要があります。
- TOR/Tx、STR1、STR2、EN、SDA、SCL などのハイインピーダンスロジックラインに、SW からの容量カップリング電圧が印加されること避けるため、SW ノードの近くにロジックトレースを配線しないようにします。最適なアプローチは、SW ノードの下、および近くの配線パターン間に、内層の GND プレーンを挿入することです。これにより、SW で生成される電界からのシールドが形成されます。
- フラッシュ LED の陰極を LM3645 の GND ピンに直接接続します。可能であれば、高振幅の LED 電流を GND プレーンから遠ざけるように、LED のリターンを専用のパスで配線します。LM3645 から比較的離れた場所に配線されるフラッシュ LED の場合、順方向電流パスとリターン電流パスを 2 つのレイヤに挟むことが適切な方法です。これにより、LED 電流パスのインダクタンスを低減できます。

Copyright © 2026 Texas Instruments Incorporated

9.2 レイアウト例

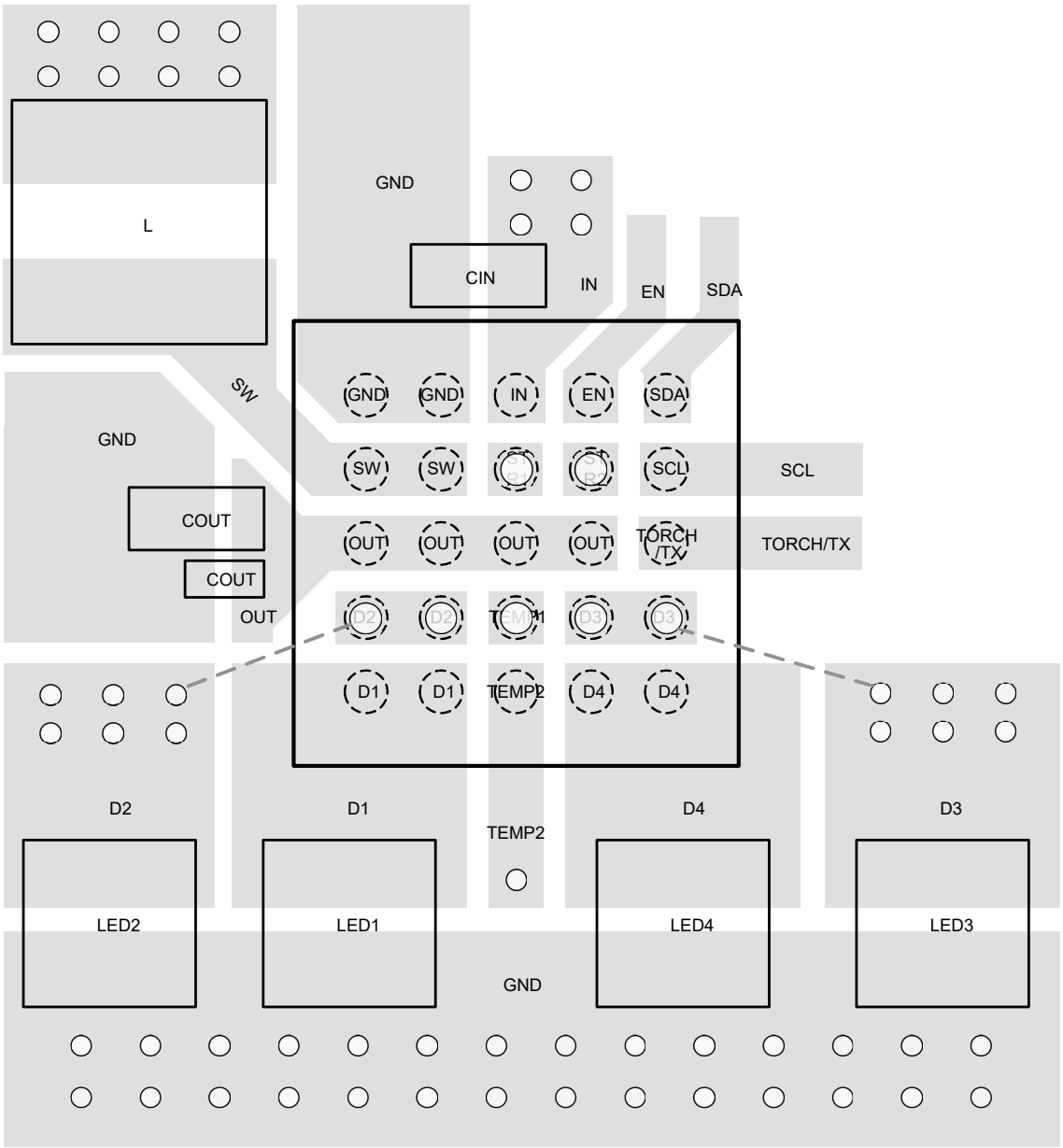


図 9-1. レイアウト例

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
2024 年 9 月	*	初版リリース

12 メカニカル、パッケージ、および注文情報

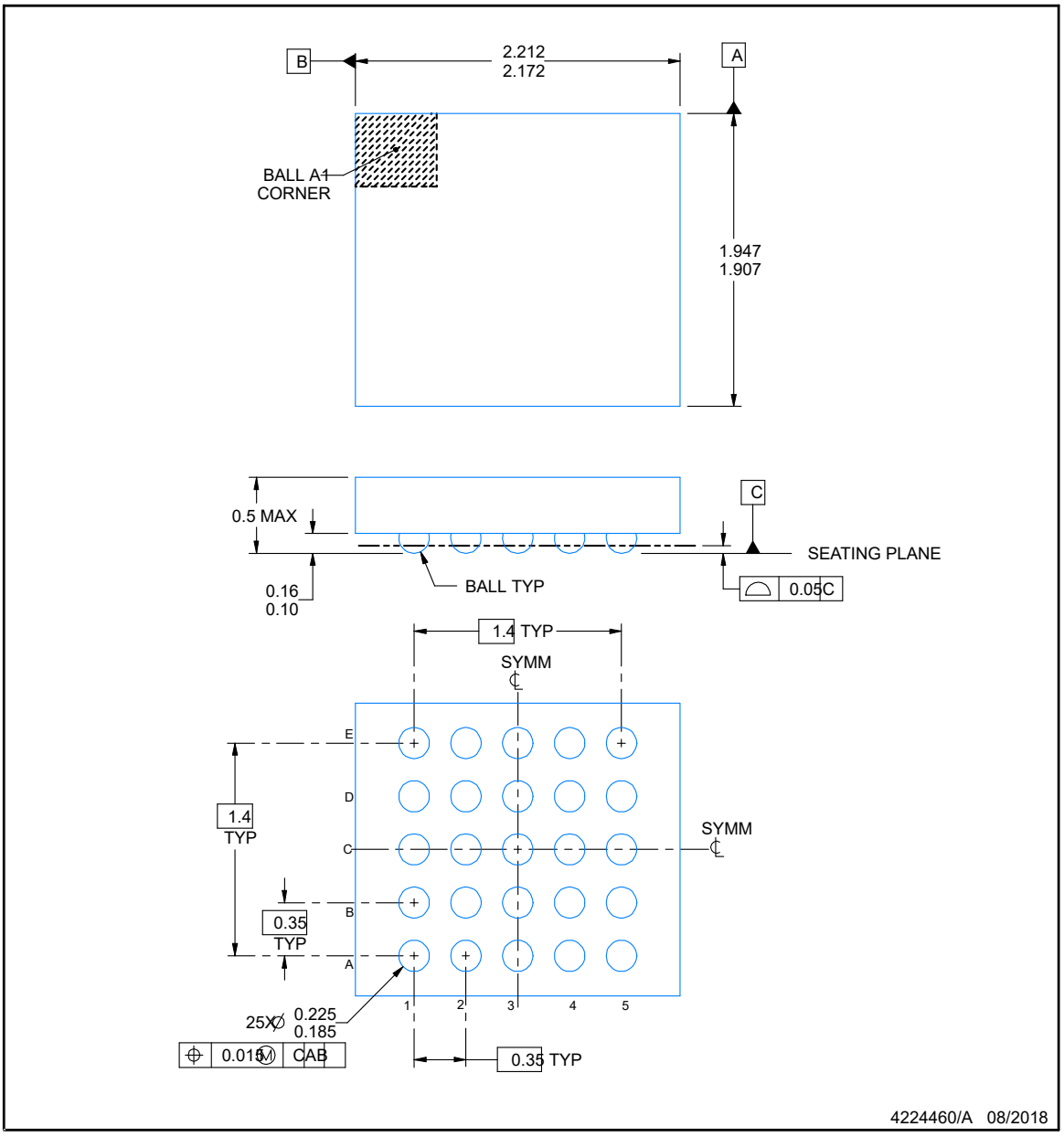
以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGE OUTLINE

YCG0025-C01

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

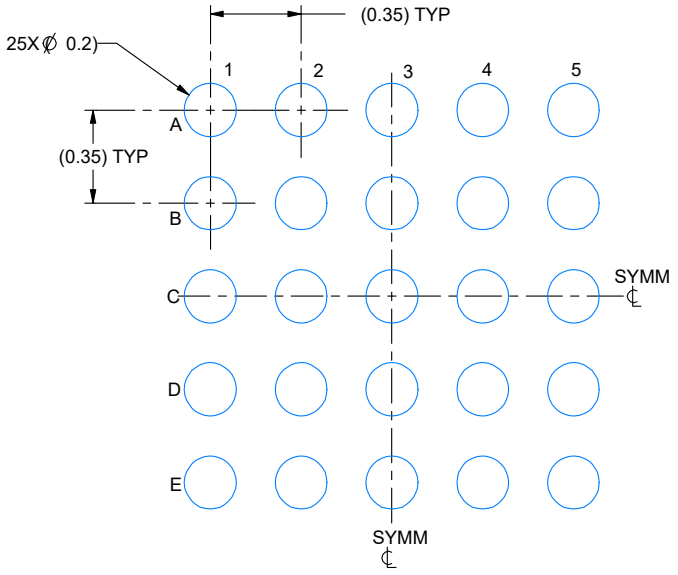
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

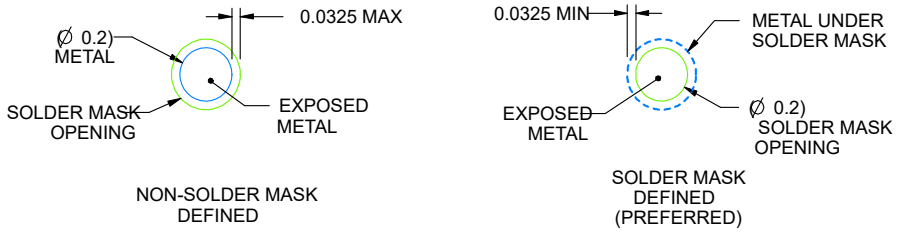
YCG0025-C01

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X



SOLDER MASK DETAILS
NOT TO SCALE

4224460/A 08/2018

NOTES: (continued)

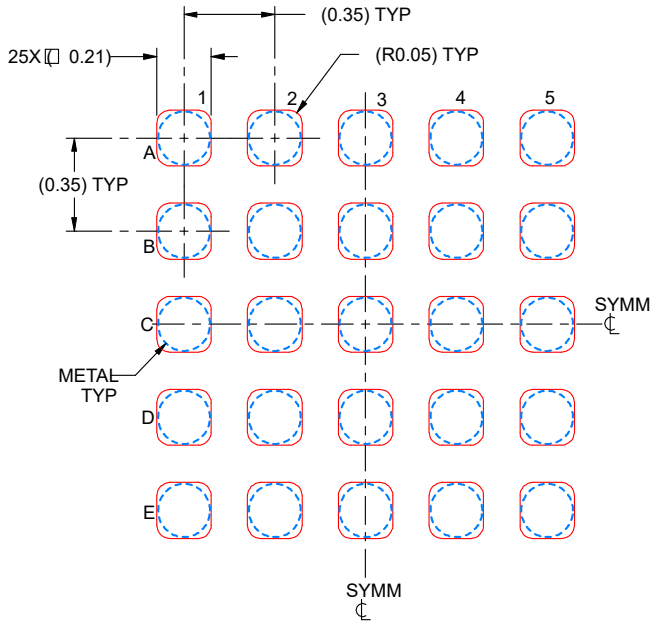
3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YCG0025-C01

DSBGA - 0.5 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 40X

4224460/A 08/2018

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may o?er better paste release.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM3645YCGR	Active	Production	DSBGA (YCG) | 25	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	LM3645
LM3645YCGR.A	Active	Production	DSBGA (YCG) | 25	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	See LM3645YCGR	LM3645

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

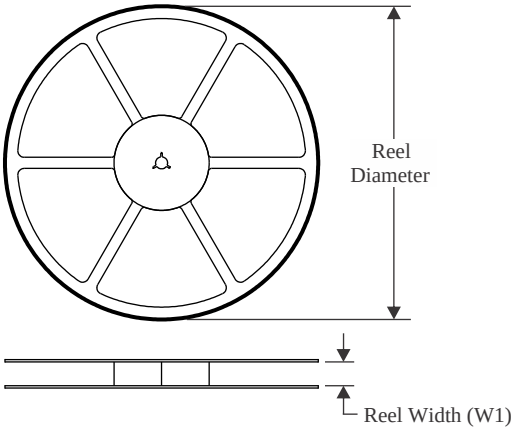
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

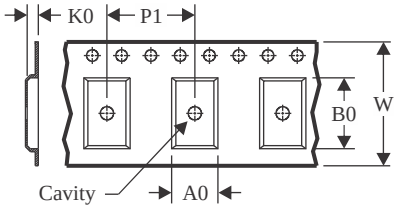
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

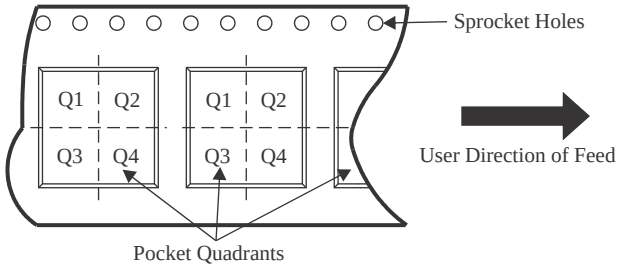


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

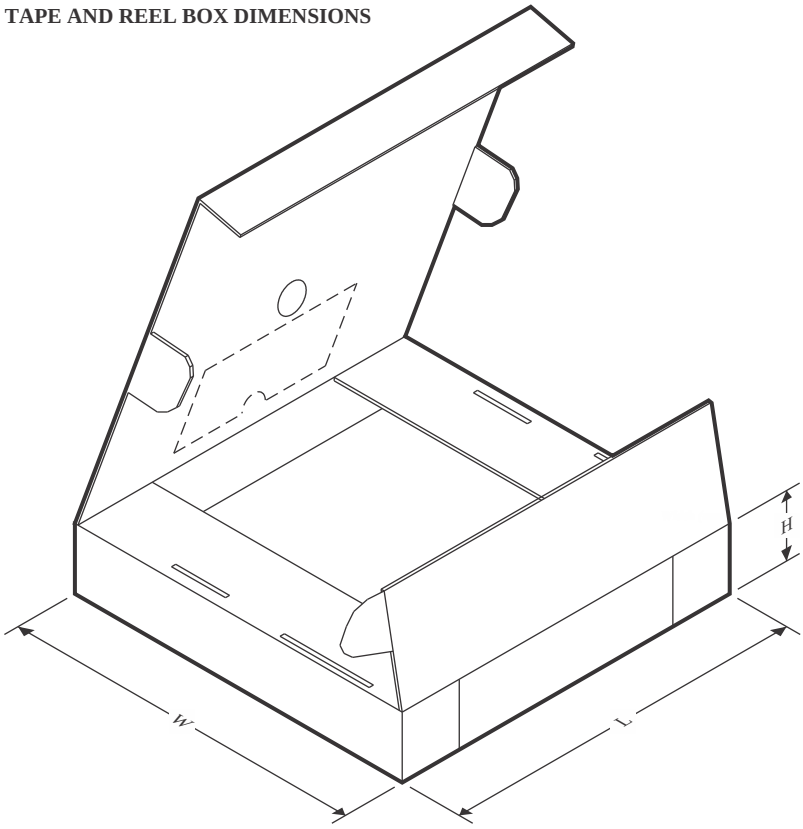
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

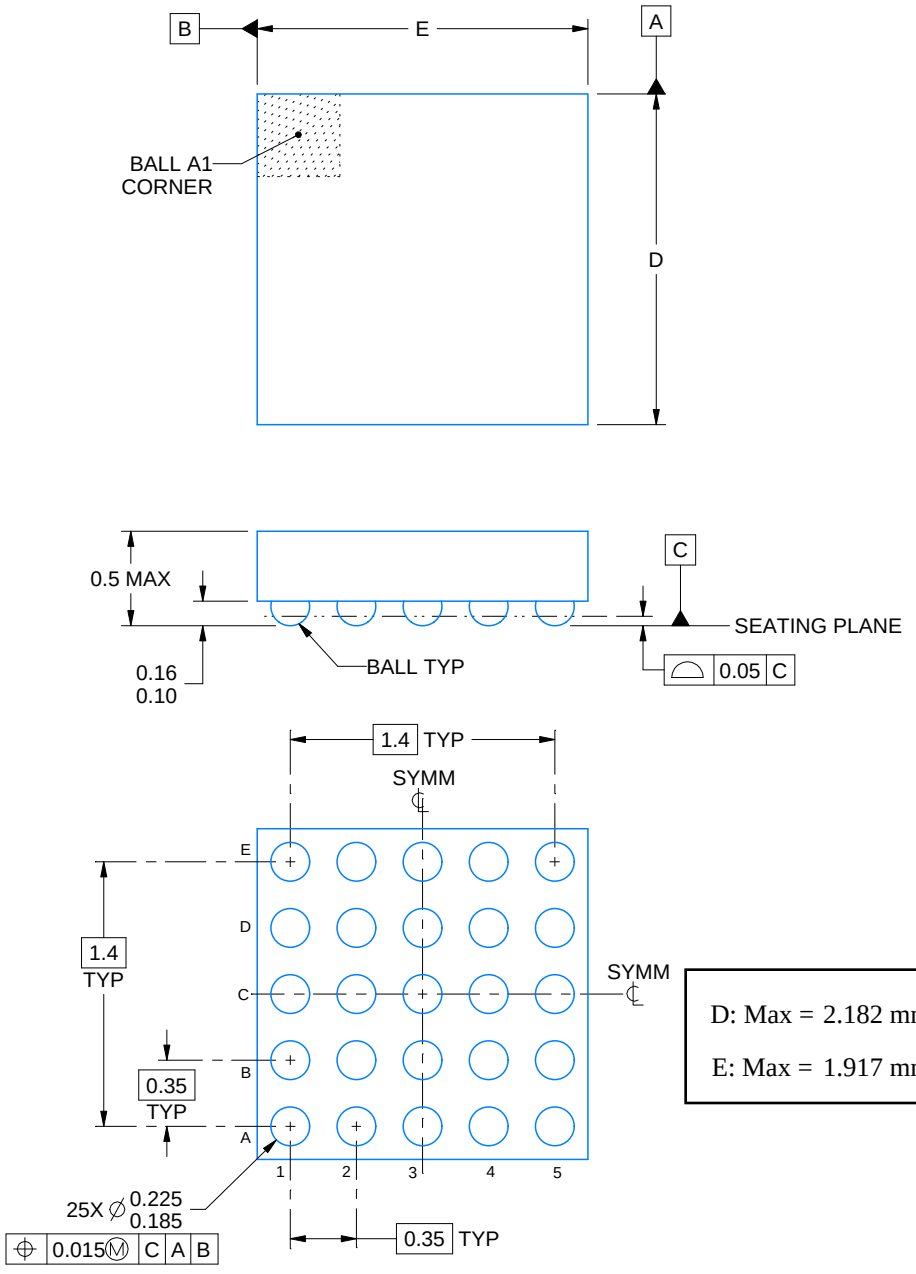
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM3645YCGR	DSBGA	YCG	25	3000	180.0	8.4	2.06	2.32	0.7	4.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

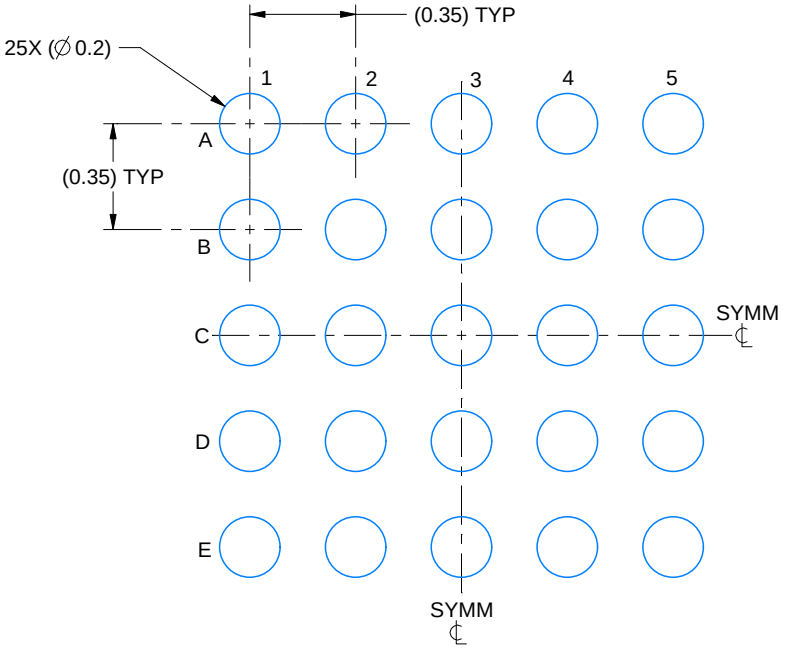
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM3645YCGR	DSBGA	YCG	25	3000	182.0	182.0	20.0



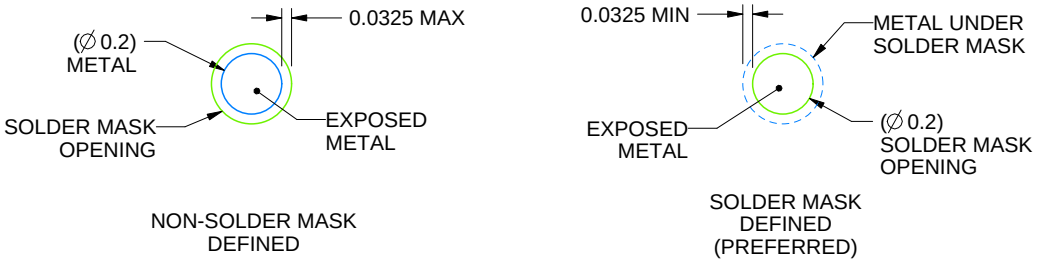
4224054/A 11/2017

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 40X

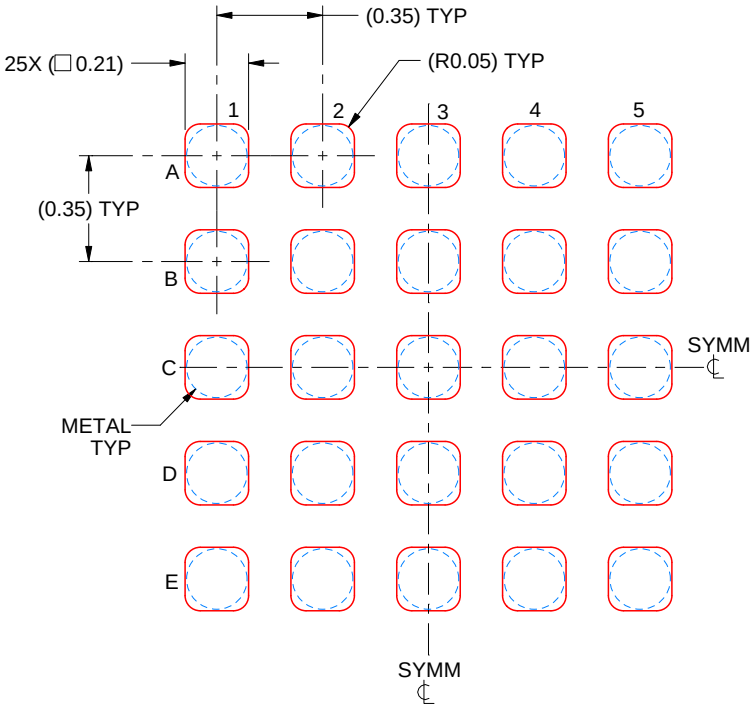


SOLDER MASK DETAILS
NOT TO SCALE

4224054/A 11/2017

NOTES: (continued)

3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).



SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 40X

4224054/A 11/2017

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月