

LM5045 フルブリッジ PWM コントローラ、MOSFET ドライバ内蔵

1 特長

- 高集積コントローラによる小型フォーム ファクタ、高密度電力コンバータ
- 高電圧起動レギュレータ
- インテリジェントな同期整流器のスタートアップにより、プリバイアスされた負荷への線形ターンオンが可能
- UVLO モードとヒカップ モードで同期整流器の無効化
- 2 個の独立したプログラム可能な同期整流器のデッドタイム調整
- 4 個の大電流 2A ブリッジ ゲートドライバ
- 広帯域幅の光カプラ インターフェイス
- 電流モード制御または電圧モード制御用に構成可能
- デュアル モード過電流保護
- 抵抗プログラムされた 2MHz 発振器
- プログラム可能なライン UVLO および OVP

2 アプリケーション

- 電動自転車
- ミラリ：レーダーおよび電子兵器
- 電源：テレコム DC/DC モジュール：アナログ
- 構内交換機 (PBX)
- ソーラー パワー インバータ
- ベクトル シグナル ジェネレータ
- 電子レンジ
- ポイント ツー ポイントのマイクロ波バックホール
- 電源：テレコム / サーバー AC/DC 電源：デュアル コントローラ：アナログ
- ソーラー マイクロインバータ
- TETRA 基地局
- 洗濯機：ローエンド

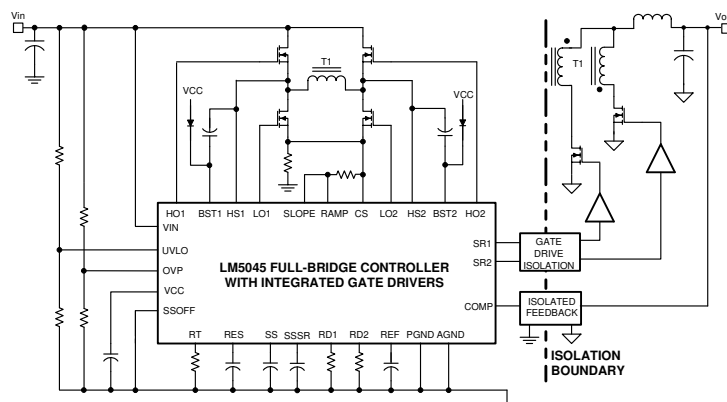
3 説明

LM5045 PWM コントローラは、電流モード制御または電圧モード制御のいずれでも、フルブリッジトポロジの電力コンバータを実現するために必要なすべての機能を内蔵しています。このデバイスは、最大 100V の入力電圧で絶縁型 DC/DC コンバータの 1 次側で動作するように設計されています。この高集積コントローラドライバは、4 個の外付けブリッジ MOSFET に対してデュアル 2A のハイサイドおよびローサイド ゲートドライバを提供し、さらに 2 次側同期整流 MOSFET 用の制御信号も備えています。外付け抵抗により、メイン制御信号と同期整流器の制御信号の間で、リーディングおよびトレイリング エッジのデッドタイムをプログラムできます。同期整流器のインテリジェントなスタートアップにより、プリバイアス負荷状況でも電力コンバータの単調なターンオンが可能になります。追加機能として、サイクル単位の電流制限、ヒカップ モード再起動、プログラム可能なソフトスタート、同期整流器ソフトスタート、同期機能およびサーマル シャットダウン付きの 2MHz 対応発振器があります。

製品情報

部品番号 (1)	パッケージ	本体サイズ (公称)
LM5045	HTSSOP (28)	9.70mm × 4.40mm
	WQFN (28)	5.00mm × 5.00mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



簡素化されたフルブリッジ電力コンバータ



目次

1 特長	1	7 アプリケーションと実装	27
2 アプリケーション	1	7.1 使用上の注意.....	27
3 説明	1	7.2 代表的なアプリケーション.....	27
4 ピン構成および機能	3	8 電源に関する推奨事項	36
5 仕様	6	9 レイアウト	36
5.1 絶対最大定格.....	6	9.1 レイアウトのガイドライン.....	36
5.2 ESD 定格.....	6	9.2 レイアウト例.....	37
5.3 推奨動作条件.....	6	10 デバイスおよびドキュメントのサポート	39
5.4 熱に関する情報.....	7	10.1 ドキュメントの更新通知を受け取る方法.....	39
5.5 電気的特性.....	7	10.2 サポート・リソース.....	39
5.6 代表的特性.....	11	10.3 商標.....	39
6 詳細説明	13	10.4 静電気放電に関する注意事項.....	39
6.1 概要.....	13	10.5 用語集.....	39
6.2 機能ブロック図.....	14	11 改訂履歴	40
6.3 機能説明.....	15	12 メカニカル、パッケージ、および注文情報	41
6.4 デバイスの機能モード.....	24		

4 ピン構成および機能

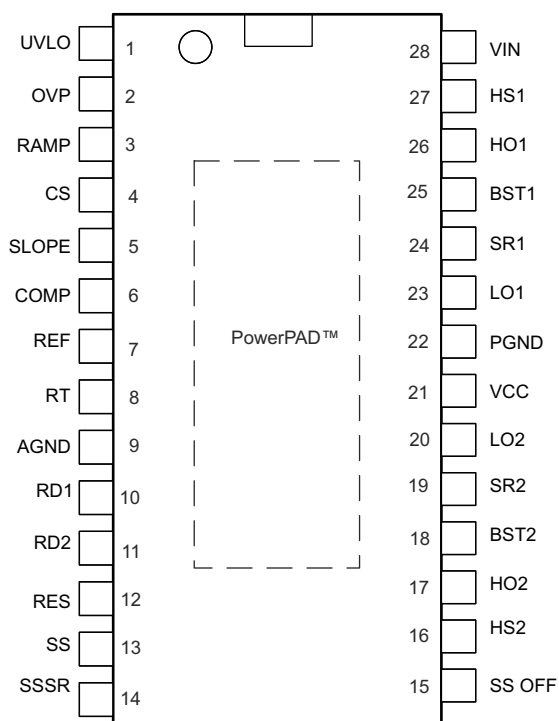


図 4-1. PWP パッケージ 28 ピン HTSSOP PowerPAD™ 付き 上面図

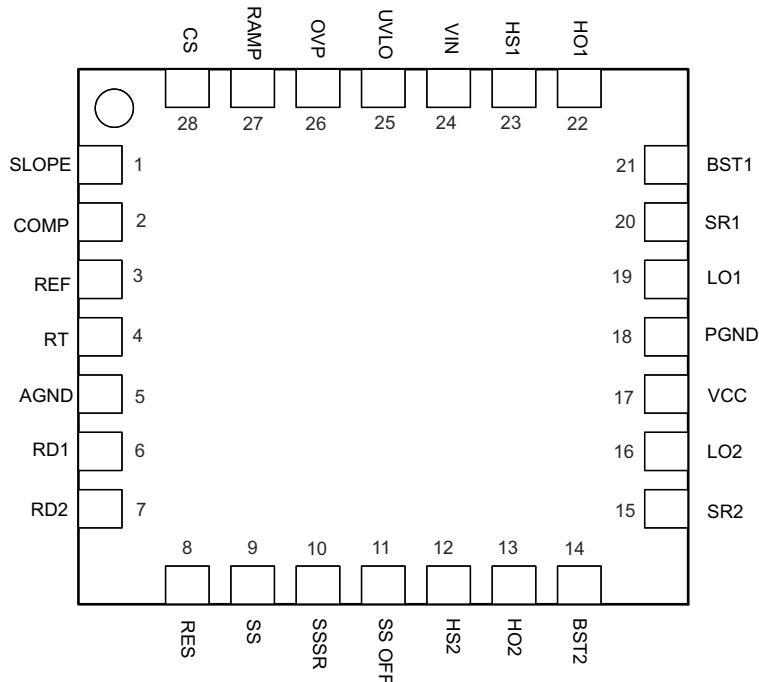


図 4-2. RSG パッケージ 28 ピン WQFN、5mm × 5mm 上面図

表 4-1. ピンの機能

ピン			I/O	説明	アプリケーション情報
名称	HTSSOP	WQFN			
AGND	9	5	O	アナログ GND	電源グラウンドに直接接続します。
BST1	25	21	I	ゲート駆動ブートストラップ	BST1、2 と SW1、2 の間に接続されたブートストラップ コンデンサは、ハイサイド HO1、2 ゲートドライバ用のバイアス電源を供給します。SW1、2 が Low のときにブートストラップ コンデンサを充電するため、VCC と BST1、2 の間に外付けダイオードが必要です。
BST2	18	14			
COMP	6	2	I	パルス幅変調器への入力	COMP ピンに接続された外部フォトカプラは、内部 NPN 電流ミラーに電流を供給します。PWM デューティ サイクルは入力電流がゼロのとき最大となり、1mA の入力電流でデューティ サイクルはゼロになります。電流ミラーは、フォトカプラの両端の AC 電圧を下げることで、周波数応答を向上させます。
CS	4	28	I	電流検出入力	CS が 750mV を超えると、PWM 出力パルスは終了し、サイクル単位の電流制限に入ります。内部スイッチは、いずれかの出力が High に切り替わった後 40ns の間 CS を Low に保持し、リーディング エッジ過渡をブランキングします。
HO1	26	22	O	ハイ サイド出力ドライバ	ハイ サイド PWM 出力は、ブリッジ上側の MOSFET を駆動可能で、1.5A ピーク ソースおよび 2A ピーク シンク電流を供給できます。
HO2	17	13			
HS1	27	23	I	スイッチ ノード	ハイサイド FET のソース、ローサイド FET のドレイン、およびトランス 1 次巻線の共通接続点。
HS2	16	12			
LO1	23	19	O	ロー サイド出力ドライバ	PWM ゲートドライバの交流出力。1.5A のピーク ソース電流と 2A のピーク シンク電流を供給可能。
LO2	20	16			
OVP/OTP	2	26	I	過電圧保護	入力電源からの外付け分圧器により、過電圧状態時にシャットダウンレベルが設定されます。または、外部 NTC サーミスタ分圧器を使用してシャットダウン温度を設定することもできます。スレッシュホールドは 1.25V です。ヒステリシスは、外付け抵抗分圧器に 20μA の電流を供給する内部電流によって設定されます。
PGND	22	18	O	電源グラウンド	アナログ グラウンドに直接接続し
RAMP	3	27	I	PWM コンパレータへの入力	PWM コンパレータの変調ランプこのランプは、1 次側電流を表す信号 (電流モード)、または入力電圧に比例する信号 (フィードフォワード電圧モード) になります。このピンは各サイクルの終わりに GND にリセットされます。
RD1	10	6	I	同期整流器のリーディング エッジ遅延	RD1 と AGND の間に接続される抵抗は、SR1 または SR2 の立ち下がりエッジから、それぞれ HO2/LO1 または HO1/LO2 の立ち上がりエッジまでの遅延を設定します。
RD2	11	7	I	同期整流器のトレーリング エッジ遅延	RD2 と AGND の間に接続される抵抗は、HO1/LO2 または HO2/LO1 の立ち下がりエッジから、それぞれ SR2 または SR1 の立ち上がりエッジまでの遅延を設定します。
REF	7	3	O	5V リファレンスの出力	最大出力電流は 15mA です。0.1μF コンデンサでローカルにデカップリングします。
RES	12	8	I	再起動タイマ	CS ピンが 750mV のサイクル単位電流制限スレッシュホールドを上回ると、PWM サイクルの残りの時間にわたって RES コンデンサに 30μA の電流がソースされます。RES コンデンサの電圧が 1.0V に達すると、SS コンデンサが放電され、HO1、HO2、LO1、LO2、SR1、SR2 の各出力がディセーブルになります。SS ピンは、RES コンデンサの電圧が 10μA の充電電流および 5μA の放電電流によって 2V ~ 4V の間を 8 回ランプするまで、Low に保持されます。遅延シーケンスの後、SS コンデンサがリリースされて、通常のスタートアップ シーケンスが開始されます。
RT / SYNC	8	4	O	発振器の周波数制御と周波数同期	RT と AGND との間に接続される抵抗により、発振器の周波数が設定されます。同期は、RT/SYNC ピンにパルスを AC 結合し、2V の公称バイアス レベルよりも 1.5V 以上高い電圧を上昇させることで実現されます。

表 4-1. ピンの機能 (続き)

名称	ピン		I/O	説明	アプリケーション情報
	HTSSOP	WQFN			
SLOPE	5	1	O	スロープ補償電流	電流モード制御でのスロープ補償のために、0 から 100 μ A へのランプ電流ソースが用意されています。このピンを適切な抵抗を介して CS ピンに接続することで、スロープ補償を行うことができます。スロープ補償が不要な場合は、SLOPE をグランドに接続する必要があります。
SR1	24	20	O	同期整流器ドライバ	同期整流ゲートの制御出力。ピークで 100mA のソースおよび 400mA のシンクが可能です。
SR2	19	15	O	同期整流器ドライバ	同期整流ゲートの制御出力。ピークで 100mA のソースおよび 400mA のシンクが可能です。
SS	13	9	I	ソフトスタート入力	スタートアップ時に、内部の 20 μ A 電流ソースが SS ピンを充電します。SS コンデンサが充電されるにつれて PWM デューティサイクルを徐々に増加させるため、PWM コンパレータへの入力は緩やかに上昇します。SS ピンを 200mV 未満の電圧にすると、HO1、2、LO1、2 で PWM パルスが停止し、同期整流 FET が Low 状態になります。
SSOFF	15	11	I	ソフトストップ無効	SS OFF ピンが AGND に接続されている場合、LM5045 は VIN UVLO およびヒカップ モードの電流制限状態が発生したときにソフトストップします。SSOFF ピンが REF ピンに接続されている場合、コントローラはあらゆる故障状態でハードストップします。詳細については、表 6-1 を参照してください。
SSSR	14	10	I	2 次側ソフトスタート	外部コンデンサと内部の 20 μ A の電流ソースを使用して、同期整流器のソフトスタートランプを設定します。SSSR コンデンサの充電は、最初の出力パルス後に SS > 2V かつ Icomp < 800 μ A の条件が成立したときに有効になります。
UVLO	1	25	I	ライン低電圧誤動作防止	電源からの外付け分圧器により、シャットダウン コンパレータおよびスタンバイ コンパレータのレベルが設定されます。UVLO が 0.4V スレッシュホールドに達すると、VCC および REF レギュレータがイネーブルになります。1.25V のスレッシュホールドになると、SS ピンがリリースされ、コントローラはアクティブ モードに入ります。ヒステシスは、外付けの抵抗分圧器から 20 μ A をプルする内部電流シンクによって設定されます。
VCC	21	17	I	スタートアップ レギュレータの出力	スタートアップ レギュレータの出力電圧はまず 9.5V にレギュレートされます。2 次側ソフトスタート (SSSR ピン) が 1V に達すると、VCC 出力は 7.7V に低下します。補助巻線によってこのピンの電圧がレギュレーション設定値を上回った場合、内部スタートアップ レギュレータは停止し、IC の消費電力が低減されます。
VIN	28	24	I	入力電源	スタートアップ レギュレータへの入力。動作入力範囲は 14V ~ 100V です。この範囲外の電源の場合、LM5045 は外部レギュレータにより VCC へ直接バイアスすることができます。

5 仕様

5.1 絶対最大定格

	最小値 ⁽¹⁾	最大値	単位
VIN から GND へ	-0.3	105	V
HS から GND へ ⁽²⁾	-5	105	V
BST1/BST2 から GND へ	-0.3	116	V
BST1/BST2 から HS1/HS2 へ	-0.3	16	V
HO1/HO2 から HS1/HS2 へ ⁽³⁾	-0.3	BST1/BST2 + 0.3	V
LO1/LO2/SR1/SR2 ⁽³⁾	-0.3	V _{CC} + 0.3	V
V _{CC} から GND	-0.3	16	V
REF、SSOFF、RT、OVP、UVLO から GND へ	-0.3	7	V
RAMP	-0.3	7	V
COMP		-0.3	V
COMP 入力電流		10	mA
その他のすべての入力は GND へ ⁽³⁾	-0.3	REF + 0.3	V
接合部温度		150	°C
保管温度、T _{stg}	-55	150	°C

- (1) 絶対最大定格は、これを超過するとデバイスが損傷する可能性がある限界値です。動作定格は、デバイスが意図どおりに機能することを想定した条件です。保証された仕様および試験条件については、[セクション 5.5](#) を参照してください。
- (2) HS の負電圧は、VCC - 16V を下回らないようにしてください。例えば VCC = 12V の場合、HS の負の過渡電圧は -4V 以下にならないようにします。
- (3) これらのピンは出力ピンであるため、外部電圧源に接続しないでください。記載されている電圧範囲は、内部回路がアプリケーション回路で確実に許容できるように設計されている制限値です。

5.2 ESD 定格

		値	単位
V _(ESD) 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±750	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

	最小値	公称値	最大値	単位
VIN 電圧	14		100	V
VCC に印加される外部電圧	10		14	V
接合部温度	-40		125	°C
SLOPE	-0.3		2	V

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		LM5045		単位
		PWP	RSG	
		28 ピン		
R _{θJA}	接合部から周囲への熱抵抗	40	40	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	4	4	

(1) 従来および新しい熱評価基準の詳細については、『IC パッケージの熱評価基準』アプリケーション レポート、[SPRA953](#) を参照してください。

5.5 電気的特性

標準の字体で示された制限値は $T_J = 25^\circ\text{C}$ の場合のみを対象とし、MIN および MAX の制限値は接合部温度範囲 $-40^\circ\text{C} \sim 125^\circ\text{C}$ に適用されます。特に記述のない限り、以下の条件が適用されます。V_{IN} = 48V、RT = 25kΩ、RD1 = RD2 = 20kΩ。HO1、HO2、LO1、LO2、SR1、SR2 は無負荷、COMP = 0V、UVLO = 2.5V、OVP = 0V、SSOFF = 0V。

パラメータ		テスト条件	最小値	標準値	最大値	単位
スタートアップレギュレータ (V_{CC} ピン)						
V _{CC1}	V _{CC} 電圧	I _{CC} = 10mA (SSSR < 1V)	9.3	9.6	9.9	V
V _{CC2}	V _{CC} 電圧	I _{CC} = 10mA (SSSR > 1V)	7.5	7.8	8.1	V
I _{CC(Lim)}	V _{CC} 電流制限	V _{CC} = 6 V	60	80		mA
I _{CC(ext)}	V _{CC} の電源電流	外部から印加された電源から V _{CC} に流れ込む電源電流。V _{CC} = 10V		4.6		mA
	V _{CC} ロードレギュレーション	I _{CC} 、0 ~ 50mA の範囲		35		mV
V _{CC(UV)}	V _{CC} 低電圧スレッシュホールド	正方向 V _{CC}	V _{CC1} -0.2	V _{CC1} -0.1		V
		負方向 V _{CC}	5.9	6.3	6.7	V
I _{IN}	V _{IN} 動作電流			4		mA
	V _{IN} シャットダウン電流	V _{IN} = 20V、V _{UVLO} = 0V		300	520	μA
		V _{IN} = 100V、V _{UVLO} = 0V		350	550	μA
	V _{IN} スタートアップレギュレータのリーク電流	V _{CC} = 10V		160		μA
電圧リファレンスレギュレータ (REF ピン)						
V _{REF}	REF 電圧	I _{REF} = 0mA	4.85	5	5.15	V
	REF 電圧レギュレーション	I _{REF} = 0 ~ 10mA		25	50	mV
I _{REF(Lim)}	REF 電流制限	V _{REF} = 4.5V	15	20		mA
V _{REFUV}	V _{REF} 低電圧スレッシュホールド	正方向 V _{REF}	4.3	4.5	4.7	V
	ヒステリシス			0.25		V
低電圧誤動作防止およびシャットダウン (UVLO ピン)						
V _{UVLO}	低電圧スレッシュホールド		1.18	1.25	1.32	V
I _{UVLO}	ヒステリシス電流	V _{UVLO} < 1.25V のときの UVLO ピンのシンク電流	16	20	24	μA
	低電圧スタンバイイネーブルスレッシュホールド	UVLO 電圧の立ち上がり	0.32	0.4	0.48	V
	ヒステリシス			0.05		V
V _{OVP}	OVP シャットダウンのスレッシュホールド	OVP 立ち上がり	1.18	1.25	1.32	V
	OVP ヒステリシス電流	OVP > 1.25V のときの OVP ソース電流	16	20	24	μA
ソフトスタート (SS ピン)						
I _{SS}	SS 充電電流	V _{SS} = 0V	16	20	24	μA

5.5 電気的特性 (続き)

標準の字体で示された制限値は $T_J = 25^{\circ}\text{C}$ の場合のみを対象とし、MIN および MAX の制限値は接合部温度範囲 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ に適用されます。特に記述のない限り、以下の条件が適用されます。 $V_{IN} = 48\text{V}$ 、 $R_T = 25\text{k}\Omega$ 、 $RD1 = RD2 = 20\text{k}\Omega$ 。HO1、HO2、LO1、LO2、SR1、SR2 は無負荷、COMP = 0V、UVLO = 2.5V、OVP = 0V、SSOFF = 0V。

パラメータ	テスト条件	最小値	標準値	最大値	単位
SSSR 充電電流イネーブルの SS スレッシュホールド	$I_{COMP} < 800\mu\text{A}$	1.93	2	2.2	V
SS 出力の Low 電圧	100 μA (シンク)		40		mV
スイッチングをディスエーブルにするための SS スレッシュホールド			200		mV
I_{SSSR} SSSR 充電電流	$V_{SS} > 2\text{V}$ 、 $I_{COMP} < 800\mu\text{A}$	16	20	24	μA
$I_{SSSR-DIS1}$ SSSR 放電電流 1	$V_{UVLO} < 1.25\text{V}$	54	65	75	μA
$I_{SSSR-DIS2}$ SSSR 放電電流 2	$V_{RES} > 1\text{V}$	109	125	147	μA
SSSR 出力の Low 電圧	100 μA (シンク)		50		mV
SR1/SR2 をイネーブルにするための SSSR スレッシュホールド			1.2		V
電流センス入力 (CS ピン)					
V_{CS} Current limit threshold		0.71	0.75	0.785	V
出力までの CS 遅延			65		ns
CS リーディング エッジ ブランキング			50		ns
R_{CS} CS シンク インピーダンス (クロック制御時)	内部 FET シンク インピーダンス		18	45	Ω
ソフトストップ ディスエーブル (SS OFF ピン)					
$V_{IH(min)}$ SSOFF 入力スレッシュホールド			2.8		V
SSOFF プルダウン抵抗			200		k Ω
電流制限による再起動 (RES ピン)					
R_{RES} RES プルダウン抵抗	ヒカップ タイマの終了		37		Ω
V_{RES} RES ヒカップ スレッシュホールド			1		V
RES 上限カウンタのスレッシュホールド			4		V
RES 下限カウンタのスレッシュホールド			2		V
$I_{RES-SRC1}$ 充電電流ソース 1	$V_{RES} < 1\text{V}$ 、 $V_{CS} > 750\text{mV}$		30		μA
$I_{RES-SRC2}$ 充電電流ソース 2	$1\text{V} < V_{RES} < 4\text{V}$		10		μA
$I_{RES-DIS1}$ 放電電流ソース 1	$V_{CS} < 750\text{mV}$		5		μA
$I_{RES-DIS2}$ 放電電流ソース 2	$2\text{V} < V_{RES} < 4\text{V}$		5		μA
ヒカップ モードでの時間と電流制限時間の比率	$V_{RES} > 1\text{V}$ 、ヒカップ カウンタ		147		
電圧フィードフォワード (RAMP ピン)					
RAMP シンク インピーダンス (クロック制御)			5.5	20	Ω
発信機 (RT ピン)					
F_{SW1} 周波数 (LO1、発振器周波数の半分)	$R_T = 25\text{k}\Omega$	185	200	215	kHz
F_{SW2} 周波数 (LO1、発振器周波数の半分)	$R_T = 10\text{k}\Omega$	420	480	540	kHz
DC レベル			2		V
RT 同期のスレッシュホールド		2.8	3	3.3	V

5.5 電気的特性 (続き)

標準の字体で示された制限値は $T_J = 25^{\circ}\text{C}$ の場合のみを対象とし、MIN および MAX の制限値は接合部温度範囲 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ に適用されます。特に記述のない限り、以下の条件が適用されます。 $V_{IN} = 48\text{V}$ 、 $R_T = 25\text{k}\Omega$ 、 $R_{D1} = R_{D2} = 20\text{k}\Omega$ 。 $HO1$ 、 $HO2$ 、 $LO1$ 、 $LO2$ 、 $SR1$ 、 $SR2$ は無負荷、 $COMP = 0\text{V}$ 、 $UVLO = 2.5\text{V}$ 、 $OVP = 0\text{V}$ 、 $SSOFF = 0\text{V}$ 。

パラメータ		テスト条件	最小値	標準値	最大値	単位
同期整流器のタイミング制御 (RD1 ピンおよび RD2 ピン)						
T1	SR トレーリング エッジ遅延 SR オフから HO および LO がともにオンになるまでの時間	$R_{D1} = 20\text{k}\Omega$	45	65	90	ns
		$R_{D1} = 100\text{k}\Omega$	232	300	388	ns
T2	SR リーディング エッジ HO または LO のターンオフから SR がターンオンするまでの時間	$R_{D2} = 20\text{k}\Omega$	43	65	90	ns
		$R_{D2} = 100\text{k}\Omega$	227	300	384	ns
COMP ピン						
V_{PWM-OS}	COMP 電流から RAMP オフセットへ	$V_{RAMP} = 0\text{V}$	680	800	940	μA
V_{SS-OS}	SS から RAMP オフセットへ	$V_{RAMP} = 0\text{V}$	0.78	1.0	1.22	V
	COMP 電流から RAMP ゲインへ	$\Delta RAMP / \Delta I_{COMP}$		2400		Ω
	SS から RAMP ゲインへ	$\Delta SS / \Delta RAMP$		0.5		
	SSSR 充電電流イネーブル時の COMP 電流	$V_{SS} > 2\text{V}$	690	800	915	μA
	COMP から出力までの遅延			120		ns
	最小デューティ サイクル	$I_{COMP} = 1\text{mA}$			0%	
スロープ補償 (SLOPE ピン)						
I_{SLOPE}	スロープ補償電流ランブ	RAMP 電流のピーク		100		μA
昇圧 (BST ピン)						
$V_{Bst\ uv}$	BST 低電圧スレッシュホルド	$V_{BST} - V_{HS}$ 立ち上がり	3.8	4.7	5.6	V
	ヒステリシス			0.5		V
HO1、HO2、LO1、LO2 ゲートドライバ						
V_{OL}	Low 状態出力電圧	$I_{HO/LO} = 100\text{mA}$		0.16	0.32	V
V_{OH}	High 状態出力電圧	$I_{HO/LO} = 100\text{mA}$ $V_{OHL} = V_{CC} - V_{LO}$ $V_{OHH} = V_{BST} - V_{HO}$		0.27	0.495	V
	立ち上がり時間	C-load = 1000pF		16		ns
	立ち下がり時間	C-load = 1000pF		11		ns
I_{OHL}	ピーク ソース電流	$V_{HO/LO} = 0\text{V}$		1.5		A
I_{OLL}	ピーク シンク電流	$V_{HO/LO} = V_{CC}$		2		A
SR1 ゲートドライバ、SR2 ゲートドライバ						
V_{OL}	Low 状態出力電圧	$I_{SR1/SR2} = 10\text{mA}$		0.05	0.1	V
V_{OH}	High 状態出力電圧	$I_{SR1/SR2} = 10\text{mA}$ 、 $V_{OH} = V_{REF} - V_{SR}$		0.17	0.28	V
	立ち上がり時間	C-load = 1000pF		60		ns
	立ち下がり時間	C-load = 1000pF		20		ns
I_{OHL}	ピーク ソース電流	$V_{SR} = 0\text{V}$		0.1		A
I_{OLL}	ピーク シンク電流	$V_{SR} = V_{REF}$		0.4		A
サーマル シャットダウン						
TSD	サーマル シャットダウン温度			160		$^{\circ}\text{C}$

5.5 電気的特性 (続き)

標準の字体で示された制限値は $T_J = 25^{\circ}\text{C}$ の場合のみを対象とし、MIN および MAX の制限値は接合部温度範囲 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ に適用されます。特に記述のない限り、以下の条件が適用されます。 $V_{IN} = 48\text{V}$ 、 $R_T = 25\text{k}\Omega$ 、 $R_{D1} = R_{D2} = 20\text{k}\Omega$ 。HO1、HO2、LO1、LO2、SR1、SR2 は無負荷、COMP = 0V、UVLO = 2.5V、OVP = 0V、SSOFF = 0V。

パラメータ	テスト条件	最小値	標準値	最大値	単位
サーマル シャットダウンのヒステリシス			25		$^{\circ}\text{C}$

5.6 代表的特性

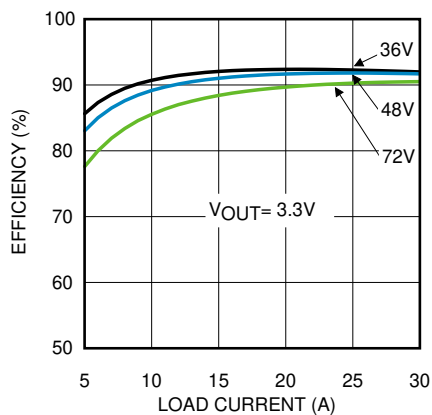


図 5-1. アプリケーション ボードの効率性

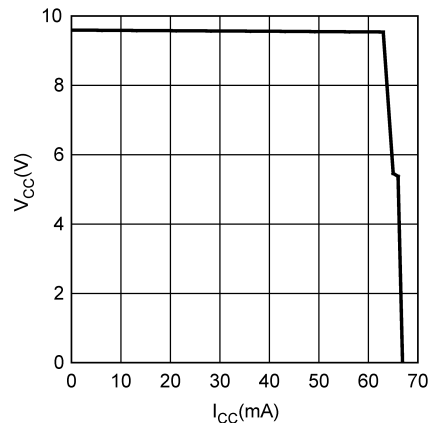


図 5-2. V_{CC} と I_{CC} との関係

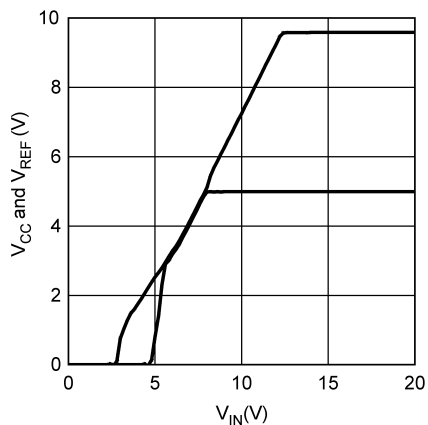


図 5-3. V_{CC} 、 V_{REF} と V_{IN} との関係

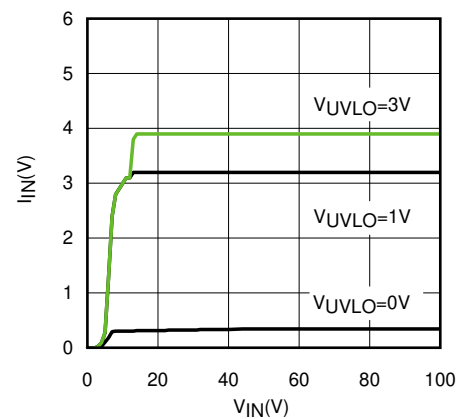


図 5-4. I_{IN} と V_{IN} との関係

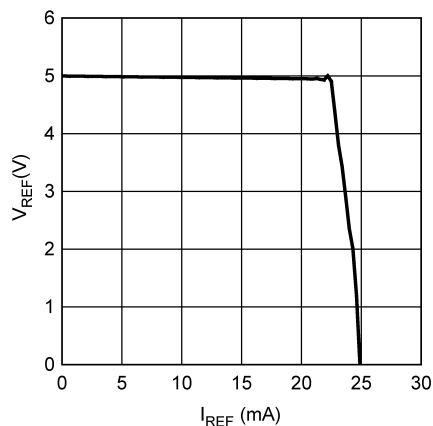


図 5-5. V_{REF} と I_{REF} との関係

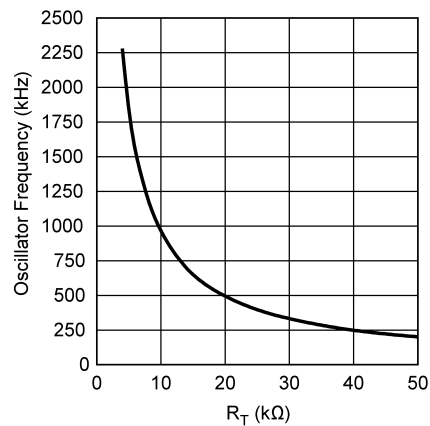


図 5-6. 発振器周波数と R_T との関係

5.6 代表的特性 (続き)

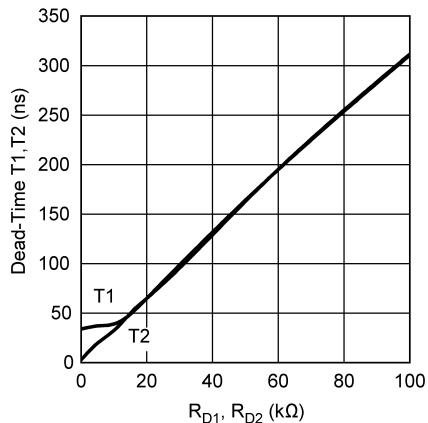
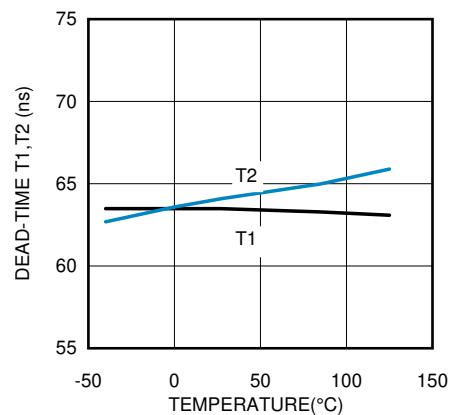
図 5-7. デッドタイム T1、T2 と R_{D1} 、 R_{D2} との関係

図 5-8. デッドタイム T1、T2 と温度との関係

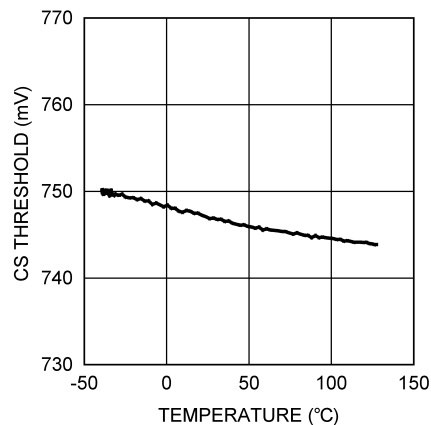


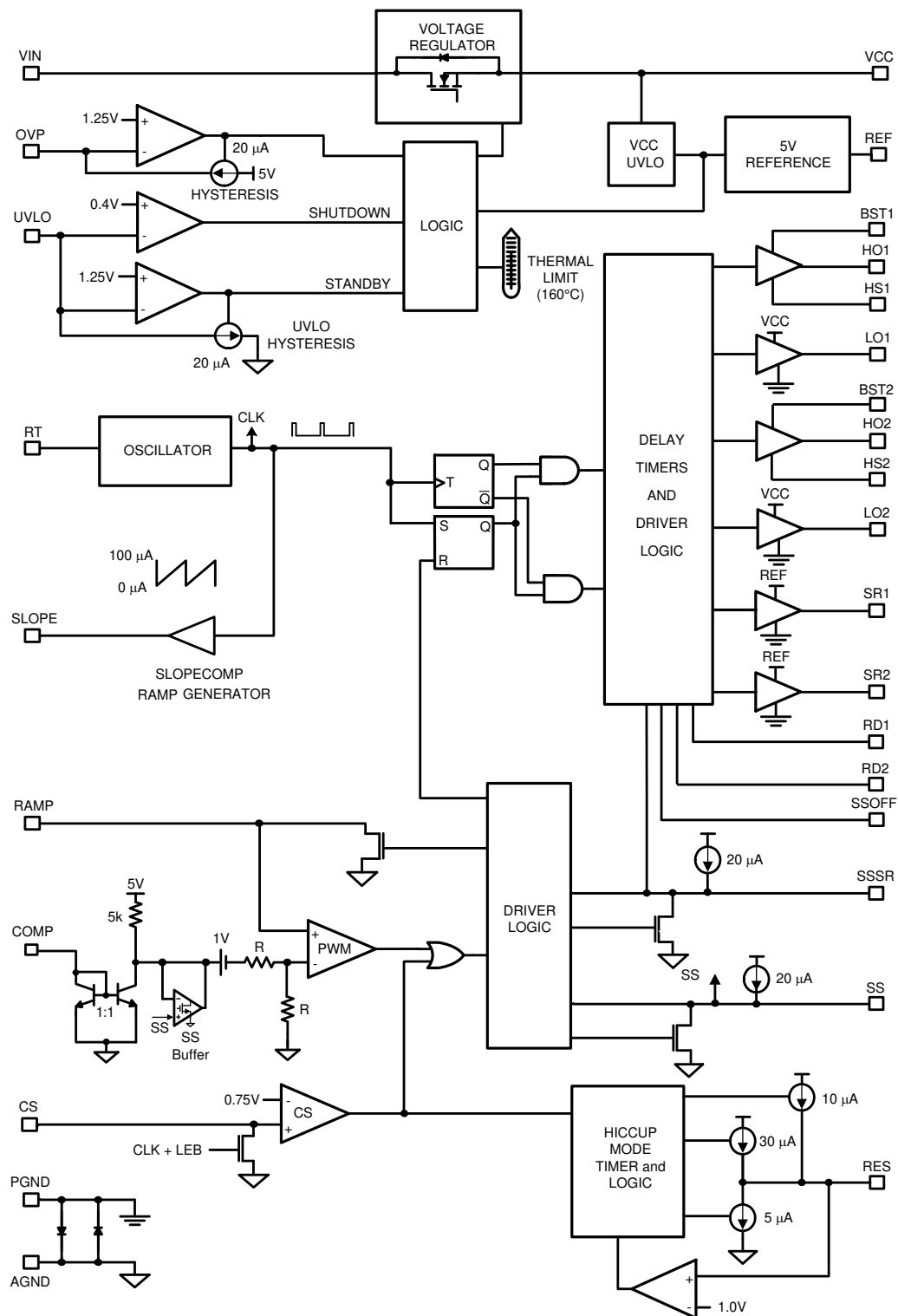
図 5-9. CS スレッシュホールドと温度との関係

6 詳細説明

6.1 概要

LM5045 PWM コントローラは、電流モード制御または電圧モード制御のいずれでも、フルブリッジトポロジの電力コンバータを実現するために必要なすべての機能を内蔵しています。このデバイスは、最大 **100V** の入力電圧で絶縁型 DC/DC コンバータの **1 次側**で動作するように設計されています。この高集積コントローラドライバは、**4 個**の外付けブリッジ MOSFET に対してデュアル **2A** のハイサイドおよびローサイド ゲートドライバを提供し、さらに **2 次側同期整流**用の制御信号も備えています。外付け抵抗により、メイン制御信号と同期整流器の制御信号の間で、リーディングおよびトレイリング エッジのデッドタイムをプログラムできます。同期整流器のインテリジェントなスタートアップにより、プリバイアス負荷に対して電力コンバータを起動できます。サイクル単位の電流制限により、負荷過渡から電源部品が保護されます。ヒックアップ モード保護により、長時間の過負荷状態において平均消費電力が抑制されます。追加機能として、プログラム可能なソフトスタート、同期整流器のソフトスタート、**2MHz** 対応の発振器 (同期機能およびサーマル シャットダウン機能付き) があります。

6.2 機能ブロック図



6.3 機能説明

6.3.1 高電圧起動レギュレータ

LM5045 には高電圧スタートアップ レギュレータが内蔵されており、14V ~ 100V の幅広い範囲にわたって入力ピン (VIN) を電源電圧に直接接続できます。

入力は最大 105V の過渡電圧に耐えられます。UVLO ピンの電位が 0.4V を超える場合、VCC レギュレータがイネーブルになり、VCC ピンに接続されている外付けコンデンサを充電できます。VCC レギュレータは、電圧リファレンス (REF) とゲートドライバ (HO1/HO2 および LO1/LO2) に電力を供給します。VCC ピンの電圧が低電圧 (UV) スレッシュホールドを超え、内部電圧リファレンス (REF) がレギュレーション設定点の 5V に達し、UVLO 電圧が 1.25V を上回ると、ソフトスタートコンデンサが解放され、通常動作が開始されます。VCC のレギュレータ出力は内部で電流制限されています。VCC コンデンサの値は、システム全体の設計とそのスタートアップ特性に依存します。VCC コンデンサの推奨範囲は 0.47μF ~ 10μF です。

外部電源から VCC に電力を供給することで、LM5045 の内部消費電力を低減できます。VCC レギュレータの出力電圧はまず 9.5V に調整されます。同期整流器が動作を開始すると (これはおおよそ出力電圧が規定値に達した時点です)、VCC 電圧は 7.7V に低下します。一般的なアプリケーションでは、補助トランス巻線はダイオードを介して VCC ピンに接続されます。内蔵のスタートアップ レギュレータをシャットオフするために、この巻線は、VCC 電圧を 8V より上にする必要があります。補助巻線から VCC に電力を供給することで、効率が向上し、コントローラの電力損失を低減できます。このモードでも VCC UV 回路が動作し続けるため、起動シーケンス中は VCC が UV スレッシュホールド未満にならないようにする必要があります。VCC レギュレータ シリーズのパストランジスタには、VCC と VIN との間のダイオードが含まれます。このダイオードは、通常動作において順方向バイアスとなってはなりません。したがって、補助 VCC 電圧が VIN 電圧を超えないようにする必要があります。

外部バイアス電圧を VCC ピンと VIN ピンの両方に接続することで、内部レギュレータの代わりに外部 DC バイアス電圧を使用できます。この実装を、「[セクション 7](#)」セクションに示します。外部バイアスは 10V より高く、VCC の最大電圧定格である 14V より低くする必要があります。

6.3.2 ライン低電圧検出器

LM5045 には、デュアル レベル低電圧誤動作防止 (UVLO) 回路が搭載されています。UVLO ピンの電圧が 0.4V を下回ると、レギュレータは低電流シャットダウン モードになります。UVLO ピンの電圧が 0.4V より高く、1.25V を下回る場合、コントローラはスタンバイ モードになります。スタンバイ モードでは、VCC および REF のバイアスレギュレータは動作し、コントローラ出力は無効になります。VCC および REF 出力がそれぞれの低電圧スレッシュホールドを上回り、UVLO ピンの電圧が 1.25V を上回ると、ソフトスタートコンデンサがリリースされ、通常動作が開始します。VIN から GND に接続された外部設定点用の分圧回路により、コンバータの最小動作電圧を設定できます。分圧器は、VIN が望ましい動作範囲内にあるとき、UVLO ピンの電圧が 1.25V を超えるように設計する必要があります。UVLO ヒステリシスは、設定点分圧器のインピーダンスにオンまたはオフに切り替えられる内部 20μA 電流シンクによって実現されます。UVLO のスレッシュホールドを超えると、電流シンクは無効化され、UVLO ピン電圧が急速に上昇します。UVLO ピンの電圧が 1.25V のスレッシュホールドを下回ると、電流シンクが有効になり、UVLO ピンの電圧が急速に低下します。0.4V のシャットダウン コンパレータのヒステリシスは内部で 50mV に固定されています。

UVLO ピンは、リモートの有効/無効化機能を実装するためにも使用できます。UVLO ピンを強制的にスタンバイ状態 ($0.4V < UVLO < 1.25V$) に設定してコンバータをオフすることで、制御されたソフトストップが実現されます。詳細については、[セクション 6.3.16](#) を参照してください。

6.3.3 過電圧保護

外部分圧器を使用して、過電圧保護または過熱保護を設定できます。OVP 状態では、SS および SSSR コンデンサが放電され、すべての出力が無効化されます。分圧器は、過電圧 / 過熱状態が発生したときに OVP ピンの電圧が 1.25V を上回るように設計する必要があります。ヒステリシスは、内部 20μA 電流ソースを使用して実現されます。OVP ピンの電圧が 1.25V を超えると、20μA の電流ソースが動作し、OVP ピンの電圧が急速に上昇します。OVP ピンの電圧が 1.25V のスレッシュホールドを下回ると、電流ソースが無効化され、OVP ピンの電圧が急速に低下します。詳細については、[セクション 7](#) を参照してください。

6.3.4 リファレンス

REF ピンは 5V リニア レギュレータの出力で、フォトカプラ トランジスタおよび外部ハウスキーピング回路にバイアスを印加するために使用できます。レギュレータ出力は内部で 15mA に電流制限されます。REF ピンはセラミック コンデンサでローカルにデカップリングする必要があります。推奨値範囲は 0.1μF ~ 10μF です

6.3.5 発振器、同期入力

LM5045 の発振周波数は、RT ピンと AGND の間に抵抗を接続して設定します。RT 抵抗は、デバイスのすぐ近くに配置する必要があります。目的の発振周波数 (F_{OSC}) を設定するために、RT 抵抗の必要な値は次の式で算出できます。

$$R_T = \frac{1}{F_{OSC} \times 1 \times 10^{-10}} \quad (1)$$

たとえば、目的の発振器周波数が 400kHz、つまり各位相 (LO1 または LO2) が 200kHz の場合、 R_T の値は 25kΩ になります。LM5045 を外部クロックに同期させる場合は、その信号を 100pF のコンデンサを経由して RT ピンに結合する必要があります。RT ピンの電圧は通常 2.0V にレギュレートされ、Low から High への遷移時に、外部パルスの振幅によってピンが 3.5V と 5.0V の範囲まで引き上げる必要があります。同期パルス幅は 15 ~ 200ns の範囲内にする必要があります。発振器がフリー ランニング動作であっても外部同期であっても、RT 抵抗は常に必要であり、SYNC 周波数は RT 抵抗で設定された周波数と等しいか、それ以上でなければなりません。外部クロックに同期する場合、VCC ピンと CS ピンとの間に適切な抵抗を接続して、スロープ補償を追加することを推奨します。また、SLOPE ピンをグランディングして無効化します。

6.3.6 サイクル単位の電流制限

CS ピンは、トランスの 1 次電流を表す信号によって駆動されます。CS ピンの電圧が 0.75V を超えると、電流センス コンパレータが PWM サイクルをただちに終了します。ノイズ抑制のため、CS ピンに接続しコントローラ近くに配置した小さな RC フィルタの使用が推奨されます。内蔵の 18Ω MOSFET は、各サイクルの終了時に外付けの電流センス フィルタ コンデンサを放電します。放電 MOSFET は、新しい PWM サイクル開始後さらに 40ns の間オン状態を維持し、立ち上がりエッジのスパイクをブランキングします。電流センス コンパレータは非常に高速で、短い間のノイズ パルスに応答できる場合があります。電流センス フィルタとセンス抵抗にとって、レイアウトは重要です。CS フィルタに関連付けられたコンデンサは、デバイスのすぐ近くに配置し、CS および AGND ピンに直接接続する必要があります。電流センス トランスを使用する場合、トランス 2 次側の両リードはフィルタ ネットワークに配線し、そのフィルタは IC の近くに配置する必要があります。電流センス抵抗を使用して設計する場合、ノイズに敏感な低消費電力グランド接続はすべて AGND ピン近くにまとめて接続し、電源グランド (センス抵抗のグランド ポイント) に対して 1 点接続する必要があります。

6.3.7 ヒカップ モード

LM5045 には電流制限再起動タイマがあり、コントローラ出力を無効化し、電流制限条件が繰り返し検出された場合に、強制的に遅延再起動 (ヒカップ モードなど) を実行します。再起動をトリガするのに必要なサイクル単位の電流制限イベントの数は、RES ピンの外付けコンデンサによってプログラムされます。各 PWM サイクル中、LM5045 は RES コンデンサから電流をソースまたはシンクします。電流制限が検出されると、5μA 電流シンクが無効化され、30μA 電流ソースが有効化されます。RES 電圧が 1.0V のスレッシュホールドに達すると、図 6-1 に示すように、次の再起動シーケンスが発生します。

- SS コンデンサと SSSR コンデンサはすべて放電されます。
- 30μA の電流ソースがオフになり、10μA の電流ソースがオンになります。
- RES ピンの電圧が 4.0V に達すると、10μA の電流ソースがオフになり、5μA の電流シンクがオンになり、RES コンデンサの電圧は 2.0V まで低下します。
- RES コンデンサが 2.0V のスレッシュホールドに達すると、10μA の電流ソースが再度オンになります。RES コンデンサの電圧は 4.0V と 2.0V の間で 8 回ランプします。
- カウンタが 8 に達すると、RES ピンの電圧が Low にプルされ、ソフトスタート コンデンサがリリースされて、ソフトスタートシーケンスを開始します。SS コンデンサの電圧は徐々に上昇します。SS 電圧が 1.0V に達すると、PWM コンパレータは最初の狭いパルスを生成します。

- 再起動後も過負荷状態が続くと、サイクル単位の電流制限によって RES コンデンサの電圧が再び上昇し始め、ヒカッ プ モードシーケンスが繰り返されます。
- 再起動後に過負荷状態が解消された場合、RES ピンは 5 μ A の電流シンクによってグランドに保持され、通常動作が再開されます。

RES ピンを AGND ピンに接続すると、ヒカッ プ モード機能を完全に無効化できます。この構成では、サイクル単位の保護により、最大出力電流が無制限に制限されるため、ヒカッ プ 再起動シーケンスは発生しません。

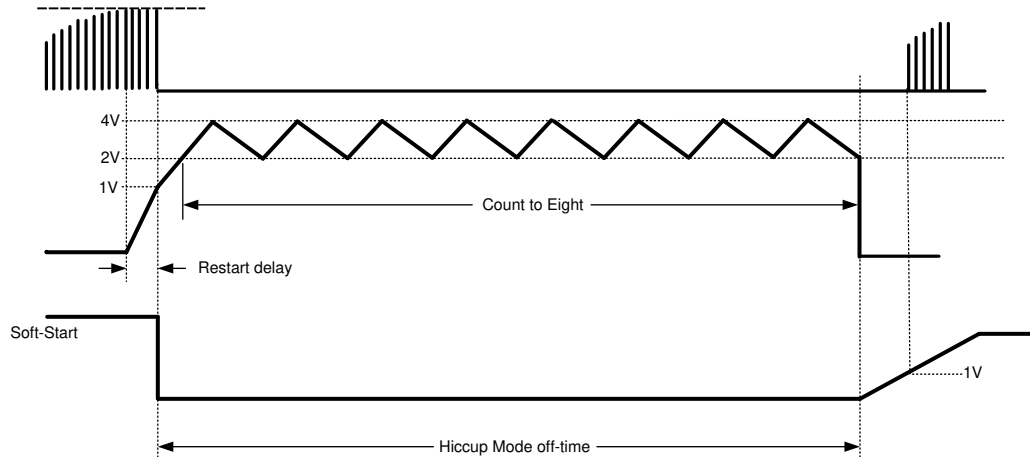


図 6-1. ヒカッ プ モード遅延とソフトスタートのタイミング図

6.3.8 PWM コンパレータ

LM5045 パルス幅変調器 (PWM) コンパレータは 3 入力デバイスです。RAMP ピンの信号を、ループ誤差信号またはソフトスタートのどちらか低い方と比較して、デューティ サイクルを制御します。このコンパレータは、制御可能な最小のデューティ サイクルを実現するように速度に最適化されています。ループ誤差信号は、外部フィードバックおよび絶縁回路から COMP ピンへの制御電流という形で受信されます。COMP ピンの電流は、5V 基準電圧に接続された 5k Ω 抵抗を介したシンク電流である NPN トランジスタのマッチング ペアによって内部的にミラーリングされます。結果として生じる制御電圧は 1V オフセットを通過し、その後 2:1 分圧抵抗を通過してから PWM コンパレータに印加されます。

REF ピンと COMP ピンとの間には、フォトカプラ検出器を接続できます。COMP ピンは電流入力で制御されるため、フォトカプラ検出器の電位差はほぼ一定です。これにより、通常フォトカプラの非常に大きな容量で発生する帯域幅制限位相遅延が大幅に低減されます。フォトカプラに関連する帯域幅制限ポールが非常に高い周波数に移るため、より高いループ帯域幅を実現できます。PWM コンパレータの極性は、COMP ピンの電流がゼロのときにコントローラが最大デューティ サイクルを生成する構成となっています。

6.3.9 RAMP ピン

RAMP ピンの電圧は、PWM コンパレータの変調ランプとして機能します。PWM コンパレータは、RAMP ピンでの変調ランプ信号をループ誤差信号と比較し、デューティ サイクルを制御します。変調ランプ信号は、入力電圧に比例するランプ (フィードフォワード電圧モード制御) として、または 1 次側電流に比例するランプ (電流モード制御) として実装できます。RAMP ピンは、各 PWM サイクルの終了時に $R_{DS(ON)}$ が 5.5 Ω の内部 MOSFET によってリセットされます。RAMP ピンを電圧モードまたは電流モードのいずれにも設定できるため、設計制約に応じて最適な制御方式でコントローラを実装できます。フィードフォワード電圧モード制御およびピーク電流モード制御用に RAMP ピンを構成する方法の詳細については、「[セクション 7](#)」セクションを参照してください。

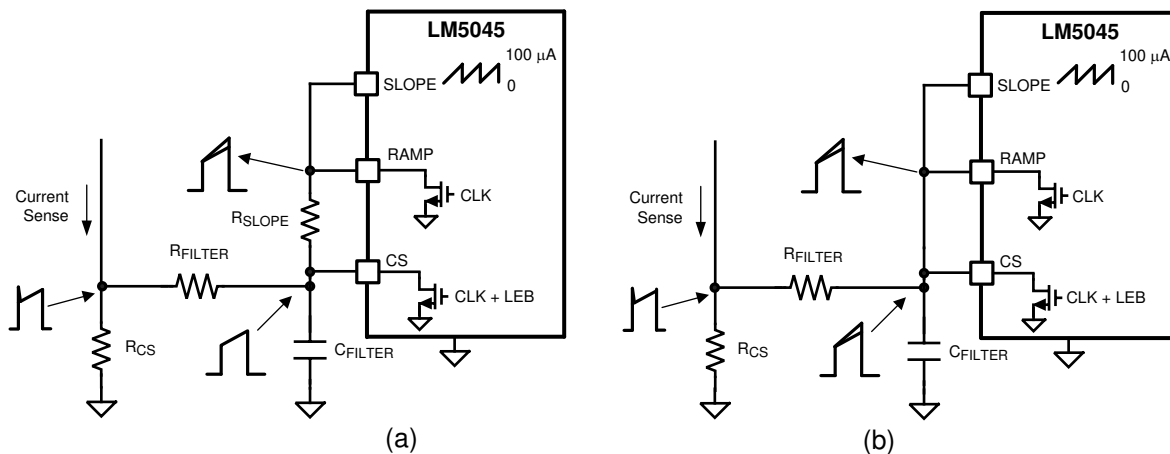
6.3.10 SLOPE ピン

デューティ サイクルが 50% を超える場合 (各位相で 25% を超える場合)、ピーク電流モード制御では分数調波の発振が発生する可能性があります。分数調波の発振には通常、広いデューティ サイクルと狭いデューティ サイクルが繰り返し観測されるという特徴があります。これは、RAMP ピンの変調信号にスローブ補償と呼ばれる人工的なランプを追加すること

で除去できます。SLOPE ピンは、スロープ補償用として、RT 抵抗によって設定された周波数で 0 ~ 100 μ A に上昇する電流ランプを供給します。SLOPE ピンのランプ電流ソースは、以下のように複数の方法で使用して、RAMP 信号にスロープ補償を追加できます。

- 図 6-2 (a) に示すように、SLOPE ピンと RAMP ピンを、適切な抵抗を介して CS ピンに互いに接続できます。この構成では、電流センス信号とスロープ補償が RAMP ピンに注入されますが、CS ピンにはスロープ補償は行われません。したがって、この方式では、スロープ補償は電流制限に影響を与えません。
- 2 番目の構成では、図 6-2 (b) に示すように、SLOPE、RAMP、CS ピンを互いに接続できます。この構成では、SLOPE ピンからのランプ電流ソースがフィルタ抵抗とフィルタ コンデンサを流れます。そのため、CS ピンおよび RAMP ピンには電流センス信号とスロープ補償ランプの両方が印加されます。この方式では、電流制限がスロープ補償によって補償され、電流制限開始点が変化します。

スロープ補償が不要な場合、例えばフィードフォワード電圧モード制御では、SLOPE ピンを AGND ピンに接続する必要があります。RT ピンが外部クロックに同期される場合、SLOPE ピンをディスエーブルにし、VCC ピンと CS ピンとの間に適切な抵抗を接続して、外部からスロープ補償を追加することを推奨します。詳細については、[セクション 7](#) を参照してください。



- A. PWM 専用に構成されたスロープ補償 (電流制限スロープなし)
 B. PWM および電流制限用に構成されたスロープ補償

図 6-2. スロープ補償構成

6.3.11 ソフト スタート

ソフトスタート回路は、電力コンバータを徐々に定常状態動作ポイントへと到達させることにより、起動時のストレスや電流サージを低減します。バイアスが LM5045 に供給されると、SS コンデンサは内部 MOSFET によって放電されます。UVLO、VCC、REF の各ピンが動作スレッシュホールドに達すると、SS コンデンサがリリースされ、20 μ A の電流ソースで充電されます。SS ピンの電圧が 1V オフセットを超えると、SS はデューティ サイクルを制御します。PWM コンパレータは 3 入力デバイスであり、ソフトスタートとループ誤差信号の間の信号のうち低い方と、RAMP 信号を比較します。典型的な絶縁アプリケーションでは、2 次側バイアスが確立されると、2 次側の誤差アンプがソフトスタートして閉ループ制御を確立し、制御を SS ピンから引き離します。

レギュレータをシャットダウンする方法の 1 つは、SS ピンをグランドに接続することです。これにより、内部 PWM 制御信号が強制的にグランドに接続され、出力デューティ サイクルが急速にゼロに減少します。SS ピンをリリースすると、ソフトスタート サイクルが開始され、通常動作が再開されます。2 つ目のシャットダウン方法については、「[セクション 7.2.2.3](#)」セクションを参照してください。

6.3.12 ゲート ドライバの出力

LM5045 は 4 つのゲートドライバを備えており、2 つのフローティング ハイサイド ゲートドライバ HO1 と HO2 および、2 つのグランド基準のローサイド ゲートドライバ LO1 と LO2 があります。各内蔵ドライバでは、1.5A ピークのソース電流および 2A ピークのシンク電流に対応できます。まず、対角の HO1 と LO2 が同時にオンとなり、その後、4 つすべてのゲートドライバ出力がオフとなる時間が続きます。その後の位相では、対角の HO2 と LO1 が同時にオンとなり、その後オフ時間が続きます。ローサイド ゲートドライバは VCC レギュレータから直接給電されます。HO1 および HO2 のゲートドライバは、それぞれ BST1/HS1 および BST2/HS2 間に接続されたブートストラップ コンデンサから給電されます。VCC (アノードピン) と BST (カソードピン) の間に接続された外付けダイオードは、対応するスイッチ ノード (HS1/HS2 ピン) が Low のときに VCC からブートストラップ コンデンサを充電することで、ハイサイド ゲートドライバ電力を供給します。ハイサイド MOSFET がオンになると、BST1 は $V_{CC} + V_{HS1}$ に相当するピーク電圧まで上昇します。ここで V_{HS1} はスイッチ ノード電圧です。

BST および VCC のコンデンサは、寄生インダクタンスによる電圧過渡を最小限に抑えるため、LM5045 のピンの近くに配置する必要があります。MOSFET ゲートへ供給されるピーク電流は 1.5A を超える場合があります。BST コンデンサの推奨値は 0.1μF 以上です。HO 遷移時の電圧ドループを防止するため、表面実装セラミックなどの低 ESR/ESL コンデンサを使用する必要があります。

COMP ピンが断線している場合、出力は最大デューティ サイクルで動作します。各相の最大デューティ サイクルは、RD1 抵抗で設定されるデッドタイムによって制限されます。RD1 抵抗をゼロに設定した場合、内部的に固定されたデッドタイムの影響により、最大デューティ サイクルは 50% をわずかに下回ります。内部で固定されたデッドタイムは 30ns であり、動作周波数によっては変化しません。各出力の最大デューティ サイクルは、次の式で計算できます。

$$D_{MAX} = \frac{\left(\frac{1}{F_{OSC}}\right) - (T1)}{\left(\frac{2}{F_{OSC}}\right)} \quad (2)$$

ここで、

- T1 は RD1 抵抗で設定される時間
- F_{OSC} は発振器の周波数

たとえば、発振器の周波数が 400kHz に設定されており、RD1 抵抗で設定された T1 時間が 60ns の場合、 D_{MAX} は 0.488 になります。

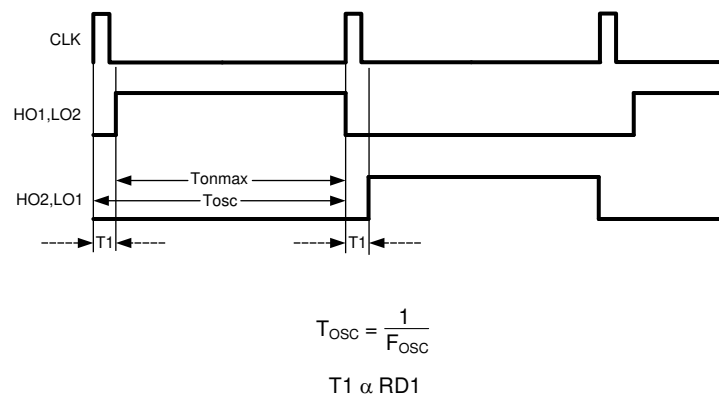


図 6-3. RD1 で設定された最大デューティ サイクルとデッドタイムを示すタイミング図

6.3.13 同期整流器の制御出力 (SR1 および SR2)

トランスの 2 次側の同期整流 (SR) は、ダイオード整流に比べて特に低出力電圧コンバータの場合に、高い効率を実現します。MOSFET の整流器の順方向電圧降下 (0.5V ~ 1.5V) を 10mV ~ 200mV の VDS 電圧まで低減することで、整流損失が大幅に削減されます。代表的なアプリケーションでは、トランスの 2 次巻線がセンター タップ付きで、出力電力インダクタはセンター タップと直列に接続されています。SR MOSFET は、通電される 2 次巻線およびインダクタ電流のためのグラウンド パスを提供します。図 6-4 から、HO1/LO2 の対角がオンになると、1 次側から電力伝送が有効になります。この期間中、SR1 MOSFET は有効で、SR2 MOSFET はオフになります。SR2 MOSFET のドレインに接続された 2 次巻線は、この時点でセンター タップの電圧の 2 倍になります。HO1/LO2 パルスが終わると、インダクタ電流は SR2 MOSFET のボディ ダイオードを通過し続けます。ボディ ダイオードは SR MOSFET よりも損失が大きいため、あらゆる条件 (部品の許容誤差など) で十分なタイミング マージンを維持しながら T2 期間を最小化し、貫通電流を防止することで効率を向上できます。HO2/LO1 が 1 次側からの電力伝送を有効にすると、SR2 MOSFET が有効になり、SR1 MOSFET はオフになります。

フリーホイール期間中は、インダクタ電流が SR1 および SR2 の両方の MOSFET でほぼ等しく共有され、トランス 2 次側が実質的に短絡します。HO1/LO2 がオンになる前に、SR2 MOSFET は無効になります。SR2 MOSFET ボディ ダイオードは、1 次側電力が SR2 MOSFET のドレイン電圧を上昇させ、ボディ ダイオードを逆バイアスするまで、約半分のインダクタ電流を流し続けます。理想的には、デッドタイム T1 は、SR MOSFET のボディ ダイオードが導通を開始する前に SR MOSFET をオフできる最小時間に設定されます。

SR ドライバは REF レギュレータによって給電され、各 SR 出力は 0.1A を供給し、最大 0.4A をシンクできます。SR ドライバの振幅は 5V に制限されています。5V の SR 信号により、LM5045 は半導体アイソレータまたはパルストランスを経由して、絶縁バリアをまたぐ形で SR 制御を伝送できます。同期 MOSFET の実際のゲートソースおよびシンク電流は、2 次側バイアスとゲートドライバによって供給されます。

T1 と T2 は、RD1 ピンおよび RD2 ピンと AGND の間に抵抗を接続することでプログラムできます。RD1 は最大デューティ サイクルに影響しますが、RD2 は影響しないことに注意してください。RD1 と RD2 の抵抗は、デバイスのすぐ近くに配置する必要があります。RD1 と RD2 の抵抗の式は次のとおりです。

$$RD(1,2) = \frac{T(1,2)}{3 \text{ pF}}; \text{ For } 20\text{k} < (1,2) < 100\text{k} \quad (3)$$

T1 の目標デッドタイムが 60ns の場合、RD1 は 20kΩ になります。

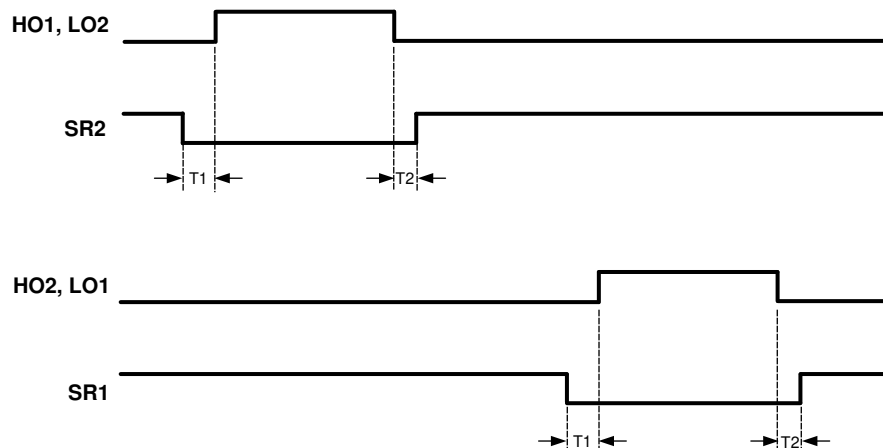
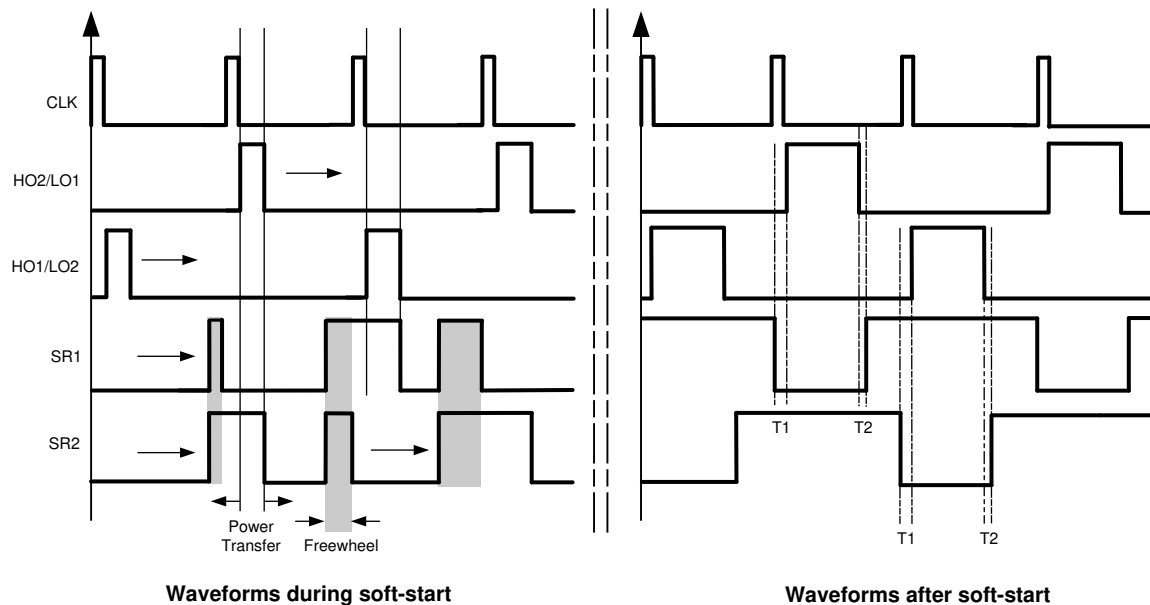


図 6-4. 同期整流器のタイミング図

6.3.14 同期整流器のソフトスタート

LM5045 には、前述した基本的なソフトスタート機能に加えて、同期整流器を定常状態のデューティ サイクルまで徐々にオンにする第 2 のソフトスタート機能が搭載されています。この機能により、基本ソフトスタート中も同期整流器がオフに維持されるため、プリバイアスされた負荷に対しても出力電圧を線形的に起動できます。次に、SR の出力デューティ サイクルは徐々に増加され、ボディ ダイオードと同期 MOSFET のチャネル抵抗間の電圧降下差による出力電圧の外乱を防止します。最初にバイアスが LM5045 に供給されると、内部 MOSFET によって SSSR コンデンサが放電されます。SS コンデンサが 2V のスレッシュホールドに達し、かつ $I_{COMP} < 800\mu A$ のように COMP がデューティ サイクルを制御していることが確立されると、SSSR 放電がリリースされ、SSSR コンデンサは $20\mu A$ の電流ソースを使用して充電を開始します。SSSR コンデンサが内部の 1V のスレッシュホールドを超えると、LM5045 は同期 FET のソフトスタートを開始します。SR のソフトスタートはリーディング エッジ変調技術に従っており、SR パルスのリーディング エッジがソフトスタートされる一方で、一次側 FET はトレーリング エッジ変調となります。図 6-5 (a) に示すように、SR1 と SR2 は、フリーホイール サイクル中に狭いパルス幅で同時にオンになります。フリーホイール サイクルの終わり、つまり、内部 CLK の立ち上がりエッジで、次の電力伝送サイクルと同位相の SR FET はオンのまま保持され、位相差がある SR FET はオフになります。同位相の SR FET は電力伝送サイクル中もオンに維持され、その終わりには、1 次側 FET と同位相 SR FET の両方が一緒にオフになります。同期整流出力は、SSSR ピンを接地することで無効にできます。



- A. ソフトスタート中の波形
B. ソフトスタート後の波形

図 6-5. 波形

6.3.15 プリバイアス スタートアップ

電力コンバータにおける一般的な要件として、プリチャージされた出力コンデンサのようなプリバイアス負荷に対しても、単調な出力電圧の起動特性が求められます。プリバイアス負荷の状況では、同期整流器が早期に動作すると、プリチャージされた出力コンデンサから電流がシンクされ、予期しない出力電圧の低下が発生します。この状態は望ましくないものであり、電力コンバータが損傷する可能性があります。LM5045 は独自の制御回路を使用して、同期整流器のインテリジェントなターンオンを確実に実現することで、出力が単調に立ち上がるようにしています。起動直後に、SSSR コンデンサはグラウンドに保持され、同期 MOSFET の動作を無効にすることでボディ ダイオードを導通させます。同期整流器のソフトスタートは、デューティ サイクルがソフトスタート コンデンサではなく COMP によって制御されていること、すなわち $I_{COMP} < 800\mu A$ かつ SS ピン電圧 $> 2V$ が成立した時点で開始されます。その後 SSSR コンデンサがリリースされ、 $20\mu A$ の電流ソースによって充電されます。さらに、図 6-6 に示すように、SSSR ピンの 1V オフセットを使って追加の遅延を生じさせま

す。この遅延により、同期 MOSFET が動作しているときに逆電流を回避するため、出力電圧のレギュレーションが保証されます。

6.3.16 ソフトストップ

図 6-7 に示すように、UVLO ピンの電圧が 1.25V のスタンバイ スレッショルドを下回り、かつ 0.4V シャットダウン スレッショルドを上回る場合、SSSR コンデンサは 60 μ A の電流ソース (充電電流の 3 倍) によってソフトストップされます。SSSR ピンが 1.0V のスレッショルドに達すると、SS ピンと SSSR ピンの両方が直ちに GND へ放電されます。電力コンバータをソフトストップすると、出力コンデンサのエネルギーが徐々に減少し、出力電圧が単調減衰します。ヒカップ モードでも同じシーケンスが実行されますが、120 μ A の電流ソース (充電電流の 6 倍) で SSSR が放電される点のみが異なります。OVP、VCC UV、熱制限、または VREF UV 状態の場合、電力コンバータはハードストップし、すべての制御出力が直ちに Low 状態に駆動されます。

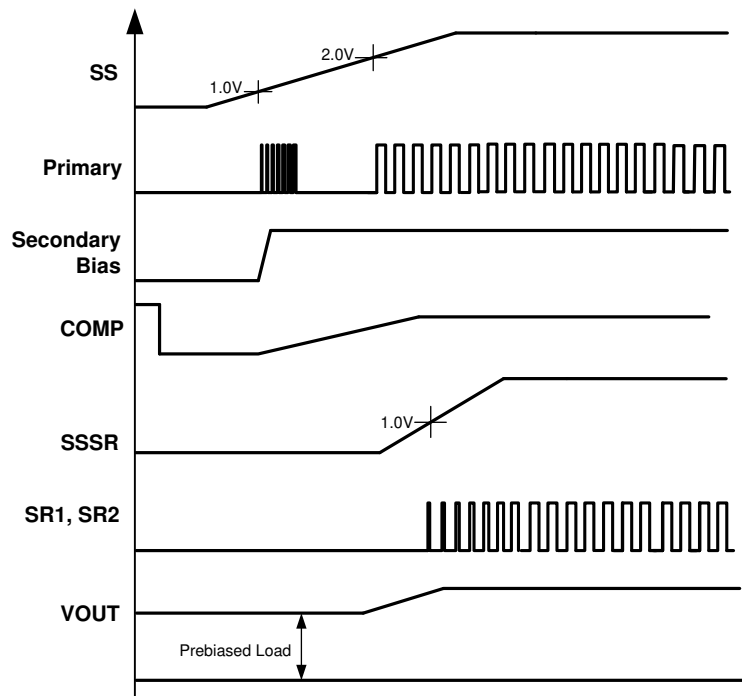


図 6-6. プリバイアス電圧スタートアップ波形

6.3.17 ソフトストップ オフ

ソフトスタート オフ (SSOFF) ピンを使用すると、ライン UVLO やヒカップ モードの発生時に電力コンバータをハードストップに設定できるようになり、柔軟性がさらに向上します。SS OFF ピンが 5V REF ピンにプルアップされると、電力コンバータはあらゆる故障状態でハードストップします。ハードストップが実行されると、各制御出力は直ちに Low 状態に駆動されます。詳細については、表 6-1 を参照してください。

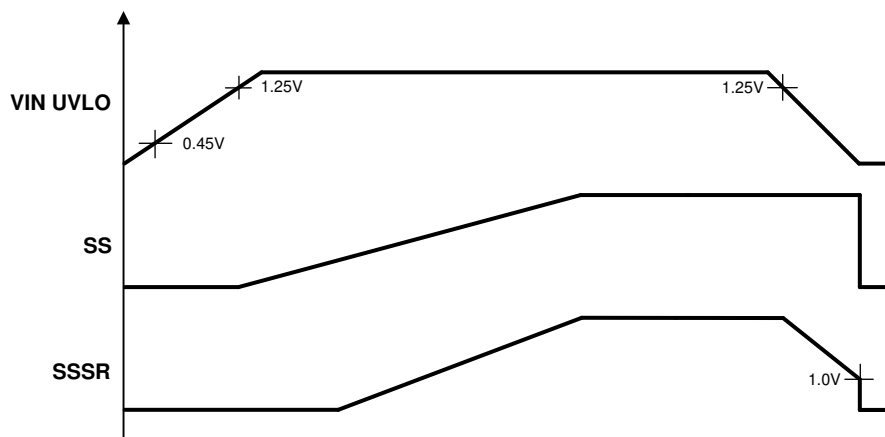


図 6-7. UVLO イベント中のソフトストップ波形

表 6-1. 故障状態でのソフトストップ

故障状態 ⁽¹⁾	SSSR
UVLO (UVLO < 1.25V)	ソフトストップ 3 倍の充電速度
OVP (OVP > 1.25V)	ハードストップ
ヒカッブ (CS > 0.75 および RES > 1V)	ソフトストップ 6 倍の充電速度
VCC/VREF UV	ハードストップ
内部の熱制限	ハードストップ

(1) 注: 上記の条件はすべて、SSOFF ピンが GND に接続されている状態で有効です。SSOFF = 5V の場合、LM5045 はすべての条件でハードストップします。SSSR ピンが 1V に達するまで、SS ピンはすべての条件で High に維持されます。

6.3.18 過熱保護

最大定格接合部温度を超えた場合に集積回路を保護する目的で、内部にサーマル シャットダウン回路が実装されています。この回路が作動すると (通常は 160°C で作動)、コントローラはシャットダウン状態になり、出力ドライバおよびバイアスレギュレータ (VCC と REF) は無効化されます。これは、偶発的なデバイス過熱による致命的な障害を防止するのに役立ちます。サーマル シャットダウン中は、SS および SSSR コンデンサが完全に放電され、接合部温度が動作レベル (140°C) まで低下した後、コントローラは通常の起動シーケンスに従います。

6.4 デバイスの機能モード

6.4.1 制御方法の選択

LM5045 は多用途の PWM 制御 IC で、電流モード制御または電圧モード制御用に構成できます。通常、制御方法の選択は、設計者の好みに左右されます。制御方法を選択する際には、以下を考慮する必要があります。電流モード制御は、フルブリッジトポロジの両相における磁束を本質的にバランスさせることができます。フルブリッジトポロジは、他のダブル エンドトポロジと同様、トランス コアの飽和の影響を受けやすい性質があります。2 つの交互動作位相間で印加されるボルト秒積にわずかでも非対称性があると磁束バランスが崩れ、トランスに直流成分が蓄積されます。直流成分の連続的な蓄積により、最終的にトランスが飽和する可能性があります。ボルト秒の非対称性は、電流モード制御を採用することで補正できます。電流モード制御では、1 次側電流を表す信号を誤差信号と比較して、デューティ サイクルを制御します。定常状態では、パルス幅を調整することで各相が同じピーク電流で終了し、両相に等しいボルト秒が印加されます。

電流モード制御はノイズや分数調波発振の影響を受けやすい一方、電圧モード制御では PWM に大きなランプを使用するため、通常は影響を受けにくくなっています。また、入力ライン フィードフォワードによる電圧モード制御は、ライン過渡応答も優れています。電圧モード制御を構成する場合、トランス コア飽和を引き起こす可能性のある磁束の不均衡を回避するため、電源トランスの 1 次巻線と直列に DC ブロッキング コンデンサを配置します。

6.4.2 LM5045 を使用した電圧モード制御

LM5045 を電圧モード制御用に構成するには、VIN、AGND に接続された外付け抵抗 (R_{FF}) とコンデンサ (C_{FF})、および RAMP ピンを用いてのこぎり波変調ランプ信号を生成する必要があります (図 6-8 を参照)。RAMP の信号のスロープは、入力ライン電圧に比例して変化します。スロープの変化により、電圧モード制御でのライン過渡応答を改善するのに必要なライン フィードフォワード情報が得られます。一定の誤差信号では、オン時間 (T_{ON}) は入力電圧 (VIN) に反比例し、トランスの 1 次側に印加されるボルト秒積を安定させます。PWM 制御にライン フィードフォワード ランプを使用した場合、入力電圧の変化を補償するために電圧レギュレーション ループの変更は、固定スロープ発振器のランプに比べるとほぼ不要と言えます。さらに、電圧モード制御はノイズの影響を受けにくく、最先端のフィルタリングを必要としません。そのため、入力電圧範囲の広い電力コンバータに適しています。電圧モード制御では、L-C 出力フィルタに複素共役極が存在するため、Type-III 補償回路が必要です。

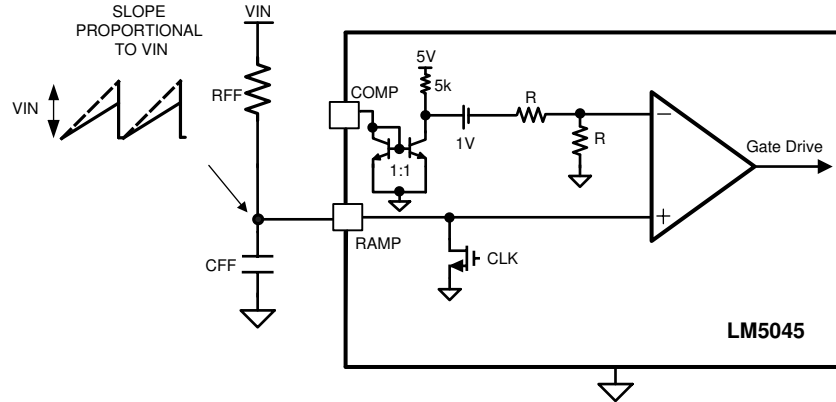


図 6-8. フィードフォワード電圧モード構成

C_{FF} の容量値は、100pF ~ 1800pF の間に収めることが推奨されます。図 6-8 に示すように、 C_{FF} 値はクロック パルス幅 (通常 50ns 以内) で放電できるほど小さい値でなければなりません。内部放電 FET の $R_{DS(ON)}$ は 5.5Ω です。

必要な R_{FF} の値は、以下の式で計算できます。

$$R_{FF} = \frac{-1}{F_{OSC} \times C_{FF} \times \ln\left(1 - \frac{V_{RAMP}}{V_{IN_{MIN}}}\right)} \quad (4)$$

たとえば、 V_{RAMP} が 1.5V (信号範囲とノイズ耐性のバランスが取れた値) と仮定すると、 $V_{IN_{MIN}}$ が 36V のとき (発振器周波数が 400kHz、 $C_{FF} = 470\text{pF}$)、 R_{FF} は 125kΩ となります。

6.4.3 LM5045 を使用した電流モード制御

LM5045 は、1 次側電流に比例した信号を RAMP ピンに印加することで、電流モード制御用に構成できます。これを実現する方法の 1 つを、図 6-9 に示します。1 次側電流は、電流トランスまたはセンス抵抗を使用して検出できます。その結果得られた信号は、フィルタ処理され、スロープ補償に使用する抵抗を経由して RAMP ピンに印加されます。RAMP ピンに印加される信号は、CS ピンからの 1 次側電流情報と、抵抗 R_{SLOPE} で追加されるスロープ補償の追加のランプで構成されることがわかります。

電流センス抵抗には、過電流の状況において、電流センス抵抗の両端の電圧が最小 CS スレッショルドである 728mV を上回るようなものを選択します。

一般に、分数調波発振を防止するため必要なスロープ補償量は、出力インダクタ電流の下降スロープを 1 次側に換算した値の少なくとも 1/2 に等しくなります。1 スwitchング周期後の分数調波の発振を抑制するには、スロープ補償を、1 次側に換算したフィルタ インダクタ電流の下降スロープと同じ値にする必要があります。これはデッドビート制御として知られています。デッドビート制御の実装に必要なスロープ補償抵抗は、次のように計算できます。

$$R_{SLOPE} = \frac{V_{OUT} \times R_{CS}}{L_{FILTER} \times F_{OSC} \times I_{SLOPE} \times N_{TR}} \quad (5)$$

ここで、

- N_{TR} は 2 次側に対する巻線比

例えば、1 次側と 2 次側の巻数比が 9:1 の 3.3V 出力コンバータで、出力フィルタ インダクタンス (L_{FILTER}) が 800nH、電流センス抵抗 (R_{SENSE}) が 150mΩ の場合、 R_{SLOPE} は 1.67kΩ で十分です。

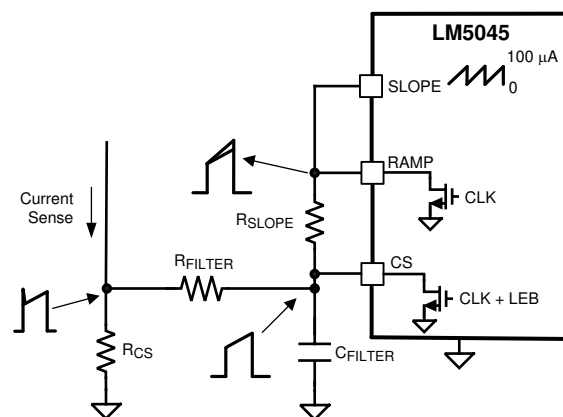


図 6-9. 電流モードの構成

7 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI コンポーネントの仕様に含まれるものではなく、TI は、その精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

LM5045 は、高集積の PWM コントローラで、電流モードまたは電圧モード制御を使用してフルブリッジトポロジの電力コンバータを実装するために必要なすべての機能を備えています。このデバイスは、最大 100VDC の入力電圧、100W ~ 1kW の出力電力を持つ DC/DC コンバータ アプリケーションを対象としています。

7.2 代表的なアプリケーション

次の回路図は、LM5045 で制御される 100W フルブリッジ コンバータの例を示しています。動作入力電圧範囲は 36V ~ 75V、出力電圧は 3.3V です。出力電流能力は 30A です。このコンバータは、外部スロープ補償で電流モード制御用に構成されています。補助巻線は VCC 電圧を引き上げるために使用され、コントローラの消費電力を低減します。

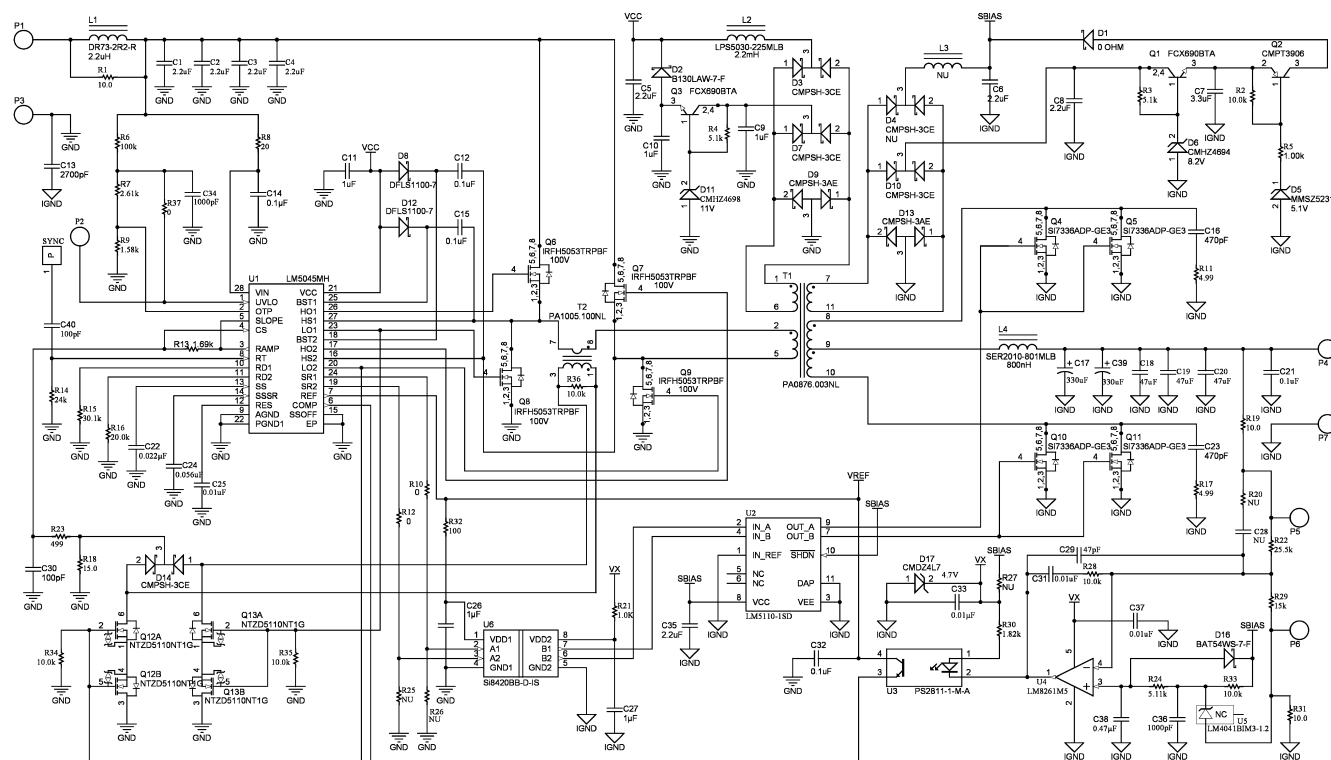


図 7-1. 評価ボードの回路図

7.2.1 設計要件

パラメータ	値
入力動作範囲	36V ~ 75V
出力電圧	3.3V
48V 時の実測効率	30A で 92%
動作周波数	420kHz

パラメータ	値
ボード サイズ	2.28 x 1.45 x 0.5inches
ロード レギュレーション	0.2%
ライン レギュレーション	0.1%
ライン UVLO	34V/32V オン / オフ
ヒカップ モード	電流制限

7.2.2 詳細な設計手順

7.2.2.1 VIN および V_{CC}

VIN ピンに印加される電圧は、電源トランスの 1 次側電圧 (V_{PWR}) と同一になる場合もありますが、14 ~ 100V の範囲で変動します。入力電源で発生する過渡的な変動を抑えるため、図 7-2 に示すフィルタを使用することが推奨されます。この措置は、VIN が LM5045 の最大動作定格の近くで動作する場合に特に重要です。VIN への電流は、主に LM5045 の動作電流、スイッチング周波数、VCC ピンの外部負荷に依存します。この負荷には通常、パワー MOSFET のゲート容量が含まれます。一般的なアプリケーションでは、補助トランス巻線をダイオード経由で VCC ピンに接続します。内蔵のスタートアップレギュレータをシャットオフするために、このピンは、VCC 電圧を 8V より上にする必要があります。

出力がイネーブルになり、外部 VCC 電源電圧が IC への電力供給を開始すると、VIN ピンへの電流が 1mA を下回るようになります。内部 VCC レギュレータの内部ボディ ダイオードを流れる逆電流を防止するため、VIN は VCC 電圧と同じ、またはそれより高い電圧に維持する必要があります。

7.2.2.2 100VIN を超えるアプリケーションの場合

システム入力電圧が 100V を超えるアプリケーションでは、図 7-3 に示すように、外部のスタートアップレギュレータから VIN に電力を供給できます。この構成では、VIN ピンと VCC ピンを互いに接続する必要があります。VCC ピンと VIN ピンの電圧は 10V より高く (VCC の最大リファレンス電圧を上回る)、かつ 16V 以下である必要があります。動作をイネーブルにするには、VCC 電圧を 10V より上にする必要があります。VCC ピンの電圧は 16V を超えないようにしてください。図 7-3 の右側の電圧源は通常、電力段から派生し、LM5045 の出力が有効になると動作を開始します。

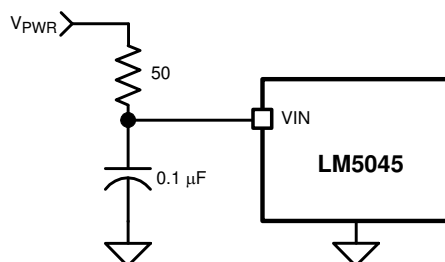


図 7-2. 入力過渡保護

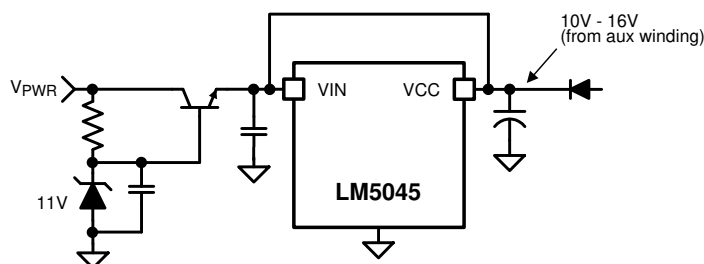


図 7-3. V_{PWR} > 100V のスタートアップレギュレータ

7.2.2.3 UVLO および OVP 分圧器の選択

UVLO および OVP ピンに接続された 2 つの専用コンパレータを使用して、低電圧および過電圧状態を検出します。これら 2 つのコンパレータのスレッシュホールドはどちらも 1.25V に設定されています。2 つの機能は、図 7-4 と図 7-4 に示すように VIN から AGND への独立した 2 つの分圧回路でそれぞれ個別に設定することも、あるいは図 7-4 に示すように 3 抵抗分圧回路で設定することもできます。独立した UVLO および OVP ピンにより、システムの動作電圧範囲をより柔軟に設定できます。UVLO ピンの電圧が 0.4V を下回ると、レギュレータは低電流シャットダウン モードになります。UVLO ピンの電圧が 0.4V より高く、1.25V を下回る場合、コントローラはスタンバイ モードになります。UVLO ピンの電圧が 1.25V を超えると、コントローラは完全に有効になります。図 7-4 に示すように、2 つの外付け抵抗を使用して、電力コンバータの最小動作電圧をプログラムできます。UVLO ピンの電圧が 1.25V のスレッシュホールドを下回ると、内部 20μA 電流シンクが有効になり、UVLO ピンの電圧を下げることで、スレッシュホールドのヒステリシスを実現します。R₁ と R₂ の抵抗値は、次の式で求められます。

$$R_1 = \frac{V_{HYS}}{20 \mu A}$$

$$R_2 = \frac{1.25V \times R_1}{V_{PWR-OFF} - 1.25V - (20 \mu A \times R_1)} \quad (6)$$

ここで、

- V_{PWR} は目的のターンオン電圧
- V_{HYS} は V_{PWR} における目的の UVLO ヒステリシス

たとえば、V_{PWR} が 33V に達したときに LM5045 を有効にし、V_{PWR} が 31V に低下したときに無効にする場合は、R₁ を 100kΩ、R₂ を 4.2kΩ にする必要があります。UVLO ピンの電圧が 7V を超えないようにする必要があります。

図 7-4 に示すように、2 つの外付け抵抗を使用して、電力コンバータの最大動作電圧をプログラムできます。OVP ピンの電圧が 1.25V のスレッシュホールドより高くなると、内部の 20μA 電流ソースが有効になり、OVP ピンの電圧が上昇して、スレッシュホールドのヒステリシスを実現します。R₁ と R₂ の抵抗値は、次の式で求められます。

$$R_1 = \frac{V_{HYS}}{20 \mu A}$$

$$R_2 = \frac{1.25V \times R_1}{V_{PWR} - 1.25V + (20 \mu A \times R_1)} \quad (7)$$

LM5045 を V_{PWR-OFF} が 80V に達したときに無効にし、78V まで低下したときに有効にする場合、R₁ は 100kΩ、R₂ は 1.5kΩ とします。OVP ピンの電圧が 7V を超えないようにする必要があります。

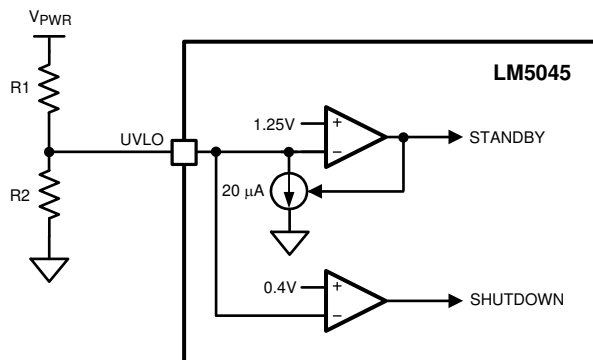


図 7-4. 基本の UVLO 構成

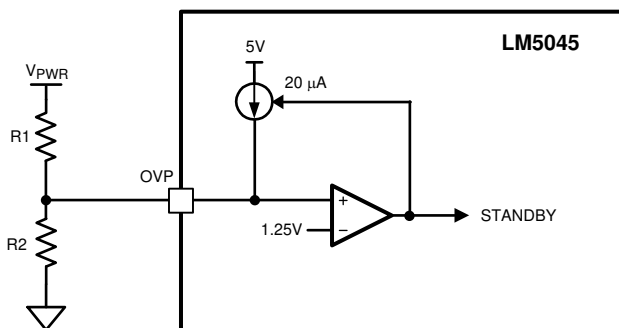


図 7-5. 基本の OVP 構成

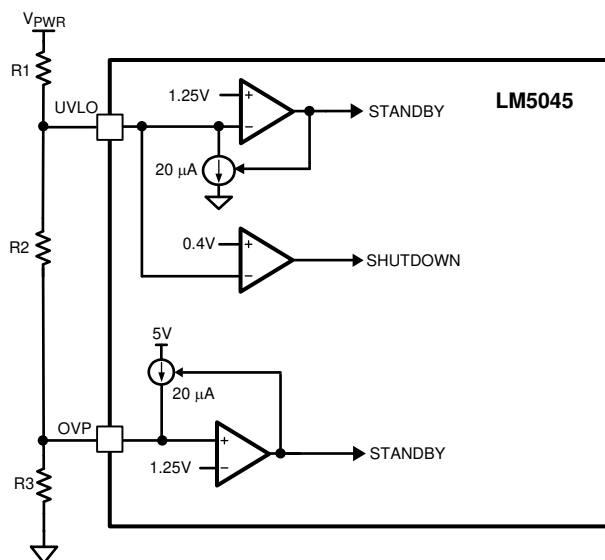


図 7-6. UVLO/OVP 分圧器

UVLO と OVP は、図 7-6 に示すように、3 つの抵抗分圧器ラダーを使用して互いに設定することもできます。 R_1 は、基本的な UVLO 分圧器の選択で説明したとおりに計算します。上記の 2 つの例と同じ値を使用すると、UVLO と OVP の設定ポイントについて、 R_1 と R_3 は $100\text{k}\Omega$ と $1.5\text{k}\Omega$ で同じ値に維持されます。 R_2 は、 $4.2\text{k}\Omega$ から R_3 を減算することで $2.7\text{k}\Omega$ を得られます。

図 7-7 に示すように、UVLO ピンにオープンドレイン デバイスを接続して、コントローラの動作モードのリモート構成を実現できます。

図 7-8 は、1 つまたは複数のサーミスタを用いたリモート熱保護のための OVP コンパレータの応用例を示しており、これらは電力コンバータの主要な発熱源の近くに配置する場合があります。負温度係数 (NTC) サーミスタはほぼ対数特性を示します。この例では β 定数 4500K の $100\text{k}\Omega$ サーミスタが 130°C で約 $2\text{k}\Omega$ に変化します。 R_1 をこの抵抗値の 3 分の 1 (665Ω) に設定することで、 130°C を目的のトリップ ポイントとして設定できます ($V_{\text{REF}} = 5\text{V}$ の場合)。OVP スレッシュホールドの上下 20°C の範囲では、分圧器はほぼ線形で、 1°C あたり 25mV の感度です。

R_2 は、 $R_2 \times 20\mu\text{A}$ で OVP コンパレータ入力を上げることで、温度ヒステリシスを実現します。たとえば、 R_2 に $22\text{k}\Omega$ 抵抗を選択すると、OVP ピンの電圧は $22\text{k}\Omega \times 20\mu\text{A} = 506\text{mV}$ だけ上昇します。したがって、LM5045 がスタンバイ モードから通常モードに切り替わる前に、NTC 温度が $506\text{mV} / 25\text{mV}/^\circ\text{C} = 20^\circ\text{C}$ だけ低下する必要があります。

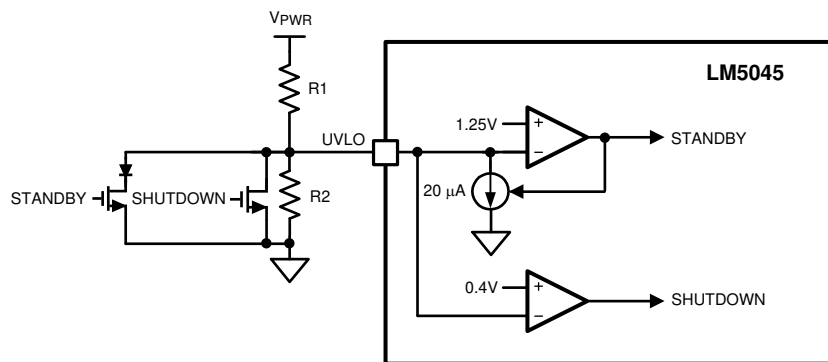


図 7-7. リモートスタンバイおよび無効化の制御

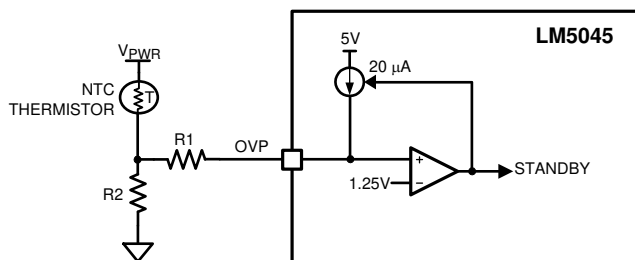


図 7-8. リモート熱保護

7.2.2.4 電流センス

CS ピンは、図 7-10 と 図 7-9 に示すように、電流センストランスから、または 1 次側スイッチのソースピンの接合部に配置された抵抗から、トランスの 1 次側電流を表す入力信号を受け取ります。どちらの場合も、フィルタ部品 R_F および C_F を IC にできる限り近づけて配置し、電流センストランスからのグランド接続 (R_{SENSE}) は適切な GND ピンへの専用パターンにする必要があります。レイアウトに関するヒントについては、「セクション 9」セクションを参照してください。

電流センス部品では、過負荷イベント時に CS ピンで 710mV を超える信号を供給する必要があります。CS ピンの電圧が電流制限スレッシュホールドを超えると、電流センスコンパレータが PWM パルスを終了し、RES ピンの充電を開始します。RES ピンの設定に応じて、LM5045 は最終的にヒカップモードを再起動するか、連続電流制限の状態になります。

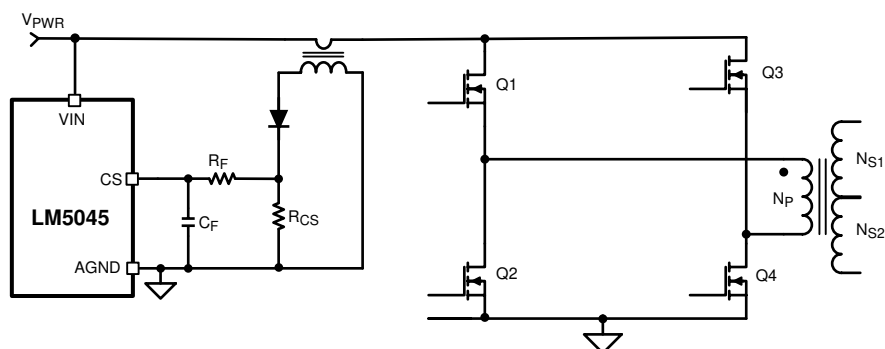


図 7-9. トランス電流センス

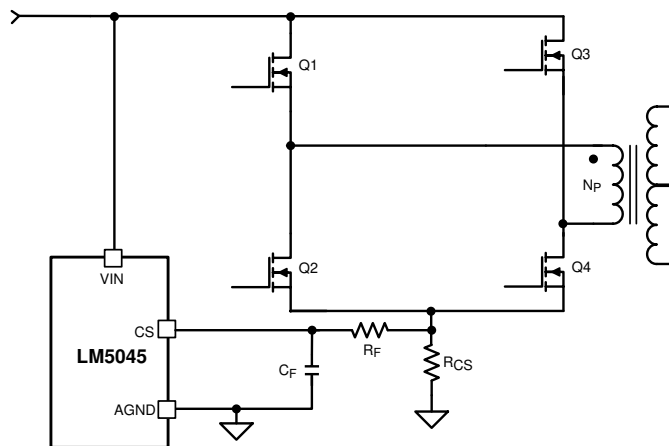


図 7-10. 抵抗電流センス

7.2.2.5 ヒカップモード電流制限再起動

このセクションでは、ヒカップモード再起動回路の動作について説明します。連続的な電流制限状態では、RES ピンに 30μA 電流ソースで充電されます。1.0V のスレッショルドに達するのに必要な再起動遅延時間は、次の式で求められます。

$$T_{CS} = \frac{C_{RES} \times 1.0V}{30 \mu A} \quad (8)$$

これにより、IC がヒカップ再起動シーケンスを開始するまでの許容時間が確保されます。たとえば、 $C_{RES} = 0.01\mu F$ の場合、以下の図 7-11 に示すように TCS の時間は 334μs です。RES ピンが 1.0V に達すると、30μA 電流ソースがオフになり、4V まで上昇すると 10μA 電流ソースがオンになり、2V まで下降している間に 5μA がオンになります。ヒカップモードのオフ時間は、次の式で求められます。

$$T_{HICCUP} = \frac{C_{RES} \times (2.0V \times 8)}{5 \mu A} + \frac{C_{RES} \times ((2.0V \times 8) + 1.0V)}{10 \mu A} \quad (9)$$

$C_{RES} = 0.01\mu F$ の場合、ヒカップ時間は 49ms です。ヒカップ時間が終了すると、RES ピンは Low にプルされ、SS ピンがリリースされて、ソフトスタートシーケンスを開始できます。SS ピンが 1V に達すると、PWM パルスが開始されます。ヒカップモードは、過負荷が継続した場合に電力コンバータにクールダウン期間を設けることで、このような事象発生時の平均入力電流および電力部品の温度を低減します。

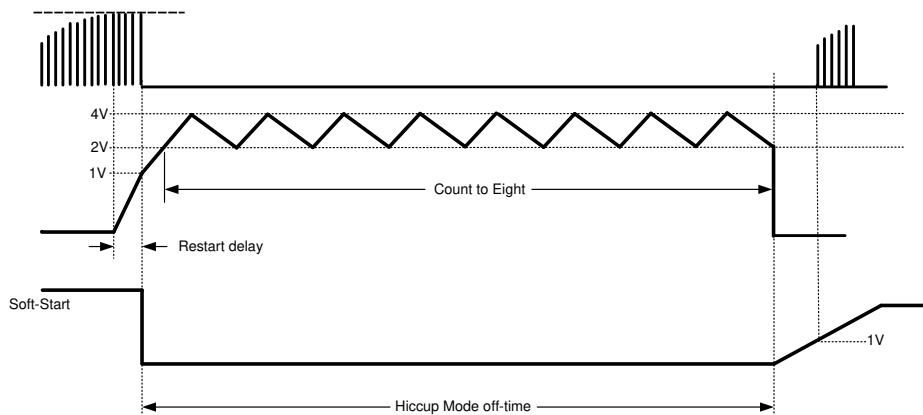


図 7-11. ヒカップモード遅延とソフトスタートのタイミング図

7.2.2.6 ゲート ドライブ強度の向上

LM5045 には、強力な 2A 統合型ゲートドライバが搭載されています。ただし、一部の高電力アプリケーション (500W 超) では、より高い効率と優れた熱特性を得るために、内部ゲートドライバの駆動能力を強化する必要があります。高電力アプリケーションでは、一般に 1 次側 MOSFET の $I^2 \times R$ 損失はスイッチング損失よりも大幅に大きくなります。 $I^2 \times R$ 損失を最小化するために、一次側 MOSFET を並列接続するか、 $R_{DS(on)}$ の低い MOSFET を使用します。これらのシナリオでも、コントローラの IC によって駆動される総ゲート電荷量が増加します。ゲート電荷が大きくなると FET の遷移時間が長くなり、スイッチング損失が増加します。したがって、総損失を管理可能な制限内に維持するには、遷移時間を短縮する必要があります。

一般的に、ミラー容量の充放電時には、ターンオフ時のドライバの総供給電流はターンオン時より小さくなり、効率および熱性能の目標達成にはターンオフ時間の高速化だけで足りる場合があります。これは、図 7-12 に示すように、パワー FET のゲートとソース間に PNP デバイスを用いることで簡単に実現できます。ターンオン プロセス中、LO1 が High になると、電流がダイオード D1 を経由してソースされ、BJT Q1 がターンオフ電流の経路を提供します。ターンオフ電流がグランドへの最短パスとなり、コントローラをパス スルーする必要がないように、Q1 はパワー FET のできるだけ近くに配置する必要があります。

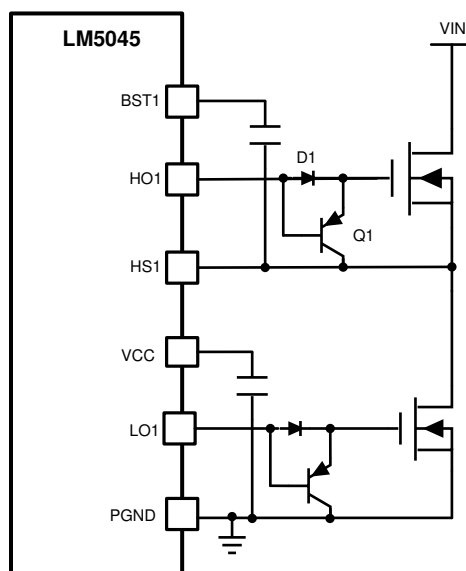


図 7-12. ターンオフ プロセスをスピードアップするための回路

1 次側 FET のゲート電荷特性に応じて、ターンオン時間とターンオフ時間の両方を高速化する場合がある場合は、図 7-13 に示すバイポーラトータム ポール構造を使用できます。LO1 が High になると、ゲートソース間の電流は NPN トランジスタ Q1 からソースされ、LO1 が Low になると図 7-12 に示す回路と同様に、PNP トランジスタ Q2 がターンオフ プロセスを高速化します。

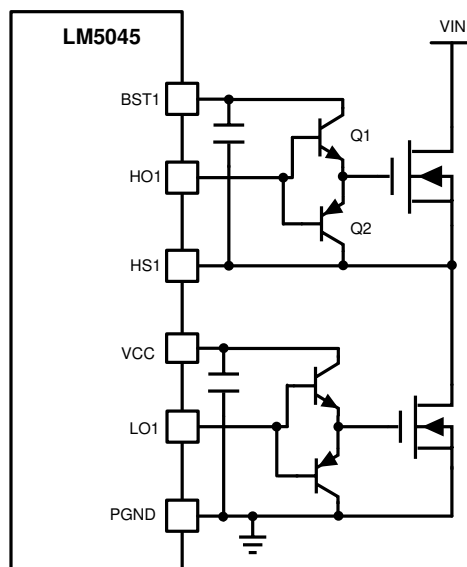


図 7-13. バイポーラ トーテム ポール配置

代替案として、ディスクリート トーテム ポールの代わりに、LM5112 などのローサイド ゲート ドライバを使用できます。LM5112 は、3A ソースおよび 7A シンク能力を備えた小型パッケージで提供されます。ハイサイド FET 駆動中、HS1 はローカル グランドとして機能し、BST ピンと HS ピンの間のブート コンデンサは VCC として機能します。

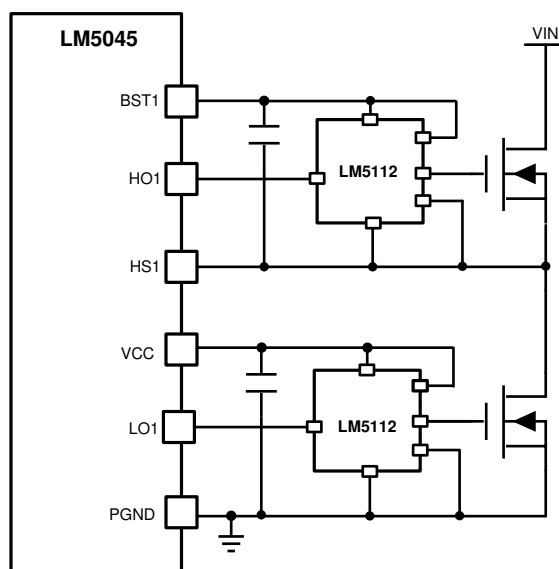


図 7-14. ローサイド ゲート ドライバを使用してゲートの駆動能力を強化

7.2.3 アプリケーション曲線

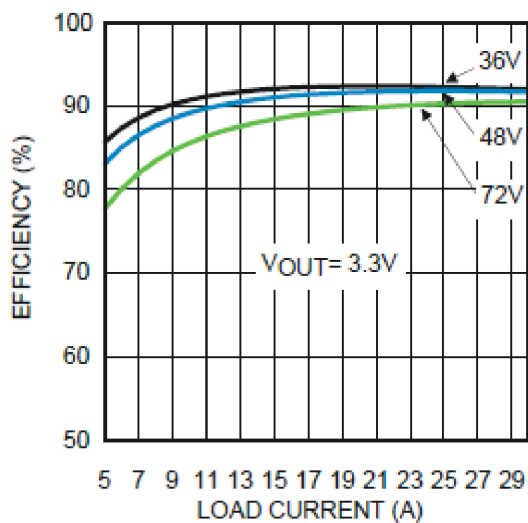


図 7-15. アプリケーション ボードの効率性

8 電源に関する推奨事項

LM5045 は、最大 1kW の電力レベルの制御に使用できます。したがって、電流レベルはかなり大きくなる可能性があります。適切な定格電流を持つ部品を選択するよう注意する必要があります。具体的には、磁気部品、パワー MOSFET とダイオード、コネクタ、ワイヤのサイズなどに注意してください。入力コンデンサおよび出力コンデンサのリップル電流定格は、適切なものにする必要があります。LM5045 が最大接合部温度を下回って動作するように選択された銅面積を備えた多層 PCB の使用を推奨します。

十分な冷却を実施せずに最大出力の負荷をかけないでください。

9 レイアウト

9.1 レイアウトのガイドライン

LM5045 電流センスと PWM コンパレータは非常に高速で、短時間のノイズ パルスに応答します。CS、COMP、SLOPE、RAMP、SS、SSSR、RES、UVLO、OVP、RD1、RD2、RT の各ピンにある部品は IC できるだけ近くに配置してください。これにより、基板配線のインダクタンスに起因するノイズの影響を最小限に抑えます。これらの重要な接続でビアを除去または最小化することは不可欠です。電流センス フィルタについては、レイアウトの考慮事項が重要です。電流センストランスを使用する場合は、トランスの 2 次側の両方のリードをセンス フィルタ部品と IC ピンに配線する必要があります。トランスのグラウンド側は、専用のプリント基板パターンを介して、グラウンド プレーンではなく AGND ピンに接続する必要があります。電流センス回路で、駆動トランジスタ ソースにセンス抵抗を使用している場合は、低インダクタンスのものを必要があります。この場合、ノイズに敏感な低電流のグラウンド パターンは、すべて IC の近くに共通で接続してから、電源グラウンド (センス抵抗のグラウンド ポイント) に対して 1 点接続を行う必要があります。

LM5045 のゲートドライブ出力は、プリント基板内のインダクタンスを最小化するために、パワー MOSFET への配線を短く直線的にする必要があります。ハイサイド ゲートドライバに必要なブートストラップ コンデンサは、IC のすぐ近くに配置し、BST および HS ピンに直接接続します。VCC および REF のコンデンサも、それぞれのピンの近くに配置し、配線のインダクタンスを短く抑える必要があります。ブートストラップ、VCC、REF コンデンサには、低 ESR かつ ESL のセラミックコンデンサを推奨します。相対的なグラウンド バウンスによるジッタを避けるため、2 つのグラウンド ピン (AGND、PGND) は IC の直下で短く直接接続する必要があります。

9.2 レイアウト例

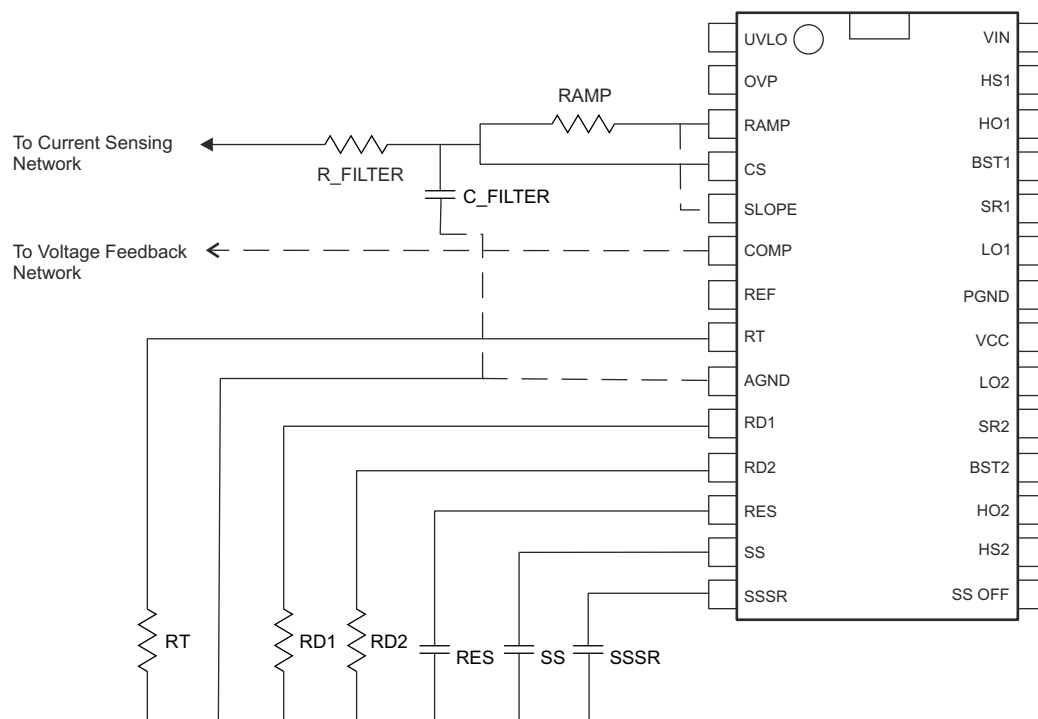


図 9-1. RAMP、CS、SLOPE、COMP、RT、RD1、RD2、RES、SS、SSR まわりの部品配置

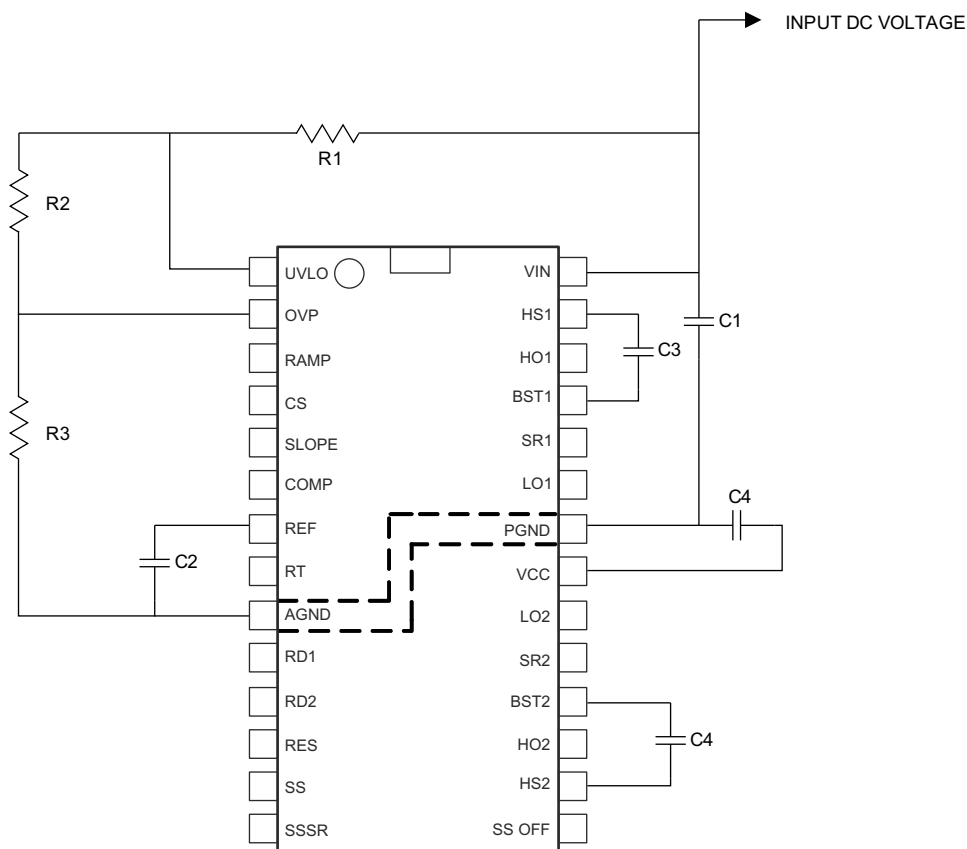


図 9-2. VIN、VCC、AGND、PGND UVLO、OVP、REF、BST1、BST2、HS1、HS2 まわりの部品配置

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.3 商標

PowerPAD™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.5 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision H (January 2015) to Revision I (May 2026)	Page
---	------

- | | |
|--------------------------------------|---|
| • ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... | 1 |
|--------------------------------------|---|

Changes from Revision G (March 2013) to Revision H (January 2015)	Page
---	------

- | | |
|---|---|
| • 「ピン構成および機能」セクション、「ESD 定格」の表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加 | 1 |
|---|---|

Changes from Revision F (March 2013) to Revision G (March 2013)	Page
---	------

- | | |
|--|----|
| • ナショナル セミコンダクタのデータシートのレイアウトを TI の形式に変更..... | 27 |
|--|----|

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM5045MH/NOPB	Active	Production	HTSSOP (PWP) 28	48 TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM5045 MH
LM5045MH/NOPB.A	Active	Production	HTSSOP (PWP) 28	48 TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM5045 MH
LM5045MHX/NOPB	Active	Production	HTSSOP (PWP) 28	2500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM5045 MH
LM5045MHX/NOPB.A	Active	Production	HTSSOP (PWP) 28	2500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM5045 MH
LM5045SQ/NOPB	Active	Production	WQFN (RSG) 28	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	L5045
LM5045SQ/NOPB.A	Active	Production	WQFN (RSG) 28	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	L5045
LM5045SQX/NOPB	Active	Production	WQFN (RSG) 28	4500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	L5045
LM5045SQX/NOPB.A	Active	Production	WQFN (RSG) 28	4500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	L5045

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM5045MHX/NOPB	HTSSOP	PWP	28	2500	330.0	16.4	6.95	10.0	1.7	8.0	16.0	Q1
LM5045SQ/NOPB	WQFN	RSG	28	1000	177.8	12.4	5.3	5.3	1.3	8.0	12.0	Q1
LM5045SQX/NOPB	WQFN	RSG	28	4500	330.0	12.4	5.3	5.3	1.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM5045MHX/NOPB	HTSSOP	PWP	28	2500	367.0	367.0	35.0
LM5045SQ/NOPB	WQFN	RSG	28	1000	208.0	191.0	35.0
LM5045SQX/NOPB	WQFN	RSG	28	4500	367.0	367.0	35.0

TUBE

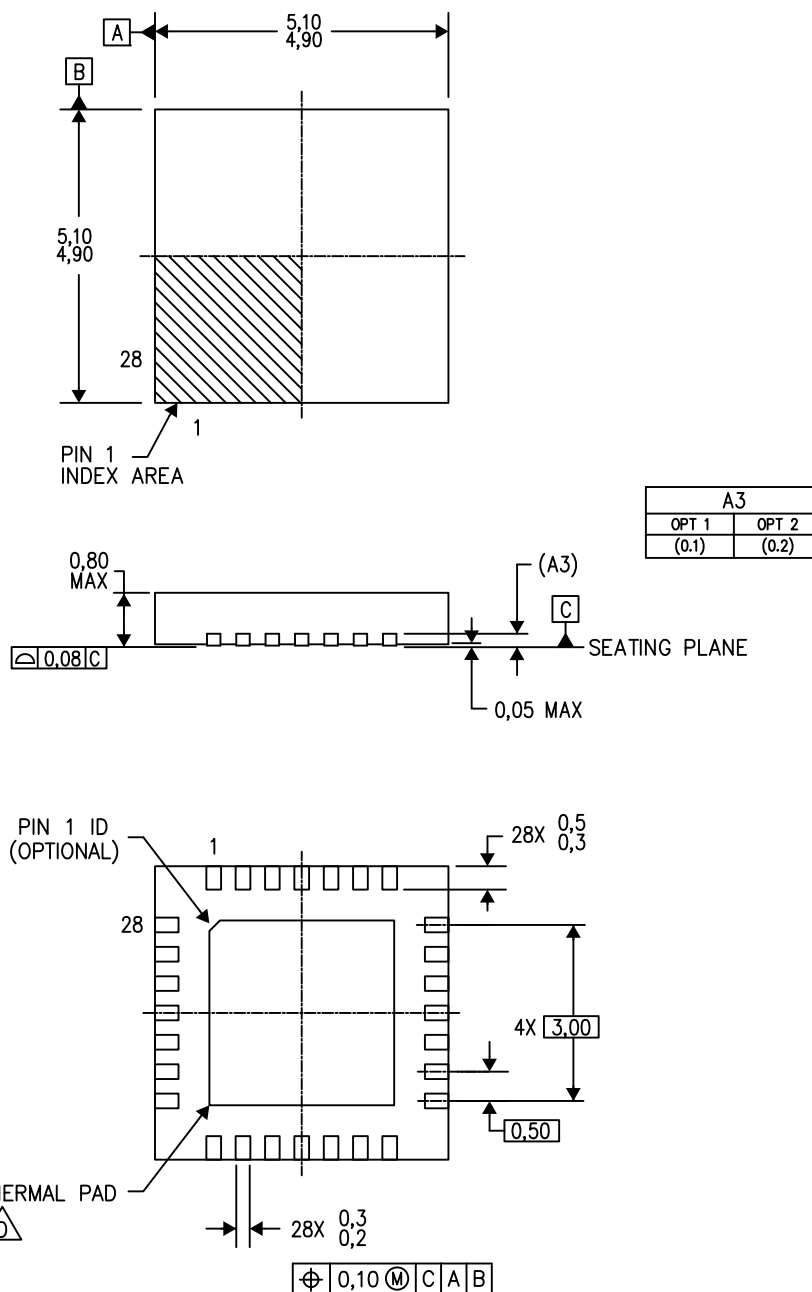


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
LM5045MH/NOPB	PWP	HTSSOP	28	48	495	8	2514.6	4.06
LM5045MH/NOPB.A	PWP	HTSSOP	28	48	495	8	2514.6	4.06

RSG (S-PWQFN-N28)

PLASTIC QUAD FLATPACK NO-LEAD



4207381/B 10/13

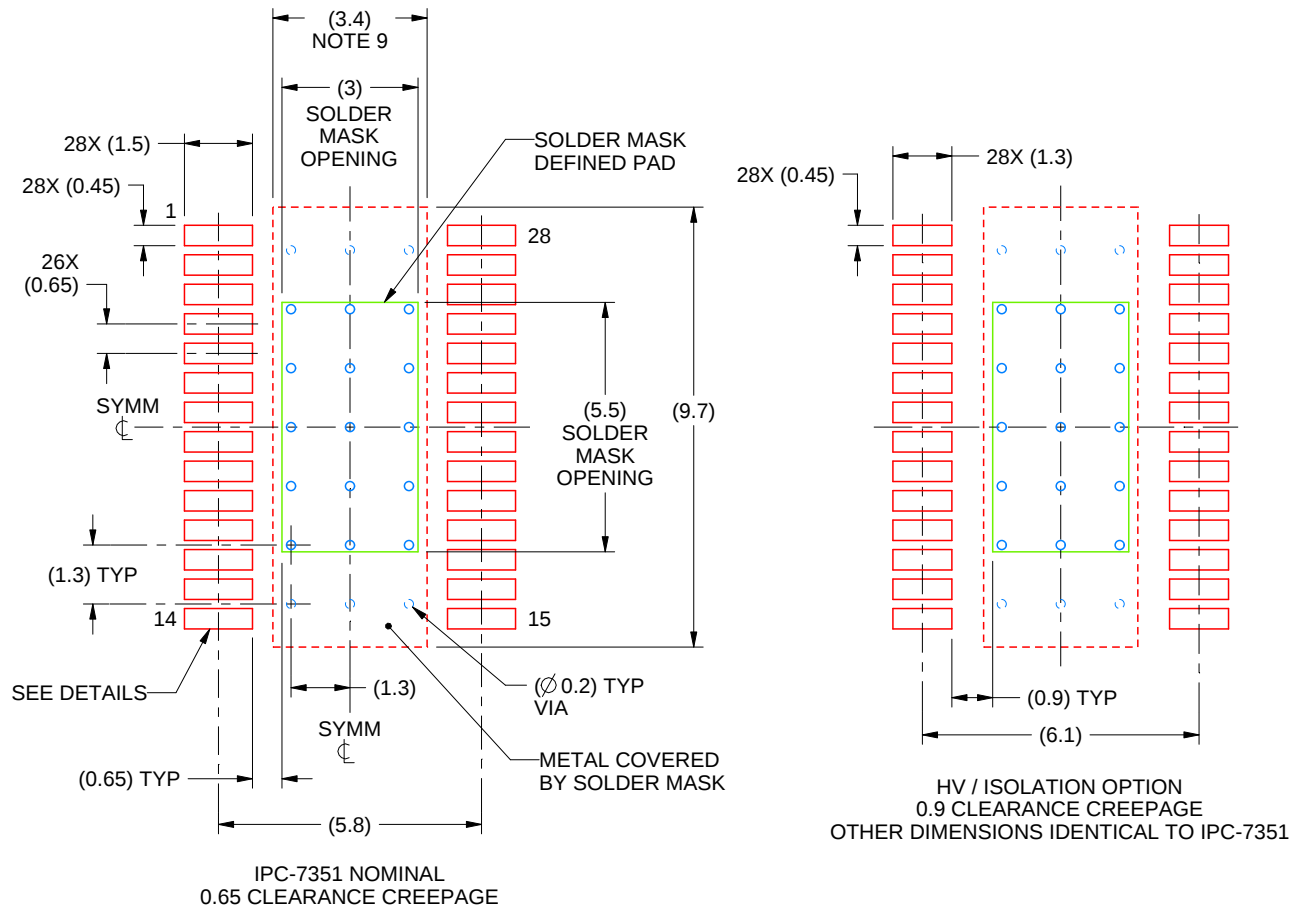
- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. QFN (Quad Flatpack No-Lead) Package configuration.
 -  The package thermal pad must be soldered to the board for thermal and mechanical performance. See the Product Data Sheet for details regarding the exposed thermal pad dimensions.
 - E. Falls within JEDEC MO-220.

EXAMPLE BOARD LAYOUT

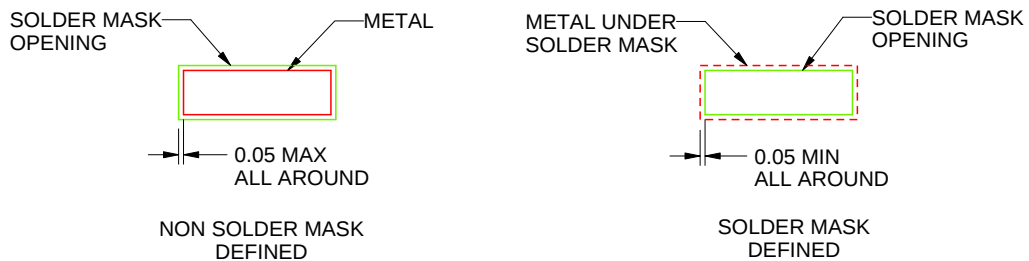
PWP0028A

PowerPAD™ - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:6X



SOLDER MASK DETAILS

4214870/C 10/2025

NOTES: (continued)

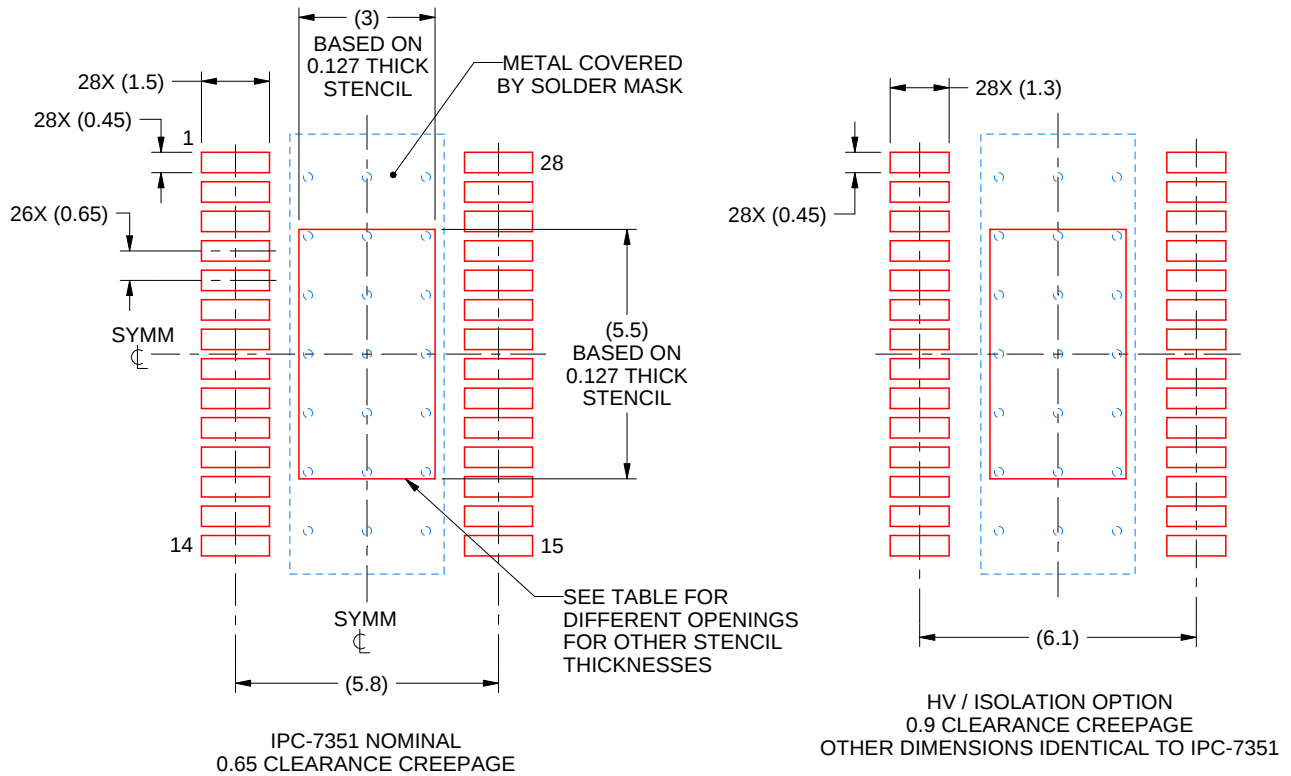
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

PWP0028A

PowerPAD™ - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE AREA
SCALE:6X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.55 X 6.37
0.127	3.0 X 5.5 (SHOWN)
0.152	2.88 X 5.16
0.178	2.66 X 4.77

4214870/C 10/2025

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月