LM78L 100mA 固定出力リニア レギュレータ

1 特長

- 入力電圧:最大 30V で動作
  - 新しいチップ:絶対最大電圧 45V
  - 従来のチップ:絶対最大電圧 35V
- 利用可能な出力電圧:
  - 新しいチップ:3.3V、5V、6V、12V、15V
  - 従来のチップ:5V、6.2V、8.2V、9V、12V、15V
- 出力電流:100mA
- 熱過負荷保護機能を内蔵
- 出力電流制限
- 安定性のために外付け部品は不要
- 幅広い最大接合部温度:
  - 新しいチップ:-40℃ ～ 150℃
  - 従来のチップ:「絶対最大定格」を参照
- パッケージ オプション:
  - SOIC
  - SOT-89 (新しいチップのみ)
  - TO-92 (従来のチップのみ)
  - DSBGA (従来のチップのみ)
- 従来および新しいチップの注文可能な型番の詳細については、「デバイスの命名規則」の表を参照

2 アプリケーション

- サーボ ドライブとステッパ ドライブ
- バッテリ チャージャ
- ポータブル計測装置
- LED ライティング
- 電化製品

3 説明

正のリニア レギュレータ LM78L シリーズ (このドキュメント内では LM78Lxx と表記) は、複数の固定出力電圧を備えており、幅広いアプリケーションで活用できます。ツェナーダイオードと抵抗の組み合わせの代替として使用すると、LM78Lxx は通常、実効出力インピーダンスを 2 桁改善し、静止電流も低減します。これらのレギュレータは、基板上でのローカルなレギュレーションを提供できるため、シングルポイント レギュレーションに関連する配電の問題を解消できます。利用可能な電圧により、LM78Lxx はロジック システム、計測機器、産業用電力供給などで使用できます。

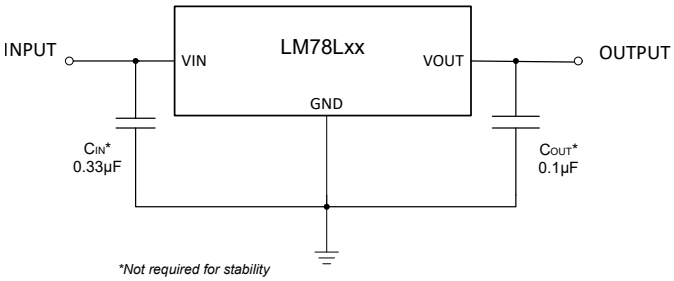
新しいチップを搭載した LM78Lxx は、SOP (D) パッケージと SOT-89 (PK) パッケージで提供されています。LM78Lxx シリーズのレギュレータは、最大 100mA の出力電流を供給できます。ピーク出力電流を安全な値に制限するため、電流制限機能が搭載されています。内部消費電力が過大な場合、サーマル シャットダウン回路によって IC の過熱が防止されます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
LM78L	D (SOIC、8)	4.90mm × 6.00mm
	PK (SOT-89、3)	4.50mm × 4.095mm
	LP (TO-92、3)	5.20mm × 3.68mm
	YPB (DSBGA、8)	1.30mm × 1.30mm

(1) 詳細については、メカニカル、パッケージ、および注文情報セクションを参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



固定出力レギュレータ回路

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 熱に関する情報.....4
5.4 推奨動作条件.....4
5.5 電気的特性:LM78L33 (新チップ専用).....5
5.6 電気的特性:LM78L05 (従来のチップ、新しいチップ).....5
5.7 電気的特性:LM78L06 (新チップ専用).....6
5.8 電気的特性:LM78L09 (レガシー チップ専用).....7
5.9 電気的特性:LM78L12 (従来のチップ、新しいチップ).....7
5.10 電気的特性:LM78L15 (従来のチップ、新しいチップ).....8
5.11 電気的特性:LM78L62 (レガシー チップ専用).....9
5.12 代表的特性.....11
6 詳細説明.....19
6.1 概要.....19
6.2 機能ブロック図.....19
6.3 機能説明.....20
6.4 デバイスの機能モード.....20
7 アプリケーションと実装.....22
7.1 使用上の注意.....22
7.2 代表的なアプリケーション.....22
7.3 電源に関する推奨事項.....28
7.4 レイアウト.....28
8 デバイスおよびドキュメントのサポート.....30
8.1 デバイス サポート.....30
8.2 ドキュメントのサポート.....30
8.3 ドキュメントの更新通知を受け取る方法.....31
8.4 サポート・リソース.....31
8.5 商標.....31
8.6 静電気放電に関する注意事項.....31
8.7 用語集.....31
9 改訂履歴.....31
10 メカニカル、パッケージ、および注文情報.....32

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

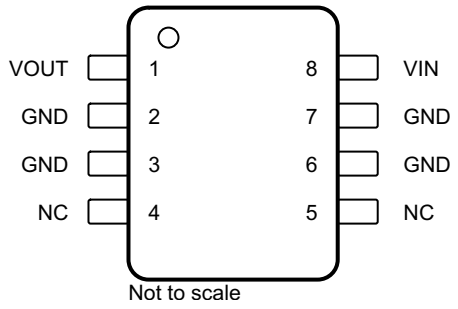


図 4-1. D パッケージ 8 ピン SOIC 上面図

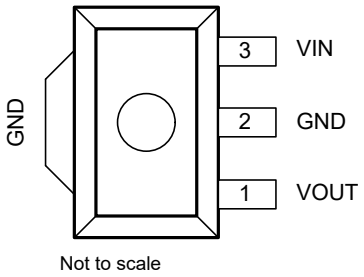


図 4-2. PK パッケージ 3 ピン SOT-89 上面図

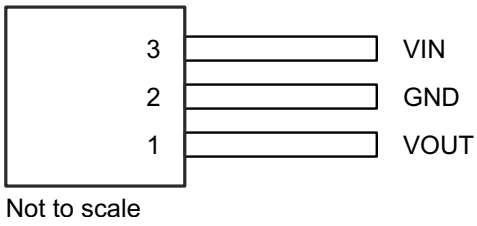


図 4-3. LP パッケージ 3 ピン TO-92 底面図

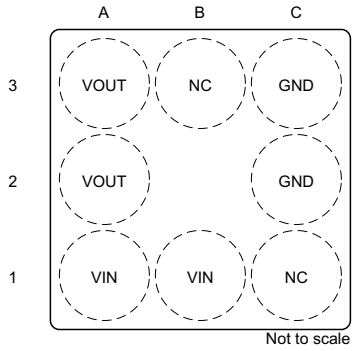


図 4-4. YPB パッケージ 8 ピン DSBGA 上面図

表 4-1. ピンの機能

ピン					タイプ	説明
名称	SOIC	SOT-89	TO-92	DSBGA		
GND	2、3、6、7	2	2	C2、C3	—	グランド
NC	4、5	—	—	B3、C1	—	内部接続なし。
VIN	8	3	3	A1、B1	I	入力電源電圧ピン。*推奨動作条件*表に示されている推奨コンデンサ値を使用し表ます。入力コンデンサは、デバイスの VIN ピンと GND ピンにできる限り近づけて配置してください。
VOUT	1	1	1	A2、A3	O	出力電圧ピン。*推奨動作条件*表に示されている推奨コンデンサ値を使用し表ます。出力コンデンサは、デバイスの VOUT ピンと GND ピンにできる限り近づけて配置してください。

Copyright © 2026 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

動作温度範囲内（特に記載がない限り）(1)

		最小値	最大値	単位
入力電圧、V_{IN} (従来のチップ)			35	V
入力電圧、V_{IN} (新しいチップ)			45	V
動作時の接合部温度、T_j (従来のチップ)	LM78LxxACZ (TO-92)	0	125	°C
	LM78LxxACM (SOIC)	0	125	
	LM78LxxAIM (SOIC)	-40	125	
	LM78LxxITP (薄型 DSBGA)	-40	85	
動作時の接合部温度、T_j (新しいチップ)		-40	150	°C
保管温度、T_{stg} (従来のチップ、新しいチップ)		-65	150	°C

(1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。「*絶対最大定格*」は、「*推奨動作条件*」に示された値を超える状態で本デバイスが正常に動作することを暗黙的に示すものではありません。「*絶対最大定格*」の範囲内であっても「*推奨動作条件*」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

			VALUE (従来チップ)	VALUE (新しいチップ)	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±1000	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	-	±1000	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 熱に関する情報

熱評価基準(1)		LM78Lxx					単位
		D (SOP) - 新しいチップ	D (SOP) - 従来のチップ	PK (SOT-89)	LP (TO-92)	YPB (DSBGA)	
		8 ピン	8 ピン	3 ピン	3 ピン	8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	115	128.8	54.7	158.7	108.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	60.3	76	88.1	75.2	1.3	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	55.6	69.3	9.6	—	31.4	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	16.2	26.3	6.2	30.2	4.5	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	55	68.8	9.7	138.2	31.4	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	—	—	7.7	—	—	°C/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション ノートを参照してください。SPRA953

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	標準値	最大値	単位
V_{IN}	入力電圧 (従来のチップ)			30	V
	入力電圧 (新しいチップ)	5.1		30	
I_O	連続出力電流			100	mA
C_{IN} (2)	入力コンデンサ (3) (新しいチップのみ)		0.33		μF
C_{OUT} (2)	出力コンデンサ (4) (新しいチップのみ)		0.1		

Copyright © 2026 Texas Instruments Incorporated

5.4 推奨動作条件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り) (1)

			最小値	標準値	最大値	単位
T_J	動作時の接合部温度 (従来のチップ)	LM78LxxACZ (TO-92)	0		125	°C
		LM78LxxACM (SOIC)	0		125	
		LM78LxxAIM (SOIC)	-40		125	
		LM78LxxITP (DSBGA)	-40		85	
	動作時の接合部温度 (新しいチップ)		-40		125	°C

(1) すべての電圧は GND を基準にしています。
(2) LM78Lxx には、LDO の安定性のために外付けコンデンサは不要です。
(3) ソース抵抗とインダクタンスの影響を打ち消すために、0.33µF の入力容量を推奨します。ソース抵抗とインダクタンスは、特に負荷過渡現象がある場合には、リンギングや発振などシステム レベルの不安定性の兆候を引き起こす可能性があります。
(4) LM78Lxx レギュレータの負荷およびライン過渡性能を向上させるために、0.1µF の出力コンデンサを推奨します。

5.5 電気的特性：LM78L33 (新チップ専用)

規定接合部温度で、V_{IN} = 9V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)		最小値	標準値	最大値	単位
V_O	出力電圧	V_{IN} = 5.5V ～ 20V、I_O = 1mA ～ 40mA	T_J = 25°C	3.29	3.3	3.44	V
		V_{IN} = 5.5V ～ 20V、I_O = 1mA ～ 40mA	T_J = フル レンジ	3.28		3.46	
		I_O = 1mA～70mA		3.24		3.46	
ΔV_O	ライン レギュレーション	V_{IN} = 5.5 V→20 V	T_J = 25°C		36	55	mV
		V_{IN} = 6 V→20 V			24	38	
	ロード レギュレーション	I_O = 1mA～100mA	T_J = 25°C		12	28	mV
		I_O = 1mA～40mA			4.5	12	
I_Q	静止時電流	T_J = 25°C			3.5	4.65	mA
		T_J = 125°C				4.9	
ΔI_Q	静止電流の変化	V_{IN} = 6 V→20 V	T_J = フル レンジ			1.3	mA
		I_O = 1mA～40mA				0.01	
V_n	出力ノイズ電圧	f = 10Hz～100kHz	T_J = 25°C		85		µV
$\Delta V_{IN}/\Delta V_O$	リップル除去	f = 120Hz、V_{IN} = 6V ～ 20V	T_J = 25°C	49	57.5		dB
I_{PK}	ピーク出力電流	T_J = 25°C			175		mA
$\Delta V_O/\Delta T$	平均出力電圧温度係数	I_O = 5mA	T_J = 25°C		0.07		mV/°C
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	ΔV_O = V_O の 2%	T_J = 25°C		5	5.1	V

(1) パルステスト手法により、T_J を可能な限り T_A に近い値に維持します。熱効果は別々に考慮に入れる必要があります。各パッケージの動作温度範囲については、「推奨動作条件」表を参照してください。

5.6 電気的特性：LM78L05 (従来のチップ、新しいチップ)

規定接合部温度で、V_{IN} = 10V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
V_O	出力電圧	従来のチップ	T_J = 25°C		4.8	5	5.2	V
			V_{IN} = 7V ～ 20V、I_O = 1mA ～ 40mA(2)	T_J = フル レンジ	4.75		5.25	
			I_O = 1mA ～ 70mA(2)		4.75		5.25	
		新しいチップ	T_J = 25°C		4.9	5	5.18	
			V_{IN} = 7V ～ 20V、I_O = 1mA ～ 40mA	T_J = フル レンジ	4.85		5.2	
			I_O = 1mA～70mA		4.85		5.2	

Copyright © 2026 Texas Instruments Incorporated

5.6 電気的特性：LM78L05 (従来のチップ、新しいチップ) (続き)

規定接合部温度で、V_{IN} = 10V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
ΔV_O	ライン レギュレーション	従来のチップ	V_{IN} = 7 V→20 V	T_J = 25°C		18	75	mV
			V_{IN} = 8V ～ 20V			10	54	
		新しいチップ	V_{IN} = 7 V→20 V			20	35	
			V_{IN} = 8 V→20 V			19	29	
	ロード レギュレーション	従来のチップ	I_O = 1mA～100mA	T_J = 25°C		20	60	mV
			I_O = 1mA～40mA			5	30	
		新しいチップ	I_O = 1mA～100mA			14	35	
			I_O = 1mA～40mA			5.5	15	
I_Q	静止時電流	従来のチップ	T_J = 25°C			3	5	mA
		新しいチップ	T_J = 25°C			3.6	4.7	
			T_J = 125°C				4.9	
ΔI_Q	静止電流の変化	従来のチップ	V_{IN} = 8 V→20 V	T_J = フル レンジ			1	mA
			I_O = 1mA～40mA				0.1	
		新しいチップ	V_{IN} = 8 V→20 V				0.64	
			I_O = 1mA～40mA				0.01	
V_n	出力ノイズ電圧	従来のチップ(3)	f = 10Hz～100kHz	T_J = 25°C		40		µV
		新しいチップ				125		
$\Delta V_{IN}/\Delta V_O$	リップル除去	従来のチップ	f = 120Hz、V_{IN} = 8V ～ 16V	T_J = 25°C	47	62		dB
		新しいチップ	f = 120Hz、V_{IN} = 8V ～ 16V		47	56		
I_{PK}	ピーク出力電流	従来のチップ	T_J = 25°C			140		mA
		新しいチップ	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均出力電圧温度係数	従来のチップ	I_O = 5mA	T_J = 25°C		-0.65		mV/°C
		新しいチップ	I_O = 5mA	T_J = 25°C		0.044		
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	従来のチップ	ΔV_O = V_O の 2%	T_J = 25°C		6.7	7	V
		新しいチップ	ΔV_O = V_O の 2%	T_J = 25°C		6.7	6.8	

(1) パルステスト手法により、T_J を可能な限り T_A に近い値に維持します。熱効果は別々に考慮に入れる必要があります。従来のチップおよび新しいチップの動作温度範囲については、「推奨動作条件」表を参照してください。
(2) 消費電力は 0.75W 以下です。
(3) 高周波ノイズを制限するため、推奨最小負荷容量は 0.01µF です。

5.7 電気的特性：LM78L06 (新チップ専用)

規定接合部温度で、V_{IN} = 12V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)		最小値	標準値	最大値	単位
V_O	出力電圧	V_{IN} = 8.5V ～ 20V、I_O = 1mA ～ 40mA	T_J = 25°C	5.9	6	6.19	V
		V_{IN} = 8.5V ～ 20V、I_O = 1mA ～ 40mA	T_J = フル レンジ	5.85		6.19	
		I_O = 1mA～70mA		5.8		6.19	
ΔV_O	ライン レギュレーション	V_{IN} = 8.5 V→20 V	T_J = 25°C		22	36	mV
		V_{IN} = 9 V→20 V			20	33	
	ロード レギュレーション	I_O = 1mA～100mA	T_J = 25°C		11	37	mV
		I_O = 1mA～40mA			4	16	
I_Q	静止時電流	T_J = 25°C			3.6	4.8	mA
		T_J = 125°C				5	

Copyright © 2026 Texas Instruments Incorporated

5.7 電気的特性：LM78L06 (新チップ専用) (続き)

規定接合部温度で、V_{IN} = 12V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)		最小値	標準値	最大値	単位
ΔI_Q	静止電流の変化	V_{IN} = 8 V→20 V	T_J = フル レンジ			0.57	mA
		I_O = 1mA～40mA				0.01	
V_n	出力ノイズ電圧	f = 10Hz～100kHz	T_J = 25°C		145		µV
$\Delta V_{IN}/\Delta V_O$	リップル除去	f = 120Hz、V_{IN} = 10V ～ 20V	T_J = 25°C	45	55		dB
I_{PK}	ピーク出力電流	T_J = 25°C			175		mA
$\Delta V_O/\Delta T$	平均出力電圧温度係数	I_O = 5mA	T_J = 25°C		-0.088		mV/°C
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	ΔV_O = V_O の 2%	T_J = 25°C		7.7	7.9	V

(1) パルステスト手法により、T_J を可能な限り T_A に近い値に維持します。熱効果は別々に考慮に入れる必要があります。各パッケージの動作温度範囲については、「推奨動作条件」表を参照してください。

5.8 電気的特性：LM78L09 (レガシー チップ専用)

規定接合部温度で、V_{IN} = 15V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)(1) (2)

パラメータ		テスト条件		最小値	標準値	最大値	単位
V_O	出力電圧	T_J = 25°C		8.64	9	9.36	V
		V_{IN} = 11.5V ～ 24V、I_O = 1mA ～ 40mA(3)	T_J = フル レンジ	8.55		9.45	
		I_O = 1mA ～ 70mA(3)		8.55		9.45	
ΔV_O	ライン レギュレーション	V_{IN} = 11.5 V→24 V	T_J = 25°C		100	200	mV
		V_{IN} = 13 V→24 V			90	150	
	ロード レギュレーション	I_O = 1mA～100mA	T_J = 25°C		20	90	mV
		I_O = 1mA～40mA			10	45	
I_Q	静止時電流	T_J = 25°C			2	5.5	mA
ΔI_Q	静止電流の変化	V_{IN} = 11.5 V→24 V	T_J = フル レンジ			1.5	mA
		I_O = 1mA～40mA				0.1	
V_n	出力ノイズ電圧	T_J = 25°C			70		µV
$\Delta V_{IN}/\Delta V_O$	リップル除去	f = 120Hz、V_{IN} = 15V ～ 25V	T_J = 25°C	38	44		dB
I_{PK}	ピーク出力電流	T_J = 25°C			140		mA
$\Delta V_O/\Delta T$	平均出力電圧温度係数	I_O = 5mA	T_J = 25°C		-0.9		mV/°C
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	ΔV_O = V_O の 2%	T_J = 25°C		10.7		V

(1) 各パッケージの動作範囲については、「絶対最大定格」を参照してください。
(2) 制限値は、製造試験または標準的な統計的品質管理 (SQC) 手法を用いた相関技術により検証されます。
(3) 消費電力は 0.75W 以下です。

5.9 電気的特性：LM78L12 (従来のチップ、新しいチップ)

規定接合部温度で、V_{IN} = 19V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
V_O	出力電圧	従来のチップ	T_J = 25°C		11.5	12	12.5	V
			V_{IN} = 14.5V ～ 27V、I_O = 1mA ～ 40mA(2)	T_J = フル レンジ	11.4		12.6	
			I_O = 1mA ～ 70mA(2)		11.4		12.6	
		新しいチップ	T_J = 25°C		11.8	12	12.3	
			V_{IN} = 14.5V ～ 27V、I_O = 1mA ～ 40mA	T_J = フル レンジ	11.65		12.35	
			I_O = 1mA～70mA		11.63		12.35	

Copyright © 2026 Texas Instruments Incorporated

5.9 電気的特性：LM78L12 (従来のチップ、新しいチップ) (続き)

規定接合部温度で、V_{IN} = 19V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
ΔV_O	ライン レギュレーション	従来のチップ	V_{IN} = 14.5 V→27 V	T_J = 25°C		30	180	mV
			V_{IN} = 16 V→27 V			20	110	
		新しいチップ	V_{IN} = 14.5 V→27 V			48	73	
			V_{IN} = 16 V→27 V			40	59	
	ロード レギュレーション	従来のチップ	I_O = 1mA～100mA	T_J = 25°C		30	100	mV
			I_O = 1mA～40mA			10	50	
		新しいチップ	I_O = 1mA～100mA			10	60	
			I_O = 1mA～40mA			2.5	25	
I_Q	静止時電流	従来のチップ	T_J = 25°C			3	5	mA
		新しいチップ	T_J = 25°C			3.8	5.1	
			T_J = 125°C				5.35	
ΔI_Q	静止電流の変化	従来のチップ	V_{IN} = 16 V→27 V	T_J = フル レンジ			1	mA
			I_O = 1mA～40mA				0.1	
		新しいチップ	V_{IN} = 16 V→27 V				0.510	
			I_O = 1mA～40mA				0.01	
V_n	出力ノイズ電圧	従来のチップ(3)	f = 10Hz～100kHz	T_J = フル レンジ		80		µV
		新しいチップ				290		
$\Delta V_{IN}/\Delta V_O$	リップル除去	従来のチップ	f = 120Hz、V_{IN} = 15V ～ 25V	T_J = フル レンジ	40	54		dB
		新しいチップ			40	50		
I_{PK}	ピーク出力電流	従来のチップ	T_J = 25°C			140		mA
		新しいチップ	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均出力電圧温度係数	従来のチップ	I_O = 5mA	T_J = 25°C		-1		mV/°C
		新しいチップ	I_O = 5mA	T_J = 25°C		-0.046		
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	従来のチップ	ΔV_O = V_O の 2%	T_J = 25°C		13.7	14.5	V
		新しいチップ	ΔV_O = V_O の 2%	T_J = 25°C		13.7	13.8	

(1) パルステスト手法により、T_J を可能な限り T_A に近い値に維持します。熱効果は別々に考慮に入れる必要があります。従来のチップおよび新しいチップの動作温度範囲については、「推奨動作条件」表を参照してください。
(2) 消費電力は 0.75W 以下です。
(3) 高周波ノイズを制限するため、推奨最小負荷容量は 0.01µF です。

5.10 電気的特性：LM78L15 (従来のチップ、新しいチップ)

規定接合部温度で、V_{IN} = 23V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
V_O	出力電圧	従来のチップ	T_J = 25°C		14.4	15	15.6	V
			V_{IN} = 17.5V ～ 30V、I_O = 1mA ～ 40mA(2)	T_J = フル レンジ	14.25		15.75	
			I_O = 1mA ～ 70mA(2)		14.25		15.75	
		新しいチップ	T_J = 25°C		14.775	15	15.4	
			V_{IN} = 17.5V ～ 30V、I_O = 1mA ～ 40mA	T_J = フル レンジ	14.7		15.4	
			I_O = 1mA～70mA		14.5		15.4	

Copyright © 2026 Texas Instruments Incorporated

5.10 電気的特性：LM78L15 (従来のチップ、新しいチップ) (続き)

規定接合部温度で、V_{IN} = 23V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)

パラメータ		テスト条件(1)			最小値	標準値	最大値	単位
ΔV_O	ライン レギュレーション	従来のチップ	V_{IN} = 17.5 V→30 V	T_J = 25°C		37	250	mV
			V_I = 20V～30V			25	140	
		新しいチップ	V_{IN} = 17.5 V→30 V			61	92	
			V_I = 20V～30V			46	65	
	ロード レギュレーション	従来のチップ	I_O = 1mA～100mA	T_J = 25°C		35	150	mV
			I_O = 1mA～40mA			12	75	
		新しいチップ	I_O = 1mA～100mA			3	70	
			I_O = 1mA～40mA			1	30	
I_Q	静止時電流	従来のチップ	T_J = 25°C			3	5	mA
		新しいチップ	T_J = 25°C			3.95	5.3	
			T_J = 125°C				5.5	
ΔI_Q	静止電流の変化	従来のチップ	V_{IN} = 20 V→30 V	T_J = フル レンジ			1	mA
			I_O = 1mA～40mA				0.1	
		新しいチップ	V_{IN} = 20 V→30 V				0.47	
			I_O = 1mA～40mA				0.01	
V_n	出力ノイズ電圧	従来のチップ	f = 10Hz～100kHz	T_J = 25°C		90		µV
		新しいチップ				388		
$\Delta V_{IN}/\Delta V_O$	リップル除去	従来のチップ	f = 120Hz、V_{IN} = 18.5V ～ 28.5V	T_J = 25°C	37	51		dB
		新しいチップ			40	47		
I_{PK}	ピーク出力電流	従来のチップ	T_J = 25°C			140		mA
		新しいチップ	T_J = 25°C			175		
$\Delta V_O/\Delta T$	平均出力電圧温度係数	従来のチップ	I_O = 5mA	T_J = 25°C		-1.3		mV/°C
		新しいチップ	I_O = 5mA	T_J = 25°C		-0.079		
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	従来のチップ	ΔV_O = V_O の 2%	T_J = 25°C		16.7	17.5	V
		新しいチップ	ΔV_O = V_O の 2%	T_J = 25°C		16.7	16.8	

(1) パルステスト手法により、T_J を可能な限り T_A に近い値に維持します。熱効果は別々に考慮に入れる必要があります。従来のチップおよび新しいチップの動作温度範囲については、「推奨動作条件」表を参照してください。

(2) 消費電力は 0.75W 以下です。

5.11 電気的特性：LM78L62 (レガシー チップ専用)

規定接合部温度で、V_{IN} = 12V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)(1) (2)

パラメータ		テスト条件		最小値	標準値	最大値	単位
V_O	出力電圧	T_J = 25°C		5.95	6.2	6.45	V
		V_{IN} = 8.5V ～ 20V、I_O = 1mA ～ 40mA(3)	T_J = フル レンジ	5.9		6.5	
		I_O = 1mA ～ 70mA(3)		5.9		6.5	
ΔV_O	ライン レギュレーション	V_{IN} = 8.5 V→20 V	T_J = 25°C		65	175	mV
		V_{IN} = 9 V→20 V			55	125	
	ロード レギュレーション	I_O = 1mA～100mA	T_J = 25°C		13	80	mV
		I_O = 1mA～40mA			6	40	
I_Q	静止時電流	T_J = 25°C			2	5.5	mA
ΔI_Q	静止電流の変化	V_{IN} = 8 V→20 V	T_J = フル レンジ			1.5	mA
		I_O = 1mA～40mA				0.1	
V_n	出力ノイズ電圧(4)	f = 10Hz～100kHz	T_J = 25°C		50		µV

Copyright © 2026 Texas Instruments Incorporated

5.11 電気的特性：LM78L62 (レガシー チップ専用) (続き)

規定接合部温度で、V_{IN} = 12V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 40mA (特に記述のない限り)(1) (2)

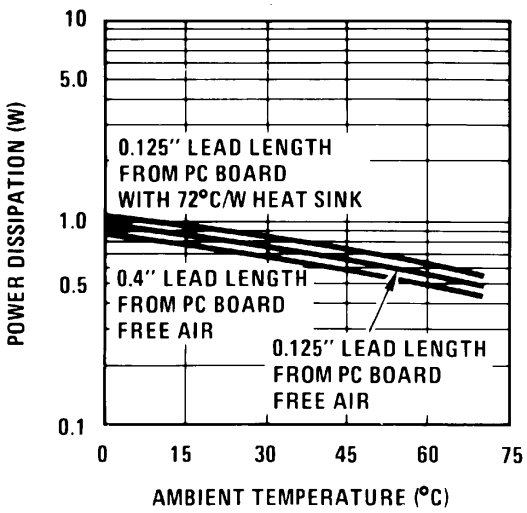
パラメータ		テスト条件		最小値	標準値	最大値	単位
$\Delta V_{IN}/\Delta V_O$	リップル除去	f = 120Hz、V_{IN} = 10V ～ 20V	T_J = 25°C	40	46		dB
		T_J = 25°C			140		
$\Delta V_O/\Delta T$	平均出力電圧温度係数	I_O = 5mA	T_J = 25°C		-0.75		mV/°C
$V_{IN(MIN)}$	ライン レギュレーションの維持に必要な最小入力電圧値	ΔV_O = V_O の 2%	T_J = 25°C		7.9		V

(1) 各パッケージの動作範囲については、「絶対最大定格」を参照してください。
(2) 制限値は、製造試験または標準的な統計的品質管理 (SQC) 手法を用いた相関技術により検証されます。
(3) 消費電力は 0.75W 以下です。
(4) 高周波ノイズを制限するため、推奨最小負荷容量は 0.01µF です。

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)



LP パッケージ (従来のチップ専用)

図 5-1. 最大平均消費電力

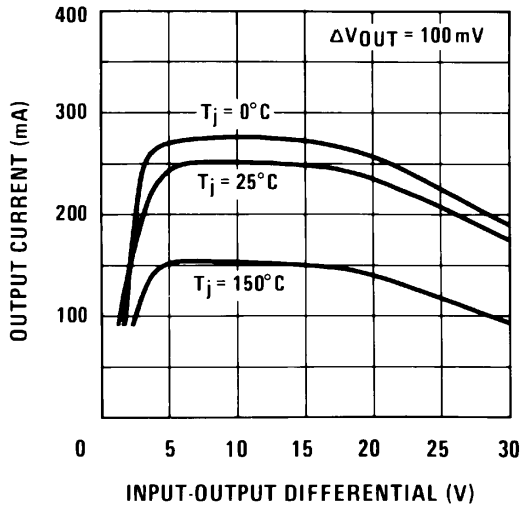


図 5-2. ピーク出力電流電と入出力差動電圧との関係 (従来のチップ)

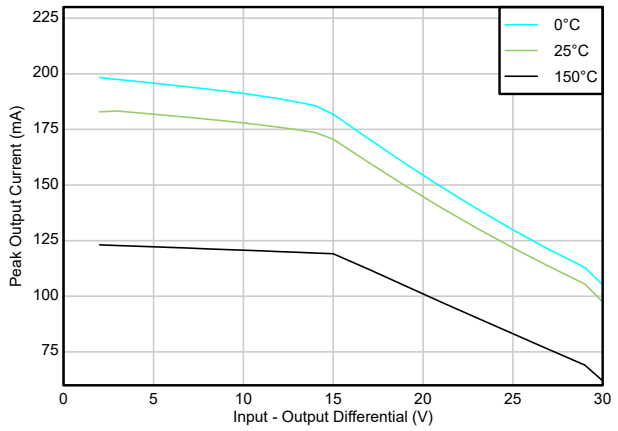


図 5-3. ピーク出力電流と入出力差動電圧との関係 (新しいチップ)

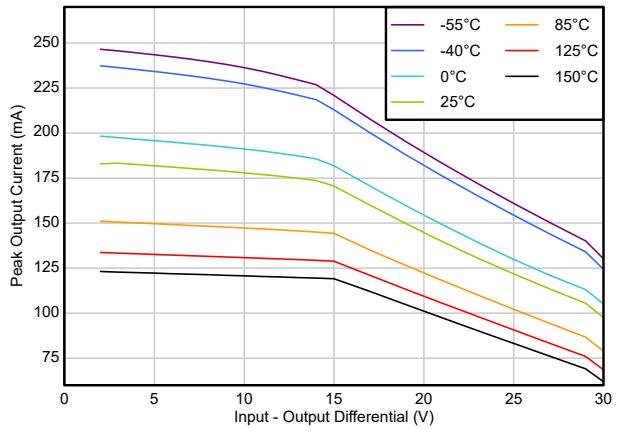


図 5-4. ピーク出力電流と入出力差動電圧との関係 (新しいチップ)

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)

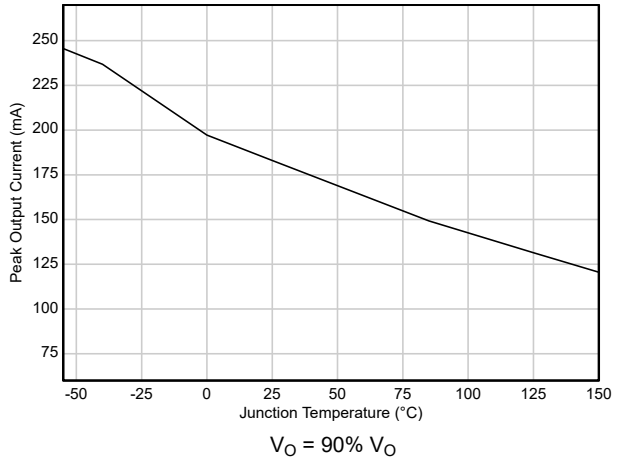


図 5-5. ピーク出力電流と接合部温度との関係 (新しいチップ)

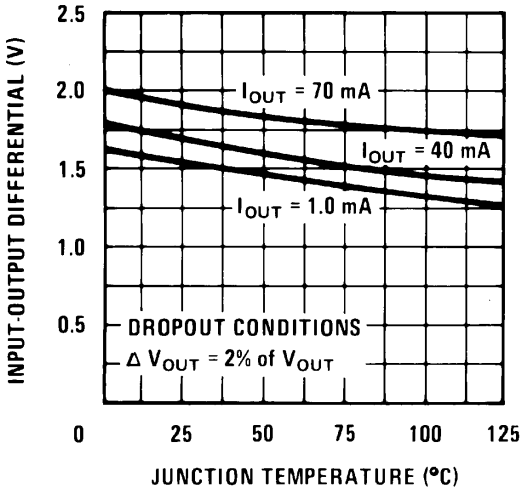


図 5-6. ドロップアウト電圧 (従来のチップ)

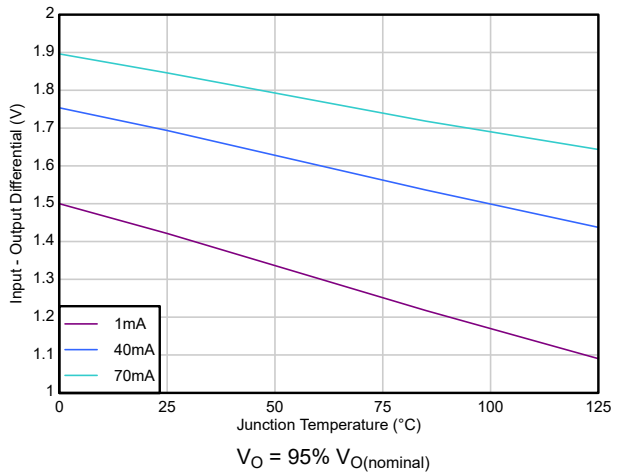


図 5-7. ドロップアウト電圧 (新しいチップ)

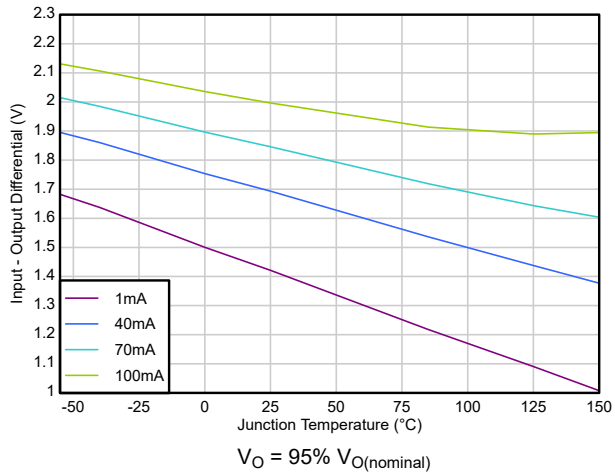


図 5-8. ドロップアウト電圧 (新しいチップ)

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)

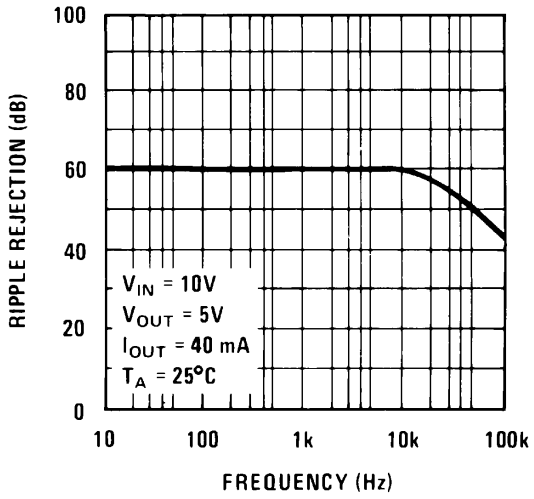


図 5-9. リップル除去と周波数との関係 (従来チップ)

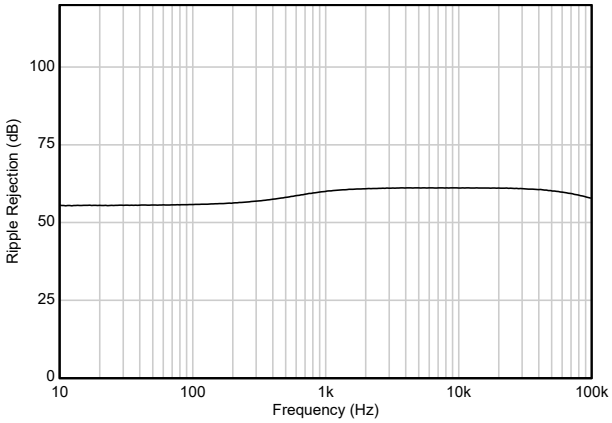
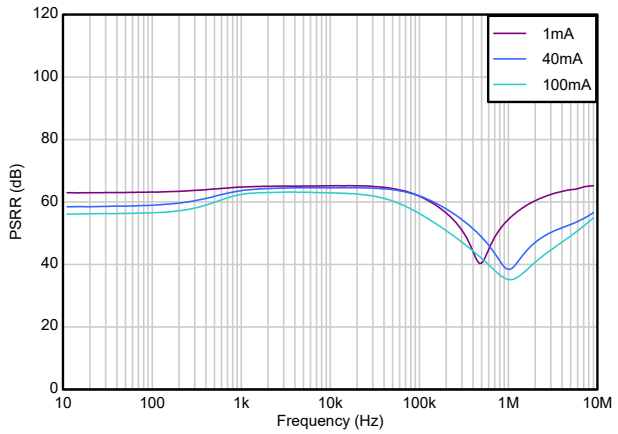
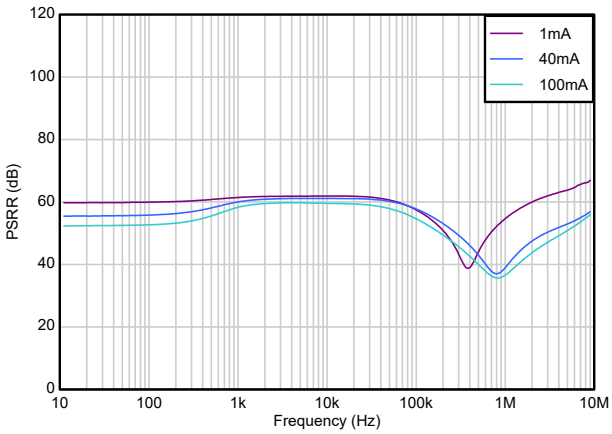


図 5-10. リップル除去と周波数との関係 (新しいチップ)



V_{IN} = 9V、V_O = 3.3V

図 5-11. リップル除去と周波数および出力電流との関係 (新しいチップ)



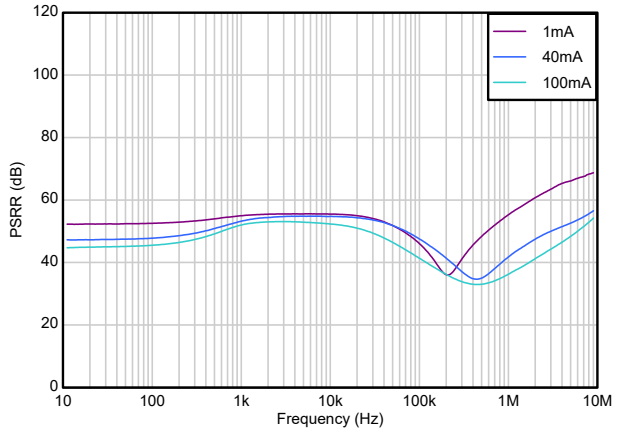
V_O = 5V

図 5-12. リップル除去と周波数および出力電流との関係 (新しいチップ)

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)



V_{IN} = 23V、V_O = 15V

図 5-13. リップル除去と周波数および出力電流との関係 (新しいチップ)

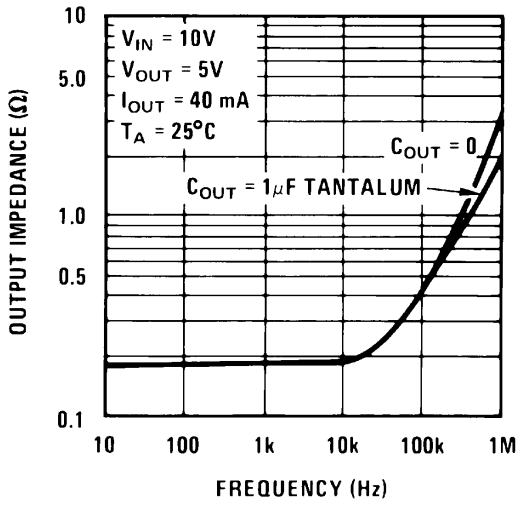


図 5-14. 出力インピーダンス (従来のチップ)

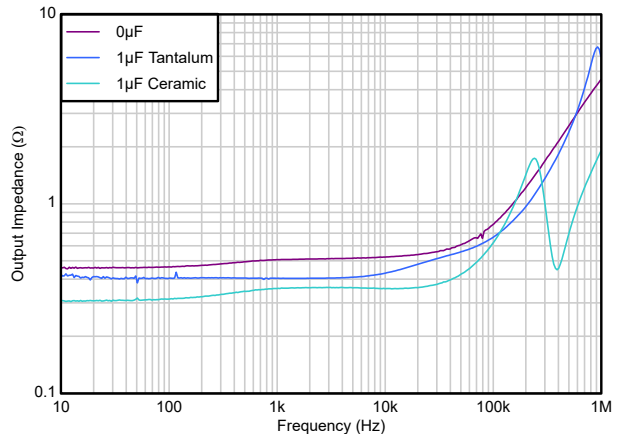


図 5-15. 出力インピーダンス (新しいチップ)

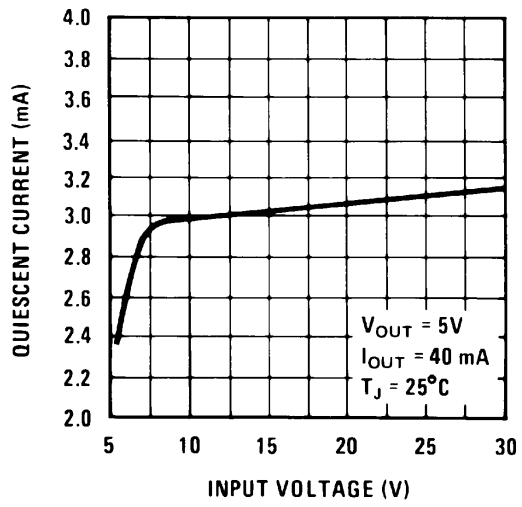
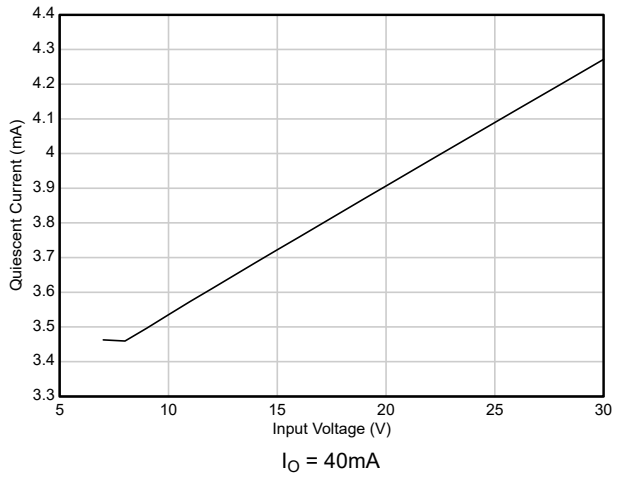


図 5-16. 静止電流と入力電圧との関係 (従来のチップ)

Copyright © 2026 Texas Instruments Incorporated

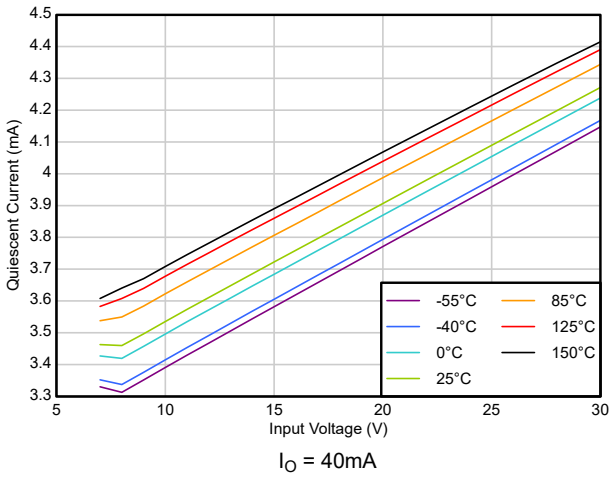
5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)



I_O = 40mA

図 5-17. 停止電流と電源電圧との関係 (新しいチップ)



I_O = 40mA

図 5-18. 停止電流と電源電圧との関係 (新しいチップ)

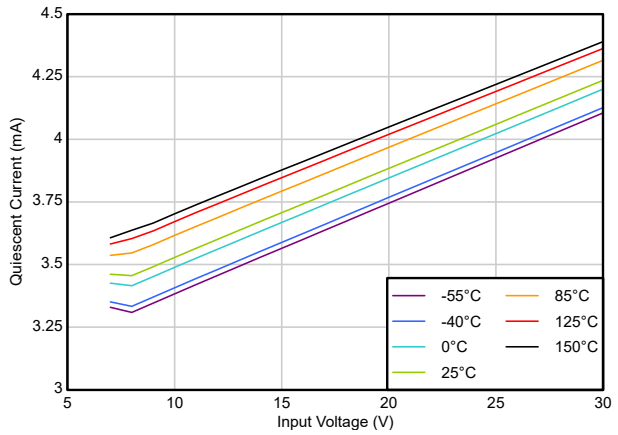


図 5-19. 停止電流と電源電圧との関係 (新しいチップ)

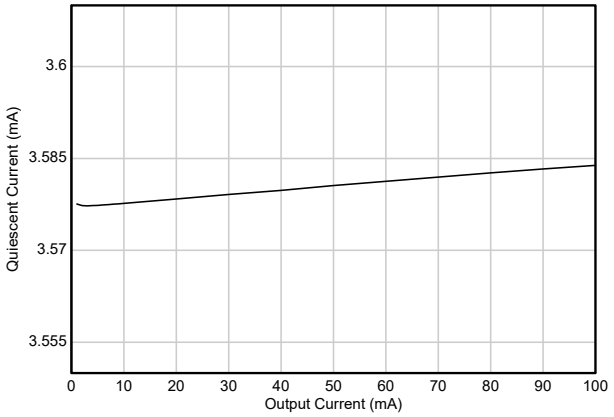


図 5-20. 静止電流と出力電流との関係 (新しいチップ)

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)

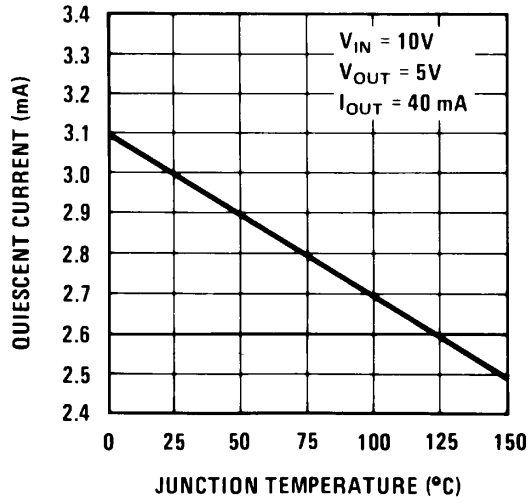
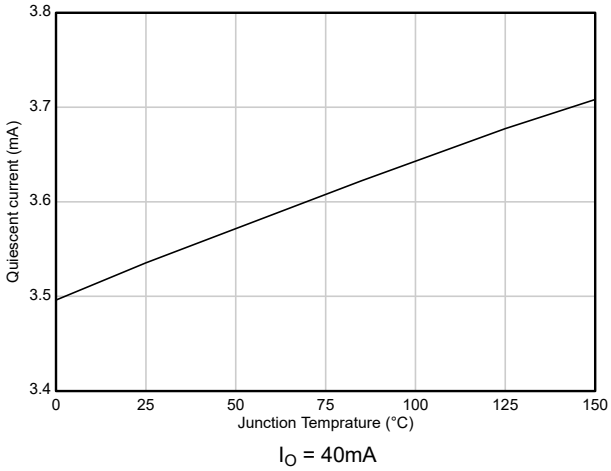
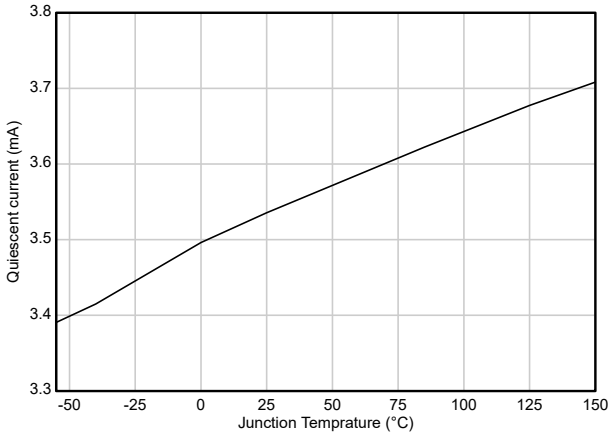


図 5-21. 静止電流と接合部温度との関係 (従来のチップ)



I_O = 40mA

図 5-22. 静止電流と接合部温度との関係 (新しいチップ)



I_O = 40mA

図 5-23. 静止電流と接合部温度との関係 (新しいチップ)

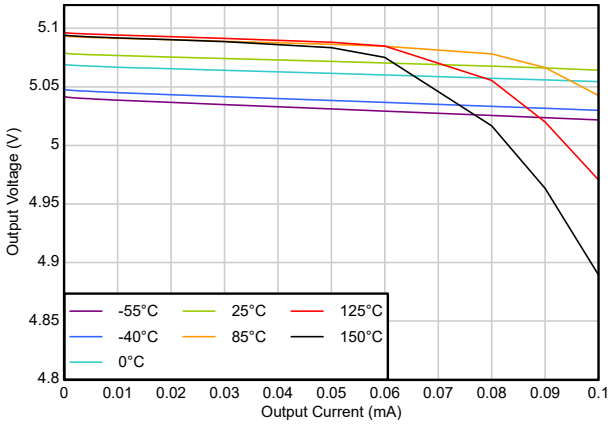


図 5-24. ロード レギュレーション (新しいチップ)

Copyright © 2026 Texas Instruments Incorporated

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)

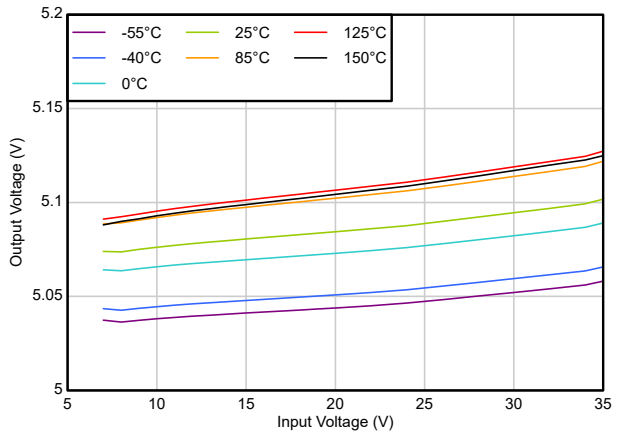
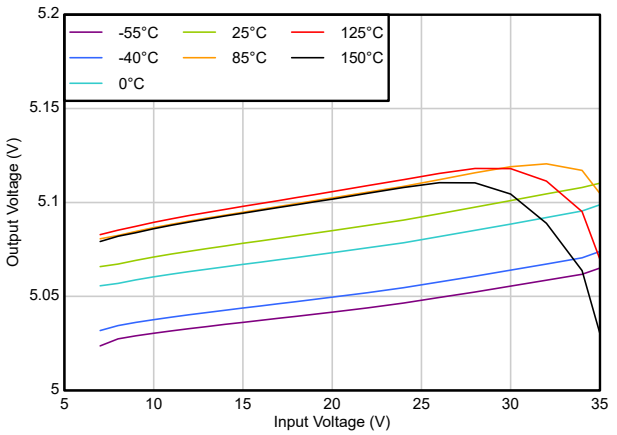
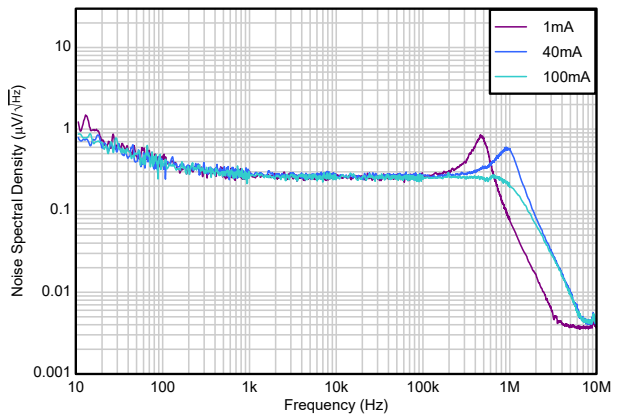


図 5-25. ライン レギュレーション (新しいチップ)



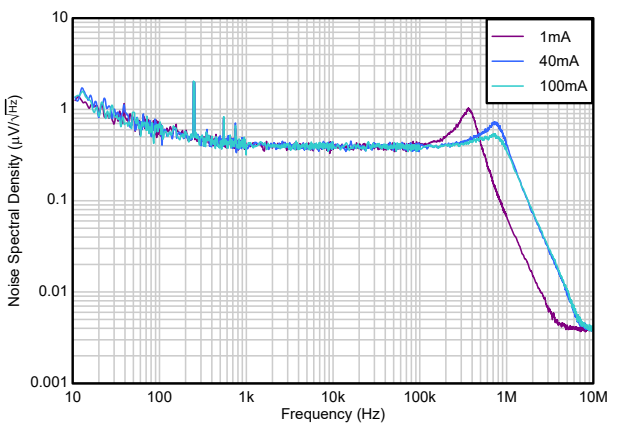
I_O = 40mA

図 5-26. ライン レギュレーション (新しいチップ)



V_{IN} = 9V、V_O = 3.3V

図 5-27. 出力ノイズと周波数および出力電流との関係 (新しいチップ)

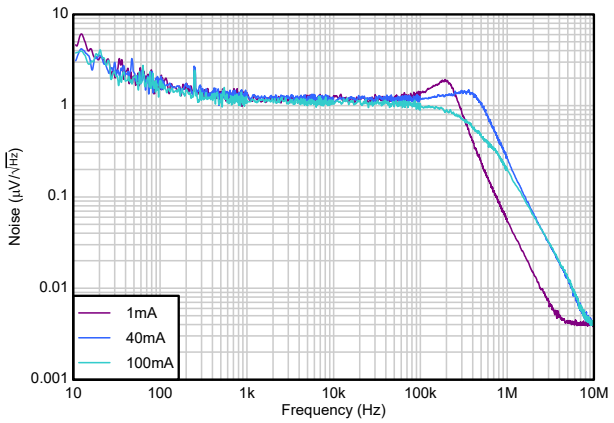


V_O = 5V

図 5-28. 出力ノイズと周波数および出力電流との関係 (新しいチップ)

5.12 代表的特性 (続き)

動作時接合部温度 (T_J = 25°C) で、V_{IN} = 10V、V_O = 5V、C_{IN} = 0.33µF、C_{OUT} = 0.1µF、I_O = 1mA (特に記載がない限り)



V_{IN} = 23V、V_O = 15V

図 5-29. 出力ノイズと周波数および出力電流との関係 (新しいチップ)

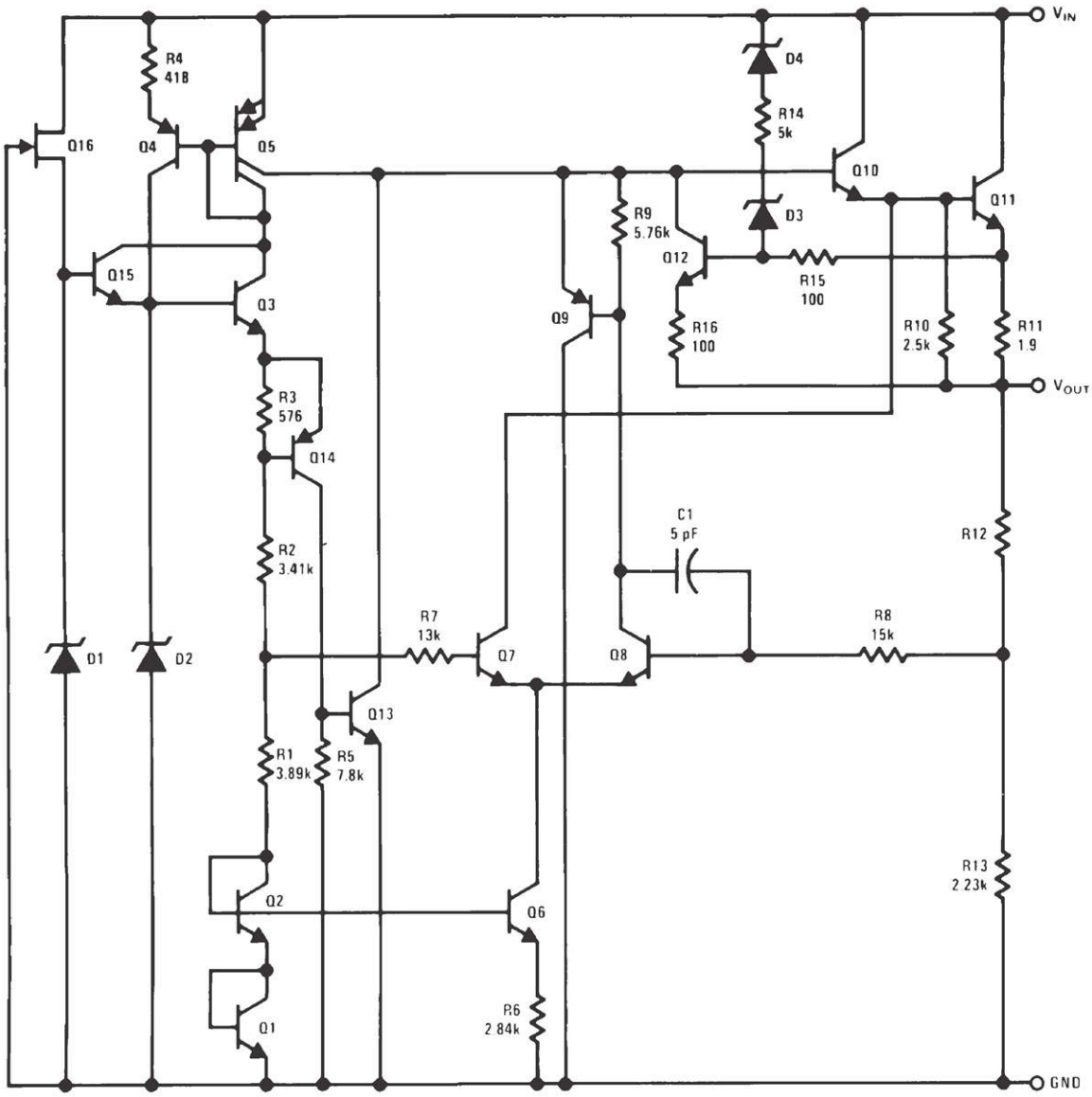
Copyright © 2026 Texas Instruments Incorporated

6 詳細説明

6.1 概要

LM78Lxx シリーズの正のレギュレータは、従来のチップでは 5V、6.2V、8.2V、9V、12V、15V の固定出力電圧、新しいチップでは 3.3V、5V、6V、12V、15V の固定出力電圧が利用できます。このレギュレータは、図 7-5 に示すように、GND ピンを抵抗分圧器のセンターに接続することで、可変出力として構成できます。この構成では、固定出力電圧が R1 にかかるリファレンス電圧として動作し、抵抗を変更することで出力を調整できます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 ロード レギュレーション

これらのデバイスは、VOUT と GND ピンの間の電圧を調整します。各出力電圧バリアントのロード レギュレーションの詳細については、関連する「電気的特性」表を参照してください。

6.3.2 保護

LM78Lxx シリーズのレギュレータは内部に熱過負荷保護機能を備えており、動作温度が高くなりすぎると自動的にデバイスをシャット オフします。このデバイスには、内部に電流制限回路もあり、過渡的な高負荷電流障害または短絡イベントの時にレギュレータを保護します。

6.3.3 電流制限

LM78Lxx には、内部に電流制限回路があり、過渡的な高負荷電流障害または短絡イベントの発生時にレギュレータを保護します。高負荷電流障害では、電流制限式により、出力電流が電流制限 (I_{PK}) に制限されます。I_{PK} は、VOUT オプションごとに「電気的特性」の表に記載されています。

デバイスが電流制限されている場合、出力電圧はレギュレートされません。電流制限イベントが発生すると、消費電力の増加によりデバイスが発熱し始めます。デバイスが電流制限されている場合、パス トランジスタは電力 $[(V_{IN} - V_O) \times I_{PK}]$ を消費します。電流制限の詳細については、「制限の把握」アプリケーション ノートを参照してください。

幅広い入力電圧範囲にわたって安全な動作を実現するため、LM78Lxx には電流制限機能付きの保護メカニズムも内蔵されています。保護メカニズムにより、入力から出力への電圧が上昇すると電流制限が低下し、パワー トランジスタがすべての入力から出力への電圧値に対して安全な動作領域内に維持されます。この保護は、*推奨動作条件* 表に定義されている入力から出力への電圧制限値を問わず、すべての値で何らかの出力電流を供給するように設計されています。入力電圧と温度に対する電流制限の挙動については、「代表的特性」セクションを参照してください。

6.4 デバイスの機能モード

『デバイスの機能モード比較』では、通常モードとドロップアウト モードでの動作の比較を示します。デバイスの接合部温度が高くなりすぎると、V_{IN} および I_O の条件に関係なく、サーマル シャットダウンにより、デバイスは十分に冷却されるまでディスエーブルされます。

表 6-1. デバイスの機能モードの比較

動作モード	パラメータ	
	V_{IN}	I_O
通常	$V_{IN} > V_{IN(MIN)}$	$I_O < I_{PK}$
ドロップアウト	$V_{IN} < V_{IN(MIN)}$	$I_O < I_{PK}$

6.4.1 通常動作

デバイスは、以下の条件下で公称出力電圧へのレギュレートを行います。

- 入力電圧が、ライン レギュレーションを維持するために必要な最小入力電圧 ($V_{IN(MIN)}$) より大きい
- 出力電流が、電流制限より小さい ($I_O < I_{PK}$)
- デバイスの接合部温度が、推奨動作条件 で規定されている範囲内にある

6.4.2 ドロップアウト動作

入力電圧が、ライン レギュレーションを維持するために必要な規定の最小入力電圧値 ($V_{IN(MIN)}$) を下回っていても、通常動作の他の条件がすべて満たされているとき、デバイスはドロップアウト モードで動作します。このモードでは、出力電圧は入力電圧に追従します。このモードでは、パス トランジスタがオーム領域または三極管領域にあり、スイッチとして機能するため、デバイスの過渡性能が大幅に低下します。ドロップアウト中にライン過渡または負荷過渡事象が生じると、大きな出力電圧の偏差が発生することがあります。

Copyright © 2026 Texas Instruments Incorporated

デバイスが定常的なドロップアウト状態にあるとき (起動中ではないが、通常のレギュレーション状態になった直後に、デバイスがドロップアウト状態 ($V_{IN} < V_{IN(MIN)}$) にあると定義される)、パストランジスタはオーム領域または三極管領域に駆動されます。入力電圧が $V_{IN(MIN)}$ を上回る値に戻ると、デバイスがパストランジスタをリニア領域にプルバックする間に、出力電圧が短時間オーバーシュートする可能性があります。

6.4.3 シャットダウン

出力電流またはデバイスの内部温度が高すぎる場合、デバイスは自動的にシャットダウンします。

Copyright © 2026 Texas Instruments Incorporated

7 アプリケーションと実装

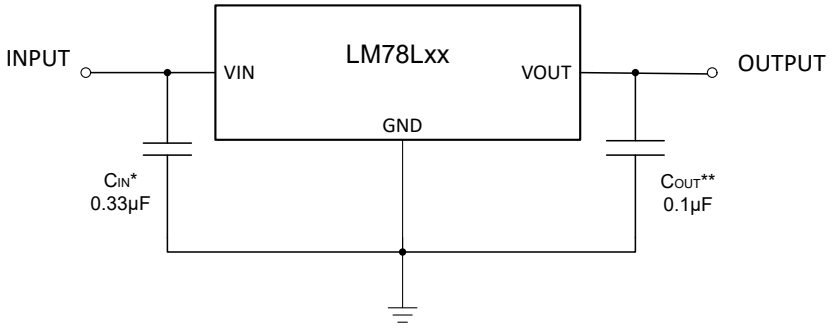
注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 使用上の注意

これらのデバイスは、広い温度範囲と優れたラインおよびロード レギュレーションを備えた、汎用性の高い高性能なレギュレータです。レギュレータを電源フィルタから 3 インチ (7.62cm) 以上離して配置する場合にのみ、入力コンデンサが必要です。高周波を制限するため、TI では最小 0.1µF の負荷コンデンサを推奨しています。

7.2 代表的なアプリケーション



** Required only if the regulator is located more than 3 inches from the power supply filter.*
*** Not required for stability. Recommended load capacitor of 0.1µF or greater to limit high-frequency noise.*

図 7-1. 固定出力レギュレータ回路

7.2.1 設計要件

VOUT を目的の固定出力電圧に設定するには、GND ピンをグランドに接続する必要があります。安定性のために必須ではありませんが、入力には 0.33µF バイパス コンデンサを、出力には 0.1µF バイパス コンデンサを推奨します。

7.2.2 詳細な設計手順

7.2.2.1 入力コンデンサ

レギュレータを電源フィルタから 3 インチ (7.62cm) 以上離して配置する場合にのみ、入力コンデンサが必要です。ただし、ソース抵抗とインダクタンスの影響を打ち消すため、一般的には入力コンデンサの使用が推奨されます。ほとんどのアプリケーションにおいて、入力に 0.33µF コンデンサを接続することが適切です。

7.2.2.2 出力コンデンサ

安定性のために、出力コンデンサは必要ありません。ただし、LM78Lxx レギュレータの負荷およびライン過渡性能を向上させるため、TI では最小 0.1µF の負荷コンデンサを推奨しています。

7.2.2.3 消費電力 (P_D)

回路の信頼性を確保するには、デバイスの消費電力、プリント基板 (PCB) 上の回路の位置、およびサーマル プレーンの適切なサイズを考慮する必要があります。レギュレータの周囲の PCB 領域には、熱ストレスを増大させるその他の発熱デバイスがほとんどまたはまったくないことが必要です。

1 次近似では、レギュレータの消費電力は、入力と出力の電圧差と負荷条件に依存します。消費電力 (P_D) は、次の式で計算されます。

Copyright © 2026 Texas Instruments Incorporated

$$P_D = (V_{IN} - V_O) \times I_O \quad (1)$$

注

システム電圧レールを適切に選択することで、消費電力を最小限に抑えることができるため、より高い効率を実現できます。消費電力を最小限にするには、適切な出力レギュレーションに必要な最小の入力電圧を使用します。

サーマル パッドを備えたデバイスの場合、デバイス パッケージの主な熱伝導経路は、サーマル パッドを通って PCB へと接続されます。サーマル パッドをデバイスの下の銅パッド領域に半田付けします。このパッド領域には、放熱性を高めるために、追加の銅プレーンに熱を伝導するメッキされたビアのアレイが含まれている必要があります。

最大消費電力により、デバイスの最大許容周囲温度 (T_A) が決まります。以下の式によれば、消費電力と接合部温度は、PCB とデバイス パッケージを組み合わせた接合部から周囲への熱抵抗 ($R_{\theta JA}$)、および周囲空気の温度 (T_A) に最も関連します。

$$T_J = T_A + (R_{\theta JA} \times P_D) \quad (2)$$

熱抵抗 ($R_{\theta JA}$) は、特定の PCB 設計に組み込まれている熱拡散能力に大きく依存するため、銅の総面積、銅箔の重量、およびプレーンの位置によって変化します。「熱に関する情報」表に記載されている接合部から周囲への熱抵抗は、JEDEC 標準の PCB および銅箔の拡散領域によって決定され、パッケージの熱性能の相対的な基準として使用されます。『基板レイアウトが LDO の放熱性能に及ぼす影響に関する実証的分析』アプリケーション ノートで述べたように、PCB 基板レイアウトの最適化により、$R_{\theta JA}$ を「熱に関する情報」表と比較して 35% ～ 55% 改善することができます。

7.2.2.4 推定接合部温度

現在、JEDEC 規格では、典型的な PCB 基板アプリケーションで回路内にあるリニア レギュレータの接合部温度を推定するために、psi (Ψ) の熱指標を使用することを推奨しています。これらの指標は熱抵抗パラメータではなく、接合部温度を推定するための実用的かつ相対的な方法を提供します。これらの psi 指標は、熱拡散に利用できる銅箔面積に大きく依存しないことが判明しています。「*熱に関する情報*」表には、主要な熱指標である、接合部から上面への特性パラメータ (Ψ_{JT}) と接合部から基板への特性パラメータ (Ψ_{JB}) がリストされています。これらのパラメータは、以下の式で説明するように、接合部温度 (T_J) を計算するための 2 つの方法を提供します。接合部から上面への特性パラメータ (Ψ_{JT}) とデバイス パッケージの中央上部の温度 (T_T) を使用して、接合部温度を計算します。接合部から基板への特性パラメータ (Ψ_{JB}) とデバイス パッケージから 1mm の PCB 表面温度 (T_B) を使用して、接合部温度を計算します。

$$T_J = T_T + \Psi_{JT} \times P_D \quad (3)$$

$$T_J = T_T + \psi_{JT} \times P_D \quad (4)$$

ここで

- P_D は、消費電力
- T_T は、デバイス パッケージの中央上部の温度

$$T_J = T_B + \Psi_{JB} \times P_D \quad (5)$$

ここで

- T_B は、デバイス パッケージから 1mm の位置で、パッケージのエッジの中心で測定された PCB 表面温度

熱指標とその使用方法の詳細については、『半導体および IC パッケージの熱指標』アプリケーション ノートを参照してください。

7.2.2.5 過負荷回復

電源投入時に入力電圧が上昇すると、出力が入力に追従するので、レギュレータは非常に大きな負荷状態でも起動できます。入力と出力との電圧差は、スタートアップ時に入力電圧が上昇するとき小さいため、レギュレータは大きな出力電流を供給できます。

ただし、入力電圧が高い場合、出力の短絡を解消しても出力電圧が回復しないという問題が発生する可能性があります。他のレギュレータでもこの現象が発生しているため、LM78Lxx に固有の挙動ではありません。

この問題は、出力負荷が大きく、入力電圧が高く、出力電圧が低いときに発生します。この問題が発生し得る最も一般的な状況は、短絡を除去した直後です。このような負荷の負荷線は、出力電流曲線と 2 つの点で交差する可能性があります。これが発生した場合、レギュレータには 2 つの安定した出力動作点があります。この二重交点が存在するために、出力を目的の電圧動作点まで回復させるには、入力電源をゼロにサイクル ダウンしてから再び立ち上げる必要が生じる可能性があります。

7.2.2.6 逆電流

過度な逆電流がある場合、デバイスが損傷する可能性があります。逆電流は、通常の導通チャネルではなく、パス トランジスタのエミッタ ベース接合を通って流れます。この電流が大きくなると、デバイスの長期的な信頼性が低下します。

このセクションでは、逆電流が発生する可能性のある条件について概説します。これらの条件は次のとおりです。

- デバイスが大きな C_{OUT} を持ち、負荷電流がほとんどまたはまったくない状態で入力電源が破損した場合
- 入力電源が確立されていない場合、出力はバイアスされる
- 出力は入力電源よりも高くバイアスされる

アプリケーションで逆電流が予期される場合は、外部保護機能を使用してデバイスを保護します。逆電流はデバイス内で制限されないため、拡張された逆電圧動作が予期される場合は、外部制限が必要です。この電流が避けられない場合は、逆電流をデバイスの定格出力電流の 5% 以下に制限します。

Copyright © 2026 Texas Instruments Incorporated

図 7-2 に、デバイスを保護するための 1 つのアプローチを示します。

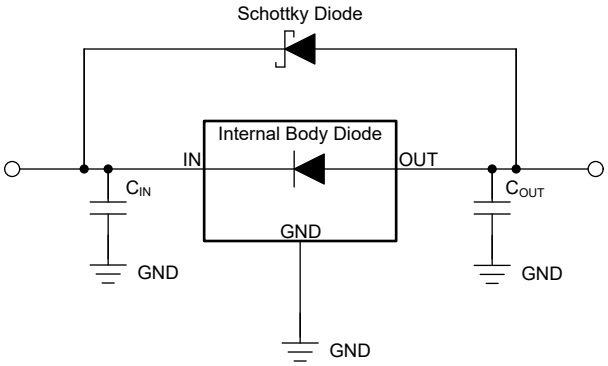


図 7-2. ショットキー ダイオードを使用した逆電流保護の回路例

7.2.2.7 極性反転保護

多くのアプリケーションでは、電圧レギュレータがグランドに接続されていない負荷に電力を供給しますが、代わりに、逆極性の電圧源 (オペアンプ、レベルシフト回路など) に接続されています。スタートアップおよび短絡イベント中、この接続によってレギュレータ出力の極性が反転し、レギュレータの内部部品の損傷が発生する可能性があります。

レギュレータ出力での極性反転を防止するため、外付け保護機能を使用してデバイスを保護します。

図 7-3 に、デバイスを保護するための 1 つのアプローチを示します。

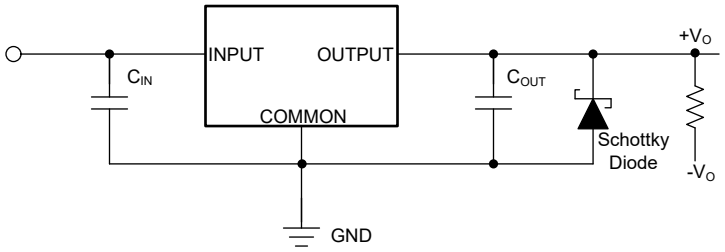


図 7-3. ショットキー ダイオードを使用した極性反転保護の回路例

7.2.3 アプリケーション曲線

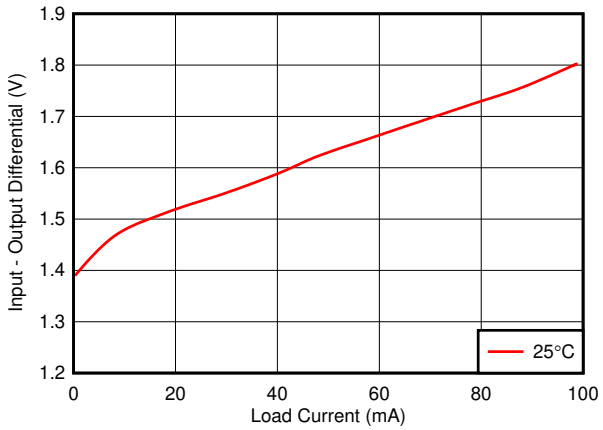
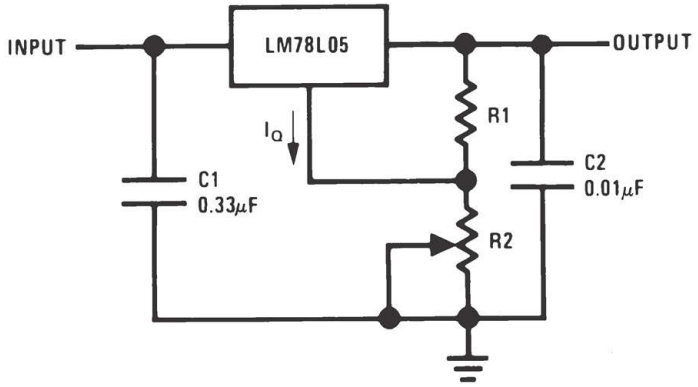


図 7-4. LM78Lxx ドロップアウト (従来のチップ)

Copyright © 2026 Texas Instruments Incorporated

7.2.4 他のアプリケーション回路

図 7-5 ～ 図 7-9 に、LM78Lxx デバイスを使用したアプリケーション回路の例を示します。お客様は、こうした例に基づいて設計を実装する前に、これらの回路を十分に検証してテストする必要があります。



$V_O = 5V + (5V / R1 + I_Q) \times R2^*$

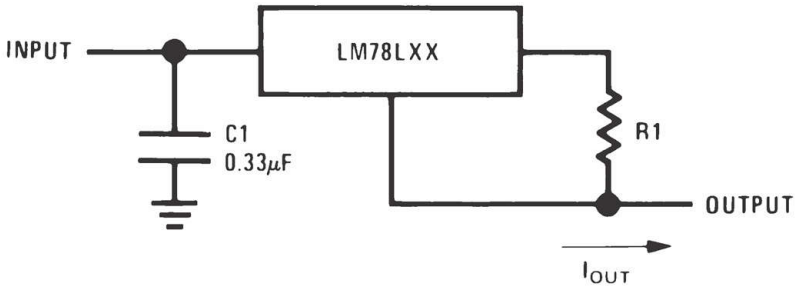
* 5V は LM78L05 の固定出力電圧を表しています。他の LM78Lxx デバイスを使用する場合、V_O の計算にはそのデバイスの固定出力電圧を使用してください。

$I_Q < 5V / (3 \times R1)$

LM78L05 のロード レギュレーション $(L_R) \cong (R1 + R2) / R1$

図 7-5. 可変出力レギュレータ回路

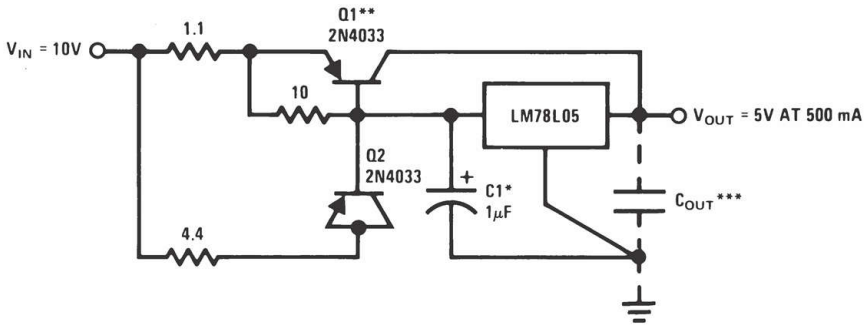
Copyright © 2026 Texas Instruments Incorporated



$I_{OUT} = (V_O / R1) + I_Q$

ラインおよび負荷の変化にかかわらず I_Q = 1.5mA

図 7-6. 電流レギュレータ回路



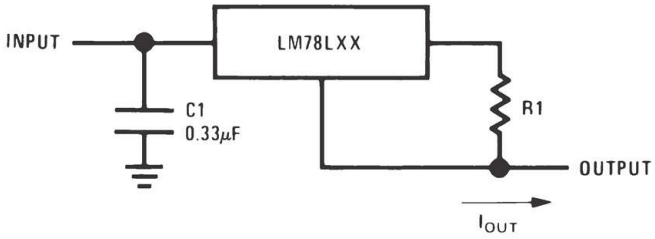
*固体タンタル

**ヒートシンク Q1

***オプション:リップル除去と過渡応答を向上させます。

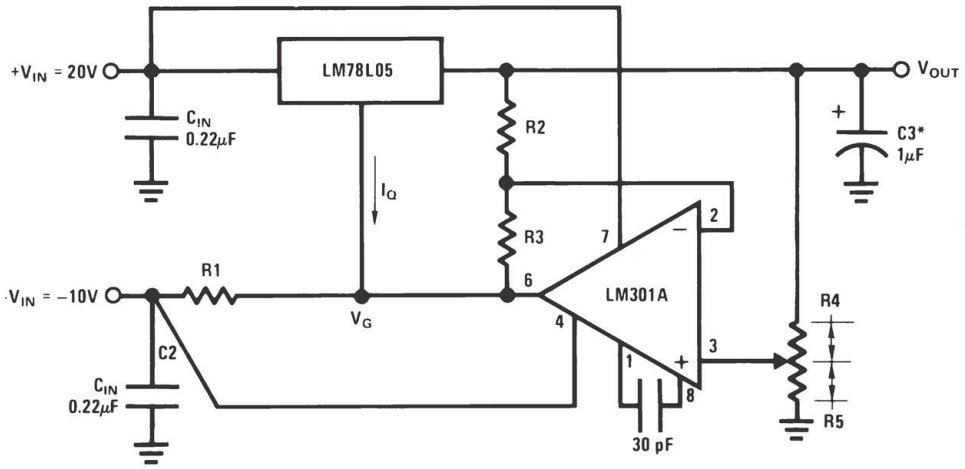
ロード レギュレーション = 0.6%、I_L = 0mA ～ 250mA、パルス t_{ON} = 50ms。

図 7-7. 5V、500mA レギュレータ、短絡保護回路付き



*固体タンタル

図 7-8. ±15V、100mA デュアル電源回路



*固体タンタル

$V_O = V_G + 5V$、$R1 = (-V_{IN} / I_{Q(LM78L05)})$

$(R2 + R3) = (R4 + R5)$ のとき、$V_O = 5V\ (R2 / R4)$

出力 0.5V は、$(R2 / R4) = 0.1$、$(R3 / R4) = 0.9$ に対応

図 7-9. 可変出力レギュレータ回路 (0.5V ～ 18V)

7.3 電源に関する推奨事項

リニア レギュレータの入力電源は、本デバイスで許容される最大入力電圧を超えないようにする必要があります。ライン レギュレーションを維持するために必要な最小入力電圧 ($V_{IN(MIN)}$) は、出力を良好にレギュレーションし続けるために、可能な限り余分なヘッドルームを持たせる必要があります。

必須ではありませんが、入力側に 0.33µF 以上のコンデンサを設置することを TI は推奨します。これは、ソース抵抗やインダクタンスの影響を打ち消すためであり、特に負荷過渡現象がある場合には、リンギングや発振などシステム レベルの不安定性の兆候を引き起こす可能性があります。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

バイパスコンデンサは、LM78Lxx のできるだけ近くに配置します。

システム内の寄生要素を低減するため、特に入力および出力ピン付近では、パターンを短く、幅広くしてください。パターンの実際の長さと太さは、最終システムに必要な電流容量と放熱特性によって決まります。

グランドに追加の銅やビアを接続すると、放熱が促進されてデバイスの実効熱抵抗が改善し、デバイスが熱過負荷に達するのを防止します。PCB 基板レイアウトの最適化により、RθJA は「熱に関する情報」表に記載されている値と比較して、35% ～ 55% 改善できます。詳細については、『基板レイアウトが LDO の放熱性能に及ぼす影響に関する実証的分析』アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

7.4.2 レイアウト例

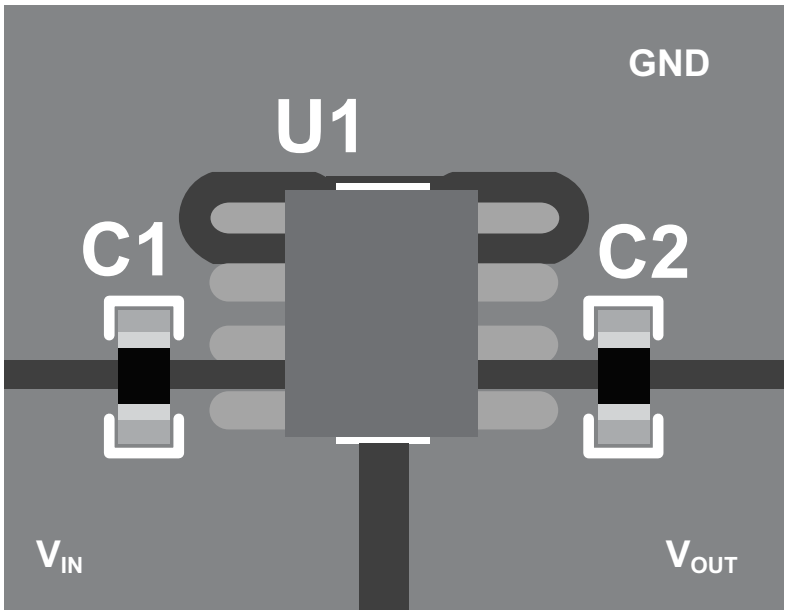


図 7-10. LM78Lxx の回路レイアウト例、SOP パッケージ

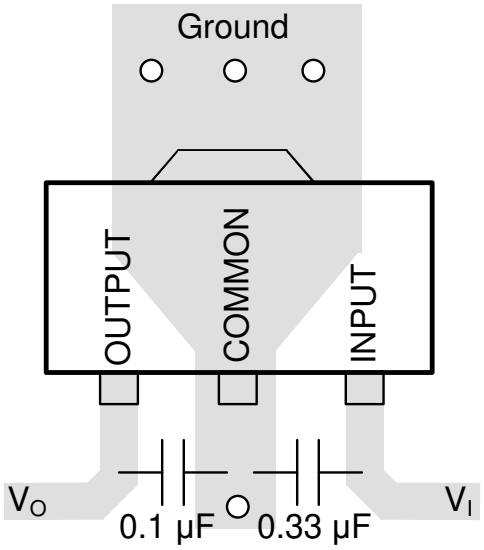


図 7-11. LM78Lxx の回路レイアウト例、SOT-89 パッケージ

8 デバイスおよびドキュメントのサポート

8.1 デバイス サポート

8.1.1 評価基板

LM78Lxx を使用した初期の回路性能評価には、評価基板 (EVM) を利用することができます。UA78LEVM-075 評価基板および関連するユーザー ガイドは、テキサス インスツルメンツの Web サイトのプロダクト フォルダから請求するか、TI eStore から直接お求めになれます。

8.1.2 デバイスの命名規則

製品名	バージョン	V_{OUT}
LM78L**xx**PKR SOT-89 パッケージ	新しいチップ専用 **CSO: RFB**	**xx** は公称出力電圧です (例:33 = 3.3V、05 = 5.0V、15 = 15.0V)。 **PK** は SOT-89 のパッケージ記号です。 **R** はパッケージ数量です (R = 大型リール)。
LM78L**xxyy**M**(X)(/NOPB)** SOIC パッケージ	新しいチップ **CSO: RFB**	**xx** は公称出力電圧です (例:33 = 3.3V、05 = 5.0V、15 = 15.0V など)。 **yy** は接合部温度範囲の記号です (AC および AI = -40°C ～ 125°C)。 **M** はパッケージ記号です (M = SOP)。 **(X)** はパッケージの数量を示します (X なし = チューブ、X = 大型リール)。 **/NOPB** は、デバイスが鉛フリーであることを示します。
	従来のチップ **CSO: TID または GF6**	**xx** は公称出力電圧です (例:05 = 5.0V、62 = 6.2V、15 = 15.0V など)。 **yy** は接合部温度範囲の記号です (AC = 0°C ～ 125°C、AI = -40°C ～ 125°C)。 **M** はパッケージ記号です (M = SOP)。 **(X)** はパッケージの数量を示します (X なし = チューブ、X = 大型リール)。 **/NOPB** は、デバイスが鉛フリーであることを示します。
LM78L**xxyy** MX/NOPBM3 SOIC パッケージ	新しいチップ **CSO: RFB**	**xx** は公称出力電圧です (例:05 = 5.0V など)。 **yy** は接合部温度範囲の記号です (AC および AI = -40°C ～ 125°C)。 **M** はパッケージ記号です (M = SOP)。 **X** はパッケージの数量を示します (X = 大型リール)。 **/NOPB** は、デバイスが鉛フリーであることを示します。 **M3** は、材料が新しいチップのみで、RFAB から供給されることを示しています。300mm チップのみを受け取ることが重要な場合は、「M3」記号の付いた製品を注文できます。
LM78L**xx**ACZ/**yyyy** TO-92 パッケージ	レガシー チップ専用 **CSO: TID または GF6**	**xx** は公称出力電圧です (例:05 = 5.0V、12 = 12.0V、15 = 15.0V)。 **AC** は接合部温度範囲の記号です (AC = 0°C ～ 125°C)。 **Z** はパッケージ記号です (Z = TO-92)。 **yyyy** は、パッケージ方法およびパッケージ数量を示します (LFT1、LFT7 = 大型リール、LFT3、LFT4 = アモ パック、NOPB = バルク)。LM78Lxx TO-92 デバイスはすべて鉛フリーです。パッケージの詳細については、『TO-92 のパッケージング オプション / 注文方法』アプリケーションノートを参照してください。
LM78L**xx**ITP**(X)(/NOPB)** DSBGA パッケージ	レガシー チップ専用 **CSO: TID または GF6**	**xx** は公称出力電圧です (例:05 = 5.0V、09 = 9.0V など)。 **ITP** はパッケージおよび接合部温度範囲の記号です (ITP = DSBGA、-40°C ～ 85°C)。 **(X)** はパッケージ数量を示します (X なし = 小型リール、X = 大型リール)。 **/NOPB** は、デバイスが鉛フリーであることを示します。

注

CSO (チップ ソース オリジン) は、そのチップの製造拠点を示します。CSO は、受け取った材料の梱包ラベルに記載されています。TI は、300mm チップのみを受け取ることが重要な場合は、「M3」記号を使用した製品ご注文を推奨します。

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『UA78L シリーズ 正電圧リニア レギュレータ』データシート

Copyright © 2026 Texas Instruments Incorporated

- テキサス インスツルメンツ、『基板レイアウトが LDO の放熱性能に及ぼす影響に関する実証的分析』アプリケーション ノート
- テキサス インスツルメンツ、『AN-1112 DSBGA ウェハー レベルのチップ スケール パッケージ』アプリケーション ノート
- テキサス インスツルメンツ、『TO-92 のパッケージング オプション / 注文方法』アプリケーション ノート

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision N (April 2026) to Revision O (August 2026)	Page
• リンクを「メカニカル、パッケージ、および注文情報」に追加	1
• 「デバイスの命名規則」表に M3 詳細追加	30

Changes from Revision M (February 2026) to Revision N (April 2026)	Page
• 「特長」で、新しいチップ (300mm) の仕様とパッケージに関する記述をわかりやすい表現に更新し、従来のチップとの比較および「デバイスの命名規則」への参照を追加。	1
• 「特長」に、従来および新しいチップの絶対最大入力電圧と温度範囲を追加。	1
• 「説明」に記載されている代表的な用途を更新	1
• PK パッケージのステータスを「プレビュー版のみ」から「量産データ」に更新	1
• 「絶対最大定格」を更新し、従来のチップと新しいチップを区別して記載。	4
• 「ESD 定格」を更新し、従来のチップと新しいチップを区別して記載。	4
• 「熱に関する情報」を更新し、従来のチップと新しいチップを区別して記載。	4
• 「推奨動作条件」を更新し、従来のチップと新しいチップを区別して記載。	4

Copyright © 2026 Texas Instruments Incorporated

- 「電気的特性：*LM78L33 (新チップ専用)*」を更新し、*市場投入向けの最終仕様を反映。* 4
- 次のセクションで新しいチップの仕様を更新。「電気的特性：*LM78L05 (従来のチップ、新しいチップ)*」。 4
- 「電気的特性：*LM78L06 (新チップ専用)*」を更新し、*市場投入向けの最終仕様を反映。* 4
- 次のセクションで新しいチップの仕様を更新。「電気的特性：*LM78L12 (従来のチップ、新しいチップ)*」。 4
- 次のセクションで新しいチップの仕様を更新。「電気的特性：*LM78L15 (従来のチップ、新しいチップ)*」。 4
- 「代表的特性」セクションに新しいチップのプロットを追加し、従来のチップのプロットを並べ替え、条件に関する記述を変更。 11
- *「電流制限」* セクションを追加 20
- 「使用上の注意」セクションの記述をわかりやすい表現に更新 22
- 消費電力の式における VIN の命名規則を更新 22
- 「アプリケーション曲線」セクションのグラフ タイトルを、従来のチップであることがわかるように変更。 25
- 「レイアウト例」セクションの SOT-89 の画像サイズを変更。 29
- 「デバイスの命名規則」の表で、SOP パッケージに関する記述をわかりやすい表現に更新し、CSO を追加 30

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L05ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 05ACM
LM78L05ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05ACM
LM78L05ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 05ACM
LM78L05ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05ACM
LM78L05ACZ/LFT1	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT1.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT3	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT3.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT7	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/LFT7.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	Call TI	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	Call TI	N/A for Pkg Type	-40 to 125	LM78L 05ACZ
LM78L05AIM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05AIM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L05AIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05AIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 05AM
LM78L05ITP/NOPB	Active	Production	DSBGA (YPB) | 8	250 | SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 03
LM78L05ITP/NOPB.B	Active	Production	DSBGA (YPB) | 8	250 | SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 03
LM78L05ITPX/NOPB	Active	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 03
LM78L05ITPX/NOPB.B	Active	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 03
LM78L05PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U3
LM78L06PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U4
LM78L09ITPX/NOPB	NRND	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	P 02
LM78L09ITPX/NOPB.B	NRND	Production	DSBGA (YPB) | 8	3000 | LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	P 02
LM78L12ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 12ACM
LM78L12ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 12ACM
LM78L12ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 12ACM
LM78L12ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 12ACM
LM78L12ACZ/LFT3	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT3.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM78L12ACZ/LFT7	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/LFT7.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 12ACZ
LM78L12PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U5
LM78L15ACM/NOPB	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 15ACM
LM78L15ACM/NOPB.B	Active	Production	SOIC (D) | 8	95 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 15ACM
LM78L15ACMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	0 to 125	LM78L 15ACM
LM78L15ACMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	LM78L 15ACM
LM78L15ACZ/LFT4	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/LFT4.B	Active	Production	TO-92 (LP) | 3	2000 | LARGE T&R	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 15ACZ
LM78L15PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U6
LM78L33PKR	Active	Production	SOT-89 (PK) | 3	1000 | LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	U2
LM78L62ACZ/NOPB	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 62ACZ
LM78L62ACZ/NOPB.B	Active	Production	TO-92 (LP) | 3	1800 | BULK	Yes	SN	N/A for Pkg Type	-40 to 125	LM78L 62ACZ
PLM78L06PKR	Active	Preproduction	SOT-89 (PK) | 3	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PLM78L33ACMX/NOPB	Active	Preproduction	SOIC (D) | 8	3000 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

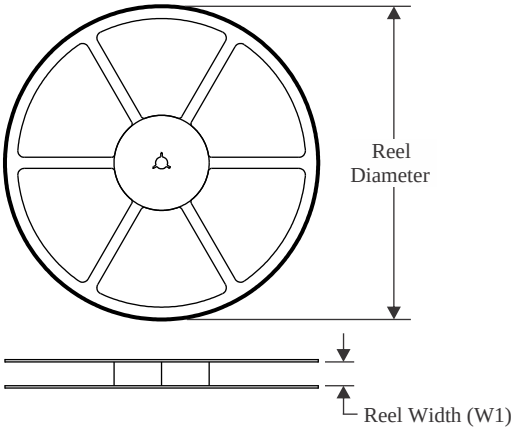
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

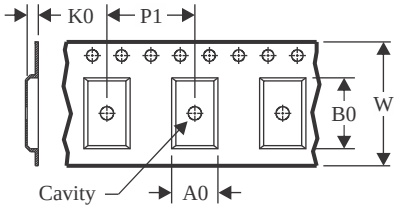
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

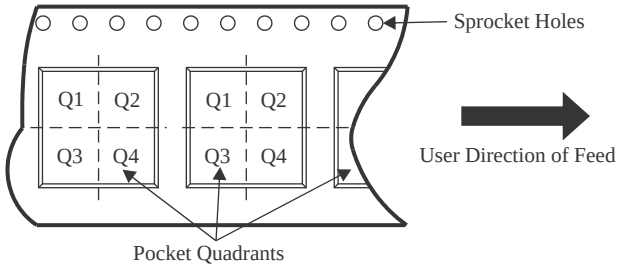


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

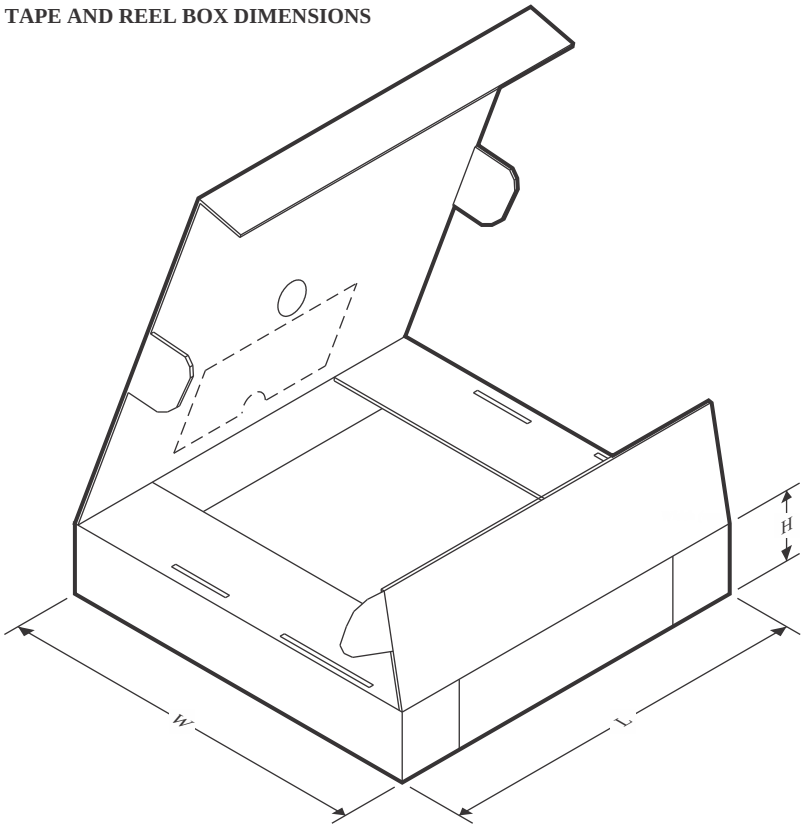
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM78L05ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LM78L05AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LM78L05ITP/NOPB	DSBGA	YPB	8	250	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L05ITPX/NOPB	DSBGA	YPB	8	3000	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L09ITPX/NOPB	DSBGA	YPB	8	3000	178.0	8.4	1.5	1.5	0.66	4.0	8.0	Q1
LM78L12ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LM78L15ACMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1

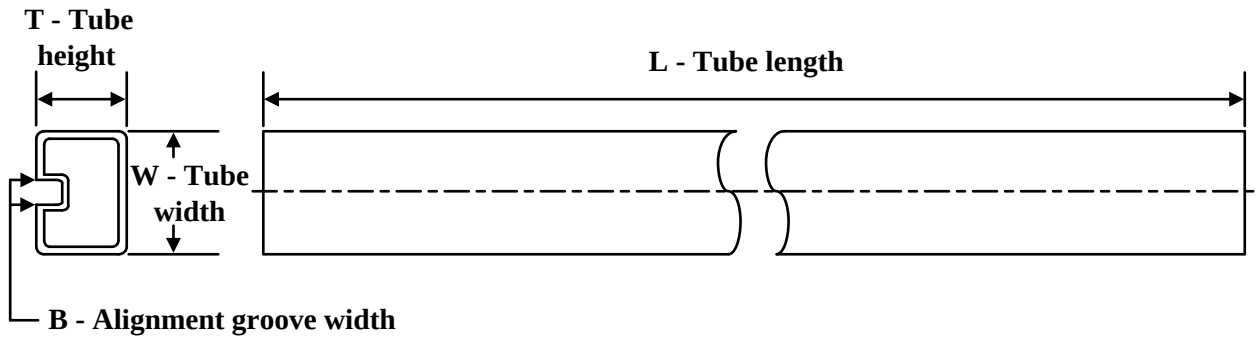
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM78L05ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L05AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L05ITP/NOPB	DSBGA	YPB	8	250	208.0	191.0	35.0
LM78L05ITPX/NOPB	DSBGA	YPB	8	3000	208.0	191.0	35.0
LM78L09ITPX/NOPB	DSBGA	YPB	8	3000	208.0	191.0	35.0
LM78L12ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LM78L15ACMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0

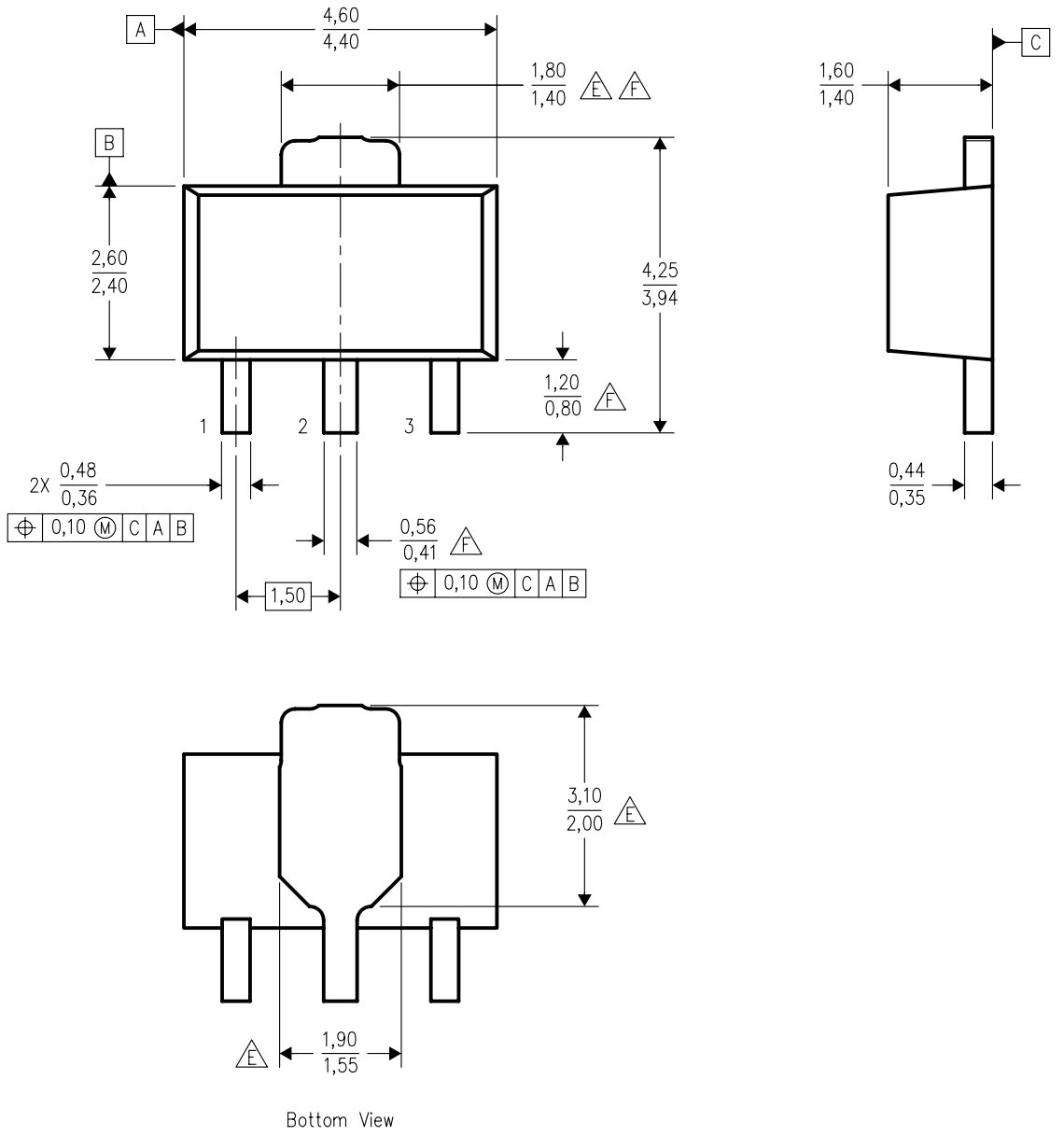
TUBE



*All dimensions are nominal

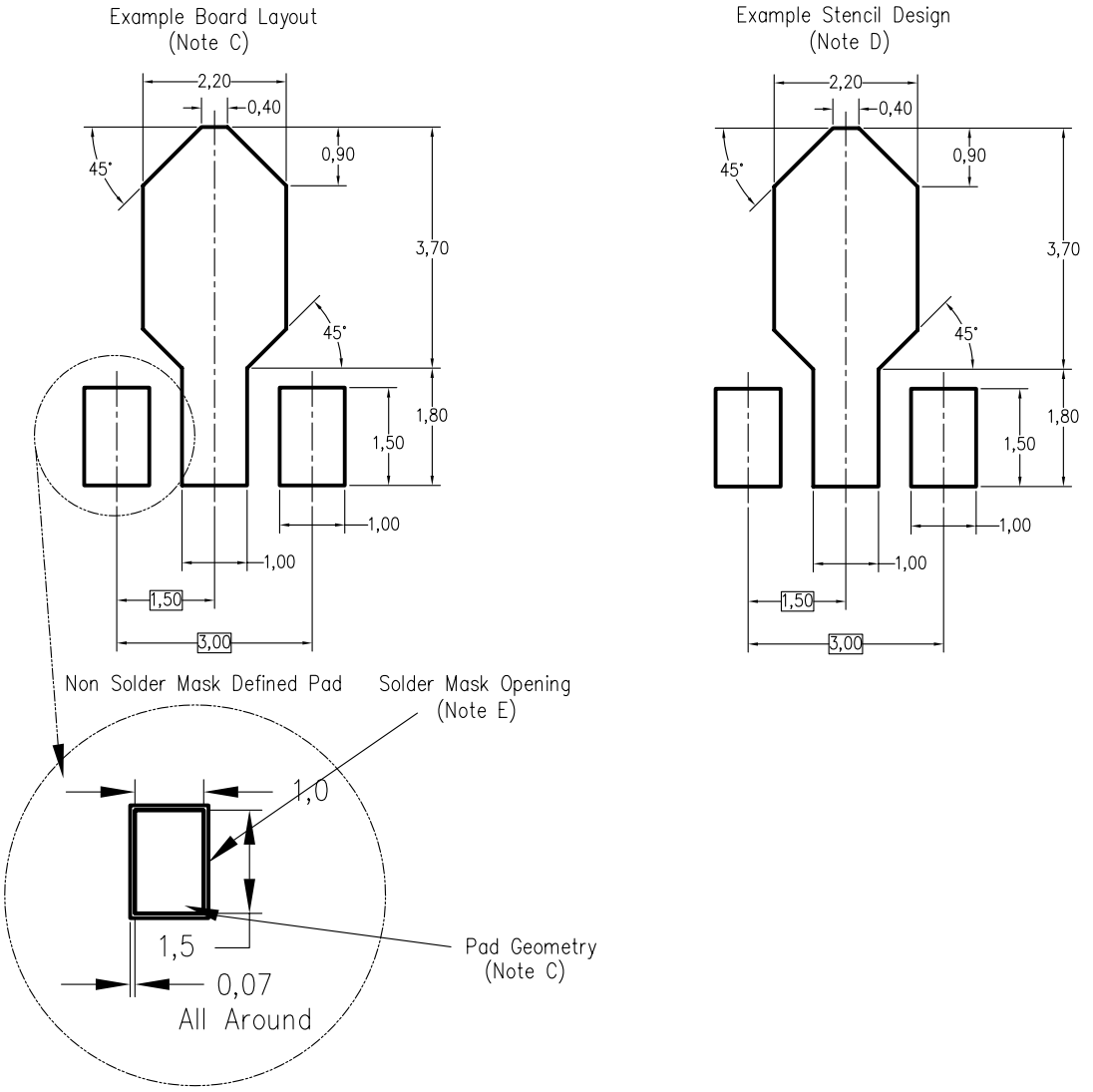
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LM78L05ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L05ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L05AIM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L05AIM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L12ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L12ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05
LM78L15ACM/NOPB	D	SOIC	8	95	495	8	4064	3.05
LM78L15ACM/NOPB.B	D	SOIC	8	95	495	8	4064	3.05

PK (R–PSSO–F3) PLASTIC SINGLE–IN–LINE PACKAGE



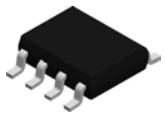
NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. The center lead is in electrical contact with the tab.
D. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion not to exceed 0.15 per side.
E. Thermal pad contour optional within these dimensions.
F. Falls within JEDEC TO–243 variation AA, except minimum lead length, pin 2 minimum lead width, minimum tab width.

PK (R–PDSO–G3)



4208221/A 09/06

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Publication IPC–7351 is recommended for alternate designs.
D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC–7525.
E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

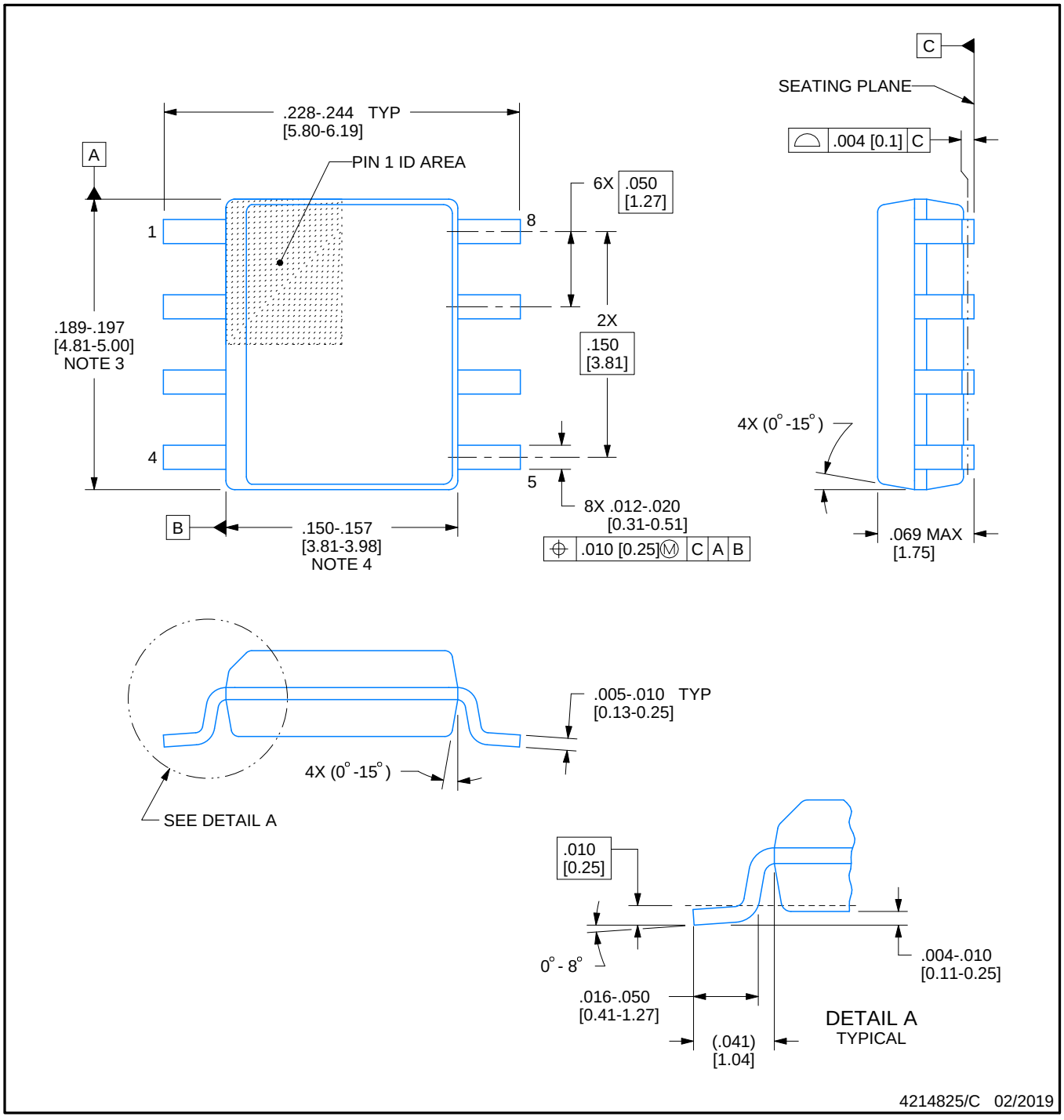


PACKAGE OUTLINE

D0008A

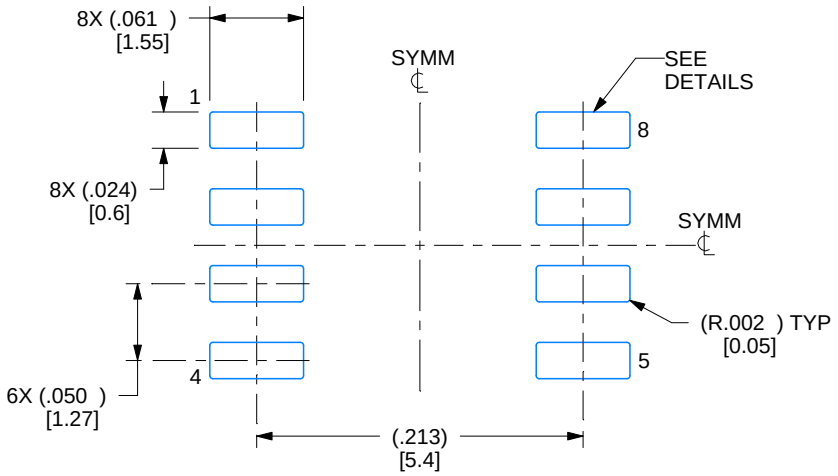
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

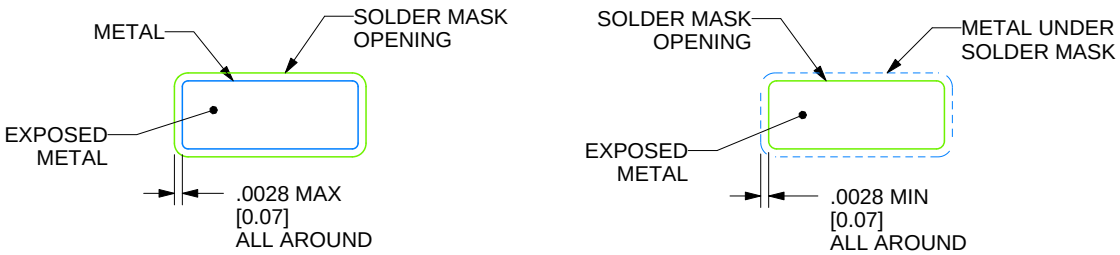


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

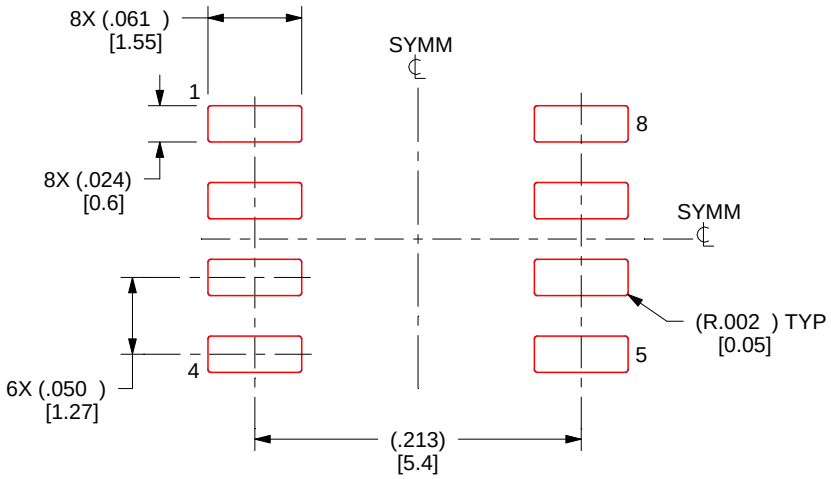
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

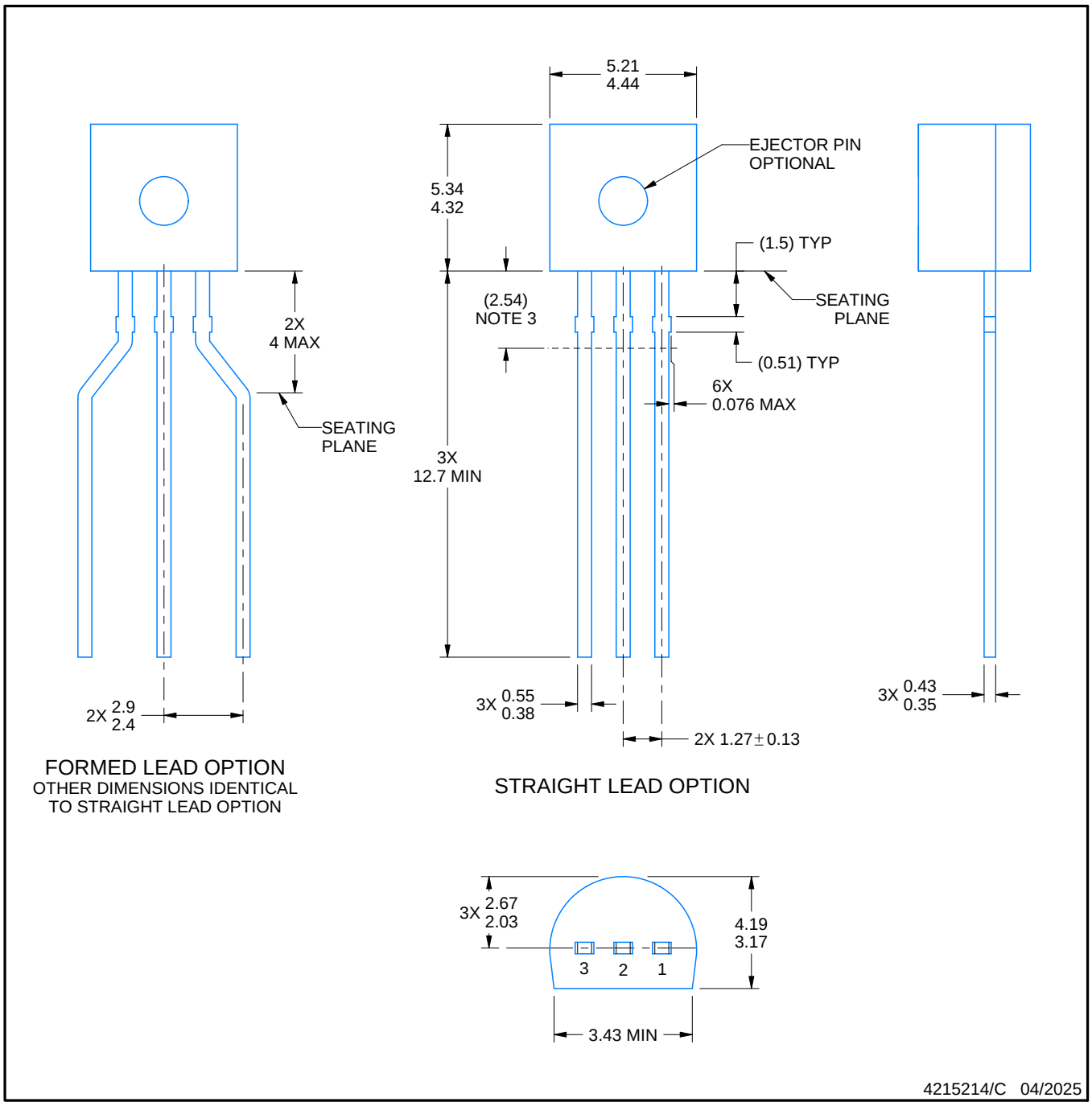
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

LP0003A

PACKAGE OUTLINE

TO-92 - 5.34 mm max height

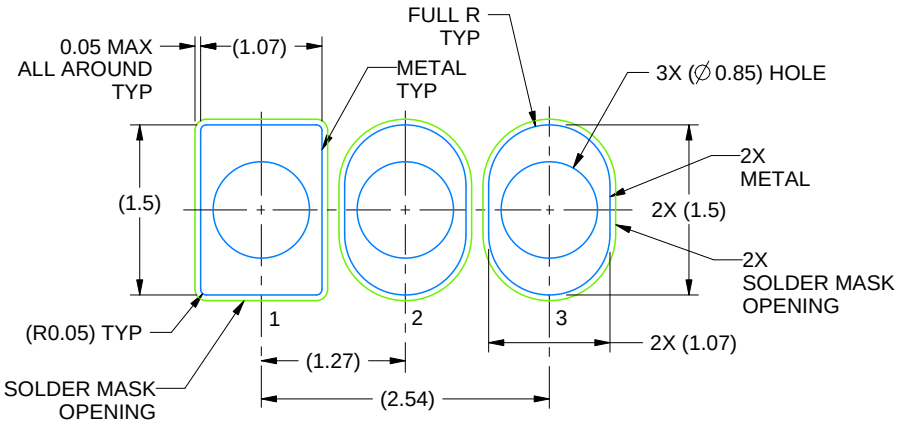
TO-92



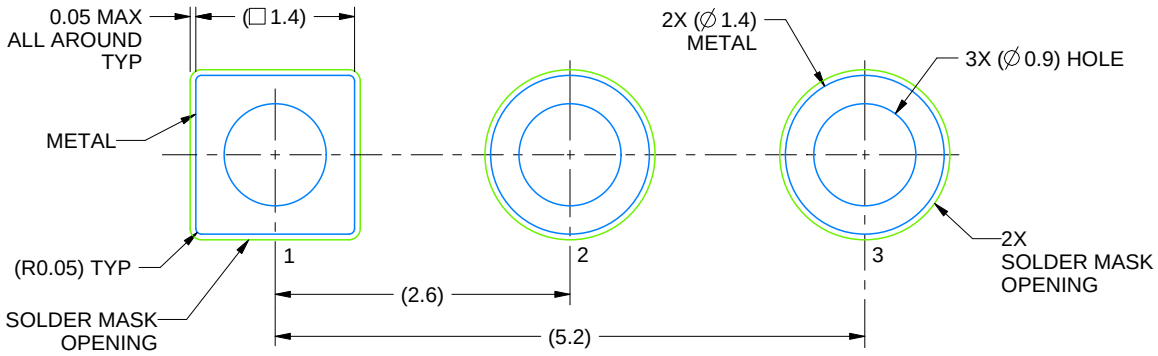
4215214/C 04/2025

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Lead dimensions are not controlled within this area.
4. Reference JEDEC TO-226, variation AA.
5. Shipping method:
   a. Straight lead option available in bulk pack only.
   b. Formed lead option available in tape and reel or ammo pack.
   c. Specific products can be offered in limited combinations of shipping medium and lead options.
   d. Consult product folder for more information on available options.



LAND PATTERN EXAMPLE
STRAIGHT LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X



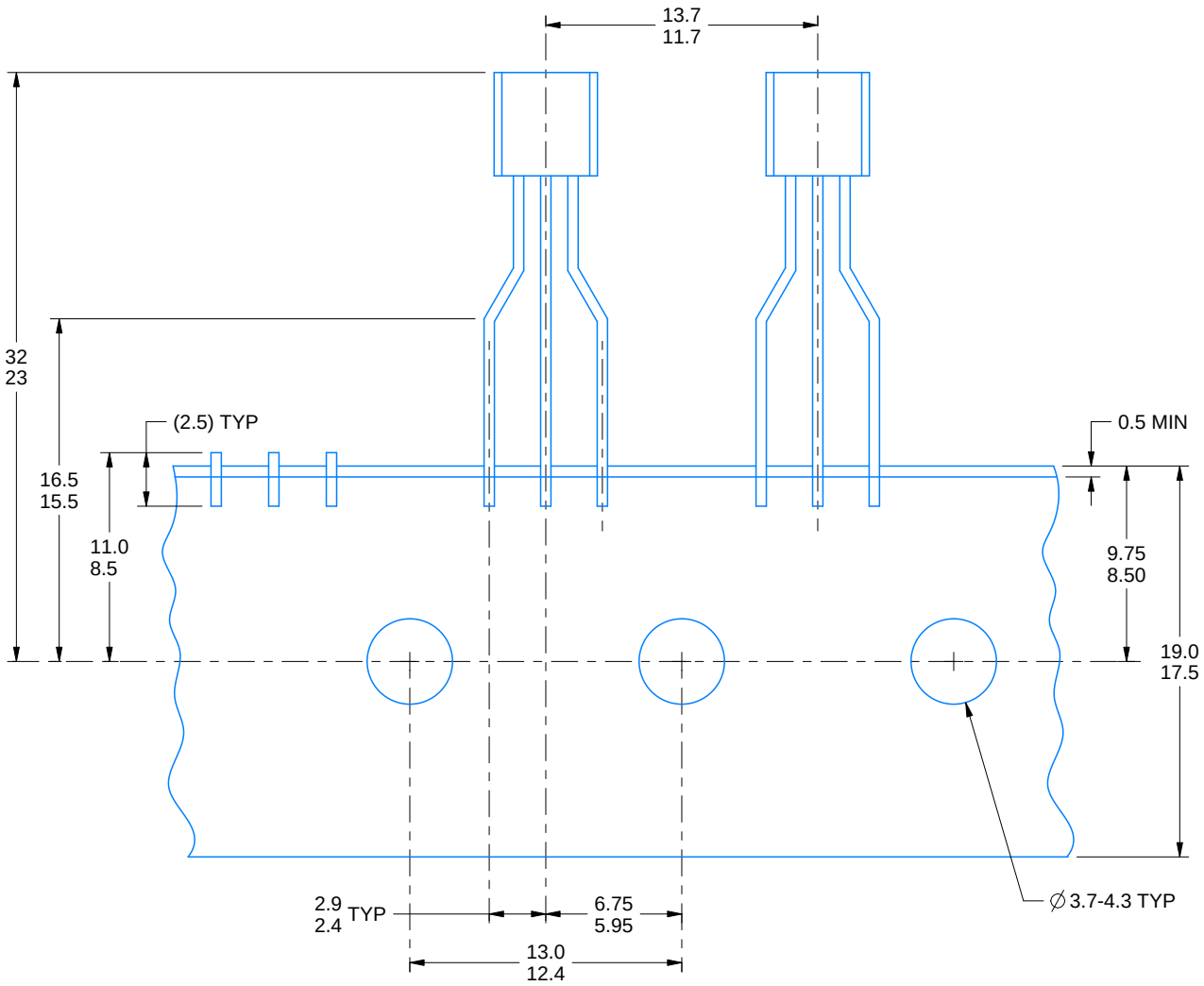
LAND PATTERN EXAMPLE
FORMED LEAD OPTION
NON-SOLDER MASK DEFINED
SCALE:15X

4215214/C 04/2025

LP0003A

TO-92 - 5.34 mm max height

TO-92



FOR FORMED LEAD OPTION PACKAGE

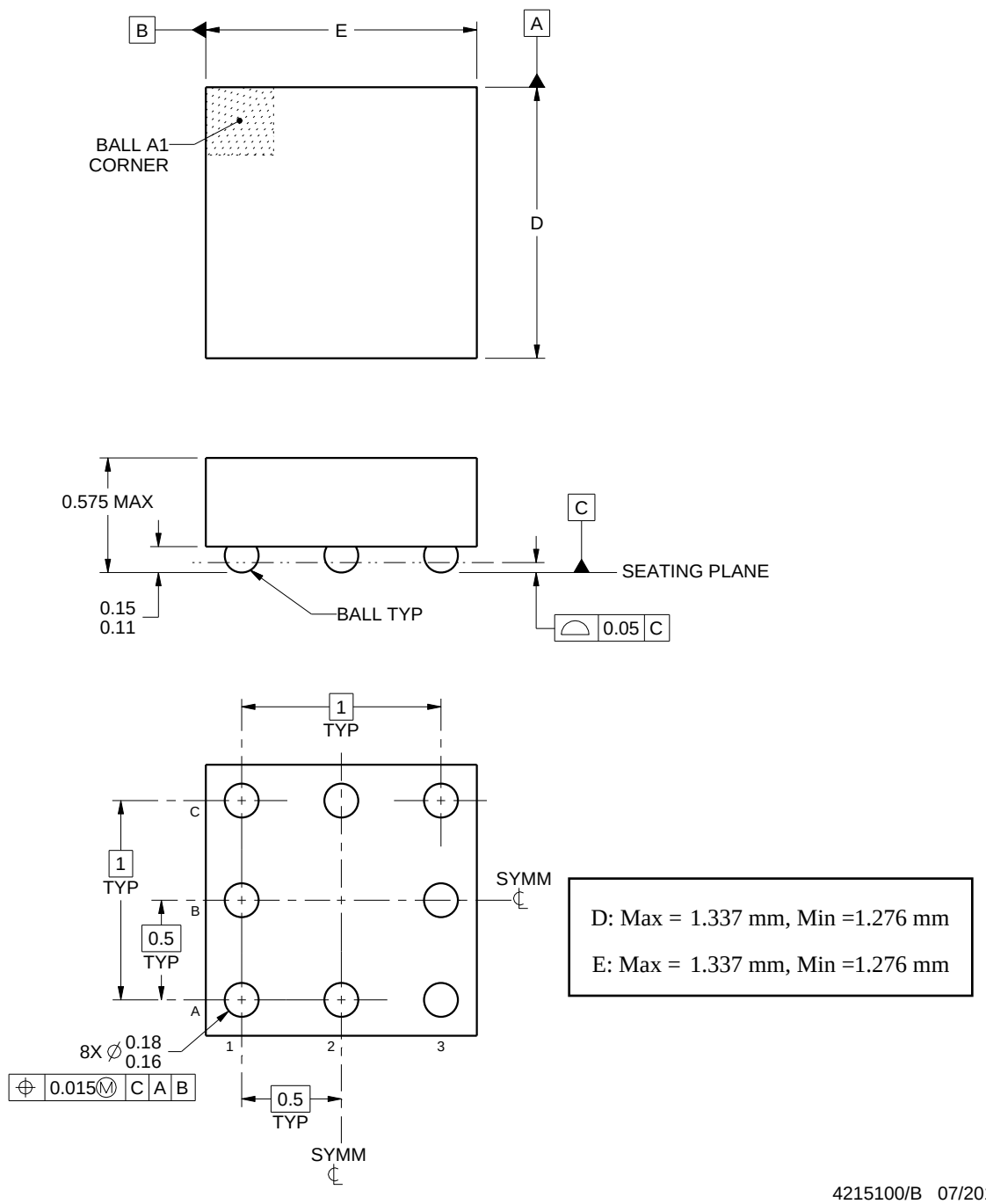
4215214/C 04/2025

PACKAGE OUTLINE

YPB0008

DSBGA - 0.575 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

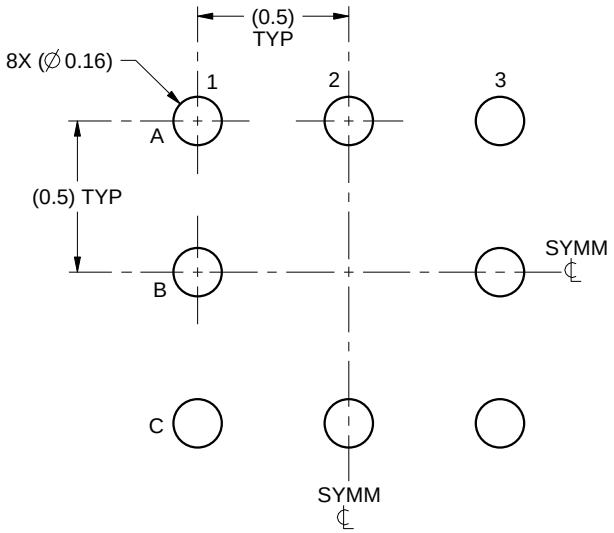
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

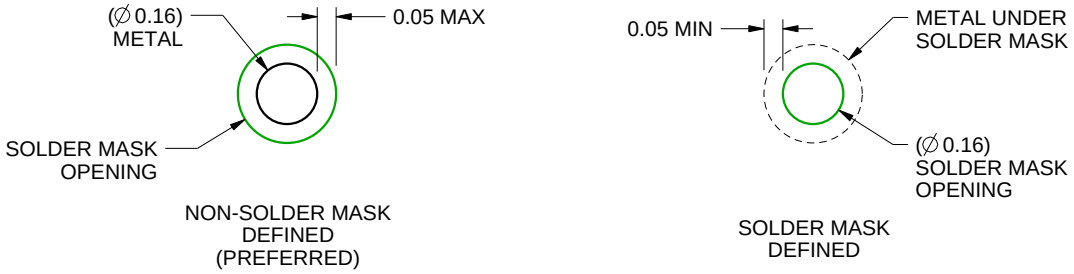
YPB0008

DSBGA - 0.575 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
SCALE:40X

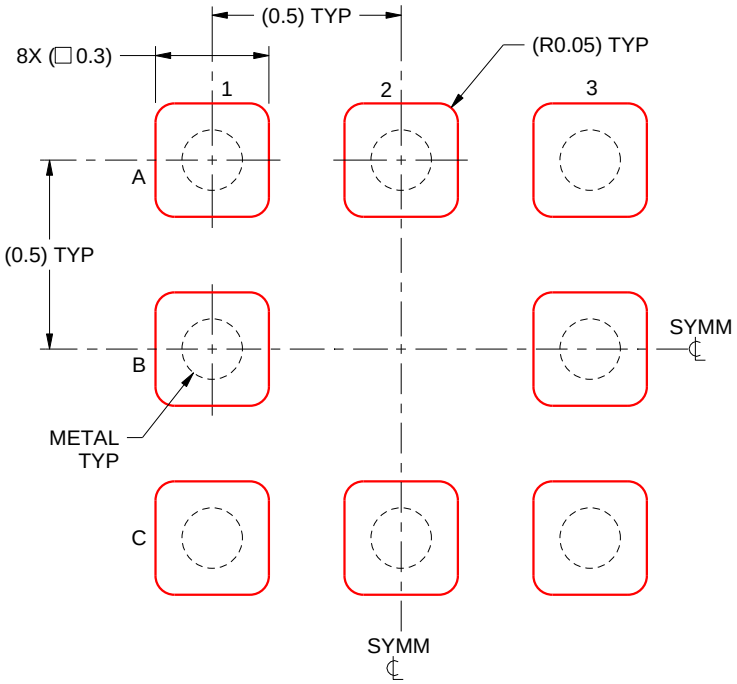


SOLDER MASK DETAILS
NOT TO SCALE

4215100/B 07/2016

NOTES: (continued)

3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
   See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).



SOLDER PASTE EXAMPLE
BASED ON 0.125mm THICK STENCIL
SCALE:50X

4215100/B 07/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月