LMG210xR0xx 100V 保護機能および スマート スイッチング機能内蔵 GaN ハーフブリッジ電力段

1 特長

- ドライバ統合型 GaN ハーフブリッジ電力段:100V (GaN FET オプション:2.2mΩ、4.4mΩ)
- 効率的で高密度の電力変換を実現
  - 超低伝搬遅延 (20ns) とマッチング (2ns)
  - 両方の GaN FET に、独立ターンオンとターンオフのスルーレート制御
  - デッド タイム最適化のためのゼロ電圧検出 (ZVD) レポート機能
  - 理想ダイオード モード (IDM) により、ソフト スイッチング アプリケーションで第 3 象限での損失を低減
- 入力制御のフレキシビリティ
  - 独立入力モード (IIM) 制御
  - IO 制限コントローラ向けの抵抗により、プログラマブルなデッド タイム オプション付きシングル PWM 入力
- 堅牢な保護
  - IIM モードでのインターロック保護 (LMG2104)
  - 内部ブートストラップ電源電圧レギュレーションにより、GaN FET オーバードライブを防止
  - V_{DS} 監視に基づくサイクルごとの短絡保護機能
  - 過熱、低電圧、短絡イベントの故障通知
- 外部バイアス電源:5V
  - 3.3V および 5V の入力ロジック レベルをサポート
- 上面冷却をサポートするための露出上面パッドを備えた、寄生成分最適化された QFN パッケージ

2 アプリケーション

- サーバーの PSU および BBU
- テレコム向け電源
- エネルギー インフラ
- モータードライブ
- Class-D オーディオ アンプ

3 説明

LMG210xR0xx デバイスは、ゲート ドライバと拡張モード ガリウム ナイトライド (GaN) FET を内蔵した 100V ハーフブリッジ電力段です。このデバイスは、2 つの 100V GaN FET を駆動するハーフブリッジ構成の高周波 GaN FET ドライバで構成されています。

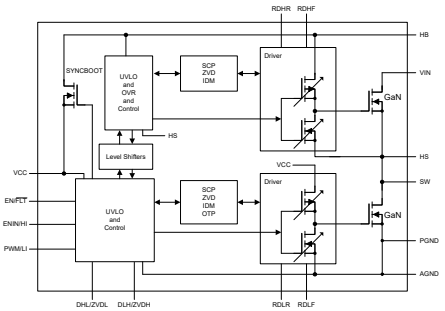
GaN FET は逆方向回復時間がゼロで、入力容量 (C_{ISS}) および出力容量 (C_{OSS}) が非常に小さいため、電力変換において大きな利点があります。すべてのデバイスはボンド ワイヤを一切使用しないパッケージ プラットフォームに取り付けられ、パッケージの寄生要素は最小限に抑えられるため、PCB に簡単に取り付けられます。LMG210xR0xx は、および 5.5mm × 4.5mm × 0.89mm の鉛フリー パッケージで提供されており、PCB への実装が容易です。

TTL ロジック互換の入力は、VCC 電圧にかかわらず 3.3V および 5V のロジック レベルをサポートできます。独自のブートストラップ電圧制御技術により、拡張モード GaN FET のゲート電圧が安全な動作範囲内に保たれます。このデバイスは、ディスクリート GaN FET に対してより使いやすいインターフェイスを提供し、その利点を拡大します。このデバイスは、小さな外形で高周波数、高効率の動作が必要なアプリケーションに最適な選択肢です。

製品情報

部品番号 (3)	パッケージ (1)	パッケージ サイズ(2)
LMG210xR022	VBN (VQFN-FCRLF、18)	7mm × 4.5mm
LMG210xR044	RAR (VQFN-FCRLF、17)	5.5mm × 4.5mm

(1) 詳細については、セクション 7 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
(3) *製品比較表*を参照してください。セクション 4



概略ブロック図

ADVANCE INFORMATION

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 デバイスの比較 ... 3
5 デバイスおよびドキュメントのサポート ... 4
5.1 ドキュメントのサポート ... 4
5.2 ドキュメントの更新通知を受け取る方法 ... 4
5.3 サポート・リソース ... 4
5.4 商標 ... 4
5.5 静電気放電に関する注意事項 ... 4
5.6 用語集 ... 4
6 改訂履歴 ... 4
7 メカニカル、パッケージ、および注文情報 ... 5
7.1 テープおよびリール情報 ... 5
7.2 メカニカル データ ... 7

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

4 デバイスの比較

表 4-1. デバイスの比較

デバイス		$R_{DS\ (ON)}$ (mΩ)	パッケージ サイズ(2)
LMG2105R022VBNR	LMG2104R022VBNR	2.2	7.00mm × 4.50mm
LMG2105R044RARR	LMG2104R044RARR	4.4	5.50mm × 4.50mm

表 4-2. 機能の比較

部品番号	IIM モードでのインターロック
LMG2104Rxxx	有効
LMG2105Rxxx	ディセーブル

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

5 デバイスおよびドキュメントのサポート

5.1 ドキュメントのサポート

5.1.1 関連資料

- テキサス インスツルメンツ、『LMG5200 GaN 電力段のレイアウト検討事項』アプリケーション ノート
- テキサス インスツルメンツ、『LMG5200 を使用：GaN ハーフブリッジ電力段評価基板』、ユーザー ガイド

5.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上の *アラートを受け取る*をクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

5.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

5.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

5.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

5.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

6 改訂履歴

日付	改訂	注
May 2026	*	初版リリース

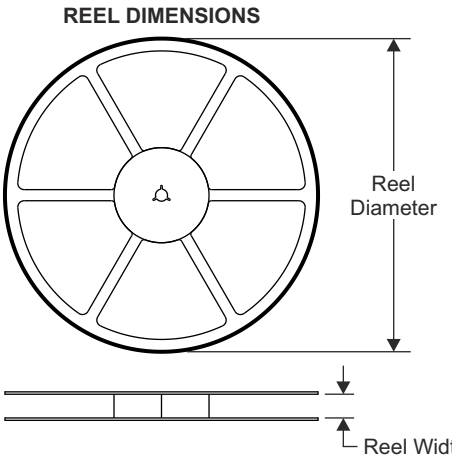
ADVANCE INFORMATION

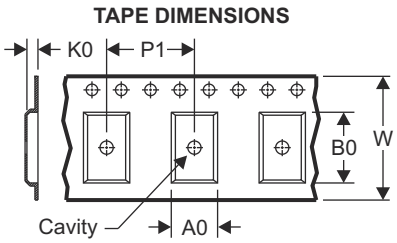
Copyright © 2026 Texas Instruments Incorporated

7 メカニカル、パッケージ、および注文情報

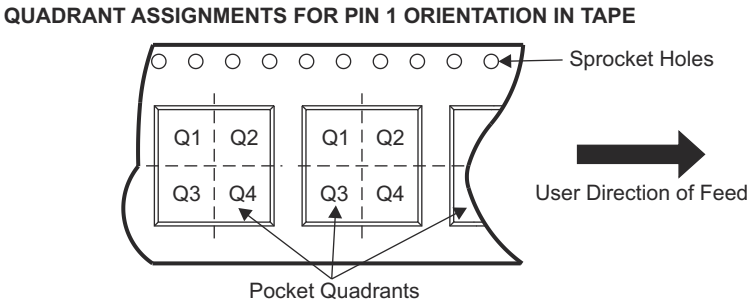
以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

7.1 テープおよびリール情報





A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers



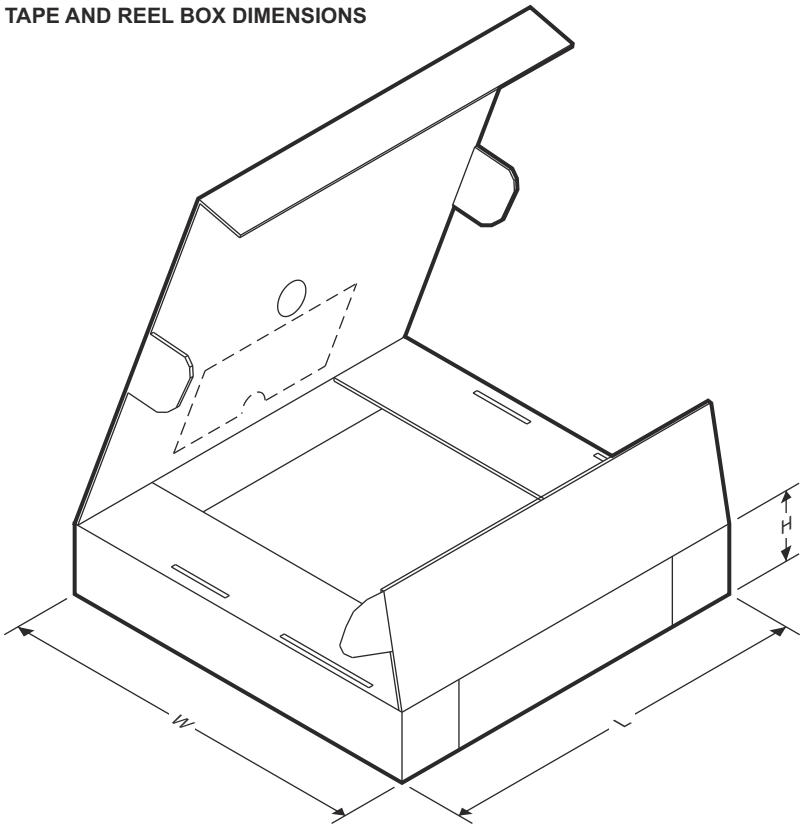
デバイス	パッケージタイプ	パッケージ図	ピン	SPQ	リール直径 (mm)	リール幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン 1 の象限
LMG2104R022VBNR	VQFN-FCRLF	VBN	18	2000	330	16.4	5.3	7.8	1.2	8	16.0	Q1
LMG2104R044RARR	VQFN-FCRLF	RAR	17	2000	330	16.4	4.8	5.8	1.15	8	16.0	Q1
LMG2105R022VBNR	VQFN-FCRLF	VBN	18	2000	330	16.4	5.3	7.8	1.2	8	16.0	Q1
LMG2105R044RARR	VQFN-FCRLF	RAR	17	2000	330	16.4	4.8	5.8	1.15	8	16.0	Q1

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージ タイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
LMG2104R022VBNR	VQFN-FCRLF	VBN	18	2000	336.6	336.6	28.6
LMG2104R044RARR	VQFN-FCRLF	RAR	17	2000	336.6	336.6	28.6
LMG2105R022VBNR	VQFN-FCRLF	VBN	18	2000	336.6	336.6	28.6
LMG2105R044RARR	VQFN-FCRLF	RAR	17	2000	336.6	336.6	28.6

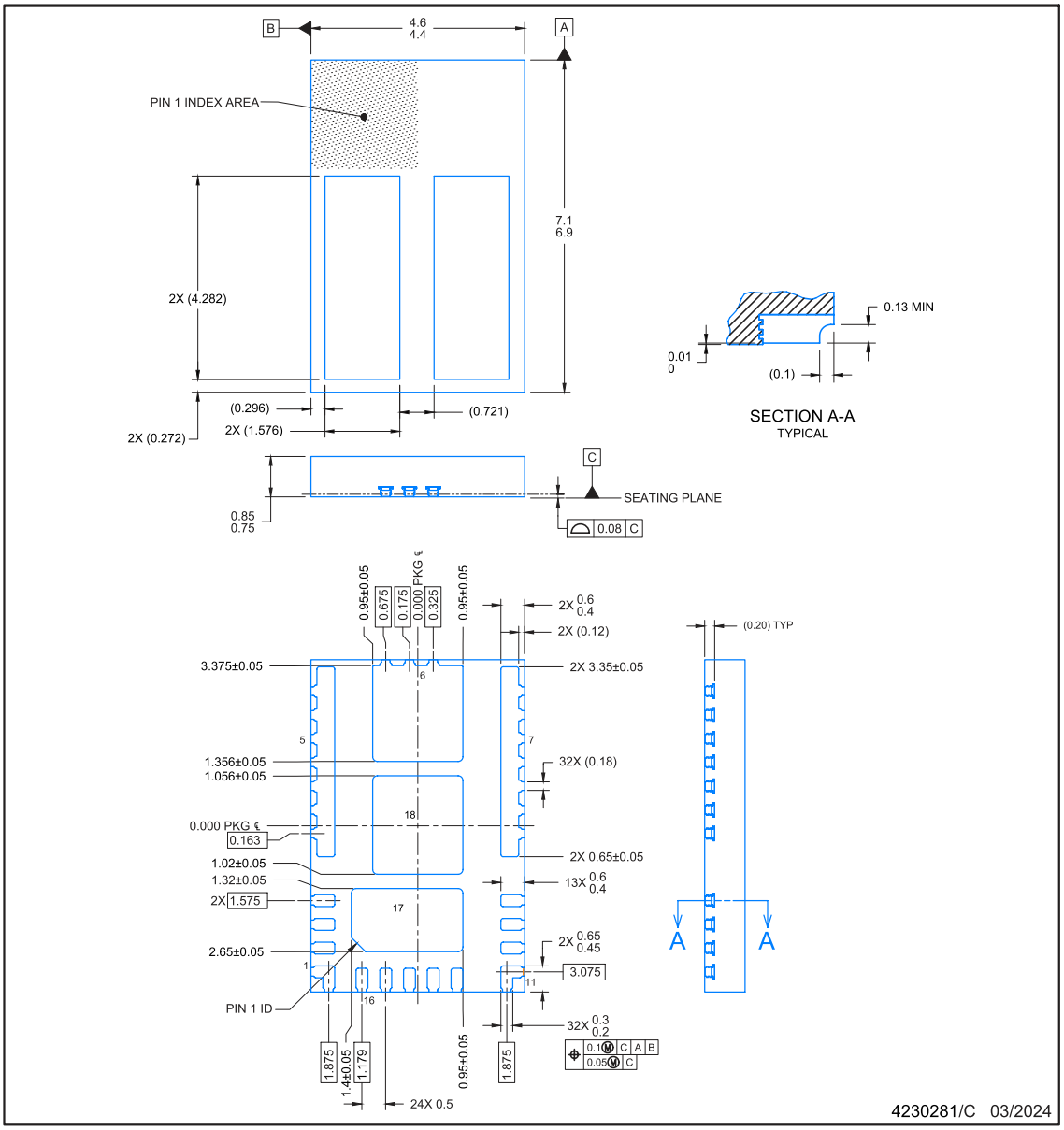
Copyright © 2026 Texas Instruments Incorporated

7.2 メカニカル データ

PACKAGE OUTLINE

VBN0018A — **VQFN-FCRLF - 0.85 mm max height**

PLASTIC QUAD FLAT PACK- NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

ADVANCE INFORMATION

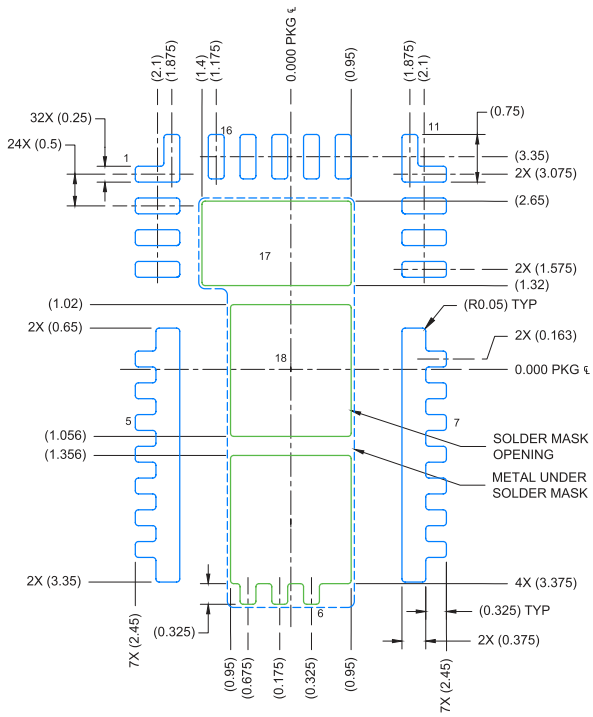
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

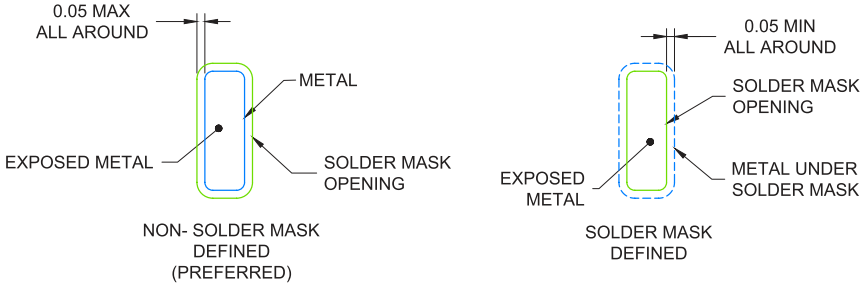
EXAMPLE BOARD LAYOUT

VBN0018A — **VQFN-FCRLF - 0.85 mm max height**

PLASTIC QUAD FLAT PACK- NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4230281/C 03/2024

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

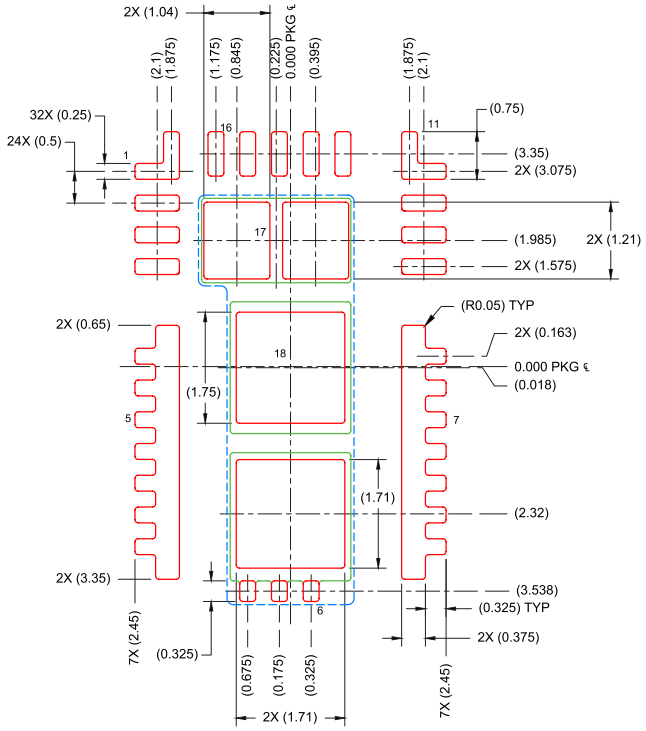
Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

VBN0018A

VQFN-FCRLF - 0.85 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 6: 78%
PAD 17: 81%
PAD 18: 76%

4230281/C 03/2024

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

ADVANCE INFORMATION

Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

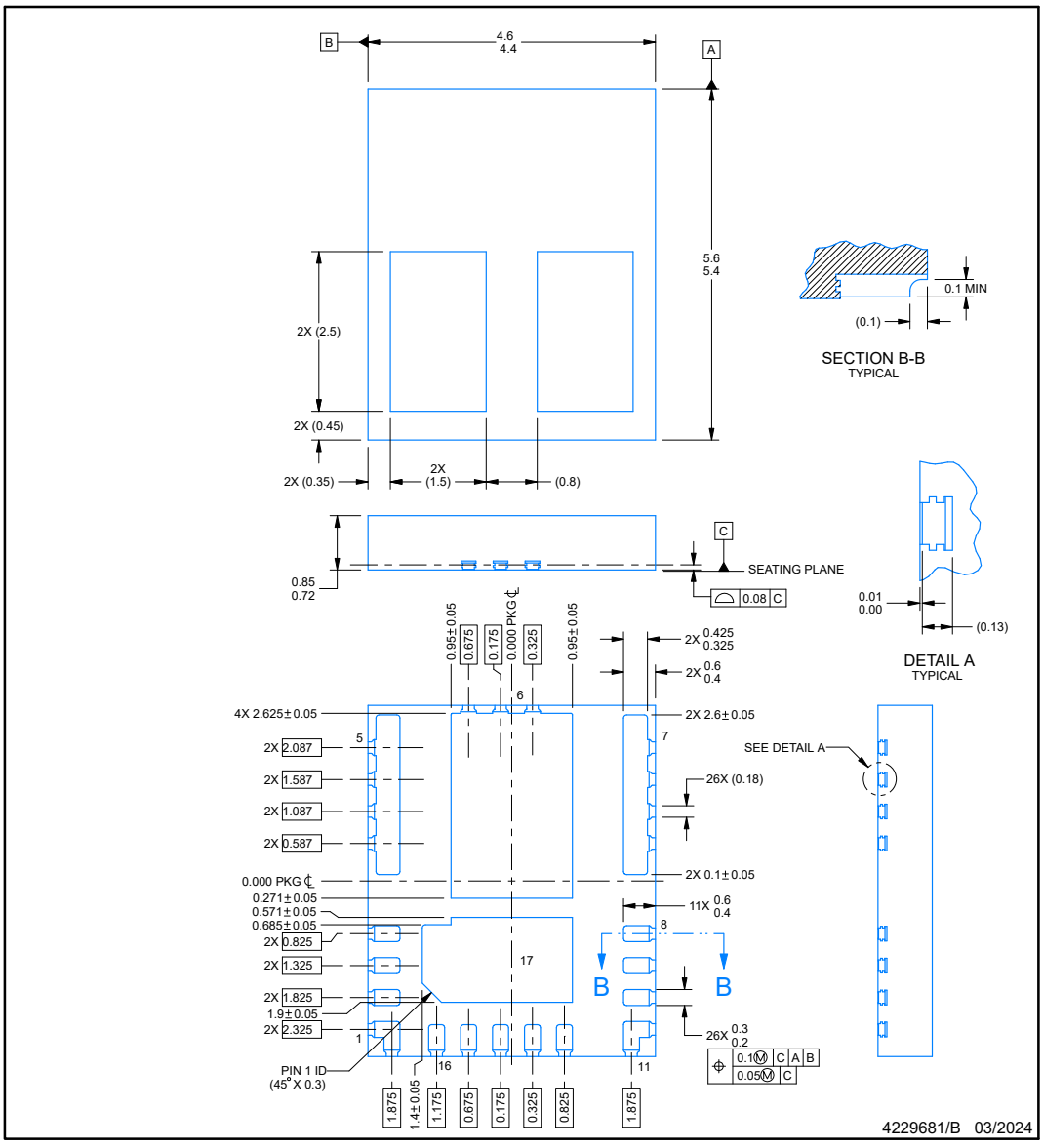
PACKAGE OUTLINE

RAR0017B



VQFN-FCRLF - 0.85 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

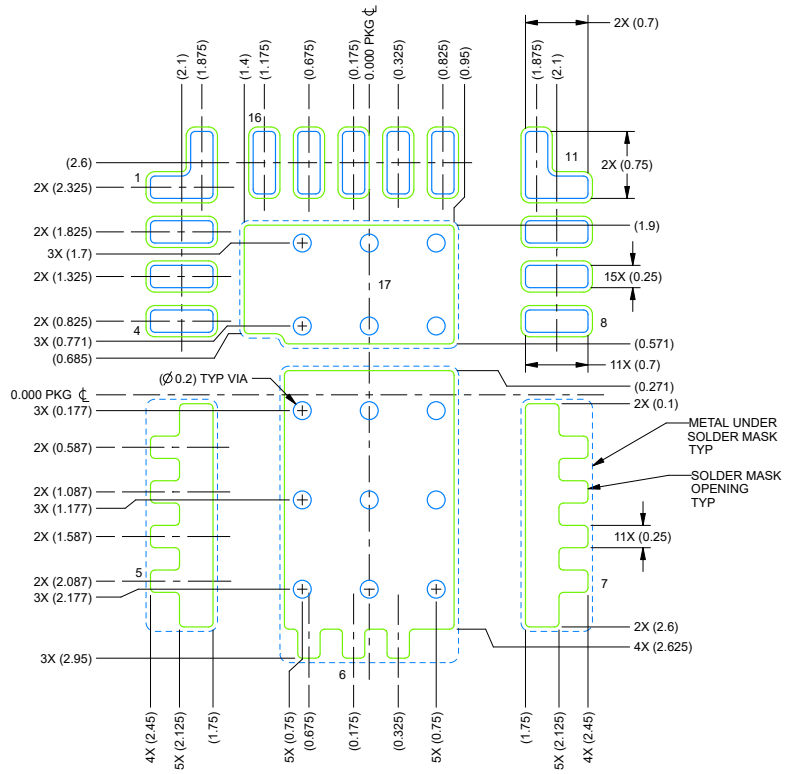
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

Copyright © 2026 Texas Instruments Incorporated

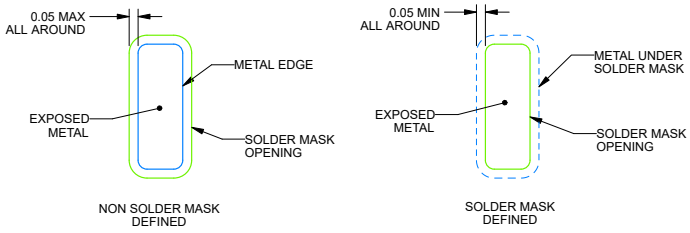
EXAMPLE BOARD LAYOUT

RAR0017B — **VQFN-FCRLF - 0.85 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
SCALE: 15X



SOLDER MASK DETAILS

4229681/B 03/2024

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

www.ti.com

ADVANCE INFORMATION

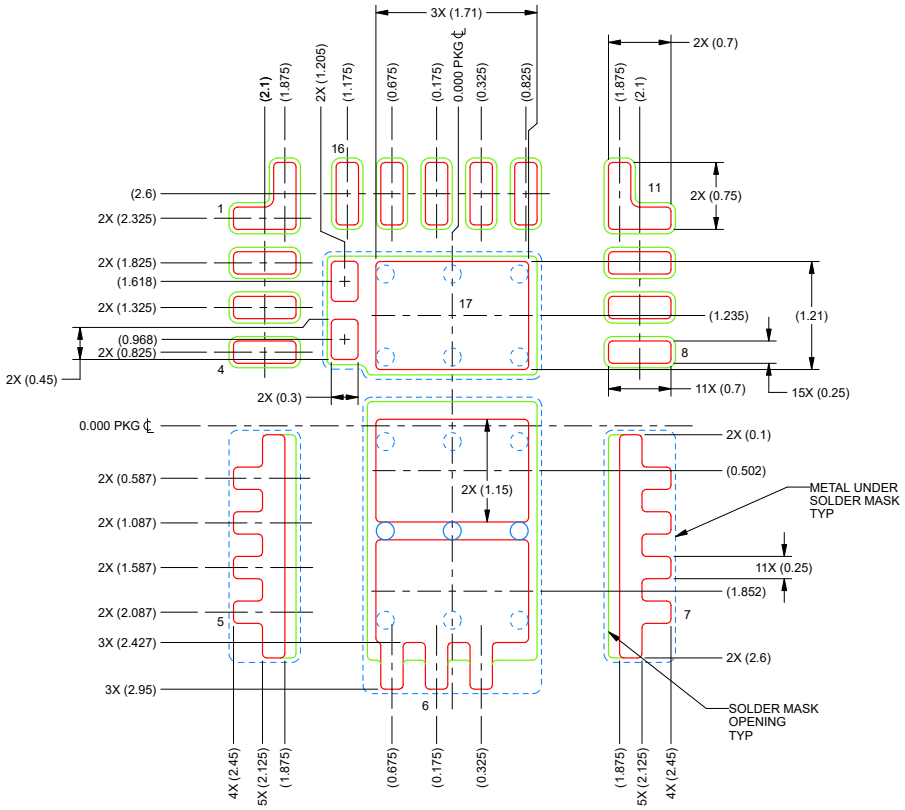
Copyright © 2026 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

RAR0017B — **VQFN-FCRLF - 0.85 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 15X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 5, 6 & 7: 75%
PAD 17: 76%

4229681/B 03/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
XLMG2104R022VBNR	Active	Preproduction	VQFN-FCRLF (VBN) | 18	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 150	
XLMG2104R044RARR	Active	Preproduction	VQFN-FCRLF (RAR) | 17	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 150	
XLMG2105R022VBNR	Active	Preproduction	VQFN-FCRLF (VBN) | 18	2500 | LARGE T&R	-	Call TI	Call TI	-	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

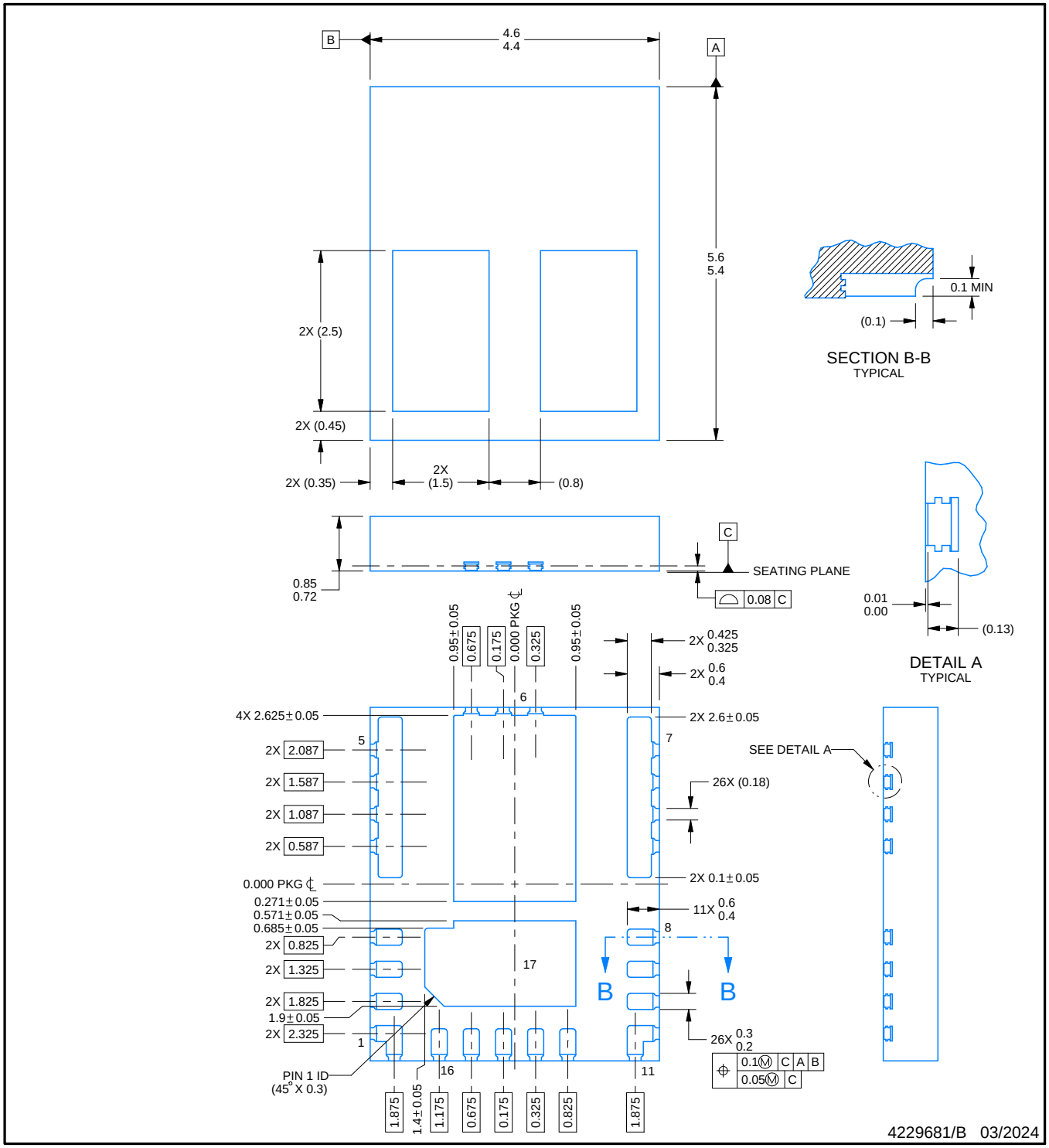
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

RAR0017B

VQFN-FCRLF - 0.85 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

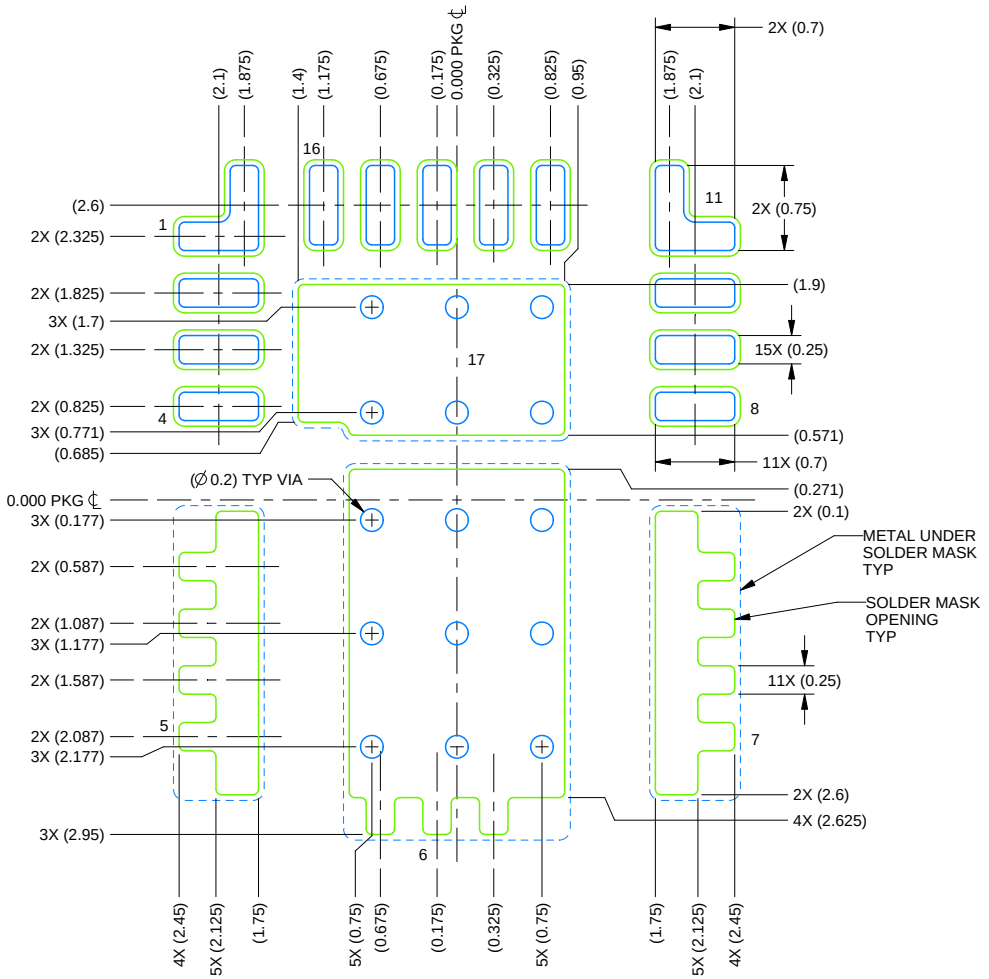
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

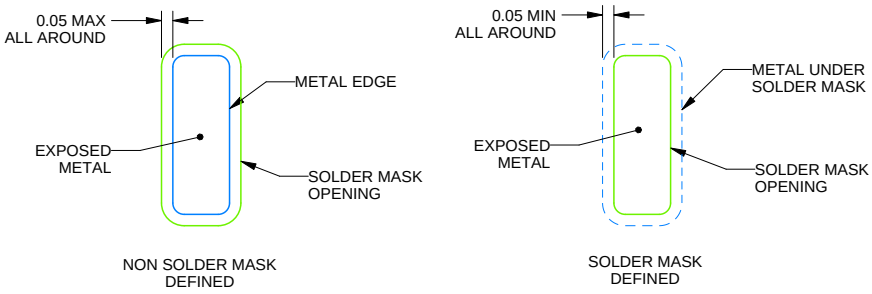
RAR0017B

VQFN-FCRLF - 0.85 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
SCALE: 15X

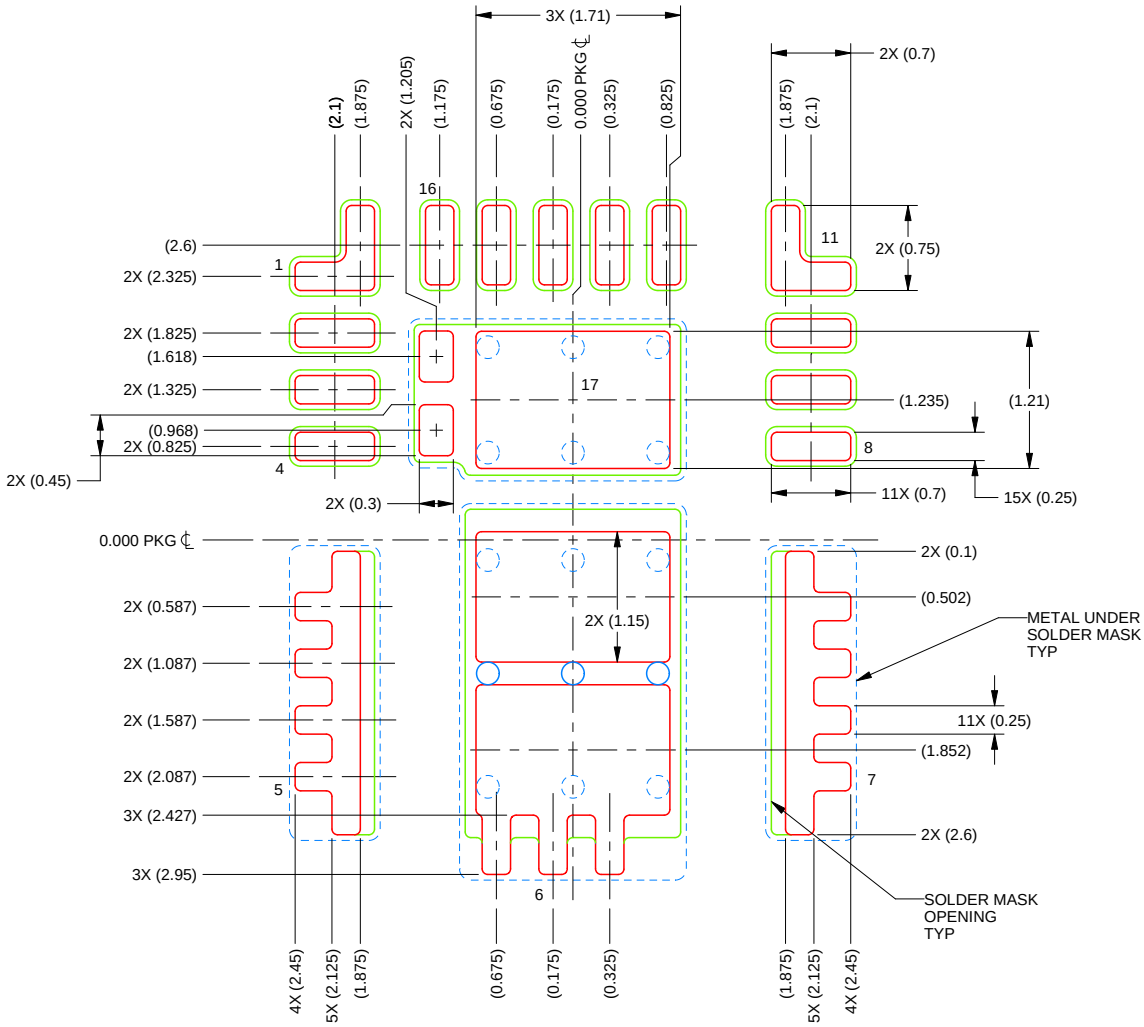


SOLDER MASK DETAILS

4229681/B 03/2024

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 15X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 5, 6 & 7: 75%
PAD 17: 76%

4229681/B 03/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

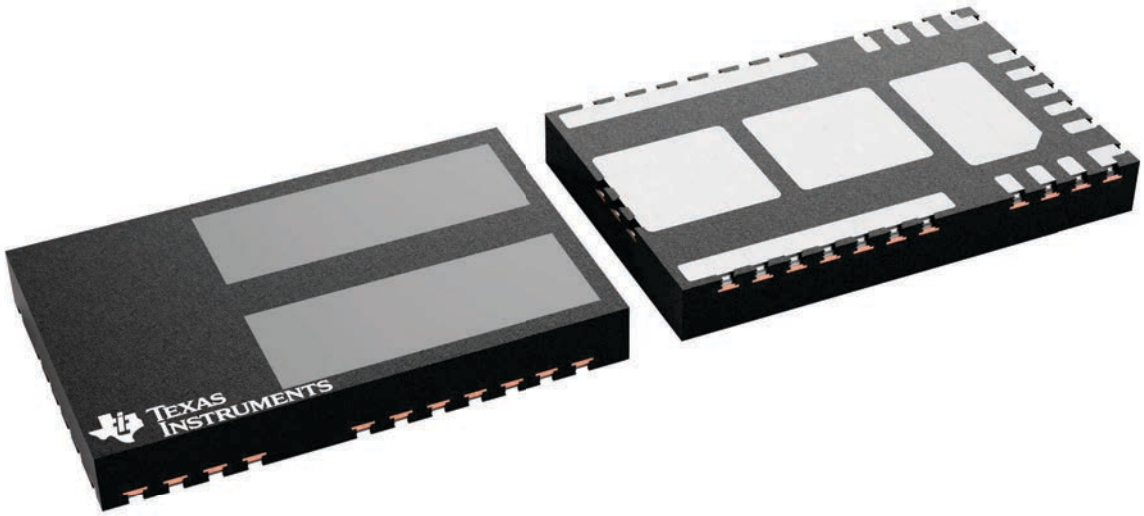
VBN 18

VQFN-FCRLF - 0.85 mm max height

4.5 x 7, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



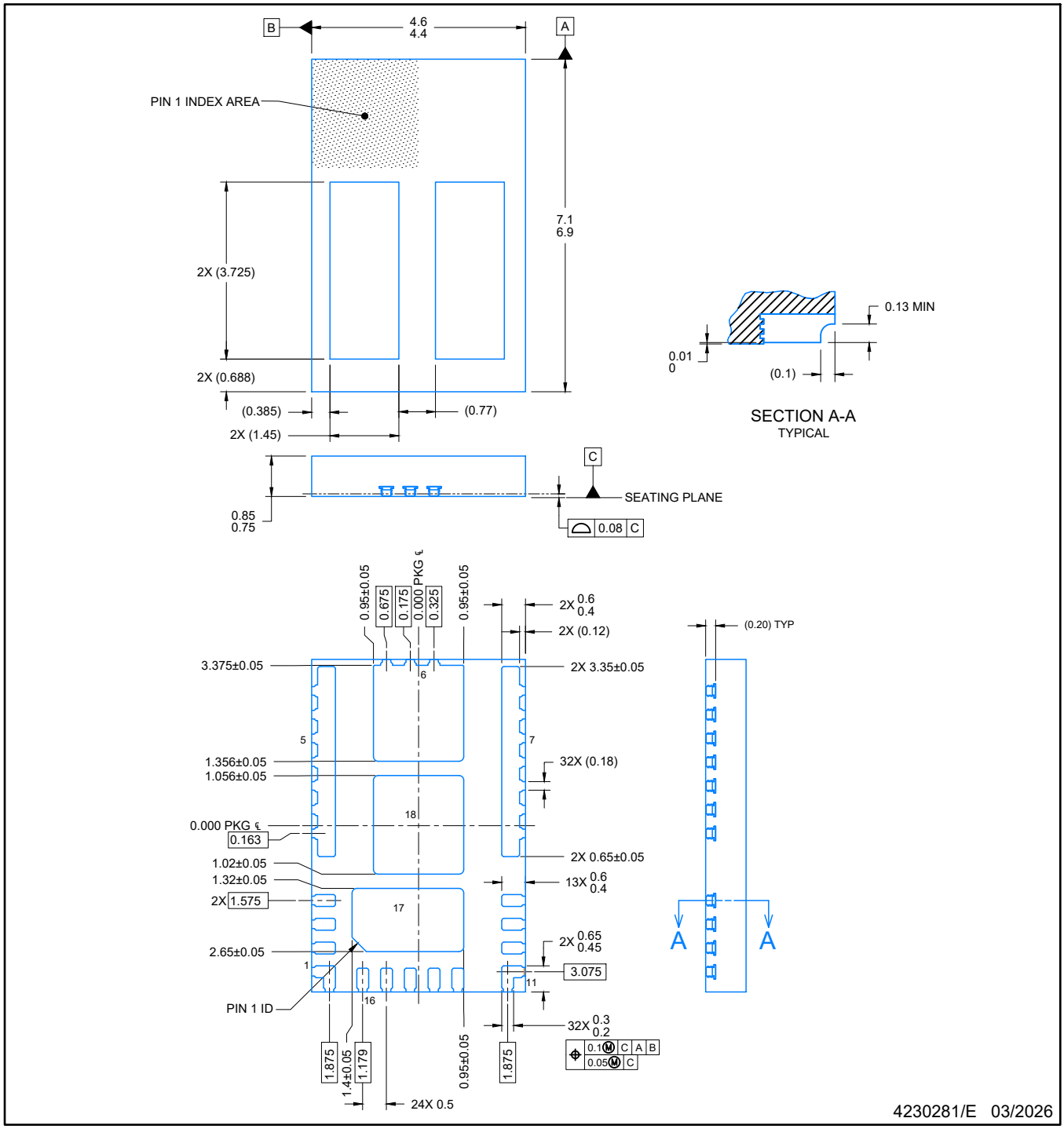
4230977/A

PACKAGE OUTLINE

VBN0018A

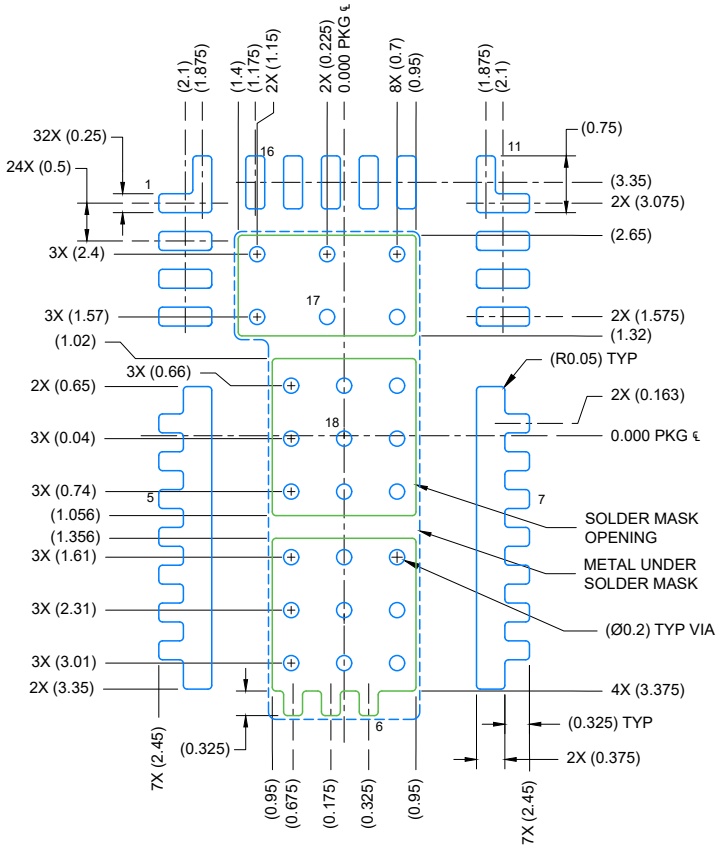
VQFN-FCRLF - 0.85 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD



NOTES:

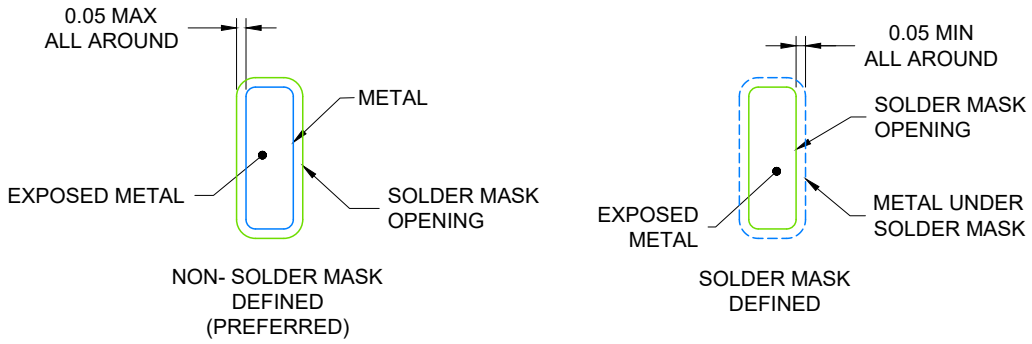
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN

SCALE: 10X

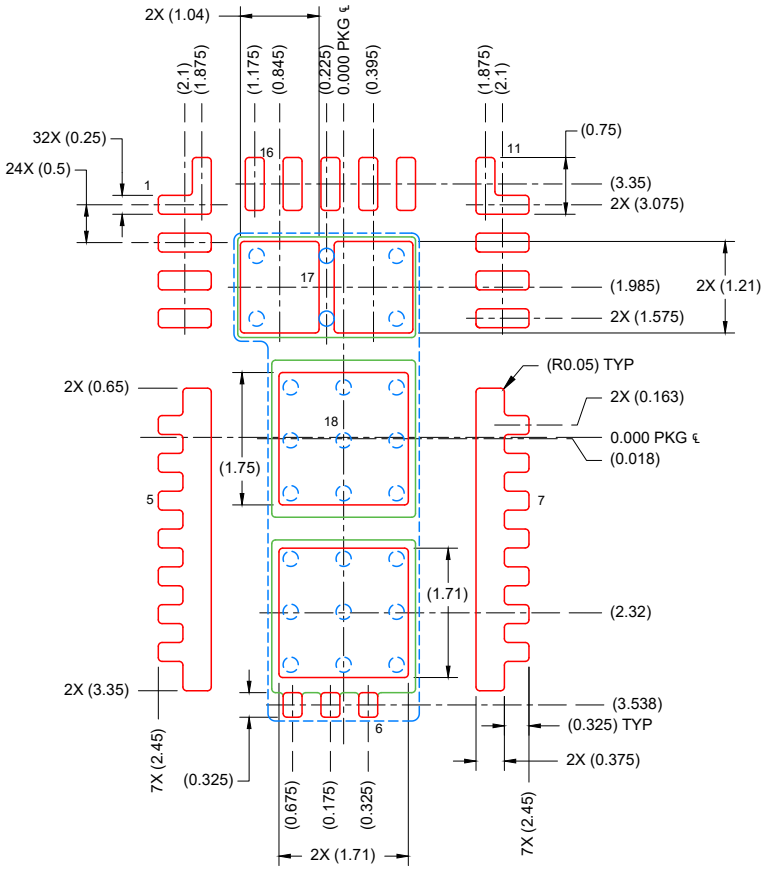


SOLDER MASK DETAILS

4230281/E 03/2026

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
PAD 6: 78%
PAD 17: 81%
PAD 18: 76%

4230281/E 03/2026

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月