

# LMP848x 電圧出力付き高精度、76V ハイサイド電流センス アンプ

## 1 特長

- 標準値:  $T_A = 25^\circ\text{C}$
- 双方向または単方向のセンシング
- 同相電圧範囲: 4.0V ~ 76V
- 電源電圧範囲: 4.5V ~ 76V
- 固定ゲイン: 20、60、100V/V
- ゲイン精度:  $\pm 0.1\%$
- オフセット:  $\pm 80\mu\text{V}$
- 帯域幅 (-3dB): 270kHz
- 静止電流: 100 $\mu\text{A}$  未満
- バッファ付きの大電流出力: 5mA 超
- 入力バイアス電流: 7 $\mu\text{A}$
- PSRR (DC): 122dB
- CMRR (DC): 124dB
- 温度範囲:  $-40^\circ\text{C} \sim 125^\circ\text{C}$

## 2 アプリケーション

- ハイサイド電流センス
- 車両電流測定
- 電気通信
- モータ制御
- レーザー / LED ドライバ
- エネルギー マネージメント
- ソーラー パネルの監視

## 3 説明

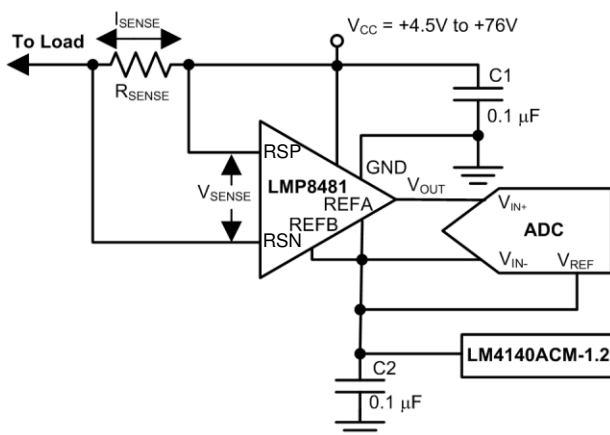
LMP8480 および LMP8481 デバイスは、高精度のハイサイド電流センス アンプで、高い入力同相電圧が存在する電流センス抵抗の両端間に発生する小さな差動電圧を増幅します。これらのアンプは、双方向 (LMP8481) または単方向 (LMP8480) の電流アプリケーション向けに設計されており、270kHz の帯域幅で 4V ~ 76V の同相電圧範囲の入力信号を受け付けます。動作電源電圧範囲は入力同相電圧範囲と重なっているため、LMP848x には監視対象と同じ電圧を供給できます。これにより、電流監視対象のポイント オブ ロードに中間電源電圧を配線する必要がなくなるため、部品数と基板面積を削減できます。

LMP848x ファミリーは 20、60、100 の固定ゲインで構成され、温度範囲全体にわたって高精度を必要とするアプリケーション向けです。入力オフセット電圧が低いため、システムの誤差を犠牲にせずに、小さなセンス抵抗を使用できます。LMP848x は動作温度範囲が  $-40^\circ\text{C} \sim 125^\circ\text{C}$  と広いいため、車載、通信、産業、コンシューマ用途に最適です。LMP8480 および LMP8481 は MAX4080 および MAX4081 のピン互換代替品で、オフセット電圧の改善、リファレンス調整範囲の拡大、および出力ドライブ機能の向上が組み込まれています。LMP8480 および LMP8481 は、8 ピンの VSSOP パッケージで供給されます。

### 製品情報

部品番号	パッケージ (1)	本体サイズ (公称)
LMP8480	VSSOP (8)	3.00mm x 3.00mm
LMP8481	VSSOP (8)	3.00mm x 3.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



Copyright © 2016, Texas Instruments Incorporated

代表的なアプリケーション回路図



## 目次

<b>1 特長</b> .....	1	<b>8 アプリケーションと実装</b> .....	20
<b>2 アプリケーション</b> .....	1	8.1 使用上の注意.....	20
<b>3 説明</b> .....	1	8.2 代表的なアプリケーション.....	20
<b>4 デバイス比較表</b> .....	3	<b>9 電源に関する推奨事項</b> .....	23
<b>5 ピン構成および機能</b> .....	4	9.1 電源のデカップリング.....	23
<b>6 仕様</b> .....	5	<b>10 レイアウト</b> .....	23
6.1 絶対最大定格.....	5	10.1 レイアウトのガイドライン.....	23
6.2 ESD 定格.....	5	10.2 レイアウト例.....	23
6.3 推奨動作条件.....	5	<b>11 デバイスおよびドキュメントのサポート</b> .....	24
6.4 熱に関する情報.....	6	11.1 デバイス サポート.....	24
6.5 電気的特性.....	6	11.2 ドキュメントの更新通知を受け取る方法.....	24
6.6 代表的特性.....	9	11.3 サポート・リソース.....	24
<b>7 詳細説明</b> .....	12	11.4 商標.....	24
7.1 概要.....	12	11.5 静電気放電に関する注意事項.....	24
7.2 機能ブロック図.....	13	11.6 用語集.....	24
7.3 機能説明.....	14	<b>12 改訂履歴</b> .....	25
7.4 デバイスの機能モード.....	19	<b>13 メカニカル、パッケージ、および注文情報</b> .....	25

## 4 デバイス比較表

型番	ゲイン	POLARITY
LMP8480-T	x20	単方向
LMP8480-S	x60	単方向
LMP8481-T	x20	双方向または単方向
LMP8481-S	x60	双方向または単方向
LMP8481-H	x100	双方向または単方向

## 5 ピン構成および機能



図 5-1. LMP8480 VSSOP パッケージ、8 ピン (上面図)

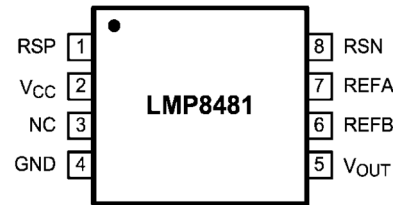


図 5-2. LMP8481 VSSOP パッケージ、8 ピン (上面図)

表 5-1. ピンの機能

ピン		I/O	説明	
番号	名称			
1	R <sub>SP</sub>	I	正の電流センス入力	
2	V <sub>CC</sub>	P	正電源電圧	
3	NC	—	無接続 - 内部接続なし	
4	GND	P	グラウンド	
5	V <sub>OUT</sub>	O	出力	
6	NC または REFB	I	LMP8480: 無接続	LMP8481: リファレンス電圧「B」入力
7	NC または REFA	I	LMP8480: 無接続	LMP8481: リファレンス電圧「A」入力
8	R <sub>SN</sub>	I	負の電流センス入力	

## 6 仕様

### 6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)<sup>(1) (2) (3)</sup>

		最小値	最大値	単位
電源電圧 (V <sub>CC</sub> から GND へ)		-0.3	85	V
R <sub>SP</sub> または R <sub>SN</sub> から GND へ		-0.3	85	V
V <sub>OUT</sub> から GND へ		-0.3 (V <sub>CC</sub> + 0.3) または +20 の小さいほうへ		V
V <sub>REF</sub> ピン (LMP8481 のみ)	他の V <sub>REF</sub> ピンがグランドに接続された状態	-0.3	12	V
	両方の V <sub>REF</sub> ピンが互いに接続された状態で印加	-0.3	6	
差動入力電圧		-85	85	V
出力ピンへの電流		-20 <sup>(4)</sup>	20	mA
任意の他のピンへの電流		-5 <sup>(4)</sup>	5	mA
動作温度		-40	125	°C
接合部温度		-40	150	°C
保存温度		-65	150	°C

- 高温での最大消費電力はディレーティングする必要があり、T<sub>J(MAX)</sub>、θ<sub>JA</sub>、および周囲温度 T<sub>A</sub> により決定されます。最大許容消費電力は、 $P_{DMAX} = (T_{J(MAX)} - T_A) / \theta_{JA}$  または**絶対最大定格**で指定された数値のいずれか低い方になります。
- 防衛用 / 航空宇宙用仕様のデバイスをお求めの場合は、供給状況および仕様について テキサス インストルメンツの販売特約店または営業所にお問い合わせください。
- 絶対最大定格**を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはあくまでもストレス評価であり、データシートの**推奨動作条件**に示された値と等しい、またはそれを超える条件で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- いずれかのピンの入力電圧 (VIN) が電源を上回る場合 (VIN < GND または VIN > VS)、そのピンの電流が 5mA を超えないようにする必要があります。電圧 (VIN) はそのピンの**絶対最大定格**範囲内の必要があります。パッケージの最大入力電流定格が 20mA であるため、入力電流で電源を超えても問題を起こさないピンの数は 4 本に制限されます。

### 6.2 ESD 定格

		値	単位
V <sub>(ESD)</sub> 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 <sup>(2)</sup>	±750	

- JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

### 6.3 推奨動作条件

自由気流での温度範囲内で予期される通常の動作条件 (特に記述のない限り)<sup>(1)</sup>

		最小値	最大値	単位
電源電圧 (V <sub>CC</sub> )		4.5	76	V
同相電圧		4.0	76	V
リファレンス入力 (LMP8481 のみ)	V <sub>REFA</sub> と V <sub>REFB</sub> を互いに接続	-0.3 から、(V <sub>CC</sub> - 1.5) または +6 のどちらか低い方まで		V
	シングル V <sub>REF</sub> ピン、他の V <sub>REF</sub> ピンは接地	-0.3 または +12 で、2 つの V <sub>REF</sub> ピンの平均値が (V <sub>CC</sub> - 1.5) または +6 の低い方よりも低い		

- 推奨動作条件**を長時間超過した場合、デバイスの信頼性に影響を与えるか、パラメータの変化を引き起こす可能性があります。

## 6.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		LMP8480, LMP8481	単位
		DGK (VSSOP)	
		8 ピン	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	185	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーションレポートを参照してください。  
spr9953

## 6.5 電気的特性

特に記述のない限り、すべての制限値は T<sub>A</sub> = 25°C、V<sub>CC</sub> = 4.5V ~ 76V、4.5V ≤ V<sub>CM</sub> ≤ 76V、R<sub>L</sub> = 100kΩ、V<sub>SENSE</sub> = (V<sub>RSP</sub> - V<sub>RSN</sub>) = 0V で規定されているものです<sup>(1)</sup>

パラメータ		テスト条件		最小値 <sup>(2)</sup>	標準値 <sup>(3)</sup>	最大値 <sup>(2)</sup>	単位
V <sub>OS</sub>	入力オフセット電圧 (RTI)	V <sub>CC</sub> = V <sub>RSP</sub> = 48V、ΔV = 100mV	T <sub>A</sub> = 25°C -40°C ≤ T <sub>A</sub> ≤ 125°C	±80	±265	±900	μV
TCV <sub>OS</sub>	入力オフセット電圧ドリフト <sup>(4)</sup>			±6			μV/°C
I <sub>B</sub>	入力バイアス電流 <sup>(5)</sup>	入力ごとに V <sub>CC</sub> = V <sub>RSP</sub> = 76V		6.3			μA
		入力ごとに V <sub>CC</sub> = V <sub>RSP</sub> = 76V、 -40°C ≤ T <sub>A</sub> ≤ 125°C				12	μA
I <sub>LEAK</sub>	入力リーク電流	両方の入力を合わせて V <sub>CC</sub> = 0、V <sub>RSP</sub> = 86V		0.01			μA
		両方の入力を合わせて V <sub>CC</sub> = 0、V <sub>RSP</sub> = 86V、 -40°C ≤ T <sub>A</sub> ≤ 125°C				2	μA
V <sub>SENSE(MAX)</sub>	センス抵抗の両端の差動入力電圧 <sup>(6)</sup>	V <sub>CC</sub> = 16	-T バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C			667	mV
			-F バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C			267	mV
			-S バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C			222	mV
			-H バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C			133	mV
A <sub>V</sub>	ゲイン		-T バージョン	20			V/V
			-T バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C	19.8		20.2	V/V
			-S バージョン	60			V/V
			-S バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C	59.5		60.5	V/V
			-H バージョン	100			V/V
			-H バージョン、 -40°C ≤ T <sub>A</sub> ≤ 125°C	99.2		100.8	V/V
	ゲイン誤差	V <sub>CC</sub> = V <sub>RSP</sub> = 48V	T <sub>A</sub> = 25°C -40°C ≤ T <sub>A</sub> ≤ 125°C			±0.6%	
						±0.8%	
DC PSRR	DC 電源除去比	V <sub>RSP</sub> = 48V、V <sub>CC</sub> = 4.5V ~ 76V		122			dB
		V <sub>RSP</sub> = 48V、V <sub>CC</sub> = 4.5V ~ 76V、 -40°C ≤ T <sub>A</sub> ≤ 125°C		100			dB
DC CMRR	DC 同相信号除去比	V <sub>CC</sub> = 48V、V <sub>RSP</sub> = 4.5V ~ 76V		124			dB
		V <sub>CC</sub> = 48V、V <sub>RSP</sub> = 4.5V ~ 76V、 -40°C ≤ T <sub>A</sub> ≤ 125°C		100			dB
		V <sub>CC</sub> = 48V、V <sub>RSP</sub> = 4V ~ 76V		124			dB
CMVR	同相入力電圧範囲	CMRR > 100dB、 -40°C ≤ T <sub>A</sub> ≤ 125°C		4		76	V
R <sub>OUT</sub>	出力抵抗 / ロードレギュレーション	V <sub>SENSE</sub> = 100mV		0.1			Ω

## 6.5 電気的特性 (続き)

特に記述のない限り、すべての制限値は  $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 4.5\text{V} \sim 76\text{V}$ 、 $4.5\text{V} \leq V_{CM} \leq 76\text{V}$ 、 $R_L = 100\text{k}\Omega$ 、 $V_{SENSE} = (V_{RSP} - V_{RSN}) = 0\text{V}$  で規定されているものです<sup>(1)</sup>

パラメータ		テスト条件	最小値 <sup>(2)</sup>	標準値 <sup>(3)</sup>	最大値 <sup>(2)</sup>	単位
$V_{OMAX}$	最大出力電圧 (ヘッドルーム) ( $V_{OMAX} = V_{CC} - V_{OUT}$ )	$V_{CC} = 4.5\text{V}$ 、 $V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = +1\text{V}$ 、 $I_{OUT}$ (ソース) $500\mu\text{A}$		230	500	mV

## 6.5 電気的特性 (続き)

特に記述のない限り、すべての制限値は  $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 4.5\text{V} \sim 76\text{V}$ 、 $4.5\text{V} \leq V_{CM} \leq 76\text{V}$ 、 $R_L = 100\text{k}\Omega$ 、 $V_{SENSE} = (V_{RSP} - V_{RSN}) = 0\text{V}$  で規定されているものです<sup>(1)</sup>

パラメータ	テスト条件	最小値 <sup>(2)</sup> 標準値 <sup>(3)</sup> 最大値 <sup>(2)</sup>	単位
V <sub>OMIN</sub> 最小出力電圧	$V_{CC} = V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $10\mu\text{A}$	3	mV
	$V_{CC} = V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $10\mu\text{A}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$	15	
	$V_{CC} = V_{RSP} = 4.5\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $10\mu\text{A}$	3	
	$V_{CC} = V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $100\mu\text{A}$	18	
	$V_{CC} = V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $100\mu\text{A}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$	55	
	$V_{CC} = V_{RSP} = 4.5\text{V}$ 、 $V_{SENSE} = -1\text{V}$ 、 $I_{OUT}$ (シンク) = $100\mu\text{A}$	18	
V <sub>OLOAD</sub> 負荷ありでの出力電圧	$V_{CC} = 28\text{V}$ 、 $V_{RSP} = 28\text{V}$ 、 $V_{SENSE} = 600\text{mV}$ 、 $I_{OUT}$ (ソース) = $500\mu\text{A}$	12	V
V <sub>OLREG</sub> 出力負荷調整	$V_{CC} = 20$ 、 $V_{RSP} = 16\text{V}$ 、 $V_{OUT} = 12$ 、 $\Delta I_L = 200\text{nA}$ から $8\text{mA}$	0.001%	
I <sub>CC</sub> 電源電流	$V_{OUT} = 2\text{V}$ 、 $R_L = 10\text{M}\Omega$ 、 $V_{CC} = V_{RSP} = 76\text{V}$	88	$\mu\text{A}$
	$V_{OUT} = 2\text{V}$ 、 $R_L = 10\text{M}\Omega$ 、 $V_{CC} = V_{RSP} = 76\text{V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$	155	
BW -3dB の帯域幅	$R_L = 10\text{M}\Omega$ 、 $C_L = 20\text{pF}$	270	kHz
SR スルーレート <sup>(7)</sup>	$V_{SENSE} = 10\text{mV} \sim 80\text{mV}$ 、 $R_L = 10\text{M}\Omega$ 、 $C_L = 20\text{pF}$	1	V/ $\mu\text{s}$
e <sub>ni</sub> 入力換算電圧ノイズ	f = 1kHz	95	nV/ $\sqrt{\text{Hz}}$
t <sub>SETTLE</sub> 最終値の 1% までの出力セトリングタイム	$V_{SENSE} = 10\text{mV}$ から $100\text{mV}$ まで、および $100\text{mV}$ から $10\text{mV}$ まで	20	$\mu\text{s}$
t <sub>PU</sub> パワーアップ時間	$V_{CC} = V_{RSP} = 48\text{V}$ 、 $V_{SENSE} = 100\text{mV}$ 、出力が最終値の 1% に達するまで	50	$\mu\text{s}$
t <sub>RECOVERY</sub> 飽和復帰時間	出力が最終値の 1% までセトリングし、デバイスがオーバードライブしても位相反転は発生しない	50	$\mu\text{s}$
C <sub>LOAD</sub> 最大出力キャパシタンス負荷	発振が持続しないこと	500	pF

- (1) 「電気的特性」表の値は、記載温度における工場出荷試験条件にのみ適用されます。工場試験条件で生ずる自己発熱は、 $T_J = T_A$  となる程度にきわめてわずかです。「電気的特性」表には、内部の自己発熱により  $T_J > T_A$  となる条件下でのパラメータ性能値は示されていません。
- (2) すべての制限値は、テスト、設計、または統計解析により規定されています。
- (3) 標準値は、特性評価時に最も出現しやすいパラメータの基準値を表します。実際の標準値は、経時的に変化するとともに、アプリケーションや構成にも依存します。これらの標準値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- (4) オフセット電圧の温度ドリフトは、最高温度と最低温度での  $V_{OS}$  の変化を、合計の温度変化の値で乗算して計算されます。
- (5) 正のバイアス電流は、デバイスに流れ込む電流に対応します。
- (6) このパラメータは設計または特性で規定される値であり、実製品のテストは行っていません。
- (7) 記載されている数値は立ち上がりと立ち下りのスルーレートの平均で、90% から 10% までの変化について測定されます。

## 6.6 代表的特性

特に記述のない限り、すべてのゲイン オプションについて  $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 4.5\text{V} \sim 76\text{V}$ 、 $4.5\text{V} < V_{CM} < 76\text{V}$ 、 $R_L = 100\text{k}\Omega$ 、 $V_{SENSE} = (V_{RSP} - V_{RSN}) = 0\text{V}$

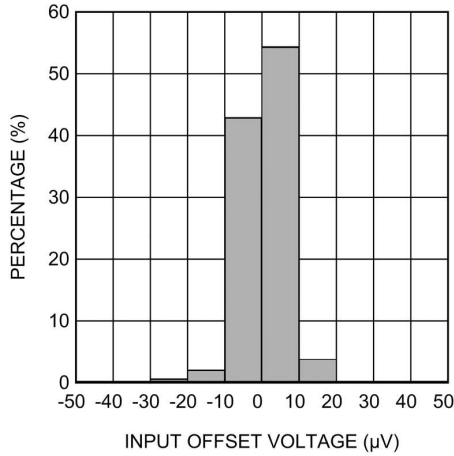


図 6-1. オフセット電圧のヒストグラム

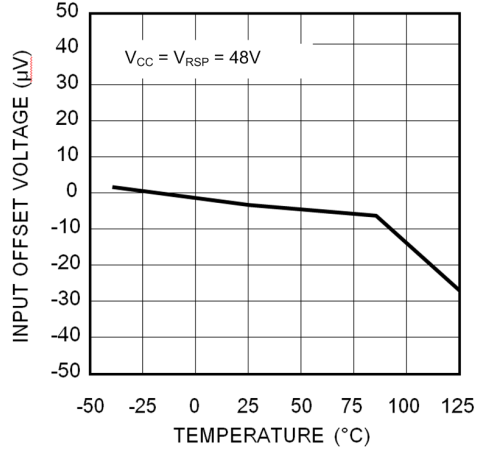


図 6-2. 標準的なオフセット電圧と温度との関係

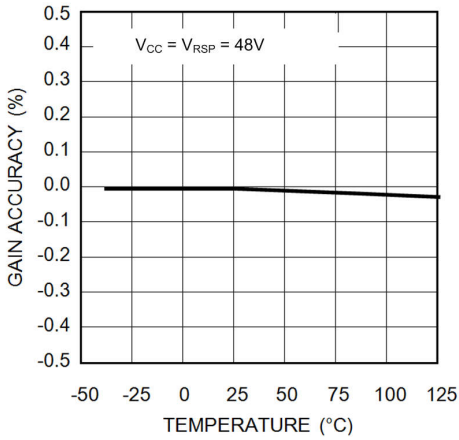


図 6-3. 標準的なゲイン精度と温度との関係

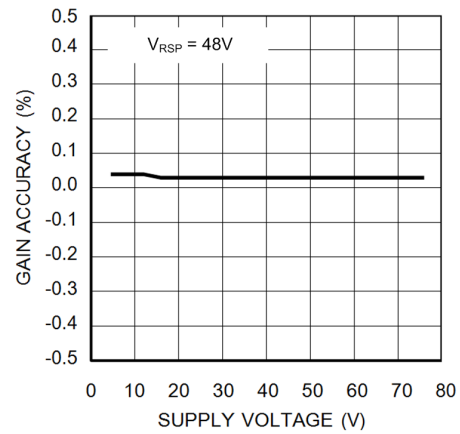


図 6-4. 標準的なゲイン精度と電源電圧との関係

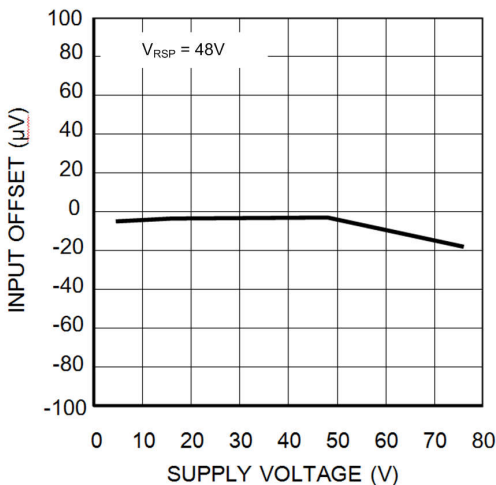


図 6-5. 標準的なオフセット電圧と電源電圧との関係

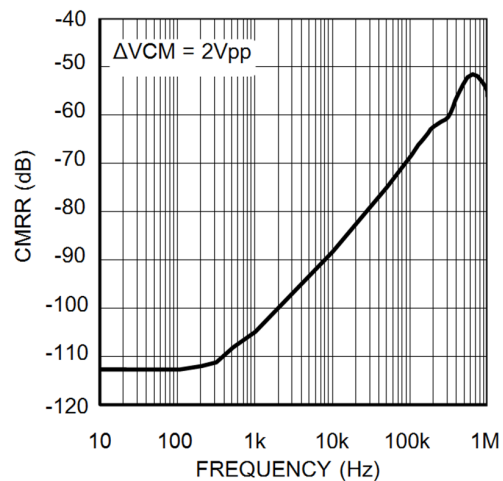


図 6-6. AC 同相信号除去比と周波数との関係

## 6.6 代表的特性 (続き)

特に記述のない限り、すべてのゲイン オプションについて  $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 4.5\text{V} \sim 76\text{V}$ 、 $4.5\text{V} < V_{CM} < 76\text{V}$ 、 $R_L = 100\text{k}\Omega$ 、 $V_{SENSE} = (V_{RSP} - V_{RSN}) = 0\text{V}$

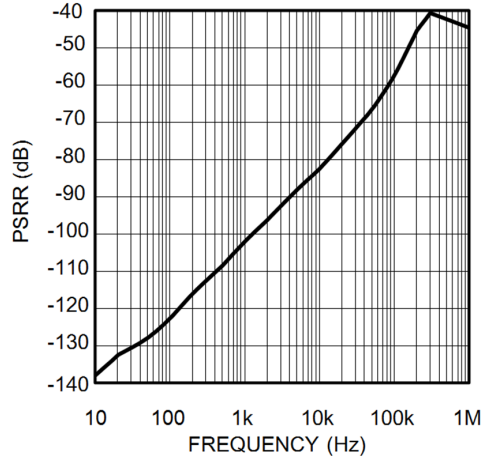


図 6-7. AC 電源除去比と周波数との関係

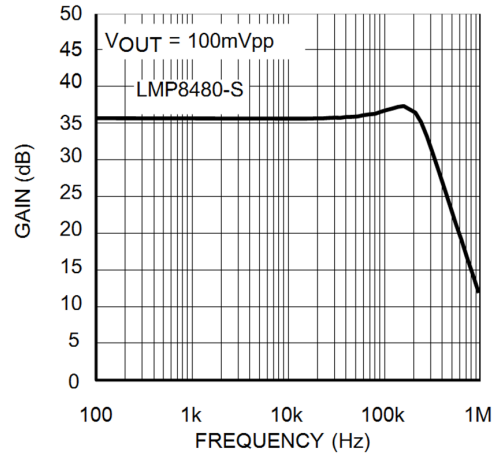


図 6-8. 小信号ゲインと周波数との関係

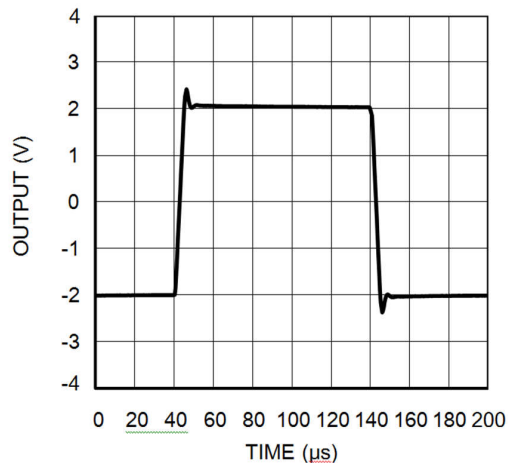


図 6-9. 大信号パルス応答

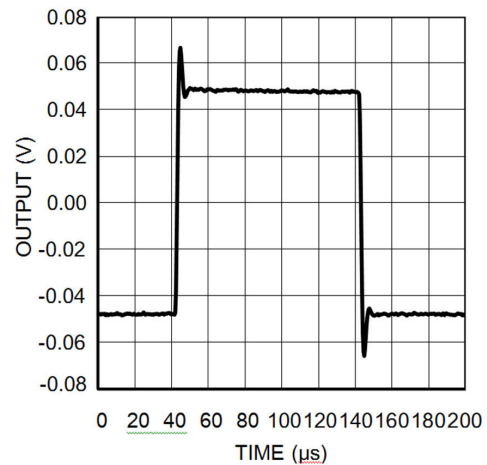


図 6-10. 小信号パルス応答

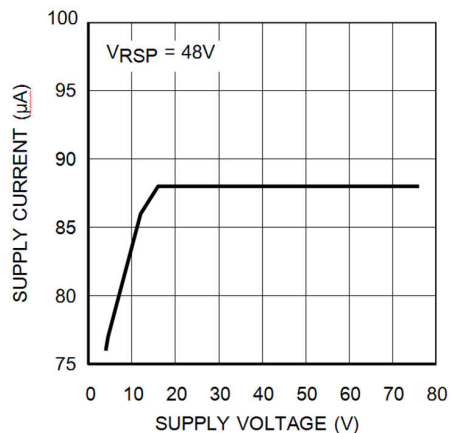


図 6-11. 電源電流と電源電圧との関係

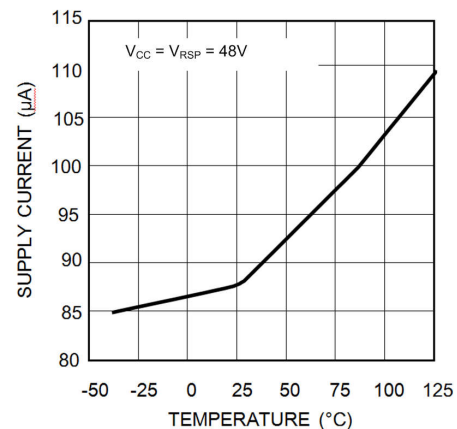


図 6-12. 電源電流と温度との関係

## 6.6 代表的特性 (続き)

特に記述のない限り、すべてのゲイン オプションについて  $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 4.5\text{V} \sim 76\text{V}$ 、 $4.5\text{V} < V_{CM} < 76\text{V}$ 、 $R_L = 100\text{k}\Omega$ 、 $V_{SENSE} = (V_{RSP} - V_{RSN}) = 0\text{V}$

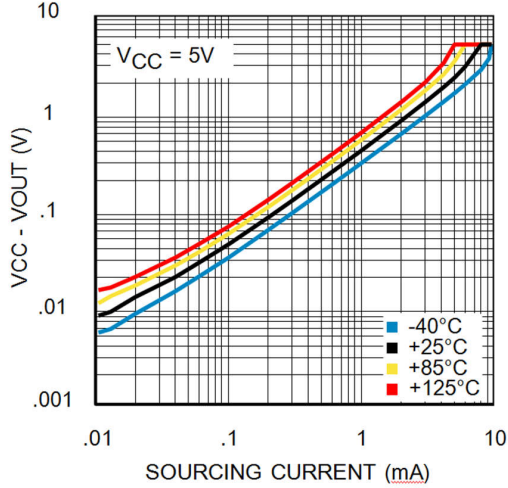


図 6-13. 4.5V での飽和出力ソース電流

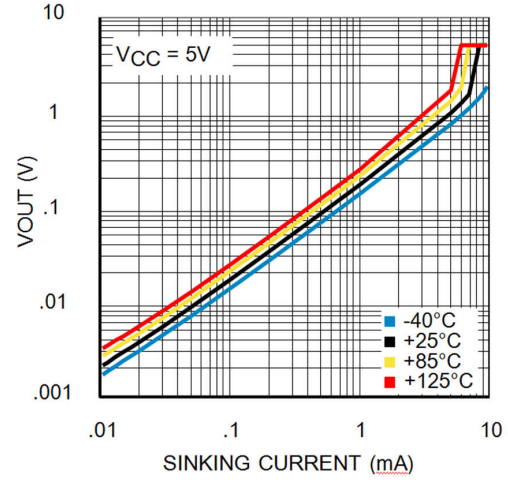


図 6-14. 4.5V での飽和出力シンク電流

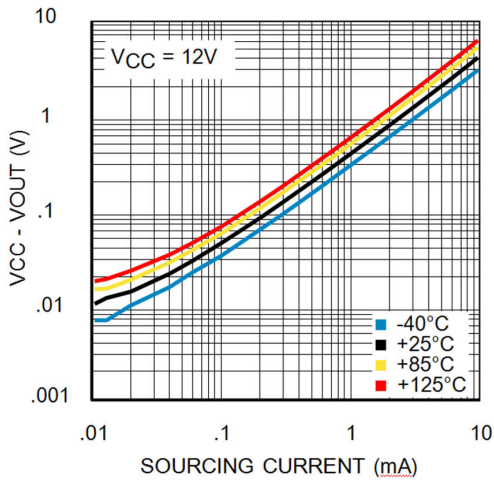


図 6-15. 12V での飽和出力ソース電流

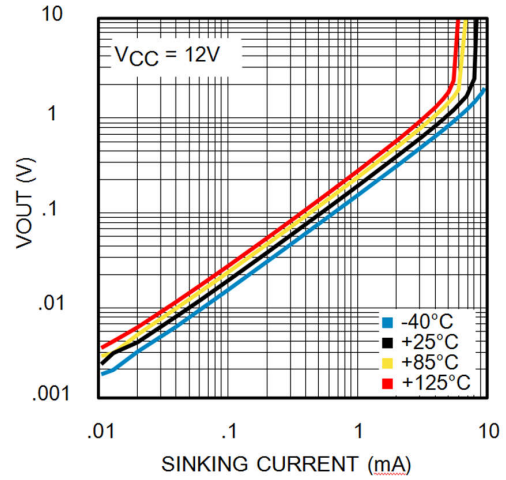


図 6-16. 12V での飽和出力電流シンク

## 7 詳細説明

### 7.1 概要

LMP8480 および LMP8481 は単一電源のハイサイド電流センス アンプで、**x20**、**x60**、**x100** の固定ゲインを選択できます。電源電圧範囲は **4.5V ~ 76V** で、同相入力電圧範囲は **4.0V** から **76V** で動作できます。電源電圧と同相範囲は互いに完全に独立しているため、LMP848x の電源電圧は非常に柔軟性があります。これは、LMP848x の電源電圧は、負荷ソース電圧よりも大きくても、等しくても、低くてもかまわないため、システム電源と負荷電源電圧のどちらからでもデバイスに電力を供給できるためです。

LMP8480 と LMP8481 の電源電圧を、負荷ソース電圧よりも高くする必要はありません。5V の電源電圧で、76V の負荷ソース電圧も完全に許容されます。

#### 7.1.1 動作原理

LMP8480 および LMP8481 は、2 つの主要な段で構成されています。最初の段は差動入力電流から電圧へのコンバータで、その後差動電圧アンプとレベルシフト出力段があります。また、アンプと出力段に電力を供給する内部の **14V** 低ドロップアウトレギュレータ (LDO) と、基準レベルを設定するための基準分圧抵抗列も搭載されています。

図 7-2 に示すように、 $R_{SENSE}$  を流れる電流によって、 $V_{SENSE}$  と呼ばれる電圧降下が発生します。その後で、センス抵抗の両端の電圧  $V_{SENSE}$  が、アンプの入力の  $R_{SP}$  および  $R_{SN}$  ピンに印加されます。

内部的に、各入力ピンの電圧は、内部の高精度薄膜入力抵抗  $R_{GP}$  および  $R_{GN}$  によって電流に変換されます。抵抗値が大幅に大きい  $V_{CM}$  センス抵抗の 2 つ目の組を入力間に配置すると、差動アンプが内部で使用するための入力同相電圧がサンプリングされます。

$V_{SENSE}$  は、 $R_{GP}$  と  $R_{GN}$  を介して差動アンプに印加されます。これらの抵抗は、入力電圧を差動電流に変化させます。次に、差動アンプは MOSFET を流れる抵抗電流をサーボして、差動アンプ入力の入力間でゼロ バランスを維持します。

入力信号が存在しない場合、 $R_{GP}$  と  $R_{GN}$  の電流は等しくなります。 $V_{SENSE}$  に信号が印加されると、 $R_{GP}$  と  $R_{GN}$  を流れる電流は不均衡となり、等しくなくなります。次に、アンプは MOSFET をサーボしてこの電流不均衡を修正します。その後で、入力電流を均衡化するために必要な追加電流が、2 つの下側の **400kΩ** テール抵抗に反射されます。したがって、テール抵抗に流れ込む電流の差は、 $V_{SENSE}$  の振幅と極性に比例します。テール抵抗は、同じ電流について入力抵抗より大きい場合、それに比例する大きな電圧に流れ込む電流を変化させることで電圧ゲインが得られます。この場合、最初の段のゲインは、テール抵抗の値を  $R_G$  値で除算した結果によって設定されます。

次に、差動アンプ段は、2 つの **400kΩ** テール抵抗の両端で電圧差をサンプリングし、印加される基準電圧 ( $V_{REF}$ ) に応じてさらにゲイン 5 と出力レベルシフトを適用します。

結果として得られるアンプの出力は、差動入力電圧にデバイスのゲインを乗算し、2 つの  $V_{REF}$  ピンに印加される電圧値を加算した値に等しくなります。

回路図内の抵抗値は、明確化と理解の容易さのため、理想的な値が示されています。並列の組み合わせと負荷を考慮に入れて実際に使用される値を、表 7-1 に示します。この表は、外部抵抗を追加した場合の影響を計算するために使用できます。

LMP8480 は LMP8481 と同一ですが、両方の  $V_{REF}$  ピンが内部で接地していることのみが相違点です。

表 7-1. 実際の内部抵抗の値

ゲイン オプション	$R_{GP}$ と $R_{GN}$ (各)	$R_{VCMSENSE}$ (各)	$R_{TAIL}$ (各)	差動アンプ FB (各)	$V_{REFx}$ 抵抗 (各)
20x	98.38k	491.9k	393.52k	1967.6k	98.38k
60x	32.793k	172.165k	393.52k	1967.6k	98.38k
100x	19.676k	98.38k	393.52k	1967.6k	98.38k

## 7.2 機能ブロック図

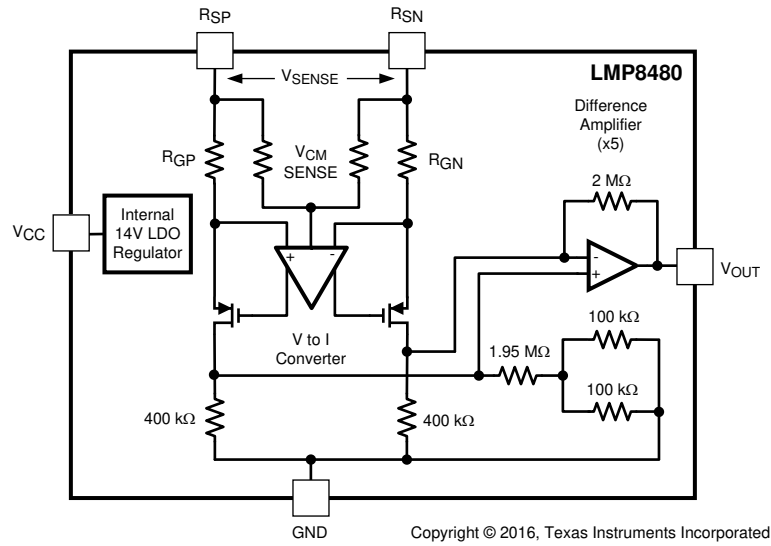


図 7-1. LMP8480 のブロック図

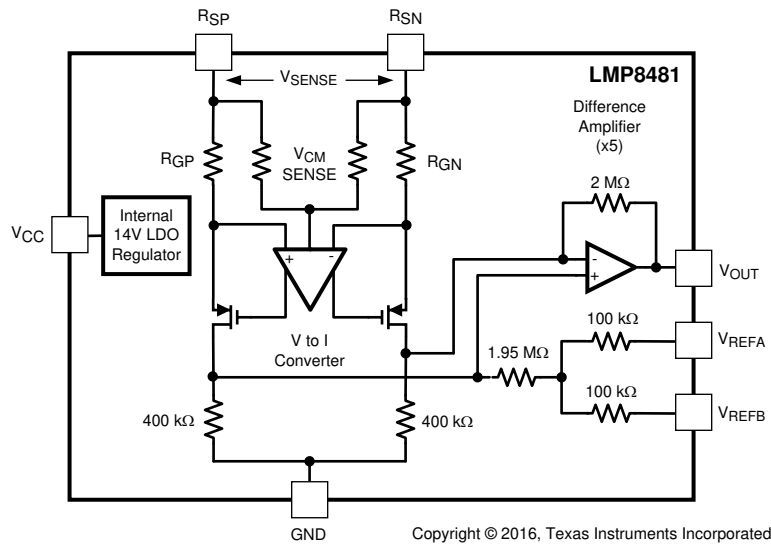


図 7-2. LMP8481 のブロック図

## 7.3 機能説明

### 7.3.1 基本的な接続

図 7-3 から図 7-6 までに、いくつかの異なる構成の基本的な接続を示します。

短方向アプリケーション用の LMP8480 の基本的な接続を、図 7-3 に示します。センス電圧がゼロのとき、出力はゼロになります。

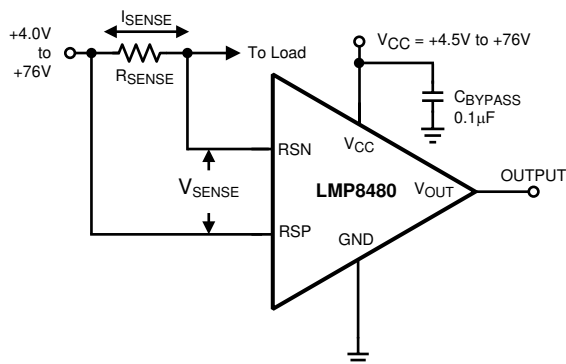


図 7-3. LMP8480 の基本的な接続 (単方向)

外部リファレンス入力を使用する双方向アプリケーション用の LMP8481 の基本的な接続を、図 7-4 に示します。入力電圧がゼロのとき、出力は印加されたリファレンス電圧 ( $V_{REF}$ ) で、ゼロのリファレンスポイントから正または負に移動します。

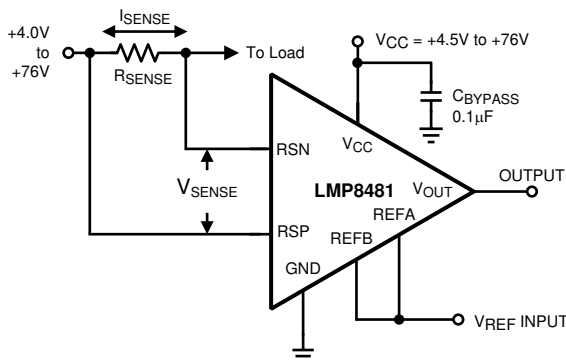


図 7-4. 外部の 1:1  $V_{REF}$  入力用 LMP8481 の基本的な接続 (双方向)

印加された  $V_{REF}$  または  $V_{CC}$  電圧の半分を中心として出力を行う、双方向アプリケーション向けの LMP8481 の基本的な接続を、図 7-5 に示します。 $V_{REFA}$  が  $V_{CC}$  に接続されている場合、出力ゼロポイントは  $V_{CC}/2$  です。 $V_{REFA}$  が ADC の  $V_{REF}$  ラインに接続されている場合、ゼロ出力は ADC の中間スケールになります。

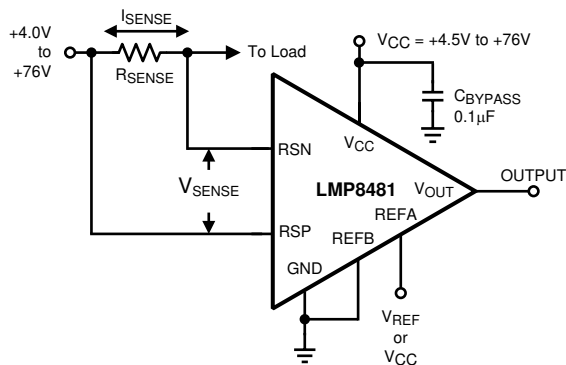


図 7-5. LMP8481 の中間バイアス ( $V_{REF}/2$ ) 入力の基本的な接続 (双方向)

単方向アプリケーション用に LMP8481 を接続し、[図 7-3](#) の LMP8480 と等価にする方法を、[図 7-6](#) に示します。

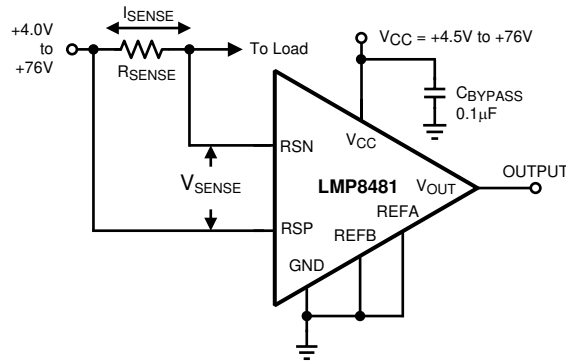


図 7-6. 単方向構成の LMP8481 接続 (LMP8480 単方向と等価)

### 7.3.2 センス抵抗の選択

電流測定の精度は、シャント抵抗  $R_{SENSE}$  の精度に大きく依存します。 $R_{SHUNT}$  の値はアプリケーションに依存し、小信号精度、最大許容電圧降下、電流測定回路の許容消費電力のトレードオフを考慮して決定されます。

4 端子またはケルビンのセンス抵抗の使用を強く推奨します。「[レイアウトのガイドライン](#)」セクションを参照してください。

最良の結果を得るため、抵抗の値は予測される最大の負荷電流  $I_{LMAX}$  および予測される最大の出力スイング  $V_{OUTMAX}$  に、数パーセントのヘッドルームを加算して計算されます。最大出力電圧制限の詳細については、「[最大出力電圧](#)」セクションを参照してください。

$R_{SENSE}$  の値が大きいと、アンプのオフセットの影響が最小限に抑えられ、小電流での精度が向上します。 $R_{SENSE}$  の値が小さいと、負荷電圧損失が最小限になりますが、小電流時に精度が犠牲になります。通常は、小電流での精度と負荷回路の損失との妥協線を見つける必要があります。

$R_{SENSE}$  抵抗の両端で発生する必要がある最大  $V_{SENSE}$  電圧は、[式 1](#) のとおりです：

$$V_{SENSE} = V_{OUTMAX} / A_V \quad (1)$$

#### 注

$V_{SENSE}$  の最大電圧は、667mV 以下にする必要があります。

この  $V_{SENSE}$  の最大電圧から、[式 2](#) を使用して  $R_{SENSE}$  の値を計算できます：

$$R_{SENSE} = V_{SENSE} / I_{LMAX} \quad (2)$$

抵抗の最大消費電力を超えないよう注意してください。センス抵抗の最大消費電力は、[式 3](#) で得られます：

$$P_{RSENSE} = V_{SENSE} \times I_{LMAX} \quad (3)$$

抵抗の電力定格を選択するときは、2 ~ 3 倍の最小安全マージンを使用することを推奨します。

### 7.3.3 PCB パターンをセンス抵抗として使用する

既知の長さの PCB パターン抵抗をセンス抵抗として使用したくなる場合もありますが、これは推奨されません。

銅の温度係数は通常 3300 ~ 4000ppm/°K で、PCB プロセスのバラツキによって変動する可能性があるため、測定の修正が必要です (多くの場合には周囲温度の測定が必要)。

標準的な表面実装型センス抵抗の温度係数 (tempco) は 50 ~ 500ppm/°C の範囲で、銅のパターン全体でより高い測定の一貫性と精度を実現できます。0.1 ~ 50ppm の範囲で、温度係数が低い特別な抵抗もありますが、高コストです。

### 7.3.4 $V_{REFA}$ および $V_{REFB}$ ピン (LMP8481 のみ)

$V_{REFA}$  および  $V_{REFB}$  ピンに印加される電圧によって、出力ゼロのリファレンス電圧レベルが制御されます。ピンの構成方法に応じて、出力リファレンス電圧レベルは GND、 $V_{CC} / 2$ 、外部  $V_{REF} / 2$ 、または 2 つの異なる入力リファレンス電圧の平均値に設定できます。

リファレンス入力は、[図 7-7](#) に示すように、共通の加算ポイント  $V_{REF}'$  と同じ値の分圧抵抗ペアで構成されます。 $V_{SENSE}$  がゼロと仮定すると、出力は  $V_{REF}'$  と同じ値になります。

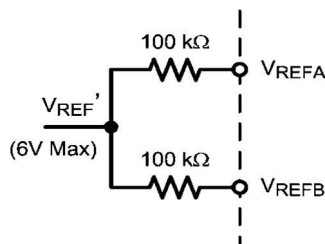


図 7-7.  $V_{REF}$  入力抵抗ネットワーク

$V_{REF}'$  は、出力にオフセットとして直接印加される抵抗タップ ポイントの電圧です。2 つの  $V_{REF}$  入力を互いに接続したとき、出力ゼロ電圧は  $V_{REF}$  と 1:1 の比率です。

$$V_{OUT} = (V_{RSP} - V_{RSN}) \times Av + V_{REF}' \quad (4)$$

ここで:

$$V_{REF}' = V_{REFA} = V_{REFB} \text{ (Equal Inputs)} \quad (5)$$

または

$$V_{REF}' = (V_{REFA} + V_{REFB}) / 2 \text{ (Different Inputs)} \quad (6)$$

#### 7.3.4.1 1 対 1 (1:1) のリファレンス入力

リファレンス レベルを直接設定するため、2 つの入力が外部リファレンス電圧に接続されます。印加された  $V_{REF}$  は、[図 7-8](#) に示すように、1:1 で出力に反映されます。

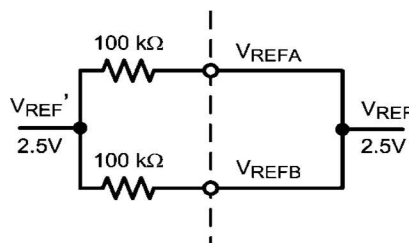


図 7-8. 1:1 の直接リファレンス電圧の印加

### 7.3.4.2 出力を $V_{CC}$ または外部 $V_{REF}$ の 1/2 に設定する

中範囲動作の場合、 $V_{REFB}$  をグランドに接続し、 $V_{REFA}$  を  $V_{CC}$  または外部の A/D リファレンス電圧に接続する必要があります。出力はリファレンス電圧の半分に設定されます。たとえば、5V のリファレンス電圧からは、2.5V の出力ゼロリファレンス電圧が得られます。

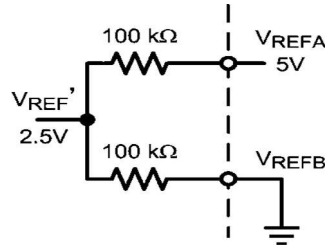


図 7-9. 分圧されたリファレンス電圧の印加

$$V_{REF'} = (V_{REFA} - V_{REFB}) / 2 \quad (7)$$

リファレンスピンが異なる電圧でバイアスされると、出力は印加された 2 つの電圧の平均値が基準になります。

リファレンスピンは常に、A/D リファレンスラインやクリーンな電源ラインなどの、クリーンで安定したソースから駆動する必要があります。リファレンス入力のノイズやドリフトは、出力に直接反映されます。電源をリファレンスソースとして使用する場合は、電源のノイズ、ドリフト、低下が測定に影響しないよう注意が必要です。

内部の 100kΩ 抵抗と直列に外付け抵抗を追加することで、異なる抵抗分圧比を設定できます。ただし、外付け抵抗の温度係数 (tempco) は内部抵抗を厳密に追従しない可能性があるため、温度範囲全体にわたってわずかな誤差が発生します。

LMP8480 は LMP8481 と同一ですが、両方の  $V_{REF}$  ピンが内部で接地していることのみが相違点です。両方の  $V_{REF}$  ピンが接地されている場合、LMP8480 を LMP8481 に置き換えることができます。

### 7.3.5 リファレンス入力電圧の制限 (LMP8481 のみ)

どちらのリファレンス入力ピンも、最大電圧は  $V_{CC}$  と 12V のうち小さい方に制限されます。

2 つの  $V_{REF}$  ピンの平均電圧、ひいては実際の出力リファレンス電圧レベルは、 $V_{CC}$  より 1.5V 低い値、または 6V のうちいずれか小さい方に制限されます。電源電圧が 7.5V より低い場合、最大  $V_{REF}$  が低下することに注意してください。

$V_{REFA}$  と  $V_{REFB}$  の両方を接地することで、グランドを基準とする出力を供給できます (これによって、機能的に LMP8480 と同じになります)。

$V_{REF}$  と出力レベルのマッチングでは、最大 100μV/V の動的誤差の可能性があるので注意してください。通常、この誤差は固定リファレンス電圧では問題になりませんが、動作中にリファレンス電圧が動的に調整される場合、校正ルーチン中にこの誤差を考慮に入れる必要があります。この誤差は、部品ごとに振幅と極性の両方が変化しますが、一般に勾配は線形です。

### 7.3.6 ローサイド電検出流

LMP8480 と LMP8481 は、グランドレベルでのローサイド電流センシングには推奨されません。適切な動作のために、いずれかの入力ピンの電圧は、グランドピンよりも 4.0V 以上高い必要があります。同相電圧が 4V より低い場合、出力レベルは有効でないことがあります。監視またはフィードバックアプリケーションで、負荷電源電圧が 4V 未満に低下するか、完全にオフにスイッチングされる可能性がある場合、この最小電圧要件を考慮に入れる必要があります。

### 7.3.7 入力直列抵抗

入力段は、高精度の抵抗を使用して入力ピンの電圧を電流に変換するため、入力ピンと直列に追加された抵抗はすべてゲインを変化させます。抵抗を入力と直列に追加した場合、その入力のゲインはもう一方の入力のゲインを追従せず、一定のゲイン誤差が発生します。

TI は、外付け抵抗は、内部の薄膜抵抗と熱マッチングが同じではないため、ゲインを変更するために外付け抵抗を使用することは推奨されません。

フィルタリングのために抵抗を意図的に追加する場合は、両方の入力に抵抗を均等に追加する必要があり、ゲインがわずかに変化することに注意する必要があります。内部抵抗の値については、「動作原理」セクションの最後を参照してください。外付け抵抗は 10Ω 未満に維持する必要があります。

### 7.3.8 最小出力電圧

アンプの出力は正確に 0V までスイングできません。常に最小出力電圧が存在し、出力トランジスタの飽和と入力オフセット誤差によって設定されます。この電圧により、出力飽和によるゼロ電流の読み取り値周辺で最小出力スイングが生み出されます。0V = 0A を想定できるサーボ ループやデータ アクイジション システムを設計する際には、この出力スイングを認識する必要があります。真のゼロが必要な場合は、VREF がグラウンドより少し高く (> 50mV) 設定された LMP8481 を使用してください。この問題の解決策については、「出力をグラウンドより低い値までスイングさせる」を参照してください。

### 7.3.9 出力をグラウンドより低い値までスイングさせる

負電源が利用可能な場合、出力から負の電圧にプルダウン抵抗を追加することで、出力をグラウンドより数 mV 低い電圧までスイングできます。プルダウン抵抗を追加すると、ADC は真のゼロを解決し、通常は負の出力飽和制限で失われているコードを回復できます。

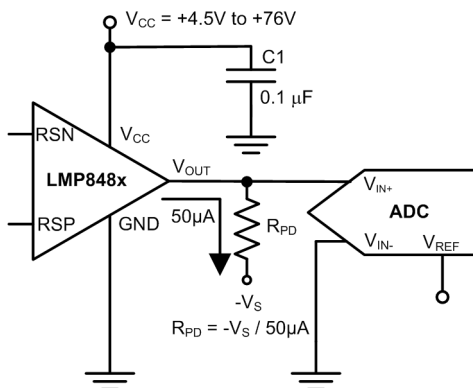


図 7-10. 出力プルダウン抵抗の関係

50μA の最低値を、出力から負電圧にソース (プル) する必要があります。このプルダウン抵抗は、次の式で計算できます:

$$R_{PD} = -V_S / 50 \mu A \quad (8)$$

たとえば、-5V 電源が利用可能な場合、5V / 50μA = 100kΩ のプルダウン抵抗を使用します。この抵抗を追加すると、出力はグラウンドより約 10mV 低い値までスイングできます。

この手法を使用して、最大の正のスイング電圧を減らすこともできます。出力負荷のプルダウンの平行負荷効果を含めることを忘れないでください。出力で -100mV を超えることは推奨されません。高電源電圧での自己発熱を防止するため、100μA を超えるソース電流を回避する必要があります。プルダウン抵抗の値を小さくしすぎると、正の出力の変動時に大きな負荷が出力にかかるため、避けてください。この動作モードは直接規定されておらず、保証されていません。

### 7.3.10 最大出力電圧

LMP8481 には高精度の 14V 低ドロップアウトレギュレータが内蔵されており、アンプの最大出力スイングを  $V_{CC}$  より約 250mV 低い値、または 13.7V (どちらか低いほう) に制限します。このレギュレータは、 $V_{CC}$  が 14V を超えるときも、最大出力を 13.7V よりわずかに低い値に実質的にクランプします。詳細については、「[抵抗分割器を使用した代表的なアプリケーション](#)」セクションを参照してください。

## 7.4 デバイスの機能モード

### 7.4.1 単方向動作と双方向動作の比較

単方向動作では、負荷電流が一方にのみ流れます ( $V_{SENSE}$  は常に正)。アプリケーション例として、PA 監視、非誘導性負荷の監視、レーザーまたは LED ドライバがあります。単方向動作では、出力ゼロリファレンス電圧を出力で真の 0V にできます。LMP8480 は、 $V_{REF}$  の設定を必要としない単方向アプリケーション向けに設計されています。詳細については、「[LMP8480 を使用した単方向アプリケーション](#)」セクションを参照してください。

双方向動作では、負荷電流がどちらの方向にも流れることがあります ( $V_{SENSE}$  は正と負のどちらの可能性もあります)。アプリケーションの例として、バッテリーの充電や回生モーターの監視があります。LMP8481 は双方向アプリケーション用に設計されており、出力のゼロリファレンスレベル ( $V_{REF}$ ) を設定できるように、1 対の  $V_{REF}$  ピンが搭載されています。詳細については、「[LMP8480 を使用した単方向アプリケーション](#)」セクションを参照してください。

## 8 アプリケーションと実装

### 注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 使用上の注意

LMP848x は、電流が電流センス抵抗を流れるとき、この抵抗の両端に生じる電圧を増幅します。柔軟なオフセット入力により、このセクションで説明するように、複数の構成に応じて出力の機能を調整できます。

#### 8.1.1 入力同相および差動電圧範囲

同相範囲をグラウンドから  $R_{SP}$  入力電圧までの電圧として定義するとき、入力同相範囲は 4.0V ~ 76V の範囲内にする必要があります。いずれかの入力ピンが 4.0V 未満で動作すると、大きなゲイン誤差と非線形性が生じます。

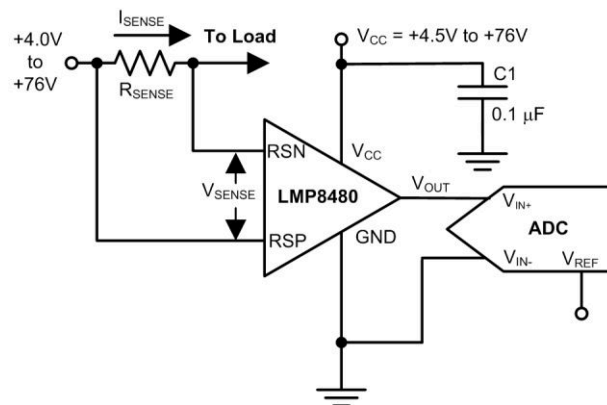
最大差動電圧 ( $R_{SP}$  と  $R_{SN}$  の間の電圧差として定義) は 667mV 以下の必要があります。理論上の最大入力 は 700mV (14V/20) です。

入力を 4V より低くしてもデバイスは損傷しませんが、この期間の出力条件は予測できず、保証されません。

通常動作の一部として負荷電圧 ( $V_{cm}$ ) が 4V を下回ると予想される場合は、この期間に出力が無効なレベルになることに対策しておく必要があります。

### 8.2 代表的なアプリケーション

#### 8.2.1 LMP8480 を使用した単方向アプリケーション



Copyright © 2016, Texas Instruments Incorporated

図 8-1. LMP8480 を使用した単方向アプリケーション

##### 8.2.1.1 設計要件

LMP8480 は、単方向の電流センス アプリケーション用に設計されています。アンプの出力は、差動入力電圧とデバイスの固定ゲインとの積に等しくなります。

##### 8.2.1.2 詳細な設計手順

出力電圧は、式 9 を使用して計算できます:

$$V_{OUT} = (V_{RSP} - V_{RSN}) \times A_V \quad (9)$$

ゼロの最小読み取り値は、出力スイングの下限と入力オフセットによって制限されることに注意してください。LMP8480 は LMP8481 と機能的に同じですが、 $V_{REFA}$  および  $V_{REFB}$  ノードが内部で接地されています。両方の  $V_{REF}$  入力 (ピン 6 および 7) が接地されている場合、LMP8480 を LMP8481 に置き換えることができます。

### 8.2.1.3 アプリケーション曲線

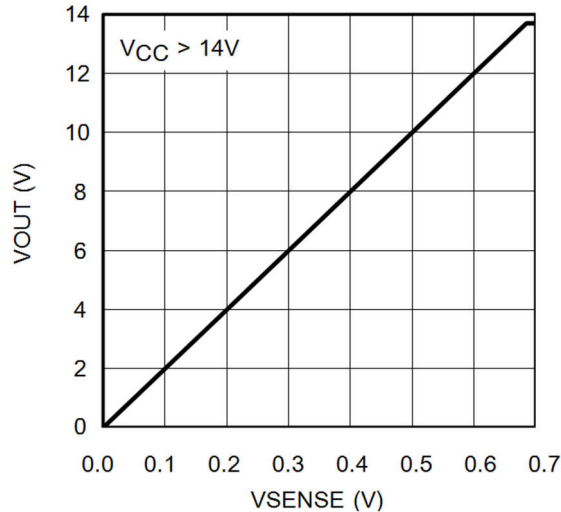
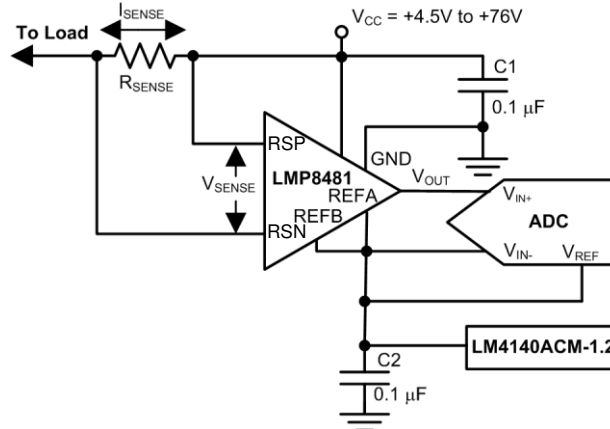


図 8-2. 20 ゲイン オプションの単方向伝達関数

### 8.2.2 LMP8481 を使用した双方向電流検出



Copyright © 2016, Texas Instruments Incorporated

図 8-3. LMP8481 を使用した双方向電流検出

#### 8.2.2.1 設計要件

測定される負荷電流が正と負のどちらにもなる可能性がある場合、双方向動作が必要です。 $V_{SENSE}$  は正と負のどちらの値にもなる可能性があり、出力は負にスイングできないため、ゼロ出力レベルをグラウンドより高い既知のゼロリファレンスポイントにレベルシフトする必要があります。LMP8481 では、このリファレンスポイントを設定できます。

#### 8.2.2.2 詳細な設計手順

$V_{REFA}$  ピンと  $V_{REFB}$  ピンは、ゼロリファレンスポイントを設定します。出力ゼロのリファレンスポイントは、 $REFA$  ピンと  $REFB$  ピンに電圧を印加することで設定されます。「LMP8480 を使用した単方向アプリケーション」セクションを参照して

ください。「 $V_{REFA}$  および  $V_{REFB}$  ピン (LMP8481 のみ)」セクションでは、20 ゲイン オプションに 1.2V のリファレンス電圧を印加したときの出力伝達関数について説明します。

### 8.2.2.3 アプリケーション曲線

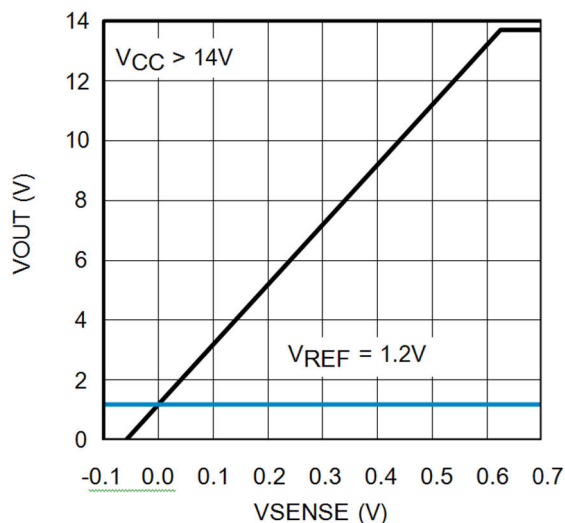
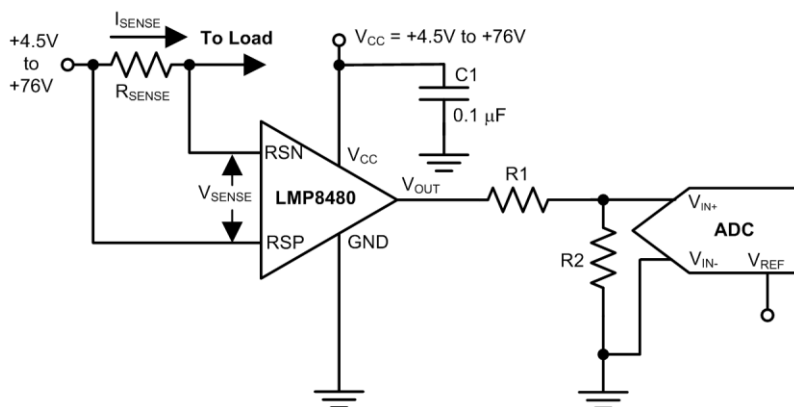


図 8-4. 1.2V のリファレンス電圧を使用する双方向伝達関数

### 8.2.3 抵抗分割器を使用した代表的なアプリケーション

出力で A/D 入力を駆動し、A/D の最大入力電圧がアンプの電源電圧より低いときは注意が必要です。入力過渡や負荷の短絡によって、出力が負荷で計画された最大値より大きくスイングし、過負荷や A/D 入力の破損の恐れがあるためです。

図 8-5 に示すように、抵抗アッテネータを使用して、A/D コンバータの最大スイングを入力範囲と一致させることができます。



Copyright © 2016, Texas Instruments Incorporated

図 8-5. 抵抗分割器を使用した代表的なアプリケーションの例

## 9 電源に関する推奨事項

### 9.1 電源のデカップリング

LMP848x を電源の交流ノイズから分離するために、TI は  $V_{CC}$  ピンと GND ピンの間に  $0.1\mu\text{F}$  のバイパスコンデンサを使用することを推奨しています。このコンデンサは、電源ピンとできるだけ近づけて配置する必要があります。場合によっては、 $10\mu\text{F}$  のバイパスコンデンサを追加することで、電源ノイズをさらに低減できます。

これらのバイパスコンデンサは、電源電圧と負荷ソース電圧の全体について規定されている必要があることに留意してください。TI は、コンデンサの動作電圧 (WVDC) は、予測される最大回路電圧の 2 倍以上にすることを勧めます。

## 10 レイアウト

### 10.1 レイアウトのガイドライン

センス抵抗との間のパターンは、大きな誤差発生源となる可能性があります。センス抵抗の値が小さい ( $< 100\text{m}\Omega$ ) 場合、パターンの抵抗が負荷電流と共有されることで、大きな誤差が発生する可能性があります。

アンプの入力は、ケルビンまたは 4 線式接続手法を使用して、センス抵抗のパッドに直接接続する必要があります。パターンは、センス抵抗のパッドからアンプの入力ピンのパッドまでの連続した銅箔部分であり、同じ銅箔の層に存在し、ビアまたはコネクタをできるだけ少なくするのが理想的です。センス抵抗の周囲に大きな熱勾配が発生する場合、これらの推奨事項が重要になります。

ノイズや熱誤差を最小限に抑えるため、入力パターンは差動信号ペアとして扱い、入力ピンへの直接パスとともに密に配線する必要があります。入力のパターンは、デジタルライン、スイッチング電源、モーター駆動ラインなどのノイズ源から離す必要があります。これらのパターンは高電圧の可能性があり、パターン配線には適切なクリアランスが必要なことに注意してください。

センスパターンにはアンプのバイアス電流 (室温で約  $7\mu\text{A}$ ) のみが流れるため、これらを接続する入力パターンは細い信号レベルのパターンでかまいません。パターンでの過剰な抵抗も避ける必要があります。

パターンのパスは、コネクタとビアも含めて同一にします。これにより誤差が等しくなり、キャンセルされます。

負荷が大きくなると、センス抵抗は発熱します。抵抗が熱くなると一般的に抵抗値が上がり、読み取り値が変化します。この熱を除去するため、センス抵抗にはヒートシンクを使用するか、大きな銅の領域と抵抗パッドを組み合わせ使用し、可能な限り多くのヒートシンクを行う必要があります。電源オンの後で、時間の経過とともに読み取り値がドリフトする場合、通常はセンス抵抗の過熱が原因です。

### 10.2 レイアウト例

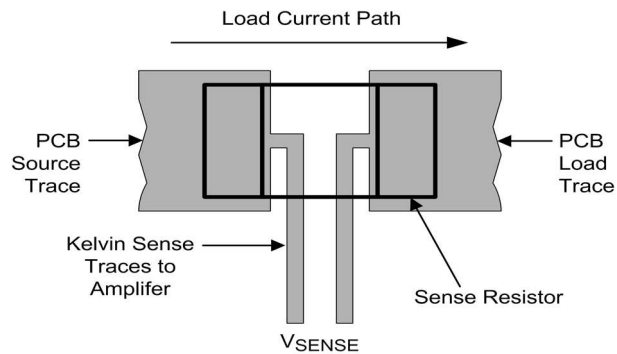


図 10-1. センス抵抗へのケルビンまたは 4 線式接続

## 11 デバイスおよびドキュメントのサポート

### 11.1 デバイス サポート

#### 11.1.1 開発サポート

[LMP8480/1 PSPICE モデル](#)

[LMP8480/1 TINA リファレンス デザイン](#)

[TINA-TI SPICE ベースのアナログ シミュレーション プログラム](#)

[LMP8480/1 評価ボード製品ページ](#)

[LMP8480/1 評価ボード マニュアル](#)

### 11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 11.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 11.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 11.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 11.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

## 12 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

### Changes from Revision E (February 2017) to Revision F (May 2026) Page

- ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... 1

### Changes from Revision D (April 2016) to Revision E (February 2017) Page

- 「特長」の最後の箇条書き項目を削除..... 1
- 「デバイス比較表」から LMP8480-H の行を削除 ..... 3
- 「ピンの機能」表で、ピン 6 を REFA から REFB に、ピン 7 を REFB から REFA に変更 ..... 4
- 「熱に関する情報」表から NCQ の列を削除 ..... 6
- 「基本的な接続」セクションの図 22 で、双方向を単方向に変更 ..... 14

### Changes from Revision C (September 2015) to Revision D (April 2016) Page

- 「代表的なアプリケーション回路図」を変更し、RSN と RSP のラベルを交換 ..... 1
- 「電気的特性」表の条件を変更 ..... 6
- 「電気的特性」表の R<sub>OUT</sub> パラメータに単位を追加 ..... 6
- 「概要」セクションの最初の段落を変更 ..... 12

### Changes from Revision B (December 2014) to Revision C (September 2015) Page

- LMP8480 および LMP8481 の WSON パッケージ オプションを削除..... 1
- LMP8480 および LMP8481 の -F バージョン (50x ゲイン) を削除..... 3
- LMP8480 および LMP8481 の WSON パッケージ オプションを削除..... 4

### Changes from Revision A (August 2012) to Revision B (December 2014) Page

- 「ピン構成および機能」セクション、「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加 ..... 1

## 13 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">LMP8480MME-S/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AY8A
<a href="#">LMP8480MME-T/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AV8A
<a href="#">LMP8480MMX-S/NOPB</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AY8A
<a href="#">LMP8480MMX-S/NOPB.A</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AY8A
<a href="#">LMP8480MMX-T/NOPB</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AV8A
<a href="#">LMP8480MMX-T/NOPB.A</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AV8A
<a href="#">LMP8481MM-H/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AH9A
<a href="#">LMP8481MM-T/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AT9A
<a href="#">LMP8481MME-H/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AH9A
<a href="#">LMP8481MME-T/NOPB</a>	Obsolete	Production	VSSOP (DGK)   8	-	-	Call TI	Call TI	-40 to 125	AT9A
<a href="#">LMP8481MMX-H/NOPB</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AH9A
<a href="#">LMP8481MMX-H/NOPB.A</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AH9A
<a href="#">LMP8481MMX-S/NOPB</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AA9A
<a href="#">LMP8481MMX-S/NOPB.A</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AA9A
<a href="#">LMP8481MMX-T/NOPB</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AT9A
<a href="#">LMP8481MMX-T/NOPB.A</a>	Active	Production	VSSOP (DGK)   8	3500   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AT9A

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF LMP8480, LMP8481 :**

- Automotive : [LMP8480-Q1](#), [LMP8481-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMP8480MMX-S/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMP8480MMX-T/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMP8481MMX-H/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMP8481MMX-S/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMP8481MMX-T/NOPB	VSSOP	DGK	8	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

## TAPE AND REEL BOX DIMENSIONS



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMP8480MMX-S/NOPB	VSSOP	DGK	8	3500	356.0	356.0	35.0
LMP8480MMX-T/NOPB	VSSOP	DGK	8	3500	356.0	356.0	35.0
LMP8481MMX-H/NOPB	VSSOP	DGK	8	3500	356.0	356.0	35.0
LMP8481MMX-S/NOPB	VSSOP	DGK	8	3500	356.0	356.0	35.0
LMP8481MMX-T/NOPB	VSSOP	DGK	8	3500	356.0	356.0	35.0

# DGK0008A



# PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4214862/A 04/2023

**NOTES:**

PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.

# EXAMPLE BOARD LAYOUT

DGK0008A

™ VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 15X



SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

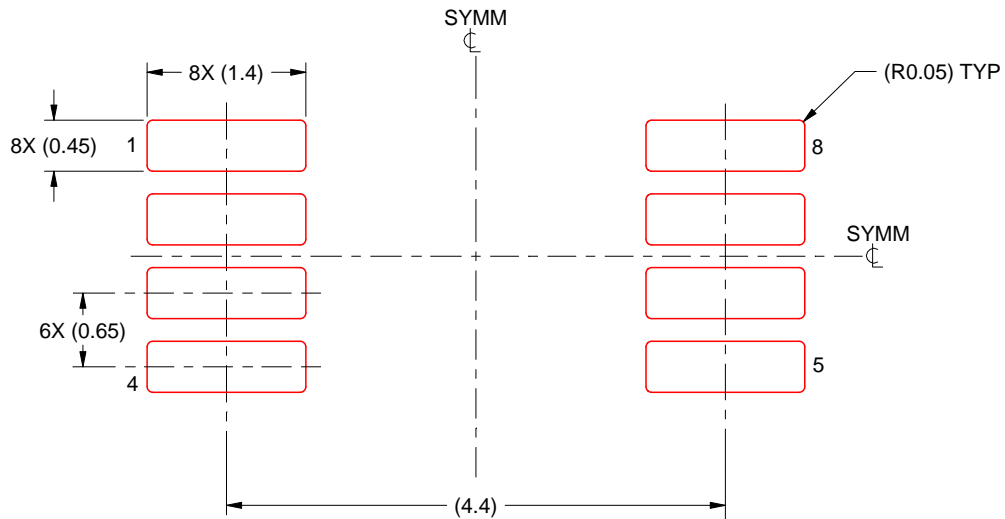
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

# EXAMPLE STENCIL DESIGN

DGK0008A

<sup>TM</sup> VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月