LP5866 4 × 18 LED マトリクス・ドライバ、8 ビット・アナログおよび 8/16 ビット PWM 調光付き

1 特長

- LED マトリクスのトポロジ:
  - 72 の LED ドットのための 4 のスキャン スイッチを備えた 18 の定電流シンク
  - 1～4 に構成できるスキャン スイッチ
- 動作電圧範囲:
  - V_{CC}/V_{LED} 範囲:2.7V ～ 5.5V
  - 1.8V、3.3V、5V 互換のロジック ピン
- 18 個の高精度定電流シンク:
  - 電流シンクあたり 0.1mA～50mA (V_{CC} ≥ 3.3V)
  - デバイス間誤差:±5%
  - チャネル間誤差:±5%
  - 位相シフトによる過渡電力の平衡化
- 極めて低い消費電力:
  - シャットダウン モード:EN = Low のとき、I_{CC} ≤ 2µA
  - スタンバイ モード:I_{CC} ≦ 10µA (EN = High かつ CHIP_EN = 0 (データ保持) 時)
  - アクティブ モード:I_{CC} = 3mA (代表値、チャネル電流 = 5mA)
- 柔軟な調光オプション:
  - 各 LED ドットを個別にオン / オフ制御
  - アナログ調光法 (電流ゲイン制御)
    - すべての LED ドットに対するグローバル 3 ビット最大電流 (MC) 設定
    - 3 グループの 7 ビット カラー電流 (CC) 設定 (赤、緑、青)
    - 各 LED ドットに対する個別の 8 ビット ドット電流 (DC) 設定
  - 可聴ノイズが発生しない周波数を使った PWM 調光
    - すべての LED ドットに対するグローバル 8 ビット PWM 調光法
    - LED ドットを任意に割り当てるための 3 つのプログラム可能な 8 ビット PWM 調光法グループ
    - 各 LED ドットに対する個別の 8 ビットまたは 16 ビット PWM 調光法
- データ通信量を最小限に抑えるための完全にアドレス指定可能な SRAM
- 個別の LED ドット開放 / 短絡検出
- ゴースト除去および低輝度補償機能
- インターフェイス オプション
  - 1MHz (最大値) の I^2C インターフェイス (IFS = Low 時)
  - 12MHz (最大値) の SPI (IFS = High 時)

2 アプリケーション

- LED アニメーションおよび表示:
  - キーボード、マウス、ゲーム用アクセサリ
  - 大型およびスマート家電
  - スマート・スピーカ、有線 / 無線スピーカ
  - オーディオ・ミキサ、DJ 機器、放送
  - アクセス機器、スイッチ、サーバー
- 光学モジュールの定電流シンク

3 説明

電子機器がスマート化するにつれて、アニメーションと表示のためにより多くの LED を使う必要性が高まっており、小さなデバイス サイズでユーザー体験を向上させる高性能 LED マトリクスドライバが求められています。

LP586x デバイスは、高性能 LED マトリクス ドライバ ファミリです。本デバイスは N × 18 の LED ドットまたは N × 6 の RGB LED をサポートするための N 個 (N = 1/2/4/6/8/11) のスイッチング MOSFET を備えた 18 個の定電流シンクを内蔵しています。LP5864 は、最大 72 の LED ドットまたは 24 の RGB LED のための 4 つの MOSFET を内蔵しています。

LP5864 はアナログ調光法と PWM 調光法の両方をサポートしています。アナログ調光法の場合、各 LED ドットを 256 ステップで調整できます。PWM 調光法の場合、内蔵の 8 ビットまたは 16 ビット構成可能 PWM ジェネレータが、滑らかで可聴ノイズの発生しない調光制御を実現します。各 LED ドットを 8 ビット グループ PWM に任意に割り当てることで、調光制御をまとめて行うこともできます。

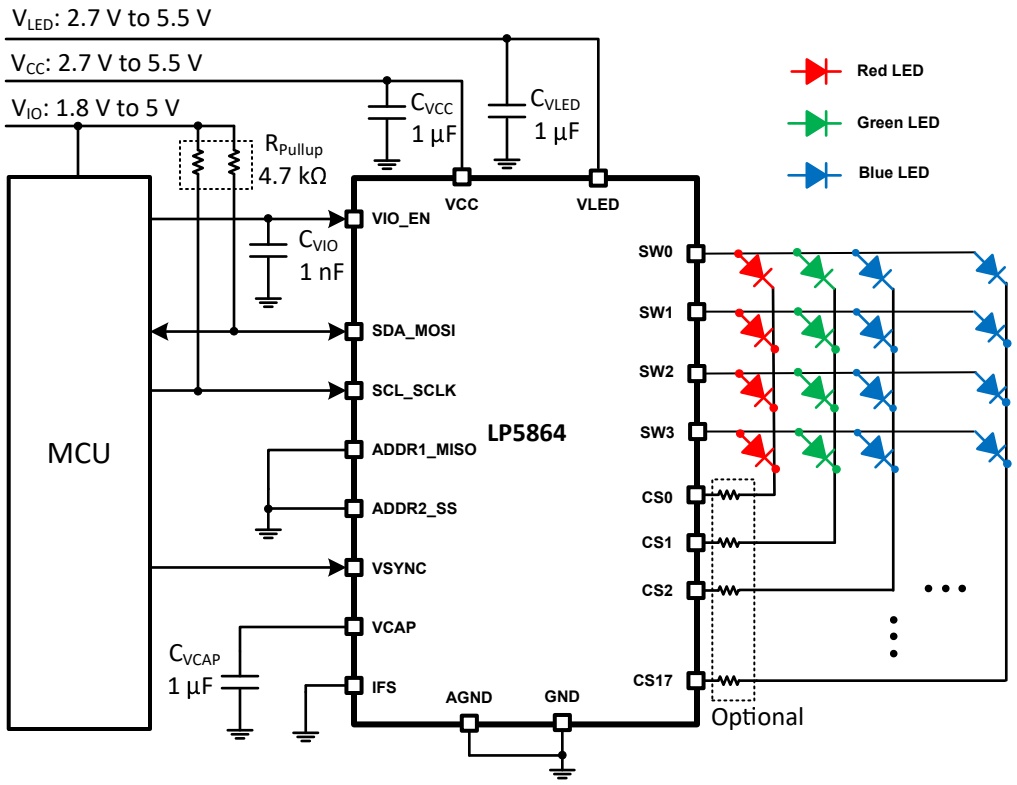
LP5864 デバイスは、データ通信量を最小限に抑えるために、完全にアドレス指定可能な SRAM を実装しています。上側と下側のゴーストを除去するため、ゴースト キャンセル回路を内蔵しています。LP5864 は LED 開放 / 短絡検出機能もサポートしています。LP5864 では、1MHz (最大値) の I^2C と 12MHz (最大値) の SPI が使用できます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
LP5864	RSM (VQFN、32)	4mm × 4mm

(1) 詳細については、セクション 12 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



概略回路図

Copyright © 2026 Texas Instruments Incorporated

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 関連製品.....4
5 ピン構成および機能.....5
6 仕様.....7
6.1 絶対最大定格.....7
6.2 ESD 定格.....7
6.3 推奨動作条件.....7
6.4 熱に関する情報.....7
6.5 電気的特性.....8
6.6 タイミング要件.....10
6.7 代表的特性.....13
7 詳細説明.....15
7.1 概要.....15
7.2 機能ブロック図.....15
7.3 機能説明.....15
7.4 デバイスの機能モード.....25
7.5 プログラミング.....27
8 レジスタ マップ.....31
9 アプリケーションと実装.....40
9.1 使用上の注意.....40
9.2 代表的なアプリケーション.....40
9.3 電源に関する推奨事項.....43
9.4 レイアウト.....43
10 デバイスおよびドキュメントのサポート.....45
10.1 ドキュメントの更新通知を受け取る方法.....45
10.2 サポート・リソース.....45
10.3 商標.....45
10.4 静電気放電に関する注意事項.....45
10.5 用語集.....45
11 改訂履歴.....45
12 メカニカル、パッケージ、および注文情報.....46

Copyright © 2026 Texas Instruments Incorporated

4 関連製品

部品番号	材料	LED ドット番号	パッケージ (2)	ソフトウェア互換
LP5861	LP5861RSMR	18 × 1 = 18	VQFN-32	あり
LP5862	LP5862RSMR	18 × 2 = 36	VQFN-32	
	LP5862DBTR		TSSOP-38	
LP5864	LP5864RSMR	18 × 4 = 72	VQFN-32	
	LP5864MRSMR(1)			
LP5866	LP5866RKPR	18 × 6 = 108	VQFN-40	
	LP5866DBTR		TSSOP-38	
	LP5866MDBTR(1)			
LP5868	LP5868RKPR	18 × 8 = 144	VQFN-40	
LP5860	LP5864RKPR	18 × 11 = 198	VQFN-40	
	LP5864MRKPR(1)			

(1) -55℃～約 125℃の動作時周囲温度をサポートする拡張温度デバイス
(2) 同じパッケージのものはハードウェア互換です。

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

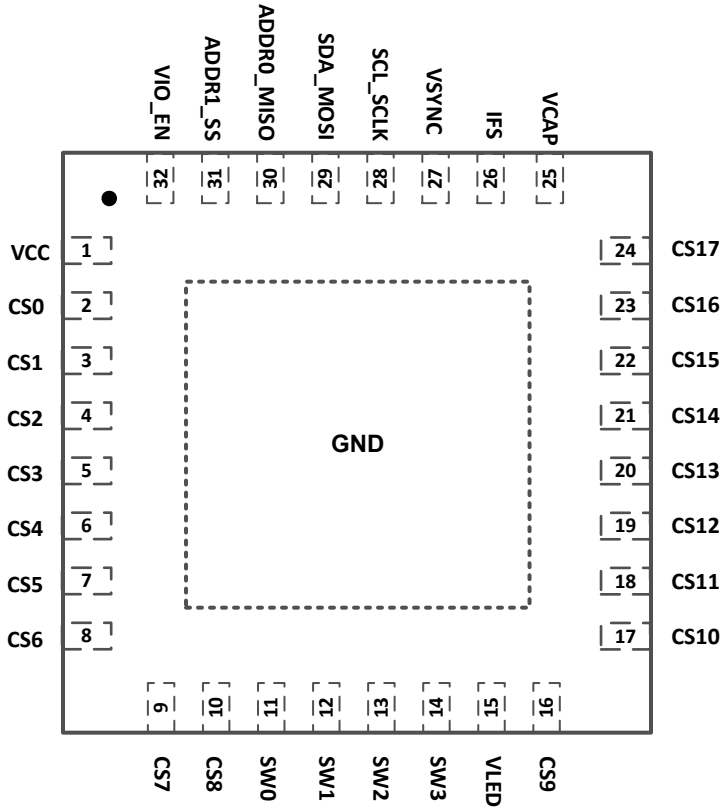


図 5-1. LP5864 RSM パッケージ 32 ピン VQFN (露出サーマル パッド付き) 上面図

表 5-1. ピンの機能

ピン		タイプ[1]	説明
番号	名称		
1	VCC	電源	デバイスの電源。1µF のコンデンサを、このピンと GND との間に、本デバイスにできるだけ近付けて配置する必要があります。
2	CS0	O	電流シンク 0。このピンを使用しない場合、フローティングのままにする必要があります。
3	CS1	O	電流シンク 1。このピンを使用しない場合、フローティングのままにする必要があります。
4	CS2	O	電流シンク 2。このピンを使用しない場合、フローティングのままにする必要があります。
5	CS3	O	電流シンク 3。このピンを使用しない場合、フローティングのままにする必要があります。
6	CS4	O	電流シンク 4。このピンを使用しない場合、フローティングのままにする必要があります。
7	CS5	O	電流シンク 5。このピンを使用しない場合、フローティングのままにする必要があります。
8	CS6	O	電流シンク 6。このピンを使用しない場合、フローティングのままにする必要があります。
9	CS7	O	電流シンク 7。このピンを使用しない場合、フローティングのままにする必要があります。
10	CS8	O	電流シンク 8。このピンを使用しない場合、フローティングのままにする必要があります。
11	SW0	O	0 のハイサイド PMOS スイッチ出力。このピンを使用しない場合、フローティングのままにする必要があります。
12	SW1	O	1 のハイサイド PMOS スイッチ出力。このピンを使用しない場合、フローティングのままにする必要があります。
13	SW2	O	2 のハイサイド PMOS スイッチ出力。このピンを使用しない場合、フローティングのままにする必要があります。
14	SW3	O	3 のハイサイド PMOS スイッチ出力。このピンを使用しない場合、フローティングのままにする必要があります。

Copyright © 2026 Texas Instruments Incorporated

表 5-1. ピンの機能 (続き)

ピン		タイプ(1)	説明
番号	名称		
15	VLED	電源	ハイサイド スイッチの電源入力
16	CS9	O	電流シンク 9。このピンを使用しない場合、フローティングのままにする必要があります。
17	CS10	O	電流シンク 10。このピンを使用しない場合、フローティングのままにする必要があります。
18	CS11	O	電流シンク 11。このピンを使用しない場合、フローティングのままにする必要があります。
19	CS12	O	電流シンク 12。このピンを使用しない場合、フローティングのままにする必要があります。
20	CS13	O	電流シンク 13。このピンを使用しない場合、フローティングのままにする必要があります。
21	CS14	O	電流シンク 14。このピンを使用しない場合、フローティングのままにする必要があります。
22	CS15	O	電流シンク 15。このピンを使用しない場合、フローティングのままにする必要があります。
23	CS16	O	電流シンク 16。このピンを使用しない場合、フローティングのままにする必要があります。
24	CS17	O	電流シンク 17。このピンを使用しない場合、フローティングのままにする必要があります。
25	VCAP	O	内部 LDO 出力。このピンと GND との間に 1μF のコンデンサを接続する必要があります。そのコンデンサは、本デバイスのできるだけ近くに配置します。
26	IFS	I	インターフェイス タイプの選択。IFS を Low にすると、I^2C が選択されます。IFS を High にすると、SPI が選択されます。VIO ピンと RBOOT ピンとの間に抵抗を接続する必要があります。
27	VSYNC	I	ディスプレイ モード 2 およびモード 3 の外部同期信号
28	SCL_SCLK	I	I^2C クロック入力または SPI クロック入力。I^2C として構成する場合、VIO にプルアップします。
29	SDA_MOSI	I/O	I^2C データ入力または SPI リーダー出力フォロワー入力。I^2C として構成する場合、VIO にプルアップします。
30	ADDR0_MISO	I/O	I^2C アドレス選択 0 または SPI リーダー入力フォロワー出力
31	ADDR1_SS	I	I^2C アドレス選択 1 または SPI フォロワー選択
32	VIO_EN	電源、I	デジタル回路とチップ イネーブルの電源。1nF のコンデンサを、このピンと GND との間に、本デバイスにできるだけ近付けて配置する必要があります。
露出したサーマル パッド	GND	グランド	共通グランド プレーン

(1) I = 入力、O = 出力、I/O = 双方向

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
V_{CC} / V_{LED} / VIO / EN / CS / SW / SDA / SCL / SCLK / MOSI / MISO / SS / ADDR0 / ADDR1 / VSYNC / IFS の電圧		-0.3	6	V
VCAP の電圧		-0.3	2	V
T_J	接合部温度	-55	150	°C
T_{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±3000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン(2)	±1000	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{CC} の入力電圧	電源電圧	2.7		5.5	V
V_{LED} の入力電圧	LED 電源	2.7		5.5	V
VIO_EN の入力電圧		1.65		5.5	V
SDA / SCL / SCLK / MOSI / MISO / SS / ADDRx / VSYNC / IFS の電圧				VIO	V
T_A	動作時周囲温度	-40		85	°C
T_A	動作時の周囲温度 - LP5860MRKPR、LP5864MRSMR、LP5866MDBTR のみ	-55		125	°C

6.4 熱に関する情報

熱評価基準		LP5860、LP5868、LP5866 RKP (VQFN) 40 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	31.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	22.9	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	12.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.3	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	12.0	°C/W

Copyright © 2026 Texas Instruments Incorporated

熱評価基準		LP5860、LP5868、LP5866 RKP (VQFN) 40 ピン	単位
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	3.5	℃/W

6.5 電気的特性

V_{CC} = 3.3V、V_{LED} = 3.8V、VIO = 1.8V、T_A = -40℃～+85℃ (LP5860MRKPR、LP5864MRKPR、LP5866MDBTR は T_A = -55℃～+125℃)、標準値は T_A = 25℃での値 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
V_{CC}	デバイス電源電圧		2.7		5.5	V
V_{UVR}	低電圧再起動	V_{CC} を立ち上げ、テスト モード			2.5	V
V_{UVF}	低電圧シャットダウン	V_{CC} を立ち下げ、テスト モード	1.9			V
V_{UV_HYS}	低電圧シャットダウン、ヒステリシス			0.3		V
V_{CAP}	内部 LDO 出力	V_{CC} = 2.7V ～ 5.5V		1.78		V
I_{CC}	シャットダウン時の電源電流 ($I_{SHUTDOWN}$)	V_{EN} = 0V、CHIP_EN = 0 (ビット)、V_{CC} と V_{LED} からの総電流を測定		0.1	1	µA
	スタンバイ時の電源電流 ($I_{STANDBY}$)	V_{EN} = 3.3V、CHIP_EN = 0 (ビット)、V_{CC} と V_{LED} からの総電流を測定		5.5	10	µA
	アクティブ モードの電源電流 (I_{NORMAL})	V_{EN} = 3.3V、CHIP_EN = 1 (ビット)、すべてのチャネルの I_{OUT} = 5mA (MC = 1、CC = 127、DC = 256)、V_{CC} からの電流を測定		4.3	6	mA
V_{LED}	LED 電源		2.7		5.5	V
V_{VIO}	VIO 電源		1.65		5.5	V
I_{VIO}	VIO 電源電流	インターフェイス アイドル			5	µA
出力段						
I_{CS}	定電流シンク出力範囲 (CS0～CS17)	2.7V ≦ V_{CC} < 3.3V、PWM = 100%	0.1		40	mA
		V_{CC} ≧ 3.3V、PWM = 100%	0.1		50	mA
I_{LKG}	リーク電流 (CS0～CS17)	チャネルはオフ、up_deghost = 0、V_{CS}=5V		0.1	1	µA
I_{ERR_DD}	デバイス間の電流誤差、I_{ERR_DD} = (I_{AVE} - I_{SET}) / I_{SET} × 100%	すべてのチャネルがオン。電流を 0.1mA に設定。MC = 0、CC = 42、DC = 25、PWM = 100%	-7		7	%
		すべてのチャネルがオン。電流を 1mA に設定。MC = 2、CC = 127、DC = 25、PWM = 100%	-5		5	%
		すべてのチャネルがオン。電流を 10mA に設定。MC = 2、CC = 127、DC = 255、PWM = 100%	-3.5		3.5	%
		すべてのチャネルがオン。電流を 25mA に設定。MC=7、CC=64、DC=255、PWM=100%	-3.5		3.5	%
		すべてのチャネルがオン。電流を 50mA に設定。MC = 7、CC = 127、DC = 255、PWM = 100%	-3		3	%

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{CC} = 3.3V、V_{LED} = 3.8V、VIO = 1.8V、T_A = -40℃～+85℃ (LP5860MRKPR、LP5864MRKPR、LP5866MDBTR は T_A = -55℃～+125℃)、標準値は T_A = 25℃での値 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{ERR_CC}	チャネル間の電流誤差、I_{ERR_CC} = (I_{OUTX} - I_{AVE}) / I_{AVE} × 100%	すべてのチャネルがオン。電流を 0.1mA に設定。MC = 0、CC = 42、DC = 25、PWM = 100%	-5.5		5.5	%
		すべてのチャネルがオン。電流を 1mA に設定。MC = 2、CC = 127、DC = 25、PWM = 100%	-5		5	%
		すべてのチャネルがオン。電流を 10mA に設定。MC = 2、CC = 127、DC = 255、PWM = 100%	-4		4	%
		すべてのチャネルがオン。電流を 25mA に設定。MC = 7、CC = 64、DC = 255、PWM = 100%	-3.5		3.5	%
		すべてのチャネルがオン。電流を 50mA に設定。MC = 7、CC = 127、DC = 255、PWM = 100%	-3		3	%
f_{PWM}	LED PWM 周波数	PWM_Fre = 1、PWM = 100%		62.5		KHz
		PWM_Fre = 0、PWM = 100%		125		KHz
V_{SAT}	出力飽和電圧	I_{OUT} = 50mA、LED 電流が 5% 低下した際の出力電圧の低下			0.45	V
		I_{OUT} = 30mA、LED 電流が 5% 低下した際の出力電圧の低下			0.4	V
		I_{OUT} = 10mA、LED 電流が 5% 低下した際の出力電圧の低下			0.35	V
R_{SW}	ハイサイド PMOS オン抵抗	V_{LED} = 2.7V、I_{SW} = 200mA		450	550	mΩ
		V_{LED} = 2.7V、I_{SW} = 200mA、LP5860MRKPR と LP5864MRSMR		450	570	mΩ
		V_{LED} = 3.8V、I_{SW} = 200mA		380	500	mΩ
		V_{LED} = 3.8V、I_{SW} = 200mA、LP5860MRKPR と LP5864MRSMR		380	520	mΩ
		V_{LED} = 5V、I_{SW} = 200mA		310	450	mΩ
		V_{LED} = 5V、I_{SW} = 200mA、LP5860MRKPR と LP5864MRSMR		310	490	mΩ
ロジック インターフェイス						
V_{LOGIC_IL}	Low レベル入力電圧、SDA、SCL、SCLK、MOSI、SS、ADDRx、VSYNC、IFS				0.3 x VIO	V
V_{LOGIC_IH}	High レベル入力電圧、SDA、SCL、SCLK、MOSI、SS、ADDRx、VSYNC、IFS		0.7 x VIO			V
V_{EN_IL}	EN ピンの Low レベル入力電圧				0.4	V
V_{EN_IH}	EN ピンの High レベル入力電圧	V_{CAP} パワーアップ時	1.4			V
I_{LOGIC_I}	入力電流、SDA、SCL、SCLK、MOSI、SS、ADDRx		-1		1	μA
V_{LOGIC_OL}	SDA、MISO の Low レベル出力電圧	I_{PULLUP} = 3mA			0.4	V
V_{LOGIC_OH}	MISO の High レベル出力電圧	I_{PULLUP} = -3mA	0.7 x VIO			V
保護回路						
V_{LOD_TH}	チャネル断線検出のスレッショルド			0.25		V

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 (続き)

V_{CC} = 3.3V、V_{LED} = 3.8V、VIO = 1.8V、T_A = -40℃～+85℃ (LP5860MRKPR、LP5864MRKPR、LP5866MDBTR は T_A = -55℃～+125℃)、標準値は T_A = 25℃での値 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{LSD_TH}	チャネル短絡検出のスレッショルド			V_{LED} - 1		V
T_{TSD}	サーマル シャットダウン接合部温度			150		°C
T_{HYS}	サーマル シャットダウン温度ヒステリシス			15		°C

6.6 タイミング要件

		最小値	公称値	最大値	単位
その他タイミング要件					
f_{OSC}	内部発振器の周波数		31.2		MHz
f_{OSC_ERR}	デバイス間の発振器周波数誤差	-3%		3%	
t_{POR_H}	UVLO 非アクティブからデバイス通常動作までの待機時間			500	µs
t_{CHIP_EN}	Chip_EN (レジスタ) = 1 の設定からデバイス通常動作までの待機時間			100	µs
t_{RISE}	LED 出力立ち上がり時間		10		ns
t_{FALL}	LED 出力立ち下がり時間		15		ns
t_{VSYNC_H}	VSYNC の最小 High レベル パルス幅	200			µs
SPI のタイミング要件					
f_{SCLK}	SPI クロック周波数			12	MHz
1	サイクル時間	83.3			ns
2	SS アクティブ リード時間	50			ns
3	SS アクティブ レグ時間	50			ns
4	SCLK Low 時間	36			ns
5	SCLK High 時間	36			ns
6	MOSI のセットアップ時間	20			ns
7	MOSI のホールド時間	20			ns
8	MISO のディセーブル時間			30	ns
9	MISO のデータ有効時間			35	ns
10	SS 非アクティブ時間	50			ns
C_b	バス容量	5		40	pF
I²C 標準モードのタイミング要件					
f_{SCL}	I²C クロック周波数	0		100	KHz
1	(繰り返し) START 条件のホールド時間	4			µs
2	クロック Low 時間	4.7			µs
3	クロック High 時間	4			µs
4	反復開始条件のセットアップ時間	4.7			µs
5	データ ホールド時間	0			µs
6	データ セットアップ時間	250			ns
7	SDA および SCL の立ち上がり時間			1000	ns
8	SDA および SCL の立ち下がり時間			300	ns
9	停止条件のセットアップ時間	4			µs
10	停止条件と開始条件の間のバス フリー時間	4.7			µs
I²C ファースト モードのタイミング要件					

Copyright © 2026 Texas Instruments Incorporated

6.6 タイミング要件 (続き)

		最小値	公称値	最大値	単位
f_{SCL}	I²C クロック周波数	0		400	KHz
1	(繰り返し) START 条件のホールド時間	0.6			µs
2	クロック Low 時間	1.3			µs
3	クロック High 時間	0.6			µs
4	反復開始条件のセットアップ時間	0.6			µs
5	データ ホールド時間	0			µs
6	データ セットアップ時間	100			ns
7	SDA および SCL の立ち上がり時間			300	ns
8	SDA および SCL の立ち下がり時間			300	ns
9	停止条件のセットアップ時間	0.6			µs
10	停止条件と開始条件の間のバス フリー時間	1.3			µs
I²C ファースト モード プラスのタイミング要件					
f_{SCL}	I²C クロック周波数	0		1000	KHz
1	(繰り返し) START 条件のホールド時間	0.26			µs
2	クロック Low 時間	0.5			µs
3	クロック High 時間	0.26			µs
4	反復開始条件のセットアップ時間	0.26			µs
5	データ ホールド時間	0			µs
6	データ セットアップ時間	50			ns
7	SDA および SCL の立ち上がり時間			120	ns
8	SDA および SCL の立ち下がり時間			120	ns
9	停止条件のセットアップ時間	0.26			µs
10	停止条件と開始条件の間のバス フリー時間	0.5			µs

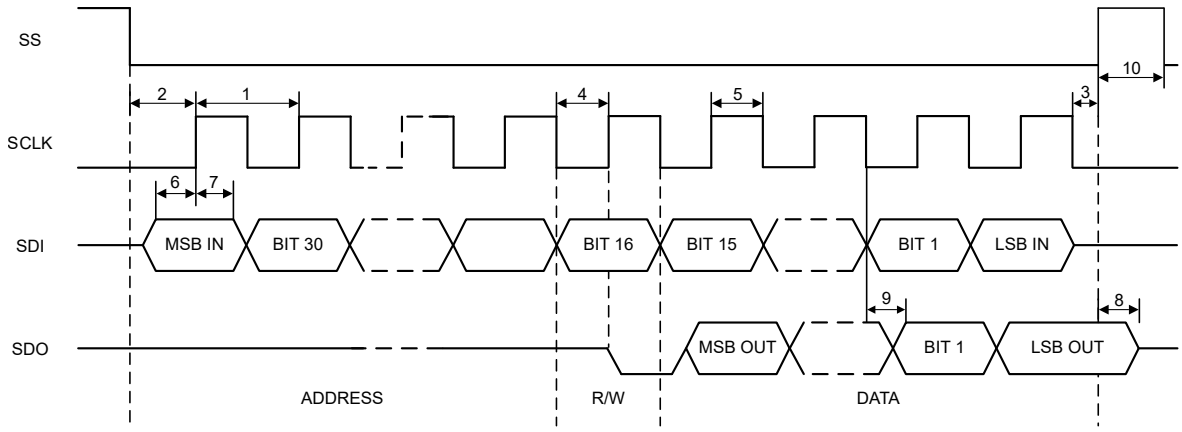


図 6-1. SPI タイミング パラメータ

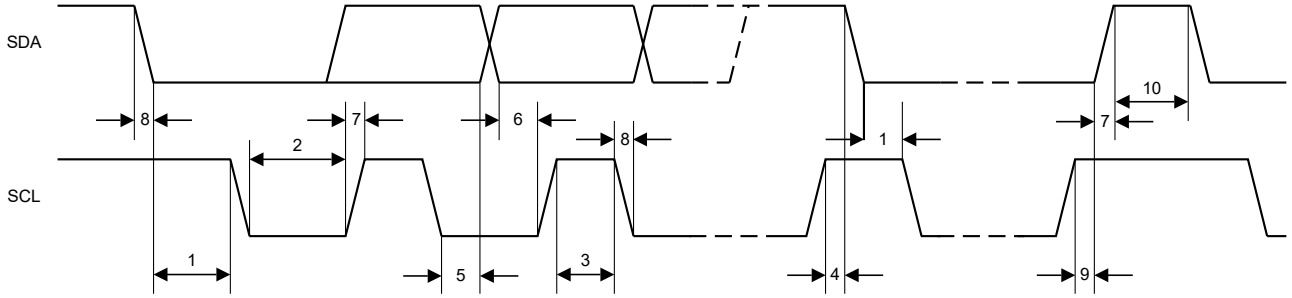


図 6-2. I²C のタイミングパラメータ

Copyright © 2026 Texas Instruments Incorporated

6.7 代表的特性

特に記述のない限り、代表的特性は全周囲温度範囲 (LP5860MRKPR、LP5864MRSMR、LP5866MDBTR の場合は –55℃ < T_A < +125℃、その他のデバイスの場合は –40℃ < T_A < +85℃)、V_{CC} = 3.3V、V_{IO} = 3.3V、V_{LED} = 5V、I_{LED_Peak} = 50mA、C_{VLED} = 1µF、C_{VCC} = 1µF。

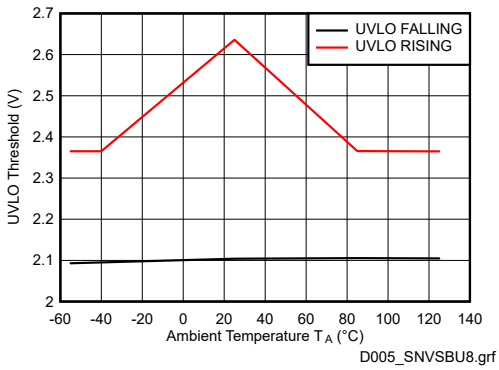


図 6-3. V_{CC} UVLO の立ち上がりおよび立ち下がりスレッショルド

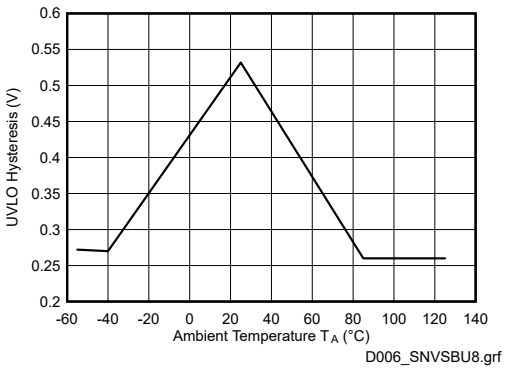


図 6-4. V_{CC} UVLO のヒステリシス

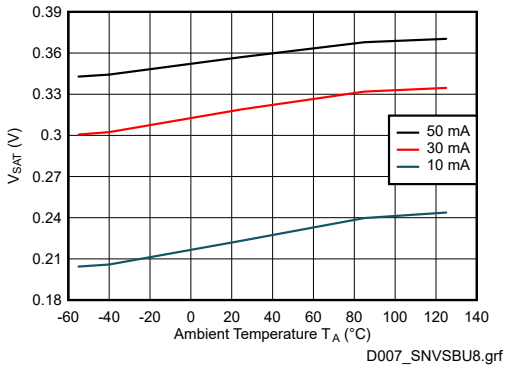


図 6-5. V_{SAT} と温度との関係

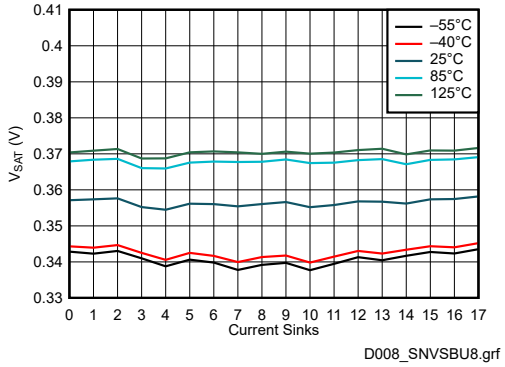


図 6-6. V_{SAT} と電流シンクとの関係 (50mA)

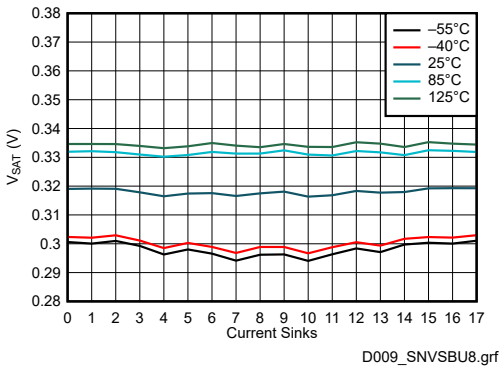


図 6-7. V_{SAT} と電流シンクとの関係 (30mA)

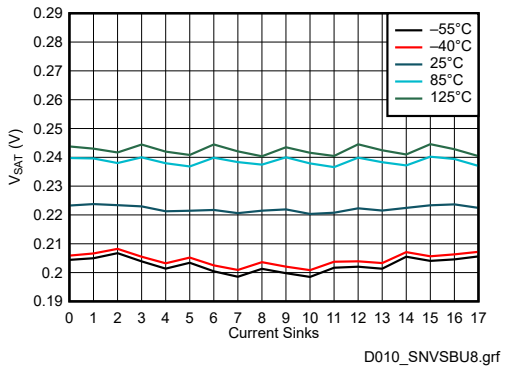
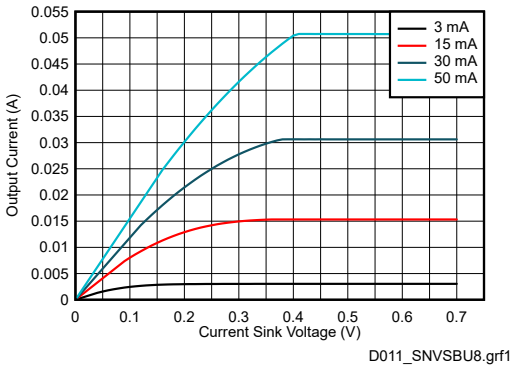


図 6-8. V_{SAT} と電流シンクとの関係 (10mA)

Copyright © 2026 Texas Instruments Incorporated

6.7 代表的特性 (続き)

特に記述のない限り、代表的特性は全周囲温度範囲 (LP5860MRKPR、LP5864MRSMR、LP5866MDBTR の場合は –55℃ < T_A < +125℃、その他のデバイスの場合は –40℃ < T_A < +85℃)、V_{CC} = 3.3V、V_{IO} = 3.3V、V_{LED} = 5V、I_{LED_Peak} = 50mA、C_{VLED} = 1µF、C_{VCC} = 1µF。



T_A = 25℃

図 6-9. 電流シンク電圧と電流との関係

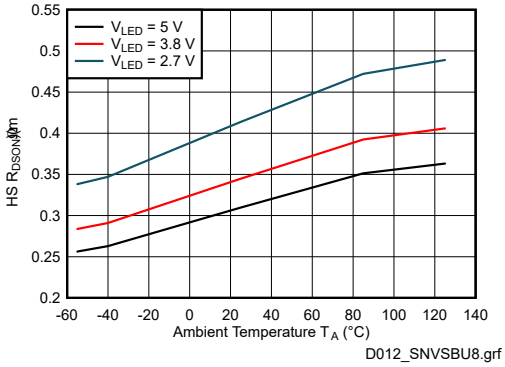


図 6-10. ハイサイド スイッチの R_{DSON}

Copyright © 2026 Texas Instruments Incorporated

7 詳細説明

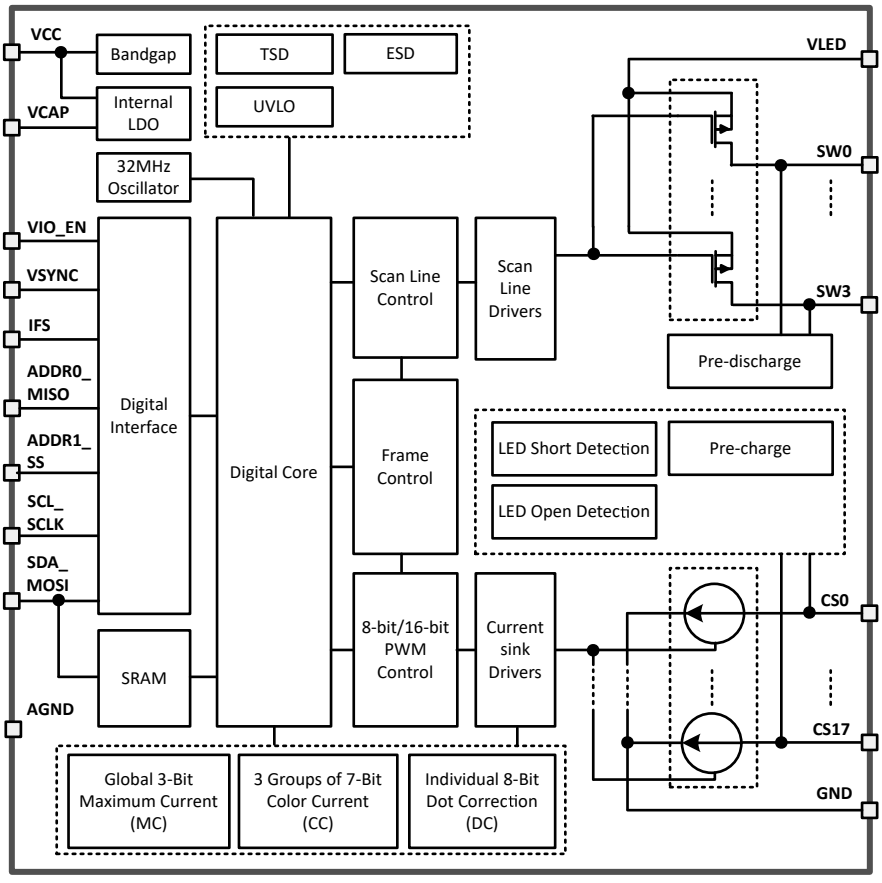
7.1 概要

LP5864 は、4 × 18 LED マトリクス ドライバです。本デバイスは 4 のスイッチング FET と 18 の定電流シンクを内蔵しています。1 つの LP5864 デバイスは、時分割多重マトリクス方式を使用して、最大 72 の LED ドットまたは 24 の RGB ピクセルを駆動できます。

LP5864 はアナログ調光法と PWM 調光法の両方をサポートしています。アナログ調光の場合、各 LED ドットの電流ゲインは、8 ビットのドット補正によって 256 段階に調整できます。PWM 調光の場合、各 LED ドットのための、20KHz を上回る、構成可能な 8 ビットまたは 16 ビット内蔵 PWM ジェネレータにより、滑らかで鮮明なアニメーション効果を可聴ノイズなしで実現できます。最小限のデータ トラフィックでグループ制御を実現するため、各 LED を 8 ビット グループ PWM に割り当てることもできます。

LP5864 デバイスは、完全にアドレス指定可能な SRAM を実装しています。本デバイスは、データ トラフィックを最小化するため、全 SRAM データ リフレッシュと部分的 SRAM データ更新を要求に応じてサポートします。LP5864 は、上側と下側の両方のゴーストを除去するため、ゴースト キャンセラ回路を実装しています。LP5864 は、高密度 LED ピクセルをサポートするため、低輝度補償技術も採用しています。LP5864 では、1MHz (最大値) の I^2C と 12MHz (最大値) の SPI の両方が使用できます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 時分割多重マトリクス

LP5864 デバイスは、最大 72 の LED ドットを 1 つのチップでサポートするため、時分割多重マトリクス方式を採用しています。本デバイスは、72 (18 × 4) の LED ドットまたは 24 (6 × 4) の RGB ピクセルを駆動するため、18 の電流シンクと 4

のスキャン ラインを内蔵しています。マトリクス制御方式では、本デバイスはライン 0 からライン 3 までを順にスキャンします (図 7-1 を参照)。個別アナログおよび PWM 調光をサポートするため、LED ドットごとに電流ゲインおよび PWM デューティ レジスタをプログラムできます。

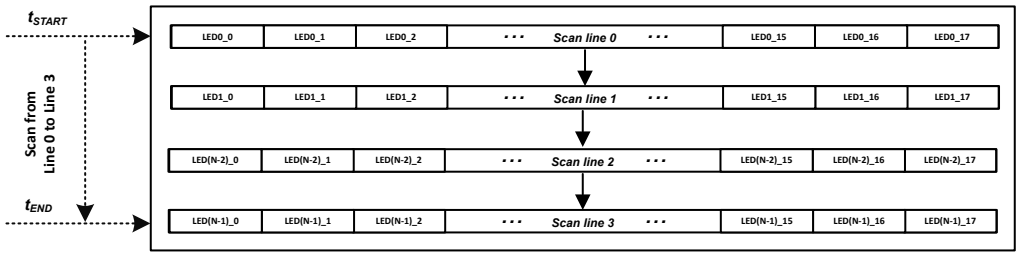


図 7-1. スキャン ライン制御方式

LP5864 デバイスは、4 のハイサイド P チャネル MOSFET (PMOS) を搭載しています。Dev_initial レジスタの「Max_Line_Num」を設定することで、アクティブなスキャン数 (1～4) を柔軟に設定できます。時分割多重マトリクスのタイミング シーケンスは、図 7-2 に従います。

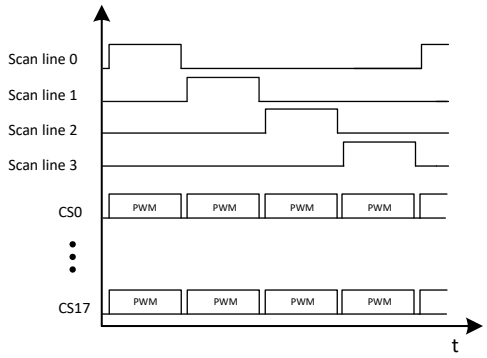


図 7-2. 時分割多重マトリクスのタイミング シーケンス

ライン スイッチングの 1 サイクル時間は以下のように計算できます。

$$t_{line_switch} = t_{PWM} + t_{SW_BLK} + 2 \times t_{phase_shift} \quad (1)$$

ここで:

- t_{PWM} は電流シンクのアクティブ時間であり、Dev_initial レジスタの「PWM_Fre」を設定することで、8µs (PWM 周波数を 125kHz に設定) または 16µs (PWM 周波数を 62.5kHz に設定) となります。
- t_{SW_BLK} はスイッチのブランク時間であり、Dev_config1 レジスタの「SW_BLK」を設定することで、1µs または 0.5µs となります。
- t_{phase_shift} は PWM 位相シフト時間であり、Dev_config1 レジスタの「PWM_Phase_Shift」を設定することで、0 または 125ns となります。

1 つのサブ周期全体の表示時間は t_{sub_period} であり、式 2 を用いて計算できます。

$$t_{sub_period} = t_{line_switch} \times Scan_line\ \# \quad (2)$$

ここで:

- Scan_line# は、Dev_initial レジスタの「Max_Line_Num」によって決定されるスキャン ライン数です。

図 7-3 に、時分割多重マトリクス方式のタイミング図を示します。$t_{CS_ON_Shift}$ は、Dev_config1 レジスタの「CS_ON_Shift」ビットを設定することで決まる電流シンクのターンオン シフトです。

Copyright © 2026 Texas Instruments Incorporated

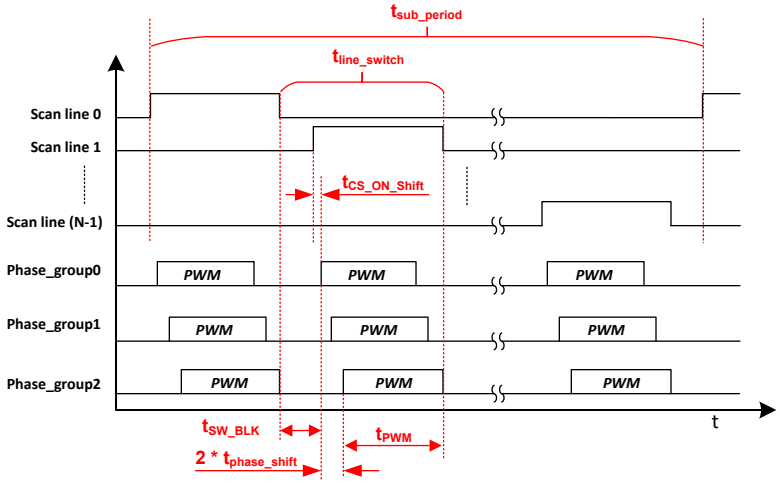


図 7-3. 時分割多重マトリクスのタイミング図

LP5864 デバイスには、マトリクス トポロジの副作用を解消するため、ゴースト除去機能と低輝度補償機能が実装されています。

- **ゴースト除去**:LED の予期しない弱いターンオンを防止するため、上側と下側の両方のゴースト除去機能が実装されています。
  - 上側_ゴースト除去:各スキャン ラインのオフ状態の間に、各スキャン ラインを放電します。Dev_config3 レジスタの「Up_Deghost」を設定することで、LP5864 はスキャン ライン スイッチを放電し、特定の電圧にクランプします。
  - 下側ゴースト除去:各スキャン ラインのオフ状態の間に、各電流シンク電圧をプリチャージします。ゴースト除去機能は、Dev_config3 レジスタの「Down_Deghost」によって調整できます。
- **低輝度補償**:低輝度条件での色シフトと不均一性を解消するため、3 組の補償機能が実装されています。この補償機能は、Dev_config2 レジスタの「Comp_Group1」、「Comp_Group2」、「Comp_Group3」によって行うことができます。
  - Compensation_group 1:CS0、CS3、CS6、CS9、CS12、CS15
  - Compensation_group 2:CS1、CS4、CS7、CS10、CS13、CS16
  - Compensation_group 3:CS2、CS5、CS8、CS11、CS14、CS17

7.3.2 アナログ調光法 (電流ゲイン制御)

LP5864 のアナログ調光は、電流ゲイン制御を設定することで行われます。各 LED の電流ゲインを制御する方法は複数あります。

- 外付け抵抗なしのグローバル 3 ビット最大電流 (MC) 設定
- 3 グループの 7 ビット色電流 (CC) 設定
- 個別 8 ビット ドット電流 (DC) 設定

グローバル 3 ビット最大電流 (MC) 設定

MC は、各電流シンクの最大電流 (I_{OUT_MAX}) を設定するために使用され、この電流が各 LED ドットの最大ピーク電流となります。MC は、3mA から 50mA までを 3 ビット (8 段階) で設定できます。本デバイスの起動時に、MC データはデフォルト値 (15mA) に設定されます。

データ リフレッシュ モード 1 では、新しいデータが更新された直後から MC データは有効です。モード 2 とモード 3 では、高速データ リフレッシュ時の MC データの予期しない変更を防止するため、すべてのチャネルがオフのときに MC データを変更する必要があり、Chip_en レジスタの「Chip_EN」ビットが 0 に設定されているときにのみ、新しい MC データが更新されます。そして、「Chip_EN」が 1 に戻った後、新しい MC データが有効になります。Dev_config3 の「Down_Deghost」と「Up_Deghost」は MC と同様の方法で機能します。

Copyright © 2026 Texas Instruments Incorporated

表 7-1. 最大電流 (MC) レジスタの設定

3 ビット MAXIMUM_CURRENT レジスタ		I_{OUT_MAX}
2 進	10 進	mA
000	0	3
001	1	5
010	2	10
011 (デフォルト)	3 (デフォルト)	15 (デフォルト)
100	4	20
101	5	30
110	6	40
111	7	50

3 グループの 7 ビット色電流 (CC) 設定

LP5864 デバイスは、3 つの色グループの出力電流を別々に調整できます。各色のために、本デバイスは「CC_Group1」、「CC_Group2」、「CC_Group3」に 7 ビットのデータを持っています。したがって、すべての色グループ電流は、最大出力電流 (I_{OUT_MAX}) の 0%～100% の範囲を 128 段階に調整できます。

18 の電流シンクは、次の 3 つの色グループに固定的に割り当てられています。

- CC グループ 1：CS0、CS3、CS6、CS9、CS12、CS15
- CC グループ 2：CS1、CS4、CS7、CS10、CS13、CS16
- CC グループ 3：CS2、CS5、CS8、CS11、CS14、CS17

表 7-2. 3 グループの 7 ビット色電流 (CC) 設定

7 ビット CC_GROUP1/CC_GROUP2/CC_GROUP3 レジスタ		I_{OUT_MAX} に対する出力電流の割合
2 進	10 進	%
000 0000	0	0
000 0001	1	0.79
000 0010	2	1.57
- - -	- - -	- - -
100 0000 (デフォルト)	64 (デフォルト)	50.4 (デフォルト)
- - -	- - -	- - -
111 1101	125	98.4
111 1110	126	99.2
111 1111	127	100

個別 8 ビット ドット電流 (DC) 設定

LP5864 は、DC 設定によるドット電流機能を使用して、各 LED の出力電流を個別に調整できます。本機能を使うと、LED の輝度の偏差を個別に調整できます。各出力の DC は 8 ビット深度で設定されるため、(I_{OUT_MAX} × CC / 127) の 0%～100% の範囲を 256 段階に調整できます。

表 7-3. 個別 8 ビット ドット電流 (DC) 設定

8 ビット DC レジスタ		(I_{OUT_MAX} × CC / 127) に対する出力電流の割合
2 進	10 進	%
0000 0000	0	0
0000 0001	1	0.39
0000 0010	2	0.78
- - -	- - -	- - -

Copyright © 2026 Texas Instruments Incorporated

表 7-3. 個別 8 ビット ドット電流 (DC) 設定 (続き)

8 ビット DC レジスタ		(I_{OUT_MAX} × CC / 127) に対する出力電流の割合
2 進	10 進	%
1000 0000 (デフォルト)	128 (デフォルト)	50.2 (デフォルト)
- - -	- - -	- - -
1111 1101	253	99.2
1111 1110	254	99.6
1111 1111	255	100

要約すると、式 3 は各電流シンクの電流ゲインを算出します。

$$I_{OUT}(mA) = I_{OUT_{MAX}} \times \frac{CC}{127} \times \frac{DC}{255} \quad (3)$$

時分割スキャン方式の場合、スキャン数が N であるとき、式 4 は各 LED ドットの平均電流 I_{AVG} を算出します。

$$I_{AVG}(mA) = \frac{I_{OUT}}{N} = I_{OUT_MAX} \times \frac{CC}{127} \times \frac{\frac{DC}{255}}{N} \quad (4)$$

7.3.3 PWM 調光

各 LED ドットの PWM デューティ サイクルを制御するには、複数の方法があります。

- ***各 LED ドットに個別の 8 ビット / 16 ビット PWM***

  すべての LED は、PWM デューティによって LED 輝度を変更するために使う個別の 8 ビットまたは 16 ビット PWM レジスタを備えています。LP5864 は、高いリフレッシュ レートで 16 ビット深度を実現するため、拡張スペクトラム PWM (ES-PWM) アルゴリズムを使用しており、これにより、高速カメラでのちらつきを防止できます。従来型の 8 ビット PWM と比較して、16 ビット PWM は LED アニメーション アプリケーションにおいて非常に高い調光分解能を実現するのに役立ちます。
- ***プログラム可能な 3 つの 8 ビット PWM 調光グループ***

  1～3 つのグループとして LED を選択するため、グループ PWM 制御が使われます。ここで、デューティ サイクルを制御するため、各グループは個別のレジスタを持っています。各 LED は、その LED が 3 つのグループのうちのいずれに所属するか、またはいずれのグループにも所属しないかを選択するため、LED_DOT_GROUP レジスタ (x = 0、1、…、19) の 2 つの選択ビットを持っています。
  - 00:どのグループにも所属しない。
  - 01:グループ 1 に所属する。
  - 10:グループ 2 に所属する。
  - 11:グループ 3 に所属する。
- ***グローバル調光のための 8 ビット PWM***

  グローバル PWM 制御機能はすべての LED に同時に作用します。

最終的な PWM デューティ サイクルは、以下のように計算できます。

PWM_Final(8 bit) = PWM_Individual(8 bit) × PWM_Group(8 bit) × PWM_ Global(8 bit) (5)

PWM_Final(16 bit) = PWM_Individual(16 bit) × PWM_Group(8 bit) × PWM_ Global(8 bit) (6)

LP5864 は 125kHz または 62.5kHz の PWM 出力周波数をサポートしています。PWM 周波数は、「Dev_initial」レジスタの「PWM_Fre」を設定することで選択されます。PWM 出力を生成するため、内蔵の 32MHz 発振器が使われます。発

振器の高精度設計（f_{OSC_ERR} ≤ ± 2%）により、複数の LP5864 デバイスを接続した場合でも、より良好な同期が可能になります。

同時にターンオンさせた際の電流オーバーシュートを防止するため、各電流シンクに PWM 位相シフト機能が実装されています。LED ドライバが同時に作動することがないため、前段の電源からのピーク負荷電流が大幅に減少します。この方式では、入力電流のリップルとセラミック コンデンサの可聴リンギングも低減されます。LED ドライバは、3 つの異なる位相にグループ化されています。Dev_config1 レジスタの「PWM_Phase_Shift」(デフォルトはオフ) を設定することで、LP5864 は t_{phase_shift} = 125ns のシフト時間 (図 7-4 を参照) に対応します。

- フェーズ 1：CS0、CS3、CS6、CS9、CS12、CS15
- フェーズ 2：CS1、CS4、CS7、CS10、CS13、CS16
- フェーズ 3：CS2、CS5、CS8、CS11、CS14、CS17

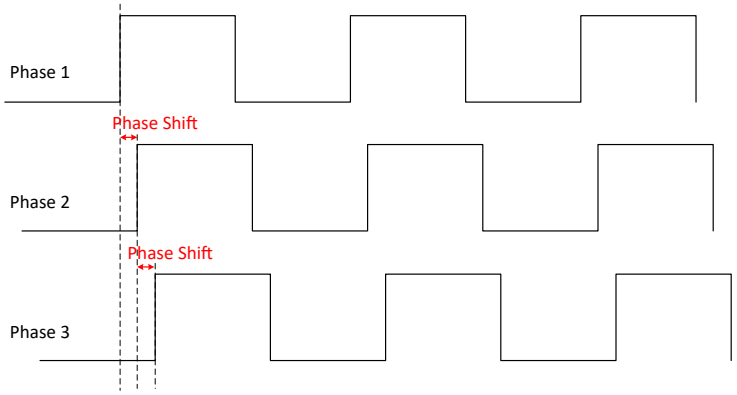


図 7-4. 位相シフト

ライン スイッチング時の大電流シンク出力リップルを防止するため、ラインがターンオンした後、1 クロック (PWM 周波数に応じて 62.5ns または 31.25ns) 遅れて電流シンクがターンオンするように設定できます (図 7-3 を参照)。この機能は、Dev_config1 レジスタの「CS_ON_Shift」で設定できます。

LP5864 では、Dev_config1 レジスタの「PWM_Scale_Mode」を使って、調光スケールを指数関数的 (ガンマ補整) と線形関数的のどちらかに設定できます。人間の目に優しい調光曲線が必要な場合、内蔵の固定指数スケールを使うことが簡単な方法です。特殊な調光曲線が必要な場合、線形スケールとソフトウェア補正を組み合わせて使うことを推奨します。LP5864 は、8 ビットおよび 16 ビット PWM 深度の、線形関数的調光曲線と指数関数的調光曲線の両方をサポートしています。図 7-5 に、8 ビット PWM 深度の例を示します。

Copyright © 2026 Texas Instruments Incorporated

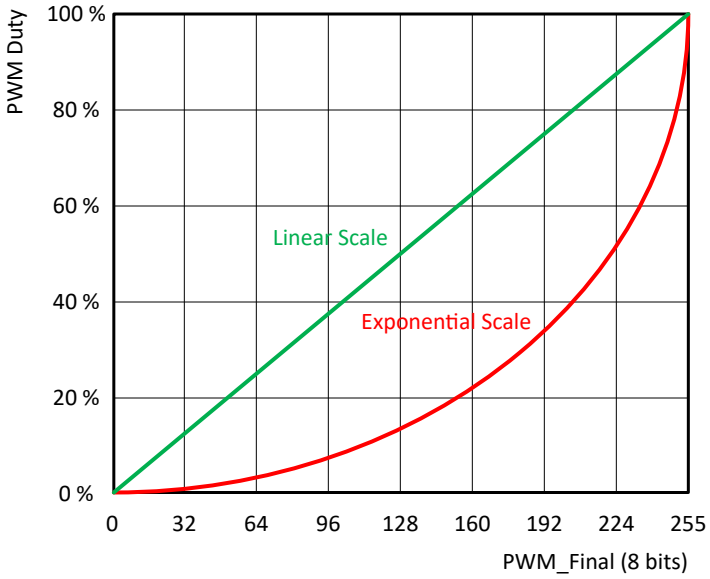


図 7-5. 線形および指数関数的調光曲線

要約すると、図 7-6 は PWM 制御方式を示しています。

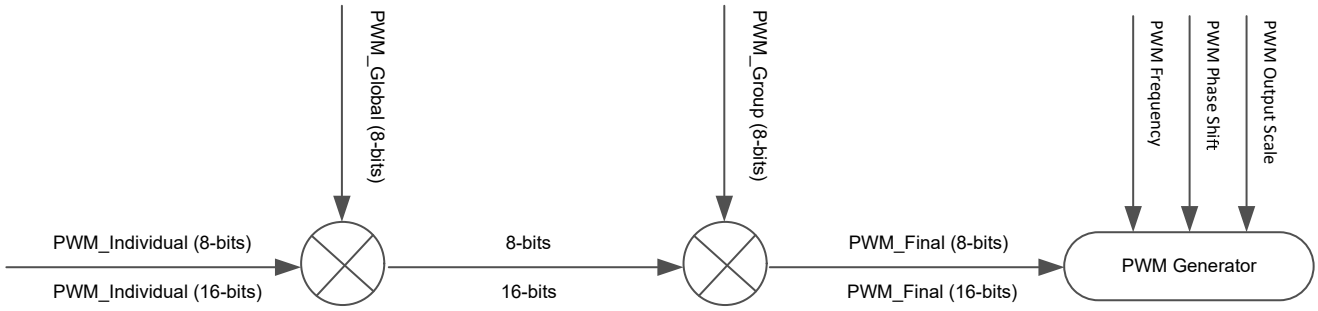


図 7-6. PWM 制御方式

7.3.4 オン / オフ制御

LP5864 デバイスは各 LED を個別にオン / オフ制御できます。表示の際、対応する Dot_onoffx (x = 0、1、…、11) レジスタに 1 ビットのオン / オフ データを書き込むことで、ユーザーは LED を直接ターンオン / オフできます。

7.3.5 データ リフレッシュ モード

LP5864 は、Dev_initial レジスタの「Data_Ref_Mode」を設定することで、モード 1、モード 2、モード 3 の 3 つのデータ リフレッシュ モードをサポートしています。

モード 1:VSYNC コマンドなしの 8 ビット PWM データ。データは、受信された直後に、表示のために送信されます。モード 1 を使うと、ユーザーは SRAM 全体を更新する代わりに、対応するドットのデータのみを更新できます。このリフレッシュは「オンデマンド データ リフレッシュ」と呼ばれ、これにより、データの総量を効果的に節約できます。図 7-7 に示すように、対応するデータを送信した後に、その赤色 LED ドットをリフレッシュし、その他の LED ドットを最後のフレームと同じ状態に維持できます。

Copyright © 2026 Texas Instruments Incorporated

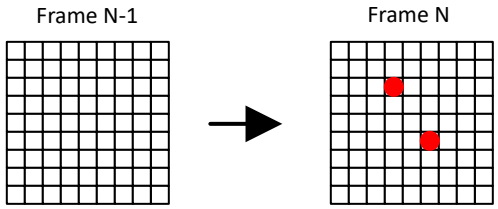


図 7-7. オンデマンド データ リフレッシュ - モード 1

モード 2:VSYNC コマンドありの 8 ビット PWM データ。VSYNC コマンドを受信した後、フレームごとにデータの保持と送信を同時に行います。

モード 3:VSYNC コマンドありの 16 ビット PWM データ。VSYNC コマンドを受信した後、フレームごとにデータの保持と送信を同時に行います。

フレーム制御はモード 2 とモード 3 で実装されます。データ受信後すぐに出力をリフレッシュする (モード 1) のではなく、本デバイスはデータを保持し、固定フレーム レート (f_{VSYNC}) で全フレーム データをリフレッシュします。通常は、24Hz、50Hz、60Hz、120Hz が選択されますが、鮮やかなアニメーション効果を実現する場合は、さらに高いフレーム レートが選択されます。図 7-8 に、全 SRAM データ リフレッシュを示します。VSYNC コマンドを受信した後、新しいフレームが更新されます。

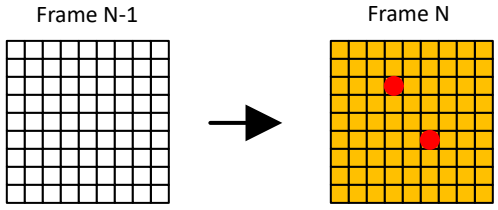


図 7-8. 全 SRAM データのリフレッシュ

複数の LP5864 デバイスを組み合わせて使う場合、モード 1 と比較して、モード 2 とモード 3 は同期特性が優れています。各 VSYNC フレームの開始時に、t_{SYNC_H} より長い High レベル パルス幅が必要とされます。図 7-9 に VSYNC 接続を示し、図 7-10 にタイミング要件を示します。

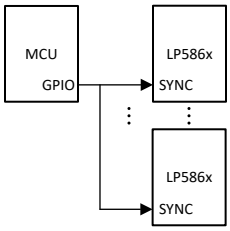


図 7-9. 複数のデバイスの同期

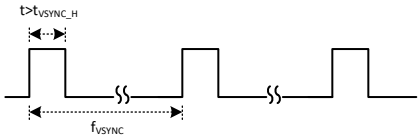


図 7-10. VSYNC のタイミング

表 7-4 に、3 つのデータ リフレッシュ モードを示します。

Copyright © 2026 Texas Instruments Incorporated

表 7-4. データ リフレッシュ モード

モードの種類	PWM 分解能	PWM 出力	外部 VSYNC
モード 1	8 ビット	即座にデータを更新	無
モード 2	8 ビット	フレームごとにデータを更新	有
モード 3	16 ビット		

7.3.6 全アドレスを指定可能な SRAM

データの書き込みと読み取りを同時にサポートするため、LP5864 デバイスは SRAM を実装しています。

モード 1 とモード 2 と 3 のデータ リフレッシュ機構は同じではありませんが、データの書き込みと読み取りは同じ方法に従います。ユーザーは SRAM データの一部のみを更新することも、SRAM ページ全体を同時に更新することもできます。データトラフィックを最小化し、データ転送効率を向上させるため、LP5864 は自動インクリメント機能をサポートしています。

16 ビット PWM (モード 3) と 8 ビット PWM (モード 1 とモード 2) には異なる SRAM アドレスが割り当てられていることに注意してください。

7.3.7 保護および診断

LED 開放検出

LP5864 は、断線した LED ドットに起因するフォルトのために、LED 開放検出 (LOD) を内蔵しています。LED 開放のスレッショルドは 0.25V (標準値) です。LED 開放検出は、PWM ≧ 25 (モード 1 とモード 2) または PWM ≧ 6400 (モード 3)、かつ開放スレッショルドを下回る CSn 電圧が 4 サブ期間にわたって連続的に検出された場合にのみトリガされます。

図 7-11 に、LOD 機能の検出回路を示します。断線フォルトが検出されると、Fault_state レジスタの「Global_LOD」ビットが 1 に設定され、各 LED の詳細なフォルト状態もレジスタ Dot_lodx (x = 0、1、…、11) で監視されます。すべての断線フォルト インジケータ ビットは、開放条件が解消した後で LOD_clear = 0Fh を設定することでクリアできます。

LOD 除去機能は、Dev_config2 レジスタの「LOD_removal」ビットを 1 に設定することで有効化できます。この機能は、断線した LED が含まれているラインをスキャンする際に、開放チャネルの電流シンクをターンオフします。

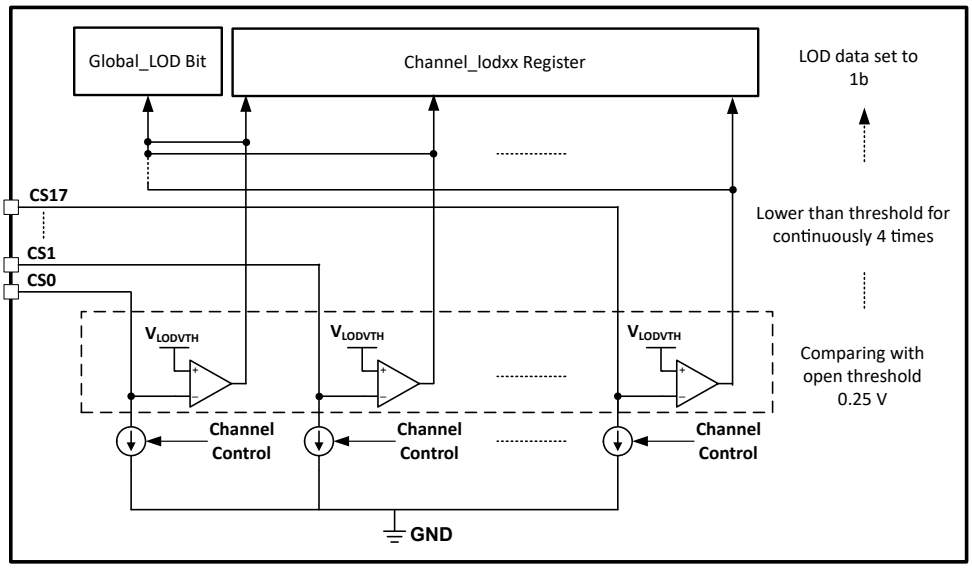


図 7-11. LOD 回路

LED 短絡検出

LP5864 は、短絡した LED に起因するフォルトのために、LED 短絡検出 (LSD) を内蔵しています。チャネル短絡のスレッショルドは (VLED - 1) V (標準値) です。LED 短絡検出は、PWM ≧ 25 (モード 1 とモード 2) または PWM ≧ 6400 (モード 3)、かつ短絡スレッショルドを上回る CSn 電圧が 4 サブ期間にわたって連続的に検出された場合にのみトリガされます。電流シンクに寄生容量が存在するため、TI は LSD が正しい結果を確実に示すように、0.5mA よりも大きい値に LED 電流を設定することを推奨します。

図 7-12 に、LSD 機能の検出回路を示します。短絡フォルトが検出されると、Fault_state レジスタの「Global_LSD」ビットが 1 に設定され、各チャネルの詳細なフォルト状態もレジスタ Dot_lsdx (x = 0、1、…、11) で監視されます。すべての短絡フォルト インジケータ ビットは、短絡条件が解消した後で LSD_clear = 0Fh を設定することでクリアできます。

LSD 除去機能は、Dev_config2 レジスタの「LSD_removal」ビットを 1 に設定することで有効化できます。この機能は、短絡した LED が含まれるスキャン ラインの上側ゴースト除去機能を無効化します。

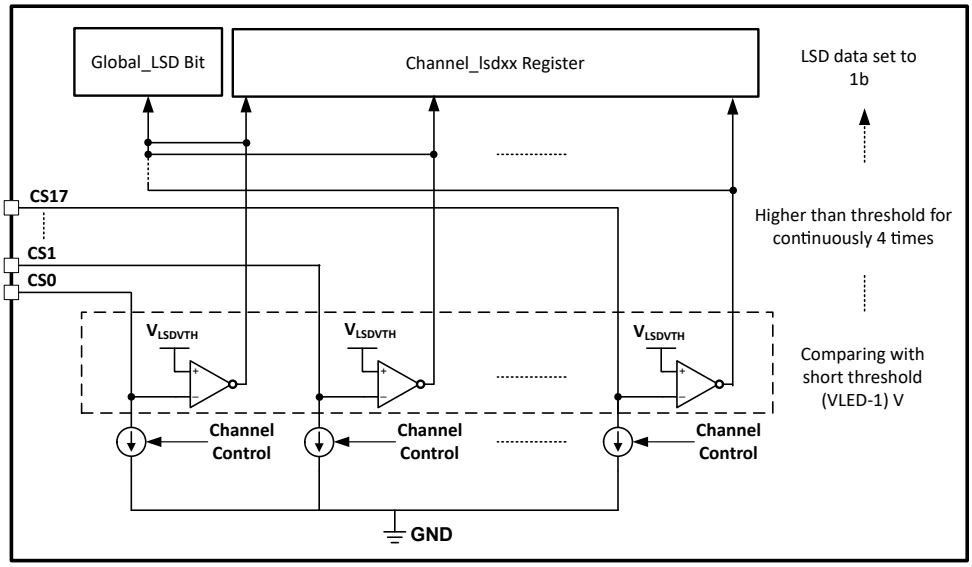


図 7-12. LSD 回路

Copyright © 2026 Texas Instruments Incorporated

サーマル シャットダウン

LP5864 デバイスには、過熱による損傷から本デバイスを保護するため、サーマル シャットダウン機能が実装されています。接合部温度が 160℃ (標準値) 以上に上がると、本デバイスはシャットダウン モードに切り替わります。本デバイスの接合部温度が 145℃ (標準値) 以下に下がると、LP5864 はサーマル シャットダウンを終了します。

UVLO (低電圧誤動作防止)

LP5864 は、VCC の電圧を監視するコンパレータを内蔵しています。VCC が V_{UVF} を下回ると、リセットが作動し、LP5864 は初期化状態に入ります。

7.4 デバイスの機能モード

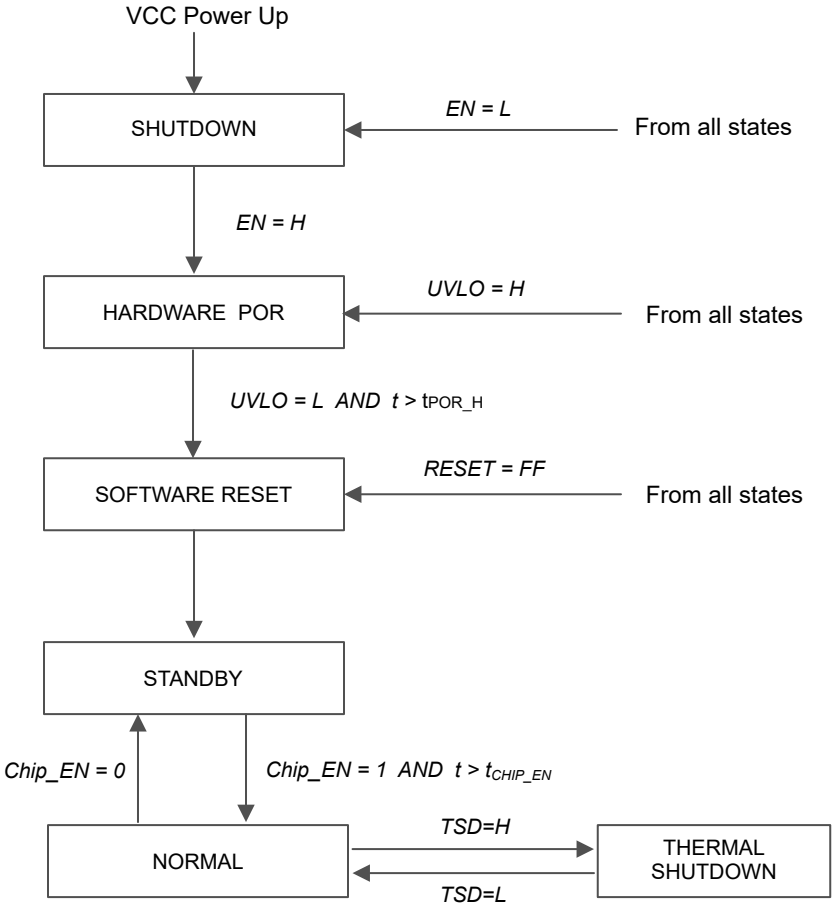


図 7-13. デバイスの機能モード

- シャットダウン:VCC 電源をオンにすると、または EN ピンを Low にすると、本デバイスはすべての状態からシャットダウン モードに入ります。
- ハードウェア POR:イネーブル ピンを High にすると、または VCC が V_{UVF} を下回った結果、UVLO = H になると、本デバイスはすべての状態からハードウェア POR に入ります。
- ソフトウェア リセット:時間 $t > t_{POR_H}$ によって VCC が V_{UVR} を上回ると、本デバイスはソフトウェア リセット モードに入ります。このモードでは、すべてのレジスタがリセットされます。RESET (レジスタ) = FFh または UVLO = Low になったときも、すべての状態からこのモードに入ります。
- スタンバイ:Chip_EN (レジスタ) = 0 になると、本デバイスはスタンバイ モードに入ります。このモードでは、本デバイスは低消費電力モードに入りますが、I^2C/SPI は依然として Chip_EN のみのために利用でき、本レジスタのデータは保持されます。
- 通常:時間 $t > t_{CHIP_EN}$ で「Chip_EN」= 1 になると、本デバイスは通常モードに入ります。

Copyright © 2026 Texas Instruments Incorporated

- サーマルシャットダウン：接合部温度が 160℃ (代表値) を上回ると、本デバイスは自動的にサーマル シャットダウン モードに入ります。接合部温度が 145℃ (代表値) を下回ると、本デバイスは通常モードに戻ります。

Copyright © 2026 Texas Instruments Incorporated

7.5 プログラミング

7.5.1 インターフェイスの選択

LP5864 は 2 つの通信インターフェイス (I2C と SPI) をサポートしています。IFS を High にすると、本デバイスは SPI モードに入ります。IFS を low にすると、本デバイスは I2C モードに入ります。

表 7-5. インターフェイスの選択

インターフェイスのタイプ	そのモードに入るための条件
I^2C	IFS = Low
SPI	IFS = High

7.5.2 I2C インターフェイス

LP5864 は I2C 標準仕様と互換性があります。このデバイスはファースト モード (最大 400KHz) とファースト プラス モード (最大 1MHz) の両方をサポートしています。

7.5.2.1 I2C データ処理

SDA ラインのデータは、クロック信号 (SCL) の HIGH 期間中は安定している必要があります。言い換えれば、データ ラインの状態は、クロック信号が LOW のときにしか変更できません。開始条件と停止条件により、データ転送セッションの開始と終了を規定します。START 条件は、SCL ラインが HIGH の間に SDA 信号が HIGH から LOW へ遷移することと定義されています。STOP 条件は、SCL が HIGH の間に SDA 信号が LOW から HIGH へ遷移することと定義されています。バスリーダーは、START 条件と STOP 条件を常に生成します。バスは、START 条件の後はビジー状態とみなされ、STOP 条件の後はフリーとみなされます。データ転送中、バスリーダーは、繰り返し START 条件を生成できます。最初の START 条件と反復 START 条件は機能的に同等です。

データの各バイトには、アクノリッジ ビットが続く必要があります。リーダは、アクノリッジ関連のクロック パルスを生成します。アクノリッジ クロック パルスの間に、リーダーは SDA ラインを解放します (HIGH)。デバイスは、9 回目のクロックパルスの間に SDA ラインをプルダウンして、アクノリッジを通知します。デバイスは、各バイトが受信された後、アクノリッジを生成します。

各バイトの後というアクノリッジの規則には、例外が 1 つあります。リーダーがレシーバのときには、フォロワーからクロックされた最後のバイトに否定応答すること (*ネガティブ アクノリッジ*) により、トランスミッタにデータの終了を通知する必要があります。このネガティブ アクノリッジには、アクノリッジ クロック パルス (リーダーが生成) も含まれますが、SDA ラインはプルダウンされません。

7.5.2.2 I2C のデータ フォーマット

アドレスおよびデータ ビットは、各サイクルにおいて 8 ビット長のフォーマットで MSB ファーストで送信されます。各送信はアドレス バイト 1 から開始されます。このバイトはチップ アドレスの 5 ビット、レジスタ アドレスの上位 2 ビット、および 1 つの読み取り / 書き込みビットに分かれています。レジスタ アドレスの他の 8 ビットは、アドレス バイト 2 に配置されます。このデバイスは個別モードとブロードキャスト モードの両方をサポートしています。自動インクリメント機能により、1 つの転送で複数の連続レジスタへの書き込みと読み取りが可能です。連続していない場合は、新しい送信を開始する必要があります。

表 7-6. I^2C のデータ フォーマット

アドレス バイト 1	チップ アドレス					レジスタ アドレス		R/W
	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
個別	1	0	0	ADDR1	ADDR0	9 番目のビット	8 番目のビット	R: 1W: 0
ブロードキャスト	1	0	1	0	1			
アドレスバイト 2	レジスタ アドレス							
	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
	7 番目のビット	6 番目のビット	5 番目のビット	4 番目のビット	3 番目のビット	2 番目のビット	1 番目のビット	0 番目のビット

Copyright © 2026 Texas Instruments Incorporated

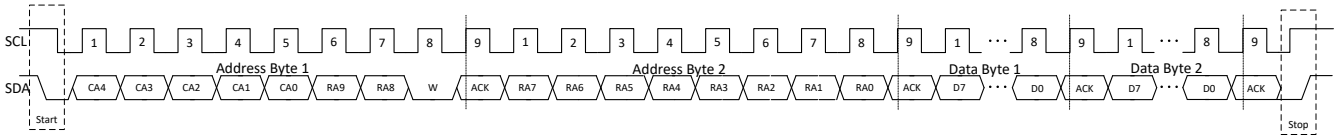


図 7-14. I²C 書き込みタイミング

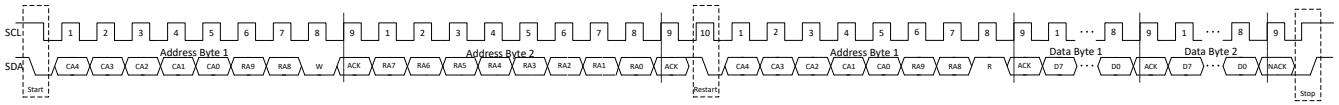


図 7-15. I²C 読み取りタイミング

7.5.2.3 複数デバイスの接続

IFS を GND に接続すると、LP5864 は I2C モードに入ります。ADDR0/1 ピンは、各デバイスの一意の I2C フォロワー アドレスを選択するために使用されます。SCL および SDA ラインは、それぞれライン上にプルアップ抵抗 (400KHz の場合は 4.7KΩ、1MHz の場合は 2KΩ) を配置して、バスがアイドル状態でも HIGH に維持する必要があります。VIO_EN は、VIO 電源と GPIO のどちらかに接続できます。TI は 1 つの 1nF コンデンサを、VIO_EN ピンのできるだけ近くに配置することを推奨します。最大 4 つの LP5864 フォロワー デバイスが、異なる ADDR 設定で、同じ I2C バスを共有できます。

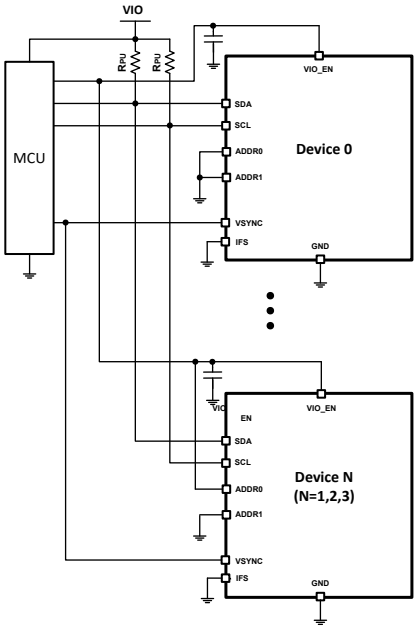


図 7-16. 複数のデバイスの I²C 接続

7.5.3 SPI

LP5864 は SPI シリアル バス仕様と互換性があり、フォロワーとして動作します。LP5864 がサポートしている最大周波数は 12MHz です。

7.5.3.1 SPI データ トランザクション

PICO 出力は通常、ハイ インピーダンス状態です。本デバイスのフォロワー選択ピン SS がアクティブ (Low) である場合、読み取り時にのみ、PICO 出力は Low にプルされます。書き込みサイクル中、PICO はハイ インピーダンス状態を維持します。転送サイクル中、フォロワー選択信号 SS は Low である必要があります。SS を High にすると、インターフェイスはリセットされます。データは、SCLK クロック信号の立ち上がりエッジで取り込まれ、SCLK の立ち下がりエッジで出力されます。

Copyright © 2026 Texas Instruments Incorporated

7.5.3.2 SPI データ形式

アドレスおよびデータ ビットは、各サイクルにおいて 8 ビット長のフォーマットで MSB ファーストで送信されます。各転送はアドレス バイト 1 で開始されます。このバイトには、レジスタ アドレスの上位 8 ビットが含まれています。アドレス バイト 2 は、レジスタ アドレスの下位 2 ビットと読み取り / 書き込み 1 ビットで開始されます。自動インクリメント機能により、1 つの転送で複数の連続レジスタへの書き込みと読み取りが可能です。連続していない場合は、新しい送信を開始する必要があります。

表 7-7. SPI データ形式

アドレスバイト 1	レジスタ アドレス							
	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
	9 番目のビット	8 番目のビット	7 番目のビット	6 番目のビット	5 番目のビット	4 番目のビット	3 番目のビット	2 番目のビット
アドレスバイト 2	レジスタ アドレス							
	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0
	1 番目のビット	0 番目のビット	R: 0W: 1	任意				

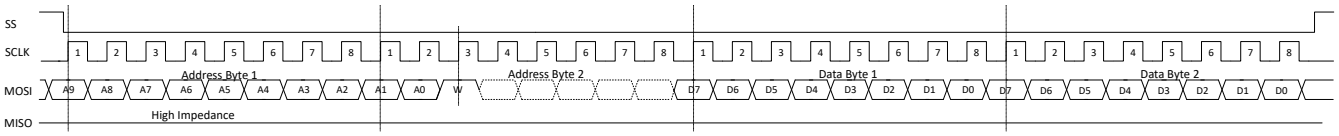


図 7-17. SPI 書き込みタイミング

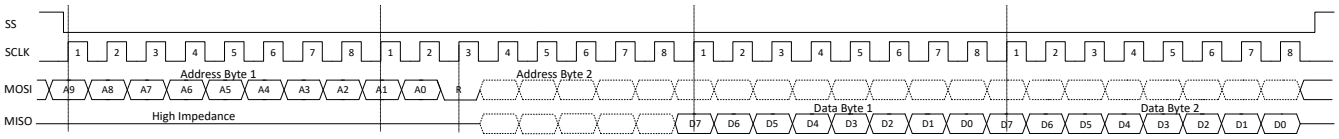


図 7-18. SPI 読み取りタイミング

7.5.3.3 複数デバイスの接続

IFS がプルアップ抵抗 (4.7KΩ を推奨) で VIO にプルアップされると、本デバイスは SPI モードに入ります。VIO_EN は、VIO 電源と GPIO のどちらかに接続できます。TI は 1 つの 1nF コンデンサを、VIO_EN ピンのできるだけ近くに配置することを推奨します。SPI モードでは、ホストが持つフォロワー選択ピンと同じ数のデバイスをアドレス指定できます。

Copyright © 2026 Texas Instruments Incorporated

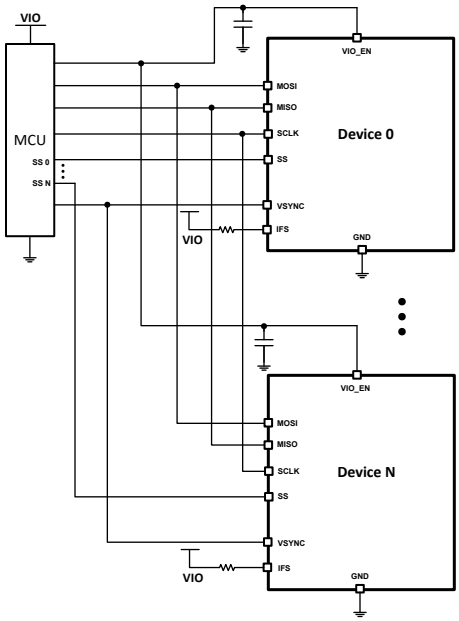


図 7-19. 複数のデバイスの SPI 接続

Copyright © 2026 Texas Instruments Incorporated

8 レジスタ マップ

このセクションでは、レジスタ マップの概要を示します。レジスタの機能の詳細と説明については、『*LP5860 11x18 LED マトリクス ドライバのレジスタ マップ*』を参照してください。

表 8-1. レジスタ セクション / ブロック アクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
RC	R C	読み出し クリア
R-0	R -0	読み出し 0 を返す
書き込みタイプ		
W	W	書き込み
W0CP	W 0C P	W 0 でクリア 特権アクセスが必要
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

レジスタ名	アドレス	タイプ	D7	D6	D5	D4	D3	D2	D1	D0	デフォルト
Chip_en	000h	R/W	予約済み							Chip_EN	00h
Dev_initial	001h	R/W	予約済み	Max_Line_Num				Data_Ref_Mode		PWM_Fre	5Eh
Dev_config1	002h	R/W	予約済み	予約済み	予約済み	予約済み	SW_BLK	PWM_Scale_Mode	PWM_Phase_Shift	CS_ON_Shift	00h
Dev_config2	003h	R/W	Comp_Group3		Comp_Group2		Comp_Group1		LOD_removal	LSD_removal	00h
Dev_config3	004h	R/W	Down_Deghost		Up_Deghost		Maximum_Current			Up_Deghost_enable	47h
Global_bri	005h	R/W	PWM_Global								FFh
Group0_bri	006h	R/W	PWM_Group1								FFh
Group1_bri	007h	R/W	PWM_Group2								FFh
Group2_bri	008h	R/W	PWM_Group3								FFh
R_current_set	009h	R/W	予約済み	CC_Group1							40h
G_current_set	00Ah	R/W	予約済み	CC_Group2							40h
B_current_set	00Bh	R/W	予約済み	CC_Group3							40h
Dot_grp_sel0	00Ch	R/W	ドット L0-CS3 グループ		ドット L0-CS2 グループ		ドット L0-CS1 グループ		ドット L0-CS0 グループ		00h
Dot_grp_sel1	00Dh	R/W	ドット L0-CS7 グループ		ドット L0-CS6 グループ		ドット L0-CS5 グループ		ドット L0-CS4 グループ		00h
Dot_grp_sel2	00Eh	R/W	ドット L0-CS11 グループ		ドット L0-CS10 グループ		ドット L0-CS9 グループ		ドット L0-CS8 グループ		00h
Dot_grp_sel3	00Fh	R/W	ドット L0-CS15 グループ		ドット L0-CS14 グループ		ドット L0-CS13 グループ		ドット L0-CS12 グループ		00h
Dot_grp_sel4	010h	R/W	予約済み				ドット L0-CS17 グループ		ドット L0-CS16 グループ		00h
Dot_grp_sel5	011h	R/W	ドット L1-CS3 グループ		ドット L1-CS2 グループ		ドット L1-CS1 グループ		ドット L1-CS0 グループ		00h

Copyright © 2026 Texas Instruments Incorporated

Dot_grp_sel6	012h	R/W	ドット L1-CS7 グループ		ドット L1-CS6 グループ		ドット L1-CS5 グループ		ドット L1-CS4 グループ						00h
Dot_grp_sel7	013h	R/W	ドット L1-CS11 グループ		ドット L1-CS10 グループ		ドット L1-CS9 グループ		ドット L1-CS8 グループ						00h
Dot_grp_sel8	014h	R/W	ドット L1-CS15 グループ		ドット L1-CS14 グループ		ドット L1-CS13 グループ		ドット L1-CS12 グループ						00h
Dot_grp_sel9	015h	R/W	予約済み				ドット L1-CS17 グループ		ドット L1-CS16 グループ						00h
Dot_grp_sel10	016h	R/W	ドット L2-CS3 グループ		ドット L2-CS2 グループ		ドット L2-CS1 グループ		ドット L2-CS0 グループ						00h
Dot_grp_sel11	017h	R/W	ドット L2-CS7 グループ		ドット L2-CS6 グループ		ドット L2-CS5 グループ		ドット L2-CS4 グループ						00h
Dot_grp_sel12	018h	R/W	ドット L2-CS11 グループ		ドット L2-CS10 グループ		ドット L2-CS9 グループ		ドット L2-CS8 グループ						00h
Dot_grp_sel13	019h	R/W	ドット L2-CS15 グループ		ドット L2-CS14 グループ		ドット L2-CS13 グループ		ドット L2-CS12 グループ						00h
Dot_grp_sel14	01Ah	R/W	予約済み				ドット L2-CS17 グループ		ドット L2-CS16 グループ						00h
Dot_grp_sel15	01Bh	R/W	ドット L3-CS3 グループ		ドット L3-CS2 グループ		ドット L3-CS1 グループ		ドット L3-CS0 グループ						00h
Dot_grp_sel16	01Ch	R/W	ドット L3-CS7 グループ		ドット L3-CS6 グループ		ドット L3-CS5 グループ		ドット L3-CS4 グループ						00h
Dot_grp_sel17	01Dh	R/W	ドット L3-CS11 グループ		ドット L3-CS10 グループ		ドット L3-CS9 グループ		ドット L3-CS8 グループ						00h
Dot_grp_sel18	01Eh	R/W	ドット L3-CS15 グループ		ドット L3-CS14 グループ		ドット L3-CS13 グループ		ドット L3-CS12 グループ						00h
Dot_grp_sel19	01Fh	R/W	予約済み				ドット L3-CS17 グループ		ドット L3-CS16 グループ						00h
Dot_onoff0	043h	R/W	ドット L0-CS7 オンオフ	ドット L0-CS6 オンオフ	ドット L0-CS5 オンオフ	ドット L0-CS4 オンオフ	ドット L0-CS3 オンオフ	ドット L0-CS2 オンオフ	ドット L0-CS1 オンオフ	ドット L0-CS0 オンオフ					FFh
Dot_onoff1	044h	R/W	ドット L0-CS15 オン/オフ	ドット L0-CS14 オンオフ	ドット L0-CS13 オンオフ	ドット L0-CS12 オンオフ	ドット L0-CS11 オンオフ	ドット L0-CS10 オンオフ	ドット L0-CS9 オンオフ	ドット L0-CS8 オンオフ					FFh
Dot_onoff2	045h	R/W	予約済み						ドット L0-CS17 オンオフ	ドット L0-CS16 オンオフ					03h
Dot_onoff3	046h	R/W	ドット L1-CS7 オンオフ	ドット L1-CS6 オンオフ	ドット L1-CS5 オンオフ	ドット L1-CS4 オンオフ	ドット L1-CS3 オンオフ	ドット L1-CS2 オンオフ	ドット L1-CS1 オンオフ	ドット L1-CS0 オンオフ					FFh
Dot_onoff4	047h	R/W	ドット L1-CS15 オンオフ	ドット L1-CS14 オンオフ	ドット L1-CS13 オンオフ	ドット L1-CS12 オンオフ	ドット L1-CS11 オンオフ	ドット L1-CS10 オンオフ	ドット L1-CS9 オンオフ	ドット L1-CS8 オンオフ					FFh
Dot_onoff5	048h	R/W	予約済み						ドット L1-CS17 オンオフ	ドット L1-CS16 オンオフ					03h
Dot_onoff6	049h	R/W	ドット L2-CS7 オンオフ	ドット L2-CS6 オンオフ	ドット L2-CS5 オンオフ	ドット L2-CS4 オンオフ	ドット L2-CS3 オンオフ	ドット L2-CS2 オンオフ	ドット L2-CS1 オンオフ	ドット L2-CS0 オンオフ					FFh
Dot_onoff7	04Ah	R/W	ドット L2-CS15 オンオフ	ドット L2-CS14 オンオフ	ドット L2-CS13 オンオフ	ドット L2-CS12 オンオフ	ドット L2-CS11 オンオフ	ドット L2-CS10 オンオフ	ドット L2-CS9 オンオフ	ドット L2-CS8 オンオフ					FFh
Dot_onoff8	04Bh	R/W	予約済み						ドット L2-CS17 オンオフ	ドット L2-CS16 オンオフ					03h

Copyright © 2026 Texas Instruments Incorporated

Dot_onoff9	04Ch	R/W	ドット L3-CS7 オンオフ	ドット L3-CS6 オンオフ	ドット L3-CS5 オンオフ	ドット L3-CS4 オンオフ	ドット L3-CS3 オンオフ	ドット L3-CS2 オンオフ	ドット L3-CS1 オンオフ	ドット L3-CS0 オンオフ	FFh
Dot_onoff10	04Dh	R/W	ドット L3-CS15 オンオフ	ドット L3-CS14 オンオフ	ドット L3-CS13 オンオフ	ドット L3-CS12 オンオフ	ドット L3-CS11 オンオフ	ドット L3-CS10 オンオフ	ドット L3-CS9 オンオフ	ドット L3-CS8 オンオフ	FFh
Dot_onoff11	04Eh	R/W	予約済み						ドット L3-CS17 オンオフ	ドット L3-CS16 オンオフ	03h
Dot_onoff12	04Fh	R/W	ドット L4-CS7 オンオフ	ドット L4-CS6 オンオフ	ドット L4-CS5 オンオフ	ドット L4-CS4 オンオフ	ドット L4-CS3 オンオフ	ドット L4-CS2 オンオフ	ドット L4-CS1 オンオフ	ドット L4-CS0 オンオフ	FFh
Fault_state	064h	R	予約済み						Global_LOD	Global_LSD	00h
Dot_lod0	065h	R	ドット L0-CS7 LOD	ドット L0-CS6 LOD	ドット L0-CS5 LOD	ドット L0-CS4 LOD	ドット L0-CS3 LOD	ドット L0-CS2 LOD	ドット L0-CS1 LOD	ドット L0-CS0 LOD	00h
Dot_lod1	066h	R	ドット L0-CS15 LOD	ドット L0-CS14 LOD	ドット L0-CS13 LOD	ドット L0-CS12 LOD	ドット L0-CS11 LOD	ドット L0-CS10 LOD	ドット L0-CS9 LOD	ドット L0-CS8 LOD	00h
Dot_lod2	067h	R	予約済み						ドット L0-CS17 LOD	ドット L0-CS16 LOD	00h
Dot_lod3	068h	R	ドット L1-CS7 LOD	ドット L1-CS6 LOD	ドット L1-CS5 LOD	ドット L1-CS4 LOD	ドット L1-CS3 LOD	ドット L1-CS2 LOD	ドット L1-CS1 LOD	ドット L1-CS0 LOD	00h
Dot_lod4	069h	R	ドット L1-CS15 LOD	ドット L1-CS14 LOD	ドット L1-CS13 LOD	ドット L1-CS12 LOD	ドット L1-CS11 LOD	ドット L1-CS10 LOD	ドット L1-CS9 LOD	ドット L1-CS8 LOD	00h
Dot_lod5	06Ah	R	予約済み						ドット L1-CS17 LOD	ドット L1-CS16 LOD	00h
Dot_lod6	06Bh	R	ドット L2-CS7 LOD	ドット L2-CS6 LOD	ドット L2-CS5 LOD	ドット L2-CS4 LOD	ドット L2-CS3 LOD	ドット L2-CS2 LOD	ドット L2-CS1 LOD	ドット L2-CS0 LOD	00h
Dot_lod7	06Ch	R	ドット L2-CS15 LOD	ドット L2-CS14 LOD	ドット L2-CS13 LOD	ドット L2-CS12 LOD	ドット L2-CS11 LOD	ドット L2-CS10 LOD	ドット L2-CS9 LOD	ドット L2-CS8 LOD	00h
Dot_lod8	06Dh	R	予約済み						ドット L2-CS17 LOD	ドット L2-CS16 LOD	00h
Dot_lod9	06Eh	R	ドット L3-CS7 LOD	ドット L3-CS6 LOD	ドット L3-CS5 LOD	ドット L3-CS4 LOD	ドット L3-CS3 LOD	ドット L3-CS2 LOD	ドット L3-CS1 LOD	ドット L3-CS0 LOD	00h
Dot_lod10	06Fh	R	ドット L3-CS15 LOD	ドット L3-CS14 LOD	ドット L3-CS13 LOD	ドット L3-CS12 LOD	ドット L3-CS11 LOD	ドット L3-CS10 LOD	ドット L3-CS9 LOD	ドット L3-CS8 LOD	00h
Dot_lod11	070h	R	予約済み						ドット L3-CS17 LOD	ドット L3-CS16 LOD	00h
Dot_lsd0	086h	R	ドット L0-CS7 LSD	ドット L0-CS6 LSD	ドット L0-CS5 LSD	ドット L0-CS4 LSD	ドット L0-CS3 LSD	ドット L0-CS2 LSD	ドット L0-CS1 LSD	ドット L0-CS0 LSD	00h
Dot_lsd1	087h	R	ドット L0-CS15 LSD	ドット L0-CS14 LSD	ドット L0-CS13 LSD	ドット L0-CS12 LSD	ドット L0-CS11 LSD	ドット L0-CS10 LSD	ドット L0-CS9 LSD	ドット L0-CS8 LSD	00h
Dot_lsd2	088h	R	予約済み						ドット L0-CS17 LSD	ドット L0-CS16 LSD	00h
Dot_lsd3	089h	R	ドット L1-CS7 LSD	ドット L1-CS6 LSD	ドット L1-CS5 LSD	ドット L1-CS4 LSD	ドット L1-CS3 LSD	ドット L1-CS2 LSD	ドット L1-CS1 LSD	ドット L1-CS0 LSD	00h

Copyright © 2026 Texas Instruments Incorporated

Dot_lsd4	08Ah	R	ドット L1-CS15 LSD	ドット L1-CS14 LSD	ドット L1-CS13 LSD	ドット L1-CS12 LSD	ドット L1-CS11 LSD	ドット L1-CS10 LSD	ドット L1-CS9 LSD	ドット L1-CS8 LSD	00h
Dot_lsd5	08Bh	R	予約済み						ドット L1-CS17 LSD	ドット L1-CS16 LSD	00h
Dot_lsd6	08Ch	R	ドット L2-CS7 LSD	ドット L2-CS6 LSD	ドット L2-CS5 LSD	ドット L2-CS4 LSD	ドット L2-CS3 LSD	ドット L2-CS2 LSD	ドット L2-CS1 LSD	ドット L2-CS0 LSD	00h
Dot_lsd7	08Dh	R	ドット L2-CS15 LSD	ドット L2-CS14 LSD	ドット L2-CS13 LSD	ドット L2-CS12 LSD	ドット L2-CS11 LSD	ドット L2-CS10 LSD	ドット L2-CS9 LSD	ドット L2-CS8 LSD	00h
Dot_lsd8	08Eh	R	予約済み						ドット L2-CS17 LSD	ドット L2-CS16 LSD	00h
Dot_lsd9	08Fh	R	ドット L3-CS7 LSD	ドット L3-CS6 LSD	ドット L3-CS5 LSD	ドット L3-CS4 LSD	ドット L3-CS3 LSD	ドット L3-CS2 LSD	ドット L3-CS1 LSD	ドット L3-CS0 LSD	00h
Dot_lsd10	090h	R	ドット L3-CS15 LSD	ドット L3-CS14 LSD	ドット L3-CS13 LSD	ドット L3-CS12 LSD	ドット L3-CS11 LSD	ドット L3-CS10 LSD	ドット L3-CS9 LSD	ドット L3-CS8 LSD	00h
Dot_lsd11	091h	R	予約済み						ドット L3-CS17 LSD	ドット L3-CS16 LSD	00h
LOD_clear	0A7h	W	予約済み				LOD_Clear				00h
LSD_clear	0A8h	W	予約済み				LSD_Clear				00h
リセット	0A9h	W	リセット								00h
DC0	100h	R/W	ドット L0-CS0 の LED ドット電流設定								80h
DC1	101h	R/W	ドット L0-CS1 の LED ドット電流設定								80h
DC2	102h	R/W	ドット L0-CS2 の LED ドット電流設定								80h
DC3	103h	R/W	ドット L0-CS3 の LED ドット電流設定								80h
DC4	104h	R/W	ドット L0-CS4 の LED ドット電流設定								80h
DC5	105h	R/W	ドット L0-CS5 の LED ドット電流設定								80h
DC6	106h	R/W	ドット L0-CS6 の LED ドット電流設定								80h
DC7	107h	R/W	ドット L0-CS7 の LED ドット電流設定								80h
DC8	108h	R/W	ドット L0-CS8 の LED ドット電流設定								80h
DC9	109h	R/W	ドット L0-CS9 の LED ドット電流設定								80h
DC10	10Ah	R/W	ドット L0-CS10 の LED ドット電流設定								80h
DC11	10Bh	R/W	ドット L0-CS11 の LED ドット電流設定								80h
DC12	10Ch	R/W	ドット L0-CS12 の LED ドット電流設定								80h
DC13	10Dh	R/W	ドット L0-CS13 の LED ドット電流設定								80h
DC14	10Eh	R/W	ドット L0-CS14 の LED ドット電流設定								80h
DC15	10Fh	R/W	ドット L0-CS15 の LED ドット電流設定								80h
DC16	110h	R/W	ドット L0-CS16 の LED ドット電流設定								80h
DC17	111h	R/W	ドット L0-CS17 の LED ドット電流設定								80h
DC18	112h	R/W	ドット L1-CS0 の LED ドット電流設定								80h
DC19	113h	R/W	ドット L1-CS1 の LED ドット電流設定								80h
DC20	114h	R/W	ドット L1-CS2 の LED ドット電流設定								80h
DC21	115h	R/W	ドット L1-CS3 の LED ドット電流設定								80h
DC22	116h	R/W	ドット L1-CS4 の LED ドット電流設定								80h
DC23	117h	R/W	ドット L1-CS5 の LED ドット電流設定								80h

Copyright © 2026 Texas Instruments Incorporated

DC24	118h	R/W	ドット L1-CS6 の LED ドット電流設定	80h
DC25	119h	R/W	ドット L1-CS7 の LED ドット電流設定	80h
DC26	11Ah	R/W	ドット L1-CS8 の LED ドット電流設定	80h
DC27	11Bh	R/W	ドット L1-CS9 の LED ドット電流設定	80h
DC28	11Ch	R/W	ドット L1-CS10 の LED ドット電流設定	80h
DC29	11Dh	R/W	ドット L1-CS11 の LED ドット電流設定	80h
DC30	11Eh	R/W	ドット L1-CS12 の LED ドット電流設定	80h
DC31	11Fh	R/W	ドット L1-CS13 の LED ドット電流設定	80h
DC32	120h	R/W	ドット L1-CS14 の LED ドット電流設定	80h
DC33	121h	R/W	ドット L1-CS15 の LED ドット電流設定	80h
DC34	122h	R/W	ドット L1-CS16 の LED ドット電流設定	80h
DC35	123h	R/W	ドット L1-CS17 の LED ドット電流設定	80h
DC36	124h	R/W	ドット L2-CS0 の LED ドット電流設定	80h
DC37	125h	R/W	ドット L2-CS1 の LED ドット電流設定	80h
DC38	126h	R/W	ドット L2-CS2 の LED ドット電流設定	80h
DC39	127h	R/W	ドット L2-CS3 の LED ドット電流設定	80h
DC40	128h	R/W	ドット L2-CS4 の LED ドット電流設定	80h
DC41	129h	R/W	ドット L2-CS5 の LED ドット電流設定	80h
DC42	12Ah	R/W	ドット L2-CS6 の LED ドット電流設定	80h
DC43	12Bh	R/W	ドット L2-CS7 の LED ドット電流設定	80h
DC44	12Ch	R/W	ドット L2-CS8 の LED ドット電流設定	80h
DC45	12Dh	R/W	ドット L2-CS9 の LED ドット電流設定	80h
DC46	12Eh	R/W	ドット L2-CS10 の LED ドット電流設定	80h
DC47	12Fh	R/W	ドット L2-CS11 の LED ドット電流設定	80h
DC48	130h	R/W	ドット L2-CS12 の LED ドット電流設定	80h
DC49	131h	R/W	ドット L2-CS13 の LED ドット電流設定	80h
DC50	132h	R/W	ドット L2-CS14 の LED ドット電流設定	80h
DC51	133h	R/W	ドット L2-CS15 の LED ドット電流設定	80h
DC52	134h	R/W	ドット L2-CS16 の LED ドット電流設定	80h
DC53	135h	R/W	ドット L2-CS17 の LED ドット電流設定	80h
DC54	136h	R/W	ドット L3-CS0 の LED ドット電流設定	80h
DC55	137h	R/W	ドット L3-CS1 の LED ドット電流設定	80h
DC56	138h	R/W	ドット L3-CS2 の LED ドット電流設定	80h
DC57	139h	R/W	ドット L3-CS3 の LED ドット電流設定	80h
DC58	13Ah	R/W	ドット L3-CS4 の LED ドット電流設定	80h
DC59	13Bh	R/W	ドット L3-CS5 の LED ドット電流設定	80h
DC60	13Ch	R/W	ドット L3-CS6 の LED ドット電流設定	80h
DC61	13Dh	R/W	ドット L3-CS7 の LED ドット電流設定	80h
DC62	13Eh	R/W	ドット L3-CS8 の LED ドット電流設定	80h
DC63	13Fh	R/W	ドット L3-CS9 の LED ドット電流設定	80h
DC64	140h	R/W	ドット L3-CS10 の LED ドット電流設定	80h
DC65	141h	R/W	ドット L3-CS11 の LED ドット電流設定	80h
DC66	142h	R/W	ドット L3-CS12 の LED ドット電流設定	80h
DC67	143h	R/W	ドット L3-CS13 の LED ドット電流設定	80h

Copyright © 2026 Texas Instruments Incorporated

DC68	144h	R/W	ドット L3-CS14 の LED ドット電流設定	80h
DC69	145h	R/W	ドット L3-CS15 の LED ドット電流設定	80h
DC70	146h	R/W	ドット L3-CS16 の LED ドット電流設定	80h
DC71	147h	R/W	ドット L3-CS17 の LED ドット電流設定	80h
pwm_bri0	200h	R/W	ドット L0-CS0 の 8 ビット PWM、またはドット L0-CS0 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri1	201h	R/W	ドット L0-CS1 の 8 ビット PWM、またはドット L0-CS0 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri2	202h	R/W	ドット L0-CS2 の 8 ビット PWM、またはドット L0-CS1 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri3	203h	R/W	ドット L0-CS3 の 8 ビット PWM、またはドット L0-CS1 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri4	204h	R/W	ドット L0-CS4 の 8 ビット PWM、またはドット L0-CS2 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri5	205h	R/W	ドット L0-CS5 の 8 ビット PWM、またはドット L0-CS2 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri6	206h	R/W	ドット L0-CS6 の 8 ビット PWM、またはドット L0-CS3 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri7	207h	R/W	ドット L0-CS7 の 8 ビット PWM、またはドット L0-CS3 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri8	208h	R/W	ドット L0-CS8 の 8 ビット PWM、またはドット L0-CS4 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri9	209h	R/W	ドット L0-CS9 の 8 ビット PWM、またはドット L0-CS4 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri10	20Ah	R/W	ドット L0-CS10 の 8 ビット PWM、またはドット L0-CS5 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri11	20Bh	R/W	ドット L0-CS11 の 8 ビット PWM、またはドット L0-CS5 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri12	20Ch	R/W	ドット L0-CS12 の 8 ビット PWM、またはドット L0-CS6 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri13	20Dh	R/W	ドット L0-CS13 の 8 ビット PWM、またはドット L0-CS6 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri14	20Eh	R/W	ドット L0-CS14 の 8 ビット PWM、またはドット L0-CS7 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri15	20Fh	R/W	ドット L0-CS15 の 8 ビット PWM、またはドット L0-CS7 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri16	210h	R/W	ドット L0-CS16 の 8 ビット PWM、またはドット L0-CS8 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri17	211h	R/W	ドット L0-CS17 の 8 ビット PWM、またはドット L0-CS8 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri18	212h	R/W	ドット L1-CS0 の 8 ビット PWM、またはドット L0-CS9 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri19	213h	R/W	ドット L1-CS1 の 8 ビット PWM、またはドット L0-CS9 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri20	214h	R/W	ドット L1-CS2 の 8 ビット PWM、またはドット L0-CS10 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri21	215h	R/W	ドット L1-CS3 の 8 ビット PWM、またはドット L0-CS10 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri22	216h	R/W	ドット L1-CS4 の 8 ビット PWM、またはドット L0-CS11 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri23	217h	R/W	ドット L1-CS5 の 8 ビット PWM、またはドット L0-CS11 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri24	218h	R/W	ドット L1-CS6 の 8 ビット PWM、またはドット L0-CS12 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri25	219h	R/W	ドット L1-CS7 の 8 ビット PWM、またはドット L0-CS12 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri26	21Ah	R/W	ドット L1-CS8 の 8 ビット PWM、またはドット L0-CS13 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri27	21Bh	R/W	ドット L1-CS9 の 8 ビット PWM、またはドット L0-CS13 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri28	21Ch	R/W	ドット L1-CS10 の 8 ビット PWM、またはドット L0-CS14 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri29	21Dh	R/W	ドット L1-CS11 の 8 ビット PWM、またはドット L0-CS14 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri30	21Eh	R/W	ドット L1-CS12 の 8 ビット PWM、またはドット L0-CS15 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri31	21Fh	R/W	ドット L1-CS13 の 8 ビット PWM、またはドット L0-CS15 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri32	220h	R/W	ドット L1-CS14 の 8 ビット PWM、またはドット L0-CS16 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri33	221h	R/W	ドット L1-CS15 の 8 ビット PWM、またはドット L0-CS16 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri34	222h	R/W	ドット L1-CS16 の 8 ビット PWM、またはドット L0-CS17 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri35	223h	R/W	ドット L1-CS17 の 8 ビット PWM、またはドット L0-CS17 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri36	224h	R/W	ドット L2-CS0 の 8 ビット PWM、またはドット L1-CS0 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri37	225h	R/W	ドット L2-CS1 の 8 ビット PWM、またはドット L1-CS0 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri38	226h	R/W	ドット L2-CS2 の 8 ビット PWM、またはドット L1-CS1 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri39	227h	R/W	ドット L2-CS3 の 8 ビット PWM、またはドット L1-CS1 の 16 ビット PWM の上位 8 ビット [15:8]	00h

Copyright © 2026 Texas Instruments Incorporated

pwm_bri40	228h	R/W	ドット L2-CS4 の 8 ビット PWM、またはドット L1-CS2 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri41	229h	R/W	ドット L2-CS5 の 8 ビット PWM、またはドット L1-CS2 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri42	22Ah	R/W	ドット L2-CS6 の 8 ビット PWM、またはドット L1-CS3 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri43	22Bh	R/W	ドット L2-CS7 の 8 ビット PWM、またはドット L1-CS3 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri44	22Ch	R/W	ドット L2-CS8 の 8 ビット PWM、またはドット L1-CS4 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri45	22Dh	R/W	ドット L2-CS9 の 8 ビット PWM、またはドット L1-CS4 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri46	22Eh	R/W	ドット L2-CS10 の 8 ビット PWM、またはドット L1-CS5 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri47	22Fh	R/W	ドット L2-CS11 の 8 ビット PWM、またはドット L1-CS5 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri48	230h	R/W	ドット L2-CS12 の 8 ビット PWM、またはドット L1-CS6 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri49	231h	R/W	ドット L2-CS13 の 8 ビット PWM、またはドット L1-CS6 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri50	232h	R/W	ドット L2-CS14 の 8 ビット PWM、またはドット L1-CS7 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri51	233h	R/W	ドット L2-CS15 の 8 ビット PWM、またはドット L1-CS7 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri52	234h	R/W	ドット L2-CS16 の 8 ビット PWM、またはドット L1-CS8 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri53	235h	R/W	ドット L2-CS17 の 8 ビット PWM、またはドット L1-CS8 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri54	236h	R/W	ドット L3-CS0 の 8 ビット PWM、またはドット L1-CS9 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri55	237h	R/W	ドット L3-CS1 の 8 ビット PWM、またはドット L1-CS9 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri56	238h	R/W	ドット L3-CS2 の 8 ビット PWM、またはドット L1-CS10 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri57	239h	R/W	ドット L3-CS3 の 8 ビット PWM、またはドット L1-CS10 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri58	23Ah	R/W	ドット L3-CS4 の 8 ビット PWM、またはドット L1-CS11 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri59	23Bh	R/W	ドット L3-CS5 の 8 ビット PWM、またはドット L1-CS11 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri60	23Ch	R/W	ドット L3-CS6 の 8 ビット PWM、またはドット L1-CS12 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri61	23Dh	R/W	ドット L3-CS7 の 8 ビット PWM、またはドット L1-CS12 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri62	23Eh	R/W	ドット L3-CS8 の 8 ビット PWM、またはドット L1-CS13 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri63	23Fh	R/W	ドット L3-CS9 の 8 ビット PWM、またはドット L1-CS13 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri64	240h	R/W	ドット L3-CS10 の 8 ビット PWM、またはドット L1-CS14 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri65	241h	R/W	ドット L3-CS11 の 8 ビット PWM、またはドット L1-CS14 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri66	242h	R/W	ドット L3-CS12 の 8 ビット PWM、またはドット L1-CS15 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri67	243h	R/W	ドット L3-CS13 の 8 ビット PWM、またはドット L1-CS15 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri68	244h	R/W	ドット L3-CS14 の 8 ビット PWM、またはドット L1-CS16 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri69	245h	R/W	ドット L3-CS15 の 8 ビット PWM、またはドット L1-CS16 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri70	246h	R/W	ドット L3-CS16 の 8 ビット PWM、またはドット L1-CS17 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri71	247h	R/W	ドット L3-CS17 の 8 ビット PWM、またはドット L1-CS17 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri72	248h	R/W	ドット L2-CS0 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri73	249h	R/W	ドット L2-CS0 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri74	24Ah	R/W	ドット L2-CS1 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri75	24Bh	R/W	ドット L2-CS1 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri76	24Ch	R/W	ドット L2-CS2 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri77	24Dh	R/W	ドット L2-CS2 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri78	24Eh	R/W	ドット L2-CS3 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri79	24Fh	R/W	ドット L2-CS3 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri80	250h	R/W	ドット L2-CS4 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri81	251h	R/W	ドット L2-CS4 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri82	252h	R/W	ドット L2-CS5 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri83	253h	R/W	ドット L2-CS5 の 16 ビット PWM の上位 8 ビット [15:8]	00h

Copyright © 2026 Texas Instruments Incorporated

pwm_bri84	254h	R/W	ドット L2-CS6 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri85	255h	R/W	ドット L2-CS6 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri86	256h	R/W	ドット L2-CS7 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri87	257h	R/W	ドット L2-CS7 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri88	258h	R/W	ドット L2-CS8 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri89	259h	R/W	ドット L2-CS8 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri90	25Ah	R/W	ドット L2-CS9 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri91	25Bh	R/W	ドット L2-CS9 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri92	25Ch	R/W	ドット L2-CS10 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri93	25Dh	R/W	ドット L2-CS10 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri94	25Eh	R/W	ドット L2-CS11 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri95	25Fh	R/W	ドット L2-CS11 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri96	260h	R/W	ドット L2-CS12 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri97	261h	R/W	ドット L2-CS12 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri98	262h	R/W	ドット L2-CS13 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri99	263h	R/W	ドット L2-CS13 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri100	264h	R/W	ドット L2-CS14 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri101	265h	R/W	ドット L2-CS14 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri102	266h	R/W	ドット L2-CS15 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri103	267h	R/W	ドット L2-CS15 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri104	268h	R/W	ドット L2-CS16 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri105	269h	R/W	ドット L2-CS16 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri106	26Ah	R/W	ドット L2-CS17 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri107	26Bh	R/W	ドット L2-CS17 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri108	26Ch	R/W	ドット L3-CS0 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri109	26Dh	R/W	ドット L3-CS0 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri110	26Eh	R/W	ドット L3-CS1 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri111	26Fh	R/W	ドット L3-CS1 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri112	270h	R/W	ドット L3-CS2 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri113	271h	R/W	ドット L3-CS2 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri114	272h	R/W	ドット L3-CS3 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri115	273h	R/W	ドット L3-CS3 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri116	274h	R/W	ドット L3-CS4 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri117	275h	R/W	ドット L3-CS4 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri118	276h	R/W	ドット L3-CS5 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri119	277h	R/W	ドット L3-CS5 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri120	278h	R/W	ドット L3-CS6 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri121	279h	R/W	ドット L3-CS6 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri122	27Ah	R/W	ドット L3-CS7 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri123	27Bh	R/W	ドット L3-CS7 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri124	27Ch	R/W	ドット L3-CS8 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri125	27Dh	R/W	ドット L3-CS8 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri126	27Eh	R/W	ドット L3-CS9 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri127	27Fh	R/W	ドット L3-CS9 の 16 ビット PWM の上位 8 ビット [15:8]	00h

Copyright © 2026 Texas Instruments Incorporated

pwm_bri128	280h	R/W	ドット L3-CS10 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri129	281h	R/W	ドット L3-CS10 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri130	282h	R/W	ドット L3-CS11 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri131	283h	R/W	ドット L3-CS11 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri132	284h	R/W	ドット L3-CS12 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri133	285h	R/W	ドット L3-CS12 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri134	286h	R/W	ドット L3-CS13 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri135	287h	R/W	ドット L3-CS13 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri136	288h	R/W	ドット L3-CS14 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri137	289h	R/W	ドット L3-CS14 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri138	28Ah	R/W	ドット L3-CS15 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri139	28Bh	R/W	ドット L3-CS15 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri140	28Ch	R/W	ドット L3-CS16 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri141	28Dh	R/W	ドット L3-CS16 の 16 ビット PWM の上位 8 ビット [15:8]	00h
pwm_bri142	28Eh	R/W	ドット L3-CS17 の 16 ビット PWM の下位 8 ビット [7:0]	00h
pwm_bri143	28Fh	R/W	ドット L3-CS17 の 16 ビット PWM の上位 8 ビット [15:8]	00h

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI 部品の仕様に含まれるものではなく、TI は、その精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

LP5864 は 18 の定電流シンクと 4 のスイッチング FET を内蔵しており、1 つの LP5864 で最大 72 の LED ドットまたは 24 の RGB ピクセルを駆動して、優れた調光効果を実現できます。スマート ホーム、ゲーム用キーボード、その他のヒューマン マシン インタラクション アプリケーションにおいて、本デバイスは少数の部品でユーザー体験を大幅に向上させることができます。

9.2 代表的なアプリケーション

9.2.1 アプリケーション

図 9-1 に、1 つの LP5864 を使って I²C 通信経由で 24 のコモン アノード RGB LED を駆動する代表的なアプリケーションの例を示します。

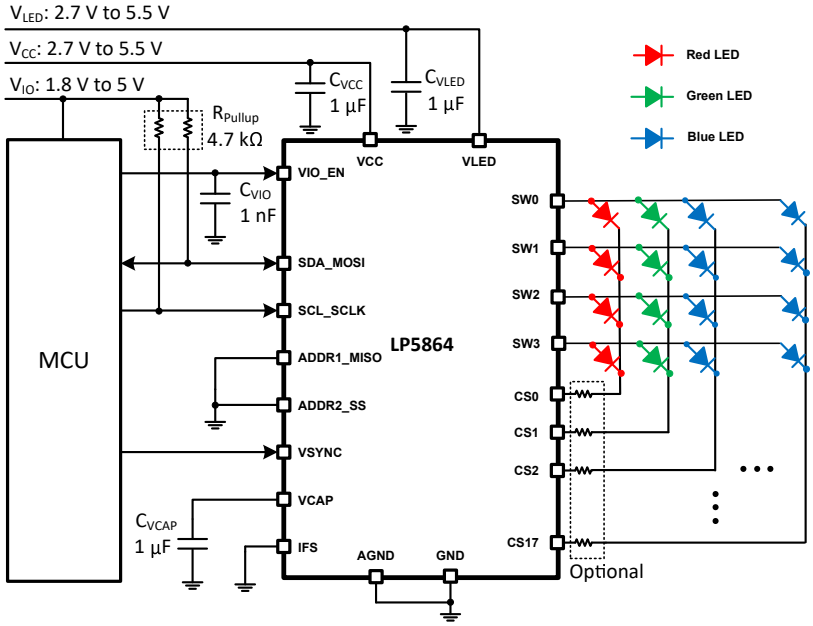


図 9-1. 代表的なアプリケーション - 24 の RGB LED (72 の LED ドット) を駆動する LP5864

9.2.2 設計要件

表 9-1. 設計パラメータ

パラメータ	値
VCC / VIO	3.3V
VLED	5V
RGB LED の数	24
スキャンの数	4
インターフェイス	I²C
LED の最大平均電流 (赤、緑、青)	4mA、3mA、2mA

Copyright © 2026 Texas Instruments Incorporated

表 9-1. 設計パラメータ (続き)

パラメータ	値
LED の最大ピーク電流 (赤、緑、青)	16mA、12mA、8mA

9.2.3 詳細な設計手順

内部 LDO を適切に動作させるため、LP5864 には、V_{CAP} と GND との間に 1µF の値の外付けコンデンサ (C_{VCAP}) を接続する必要があります。外付けコンデンサは、デバイスの近くにできるだけ近接して配置する必要があります。

TI は、VCC/VLED と GND 間に 1µF のコンデンサ、VIO と GND 間に 1nF のコンデンサを配置することを推奨しています。これらのコンデンサは、本デバイスのできるだけ近くに配置します。

通信手段として I^2C を使う場合、SCL と SDA にプルアップ抵抗 ($R_{pull-up}$) を接続する必要があります。代表的なアプリケーションでは、1.8kΩ～4.7kΩ の抵抗を使用することを TI は推奨しています。

本デバイスから周囲への熱放散を低減するため、LED と直列に抵抗 (R_{CS}) を任意で配置できます。本デバイスが確実に正常動作するには、これらの抵抗での電圧降下を差し引いても、VSAT のために十分なマージンが残っている必要があります。

9.2.4 プログラム手順

データ リフレッシュ モード 1 を選択した場合、データが受信された後、出力は即座にリフレッシュされます。

データ リフレッシュ モード 2 と 3 を選択した場合、同期表示のために VSYNC 信号が必要とされます。図 9-2 に、プログラミング フローを示します。最後のフレームの全ピクセルを表示するため、最後の PWM の終了後、VSYNC パルスが本デバイスに送信される必要があります。2 つのパルスの間の時間 (t_{SYNC}) は、すべてのドットの全 PWM 時間 (t_{frame}) より長い必要があります。一般的な選択肢 (60Hz、90Hz、120Hz など) またはさらに高いリフレッシュ周波数がサポートされています。各 VSYNC フレームの開始時に、t_{SYNC_H} より長い High パルス幅が必要とされます。また、High パルス幅の間、データを PWM レジスタに書き込むことはできません。

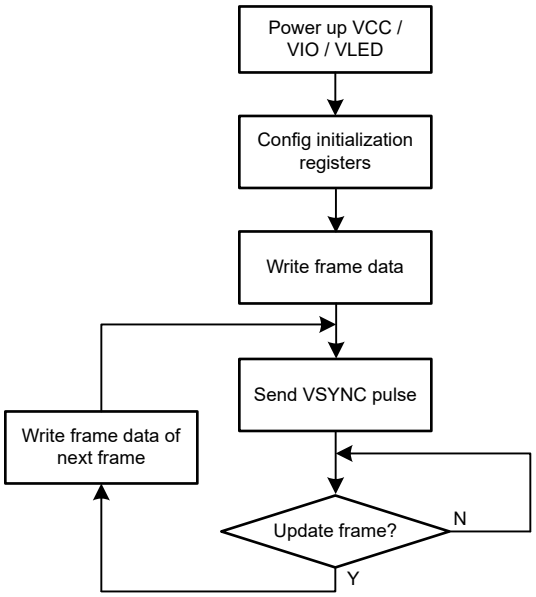


図 9-2. プログラム手順

9.2.5 アプリケーション特性の波形

以下の図は、アプリケーション特性の波形を示しています。

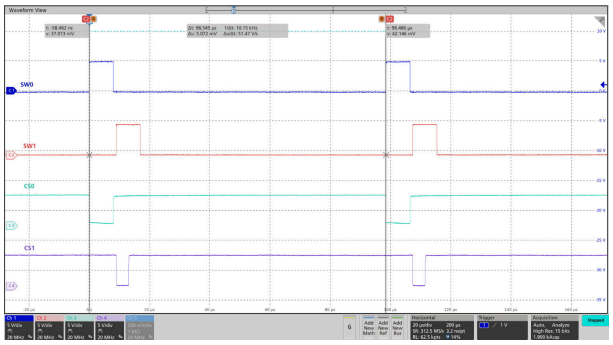
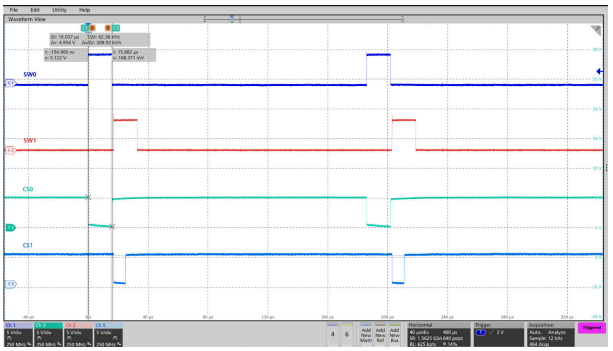
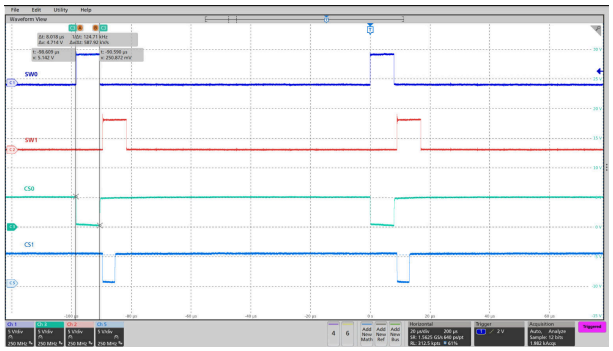


図 9-3. SW0、SW1、CS0、CS1 のスキャン ラインおよび電流シンクの波形



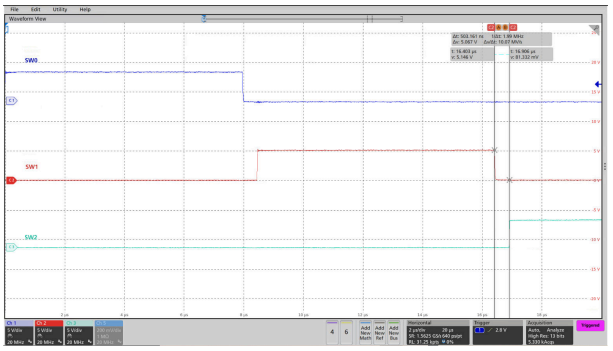
PWM 周波数 = 62.5 kHz

図 9-4. SW0、SW1、CS0、CS1 のスキャン ラインおよび電流シンクの波形



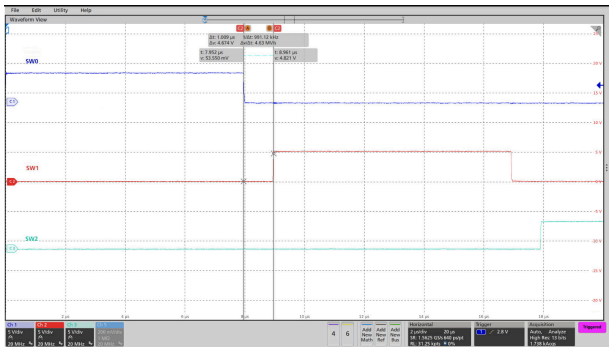
PWM 周波数 = 125 kHz

図 9-5. SW0、SW1、CS0、CS1 のスキャン ラインおよび電流シンクの波形



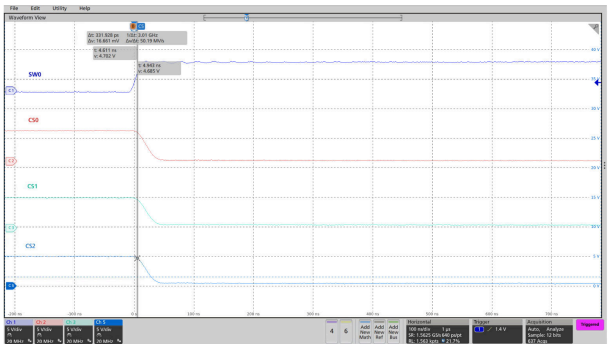
スイッチ ブランク時間 t_{SW_BLK} = 0.5µs

図 9-6. SW0、SW1、SW2 のスキャン ラインのスイッチング波形



スイッチ ブランク時間 t_{SW_BLK} = 1µs

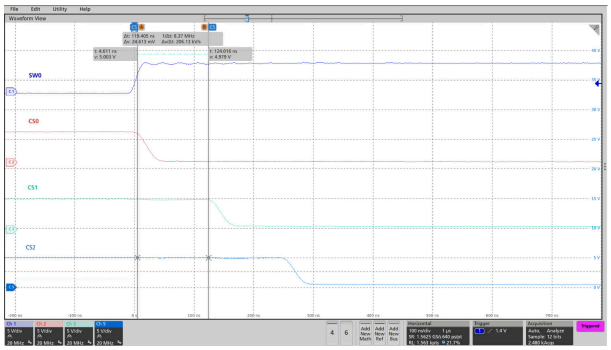
図 9-7. SW0、SW1、SW2 のスキャン ラインのスイッチング波形



PWM_Phase_Shift = 0h

図 9-8. PWM 位相シフトの無効化

Copyright © 2026 Texas Instruments Incorporated



PWM_Phase_Shift = 1h

図 9-9. PWM 位相シフトの有効化

9.3 電源に関する推奨事項

VDD 入力電源に関する推奨事項

LP5864 は、2.7V～5.5V の VDD 電圧電源で動作するように設計されています。この入力電源は、適切に安定化されており、かつ LED マトリクスが必要とするピーク電流を供給できる必要があります。入力過渡電流の影響で LP5864 の VDD 電源電圧が最大 POR 電圧を下回ることがないように、VDD 電源レールの抵抗を十分小さい値にする必要があります。

VLED 入力電源に関する推奨事項

LP5864 は、2.7V～5.5V の VLED 電圧電源で動作するように設計されています。VLED 電源は、適切に安定化されており、かつ、起動、輝度の急変などの負荷過渡事象が発生しても、電圧降下を起こさずに、LED 構成が必要とするピーク電流を供給できる必要があります。入力過渡電流の影響で VLED 電源電圧が LED の (V_f + VSAT) 電圧を下回ることがないように、VDD 電源レールの抵抗を十分小さい値にする必要があります。

VIO 入力電源に関する推奨事項

LP5864 は、1.65V～5.5V の VIO_EN 電圧電源で動作するように設計されています。VIO_EN 電源は、適切に安定化されており、かつ、起動、輝度の急変などの負荷過渡事象が発生しても、電圧降下を起こさずに、LED 構成が必要とするピーク電流を供給できる必要があります。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

以下のレイアウト設計ガイドラインは、オンボード性能の向上に役立ちます。

- 電源による高周波ノイズおよびリップルの影響を最小限に抑えるため、電源のデカップリング コンデンサ C_{VCC} および C_{VLED} は、本チップの近くに配置する必要があります。内部 LDO のための C_{VCAP} は、本チップのできるだけ近くに配置する必要があります。C_{VLED} および GND ピンへの GND プレーン接続は上層の銅箔上に配置し、システム グランド プレーンと複数のビアで接続する必要があります。内部イネーブル ブロックのための C_{VIO} も、本チップのできるだけ近くに配置する必要があります。
- 露出サーマル パッドは、基板に確実に半田付けする必要があります。それにより、機械的な信頼性が高まります。また、熱伝達特性が最適化され、放熱性も向上します。AGND ピンは、サーマル パッドとシステム グランドに接続する必要があります。
- PCB 上の銅領域は、パッケージから周囲への主要な熱伝導経路です。放熱性の向上に役立つ方法は複数あります。IC の露出サーマル パッドの下に、PCB を貫通してその他のグランド層に接続するビアを多数配置すると、より多くの熱を放散できます。PCB 上の銅領域の面積をできるだけ大きくすると、基板の熱伝導率が大きくなります。

Copyright © 2026 Texas Instruments Incorporated

- スイッチ負荷ループ経路のインダクタンスと抵抗を小さくすることが、高いスルーレートを実現するのに役立ちます。したがって、VLED – SWx の経路は短くかつ太くして、並列配線や細いパターンを避ける必要があります。SWx ピンの過渡電流は CSy ピンの過渡電流よりもはるかに大きいため、SWx のパターンは CSy ピンのパターンよりも広くする必要があります。

9.4.2 レイアウト例

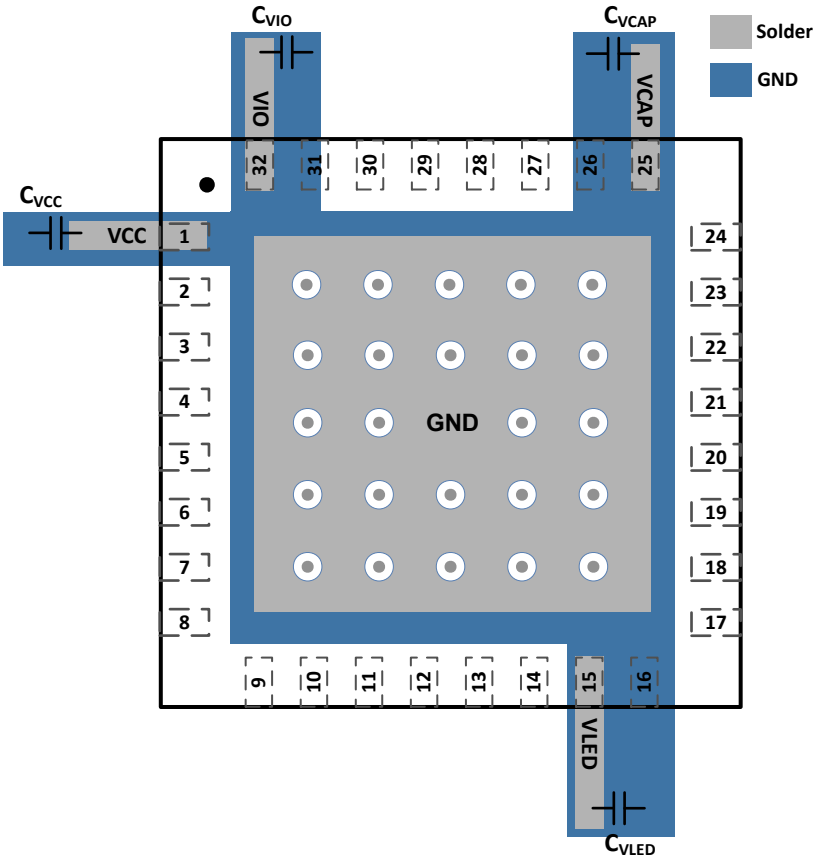


図 9-10. LP5864 のレイアウト例

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

10.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.5 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (December 2021) to Revision A (October 2026)	Page
• I^2C のタイミング要件を修正しました	7

Copyright © 2026 Texas Instruments Incorporated

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側のナビゲーションをご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LP5864MRSMR	Active	Production	VQFN (RSM) | 32	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	LP5864M
LP5864MRSMR.A	Active	Production	VQFN (RSM) | 32	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	LP5864M
LP5864RSMR	Active	Production	VQFN (RSM) | 32	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LP5864
LP5864RSMR.A	Active	Production	VQFN (RSM) | 32	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LP5864

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

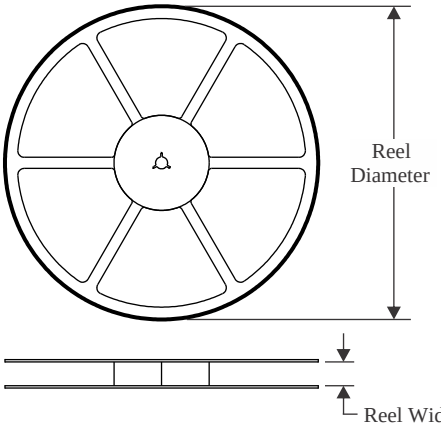
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

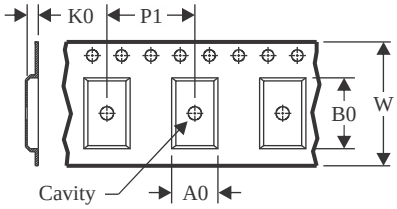
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

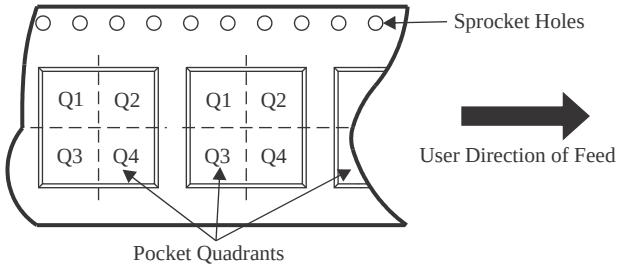


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

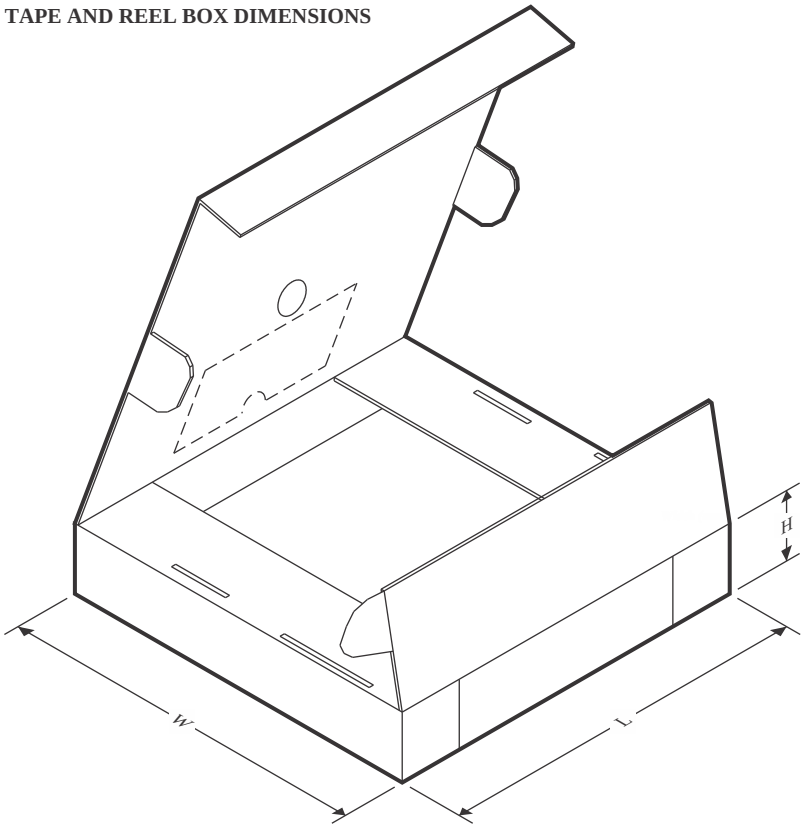
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LP5864MRSMR	VQFN	RSM	32	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
LP5864RSMR	VQFN	RSM	32	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LP5864MRSMR	VQFN	RSM	32	3000	360.0	360.0	36.0
LP5864RSMR	VQFN	RSM	32	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

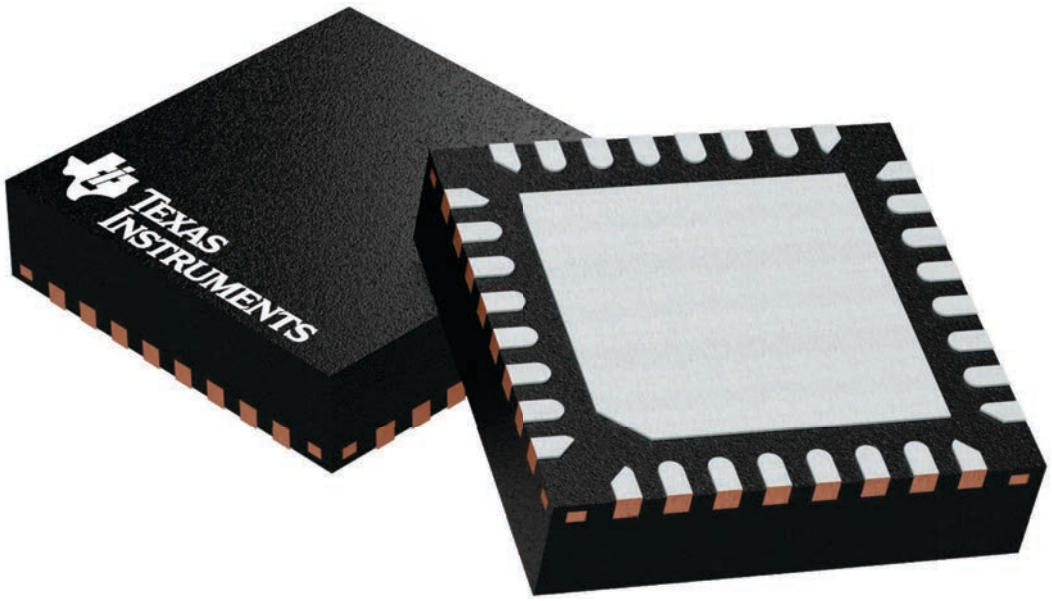
RSM 32

VQFN - 1 mm max height

4 x 4, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



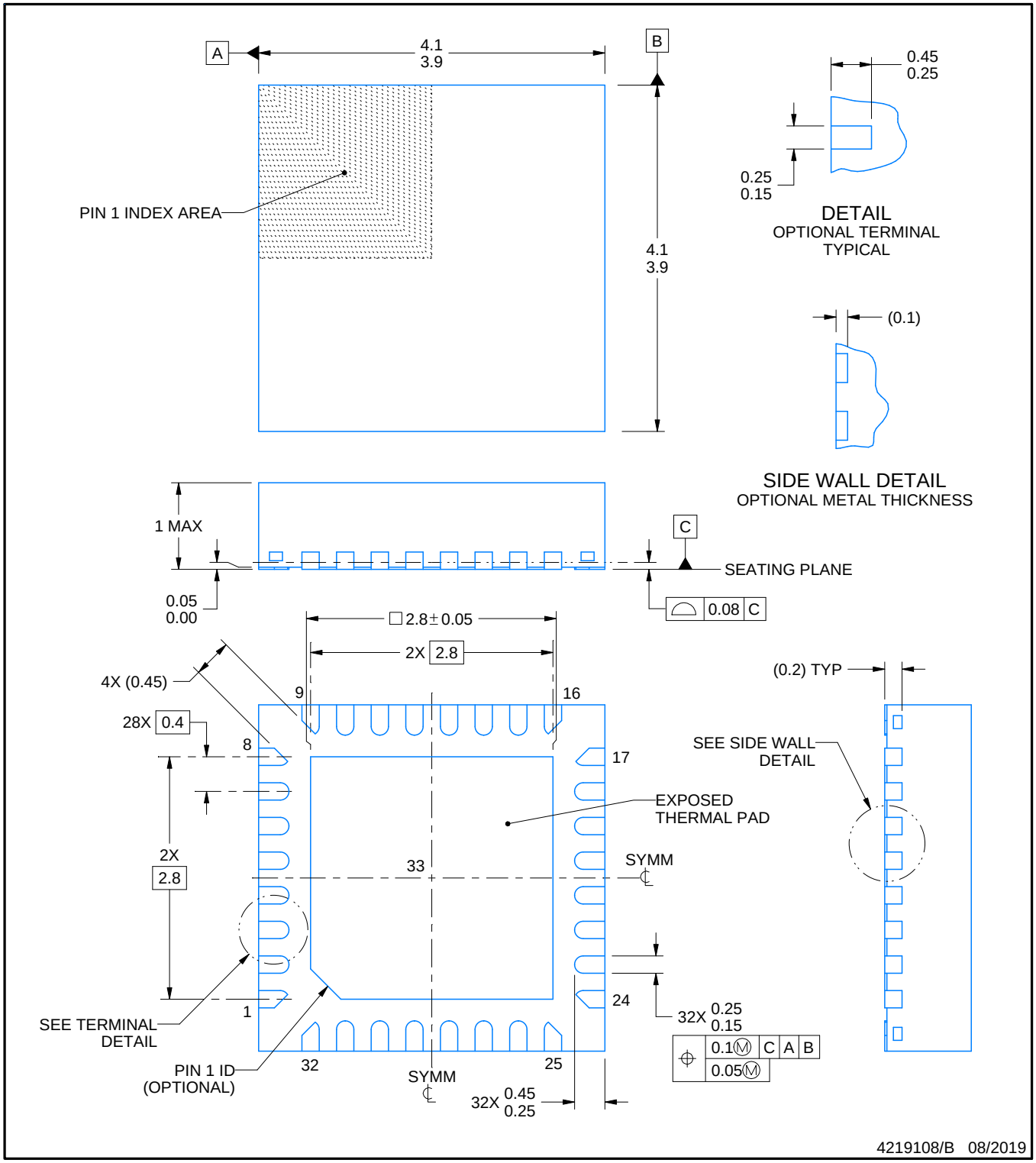
4224982/A

PACKAGE OUTLINE

RSM0032B

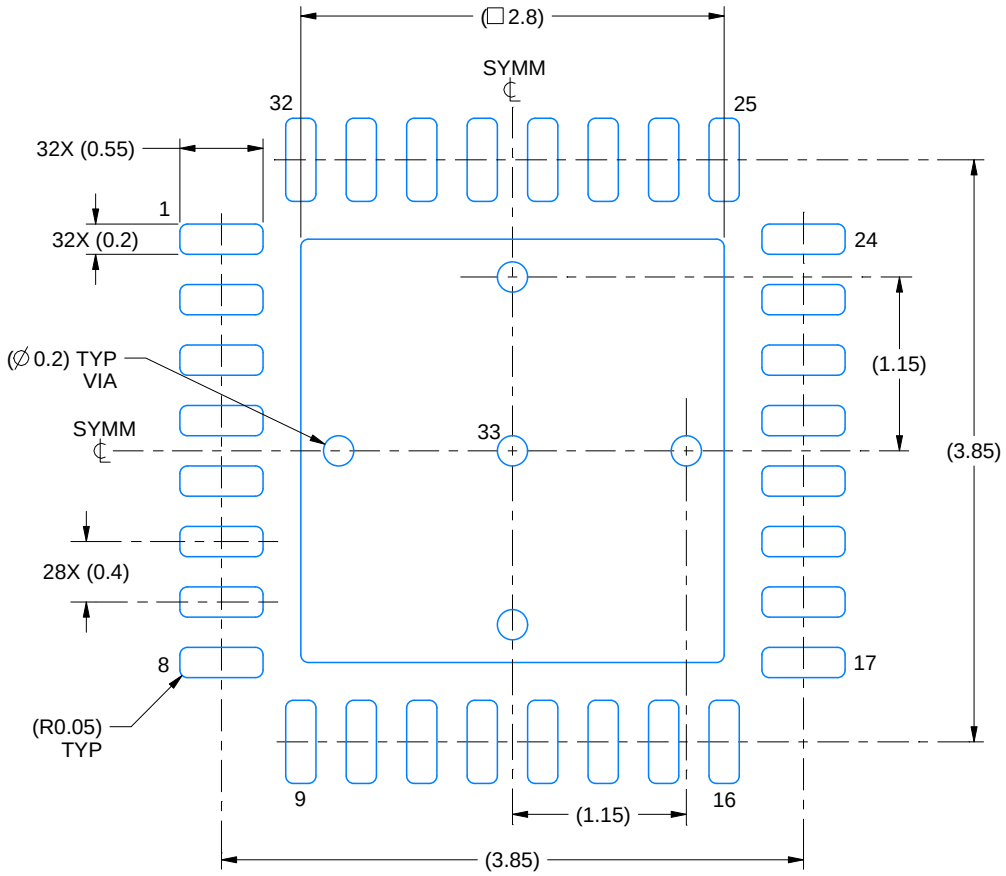
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

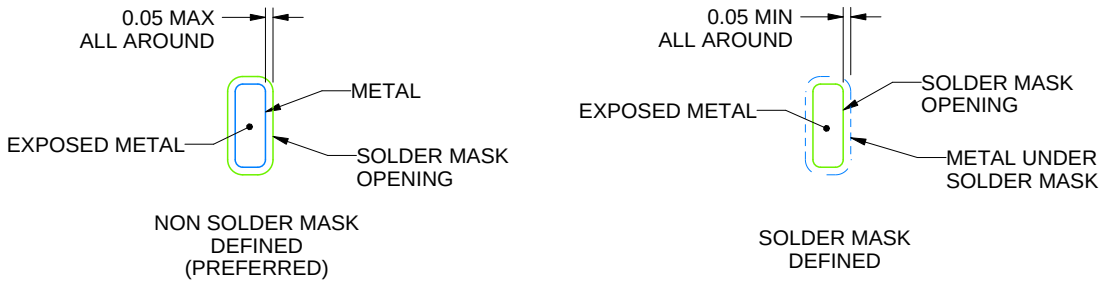


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X

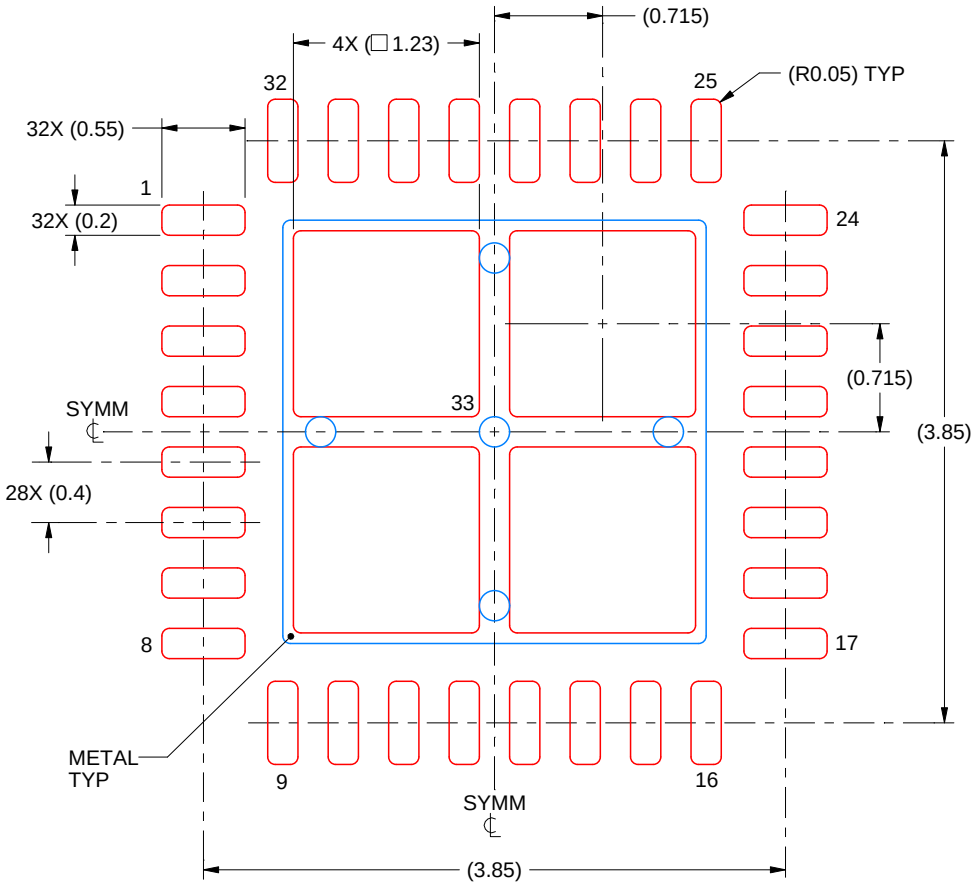


SOLDER MASK DETAILS

4219108/B 08/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 33:
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4219108/B 08/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月