

MSPM0C1105-Q1、MSPM0C1106-Q1 車載ミックスドシグナルマイコン

1 特長

- 車載アプリケーション向けに AEC-Q100 グレード 1 認定済み
- コア
 - Arm® 32 ビット Cortex®-M0+ CPU、メモリ保護ユニット付き、最高 32MHz の周波数
- 動作特性
 - 拡張動作温度範囲: -40°C ~ 最高 125°C
 - 広い電源電圧範囲: 1.62V ~ 3.6V
- メモリ
 - 最大 64KB のフラッシュメモリ
 - 8KB の SRAM
- 高性能アナログ パリフェラル
 - 最大 27 の外部チャネルを持つ 12 ビット 1.6MSPS A/D コンバータ (ADC)
 - 1.4V または 2.5V の構成可能な内部共有電圧リファレンス (VREF)
 - 8 ビットリファレンス電圧 DAC を内蔵したコンパレータ (COMP)
 - 温度センサ内蔵
- 最適化された低消費電力モード
 - RUN: 91µA/MHz (CoreMark)
 - スタンバイ 2µA、SRAM、およびレジスタを完全に保持
 - SHUTDOWN: 68nA (I/O ウェークアップあり)
- インテリジェント デジタル パリフェラル
 - 3 チャネル DMA コントローラ
 - 7 チャネルのイベントファブリック信号システム
 - 5 つのタイマで最大 18 の PWM 出力をサポート、STANDBY モードまですべて動作可能
 - デッドバンドと最大 64MHz のタイマ周波数を備えた 1 つの 16 ビットの高度なタイマ
 - 1 つの 16 ビット汎用タイマ、4 つのキャプチャ / コンパレータを搭載
 - 3 つの 16 ビット汎用タイマ、2 つのキャプチャ / コンパレータを搭載
 - ウィンドウ付きウォッチドッグ タイマ (WWDT)
 - 独立型ウォッチドッグ タイマ (IWDT)
 - RTC、アラームおよびカレンダー モード付き
 - 外部ビーブ音を駆動するための 1/2/4/8kHz の方形波を生成する BEEPER
- 通信インターフェイス
 - 3 つの UART モジュール、1 つは LIN、IrDA、DALI、スマートカード、マンチェスターをサポート

- SMBus/PMBus と STOP モードからのウェークアップをサポートする 2 つの I²C モジュール、最大 FM+ (1Mbps) をサポート
- 最大 16Mbps をサポートする 1 つの SPI モジュール
- クロック システム
 - -2.1% から 1.6% の精度の 32MHz 内部発振器 (SYSOSC)
 - ±3% 精度の 32kHz 内部発振器 (LFOSC)
 - 外部 4MHz~32MHz 水晶発振器 (HFXT)
 - 外部 32kHz 水晶発振器 (LFXT)
 - 外部低周波数 (LF) と高周波 (HF) デジタルクロック入力
 - デジタルクロック出力
- データの整合性と暗号化
 - 巡回冗長検査 (CRC-16)
- 柔軟な I/O 機能
 - 最大 45 個の合計 GPIO
 - 2 つの 5V 許容オープンドレイン IO
- 開発サポート
 - 2 ピンシリアルワイヤデバッグ (SWD)
- パッケージ オプション¹
 - 48 ピン LQFP (PT)、VQFN (RGZ)
 - 32 ピン VQFN (RHB)
 - 28 ピン VSSOP (DGS28)
 - 24 ピン VQFN (RGE)
 - 20 ピン WQFN (RUK)、VSSOP (DGS20)
- ファミリー製品 (「[デバイスの比較](#)」も参照)
 - MSPM0C1106-Q1: 64KB のフラッシュ、8KB の RAM
 - MSPM0C1105-Q1: 32KB のフラッシュ、8KB の RAM
- 開発キットとソフトウェア (「[ツールとソフトウェア](#)」も参照)
 - LP-MSPM0C1106 LaunchPad™ 開発キット
 - MSP ソフトウェア開発キット (SDK)

2 アプリケーション

- [車載用ボディエレクトロニクス / ライティング](#)
- [車載用ゲートウェイ](#)
- [ステアリングホイールシステム](#)
- [車載用モーター制御](#)
- [DC / AC インバータ](#)
- [車内照明](#)
- [ドアハンドルモジュール](#)
- [キックツールオープンモジュール](#)
- [車両の乗員検出](#)
- [コンフォートシートモジュール](#)

¹ QFN パッケージにはウェットパブルフラグがあります。



3 説明

MSPM0C1105/6 マイコン (MCU) は、最大 32MHz の周波数で動作する Arm® Cortex®-M0+ 32 ビット コア プラットフォームをベースとした MSP の高集積超低消費電力 32 ビット MSPM0 MCU ファミリの製品です。コスト最適化されたこれらの MCU は高性能アナログ ペリフェラルを統合しており、-40°C~125°Cの拡張温度範囲をサポートしており、1.62V~3.6V の電源電圧で動作します。

MSPM0C1105/6 デバイスは最大 64KB の組込みフラッシュ プログラム メモリと 8KB の SRAM を内蔵しています。これらの MCU は -2.1% ~ +1.6% の精度の高速オンチップ発振器を内蔵しているため、外部水晶振動子は不要です。追加機能には、3 チャンネル DMA、CRC-16 アクセラレータ、各種の高性能アナログ ペリフェラル (リファレンス電圧として VDD を含む 12 ビット 1.6Msps ADC、8 ビットリファレンス DAC を備えたコンパレータ、1 つのオンチップ温度センサなど) が含まれます。これらのデバイスは、デッドバンド付き最大 64MHz のタイマ周波数を持つ 1 つの 16 ビット高度タイマ、4 つの 16 ビット汎用タイマ、1 つのウィンドウ付きウォッチドッグ タイマ、各種通信ペリフェラル (3 つの UART、1 つの SPI、2 つの I2C など) などのインテリジェントなデジタル ペリフェラルも備えています。これらの通信ペリフェラルは LIN、IrDA、DALI、マンチェスター、スマート カード、SMBus、PMBus プロトコルをサポートしています。

テキサス・インスツルメンツの MSPM0 低消費電力 MCU ファミリーは、各種のアナログおよびデジタル回路を内蔵したデバイスで構成されているため、お客様はプロジェクトのニーズを満たす MCU を見つけることができます。MSPM0 MCU ファミリーは、ARM Cortex-M0+ プラットフォームと包括的な超低消費電力のシステム アーキテクチャを組み合わせたもので、システム設計者は性能向上と消費電力低減を同時に実現できます。

MSPM0C1105/6 MCU は、広範囲にわたるハードウェアおよびソフトウェアのエコシステムによってサポートされており、リファレンス デザインやコード サンプルを使って設計をすぐに開始できます。開発キットには、購入可能な LaunchPad が含まれています。また、テキサス・インスツルメンツは無償の MSP ソフトウェア開発キット (SDK) も提供しており、Code Composer Studio™ IDE デスクトップのコンポーネントとして利用できます。また、TI Resource Explorer ではクラウド バージョンを利用できます。MSPM0 MCU には、広範囲にわたるオンライン資料、MSP Academy によるトレーニング、TI E2E™ サポート フォーラムによるオンライン サポートも用意されています。

モジュールの詳細については、『MSPM0 C シリーズ マイクロコントローラ テクニカル リファレンス マニュアル』を参照してください。

表 3-1. パッケージ情報

デバイス名 (1) (2)	パッケージ (5)	パッケージ サイズ(3) (4)
M0C1106QPTRQ1	PT (LQFP, 48)	9mm × 9mm
M0C1105QPTRQ1	PT (LQFP, 48)	9mm × 9mm
M0C1106QRGZRQ1	RGZ (VQFN, 48)	7mm × 7mm
M0C1105QRGZRQ1	RGZ (VQFN, 48)	7mm × 7mm
M0C1106QRHBRQ1	RHB (VQFN, 32)	5mm × 5mm
M0C1105QRHBRQ1	RHB (VQFN, 32)	5mm × 5mm
M0C1106QDGS28RQ1	DGS (VSSOP, 28)	7.1mm × 4.9mm
M0C1105QDGS28RQ1	DGS (VSSOP, 28)	7.1mm × 4.9mm
M0C1106QRGERQ1	RGE (VQFN, 24)	4mm × 4mm
M0C1105QRGERQ1	RGE (VQFN, 24)	4mm × 4mm
M0C1106QDGS20RQ1	DGS (VSSOP, 20)	5.1mm × 4.9mm
M0C1105QDGS20RQ1	DGS (VSSOP, 20)	5.1mm × 4.9mm
M0C1106QRUKRQ1	RUK (WQFN, 20)	3mm × 3mm
M0C1105QRUKRQ1	RUK (WQFN, 20)	3mm × 3mm

- (1) 提供中の全デバイスに関する最新の部品、パッケージ、および注文情報については、「付録: パッケージ オプション」または TI Web サイトを参照してください。
- (2) デバイス名の詳細については、「デバイスの命名規則」セクションを参照してください。
- (3) 詳細については、メカニカル、パッケージ、および注文情報を参照してください。
- (4) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- (5) 20 ピン、24 ピン、32 ピン、48 ピン VQFN パッケージはウェットパブル フランク付きで提供。

注意

電氣的な過剰ストレスや、データやコードメモリの不安定化を防止するために、デバイスレベルの ESD 仕様に従って、システムレベルの ESD 保護を適用する必要があります。詳細については、『[MSP430™ のシステムレベルの ESD 考慮事項](#)』を参照してください。このアプリケーション ノートに記載されている原則は、MSPM0 MCU に適用されます。

4 機能ブロック図

機能ブロック図を図 4-1 に示します。

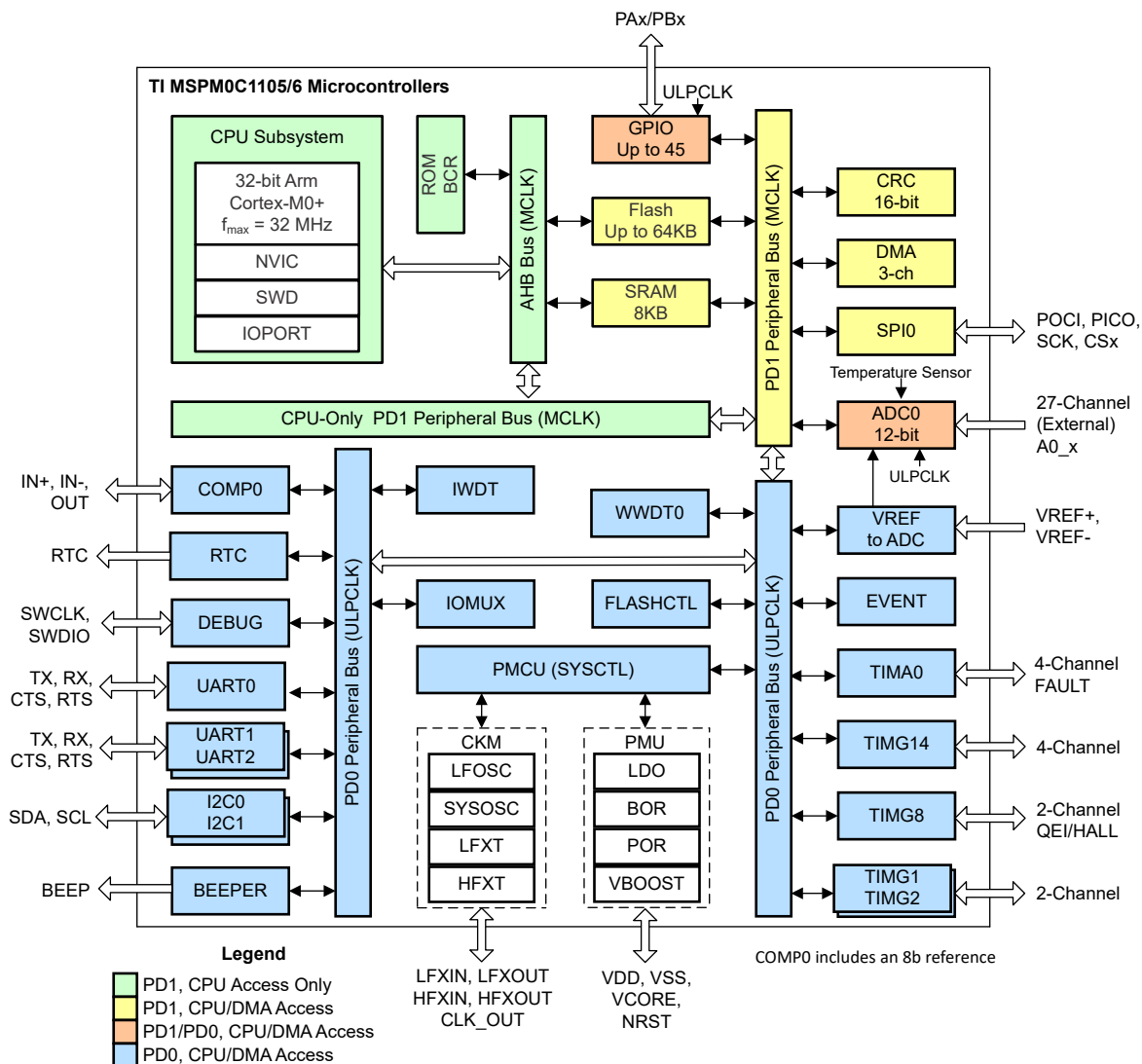


図 4-1. MSPM0C1105/6 の機能ブロック図

目次

1 特長	1	8.8 メモリ	61
2 アプリケーション	1	8.9 フラッシュ メモリ	63
3 説明	2	8.10 SRAM	63
4 機能ブロック図	4	8.11 GPIO	64
5 デバイスの比較	6	8.12 IOMUX	64
6 ピン構成および機能	7	8.13 ADC	64
6.1 ピン配置図.....	7	8.14 温度センサ	65
6.2 ピン属性.....	12	8.15 低周波数サブシステム (LFSS)	65
6.3 信号の説明.....	25	8.16 VREF	65
6.4 未使用ピンの接続.....	35	8.17 COMP	66
7 仕様	37	8.18 セキュリティ	67
7.1 絶対最大定格.....	37	8.19 CRC	67
7.2 ESD 定格.....	37	8.20 UART	67
7.3 推奨動作条件.....	37	8.21 I2C	68
7.4 熱に関する情報.....	38	8.22 SPI	68
7.5 電源電流特性.....	40	8.23 IWDG	69
7.6 電源シーケンス.....	41	8.24 WWDG	69
7.7 フラッシュ メモリの特性.....	42	8.25 RTC_B	69
7.8 タイミング特性.....	43	8.26 タイマ (TIMx)	70
7.9 クロック仕様.....	44	8.27 デバイスのアナログ接続	72
7.10 デジタル IO.....	46	8.28 入力 / 出力の回路図	73
7.11 アナログ マルチプレクサ VBOOST.....	47	8.29 シリアル ワイヤ デバッグ インターフェイス	74
7.12 ADC.....	47	8.30 DEBUGSS	74
7.13 温度センサ.....	49	8.31 デバイス ファクトリ定数	74
7.14 VREF.....	50	8.32 識別	75
7.15 コンパレータ (COMP).....	50	9 アプリケーション、実装、およびレイアウト	76
7.16 I2C.....	51	9.1 代表的なアプリケーション.....	76
7.17 SPI.....	52	10 デバイスおよびドキュメントのサポート	77
7.18 UART.....	54	10.1 入門と次のステップ.....	77
7.19 TIMx.....	54	10.2 デバイスの命名規則.....	77
7.20 エミュレーションおよびデバッグ.....	54	10.3 ツールとソフトウェア.....	78
8 詳細説明	55	10.4 ドキュメントのサポート.....	78
8.1 概要.....	56	10.5 サポート・リソース.....	79
8.2 CPU.....	56	10.6 商標.....	79
8.3 動作モード.....	56	10.7 静電気放電に関する注意事項.....	79
8.4 パワー マネージメント ユニット (PMU).....	58	10.8 用語集.....	79
8.5 クロック モジュール (CKM).....	58	11 改訂履歴	79
8.6 DMA_B.....	59	12 メカニカル、パッケージ、および注文情報	81
8.7 イベント.....	60		

5 デバイスの比較

表 5-1. デバイス比較表

デバイス名 ⁽¹⁾	フラッシュ / SRAM (KB)	ADC チャネ ル	UART / I2C / SPI	TIMG	TIMA	GPIO	COMP	パッケージ ^{(2) (3)}
M0C1106QPTRQ1	64 / 8	27	3 / 2 / 1	4	1	45	1	48 LQFP (9mm × 9mm)
M0C1105QPTRQ1	32 / 8							
M0C1106QRGZRQ1	64 / 8	27	3 / 2 / 1	4	1	45	1	48 VQFN (7mm × 7mm)
M0C1105QRGZRQ1	32 / 8							
M0C1106QRHBRQ1	64 / 8	18	3 / 2 / 1	4	1	29	1	32 VQFN (5mm × 5mm)
M0C1105QRHBRQ1	32 / 8							
M0C1106QDGS28RQ1	64 / 8	15	3 / 2 / 1	4	1	25	1	28 VSSOP (7.1mm × 4.9mm)
M0C1105QDGS28RQ1	32 / 8							
M0C1106QRGERQ1	64 / 8	13	3 / 2 / 1	4	1	21	1	24 VQFN (4mm × 4mm)
M0C1105QRGERQ1	32 / 8							
M0C1106QDGS20RQ1	64 / 8	12	3 / 2 / 1	4	1	17	1	20 VSSOP (5.1mm × 4.9mm)
M0C1105QDGS20RQ1	32 / 8							
M0C1106QRUKRQ1	64 / 8	12	3 / 2 / 1	4	1	17	1	20 WQFN (3mm × 3mm)
M0C1105QRUKRQ1	32 / 8							

- (1) 提供中の全デバイスに関する最新の部品、パッケージ、および注文情報については、「付録: パッケージオプション」または [TI Web サイト](#) を参照してください。
- (2) ここに記載されているサイズは概略です。公差を含めたパッケージの寸法については、「メカニカル データ」を参照してください。
- (3) 20 ピン、24 ピン、32 ピン、48 ピン VQFN パッケージはウェットブル フランク付きで提供

6 ピン構成および機能

システム構成ツール は、ピンの多重化およびピン設定を容易にするための初期化コードを有効にしたり、構成したり、生成するグラフィカル インターフェイスを提供します。データシートに示されているピン配置図は、デバイスのピン配置を簡素化するために、主要なペリフェラル機能、内蔵デバイス機能の一部、使用可能なクロック信号を示しています。

ピンの機能の詳細については、「ピンの属性」および「信号の説明」セクションを参照してください。

6.1 ピン配置図

注

各パッケージ オプションの完全なピン構成および機能については、[ピン属性](#)および[信号の説明](#)を参照してください。

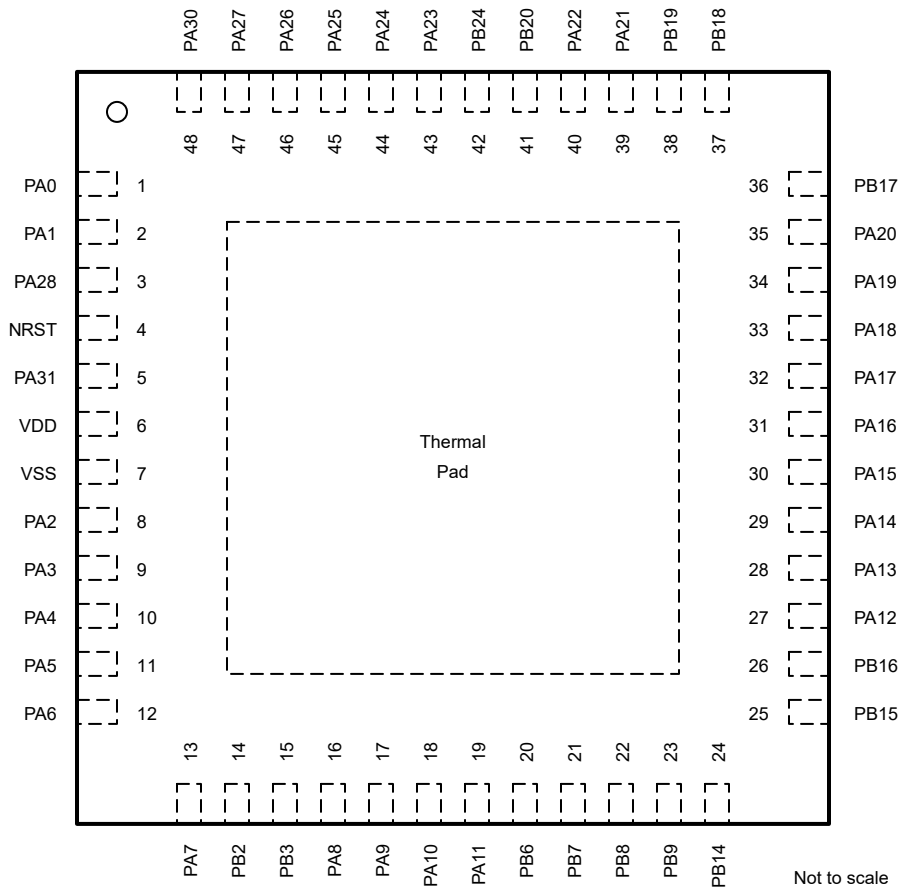


図 6-1. 48 ピンの RGZ (VQFN) パッケージ

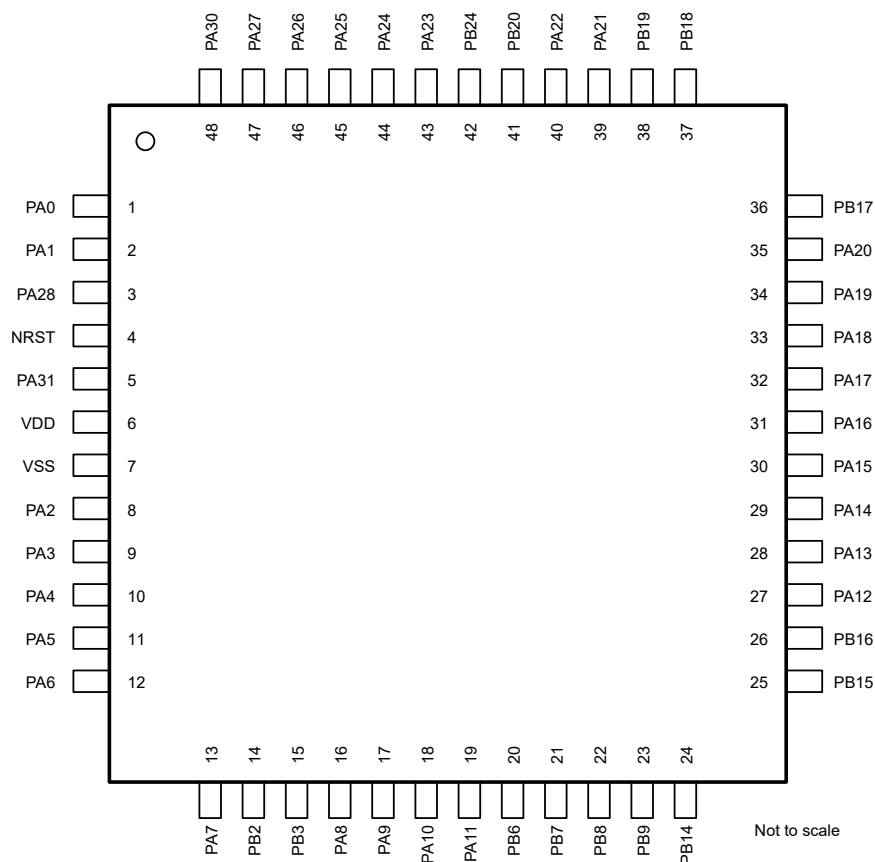


図 6-2. 48 ピン PT 48 ピン PT (LQFP) パッケージ

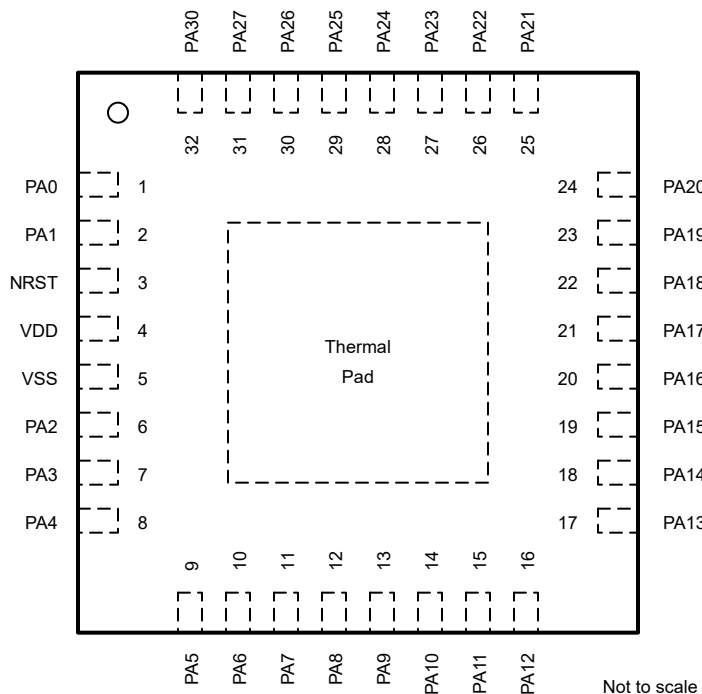


図 6-3. 32 ピンの RHB (VQFN) パッケージ

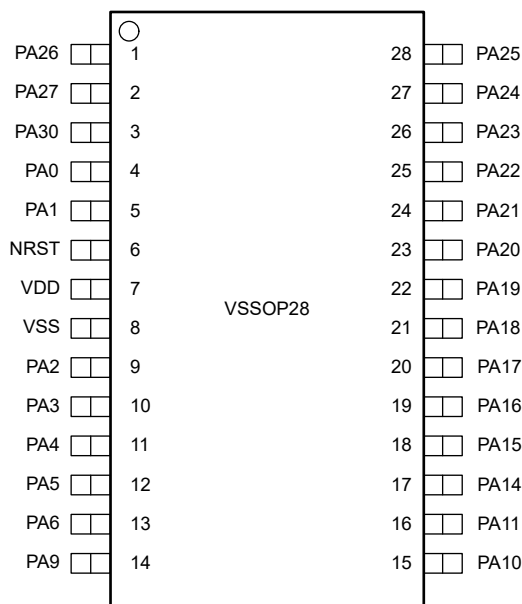


図 6-4. 28 ピン DGS28 (VSSOP)

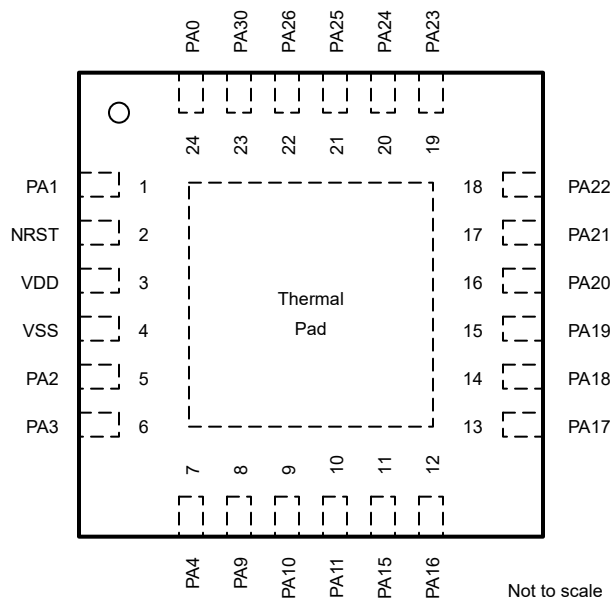


図 6-5. 24 ピンの RGE (VQFN) パッケージ

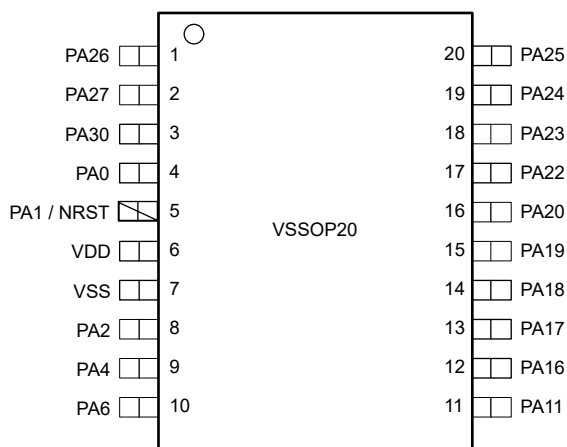
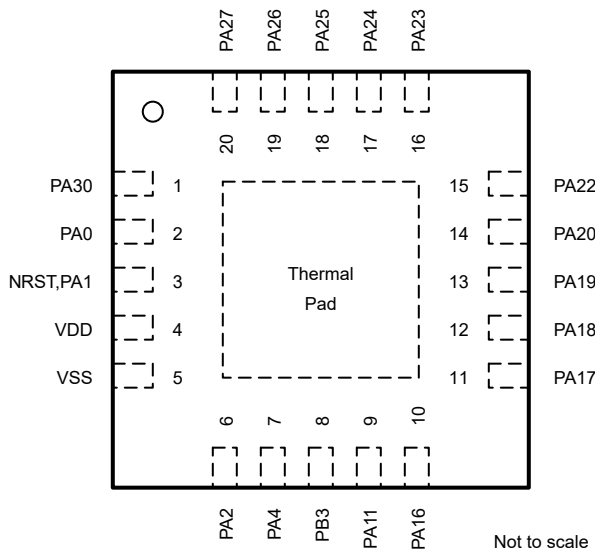


図 6-6. 20 ピン DGS20 (VSSOP)




6-7. 20 ピン RUK (WQFN)

6.2 ピン属性

次の表に、各デバイス パッケージの各ピンで利用可能な機能を示します。

注

デバイス上の各デジタル I/O は、専用のピン制御管理レジスタ (PINCMx) に割り当てられており、ユーザーが PINCM.PF 制御ビットを使って必要なピン機能を設定できます。

デバイス上の各デジタル I/O は、専用のピン制御管理レジスタ (PINCMx) に割り当てられており、ユーザーが PINCM.PF 制御ビットを使って必要なピン機能を設定できます。IOMUX は、IOMUX による 1 つのデジタル機能をピンに同時に接続することのみをサポートしています。IOMUX 以外の管理機能 (アナログ接続など) をピンで使うことを想定している場合、IOMUX の PINCM.PF と PINCM.PC を 0 に設定することをお勧めします。ただし、IOMUX 非管理信号 (アナログ入力、WAKE 入力など) は、IOMUX 管理対象のデジタル機能がピン上で有効化されると同時に、機能間に競合がない限り、ピン上で有効化できます。この場合、各ピンでイネーブルされる機能間に競合がないことを設計者が確認する必要があります。

表 6-1. IO タイプ別のデジタル IO 機能

バッファのタイプ	反転制御	駆動能力制御	ヒステリシス制御	プルアップ抵抗	プルダウン抵抗	ウェークアップロジック
SDIO (標準駆動)	Y			Y	Y	
WAKE 1 付き SDIO (標準駆動)	Y			Y	Y	Y
ODIO (5V 対応のオープンドレイン)	Y		Y		Y	Y

- ウェーク付きの標準機能では、I/O を使って、最小低消費電力の SHUTDOWN モードからデバイスをウェークアップできます。すべての I/O は、それよりも高いレベルの低消費電力モードから MCU をウェークアップするように構成できます。詳細については、『MSPM0 C シリーズ マイクロコントローラ テクニカル リファレンス マニュアル』の「GPIO FastWake」セクションを参照してください。

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/ OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
4	4	3	6	2	5	3	NRST	NRST	(非 IOMUX 1) 0	リセット	リセット
1	1	1	4	24	4	2	PA0 PINCM1 0x40428000	PA0	1	IO	ウェーク付 き ODIO (5V 対応)
								UART0_TX	2	O	
								I2C0_SDA	3	IOD	
								TIMA0_C0	4	IO	
								TIMA_FAL1	5	I	
								FCC_IN	6	I	
								TIMG8_C1	7	IO	
								ビーブ音	8	O	
								TIMG14_C0	9	IO	
								SPI0_CS1_MISO1	10	IO	
								RTC_OUT	12	O	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
2	2	2	5	1	5	3	PA1 PINCM2 0x40428004	PA1	1	IO	ウェーク付 き ODIO (5V 対応)
								UART0_RX	2	IO	
								I2C0_SCL	3	IOD	
								TIMA0_C1	4	IO	
								TIMA_FAL2	5	I	
								TIM8_IDX	6	I	
								TIM8_C0	7	IO	
								TIMG14_C1	9	IO	
								SPI0_CS3_CD_MI SO3	10	IO	
								HFCLKIN	11	I	
								UART0_TX	12	O	
								UART1_RTS	13	O	
								I2C0_SDA	14	IOD	
8	8	6	9	5	8	6	PA2 PINCM5 0x40428010	PA2	1	IO	SDIO (標 準)
								TIM8_C1	2	IO	
								SPI0_CS0	3	IO	
								TIM2_C1	4	IO	
								TIM8_IDX	5	I	
								TIMA0_C3N	6	O	
								TIMA0_C2N	7	O	
								TIMA_FAL0	8	I	
								TIMA_FAL1	9	I	
								TIMA0_C0	11	IO	
								I2C0_SCL	12	IOD	
9	9	7	10	6			PA3 PINCM6 0x40428014	PA3	1	IO	SDIO (標 準)
								TIM8_C0	2	IO	
								SPI0_CS1_MISO1	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C1	5	IO	
								TIM2_C0	7	IO	
								TIMA0_C2	8	IO	
								UART2_CTS	9	I	
								UART1_TX	10	O	
								SPI0_CS3_CD_MI SO3	11	IO	
								I2C0_SDA	12	IOD	
								COMP0_OUT	14	O	
								LFXIN	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
10	10	8	11	7	9	7	PA4 PINCM7 0x40428018	PA4	1	IO	SDIO (標 準)
								TIMG8_C1	2	IO	
								SPI0_POCI	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C1N	5	O	
								LFCLKIN	6	I	
								TIMG2_C1	7	IO	
								TIMA0_C3	8	IO	
								UART2_RTS	9	O	
								UART1_RX	10	I	
								SPI0_CS0	11	IO	
								TIMA0_C0N	12	O	
								HFCLKIN	13	I	
								LFXOUT	(非 IOMUX 1) 0	A	
11	11	9	12				PA5 PINCM8 0x4042801c	PA5	1	IO	SDIO (標 準)
								TIMG8_C0	2	IO	
								SPI0_PICO	3	IO	
								I2C1_SDA	4	IOD	
								TIMG14_C0	5	IO	
								FCC_IN	6	I	
								TIMG1_C0	7	IO	
								TIMA_FAL1	8	I	
								UART0_CTS	9	I	
								UART1_TX	11	O	
								TIMA0_C1	12	IO	
								HFXIN	(非 IOMUX 1) 0	A	
12	12	10	13		10		PA6 PINCM9 0x40428020	PA6	1	IO	SDIO (標 準)
								TIMG8_C1	2	IO	
								SPI0_SCLK	3	IOD	
								I2C1_SCL	4	IOD	
								TIMG14_C1	5	IO	
								HFCLKIN	6	I	
								TIMG1_C1	7	IO	
								TIMA_FAL0	8	I	
								UART0_RTS	9	O	
								TIMA0_C2N	10	O	
								UART1_RX	11	I	
								TIMA0_C2	12	IO	
								I2C0_SDA	13	IOD	
								ピープ音	14	O	
								HFXOUT	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
13	13	11					PA7 PINCM10 0x40428024	PA7	1	IO	SDIO (標 準)
								CLK_OUT	2	O	
								TIMG8_C0	3	IO	
								TIMA0_C2	4	IO	
								TIMG8_IDX	5	I	
								TIMG2_C1	6	IO	
								TIMA0_C1	7	IO	
								SPI0_CS2_MISO2	8	IO	
								FCC_IN	9	I	
								SPI0_POCI	10	IO	
								SPI0_PICO	11	IO	
								UART1_TX	12	O	
								TIMG1_C0	13	IO	
								COMP0_OUT	14	O	
16	16	12					PA8 PINCM13 0x40428030	PA8	1	IO	SDIO (標 準)
								UART1_TX	2	O	
								SPI0_CS0	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C0	5	IO	
								TIMA_FAL2	6	I	
								TIMA_FAL0	7	I	
								SPI0_CS3_CD_MI SO3	8	IO	
								TIMG2_C1	9	IO	
								HFCLKIN	10	I	
								UART0_RTS	11	O	
								SPI0_SCLK	12	IOD	
								UART1_RX	13	I	
								TIMA0_C3N	14	O	
17	17	13	14	8			PA9 PINCM14 0x40428034	PA9	1	IO	SDIO (標 準)
								UART1_RX	2	I	
								SPI0_PICO	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C0N	5	O	
								CLK_OUT	6	O	
								TIMA0_C1	7	IO	
								RTC_OUT	8	O	
								TIMG2_C0	9	IO	
								SPI0_POCI	10	IO	
								UART0_CTS	11	I	
								TIMA_FAL1	12	I	
								TIMG1_C1	13	IO	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
18	18	14	15	9			PA10 PINCM15 0x40428038	PA10	1	IO	ウェーク付 き SDIO (標準)
								UART0_TX	2	O	
								SPI0_POCI	3	IO	
								I2C0_SDA	4	IOD	
								TIMA0_C2	5	IO	
								CLK_OUT	6	O	
								TIMG14_C0	7	IO	
								I2C1_SDA	8	IOD	
								TIMA_FAL1	10	I	
								TIMG2_C1	11	IO	
								TIMA0_C1N	12	O	
								TIMG8_C1	13	IO	
								SPI0_PICO	14	IO	
19	19	15	16	10	11	9	PA11 PINCM16 0x4042803c	PA11	1	IO	ウェーク付 き SDIO (標準)
								UART0_RX	2	IO	
								SPI0_SCLK	3	IOD	
								I2C0_SCL	4	IOD	
								TIMA0_C2N	5	O	
								UART1_RX	6	I	
								TIMG14_C1	7	IO	
								I2C1_SCL	8	IOD	
								TIMA_FAL0	10	I	
								SPI0_CS0	12	IO	
								COMP0_OUT	14	O	
								ADC0_25	(非 IOMUX 1) 0	A	
								COMP0_DAC_OUT	(非 IOMUX 2) 0	A	
27	27	16					PA12 PINCM24 0x4042805c	PA12	1	IO	SDIO (標 準)
								SPI0_SCLK	2	IOD	
								TIMA0_C3	4	IO	
								FCC_IN	5	I	
								TIMG14_C0	6	IO	
								SPI0_CS1_MISO1	8	IO	
								UART2_CTS	9	I	
								UART1_CTS	10	I	
								TIMA0_C3N	11	O	
								I2C1_SCL	12	IOD	
								TIMG2_C1	13	IO	
								COMP0_OUT	14	O	
								ADC0_18	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
28	28	17					PA13 PINCM25 0x40428060	PA13	1	IO	SDIO (標 準)
								UART0_RX	2	IO	
								SPI0_POCI	3	IO	
								TIMA0_C2N	4	O	
								TIMA0_C3N	5	O	
								RTC_OUT	6	O	
								TIMG14_C1	7	IO	
								TIMG14_C3	8	IO	
								SPI0_CS3_CD_MI SO3	9	IO	
								UART2_TX	10	O	
								UART1_RTS	11	O	
								SPI0_CS0	12	IO	
								TIMG8_C1	13	IO	
								TIMA0_C1	14	IO	
								ADC0_17	(非 IOMUX 1) 0	A	
								COMP0_IN2-	(非 IOMUX 2) 0	A	
29	29	18	17				PA14 PINCM26 0x40428064	PA14	1	IO	SDIO (標 準)
								UART0_CTS	2	I	
								SPI0_PICO	3	IO	
								TIMG1_C0	4	IO	
								CLK_OUT	6	O	
								SPI0_CS2_MISO2	9	IO	
								UART2_RX	10	I	
								I2C0_SCL	12	IOD	
								UART0_TX	13	O	
								TIMA0_C2	14	IO	
								ADC0_16	(非 IOMUX 1) 0	A	
								COMP0_IN2+	(非 IOMUX 2) 0	A	
30	30	19	18	11			PA15 PINCM27 0x40428068	PA15	1	IO	SDIO (標 準)
								UART0_RTS	2	O	
								SPI0_CS2_MISO2	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG8_IDX	7	I	
								UART2_RTS	10	O	
								TIMG14_C1	12	IO	
								ADC0_15	(非 IOMUX 1) 0	A	
								COMP0_IN3+	(非 IOMUX 2) 0	A	
31	31	20	19	12	12	10	PA16 PINCM28 0x4042806c	PA16	1	IO	SDIO (標 準)
								SPI0_POCI	3	IO	
								I2C1_SDA	4	IOD	
								TIMA0_C2N	5	O	
								FCC_IN	7	I	
								UART2_CTS	10	I	
								TIMG14_C2	12	IO	
								COMP0_OUT	14	O	
								ADC0_14	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
32	32	21	20	13	13	11	PA17 PINCM29 0x40428070	PA17	1	IO	SDIO (標 準)
								UART1_TX	2	O	
								TIMA0_C2	3	IO	
								I2C1_SCL	4	IOD	
								TIMA0_C3	5	IO	
								TIMG2_C0	6	IO	
								TIMG8_C0	7	IO	
								TIMA0_C0N	8	O	
								SPI0_CS1_MISO1	9	IO	
								SPI0_SCLK	10	IOD	
								I2C0_SDA	11	IOD	
								UART0_RX	12	IO	
								ADC0_13	(非 IOMUX 1) 0	A	
								COMP0_IN1-	(非 IOMUX 2) 0	A	
33	33	22	21	14	14	12	PA18 PINCM30 0x40428074	PA18	1	IO	SDIO (標 準)
								UART1_RX	2	I	
								UART1_RTS	3	O	
								I2C1_SDA	4	IOD	
								TIMA0_C3N	5	O	
								TIMG2_C1	6	IO	
								TIMG8_C1	7	IO	
								SPI0_PICO	8	IO	
								SPI0_CS0	9	IO	
								TIMA0_C1N	10	O	
								TIMA0_C0	11	IO	
								SPI0_POCI	12	IO	
								TIMA_FAL2	13	I	
								CLK_OUT	14	O	
								ADC0_12	(非 IOMUX 1) 0	A	
								COMP0_IN1+	(非 IOMUX 2) 0	A	
								BSL_invoke (フラッ シュ)	(非 IOMUX 3) 0	I	
34	34	23	22	15	15	13	PA19 PINCM32 0x4042807c	PA19	1	IO	SDIO (標 準)
								SWDIO	2	IO	
								SPI0_SCLK	3	IOD	
								I2C1_SDA	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
								SPI0_POCI	7	IO	
								UART0_CTS	8	I	
								UART1_RX	11	I	
								SPI0_PICO	13	IO	
								ADC0_22	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
35	35	24	23	16	16	14	PA20 PINCM33 0x40428080	PA20	1	IO	SDIO (標 準)
								SWCLK	2	I	
								TIMA_FAL1	3	I	
								I2C1_SCL	4	IOD	
								TIMA0_C2N	5	O	
								TIMG14_C1	6	IO	
								SPI0_PICO	7	IO	
								TIMA0_C0	8	IO	
								UART0_RTS	10	O	
								UART1_TX	11	O	
								SPI0_CS0	12	IO	
								UART1_RX	13	I	
								ADC0_4	(非 IOMUX 1) 0	A	
39	39	25	24	17			PA21 PINCM37 0x40428090	PA21	1	IO	SDIO (標 準)
								UART2_TX	2	O	
								SPI0_CS3_CD_MI SO3	3	IO	
								UART1_CTS	4	I	
								TIMA0_C0	5	IO	
								TIMG1_C0	6	IO	
								UART2_CTS	8	I	
								TIMG8_C0	10	IO	
								TIMA0_C0N	12	O	
								UART2_RX	13	I	
								ADC0_8	(非 IOMUX 1) 0	A	
								ADC0_VREF-	(非 IOMUX 2) 0	A	
40	40	26	25	18	17	15	PA22 PINCM38 0x40428094	PA22	1	IO	SDIO (標 準)
								UART2_RX	2	I	
								SPI0_CS2_MISO2	3	IO	
								UART1_RTS	4	O	
								TIMA0_C0N	5	O	
								TIMG1_C1	6	IO	
								TIMA0_C1	7	IO	
								CLK_OUT	8	O	
								I2C0_SCL	9	IOD	
								TIMG8_C1	10	IO	
								UART1_RX	11	I	
								SPI0_POCI	12	IO	
								UART2_TX	13	O	
								ADC0_7	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
43	43	27	26	19	18	16	PA23 PINCM41 0x404280a0	PA23	1	IO	SDIO (標 準)
								UART2_TX	2	O	
								SPI0_CS3_CD_MI SO3	3	IO	
								TIMA0_C3	5	IO	
								TIMG8_C0	6	IO	
								TIMG2_C0	7	IO	
								UART0_TX	8	O	
								TIMG14_C0	9	IO	
								SPI0_POCI	12	IO	
								UART0_CTS	13	I	
								ADC0_26	(非 IOMUX 1) 0	A	
								ADC0_VREF+	(非 IOMUX 2) 0	A	
44	44	28	27	20	19	17	PA24 PINCM42 0x404280a4	PA24	1	IO	SDIO (標 準)
								UART2_RX	2	I	
								SPI0_CS2_MISO2	3	IO	
								UART0_RTS	4	O	
								TIMA0_C3N	5	O	
								TIMG8_C1	6	IO	
								TIMG2_C1	7	IO	
								UART1_RX	8	I	
								TIMG14_C1	9	IO	
								SPI0_PICO	12	IO	
								I2C0_SDA	13	IOD	
								ADC0_3	(非 IOMUX 1) 0	A	
45	45	29	28	21	20	18	PA25 PINCM43 0x404280a8	PA25	1	IO	SDIO (標 準)
								SPI0_PICO	2	IO	
								SPI0_POCI	3	IO	
								SPI0_SCLK	4	IOD	
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								TIMA0_C2	7	IO	
								UART2_CTS	8	I	
								TIMG14_C0	9	IO	
								TIMG1_C0	10	IO	
								I2C0_SDA	11	IOD	
								UART0_TX	12	O	
								TIMA_FAL2	13	I	
								I2C0_SCL	14	IOD	
								ADC0_2	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
46	46	30	1	22	1	19	PA26 PINCM44 0x404280ac	PA26	1	IO	SDIO (標 準)
								ビープ音	2	O	
								SPI0_POCI	3	IO	
								TIMG8_C0	4	IO	
								TIMA_FAL0	5	I	
								TIMA0_C3N	6	O	
								TIMG2_C0	7	IO	
								UART2_RTS	8	O	
								I2C0_SCL	9	IOD	
								TIMG1_C1	10	IO	
								UART0_RX	11	IO	
								TIMA0_C0	12	IO	
								I2C0_SDA	13	IOD	
								UART1_CTS	14	I	
								ADC0_1	(非 IOMUX 1) 0	A	
								COMP0_IN0+	(非 IOMUX 2) 0	A	
47	47	31	2		2	20	PA27 PINCM45 0x404280b0	PA27	1	IO	SDIO (標 準)
								SPI0_CS3_CD_MI SO3	2	IO	
								TIMA0_C0N	3	O	
								TIMG8_C1	4	IO	
								TIMA_FAL2	5	I	
								CLK_OUT	6	O	
								TIMG2_C1	7	IO	
								RTC_OUT	8	O	
								UART1_CTS	9	I	
								I2C0_SCL	10	IOD	
								UART0_TX	11	O	
								SPI0_POCI	12	IO	
								COMP0_OUT	14	O	
								ADC0_0	(非 IOMUX 1) 0	A	
								COMP0_IN0-	(非 IOMUX 2) 0	A	
3	3						PA28 PINCM3 0x40428008	PA28	1	IO	SDIO (標 準)
								UART0_TX	2	O	
								I2C0_SDA	3	IOD	
								TIMA0_C3	4	IO	
								TIMA_FAL0	5	I	
								TIMG2_C0	6	IO	
								TIMA0_C1	7	IO	
48	48	32	3	23	3	1	PA30 PINCM46 0x404280b4	PA30	1	IO	SDIO (標 準)
								UART0_RX	4	IO	
								TIMG8_IDX	5	I	
								TIMA0_C0	6	IO	
								UART1_RTS	9	O	
								TIMG2_C1	10	IO	
								TIMG14_C2	11	IO	
								I2C0_SDA	12	IOD	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
5	5						PA31 PINCM4 0x4042800c	PA31	1	IO	SDIO (標 準)
								UART0_RX	2	IO	
								I2C0_SCL	3	IOD	
								TIMA0_C3N	4	O	
								CLK_OUT	6	O	
14	14						PB2 PINCM11 0x40428028	PB2	1	IO	SDIO (標 準)
								UART2_CTS	3	I	
								I2C1_SCL	4	IOD	
								TIMA0_C3	5	IO	
								UART1_CTS	6	I	
								TIMG1_C0	7	IO	
								UART2_TX	8	O	
								HFCLKIN	10	I	
								SPI0_PICO	11	IO	
								UART1_RX	12	I	
								TIMA0_C1N	13	O	
15	15					8	PB3 PINCM12 0x4042802c	PB3	1	IO	SDIO (標 準)
								TIMA_FAL0	2	I	
								UART2_RTS	3	O	
								I2C1_SDA	4	IOD	
								TIMA0_C3N	5	O	
								UART1_RTS	6	O	
								TIMG1_C1	7	IO	
								UART2_RX	8	I	
								TIMG2_C1	9	IO	
								TIMA0_C0	10	IO	
								SPI0_SCLK	11	IOD	
								SPI0_CS0	12	IO	
								UART1_TX	13	O	
								RTC_OUT	14	O	
20	20						PB6 PINCM17 0x40428040	PB6	1	IO	SDIO (標 準)
								UART1_TX	2	O	
								TIMG8_C0	5	IO	
								UART2_CTS	6	I	
								TIMG1_C0	7	IO	
								TIMA_FAL2	8	I	
								SPI0_CS1_MISO1	9	IO	
								TIMA0_C3N	11	O	
								TIMG8_C1	12	IO	
								TIMA0_C2N	13	O	
								UART0_TX	14	O	
								ADC0_24	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
21	21						PB7 PINCM18 0x40428044	PB7	1	IO	SDIO (標 準)
								UART1_RX	2	I	
								TIMG8_C1	5	IO	
								UART2_RTS	6	O	
								TIMG1_C1	7	IO	
								SPI0_CS2_MISO2	9	IO	
								ビープ音	12	O	
								SPI0_SCLK	13	IOD	
								UART0_RX	14	IO	
								ADC0_23	(非 IOMUX 1) 0	A	
22	22						PB8 PINCM19 0x40428048	PB8	1	IO	SDIO (標 準)
								UART1_CTS	2	I	
								TIMA0_C0	3	IO	
								TIMG1_C0	5	IO	
								SPI0_SCLK	7	IOD	
								ビープ音	8	O	
								TIMG8_C0	9	IO	
								UART0_RX	10	IO	
								SPI0_POCI	11	IO	
								I2C0_SCL	12	IOD	
23	23						PB9 PINCM20 0x4042804c	COMP0_OUT	14	O	SDIO (標 準)
								PB9	1	IO	
								UART1_RTS	2	O	
								TIMA0_C0N	5	O	
								TIMA0_C1	6	IO	
								TIMG1_C1	7	IO	
								TIMG2_C0	8	IO	
								SPI0_POCI	10	IO	
								UART0_RX	11	IO	
								I2C0_SCL	12	IOD	
24	24						PB14 PINCM21 0x40428050	UART0_TX	13	O	SDIO (標 準)
								I2C0_SDA	14	IOD	
								PB14	1	IO	
								TIMA0_C0	5	IO	
								TIMG8_IDX	6	I	
								SPI0_CS3_CD_MI SO3	7	IO	
								TIMG2_C1	8	IO	
								I2C0_SDA	9	IOD	
								SPI0_PICO	10	IO	
								UART0_TX	11	O	
								TIMA_FAL2	12	I	SDIO (標 準)
								TIMA_FAL0	13	I	
								TIMG14_C2	14	IO	
								ADC0_21	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
25	25						PB15 PINCM22 0x40428054	PB15	1	IO	SDIO (標 準)
								UART2_TX	2	O	
								TIMG8_C0	5	IO	
								TIMG2_C0	6	IO	
								TIMA0_C1N	12	O	
								UART1_TX	13	O	
								TIMG2_C1	14	IO	
								ADC0_20	(非 IOMUX 1) 0	A	
26	26						PB16 PINCM23 0x40428058	PB16	1	IO	SDIO (標 準)
								UART2_RX	2	I	
								TIMG8_C1	5	IO	
								TIMG2_C1	6	IO	
								TIMA0_C2N	12	O	
								UART1_RX	13	I	
								I2C1_SDA	14	IOD	
								ADC0_19	(非 IOMUX 1) 0	A	
36	36						PB17 PINCM34 0x40428084	PB17	1	IO	SDIO (標 準)
								UART2_TX	2	O	
								SPI0_PICO	3	IO	
								I2C0_SCL	4	IOD	
								TIMA0_C2	5	IO	
								TIMG14_C0	6	IO	
								TIMG1_C0	9	IO	
								SPI0_CS0	10	IO	
37	37						PB18 PINCM35 0x40428088	ADC0_11	(非 IOMUX 1) 0	A	SDIO (標 準)
								PB18	1	IO	
								UART2_RX	2	I	
								SPI0_SCLK	3	IOD	
								I2C0_SDA	4	IOD	
								TIMA0_C2N	5	O	
								TIMG14_C1	6	IO	
								SPI0_CS0	7	IO	
								TIMG1_C1	9	IO	
								TIMA0_C1	12	IO	
								UART0_RTS	13	O	
38	38						PB19 PINCM36 0x4042808c	ADC0_10	(非 IOMUX 1) 0	A	SDIO (標 準)
								PB19	1	IO	
								SPI0_POCI	3	IO	
								TIMG8_C1	4	IO	
								UART0_CTS	5	I	
								TIMG2_C1	6	IO	
								TIMG8_IDX	7	I	
								UART2_CTS	8	I	
								TIMA0_C1N	12	O	
								UART2_RX	13	I	
								COMP0_OUT	14	O	
								ADC0_9	(非 IOMUX 1) 0	A	

表 6-2. ピン属性 (PT、RGZ、RHB、DGS28、RGE、DGS20、RUK パッケージ) (続き)

PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン	ピン名 /IOMUX REG/I OMUX ADDR	信号 名	IOMUX PF	信号 のタイプ	バッファのタ イプ
41	41						PB20 PINCM39 0x40428098	PB20	1	IO	SDIO (標 準)
								SPI0_CS2_MISO2	2	IO	
								TIMA0_C2	5	IO	
								TIMA_FAL1	6	I	
								TIMA0_C1	7	IO	
								UART2_RTS	8	O	
								I2C0_SDA	9	IOD	
								UART1_CTS	12	I	
								TIMA0_C2N	13	O	
								TIMG8_C1	14	IO	
								ADC0_6	(非 IOMUX 1) 0	A	
42	42						PB24 PINCM40 0x4042809c	PB24	1	IO	SDIO (標 準)
								SPI0_CS3_CD_MI SO3	2	IO	
								SPI0_CS1_MISO1	3	IO	
								TIMA0_C3	5	IO	
								TIMA0_C1N	6	O	
								UART2_RTS	8	O	
								SPI0_SCLK	12	IOD	
								TIMG14_C2	13	IO	
								UART0_RTS	14	O	
								ADC0_5	(非 IOMUX 1) 0	A	
6	6	4	7	3	6	4	VDD	VDD	(非 IOMUX 1) 0	PWR	PWR
7	7	5	8	4	7	5	VSS	VSS	(非 IOMUX 1) 0	PWR	PWR

6.3 信号の説明

表 6-3. A/D コンバータ (ADC) 信号の説明

信号 名	ピン の種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
ADC0_VREF+	A	ADC0 電圧リファレンス (VREF) 電源	43	43	27	26	19	18	16
ADC0_VREF-	A	ADC0 電圧リファレンス (VREF) グランド電源	39	39	25	24	17		
ADC0_0	A	ADC0 アナログ入力チャンネル 0	47	47	31	2		2	20
ADC0_1	A	ADC0 アナログ入力チャンネル 1	46	46	30	1	22	1	19
ADC0_2	A	ADC0 アナログ入力チャンネル 2	45	45	29	28	21	20	18
ADC0_3	A	ADC0 アナログ入力チャンネル 3	44	44	28	27	20	19	17
ADC0_4	A	ADC0 アナログ入力チャンネル 4	35	35	24	23	16	16	14
ADC0_5	A	ADC0 アナログ入力チャンネル 5	42	42					
ADC0_6	A	ADC0 アナログ入力チャンネル 6	41	41					
ADC0_7	A	ADC0 アナログ入力チャンネル 7	40	40	26	25	18	17	15
ADC0_8	A	ADC0 アナログ入力チャンネル 8	39	39	25	24	17		
ADC0_9	A	ADC0 アナログ入力チャンネル 9	38	38					
ADC0_10	A	ADC0 アナログ入力チャンネル 10	37	37					
ADC0_11	A	ADC0 アナログ入力チャンネル 11	36	36					
ADC0_12	A	ADC0 アナログ入力チャンネル 12	33	33	22	21	14	14	12

表 6-3. A/D コンバータ (ADC) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
ADC0_13	A	ADC0 アナログ入力チャンネル 13	32	32	21	20	13	13	11
ADC0_14	A	ADC0 アナログ入力チャンネル 14	31	31	20	19	12	12	10
ADC0_15	A	ADC0 アナログ入力チャンネル 15	30	30	19	18	11		
ADC0_16	A	ADC0 アナログ入力チャンネル 16	29	29	18	17			
ADC0_17	A	ADC0 アナログ入力チャンネル 17	28	28	17				
ADC0_18	A	ADC0 アナログ入力チャンネル 18	27	27	16				
ADC0_19	A	ADC0 アナログ入力チャンネル 19	26	26					
ADC0_20	A	ADC0 アナログ入力チャンネル 20	25	25					
ADC0_21	A	ADC0 アナログ入力チャンネル 21	24	24					
ADC0_22	A	ADC0 アナログ入力チャンネル 22	34	34	23	22	15	15	13
ADC0_23	A	ADC0 アナログ入力チャンネル 23	21	21					
ADC0_24	A	ADC0 アナログ入力チャンネル 24	20	20					
ADC0_25	A	ADC0 アナログ入力チャンネル 25	19	19	15	16	10	11	9
ADC0_26	A	ADC0 アナログ入力チャンネル 26	43	43	27	26	19	18	16

表 6-4. フラッシュ ブートストラップ ロード (BSL) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
BSL_invoke (フラッシュ)	I	デフォルトのフラッシュ BSL 起動信号	33	33	22	21	14	14	12

表 6-5. クロック モジュール (CKM) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
CLK_OUT	O	PMCU の CLK_OUT デジタル クロック 出力	13、 17、 18、 29、 33、 40、 47、 5	13、 17、 18、 29、 33、 40、 47、 5	11、 13、 14、 18、 22、 26、 31	14、 15、 17、 2、 21、 25	14、 18、 8、 9	14、 17、 2	12、 15、 20
FCC_IN	I	周波数クロック カウンタ (FCC) 入力信号	1、 11、 13、 27、 31	1、 11、 13、 27、 31	1、 11、 16、 20、 9	12、 19、 4	12、 24	12、 4	10、 2
HFCLKIN	I	高周波数デジタル クロック入力信号	10、 12、 14、 16、 2	10、 12、 14、 16、 2	10、 12、 2、 8	11、 13、 5	1、 7	10、 5、 9	3、 7
HFXIN	A	高周波数水晶発振器 (HFXT) 信号	11	11	9	12			
HFXOUT	A	高周波数水晶発振器 (HFXT) 信号	12	12	10	13		10	
LFCLKIN	I	低周波数デジタル クロック入力信号	10	10	8	11	7	9	7
LFXIN	A	低周波数水晶発振器 (LFXT) 信号	9	9	7	10	6		
LFXOUT	A	低周波数水晶発振器 (LFXT) 信号	10	10	8	11	7	9	7

表 6-6. コンパレータ (COMP) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
COMP0_DAC_OUT	A	COMP0 DAC 出力	19	19	15	16	10	11	9
COMP0_OUT	O	COMP0 出力	13、19、22、27、31、38、47、9	13、19、22、27、31、38、47、9	11、15、16、20、31、7	10、16、19、2	10、12、6	11、12、2	10、20、9
COMP0_IN0+	A	COMP0 非反転入力 0	46	46	30	1	22	1	19
COMP0_IN0-	A	COMP0 反転入力 0	47	47	31	2		2	20
COMP0_IN1+	A	COMP0 非反転入力 1	33	33	22	21	14	14	12
COMP0_IN1-	A	COMP0 反転入力 1	32	32	21	20	13	13	11
COMP0_IN2+	A	COMP0 非反転入力 2	29	29	18	17			
COMP0_IN2-	A	COMP0 反転入力 2	28	28	17				
COMP0_IN3+	A	COMP0 非反転入力 3	30	30	19	18	11		

表 6-7. 汎用入出力モジュール信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
PA0	IO	GPIO ポート A 入出力 0	1	1	1	4	24	4	2
PA1	IO	GPIO ポート A 入出力 1	2	2	2	5	1	5	3
PA2	IO	GPIO ポート A 入出力 2	8	8	6	9	5	8	6
PA3	IO	GPIO ポート A 入出力 3	9	9	7	10	6		
PA4	IO	GPIO ポート A 入出力 4	10	10	8	11	7	9	7
PA5	IO	GPIO ポート A 入出力 5	11	11	9	12			
PA6	IO	GPIO ポート A 入出力 6	12	12	10	13		10	
PA7	IO	GPIO ポート A 入出力 7	13	13	11				
PA8	IO	GPIO ポート A 入出力 8	16	16	12				
PA9	IO	GPIO ポート A 入出力 9	17	17	13	14	8		
PA10	IO	GPIO ポート A 入出力 10	18	18	14	15	9		
PA11	IO	GPIO ポート A 入出力 11	19	19	15	16	10	11	9
PA12	IO	GPIO ポート A 入出力 12	27	27	16				
PA13	IO	GPIO ポート A 入出力 13	28	28	17				
PA14	IO	GPIO ポート A 入出力 14	29	29	18	17			
PA15	IO	GPIO ポート A 入出力 15	30	30	19	18	11		
PA16	IO	GPIO ポート A 入出力 16	31	31	20	19	12	12	10
PA17	IO	GPIO ポート A 入出力 17	32	32	21	20	13	13	11
PA18	IO	GPIO ポート A 入出力 18	33	33	22	21	14	14	12
PA19	IO	GPIO ポート A 入出力 19	34	34	23	22	15	15	13
PA20	IO	GPIO ポート A 入出力 20	35	35	24	23	16	16	14
PA21	IO	GPIO ポート A 入出力 21	39	39	25	24	17		
PA22	IO	GPIO ポート A 入出力 22	40	40	26	25	18	17	15
PA23	IO	GPIO ポート A 入出力 23	43	43	27	26	19	18	16
PA24	IO	GPIO ポート A 入出力 24	44	44	28	27	20	19	17

表 6-7. 汎用入出力モジュール信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
PA25	IO	GPIO ポート A 入出力 25	45	45	29	28	21	20	18
PA26	IO	GPIO ポート A 入出力 26	46	46	30	1	22	1	19
PA27	IO	GPIO ポート A 入出力 27	47	47	31	2		2	20
PA28	IO	GPIO ポート A 入出力 28	3	3					
PA30	IO	GPIO ポート A 入出力 30	48	48	32	3	23	3	1
PA31	IO	GPIO ポート A 入出力 31	5	5					
PB2	IO	GPIO ポート B 入出力 2	14	14					
PB3	IO	GPIO ポート B 入出力 3	15	15					8
PB6	IO	GPIO ポート B 入出力 6	20	20					
PB7	IO	GPIO ポート B 入出力 7	21	21					
PB8	IO	GPIO ポート B 入出力 8	22	22					
PB9	IO	GPIO ポート B 入出力 9	23	23					
PB14	IO	GPIO ポート B 入出力 14	24	24					
PB15	IO	GPIO ポート B 入出力 15	25	25					
PB16	IO	GPIO ポート B 入出力 16	26	26					
PB17	IO	GPIO ポート B 入出力 17	36	36					
PB18	IO	GPIO ポート B 入出力 18	37	37					
PB19	IO	GPIO ポート B 入出力 19	38	38					
PB20	IO	GPIO ポート B 入出力 20	41	41					
PB24	IO	GPIO ポート B 入出力 24	42	42					

表 6-8. I2C 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
I2C0_SCL	IOD	I2C0 シリアル クロック信号 (SCL)	17、 19、2、 22、 23、 29、 36、 40、 45、 46、 47、5、 8	17、 19、2、 22、 23、 29、 36、 40、 45、 46、 47、5、 8	13、 15、 18、2、 26、 29、 30、31、 6	1、14、 16、 17、2、 25、 28、5、9	1、10、 18、 21、 22、5、 8	1、11、 17、2、 20、5、 8	15、 18、 19、 20、3、 6、9
I2C0_SDA	IOD	I2C0 シリアル データ信号 (SDA)	1、12、 16、 18、2、 23、 24、3、 32、 37、 41、 44、 45、 46、 48、9	1、12、 16、 18、2、 23、 24、3、 32、 37、 41、 44、 45、 46、 48、9	1、10、 12、 14、2、 21、 28、 29、 30、 32、7	1、10、 13、 15、 20、 27、 28、3、 4、5	1、13、 20、 21、 22、 23、 24、6、9	1、10、 13、 19、 20、3、 4、5	1、11、 17、 18、 19、2、 3

表 6-8. I2C 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
I2C1_SCL	IOD	I2C1 シリアル クロック信号 (SCL)	10、 12、 14、 19、 27、 30、 32、 35	10、 12、 14、 19、 27、 30、 32、 35	10、 15、 16、 19、 21、 24、 8	11、 13、 16、 18、 20、 23	10、 11、 13、 16、 7	10、 11、 13、 16、 9	11、 14、 7、 9
I2C1_SDA	IOD	I2C1 シリアル データ信号 (SDA)	11、 15、 18、 26、 31、 33、 34、 9	11、 15、 18、 26、 31、 33、 34、 9	14、 20、 22、 23、 7、 9	10、 12、 15、 19、 21、 22	12、 14、 15、 6、 9	12、 14、 15	10、 12、 13、 8

表 6-9. リアルタイム クロック (RTC) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
RTC_OUT	O	リアルタイム クロックの出力信号	1、 15、 17、 28、 47	1、 15、 17、 28、 47	1、 13、 17、 31	14、 2、 4	24、 8	2、 4	2、 20、 8

表 6-10. シリアル ペリフェラル インターフェイス (SPI) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
SPI0_PICO	IO	SPI0 ペリフェラル入力コントローラ出力信号	11、 13、 14、 17、 18、 24、 29、 33、 34、 35、 36、 44、 45	11、 13、 14、 17、 18、 24、 29、 33、 34、 35、 36、 44、 45	11、 13、 14、 18、 22、 23、 24、 28、 29、 9	12、 14、 15、 17、 21、 22、 23、 27、 28	14、 15、 16、 20、 21、 8、 9	14、 15、 16、 19、 20	12、 13、 14、 17、 18
SPI0_POCI	IO	SPI0 ペリフェラル出力コントローラ入力信号	10、 13、 17、 18、 22、 23、 28、 31、 33、 34、 38、 40、 43、 45、 46、 47	10、 13、 17、 18、 22、 23、 28、 31、 33、 34、 38、 40、 43、 45、 46、 47	11、 13、 14、 17、 20、 22、 23、 26、 27、 29、 30、 31、 8	1、 11、 14、 15、 19、 2、 21、 22、 25、 26、 28	12、 14、 15、 18、 19、 21、 22、 7、 8、 9	1、 12、 14、 15、 17、 18、 2、 20、 9	10、 12、 13、 15、 16、 18、 19、 20、 7

表 6-10. シリアル ペリフェラル インターフェイス (SPI) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
SPI0_SCLK	IOD	SPI0 シリアル クロック	12、 15、 16、 19、 21、 22、 27、 32、 34、 37、 42、45	12、 15、 16、 19、 21、 22、 27、 32、 34、 37、 42、45	10、 12、 15、 16、 21、 23、29	13、 16、 20、 22、28	10、 13、 15、21	10、 11、 13、 15、20	11、 13、 18、8、 9
SPI0_CS0	IO	SPI0 チップ セレクト 0 信号	10、 15、 16、 19、 28、 33、 35、 36、 37、8	10、 15、 16、 19、 28、 33、 35、 36、 37、8	12、 15、 17、 22、 24、6、 8	11、 16、 21、 23、9	10、 14、 16、5、 7	11、 14、 16、8、 9	12、 14、6、 7、8、9
SPI0_CS1_MISO1	IO		1、20、 27、 32、 42、9	1、20、 27、 32、 42、9	1、16、 21、7	10、 20、4	13、 24、6	13、4	11、2
SPI0_CS2_MISO2	IO		13、 21、 29、 30、 40、 41、44	13、 21、 29、 30、 40、 41、44	11、 18、 19、 26、28	17、 18、 25、27	11、 18、20	17、19	15、17
SPI0_CS3_CD_MISO3	IO		16、2、 24、 28、 39、 42、 43、47、 9	16、2、 24、 28、 39、 42、 43、47、 9	12、 17、2、 25、 27、 31、7	10、2、 24、 26、5	1、17、 19、6	18、2、 5	16、 20、3

表 6-11. シリアル ワイヤ デバッグ (SWD) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
SWCLK	I	シリアル ワイヤ デバッグ インターフェイス クロック入力信号	35	35	24	23	16	16	14
SWDIO	IO	シリアル ワイヤ デバッグ インターフェイス データ入力 / 出力信号	34	34	23	22	15	15	13

表 6-12. システム コントローラ (SYSCTL) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
ビーブ音	O	ビーブ音出力	1、12、 21、 22、46	1、12、 21、 22、46	1、10、 30	1、13、 4	22、24	1、10、 4	19、2

表 6-12. システム コントローラ (SYSCTL) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
NRST	リセット	アクティブ LOW のリセット信号 (ロジックを high にする必要があります。そうしないと、デバイスを起動できません)	4	4	3	6	2	5	3
VDD	PWR	VDD 電源	6	6	4	7	3	6	4
VSS	PWR	VSS (グラウンド)	7	7	5	8	4	7	5

表 6-13. タイマ (TIMx) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
TIMA0_C0	IO	TIMA0 キャプチャ / 比較 0 信号	1、15、16、22、24、33、35、39、46、48、8	1、15、16、22、24、25、30、32、6	1、12、22、24、25、30、32、6	1、21、23、24、3、4、9	14、16、17、22、23、24、5	1、14、16、3、4、8	1、12、14、19、2、6、8
TIMA0_C1	IO	TIMA0 キャプチャ / 比較 1 信号	11、13、17、2、23、28、3、37、40、41、9	11、13、17、2、23、28、3、37、40、41、9	11、13、17、2、26、7、9	10、12、14、25、5	1、18、6、8	17、5	15、3
TIMA0_C2	IO	TIMA0 キャプチャ / 比較 2 信号	12、13、18、29、30、32、34、36、41、45、9	12、13、18、29、30、32、34、36、41、45、9	10、11、14、18、19、21、23、29、7	10、13、15、17、18、20、22、28	11、13、15、21、6、9	10、13、15、20	11、13、18
TIMA0_C3	IO	TIMA0 キャプチャ / 比較 3 信号	10、14、27、3、32、42、43、45	10、14、27、3、32、42、43、45	16、21、27、29、8	11、20、26、28	13、19、21、7	13、18、20、9	11、16、18、7
TIMA0_CON	O	TIMA0 キャプチャ / 比較 0 相補出力	10、17、23、32、39、40、47	10、17、23、32、39、40、47	13、21、25、26、31、8	11、14、2、20、24、25	13、17、18、7、8	13、17、2、9	11、15、20、7

表 6-13. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
TIMA0_C1N	O	TIMA0 キャプチャ / 比較 1 相補出力	10、14、18、25、33、38、42、45	10、14、18、25、33、38、42、45	14、22、29、8	11、15、21、28	14、21、7、9	14、20、9	12、18、7
TIMA0_C2N	O	TIMA0 キャプチャ / 比較 2 相補出力	12、19、20、26、28、31、35、37、41、8	12、19、20、26、28、31、35、37、41、8	10、15、17、20、24、6	13、16、19、23、9	10、12、16、5	10、11、12、16、8	10、14、6、9
TIMA0_C3N	O	TIMA0 キャプチャ / 比較 3 相補出力	15、16、20、27、28、33、44、46、5、8	15、16、20、27、28、33、44、46、5、8	12、16、17、22、28、30、6	1、21、27、9	14、20、22、5	1、14、19、8	12、17、19、6、8
TIMA_FAL0	I	TIMA フォルト入力 0	12、15、16、19、24、3、46、8	12、15、16、19、24、3、46、8	10、12、15、30、6	1、13、16、9	10、22、5	1、10、11、8	19、6、8、9
TIMA_FAL1	I	TIMA フォルト入力 1	1、11、17、18、35、41、8	1、11、17、18、35、41、8	1、13、14、24、6、9	12、14、15、23、4、9	16、24、5、8、9	16、4、8	14、2、6
TIMA_FAL2	I	TIMA フォルト入力 2	16、2、20、24、33、45、47	16、2、20、24、33、45、47	12、2、22、29、31	2、21、28、5	1、14、21	14、2、20、5	12、18、20、3
TIMG8_IDX	I	TIMG8 直交エンコーダ インデックス パルス信号	13、2、24、30、38、48、8	13、2、24、30、38、48、8	11、19、2、32、6	18、3、5、9	1、11、23、5	3、5、8	1、3、6
TIMG14_C0	IO	TIMG14 キャプチャ / 比較 0 信号	1、11、18、27、34、36、43、45	1、11、18、27、34、36、43、45	1、14、16、23、27、29、9	12、15、22、26、28、4	15、19、21、24、9	15、18、20、4	13、16、18、2

表 6-13. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
TIMG14_C1	IO	TIMG14 キャプチャ / 比較 1 信号	12、 19、2、 28、 30、 35、 37、44	12、 19、2、 28、 30、 35、 37、44	10、 15、 17、 19、2、 24、28	13、 16、 18、 23、 27、5	1、10、 11、 16、20	10、 11、 16、 19、5	14、 17、3、 9
TIMG14_C2	IO	TIMG14 キャプチャ / 比較 2 信号	24、 31、 42、48	24、 31、 42、48	20、32	19、3	12、23	12、3	1、10
TIMG14_C3	IO	TIMG14 キャプチャ / 比較 3 信号	28	28	17				
TIMG1_C0	IO	TIMG1 キャプチャ / 比較 0 信号	11、 13、 14、 20、 22、 29、 36、39、 45	11、 13、 14、 20、 22、 29、 36、39、 45	11、 18、 25、 29、9	12、 17、 24、28	17、21	20	18
TIMG1_C1	IO	TIMG1 キャプチャ / 比較 1 信号	12、 15、 17、 21、 23、 37、 40、46	12、 15、 17、 21、 23、 37、 40、46	10、 13、 26、30	1、13、 14、25	18、 22、8	1、10、 17	15、 19、8
TIMG2_C0	IO	TIMG2 キャプチャ / 比較 0 信号	17、 23、 25、3、 32、 43、 46、9	17、 23、 25、3、 32、 43、 46、9	13、 21、 27、 30、7	1、10、 14、 20、26	13、 19、 22、6、 8	1、13、 18	11、 16、19
TIMG2_C1	IO	TIMG2 キャプチャ / 比較 1 信号	10、 13、 15、 16、 18、 24、 25、 26、 27、 33、 38、 44、 47、 48、8	10、 13、 15、 16、 18、 24、 25、 26、 27、 33、 38、 44、 47、 48、8	11、 12、 14、 16、 22、 28、 31、 32、6、 8	11、 15、2、 21、 27、3、 9	14、 20、 23、5、 7、9	14、 19、2、 3、8、9	1、12、 17、 20、6、 7、8
TIMG8_C0	IO	TIMG8 キャプチャ / 比較 0 信号	11、 13、2、 20、 22、 25、 32、 39、 43、 46、9	11、 13、2、 20、 22、 25、 32、 39、 43、 46、9	11、2、 21、 25、 27、 30、7、 9	1、10、 12、 20、 24、 26、5	1、13、 17、 19、 22、6	1、13、 18、5	11、 16、 19、3

表 6-13. タイマ (TIMx) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
TIMG8_C1	IO	TIMG8 キャプチャ / 比較 1 信号	1、10、 12、 18、 20、 21、 26、 28、 33、 38、 40、 41、 44、 47、8	1、10、 12、 18、 20、 21、 26、 28、 33、 38、 40、 41、 44、 47、8	1、10、 14、 17、 22、 26、 28、 31、6、 8	11、 13、 15、2、 21、 25、 27、4、9	14、 18、 20、 24、5、 7、9	10、 14、 17、 19、2、 4、8、9	12、 15、 17、2、 20、6、 7

表 6-14. ユニバーサル非同期レシーバ / トランスミッタ (UART) 信号の説明

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
UART0_CTS	I	信号を送信するための UART0 クリア	11、 17、 29、 34、 38、43	11、 17、 29、 34、 38、43	13、 18、 23、 27、9	12、 14、 17、 22、26	15、 19、8	15、18	13、16
UART0_RTS	O	UART0 が信号送信準備完了	12、 16、 30、 35、 37、 42、44	12、 16、 30、 35、 37、 42、44	10、 12、 19、 24、28	13、 18、 23、27	11、 16、20	10、 16、19	14、17
UART0_RX	IO	UART0 受信信号 (RXD)	19、2、 21、 22、 23、 28、 32、 46、 48、5	19、2、 21、 22、 23、 28、 32、 46、 48、5	15、 17、2、 21、 30、32	1、16、 20、3、 5	1、10、 13、 22、23	1、11、 13、3、 5	1、11、 19、3、 9
UART0_TX	O	UART0 送信信号 (TXD)	1、18、 2、20、 23、 24、 29、3、 43、 45、47	1、18、 2、20、 23、 24、 29、3、 43、 45、47	1、14、 18、2、 27、 29、31	15、 17、2、 26、 28、4、 5	1、19、 21、 24、9	18、2、 20、4、 5	16、 18、2、 20、3
UART1_CTS	I	信号を送信するための UART1 クリア	14、 22、 27、 39、 41、 46、47	14、 22、 27、 39、 41、 46、47	16、 25、 30、31	1、2、 24	17、22	1、2	19、20
UART1_RTS	O	UART1 が信号送信準備完了	15、2、 23、 28、 33、 40、48	15、2、 23、 28、 33、 40、48	17、2、 22、 26、32	21、 25、3、 5	1、14、 18、23	14、 17、3、 5	1、12、 15、3、 8

表 6-14. ユニバーサル非同期レシーバ / トランスミッタ (UART) 信号の説明 (続き)

信号名	ピンの種類	説明	PT ピン	RGZ ピン	RHB ピン	DGS28 ピン	RGE ピン	DGS20 ピン	RUK ピン
UART1_RX	I	UART1 受信信号 (RXD)	10、12、14、16、17、19、21、26、33、34、35、40、44	10、12、14、16、17、19、21、26、33、34、35、40、44	10、12、13、15、22、23、24、26、28、8	11、13、14、16、21、22、23、25、27	10、14、15、16、18、20、7、8	10、11、14、15、16、17、19、9	12、13、14、15、17、7、9
UART1_TX	O	UART1 送信信号 (TXD)	11、13、15、16、20、25、32、35、9	11、13、15、16、20、25、32、35、9	11、12、21、24、7、9	10、12、20、23	13、16、6	13、16	11、14、8
UART2_CTS	I	信号を送信するための UART2 クリア	14、20、27、31、38、39、45、9	14、20、27、31、38、39、45、9	16、20、25、29、7	10、19、24、28	12、17、21、6	12、20	10、18
UART2_RTS	O	UART2 が信号送信準備完了	10、15、21、30、41、42、46	10、15、21、30、41、42、46	19、30、8	1、11、18	11、22、7	1、9	19、7、8
UART2_RX	I	UART2 受信信号 (RXD)	15、26、29、37、38、39、40、44	15、26、29、37、38、39、40、44	18、25、26、28	17、24、25、27	17、18、20	17、19	15、17、8
UART2_TX	O	UART2 送信信号 (TXD)	14、25、28、36、39、40、43	14、25、28、36、39、40、43	17、25、26、27	24、25、26	17、18、19	17、18	15、16

6.4 未使用ピンの接続

表 6-15 に、未使用ピンの正しい終端を示します。

表 6-15. 未使用ピンの接続

ピン ⁽¹⁾	電位	備考
PAx および PBx	オープン	対応するピン機能を GPIO (PINCMx.PF = 0x1) に設定し、未使用ピンを内部プルアップ / プルダウン抵抗で Low または入力を入力するように構成します。

表 6-15. 未使用ピンの接続 (続き)

ピン ⁽¹⁾	電位	備考
NRST	VCC	NRST はアクティブ Low のリセット信号です。VCC に High にプルアップする必要があります。そうしなければ、デバイスは起動しません。詳細については、 セクション 9.1 を参照してください。

- (1) 汎用 I/O と共有されている機能を持つすべての未使用ピンについては、「PAx および PBx」未使用ピンの接続ガイドラインに従う必要があります。

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

			最小値	最大値	単位
VDD	電源電圧	VDD ピンで、VSS を基準として	-0.3	4.1	V
V _I	入力電圧	すべての 5V 許容オープンドレイン ピンに印加	-0.3	5.5	V
V _I	入力電圧	任意の通常耐圧ピンに印加	-0.3	V _{DD} + 0.3 (最大 4.1)	V
I _{VDD} ⁽³⁾	VDD ピンに流れ込む電流 (ソース)	-40°C ≤ T _J ≤ 130°C		80	mA
		-40°C ≤ T _J ≤ 85°C		100	mA
I _{VSS} ⁽³⁾	VSS ピンから流れ出す電流 (シンク)	-40°C ≤ T _J ≤ 130°C		80	mA
		-40°C ≤ T _J ≤ 85°C		100	mA
I _{IO}	SDIO ピンの電流	SDIO ピンによってシンクまたはソースされる電流		6	mA
	ODIO ピンの電流	ODIO ピンによってシンクされる電流		20	mA
I _D	サポートされているダイオード電流	すべてのデバイス ピンのダイオード電流		±2	mA
T _J	接合部温度		-40	130	°C
T _{stg}	保存温度 ⁽²⁾		-40	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) ボード製造時の半田付けでは、現在の JEDEC J-STD-020 仕様に従い、ピークリフロー温度が梱包箱またはリール上のデバイス ラベルに記載されている分類を超えなければ、より高い温度になってもかまいません。
- (3) VDD = 1.62V で動作するアプリケーションでは、デバイスの機能を確認するために、I_{VDD}/I_{VSS} ≤ 20mA が必要です

7.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、AEC-Q100-002 準拠 ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠、すべてのピン	±500	V
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠、コーナー ピン	±750	V

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

7.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
VDD	電源電圧 ⁽³⁾	1.62 ⁽⁴⁾		3.6	V
C _{VDD}	VDD と VSS の間に配置されたコンデンサ ⁽¹⁾		10		μF
T _A	周囲温度	-40		125	°C
T _J	最大接合部温度			130	°C
f _{MCLK}	MCLK、CPUCLK、ULPCLK 周波数、1 フラッシュ待機状態 ⁽²⁾			32	MHz
	MCLK、CPUCLK、ULPCLK 周波数、0 フラッシュ待機状態 ⁽²⁾			24	

- (1) C_{VDD} は、VDD/VSS 間に、デバイスのピンにできる限り近づけて接続します。C_{VDD} には、容量値の誤差が ±20% までの精度の低 ESR コンデンサを使う必要があります。
- (2) 待機状態はシステム コントローラ (SYSCTL) によって自動的に管理されるため、アプリケーション ソフトウェアで設定する必要はありません。

- (3) VDD の推奨動作範囲に関して MCLK 周波数への依存はありません。
 (4) $V_{BOR0(max)}$ まで機能します。

7.4 熱に関する情報

熱評価基準 ⁽¹⁾		パッケージ	値	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	LQFP-48 (PT)	78.8	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		35.1	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		50.7	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		3.5	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		50.1	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	°C/W
$R_{\theta JA}$	接合部から周囲への熱抵抗	VQFN-48 (RGZ)	27.0	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		25.3	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		17.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		2.4	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		16.0	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		9.0	°C/W
$R_{\theta JA}$	接合部から周囲への熱抵抗	VQFN-32 (RHB)	38.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		30.5	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		19.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		1.6	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		19.0	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		9.1	°C/W
$R_{\theta JA}$	接合部から周囲への熱抵抗	VSSOP-28 (DGS28)	80.6	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		39.9	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		42.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		3.5	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		42.2	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	°C/W
$R_{\theta JA}$	接合部から周囲への熱抵抗	VQFN-24 (RGE)	47.0	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		40.7	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		24.2	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		2.4	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		24.2	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		9.3	°C/W
$R_{\theta JA}$	接合部から周囲への熱抵抗	VSSOP-20 (DGS20)	92.8	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		35.5	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		49.6	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		1.3	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		49.1	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		該当なし	°C/W

熱評価基準 ⁽¹⁾		パッケージ	値	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	WQFN-20 (RUK)	49.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		48.7	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		23.7	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		1.4	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		23.7	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		9.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

7.5 電源電流特性

7.5.1 RUN/SLEEP モード

VDD = 3.3V。すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。すべてのペリフェラルはディセーブルです。

パラメータ		MCLK	-40℃		25℃		85℃		105℃		125℃		単位
			標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	
RUN モード													
IDD _{RUN}	MCLK=SYSOSC、CoreMark、フラッシュから実行	32MHz	2.9		2.9		2.9		2.9		2.9		mA
IDD _{RUN} 、MHz あたり	MCLK=SYSOSC、While(1)、フラッシュから実行	32MHz	52 58		53 59		53 59		54 60		54 60		μA/MHz
	MCLK=SYSOSC、CoreMark、フラッシュから実行		90		91		91		91		91		
SLEEP モード													
IDD _{SLEEP}	MCLK=SYSOSC、CPU 停止	32MHz	1332 1455		1346 1468		1358 1479		1362 1486		1370 1490		μA
IDD _{SLEEP}	MCLK = LFCLK、CPU 停止	32kHz	524 591		529 595		542 643		549 650		558 660		μA

7.5.2 STOP/STANDBY モード

特に記述のない限り、VDD=3.3V。すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。特に記述のないすべてのペリフェラルはディセーブルです。

パラメータ		ULPCLK	-40℃		25℃		85℃		105℃		125℃		単位
			標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	標準 値	最大 値	
STOP モード													
IDD_STOP0	SYSOSC = 32MHz、DISABLESTOP = 0	4MHz	415	456	422	459	431	473	434	476	436	481	μA
IDD_STOP2	SYSOSC オフ、DISABLESTOP=1、ULPCLK=LFCLK	32kHz	81	91	84	93	93	118	96	121	99	127	
STANDBY モード													
IDD_STBY0	LFXT および RTC がイネーブル		2.6	4.1	2.7	4.1	7.9	27	11	30	16	34	μA
	LFOSC および IWDT がイネーブル		2.4	3.8	2.5	3.8	7.6	27	10	30	13	35	μA
	LFXT および RTC がイネーブル、IWDT がイネーブル		2.6	4.1	2.7	4.1	8.0	27	11	30	16	34	μA
	STOPCLKSTBY=0、TIMG0 イネーブル	32kHz	2.3	3.9	2.4	3.9	7.6	27	10	29	15	35	μA
IDD_STBY1	STOPCLKSTBY=1、TIMG0 イネーブル		2.1	3.4	2.2	3.4	7.1	26	10	29	15	34	
	STOPCLKSTBY=1、GPIOA イネーブル		2.0	2.6	2.1	2.6	7.1	26	10	29	13	34	

7.5.3 SHUTDOWN モード

特に記述のない限り、VDD=3.3V。すべての入力は、0V または VDD に接続されています。出力は、電流のソースまたはシンクを行いません。コアレギュレータはパワーダウンされています。

パラメータ		-40℃		25℃		85℃		105℃		125℃		単位
		標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	標準値	最大値	
IDD _{SHDN}	SHUTDOWN モードの電源電流	54		68		255		524		1362		nA

7.6 電源シーケンス

7.6.1 電源ランプ

図 7-1 に、パワーアップ / パワーダウン時の POR-、POR+、BOR0-、BOR0+ の関係を示します。

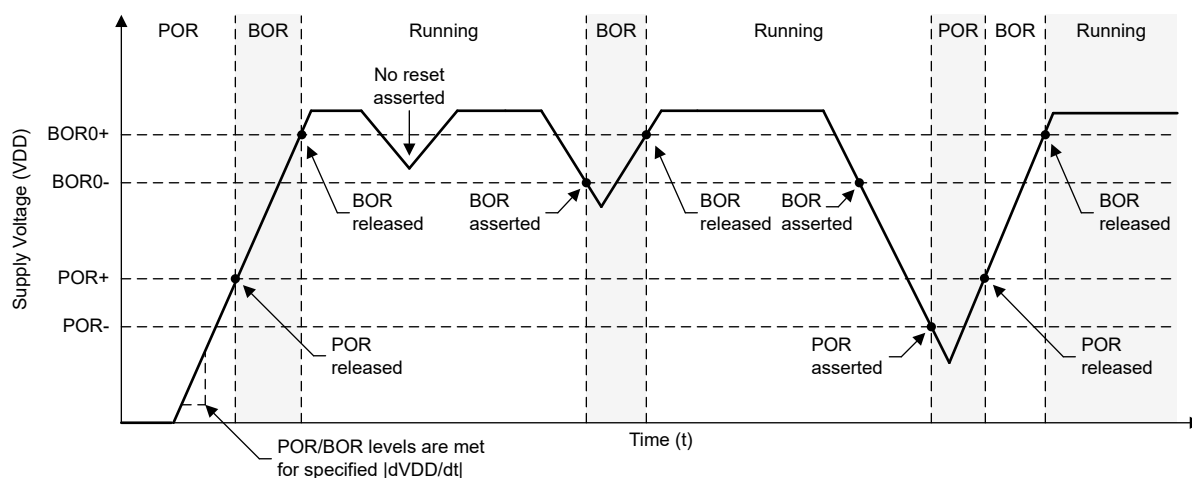


図 7-1. パワー サイクルの POR/BOR 条件 - VDO

7.6.2 POR & BOR

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
dVDD/dt	VDD (電源電圧) のスルーレート	立ち上がり			0.1	V/μs
		立ち下がり (1)			0.01	
		立ち下がり、STANDBY			0.1	V/ms
V _{POR+}	パワーオン リセット電圧レベル	立ち上がり	0.95	1.3	1.59	V
V _{POR-}		立ち下がり	0.9	1.25	1.54	V
V _{HYS, POR}	POR ヒステリシス		30	58	74	mV
V _{BOR0+, COLD}	ブラウンアウトリセット電圧レベル 0 (デフォルトのレベル)	-40°C ≤ Ta ≤ 25°C、コールド スタート、立ち上がり	1.50	1.56	1.63	V
		25°C ≤ Ta ≤ 125°C、コールド スタート、立ち上がり	1.51	1.58	1.65	
V _{BOR0+}		立ち上がり (1)	1.56	1.59	1.62	
V _{BOR0-}		立ち下がり(1)	1.55	1.58	1.61	
V _{BOR0, STBY}		STANDBY モード	1.51	1.56	1.61	

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{BOR1+}	ブラウンアウトリセット電圧レベル 1	立ち上がり (1)	2.13	2.17	2.21	V
V _{BOR1-}		立ち下がり (1)	2.10	2.14	2.18	
V _{BOR1} , STBY		STANDBY モード	2.06	2.13	2.20	
V _{BOR2+}	ブラウンアウトリセット電圧レベル 2	立ち上がり (1)	2.73	2.77	2.82	V
V _{BOR2-}		立ち下がり (1)	2.7	2.74	2.79	
V _{BOR2} , STBY		STANDBY モード	2.62	2.71	2.8	
V _{BOR3+}	ブラウンアウトリセット電圧レベル 3	立ち上がり (1)	2.88	2.96	3.04	V
V _{BOR3-}		立ち下がり (1)	2.85	2.93	3.01	
V _{BOR3} , STBY		STANDBY モード	2.82	2.92	3.02	
V _{HYS, BOR}	ブラウンアウトリセットのヒステリシス	レベル 0		15	21	mV
		レベル 1 ~ 3		34	40	
T _{PD, BOR}	BOR 伝搬遅延	RUN/SLEEP/STOP モード			5	us
		STANDBY モード			100	us

(1) デバイスは RUN、SLEEP、STOP モードで動作しています。

7.7 フラッシュ メモリの特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
電源						
VDD _{PGM/ERASE}	書き込みと消去の電源電圧		1.62		3.6	V
IDDERASE	消去動作中の VDD からの電源電流	電源電流の差分		2		mA
IDDPGM	書き込み動作中の VDD からの電源電流	電源電流の差分		2.5		mA
耐久性						
NWEC _(LOWER)	消去 / 書き込みサイクル耐久性 (フラッシュの下位 32KB) (1)		100			k サイクル
NWEC _(UPPER)	消去 / 書き込みサイクル耐久性 (フラッシュの残り) (1)		10			k サイクル
NE _(MAX)	故障に至るまでの全消去動作回数 (2)		802			k 回の消去動作
NW _(MAX)	セクタが消去されるまでのワード線あたりの書き込み動作回数 (3)				83	書き込み動作
保持						
t _{RET_85}	フラッシュ メモリのデータ保持	-40°C ≤ T _J ≤ 85°C	60			年
t _{RET_105}	フラッシュ メモリのデータ保持	-40°C ≤ T _J ≤ 105°C	11.4			年
書き込みと消去のタイミング						
t _{PROG (WORD, 64)}	フラッシュ ワードの書き込み時間 (4) (6)			50	275	μs
t _{PROG (SEC, 64)}	1KB セクタの書き込み時間 (5) (6)			6.4		ms
t _{ERASE (SEC)}	セクタの消去時間	2k 以下の消去 / 書き込みサイクル、T _J ≥ 25°C		4	20	ms
t _{ERASE (SEC)}	セクタの消去時間	10k 以下の消去 / 書き込みサイクル、T _J ≥ 25°C		20	150	ms
t _{ERASE (SEC)}	セクタの消去時間	10k 以下の消去 / 書き込みサイクル		20	200	ms

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{ERASE} (BANK)	バンクの消去時間	10k 以下の消去 / 書き込みサイクル		22	220	ms

- (1) EEPROM エミュレーション アプリケーションを可能にするため、下位 32KB のフラッシュ アドレス空間はより優れた消去 / 書き込み耐久性をサポートしています。32KB 以下のフラッシュ メモリを内蔵したデバイスでは、フラッシュ メモリ全体が **NWEC_(LOWER)** の消去 / 書き込みサイクルをサポートしています。
- (2) 故障に至るまでにフラッシュによってサポートされる消去動作の累積回数。セクタ消去またはバンク消去動作は、1 回の消去動作と見なします。
- (3) ワード線を消去するまでに、許容されるワード線あたりの書き込み動作の最大回数。同じワード線への追加書き込みが必要な場合、ワード線あたりの書き込み動作の最大回数に達すると、セクタ消去が必要です。
- (4) 書き込み時間は、書き込みコマンドがトリガされてから、フラッシュ コントローラでコマンド完了割り込みフラグがセットされるまでの時間として定義されます。
- (5) セクタ書き込み時間は、最初のワード書き込みコマンドがトリガされてから、最後のワード書き込みコマンドが完了し、フラッシュ コントローラで割り込みフラグがセットされるまでの時間として定義されます。この時間には、セクタの書き込み中にソフトウェアが (最初のフラッシュ ワードの後に) 各フラッシュ ワードをフラッシュ コントローラに読み込むために必要な時間が含まれます。
- (6) フラッシュ ワード サイズは 64 データビット (8 バイト) です。ECC 付きデバイスの場合、フラッシュ ワード サイズの合計は 72 ビット (64 データビット + 8 ECC ビット) です。

7.8 タイミング特性

VDD=3.3V、T_a=25°C (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ウェークアップ タイミング						
t _{WAKE, SLEEP}	SLEEP から RUN までのウェークアップ時間 ⁽¹⁾			2		サイクル
t _{WAKE, STOP0}	STOP0 から RUN までのウェークアップ時間 (SYSOSC イネーブル) ⁽¹⁾			14		us
t _{WAKE, STOP2}	STOP2 から RUN までのウェークアップ時間 (SYSOSC ディセーブル) ⁽¹⁾			13		us
t _{WAKE, STBY0}	STANDBY から RUN までのウェークアップ時間 ⁽¹⁾			15		us
t _{WAKE, SHDN}	SHUTDOWN から RUN までのウェークアップ時間	高速ブートがイネーブル		255		us
t _{WAKE, SHDN}	SHUTDOWN から RUN までのウェークアップ時間	高速ブートがディセーブル		265		us
非同期高速クロック要求タイミング						
t _{DELAY}	非同期要求のエッジから最初の 32MHz MCLK エッジまでの遅延時間	モードは SLEEP2		0.9		us
t _{DELAY}	非同期要求のエッジから最初の 32MHz MCLK エッジまでの遅延時間	モードは STOP0		2.4		us
t _{DELAY}	非同期要求のエッジから最初の 32MHz MCLK エッジまでの遅延時間	モードは STOP2		0.9		us
t _{DELAY}	非同期要求のエッジから最初の 32MHz MCLK エッジまでの遅延時間	モードは STANDBY1		3.2		us
スタートアップ タイミング						
t _{START, RESET}	リセット / パワーアップからのデバイスのコールド スタートアップ時間 ⁽²⁾	高速ブートがイネーブル		241		us
		高速ブートがディセーブル		284		us
NRST のタイミング						
t _{RST, BOOTRST}	BOOTRST を生成するための NRST ピンの最小パルス幅	ULPCLK≥4MHz		2		us
		ULPCLK=32kHz		100		us

VDD=3.3V、 $T_a=25^{\circ}\text{C}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{RST} , POR	POR を生成するための NRST ピンの最小パルス幅			1		s

- ウェークアップ時間は、GPIO グリッチ フィルタは無効 (FILTEREN = 0x0)、高速ウェークアップは有効 (FASTWAKEONLY = 1) の条件で、外部信号のエッジ (GPIO ウェークアップ イベント) から、最初の CPU 命令が実行されるまでの時間として測定されます。
- 起動時間は、VDD が VBOR0+ と交差 (コールド スタートアップ) した時刻から、ユーザー プログラムの最初の命令が実行された時刻までの時間として測定されます。

7.9 クロック仕様

7.9.1 システム発振器 (SYSOSC)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f_{SYSOSC}	出荷時に調整された SYSOSC 周波数	SYSOSCCFG.FREQ=00 (ベース)		32		MHz
f_{SYSOSC}	周波数補正ループ (FCL) が有効のときの SYSOSC 周波数精度 ^{(1) (2)}	SETUSEFCL=1、 $T_a = 25^{\circ}\text{C}$	0		1.0	%
		SETUSEFCL=1、 $-40^{\circ}\text{C} \leq T_a \leq 125^{\circ}\text{C}$	-2.1		1.6	
f_{SYSOSC}	周波数補正ループ (FCL) がディセーブルのときの SYSOSC 精度、32MHz ^{(1) (2)}	SETUSEFCL=0、 SYSOSCCFG.FREQ=00、 $-40^{\circ}\text{C} \leq T_a \leq 125^{\circ}\text{C}$	-2.6		1.8	%
t_{settle} , SYSOSC	目標精度に達するまでのセトリング タイム ⁽³⁾	SETUSEFCL=1			30	us

- SYSOSC の精度は、デフォルトの電源オン状態で、MCLK=SYSOSC、かつ CPU が while(1) ループを実行しているときに測定されます。
- SYSOSC は、外部の 1ms パルスを測定トリガとして使用し、内部の FCC カウンタで測定されます。
- SYSOSC がウェークアップするとき (たとえば、低消費電力モードを終了するとき)、FCL がイネーブルなら、SYSOSC は最初に目標周波数 f_{SYSOSC} を、時間 $t_{\text{settle}, \text{SYSOSC}}$ にわたって、最大 $f_{\text{settle}, \text{SYSOSC}}$ の追加誤差だけアンダーシュートします。目標の精度はこの時間後に達成されます。

7.9.2 低周波数発振器 (LFOSC)

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
f_{LFOSC}	LFOSC 周波数			32768		Hz
	LFOSC 精度	$-40^{\circ}\text{C} \leq T_a \leq 125^{\circ}\text{C}$	-5		5	%
		$-40^{\circ}\text{C} \leq T_a \leq 85^{\circ}\text{C}$	-3		3	%
I_{LFOSC}	LFOSC 消費電流			300		nA
t_{start} , LFOSC	LFOSC スタートアップ時間			1		ms

7.9.3 低周波数クリスタル/クロック

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
低周波数水晶発振器 (LFXT)						
f_{LFXT}	LFXT 周波数			32768		Hz
DC_{LFXT}	LFXT デューティ サイクル		30		70	%
OA_{LFXT}	LFXT 水晶発振余裕度			419		k Ω
$C_{\text{L, eff}}$	内部実効負荷容量 ⁽¹⁾			1		pF
t_{start} , LFXT	LFXT スタートアップ時間			1000		ms
I_{LFXT}	LFXT 消費電流	XT1DRIVE = 0、 LOWCAP = 1		300		nA

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
低周波数デジタルクロック入力 (LFCLK_IN)						
f_{LFIN}	LFCLK_IN 周波数 (2)	SETUSEEXLF = 1	29491	32768	36045	Hz
DC_{LFIN}	LFCLK_IN デューティ サイクル (2)	SETUSEEXLF = 1	40		60	%
LFCLK モニタ						
$f_{FAULTLF}$	LFCLK モニタ フォルト周波数 (3)	MONITOR=1	2800	4200	8400	Hz

- (1) これには、寄生結合およびパッケージ容量 (ピンごとに約 2 pF) が含まれ、 $C_{LFXIN} \times C_{LFXOUT} / (C_{LFXIN} + C_{LFXOUT})$ として計算されます。ここで、 C_{LFXIN} および C_{LFXOUT} は、それぞれ LFXIN および LFXOUT における合計容量です。
- (2) デジタルクロック入力 (LFCLK_IN) は、ロジックレベルの方形波クロックを受け入れます。
- (3) LFCLK モニタは、LFXT または LFCLK_IN の監視に使用できます。最小フォルト周波数を下回る場合には必ずフォルトが発生し、最大フォルト周波数を超える場合には決してフォルトは発生しません。

7.9.4 高周波数クリスタル/クロック

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
高周波数水晶発振器 (HFXT)						
f_{HFXT}	HFXT 周波数	HFXTSEL=00	4		8	MHz
f_{HFXT}	HFXT 周波数	HFXTSEL=01	8.01		16	MHz
f_{HFXT}	HFXT 周波数	HFXTSEL=10	16.01		32	MHz
DC_{HFXT}	HFXT デューティ サイクル	HFXTSEL=00	40		65	%
DC_{HFXT}	HFXT デューティ サイクル	HFXTSEL=01	40		60	%
DC_{HFXT}	HFXT デューティ サイクル	HFXTSEL=10	40		60	%
OA_{HFXT}	HFXT 水晶発振余裕度	HFXTSEL=00 (4~8MHz の範囲)		2		kΩ
$C_{L, eff}$	内部実効負荷容 (1)			1		pF
$t_{start, HFXT}$	HFXT スタートアップ時間 (2)	HFXTSEL=11、 32MHz 水晶振動子		0.5		ms
I_{HFXT}	HFXT 消費電流 (2)	$f_{HFXT}=4\text{MHz}$ 、 $R_m=300\Omega$ 、 $C_L=12\text{pF}$		100		μA
I_{HFXT}	HFXT 消費電流 (2)	$f_{HFXT}=32\text{MHz}$ 、 $R_m=30\Omega$ 、 $C_L=12\text{pF}$ 、 $C_m=6.26\text{fF}$ 、 $L_m=1.76\text{mH}$		600		μA
高周波数デジタルクロック入力 (HFCLK_IN)						
f_{HFIN}	HFCLK_IN 周波数 (3)	USEEXTHFCLK = 1	4		32	MHz
DC_{HFIN}	HFCLK_IN デューティ サイクル (3)	USEEXTHFCLK = 1	40		60	%

- (1) これには、寄生結合およびパッケージ容量 (ピンごとに約 2 pF) が含まれ、 $C_{HFXIN} \times C_{HFXOUT} / (C_{HFXIN} + C_{HFXOUT})$ として計算されます。ここで、 C_{HFXIN} および C_{HFXOUT} は、それぞれ HFXIN および HFXOUT における合計容量です。
- (2) HFXT スタートアップ時間 ($t_{start, HFXT}$) は、HFXT がイネーブルになってから、標準的な水晶振動子の安定した発振までの時間で測定されます。スタートアップ時間は、水晶の周波数および水晶振動子の仕様に依存します。電流消費は RSEL が大きくなると増加し、起動時間は RSEL が大きくなると短縮されます。

(3) デジタル クロック入力 (HFCLK_IN) は、ロジック レベルの方形波クロックを受け入れます。

7.10 デジタル IO

7.10.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{IH}	High レベル入力電圧	ODIO ⁽¹⁾	VDD ≥ 1.62V	0.7*VDD		5.5	V
			VDD ≥ 2.7V	2		5.5	V
		すべての I/O (ODIO とリセットを除く)	VDD ≥ 1.62V	0.7*VDD		VDD+0.3	V
V _{IL}	Low レベル入力電圧	ODIO	VDD ≥ 1.62V	-0.3		0.3*VDD	V
			VDD ≥ 2.7V	-0.3		0.8	V
		すべての I/O (ODIO とリセットを除く)	VDD ≥ 1.62V	-0.3		0.3*VDD	V
V _{HYS}	ヒステリシス	ODIO		0.05*VDD			V
		すべての I/O (ODIO を除く)		0.1*VDD			V
I _{lkg}	ハイ インピーダンスのリーク電流	SDIO ^{(2) (3)}				50 ⁽⁴⁾	nA
R _{PU}	プルアップ抵抗	すべての I/O (ODIO を除く)			40		kΩ
R _{PD}	プルダウン抵抗				40		kΩ
C _I	入力容量				5		pF
V _{OL}	Low レベル出力電圧	SDIO	VDD ≥ 2.7V, I _{IO} _{max} = 6mA VDD ≥ 1.71V, I _{IO} _{max} = 2mA			0.4	V
		ODIO	VDD ≥ 2.7V, I _{OL,max} = 8mA VDD ≥ 1.71V, I _{OL,max} = 4mA			0.5	
V _{OH}	High レベル出力電圧	SDIO	VDD ≥ 2.7V, I _{OH,max} = 6mA	VDD-0.5			V
			VDD ≥ 1.71V, I _{OH,max} = 2mA	VDD-0.4			V

- (1) I/O タイプ: ODIO = 5V 許容オープンドレイン、SDIO = 標準駆動
 (2) リーク電流は、対応するピンに VSS または VDD を印加して計測されます (特に記述のない限り)。
 (3) デジタル ポート ピンのリーク電流は個別に計測されます。ポート ピンは入力として選択され、プルアップ / プルダウン抵抗は無効化されています。
 (4) この値は、SDIO がアナログ入力と多重化されていない場合の値です。SDIO がアナログ入力と多重化されている場合、リーク電流は最大 100nA になる可能性があります。

7.10.2 スイッチング特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
f _{max}	ポート出力周波数	SDIO ⁽¹⁾	VDD ≥ 1.71V, C _L = 20pF			16	MHz
			VDD ≥ 2.7V, C _L = 20pF			32	
		ODIO	VDD ≥ 1.71V, FM ⁺ , C _L = 20pF ~ 100pF			1	
t _r , t _f	出力立ち上がり / 立ち下がり時間	SDIO	VDD ≥ 1.71V, C _L = 20pF			3.5	ns
t _r , t _f	出力立ち上がり / 立ち下がり時間	SDIO	VDD ≥ 2.7V, C _L = 20pF			6.6	ns

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
t_f	出力立ち下がり時間	ODIO	VDD $\geq$ 1.71V, FM*, CL = 20pF~100pF	20*VDD/5.5		120	ns

(1) I/O タイプ: ODIO = 5V 許容オープンドレイン、SDIO = 標準駆動

7.11 アナログ マルチプレクサ VBOOST

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{VBST}	VBOOST 電流加算器	MCLK/ULPCLK は LFCLK	0.8			μA
		MCLK/ULPCLK は LFCLK ではなく、SYSOSC の周波数は 32MHz	20			
t _{START,VBST}	VBOOST 起動時間		12			us

7.12 ADC

7.12.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。すべての代表値は 25°C で測定されており、すべての精度パラメータは 12 ビット分解能モードを使用して測定されています (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{in(ADC)}$	アナログ入力電圧範囲 ⁽¹⁾	すべての ADC アナログ入力ピンに適用されます	0		VDD	V
V_{R+}	正の ADC リファレンス電圧	VDD から供給される V_{R+}		VDD		V
		外部リファレンス電圧ピン (VREF+) から供給される V_{R+}	1.4		VDD	V
		内部リファレンス電圧 (VREF) から供給される V_{R+}		VREF		V
V_{R-}	負の ADC リファレンス電圧			0		V
F_S	ADC サンプリング周波数	RES = 0x0 (12 ビット モード)、外部基準電圧			1.6	Msps
F_S	ADC サンプリング周波数	RES = 0x1 (10 ビット モード)、外部基準電圧			1.7	Msps
F_S	ADC サンプリング周波数	RES = 0x2 (8 ビット モード)、外部基準電圧			1.9	Msps
$I_{(ADC)}$	VDD 端子に流れ込む動作電源電流	$F_S = 1.6\text{MSPS}$ 、外部リファレンス、 $V_{R+} = VDD$		350		μA
		$F_S = 500\text{kpsps}$ 、内部リファレンス、 $V_{R+} = VREF = 2.5V$		300		
$C_{S/H}$	ADC サンプル ホールド容量			0.22		pF
R_{in}	ADC サンプリング スイッチ抵抗			15		k Ω
ENOB	有効ビット数	内部リファレンス、 $V_{R+} = VREF = 2.5V$ 、 $F_{in} = 10\text{KHz}$	9.4	10.2		ビット
		外部リファレンス電圧、 $F_{in} = 10\text{KHz}$ ⁽²⁾	10	10.6		
ENOB	有効ビット数	外部リファレンス電圧、ハードウェア平均化イネーブル (16 サンプル)、 $F_{in} = 10\text{KHz}$ ⁽²⁾		11.8		ビット
SNR	信号対雑音比	外部リファレンス電圧 ⁽²⁾		67		dB
		内部リファレンス電圧、 $V_{R+} = VREF = 2.5V$		64		
SNR	信号対雑音比	外部リファレンス電圧 ⁽²⁾ 、ハードウェア平均化イネーブル (16 サンプル)		75		dB
PSRR _{DC}	電源除去比、DC	外部リファレンス電圧 ⁽²⁾ 、VDD = VDD _(min) ~VDD _(max)		68		dB
		VDD = VDD _(min) ~VDD _(max) 内部リファレンス電圧、 $V_{R+} = VREF = 2.5V$		61		
PSRR _{AC}	電源除去比、AC	外部リファレンス電圧 ⁽²⁾ 、 $\Delta VDD = 0.1V$ (1kHz 時)		61		dB
		$\Delta VDD = 0.1V$ (1kHz 時) 内部リファレンス電圧、 $V_{R+} = VREF = 2.5V$		49		
T_{wakeUp}	ADC ウェークアップ時間	内部リファレンス電圧はオンであると仮定			5	us

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。すべての代表値は 25°C で測定されており、すべての精度パラメータは 12 ビット分解能モードを使用して測定されています (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
V _{SupplyMon}	電源モニタ分圧器 (VDD/3) の精度	ADC の入力チャネル: 電源モニタ ⁽¹⁾	-1.5	+1.5	%
I _{SupplyMon}	電源モニタ分圧器の消費電流	ADC の入力チャネル: 電源モニタ	10		μA

- (1) 有効な変換結果を得るには、選択された ADC リファレンス電圧の範囲内 ($V_{R+} \sim V_{R-}$) にアナログ入力電圧範囲が含まれている必要があります。
- (2) 外部リファレンス電圧のすべての仕様は、 $V_{R+} = VREF+ = VDD = 3.3V$ かつ $V_{R-} = VREF- = VSS = 0V$ の条件で、VREF+ ピンの外部容量 1μF として測定されたものです。
- (3) アナログ電源モニタ。チャネル 15 のアナログ入力は切り離されており、分圧器 (VDD/3) と内部的に接続されています。

7.12.2 スイッチング特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
f _{ADCCLK}	ADC クロック周波数	4		32	MHz
t _{ADC trigger}	ソフトウェアトリガの最小幅	3			ADCCLK のサイクル数
t _{Sample_step}	サンプリング時間 (ステップ入力)	12 ビット モード、R _S = 50Ω、C _{pext} = 10pF	0.188		μs
t _{Sample_VREF}	内部 VREF 入力によるサンプリング時間	ADC CHANNEL = 29、12 ビットモード、リファレンス電圧として VDD	10		μs
t _{Sample_SupplyMon}	サンプリング時間 (電源モニタ (VDD/3) あり)	12 ビット モード	5		μs

7.12.3 直線性パラメータ

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。すべての代表値は 25°C で測定されており、すべての直線性パラメータは 12 ビット分解能モードを使用して測定されています (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
E _I	積分直線性誤差 (INL)	外部リファレンス電圧 ⁽¹⁾	-2.0	+2.0	LSB
E _D	微分直線性誤差 (DNL) ミッシング コードなしを保証	外部リファレンス、12 ビット ⁽¹⁾	-1.0	+1.0	LSB
E _O	オフセット誤差	外部リファレンス電圧 ⁽¹⁾	-5	5	mV
E _G	ゲイン誤差	外部リファレンス電圧 ⁽¹⁾	-6	6	LSB

- (1) 外部リファレンス電圧のすべての仕様は、VR+ = VREF+ = VDD = 3.3V かつ VR- = VREF- = VSS = 0V の条件で、VREF+ ピンの外部容量 1μF として測定されたものです。

7.12.4 代表的な接続図

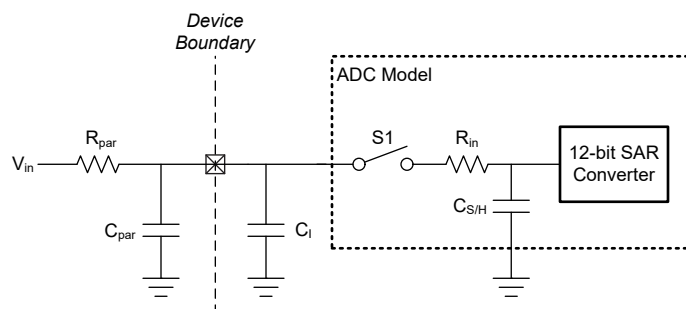


図 7-2. ADC 入力ネットワーク

1. R_{in} と C_{S/H} の値については、電気的特性を参照してください。
2. C_I の値については、電気的特性を参照してください。
3. C_{par} と R_{par} は外部 ADC 入力回路の寄生容量および抵抗を表します。

次の式を使用して、ADC 変換に必要な最小サンプリング時間 (T) を求めます。

1. $\tau = (R_{\text{par}} + R_{\text{in}}) * C_{\text{S/H}} + R_{\text{par}} * (C_{\text{par}} + C_{\text{I}})$
2. $K = \ln(2^n / \text{セトリング誤差}) - \ln((C_{\text{par}} + C_{\text{I}}) / C_{\text{S/H}})$
3. $T (\text{最小サンプリング時間}) = K * \tau$

7.13 温度センサ

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
T _{TRIM}	出荷時調整温度 (1)	ADC および VREF の構成: RES = 0 (12 ビット モード)、VRSEL = 2h (内部 VREF)、BUFCONFIG = 1h (1.4V VREF)、ADC t _{Sample} = 10μs	27	30	33	°C
TS _c	温度係数		-2.05	-1.89	-1.75	mV/°C
t _{SET, TS}	温度センサのセトリング タイム (2)			2.5	10	us

- (1) ユーザー較正により、より高い絶対精度を実現できます。
- (2) これは、ADC で測定したときに温度センサがセトリングするために必要な最大時間です。温度センサを測定するとき、ADC の最小サンプリング時間を指定するために使用できます。

7.14 VREF

7.14.1 電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{VREF}	VREF の動作電源電流	BUFCONFIG = {0, 1}, 無負荷		80	100	μA
TC_{VREF}	VREF の温度係数 ⁽¹⁾	BUFCONFIG = {0, 1}			75	ppm/°C
TC_{drift}	VREF の長期ドリフト	時間=1000 時間、BUFCONFIG = {0, 1}, T = 25°C			300	ppm
$PSRR_{DC}$	VREF 電源除去比、DC	VDD = 1.7V ~ VDDmax, BUFCONFIG = 1	60	70		dB
		VDD = 2.7V ~ VDDmax, BUFCONFIG = 0	49	60		
V_{noise}	VREF 出力での RMS ノイズ (0.1Hz ~ 100MHz)	BUFFCONFIG = 1		500		μVrms
		BUFFCONFIG = 0		900		
ADC F_S	サポートされている最大 ADC サンプルリング周波数	ADC リファレンスとして VREF を使用			515	ksps
$T_{startup}$	VREF 起動時間	BUFCONFIG = {0, 1}, VDD = 2.8V			30	us

(1) VREF 出力の温度係数は、 TC_{VRBUF} と内部バンドギャップ リファレンスの温度係数の和です。

7.14.2 電圧特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{DD_{min}}$	VREF 動作に必要な最低電源電圧	BUFCONFIG = 1	1.62			V
		BUFCONFIG = 0	2.7			
VREF	リファレンス電圧の出力電圧	BUFCONFIG = 1	1.38	1.4	1.42	V
		BUFCONFIG = 0	2.46	2.5	2.54	

7.15 コンパレータ (COMP)

7.15.1 コンパレータの電気的特性

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
コンパレータ電気的特性						
V_{cm}	コモン モード入力範囲		0		VDD	V
V_{offset}	入力オフセット電圧		-20		20	mV
V_{hys}	DC 入力ヒステリシス	HYST = 00h		0.4		mV
		HYST = 01h		10		
		HYST = 02h		20		
		HYST = 03h		30		
$t_{PD_{ls}}$	伝搬遅延時間、応答時間	出力フィルタ オフ、オーバードライブ = 100mV、高速モード		32	50	ns
		出力フィルタ オフ、オーバードライブ = 100mV、低消費電力モード		1.2	4	μs
t_{en}	コンパレータ イネーブル時間	伝播遅延仕様に達するまでのスタートアップ時間、高速モード			5	μs
		伝播遅延仕様に達するまでのスタートアップ時間、低消費電力モード			10	μs

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _{comp}	コンパレータの消費電流	V _{cm} = VDD/2、100mV オーバードライブ、リファレンス電圧は DAC 出力、VDD が DAC のリファレンス電圧、高速モード		130	200	μA
		V _{cm} = VDD/2、100mV オーバードライブ、リファレンス電圧は DAC 出力、VDD が DAC のリファレンス電圧、低消費電力モード		0.85	2.7	μA
		V _{cm} = VDD/2、100mV オーバードライブ、コンパレータのみ。高速モード		120	180	μA
		V _{cm} = VDD/2、100mV オーバードライブ、コンパレータのみ、低消費電力モード		0.7	2.1	μA
8 ビット DAC 電気的特性						
V _{dac}	DAC の出力範囲		0		VDD	V
V _{dac-code}	特定のコードに対する 8 ビット DAC の出力電圧	V _{IN} = 8 ビット DAC に与えるリファレンス電圧、コード n = 0 ~ 255	VIN × (n+1) / 256			V
INL	8 ビット DAC の積分非直線性		-1		1	LSB
DNL	8 ビット DAC の微分非直線性		-1		1	LSB
ゲイン誤差	8 ビット DAC のゲイン誤差	リファレンス電圧 = VDD	-2		2	FSR の %
オフセット誤差	8 ビット DAC のオフセット誤差		-5		5	mV
出力インピーダンス	8 ビット DAC の出力インピーダンス		50			kΩ
t _{dac_settle}	スタティック モードでの 8 ビット DAC のセトリング タイム	DACCODE0 = 0 → 255、DAC 出力精度:1 LSB、ピン PA11 の DAC 出力、Cload = 15pF	6			μs
t _{dac_settle}	スタティック モードでの 8 ビット DAC のセトリング タイム	DACCODE0 = 0 → 255、DAC 出力が 1 LSB まで正確	1.5			μs

7.16 I2C

7.16.1 I2C の特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	スタンダード モード		ファスト モード		ファスト モード プラス		単位
			最小値	最大値	最小値	最大値	最小値	最大値	
f _{I2C}	I2C 入力クロック周波数	パワードメイン 0 の I2C	2	32	8	32	20	32	MHz
f _{SCL}	SCL クロック周波数			0.1		0.4		1	MHz
t _{HD,STA}	(リピート) スタート ホールド時間		4		0.6		0.26		us
t _{LOW}	SCL クロックの Low 期間		4.7		1.3		0.5		us
t _{HIGH}	SCL クロックの High 期間		4		0.6		0.26		us
t _{SU,STA}	リピート スタート セットアップ時間		4.7		0.6		0.26		us
t _{HD,DAT}	データ ホールド時間		0		0		0		ns
t _{SU,DAT}	データ セットアップ時間		250		100		50		ns
t _{SU,STO}	ストップ セットアップ時間		4		0.6		0.26		us
t _{BUF}	STOP 条件と START 条件の間のバス フリー時間		4.7		1.3		0.5		us
t _{VD,DAT}	データ有効時間			3.45		0.9		0.45	us
t _{VD,ACK}	データ有効アクノリッジ時間			3.45		0.9		0.45	us

7.16.2 I2C フィルタ

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{SP}	AGFSELx = 0		6		ns
	AGFSELx = 1		14	35	ns
	AGFSELx = 2		22	60	ns
	AGFSELx = 3		35	90	ns

7.16.3 I²C のタイミング図

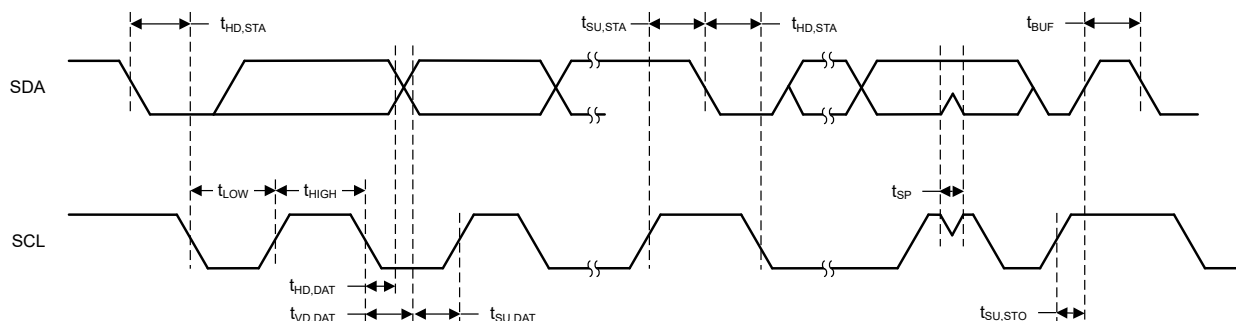


図 7-3. I2C タイミング図

7.17 SPI

7.17.1 SPI

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
SPI						
f _{SPI}	SPI クロック周波数	最大クロック速度 = 32MHz 1.62 < VDD < 3.6V コントローラ モード			16	MHz
f _{SPI}	SPI クロック周波数	最大クロック速度 = 32MHz 1.62 < VDD < 3.6V ペリフェラル モード			16	MHz
DC _{SCK}	SCK のデューティ サイクル		40	50	60	%
コントローラ						
t _{SCLK_H/L}	SCLK High または Low 時間		(tSPI/2) - 1	tSPI/2	(tSPI/2) + 1	ns
t _{CS.LEAD}	CS 進み時間、CS アクティブからクロックまで		1 SPI クロック			ns
t _{CS.LAG}	CS 遅れ時間、最後のクロックから CS 非アクティブまで		1 SPI クロック			ns
t _{CS.ACC}	CS アクセス時間、CS アクティブから PICO データ出力まで				1/2 SPI クロック	ns
t _{CS.DIS}	CS ディセーブル時間、CS 非アクティブから PICO 高インピーダンスまで				1 SPI クロック	ns
t _{SU.CI}	POCI 入力データのセットアップ時間 (1)	2.7 < VDD < 3.6V、遅延サンプリングがイネーブル	1			ns
		1.62 < VDD < 2.7V、遅延サンプリングがイネーブル	8			

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$t_{SU,CI}$	POCI 入力データのセットアップ時間 (1)	$2.7 < VDD < 3.6V$ 、遅延サンプリングなし	30			ns
		$1.62 < VDD < 2.7V$ 、遅延サンプリングなし	39			
$t_{HD,CI}$	POCI 入力データ ホールド時間	遅延サンプリングなし	0			ns
$t_{VALID,CO}$	PICO 出力データの有効時間 (2)				16	ns
$t_{HD,CO}$	PICO 出力データのホールド時間 (3)		1			ns
ペリフェラル						
$t_{CS,LEAD}$	CS 進み時間、CS アクティブからクロックまで		13.5			ns
$t_{CS,LAG}$	CS 遅れ時間、最後のクロックから CS 非アクティブまで		1			ns
$t_{CS,ACC}$	CS アクセス時間、CS アクティブから POCI データ出力まで				40	ns
$t_{CS,DIS}$	CS ディセーブル時間、CS 非アクティブから POCI 高インピーダンスまで				40	ns
$t_{SU,PI}$	PICO 入力データ セットアップ時間		15			ns
$t_{HD,PI}$	PICO 入力データ ホールド時間		2.5			ns
$t_{VALID,PO}$	POCI 出力データの有効時間 (2)	$2.7 < VDD < 3.6V$			31	ns
$t_{VALID,PO}$	POCI 出力データの有効時間 (2)	$1.62 < VDD < 2.7V$			40	ns
$t_{HD,PO}$	POCI 出力データのホールド時間 (3)		5.5			ns

- (1) 遅延サンプリング機能がイネーブルのとき、POCI 入力データのセットアップ時間を完全に補償できます。
(2) 出力が SCLK クロック エッジを変更した後、次の有効なデータを出力に駆動する時間を規定します。
(3) 出力が SCLK クロック エッジを変更した後、出力のデータが有効である間の時間を規定します。

7.17.2 SPI タイミング図

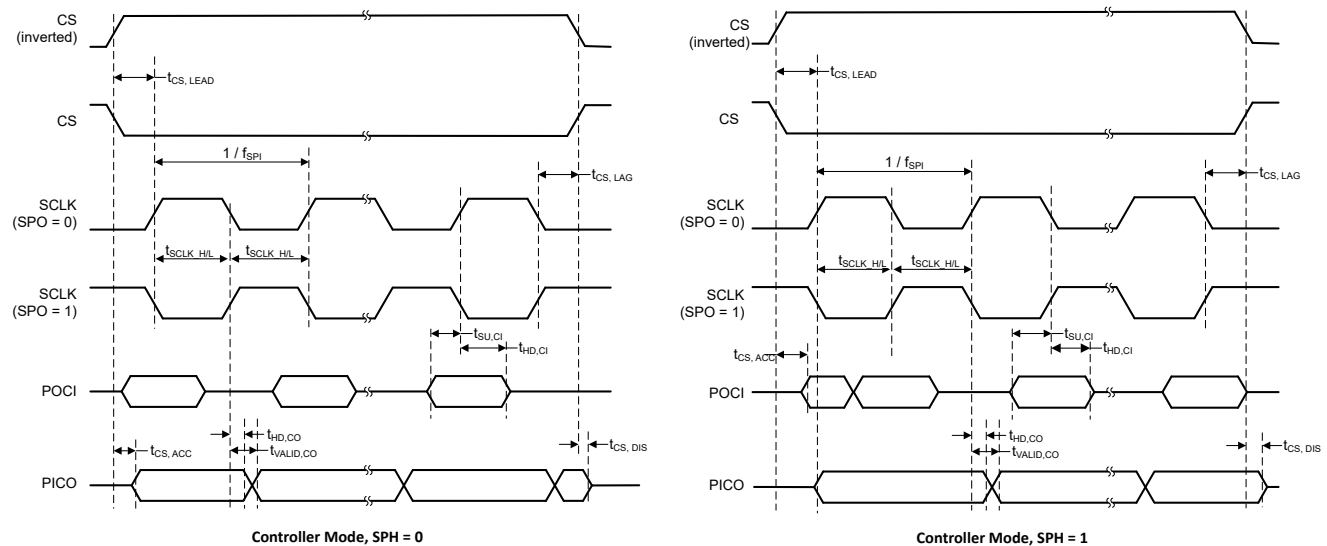


図 7-4. SPI のタイミング図 - コントローラ モード

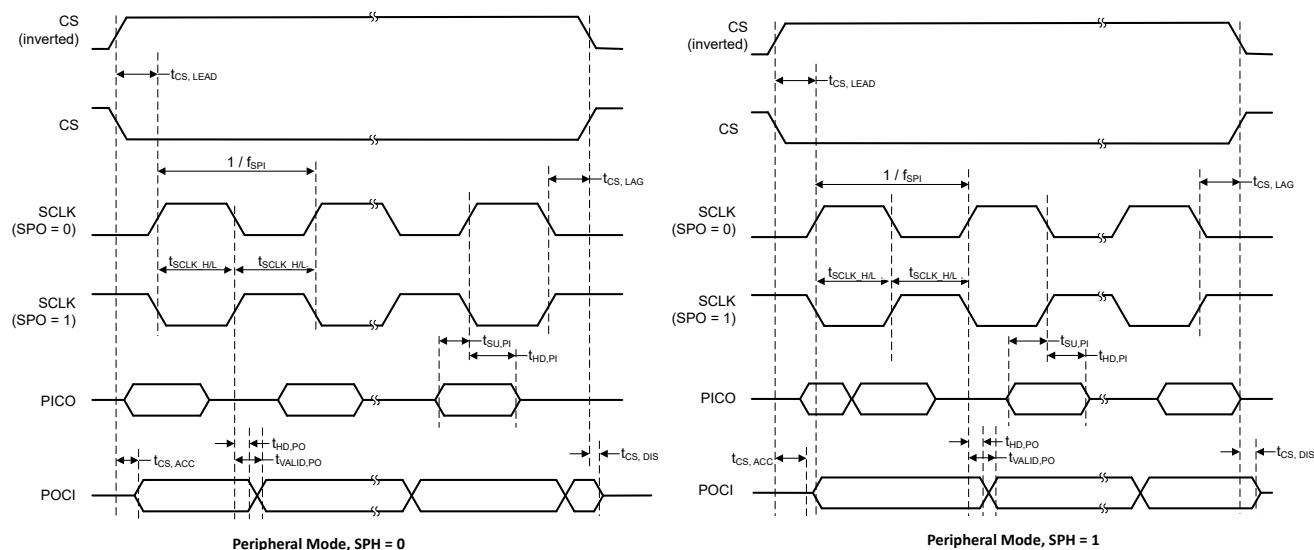


図 7-5. SPI のタイミング図 - ペリフェラル モード

7.18 UART

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{UART}	UART 入力クロック周波数			32	MHz
f_{BITCLK}	BITCLK クロック周波数 (MBaud のポーレートに等しい)			4	MHz
t_{SP}	AGFSELx = 0		6		ns
	AGFSELx = 1		14	35	ns
	AGFSELx = 2		22	60	ns
	AGFSELx = 3		35	90	ns

7.19 TIMx

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
t_{res}	$f_{\text{TIMxCLK}} = 64\text{MHz}$	15.625			ns
	$f_{\text{TIMxCLK}} = 32\text{MHz}$	31.25			ns
		1			t_{TIMxCLK}
t_{COUNTER}	$f_{\text{TIMxCLK}} = 64\text{MHz}$	0.01563		1024	us
	$f_{\text{TIMxCLK}} = 32\text{MHz}$	0.03125		2048	us
		1		65536	t_{TIMxCLK}

7.20 エミュレーションおよびデバッグ

7.20.1 SWD タイミング

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{SWD}	SWD 周波数			10	MHz

8 詳細説明

以降のセクションでは、このデータシートのデバイスを構成するすべてのコンポーネントについて説明します。これらのデバイスに内蔵されているペリフェラルは、メモリ マップ レジスタ (MMR) を介してソフトウェアで設定されます。詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の対応する章を参照してください。

8.1 概要

MSPM0C1105/6 マイコン (MCU) は、最大 32MHz の周波数で動作する Arm® Cortex®-M0+ 32 ビット コア プラットフォームをベースとした MSP の高集積超低消費電力 32 ビット MSPM0 MCU ファミリの製品です。コスト最適化されたこれらの MCU は高性能アナログ ペリフェラルを統合しており、-40°C~125°Cの拡張温度範囲をサポートしており、1.62V ~3.6V の電源電圧で動作します。

MSPM0C1105/6 デバイスは最大 64KB の組込みフラッシュ プログラム メモリと 8KB の SRAM を内蔵しています。これらの MCU は -2.1% ~ +1.6% の精度の高速オンチップ発振器を内蔵しているため、外部水晶振動子は不要です。追加機能には、3 チャンネル DMA、CRC-16 アクセラレータ、各種の高性能アナログ ペリフェラル (電圧リファレンスとして VDD を含む 1 つの 12 ビット 1.6Msps ADC、1 つの 8 ビット リファレンス DAC 付きコンパレータ、1 つのオンチップ温度センサなど) が含まれます。これらのデバイスは、デッドバンド付き最大 64MHz のタイマ周波数を持つ 1 つの 16 ビット高度タイマ、4 つの 16 ビット汎用タイマ、1 つのウィンドウ付きウォッチドッグ タイマ、各種通信ペリフェラル (3 つの UART、1 つの SPI、2 つの I2C など) などのインテリジェントなデジタル ペリフェラルも備えています。これらの通信ペリフェラルは LIN、IrDA、DALI、マンチェスター、スマート カード、SMBus、PMBus プロトコルをサポートしています。

TI の MSPM0 低消費電力 MCU ファミリーは、各種のアナログおよびデジタル回路を内蔵したデバイスで構成されているため、お客様はプロジェクトのニーズを満たす MCU を見つけることができます。MSPM0 MCU ファミリーは、ARM Cortex-M0+ プラットフォームと包括的な超低消費電力のシステム アーキテクチャを組み合わせたもので、システム設計者は性能向上と消費電力低減を同時に実現できます。

モジュールの詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』を参照してください。

8.2 CPU

CPU サブシステム (MCPUSS) は、Arm Cortex-M0+ CPU、命令プリフェッチおよびキャッシュ、システム タイマ、割り込み管理機能を実装しています。Arm Cortex-M0+ は、組込みアプリケーションに高性能と低消費電力を提供する、コスト最適化された 32 ビット CPU です。CPU サブシステムの主な特長は次のとおりです。

- Arm Cortex-M0+ CPU は最大 32MHz のクロック周波数をサポート
 - ARMv6-M Thumb 命令セット (リトル エンディアン)、32 サイクル 32×32 乗算命令付き
- シーケンシャル コード実行を改善するためのプリフェッチ ロジック、2 つの 64 ビット キャッシュラインを備えた 1 キャッシュ
- 24 ビットのダウン カウンタと自動リロード機能を備えたシステム タイマ (SysTick)
- 4 つのプログラム可能な優先レベルとテール チェーンを備えたネスト型ベクタ割り込みコントローラ (NVIC)

8.3 動作モード

MSPM0 MCU には 5 つのメイン動作モード (電力モード) があり、アプリケーションの要件に基づいてデバイスの消費電力を最適化できます。消費電力を低減するためのモードは次のとおりです。RUN、SLEEP、STOP、STANDBY、SHUTDOWN。CPU は RUN モードではコードをアクティブに実行しています。ペリフェラル割り込みイベントにより、デバイスを SLEEP、STOP、または STANDBY モードから RUN モードにウェイクアップできます。SHUTDOWN モードでは、内部コア レギュレータが完全にディセーブルされ、消費電力が最小化されます。また、NRST、SWD、または特定の IO でのロジック レベルの一致によってのみウェイクアップが可能です。RUN、SLEEP、STOP、STANDBY の各モードには、複数の構成可能なポリシー オプション (例: RUN.x) も含まれており、性能と消費電力のバランスを確保できます。

性能と消費電力のバランスをさらに高めるために、MSPM0 デバイスには次の 2 つの電力ドメインが実装されています。**PD1** (CPU、メモリ、高性能ペリフェラル用) と **PD0** (低速、低消費電力ペリフェラル用)。

- **PD1** は、RUN モードと SLEEP モードで常に電源が供給されますが、他のすべてのモードではディセーブルになります。
- **PD0** は、RUN、SLEEP、STOP、STANDBY の各モードで常に電源が供給されます。
- SHUTDOWN モードでは、**PD1** と **PD0** の両方がディセーブルになります。

8.3.1 動作モード別の機能

各動作モードでサポートされている機能を [動作モード別のサポートされている機能](#) に示します。

機能キー:

- **EN**: その機能は、指定されたモードでイネーブルされます。
- **DIS**: その機能は、指定されたモードでディセーブル (クロックまたは電源のどちらかが遮断) されますが、その機能の設定は保持されます。
- **OPT**: その機能は、指定されたモードでは任意であり、イネーブルに設定されている場合はイネーブルのままです。
- **NS**: その機能は、指定されたモードで自動的にディセーブルになりませんが、サポートされていません。
- **OFF**: その機能は、指定されたモードで完全に電源がオフになり、設定情報は保持されません。OFF 状態からウェークアップするときは、アプリケーション ソフトウェアですべてのモジュール レジスタを所望の設定に再構成する必要があります。

表 8-1. 動作モード別のサポートされている機能

動作モード		RUN			SLEEP			ストップ		STANDBY		シャット ダウン	
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1		
発振器	SYSOSC	EN	EN	DIS	EN	EN	DIS	OPT ⁽¹⁾	DIS	DIS	DIS	OFF	
	LFOSC または LFXT	EN										OFF	
	HFXT	EN	DIS	DIS	OPT	DIS					OFF		
クロック	CPUCLK	32M	32k	32k	DIS							OFF	
	MCLK から PD1 へ	32M	32k	32k	32M	32k	32k	DIS				OFF	
	ULPCLK から PD0 へ	32M	32k	32k	32M	32k	32k	4M ⁽¹⁾	32k	DIS	OFF		
	ULPCLK から TIMG14/8 へ	32M	32k	32k	32M	32k	32k	4M ⁽¹⁾	32k		OFF		
	RTCCLK	32k										OFF	
	MFCLK	OPT	DIS	OPT	DIS	OPT	DIS				OFF		
	LFCLK	32k									DIS	OFF	
	LFCLK から TIMG14/8 へ	32k										OFF	
	MCLK モニタ	OPT									DIS	OFF	
	LFCLK モニタ	OPT										OFF	
PMU	POR モニタ	EN											
	BOR モニタ	EN											OFF
	コア レギュレータ	高駆動能力						中駆動能力		低駆動能力		OFF	
コア機能	CPU	EN			DIS								OFF
	DMA	OPT						NS (トリガをサポート)				OFF	
	フラッシュ	EN						OPT		DIS		OFF	
	SRAM	EN						OPT		DIS		OFF	
PD1 ペリフェラル	SPI0	OPT						DIS				OFF	
	CRC	OPT						DIS				OFF	

表 8-1. 動作モード別のサポートされている機能 (続き)

動作モード		RUN			SLEEP			ストップ		STANDBY		シャット ダウン
		RUN0	RUN1	RUN2	SLEEP0	SLEEP1	SLEEP2	STOP0	STOP2	STANDBY0	STANDBY1	
PD0 ペリフェラル	TIMG14/8	OPT										OFF
	TIMG1/2	OPT									DIS	OFF
	TIMA0	OPT									DIS	OFF
	UART0/1/2	OPT									DIS	OFF
	I2C0/1	OPT									DIS	OFF
	GPIOA/B	OPT									OPT ²	OFF
	WWDT0	OPT									OPT ⁽²⁾	OFF
	IWDT	OPT										OFF
	RTC_B	OPT										OFF
アナログ	ADC0	OPT							NS (トリガをサポート)			OFF
	COMP	OPT										OFF
	VREF	OPT							NS			OFF
	温度センサ	OPT								OFF		OFF
IOMUX および IO ウェークアップ		EN										DIS (ウ ェーク付 き)
ウェーク ソース		該当なし			任意の IRQ			PD0 IRQ				IOMUX 、 NRST、 SWD

- (1) RUN1 から STOP0 に遷移した場合 (SYSOSC がイネーブルで、MCLK は LFCLK から供給)、RUN1 のときと同様に SYSOSC はイネーブルに維持され、ULPCLK は 32kHz に維持されます。RUN2 から STOP0 に遷移した場合 (SYSOSC がディセーブルで、MCLK は LFCLK から供給)、RUN2 のときと同様に SYSOSC はディセーブルに維持され、ULPCLK は 32kHz に維持されます。
- (2) STANDBY に STANDBY1 のポリシーを使用する場合、特定のペリフェラル (TIMG14、TIMG8、IWDT および RTC) のみがクロック駆動されます。その他の PD0 ペリフェラルは、外部アクティビティが発生した際に非同期高速クロック要求を生成できますが、アクティブにクロック供給されません。

8.4 パワー マネージメント ユニット (PMU)

パワー マネージメント ユニット (PMU) は、本デバイスのための内部的に安定化されたコア電源を生成し、また外部電源 (VDD) の監視を行います。PMU は、PMU 自体とアナログ ペリフェラルで使用されるバンドギャップ基準電圧も内蔵しています。PMU の主な特長は次のとおりです。

- パワーオンリセット (POR) 電源モニタ
- ブラウンアウトリセット (BOR) 電源モニタ、プログラム可能な 3 つのスレッシュホルドを使った早期警告機能付き
- RUN、SLEEP、STOP、STANDBY モードをサポートするコア レギュレータにより、性能と消費電力のバランスを動的に最適化
- パリティ保護されたトリムにより、パワー マネージメントトリムが破損した際、パワーオンリセット (POR) を直ちに生成
- 4 バイトのシャットダウン メモリ

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「PMU」の章を参照してください。

8.5 クロック モジュール (CKM)

クロック モジュールは以下に示す発振器を備えています。

- **LFOSC**: 内部低周波数発振器 (32kHz)

- **SYSOSC**: 内部高周波数発振器 (32MHz は出荷時に調整済み)
- **LFXT/LFCKIN**: 低周波数の外部水晶発振器またはデジタル クロック入力 (32kHz)
- **HFXT/HFCKIN**: 高周波数の外部水晶発振器またはデジタル クロック入力 (4MHz ~ 32MHz)

プロセッサ、バス、ペリフェラルで使用するために、クロック モジュールによって以下に示すクロックが分配されます。

- **MCLK**: PD1 ペリフェラルのメイン システム クロック。SYSOSC、LFCLK または HSCLK から生成。RUN および SLEEP モードでアクティブ。
- **CPUCLK**: プロセッサのクロック (MCLK から生成)。RUN モードでアクティブ。
- **ULPCLK**: PD0 ペリフェラル用の超低消費電力クロック。RUN、SLEEP、STOP、STANDBY モードでアクティブ。
- **MFCLK**: ペリフェラル用 4MHz 固定の中周波数クロック。RUN、SLEEP、STOP モードで使用可能。
- **LFCLK**: ペリフェラルまたは MCLK 用 32kHz 固定の低周波数クロック。RUN、SLEEP、STOP、STANDBY モードでアクティブ。
- **ADCCLK**: ADC のクロック。RUN、SLEEP、STOP モードで使用可能。
- **RTCCLK**: RTC に直接接続される 32kHz の固定クロック
- **CLK_OUT**: クロックを外部に出力するために使用。RUN、SLEEP、STOP、STANDBY モードで使用可能。
- **HFCLK**: HFXT または HFCLK_IN から生成される高周波数クロック。RUN および SLEEP モードで使用可能。
- **HSCLK**: HFCLK から生成される高速クロック。RUN および SLEEP モードで使用可能

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「CKM」の章を参照してください。

8.6 DMA_B

ダイレクト メモリ アクセス (DMA) コントローラを使うと、CPU を介さずに、いずれかのメモリ アドレスから別のメモリ アドレスにデータを移動できます。たとえば、DMA を使って ADC 変換メモリから SRAM にデータを移動できます。DMA を使用すると、ペリフェラルとの間でデータをやりとりするとき、CPU をウェークアップする必要がなく、低消費電力モードのまま維持できるため、システムの消費電力を削減できます。

これらのデバイスの DMA_B は、以下の主な機能をサポートしています。

- 3 つの DMA 転送チャネル
 - 2 つのフル機能チャネル、繰り返し転送モードをサポートします
 - 1 つの基本チャネル、シングル転送モードをサポートします
- DMA チャネルの優先度を設定可能
- ADC、UART、SPI、またはタイマトリガで DMA トリガへの直接ペリフェラルがサポートされています。
- バイト (8 ビット)、ショートワード (16 ビット)、ワード (32 ビット)、またはバイトとワードの混合の転送機能
- 最大 64k のブロック サイズのすべてのデータ タイプの転送をサポートする転送カウンタ
- DMA 転送トリガの選択を設定可能
- 他のチャネルにサービスを提供するためのアクティブ チャネル割り込み
- ビンポン バッファ アーキテクチャのための早期割り込み生成
- 他のチャネルでのアクティビティ完了時のチャネルのカスケード化
- データの再構成をサポートするためのストライド モード (3 相測定アプリケーションなど)
- 収集モード

表 8-2 に、サポートされている DMA 機能と、対応する DMA チャネル番号を示します。

表 8-2. DMA_B チャネル機能

DMA 機能	DMA_B	
	フル機能チャネル	ベーシック チャネル
チャネル数	0、1	2
リピータ モード	✓	–
テーブルとフィル モード	✓	–
収集モード	✓	–
早期 IRQ 通知	✓	–

表 8-2. DMA_B チャンネル機能 (続き)

DMA 機能	DMA_B	
	フル機能チャンネル	ベーシック チャンネル
オート イネーブル	✓	✓
ロング ロング (128 ビット) 転送	✓	✓
ストライド モード	✓	✓
カスケード チャンネルのサポート	✓	✓

表 8-3 に、DMA メモリ マップ レジスタの DMATCTL.DMATSEL 制御ビットを使って設定された DMA で利用可能なトリガの一覧を示します。

表 8-3. DMA のトリガの割り当て

DMACTL.DMATSEL	トリガ ソース
0	ソフトウェア
1	一般サブスクライバ 0 (FSUB_0)
2	一般サブスクライバ 0 (FSUB_1)
3	I2C0 パブリッシャ 1
4	I2C0 パブリッシャ 2
5	I2C1 パブリッシャ 1
6	I2C1 パブリッシャ 2
7	SPI0 パブリッシャ 1
8	SPI0 パブリッシャ 2
9	UART0 パブリッシャ 1
10	UART0 パブリッシャ 2
11	UART1 パブリッシャ 1
12	UART1 パブリッシャ 2
13	UART2 パブリッシャ 1
14	UART2 パブリッシャ 2
15	ADC0 DMA トリガ

8.7 イベント

イベント マネージャは、1 つのエンティティ (ペリフェラルなど) から別のエンティティ (第 2 のペリフェラル、DMA、CPU など) にデジタル イベントを転送します。イベント マネージャは、静的なルートとプログラマブルなルートの組み合わせを含むイベント ファブリックによって相互接続された一連の定義済みイベント パブリッシャ (ジェネレータ) およびサブスクライバ (レシーバ) によるイベント転送を実装しています。

イベント マネージャによって転送されるイベントには、以下が含まれます。

- 割り込み要求 (IRQ) として CPU に転送されるペリフェラル イベント (静的イベント)
 - 例: CPU に送られる RTC 割り込み
- DMA トリガとして DMA に転送されるペリフェラル イベント (DMA イベント)
 - 例: DMA 転送を要求するための、DMA への UART データ受信トリガ
- ハードウェアでの動作を直接トリガするため、別のペリフェラルに転送されるペリフェラル イベント (汎用イベント)
 - 例: TIMx タイマ ペリフェラルが ADC サブスクライバ ポートに周期的イベントを発行し、ADC がこのイベントを使ってサンプリング開始をトリガする。

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「EVENT」の章を参照してください。

表 8-4. 汎用イベント チャンネル

汎用ルートは、1:1 ルートと 1:2 スプリッタ ルートのどちらかです。これらのルートでは、イベントを発行しているペリフェラルは、利用可能な複数の汎用ルート チャンネルの 1 つを使ってそのイベントを別の 1 つのエントティ (スプリッタ ルートの場合は複数のエントティ) に公開するように構成されています。ここでエントティとは、別のペリフェラル、汎用 DMA トリガイベント、または汎用 CPU イベントです。

CHANID	汎用ルート チャンネルの選択	チャンネル タイプ
0	汎用イベント チャンネルが選択されていない。	該当なし
1	汎用イベント チャンネル 1 が選択されている。	1:1
2	汎用イベント チャンネル 2 が選択されている。	1:1
3	汎用イベント チャンネル 3 が選択されている。	1:1
4	汎用イベント チャンネル 4 が選択されている。	1:1
6	汎用イベント チャンネル 5 が選択されている。	1:1
7	汎用イベント チャンネル 5 が選択されている。	1:2 (スプリッタ)
8	汎用イベント チャンネル 6 が選択されている。	1:2 (スプリッタ)

8.8 メモリ

8.8.1 メモリ構成

本デバイスのメモリ マップを、表 8-5 に示します。メモリ領域の詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「プラットフォーム メモリ マップ」セクションを参照してください。

表 8-5. メモリ構成

メモリ領域	サブ領域	MSPM0C1105	MSPM0C1106
コード (フラッシュ)	フラッシュ	32KB ⁽¹⁾ 0x0000.0000~0x0000.7FFF	64KB ⁽¹⁾ 0x0000.0000~0x0000.FFFF
SRAM (SRAM)	SRAM	8KB 0x2000.0000~0x2000.1FFF	8KB 0x2000.0000~0x2000.1FFF
ペリフェラル	周辺機器	0x4000.0000~0x40FF.FFFF	0x4000.0000~0x40FF.FFFF
	フラッシュ	0x0040.0000~0x0040.7FFF	0x0040.0000~0x0040.9FFF
	構成 NVM	512 バイト 0x41C0.0000~0x41C0.0200	512 バイト 0x41C0.0000~0x41C0.0200
	FACTORY	0x41C4.0000~0x41C4.0080	0x41C4.0000~0x41C4.0080
サブシステム		0x6000.0000~0x7FFF.FFFF	0x6000.0000~0x7FFF.FFFF
システム PPB		0xE000.0000~0xE00F.FFFF	0xE000.0000~0xE00F.FFFF

(1) フラッシュ メモリ の上位 32KB (アドレス 0x0000.0000~0x0000.8000) の書き込み / 消去サイクルは最大 100000 回です。

8.8.2 ペリフェラル ファイル マップ

表 8-6 に、使用可能なペリフェラルと、各ペリフェラルのレジスタ ベース アドレスの一覧を示します。

表 8-6. ペリフェラルのまとめ

ペリフェラル名	ベース アドレス	サイズ
COMP0	0x40008000	0x00001F0
VREF	0x40030000	0x00001F0
WWDTO	0x40080000	0x0000150
TIMG14	0x40084000	0x00001F0
TIMG1	0x40086000	0x00001F0
TIMG2	0x40088000	0x00001F0
TIMG8	0x40090000	0x00001F0

表 8-6. ペリフェラルのまとめ (続き)

ペリフェラル名	ベース アドレス	サイズ
LFSS	0x40094000	0x0000160
RTC_B	0x40094000	0x0000160
IWDT	0x40094000	0x0000160
GPIOA	0x400A0000	0x00001F0
GPIOB	0x400A2000	0x00001F0
SYSCCTL	0x400AF000	0x0000310
DEBUGSS	0x400C7000	0x00001F0
EVENTLP	0x400C9000	0x0000300
FLASHCTL	0x4042A000	0x00001F0
I2C0	0x40440000	0x0000200
I2C1	0x400CD000	0x0000200
UART1	0x400F0000	0x00001F0
UART2	0x400F2000	0x00001F0
UART0	0x40100000	0x00001F0
CPUSS	0x40102000	0x00001F0
WUC	0x40108000	0x00001F0
IOMUX	0x40400000	0x00001F0
DMA	0x40424000	0x0000050
CRC	0x40428000	0x0000200
SPI0	0x40468000	0x00001F0
ADC0_SVT	0x4055A000	0x0000100
TIMA0	0x40860000	0x00001F0

8.8.3 ペリフェラルの割り込みベクタ

表 8-7 に、このデバイス内の各ペリフェラルの IRQ 番号と割り込みグループ番号を示します。

表 8-7. 割り込みベクタ番号

ペリフェラル名	NVIC IRQ
SYSCTL	0
DEBUGSS	1
TIMG8	2
UART1	3
ADC0	4
COMP0	7
UART2	8
SPI0	9
UART0	15
TIMG14	16
TIMG2	17
TIMA0	18
TIMG1	19
GPIOA	22
GPIOB	23
I2C0	24
I2C1	25
FLASHCTL	27
WWDT0	29
LFSS	30
RTC_B	30
IWDT	30
DMA	31

8.9 フラッシュ メモリ

実行可能なプログラム コードとアプリケーション データを格納するため、1 バンクの不揮発性フラッシュ メモリが備わっています。

フラッシュの主な特長は次のとおりです。

- 推奨電源電圧範囲全体にわたって、インサーキットでの書き込み / 消去動作をサポート
- 1KB の小さなセクタ サイズ (1KB の最小消去分解能)
- フラッシュ メモリの選択された 32 セクターで最大 100,000 回の書き込み / 消去サイクル、残りのフラッシュ メモリで最大 10,000 回の書き込み / 消去サイクルをサポート (32kB のデバイスでは、フラッシュ メモリ全体で 100,000 サイクルをサポート)

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「NVM」の章を参照してください。

8.10 SRAM

MSPM0Cxx MCU には、低消費電力の高性能 SRAM が搭載されており、デバイスでサポートされている CPU 周波数範囲全体にわたってゼロ待機状態に対応します。SRAM は、コードに加えて、呼び出しスタック、ヒープ、グローバル データなどの揮発性情報を格納するために使用できます。SRAM の内容は、RUN、SLEEP、STOP、STANDBY 動作モードでは完全に保持され、SHUTDOWN モードでは失われます。書き込み保護メカニズムが搭載されているため、アプリケーションは 1KB の分解能で SRAM を動的に書き込み保護できます。書き込み保護は、実行可能コードを SRAM に

配置する際、CPU と DMA のどちらかが意図せずコードを上書きしないように保護するのに役立ちます。SRAM にコードを配置すると、ゼロ ウェイト状態動作と低消費電力を実現することで、重要なループの性能を向上できます。

8.11 GPIO

汎用入出力 (GPIO) ペリフェラルを使用すると、アプリケーションは本デバイスのピンを経由してデータを読み書きできます。ポート A およびポート B GPIO ペリフェラルを使用することで、これらのデバイスは最大 45 本の GPIO ピンをサポートします。

GPIO モジュールの主な特長は次のとおりです。

- ソフトウェアでのリード モディファイ ライト構造を必要とせずに、複数のビットのセット、クリア、トグルが可能
- 「ウェイクアップ機能付きの標準」駆動機能を持つ GPIO により、デバイスを SHUTDOWN モードからウェイクアップ可能
- 任意の GPIO ポートによる、STOP および STANDBY モードからの低消費電力ウェイクアップを可能にする「FastWake」機能
- ユーザー制御の入力フィルタリング

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「GPIO」の章を参照してください。

8.12 IOMUX

IOMUX ペリフェラルは IO パッド構成を可能にし、デバイス ピンを出入りするデジタル データの流れを制御します。IOMUX の主な特長は次のとおりです。

- IO パッド構成レジスタにより、プログラム可能な駆動強度、速度、プルアップまたはプルダウンなどを実現
- デジタル ピン多重化により、複数のペリフェラル信号を同じ IO パッドに接続可能
- PINCM レジスタを使って、ピンの機能と能力をユーザー設定可能

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「IOMUX」の章を参照してください。

8.13 ADC

これらのデバイスの 12 ビット アナログ / デジタル コンバータ (ADC) モジュールは、シングルエンド入力による高速 12 ビット変換をサポートしています。

ADC の主な特長は次のとおりです。

- 最大 1.6Msps で 12 ビット出力分解能および 10.6 ビット ENOB を実現 (外部リファレンス使用時)
- 最大 27 の外部入力チャネル
- 温度センシング、電源監視、アナログ信号チェーンのための内部チャネル
- ソフトウェアで選択可能なリファレンス電圧:
 - 1.4V または 2.5V に設定可能な ADC 専用の内部リファレンス電圧 (VREF)
 - MCU 電源電圧 (VDD)
 - VREF+/- デバイス ピンでの外部リファレンス取り込みをサポート
 - 適切な動作のために、VREF+/- ピンにデカップリング コンデンサを配置する必要があります。
- RUN、SLEEP、STOP モードで動作し、STANDBY モードからのトリガをサポート

表 8-8. ADC0 のチャネル割り当て

CHANNEL[0:7]	信号名	CHANNEL[8:15]	信号名
0	A0	16	A16
1	A1	17	A17
2	A2	18	A18
3	A3	19	A19
4	A4	20	A20

表 8-8. ADC0 のチャネル割り当て (続き)

CHANNEL[0:7]	信号名	CHANNEL[8:15]	信号名
5	A5	21	A21
6	A6	22	A22
7	A7	23	A23
8	A8	24	A24
9	A9	25	A25
10	A10	26	A26
11	A11	27	予約済み
12	A12	28	温度センサ
13	A13	29	VREF
14	A14	30	予約済み
15	A15	31	電源 / バッテリ モニタ

信号名が斜体で記載された信号は、SoC の内部の信号です。これらの信号は、内部ペリフェラルの相互接続に使用されます。

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「ADC」の章を参照してください。

8.14 温度センサ

温度センサは、デバイス温度に対して直線的に変化する電圧を出力します。温度センサの出力は、温度からデジタルへの変換を可能にするため、ADC 入力チャネルの 1 つに内部的に接続されています。

温度センサのユニットごとの 1 点キャリブレーション値は、ファクトリ定数メモリ領域に格納されています。このキャリブレーション値は、工場調整温度 (T_{TRIM}) において 1.4V 内部 VREF を使用して 12 ビット モードで測定された温度センサ値に対応する ADC 変換結果 (ADC コード形式) を表します。このキャリブレーション値を温度センサの温度係数 (TS_{C}) と組み合わせて使用することで、本デバイスの温度を推定できます。出荷時調整値を使って本デバイスの温度を推定する方法については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「温度センサ」のセクションを参照してください。

8.15 低周波数サブシステム (LFSS)

低周波数サブシステム (LFSS) は、複数の機能ペリフェラルを 1 つの共有サブシステムの下に組み合わせたサブシステムです。これらのペリフェラルは、低周波数クロック (LFCLK) によってクロック供給されるか、低消費電力モードではアクティブにする必要があります。LFCLK の標準周波数は 32kHz で、主に長期的な時間管理を目的としています。

このデバイスの LFSS には、次のコンポーネントが含まれています。

- 追加のプリスケアラ拡張機能とタイムスタンプ キャプチャ機能を備えたリアルタイム クロック
- 非同期 IWDG

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「LFSS」の章を参照してください。

8.16 VREF

これらのデバイスの共有リファレンス電圧モジュール (VREF) には、構成可能なリファレンス電圧バッファが含まれており、ユーザーはオンボードのアナログ ペリフェラルに安定したリファレンス電圧を供給できます。また、より高い精度が必要なアプリケーション向けに、外部リファレンスの取り込みもサポートしています。

VREF の主な特長は次のとおりです。

- ユーザー選択可能な 1.4V および 2.5V の内部リファレンス。ADC と COMP には同じリファレンス電圧を選択
- 内部リファレンス電圧は、最大 515ksps の ADC 動作をサポート

- VREF+ および VREF- デバイス ピンでの外部リファレンス取り込みをサポート

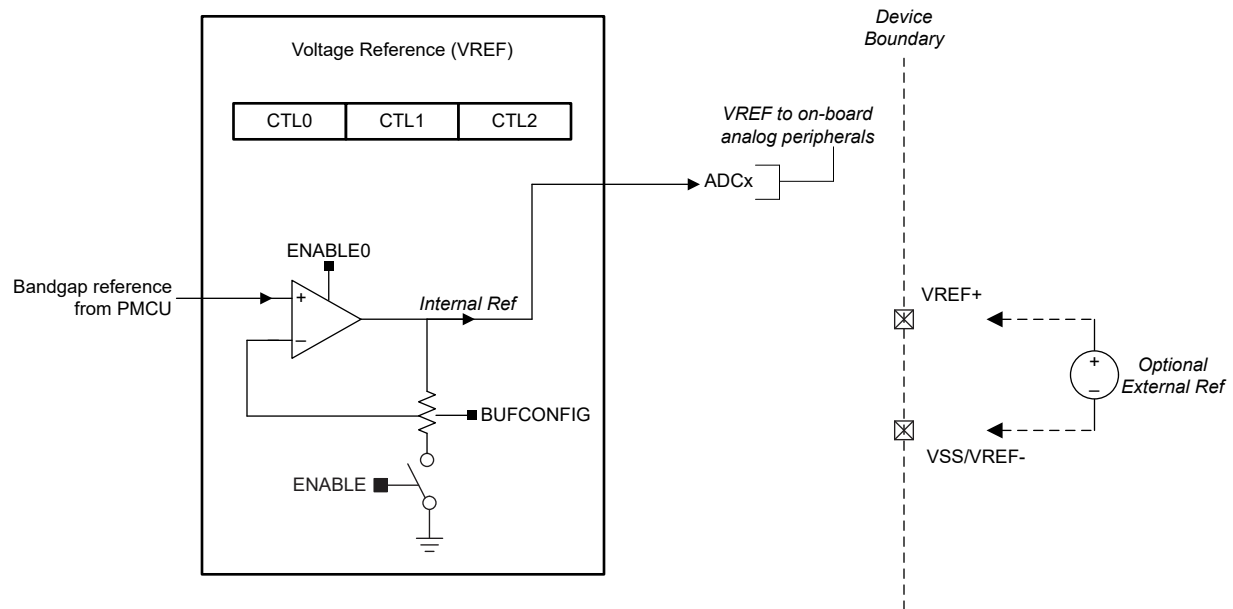


図 8-1. VREF モジュール

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「VREF」の章を参照してください。

8.17 COMP

本デバイスのコンパレータ ペリフェラルは、2 つの入力端子の電圧レベルを比較し、この比較に基づいてデジタル信号を出力します。COMP は、以下の主な機能をサポートしています。

- プログラマブル ヒステリシス
- リファレンス電圧をプログラム可能:
 - 外部リファレンス電圧 (VREF IO)
 - 内蔵ル 8 ビットリファレンス DAC
- 動作モードを設定可能:
 - 高速モード
 - 低消費電力モード
- 出力グリッチ フィルタ遅延をプログラム可能
- TIMx インスタンスからの 6 つのブランキング ソースをサポート (表 8-10 を参照)
- すべての低消費電力モードからの、デバイスの出力ウェイクアップをサポート
- 先進のタイマ フォルト処理機能に接続された出力
- コンパレータ レジスタの IPSEL および IMSEL ビットを使用して、デバイス ピンからコンパレータ チャネル入力を選択可能
- 8 ビットリファレンス DAC は、デバイス ピンに出力可能

表 8-9. COMP0 入力チャネル選択

IPSEL / IMSEL ビット	正端子入力	負端子入力
0x0	COMP0_IN0+	COMP0_IN0-
0x1	COMP0_IN1+	COMP0_IN1-
0x2	COMP0_IN2+	COMP0_IN2-
0x3	COMP0_IN3+	-
0x5	-	温度センサ

表 8-10. COMP0 ブランキング ソース表

CTL2.BLANKSRC	ブランキング ソースの選択
1	TIMA0.CC2
2	TIMA0.CC3
3	TIMA0.CC1
4	TIMG0.CC1
5	TIMG1.CC1
6	TIMG8.CC1

デバイスのアナログ接続の詳細については、[セクション 8.27](#) を参照してください。

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「COMP」の章を参照してください。

8.18 セキュリティ

このデバイスは、次のような複数のセキュリティ機能を備えています。

- デバッグ セキュリティ
- 固有ダイ ID
- コードおよびデータ保護用のフレキシブルなファイアウォール
 - フラッシュ書き込み消去保護
 - フラッシュ読み取り実行保護
 - フラッシュ IP 保護
 - SRAM 書き込み実行の相互排他
- セキュア ブート
- ファームウェアのセキュア更新
- 顧客のセキュア コード
- カスタム多項式をサポートする巡回冗長性検査 (CRC-16)

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「セキュリティ」の章を参照してください。

8.19 CRC

巡回冗長検査 (CRC) モジュールは入力データ シーケンスのシグネチャを提供します。CRC モジュールの主な特長は次のとおりです。

- CRC16-CCITT に基づく 16 ビット CRC をサポート
- ビット リバーサルをサポート

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「CRC」の章を参照してください。

8.20 UART

UART ペリフェラル (UART0、UART1、UART2) の主な機能を次に示します。

- スタート、ストップ、およびパリティ用の標準非同期通信ビット
- プログラマブルなシリアル インターフェイス
 - 5、6、7、または 8 データ ビット
 - 偶数パリティ ビット、奇数パリティ ビット、スティック パリティ ビット、およびパリティなしビットの生成 / 検出
 - 1 または 2 ストップ ビットの生成
 - 改行の検出
 - 入力信号のグリッチ フィルタ
 - プログラマブルなボーレート生成 (16/8/3 倍オーバーサンプリング機能付き)

- ローカル相互接続ネットワーク (LIN) モードのサポート
- 独立した 4 エントリの送信および受信 FIFO による DAM データ転送のサポート
- 送信および受信ループバック モード動作をサポート
- サポートされているプロトコルの詳細については、表 8-11 を参照してください。

表 8-11. UART の機能

UART の機能	UART0 (拡張)	UART1、UART2 (メイン)
停止およびスタンバイ モードでアクティブ	あり	あり
送信 FIFO と受信 FIFO を分離	あり	あり
ハードウェア フロー制御をサポート	あり	あり
9 ビット構成をサポート	あり	あり
LIN モードをサポート	あり	-
DALI をサポート	あり	-
IrDA をサポート	あり	-
ISO7816 スマート カードをサポート	あり	-
マンチェスター符号化をサポート	あり	-

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「UART」の章を参照してください。

8.21 I2C

これらのデバイスの I²C (Inter-Integrated Circuit Interface) ペリフェラルは、バス上のその他の I2C デバイスとの双方向データ転送を行い、次の主な機能をサポートしています。

- 複数の 7 ビット ターゲット アドレスによる 7 ビットおよび 10 ビット アドレッシング モード
- マルチ コントローラトランスミッタ / レシーバ モード
- 設定可能クロック ストレッチング付きターゲット レシーバ / トランスミッタ モード
- 標準モード (Sm) をサポート (最大 100kbps のビット レート)
- 高速モード (Fm) をサポート (最大 400kbps のビット レート)
- 高速プラス モード (Fm+) をサポート (最大 1Mbps のビット レート)
- 独立した 4 エントリの送信および受信 FIFO による DMA データ転送のサポート
- PEC、ARP、タイムアウト検出、ホスト サポートにより SMBus 3.0 をサポート
- アドレス一致で低消費電力モードからウェイクアップ
- 入力信号のグリッチを抑制するためのアナログおよびデジタル グリッチ フィルタをサポート

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「I2C」の章を参照してください。

8.22 SPI

これらのデバイスのシリアル ペリフェラル インターフェイス (SPI) ペリフェラルは、以下の主な機能をサポートしています。

- コントローラ モードとペリフェラル モードの両方で、ULPCLK/2 のビット レートと最大 16Mbits/s をサポートします
- コントローラまたはペリフェラルとして構成可能
- コントローラとペリフェラルの両方に対応する構成可能なチップ セレクト
- プログラマブルなクロック プリスケールおよびビット レート
- 4 ビットから 16 ビットまでのプログラム可能なデータ フレーム サイズ (コントローラ モード)
- データ フレーム サイズを 7 ビットから 16 ビットまでプログラム可能 (ペリフェラル モード)
- 独立した 4 エントリの送信および受信 FIFO による DMA データ転送のサポート
- テキサス インストルメンツ モード、Motorola モード、National Microwire 形式をサポート

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「SPI」の章を参照してください。

8.23 IWDТ

LFSS の独立したウォッチ ドッグ タイマ (IWDТ) は、デバイスに依存しないスーパー バイザであり、コードの実行と、デバイスの全体的なハング アップシナリオを監視します。LFSS の性質上、この IWDТ には独自のシステム独立電源とクロックソースがあります。アプリケーション ソフトウェアがプログラムされた時間内にウォッチ ドッグを正常にリセットしなかった場合、ウォッチ ドッグはデバイスに POR リセットを生成します。

IWDТ の主な特長は次のとおりです。

- クローズ ウィンドウとオープン ウィンドウを備えた 25 ビット カウンタ
- プログラマブル クロック デバイダを使用して LFOSC (固定 32kHz クロック パス) でカウンタを駆動します
- 選択可能な 8 つのウォッチドッグ タイマ期間

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「IWDТ」の章を参照してください。

8.24 WWDT

ウィンドウ付きウォッチドッグ タイマ (WWDT) は、本デバイスの動作 (特にコードの実行) を監視するために使えます。WWDT は、アプリケーション ソフトウェアが規定された時間の範囲内にウォッチドッグを正常にリセットしなかった場合に、リセットまたは割り込みを生成するために使用できます。WWDT の主な特長は次のとおりです。

- 25 ビット カウンタ
- プログラマブルなクロック分周回路
- ソフトウェアで選択可能な 8 つのウォッチドッグ タイマ期間
- ソフトウェアで選択可能な 8 つのウィンドウ サイズ
- SLEEP モードに入った際の WWDT の自動停止をサポート
- ウォッチドッグ機能を必要としないアプリケーションのためのインターバル タイマ モード

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「WWDT」の章を参照してください。

8.25 RTC_B

リアルタイム クロック の RTC B は、32kHz の入力クロック ソース (通常は低周波数の水晶振動子) で動作し、CPU への割り込み用の複数のオプションを備えたタイム ベースをアプリケーションに提供します。RTC_B は、低周波数サブシステム (LFSS) に関連する一般的な主要な機能を提供します。

RTC_B の一般的な主な特長は次のとおりです。

- 秒、分、時、曜日、日、月、年のカウンタ
- バイナリまたは BCD フォーマット
- うるう年の取り扱い
- 分、時、曜日、日に基づいてカスタマイズ可能な 1 つのアラーム割り込み
- 1 分ごと、1 時間ごと、深夜 12 時、または正午にウェイクアップするインターバル アラーム割り込み
- インターバル アラーム割り込みによる 4096、2048、1024、512、256、128Hz の周期的なウェイクアップ
- インターバル アラーム割り込みによる 64、32、16、8、4、2、1、0.5Hz の周期的なウェイクアップ
- 水晶振動子オフセット誤差の較正 (最大 $\pm 240\text{ppm}$)
- 温度ドリフトの補償 (最大 $\pm 240\text{ppm}$)
- キャリブレーション用に RTC クロックをピンに出力

このデバイスでサポートされている RTC 機能を、[表 8-12](#) に示します。

表 8-12. RTC_B の主な特長

RTC の機能	RTC_B
パワー イネーブル レジスタ	-
秒、分、時間、曜日、日、月、年を提供するリアルタイム クロックおよびカレンダー モード	あり

表 8-12. RTC_B の主な特長 (続き)

RTC の機能	RTC_B
2 進または 2 進化 10 進 (BCD) 形式を選択可能	あり
うるう年補正 (1901 年から 2099 年まで有効)	あり
分、時、曜日、日に基づいてカスタマイズ可能な 2 つのカレンダー アラーム 割り込み	あり
1 分ごと、1 時間ごと、深夜 12 時、または正午にウェイクアップするインターバル アラーム 割り込み	あり
4096、2048、1024、512、256、または 128Hz でウェイクするための定期的な割り込み	あり
64、32、16、8、4、2、1、0.5Hz でウェイクするための定期的な割り込み	あり
スタンバイ モードまでの割り込み機能、STOPCLKSTBY による	あり
水晶振動子オフセット誤差と水晶振動子の温度ドリフトの較正 (合計で最大 $\pm 240\text{ppm}$)	あり
キャリブレーション用に RTC クロックをピンに出力 (GPIO)	あり
キャリブレーション用に RTC クロックをピンに出力 (TIO)	-
割り込み生成機能付きハートビート機能用 3 ビット プリスケアラ	-
RTC 外部クロックは、トリムされていない 32kHz、トリムされた 512Hz、256Hz、1Hz のいずれかを選択可能	-
以下を含むタイマ スタンプ イベント検出時の RTC タイム スタンプ キャプチャ • TIO イベント • VDD 障害イベント	-
RTC カウンタ ロック機能	-

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「RTC」の章を参照してください。

8.26 タイマ (TIMx)

これらのデバイスのタイマ ペリフェラルは、以下の主な機能をサポートしています。構成の詳細については、[表 8-13](#) を参照してください。

汎用タイマ (TIMGx) 特有の機能には以下が含まれます。

- 16 ビットのダウン、アップ / ダウン、アップ カウンタ、反復リロード モード付き
- 選択可能 / 構成可能なクロック ソース
- カウンタ クロック周波数を分周するための 8 ビット プログラマブル プリスケアラ
- 以下のための最大 4 つの独立した CC チャンネル
 - 出力の比較
 - 入力のカップチャ
 - PWM 出力
 - ワンショット モード
- 位置決めと移動量検出のための直交エンコーダ インターフェイス (QEI) のサポート
- 同一電力ドメイン内の異なる TIMx インスタンス間の同期とクロストリガをサポート
- 割り込みトリガ生成とクロス ペリフェラル (ADC など) トリガ機能をサポート
- ホール センサ入力のためのクロストリガ イベントロジック

高度制御タイマ (TIMAx) 特有の機能には以下が含まれます。

- 16 ビットのダウンまたはアップ/ダウン カウンタ、反復リロード モード付き
- 選択可能 / 構成可能なクロック ソース
- カウンタ クロック周波数を分周するための 8 ビット プログラマブル プリスケアラ
- タイマ分解能を向上させるために 2 倍のクロック ソースを供給するクロック ダブラ
- カウンタで所定のサイクル数が経過した後にのみ割り込みまたはイベントを生成する、リピート カウンタ
- 以下のための最大 4 つの独立した CC チャンネル
 - 出力の比較
 - 入力のカップチャ
 - PWM 出力
 - ワンショット モード
- データ保存および CC レジスタ用のシャドウ レジスタ利用可能
- 相補出力 PWM
- デッドバンド挿入をプログラム可能な非対称 PWM
- フォルト状況が発生したときに、ユーザー定義による安全な状態の出力信号を確保するためのフォルト処理メカニズム
- 同一電力ドメイン内の異なる TIMx インスタンス間の同期とクロス トリガをサポート
- 割り込みトリガ生成とクロス ペリフェラル (ADC など) トリガ機能をサポート
- 内部イベント用の 2 つの追加カップチャ / 比較チャンネル

表 8-13. TIMx の構成

タイマ名	パワー ドメイン	分解能	プリスケアラ	リピート カウンタ	カップチャ / 比較チャンネル	位相 ロード	シャドウ ロード	シャドウ CC	デッド バンド	フォルト	QEI
TIMG14	PD0	16 ビット	8 ビット	-	4	-	-	-	-	-	-
TIMG1	PD0	16 ビット	8 ビット	-	2	-	-	-	-	-	-
TIMG2	PD0	16 ビット	8 ビット	-	2	-	-	-	-	-	-
TIMG8	PD0	16 ビット	8 ビット	-	2	-	-	-	-	-	あり
TIMA0	PD0	16 ビット	8 ビット	8 ビット	4	あり	あり	あり	あり	あり	-

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「TIMx」の章を参照してください。

8.27 デバイスのアナログ接続

本デバイスの内部アナログ接続を、図 8-2 に示します。

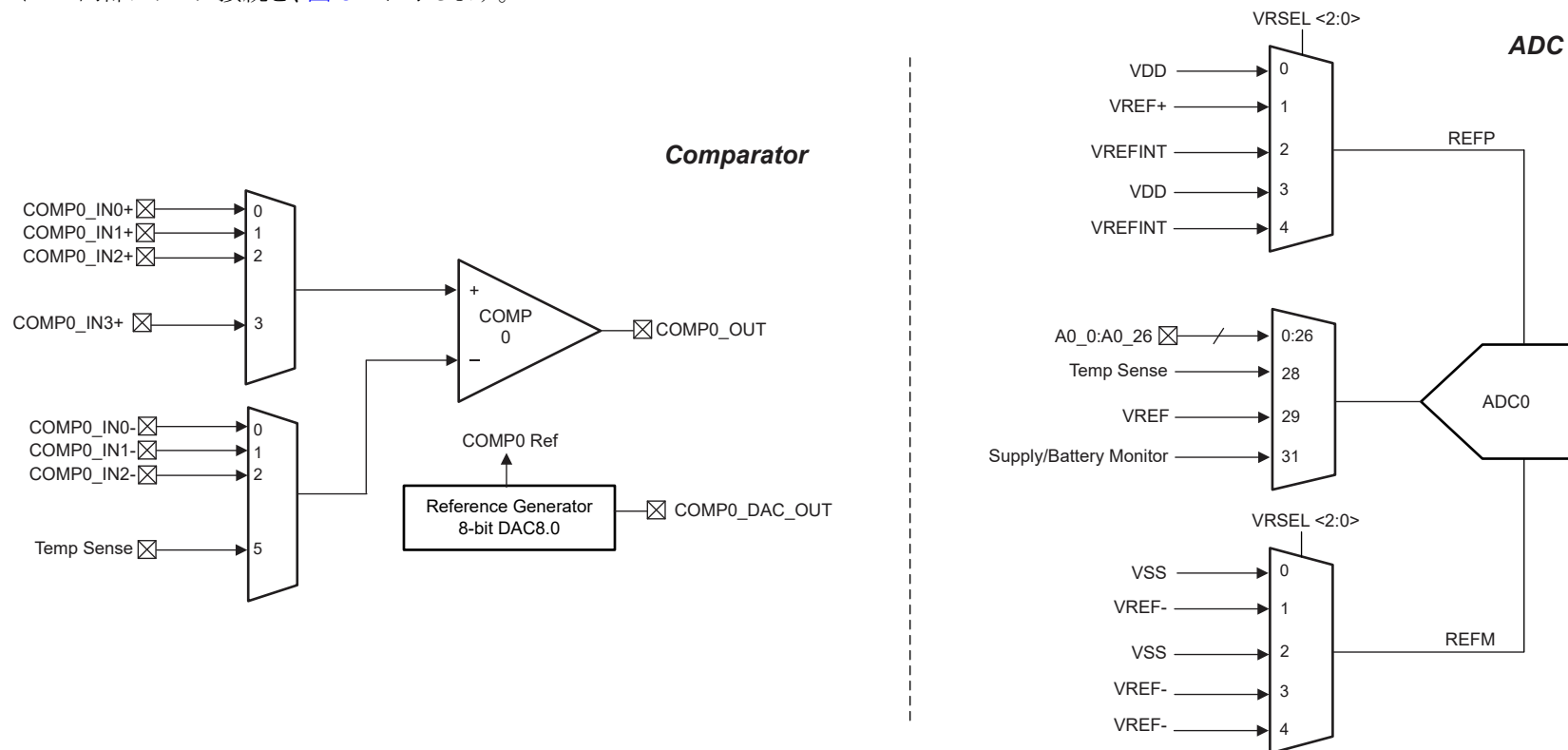


図 8-2. デバイスのアナログ接続

8.28 入力 / 出力の回路図

IOMUX は、デジタル IO で使用するペリフェラル機能の選択を管理します。また、出力ドライバ、入力パス、SHUTDOWN モードからのウェークアップ ロジックの制御機能も備えています。詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「IOMUX」のセクションを参照してください。

図 8-3 に、フル機能 IO ピンのミクスト シグナル IO ピン スライスの回路図を示します。すべてのピンに対して、アナログ機能、ウェークアップ ロジック、駆動強度制御、プルアップまたはプルダウン抵抗が利用可能であるとは限りません。

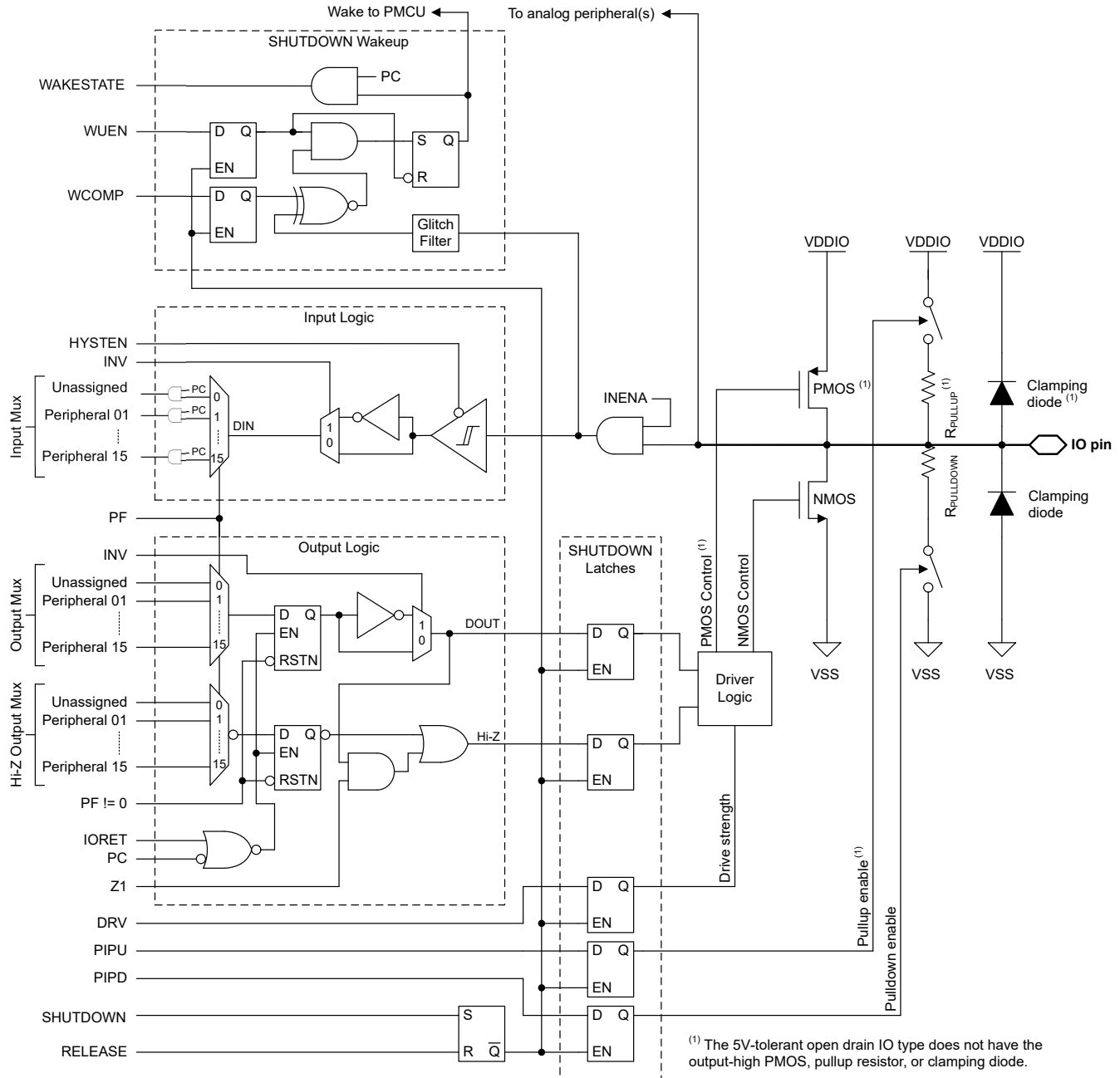


図 8-3. 入力 / 出力の回路図 (上位セット)

8.29 シリアル ワイヤ デバッグ インターフェイス

本デバイス内の各種デバッグ機能を利用できるように、Arm 互換シリアル ワイヤ デバッグ ポート (SW-DP) を利用したシリアル ワイヤ デバッグ (SWD) 2 線式インターフェイスが備わっています。

表 8-14. シリアル ワイヤ デバッグ ピンの要件と機能

デバイス信号	方向	SWD 機能
SWCLK	入力	デバッグ プローブからのシリアル ワイヤ クロック
SWDIO	入力 / 出力	双方向 (共有) シリアル ワイヤ データ

MSPM0 デバイスが備えるデバッグ機能の詳細な説明については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「デバッグ」の章を参照してください。

8.30 DEBUGSS

デバッグ サブシステム (DEBUGSS) は、ARM シリアル ワイヤ デバッグ (SWD) の 2 線式物理インターフェイスを、デバイス内の複数のデバッグ機能に接続します。MSPM0 デバイスは、プロセッサの実行およびデバイスの状態のデバッグをサポートしています。DEBUGSS は、SWD を介してソフトウェアと通信するためのメールボックス システムも提供します。

デバッグ サブシステムで提供される主な機能は次のとおりです：

- ARM シリアル ワイヤ デバッグ (SWD) は 2 本線 (SWDIO、SWCLK) のデバッグ インターフェイスであり、TI 製およびサードパーティ製のデバッグ プローブの両方と互換性があります
 - SWDIO および SWCLK 用のオンチップ プルアップ抵抗とプルダウン抵抗は、それぞれデフォルトで有効になっています
 - SWD 機能を無効化し、SWD ピンを汎用入出力ピンとして使用できるようにサポート
 - すべての低消費電力モードでのデバッグをサポート
- プロセッサのデバッグ
 - 実行、停止、およびステップ実行のデバッグをサポート
 - 2 個のハードウェア ブレークポイント (BPU)
 - 1 個のハードウェア ウォッチポイント (DWT)
 - ソフトウェア ブレークポイントをサポート
- プロセッサ デバッグ中のペリフェラル動作をソフトウェアで設定可能
 - デバッグ停止中に選択したペリフェラルをフリー ランさせる機能
 - デバッグ停止時に選択したペリフェラルを停止させる機能
 - PMCU に対してリセットおよびモード変更を要求する機能
- SWD インターフェイスとブート ROM (およびアプリケーション ソフトウェア) 間でデータや制御信号を受け渡すためのメールボックス (DSSM)
- SWD ロックアウトやパスワード認証を使用したデバッグなど、さまざまなセキュリティ機能のサポート

詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「DEBUGSS」の章を参照してください。

8.31 デバイス ファクトリ定数

すべてのデバイスは、アプリケーション ソフトウェア用に、デバイスの機能を説明する読み出し専用データと、工場から提供された調整情報とを、メモリ内に割り当てられた FACTORY 領域に格納しています。詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「ファクトリ定数」の章を参照してください。

表 8-15. DEVICEID

DEVICEID アドレスは 0x41C4.0004、PARTNUM はビット 12～27、MANUFACTURER はビット 1～11 です。

デバイス	PARTNUM	製造元
MSPM0C1105-Q1	0xBBBA	0x17
MSPM0C1106-Q1	0xBBBA	0x17

表 8-16. USERID

USERID アドレスは 0x41C4.0008、PART はビット 0～15、VARIANT はビット 16～23 です。

デバイス	部品	バリエーション
M0C1105QPTRQ1	6CEE	43
M0C1105QDGS28RQ1	6CEE	45
M0C1105QDGS20RQ1	6CEE	46
M0C1105QRGZRQ1	6CEE	47
M0C1105QRHBRQ1	6CEE	48
M0C1105QRGERQ1	6CEE	49
M0C1105QRUKRQ1	6CEE	4A
M0C1106QPTRQ1	FA06	4B
M0C1106QDGS28RQ1	FA06	4D
M0C1106QDGS20RQ1	FA06	4E
M0C1106QRGZRQ1	FA06	4F
M0C1106QRHBRQ1	FA06	50
M0C1106QRGERQ1	FA06	51
M0C1106QRUKRQ1	FA06	52

8.32 識別

リビジョンおよびデバイス識別

ハードウェア リビジョンとデバイスの識別値は、メモリ内に割り当てられた **FACTORY** 領域に格納されています (「デバイスファクトリ定数」セクションを参照)。この領域は、アプリケーション ソフトウェア用に、デバイスの機能を説明する読み出し専用データと、工場から提供された調整情報とを提供します。詳細については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』の「ファクトリ定数」の章を参照してください。

デバイス リビジョンおよび識別情報は、デバイス パッケージの上面マーキングの一部としても記載されています。デバイスごとのエラッタシートに、これらのマーキングが記載されています ([セクション 10.4](#) を参照)。

9 アプリケーション、実装、およびレイアウト

9.1 代表的なアプリケーション

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1.1 回路図

テキサス インスツルメンツでは、 $10\mu\text{F}$ と $0.1\mu\text{F}$ の低 ESR セラミック デカップリング コンデンサを組み合わせ、VDD および VSS ピンに接続することを推奨しています。より値の大きいコンデンサを使用することもできますが、電源レールの立ち上がり時間に影響を及ぼす可能性があります。デカップリング コンデンサは、デカップリングするピンのできるだけ近くに配置する必要があります (数 mm 以内)。

NRST リセット ピンは、外部の $47\text{k}\Omega$ プルアップ抵抗を 1000pF のプルダウン コンデンサに接続するために必要です。

外部水晶振動子をサポートするデバイスでは、水晶発振器ピン用の外部バイパス コンデンサが必要です。コンデンサの値の計算方法については、『[MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル](#)』を参照してください。

5V 対応のオープン ドレイン IO (ODIO) では、ロジック "High" 信号を出力するためにプルアップ抵抗が必要です。ODIO を使用する場合、I²C および UART 機能に必要です。

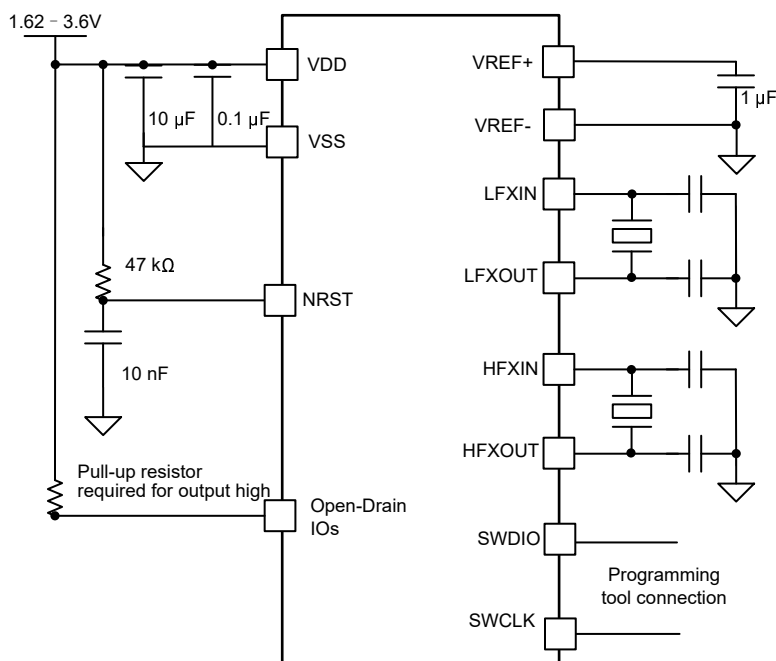


図 9-1. 代表的なアプリケーション回路図

10 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

10.1 入門と次のステップ

MSP 低消費電力マイクロコントローラ、および開発に役立つツールやライブラリの詳細については、テキサス・インスツルメンツの「[Arm Cortex-M0+ MCUs](#)」ページを参照してください。

10.2 デバイスの命名規則

製品開発サイクルの段階を示すために、TI は MSP MCU デバイスとサポート ツールのすべての型番に接頭辞を割り当てています。MSP MCU 商用ファミリの各番号には、MSP、X のいずれかの接頭辞があります。これらの接頭辞は、エンジニアリング プロトタイプ (X) から、完全に認定済みの量産版デバイス (MSP) まで、製品開発の段階を表しています。

X – 実験的デバイスであり、最終デバイスの電気的特性を必ずしも表しません。

MSP – 完全に認定済みの量産版デバイス

X デバイスは、次の免責事項付きで出荷されます。

「開発中の製品は、社内での評価用です。」MSP デバイスの特性は完全に明確化されており、デバイスの品質と信頼性が十分に示されています。テキサス・インスツルメンツの標準保証が適用されます。プロトタイプ デバイス (X) は、標準的な製品版デバイスに比べて故障率が大いくと予測されます。これらのデバイスは、予測される最終使用時の故障率が未定義であるため、テキサス・インスツルメンツはそれらのデバイスを量産システムで使用しないよう推奨しています。認定済みの量産デバイスのみを使用する必要があります。

TI デバイスの項目表記には、デバイス ファミリ名の接尾辞も含まれます。この接尾辞は、温度範囲、パッケージタイプ、配布形式を示しています。デバイス名の各部の読み方を、[図 10-1](#) に示します。

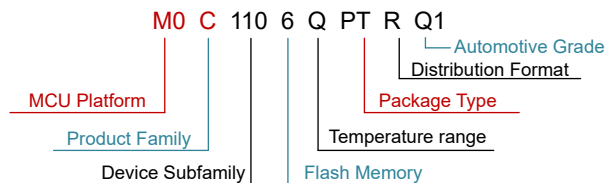


図 10-1. デバイスの命名規則

表 10-1. デバイスの命名規則

プロセッサ ファミリ	MSP = ミックスド シグナル プロセッサ X = 検証用半導体
MCU プラットフォーム	M0 = Arm ベース 32 ビット M0+
製品ファミリ	C = 32MHz 周波数
デバイス サブファミリ	1105/6 = 32MHz 周波数、ADC、RTC、CMP
フラッシュ メモリ	5 = 32KB 6/64 KB
温度範囲	Q = -40°C ~ 125°C、AEC-Q100 認定済み
パッケージ タイプ	「 デバイス比較 」セクションおよび https://www.ti.com/packaging を参照してください
配布形式	R = 大型リール マーキングなし = チューブまたはトレイ

各種パッケージ タイプの MSP デバイスの注文可能な部品番号については、このデータシートの末尾にあるパッケージ 注文情報または [ti.com](https://www.ti.com) を参照するか、テキサス・インスツルメンツの販売代理店にお問い合わせください。

10.3 ツールとソフトウェア

設計キットと評価モジュール

MSPM0 LaunchPad (LP) ボード: LP-MSPM0C1106 業界で最も優れたアナログ機能を内蔵し、コストを最適化した汎用 MSPM0 MCU ファミリの開発をただちに開始できます。すべてのデバイス ピンと機能が見えるようになります。複数の内蔵回路、すぐに使用できるソフトウェア デモ、オンボード XDS110 デバッグ プロブ (プログラミング、デバッグ、EnergyTrace 用) が含まれています。
LP エコシステムには、機能を拡張するための多数の **BoosterPack** スタックابل プラグイン モジュールが含まれています。

組込みソフトウェア

MSPM0 ソフトウェア開発キット (SDK) ソフトウェア ドライバ、ミドルウェア ライブラリ、資料、ツール、すべての MSPM0 デバイスのための使いやすく簡単なユーザー体験を実現するサンプル コードが含まれています。

ソフトウェア開発ツール

TI クラウド ツール Web ブラウザ上で評価と開発を開始できます。インストールは不要です。クラウド ツールには、ダウンロード可能なオフライン バージョンもあります。

TI Resource Explorer TI SDK へのオンライン ポータル。CCS IDE または TI クラウド ツールからアクセスできます。

SysConfig デバイスとペリフェラルの構成、システム競合の解消、構成コードの生成、ピン多重化設定の自動化のための直感的な GUI。CCS IDE または TI クラウド ツールからアクセスできます。(オフライン バージョン)

MSP Academy さまざまなトピックを網羅するトレーニング モジュールを使用して MSPM0 MCU プラットフォームについて学習するための優れた出発点です。TIRex の一部です。

GUI Composer コードをまったく必要としない完全統合型アナログ信号チェーンの構成と監視など、特定の MSPM0 機能の評価を簡素化する GUI。

IDE およびコンパイラ ツールチェーン

Code Composer Studio™ (CCS) **TI Arm-Clang** コンパイラが含まれています。テキサス・インスツルメンツのすべての Arm Cortex MCU をサポートしており、競争力のあるコード サイズ性能、高速コンパイル時間、コード カバレッジのサポート、安全性認定のサポート、完全に無料で使用できることを特長としています。

IAR Embedded Workbench® IDE

Keil® MDK IDE

GNU Arm Embedded Toolchain

10.4 ドキュメントのサポート

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。[更新の通知を受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

以下のドキュメントでは、MSPM0 MCU について記載しています。これらのドキュメントは、インターネット上の www.ti.com から入手可能です。

テクニカル リファレンス マニュアル

『MSPM0 C シリーズ マイコン テクニカル リファレンス マニュアル』 このマニュアルは、デバイス ファミリのモジュールおよびペリフェラルについて解説しています。それぞれの説明は、モジュールまたはペリフェラルを一般的な意味で示しています。すべてのデバイスについて、すべてのモジュールまたはペリフェラルのすべての特長や機能を示しているわけではありません。さらに、モジュールやペリフェラルは、異なるデバイスに対して、全く同じように実装されているとは限りません。ピンの機能、内部信号の接続、および動作パラメータはデバイスによって異なります。詳細については、デバイス固有のデータシートを参照してください。

10.5 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの**使用条件**を参照してください。

10.6 商標

LaunchPad™, Code Composer Studio™, TI E2E™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited.

すべての商標は、それぞれの所有者に帰属します。

10.7 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.8 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

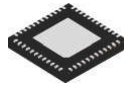
Changes from JULY 30, 2024 to JANUARY 30, 2026 (from Revision * (July 2024) to Revision A (January 2026))

	Page
• パワー モードとパッケージ オプションのセクションを更新.....	1
• DGS32 パッケージ情報を削除し、表の脚注を更新.....	2
• ZCM 表の脚注を削除.....	2
• デバイス比較表の脚注を更新し、DGS32 パッケージを削除.....	6
• DGS32 のピン図、ピン属性、信号の説明を削除.....	7
• DGS32 パッケージを削除.....	12
• 熱特性、電源電流特性、電源シーケンス、タイミング特性、クロック仕様、アナログ MUX VBOOST、ADC、温度センサ、VREF、SPI、および TIMx を含む仕様を更新.....	37
• 熱特性情報を ZCM で更新.....	37
• CPU の特長を更新.....	56
• ADC ENOB を外部リファレンスで編集.....	64
• VREF モジュールのブロック図を追加.....	65
• FIFO のエントリの説明を明確化.....	67

• FIFO のエントリの説明を明確化.....	68
• FIFO のエントリの説明を明確化.....	68
• DEGUGSS セクションを追加.....	74
• DEVICEID および USERID 表を更新.....	74

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

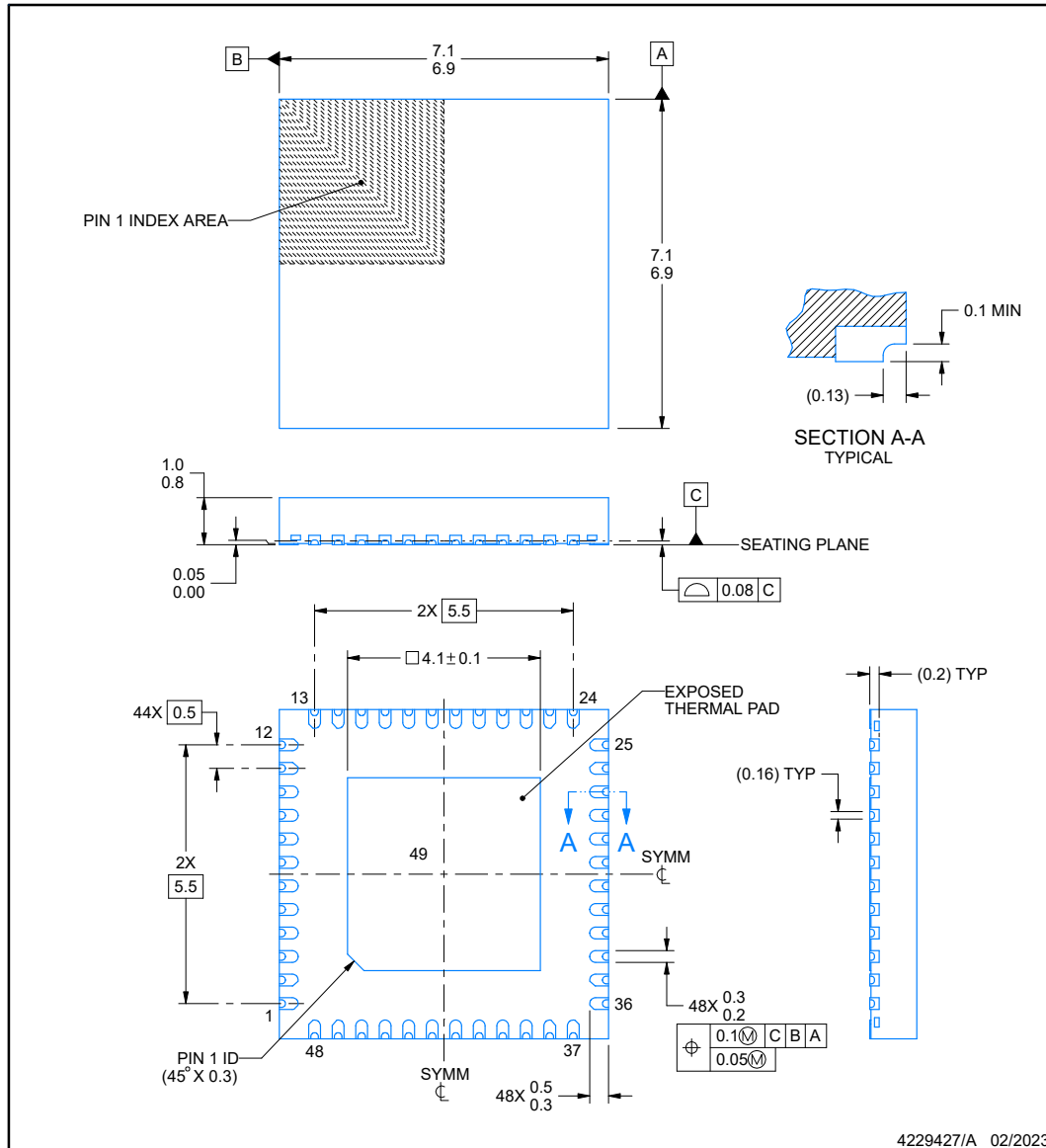


RGZ0048F

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

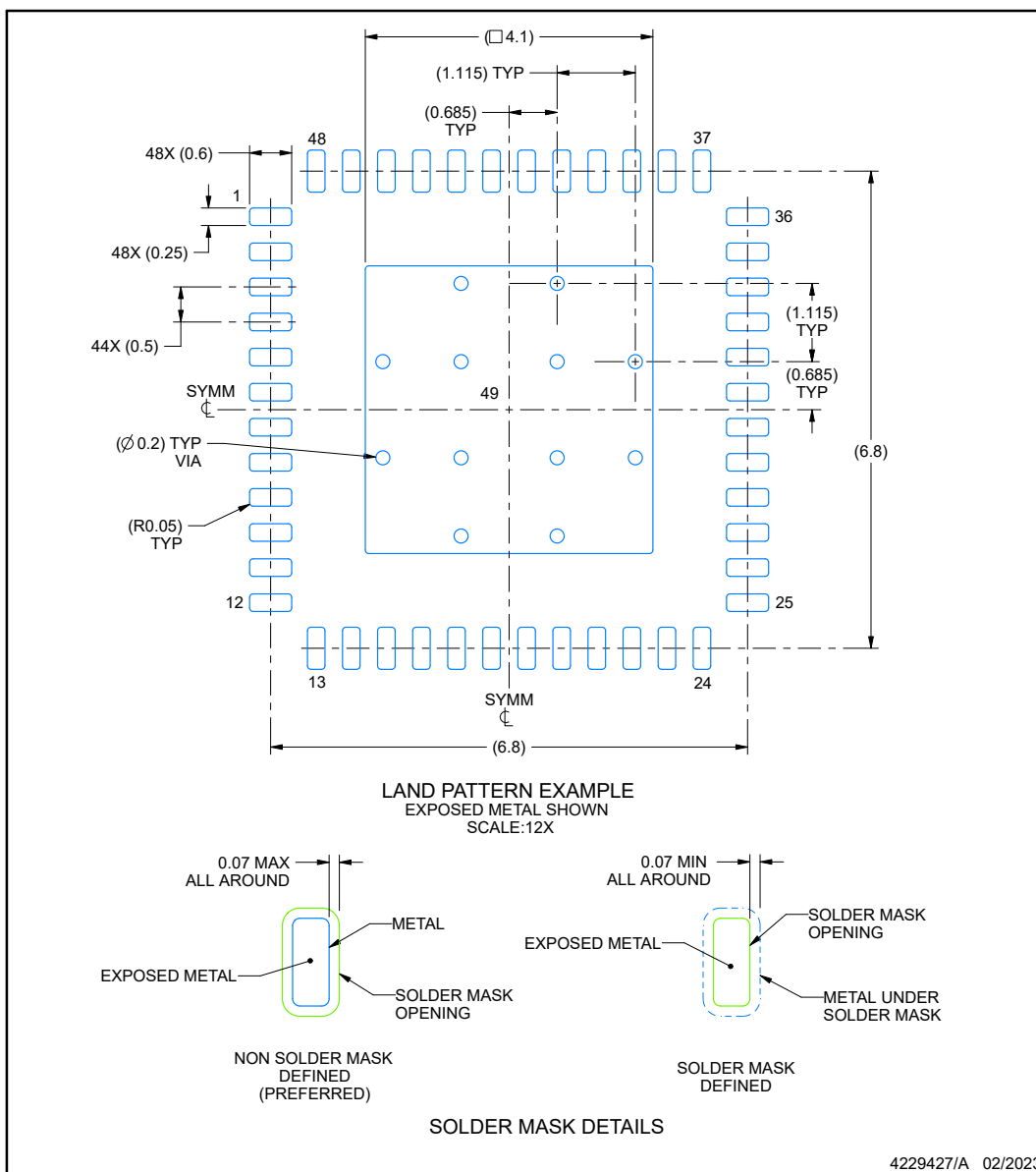
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGZ0048F

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

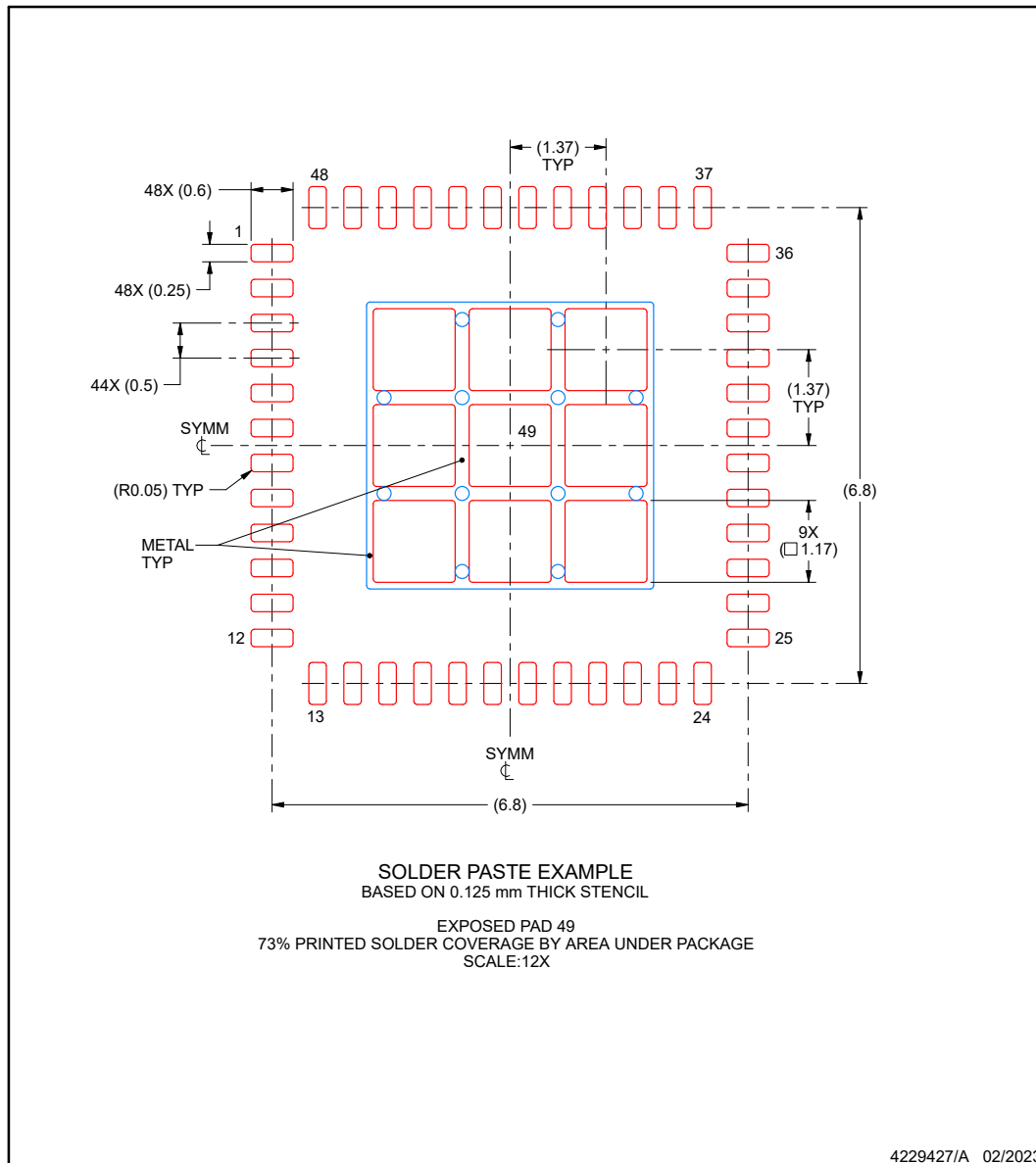
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGZ0048F

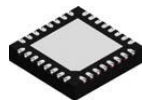
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

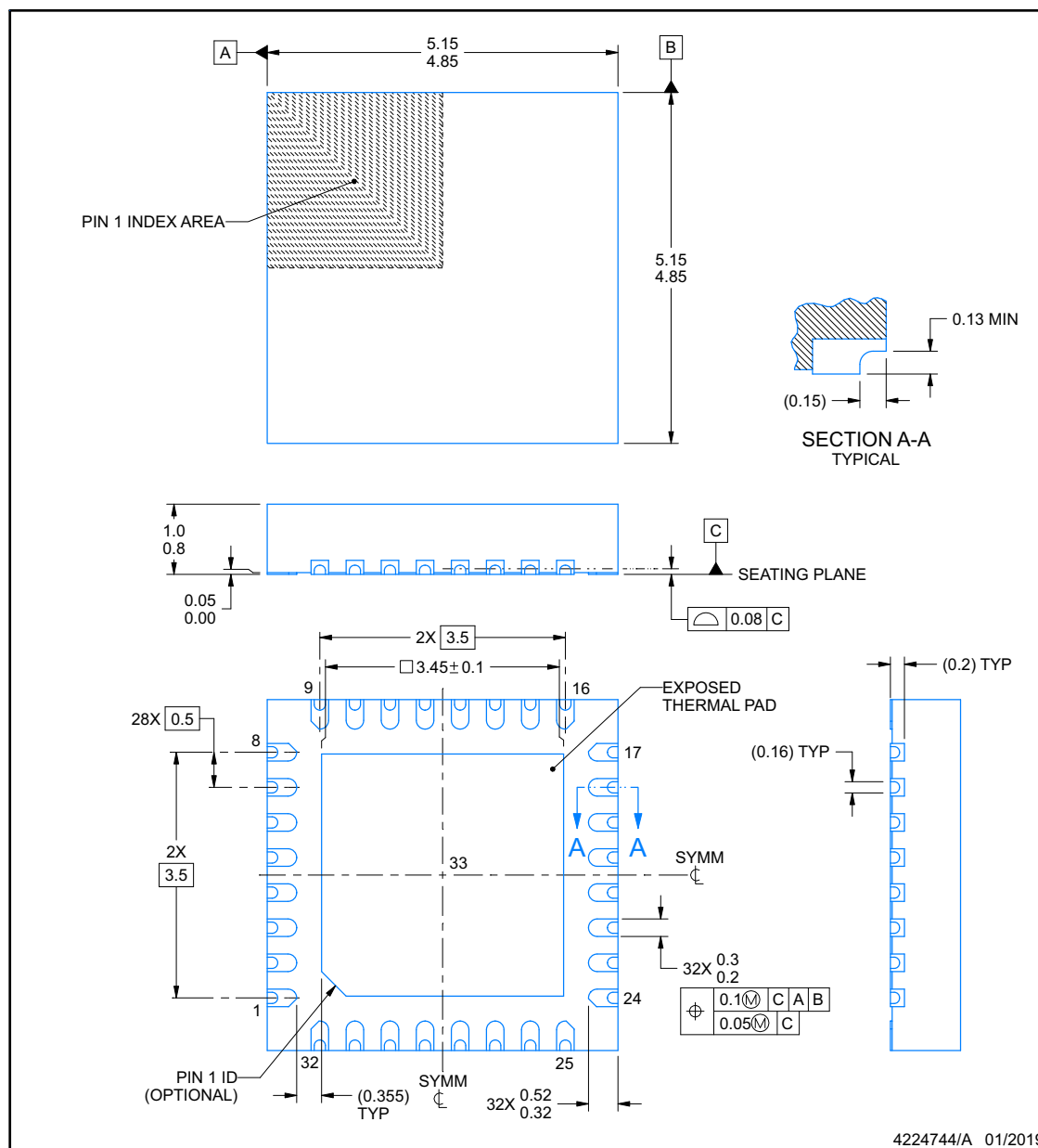


RHB0032T

PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

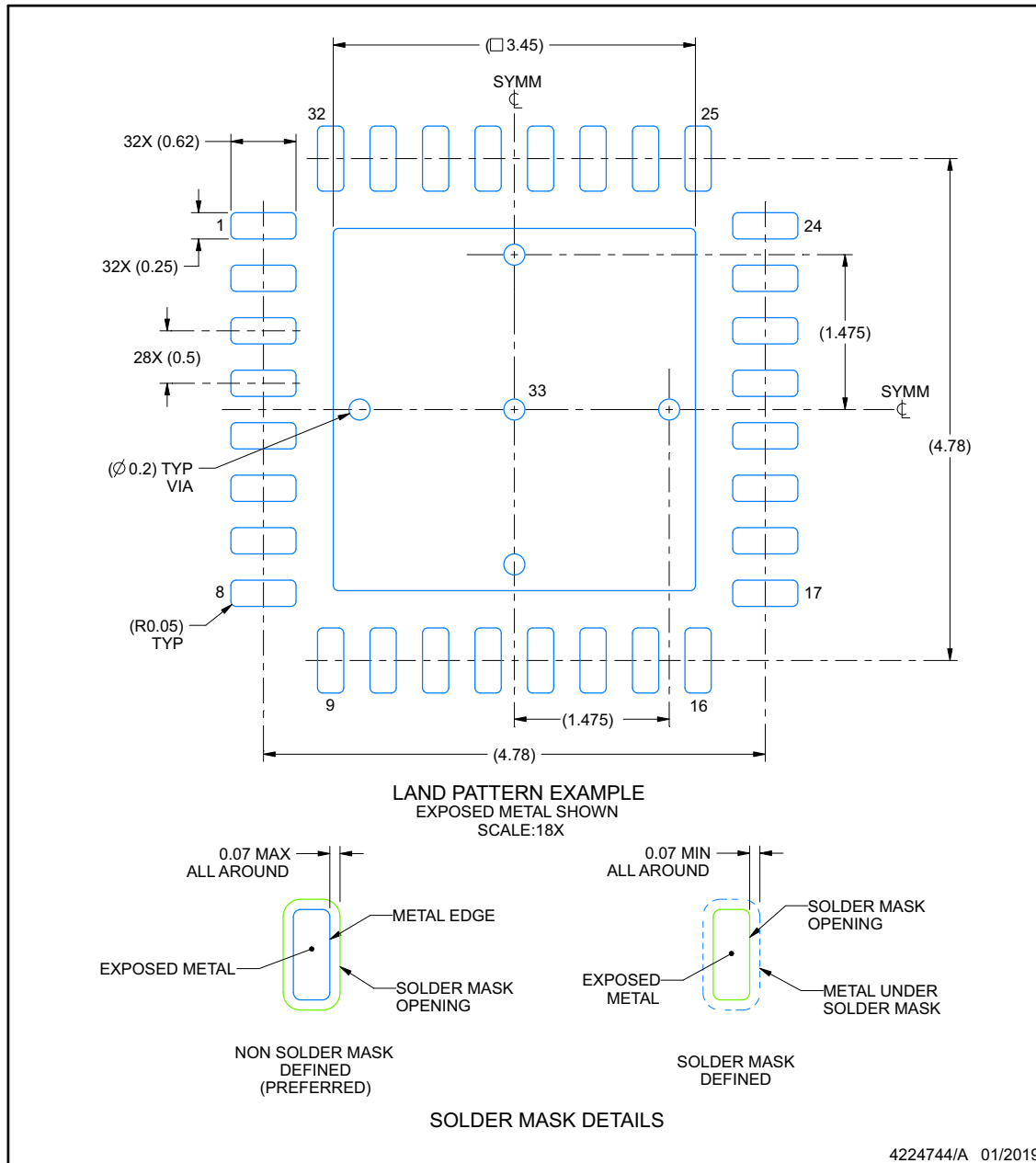
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RHB0032T

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

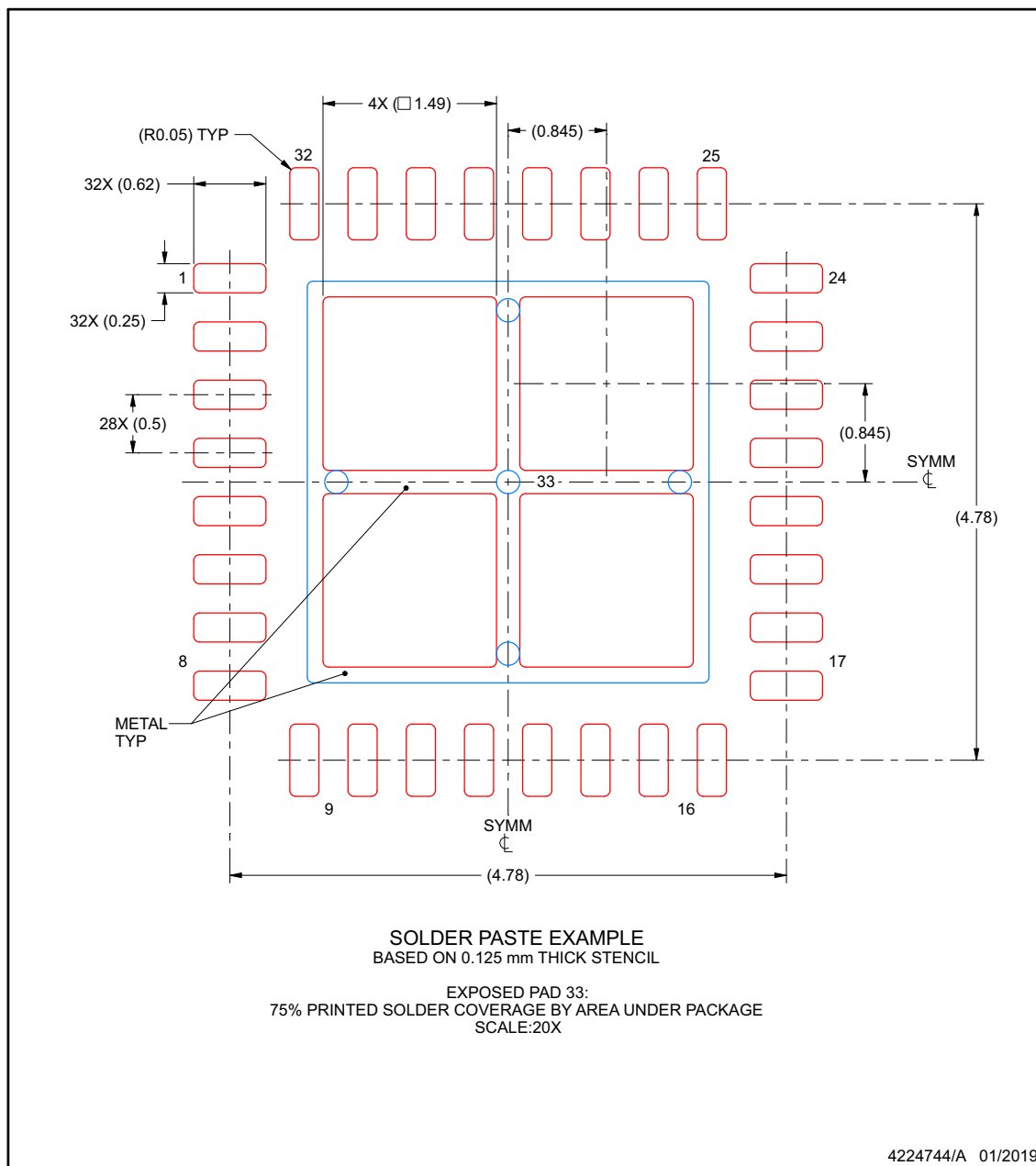
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032T

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

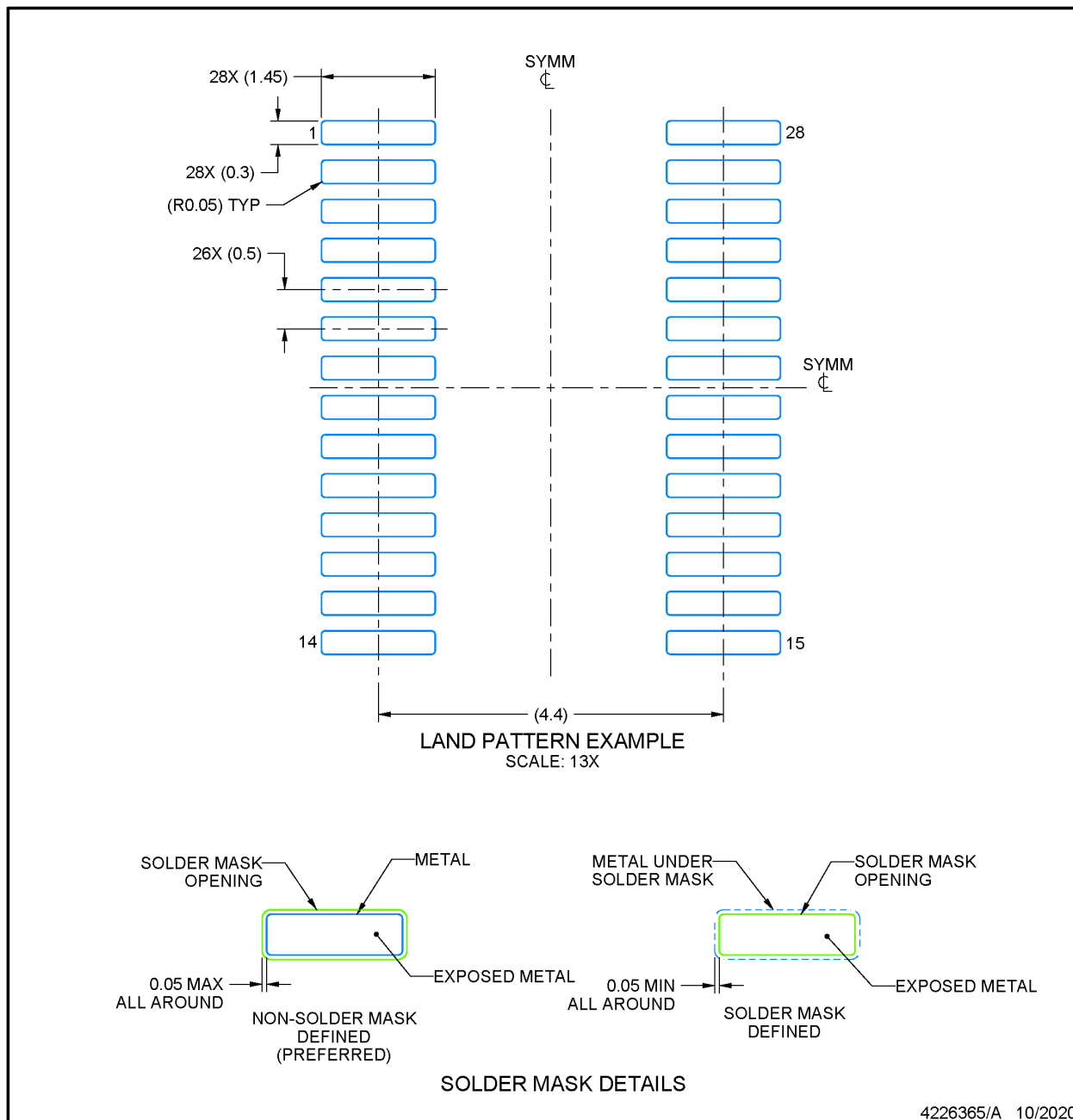
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

EXAMPLE BOARD LAYOUT

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

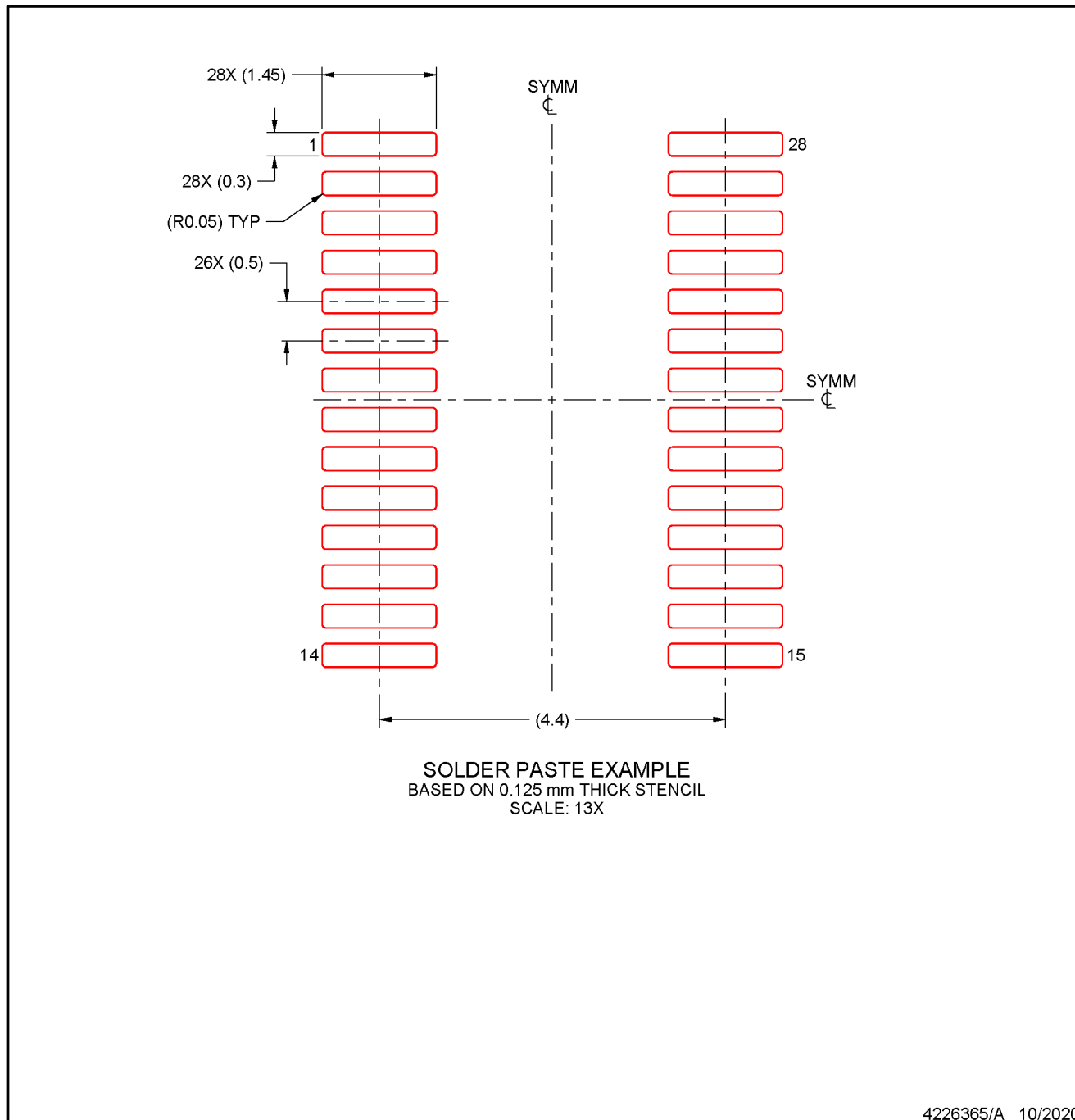
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

PLASTIC QUAD FLATPACK-NO LEAD



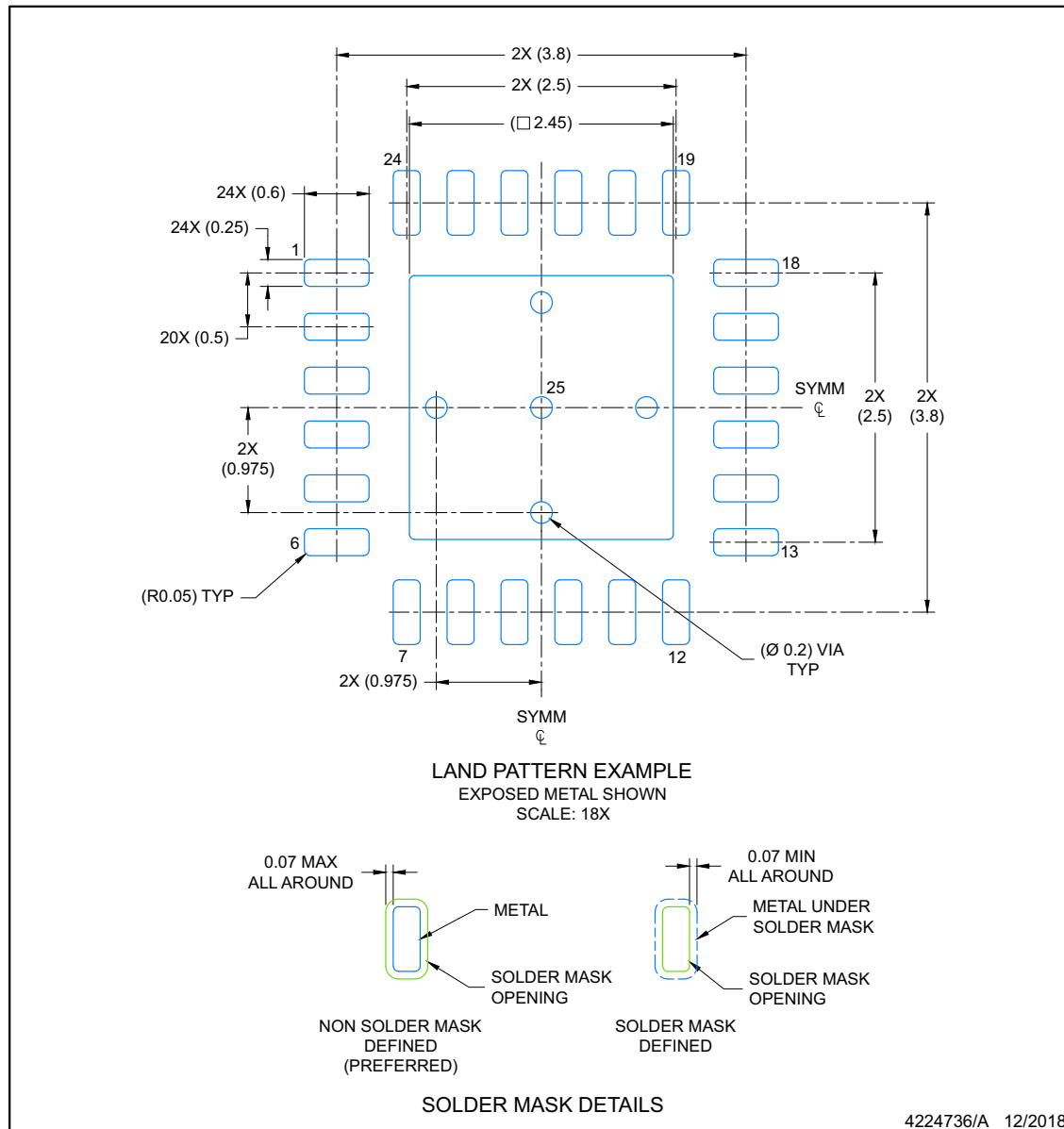
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

VQFN - 1 mm max height

RGE0024N

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

VQFN - 1 mm max height

[illegible]

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

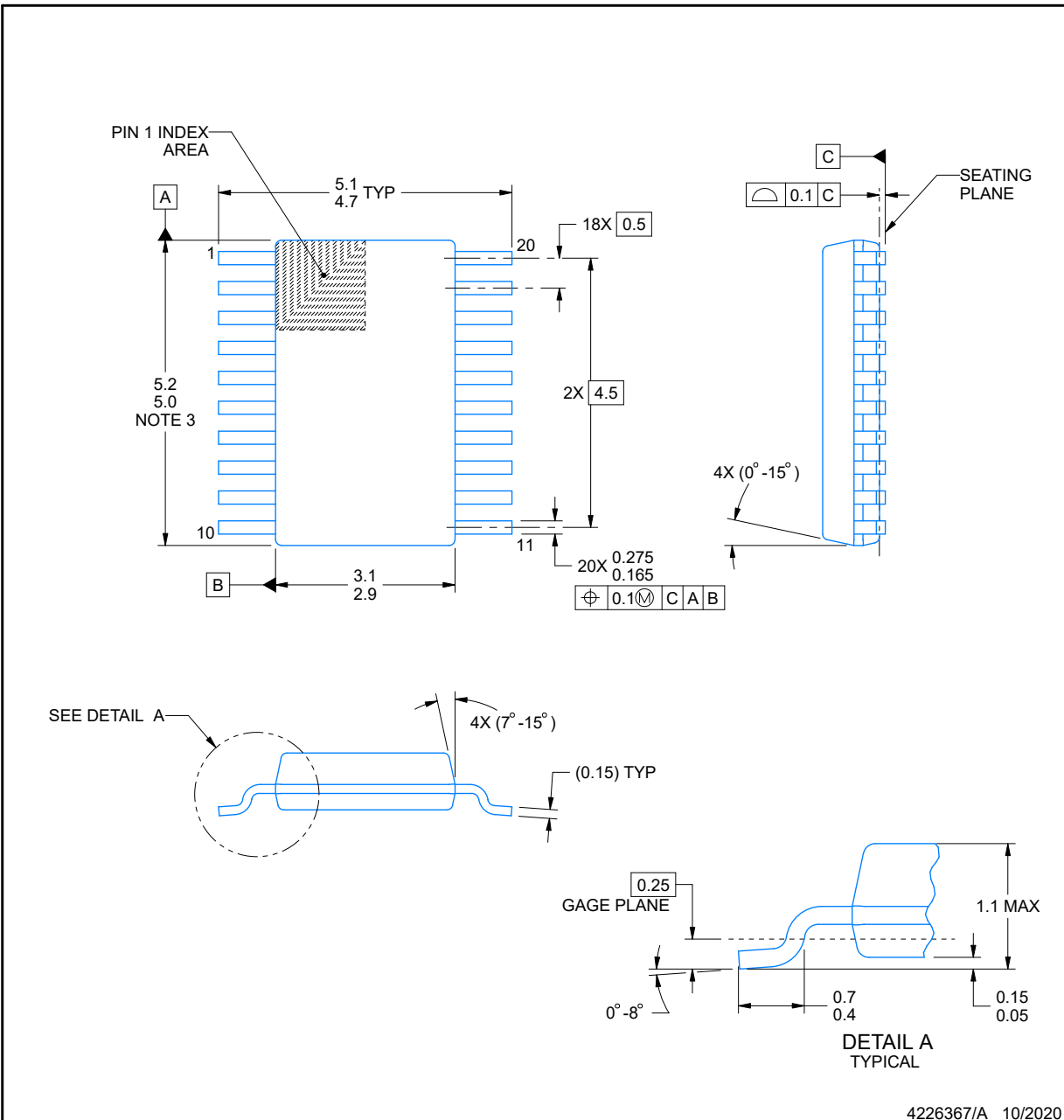


DGS0020A

PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226367/A 10/2020

NOTES:

PowerPAD is a trademark of Texas Instruments.

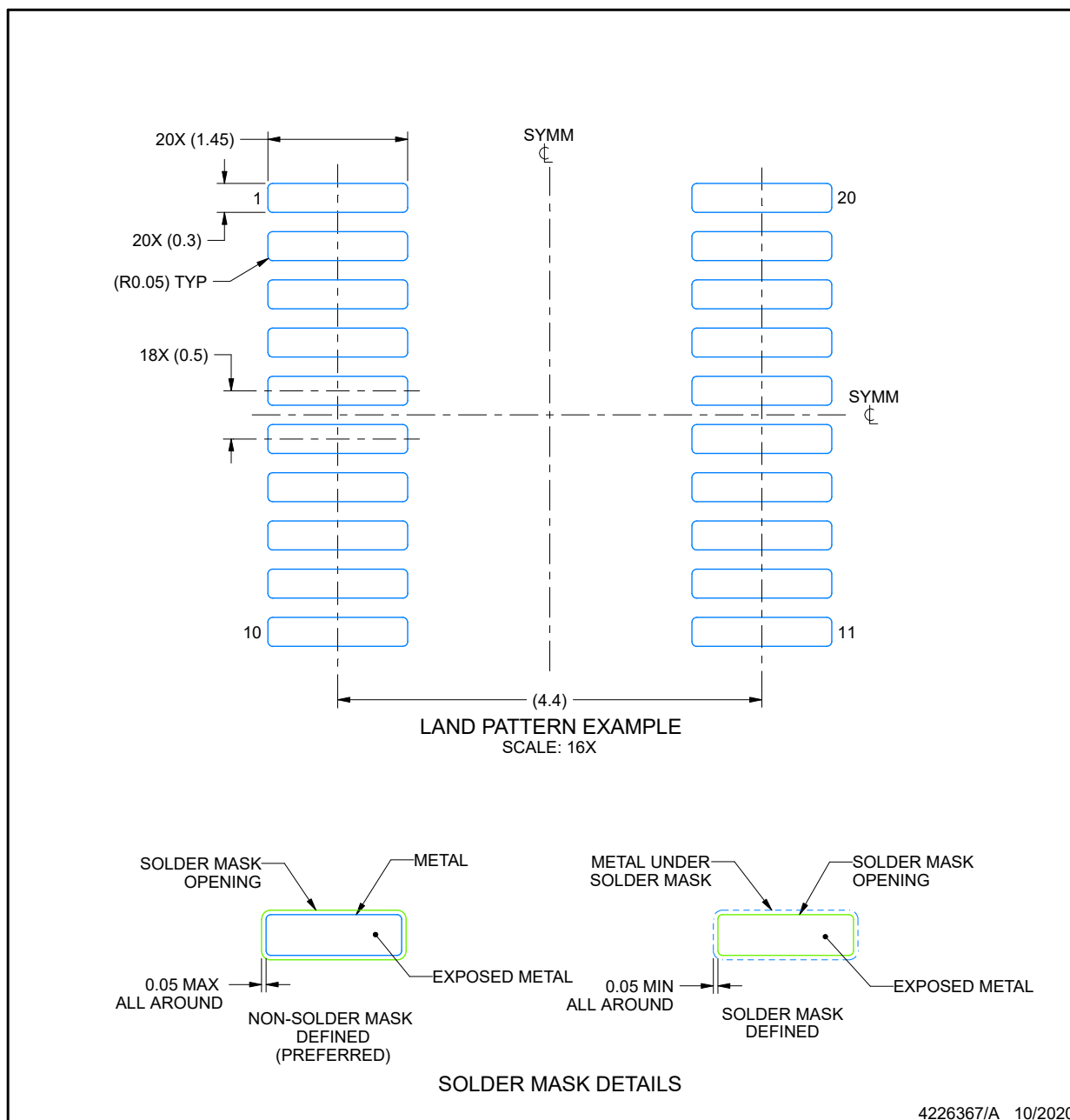
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



NOTES: (continued)

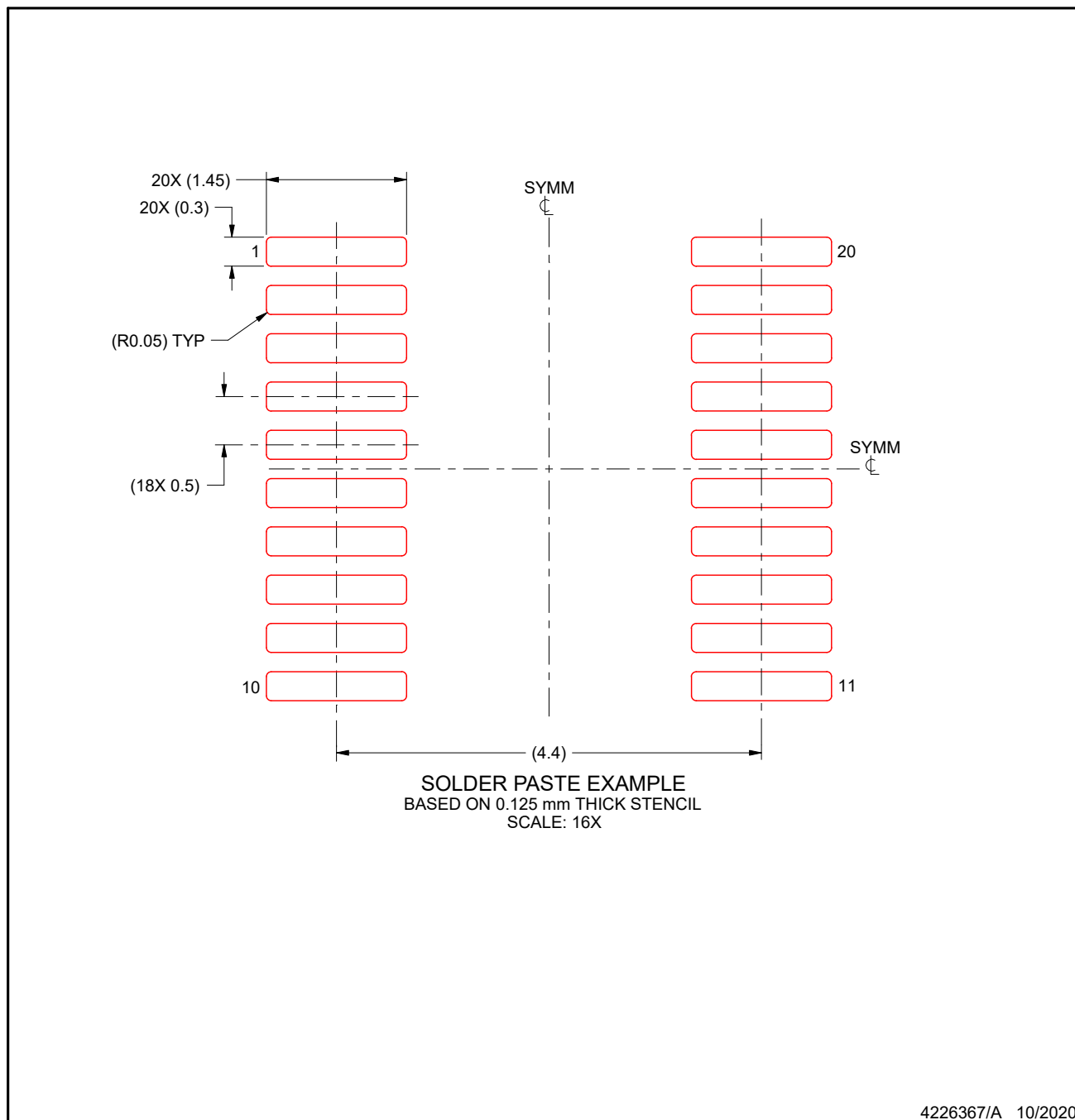
- Publication IPC-7351 may have alternate designs.
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
- Size of metal pad may vary due to creepage requirement.
- Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0020A

VSSOP - 1.1 mm max height

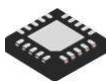
SMALL OUTLINE PACKAGE



4226367/A 10/2020

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

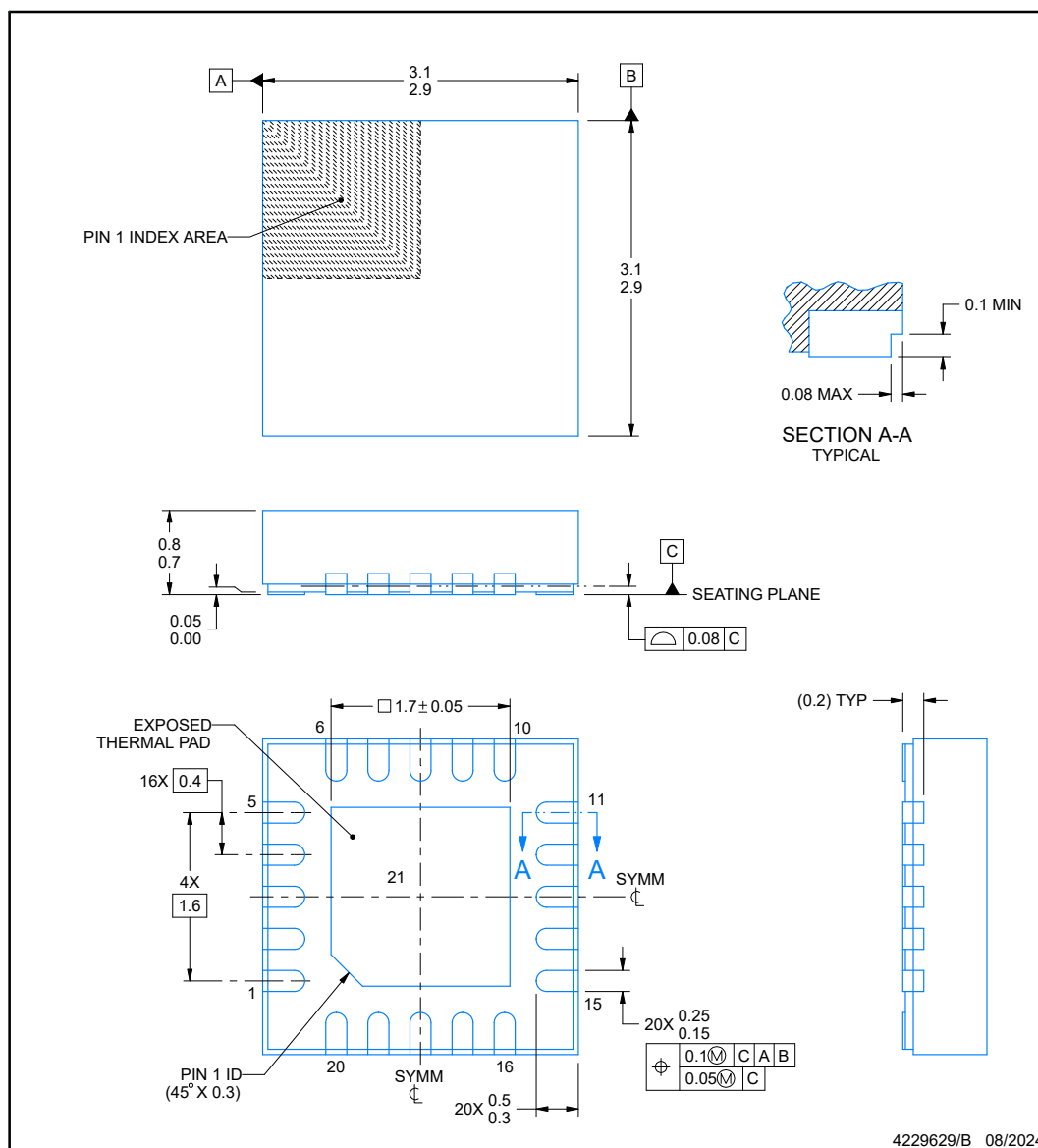


PACKAGE OUTLINE

RUK0020C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

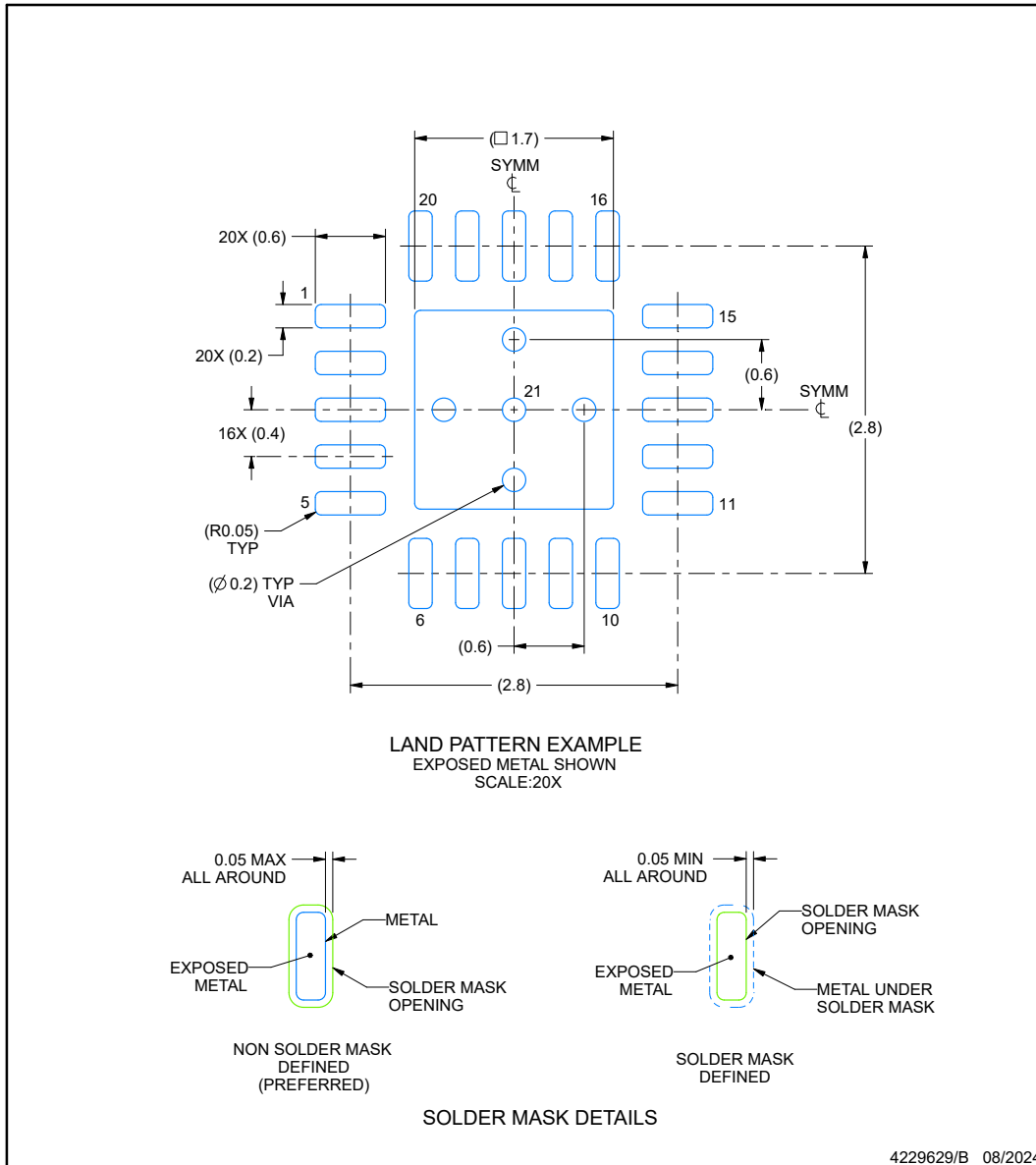
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RUK0020C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

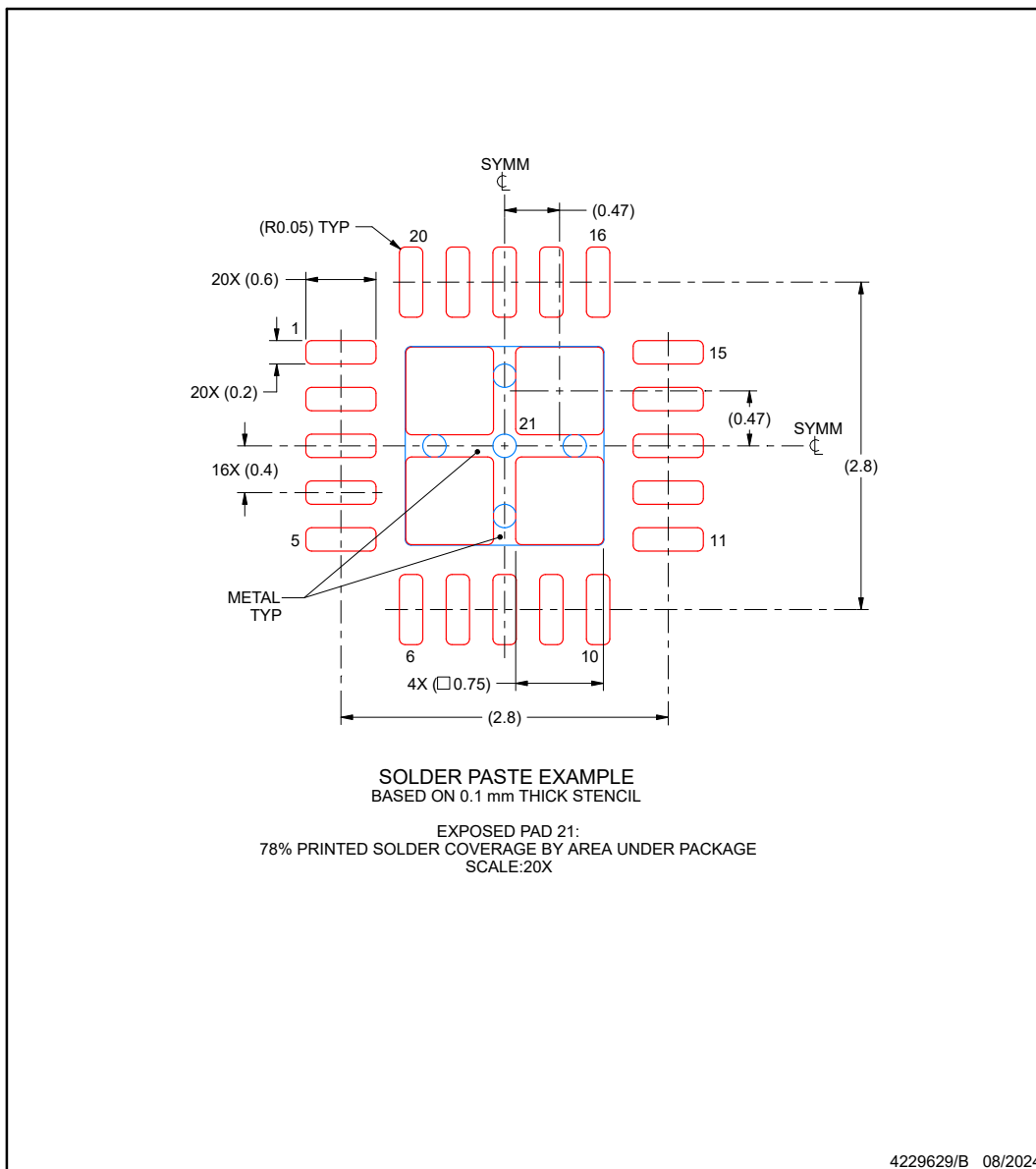
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RUK0020C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
M0C1105QDGS20RQ1	Active	Production	VSSOP (DGS) 20	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0C1105Q
M0C1105QDGS28RQ1	Active	Production	VSSOP (DGS) 28	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	C1105Q
M0C1105QPTRQ1	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0C1105Q
M0C1105QRGERQ1	Active	Production	VQFN (RGE) 24	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1105Q
M0C1105QRGZRQ1	Active	Production	VQFN (RGZ) 48	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1105Q
M0C1105QRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1105Q
M0C1105QRUKRQ1	Active	Production	WQFN (RUK) 20	5000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	C1105Q
M0C1106QDGS20RQ1	Active	Production	VSSOP (DGS) 20	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0C1106Q
M0C1106QDGS28RQ1	Active	Production	VSSOP (DGS) 28	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	C1106Q
M0C1106QPTRQ1	Active	Production	LQFP (PT) 48	1000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	M0C1106Q
M0C1106QRGERQ1	Active	Production	VQFN (RGE) 24	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1106Q
M0C1106QRGZRQ1	Active	Production	VQFN (RGZ) 48	4000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1106Q
M0C1106QRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MSPM0 C1106Q
M0C1106QRUKRQ1	Active	Production	WQFN (RUK) 20	5000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	C1106Q
XM0C1106QDGS32RQ1	Active	Preproduction	VSSOP (DGS) 32	5000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
XM0C1106QPTRQ1	Active	Preproduction	LQFP (PT) 48	1000 LARGE T&R	-	Call TI	Call TI	-40 to 125	
XM0C1106QRGZRQ1	Active	Preproduction	VQFN (RGZ) 48	4000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF MSPM0C1105-Q1, MSPM0C1106-Q1 :

- Catalog : [MSPM0C1105](#), [MSPM0C1106](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

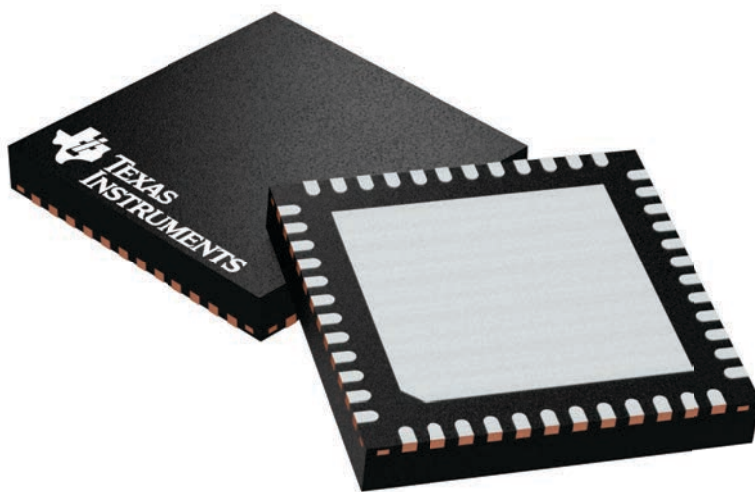
GENERIC PACKAGE VIEW

RGZ 48

VQFN - 1 mm max height

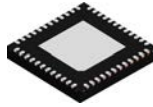
7 x 7, 0.5 mm pitch

PLASTIC QUADFLAT PACK- NO LEAD

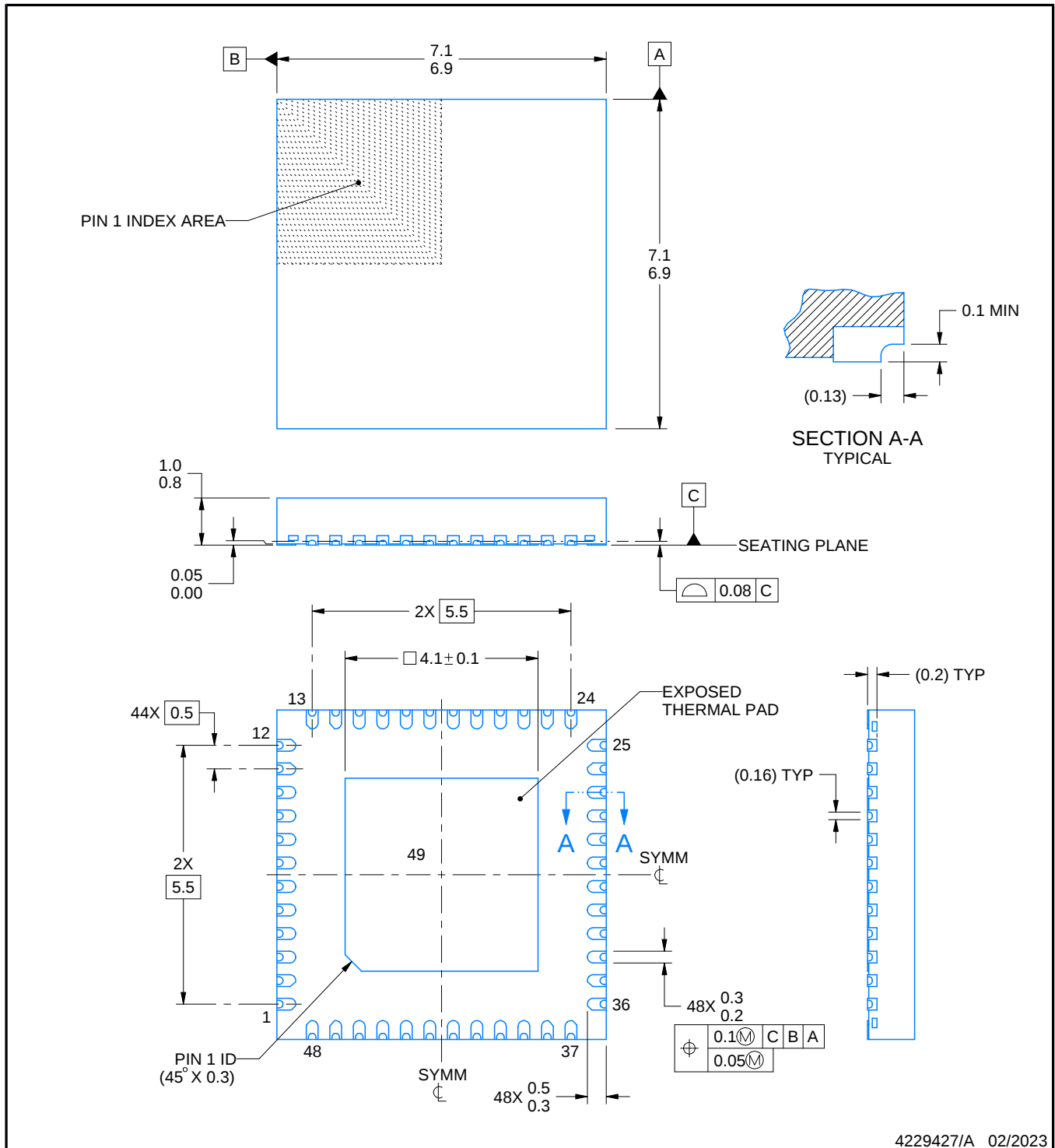


Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224671/A

RGZ0048F**PACKAGE OUTLINE****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



4229427/A 02/2023

NOTES:

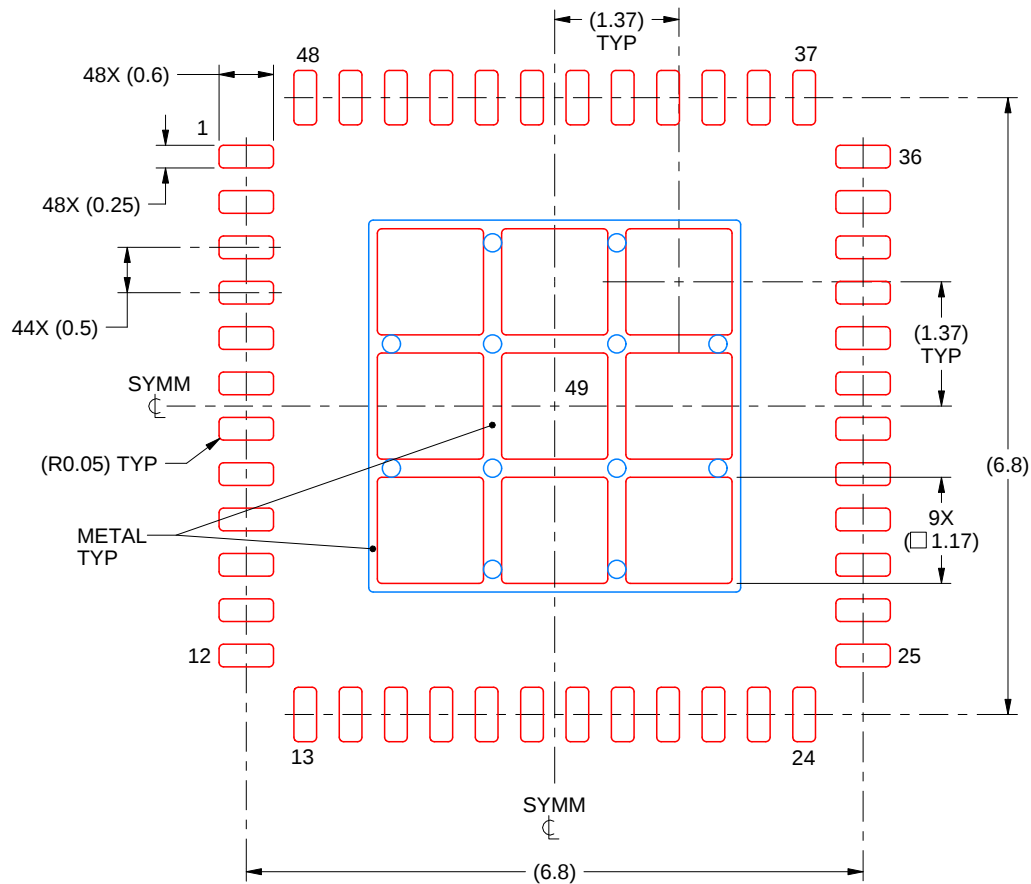
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE STENCIL DESIGN

RGZ0048F

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 49
73% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:12X

4229427/A 02/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

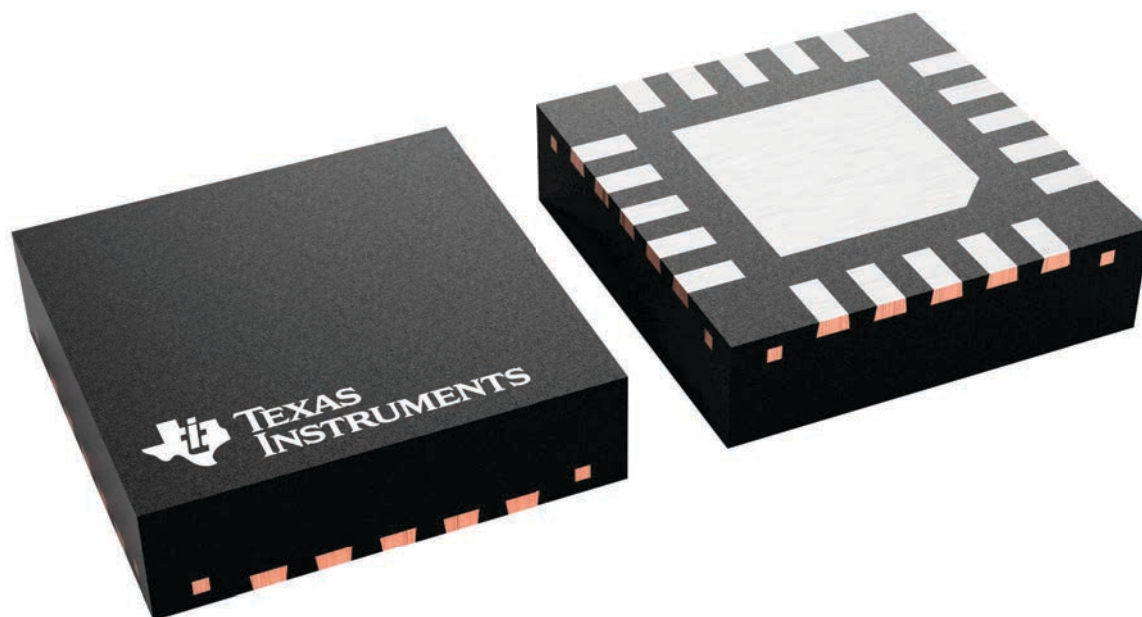
RUK 20

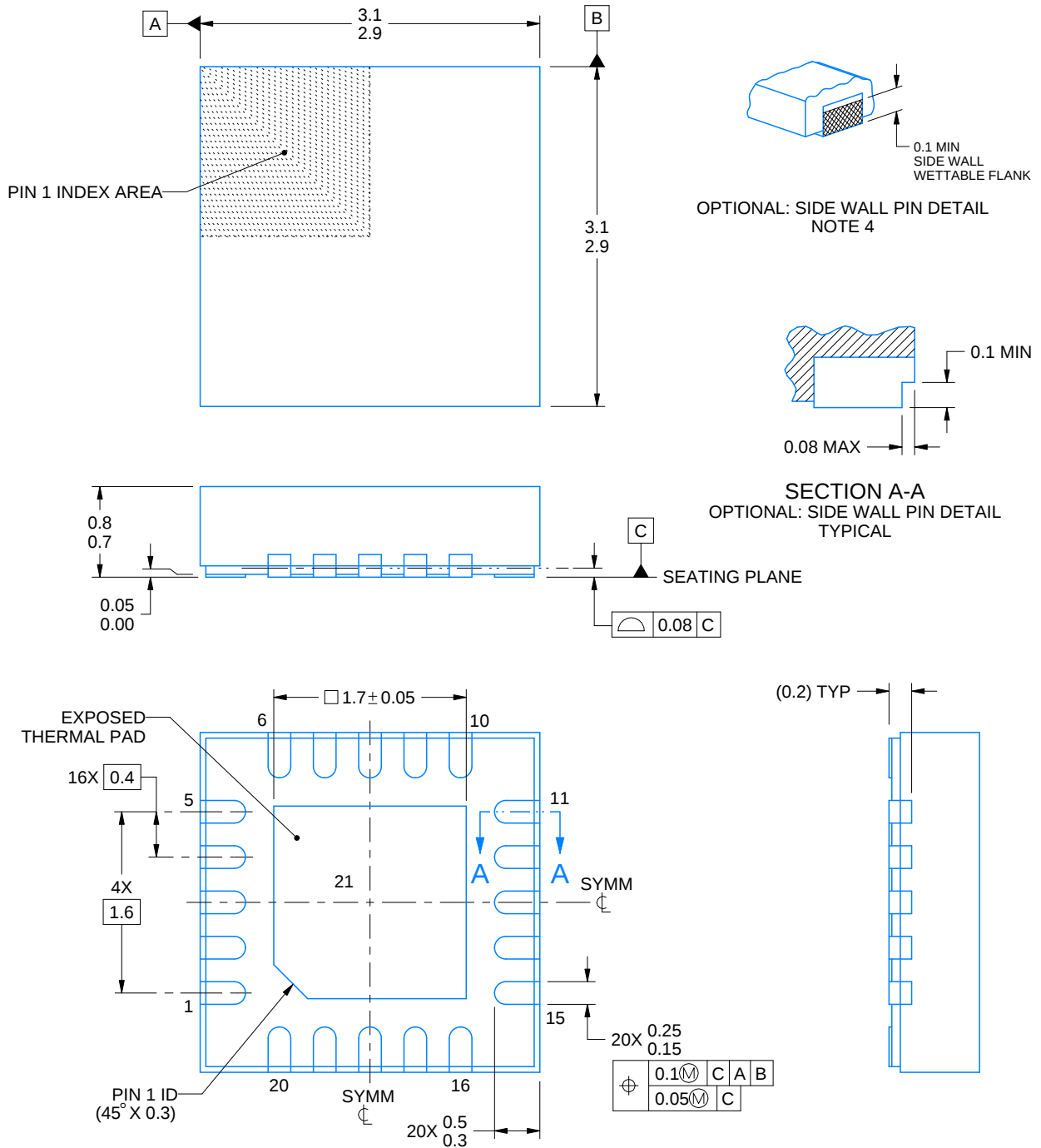
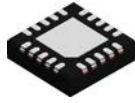
WQFN - 0.8 mm max height

3 x 3, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





4229629/C 06/2026

NOTES:

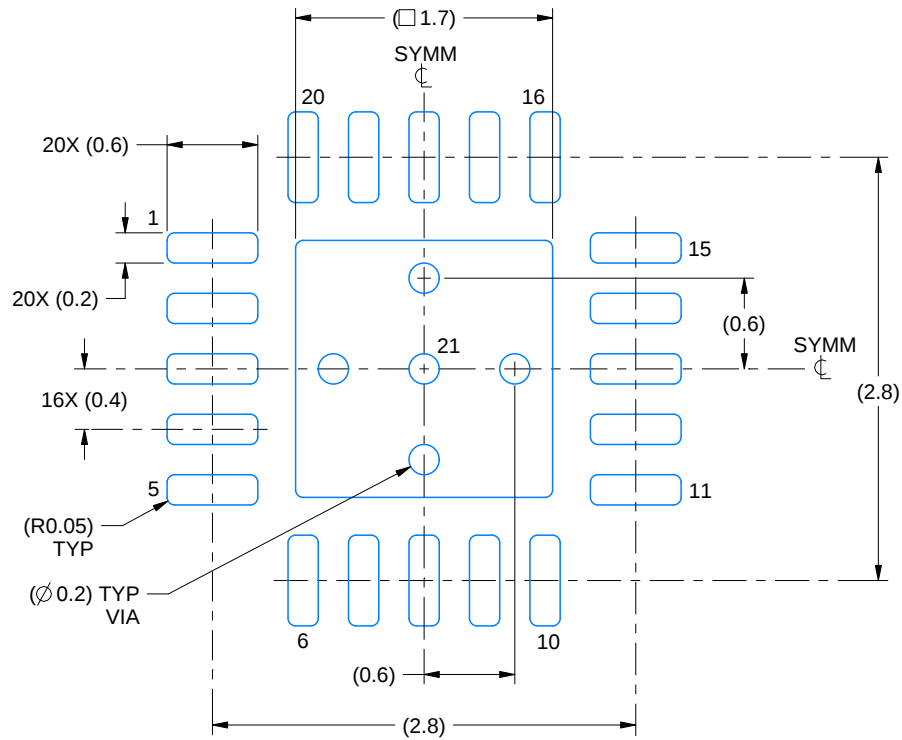
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.

EXAMPLE BOARD LAYOUT

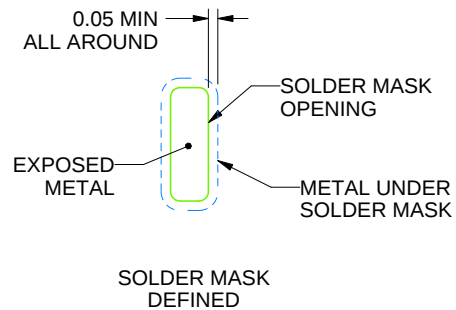
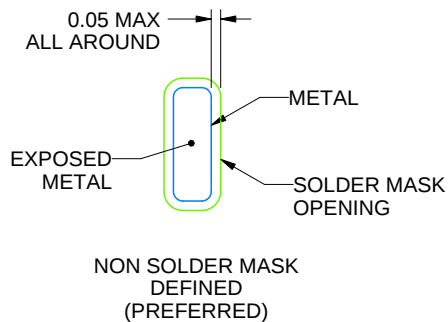
RUK0020C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:20X



SOLDER MASK DETAILS

4229629/C 06/2026

NOTES: (continued)

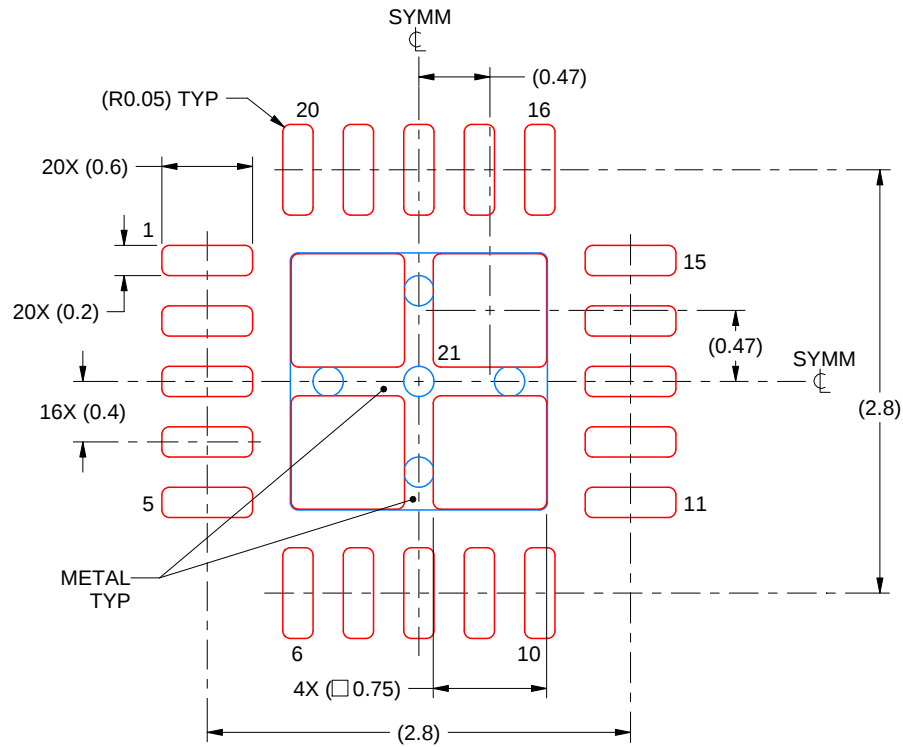
5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RUK0020C

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



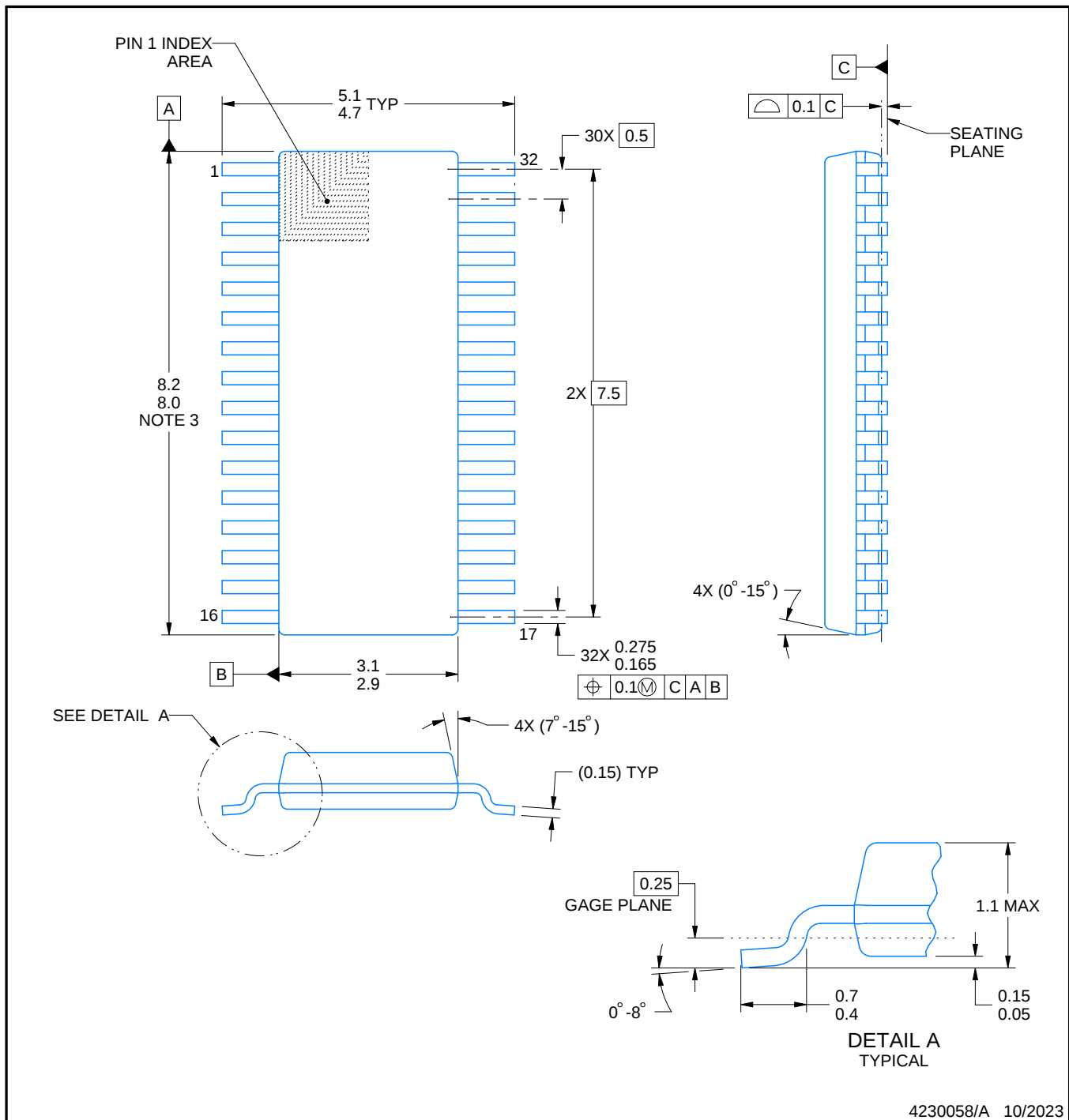
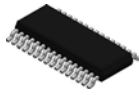
SOLDER PASTE EXAMPLE BASED ON 0.1 mm THICK STENCIL

EXPOSED PAD 21:
78% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4229629/C 06/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4230058/A 10/2023

NOTES:

PowerPAD is a trademark of Texas Instruments.

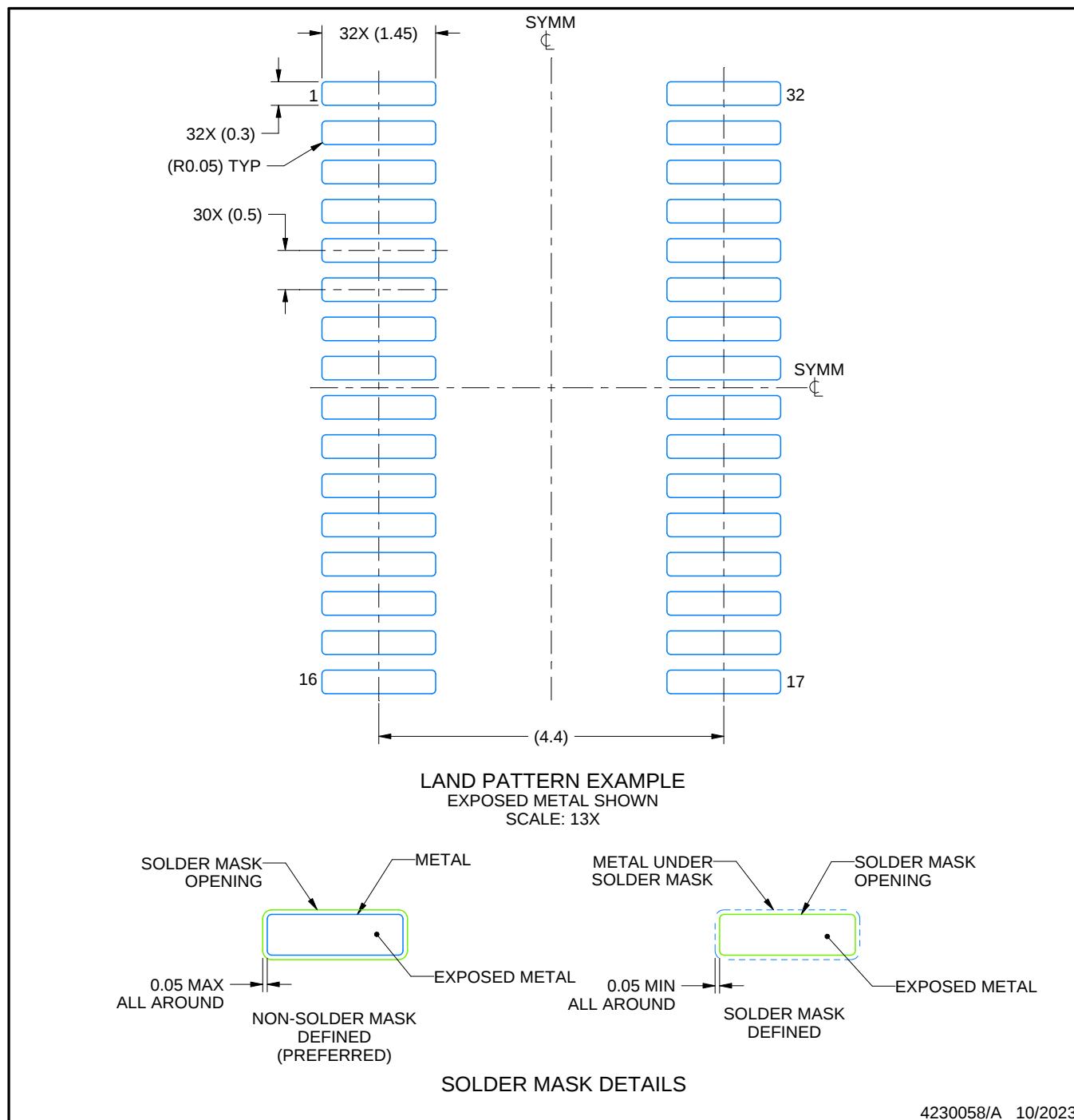
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0032A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4230058/A 10/2023

NOTES: (continued)

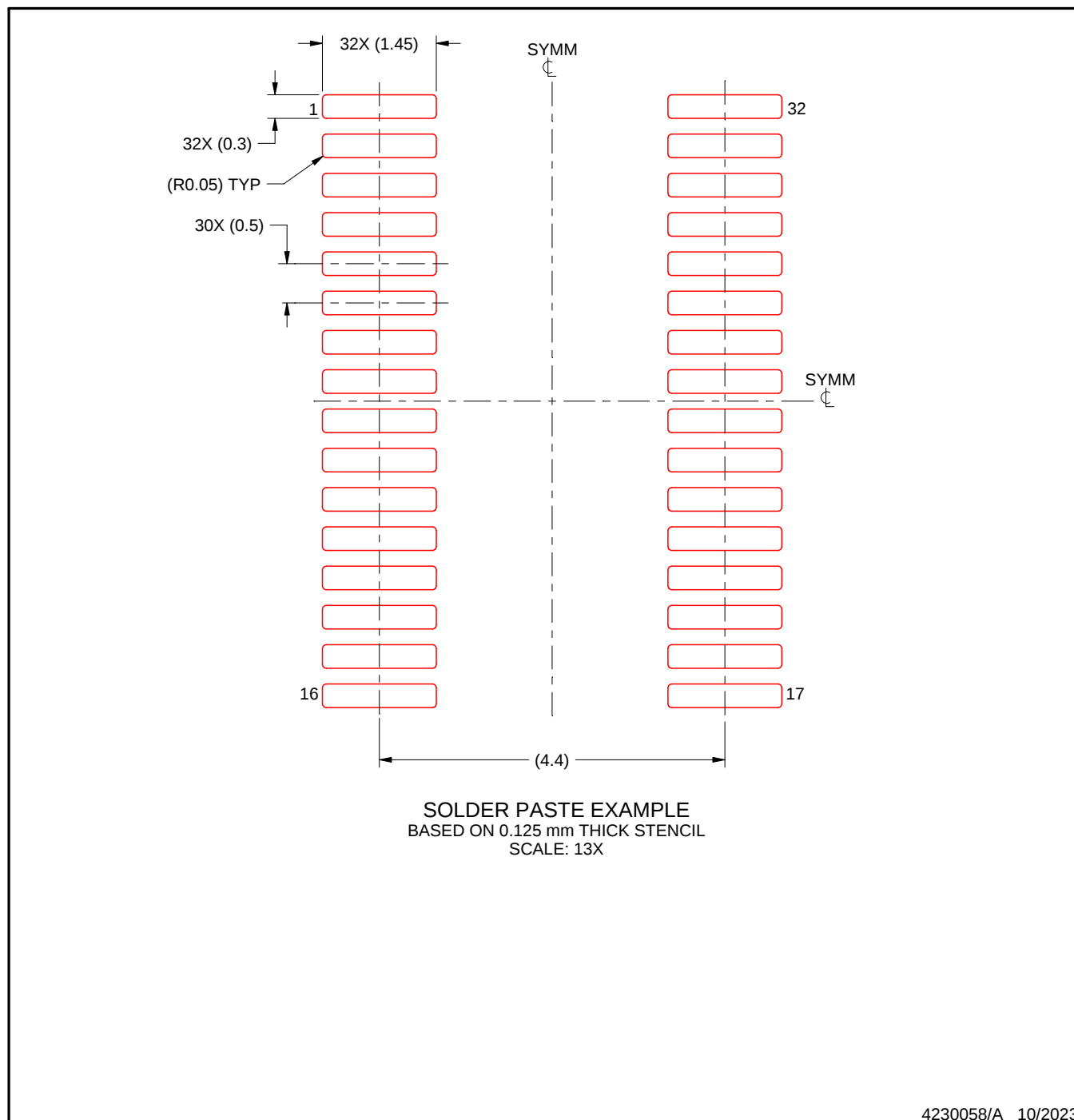
- Publication IPC-7351 may have alternate designs.
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
- Size of metal pad may vary due to creepage requirement.
- Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0032A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4230058/A 10/2023

NOTES: (continued)

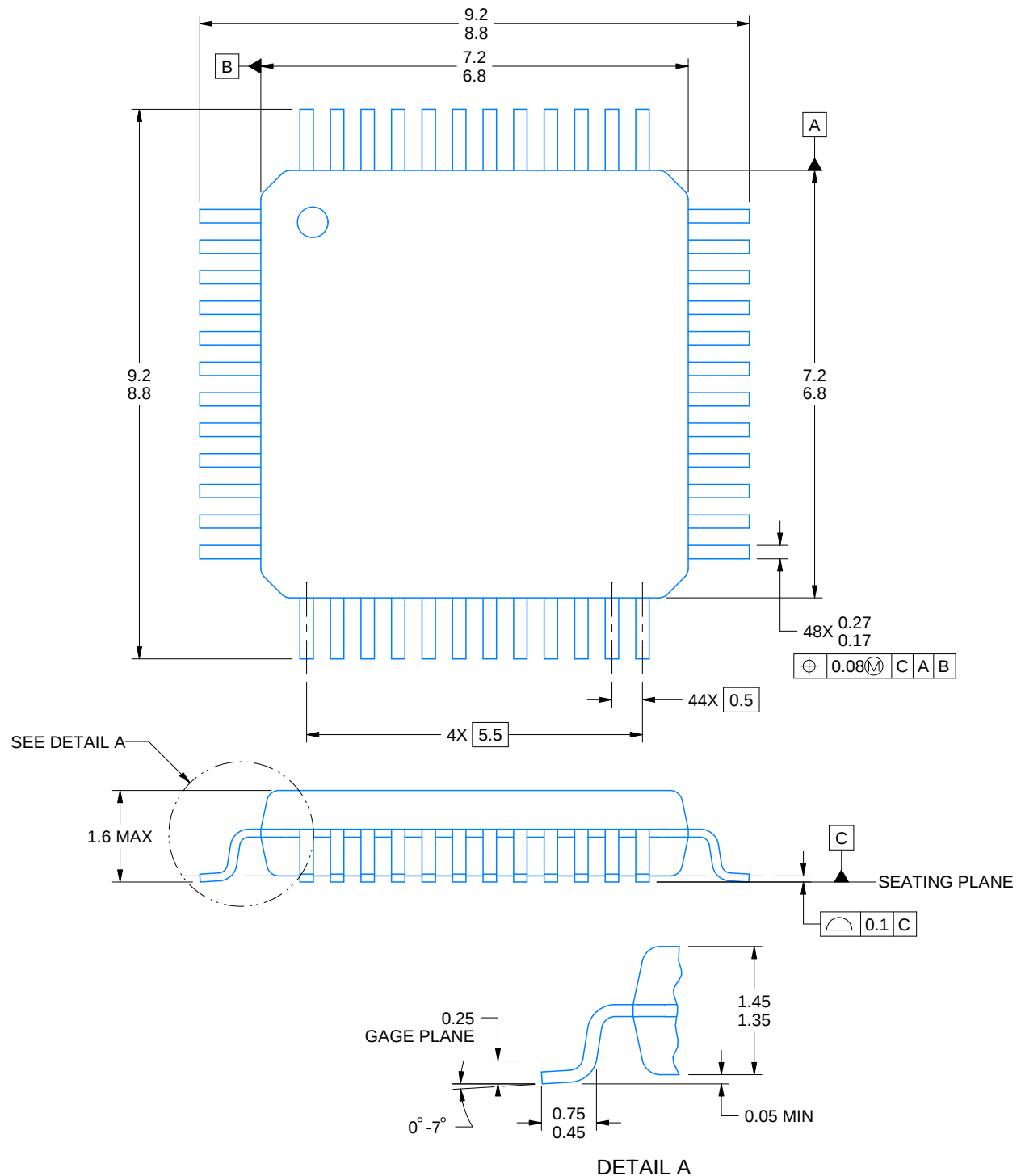
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

PT0048A

PACKAGE OUTLINE

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



4215159/B 11/2023

NOTES:

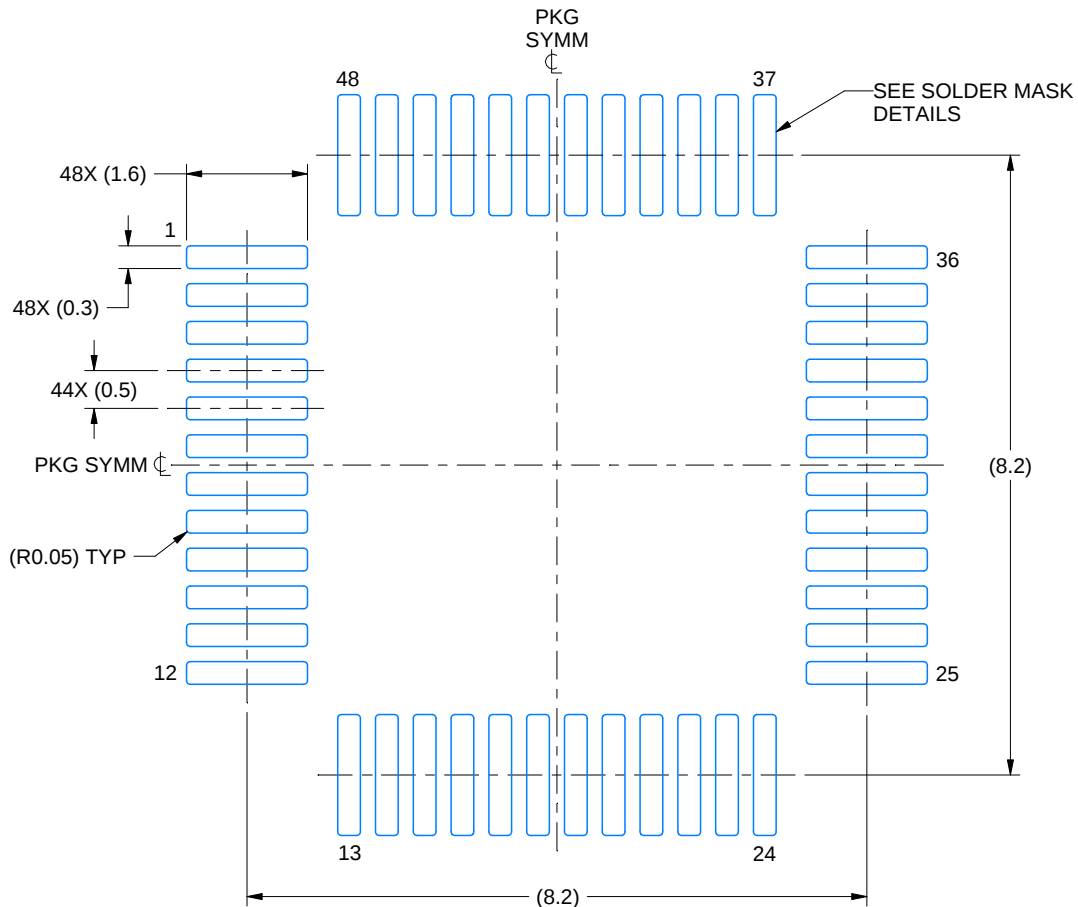
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.
4. This may also be a thermally enhanced plastic package with leads connected to the die pads.

EXAMPLE BOARD LAYOUT

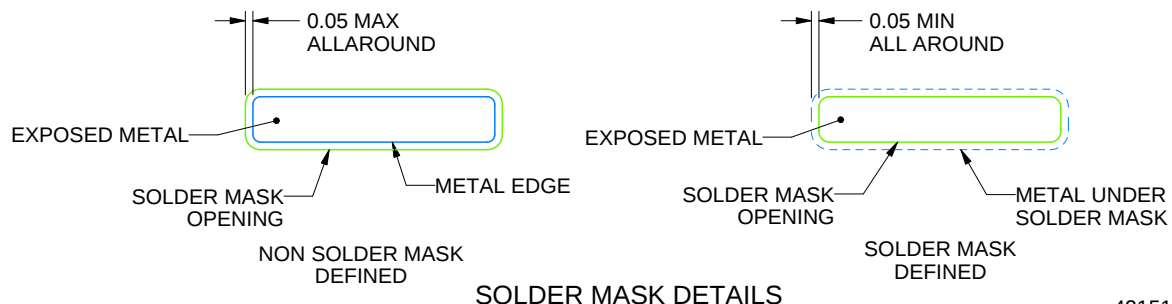
PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE 10.000



SOLDER MASK DETAILS

4215159/B 11/2023

NOTES: (continued)

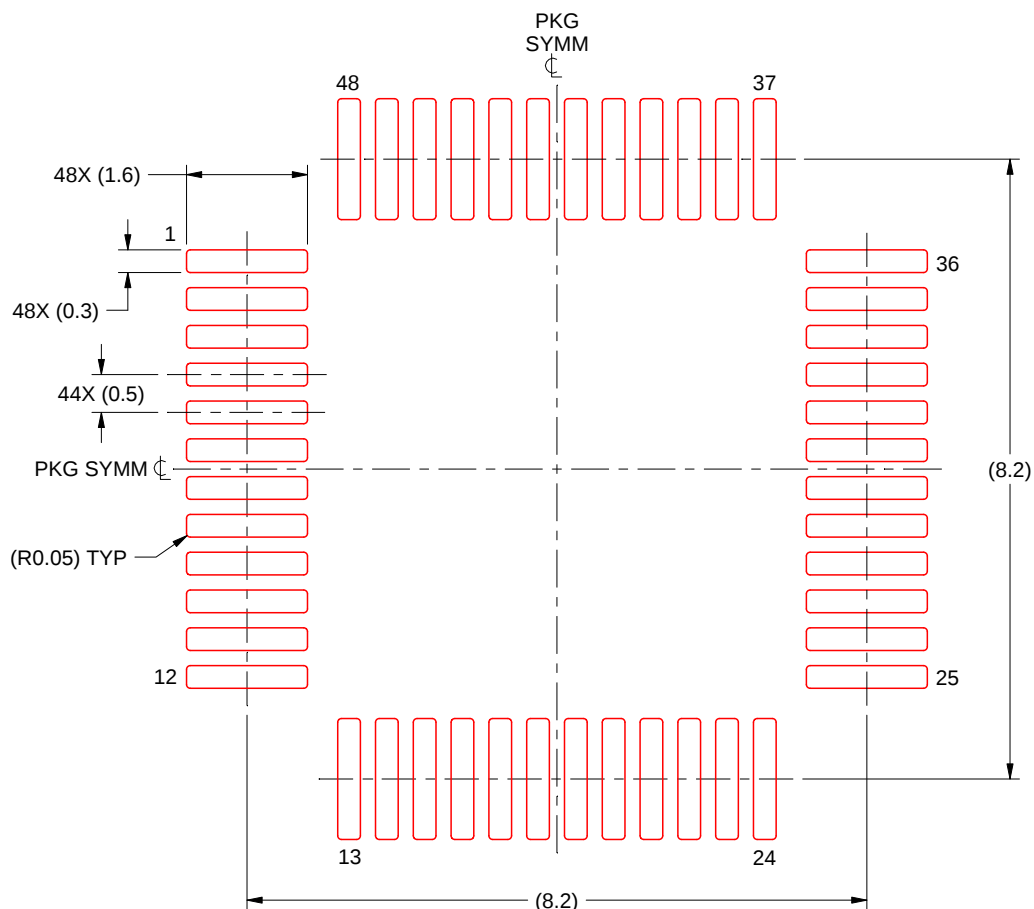
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PT0048A

LQFP - 1.6 mm max height

LOW PROFILE QUAD FLATPACK

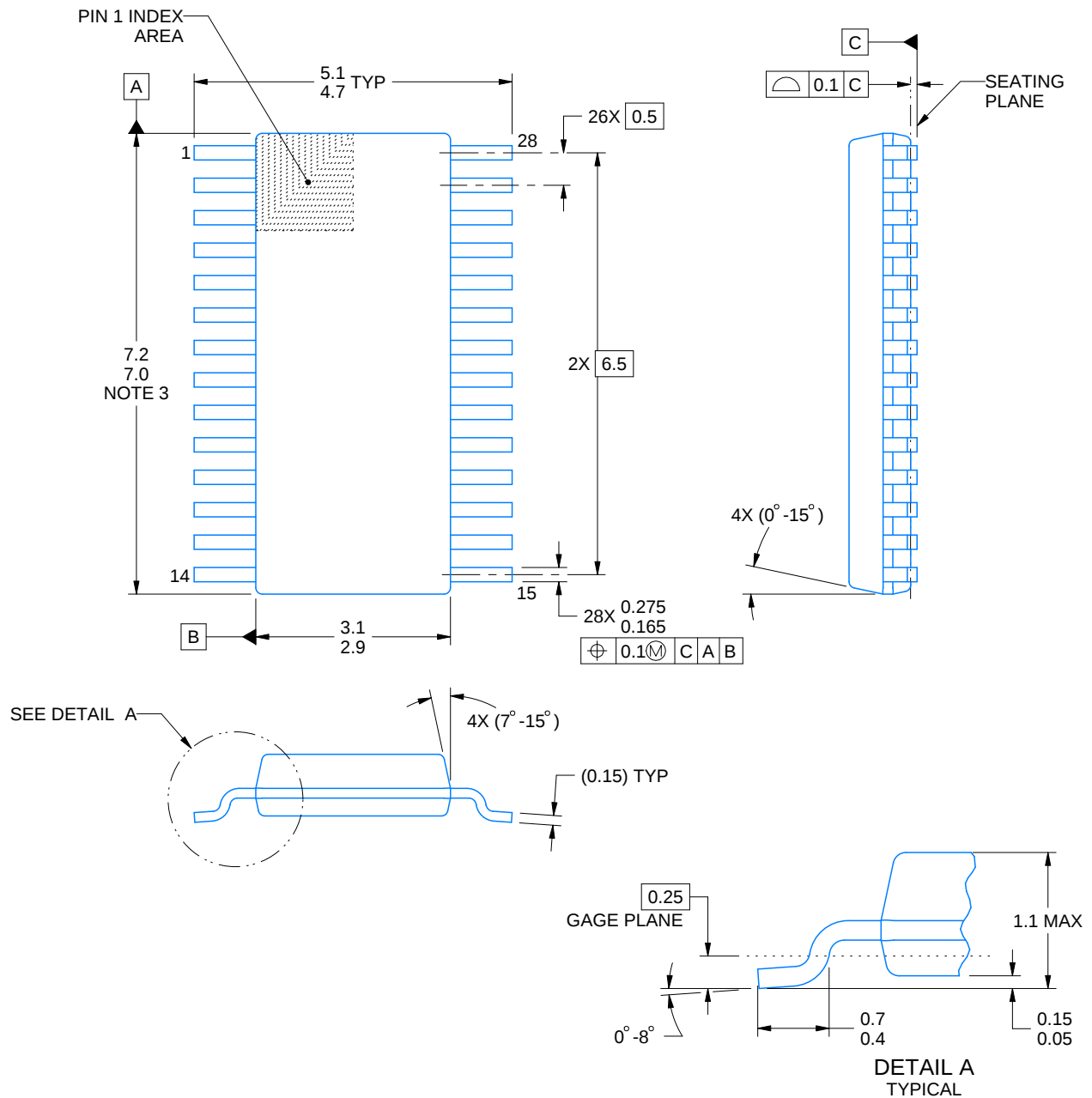


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 10X

4215159/B 11/2023

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.



4226365/A 10/2020

NOTES:

PowerPAD is a trademark of Texas Instruments.

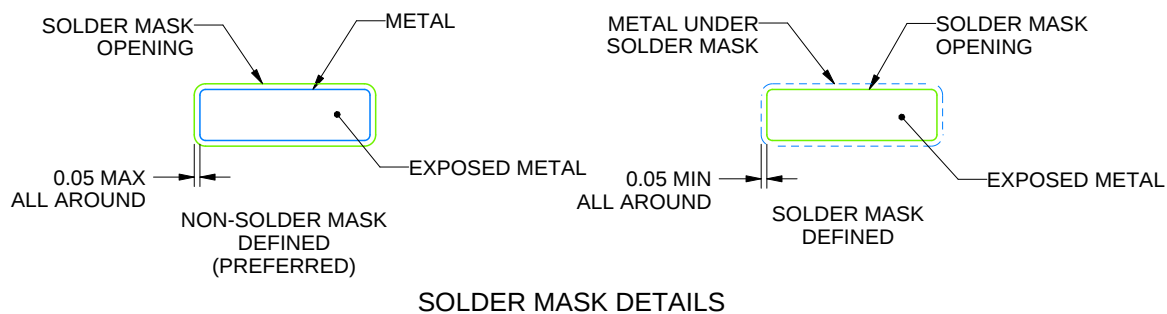
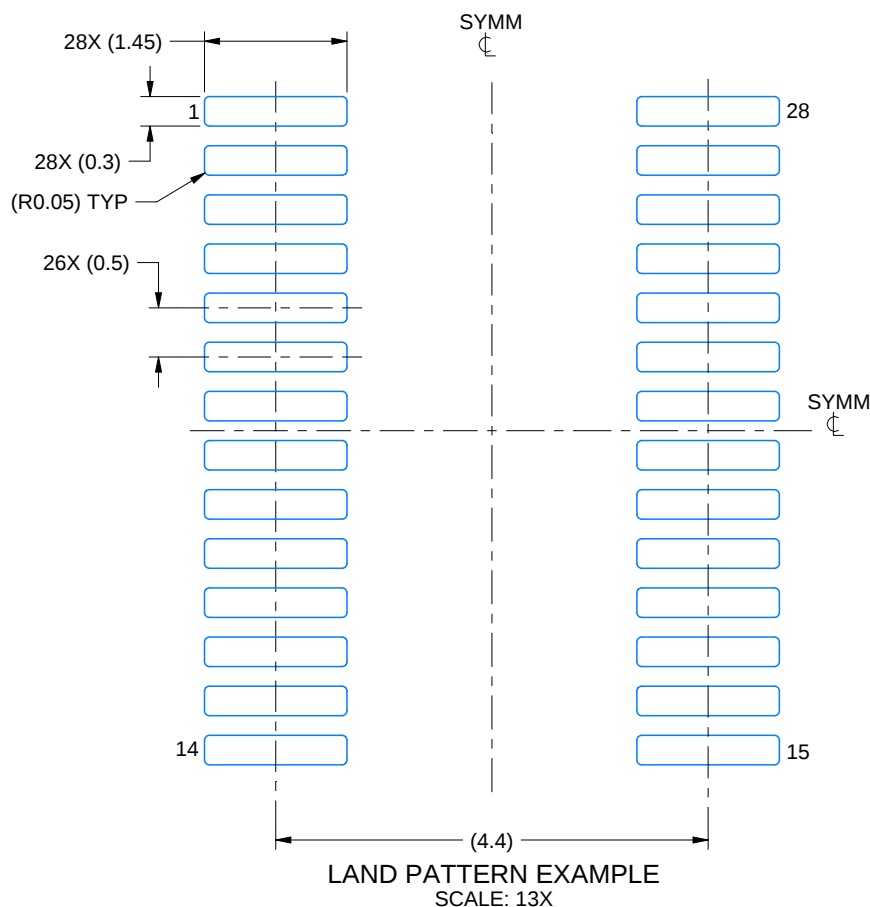
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226365/A 10/2020

NOTES: (continued)

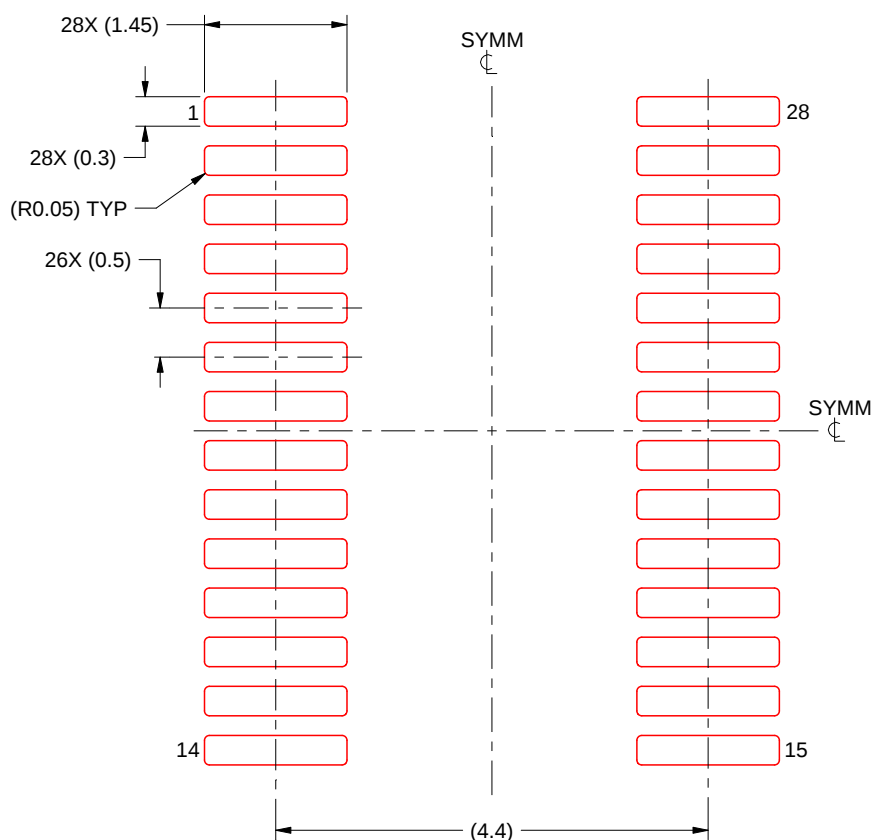
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0028A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 13X

4226365/A 10/2020

NOTES: (continued)

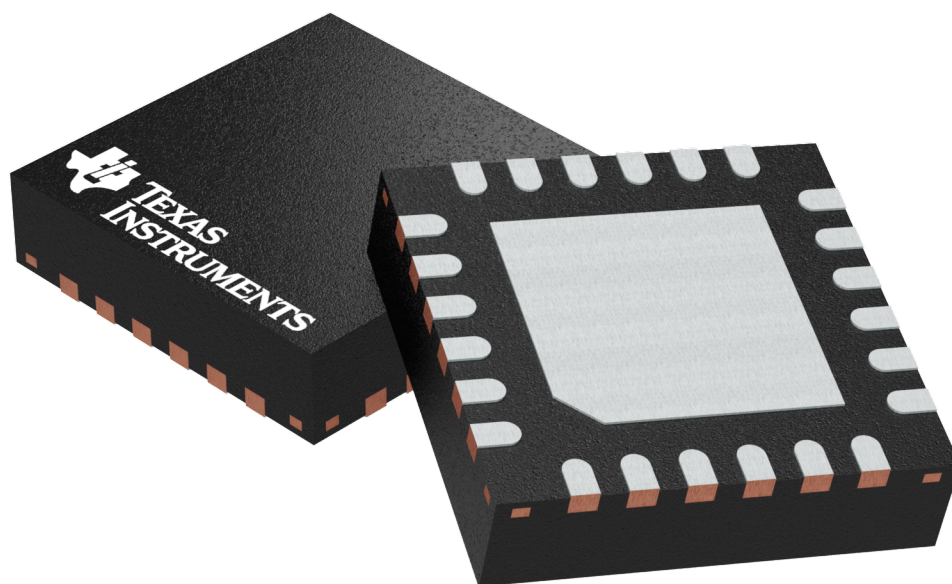
11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

RGE 24

GENERIC PACKAGE VIEW

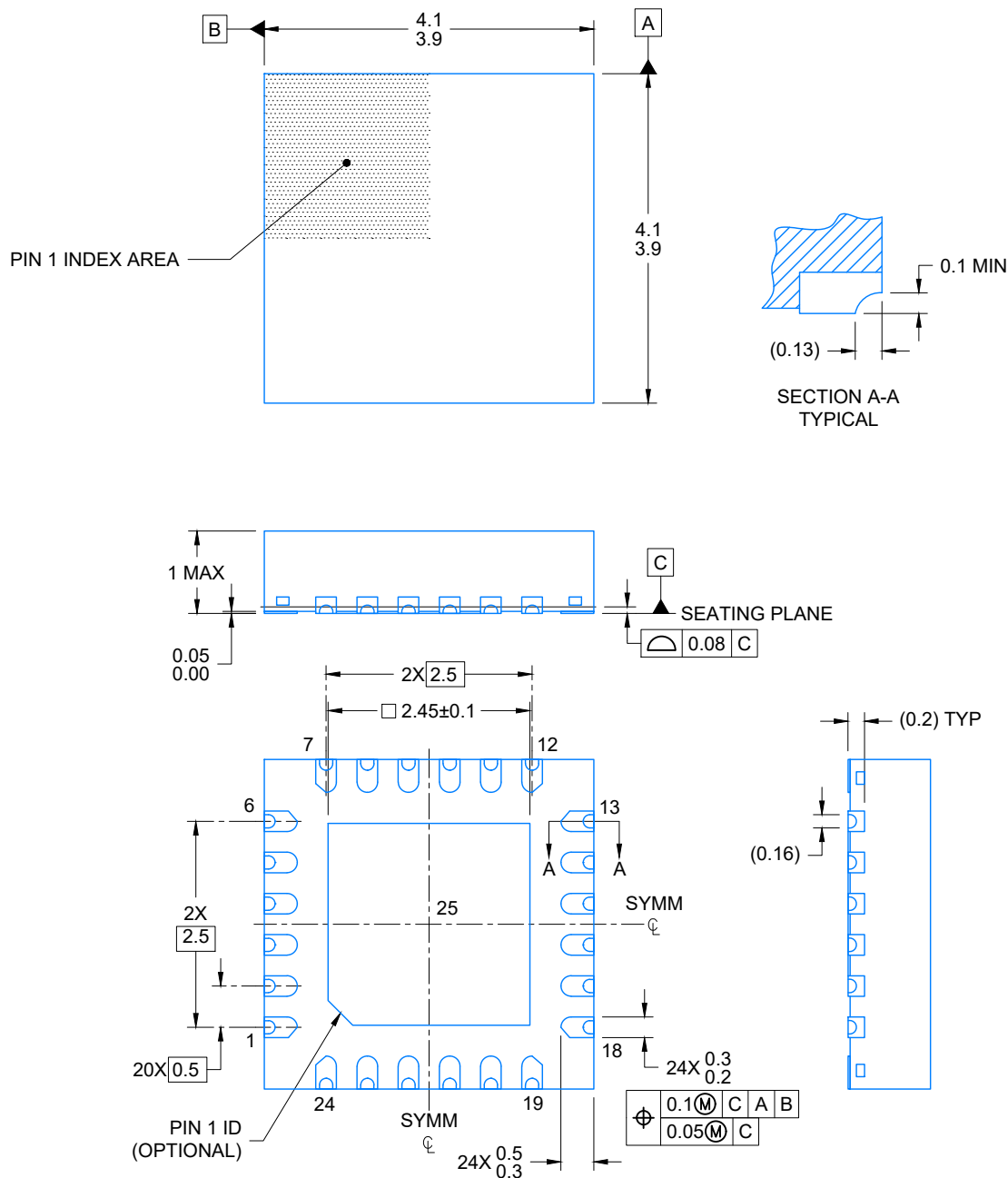
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

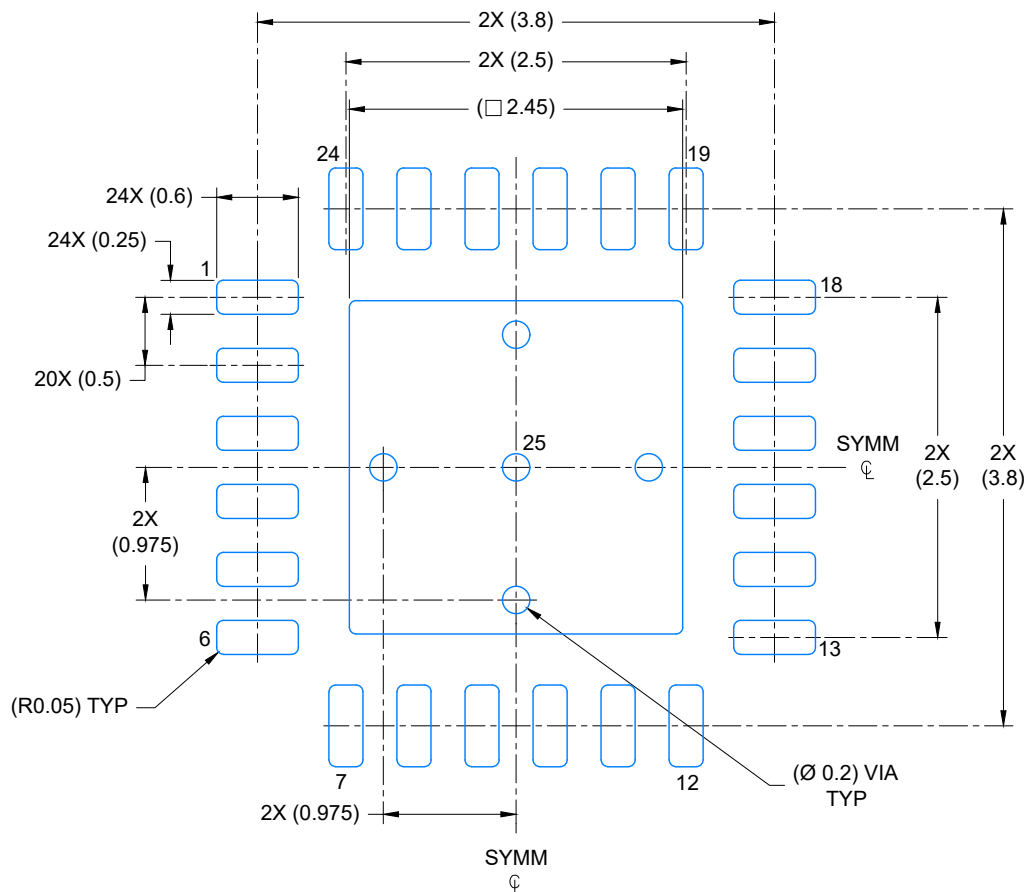
4204104/H



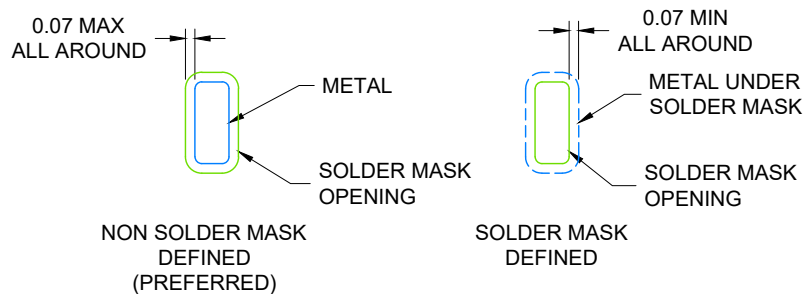
4224736/A 12/2018

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 18X

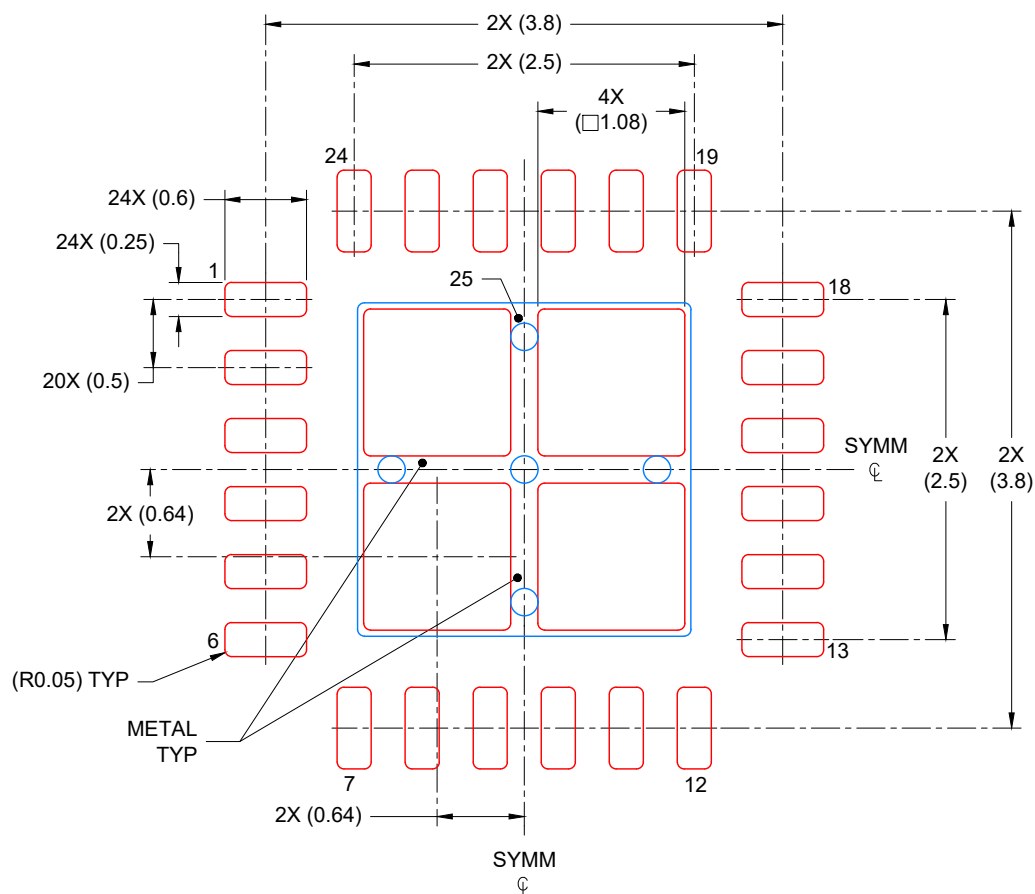


SOLDER MASK DETAILS

4224736/A 12/2018

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
78% PRINTED COVERAGE BY AREA
SCALE: 18X

4224736/A 12/2018

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

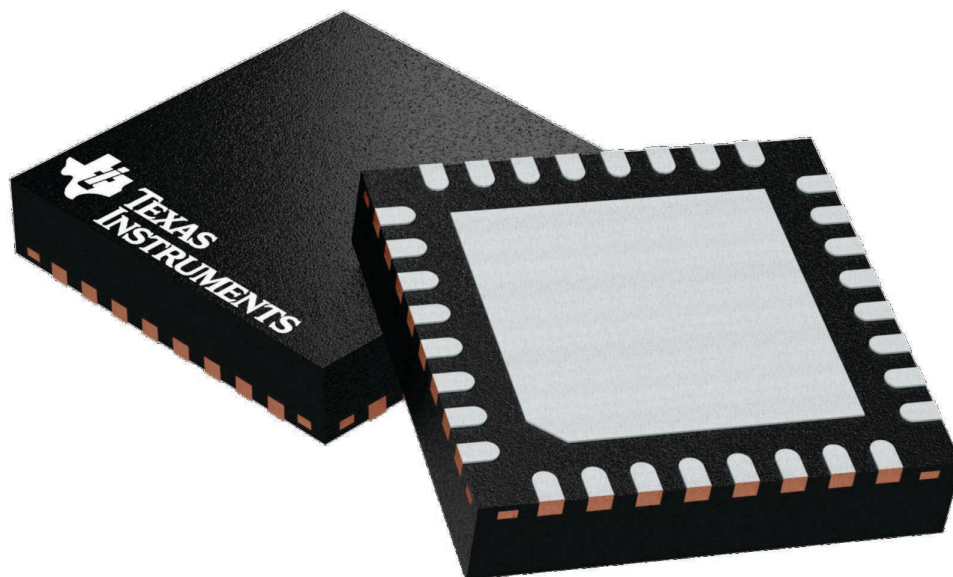
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

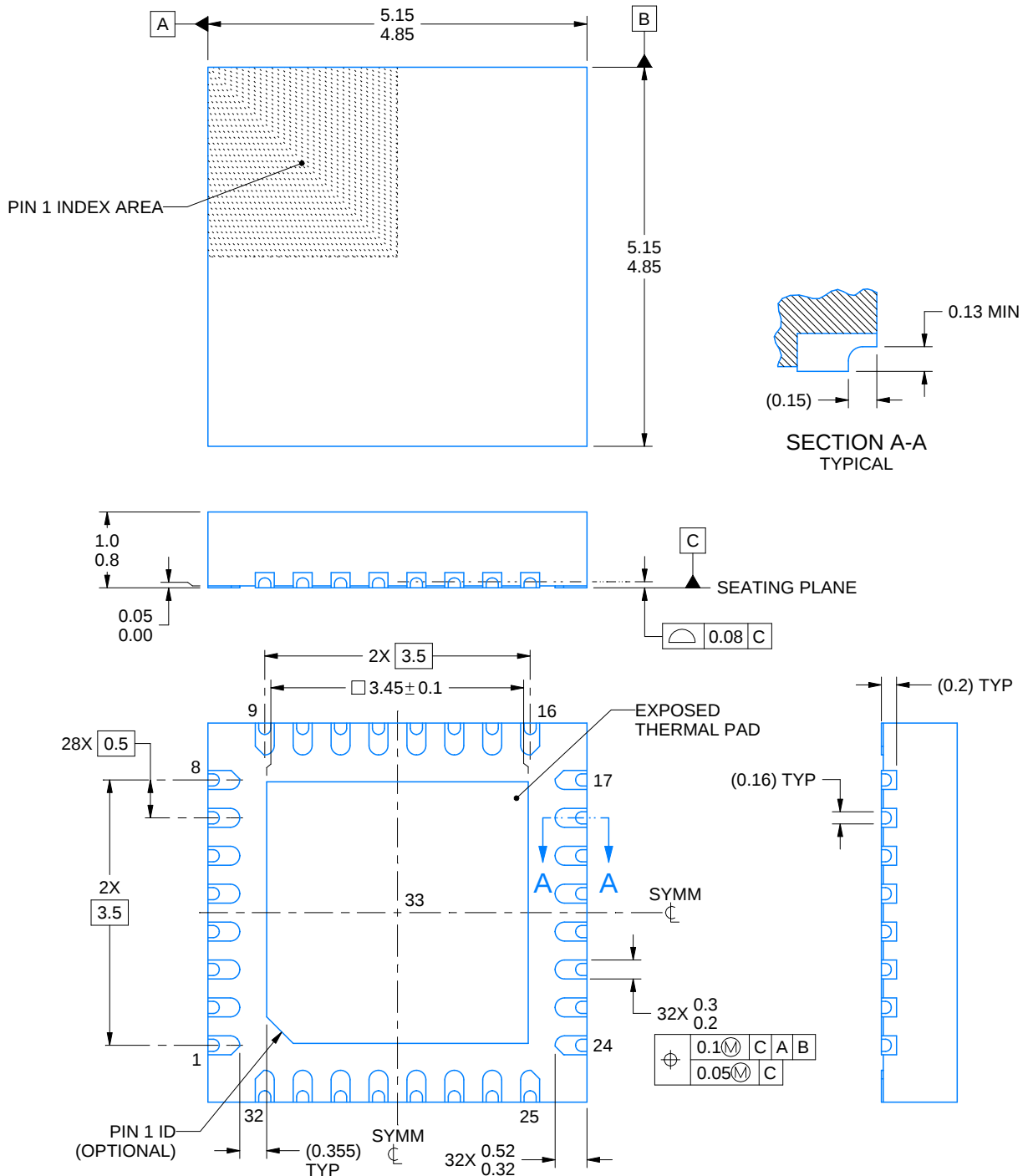
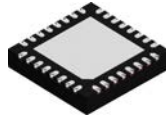
5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A



4224744/A 01/2019

NOTES:

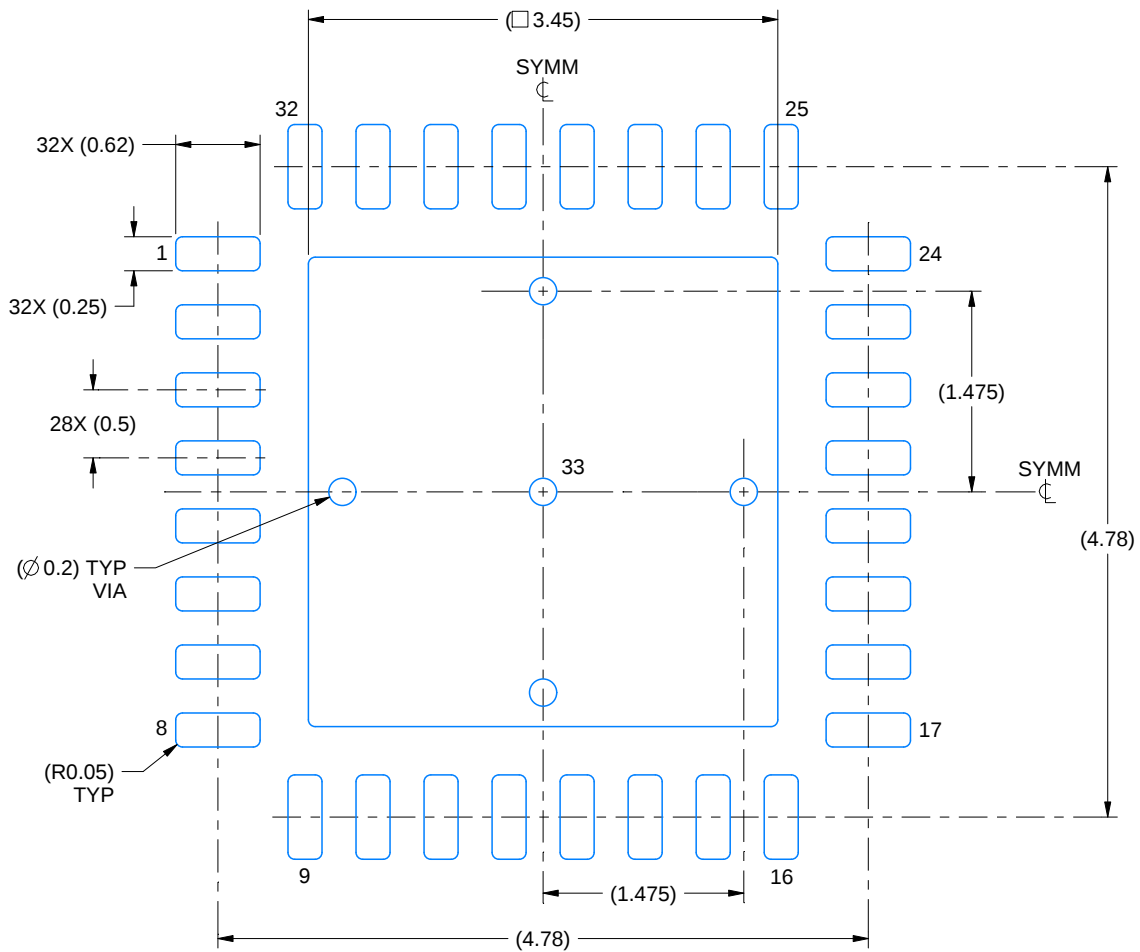
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

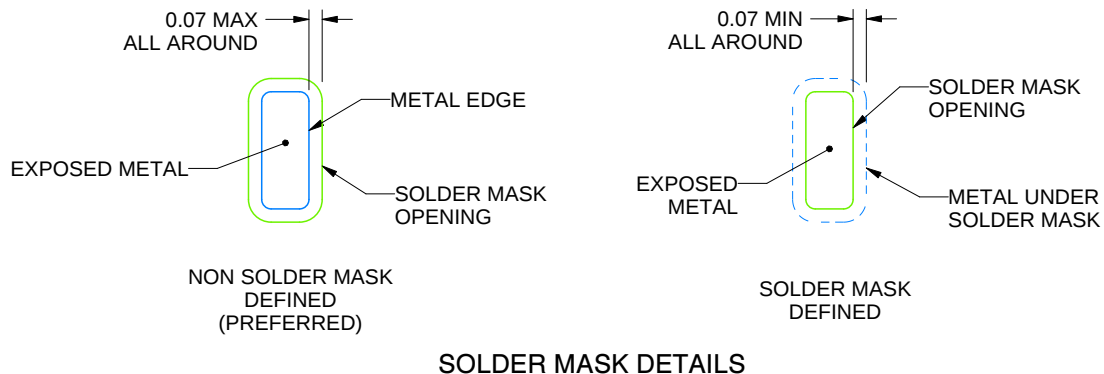
RHB0032T

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4224744/A 01/2019

NOTES: (continued)

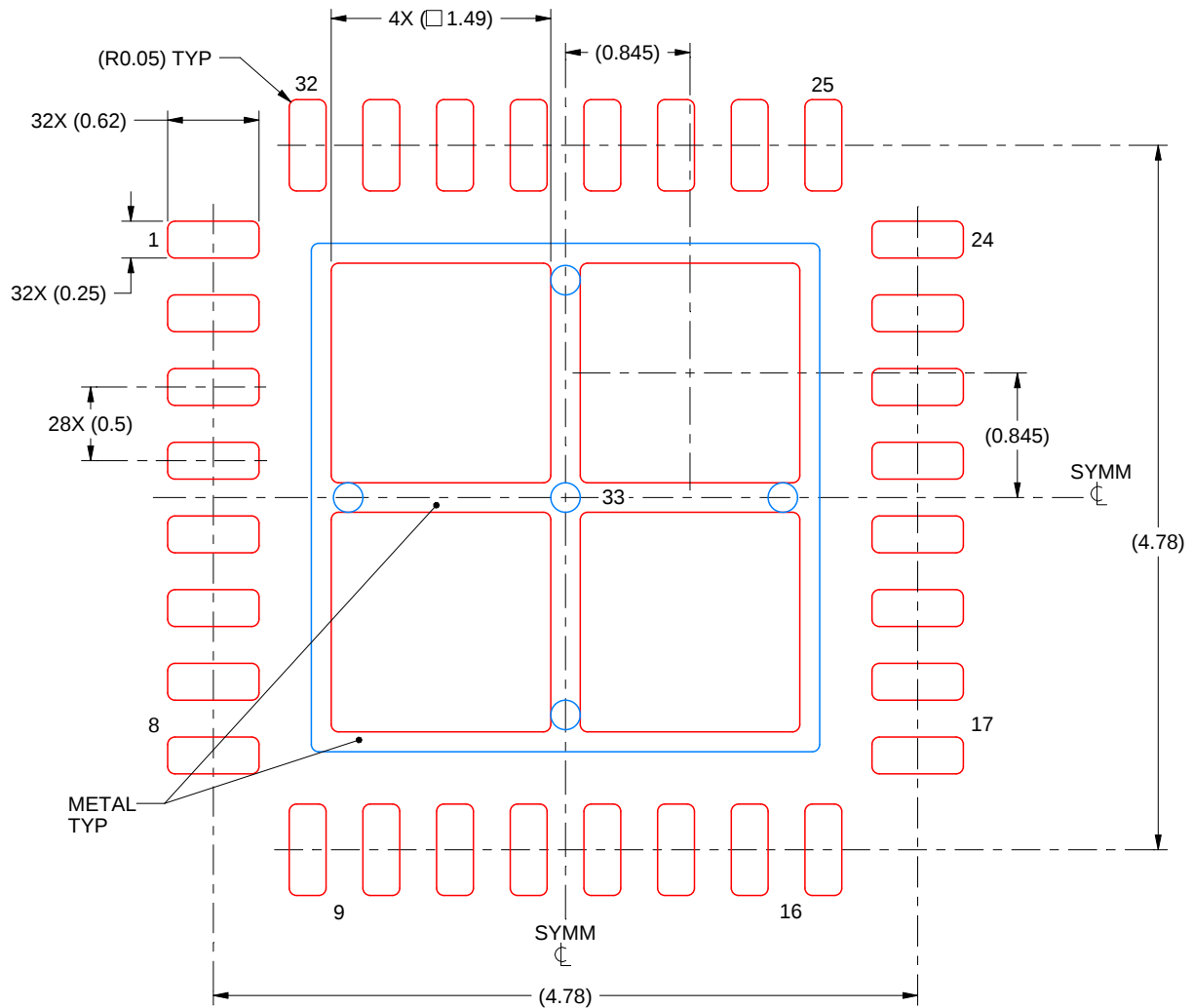
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032T

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



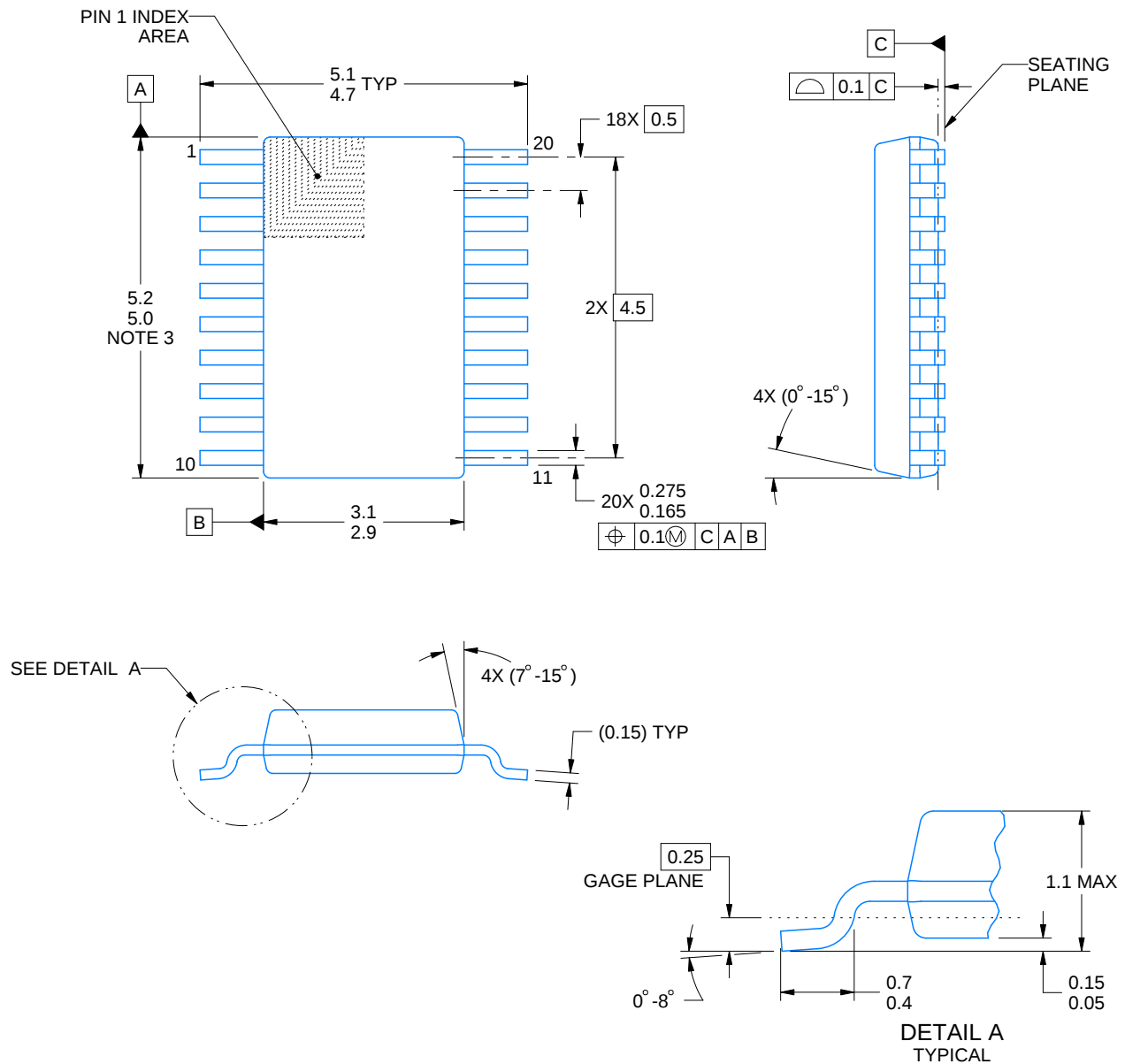
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:
75% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4224744/A 01/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



4226367/A 10/2020

NOTES:

PowerPAD is a trademark of Texas Instruments.

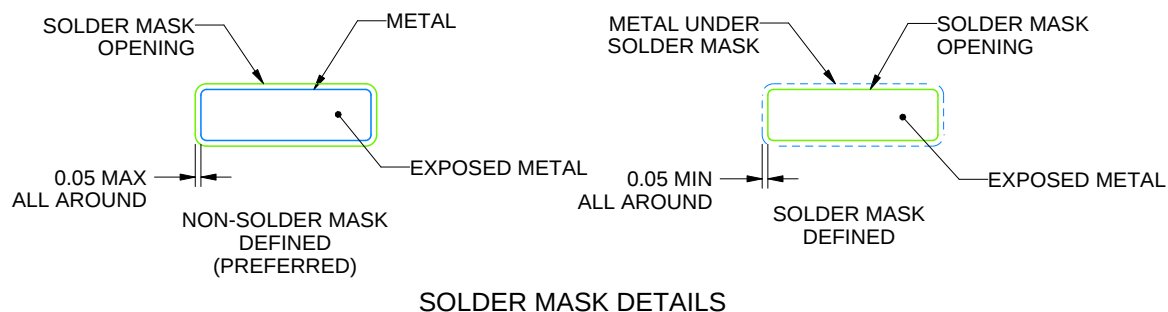
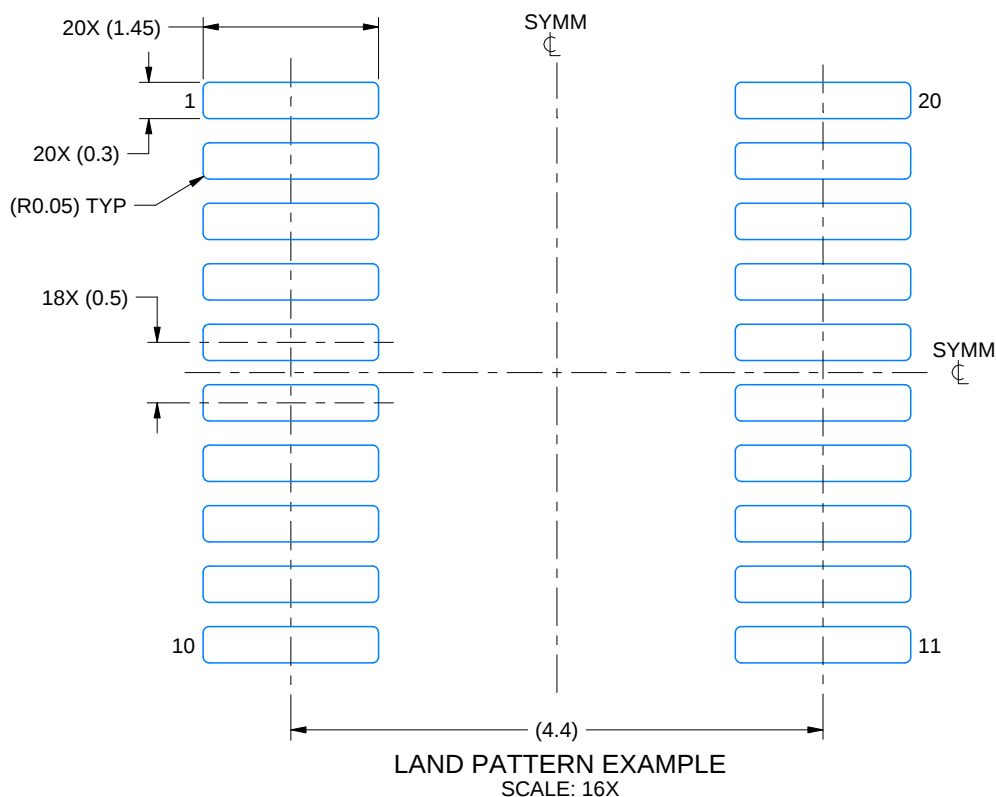
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. No JEDEC registration as of September 2020.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4226367/A 10/2020

NOTES: (continued)

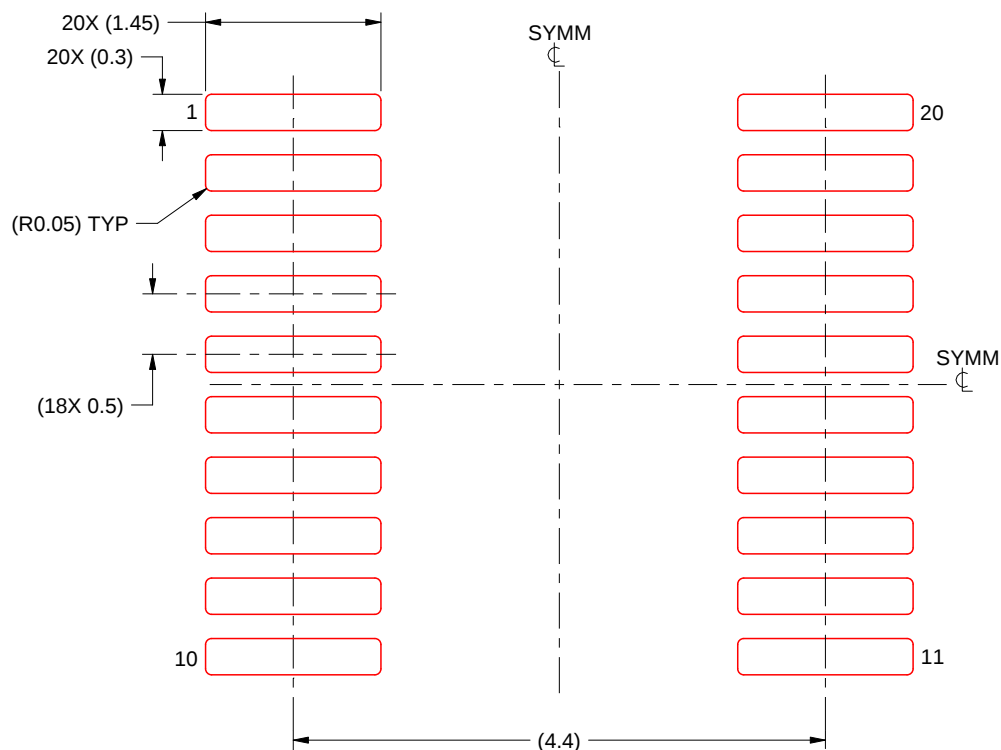
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DGS0020A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 16X

4226367/A 10/2020

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月