MUX708-Q1 車載 44V、低オン抵抗、8:1 マルチプレクサ、1.8V ロジック搭載

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
  - デバイス温度グレード 1:–40°C ～ 125°C の動作時周囲温度
  - デバイス HBM 分類レベル H1C
  - デバイス CDM 分類レベル C3
- ラッチアップ フリー
- 両電源電圧範囲:±4.5V ～ ±22V
- 単電源電圧範囲:4.5V ～ 44V
- 低いオン抵抗:4 Ω
- 少ない電荷注入:3pC
- 大電流のサポート:400mA (最大値) (WQFN)
- 大電流のサポート:300mA (最大値) (TSSOP)
- -40℃～+125℃の動作温度範囲
- 1.8V ロジック互換入力
- ロジック ピンにプルダウン抵抗を内蔵
- フェイルセーフ ロジック
- レール ツー レール動作
- 双方向の信号パス
- ブレイク ビフォー メイクのスイッチング動作

2 アプリケーション

- ボディ コントロール モジュール (BCM)
- LIDAR モジュール
- ゾーン制御モジュール (ZCU)
- HEV/EV のバッテリ管理システム (BMS)
- 先進運転支援システム (ADAS)
- アナログおよびデジタルのマルチプレクシング / デマルチプレクシング
- EV 充電システム
- テレマティクス
- インフォテインメント

3 説明

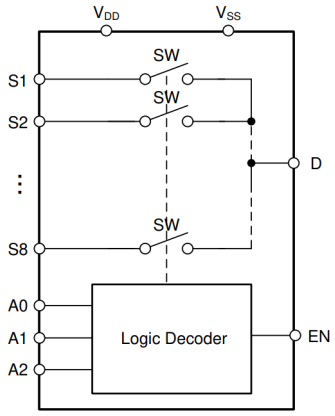
MUX708-Q1 は、低いオン抵抗を特長とする 8:1 シングル チャネル マルチプレクサです。このデバイスは、シングル電源 (4.5V～44 V)、デュアル電源 (±4.5V～±22V)、または非対称電源 (V_{DD} = 12V、V_{SS} = -5V など) で動作します。MUX708-Q1 は、ソース (Sx) およびドレイン (D) ピンで、V_{SS} から V_{DD} までの範囲の双方向アナログおよびデジタル信号をサポートします。

MUX708-Q1 は、オンおよびオフ時のリーク電流が小さいため、高精度の測定アプリケーションに使用できます。MUX708-Q1 ファミリはラッチアップ フリーであるため、過電圧イベントによってよく発生するデバイス内の寄生構造間の好ましくない大電流イベントを防止できます。ラッチアップ状態は通常、電源レールがオフにされるまで継続するため、デバイスの障害の原因となる場合があります。このラッチアップ フリーという特長により、MUX708-Q1 は過酷な環境でも使用できます。

パッケージ情報

型番 (1)	構成	パッケージ (2)
MUX708-Q1	1 チャネル 8:1 マルチプレクサ	PW (TSSOP、16)
		RUM (WQFN、16)

(1) 製品比較表を参照してください。
(2) 詳細については、セクション 12 を参照してください。



MUX708-Q1 ブロック図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイス比較表.....3
5 ピン構成および機能.....4
6 仕様.....5
6.1 絶対最大定格.....5
6.2 ESD 定格.....5
6.3 熱に関する情報.....6
6.4 推奨動作条件.....6
6.5 ソースまたはドレイン連続電流.....6
6.6 ±15V 両電源：電気的特性.....7
6.7 ±15V 両電源：スイッチング特性.....8
6.8 ±20V 両電源：電気的特性.....9
6.9 ±20V 両電源：スイッチング特性.....10
6.10 44V 単電源：電気的特性.....11
6.11 44V 単電源：スイッチング特性.....12
6.12 12V 単電源：電気的特性.....13
6.13 12V 単電源：スイッチング特性.....14
6.14 代表的特性.....15
7 パラメータ測定情報.....20
7.1 オン抵抗.....20
7.2 オフ リーク電流.....20
7.3 オン リーク電流.....21
7.4 遷移時間.....21
7.5 $t_{ON(EN)}$ および $t_{OFF(EN)}$.....22
7.6 ブレイク ビフォー メイク.....22
7.7 $t_{ON (VDD)}$ 時間.....23
7.8 伝搬遅延.....23
7.9 チャージ インジェクション.....25
7.10 オフ アイソレーション.....25
7.11 クロストーク.....27
7.12 帯域幅.....27
7.13 THD + ノイズ.....28
7.14 電源電圧変動除去比 (PSRR).....28
8 詳細説明.....30
8.1 概要.....30
8.2 機能ブロック図.....30
8.3 機能説明.....30
8.4 デバイスの機能モード.....33
8.5 真理値表.....33
9 アプリケーションと実装.....34
9.1 使用上の注意.....34
9.2 代表的なアプリケーション.....35
9.3 電源に関する推奨事項.....37
9.4 レイアウト.....38
10 デバイスおよびドキュメントのサポート.....40
10.1 ドキュメントのサポート.....40
10.2 ドキュメントの更新通知を受け取る方法.....40
10.3 サポート・リソース.....40
10.4 商標.....40
10.5 静電気放電に関する注意事項.....40
10.6 用語集.....40
11 改訂履歴.....40
12 メカニカル、パッケージ、および注文情報.....41

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

製品名	説明
MUX708-Q1	車載、8:1、1 チャネル マルチプレクサ

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

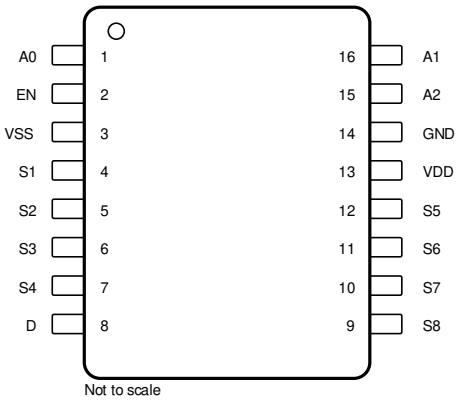


図 5-1. MUX708-Q1 : PW パッケージ 16 ピン TSSOP 上面図

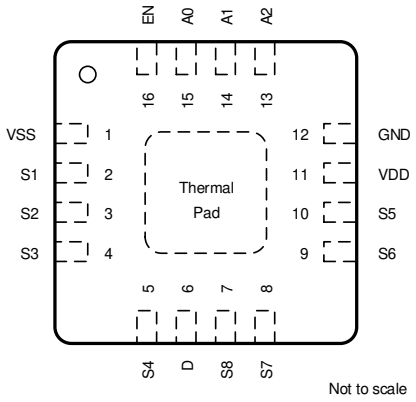


図 5-2. MUX708-Q1 : RUM パッケージ 16 ピン WQFN 上面図

表 5-1. MUX708-Q1 ピンの機能

ピン			タイプ(1)	説明(2)
名称	PW	RUM		
A0	1	15	I	ロジック制御入力は、4MΩ の内部プルダウン抵抗を備えています。セクション 8.5 に示すように、スイッチの構成を制御します。
A1	16	14	I	ロジック制御入力は、4MΩ の内部プルダウン抵抗を備えています。セクション 8.5 に示すように、スイッチの構成を制御します。
A2	15	13	I	ロジック制御入力は、4MΩ の内部プルダウン抵抗を備えています。セクション 8.5 に示すように、スイッチの構成を制御します。
D	8	6	I/O	ドレイン ピン。入力または出力として使用が可能。
EN	2	16	I	アクティブ High のロジック イネーブルは、4MΩ のプルダウン抵抗を備えています。このピンが Low 状態のとき、すべてのスイッチがオフになる。このピンが High のとき、A ロジック入力によって、どのスイッチがオンになるかが決まります。
GND	14	12	P	グランド (0V) リファレンス。
S1	4	2	I/O	ソース ピン 1 入力または出力として使用が可能。
S2	5	3	I/O	ソース ピン 2 入力または出力として使用が可能。
S3	6	4	I/O	ソース ピン 3 入力または出力として使用が可能。
S4	7	5	I/O	ソース ピン 4 入力または出力として使用が可能。
S5	12	10	I/O	ソース ピン 5 入力または出力として使用が可能。
S6	11	9	I/O	ソース ピン 6 入力または出力として使用が可能。
S7	10	8	I/O	ソース ピン 7 入力または出力として使用が可能。
S8	9	7	I/O	ソース ピン 8 入力または出力として使用が可能。
VDD	13	11	P	正電源。このピンは最も正の電源電位になる。信頼性の高い動作を確保するため、V_{DD} と GND の間に 0.1µF ～ 10µF のデカップリング コンデンサを接続してください。
VSS	3	1	P	負電源。このピンは最も負の電源電位になる。単一電源アプリケーションでは、このピンをグランドに接続できる。信頼性の高い動作を確保するため、V_{SS} と GND の間に 0.1µF ～ 10µF のデカップリング コンデンサを接続してください。
サーマル パッド			—	サーマル パッドは内部に対し接続していない。最高の性能を得るため、パッドは GND または VSS に接続することを推奨する。

(1) I:入力、O:出力、I/O:入力または出力、P:電源。
(2) 未使用ピンの処理方法については、セクション 8.4 を参照。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

動作周囲温度範囲内 (特に記述のない限り)(1) (2)

		最小値	最大値	単位
V_{DD} - V_{SS}	電源電圧		48	V
V_{DD}		-0.5	48	V
V_{SS}		-48	0.5	V
$V_{ADDRESS}$ または V_{EN}	ロジック制御入力ピン電圧 (EN、A0、A1、A2)	-0.5	48	V
$I_{ADDRESS}$ または I_{EN}	ロジック制御入力ピン電流 (EN、A0、A1、A2)	-30	30	mA
V_S または V_D	ソースまたはドレイン電圧 (Sx、D)	V_{SS}-0.5	V_{DD}+0.5	V
I_{IK}	ダイオード クランプ電流(3)	-30	30	mA
I_S または I_D (CONT)	ソースまたはドレインでの連続電流 (Sx、D)		I_{DC} + 10%(4)	mA
T_A	周囲温度	-55	150	°C
T_{stg}	保存温度	-65	150	°C
T_J	接合部温度		150	°C
P_{tot}	合計消費電力 (QFN パッケージ)(5)		1650	mW
	合計消費電力 (TSSOP パッケージ)(5)		700	mW

(1) 「絶対最大定格」で示す値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレスの定格のみについてであり、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本デバイスが正しく動作することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
(2) 特に指定のない限り、すべての電圧値はグランドを基準にしています。
(3) 各入力ピンは、電源レールに対してダイオードでクランプされています。信号として過電圧が加わる場合、その電圧および電流は最大定格の範囲に制限される必要があります。
(4) I_{DC} の仕様については、「ソースまたはドレイン連続電流」の表を参照してください。
(5) QFN パッケージの場合:T_A = 70°C を超える範囲では 24.4mW/°Cごとに、P_{tot} が線形的に低下します。
TSSOP パッケージの場合:T_A = 70°Cを超える範囲では 10.8mW/°Cごとに、P_{tot} が線形的に低下します。

6.2 ESD 定格

			値	単位
PW パッケージの MUX708-Q1				
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	±500	
RUM パッケージの MUX708-Q1				
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

Copyright © 2026 Texas Instruments Incorporated

6.3 熱に関する情報

熱評価基準(1)		MUX708-Q1		単位
		PW (TSSOP)	RUM (WQFN)	
		16 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	93.5	41.2	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	24.9	24.5	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	40.0	16.1	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	1.0	0.2	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	39.4	16.1	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	2.8	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
$V_{DD} - V_{SS}$ (1)	電源間の電圧差	4.5		44	V
V_{DD}	正電源電圧	4.5		44	V
V_S または V_D	信号パスにおける入出力電圧 (ソースまたはドレイン ピン) (Sx、D)	V_{SS}		V_{DD}	V
$V_{ADDRESS}$ または V_{EN}	アドレスまたはイネーブル ピンの電圧	0		44	V
I_S または I_D (CONT)	ソースまたはドレインでの連続電流 (Sx、D)			I_{DC} (2)	mA
T_A	周囲温度	-40		125	°C

(1) $4.5V \le (V_{DD} - V_{SS}) \le 44V$ の範囲内で V_{DD} の最小値が満たされている限り、V_{DD} および V_{SS} は任意の値で使用できます。
(2) I_{DC} の仕様については、「ソースまたはドレイン連続電流」の表を参照してください。

6.5 ソースまたはドレイン連続電流

電源電圧 V_{DD} ±10%、V_{SS} ±10% (特に記述のない限り)

チャネルあたりの連続電流 (I_{DC})		T_A = 25°C	T_A = 85°C	T_A = 125°C	単位
パッケージ	テスト条件				
PW (TSSOP)	+44V デュアル電源 (1)	300	190	110	mA
	±15V デュアル電源	300	190	110	mA
	+12V シングル電源	220	150	90	mA
	±5V デュアル電源	210	140	90	mA
	+5V シングル電源	170	110	70	mA
RUM (WQFN)	+44V シングル電源 (1)	400	230	120	mA
	±15V デュアル電源	400	230	120	mA
	+12V シングル電源	310	190	100	mA
	±5V デュアル電源	300	190	100	mA
	+5V シングル電源	230	150	90	mA

(1) 公称電源電圧についてのみ規定されています。

Copyright © 2026 Texas Instruments Incorporated

6.6 ±15V 両電源：電気的特性

V_{DD} = +15V ± 10%、V_{SS} = –15V ± 10%、GND = 0V (特に記述のない限り)
V_{DD} = +15V、V_{SS} = –15V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = –10V～+10V I_D = –10mA	25°C		4	5.9	Ω
			-40℃ ～ +85℃			7.4	Ω
			-40℃ ～ +125℃			8.7	Ω
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = -10V～+10V I_D = –10mA	25°C		0.2	0.7	Ω
			-40℃ ～ +85℃			0.8	Ω
			-40℃ ～ +125℃			0.9	Ω
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = –10V～+10V I_S = –10mA	25°C		0.4	1.5	Ω
			-40℃ ～ +85℃			1.7	Ω
			-40℃ ～ +125℃			1.8	Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –10mA	-40℃ ～ +125℃		0.02		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 16.5V、V_{SS} = –16.5V スイッチ状態はオフ V_S = +10V/ –10V V_D = –10V/10V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 16.5V、V_{SS} = –16.5V スイッチ状態はオフ V_S = +10V/ –10V V_D = –10V/10V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 16.5V、V_{SS} = –16.5V スイッチ状態はオン V_S = V_D = ±10V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
ロジック入力 (EN、A0、A1、A2)							
V_{IH}	ロジック電圧 High		-40℃ ～ +125℃	1.3		44	V
V_{IL}	ロジック電圧 Low		-40℃ ～ +125℃	0		0.8	V
I_{IH}	入力リーク電流		-40℃ ～ +125℃		0.4	2	μA
I_{IL}	入力リーク電流		-40℃ ～ +125℃	-0.1	-0.005		μA
C_{IN}	ロジック入力容量		-40℃ ～ +125℃		3.5		pF
電源							
I_{DD}	V_{DD} の電源電流	V_{DD} = 16.5V、V_{SS} = –16.5V ロジック入力 = 0V、5V、または V_{DD}	25°C		35	57	μA
			-40℃ ～ +85℃			60	μA
			-40℃ ～ +125℃			75	μA
I_{SS}	V_{SS} の電源電流	V_{DD} = 16.5V、V_{SS} = –16.5V ロジック入力 = 0V、5V、または V_{DD}	25°C		3	14	μA
			-40℃ ～ +85℃			15	μA
			-40℃ ～ +125℃			22	μA

(1) V_S が正の場合、V_D は負、または V_S が負の場合、V_D は正です。
(2) V_S が電圧電位にある場合、V_D は浮動、または V_D が電圧電位にある場合、V_S は浮動です。

Copyright © 2026 Texas Instruments Incorporated

6.7 ±15V 両電源：スイッチング特性

V_{DD} = +15V ± 10%、V_{SS} = –15V ± 10%、GND = 0V (特に記述のない限り)
V_{DD} = +15V、V_{SS} = –15V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{TRAN}	制御入力からの遷移時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		140	195	ns
			-40℃ ～ +85℃			220	ns
			-40℃ ～ +125℃			240	ns
$t_{ON\ (EN)}$	イネーブルからのターンオン時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		140	195	ns
			-40℃ ～ +85℃			220	ns
			-40℃ ～ +125℃			240	ns
$t_{OFF\ (EN)}$	イネーブルからのターンオフ時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		200	268	ns
			-40℃ ～ +85℃			285	ns
			-40℃ ～ +125℃			298	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	V_S = 10V、 R_L = 300Ω、C_L = 35pF	25°C		60		ns
			-40℃ ～ +85℃	1			ns
			-40℃ ～ +125℃	1			ns
$t_{ON\ (VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = 1µs R_L = 300Ω、C_L = 35pF	25°C		0.16		ms
			-40℃ ～ +85℃		0.17		ms
			-40℃ ～ +125℃		0.17		ms
t_{PD}	伝搬遅延	R_L = 50Ω、C_L = 5pF	25°C		1.8		ns
Q_{INJ}	電荷注入	V_S = 0V、C_L = 100pF	25°C		3		pC
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 100kHz	25°C		-82		dB
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-62		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 100kHz	25°C		-85		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-65		dB
BW	-3dB 帯域幅	R_L = 50Ω、C_L = 5pF V_S = 0V	25°C		30		MHz
I_L	挿入損失	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-0.35		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で V_{PP} = 0.62V R_L = 50Ω、C_L = 5pF、 f = 1MHz	25°C		-74		dB
THD+N	全高調波歪 + ノイズ	V_{PP} = 15V、V_{BIAS} = 0V R_L = 10kΩ、C_L = 5pF、 f = 20Hz ～ 20kHz	25°C		0.0003		%
$C_{S(OFF)}$	ソース オフ容量	V_S = 0V、f = 1MHz	25°C		15		pF
$C_{D(OFF)}$	ドレイン オフ容量	V_S = 0V、f = 1MHz	25°C		135		pF
$C_{S(ON)}$、 $C_{D(ON)}$	オン容量	V_S = 0V、f = 1MHz	25°C		185		pF

Copyright © 2026 Texas Instruments Incorporated

6.8 ±20V 両電源：電気的特性

V_{DD} = +20V ± 10%、V_{SS} = –20V ± 10%、GND = 0V (特に記述のない限り)
V_{DD} = +20V、V_{SS} = –20V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = –15V～+15V I_D = –10mA	25°C		3.5	5.4	Ω
			-40℃ ～ +85℃			6.7	Ω
			-40℃ ～ +125℃			7.9	Ω
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = –15V～+15V I_D = –10mA	25°C		0.2	0.7	Ω
			-40℃ ～ +85℃			0.8	Ω
			-40℃ ～ +125℃			0.9	Ω
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = –15V～+15V I_S = –10mA	25°C		0.4	1.2	Ω
			-40℃ ～ +85℃			1.5	Ω
			-40℃ ～ +125℃			1.9	Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –10mA	-40℃ ～ +125℃		0.016		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 22V、V_{SS} = –22V スイッチ状態はオフ V_S = +15V/ –15V V_D = –15V/15V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 22V、V_{SS} = –22V スイッチ状態はオフ V_S = +15V/ –15V V_D = –15V/15V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 22V、V_{SS} = –22V スイッチ状態はオン V_S = V_D = ±15V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
ロジック入力 (EN、A0、A1、A2)							
V_{IH}	ロジック電圧 High		-40℃ ～ +125℃	1.3		44	V
V_{IL}	ロジック電圧 Low		-40℃ ～ +125℃	0		0.8	V
I_{IH}	入力リーク電流		-40℃ ～ +125℃		0.4	2	μA
I_{IL}	入力リーク電流		-40℃ ～ +125℃	-0.1	-0.005		μA
C_{IN}	ロジック入力容量		-40℃ ～ +125℃		3.5		pF
電源							
I_{DD}	V_{DD} の電源電流	V_{DD} = 22V、V_{SS} = –22V ロジック入力 = 0V、5V、または V_{DD}	25°C		40	60	μA
			-40℃ ～ +85℃			70	μA
			-40℃ ～ +125℃			84	μA
I_{SS}	V_{SS} の電源電流	V_{DD} = 22V、V_{SS} = –22V ロジック入力 = 0V、5V、または V_{DD}	25°C		2	9	μA
			-40℃ ～ +85℃			18	μA
			-40℃ ～ +125℃			24	μA

(1) V_S が正の場合、V_D は負の値になり、その逆も同様です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧になり、その逆も同様です。

Copyright © 2026 Texas Instruments Incorporated

6.9 ±20V 両電源：スイッチング特性

V_{DD} = +20V ± 10%、V_{SS} = –20V ± 10%、GND = 0V (特に記述のない限り)
V_{DD} = +20V、V_{SS} = –20V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{TRAN}	制御入力からの遷移時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		115	208	ns
			-40℃ ～ +85℃			230	ns
			-40℃ ～ +125℃			248	ns
$t_{ON\ (EN)}$	イネーブルからのターンオン時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		115	205	ns
			-40℃ ～ +85℃			228	ns
			-40℃ ～ +125℃			248	ns
$t_{OFF\ (EN)}$	イネーブルからのターンオフ時間	V_S = 10V R_L = 300Ω、C_L = 35pF	25°C		148	270	ns
			-40℃ ～ +85℃			285	ns
			-40℃ ～ +125℃			290	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	V_S = 10V、 R_L = 300Ω、C_L = 35pF	25°C		50		ns
			-40℃ ～ +85℃	1			ns
			-40℃ ～ +125℃	1			ns
$t_{ON\ (VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = 1µs R_L = 300Ω、C_L = 35pF	25°C		0.15		ms
			-40℃ ～ +85℃		0.16		ms
			-40℃ ～ +125℃		0.16		ms
t_{PD}	伝搬遅延	R_L = 50Ω、C_L = 5pF	25°C		1.8		ns
Q_{INJ}	電荷注入	V_S = 0V、C_L = 100pF	25°C		2		pC
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 100kHz	25°C		-82		dB
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-62		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 100kHz	25°C		-85		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-65		dB
BW	-3dB 帯域幅	R_L = 50Ω、C_L = 5pF V_S = 0V	25°C		30		MHz
I_L	挿入損失	R_L = 50Ω、C_L = 5pF V_S = 0V、f = 1MHz	25°C		-0.3		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で V_{PP} = 0.62V R_L = 50Ω、C_L = 5pF、 f = 1MHz	25°C		-72		dB
THD+N	全高調波歪 + ノイズ	V_{PP} = 20V、V_{BIAS} = 0V R_L = 10kΩ、C_L = 5pF、 f = 20Hz ～ 20kHz	25°C		0.0003		%
$C_{S(OFF)}$	ソース オフ容量	V_S = 0V、f = 1MHz	25°C		14		pF
$C_{D(OFF)}$	ドレイン オフ容量	V_S = 0V、f = 1MHz	25°C		130		pF
$C_{S(ON)}$、 $C_{D(ON)}$	オン容量	V_S = 0V、f = 1MHz	25°C		180		pF

Copyright © 2026 Texas Instruments Incorporated

6.10 44V 単電源：電気的特性

V_{DD} = +44V、V_{SS} = 0V、GND = 0V (特に記述のない限り)
V_{DD} = +44V、V_{SS} = 0V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = 0V～40V I_D = –10mA	25°C		3.5	5.5	Ω
			-40℃ ～ +85℃			7	Ω
			-40℃ ～ +125℃			8.4	Ω
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = 0V～40V I_D = –10mA	25°C		0.2	0.7	Ω
			-40℃ ～ +85℃			0.8	Ω
			-40℃ ～ +125℃			0.9	Ω
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = 0V～40V I_D = –10mA	25°C		0.4	1.85	Ω
			-40℃ ～ +85℃			2.3	Ω
			-40℃ ～ +125℃			2.8	Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 22V、I_S = –10mA	-40℃ ～ +125℃		0.015		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 44V、V_{SS} = 0V スイッチ状態はオフ V_S = 40V/1V V_D = 1V/40V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 44V、V_{SS} = 0V スイッチ状態はオフ V_S = 40V/1V V_D = 1V/40V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 44V、V_{SS} = 0V スイッチ状態はオン V_S = V_D = 40V または 1V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
ロジック入力 (EN、A0、A1、A2)							
V_{IH}	ロジック電圧 High		-40℃ ～ +125℃	1.3		44	V
V_{IL}	ロジック電圧 Low		-40℃ ～ +125℃	0		0.8	V
I_{IH}	入力リーク電流		-40℃ ～ +125℃		0.4	2	μA
I_{IL}	入力リーク電流		-40℃ ～ +125℃	-0.1	-0.005		μA
C_{IN}	ロジック入力容量		-40℃ ～ +125℃		3.5		pF
電源							
I_{DD}	V_{DD} の電源電流	V_{DD} = 44V、V_{SS} = 0V ロジック入力 = 0V、5V、または V_{DD}	25°C		55	85	μA
			-40℃ ～ +85℃			95	μA
			-40℃ ～ +125℃			110	μA

(1) V_S が正の場合、V_D は負、または V_S が負の場合、V_D は正です。
(2) V_S が電圧電位にある場合、V_D は浮動、または V_D が電圧電位にある場合、V_S は浮動です。

Copyright © 2026 Texas Instruments Incorporated

6.11 44V 単電源：スイッチング特性

V_{DD} = +44V、V_{SS} = 0V、GND = 0V (特に記述のない限り)
V_{DD} = +44V、V_{SS} = 0V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{TRAN}	制御入力からの遷移時間	V_S = 18V R_L = 300Ω、C_L = 35pF	25°C		110	205	ns
			-40℃ ～ +85℃			226	ns
			-40℃ ～ +125℃			245	ns
$t_{ON\ (EN)}$	イネーブルからのターンオン時間	V_S = 18V R_L = 300Ω、C_L = 35pF	25°C		120	205	ns
			-40℃ ～ +85℃			225	ns
			-40℃ ～ +125℃			245	ns
$t_{OFF\ (EN)}$	イネーブルからのターンオフ時間	V_S = 18V R_L = 300Ω、C_L = 35pF	25°C		280	300	ns
			-40℃ ～ +85℃			310	ns
			-40℃ ～ +125℃			320	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	V_S = 18V、 R_L = 300Ω、C_L = 35pF	25°C		40		ns
			-40℃ ～ +85℃	1			ns
			-40℃ ～ +125℃	1			ns
$t_{ON\ (VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = 1µs R_L = 300Ω、C_L = 35pF	25°C		0.12		ms
			-40℃ ～ +85℃		0.13		ms
			-40℃ ～ +125℃		0.13		ms
t_{PD}	伝搬遅延	R_L = 50Ω、C_L = 5pF	25°C		2.5		ns
Q_{INJ}	電荷注入	V_S = 22V、C_L = 100pF	25°C		-5		pC
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 100kHz	25°C		-82		dB
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-62		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 100kHz	25°C		-85		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-85		dB
BW	-3dB 帯域幅	R_L = 50Ω、C_L = 5pF V_S = 6V	25°C		30		MHz
I_L	挿入損失	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-0.35		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で V_{PP} = 0.62V R_L = 50Ω、C_L = 5pF、 f = 1MHz	25°C		-70		dB
THD+N	全高調波歪 + ノイズ	V_{PP} = 22V、V_{BIAS} = 22V R_L = 10kΩ、C_L = 5pF、 f = 20Hz ～ 20kHz	25°C		0.0002		%
$C_{S(OFF)}$	ソース オフ容量	V_S = 22V、f = 1MHz	25°C		15		pF
$C_{D(OFF)}$	ドレイン オフ容量	V_S = 22V、f = 1MHz	25°C		135		pF
$C_{S(ON)}$、 $C_{D(ON)}$	オン容量	V_S = 22V、f = 1MHz	25°C		185		pF

Copyright © 2026 Texas Instruments Incorporated

6.12 12V 単電源：電気的特性

V_{DD} = +12V ± 10%、V_{SS} = 0V、GND = 0V (特に記述のない限り)
V_{DD} = +12V、V_{SS} = 0V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = 0V～10V I_D = –10mA	25°C		7	11.8	Ω
			-40℃ ～ +85℃			14.2	Ω
			-40℃ ～ +125℃			16.5	Ω
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = 0V～10V I_D = –10mA	25°C		0.2	0.7	Ω
			-40℃ ～ +85℃			0.8	Ω
			-40℃ ～ +125℃			0.9	Ω
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = 0V～10V I_S = –10mA	25°C		1.7	3.4	Ω
			-40℃ ～ +85℃			3.8	Ω
			-40℃ ～ +125℃			4.6	Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 6V、I_S = –10mA	-40℃ ～ +125℃		0.03		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 13.2V、V_{SS} = 0V スイッチ状態はオフ V_S = 10V/1V V_D = 1V/10V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 13.2V、V_{SS} = 0V スイッチ状態はオフ V_S = 10V/1V V_D = 1V/10V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 13.2V、V_{SS} = 0V スイッチ状態はオン V_S = V_D = 10V または 1V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	μA
			-40℃ ～ +125℃	-1		1	μA
ロジック入力 (EN、A0、A1、A2)							
V_{IH}	ロジック電圧 High		-40℃ ～ +125℃	1.3		44	V
V_{IL}	ロジック電圧 Low		-40℃ ～ +125℃	0		0.8	V
I_{IH}	入力リーク電流		-40℃ ～ +125℃		0.4	2	μA
I_{IL}	入力リーク電流		-40℃ ～ +125℃	-0.1	-0.005		μA
C_{IN}	ロジック入力容量		-40℃ ～ +125℃		3.5		pF
電源							
I_{DD}	V_{DD} の電源電流	V_{DD} = 13.2V、V_{SS} = 0V ロジック入力 = 0V、5V、または V_{DD}	25°C		30	48	μA
			-40℃ ～ +85℃			54	μA
			-40℃ ～ +125℃			65	μA

(1) V_S が正の場合、V_D は負、または V_S が負の場合、V_D は正です。
(2) V_S が電圧電位にある場合、V_D は浮動、または V_D が電圧電位にある場合、V_S は浮動です。

Copyright © 2026 Texas Instruments Incorporated

6.13 12V 単電源：スイッチング特性

V_{DD} = +12V ± 10%、V_{SS} = 0V、GND = 0V (特に記述のない限り)
V_{DD} = +12V、V_{SS} = 0V、T_A = 25℃での標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{TRAN}	制御入力からの遷移時間	V_S = 8V R_L = 300Ω、C_L = 35pF	25°C		180	210	ns
			-40℃ ～ +85℃			245	ns
			-40℃ ～ +125℃			276	ns
$t_{ON\ (EN)}$	イネーブルからのターンオン時間	V_S = 8V R_L = 300Ω、C_L = 35pF	25°C		115	202	ns
			-40℃ ～ +85℃			235	ns
			-40℃ ～ +125℃			265	ns
$t_{OFF\ (EN)}$	イネーブルからのターンオフ時間	V_S = 8V R_L = 300Ω、C_L = 35pF	25°C		290	318	ns
			-40℃ ～ +85℃			350	ns
			-40℃ ～ +125℃			370	ns
t_{BBM}	ブレイク ビフォー メイクの時間遅延	V_S = 8V、 R_L = 300Ω、C_L = 35pF	25°C		50		ns
			-40℃ ～ +85℃	1			ns
			-40℃ ～ +125℃	1			ns
$t_{ON\ (VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} 立ち上がり時間 = 1µs R_L = 300Ω、C_L = 35pF	25°C		0.16		ms
			-40℃ ～ +85℃		0.17	1	ms
			-40℃ ～ +125℃		0.17	1	ms
t_{PD}	伝搬遅延	R_L = 50Ω、C_L = 5pF	25°C		2.5		ns
Q_{INJ}	電荷注入	V_S = 6V、C_L = 100pF	25°C		2		pC
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 100kHz	25°C		-82		dB
O_{ISO}	オフ絶縁	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-62		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 100kHz	25°C		-85		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-65		dB
BW	-3dB 帯域幅	R_L = 50Ω、C_L = 5pF V_S = 6V	25°C		28		MHz
I_L	挿入損失	R_L = 50Ω、C_L = 5pF V_S = 6V、f = 1MHz	25°C		-0.6		dB
ACPSRR	AC 電源除去比	V_{DD} および V_{SS} で V_{PP} = 0.62V R_L = 50Ω、C_L = 5pF、 f = 1MHz	25°C		-74		dB
THD+N	全高調波歪 + ノイズ	V_{PP} = 6V、V_{BIAS} = 6V R_L = 10kΩ、C_L = 5pF、 f = 20Hz ～ 20kHz	25°C		0.0007		%
$C_{S(OFF)}$	ソース オフ容量	V_S = 6V、f = 1MHz	25°C		17		pF
$C_{D(OFF)}$	ドレイン オフ容量	V_S = 6V、f = 1MHz	25°C		155		pF
$C_{S(ON)}$、 $C_{D(ON)}$	オン容量	V_S = 6V、f = 1MHz	25°C		200		pF

Copyright © 2026 Texas Instruments Incorporated

6.14 代表的特性

T_A = 25°C (特に記述のない限り)

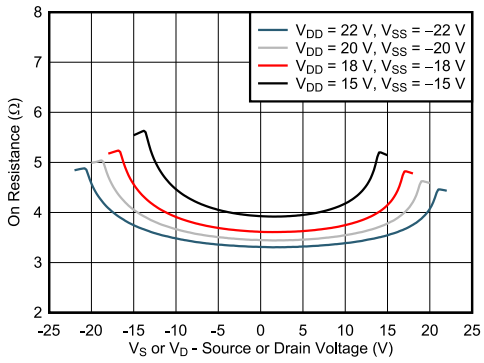


図 6-1. オン抵抗とソースまたはドレイン電圧との関係 – デュアル電源

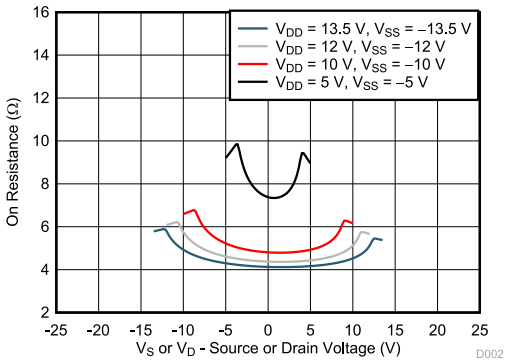


図 6-2. オン抵抗とソースまたはドレイン電圧との関係 – デュアル電源

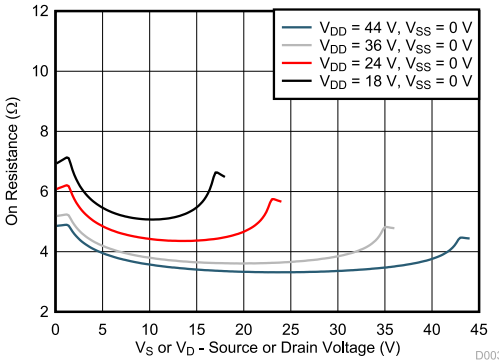


図 6-3. オン抵抗とソースまたはドレイン電圧との関係 – 単一電源

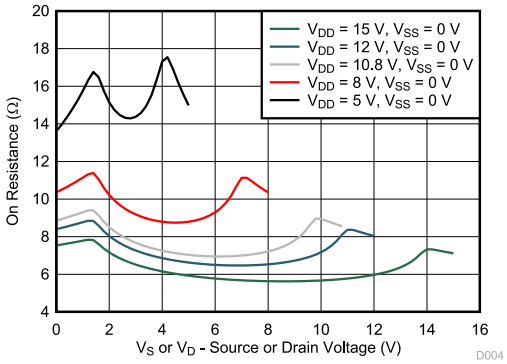
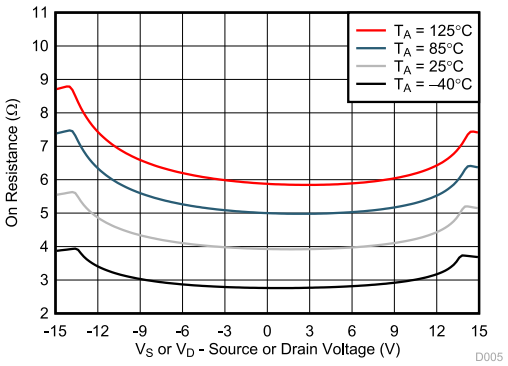
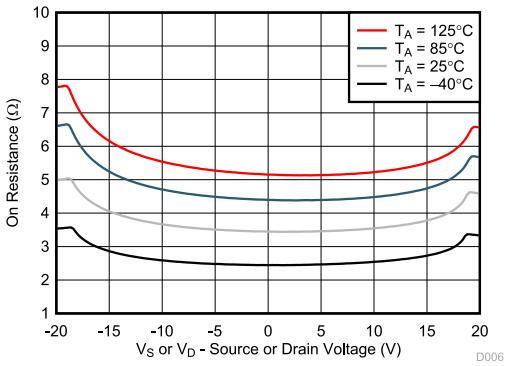


図 6-4. オン抵抗とソースまたはドレイン電圧との関係 – 単一電源



V_{DD} = 15V、V_{SS} = -15V

図 6-5. オン抵抗と温度との関係



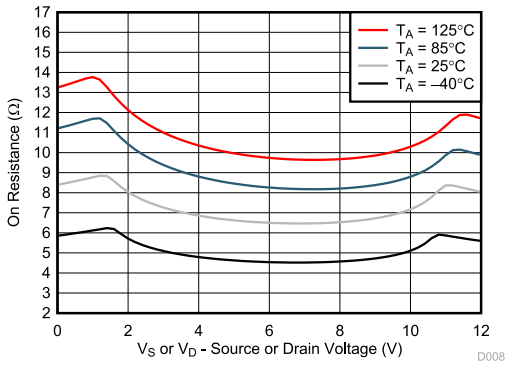
V_{DD} = 20V、V_{SS} = -20V

図 6-6. オン抵抗と温度との関係

Copyright © 2026 Texas Instruments Incorporated

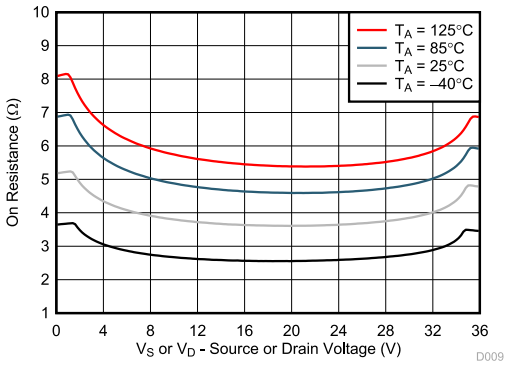
6.14 代表的特性 (続き)

T_A = 25°C (特に記述のない限り)



V_{DD} = 12V、V_{SS} = 0V

図 6-7. オン抵抗と温度との関係



V_{DD} = 36V、V_{SS} = 0V

図 6-8. オン抵抗と温度との関係

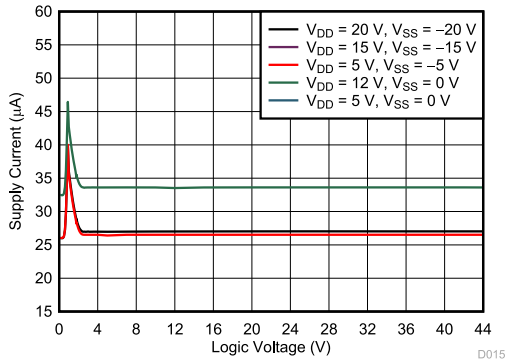


図 6-9. 電源電流とロジック電圧との関係

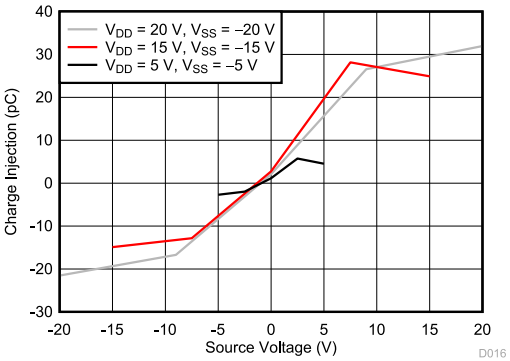


図 6-10. チャージ インジェクションとソース電圧との関係 – デュアル電源

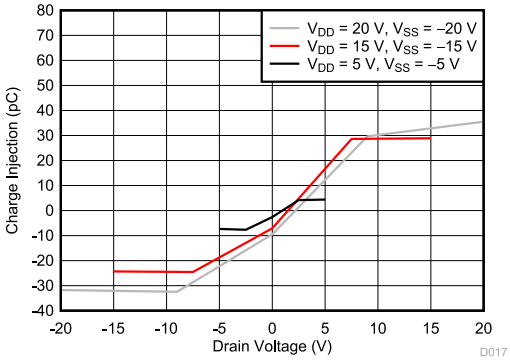


図 6-11. チャージ インジェクションとドレイン電圧との関係 – デュアル電源

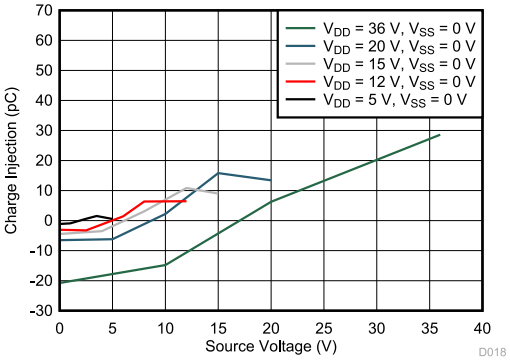


図 6-12. チャージ インジェクションとソース電圧との関係 – 単一電源

Copyright © 2026 Texas Instruments Incorporated

6.14 代表的特性 (続き)

T_A = 25℃ (特に記述のない限り)

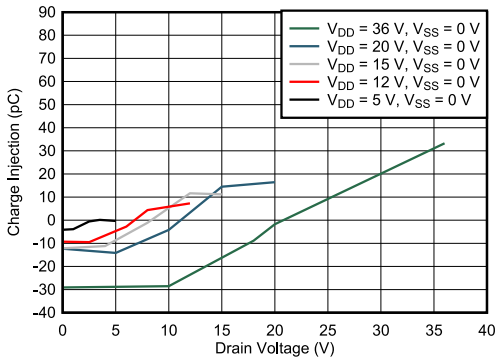


図 6-13. チャージ インジェクションとドレイン電圧との関係 – 単一電源

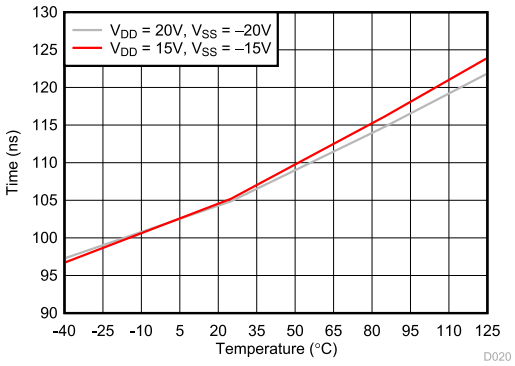


図 6-14. $T_{TRANSITION}$ と温度との関係

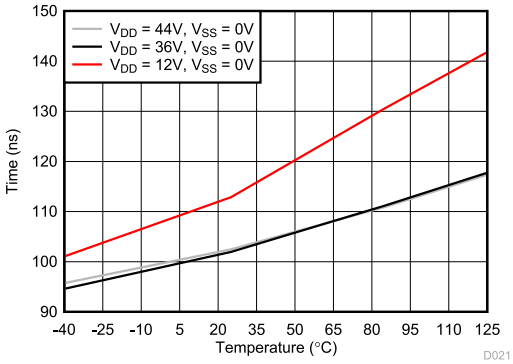
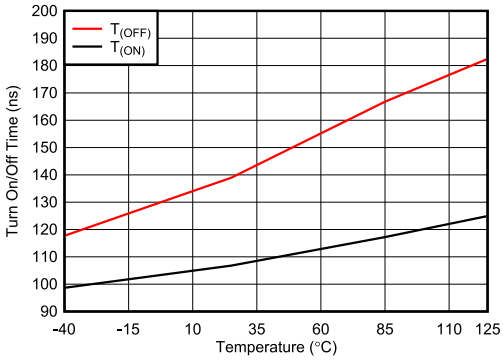
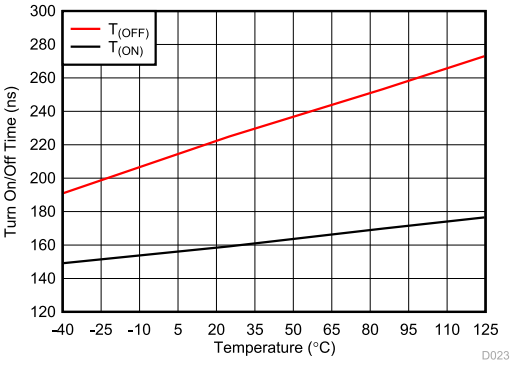


図 6-15. $T_{TRANSITION}$ と温度との関係



V_{DD} = 15V、V_{SS} = -15V

図 6-16. T_{ON} および T_{OFF} と温度との関係



V_{DD} = 44V、V_{SS} = 0V

図 6-17. T_{ON} および T_{OFF} と温度との関係

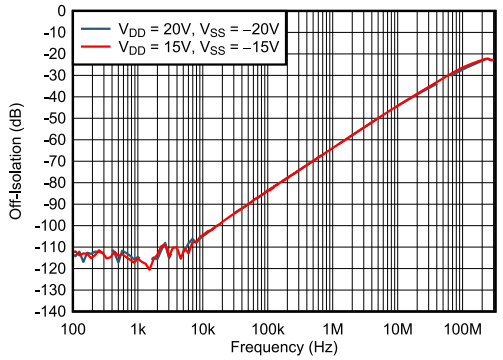


図 6-18. オフ絶縁と周波数との関係

6.14 代表的特性 (続き)

T_A = 25℃ (特に記述のない限り)

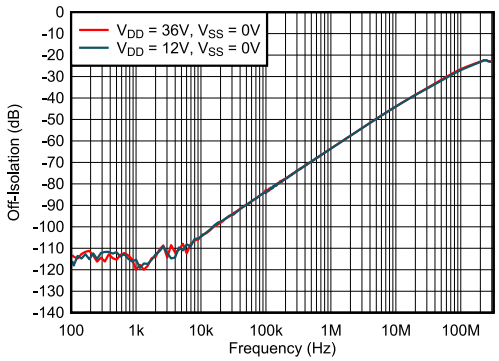
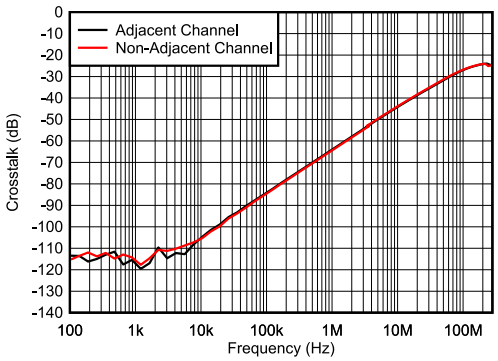


図 6-19. オフ絶縁と周波数との関係



V_{DD} = 15 V、V_{SS} = -15 V

図 6-20. クロストークと周波数との関係

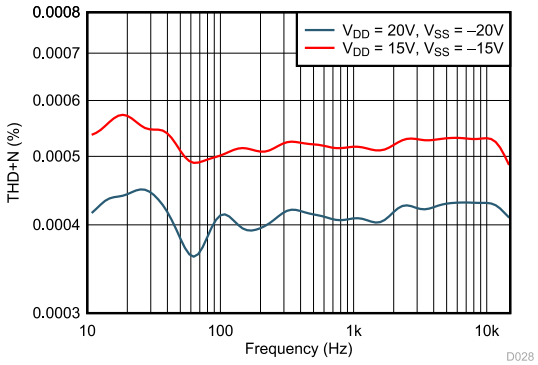


図 6-21. THD+N と周波数との関係 (デュアル電源)

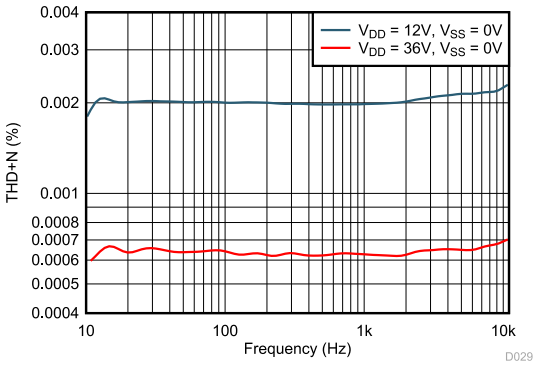
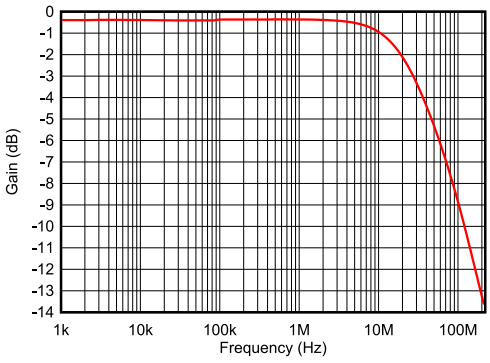
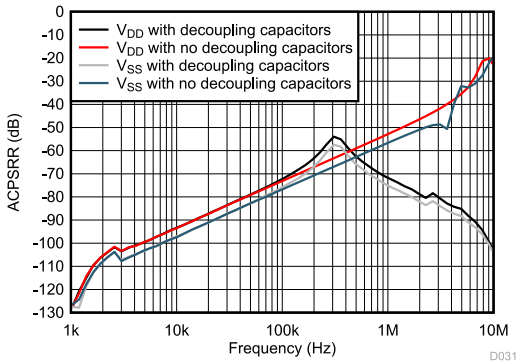


図 6-22. THD+N と周波数との関係 (単一電源)



V_{DD} = 15 V、V_{SS} = -15 V

図 6-23. オン応答と周波数との関係



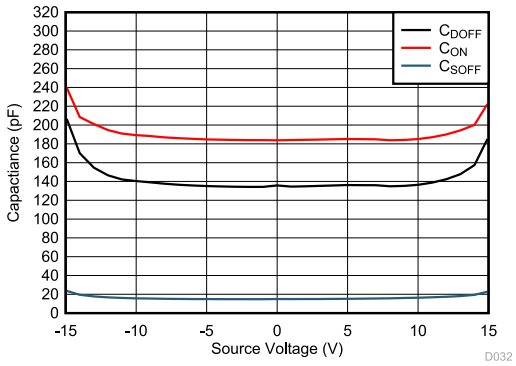
V_{DD} = +15V、V_{SS} = -15V

図 6-24. ACPSRR と周波数との関係

Copyright © 2026 Texas Instruments Incorporated

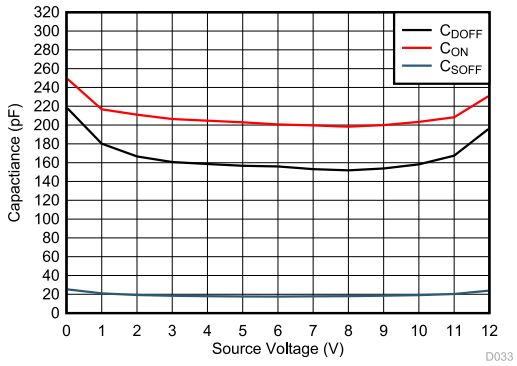
6.14 代表的特性 (続き)

T_A = 25℃ (特に記述のない限り)



V_{DD} = +15V、V_{SS} = -15V

図 6-25. 容量とソース電圧またはドレイン電圧との関係



V_{DD} = 12V、V_{SS} = 0V

図 6-26. 容量とソース電圧またはドレイン電圧との関係

Copyright © 2026 Texas Instruments Incorporated

7 パラメータ測定情報

7.1 オン抵抗

デバイスのオン抵抗は、デバイスのソース ピン (Sx) とドレイン ピン (D) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。図 7-1 に、R_{ON} の測定に使用する測定構成を示します。この構成を使用して電圧 (V) と電流 (I_{SD}) を測定し、R_{ON} は $R_{ON} = V / I_{SD}$ で計算します。

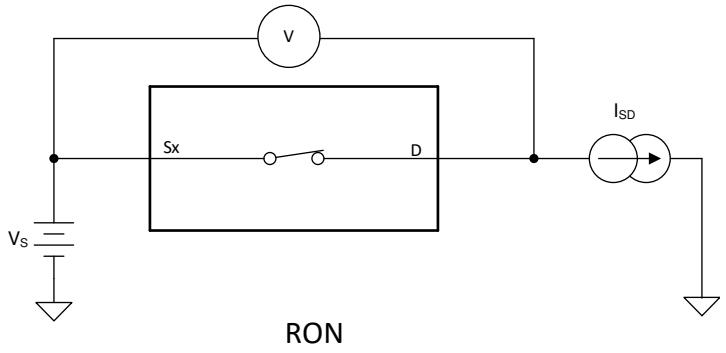


図 7-1. オン抵抗測定時の構成

7.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

- ソース側オフ リーク電流
- ドレイン側オフ リーク電流

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 7-2 に、これら 2 種類のオフ リーク電流の測定に使用する構成を示します。

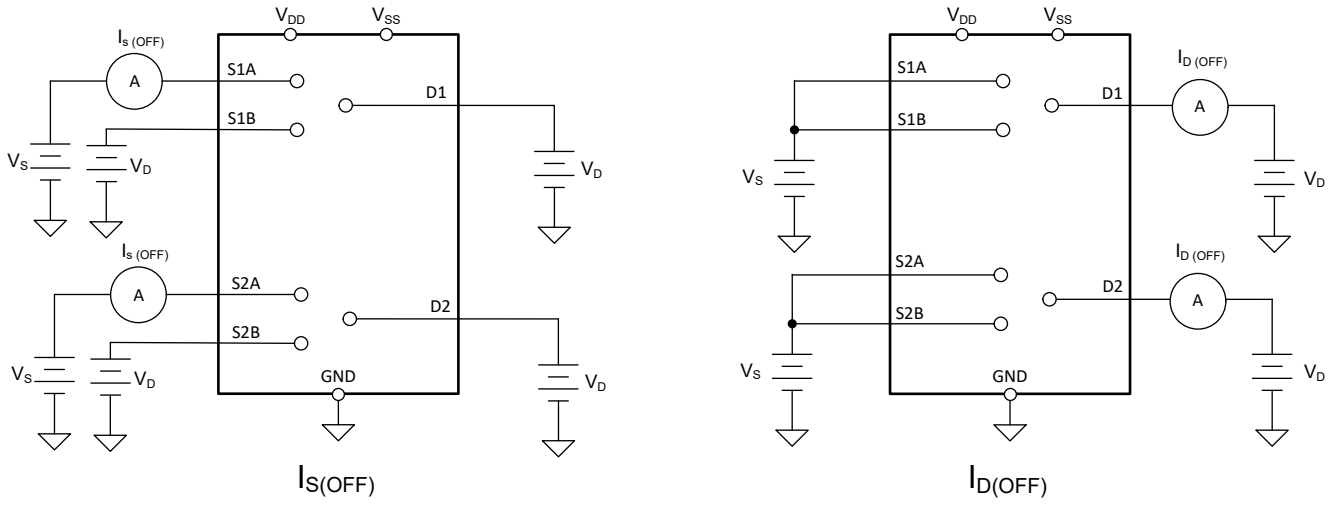


図 7-2. オフ リーク測定時の構成

Copyright © 2026 Texas Instruments Incorporated

7.3 オン リーク電流

ソース側オン リーク電流は、スイッチがオン状態にあるとき、ソース ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(ON)}$ を使用して示されます。

ドレイン側オン リーク電流は、スイッチがオン状態にあるとき、ドレイン ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(ON)}$ を使用して示されます。

測定中、ソース ピンまたはドレイン ピンはフローティング状態を維持します。図 7-3 に、オン リーク電流 ($I_{S(ON)}$ または $I_{D(ON)}$) の測定に使用される回路を示します。

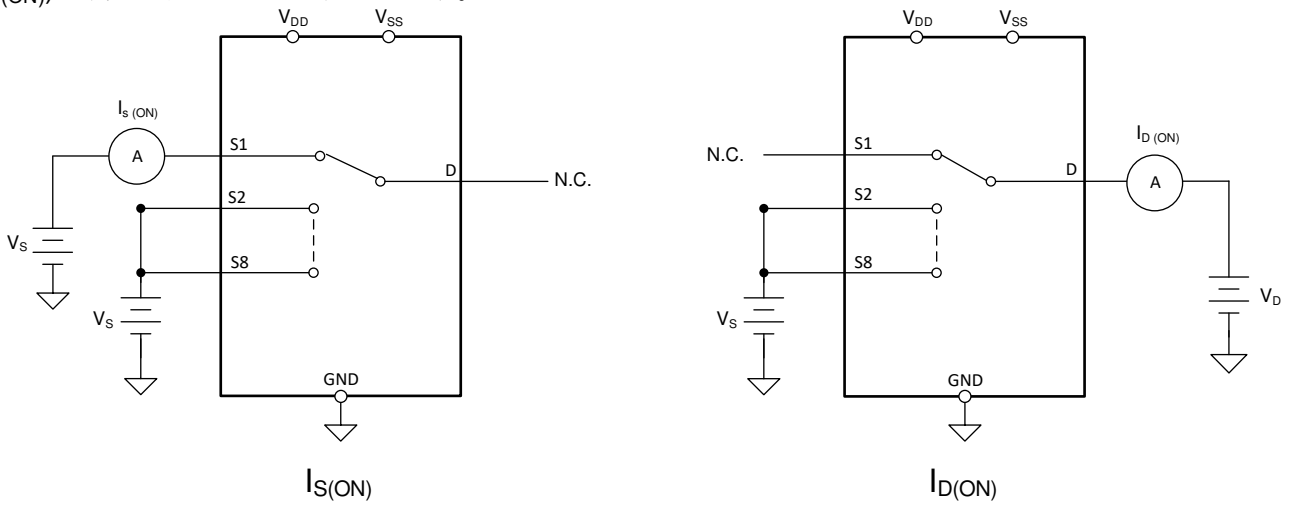


図 7-3. オン リーク測定時の構成

7.4 遷移時間

遷移時間は、制御信号がロジック スレッショルドを上回った、または下回った後に、デバイスの出力が 90% 上昇または降下するまでに要する時間として定義されます。デバイスのタイミングは、90% の遷移時間の測定値を使用します。システム レベルのタイミングは、負荷抵抗と負荷容量から追加される時定数を考慮できます。図 7-4 に、遷移時間 (記号 $t_{TRANSITION}$) の測定に使用する構成を示します。

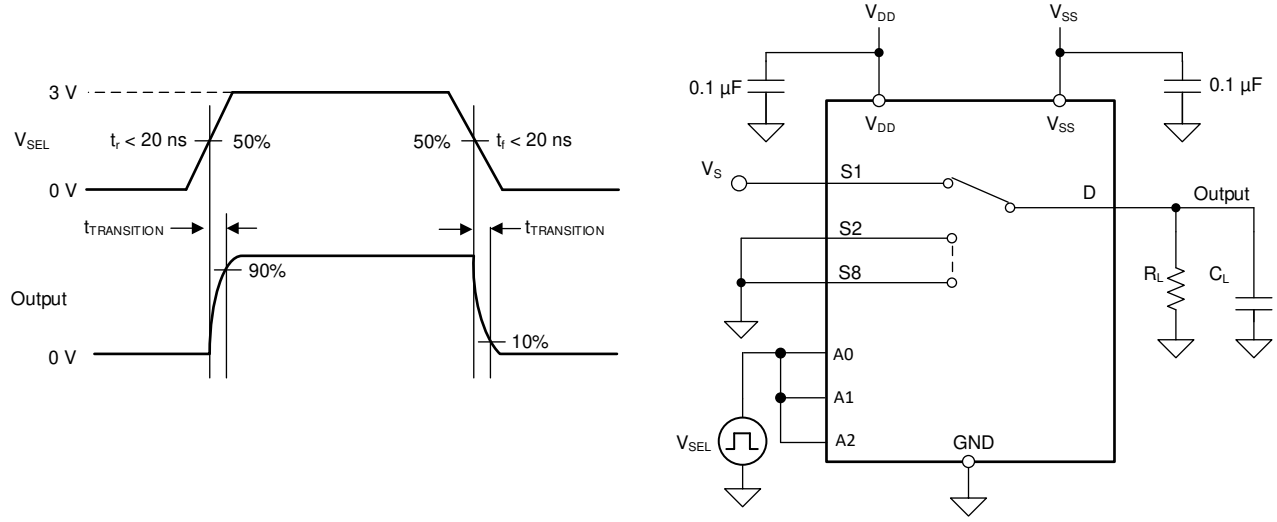


図 7-4. 遷移時間測定時の構成

7.5 $t_{ON(EN)}$ および $t_{OFF(EN)}$

ターンオン時間は、イネーブル信号がロジック スレッショルドを超えた後、デバイスの出力信号が 90% に上昇するまでの所要時間として定義されます。90% の測定値を使用して、デバイスのタイミングを提供します。システム レベルのタイミングは、負荷抵抗と負荷容量から追加される時定数を考慮できます。図 7-5 に、ターンオン時間 (記号 $t_{ON(EN)}$) の測定に使用されるセットアップを示します。

ターンオフ時間は、イネーブル信号がロジック スレッショルドを下回った後、デバイスの出力信号が 10% に低下するまでの所要時間として定義されます。10% の測定値を使用して、デバイスのタイミングを提供します。システム レベルのタイミングは、負荷抵抗と負荷容量から追加される時定数を考慮できます。図 7-5 に、ターンオフ時間 (記号 $t_{OFF(EN)}$) の測定に使用されるセットアップを示します。

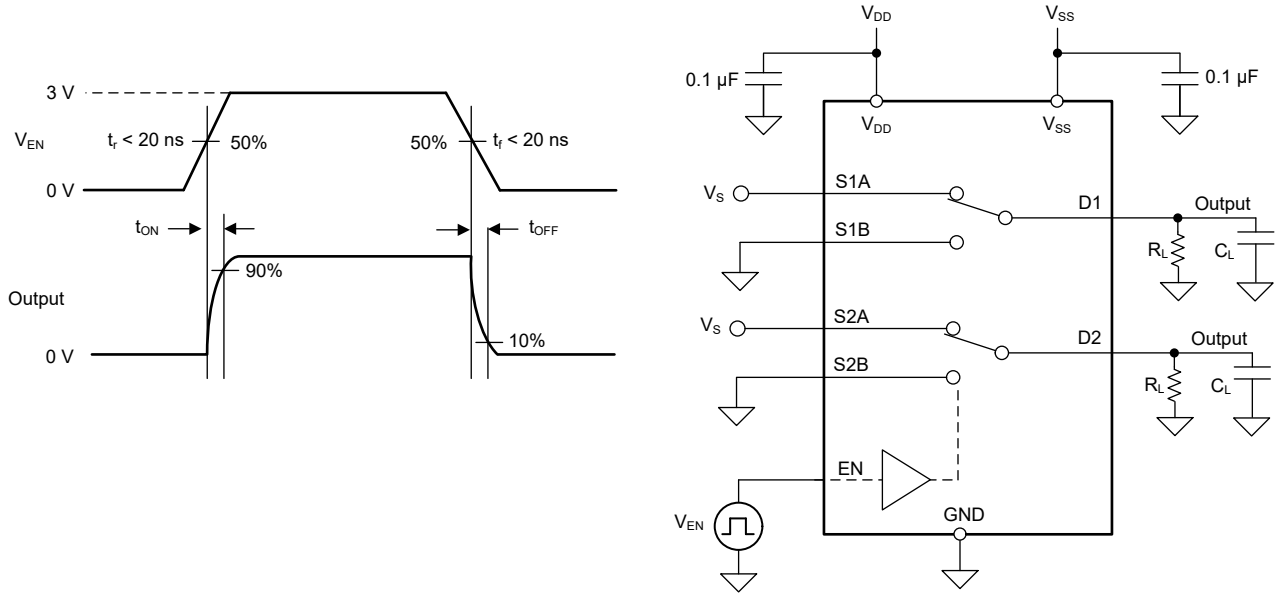


図 7-5. ターンオンおよびターンオフ時間の測定に使用する構成

7.6 ブレイク ビフォー メイク

ブレイク ビフォー メイク遅延は、デバイスのスイッチング時に 2 つの入力が接続されることを防止する安全機能です。出力は、次のオン状態スイッチと接続する前に、まずオン状態スイッチから切断されます。この *ブレイク (切断)* と *メイク (接続)* の間の時間遅延を、ブレイク ビフォー メイク遅延と呼んでいます。図 7-6 に、ブレイク ビフォー メイク遅延 (記号 $t_{OPEN(BBM)}$) の測定に使用する構成を示します。

Copyright © 2026 Texas Instruments Incorporated

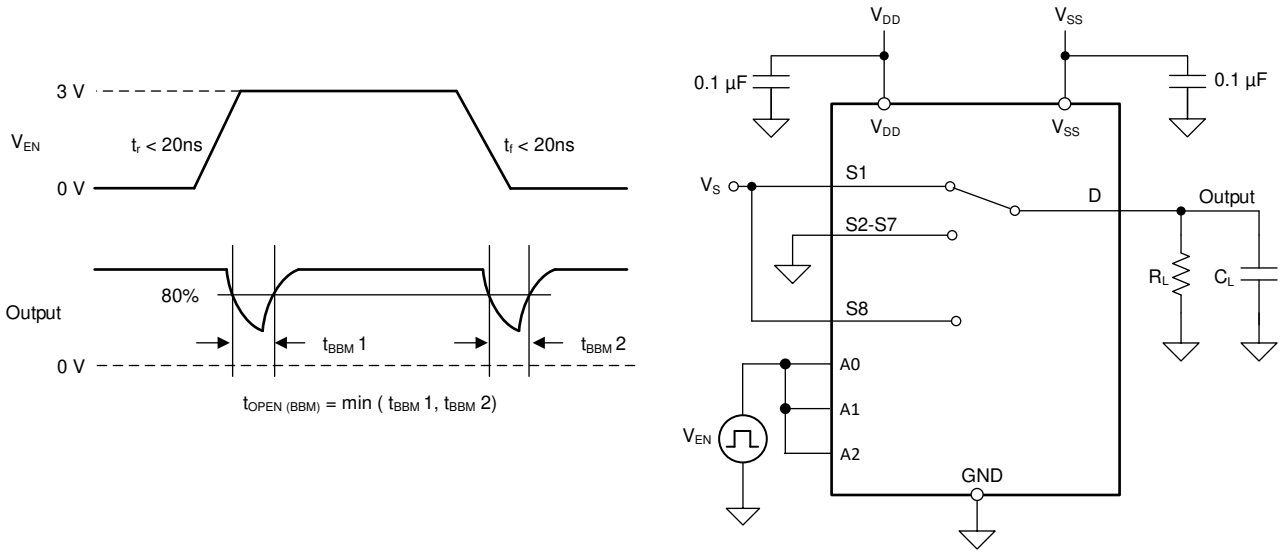


図 7-6. ブレイク ビフォー メイク遅延測定時の構成

7.7 $t_{ON\ (VDD)}$ 時間

$t_{ON\ (VDD)}$ 時間は、電源が電源スレッショルドを超えた後、デバイスの出力信号が 90% に上昇するまでの所要時間として定義されます。90% の測定値を使用して、システムでデバイスがオンになるタイミングを提供します。図 7-7 に、ターンオン時間 (記号 $t_{ON\ (VDD)}$) の測定に使用する構成を示します)。

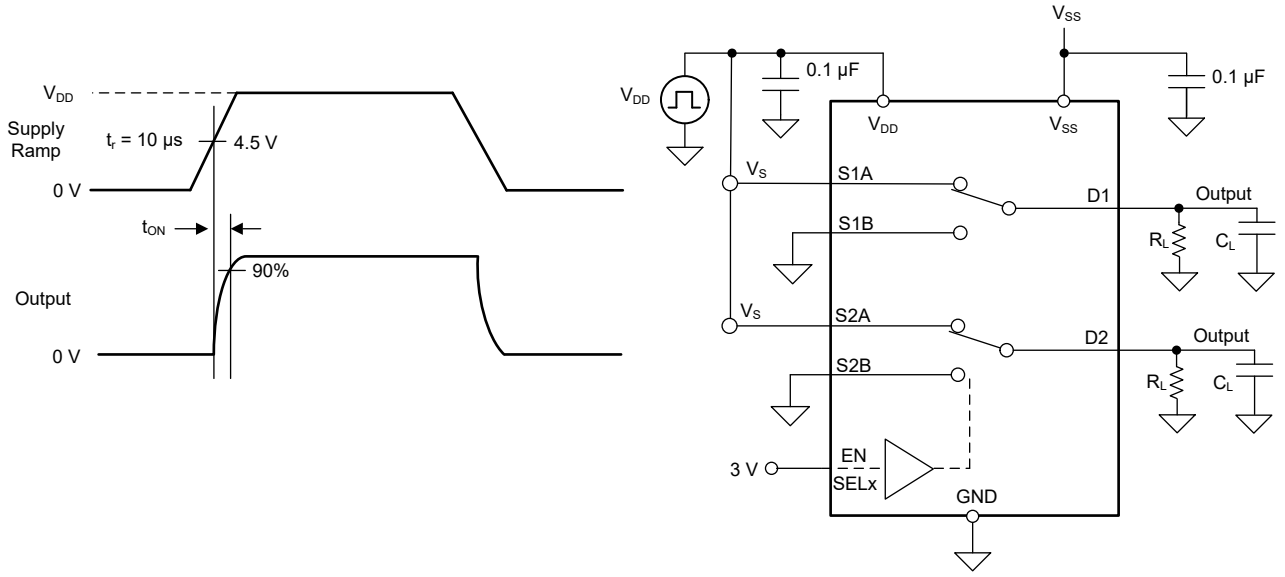


図 7-7. $t_{ON\ (VDD)}$ 時間の測定に使用する構成

7.8 伝搬遅延

伝搬遅延は、入力信号が 50% のスレッショルドを上回った、または下回った後に、デバイスの出力が 50% に上昇または降下するまでに要する時間として定義されます。図 7-8 に、伝搬遅延 (記号 t_{PD}) の測定に使用する構成を示します。

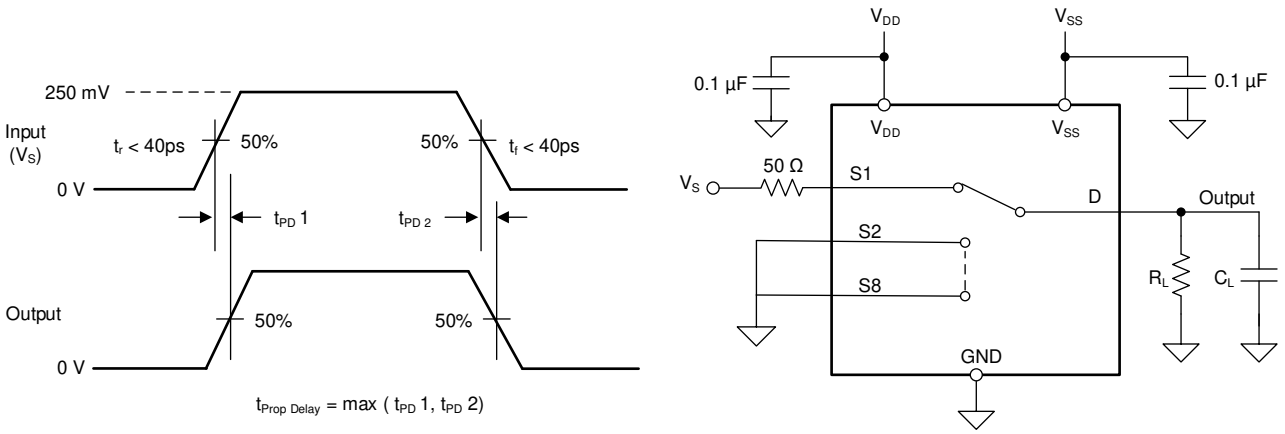


図 7-8. 伝搬遅延測定時の構成

Copyright © 2026 Texas Instruments Incorporated

7.9 チャージ インジェクション

MUX708-Q1 は送信ゲート トポロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量をチャージ インジェクションと呼び、Q_{INJ} という記号で表します。図 7-9 に、ソース (Sx) からドレイン (D) に向けた電荷注入の測定に使用する構成を示します。

MUX708-Q1 は伝送ゲート トポロジを採用しています。NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量をチャージ インジェクションと呼び、Q_{INJ} という記号で表します。図 7-9 に、ソース (Sx) からドレイン (D) に向けた電荷注入の測定に使用する構成を示します。

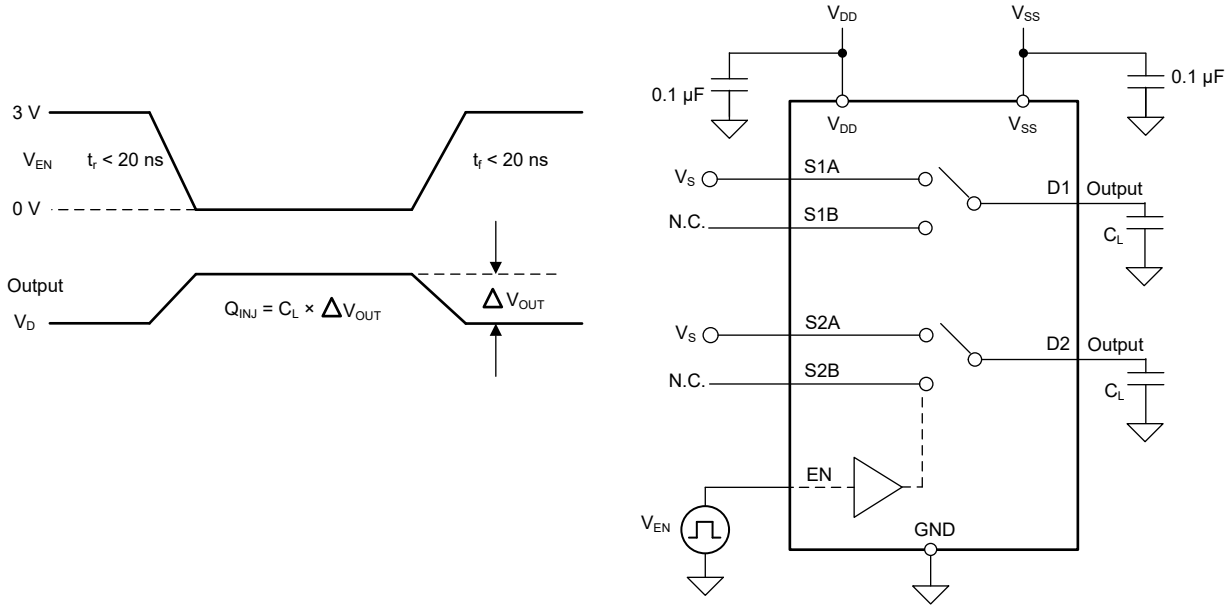
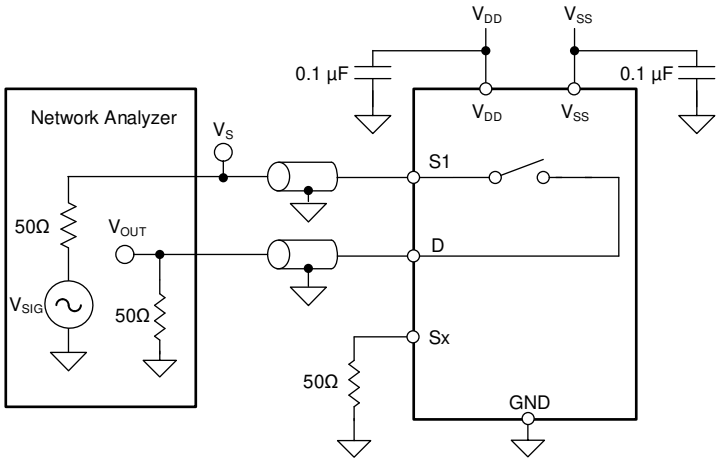


図 7-9. 電荷注入測定時の設定

7.10 オフ アイソレーション

オフ絶縁は、オフチャネルのソース ピン (Sx) に信号が印加された場合に、そのデバイスのドレイン ピン (D) に現れる信号の比率として定義されます。図 7-10 に、オフ絶縁の測定を行う際の設定と、オフ絶縁の計算に使用する式を示します。



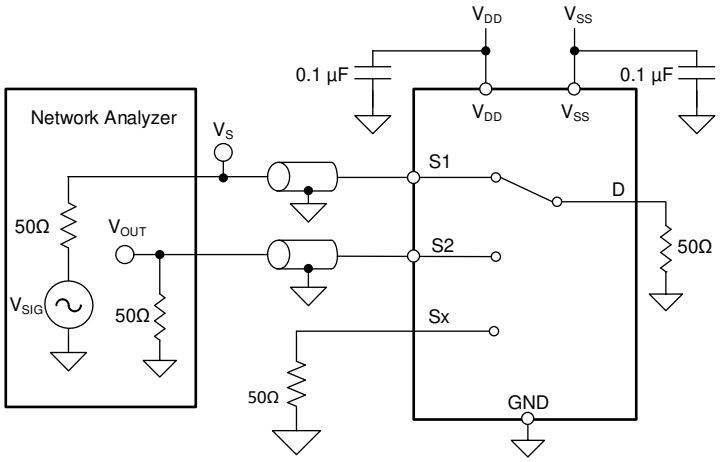
$$Off\ Isolation = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-10. オフ絶縁測定時の設定

Copyright © 2026 Texas Instruments Incorporated

7.11 クロストーク

クロストークは、オンチャネルのソース ピン (Sx) に信号が印加された場合に、他のチャネルのドレイン ピン (D) に現れる信号の比率として定義されます。図 7-11 に、クロストークの測定を行う際のセットアップと、クロストークの計算に使用する式を示します。

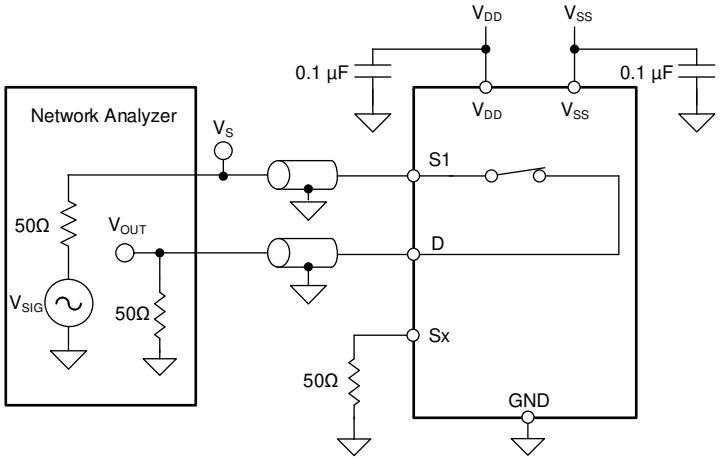


$$Crosstalk = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-11. クロストーク測定時の設定

7.12 帯域幅

帯域幅は、入力をオンチャネルのソース ピン (Sx) に印加したときに、デバイスのドレイン ピン (D) で測定される出力の減衰量が、3dB 未満である周波数の範囲として定義されます。図 7-12 に、帯域幅を測定する際の設定を示します。



$$Bandwidth = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-12. 帯域幅測定時の設定

7.13 THD + ノイズ

信号の全高調波歪み (THD) は、マルチプレクサの出力において、すべての高調波成分の電力の合計と基本周波数の電力の比として定義される、高調波歪みを測定した値です。デバイスのオン抵抗は入力信号の振幅によって変化し、ドレイン ピンを低インピーダンスの負荷に接続することで、歪み発生の原因となります。全高調波歪み + ノイズは、THD+N と表されます。

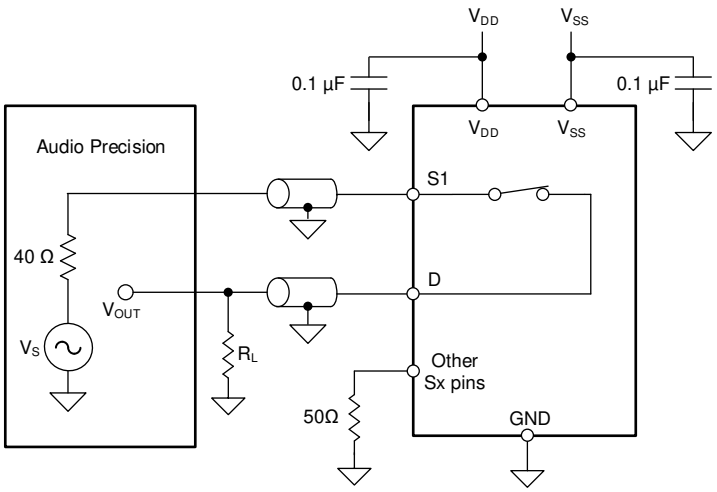


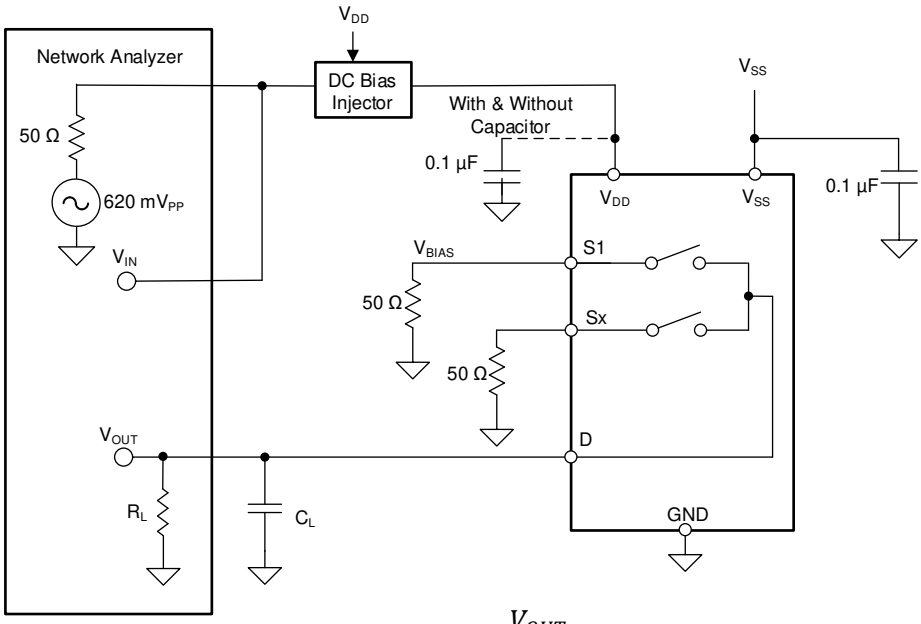
図 7-13. THD 測定のセットアップ

7.14 電源電圧変動除去比 (PSRR)

電源電圧ピンに現れるノイズ信号やスプリアス信号が、スイッチの出力に対し結合されることを防止するデバイスの能力を測定したものが PSRR です。測定対象のデバイスの DC 電源電圧は、620mVPP の正弦波によって変調されます。出力信号の振幅と変調信号の振幅との比率が ACPSRR です。比率が高い場合は、電源レールの変動に対する耐性が高いことを示します。

以下の ACPSRR 測定セットアップは、デカップリング コンデンサが電源ピンの高周波ノイズをどのように低減するかを示しています。これにより電源が安定し、可能な限り多くの電源ノイズを速やかにフィルタできます。

Copyright © 2026 Texas Instruments Incorporated



$$PSRR = 20 \times Log \frac{V_{OUT}}{V_{IN}}$$

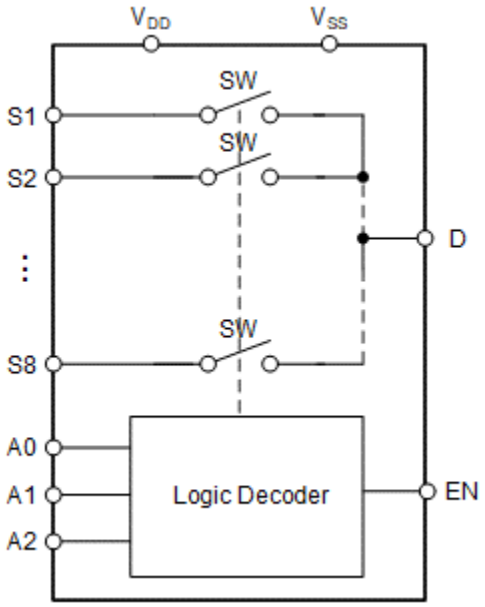
図 7-14. ACPSRR 測定のセットアップ

8 詳細説明

8.1 概要

MUX708-Q1 は、8:1、1 チャネルのマルチプレクサです。アドレス ラインとイネーブル ピンの状態に基づいて、各チャネルがオンまたはオフになります。

8.2 機能ブロック図



8.3 機能説明

8.3.1 双方向動作

MUX708-Q1 では、ソース (Sx) からドレイン (D)、またはドレイン (D) からソース (Sx) への導通も同等に良好です。各チャネルは両方向で非常に類似した特性を持ち、アナログ信号とデジタル信号の両方をサポートします。

8.3.2 レール ツー レール動作

MUX708-Q1 の有効な信号路の入出力電圧は、V_{SS} から V_{DD} の範囲です。

8.3.3 1.8V ロジック互換入力

MUX708-Q1 は、すべてのロジック制御入力で 1.8V ロジック互換の制御に対応しています。1.8V のロジック レベル入力によって、このデバイスはより低いロジック I/O レールを持つプロセッサとインターフェイスできるので、外部変換器は不要となり、スペースと BOM コストの両方を削減できます。1.8V ロジックの実装の詳細については、『1.8V ロジックのマルチプレクサとスイッチを使用した設計の簡素化』を参照してください。

8.3.4 ロジック ピン内蔵のプルダウン抵抗

MUX708-Q1 は、内部に GND への弱いプルダウン抵抗を備えており、ロジック ピンがフローティングの状態にならないようにしています。このプルダウン抵抗の値は約 4MΩ ですが、より高電圧では約 1uA にクランプされます。この機能は、最大 4 つの外部コンポーネントを統合し、システムのサイズとコストを節約します。

8.3.5 フェイルセーフ ロジック

MUX708-Q1 は、制御入力ピン (EN、Ax) でフェイルセーフ ロジックをサポートしているため、電源ピンの状態に関係なく、最大 44V での動作が可能です。この機能により、電源ピンよりも先に制御ピンに電圧が印加されるため、デバイスへの損傷の可能性が避けられます。フェイルセーフ ロジックにより、ロジック制御ピンの電源シーケンスが不要になり、システム

Copyright © 2026 Texas Instruments Incorporated

の複雑さが最小限に抑えられます。たとえば、フェイルセーフ ロジック機能を使用すると、V_{DD} および V_{SS} = 0V の間、MUX708-Q1 のロジック入力ピンを +44V まで上昇させることができます。ロジック制御入力は、電源オフ状態で最大 +44V の正のフォルトから保護されていますが、負の過電圧状態に対する保護は備えていません。

8.3.6 ラッチアップ フリー

ラッチアップとは、電源ピンとグランドの間に低インピーダンスのパスが作成される条件のことです。この条件はトリガ (電流注入または過電圧) によって発生しますが、アクティブ化されると、トリガが存在しなくなっても低インピーダンスのパスが維持されます。この低インピーダンスのパスは、過剰な電流レベルが原因で、システムの不具合や致命的な損傷を引き起こす可能性があります。ラッチアップ状態では通常、低インピーダンスのパスを除去するためにパワー サイクルが必要です。

MUX708-Q1 は、シリコン オン インシュレータ (SOI) ベースのプロセスで構築されており、寄生構造が形成されないよう、各 CMOS スイッチの PMOS と NMOS トランジスタの間に酸化膜を追加します。酸化膜は絶縁トレンチとも呼ばれ、過電圧または電流注入によるラッチアップ イベントのトリガを防止します。このラッチアップ フリーという特長により、MUX708-Q1 は過酷な環境でも使用できます。ラッチアップ耐性の詳細については、『システムの信頼性向上に役立つラッチアップ耐性マルチプレクサの使用』を参照してください。

8.3.7 超低電荷注入

MUX708-Q1 には 図 8-1 に示す送信ゲート トポロジがあります。NMOS および PMOS に関連する浮遊容量の不整合が発生すると、スイッチを開閉するたびに出力レベルが変化します。

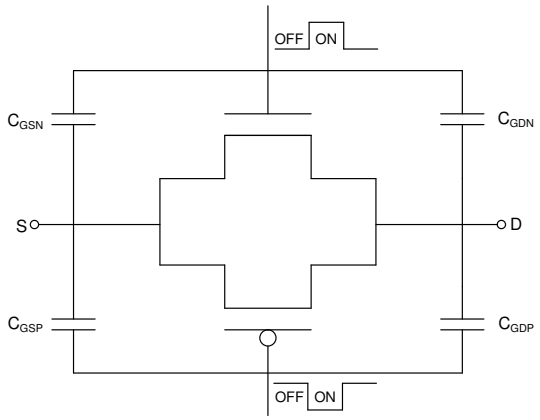


図 8-1. 伝送ゲート トポロジ

MUX708-Q1 には、ドレイン (D) へのチャージ インジェクションを低減するための専用アーキテクチャが搭載されています。敏感なアプリケーションでの電荷注入をさらに低減するために、ソース (Sx) に補償コンデンサ (Cp) を追加できます。これにより、スイッチ切り替え時の余分な電荷は、ドレイン (D) ではなくソース (Sx) の補償コンデンサに送られます。一般的な目安として、Cp はドレイン (D) の等価負荷容量の 20 倍以上である必要があります。図 8-2 に、ソース側のさまざまな補償コンデンサによる電荷注入の変動を示します。このプロットは、100pF の負荷容量を使用してキャプチャしたものです。

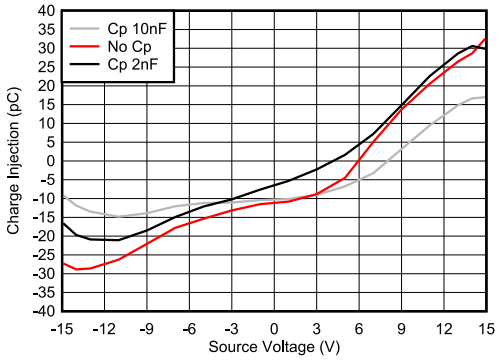


図 8-2. 電荷注入補償

Copyright © 2026 Texas Instruments Incorporated

8.4 デバイスの機能モード

MUX708-Q1 の EN ピンが High になると、Ax ピンの状態に従い、いずれかのスイッチが閉じます。同様に、MUX708-Q1 の EN ピンが High になると、アドレス ラインの状態に従い、2 つのスイッチが閉じます。EN ピンが Low になると、Ax ピンの状態に関係なく、すべてのスイッチが開いた状態になります。制御ピンの電圧は最大 44V です。

MUX708-Q1 の動作には、電源デカップリング コンデンサを除き、一切の外部コンポーネントが不要です。EN および Ax ピンは、4MΩ の内部プルダウン抵抗を備えています。『低速または浮動状態の CMOS 入力の影響』で記述されているように、デバイスでの余剰な電流消費を防止するために、未使用の場合、Ax および EN ピンは GND に接続する必要があります。また、未使用の信号路の入力 (Sx および D) は GND に接続する必要があります。

8.5 真理値表

表 8-1 に、MUX708-Q1 の真理値表を示します。

表 8-1. MUX708-Q1 の真理値表

EN	A2	A1	A0	ドレイン (D) ピンに接続される選択ソース
0	X(1)	X	X	すべてのソースがオフ (HI-Z)
1	0	0	0	S1
1	0	0	1	S2
1	0	1	0	S3
1	0	1	1	S4
1	1	0	0	S5
1	1	0	1	S6
1	1	1	0	S7
1	1	1	1	S8

(1) X は「任意」を意味します。

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

MUX708-Q1 は、車載用高電圧スイッチおよびマルチプレクサ ファミリの製品です。このデバイスは、デュアル電源 (±4.5V ～ ±22V)、単一電源 (4.5V ～ 44V)、または非対称電源 (V_{DD} = 12V、V_{SS} = –5V など) で動作でき、真のレール ツー レール入出力を実現します。MUX708-Q1 は、低 R_{ON}、低オン / オフ リーク電流、超低チャージ インジェクション性能を備えています。これらの特長により、MUX708-Q1 は、高電圧の車載アプリケーションに適した、堅牢で高性能なアナログ マルチプレクサとなっています。

Copyright © 2026 Texas Instruments Incorporated

9.2 代表的なアプリケーション

の性能を活用する一例として、複数の入力センサに対応する多重化データ アクイジション フロント エンドの実装が挙げられます。プログラマブル ロジック コントローラ (PLC) のアナログ入力モジュール、データ アクイジション (DAQ)、半導体テスト システムなどのアプリケーションでは、一般的に、複数の信号を単一の ADC チャネルに入力して監視する必要があります。こうした複数の入力は、監視対象となる異なるシステム電圧、または温度や湿度などの環境センサから供給される場合があります。図 9-1 では、多重化を利用して、複数の入力を単一の ADC で監視する簡素化された例を示しています

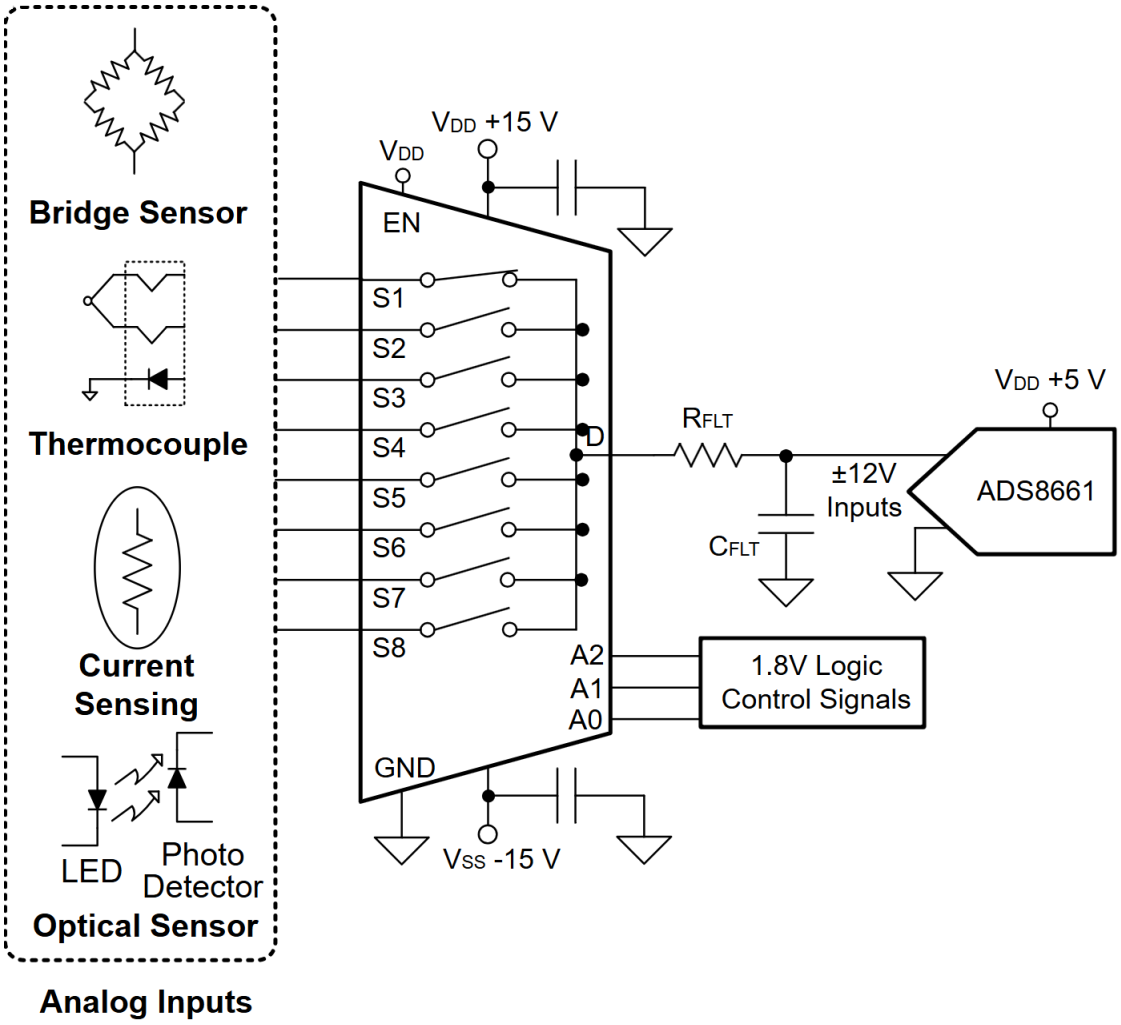


図 9-1. 多重化されたデータ アクイジション フロント エンド

9.2.1 設計要件

表 9-1. 設計パラメータ

パラメータ	値
正電源 (VDD)	+15V
負電源 (V_{SS})	-15V
入力 / 出力信号範囲	–12V ～ 12V (ADC の許容範囲)
制御入力のロジック スレッショルド	1.8V 互換
温度範囲	-40℃ ～ +125℃

9.2.2 詳細な設計手順

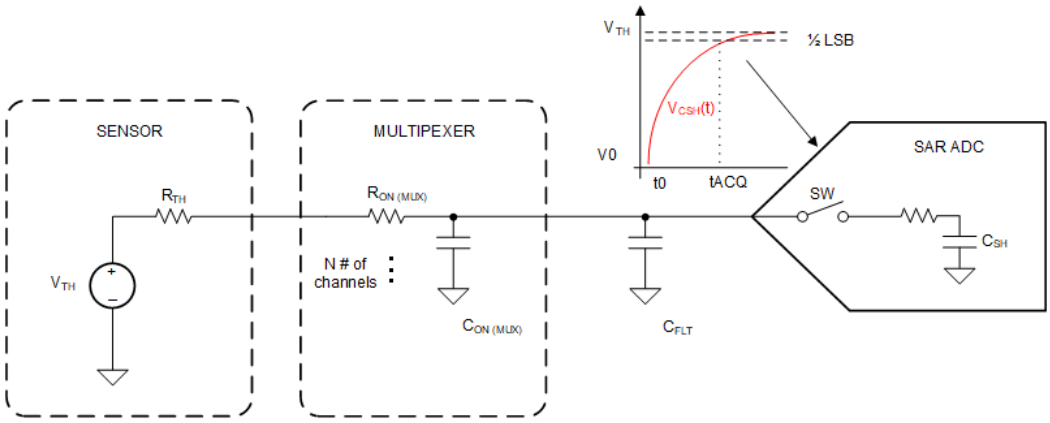
図 9-2 に示すアプリケーションは、マルチプレクサを使用して信号チェーンを簡素化し、複数の入力信号を単一の ADC チャネルに入力して監視する方法を示しています。この例では、ADC (ADS8661) は、±12.288V までの、ソフトウェアでプログラム可能な入力範囲を備えています。また、この ADC は最大 ±20V の過電圧保護機能を備えているため、マルチプレクサを入力信号範囲より広い電源電圧で駆動できます。これにより、マルチプレクサのオン抵抗性能を最大化すると同時に、使用可能な信号範囲を超えたシステムレベルの過電圧保護も維持できます。マルチプレクサと ADC はどちらも -40°C ～ +125°C の拡張産業用温度範囲で動作できるため、より広範な産業用システムで使用できます。

多くの逐次比較型 ADC はサンプリング スイッチとサンプリング コンデンサで構成されるアナログ入力構造を採用しています。多くのシグナル チェーンには、高速なシステム アクイジション時間を満たすために、ADC の入力の充電に役立つドライバ アンプが搭載されています。ただし、逐次比較型 ADC を駆動するために、ドライバ アンプは必ずしも必要ではありません。図 9-2 は、マルチプレクサを通過後に、センサが逐次比較型 ADC 入力を直接駆動する代表的な図を示しています。フィルタ コンデンサ (C_{FLT}) は、サンプリング チャージ インジェクションを低減するために、ADC の入力に接続されています。また、ADC の内部サンプル / ホールドコンデンサを迅速に充電するためのチャージ バケットとしても機能しています。

センサ ブロックは、デバイスをテブナン等価電圧源 (V_{TH}) と抵抗 (R_{TH}) に簡略化しており、これらはデバイスのデータシートから抽出できます。同様に、マルチプレクサは、直列抵抗 ($R_{ON(MUX)}$) と容量 ($C_{ON(MUX)}$) と考えることができます。シグナル チェーンの最大精度を確保するには、ADC のアクイジション時間内に、システムが LSB の 1/2 以内で安定できている必要があります。時定数は、図 9-2 で示すように計算できます。この式は、システムの時定数をさらに低減するため

Copyright © 2026 Texas Instruments Incorporated

に、オン抵抗の小さいマルチプレクサを選定することの重要性を示しています。さらに、マルチプレクサの低チャージ インジェクション性能は、変換誤差の低減と測定精度の向上に役立ちます。



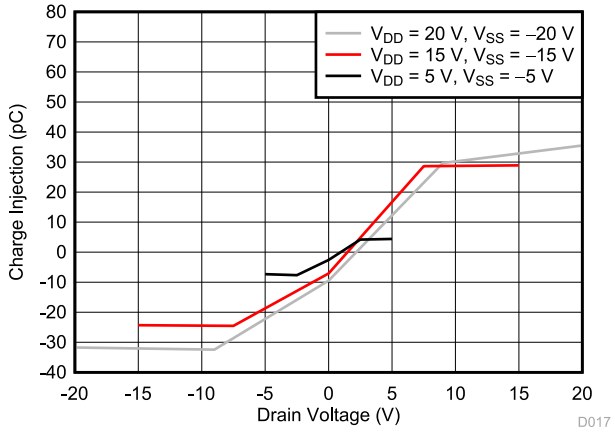
$t_{ACQ} > k \times \tau_{FLT}$

- $\tau_{FLT} = (R_{TH} + R_{ON\ (MUX)})\ X\ (C_{FLT} + C_{ON\ (MUX)})$
- k is single pole time constant for N bit ADC

図 9-2. 逐次比較型 ADC の駆動

9.2.3 アプリケーション曲線

MUX708-Q1 はオンおよびオフ時のリーク電流が小さく、超低チャージ インジェクション性能を備えているため、高精度の産業用システムの実装に理想的です。MUX708-Q1 には、ドレイン側 (D) へのチャージ インジェクションを低減するための専用アーキテクチャが搭載されています (詳細は セクション 8.3.7 を参照してください)。図 9-3 に MUX708-Q1 のチャージ インジェクションとソース電圧の関係を示します。



T_A = 25°C

図 9-3. 電荷注入とドレイン電圧との関係

9.3 電源に関する推奨事項

MUX708-Q1 は、±4.5V ～ ±22V (単一電源モードで 4.5V ～ 44V) の広い電源電圧範囲で動作します。また、このデバイスは V_{DD} = 12V、V_{SS} = –5V などの非対称電源でも適切に動作します。

Copyright © 2026 Texas Instruments Incorporated

電源のバイパスによって、ノイズ マージンが向上し、電源レールから他の部品へのスイッチング ノイズの伝搬が防止されます。最適な性能を実現するには、良好な電源デカップリングが重要です。電源のノイズ耐性を向上させるため、V_{DD} ピンおよび V_{SS} ピンからグランドに対し、0.1µF ～ 10µF の範囲の電源デカップリング コンデンサを使用してください。バイパス コンデンサは、デバイスの電源ピンのできるだけ近くに配置し、低インピーダンスで接続します。テキサス・インスツルメンツでは、電源デカップリング用として、ESR (等価直列抵抗) および ESL (インダクタンス) が低い特性を持つ、積層セラミック チップ コンデンサ (MLCC) の使用を推奨しています。非常に敏感なシステムや、過酷なノイズ環境のシステムでは、コンデンサとデバイスのピン間の接続にビアの使用を避けることで、ノイズ耐性を改善できる場合があります。並列に複数のビアを使用すると、全体的なインダクタンスが低減でき、さらにグランド プレーンやパワー プレーンへの接続も改善されます。電源をオンにする前に、必ずグランド (GND) 接続が確立されていることを確認してください。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

PCB パターンが 90°の角度でコーナーを曲がると、反射が発生する可能性があります。反射は主に、パターンの幅の変化が原因で発生します。パターン幅は、曲がり角の頂点において 1.414 倍に増加します。これにより、伝送ラインの特性のアップセットが向上します。特に、パターンの分散静電容量と自己インダクタンスが増加し、反射が発生します。すべての PCB トレースが直線的であるとは限らないため、一部のパターンはコーナーを曲がる必要があります。図 9-4 に、コーナーを丸める斬新で優れた方法を示します。最後の例 (BEST) のみが一定のパターン幅を維持し、反射を最小限に抑えます。

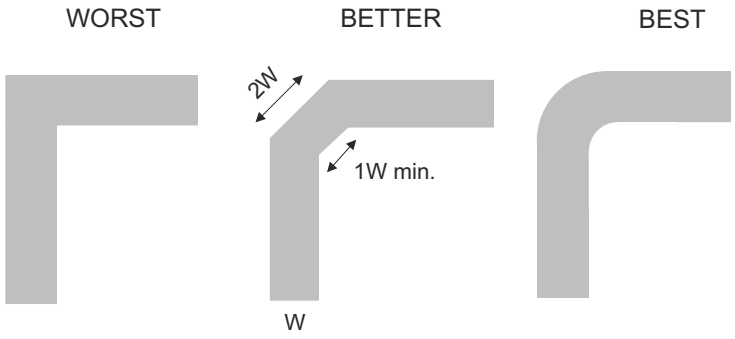


図 9-4. パターン例

高速信号は、ビア数とコーナー数を最小にして配線し、信号の反射とインピーダンスの変化を低減します。ビアを使用する必要がある場合は、周囲の空間距離を大きく確保することで、そこでの静電容量を最小化します。各ビアは、信号の伝送ラインにおいて連続性を損ない、また、ボードの他の層からの干渉を拾う可能性を高くしています。高周波信号向けのテスト ポイントを設計する際、スルーホール ピンの使用は推奨されません。

図 9-5 と 図 9-4 に、MUX708-Q1 を用いた PCB レイアウト例を示します。主な検討事項は次のとおりです。

- 0.1µF と 1µF のコンデンサで電源ピンをデカップリングし、最小値のコンデンサをできるだけピンの近くに配置してください。電源電圧に対してコンデンサの電圧定格が十分であることを確認します。
- 入力への配線は可能な限り短くします。
- 平面状のグランド プレーンを使用し、電磁干渉 (EMI) ノイズのピックアップを低減します。
- デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。
- 並列に複数のビアを使用すると、インダクタンス全体が低減でき、さらにグランド プレーンへの接続も改善されます。

Copyright © 2026 Texas Instruments Incorporated

9.4.2 レイアウト例

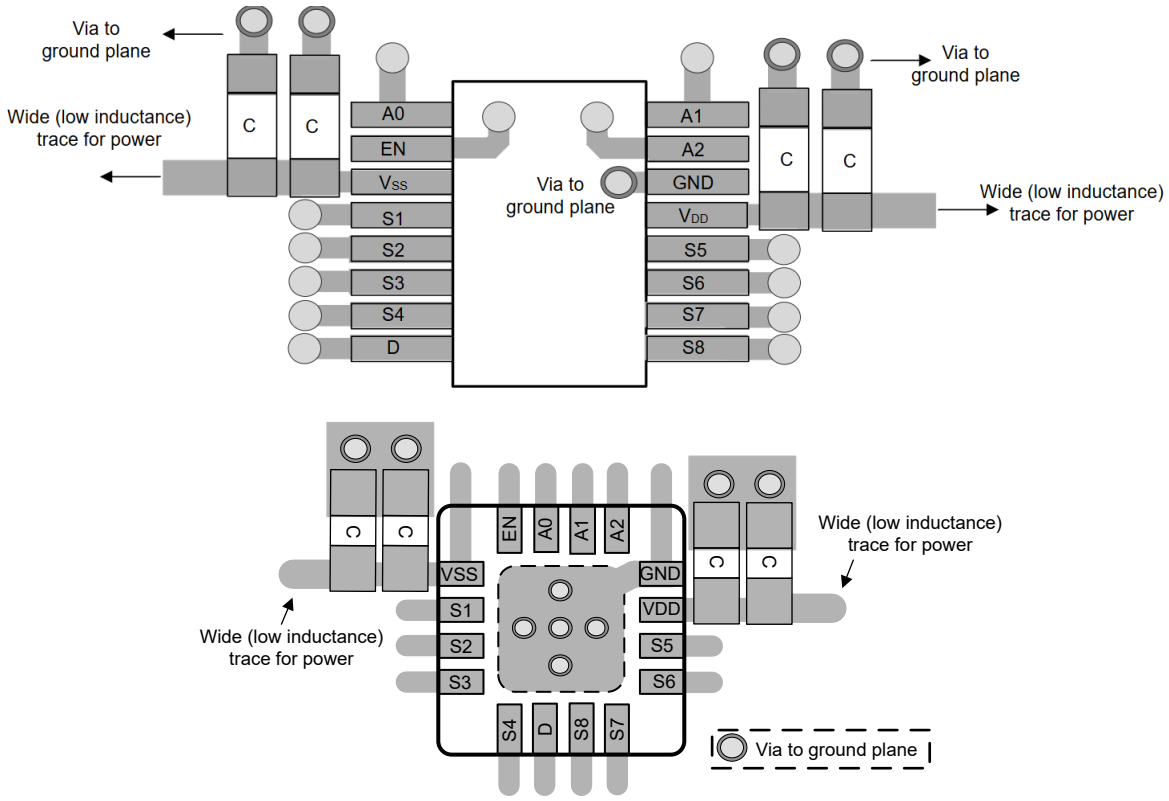


図 9-5. MUX708-Q1 のレイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

- テキサス インスツルメンツ、『システムの信頼性向上に役立つラッチアップ耐性マルチプレクサ』アプリケーション ノート
- テキサス・インスツルメンツ、『低 CON マルチプレクサにおける安定性の問題の改善』アプリケーション ブリーフ
- テキサス・インスツルメンツ、『自動テスト機器での信号測定精度の向上』アプリケーション ブリーフ
- テキサス インスツルメンツ、*『高精度出力のサンプル & ホールドのグリッチ低減リファレンス デザイン』*リファレンス ガイド
- テキサス インスツルメンツ、『1.8V ロジックのマルチプレクサおよびスイッチによる設計の簡素化』アプリケーション ブリーフ
- テキサス インスツルメンツ、『高電圧アナログ マルチプレクサのシステムレベル保護』アプリケーション ノート
- テキサス インスツルメンツ、『真の差動、4 x 2 マルチプレクサ、アナログ フロント エンド、同時サンプリング ADC 回路』アプリケーション ノート
- テキサス・インスツルメンツ、*『QFN/SON の PCB 実装』*アプリケーション ノート
- テキサス・インスツルメンツ、『クワッド フラットパック リード端子なしロジック パッケージ』アプリケーション ノート

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
February 2026	*	初版リリース

Copyright © 2026 Texas Instruments Incorporated

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MUX708QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	708Q
MUX708QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MUX 708Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

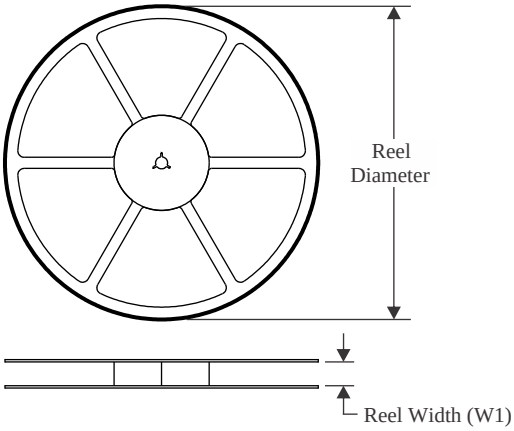
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

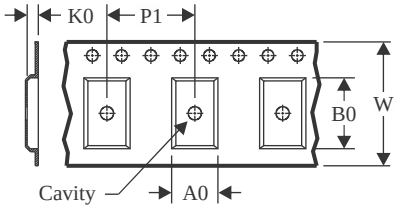
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

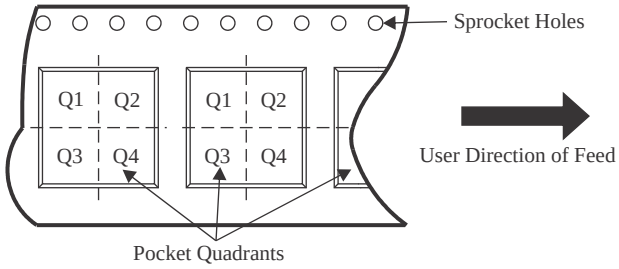


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

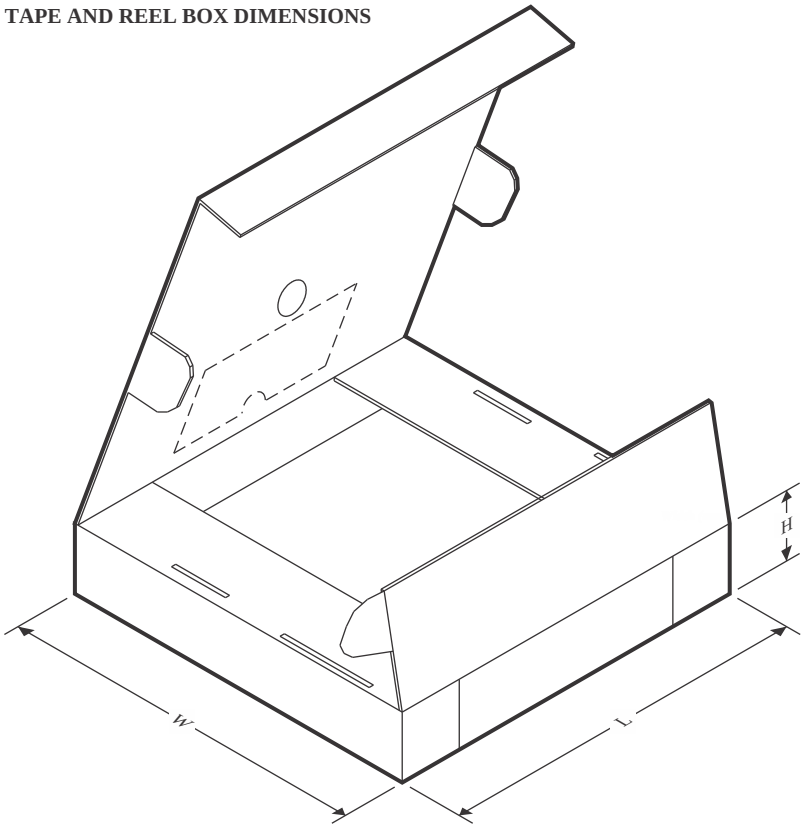
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MUX708QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX708QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MUX708QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX708QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

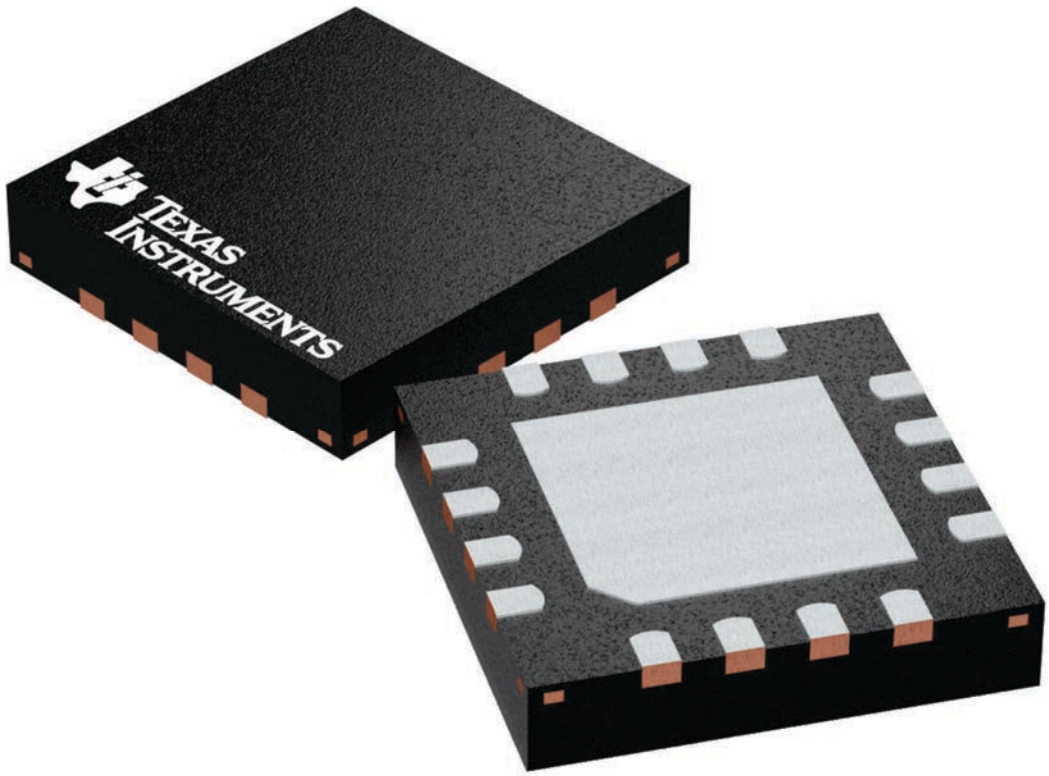
RUM 16

WQFN - 0.8 mm max height

4 x 4, 0.65 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



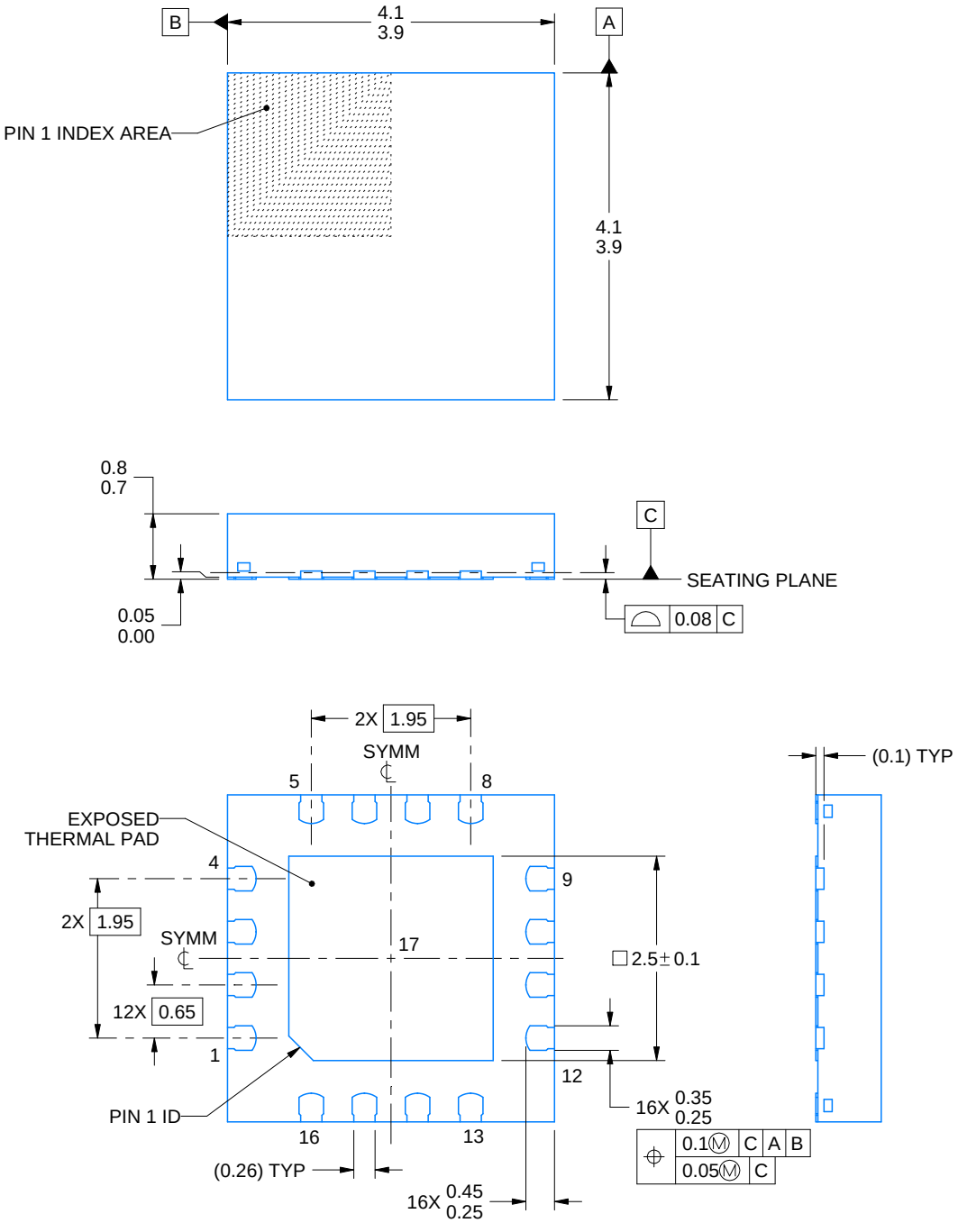
4224843/A

RUM0016E

PACKAGE OUTLINE

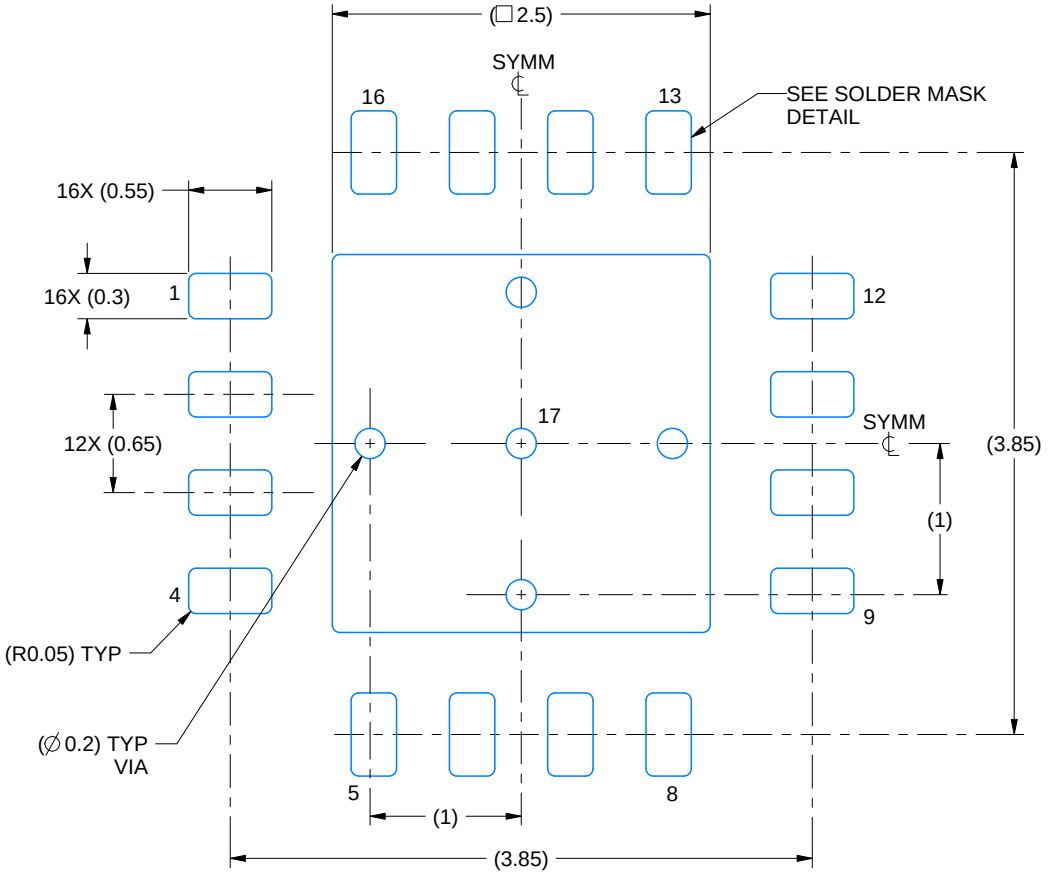
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

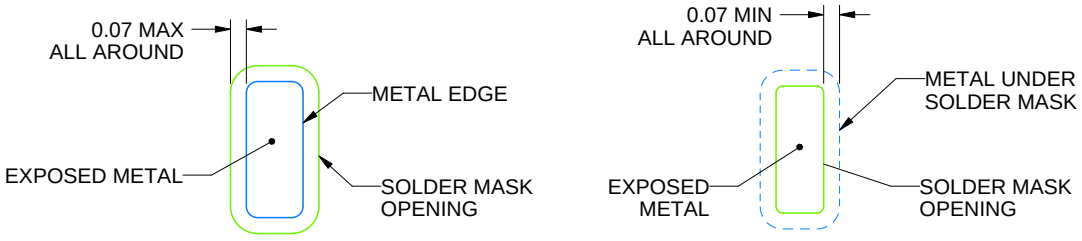


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224815/B 03/2026

NOTES: (continued)

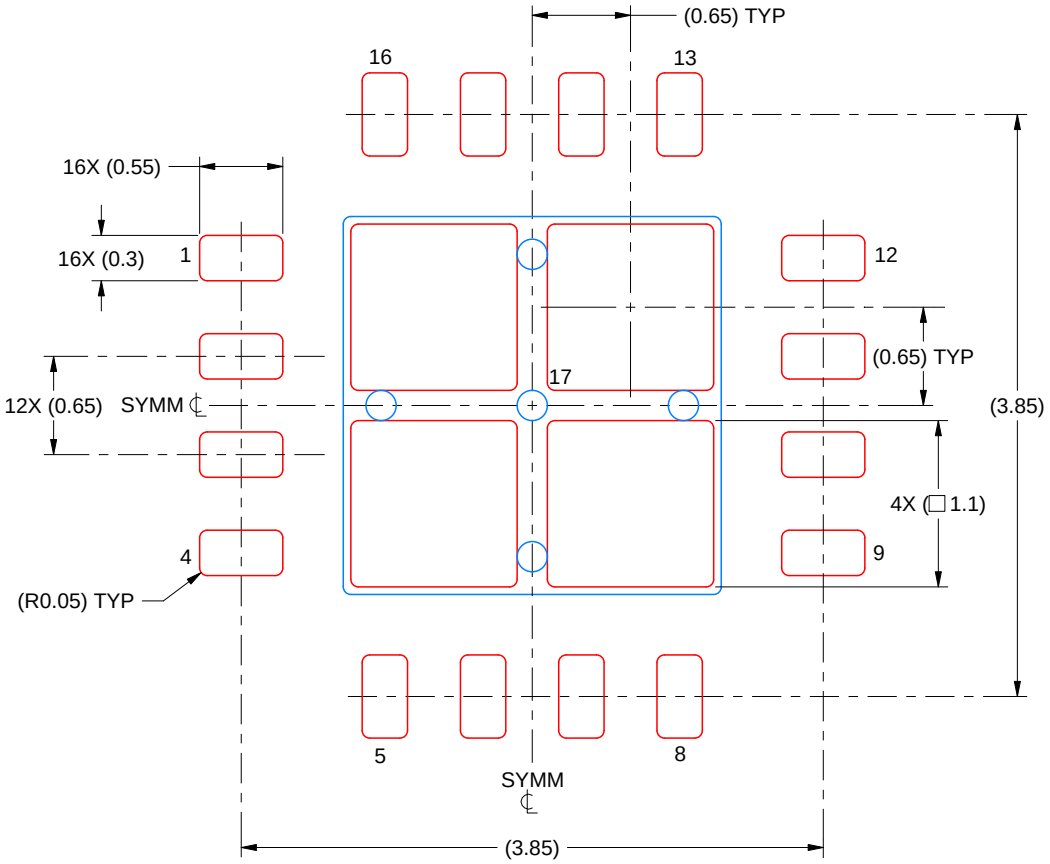
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RUM0016E

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/B 03/2026

NOTES: (continued)

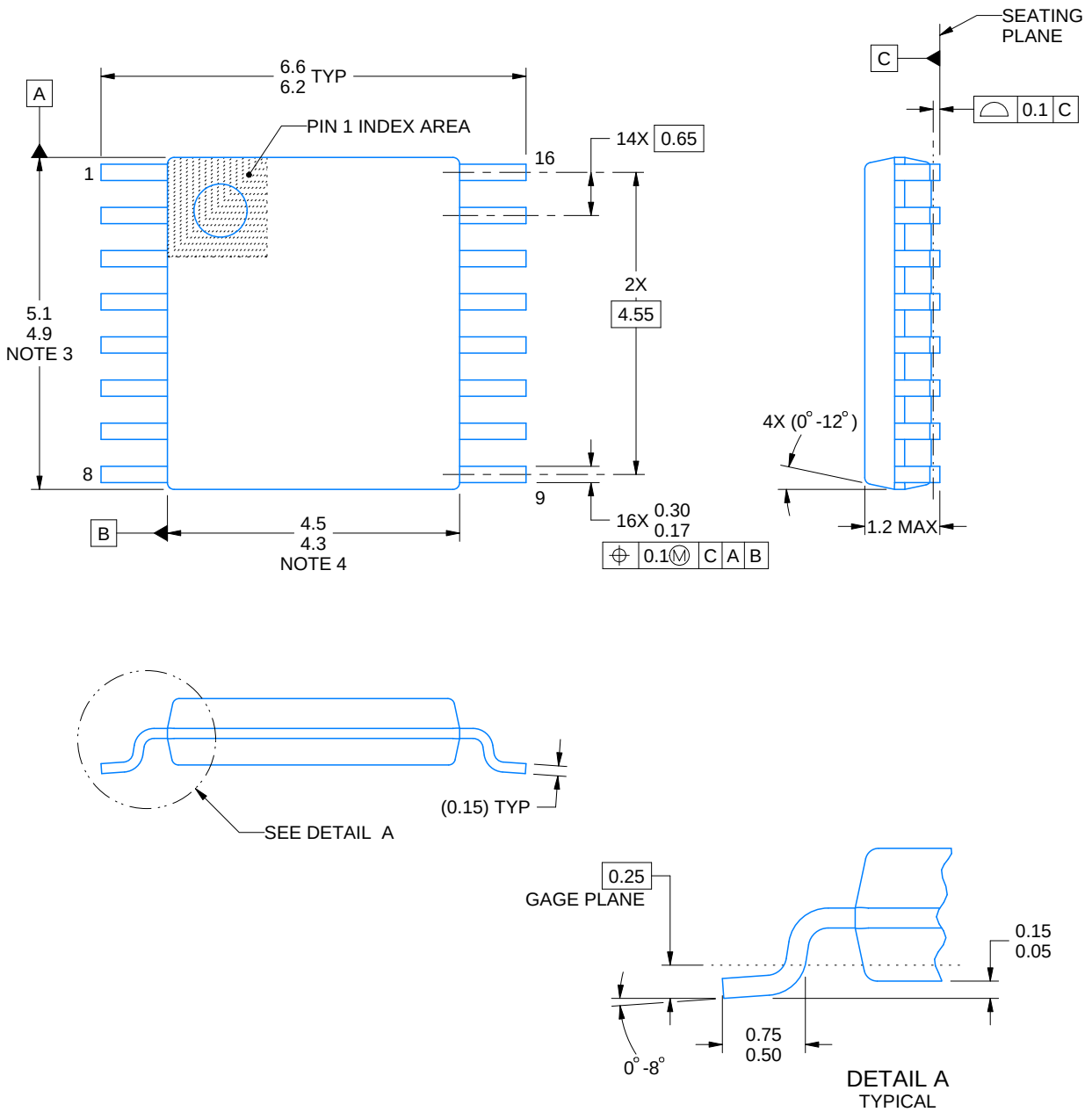
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

PW0016A

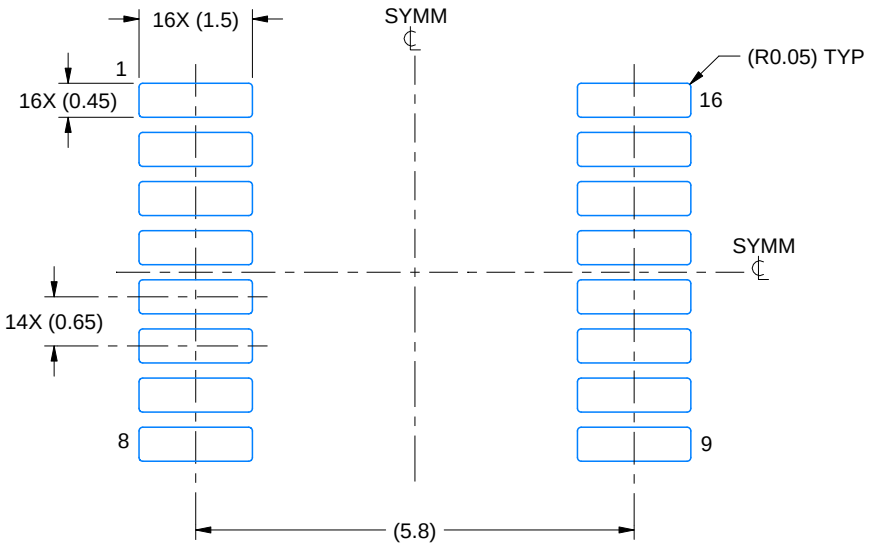
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

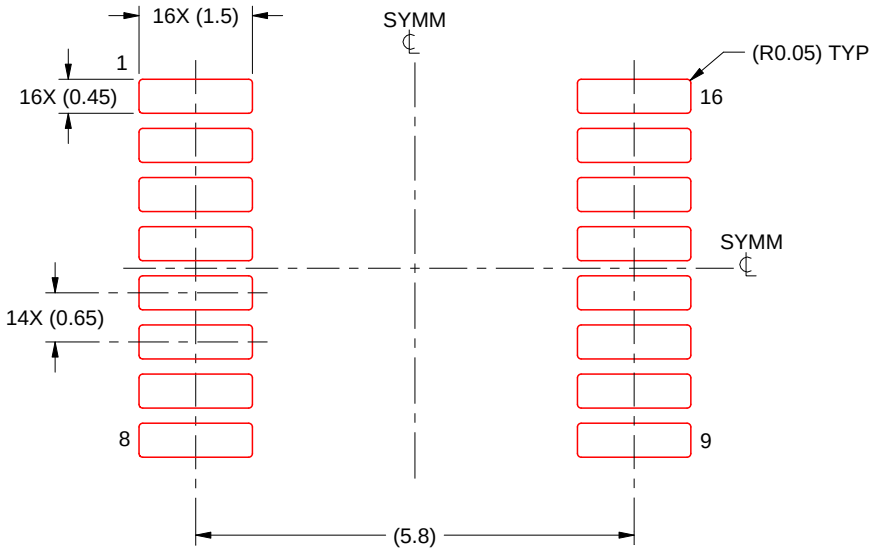


SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月