MUX80X-Q1 100V、フラットな R_{ON}、シングル 8:1 およびデュアル 4:1 マルチプレクサラッチアップ耐性および 1.8V ロジック対応

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
  - デバイス温度グレード 1:–40°C ～ 125°C の動作時周囲温度
- 広い電源電圧範囲:
  - デュアル電源:±10V ～ ±50V
  - シングル電源:10V ～ 100V
  - 非対称のデュアル電源動作
- 電源電圧範囲全体にわたって安定したパラメータ特性
- ラッチアップ フリー
- 低いクロストーク:-110dB
- 追加のロジック レール (V_L) が不要
- 1.8V ロジック対応
- フェイルセーフ ロジック:電源から独立して最大 48V
- ロジック ピンにプルダウン抵抗を内蔵
- 双方向の信号パス
- ブレイク ビフォー メイクのスイッチング動作
- 広い動作温度範囲 T_A:-40℃ ～ 125℃
- 業界標準の TSSOP と
  小型の WQFN パッケージ

2 アプリケーション

- 高電圧双方向スイッチング
- アナログおよびデジタルのマルチプレクシング / デマルチプレクシング
- ボディ コントロール モジュール (BCM)
- LIDAR モジュール
- ゾーン制御モジュール (ZCU)
- HEV/EV のバッテリ管理システム (BMS)
- 先進運転支援システム (ADAS)
- EV 充電システム
- テレマティクス
- インフォテインメント

3 説明

MUX808-Q1 と MUX809-Q1 は 8:1 (シングルエンド) および 4:1 (差動) 構成の最新の高電圧対応アナログ マルチプレクサです。このデバイスは、デュアル電源、単一電源、または最大 100V の非対称電源で適切に動作します。MUX80x-Q1 デバイスは、電源電圧範囲全体にわたって安定したアナログ パラメータ性能を提供します。MUX808-Q1 と MUX809-Q1 は、ソース (Sx) ピンとドレイン (Dx) ピンでの双方向アナログおよびデジタル信号をサポートしています。

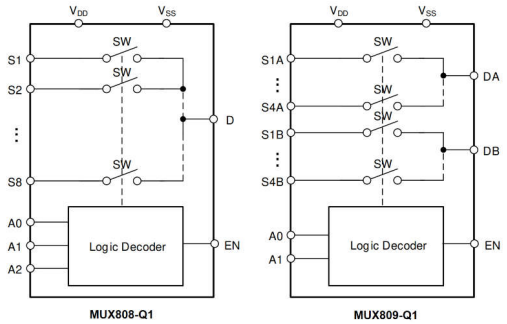
すべてのロジック入力は 1.8V、3.3V、5V のロジック レベルに対応しており、最大 48V の電圧に接続可能であるため、制御信号電圧について柔軟なシステムを実現します。フェイルセーフ ロジック回路によって、電源ピンよりも前にロジック ピンに電圧が印加されるため、潜在的な損傷からデバイスを保護できます。

このデバイス ファミリは、ラッチアップ耐性を備えており、デバイス内の寄生構造間の好ましくない大電流イベントを防止できます。ラッチアップ状態は通常、電源レールがオフにされるまで継続するため、デバイスの障害の原因となる場合があります。このラッチアップ フリーという特長により、このマルチプレクサ ファミリは過酷な環境でも使用できます。

パッケージ情報

部品番号 (1)	パッケージ (2)	パッケージ サイズ(3)
MUX808-Q1 MUX809-Q1	PW (TSSOP、16)	5mm × 6.4mm
	RUM (WQFN、16)	4mm × 4mm

(1) 製品比較表を参照してください。
(2) 供給されているすべてのパッケージについては、*セクション 12* を参照してください。
(3) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



MUX808-Q1 と MUX809-Q1 のブロック図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.... 1
2 アプリケーション.... 1
3 説明.... 1
4 デバイス比較表.... 3
5 ピン構成および機能.... 3
6 仕様.... 5
6.1 絶対最大定格.... 5
6.2 ESD 定格.... 5
6.3 推奨動作条件.... 6
6.4 熱に関する情報.... 6
6.5 電気的特性.... 7
6.6 電気的特性 (±15V 両電源).... 7
6.7 電気的特性 (±36V 両電源).... 8
6.8 電気的特性 (±50V 両電源).... 9
6.9 電気的特性 (72V 単電源).... 10
6.10 電気的特性 (100V 単電源).... 11
6.11 スイッチング特性.... 12
6.12 代表的特性.... 13
7 パラメータ測定情報.... 16
7.1 オン抵抗.... 16
7.2 オフ リーク電流.... 16
7.3 オン リーク電流.... 17
7.4 ブレイク ビフォー メイク遅延.... 17
7.5 イネーブル ターンオン時間とイネーブル ターンオフ時間.... 18
7.6 遷移時間.... 18
7.7 チャージ インジェクション.... 19
7.8 オフ アイソレーション.... 20
7.9 クロストーク.... 20
7.10 帯域幅.... 21
7.11 THD + ノイズ.... 22
8 詳細説明.... 23
8.1 概要.... 23
8.2 機能ブロック図.... 23
8.3 機能説明.... 23
8.4 デバイスの機能モード.... 25
9 アプリケーションと実装.... 26
9.1 使用上の注意.... 26
9.2 代表的なアプリケーション.... 26
9.3 電源に関する推奨事項.... 30
9.4 レイアウト.... 30
10 デバイスおよびドキュメントのサポート.... 33
10.1 ドキュメントのサポート.... 33
10.2 ドキュメントの更新通知を受け取る方法.... 33
10.3 サポート・リソース.... 33
10.4 商標.... 33
10.5 静電気放電に関する注意事項.... 33
10.6 用語集.... 33
11 改訂履歴.... 33
12 メカニカル、パッケージ、および注文情報.... 33

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

製品名	説明
MUX808-Q1	シングル チャネル 8:1 マルチプレクサ
MUX809-Q1	デュアル チャネル 4:1 マルチプレクサ

5 ピン構成および機能

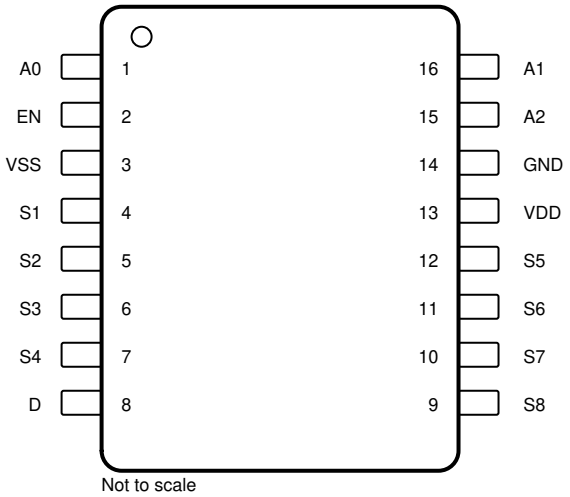


図 5-1. PW パッケージ、16 ピン TSSOP (上面図)

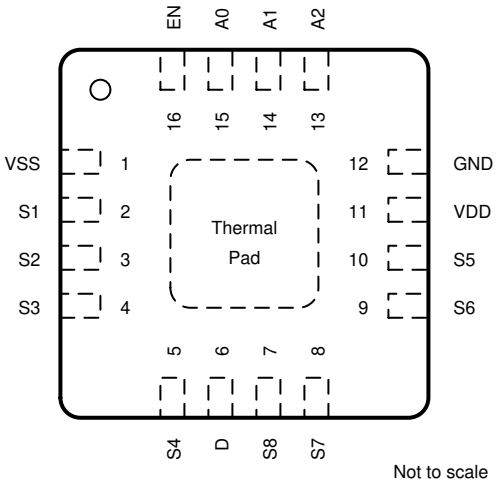


図 5-2. RUM パッケージ、16 ピン WQFN (上面図)

表 5-1. ピンの機能：MUX808-Q1

ピン			タイプ(1)	説明
名称	TSSOP	WQFN		
A0	1	15	I	ロジック制御入力アドレス 0 (A0)。
EN	2	16	I	アクティブ High デジタル イネーブル (EN) ピン。このピンが Low のとき、デバイスは無効化され、すべてのスイッチがハイ インピーダンスになります。このピンが High のとき、Ax ロジック入力によって、各スイッチの状態が決まります。
V_{SS}	3	1	P	負電源。このピンは最も負の電源電位になる。単一電源アプリケーションでは、このピンをグランドに接続できる。信頼性の高い動作を確保するため、V_{SS} と GND の間に 0.1μF ～ 10μF のデカップリング コンデンサを接続してください。
S1	4	2	I/O	ソース ピン 1 入力または出力として使用が可能。
S2	5	3	I/O	ソース ピン 2 入力または出力として使用が可能。
S3	6	4	I/O	ソース ピン 3 入力または出力として使用が可能。
S4	7	5	I/O	ソース ピン 4 入力または出力として使用が可能。
D	8	6	I/O	ドレイン ピン。入力または出力として使用が可能。
S8	9	7	I/O	ソース ピン 8 入力または出力として使用が可能。
S7	10	8	I/O	ソース ピン 7 入力または出力として使用が可能。
S6	11	9	I/O	ソース ピン 6 入力または出力として使用が可能。
S5	12	10	I/O	ソース ピン 5 入力または出力として使用が可能。
V_{DD}	13	11	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V_{DD} と GND の間に 0.1μF～10μF のデカップリング コンデンサを接続。
GND	14	12	P	グランド (0V) リファレンス
A2	15	13	I	ロジック制御入力アドレス 2 (A2)。
A1	16	14	I	ロジック制御入力アドレス 1 (A1)。
サーマル パッド			—	サーマル パッドは内部に対し接続していない。最高の性能を得るために、このパッドを GND または VSS に接続することを推奨。

(1) I = 入力、O = 出力、I/O = 入力および出力、P = 電源

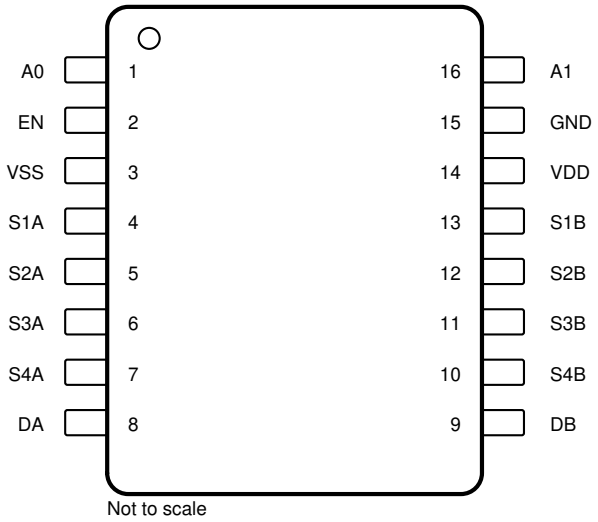


図 5-3. PW パッケージ、16 ピン TSSOP (上面図)

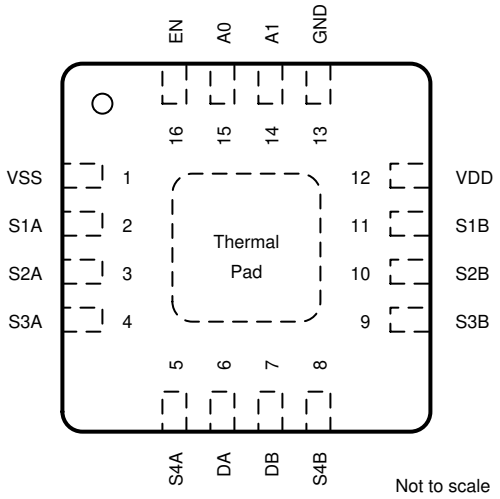


図 5-4. RUM パッケージ、16 ピン WQFN (上面図)

表 5-2. ピンの機能：MUX809-Q1

ピン			タイプ(1)	説明
名称	TSSOP	WQFN		
A0	1	15	I	ロジック制御入力アドレス 0 (A0)。
EN	2	16	I	アクティブ High デジタル イネーブル (EN) ピン。このピンが Low のとき、デバイスは無効化され、すべてのスイッチがハイ インピーダンスになります。このピンが High のとき、Ax ロジック入力によって、各スイッチの状態が決まります。
V_{SS}	3	1	P	負電源。このピンは最も負の電源電位になる。単一電源アプリケーションでは、このピンをグランドに接続できる。確実な動作を保証するため、V_{SS} と GND の間に 0.1μF～10μF の範囲のデカップリング コンデンサを接続する。
S1A	4	2	I/O	ソース ピン 1A。入力または出力として使用が可能。
S2A	5	3	I/O	ソース ピン 2A。入力または出力として使用が可能。
S3A	6	4	I/O	ソース ピン 3A。入力または出力として使用が可能。
S4A	7	5	I/O	ソース ピン 4A。入力または出力として使用が可能。
DA	8	6	I/O	ドレイン端子 A。入力または出力として使用可能。
DB	9	7	I/O	ドレイン端子 B。入力または出力として使用可能
S4B	10	8	I/O	ソース ピン 4B。入力または出力として使用が可能。
S3B	11	9	I/O	ソース ピン 3B。入力または出力として使用が可能。
S2B	12	10	I/O	ソース ピン 2B。入力または出力として使用が可能。
S1B	13	11	I/O	ソース ピン 1B。入力または出力として使用が可能。
V_{DD}	14	12	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V_{DD} と GND の間に 0.1μF～10μF の範囲のデカップリング コンデンサを接続する。
GND	15	13	P	グランド (0V) リファレンス
A1	16	14	I	ロジック制御入力アドレス 1 (A1)。
サーマル パッド			—	サーマル パッドは内部に対し接続していない。最高の性能を得るために、このパッドを GND または VSS に接続することを推奨。

(1) I = 入力、O = 出力、I/O = 入力および出力、P = 電源

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) [1]

		最小値	最大値	単位
V_{DD}–V_{SS}	電源電圧		110	V
V_{DD}		-0.5	110	V
V_{SS}		-110	0.5	V
V_{Ax} または V_{EN}	ロジック制御入力ピン電圧 (Ax、EN)	-0.5	50	V
I_{Ax} または I_{EN}	ロジック制御入力ピン電流 (Ax、EN)	-30	30	mA
V_S または V_D	ソースまたはドレイン電圧 (Sx、D)	V_{SS}-2	V_{DD}+2	V
$I_{DC\ (CONT)}$	ソースまたはドレインでの連続電流 (Sx、D)	-100	100	mA
I_{IK} [2]	85℃ でのダイオード クランプ電流	-100	100	mA
	125℃ でのダイオード クランプ電流	-15	15	mA
T_{stg}	保存温度	-65	150	°C
T_A	周囲温度	-55	150	°C
T_J	接合部温度		150	°C
P_{tot} [3]	合計消費電力 (TSSOP)		720	mW

(1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本デバイスが正しく動作することを意味するものではありません。「絶対最大定格」の範囲内で、一時的に「推奨動作条件」の範囲を超えた動作をさせる場合、必ずしもデバイスが損傷を受けるものではありませんが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。
(2) 各入力ピンは、電源レールに対してダイオードでクランプされています。信号として過電圧が加わる場合、その電圧および電流は最大定格の範囲に制限される必要があります。
(3) TSSOP パッケージの場合：T_A = 70℃ を超える範囲では 10.5mW/℃ ごとに、P_{tot} が直線的に低下します

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン [1]	±2000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン[2]	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
$V_{DD} – V_{SS}$ (1)	電源間の電圧差		10		100	V
V_{DD}	正電源電圧		10		100	V
V_S または V_D (2)	信号パスにおける入出力電圧 (ソースまたはドレイン ピン)		V_{SS}		V_{DD}	V
V_A または V_{EN}	アドレスまたはイネーブル ピンの電圧		0		48	V
T_A	周囲温度		-40		125	°C
V_S または V_D (2)	信号パスにおける入出力電圧 (ソースまたはドレイン ピン)		V_{SS}		V_{DD}	V
T_A	周囲温度		-40		125	°C
I_{DC} 1 チャネル (3)	TSSOP または QFN において、1 チャネル使用時にスイッチを流れる連続電流				100	mA
I_{DC} 全チャネル(4)	TSSOP パッケージにおいて、全チャネルを同時に使用したときにスイッチを流れる連続電流	T_A = 25℃			75	mA
		T_A = 85℃			50	mA
		T_A = 125℃			25	mA

(1) 10V ≤ ($V_{DD} – V_{SS}$) ≤ 100V の範囲内で V_{DD} の最小値が満たされている限り、V_{DD} および V_{SS} は任意の値で使用できます。
(2) V_S または V_D は、任意のソース ピンまたはドレイン ピンの電圧です。
(3) 一度に 1 つのチャネルに表示される最大連続電流。
(4) 一度にすべてのチャネルに表示される最大連続電流。パッケージの制限に違反しないように、最大消費電力 (P_{tot}) を参照してください。

6.4 熱に関する情報

熱評価基準(1)		MUX808-Q1	MUX809-Q1	MUX808-Q1 MUX809-Q1	単位
		PW (TSSOP)	PW (TSSOP)	RUM (QFN)	
		16 ピン	16 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	97.0	96.4	41.9	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	26.7	26.5	25.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	43.8	43.1	17.0	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	1.1	1.1	0.3	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	43.1	42.5	17.0	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	3.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性

自由気流での動作周囲温度範囲において (特に記述のない限り)
V_{DD} = +36V、V_{SS} = –36V、GND = 0V、T_A = 25℃における標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
ロジック入力							
V_{IH}	ロジック電圧 High		-40℃ ～ +125℃	1.3		48	V
V_{IL}	ロジック電圧 Low		-40℃ ～ +125℃	0		0.8	V
I_{IH}	入力リーク電流	ロジック入力 = 0V、5V、または 48V	-40℃ ～ +125℃		0.4	3.8	µA
I_{IL}	入力リーク電流	ロジック入力 = 0V、5V、または 48V	-40℃ ～ +125℃	-0.2	-0.005		µA
C_{IN}	ロジック入力容量		-40℃ ～ +125℃		3		pF
電源							
I_{DD}	V_{DD} の電源電流	ロジック入力 = 0V、5V、または 48V	25°C		250	500	µA
			-40℃ ～ +85℃			500	µA
			-40℃ ～ +125℃			500	µA
I_{SS}	V_{SS} の電源電流	ロジック入力 = 0V、5V、または 48V	25°C		250	420	µA
			-40℃ ～ +85℃			420	µA
			-40℃ ～ +125℃			420	µA

6.6 電気的特性 (±15V 両電源)

V_{DD} = +15V ± 10%、V_{SS} = –15 V ± 10%、GND = 0V（特に記述のない限り）
T_A = 25℃ での標準値（特に記述のない限り）

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = –10V～+10V I_D = –5mA	25°C		38	55	Ω
			-40℃ ～ +85℃			75	
			-40℃ ～ +125℃			90	
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = –10V～+10V I_D = –5mA	25°C		0.65		Ω
			-40℃ ～ +85℃			3.5	
			-40℃ ～ +125℃			4.1	
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = –10V～+10V I_D = –5mA	25°C		0.5		Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –5mA	-40℃ ～ +125℃		0.25		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 16.5V、V_{SS} = -16.5V スイッチ状態はオフ V_S = +10V/-10V V_D = -10V/+10V	25°C		±0.1		µA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 16.5V、V_{SS} = -16.5V スイッチ状態はオフ V_S = +10V/-10V V_D = -10V/+10V	25°C		±0.1		µA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 16.5V、V_{SS} = –16.5V スイッチ状態はオン V_S = V_D = ±10V	25°C		±0.1		µA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	

(1) V_S が正の場合、V_D は負の値です。V_S が負の場合、V_D は正の値です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧です。V_D が電圧電位にある場合、V_S はフローティング電圧です。

6.7 電気的特性 (±36V 両電源)

V_{DD} = +36V ± 10%、V_{SS} = –36 V ± 10%、GND = 0V（特に記述のない限り）
T_A = 25℃ での標準値（特に記述のない限り）

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = –25V～+25V I_D = –5mA	25°C		38	48	Ω
			-40℃ ～ +85℃			65	
			-40℃ ～ +125℃			80	
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = –25V～+25V I_D = –5mA	25°C		0.65		Ω
			-40℃ ～ +85℃			3.5	
			-40℃ ～ +125℃			4.1	
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = –25V～+25V I_D = –5mA	25°C		0.9		Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –5mA	-40℃ ～ +125℃		0.25		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 39.6V、V_{SS} = -39.6V スイッチ状態はオフ V_S = +25V/-25V V_D = -25V/+25V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 39.6V、V_{SS} = -39.6V スイッチ状態はオフ V_S = +25V/-25V V_D = -25V/+25V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 39.6V、V_{SS} = –39.6V スイッチ状態はオン V_S = V_D = ±25V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	

(1) V_S が正の場合、V_D は負の値です。V_S が負の場合、V_D は正の値です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧です。V_D が電圧電位にある場合、V_S はフローティング電圧です。

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性 (±50V 両電源)

V_{DD} = +50V、V_{SS} = –50V、GND = 0V（特に記述のない限り）ta
T_A = 25℃ での標準値（特に記述のない限り）

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = –45V～+45V I_D = –5mA	25°C		38	48	Ω
			-40℃ ～ +85℃			65	
			-40℃ ～ +125℃			80	
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = –45V～+45V I_D = –5mA	25°C		0.65		Ω
			-40℃ ～ +85℃			3.5	
			-40℃ ～ +125℃			4.1	
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = –45V～+45V I_D = –5mA	25°C		1		Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –5mA	-40℃ ～ +125℃		0.25		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	V_{DD} = 50V、V_{SS} = -50V スイッチ状態はオフ V_S = +45V/-45V V_D = -45V/+45V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	V_{DD} = 50V、V_{SS} = -50V スイッチ状態はオフ V_S = +45V/-45V V_D = -45V/+45V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	V_{DD} = 50V、V_{SS} = –50V スイッチ状態はオン V_S = V_D = ±45V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	

(1) V_S が正の場合、V_D は負の値です。V_S が負の場合、V_D は正の値です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧です。V_D が電圧電位にある場合、V_S はフローティング電圧です。

6.9 電気的特性 (72V 単電源)

V_{DD} = +72V ± 10%、V_{SS} = 0V、GND = 0V（特に記述のない限り）
T_A = 25℃ での標準値（特に記述のない限り）

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = 0V～+60V I_D = –5mA	25°C		38	48	Ω
			-40℃ ～ +85℃			65	
			-40℃ ～ +125℃			80	
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = 0V～+60V I_D = –5mA	25°C		0.65		Ω
			-40℃ ～ +85℃			3.5	
			-40℃ ～ +125℃			4.1	
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = 0V～+60V I_D = –5mA	25°C		0.6		Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –5mA	-40℃ ～ +125℃		0.25		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	スイッチ状態はオフ V_S = +60V / 1V V_D = 1V / +60V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	スイッチ状態はオフ V_S = +60V / 1V V_D = 1V / +60V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	スイッチ状態はオン V_S = V_D = 1V / +60V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	

(1) V_S が 60V の場合、V_D は 1V です。または、V_S が 1V の場合、V_D は 60V です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧です。または、V_D が電圧電位にある場合、V_S はフローティング電圧です。

Copyright © 2026 Texas Instruments Incorporated

6.10 電気的特性 (100V 単電源)

V_{DD} = +100V、V_{SS} = 0V、GND = 0V（特に記述のない限り）ta
T_A = 25℃ での標準値（特に記述のない限り）

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
アナログ スイッチ							
R_{ON}	オン抵抗	V_S = 0V～+95V I_D = –5mA	25°C		38	48	Ω
			-40℃ ～ +85℃			65	
			-40℃ ～ +125℃			80	
ΔR_{ON}	チャネル間のオン抵抗の不整合	V_S = 0V～+95V I_D = –5mA	25°C		0.65		Ω
			-40℃ ～ +85℃			3.5	
			-40℃ ～ +125℃			4.1	
$R_{ON\ FLAT}$	オン抵抗の平坦性	V_S = 0V～+95V I_D = –5mA	25°C		0.6		Ω
$R_{ON\ DRIFT}$	オン抵抗のドリフト	V_S = 0V、I_S = –5mA	-40℃ ～ +125℃		0.25		Ω/℃
$I_{S(OFF)}$	ソース オフ リーク電流(1)	スイッチ状態はオフ V_S = +95V / 1V V_D = 1V / +95V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{D(OFF)}$	ドレイン オフ リーク電流(1)	スイッチ状態はオフ V_S = +95V / 1V V_D = 1V / +95V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	
$I_{S(ON)}$ $I_{D(ON)}$	チャネル オン リーク電流(2)	スイッチ状態はオン V_S = V_D = 1V / +95V	25°C		±0.1		μA
			-40℃ ～ +85℃	-0.5		0.5	
			-40℃ ～ +125℃	-1		1	

(1) V_S が 95V の場合、V_D は 1V です。または、V_S が 1V の場合、V_D は 95V です。
(2) V_S が電圧電位にある場合、V_D はフローティング電圧です。または、V_D が電圧電位にある場合、V_S はフローティング電圧です。

6.11 スイッチング特性

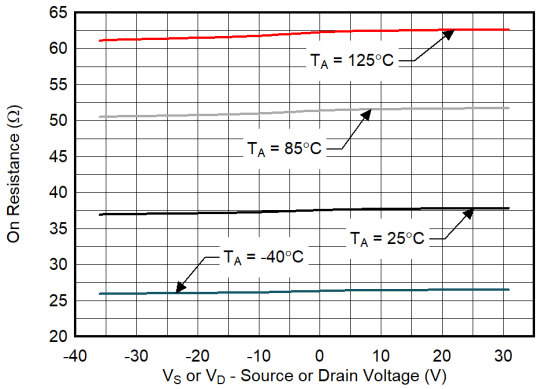
自由気流での動作周囲温度範囲において (特に記述のない限り)
V_{DD} = +36V、V_{SS} = –36V、GND = 0V、T_A = 25℃における標準値 (特に記述のない限り)

パラメータ		テスト条件	T_A	最小値	標準値	最大値	単位
t_{TRAN}	制御入力からの遷移時間	V_S = 10V R_L = 10kΩ、C_L = 15pF	25°C		3		μs
			-40℃ ～ +85℃			10	
			-40℃ ～ +125℃			12	
$t_{ON\ (EN)}$	イネーブルからのターンオン時間	V_S = 10V R_L = 10kΩ、C_L = 15pF	25°C		3		μs
			-40℃ ～ +85℃			14	
			-40℃ ～ +125℃			15	
$t_{OFF\ (EN)}$	イネーブルからのターンオフ時間	V_S = 10V R_L = 10kΩ、C_L = 15pF	25°C		0.65		μs
			-40℃ ～ +85℃			3	
			-40℃ ～ +125℃			3	
t_{BBM}	ブレイク ビフォー メイクの時間遅延	V_S = 10V、 R_L = 10kΩ、C_L = 15pF	25°C		3		μs
			-40℃ ～ +85℃	0.1			
			-40℃ ～ +125℃	0.1			
$t_{ON\ (VDD)}$	デバイスのターンオン時間 (V_{DD} から出力)	V_{DD} ランプ レート = 1V/μs、 V_S = 10V、 R_L = 10kΩ、C_L = 15pF	25°C		75		μs
t_{PD}	伝搬遅延	R_L = 50Ω、C_L = 5pF	25°C		550		ps
Q_{INJ}	電荷注入	V_S = (V_{DD} + V_{SS}) / 2、C_L = 1nF	25°C		-150		pC
O_{ISO}	オフ アイソレーション	R_L = 50Ω、C_L = 5pF V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		-110		dB
X_{TALK}	クロストーク	R_L = 50Ω、C_L = 5pF V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		-110		dB
BW	–3dB 帯域幅 (MUX808Q1)	R_L = 50Ω、C_L = 5pF V_S = (V_{DD} + V_{SS}) / 2	25°C		200		MHz
BW	–3dB 帯域幅 (MUX809Q1)				380		
I_L	挿入損失	R_L = 50Ω、C_L = 5pF V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		-2.8		dB
THD+N	全高調波歪み + ノイズ	デュアル電源電圧 V_{PP} = 5V、V_{BIAS} = (V_{DD} + V_{SS}) / 2 R_L = 1kΩ、C_L = 5pF、 f = 20Hz ～ 20kHz	25°C		0.003		%
$C_{S(OFF)}$	ソース オフ容量	V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		3		pF
$C_{D(OFF)}$	ドレイン オフ容量 (MUX808Q1)	V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		20		pF
$C_{D(OFF)}$	ドレイン オフ容量 (MUX809Q1)	V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		10		pF
$C_{S(ON)}$、$C_{D(ON)}$	オン容量 (MUX808Q1)	V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		21		pF
$C_{S(ON)}$、$C_{D(ON)}$	オン容量 (MUX809Q1)	V_S = (V_{DD} + V_{SS}) / 2、f = 1MHz	25°C		12		pF

Copyright © 2026 Texas Instruments Incorporated

6.12 代表的特性

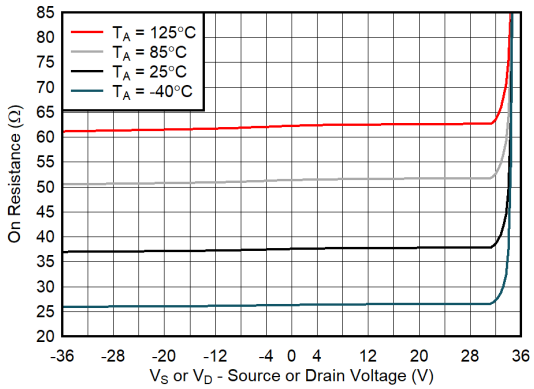
T_A = 25℃ 時、V_{DD} = +36V、V_{SS} = –36V（特に記述のない限り）



V_{DD} = 36V、V_{SS} = -36V

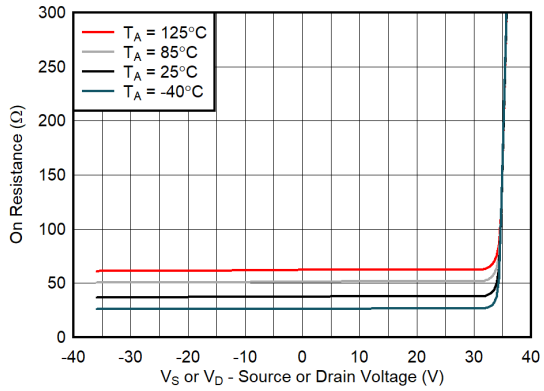
最もフラットなオン抵抗領域

図 6-1. オン抵抗とソースまたはドレイン電圧との関係



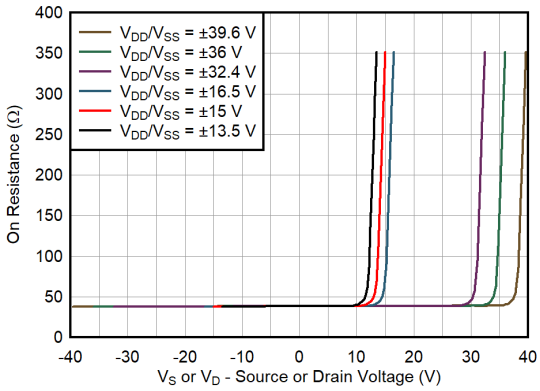
V_{DD} = 36V、V_{SS} = -36V

図 6-2. オン抵抗とソースまたはドレイン電圧との関係



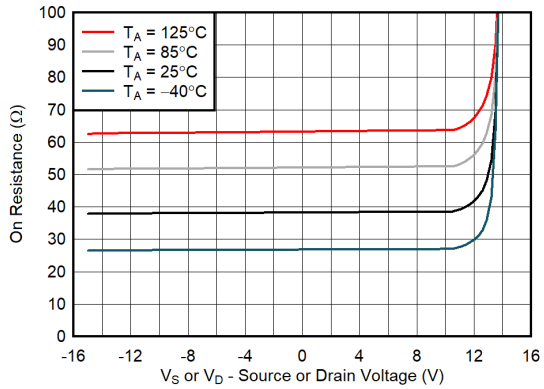
V_{DD} = 36V、V_{SS} = -36V

図 6-3. オン抵抗とソースまたはドレイン電圧との関係



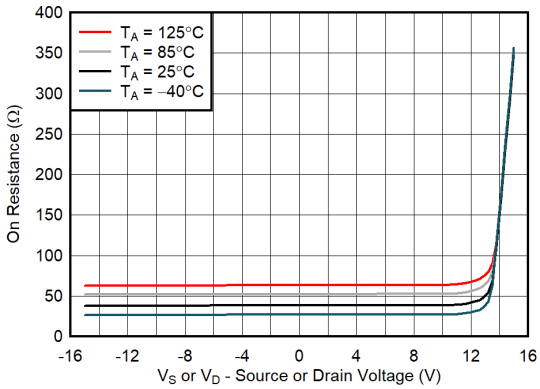
デュアル電源電圧

図 6-4. オン抵抗とソースまたはドレイン電圧との関係



V_{DD} = 15V、V_{SS} = -15V

図 6-5. オン抵抗とソースまたはドレイン電圧との関係

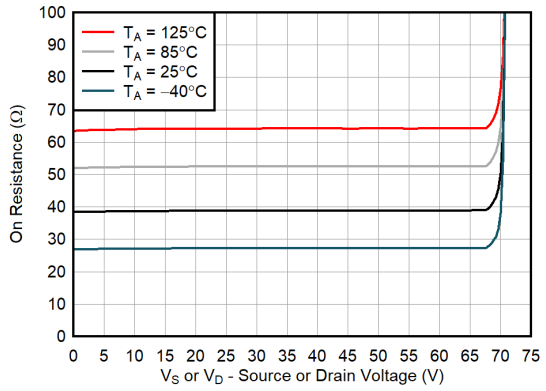


V_{DD} = 15V、V_{SS} = -15V

図 6-6. オン抵抗とソースまたはドレイン電圧との関係

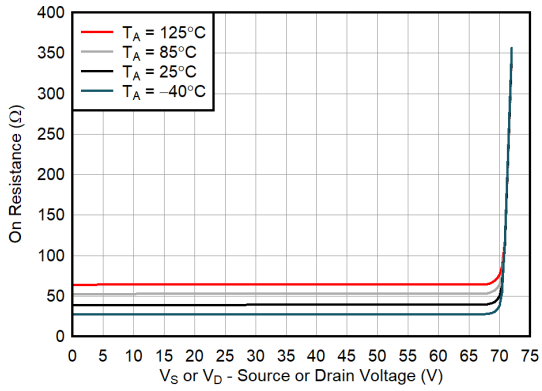
6.12 代表的特性 (続き)

T_A = 25℃ 時、V_{DD} = +36V、V_{SS} = –36V（特に記述のない限り）



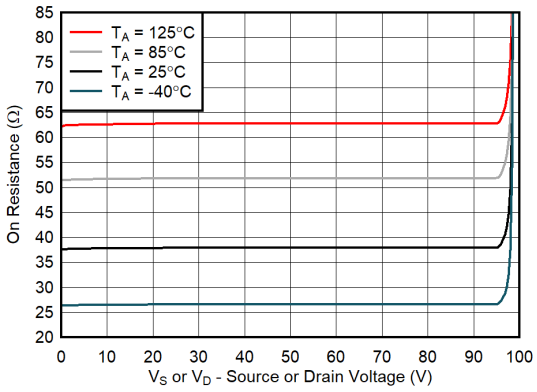
V_{DD} = 72V、V_{SS} = 0V

図 6-7. オン抵抗とソースまたはドレイン電圧との関係



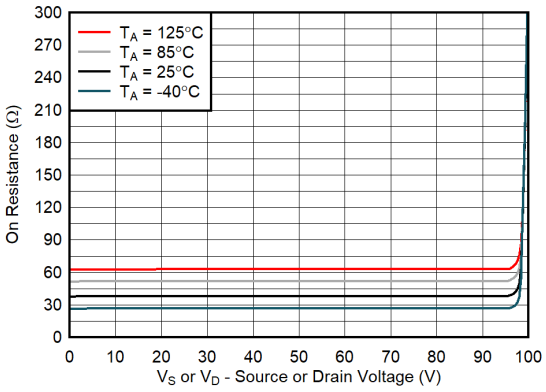
V_{DD} = 72V、V_{SS} = 0V

図 6-8. オン抵抗とソースまたはドレイン電圧との関係



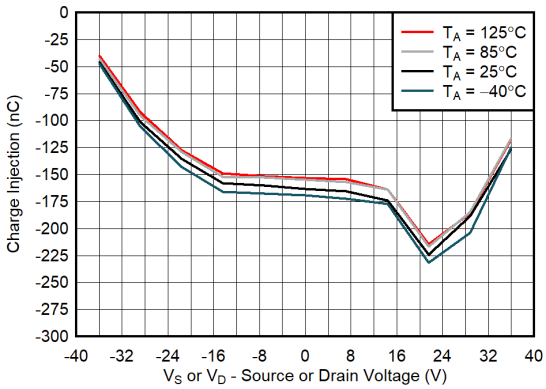
V_{DD} = 100V、V_{SS} = 0V

図 6-9. オン抵抗とソースまたはドレイン電圧との関係



V_{DD} = 100V、V_{SS} = 0V

図 6-10. オン抵抗とソースまたはドレイン電圧との関係



V_{DD} = 36V、V_{SS} = -36V

図 6-11. 電荷注入とソース電圧との関係

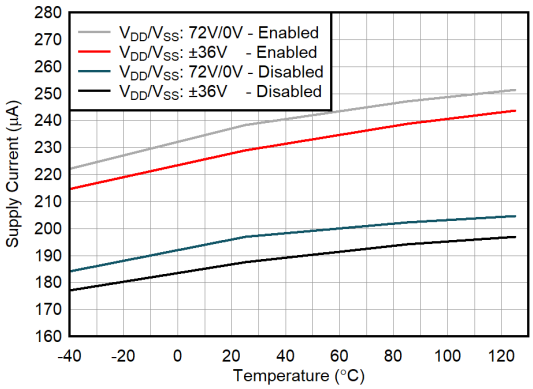
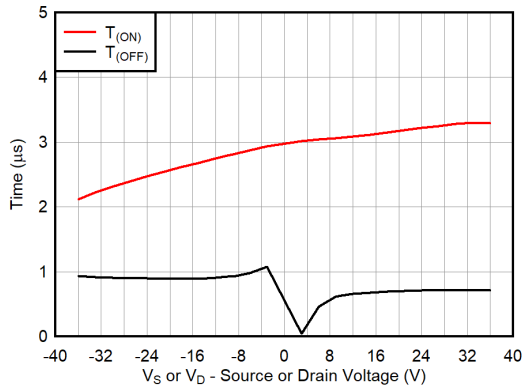


図 6-12. 電源電流と温度との関係

Copyright © 2026 Texas Instruments Incorporated

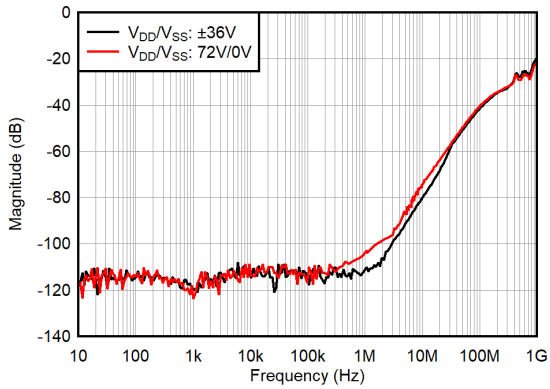
6.12 代表的特性 (続き)

T_A = 25℃ 時、V_{DD} = +36V、V_{SS} = –36V（特に記述のない限り）



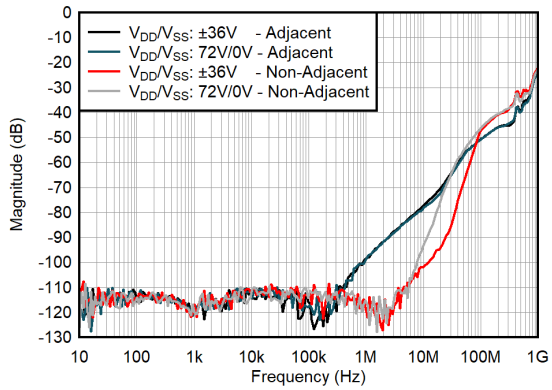
V_{DD} = 36V、V_{SS} = -36V

図 6-13. ターンオンおよびターンオフ時間とソース電圧との関係



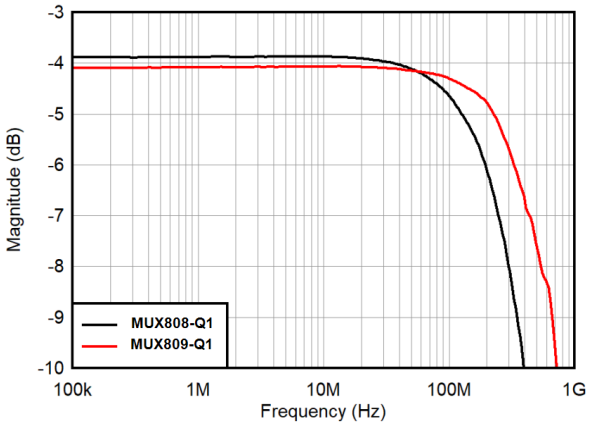
T_A = 25℃

図 6-14. オフ絶縁と周波数との関係



T_A = 25℃

図 6-15. クロストークと周波数との関係



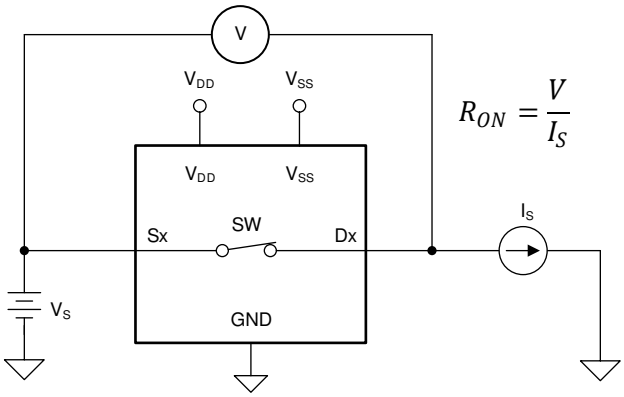
帯域幅

図 6-16. 挿入損失と周波数との関係

7 パラメータ測定情報

7.1 オン抵抗

MUX808-Q1 および MUX809-Q1 のオン抵抗は、デバイスのソース ピン (Sx) とドレイン ピン (Dx) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。図 7-1 は、オン抵抗を表す記号 R_{ON} がどのように使用されるかを示しています。R_{ON} の測定に使用する設定も、以下の図に示されています。ΔR_{ON} は、任意の 2 つのチャネルにおける R_{ON} の差を表し、R_{ON_FLAT} は、指定されたアナログ信号範囲にわたって測定されたオン抵抗の最大値と最小値の差として定義される平坦性を表します。



$$R_{ON} = \frac{V}{I_S}$$

図 7-1. オン抵抗測定時の構成

7.2 オフ リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース オフリーク電流 $I_{S(OFF)}$:スイッチがオフ状態にあるとき、ソース ピンに流入、または流出するリーク電流。
2. ドレイン オフリーク電流 $I_{D(OFF)}$:スイッチがオフ状態にあるとき、ドレイン ピンに流入、または流出するリーク電流。

図 7-2 に、これら 2 種類のオフ リーク電流の測定に使用する構成を示します。

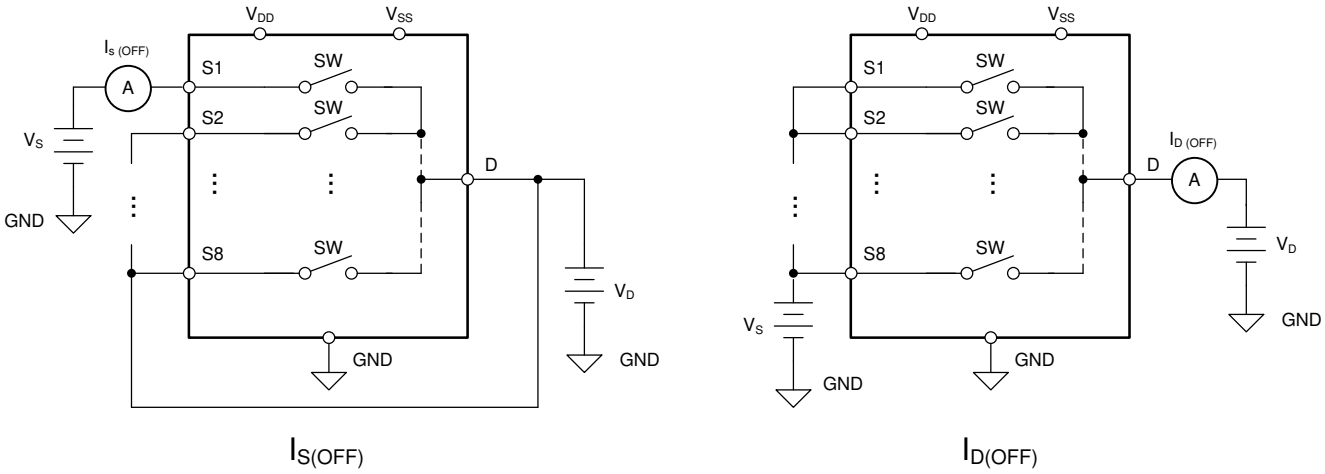


図 7-2. オフ リーク測定時の構成

Copyright © 2026 Texas Instruments Incorporated

7.3 オン リーク電流

ソース オンリーク電流 ($I_{S(ON)}$) とドレイン オンリーク電流 ($I_{D(ON)}$) は、スイッチがオン状態のときのチャネル リーク電流を示します。$I_{S(ON)}$ はドレインがフローティングのときに測定され、$I_{D(ON)}$ はソースがフローティングのときに測定されます。図 7-3 に、オンリーク電流の測定に使用する回路を示します。

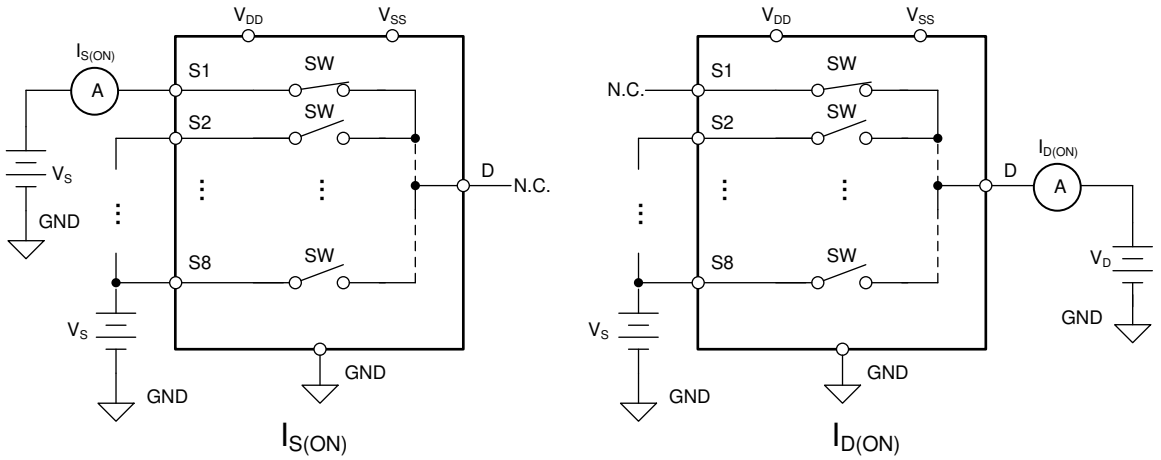


図 7-3. オン リーク測定時の構成

7.4 ブレイク ビフォー メイク遅延

ブレイク ビフォー メイク遅延は、MUX808-Q1 および MUX809-Q1 の安全機能です。ON スイッチは、OFF スイッチが接続を確立する前に、最初に接続を切断します。このブレイク (切断) とメイク (接続) の間の時間遅延を、ブレイク ビフォー メイク遅延と呼びます。図 7-4 に、ブレイク ビフォー メイク遅延 (記号 t_{BBM}) の測定に使用する設定を示します。

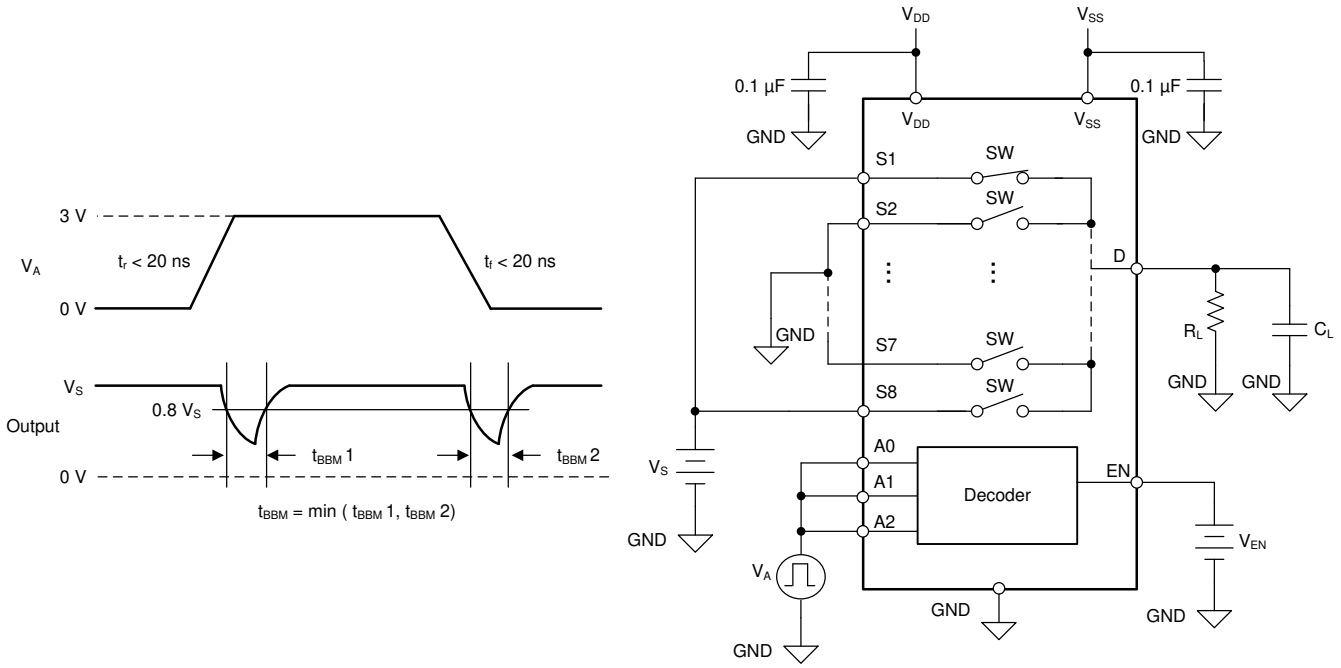


図 7-4. ブレイク ビフォー メイク遅延測定時の構成

7.5 イネーブル ターンオン時間とイネーブル ターンオフ時間

$t_{ON(EN)}$ 時間は、EN 信号が最終値の 50% まで上昇した後、MUX808-Q1 および MUX809-Q1 の出力が最終値の 90% まで上昇するまでに要する時間として定義されます。$t_{OFF(EN)}$ は、EN 信号が初期値の 50% まで低下した後、MUX808-Q1 および MUX809-Q1 の出力が最終値の 10% まで低下するまでに要する時間として定義されます。図 7-5 に、イネーブル遅延時間を測定する際の設定を示します。

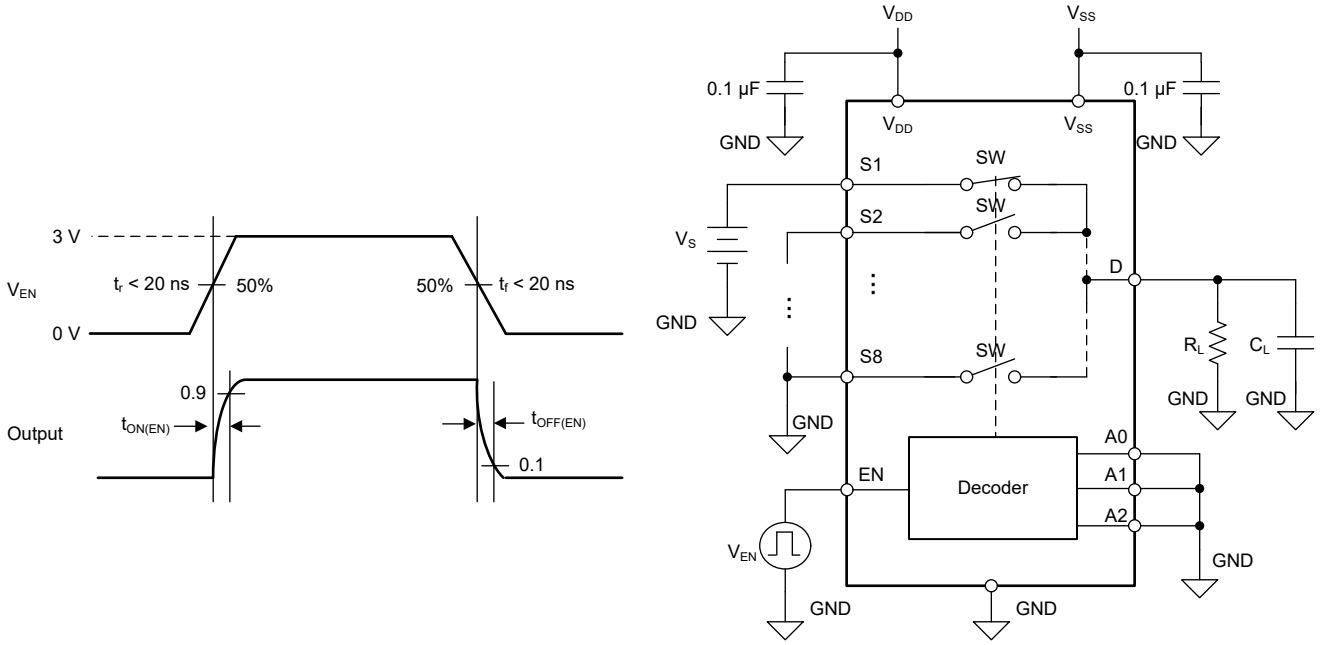


図 7-5. イネーブル遅延測定の設定

7.6 遷移時間

遷移時間は、アドレス信号 (Ax) が遷移の 50% まで下降または上昇した後に、デバイスの出力が (遷移の 90% まで) 上昇または (遷移の 10% まで) 下降するのに要する時間として定義されます。図 7-6 に、遷移時間 (記号 t_{TRAN}) の測定に使用する設定を示します。

Copyright © 2026 Texas Instruments Incorporated

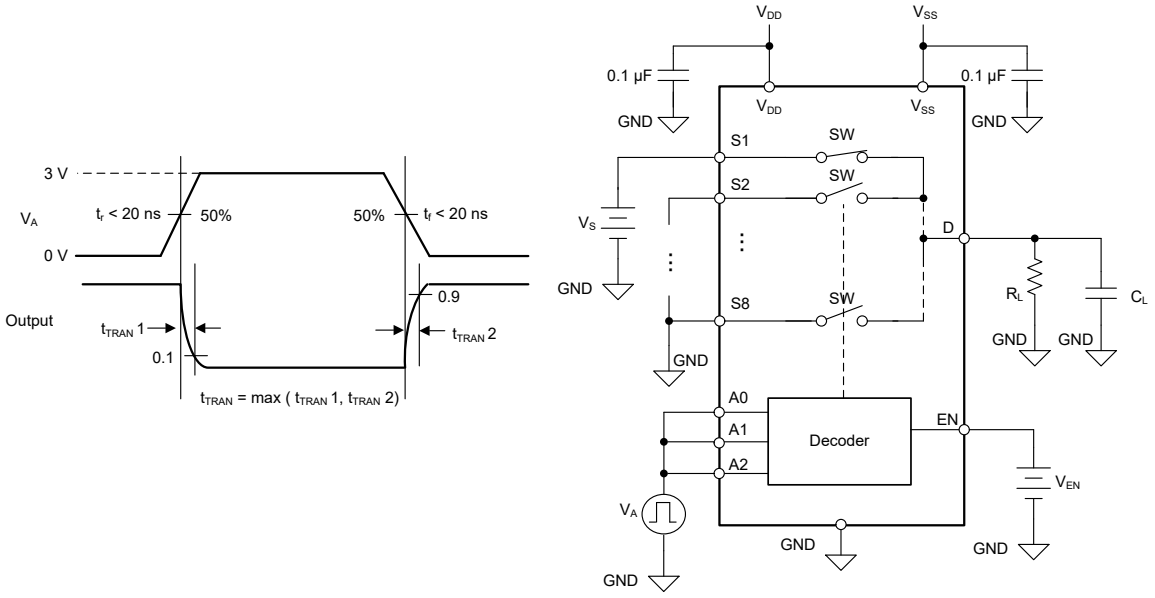


図 7-6. 遷移時間測定時の設定

7.7 チャージ インジェクション

チャージ インジェクションは、スイッチング中にデジタル入力からアナログ出力に転送されるグリッチ インパルスの測定値で、Q_{INJ} という記号で示されます。図 7-7 に、ソースからドレインに向けたチャージ インジェクションの測定に使用する設定を示します。

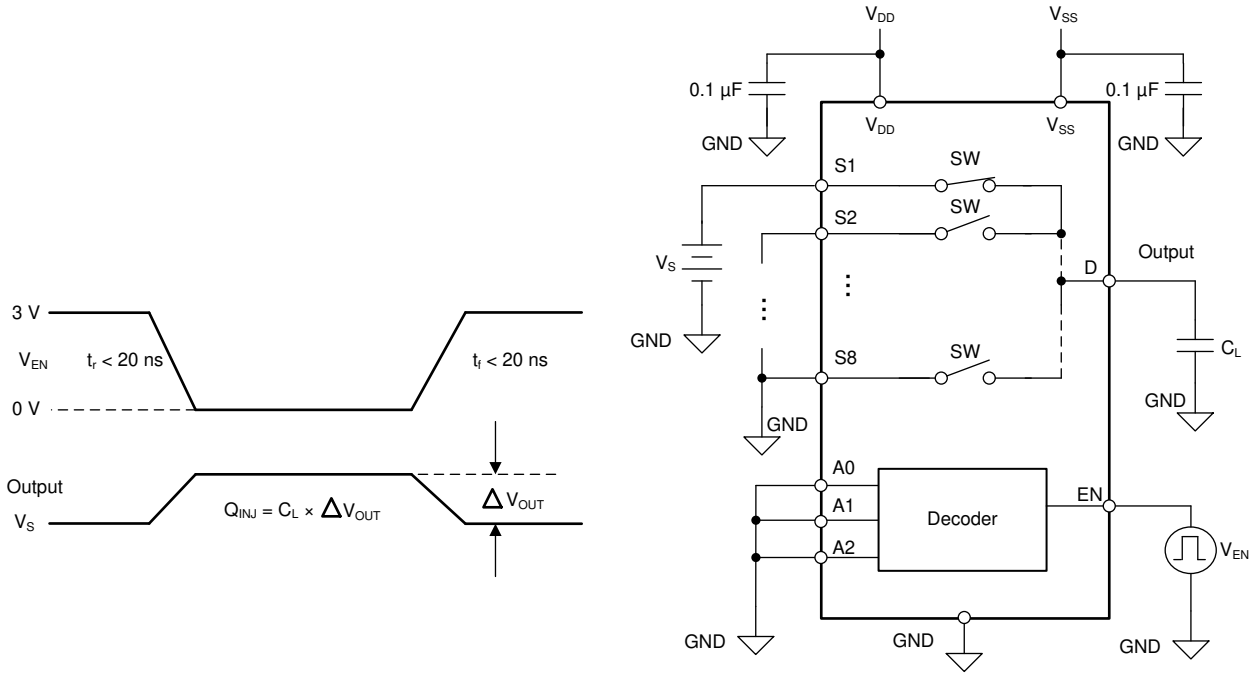
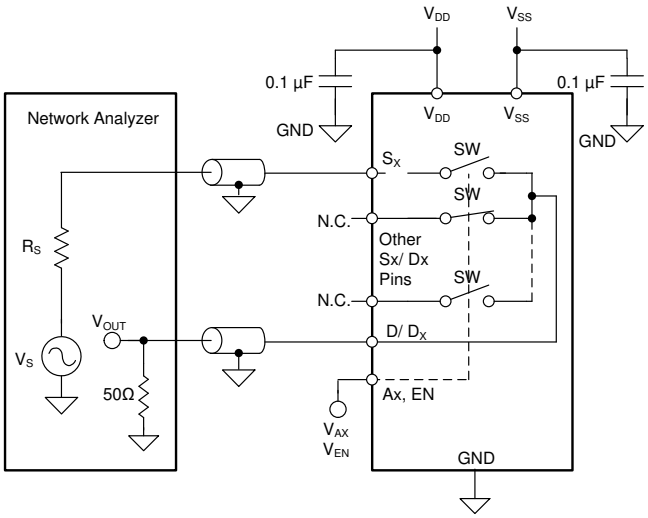


図 7-7. 電荷注入測定時の設定

7.8 オフ アイソレーション

オフ絶縁は、オフチャネルのソース ピン (Sx) に信号が印加された場合に、そのデバイスのドレイン ピン (Dx) に現れる信号の比率として定義されます。測定の特性インピーダンス (Z_O) は 50Ω です。図 7-8 に、オフ絶縁の測定に使用する設定を示します。



$$Off\ Isolation = 20 \times Log \frac{V_{OUT}}{V_S}$$

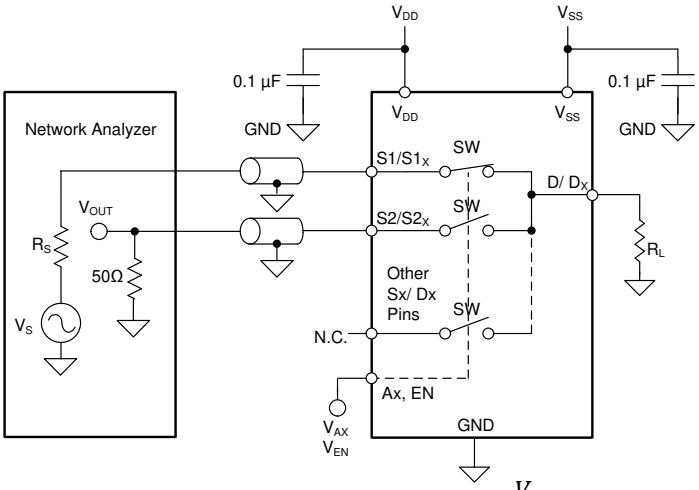
図 7-8. オフ絶縁測定時の設定

7.9 クロストーク

このデバイス向けに定義できるクロストークは 2 種類あります。

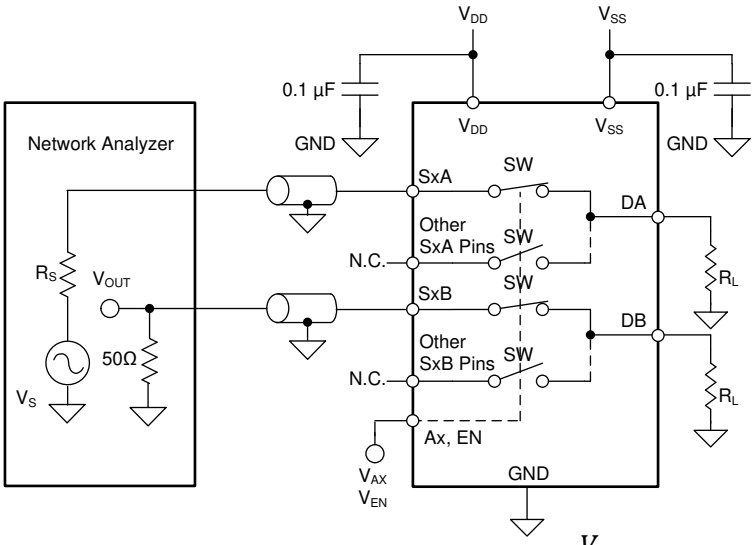
1. チャネル内クロストーク ($X_{TALK(INTRA)}$): 図 7-9 に示すように、同じチャネルのオンスイッチ入力のソース ピンに信号を印加した場合の、オフスイッチ入力のソース ピン (Sx) 電圧。
2. チャネル間クロストーク ($X_{TALK(INTER)}$): 図 7-10 に示すように、異なるチャネルのオンスイッチ入力のソース ピンに信号を印加した場合の、オンスイッチ入力のソース ピン (Sx) 電圧。チャネル間クロストークは、MUX809-Q1 デバイスにのみ適用されます。

Copyright © 2026 Texas Instruments Incorporated



$$Intra - channel\ Crosstalk = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-9. チャネル内クロストーク測定時の設定

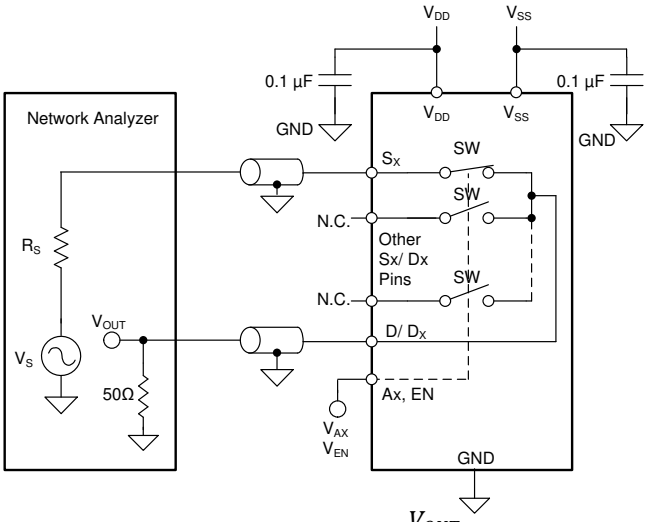


$$Inter - channel\ Crosstalk = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-10. チャネル間クロストーク測定時の設定

7.10 帯域幅

帯域幅 (BW) は、入力をオンチャネルのソース ピン (Sx) に印加し、MUX80x-Q1 のドレイン ピン (D または Dx) で出力を測定したときに、減衰量が 3dB 未満である周波数の範囲として定義されます。および 図 7-11 に、スイッチの帯域幅を測定する際の設定を示します。



$$Bandwidth = 20 \times Log \frac{V_{OUT}}{V_S}$$

図 7-11. 帯域幅測定時の設定

7.11 THD + ノイズ

信号の全高調波歪み (THD) は、高調波歪みの測定値で、マルチプレクサの出力において、すべての高調波成分の電力の合計と基本周波数の電力の比として定義されます。MUX808-Q1 および MUX809-Q1 のオン抵抗は入力信号の振幅によって変化し、ドレイン ピンが低インピーダンスの負荷に接続されている場合に歪みを生じます。全高調波歪み + ノイズは THD + N と表されます。図 7-12 に、デバイスの THD +N の測定に使用する設定を示します。

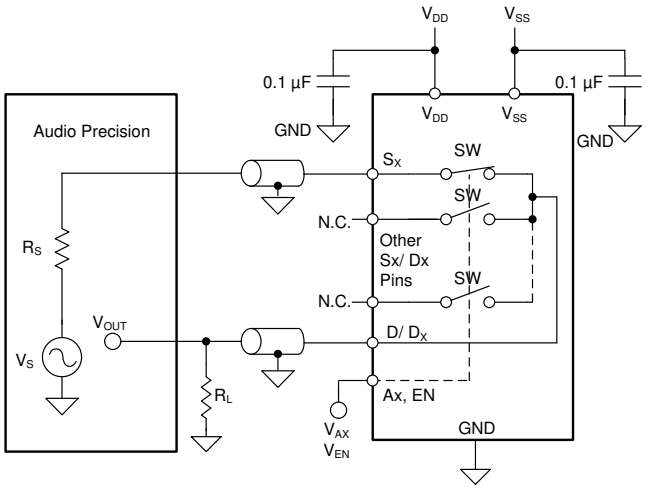


図 7-12. THD+N 測定時の構成

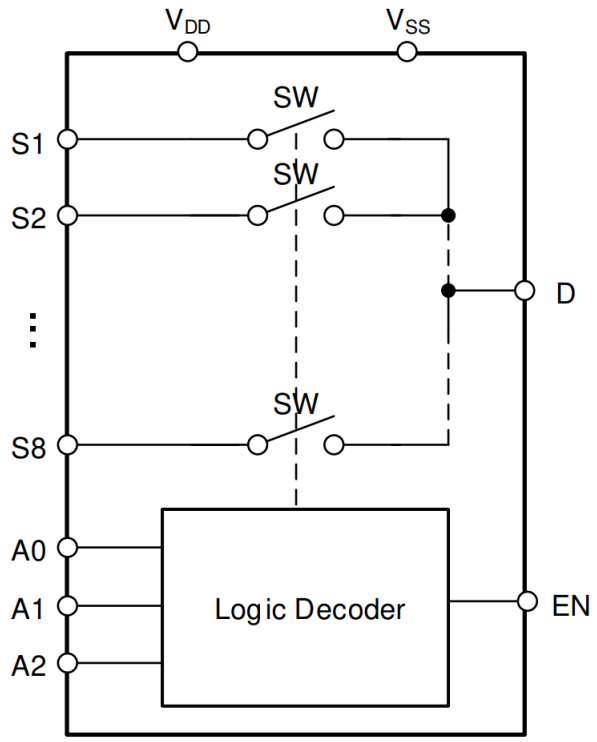
Copyright © 2026 Texas Instruments Incorporated

8 詳細説明

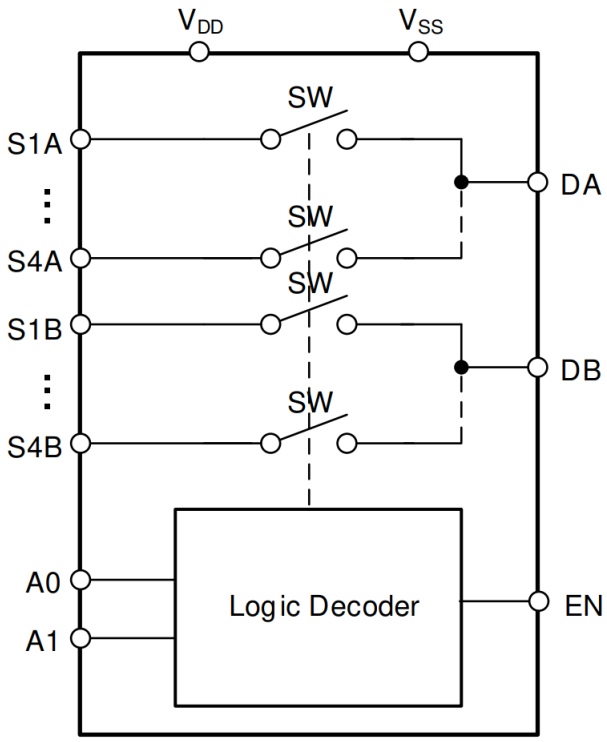
8.1 概要

MUX808-Q1 と MUX809-Q1 は 8:1 (シングル エンド) および 4:1 (差動) 構成の最新の CMOS (相補型金属酸化膜半導体) アナログ マルチプレクサです。これらのデバイスは、デュアル電源、シングル電源、非対称電源のいずれでも、最大 100V までの電源電圧で正常に動作します。

8.2 機能ブロック図



MUX808-Q1



MUX809-Q1

8.3 機能説明

8.3.1 双方向動作

MUX808-Q1 および MUX809-Q1 は、ソース (Sx) からドレイン (D または Dx)、もしくはドレイン (D または Dx) からソース (Sx) への双方向で、同等に良好な導通特性を示します。各信号路は、両方向で非常に類似した特性を持っています。

8.3.2 フラットなオン抵抗

MUX808-Q1 および MUX809-Q1 は、スイッチ入力動作領域の大半でオン抵抗 (R_{ON}) が非常にフラットになるように、特別なスイッチ アーキテクチャを使用して設計されています。R_{ON} 応答がフラットであることから、サンプリングされた信号にかかわらず R_{ON} が制御されるため、高精度センサ アプリケーションでこのデバイスを使用できます。このアーキテクチャはチャージ ポンプなしで実装されているため、サンプリング精度に影響を及ぼす不要なノイズがデバイスから発生することはありません。

最もフラットなオン抵抗領域は、V_{SS} から V_{DD} より約 5V 低い電圧までです。信号が V_{DD} の 5V 範囲内になると、オン抵抗が指数関数的に増加し、目的の信号転送に影響を及ぼす可能性があります。

8.3.3 保護機能

MUX808-Q1 および MUX809-Q1 は、堅牢なシステム実装を可能にするため、数多くの保護機能を備えています。

8.3.3.1 フェイルセーフ ロジック

フェイルセーフ ロジック回路によって、電源ピンよりも前にロジック制御ピンに電圧が印加されるため、潜在的な損傷からデバイスを保護できます。また、フェイルセーフ ロジック機能により、マルチプレクサのロジック入力を高電圧に接続できるため、高電圧の制御信号のみが存在する場合に接続を簡素化できます。ロジック入力は、電源オフ状態で最大 +48V の正のフォルトから保護されていますが、負の過電圧状態に対する保護は備えていません。

また、フェイルセーフ ロジックにより、デバイスは通常動作時に制御ピンで V_{DD} よりも高い電圧と接続でき、システム設計の柔軟性を最大限に高めることができます。たとえば、V_{DD} = 15V の場合、ロジック制御ピンを +24V に接続してロジック High 信号を実現でき、この場合、アナログ帰還電圧など各種の信号をロジック入力の制御に使用できます。電源電圧にかかわらず、ロジック入力を最高 48V まで接続できます。

8.3.3.2 ESD 保護

MUX808-Q1 および MUX809-Q1 のすべてのピンは、最大 ±2kV の HBM ESD 保護レベルをサポートしているため、製造プロセス中にデバイスを ESD 事象から保護するのに役立ちます。

8.3.3.3 ラッチアップ耐性

ラッチアップとは、電源ピンとグランドの間に低インピーダンスのパスが作成される条件のことです。この条件はトリガ (電流注入または過電圧) によって発生しますが、一度アクティブ化されると、トリガが存在しなくなっても低インピーダンスのパスが維持されます。この低インピーダンスのパスは、過剰な電流レベルが原因で、システムのアップセットや致命的な損傷を引き起こす可能性があります。ラッチアップ状態では通常、低インピーダンスのパスを除去するためにパワー サイクルが必要です。

MUX808-Q1 および MUX809-Q1 デバイスでは、寄生接合が形成されないよう、シリコン サブストレートの上に絶縁酸化膜層を配置しています。その結果、デバイスの構造上あらゆる状況でラッチアップ耐性があります。

MUX808-Q1 および MUX809-Q1 デバイスは、シリコン オン インシュレータ (SOI) ベースのプロセスで構築されており、寄生構造が形成されないよう、各 CMOS スイッチの PMOS と NMOS トランジスタの間に酸化膜が追加されています。酸化膜は絶縁トレンチとも呼ばれ、過電圧または電流注入によるラッチアップ イベントのトリガを防止します。このラッチアップ耐性機能により、MUX808-Q1 および MUX809-Q1 は過酷な環境でも使用できます。ラッチアップ耐性の詳細については、『システムの信頼性向上に役立つラッチアップ耐性マルチプレクサの使用』を参照してください。

8.3.4 1.8V ロジック互換入力

MUX808-Q1 および MUX809-Q1 デバイスは、すべてのロジック制御入力に対して 1.8V ロジック互換制御を備えています。1.8V のロジック レベル入力によって、MUX808-Q1 および MUX809-Q1 は、より低いロジック I/O レールを持つプロセッサと接続できます。これにより、外部変換器は不要となり、スペースと部品表コストの両方を削減できます。1.8V ロジックの実装の詳細については、『1.8V ロジックのマルチプレクサとスイッチを使用した設計の簡素化』を参照してください。

8.3.5 ロジック ピン内蔵のプルダウン抵抗

MUX808-Q1 および MUX809-Q1 には、内部に GND への弱いプルダウン抵抗が実装されており、ロジック ピンがフローティングにならないようにしています。このプルダウン抵抗の値は約 4MΩ ですが、電圧が高くなると約 1μA にクランプされます。この機能は、最大 4 つの外部コンポーネントを統合し、システムのサイズとコストを節約します。

Copyright © 2026 Texas Instruments Incorporated

8.4 デバイスの機能モード

8.4.1 通常モード

通常モード動作では、V_{DD} および V_{SS} までの信号を、ソース (Sx) からドレイン (D または Dx)、もしくはドレイン (D または Dx) からソース (Sx) へスイッチ経由で伝送できます。表 8-1 および表 8-2 はアドレス (Ax) ピンを示しており、イネーブル (EN) ピンによってどのスイッチ経路をオンにするかが決まります。スイッチがオンの状態を維持するには、次の条件を満たす必要があります。

- 1 次電源間の差 (V_{DD} – V_{SS}) は 10V 以上である必要があります。最小 V_{DD} は、10V です。
- ソース (Sx) またはドレイン (Dx) の入力信号は、V_{DD} と V_{SS} の間にある必要があります。
- ロジック制御アドレス ピン (Ax) によって、スイッチ経路が選択されている必要があります。

8.4.2 真理値表

表 8-1 に、MUX808-Q1 の真理値表を示します。

表 8-1. MUX808-Q1 の真理値表

EN	A2	A1	A0	通常の条件
0	X(1)	X(1)	X(1)	なし
1	0	0	0	S1
1	0	0	1	S2
1	0	1	0	S3
1	0	1	1	S4
1	1	0	0	S5
1	1	0	1	S6
1	1	1	0	S7
1	1	1	1	S8

(1) 「X」は「任意」を意味します。

表 8-2 に、MUX809-Q1 の真理値表を示します。

表 8-2. MUX809-Q1 の真理値表

EN	A1	A0	通常の条件
0	X(1)	X(1)	なし
1	0	0	S1x
1	0	1	S2x
1	1	0	S3x
1	1	1	S4x

(1) 「X」は「任意」を意味します。

『低速またはフローティング CMOS 入力の影響』に記述されているように、デバイスでの余分な電流消費を防止するために、未使用の場合、アドレス (Ax) ピンは GND またはロジック High に接続する必要があります。また、未使用の信号路入力（Sx または Dx）は、最良の性能を得るために GND に接続しておきます。

9 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

MUX808-Q1 および MUX809-Q1 は、アナログおよびデジタル信号をサポートできる高電圧マルチプレクサです。これらのマルチプレクサは高電圧に対応できるため、電圧信号スイングの大きいシステムや、同相モード電圧の高いシステムで使用できます。

さらに、MUX80x-Q1 デバイスは、電源電圧範囲全体にわたって安定したアナログ パラメータ性能を備えており、システム内の最も便利な電源レールでデバイスを駆動しながら、優れた性能を発揮できます。

9.2 代表的なアプリケーション

MUX80x-Q1 の性能を活用する一例として、複数の入力センサに対応する多重化データ アクイジション フロント エンドの実装が挙げられます。ゾーン コントロール モジュール (ZCU) のアナログ入力モジュール、データ アクイジション (DAQ)、ボディドメイン コントローラなどのアプリケーションでは、一般的に、複数の信号を単一の ADC チャネルで監視する必要があります。こうした複数の入力は、監視対象となる異なるシステム電圧、または温度や湿度などの環境センサから供給される場合があります。図 9-1 では、マルチプレクサを利用して、複数の入力を単一の ADC で監視する簡素化された例を示しています。

Copyright © 2026 Texas Instruments Incorporated

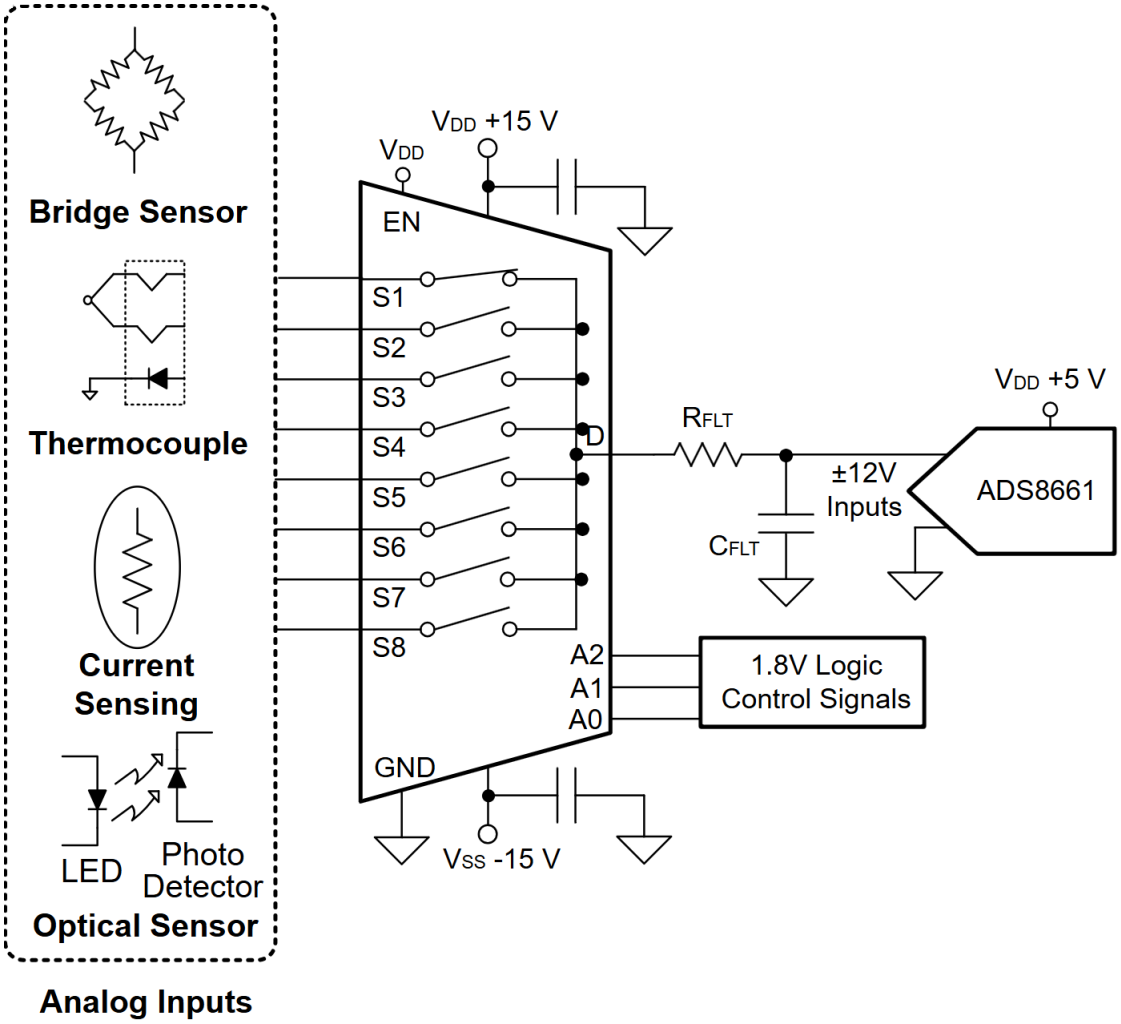


図 9-1. 多重化されたデータ アクイジション フロント エンド

9.2.1 設計要件

表 9-1. 設計パラメータ

パラメータ	値
正電源 (V_{DD}) マルチプレクサ /オペアンプ	15V
負電源 (V_{SS}) マルチプレクサ / オペアンプ	-15V
同相モード シフト時の最大入出力信号	-12V ～ 12V
マルチプレクサの制御ロジック スレッショルド	1.8V 互換、最大 48V
マルチプレクサの温度範囲	-40℃ ～ +125℃

9.2.2 詳細な設計手順

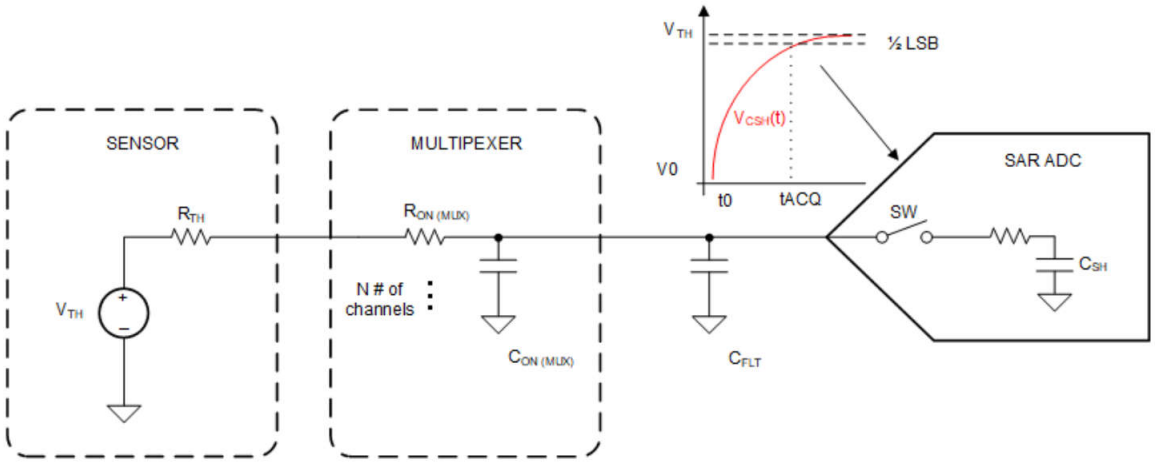
図 9-2 に示すアプリケーションは、マルチプレクサを使用して信号チェーンを簡素化し、複数の入力信号を単一の ADC チャネルに入力して監視する方法を示しています。この例では、ADC (ADS8661) は、±12.288V までの、ソフトウェアでプログラム可能な入力範囲を備えています。また、この ADC は最大 ±20V の過電圧保護機能を備えているため、マルチプレクサを入力信号範囲より広い電源電圧で駆動できます。これにより、マルチプレクサのオン抵抗性能を最大化すると同時に、使用可能な信号範囲を超えたシステムレベルの過電圧保護も維持できます。マルチプレクサと ADC はどちらも -40℃ ～ +125℃ の拡張温度範囲で動作できるため、より広範なシステムで使用できます。

多くの逐次比較型 ADC はサンプリング スイッチとサンプリング コンデンサで構成されるアナログ入力構造を採用しています。多くのシグナル チェーンには、高速なシステム アクイジション時間を満たすために、ADC の入力の充電に役立つドライバ アンプが搭載されています。ただし、逐次比較型 ADC を駆動するために、ドライバ アンプは必ずしも必要ではありません。図 9-2 は、マルチプレクサを通過後に、センサが逐次比較型 ADC 入力を直接駆動する代表的な図を示しています。フィルタ コンデンサ (C_{FLT}) は、サンプリング チャージ インジェクションを低減するために、ADC の入力に接続されています。また、ADC の内部サンプル / ホールドコンデンサを迅速に充電するためのチャージ バケットとしても機能しています。

センサ ブロックは、デバイスをテブナン等価電圧源 (V_{TH}) と抵抗 (R_{TH}) に簡略化しており、これらはデバイスのデータシートから抽出できます。同様に、マルチプレクサは、直列抵抗 ($R_{ON(MUX)}$) と容量 ($C_{ON(MUX)}$) と考えることができます。シグナル チェーンの最大精度を確保するには、ADC のアクイジション時間内に、システムが LSB の 1/2 以内に安定している必要があります。時定数は、図 9-2 で示すように計算できます。この式は、システムの時定数をさらに低減するため

Copyright © 2026 Texas Instruments Incorporated

に、オン抵抗の小さいマルチプレクサを選定することの重要性を示しています。さらに、マルチプレクサの低チャージ インジェクション性能は、変換誤差の低減と測定精度の向上に役立ちます。



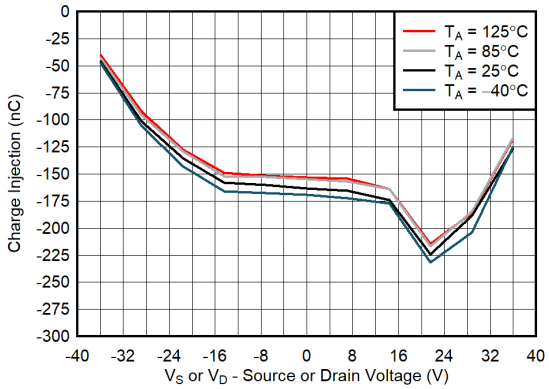
$t_{ACQ} > k \times \tau_{FLT}$

- $\tau_{FLT} = (R_{TH} + R_{ON\ (MUX)}) \times (C_{FLT} + C_{ON\ (MUX)})$
- k is single pole time constant for N bit ADC

図 9-2. 逐次比較型 ADC の駆動

9.2.3 アプリケーション曲線

MUX80x-Q1 は、オンおよびオフ時のリーク電流が小さく、チャージ インジェクションを非常に低く抑えた特性を備えているため、高精度な車載システムの実装に最適です。MUX80x-Q1 には、ドレイン側 (D) でのチャージ インジェクションを低減するための専用アーキテクチャが搭載されています。図 9-3 に、MUX80x-Q1 のチャージ インジェクションとソース電圧の関係を示します。



T_A = 25℃

図 9-3. 電荷注入とドレイン電圧との関係

9.3 電源に関する推奨事項

MUX808-Q1 および MUX809-Q1 は、±10V ～ ±50V (単一電源モードで 10V ～ 100V) の広い電源電圧範囲で動作します。また、これらは V_{DD} = 50V、V_{SS} = –10V などの非対称電源でも適切に動作します。電源のノイズ耐性を向上させるため、V_{DD} ピンおよび V_{SS} ピン両方からグランドに対し、1μF～10μF の範囲の電源デカップリング コンデンサをそれぞれ使用してください。電源ピンのできるだけ近くに追加の 0.1μF コンデンサを配置すると、最適な電源デカップリング ソリューションを実現できます。電源をオンにする前に、必ずグランド (GND) 接続が確立されていることを確認してください。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

次の画像に、MUX808-Q1 および MUX809-Q1 を使用した PCB レイアウトの一例を示します。主な検討事項は次のとおりです。

- 確実な動作を保証するため、V_{DD} と V_{SS} の間に 0.1μF～10μF のデカップリング コンデンサを少なくとも 1 つ、GND に接続してください。0.1μF と 1μF のコンデンサを推奨します。この場合、最小値のコンデンサをピンのできるだけ近くに配置します。電源電圧に対してコンデンサの電圧定格が十分であることを確認します。
- 入力への配線は可能な限り短くします。
- ソリッド グランド プレーンを使用すると、熱の分散や、電磁干渉 (EMI) ノイズのピックアップの低減に役立ちます。
- デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。可能な限り、デジタル パターンとアナログ パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。

Copyright © 2026 Texas Instruments Incorporated

9.4.2 レイアウト例

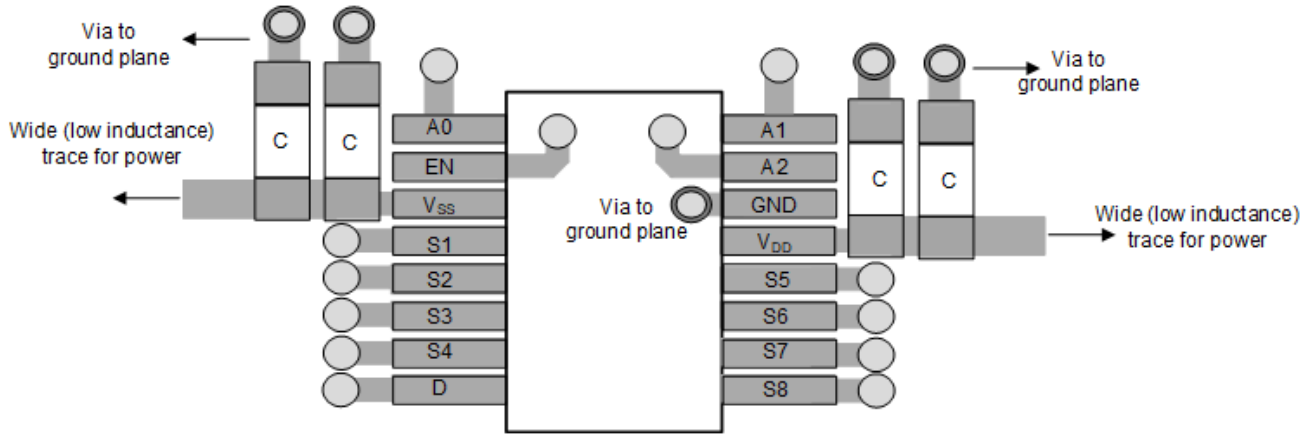


図 9-4. MUX808-Q1 の TSSOP レイアウトの例

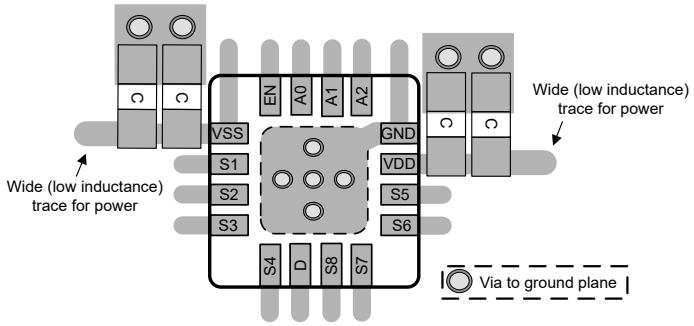


図 9-5. MUX808-Q1 の QFN レイアウトの例

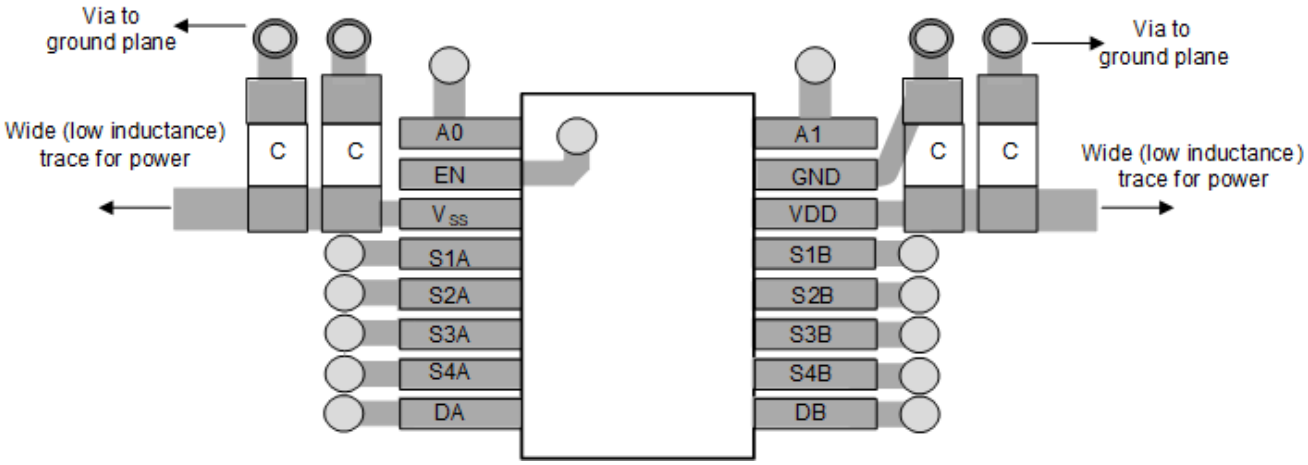


図 9-6. MUX809-Q1 の TSSOP レイアウトの例

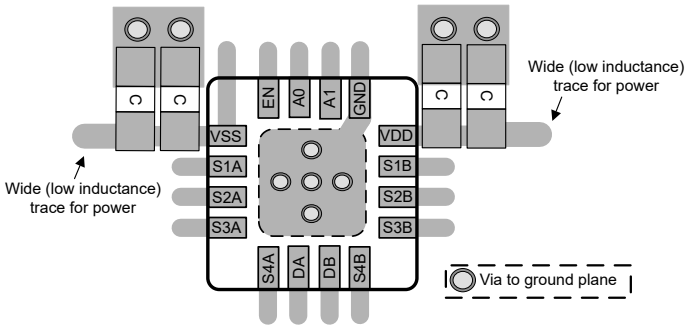


図 9-7. MUX809-Q1 の QFN レイアウトの例

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『低速またはフローティング CMOS 入力の影響』アプリケーション ノート
- テキサス・インスツルメンツ、『マルチプレクサおよび信号スイッチの用語集』アプリケーション レポート
- テキサス インスツルメンツ、『*システムの信頼性向上に役立つラッチアップ耐性マルチプレクサ*』アプリケーション レポート

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2026	*	初版リリース

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MUX808QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	808Q
MUX808QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MUX 808Q
MUX809QPWRQ1	Active	Production	TSSOP (PW) | 16	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	809Q
MUX809QRUMRQ1	Active	Production	WQFN (RUM) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	MUX 809Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

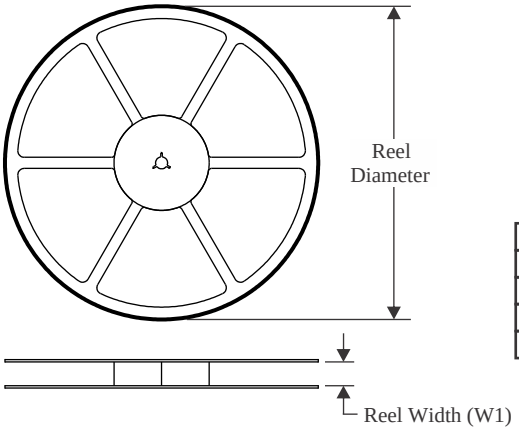
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

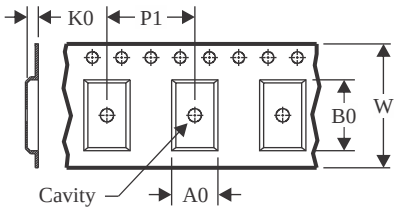
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

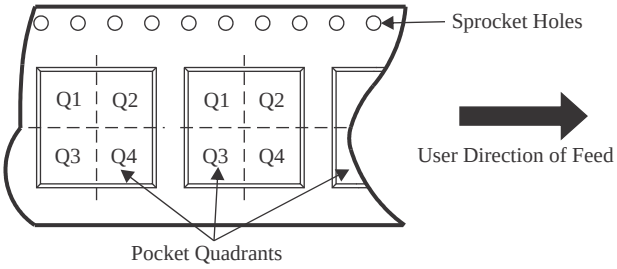


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

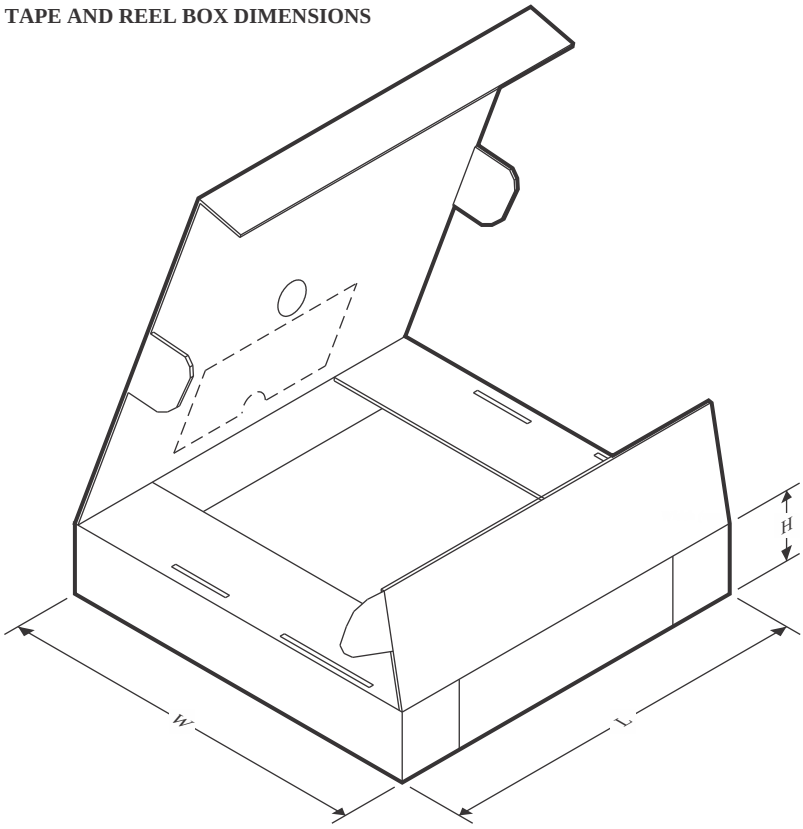
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
MUX808QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX808QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2
MUX809QPWRQ1	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
MUX809QRUMRQ1	WQFN	RUM	16	3000	330.0	12.4	4.25	4.25	1.15	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
MUX808QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX808QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0
MUX809QPWRQ1	TSSOP	PW	16	2000	353.0	353.0	32.0
MUX809QRUMRQ1	WQFN	RUM	16	3000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

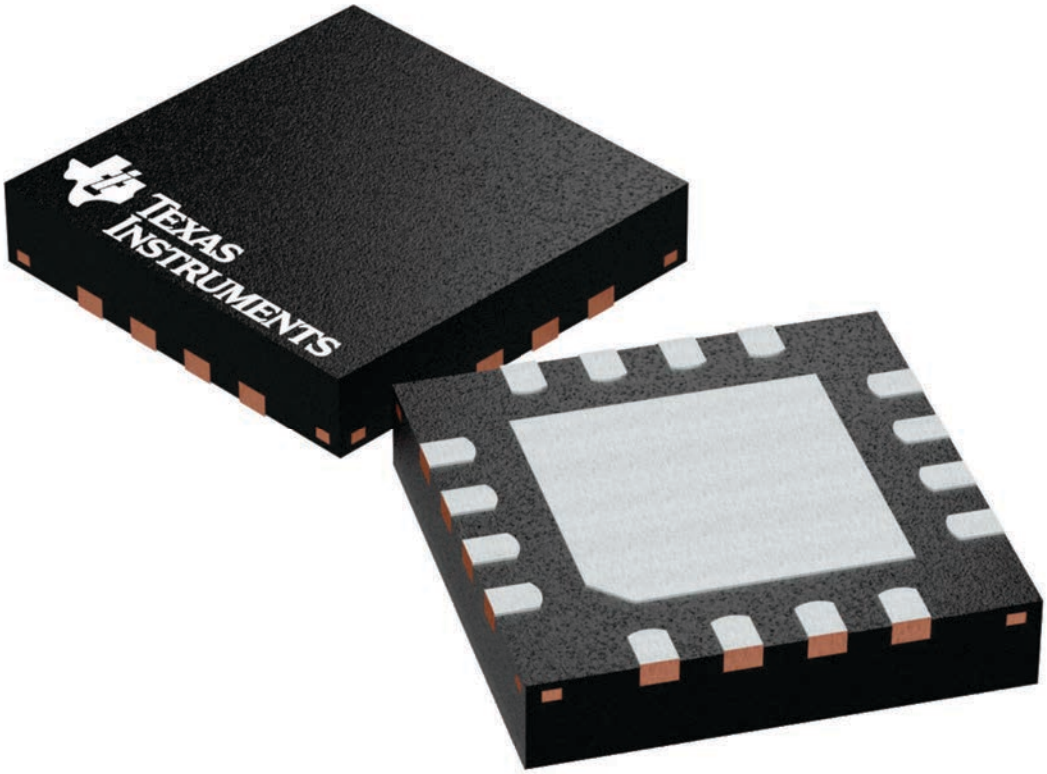
RUM 16

WQFN - 0.8 mm max height

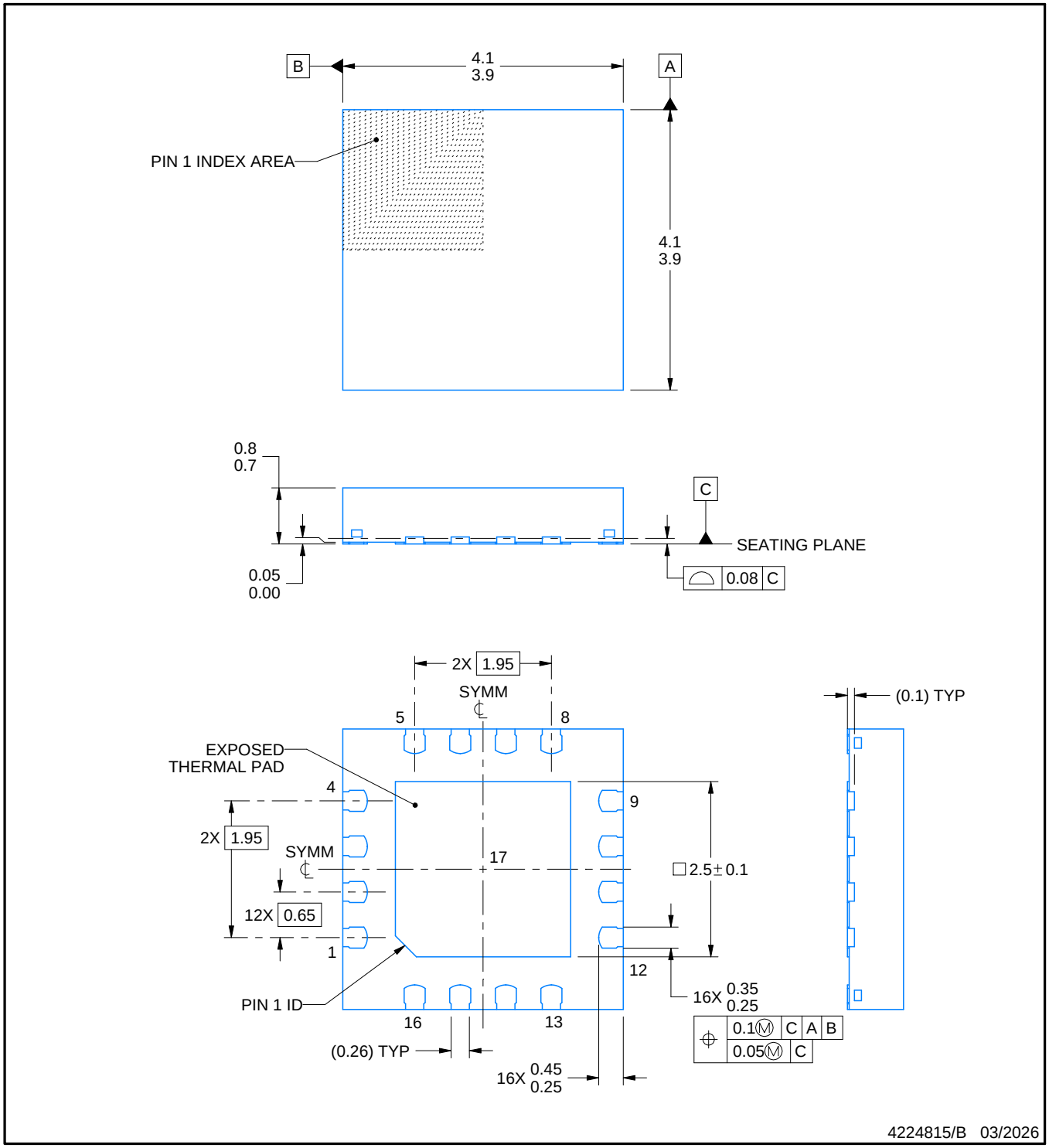
4 x 4, 0.65 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

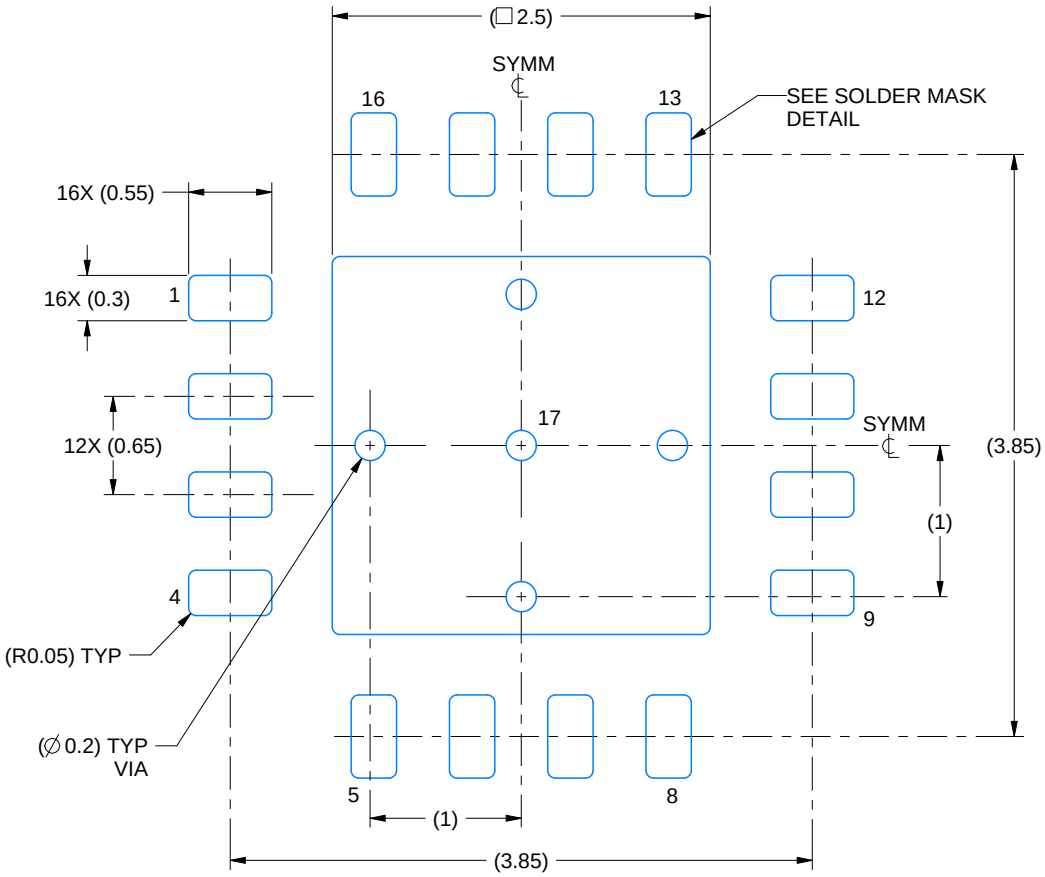


4224843/A

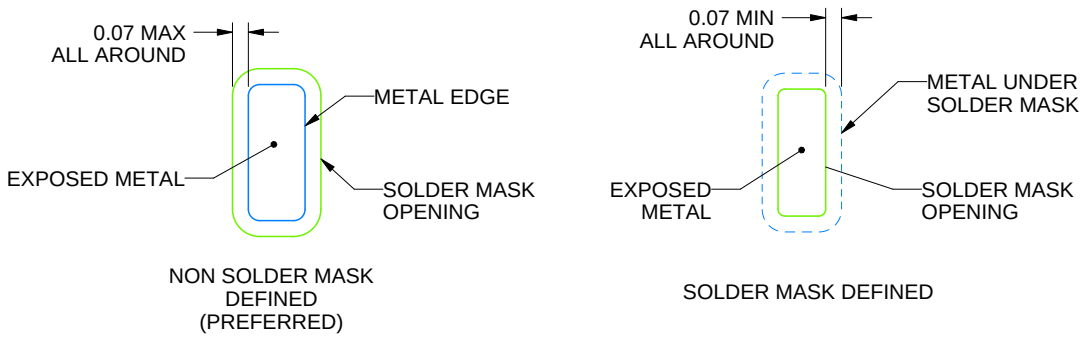


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

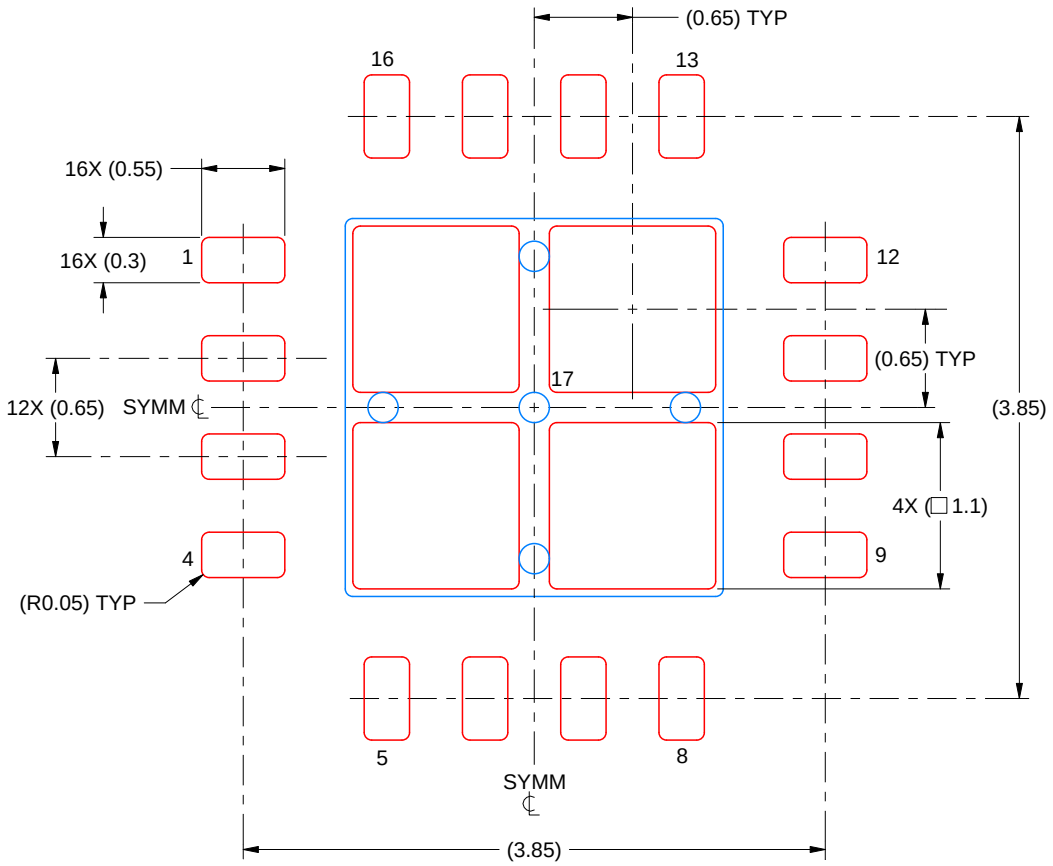


SOLDER MASK DETAILS

4224815/B 03/2026

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



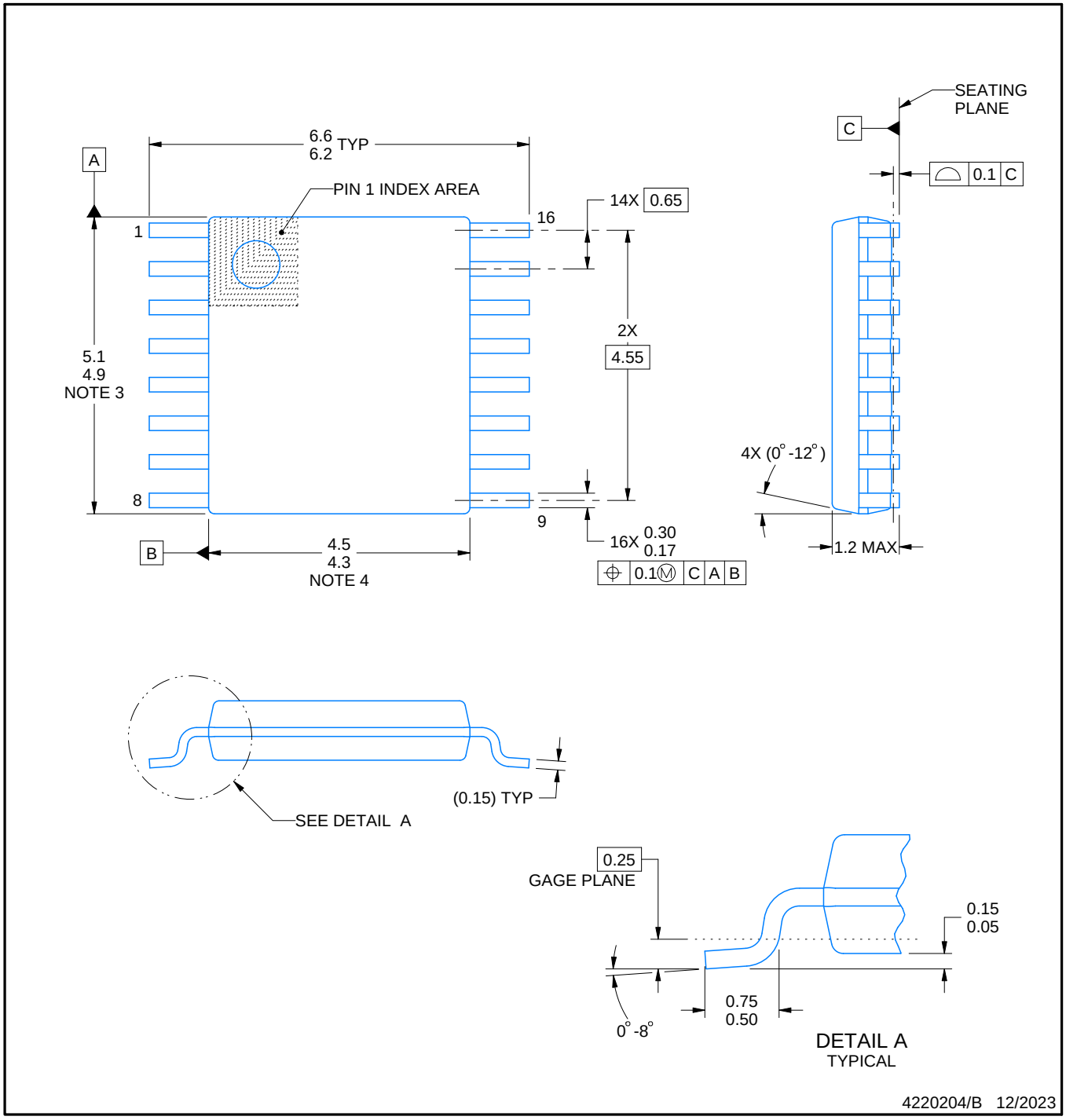
SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4224815/B 03/2026

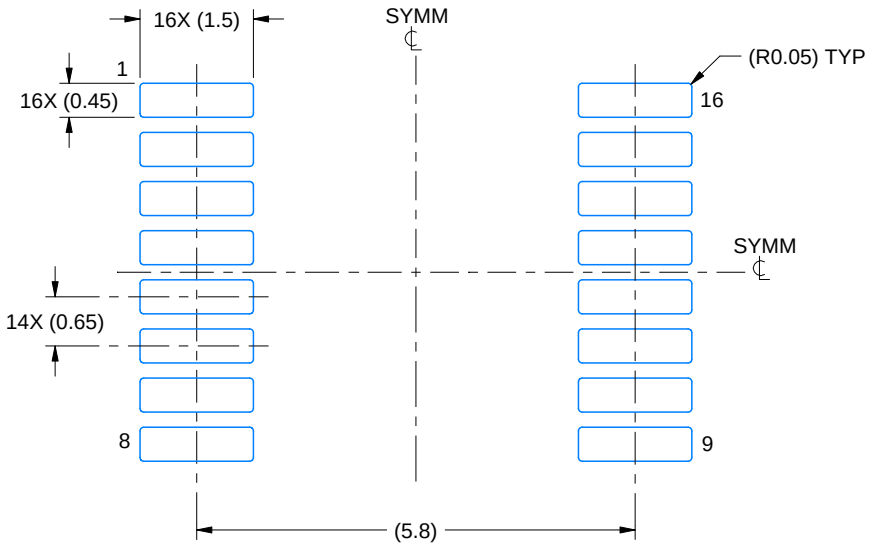
NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

NON-SOLDER MASK DEFINED (PREFERRED)

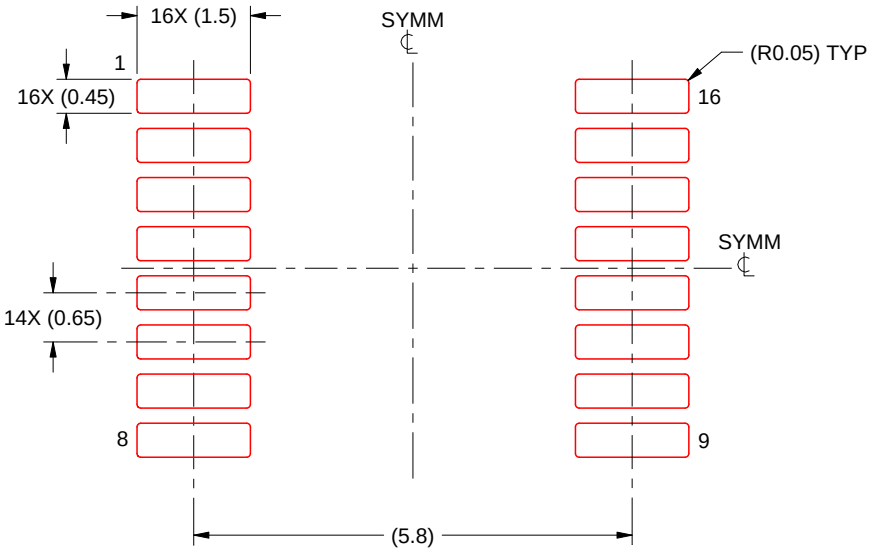
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月