OPA137、OPA2137、OPA4137 低コスト、FET 入力オペアンプ Micro Amplifier™ シリーズ

1 特長

- FET 入力: I_B = ±10pA
- 低いオフセット電圧:±300mV
- 幅広い電源電圧範囲:±2.25V～±18V
- 低い静止電流:120µA / チャネル
- 高速 / 消費電力:1.1MHz
- 入力の正電源
- シングル、デュアル、クワッド

2 アプリケーション

- 歪みゲージ アンプ
- 光検出器アンプ
- 高精度積分器
- バッテリ駆動計測器
- 試験用機器
- アクティブ フィルタ

3 説明

OPA137 シリーズ FET 入力オペアンプは、低コストの小型アプリケーション用に設計されています。各種アンプは小型サイズ (SOT-23-5 および MSOP-8 パッケージ) に加えて、低入力バイアス電流 (±10pA) 、低静止電流 (120µA / チャネル) 、高開ループ ゲイン (145dB) を実現しています。

単一電源 (+4.5V ～ +36V) またはデュアル電源 (±2.25V ～ ±18V) を使用できます。入力同相電圧範囲は負電源まで対応し、多くの単一電源アプリケーションに最適です。シングル、デュアル、クアッドの各製品で同一の仕様を備え、設計の柔軟性を高めています。

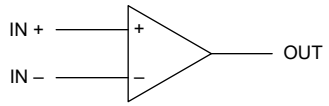
OPA137 オペアンプは使用が容易で、一部の FET 入力アンプに見られる位相反転や過負荷の問題は発生しません。アンプが規定された制限までスイングしても、直線性を含めて高い性能が維持されます。加えて、高スルーレート (4.5V/µs) と広帯域幅 (1.1MHz) の組み合わせにより、高速セトリング タイムを実現し、良好な動的応答を示します。デュアルおよびクワッドの設計は完全に独立した回路を特徴としており、クロストークが最小限に抑えられ、相互作用が発生しません。

シングル パッケージ (OPA137) は、小型の 5 リード SOT-23-5 表面実装、SO-8 表面実装、8 ピン DIP です。デュアル パッケージ (OPA2137) は、小型の MSOP-8 表面実装および SO-8 表面実装で提供されています。クワッド パッケージ (OPA4137) は、SO-14 表面実装および 14 ピン DIP です。これらはすべて –40°C ～ +85°C が規定範囲で、–55°C ～ +125°C の範囲で動作します。設計解析用の SPICE マクロ モデルが利用できます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
OPA137	SOIC (8)	4.90mm × 3.90mm
	SOT-23 (5)	2.90mm × 1.60mm
OPA2137	VSSOP (8)	3.00mm × 3.00mm
	SOIC (8)	4.90mm × 3.90mm
	PDIP (8)	6.35mm × 9.81mm
OPA4137	PDIP (14)	6.35mm × 19.30mm
	SOIC (14)	3.91mm × 8.65mm

(1) 詳細については、セクション 9 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



シンボル (各アンプ)

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 ピン構成および機能.....3
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 推奨動作条件.....5
5.4 電気的特性、V_S = ±15V.....5
5.5 代表的特性.....6
5.6 古いダイから新しいダイへの移行.....12
6 アプリケーションと実装.....13
6.1 使用上の注意.....13
7 デバイスおよびドキュメントのサポート.....15
7.1 ドキュメントのサポート.....15
7.2 ドキュメントの更新通知を受け取る方法.....15
7.3 サポート・リソース.....15
7.4 商標.....15
7.5 静電気放電に関する注意事項.....15
7.6 用語集.....15
8 改訂履歴.....16
9 メカニカル、パッケージ、および注文情報.....16

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

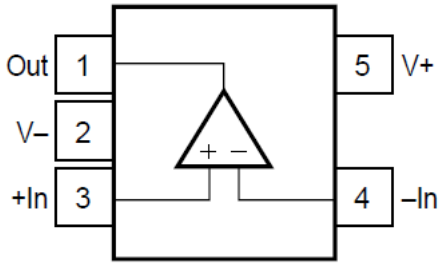


図 4-1. OPA137 SOT-23-5

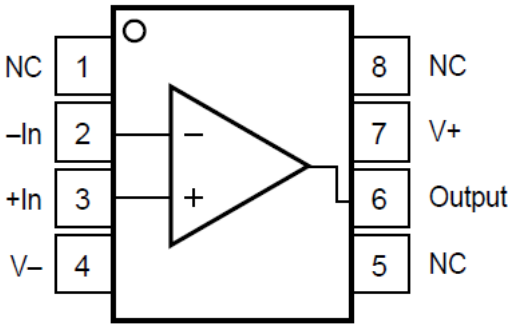


図 4-2. OPA137、SO-8

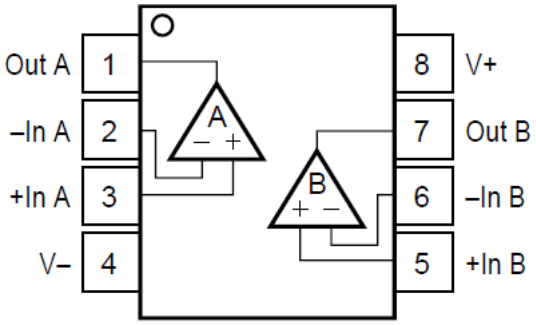


図 4-3. OPA2137 8 ピン DIP、SO-8、MSOP-8

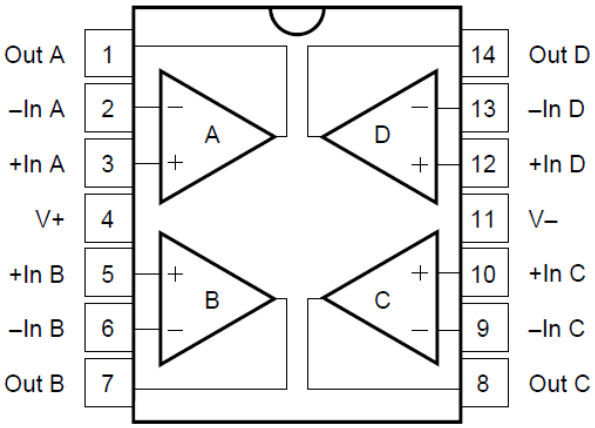


図 4-4. OPA4137 14 ピン DIP、SO-14

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
V+ から V–	電源電圧		36	V
	入力電圧	-0.7	+0.7	V
	入力電流		2	mA
	出力短絡(2)	連続		
	動作温度	-55	+125	℃
	保存温度	-55	+125	℃
	接合部温度		+150	℃
	リード温度 (半田付け、10 秒)		300	℃

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本デバイスが動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
(2) グランドへの短絡、1 パッケージ当たり 1 アンプ。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM) ANSI/ESDA/JEDEC JS-001 準拠(1)	±2000	V
		荷電デバイス モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠(2)	±1000	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

Copyright © 2026 Texas Instruments Incorporated

5.3 推奨動作条件

動作時周囲温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_S	電源電圧、(V+) - (V-)	±2.25	±36	V
V_I	入力電圧範囲	V ±3		V
T_A	規定温度	-40	+85	°C

5.4 電気的特性、V_S = ±15V

T_A = +25°C、R_L = 10kΩ をグランドに接続、特に記述のない限り。(1)
制限値は仕様温度範囲 T_A = –40°C ～ 85°C にわたって適用されます。

パラメータ		条件	OPA137N、U、P OPA2137E、U、P OPA4137U、P			OPA137NA、UA、PA OPA2137EA、UA、PA OPA4137UA、PA			単位
			最小値	標準値	最大値	最小値	標準値	最大値	
オフセット電圧									
V_{OS}	入力オフセット電圧			±0.3	±3		±0.3	±10	mV
	T_A = –40°C ～ +85°C				**±7**			**±15**	mV
	dV_{OS}/dT と温度との関係	T_A = –40°C ～ +85°C		0.6					µV/°C
	PSRR と電源との関係	V_S = ±3V～±18V		0.1	±250				µV/V
	T_A = –40°C ～ +85°C				±250				µV/V
	チャネル セパレーション (デュアル、クワッド)	dc		5					µV/V
入力バイアス電流									
I_B	入力バイアス電流	V_{CM} = 0V		±10					pA
	と温度との関係			セクション 5.5 を参照					
I_{OS}	入力オフセット電流			±5					
ノイズ									
	入力電圧ノイズ、 f = 0.1Hz ～ 10Hz			6					µVp-p
e_n	入力電圧ノイズ密度、 f = 1kHz			30					nV/√Hz
i_n	電流ノイズ密度、 f = 1kHz			2					fA/√Hz
入力電圧範囲									
V_{CM}	同相電圧範囲		(V–) + 3		(V+)				V
CMRR	同相除去比	V_{CM} = -12V～13V							
	OPA137、OPA2137		76	84		70			dB
	OPA4137		74	84		70			dB
	T_A = –40°C ～ +85°C								
	OPA137、OPA2137		**72**			**70**			dB
	OPA4137		**70**			**70**			dB
入力インピーダンス									
	差動			10^{10}||3					Ω ||pF
	同相			10^{12}||1					Ω ||pF
開ループ ゲイン									
A_{OL}	開ループ電圧ゲイン	V_O = -13.8V～13.9V	86	94					dB
	T_A = –40°C ～ +85°C		**86**						dB

Copyright © 2026 Texas Instruments Incorporated

5.4 電気的特性、V_S = ±15V (続き)

T_A = +25°C、R_L = 10kΩ をグランドに接続、特に記述のない限り。(1)
制限値は仕様温度範囲 T_A = –40°C ～ 85°C にわたって適用されます。

パラメータ		条件	OPA137N、U、P OPA2137E、U、P OPA4137U、P			OPA137NA、UA、PA OPA2137EA、UA、PA OPA4137UA、PA			単位
			最小値	標準値	最大値	最小値	標準値	最大値	
周波数応答									
GBW	ゲイン帯域幅積			1.1					MHz
SR	スルーレート	G = 1、10V ステップ、C_L = 100pF		4.5					V/µs
セトリング タイム	0.1%			4					µs
	0.01%			5					µs
	過負荷回復時間	V_{IN} • G = V_S		1					µs
THD+N	全高調波歪み + ノイズ	G = 1、f = 1kHz、3.5Vrms		0.02					%
出力									
V_{OUT}	電圧出力		(V–) + 1.2		(V+) – 1.1				V
	T_A = –40°C ～ +85°C		**(V–) + 1.2**		**(V+) – 1.1**				V
I_{SC}	短絡電流			-25/+60					mA
C_{LOAD}	容量性負荷駆動能力			330					pF
ZO	オープン ループ出力インピーダンス	f = 1MHz、IO = 0A		575			575		Ω
電源									
V_S	規定動作範囲			±15					V
	動作電圧範囲								
	デュアル電源		±2.25(1)		±18				V
	単一電源		+4.5		+36				V
I_Q	静止時電流	I_O = 0		±120	±270				µA
	T_A = -40℃～+85℃				**±375**				µA

(1) 最小電源では、同相電圧範囲の制限に従って、電圧入力をグランドより高くバイアスする必要があります。

5.5 代表的特性

T_A = +25℃、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。

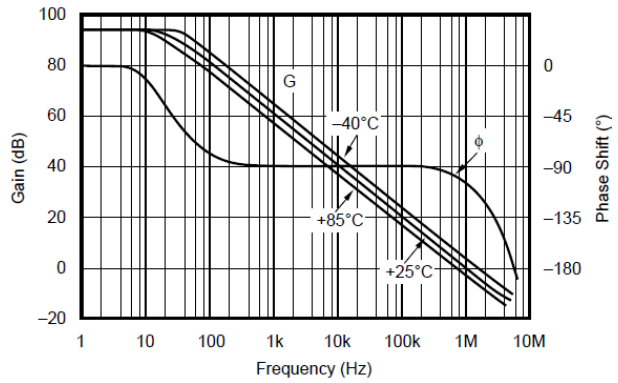


図 5-1. 開ループ ゲイン / 位相と周波数との関係 (古いダイ)

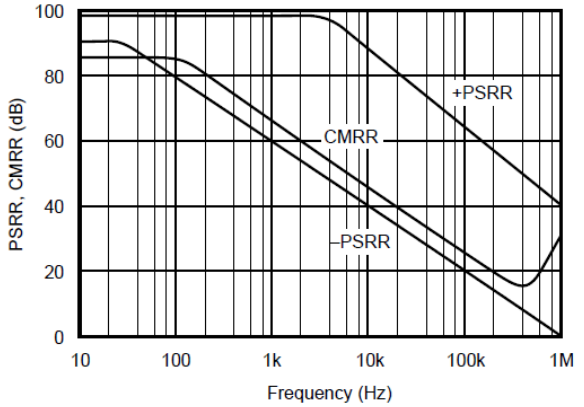


図 5-2. 電源および同相信号除去と周波数との関係 (古いダイ)

Copyright © 2026 Texas Instruments Incorporated

5.5 代表的特性 (続き)

T_A = +25°C、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。

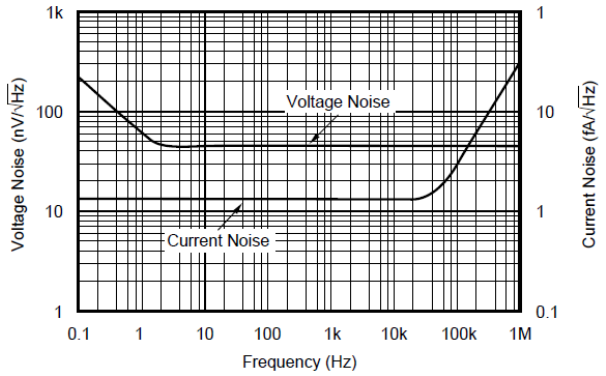


図 5-3. 入力の電圧および電流ノイズ スペクトル密度と周波数との関係 (古いダイ)

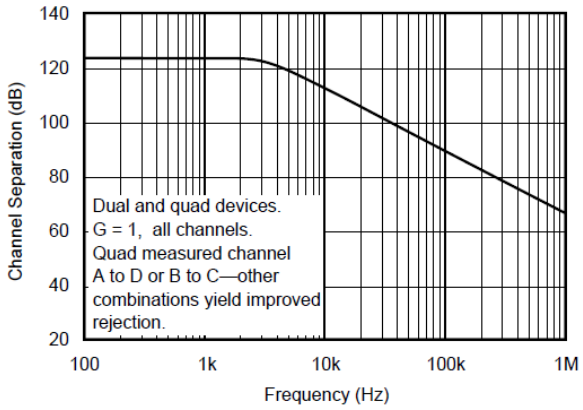


図 5-4. チャネル セパレーションと周波数との関係 (古いダイ)

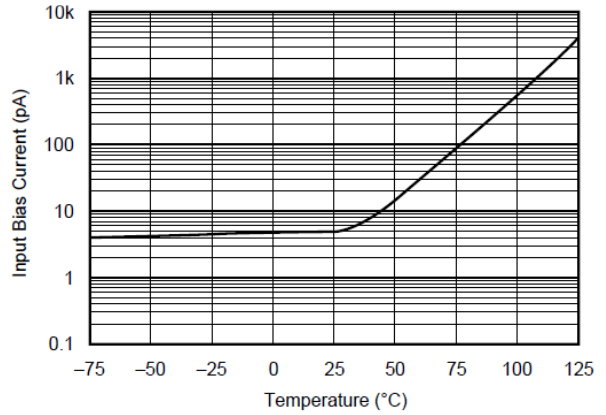


図 5-5. 入力バイアス電流と温度との関係 (古いダイ)

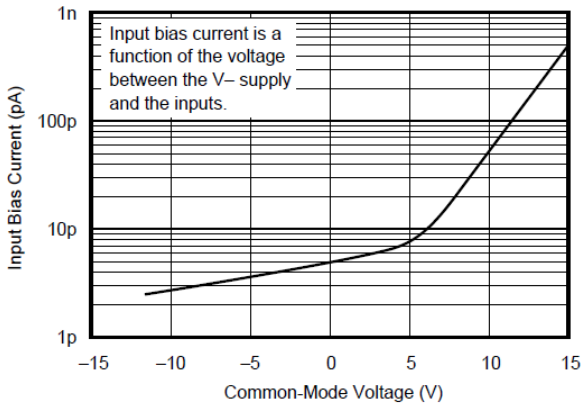


図 5-6. 入力バイアス電流と入力同相電圧との関係 (古いダイ)

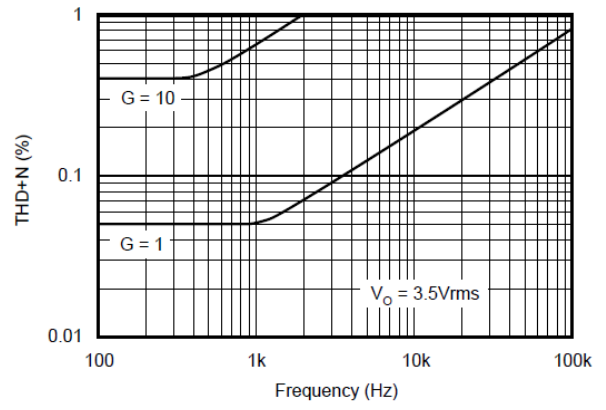


図 5-7. 全高調波歪 + ノイズと周波数との関係 (古いダイ)

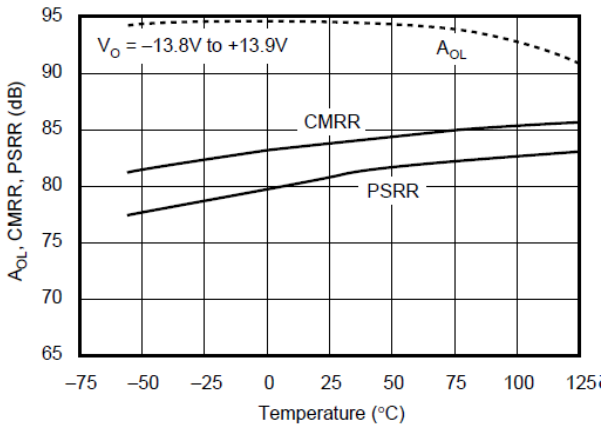


図 5-8. A_{OL}、CMRR、PSRR と温度との関係 (古いダイ)

5.5 代表的特性 (続き)

T_A = +25°C、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。

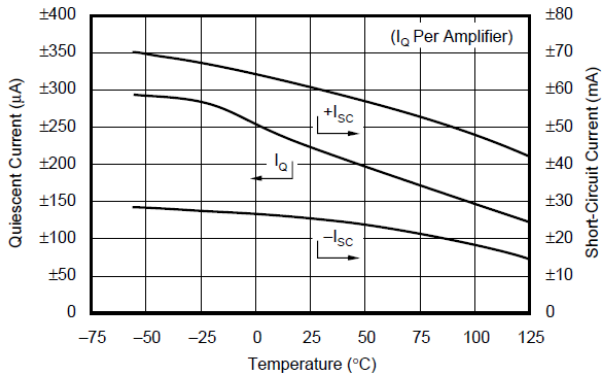


図 5-9. 静止電流および短絡電流と温度との関係 (古いダイ)

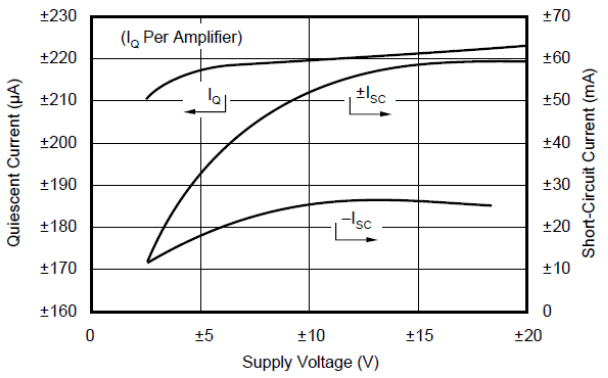


図 5-10. 静止電流および短絡電流と電源電圧との関係 (古いダイ)

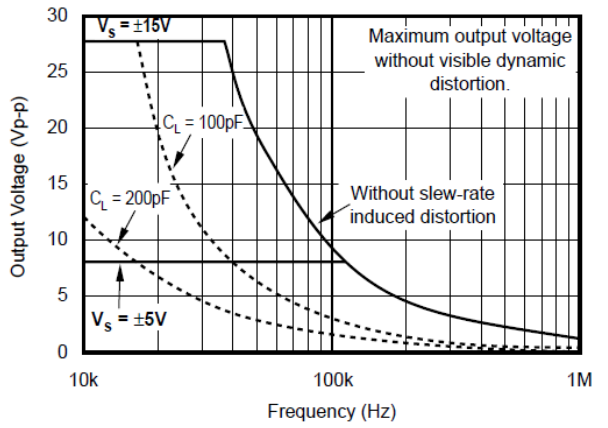


図 5-11. 最大出力電圧と周波数との関係 (古いダイ)

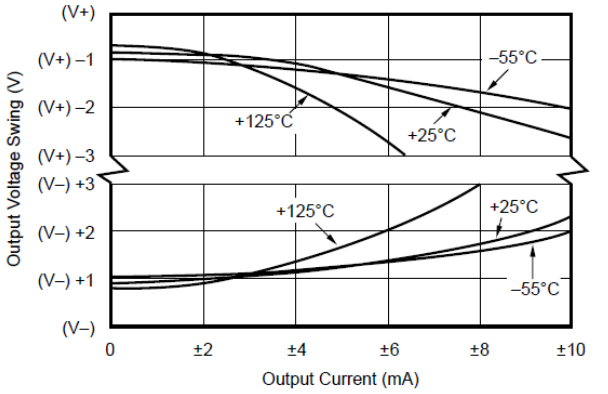


図 5-12. 出力電圧スイングと出力電流との関係 (古いダイ)

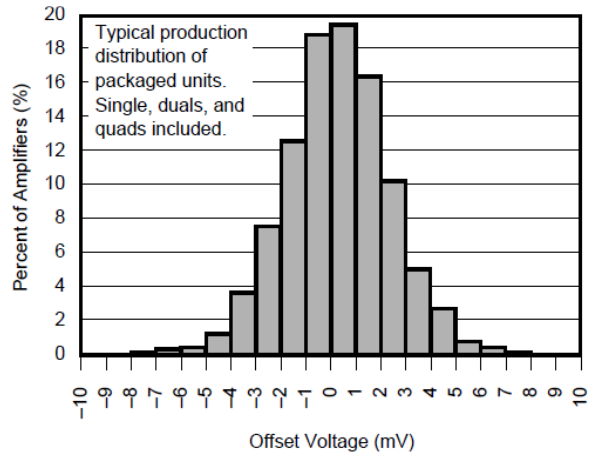


図 5-13. オフセット電圧の製品分布 (古いダイ)

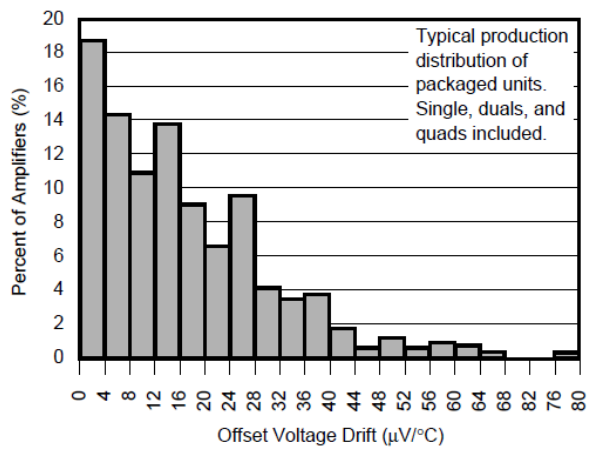


図 5-14. オフセット電圧ドリフトの製品分布 (古いダイ)

Copyright © 2026 Texas Instruments Incorporated

5.5 代表的特性 (続き)

T_A = +25°C、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。

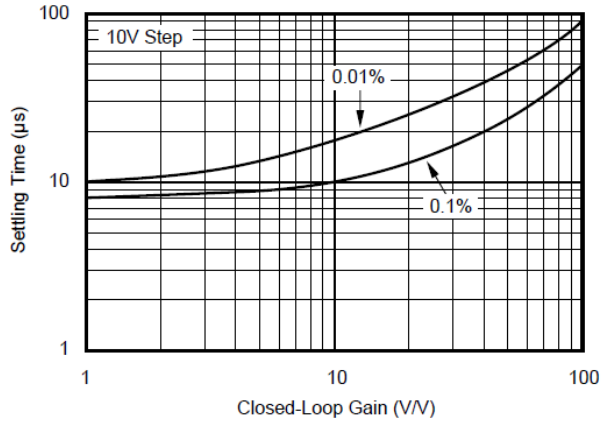


図 5-15. セトリング タイムと閉ループ ゲインとの関係 (古いダイ)

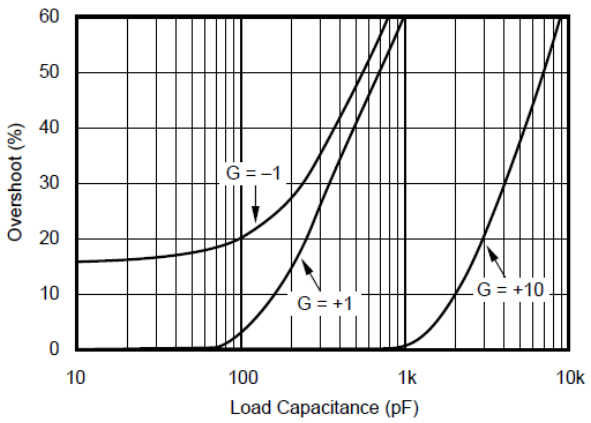


図 5-16. 小信号のオーバーシュートと負荷容量との関係 (古いダイ)

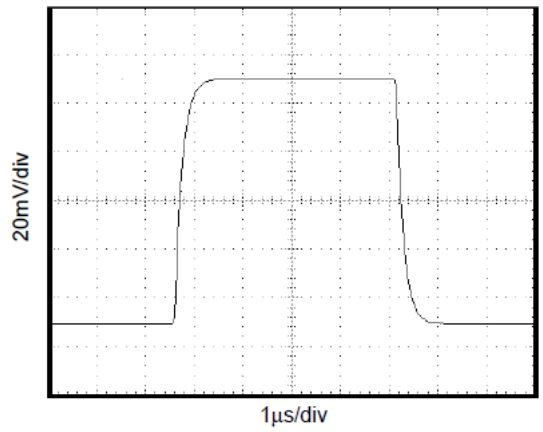


図 5-17. 小信号ステップ応答 G = 1、C_L = 50pF (古いダイ)

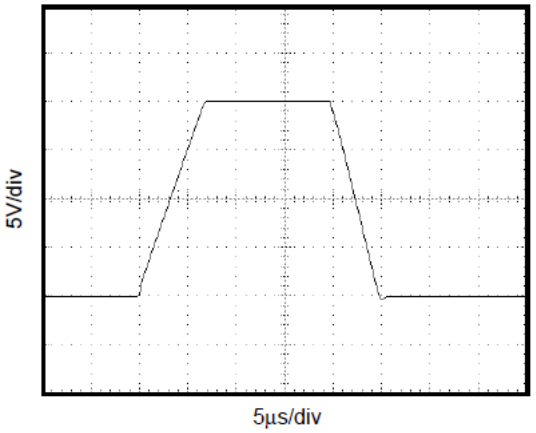
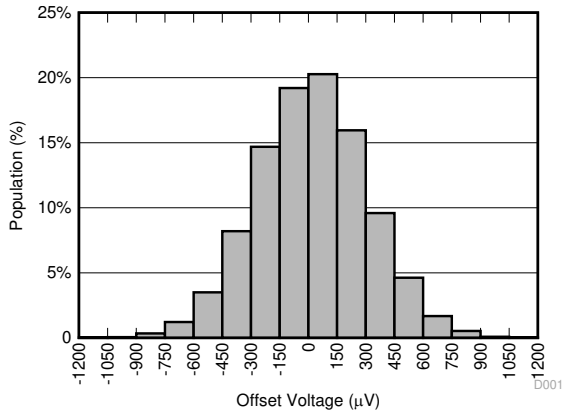
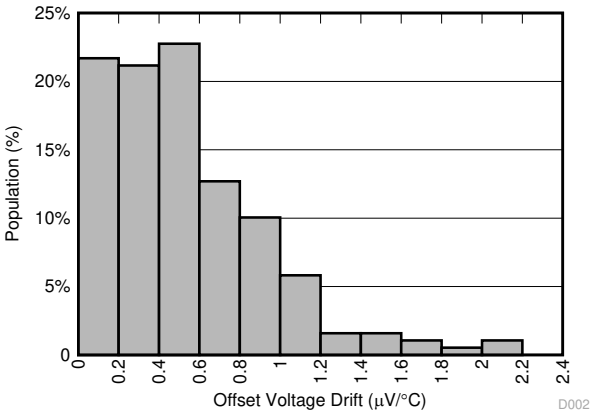


図 5-18. 大信号ステップ応答 G = 1、C_L = 50pF (古いダイ)



15526 個のアンプにおける分布、T_A = 25°C

図 5-19. オフセット電圧の製品分布 (新しいダイ)



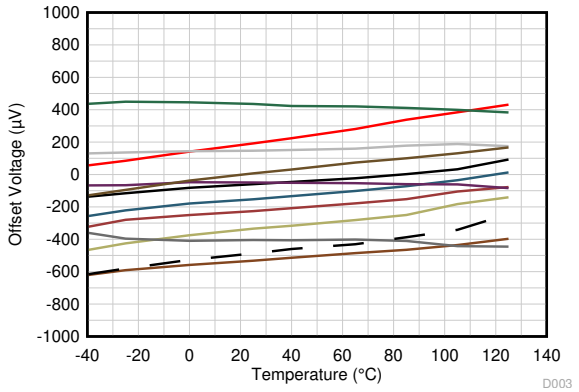
190 個のアンプにおける分布

図 5-20. オフセット電圧ドリフトの分布 (新しいダイ)

Copyright © 2026 Texas Instruments Incorporated

5.5 代表的特性 (続き)

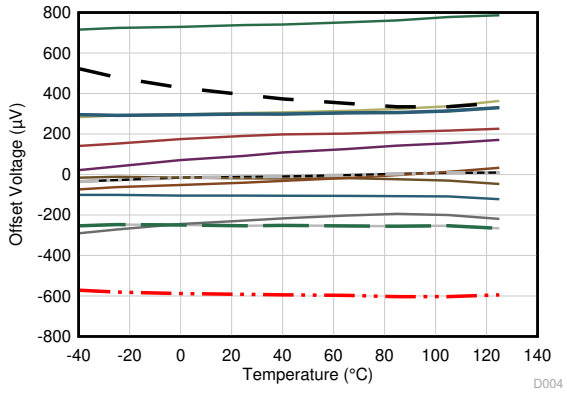
T_A = +25℃、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。



V_{CM} = V+

各色は 1 つのサンプル デバイスを表します。

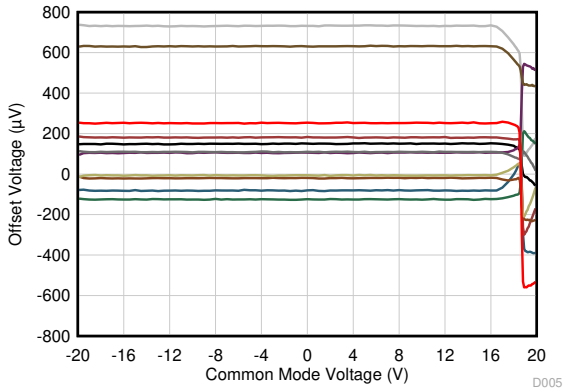
図 5-21. オフセット電圧と温度との関係 (新しいダイ)



V_{CM} = V-

各色は 1 つのサンプル デバイスを表します。

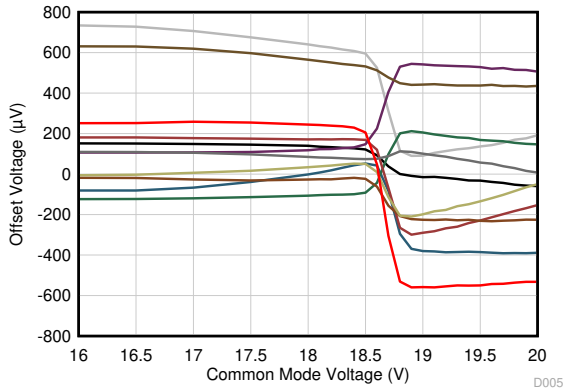
図 5-22. オフセット電圧と温度との関係 (新しいダイ)



T_A = 25℃

各色は 1 つのサンプル デバイスを表します。

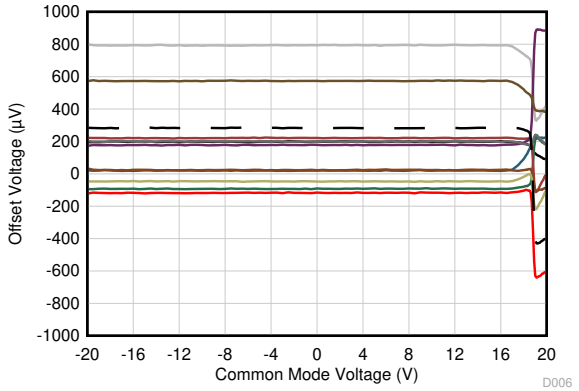
図 5-23. オフセット電圧と同相電圧との関係 (新しいダイ)



T_A = 25℃

各色は 1 つのサンプル デバイスを表します。

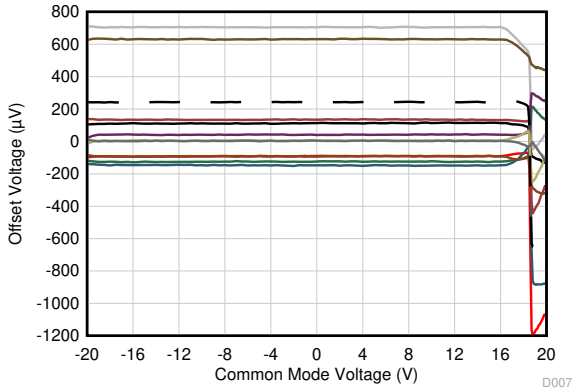
図 5-24. オフセット電圧と同相電圧との関係 (遷移領域) (新しいダイ)



T_A = 125℃

各色は 1 つのサンプル デバイスを表します。

図 5-25. オフセット電圧と同相電圧との関係 (新しいダイ)



T_A = -40℃

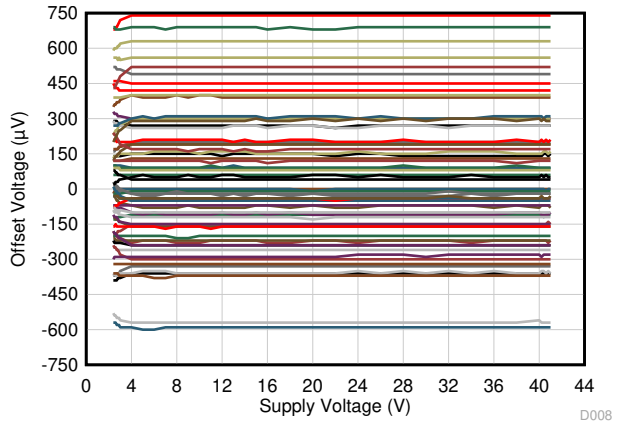
各色は 1 つのサンプル デバイスを表します。

図 5-26. オフセット電圧と同相電圧との関係 (新しいダイ)

Copyright © 2026 Texas Instruments Incorporated

5.5 代表的特性 (続き)

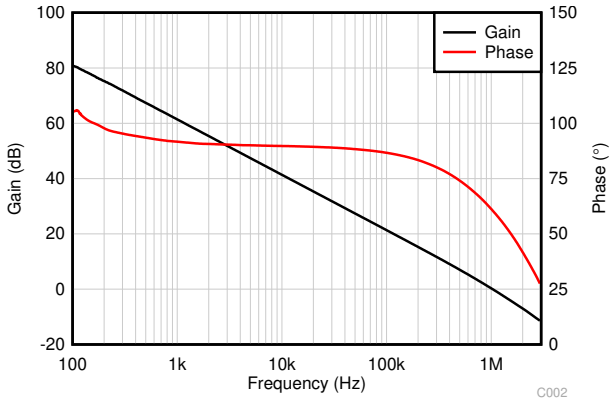
T_A = +25°C、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。



V_{CM} = V-

各色は 1 つのサンプル デバイスを表します。

図 5-27. オフセット電圧と電源電圧との関係



C_L = 20pF

図 5-28. 開ループ ゲインおよび位相と周波数との関係 (新しいダイ)

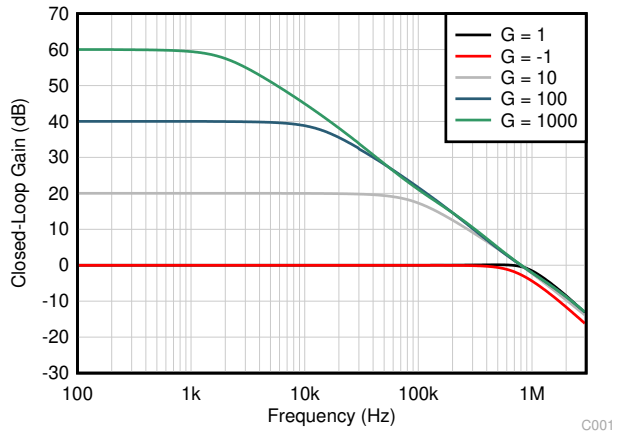


図 5-29. 閉ループのゲインと周波数との関係 (新しいダイ)

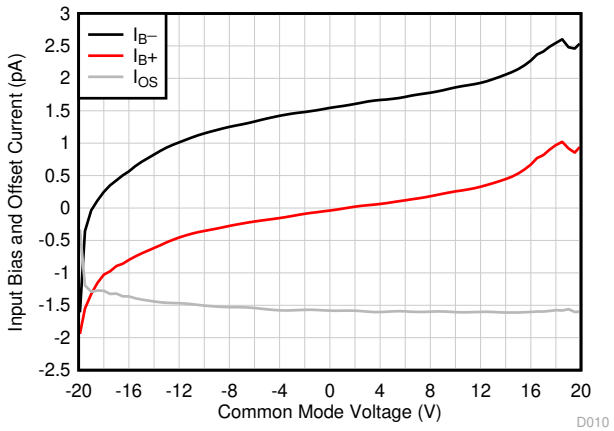


図 5-30. 入力バイアス電流と同相電圧との関係 (新しいダイ)

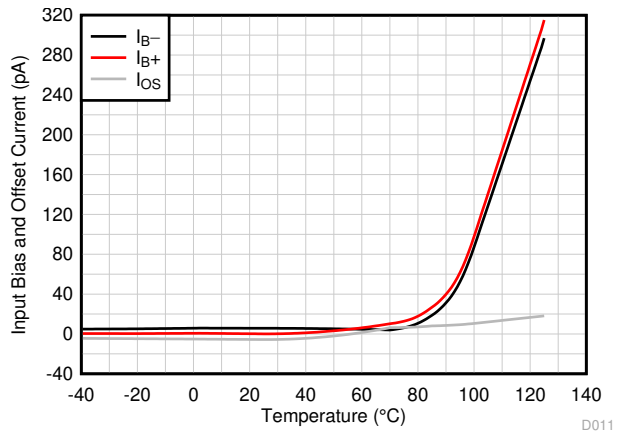


図 5-31. 入力バイアス電流と温度との関係 (新しいダイ)

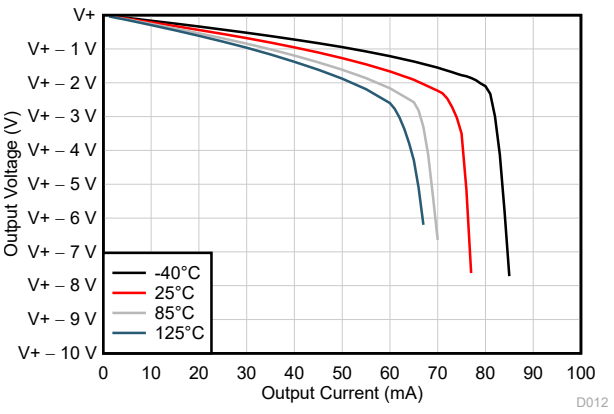


図 5-32. 出力電圧スイングと出力電流との関係 (ソース) (新しいダイ)

5.5 代表的特性 (続き)

T_A = +25℃、V_S = ±15V、R_L = 10kΩ、グランドに接続、特に記述のない限り。

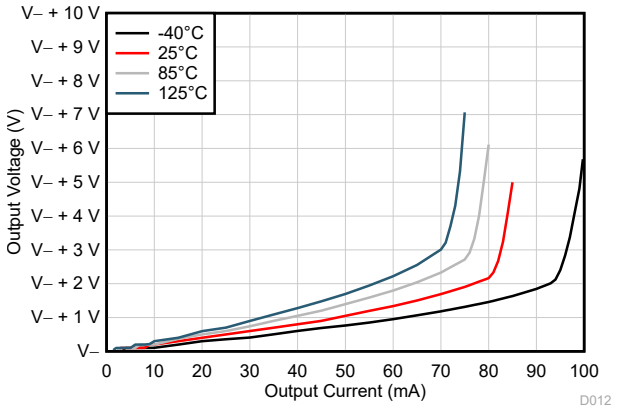


図 5-33. 出力電圧スイングと出力電流との関係 (シンク) (新しいダイ)

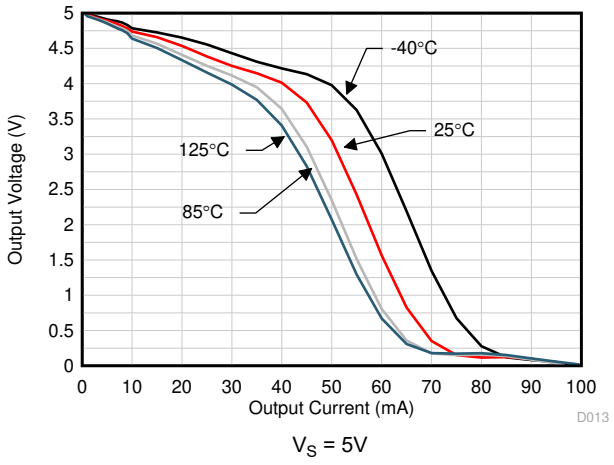


図 5-34. 出力電圧スイングと出力電流との関係 (ソース) (新しいダイ)

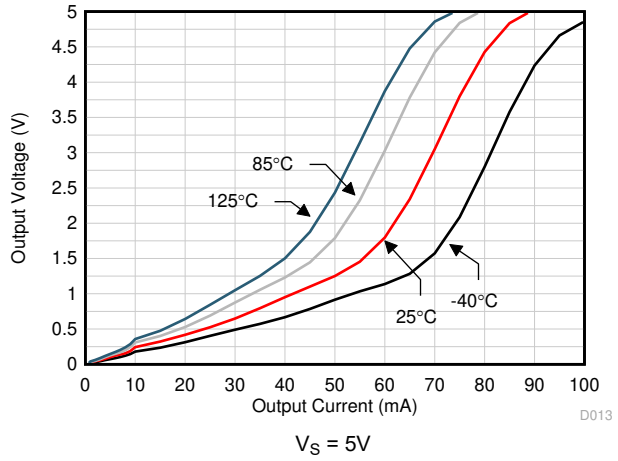


図 5-35. 出力電圧スイングと出力電流との関係 (シンク) (新しいダイ)

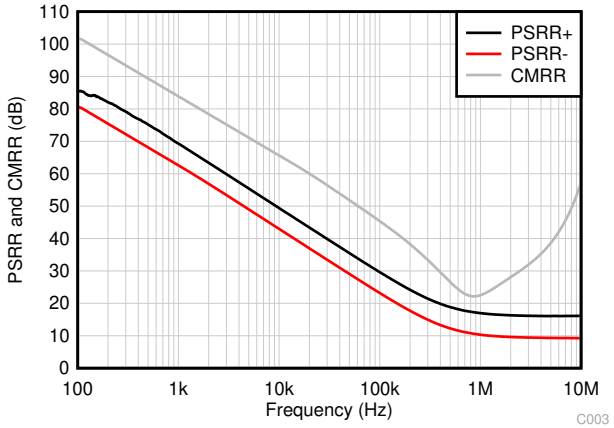


図 5-36. CMRR および PSRR と周波数との関係 (新しいダイ)

5.6 古いダイから新しいダイへの移行

このデータシートの改訂 A 版の発行時点で、テキサス インスツルメンツは、OPAX137 のダイの製造を最新の製造拠点に移動しました。このドキュメントでは、2 つの異なるダイを「古い」(以前の製造拠点) および「新しい」(現在の製造拠点) ダイと呼びます。ダイの原点は、配送情報の「チップ ソース オリジン」(CSO) パラメータから分離することができます。古いダイ CSO は「SFAB」で、新しいダイ CSO は「RFB」です。このデータシートでは、比較のため、古いダイの情報を保持していますが、新しい製造はすべて新しいダイに移行しています。

Copyright © 2026 Texas Instruments Incorporated

6 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

6.1 使用上の注意

OPA137 シリーズ オペアンプは、ユニティ ゲインで安定しているため、幅広い汎用アプリケーションに適しています。電源ピンは、10nF 以上のセラミック コンデンサでバイパスできます。すべての回路はデュアル バージョンとクワッド バージョンで完全に独立しており、パッケージ内の 1 つのアンプがオーバードライブまたは短絡した場合に、通常の性能が得られます。仕様温度範囲 (–40°C ～ 85°C) において、多くの重要なパラメータが維持されます。

6.1.1 動作電圧

OPA137 オペアンプは最小 ±2.25V の電源で動作できます。±2.25V ～ ±18V (+4.5V ～ +36V の単一電源) の電源でも性能が優れています。ほとんどのパラメータは、この電源電圧範囲全体でわずかに変化します。静止電流および短絡電流と電源電圧との関係をセクション 5.5 に示します。

非常に低い電源電圧 (V_S ≤ ±3V) で動作する場合、同相電圧がリニア動作範囲内 (V_{CM} = (V–) + 3V ～ (V+)) に維持されるように細心の注意を払う必要があります。リニア動作では、同相電圧範囲の制限に従って、入力をグランドより高くバイアスする必要がある場合があります。

6.1.2 入力電圧

OPA137 シリーズのオペアンプの入力同相電圧範囲は、(V–)+3V から正のレール V+ までとなっています。通常動作では、入力をこの範囲に制限できます。入力は、出力位相反転なしで、電源を超えることができます。多くの FET 入力オペアンプ (TL061 タイプなど) では、入力同相範囲を超えると出力に位相反転が発生します。これは電圧フォロワ回路で発生し、制御ループ アプリケーションで重大な問題を引き起こす可能性があります。

入力端子は、ESD 保護のため、電源レールにダイオード クランプされています。入力電圧が負電源電圧を 500mV 超える場合、入力電流は 2mA (またはそれ以下) に制限されることがあります。入力電流が十分に制限されていない場合は、パッケージ内の他のアンプで予測不能な動作が発生することがあります。これは、図 6-1 に示すように、入力抵抗を使用することで簡単に実現できます。多くの入力信号は本質的に電流制限を受けるため、制限抵抗を無視することはできません。

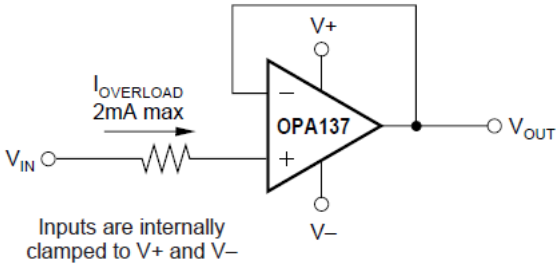


図 6-1. 電源電圧を超える入力電圧に対する入力電流保護

6.1.3 ハイサイド電流センシング

多くのアプリケーションでは、正の電源付近の信号センシングが必要です。OPA137 オペアンプの同相モード入力範囲に正のレールが含まれているため、図 6-2 に示すように、電源電流を検出するために使用できます。

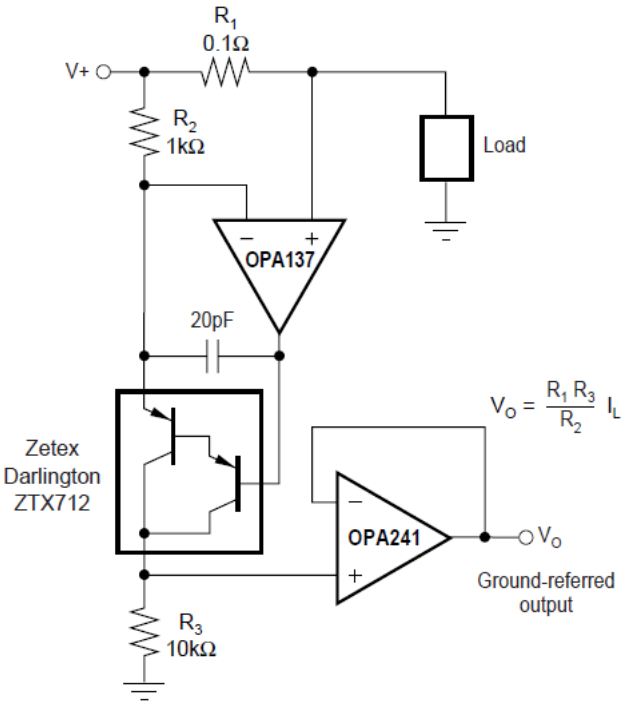


図 6-2. ハイサイド電流監視

6.1.4 入力バイアス電流

入力バイアス電流は室温で約 5pA で、代表的な性能曲線に示すように温度とともに上昇します図 5-5。

入力バイアス電流は、同相電圧と電源電圧によっても変化します。この変動は、負電源と同相入力電圧との間の電圧に依存します。その影響は、代表的な性能曲線図 5-6 に示されています。

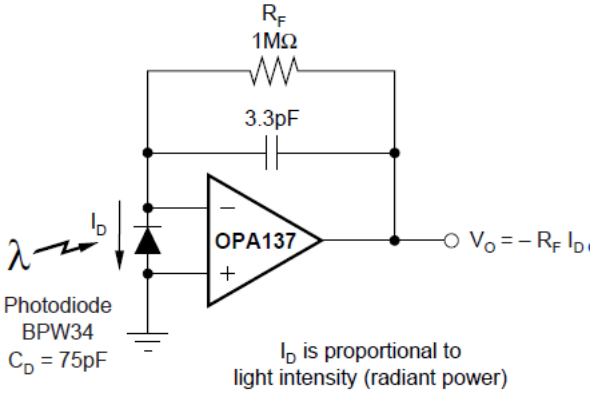


図 6-3. 光検出器アンプ

Copyright © 2026 Texas Instruments Incorporated

7 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

7.1 ドキュメントのサポート

7.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

7.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

7.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

7.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (August 1998) to Revision A (March 2026)	Page
• FET 入力を IB = 5pA から IB =±10pA に更新	1
• 低オフセット電圧を 1.5mV から ±300mV に更新	1
• 低静止電流を 220µA/チャネルから 120µA/チャネルに更新	1
• 高速 / 消費電力を 1MHz から 1.1MHz に更新	1
• 低入力バイアス電流を 5pA から ±10pA に更新	1
• 低静止電流を 220µA から 120µA に更新	1
• 高開ループ ゲインを 94dB から 145dB に更新	1
• 高スルーレートを 3.5V/ms から (4.5V/ms) に変更	1
• ブロック図とパッケージ情報を追加	1
• 入力電圧ノイズを 2µVp-p から 6µVp-p に更新	5
• 入力オフセット電圧を ±1.5mV および ±2.5mV から ±0.3mV に更新	5
• 入力オフセット電圧と温度との関係を ±15mV/°C から ±0.6mV/°C に更新	5
• PSRR を ±90µV/V から ±0.1µV/V に更新	5
• チャネル セパレーション (デュアル、クワッド) を 0.6µV/V から 5µV/V に更新	5
• 入力バイアス電流を 5pA から 10pA に更新	5
• 入力オフセット電流を 2pA から 5pA に更新	5
• 入力電圧ノイズを 2µVp-p から 6µVp-p に更新	5
• 入力電圧ノイズ密度を 45nV/√Hz から 30nV/√Hz に更新	5
• 入力オフセット電流を 1.2fA/√Hz から 2fA/√Hz に更新	5
• ゲイン帯域幅積を 1MHz から 1.1MHz に更新	5
• スルーレートを 3.5V/µs から 4.5V/µs に更新	5
• 0.1% のセトリング タイムを 8µs から 4µs に更新	5
• 0.01% のセトリング タイムを 10µs から 5µs に更新	5
• 全高調波歪み + ノイズを 0.05% から 0.02% に更新	5
• 容量性負荷ドライブを 1000pF から 330pF に更新	5
• 静止電流を ±220µA から ±120µA に更新開ループ出力インピーダンス	5
• 開ループ出力インピーダンス値 575Ω を追加	5
• 新しいダイの代表的特性のプロットを更新	6
• 新旧ダイから新しいダイへの移行を追加	12
• 推奨される SOT-23-5 および MSOP-8 の半田のフットプリントを削除	14

9 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA137N/250	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	E37
OPA137N/3K	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU | SN	Level-2-260C-1 YEAR	-40 to 85	E37
OPA137N/3K.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	E37
OPA137NA/250	Obsolete	Production	SOT-23 (DBV) | 5	-	-	Call TI	Call TI	-40 to 85	E37
OPA137NA/3K	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA137NA/3K.A	Active	Production	SOT-23 (DBV) | 5	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA137U	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 137U
OPA137U.A	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 137U
OPA137UA	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 137U A
OPA137UA.A	Active	Production	SOIC (D) | 8	75 | TUBE	Yes	Call TI	Level-3-260C-168 HR	-40 to 85	OPA 137U A
OPA137UA/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(137UA, OPA) 137U A
OPA137UA/2K5.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(137UA, OPA) 137U A
OPA2137E/250	Obsolete	Production	VSSOP (DGK) | 8	-	-	Call TI	Call TI	-40 to 85	E37
OPA2137E/2K5	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA2137E/2K5.A	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA2137EA/250	Obsolete	Production	VSSOP (DGK) | 8	-	-	Call TI	Call TI	-40 to 85	E37
OPA2137EA/2K5	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA2137EA/2K5.A	Active	Production	VSSOP (DGK) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	E37
OPA2137P	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA2137P
OPA2137P.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA2137P

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA2137PA	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	(OPA2137P, OPA2137 PA) A
OPA2137PA.A	Active	Production	PDIP (P) | 8	50 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	(OPA2137P, OPA2137 PA) A
OPA2137U	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	OPA 2137U
OPA2137U/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(2137U, OPA)
OPA2137U/2K5.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(2137U, OPA)
OPA2137UA	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	OPA 2137U A
OPA2137UA/2K5	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(2137UA, OPA) 2137U A
OPA2137UA/2K5.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(2137UA, OPA) 2137U A
OPA4137P	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	OPA4137P
OPA4137P.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	OPA4137P
OPA4137PA	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	OPA4137P A
OPA4137PA.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	OPA4137P A
OPA4137PAG4	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	OPA4137P A
OPA4137U	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 85	OPA4137U
OPA4137U/2K5	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	OPA4137U
OPA4137U/2K5.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	OPA4137U
OPA4137UA	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 85	OPA4137U A
OPA4137UA/2K5	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(OPA4137U, OPA4137 UA) A

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA4137UA/2K5.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Level-3-260C-168 HR	-40 to 85	(OPA4137U, OPA4137 UA) A

(1) Status: For more details on status, see our product life cycle.

(2) Material type: When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) RoHS values: Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) Lead finish/Ball material: Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) MSL rating/Peak reflow: The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

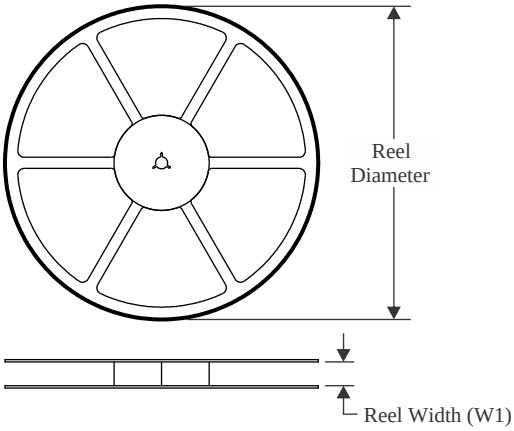
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

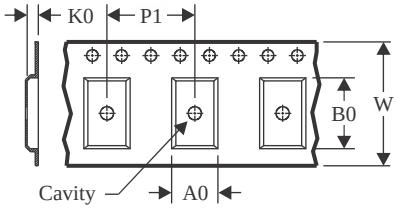
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

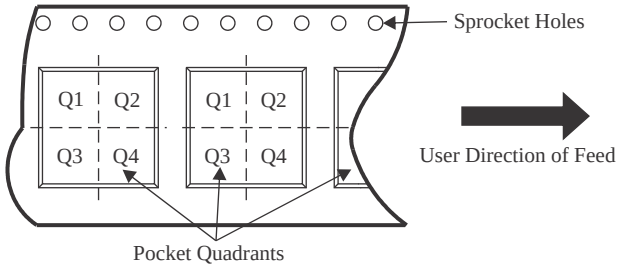


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

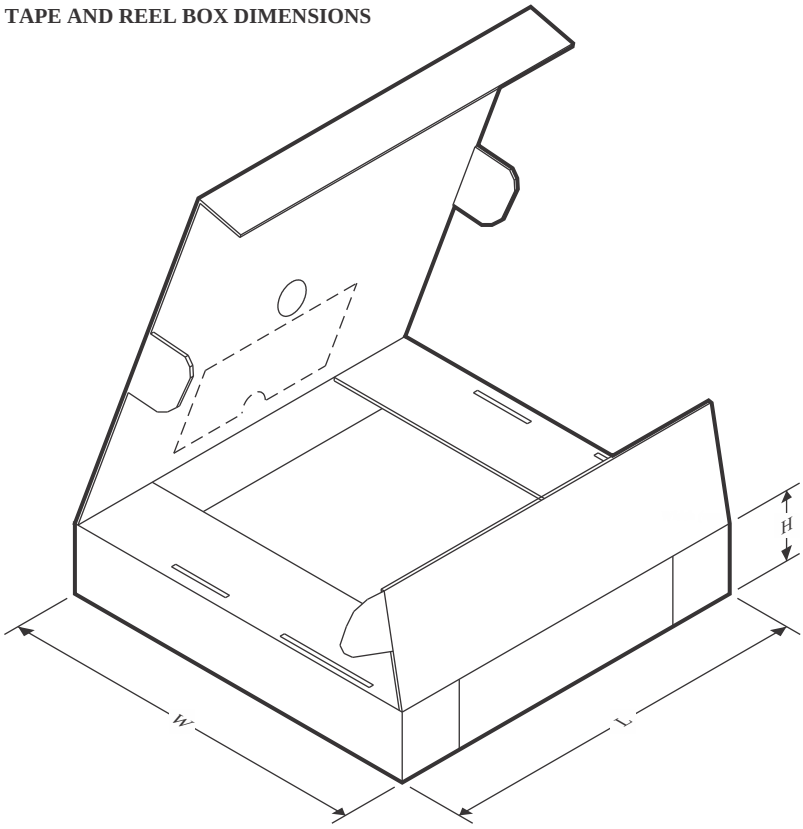
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA137N/3K	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
OPA137N/3K	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
OPA137N/3K	SOT-23	DBV	5	3000	178.0	8.4	3.3	3.2	1.4	4.0	8.0	Q3
OPA137NA/3K	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
OPA137UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2137E/2K5	VSSOP	DGK	8	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1
OPA2137EA/2K5	VSSOP	DGK	8	2500	330.0	12.4	5.25	3.35	1.25	8.0	12.0	Q1
OPA2137U/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA2137UA/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA4137U/2K5	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
OPA4137UA/2K5	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

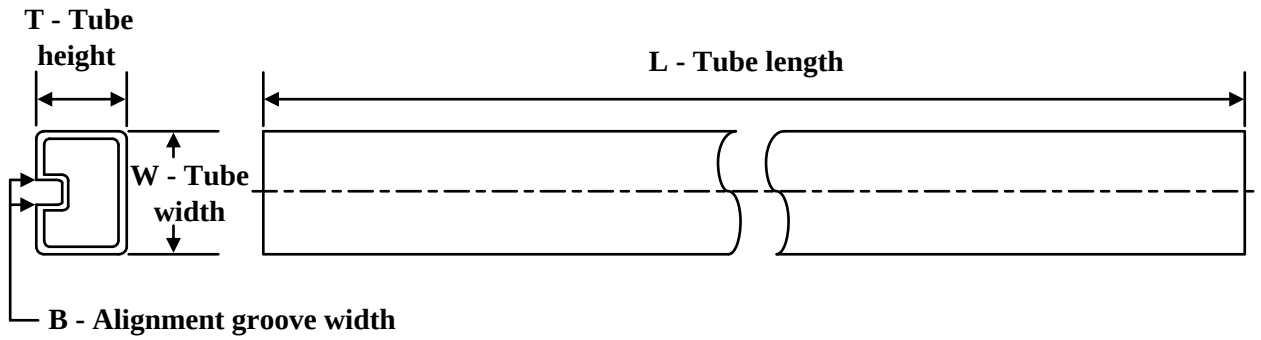
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA137N/3K	SOT-23	DBV	5	3000	210.0	185.0	35.0
OPA137N/3K	SOT-23	DBV	5	3000	208.0	191.0	35.0
OPA137N/3K	SOT-23	DBV	5	3000	565.0	140.0	75.0
OPA137NA/3K	SOT-23	DBV	5	3000	210.0	185.0	35.0
OPA137UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA2137E/2K5	VSSOP	DGK	8	2500	366.0	364.0	50.0
OPA2137EA/2K5	VSSOP	DGK	8	2500	366.0	364.0	50.0
OPA2137U/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA2137UA/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA4137U/2K5	SOIC	D	14	2500	353.0	353.0	32.0
OPA4137UA/2K5	SOIC	D	14	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
OPA137U	D	SOIC	8	75	506.6	8	3940	4.32
OPA137U.A	D	SOIC	8	75	506.6	8	3940	4.32
OPA137UA	D	SOIC	8	75	506.6	8	3940	4.32
OPA137UA.A	D	SOIC	8	75	506.6	8	3940	4.32
OPA2137P	P	PDIP	8	50	506	13.97	11230	4.32
OPA2137P.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA2137PA	P	PDIP	8	50	506	13.97	11230	4.32
OPA2137PA.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA4137P	N	PDIP	14	25	506	13.97	11230	4.32
OPA4137P.A	N	PDIP	14	25	506	13.97	11230	4.32
OPA4137PA	N	PDIP	14	25	506	13.97	11230	4.32
OPA4137PA.A	N	PDIP	14	25	506	13.97	11230	4.32
OPA4137PAG4	N	PDIP	14	25	506	13.97	11230	4.32

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月