

OPA27、OPA37 超低ノイズ、高精度オペアンプ

1 特長

- 低ノイズ: $3\text{nV}/\sqrt{\text{Hz}}$
- 広い帯域幅:
 - OPA27: 8MHz, $2.3\text{V}/\mu\text{s}$
 - OPA37: 33MHz, $10\text{V}/\mu\text{s}$
- 高 CMRR: 138dB
- 高いオープン ループ ゲイン: 160dB
- 低いオフセット電圧: 最大 $100\mu\text{V}$
- シングル、デュアル、クワッドの各バージョン

2 アプリケーション

- 高精度計測機器
- データ アクイジション
- 試験用機器
- プロフェッショナル オーディオ機器
- トランスデューサ アンプ
- 放射線耐性機器

3 説明

OPA27 および OPA37 シリーズのオペアンプは、低ノイズ、広帯域幅、高精度を持ち合わせており、AC と高精度 DC の両方の性能を必要とするアプリケーションに理想的な選択肢です。

OPA27 デバイスはユニティ ゲイン安定で、高いスルーレート ($3.4\text{V}/\mu\text{s}$) と広帯域幅 (8MHz) を特長としています。OPA37 は、ゲインが 5 より大きい閉ループに最適化されており、 $11\text{V}/\mu\text{s}$ のスルーレートと 33MHz の帯域幅で高速を実現します。

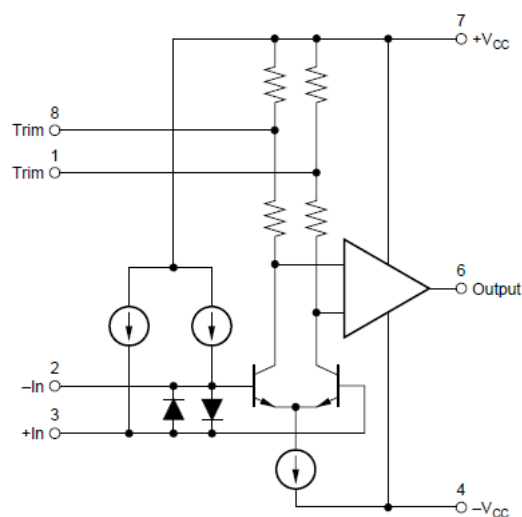
OPA27 および OPA37 シリーズのオペアンプは、プロフェッショナル用のオーディオ機器に最適です。さらに、これらのオペアンプは静止電流が小さく、コストも低いいため、高精度を必要とするポータブル アプリケーションにも最適です。

OPA27 および OPA37 は、DIP-8 および SO-8 パッケージで供給されます。

製品情報

部品番号	チャンネル	パッケージ (1)
OPA27, OPA37	シングル	P (PDIP, 8)
		D (SOIC, 8)

(1) 供給されているすべてのパッケージについては、[セクション 9](#) を参照してください。



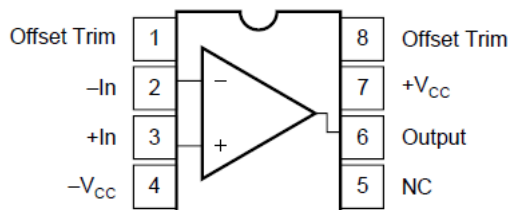
機能ブロック図



目次

1 特長.....	1	6.1 使用上の注意.....	16
2 アプリケーション.....	1	6.2 代表的なアプリケーション.....	18
3 説明.....	1	7 デバイスおよびドキュメントのサポート.....	23
4 ピン構成および機能.....	3	7.1 ドキュメントの更新通知を受け取る方法.....	23
5 仕様.....	3	7.2 サポート・リソース.....	23
5.1 絶対最大定格.....	3	7.3 商標.....	23
5.2 電気的特性 OPA27.....	4	7.4 静電気放電に関する注意事項.....	23
5.3 電気的特性: OPA37.....	5	7.5 用語集.....	23
5.4 代表的特性.....	6	8 改訂履歴.....	23
6 アプリケーションと実装.....	16	9 メカニカル、パッケージ、および注文情報.....	24

4 ピン構成および機能



注: NC = 接続なし。

図 4-1. D パッケージ、8 ピン DIP および P パッケージ、8 ピン SOIC (上面図)

表 4-1. ピンの機能 : OPA227、OPA228

ピン		タイプ	説明
番号	名称		
1	オフセットトリム	入力	入力オフセット電圧のトリム (未使用の場合はフローティングのまま)
2	-In	入力	反転入力
3	+In	入力	非反転入力
4	V-	—	負 (最低) 電源
5	NC	—	内部接続なし (フローティングのままでも可)
6	出力	出力	出力
7	V+	—	正 (最高) 電源
8	オフセットトリム	—	入力オフセット電圧のトリム (未使用の場合はフローティングのまま)

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

			最小値	最大値	単位
V _S	単一電源電圧、V _S = (V+) - (V-)		8	36	V
	デュアル電源電圧、V _S = (V+) - (V-)		±4	±18	
	信号入力ピン	電圧	(V-) - 0.7	(V+) + 0.7	V
		電流		20	mA
I _{SC}	出力短絡 ⁽²⁾		連続		
T _A	動作温度		-40	+85	°C
T _J	接合部温度			150	°C
T _{stg}	保存温度		-65	+150	°C

5.2 電気的特性 OPA27

$T_A = +25^\circ\text{C}$, $V_S = \pm 5\text{V} \sim \pm 15\text{V}$, $V_{CM} = V_{OUT} = V_S/2$, $R_L = 10\text{k}\Omega$ を $V_S/2$ に接続 (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
オフセット電圧							
V _{OS}	入力オフセット電圧				±5	±100	μV
dV _{OS} /dT	入力オフセット電圧ドリフト		T _A = −40℃ ∼ +85℃		±0.3	±2	μV/℃
PSRR	電源除去比	V _S = ±4V∼±18V			±0.5	±2	μV/V
						±2	
	長期ドリフト				0.2		μV/mo
	チャネル セパレーション (デュアル、クワッド)	DC			0.2		μV/V
		f = 1kHz、R _L = 5kΩ			110		dB
入力バイアス電流							
I _B	入力バイアス電流				±2.5	±10	nA
I _{OS}	入力オフセット電流				±2.5	±10	nA
ノイズ							
	入力電圧ノイズ	f = 0.1Hz∼10Hz			90		nV _{PP}
					15		nV _{RMS}
e _n	入力電圧ノイズ密度	f = 10Hz			3.5		nV/√Hz
		f = 100Hz			3		
		f = 1kHz			3		
i _n	入力電流ノイズ密度	f = 1kHz			0.4		pA/√Hz
入力電圧							
V _{CM}	同相電圧			(V−) + 2		(V+) − 2	V
CMRR	同相信号除去比	(V-) + 2V < V _{CM} < (V+) - 2V		120	138		dB
入力インピーダンス							
	差動				10 12		MΩ pF
	同相	V _{CM} = (V-) + 2V∼(V+) - 2V			1 3		GΩ pF
開ループ ゲイン							
A _{OL}	開ループ電圧ゲイン	(V-) + 2V < V _O < (V+) - 2V		132	160		dB
		(V-) + 3.5V < V _O < (V+) - 3.5V、 R _L = 600Ω		132	160		
周波数応答							
GBW	ユニティ ゲイン帯域幅				8		MHz
SR	スルーレート				3.4		V/μs
	セトリング タイム	G = 1、10V ステップ、C _L = 100pF	0.1% まで		5		μs
			0.01% まで		5.6		
	過負荷回復時間	V _{IN} × G = V _S			1.3		μs
THD+N	全高調波歪み + ノイズ	G = 1、f = 1kHz、V _O = 3.5V _{RMS}			0.00005		%
出力							
	電圧出力	T _A = −40℃ ∼ +85℃		(V−) + 2		(V+) + 2	V
			R _L = 600Ω	(V−) + 3.5		(V+) + 3.5	V
I _{SC}	短絡電流				±45		mA
C _{LOAD}	容量性負荷駆動能力			「代表的特性」を参照			
Z _O	オープン ループ出力インピーダンス	f = 1MHz			27		Ω
電源							
I _Q	アンプごとの静止電流	I _O = 0A			±3.7	±3.8	mA

5.3 電気的特性 : OPA37

$T_A = +25^{\circ}\text{C}$, $V_S = \pm 5\text{V} \sim \pm 15\text{V}$, $V_{\text{CM}} = V_{\text{OUT}} = V_S/2$, $R_L = 10\text{k}\Omega$ を $V_S/2$ に接続 (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
オフセット電圧							
V _{OS}	入力オフセット電圧			±5	±100		μV
dV _{OS} /dT	入力オフセット電圧ドリフト			±0.3	±2		μV/°C
PSRR	電源除去比	V _S = ±4V～±18V		±0.5	±2		μV/V
			T _A = −40°C ～ +85°C			±2	
	長期ドリフト			0.2			μV/mo
	チャネル セパレーション (デュアル、クワッド)	DC		0.2			μV/V
		f = 1kHz、R _L = 5kΩ		110			dB
入力バイアス電流							
I _B	入力バイアス電流			±2.5	±10		nA
I _{OS}	入力オフセット電流			±2.5	±10		nA
ノイズ							
e _n	入力電圧ノイズ密度	f = 0.1Hz～10Hz		90			nV _{PP}
				15			nV _{RMS}
			f = 10Hz		3.5		nV/√Hz
			f = 100Hz		3		
		f = 1kHz		3			
i _n	入力電流ノイズ密度	f = 1kHz		0.4			pA/√Hz
入力電圧							
V _{CM}	同相電圧			(V−) + 2	(V+) − 2		V
CMRR	同相信号除去比	(V-) + 2V < V _{CM} < (V+) - 2V		120	138		dB
入力インピーダンス							
	差動			10 12			MΩ pF
	同相	V _{CM} = (V-) + 2V～(V+) - 2V		1 3			GΩ pF
開ループ ゲイン							
A _{OL}	開ループ電圧ゲイン	(V-) + 2V < V _O < (V+) - 2V		132	160		dB
		(V-) + 3.5V < V _O < (V+) - 3.5V、 R _L = 600Ω		132	160		
周波数応答							
	最小開ループ ゲイン			5			V/V
GBW	ユニティ ゲイン帯域幅			33			MHz
SR	スルーレート			11			V/μs
	セトリング タイム	G = 1、10V ステップ、C _L = 100pF	0.1% まで	1.5			μs
			0.01% まで	2			
	過負荷回復時間	V _{IN} × G = V _S		0.6			μs
THD+N	全高調波歪み + ノイズ	G = 1、f = 1kHz、V _O = 3.5V _{RMS}		0.00005			%
出力							
	電圧出力	T _A = −40°C ～ +85°C		(V−) + 2	(V+) + 2		V
			R _L = 600Ω	(V−) + 3.5	(V+) + 3.5		
I _{SC}	短絡電流			±45			mA
C _{LOAD}	容量性負荷駆動能力			「代表的特性」を参照			
Z _O	オープン ループ出力インピーダンス	f = 1MHz		27			Ω
電源							
I _Q	アンプごとの静止電流	I _O = 0A		±3.7	±3.8		mA

5.4 代表的特性

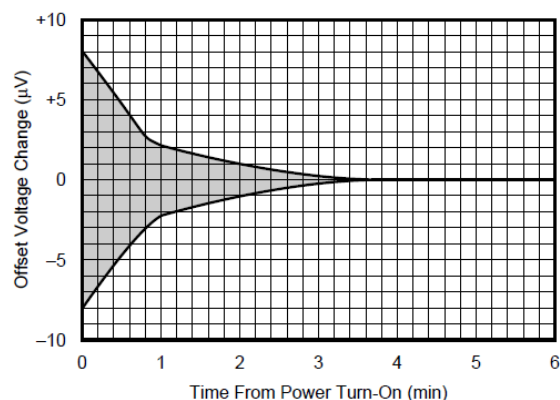


図 5-1. 入力オフセット電圧のウォームアップドリフト (従来のダイ)

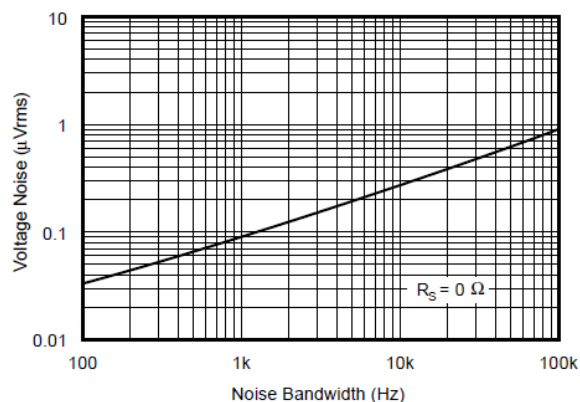


図 5-2. 入力電圧ノイズとノイズ帯域幅との関係 (対象の周波数に対して 0.1Hz) (従来のダイ)

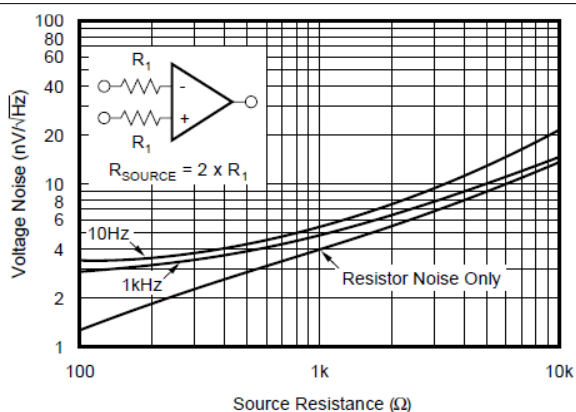


図 5-3. 合計入力電圧ノイズのスペクトル密度とソース抵抗との関係 (従来のダイ)

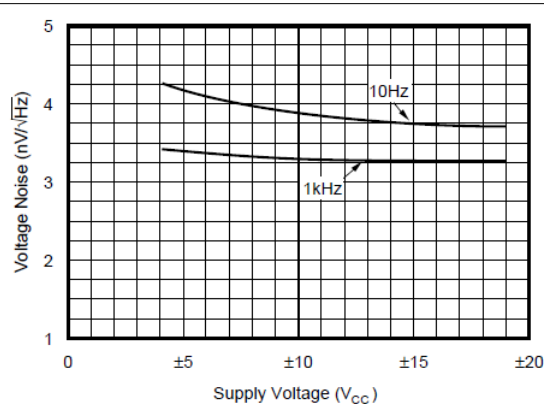


図 5-4. 電圧ノイズのスペクトル密度と電源電圧との関係 (従来のダイ)

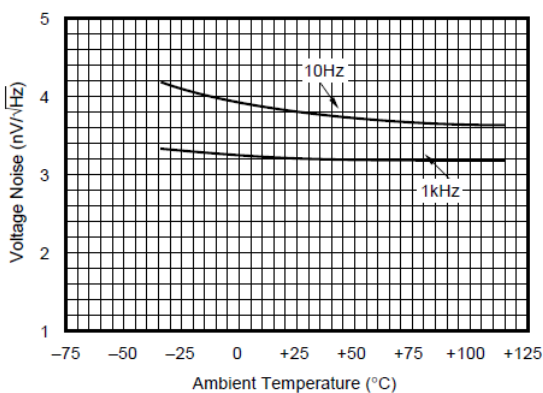


図 5-5. 電圧ノイズのスペクトル密度と温度との関係 (従来のダイ)

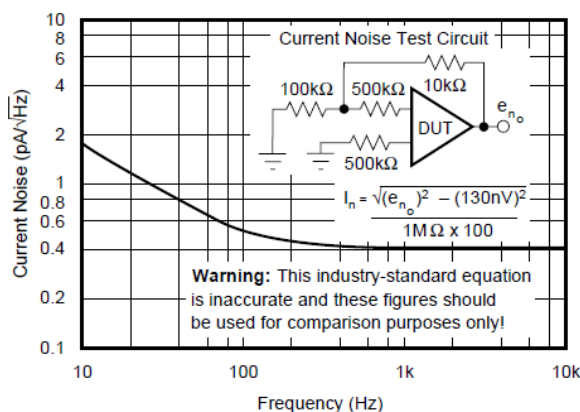


図 5-6. 入力電流ノイズのスペクトル密度 (従来のダイ)

5.4 代表的特性 (続き)

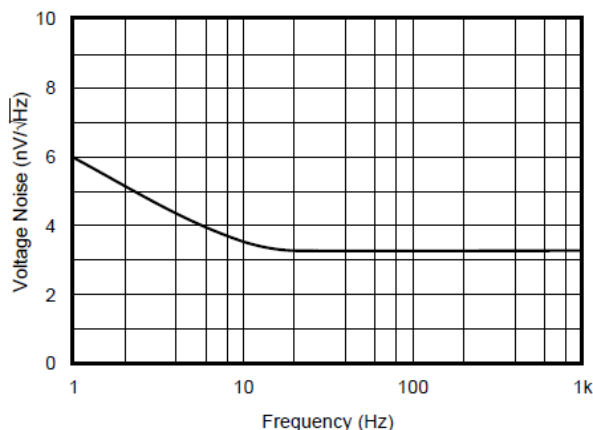


図 5-7. 入力電圧ノイズのスペクトル密度 (従来ダイ)

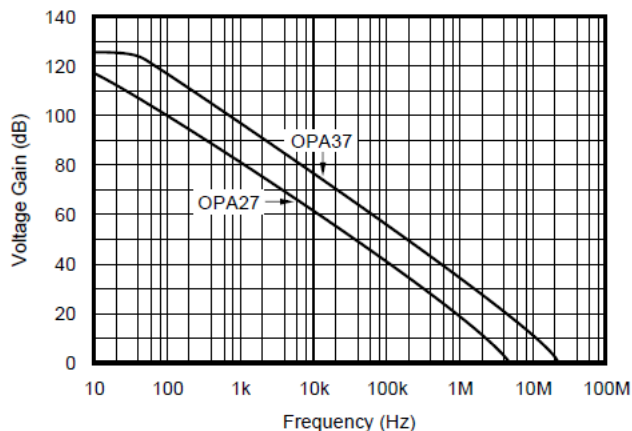


図 5-8. 開ループの周波数応答 (従来ダイ)

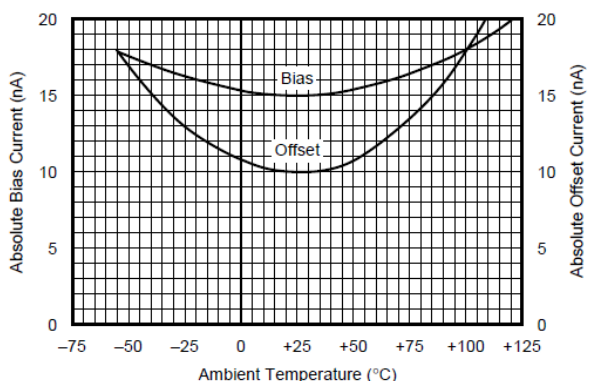


図 5-9. バイアスおよびオフセット電流と温度との関係 (従来ダイ)

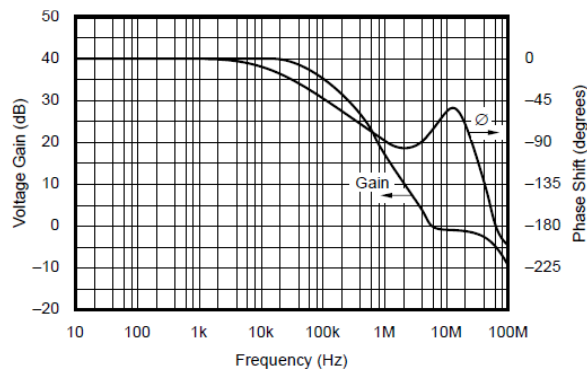


図 5-10. OPA27 の閉ループ電圧ゲインおよび位相シフトと周波数との関係 ($G = 100$) (従来ダイ)

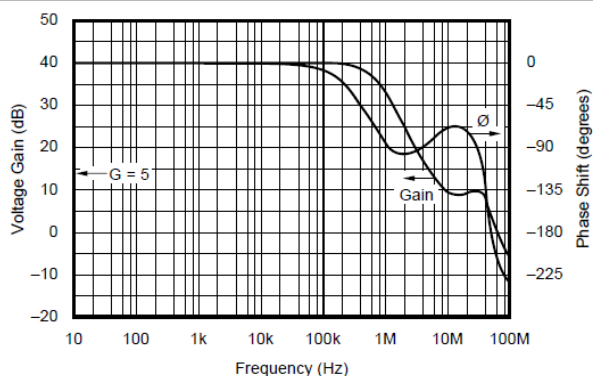


図 5-11. OPA37 の閉ループ電圧ゲインおよび位相シフトと周波数との関係 ($G = 100$) (従来ダイ)

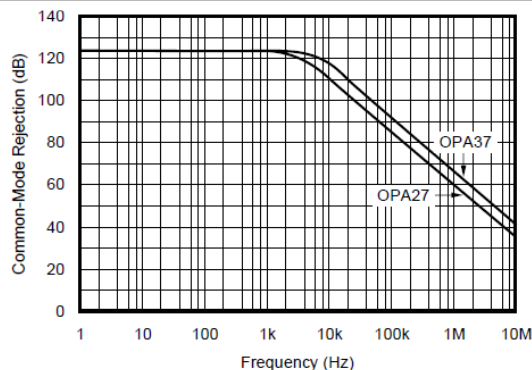


図 5-12. 同相信号除去と周波数との関係 (従来ダイ)

5.4 代表的特性 (続き)

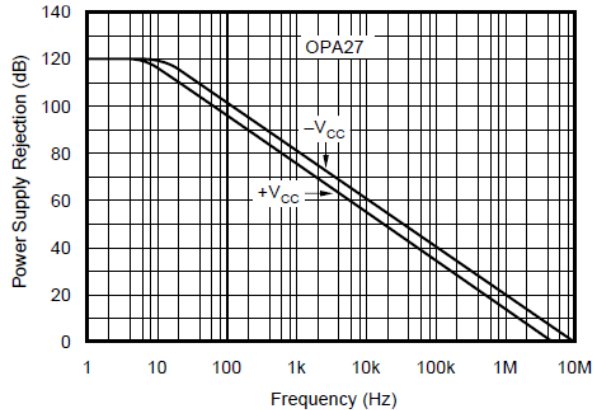


図 5-13. 電源除去と周波数との関係 (従来ダイ)

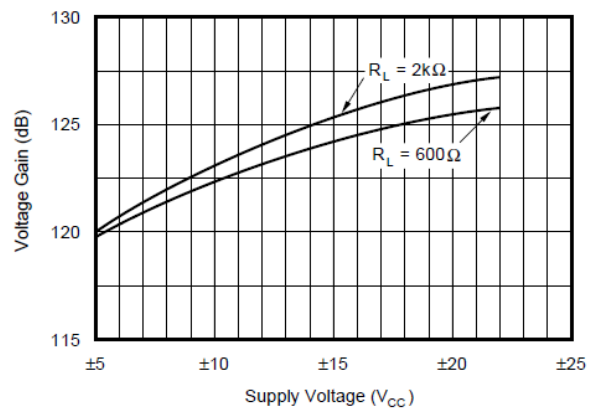


図 5-14. 開ループ電圧ゲインと電源電圧との関係 (従来ダイ)

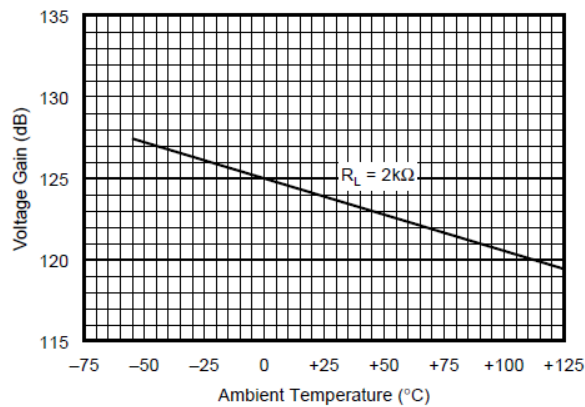


図 5-15. 開ループ電圧ゲインと温度との関係 (従来ダイ)

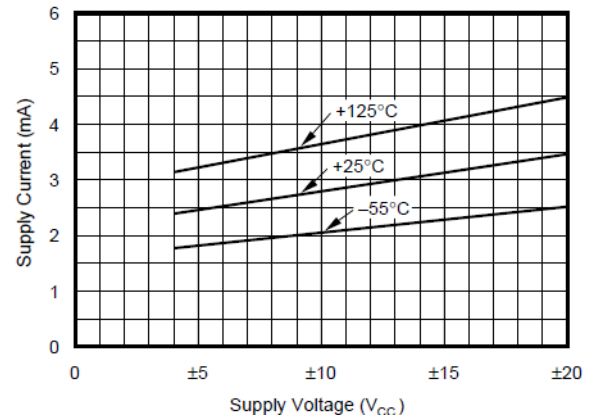


図 5-16. 供給電流と電源電圧との関係 (従来ダイ)

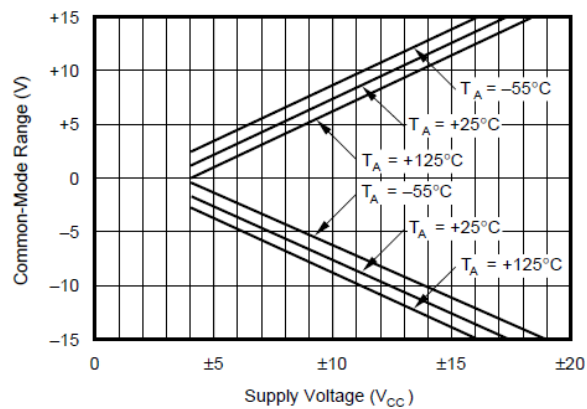


図 5-17. 同相モード入力電圧範囲と電源電圧との関係 (従来ダイ)

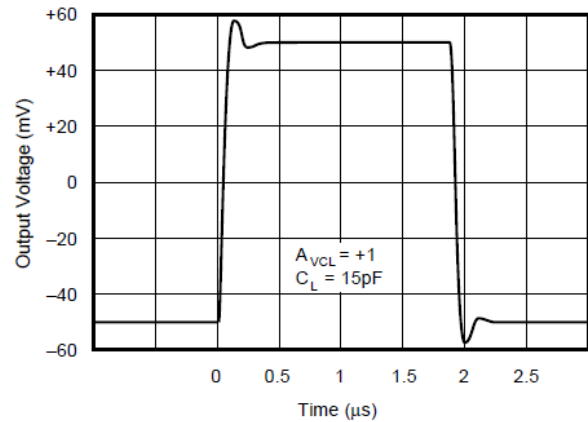


図 5-18. OPA27 の小信号過渡応答 (従来ダイ)

5.4 代表的特性 (続き)

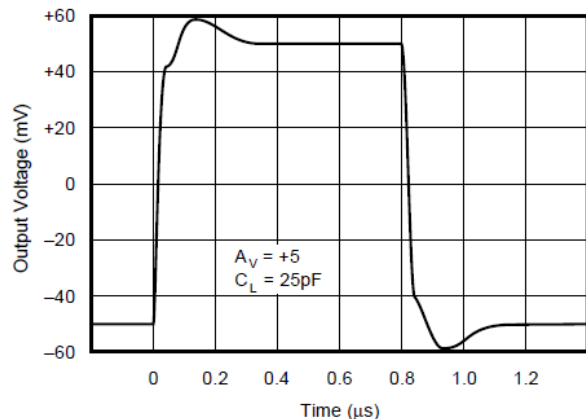


図 5-19. OPA37 の小信号過渡応答 (従来のダイ)

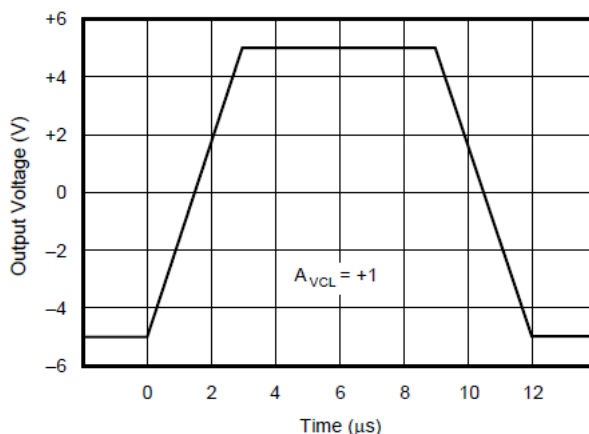


図 5-20. OPA27 の大信号過渡応答 (従来のダイ)

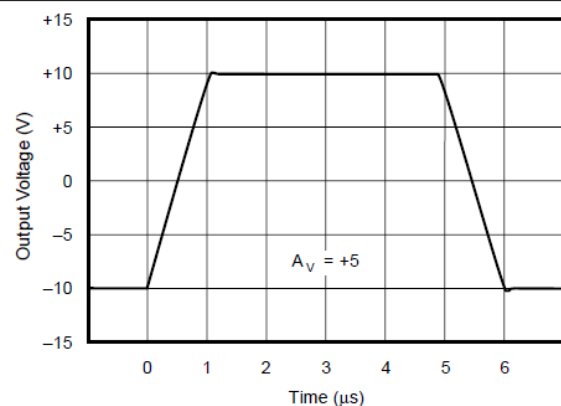


図 5-21. OPA37 の大信号過渡応答 (従来のダイ)

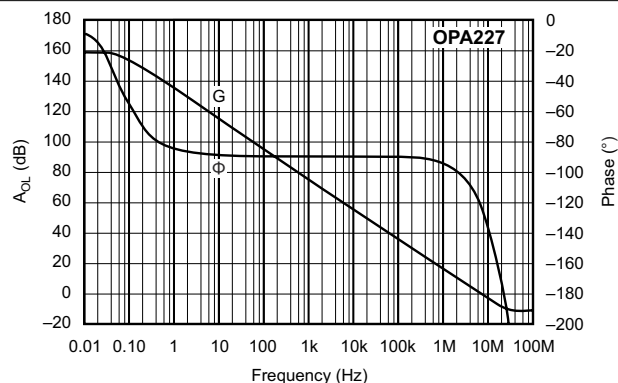


図 5-22. 開ループゲインおよび位相と周波数との関係 (新しいダイ)

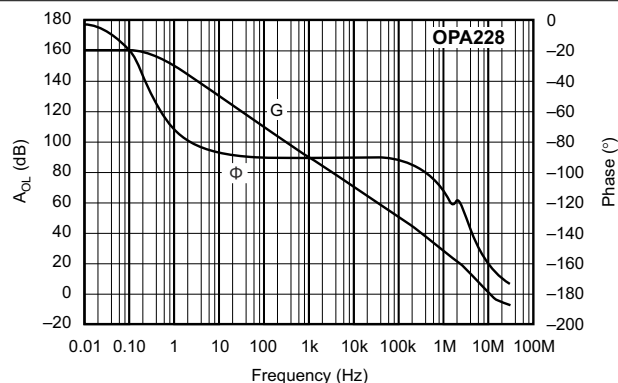


図 5-23. 開ループゲインおよび位相と周波数との関係 (新しいダイ)

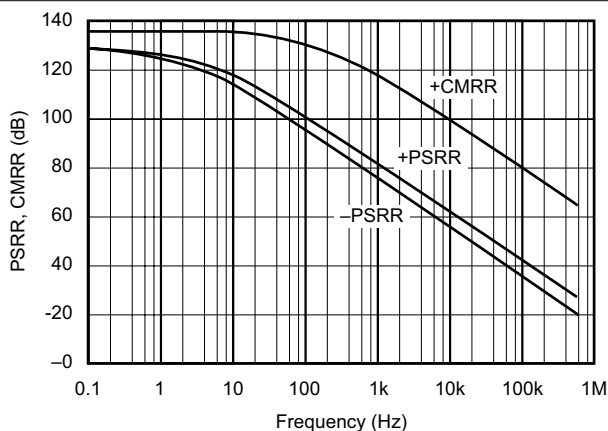


図 5-24. 電源および同相信号除去比と周波数との関係 (新しいダイ)

5.4 代表的特性 (続き)

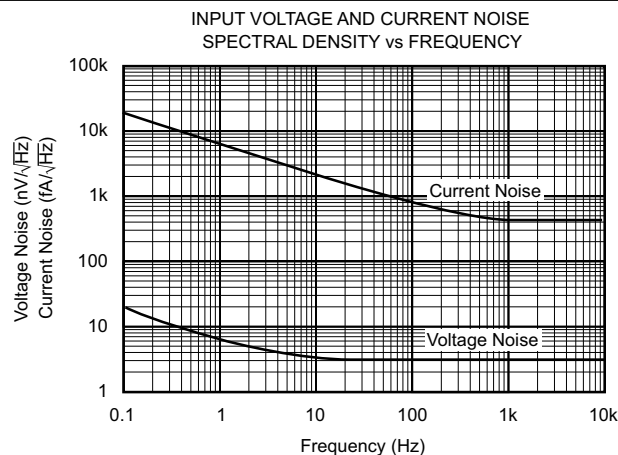


図 5-25. 入力の電圧および電流ノイズスペクトル密度と周波数との関係 (新しいダイ)

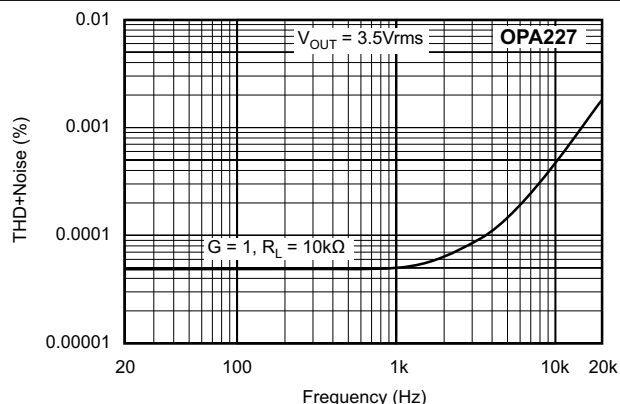


図 5-26. 全高調波歪み + ノイズと周波数との関係 (新しいダイ)

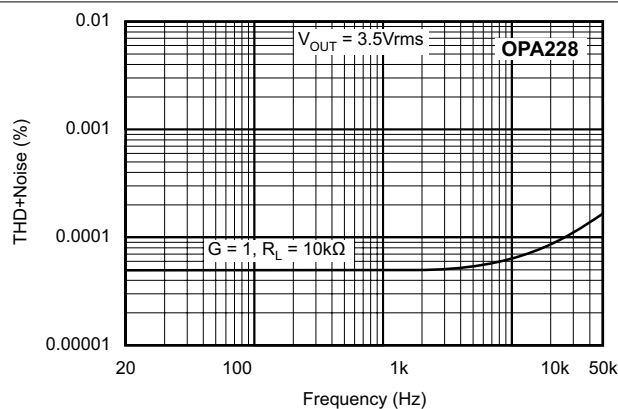


図 5-27. 全高調波歪み + ノイズと周波数との関係 (新しいダイ)

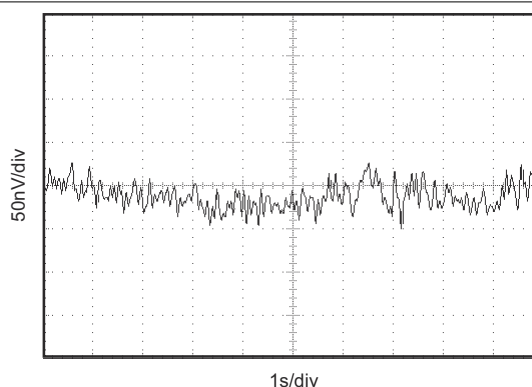


図 5-28. 入力ノイズ電圧と時間との関係 (新しいダイ)

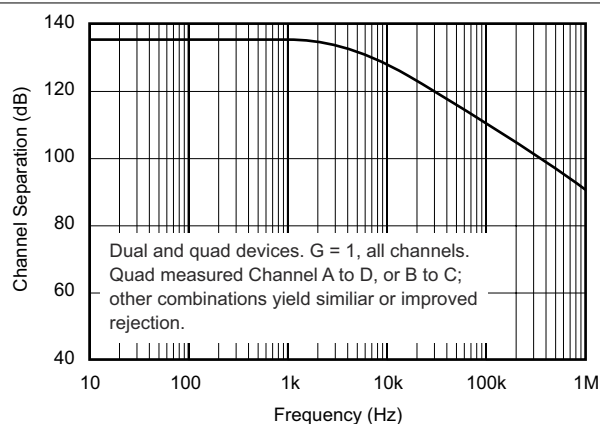


図 5-29. チャネル セパレーションと周波数との関係 (新しいダイ)

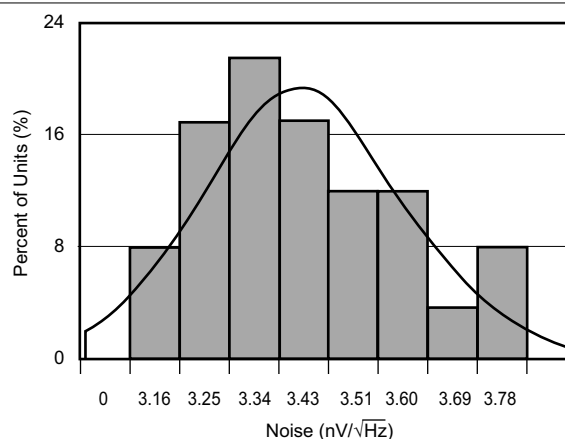


図 5-30. 電圧ノイズ分布 (10Hz) (新しいダイ)

5.4 代表的特性 (続き)

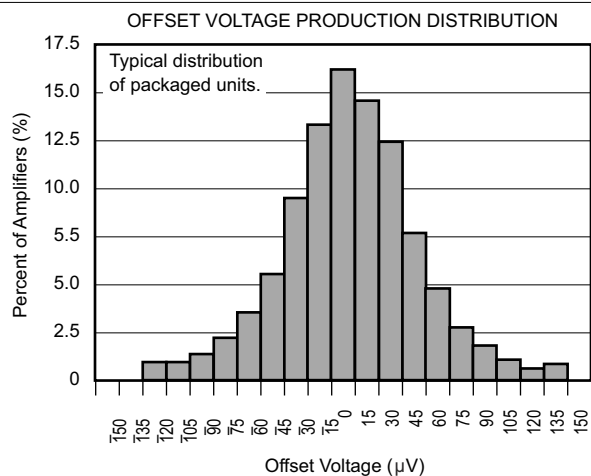


図 5-31. オフセット電圧の製品分布 (新しいダイ)

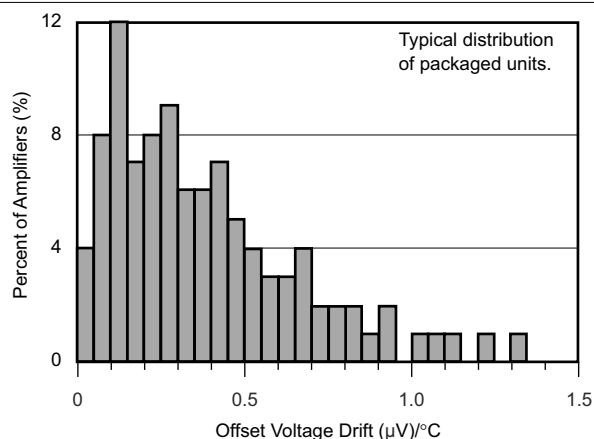


図 5-32. オフセット電圧ドリフトの製品分布 (新しいダイ)

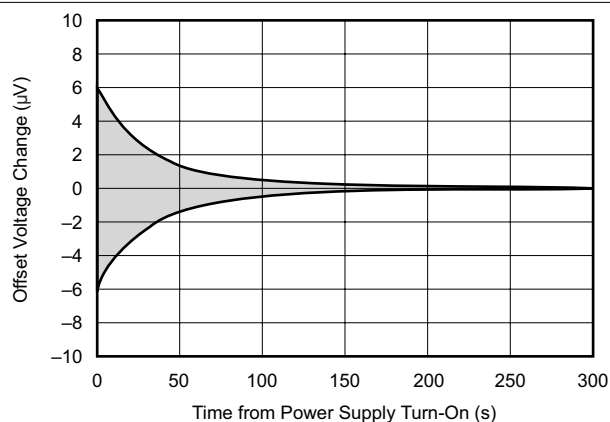


図 5-33. ウォームアップ時のオフセット電圧ドリフト (新しいダイ)

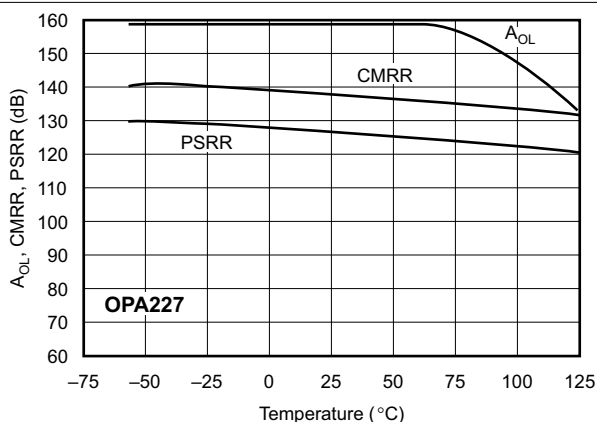


図 5-34. A_{OL}、同相信号除去比、PSRR と温度との関係 (新しいダイ)

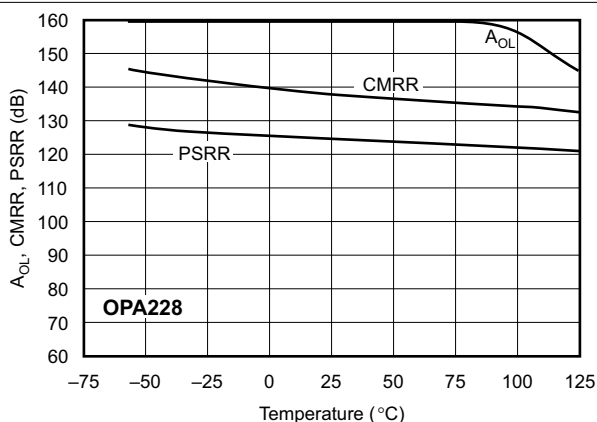


図 5-35. A_{OL}、同相信号除去比、PSRR と温度との関係 (新しいダイ)

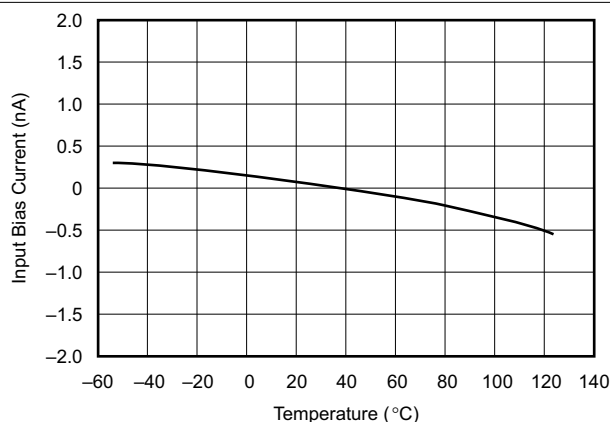


図 5-36. 入力バイアス電流と温度との関係 (新しいダイ)

5.4 代表的特性 (続き)

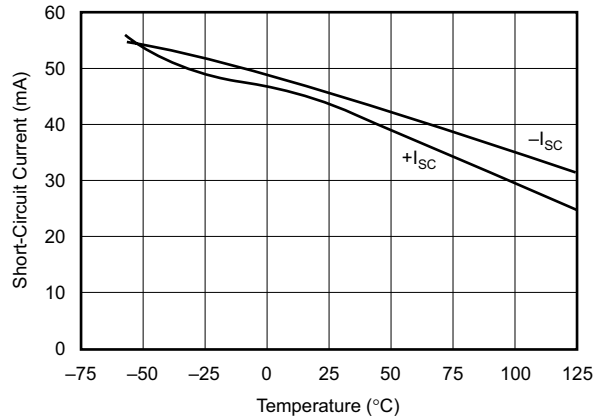


図 5-37. 短絡電流と温度との関係 (新しいダイ)

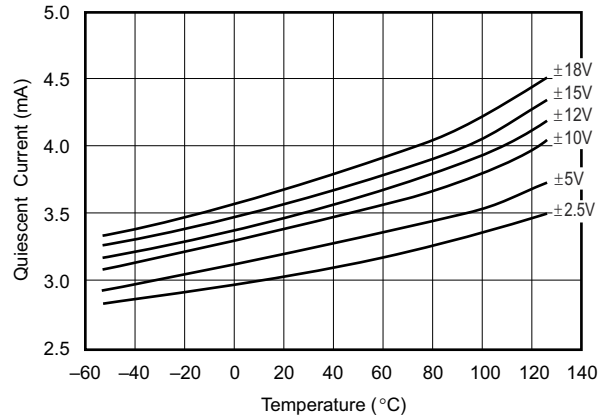


図 5-38. 静止電流と温度との関係 (新しいダイ)

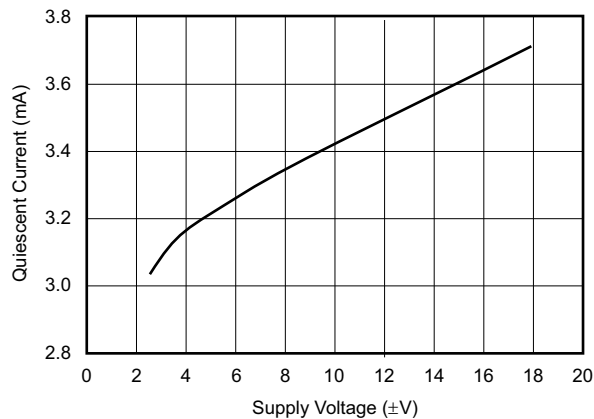


図 5-39. 静止電流と電源電圧との関係 (新しいダイ)

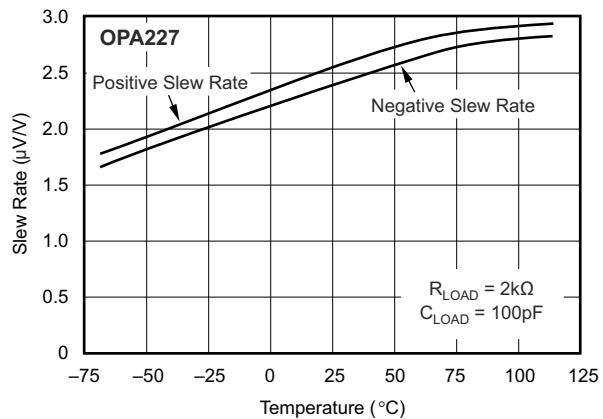


図 5-40. スルーレートと温度との関係 (新しいダイ)

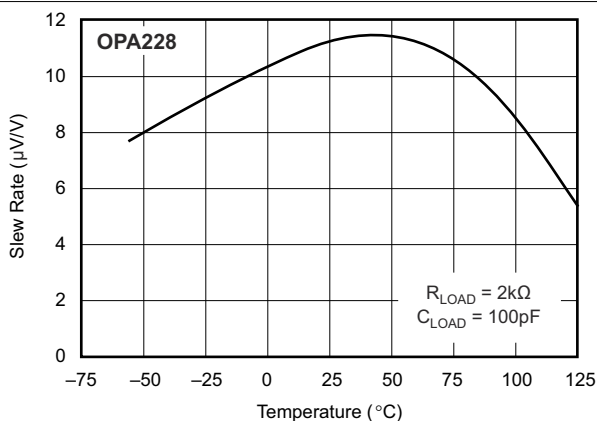


図 5-41. スルーレートと温度との関係 (新しいダイ)

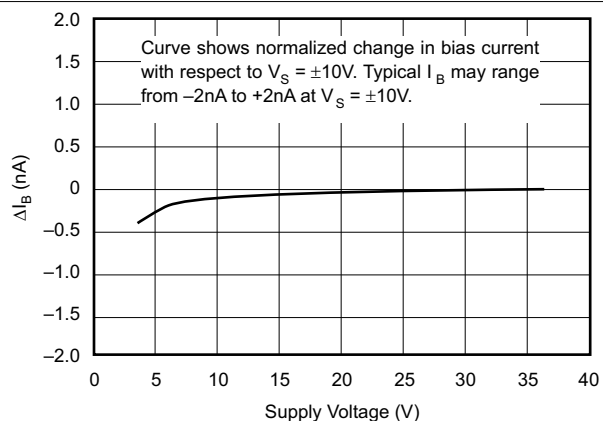


図 5-42. 入力バイアス電流の変化と電源電圧との関係 (新しいダイ)

5.4 代表的特性 (続き)

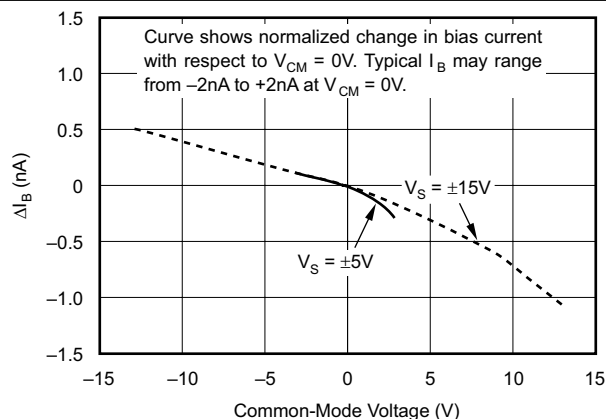


図 5-43. 入力バイアス電流の変化と同相電圧との関係 (新しいダイ)

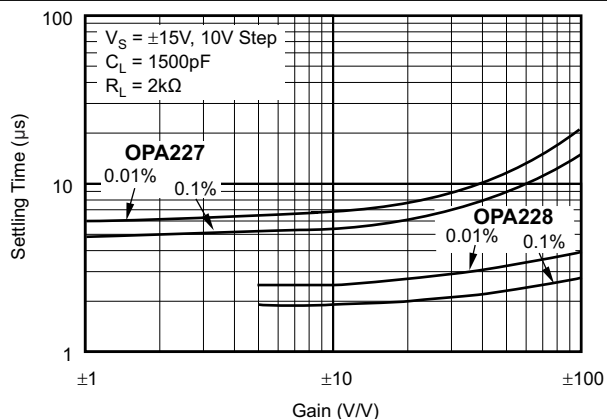


図 5-44. セトリング タイムと閉ループ ゲインとの関係 (新しいダイ)

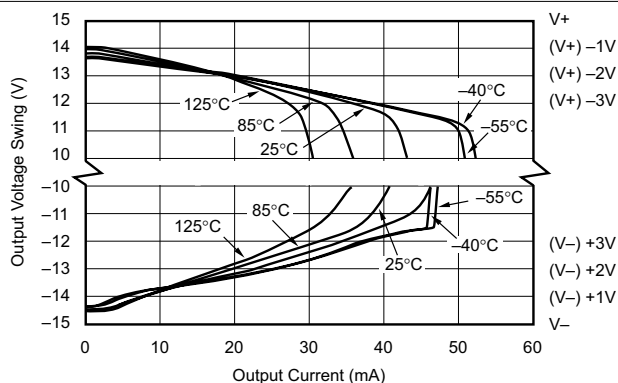


図 5-45. 出力電圧スイングと出力電流との関係 (新しいダイ)

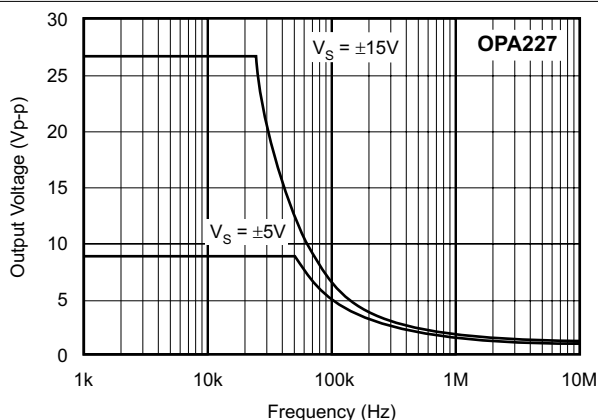


図 5-46. 最大出力電圧と周波数との関係 (新しいダイ)

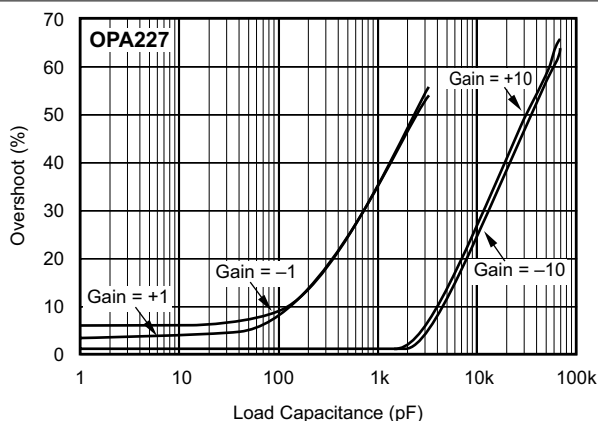


図 5-47. 小信号のオーバーシュートと負荷容量との関係 (新しいダイ)

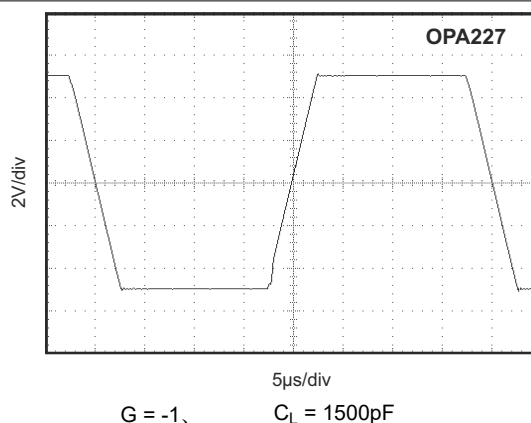


図 5-48. 大信号ステップ応答 (新しいダイ)

5.4 代表的特性 (続き)

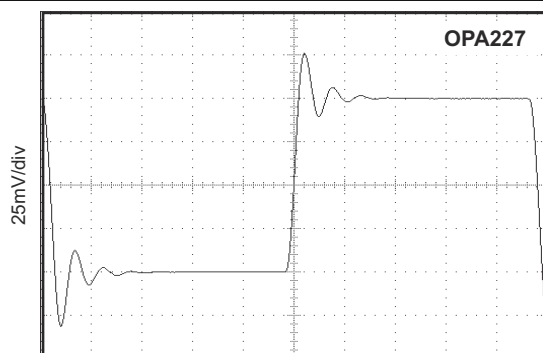

 $G = 1$, $C_L = 1000\text{pF}$

図 5-49. 小信号ステップ応答 (新しいダイ)

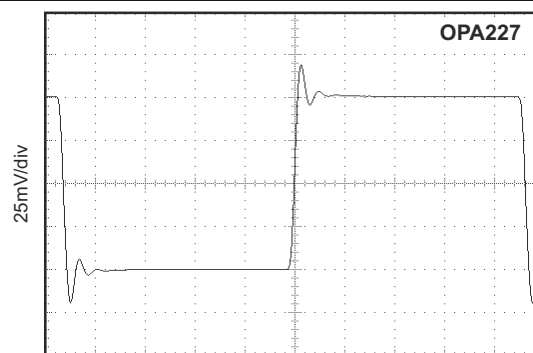

 $G = 1$, $C_L = 5\text{pF}$

図 5-50. 小信号ステップ応答 (新しいダイ)

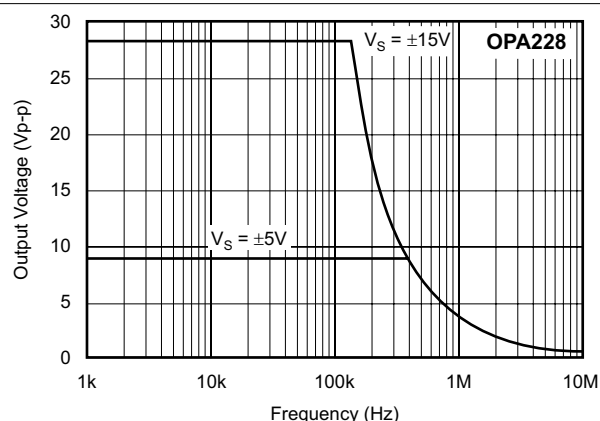


図 5-51. 最大出力電圧と周波数との関係 (新しいダイ)

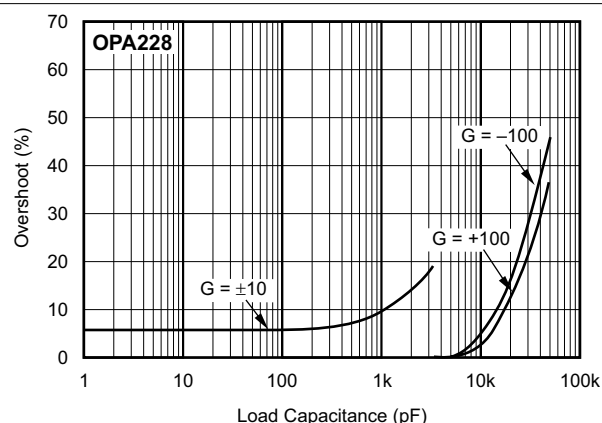


図 5-52. 小信号のオーバーシュートと負荷容量との関係 (新しいダイ)

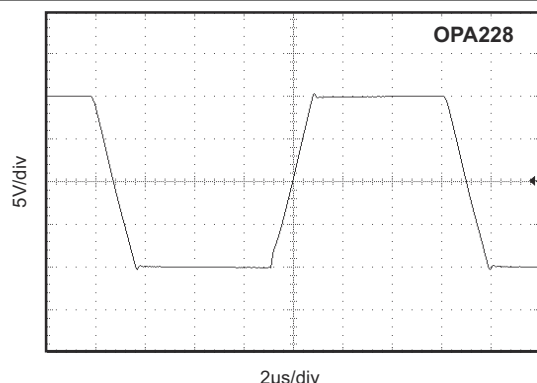

 $G = -10$, $C_L = 100\text{pF}$

図 5-53. 大信号ステップ応答 (新しいダイ)

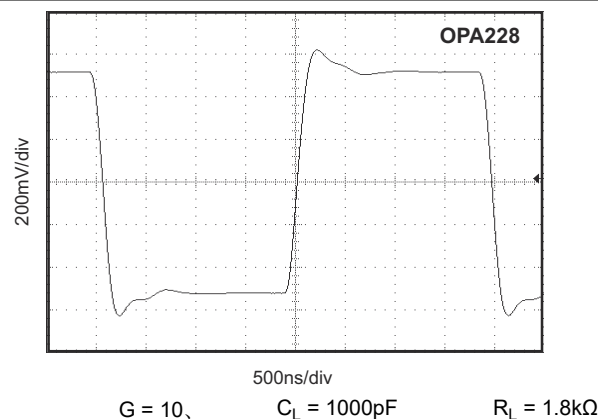


図 5-54. 小信号ステップ応答 (新しいダイ)

5.4 代表的特性 (続き)

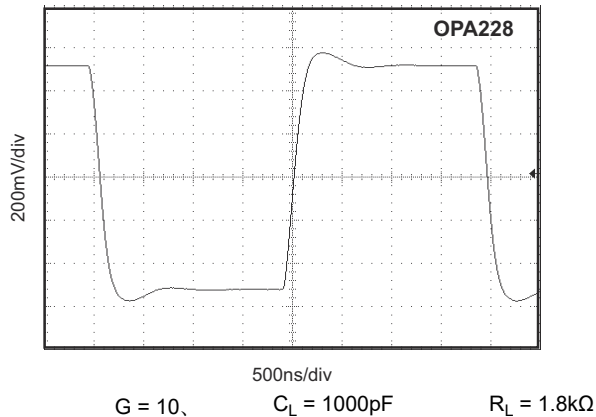


図 5-55. 小信号ステップ応答 (新しいダイ)

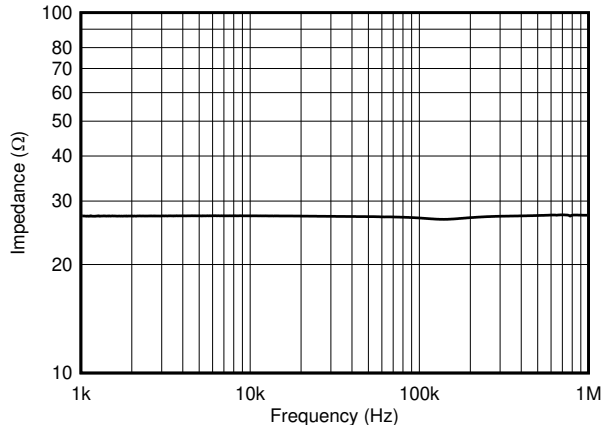


図 5-56. 開ループ出力インピーダンス (新しいダイ)

6 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI 部品の仕様に含まれるものではなく、TI は、その精度も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

6.1 使用上の注意

6.1.1 オフセット電圧の調整

OPA27 と OPA37 のオフセット電圧はレーザトリムされており、ほとんどのアプリケーションではそれ以上の調整は必要ありません。10k Ω のトリム ポテンショメータで入力オフセットをゼロにしても、オフセット電圧ドリフトは劣化しません。1k Ω から 1M Ω までの他のポテンショメータ値を使用できますが、 V_{OS} ドリフトはさらに 0.1 $\mu\text{V}/^\circ\text{C}$ から 0.2 $\mu\text{V}/^\circ\text{C}$ 劣化します。オフセットトリム調整を使用して大きいシステム オフセットをゼロにすると、オフセットのドリフト性能が、ミリボルトあたり 3.3 $\mu\text{V}/^\circ\text{C}$ ほど劣化します。入力加算により、ドリフトを劣化させずに大きいシステム オフセットをゼロにすることもできます。

図 6-1 に、通常のオフセット電圧トリム回路を示します。非常に小さいオフセットをトリミングする場合は、図 6-2 に示す高分解能の回路を推奨します。

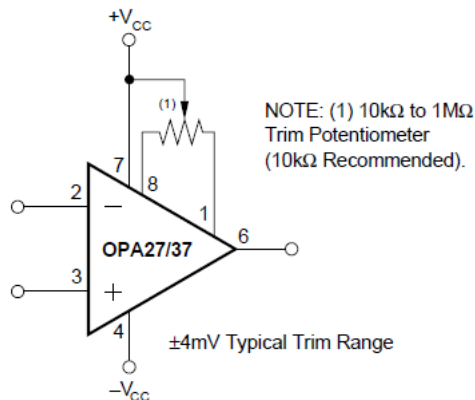


図 6-1. オフセット電圧トリミング

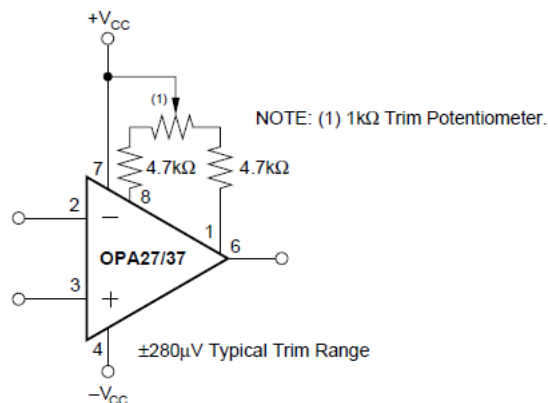
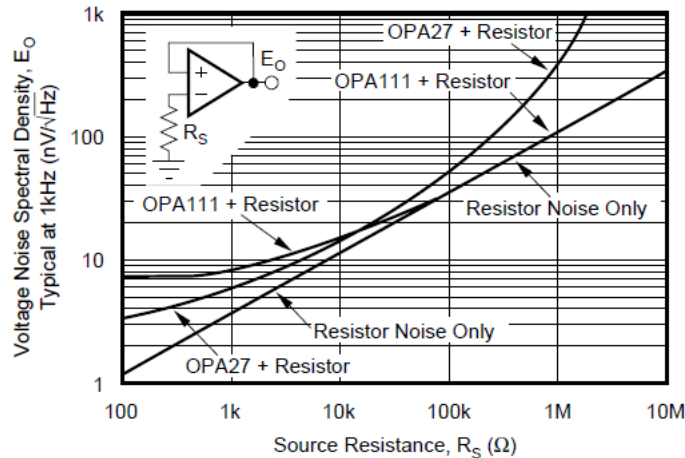


図 6-2. 高分解能オフセット電圧トリム

OPA27 と OPA37 は、トリム回路を取り外すか変更することで、741 タイプのオペアンプを置き換えることができます。

6.1.2 ノイズ：バイポーラとFETの比較

低ノイズ回路設計では、すべてのノイズ源を慎重に分析する必要があります。多くの場合、外部のノイズ源が支配的な要素になるため、オペアンプ全体のノイズ性能へのソース抵抗の影響を考慮してください。低ソースインピーダンスの場合、バイポーラオペアンプの電圧ノイズは低いほど性能が向上しますが、高インピーダンスの場合は、バイポーラアンプの大電流ノイズが大きな問題になります。約 **15kΩ** を超える場合、合計ノイズを OPA27 より低下させるには、OPA111 低ノイズ FET オペアンプを推奨します (図 6-3 を参照)。



A.
$$E_o = \sqrt{e_n^2 + (i_n R_s)^2 + 4kTR_s} \quad F_o = 1\text{kHz}$$

図 6-3. 電圧ノイズ スペクトル密度とソース抵抗との関係

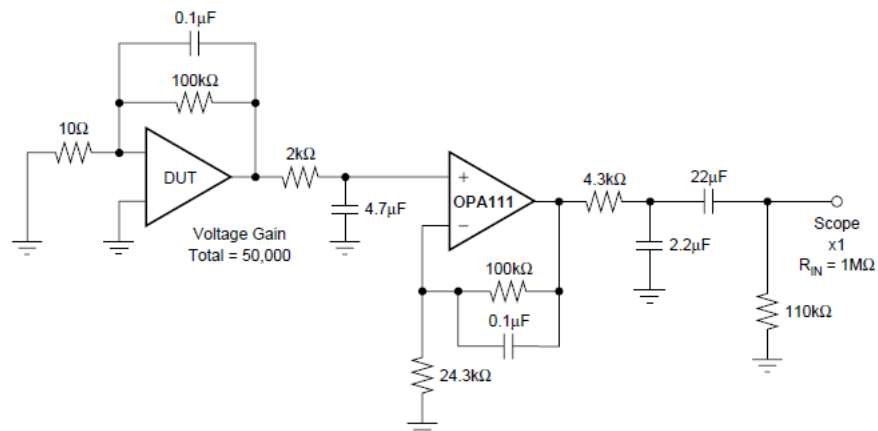
6.1.3 補償

OPA27 はユニティゲインの安定性を実現するため内部で補償されますが、**2kΩ** より大きい帰還抵抗 (R_F) と並列の小さいコンデンサを必要とします。このコンデンサは、 R_F および C_{IN} で生成されるポールを補償し、ピークや発振を除去します。

6.1.4 従来のダイと新しいダイの比較

本データシートの Rev. D から、テキサス インストルメンツはこのダイの旧世代を新世代に置き換えました。本デバイスは、OPA27 の代替品である OPA227、OPA37 の代替品である OPA228 という形で販売されています。本データシートでは、「代表的特性」セクションに、従来のダイと新しいダイの両方の情報が記載されています。従来のダイは段階的に廃止されます。購入はできません。

6.2 代表的なアプリケーション



注:すべてのコンデンサ値は、無極性コンデンサのみを対象としています。

図 6-4. 0.1Hz ~ 10Hz のノイズテスト回路

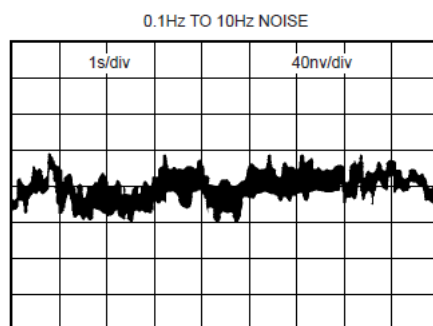


図 6-5. 低周波ノイズ

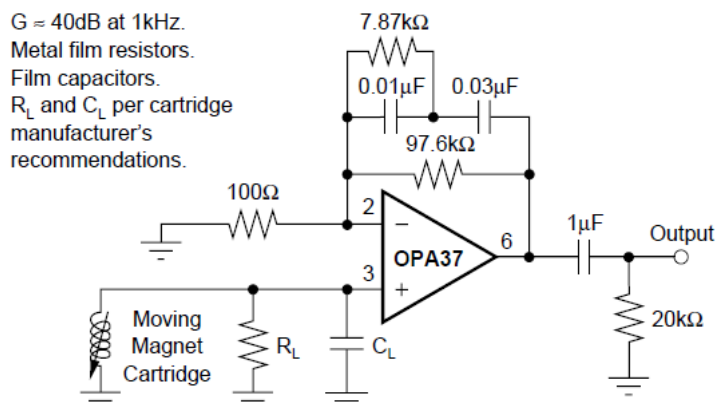


図 6-6. 低ノイズ RIAA プリアンプ

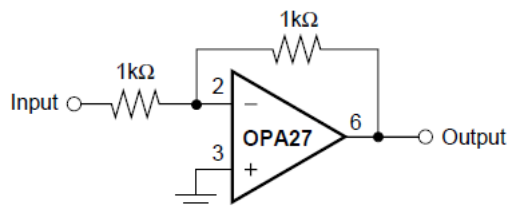


図 6-7. ユニティ ゲインの反転アンプ

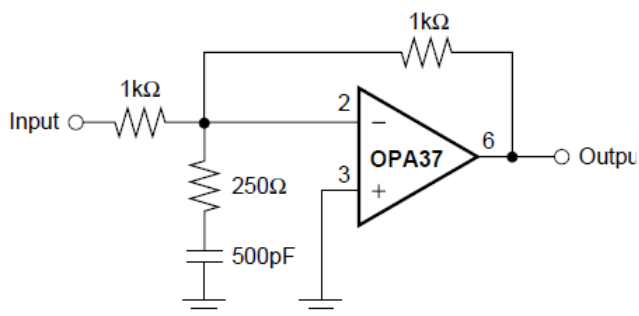


図 6-8. 高スルーレートユニティ ゲインの反転アンプ

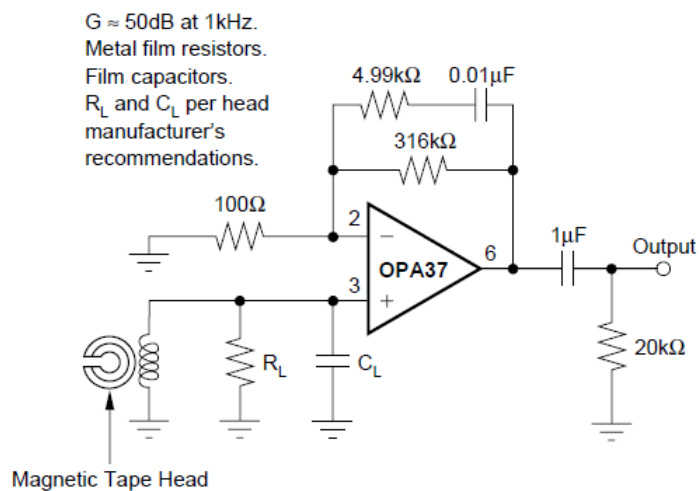


図 6-9. NAB テープ ヘッド プリアンプ

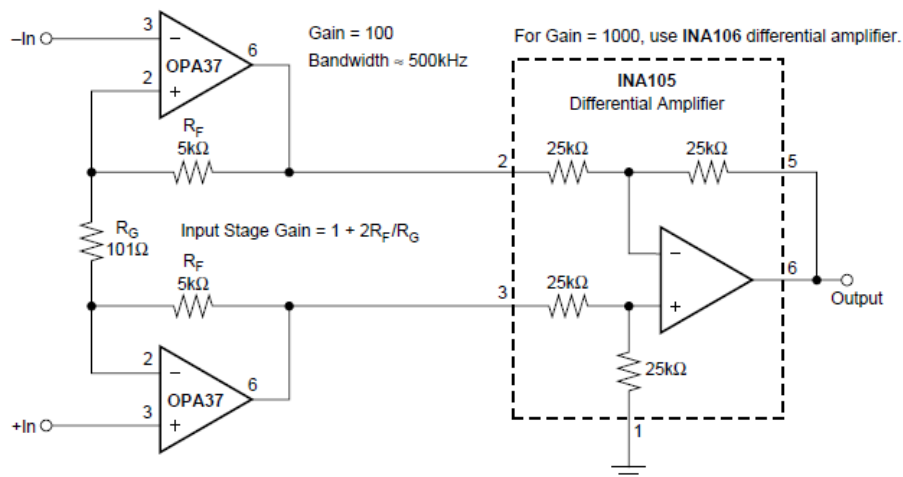


図 6-10. 低ノイズ電力計測アンプ

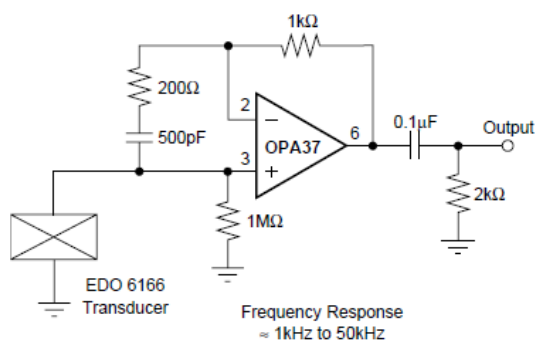


図 6-11. ハイドロフォン プリアンプ

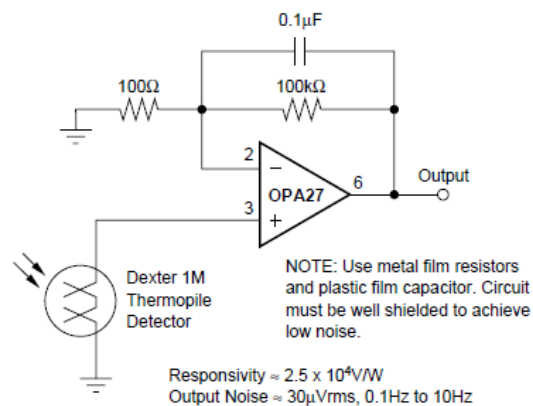


図 6-12. 長波長赤外線検出器アンプ

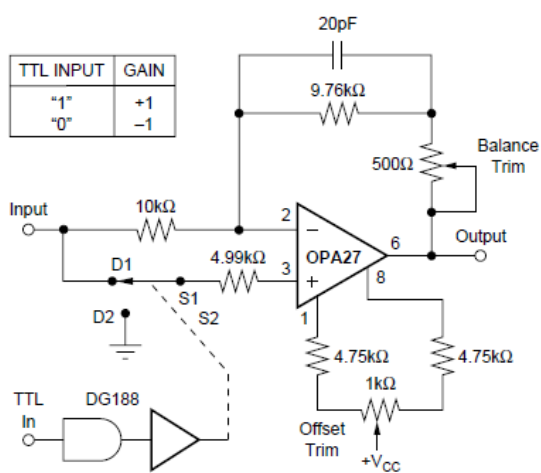


図 6-13. 高性能の同期復調器

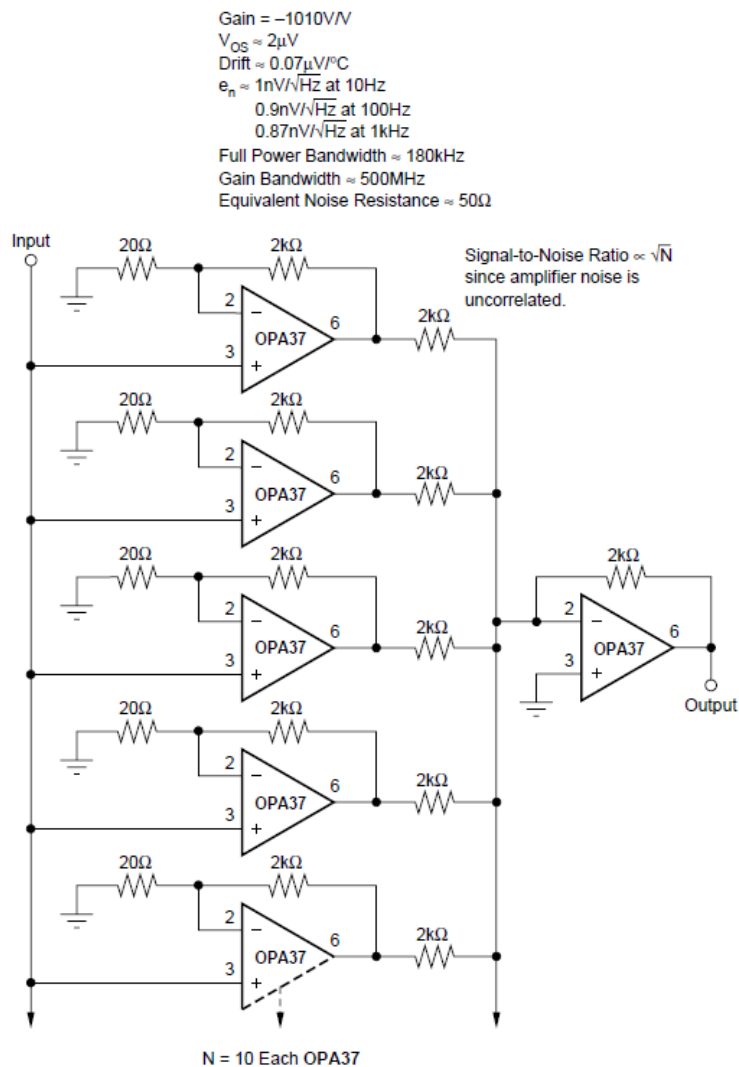


図 6-14. 超低ノイズ「N」段並列アンプ

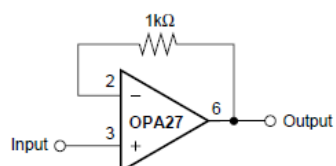
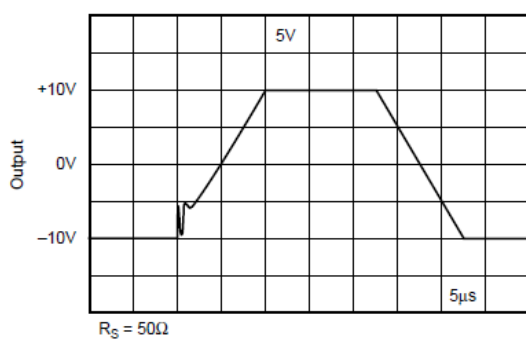


図 6-15. ユニティ ゲイン バッファ

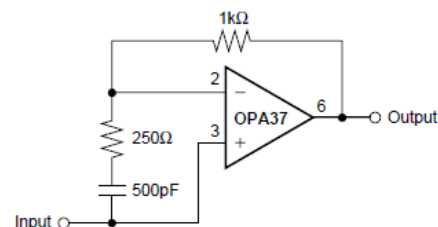
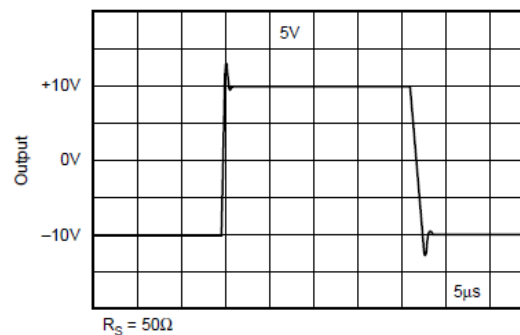


図 6-16. 高スルーレート ユニティ ゲイン バッファ

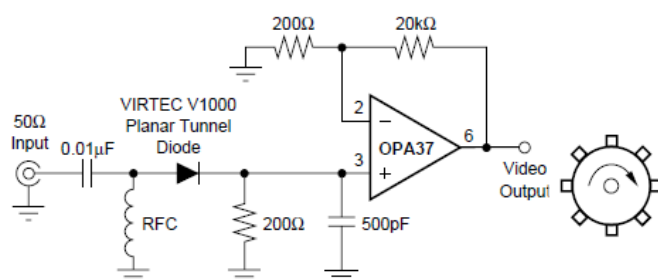


図 6-17. RF 検出器とビデオ アンプ

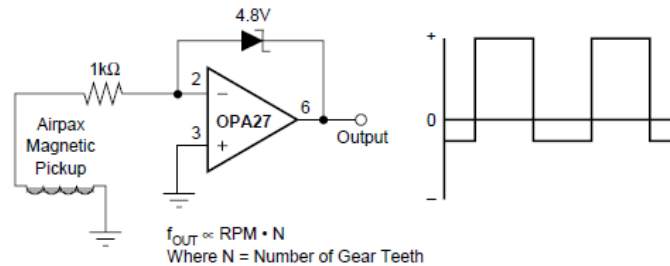


図 6-18. 磁気タコメータ

7 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

7.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

7.2 サポート・リソース

テキサス・インスツルメンツ **E2E™ サポート・フォーラム** は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

7.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

7.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (August 2005) to Revision D (October 2026)	Page
• OPA37 の GBW を 45MHz から 33MHz に変更.....	1
• 入力バイアス電流を最大 80nA から最大 10nA に変更.....	1
• 入力オフセット電流を 75nA から 10nA に変更.....	1
• 最大電源電圧を 44V (+/- 22V) から 36V (+/- 18V) に変更.....	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• オフセット電圧ドリフトの最大値を変更.....	4
• 電圧出力の最小値 / 最大値を (V-)+3V/(V+)-3V から (V-)+2V/(V+)-2V に変更.....	4
• 同相信号除去比を最小 100dB から最小 120dB に変更.....	4
• 入力同相電圧範囲を (V-)+4V/(V+)-4V から (V-)+2V/(V+)-2V に変更.....	4
• オフセット電圧ドリフトの最大値を 1.8μV/°C から 2μV/°C に変更.....	4
• PSRR の最小値を 94dB から 114dB (2μV/V) に変更.....	4
• OPA27 のスルーレートを 1.9V/μs から 3.4V/μs に変更.....	4
• OPA37 のスルーレートを 11.9V/μs から 11V/μs に変更.....	4
• 出力インピーダンスを 70Ω から 27Ω に変更.....	4
• 短絡電流を 25mA から ±45mA に変更.....	4

- 静止電流を「3.3mA (標準値)、5.7mA (最大値)」から「±3.7mA (標準値)、±3.8mA (最大値)」に変更.....4
 - 新しいダイのプロット ファイルを追加.....6
-

9 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA27GP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA27GP
OPA27GP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA27GP
OPA27GU	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA27GU.B	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA27GU/2K5	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA27GU/2K5.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 27U
OPA37GP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GPG4	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	OPA37GP
OPA37GU	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU.B	Active	Production	SOIC (D) 8	75 TUBE	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU/2K5	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U
OPA37GU/2K5.B	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	OPA 37U

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

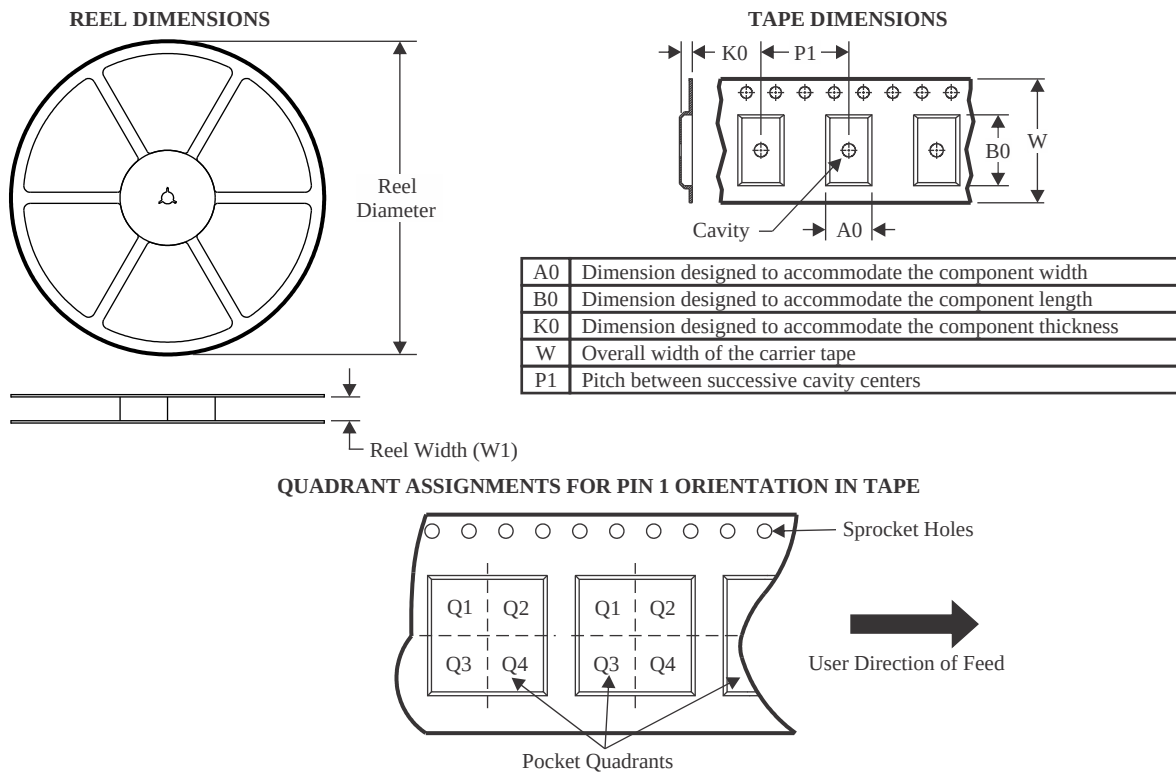
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

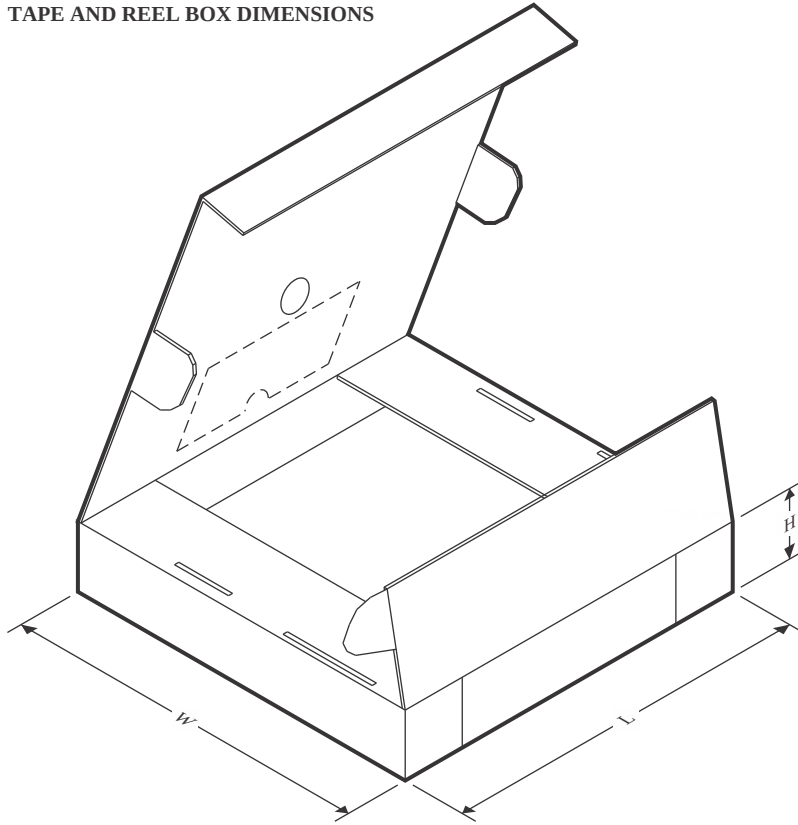
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA27GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA27GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
OPA37GU/2K5	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

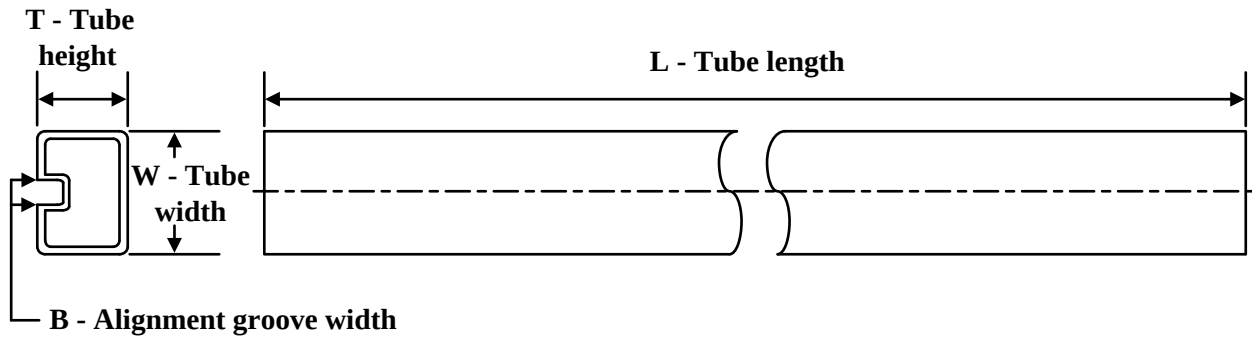
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA27GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA27GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0
OPA37GU/2K5	SOIC	D	8	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
OPA27GP	P	PDIP	8	50	506	13.97	11230	4.32
OPA27GP.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA27GU	D	SOIC	8	75	506.6	8	3940	4.32
OPA27GU.B	D	SOIC	8	75	506.6	8	3940	4.32
OPA37GP	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GP.A	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GPG4	P	PDIP	8	50	506	13.97	11230	4.32
OPA37GU	D	SOIC	8	75	506.6	8	3940	4.32
OPA37GU.B	D	SOIC	8	75	506.6	8	3940	4.32



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



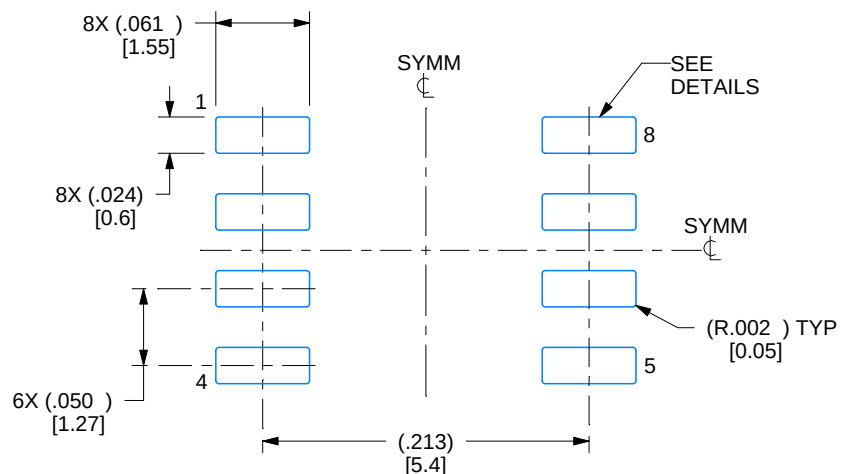
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

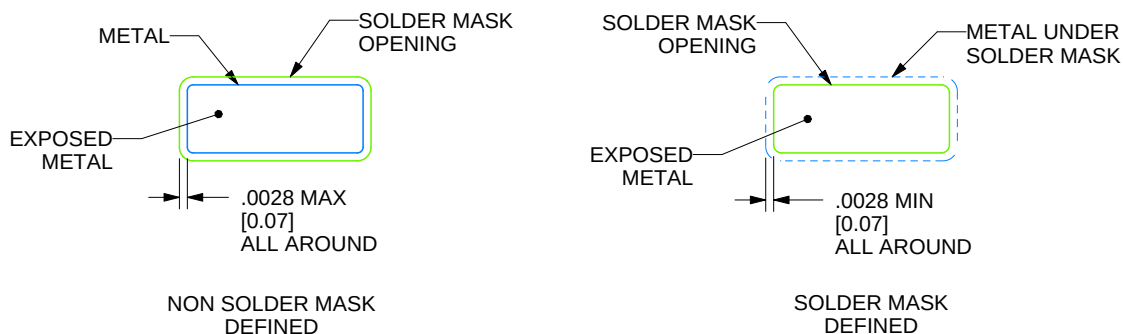
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

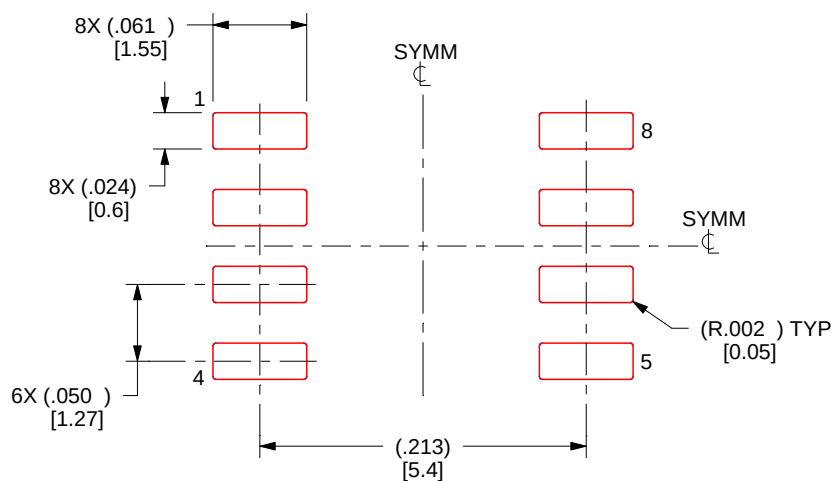
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

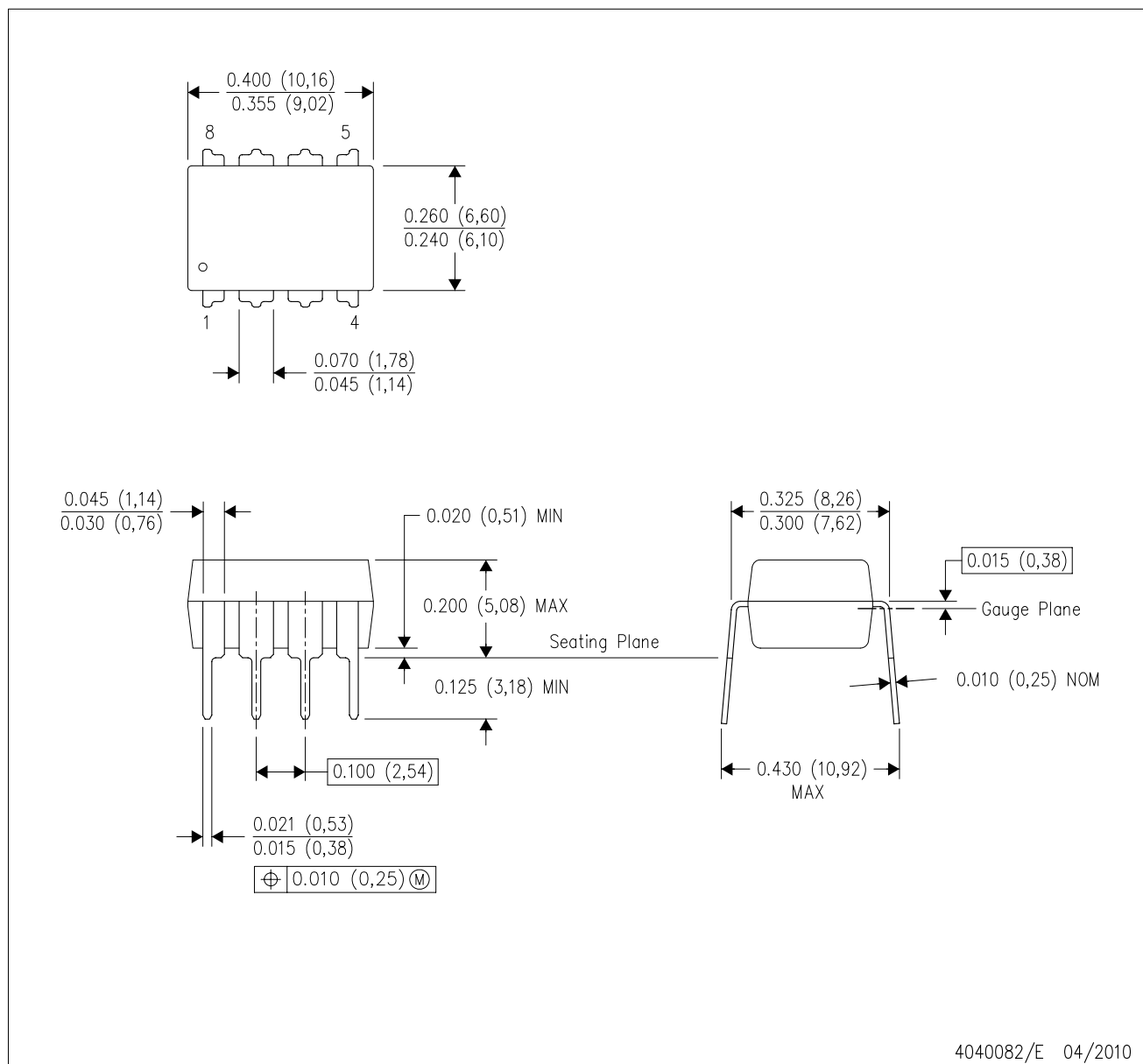
4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月