REF19xx 低ドリフト、低消費電力、デュアル出力、V_{REF} および V_{REF}/2 基準電圧

1 特長

- V_{REF} および V_{REF} / 2 という 2 つの出力により、単一電源システムでの使用に便利
- 優れた温度ドリフト性能:
  - -40°C から 125°C について 25ppm/°C (最大値)
- 高い初期精度:±0.1% (最大値)
- 温度範囲全体にわたる V_{REF} および V_{BIAS} トラッキング:
  - -40°C から 85°C について 6ppm/°C (最大値)
  - -40°C から 125°C について 7ppm/°C (最大値)
- 超小型パッケージ:SOT23-5
- Low ドロップアウト電圧:10mV
- 大出力電流:±20mA
- 低い静止電流:360µA
- ライン レギュレーション:3ppm/V
- 負荷レギュレーション: 8ppm/mA

2 アプリケーション

- デジタル信号処理:
  - 電力インバータ
  - モータ制御
- 電流検出
- 産業用プロセス制御
- 医療用機器
- データ アクイジション システム
- 単一電源システム

3 説明

正の電源電圧のみを使用するアプリケーションでは、入力バイポーラ信号をバイアスするため、多くの場合に A/D コンバータ (ADC) 入力範囲の中間に、追加の安定した電圧が必要になります。REF19xx は、ADC 用の基準電圧 (V_{REF})、および入力バイポーラ信号をバイアスするために使用する第 2 の高精度電圧 (V_{BIAS}) を供給します。

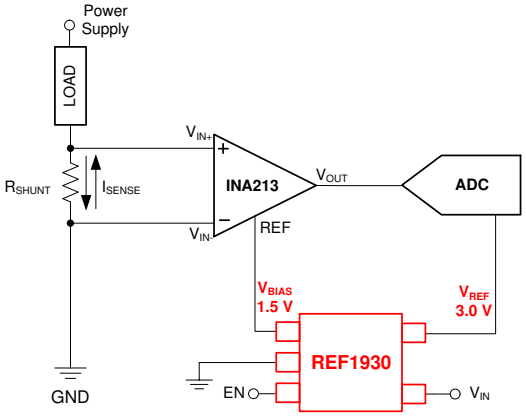
REF19xx は、V_{REF} および V_{BIAS} の出力に対する温度ドリフト
(最大値 25ppm/°C) および初期精度 (0.1%) が非常に優れており、430µA 未満の静止電流で動作します。さらに、V_{REF} および V_{BIAS} 出力は、–40°C ～ 85°C の温度範囲にわたって、6ppm/°C (最大値) の精度で相互にトラッキングします。これらの機能すべてによって、信号チェーンの精度向上、基板面積の削減、ディスクリート設計と比較してシステムのコスト低減を実現します。ドロップアウト電圧が 10mV と非常に低いため、非常に低い入力電圧で動作し、バッテリ動作のシステムでは非常に有用です。

V_{REF} および V_{BIAS} 電圧は、どちらも非常に優れた仕様を備えており、同様に電流を適切にシンクおよびソースできます。長期安定性が優れており、ノイズ レベルが低いため、これらのデバイスは高精度の産業用アプリケーション向けに設計されています。

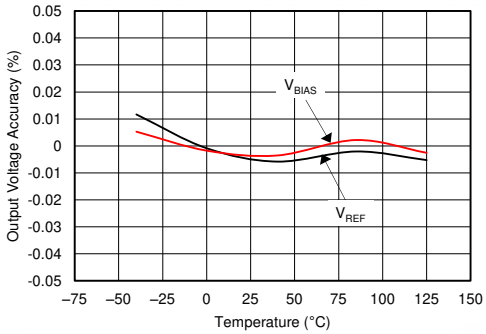
パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
REF19xx	DDC (SOT-23-THN、5)	2.9mm × 2.8mm

(1) 詳細については、セクション 12 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーションの例



V_{REF} および V_{BIAS} と温度との関係

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイス比較表.....3
5 ピン構成および機能.....4
6 仕様.....5
6.1 絶対最大定格.....5
6.2 ESD 定格.....5
6.3 推奨動作条件.....5
6.4 熱に関する情報.....5
6.5 電気的特性.....6
6.6 代表的特性.....7
7 パラメータ測定情報.....14
7.1 半田付けの熱による変動.....14
7.2 熱ヒステリシス.....15
7.3 ノイズ性能.....15
8 詳細説明.....17
8.1 概要.....17
8.2 機能ブロック図.....17
8.3 機能説明.....17
8.4 デバイスの機能モード.....18
9 アプリケーションと実装.....19
9.1 使用上の注意.....19
9.2 代表的なアプリケーション.....19
9.3 電源に関する推奨事項.....23
9.4 レイアウト.....24
10 デバイスおよびドキュメントのサポート.....25
10.1 ドキュメントのサポート.....25
10.2 ドキュメントの更新通知を受け取る方法.....25
10.3 サポート・リソース.....25
10.4 商標.....25
10.5 静電気放電に関する注意事項.....25
10.6 用語集.....25
11 改訂履歴.....25
12 メカニカル、パッケージ、および注文情報.....26

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

製品名	V_{REF}	V_{BIAS}
REF1925	2.5V	1.25V
REF1930	3.0V	1.5V
REF1933	3.3V	1.65V
REF1941	4.096V	2.048V

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

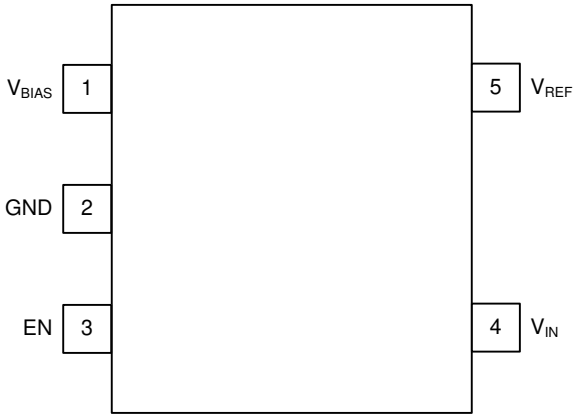


図 5-1. DDC パッケージ、SOT-23-THN-5 (上面図)

表 5-1. ピンの機能

ピン		タイプ	説明
番号	名称		
1	V_{BIAS}	出力	バイアス電圧出力 (V_{REF} /2)
2	GND	—	グランド
3	EN	入力	イネーブル (EN ≥ V_{IN} – 0.7V、デバイスはイネーブル)
4	V_{IN}	入力	入力電源電圧
5	V_{REF}	出力	基準電圧出力 (V_{REF})

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
入力電圧	V_{IN}	-0.3	6	V
	EN	-0.3	V_{IN} + 0.3	
温度	動作	-55	150	°C
	接合部、T_J		150	
	保存、T_{stg}	-65	170	

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±4000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)	±1500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{IN}	電源入力電圧範囲 (I_L = 0mA、T_A = 25°C)	V_{REF} + 0.02(1)		5.5	V

(1) さまざまな負荷電流および温度における最小入力電圧については、「代表的特性」の図 6-24 を参照してください。

6.4 熱に関する情報

熱評価基準(1)		REF19xx DDC (SOT-23-THN) 5 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	193.6	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	40.2	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	34.5	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	0.9	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	34.3	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性

T_A = 25℃、I_L = 0mA、V_{IN} = 5V、(特に記述のない限り)。V_{REF} と V_{BIAS} の仕様は同じ。

パラメータ			テスト条件		最小値	標準値	最大値	単位
精度とドリフト								
	出力電圧精度				-0.1%		0.1%	
	出力電圧の温度係数(1)		-40℃ ≤ T_A ≤ 125℃			±10	±25	ppm/°C
	温度範囲全体にわたる V_{REF} と V_{BIAS} のトラッキング(2)		-40℃ ≤ T_A ≤ 85℃			±1.5	±6	ppm/°C
			-40℃ ≤ T_A ≤ 125℃			±2	±7	
ラインおよび負荷のレギュレーション								
$\Delta V_{O(\Delta VI)}$	ライン レギュレーション		V_{REF} + 0.02V ≤ V_{IN} ≤ 5.5V			3	35	ppm/V
$\Delta V_{O(\Delta IL)}$	ロード レギュレーション	ソース	0mA ≤ I_L ≤ 20mA、 V_{REF} + 0.6V ≤ V_{IN} ≤ 5.5V			8	20	ppm/mA
		シンク	0mA ≤ I_L ≤ –20mA、 V_{REF} + 0.02V ≤ V_{IN} ≤ 5.5V			8	20	
電源								
I_{CC}	電源電流	アクティブ モード				360	430	μA
			-40℃ ≤ T_A ≤ 125℃				460	
		シャットダウン モード				3.3	5	
			-40℃ ≤ T_A ≤ 125℃				9	
	イネーブル電圧		デバイスはシャットダウン モード (EN = 0)		0		0.7	V
			デバイスはアクティブ モード (EN = 1)		V_{IN} – 0.7		V_{IN}	
	ドロップアウト電圧					10	20	mV
			I_L = 20mA				600	
I_{SC}	短絡電流					50		mA
t_{on}	ターンオン時間		0.1% セトリング、C_L = 1μF			500		μs
ノイズ								
	低周波ノイズ(3)		0.1Hz ≤ f ≤ 10Hz			12		ppm_{PP}
	出力電圧ノイズ密度		f = 100Hz			0.25		ppm/√Hz
容量性負荷								
	安定した出力コンデンサ範囲				0		10	μF
ヒステリシスと長期安定性								
	長期安定性		0～1000 時間			60		ppm
	出力電圧ヒステリシス(4)		25℃、–40℃、125℃、25℃	サイクル 1		60		ppm
				サイクル 2		35		

(1) 温度ドリフトは、ボックス方式に従って規定されています。詳細については、「機能説明」のセクションを参照してください。
(2) 温度仕様範囲全体にわたる V_{REF} および V_{BIAS} のトラッキングについては、「機能説明」セクションで詳細に説明します。
(3) ピーク ツー ピークのノイズ測定手順については、「ノイズ性能」セクションで詳細に説明します。
(4) 熱ヒステリシス測定の手順については、「熱ヒステリシス」セクションで詳細に説明します。

Copyright © 2026 Texas Instruments Incorporated

6.6 代表的特性

T_A = 25℃、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)

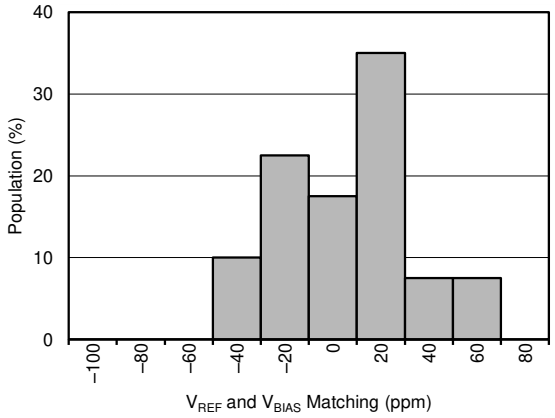
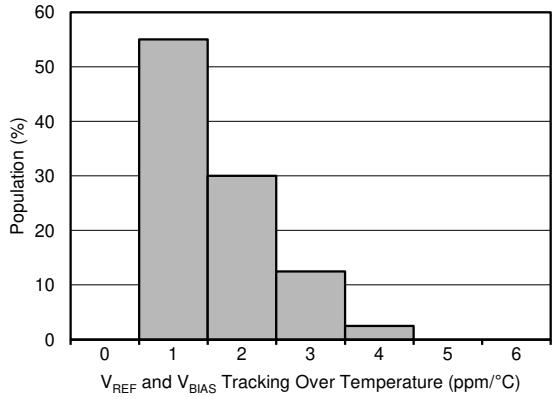
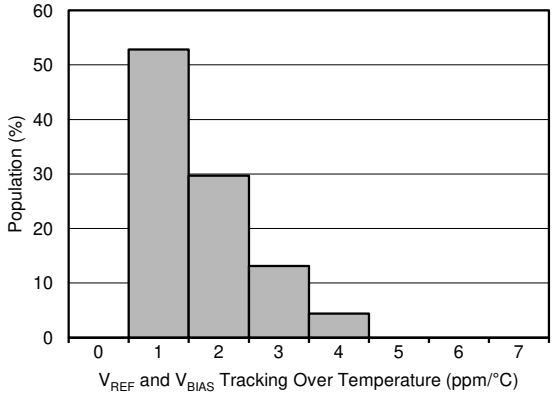


図 6-1. V_{REF} –2 × V_{BIAS} の分布



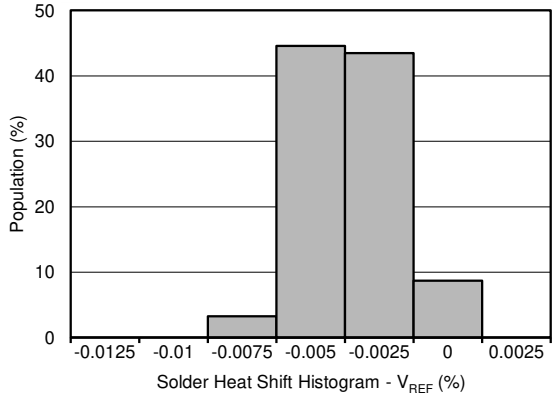
-40℃ ≤ T_A ≤ 85℃

図 6-2. 温度範囲全体にわたる V_{REF} – 2 × V_{BIAS} ドリフト トラッキングの分布



-40℃ ≤ T_A ≤ 125℃

図 6-3. 温度範囲全体にわたる V_{REF} – 2 × V_{BIAS} ドリフト トラッキングの分布

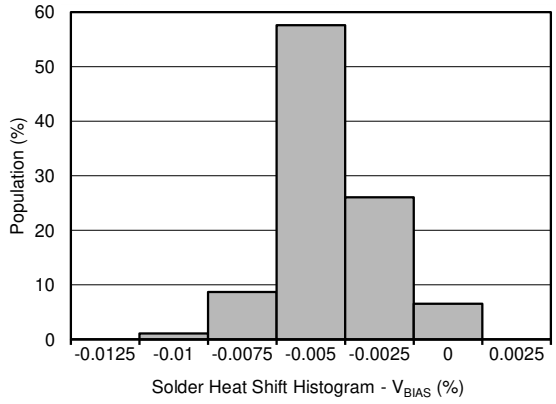


詳細については、*セクション 7.1* セクションを参照してください。

図 6-4. 半田付けの熱による変動 (V_{REF})

6.6 代表的特性 (続き)

T_A = 25°C、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)



詳細については、セクション 7.1 を参照してください。

図 6-5. 半田付けの熱による変動 (V_{BIAS})

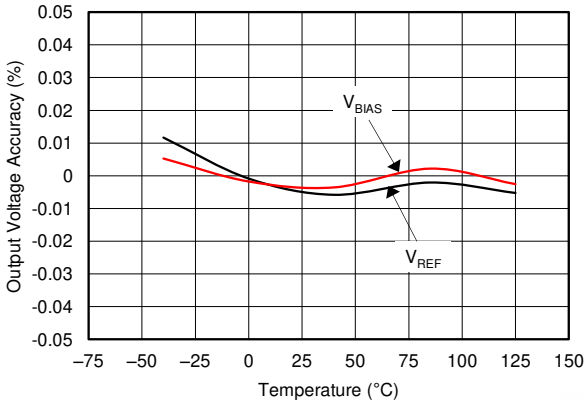


図 6-6. 出力電圧精度 (V_{REF}) と温度との関係

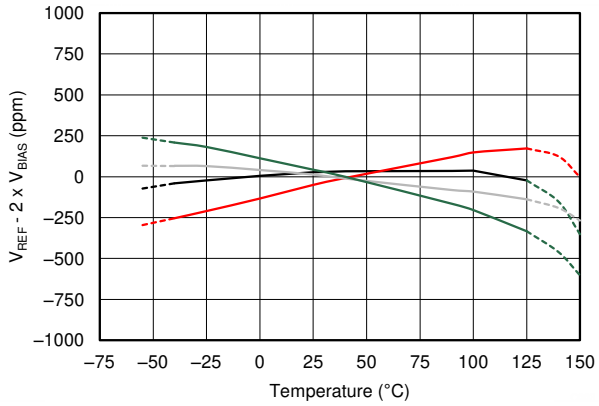
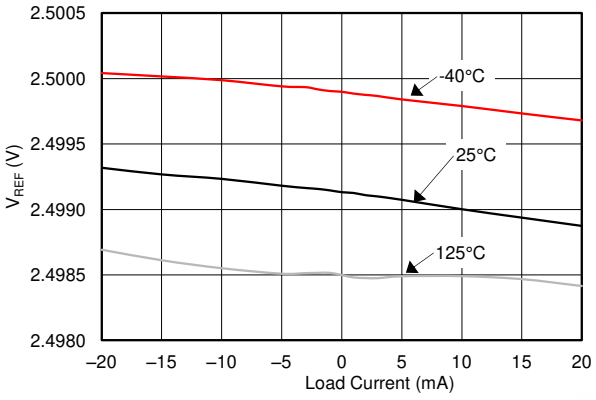
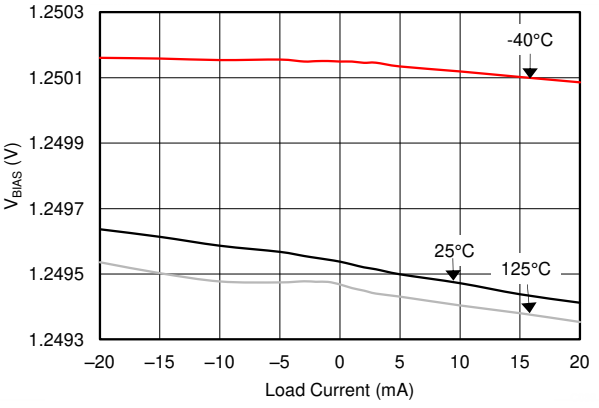


図 6-7. V_{REF} – 2 × V_{BIAS} トラッキングと温度との関係



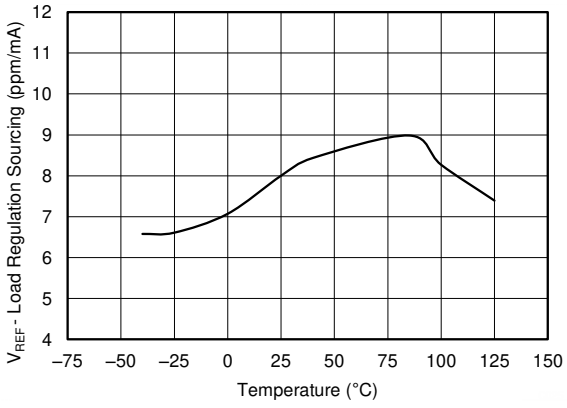
V_{REF} 出力

図 6-8. 出力電圧変化と負荷電流との関係 (V_{REF})



V_{BIAS} 出力

図 6-9. 出力電圧変化と負荷電流との関係 (V_{BIAS})



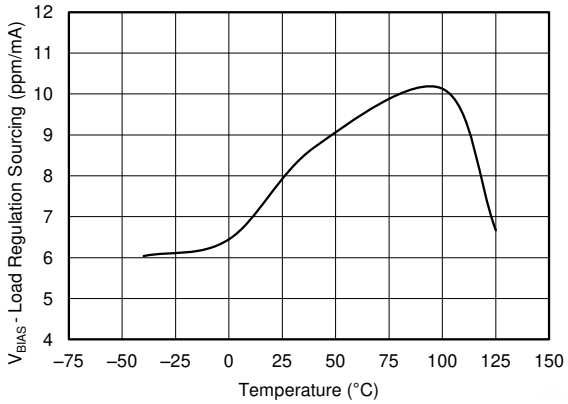
V_{REF} 出力　　I_L = 20mA

図 6-10. 負荷レギュレーション ソースと温度との関係 (V_{REF})

Copyright © 2026 Texas Instruments Incorporated

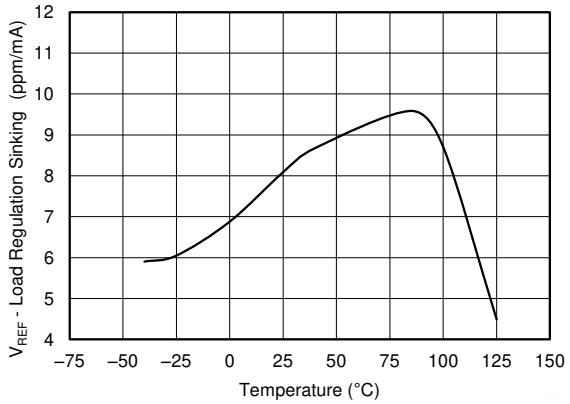
6.6 代表的特性 (続き)

T_A = 25℃、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)



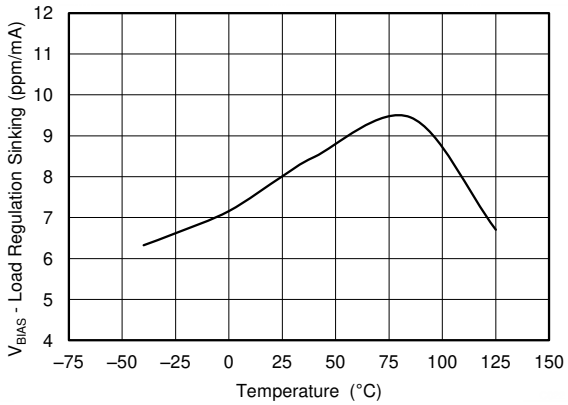
V_{BIAS} 出力　　I_L = 20mA

図 6-11. 負荷レギュレーション ソースと温度との関係 (V_{BIAS})



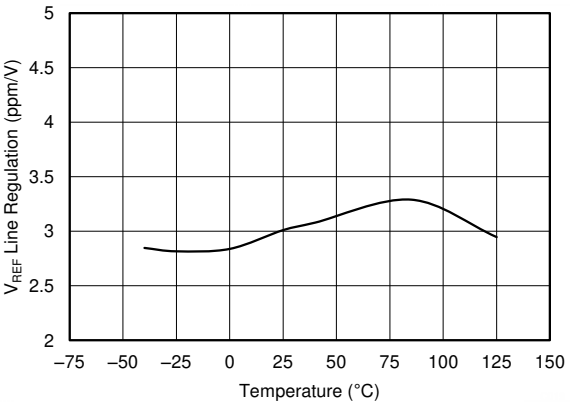
V_{REF} 出力　　I_L = -20mA

図 6-12. 負荷レギュレーション シンクと温度との関係 (V_{REF})



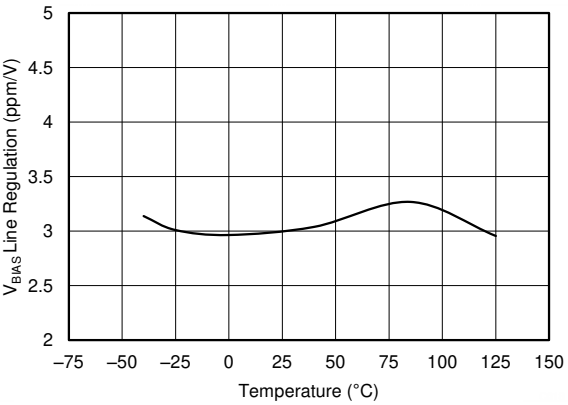
V_{BIAS} 出力　　I_L = -20mA

図 6-13. 負荷レギュレーション シンクと温度との関係 (V_{BIAS})



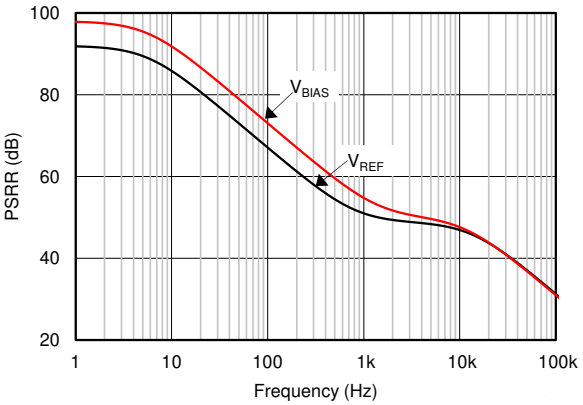
V_{REF} 出力

図 6-14. ライン レギュレーションと温度との関係 (V_{REF})



V_{BIAS} 出力

図 6-15. ライン レギュレーションと温度との関係 (V_{BIAS})

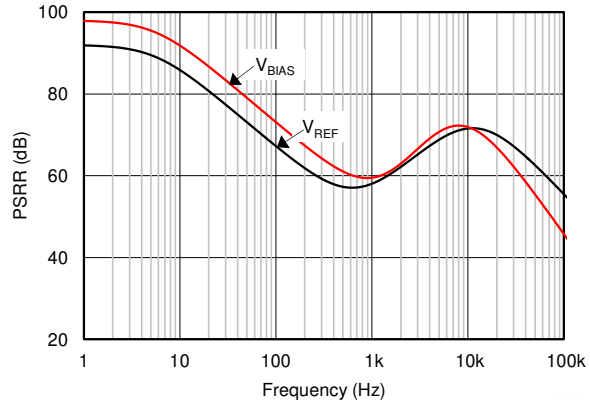


C_L = 0µF

図 6-16. 電源除去比と周波数との関係

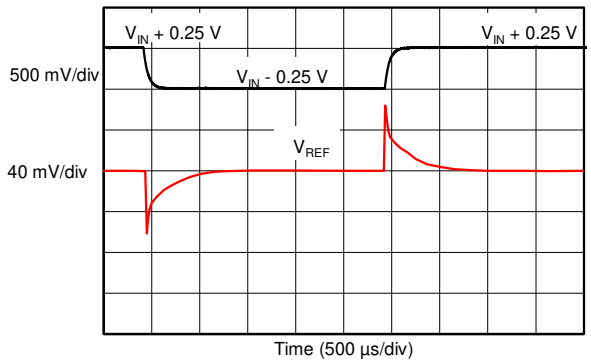
6.6 代表的特性 (続き)

T_A = 25℃、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)



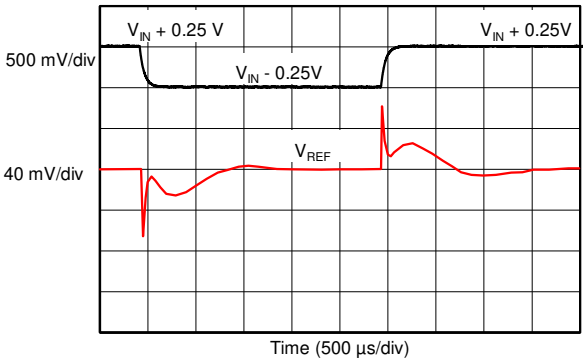
C_L = 10µF

図 6-17. 電源除去比と周波数との関係



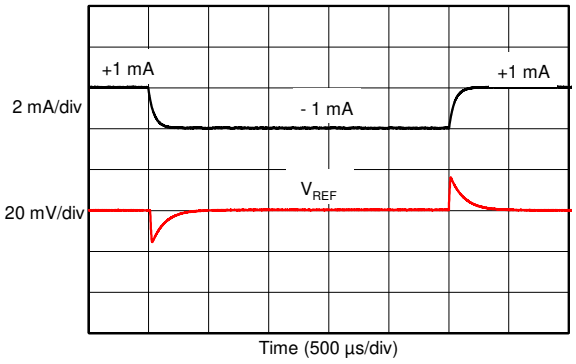
C_L = 1µF

図 6-18. ライン過渡応答



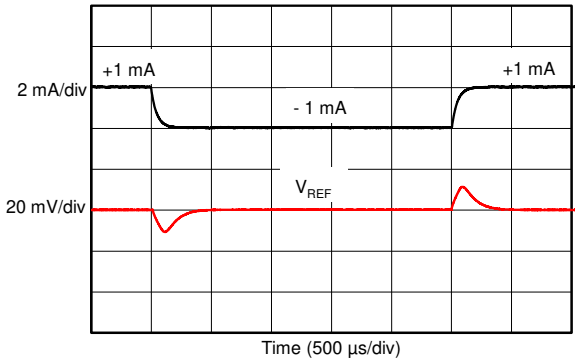
C_L = 10µF

図 6-19. ライン過渡応答



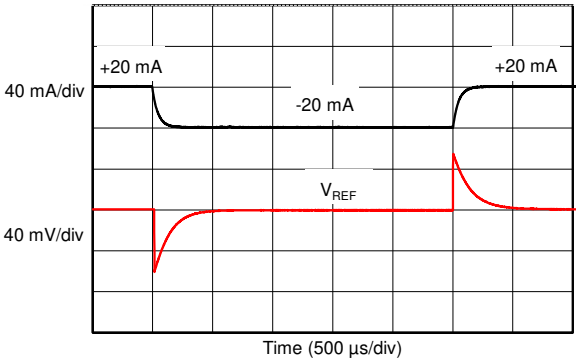
C_L = 1µF I_L = ±1mA ステップ

図 6-20. 負荷過渡応答



C_L = 10µF I_L = ±1mA ステップ

図 6-21. 負荷過渡応答



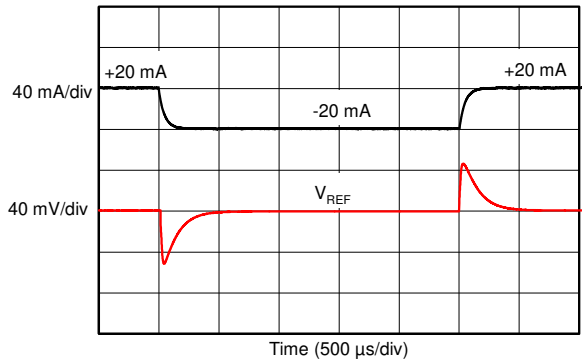
C_L = 1µF I_L = ±20mA ステップ

図 6-22. 負荷過渡応答

Copyright © 2026 Texas Instruments Incorporated

6.6 代表的特性 (続き)

T_A = 25°C、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)



C_L = 10µF I_L = ±20mA ステップ

図 6-23. 負荷過渡応答

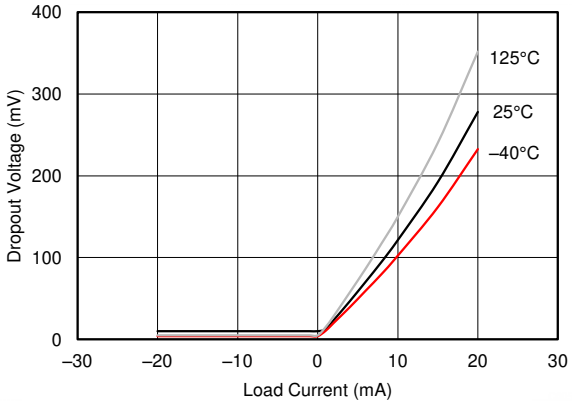
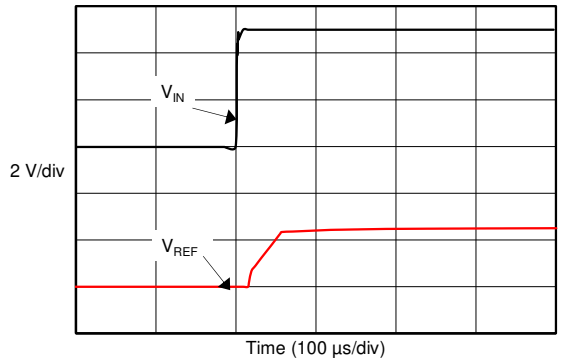
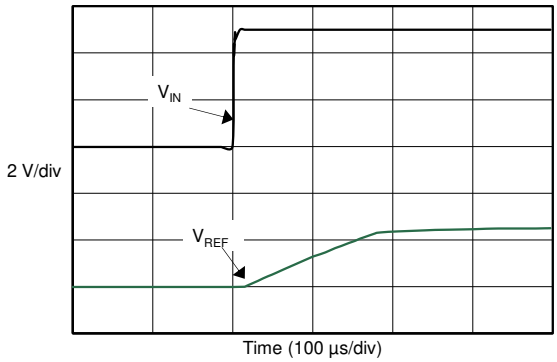


図 6-24. 最小ドロップアウト電圧と負荷電流との関係



C_L = 1µF

図 6-25. ターンオンのセトリング タイム



C_L = 10µF

図 6-26. ターンオンのセトリング タイム

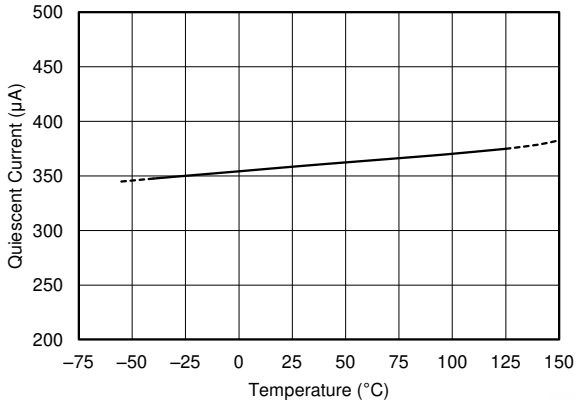


図 6-27. 静止電流と温度との関係

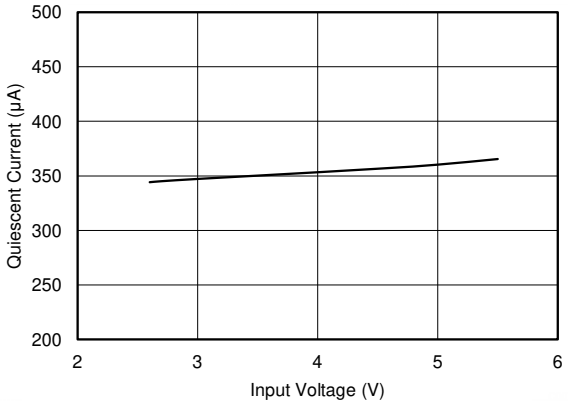
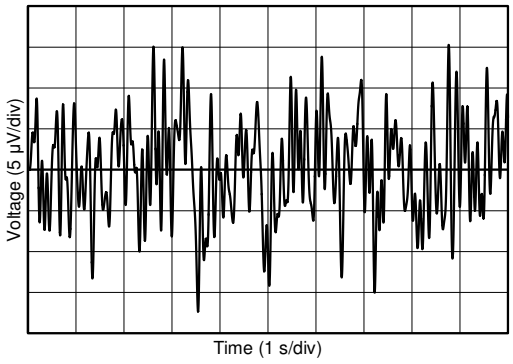


図 6-28. 静止電流と入力電圧との関係

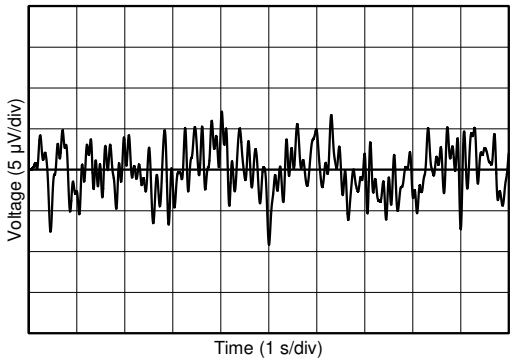
6.6 代表的特性 (続き)

T_A = 25℃、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)



V_{REF} 出力

図 6-29. 0.1Hz ～ 10Hz のノイズ (V_{REF})



V_{BIAS} 出力

図 6-30. 0.1Hz ～ 10Hz のノイズ (V_{BIAS})

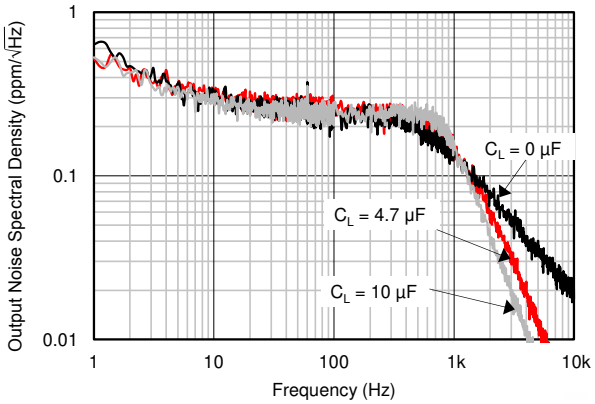
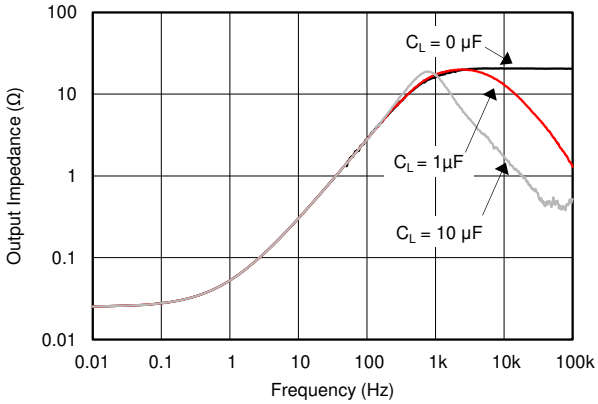
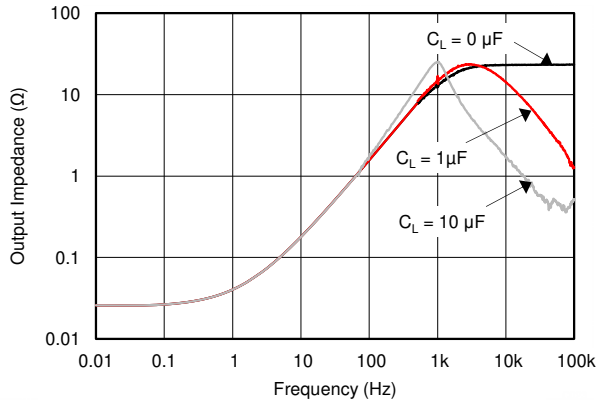


図 6-31. 出力電圧ノイズのスペクトラム



V_{REF} 出力

図 6-32. 出力インピーダンスと周波数との関係 (V_{REF})



V_{BIAS} 出力

図 6-33. 出力インピーダンスと周波数との関係 (V_{BIAS})

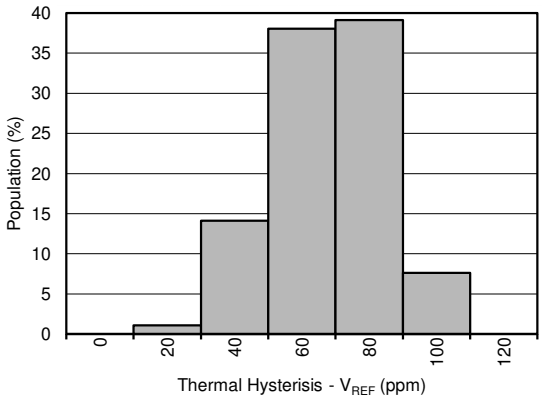


図 6-34. 熱ヒステリシスの分布 (V_{REF})

Copyright © 2026 Texas Instruments Incorporated

6.6 代表的特性 (続き)

T_A = 25℃、I_L = 0mA、V_{IN} = 5V 電源、C_L = 0µF、2.5V 出力 (特に記述のない限り)

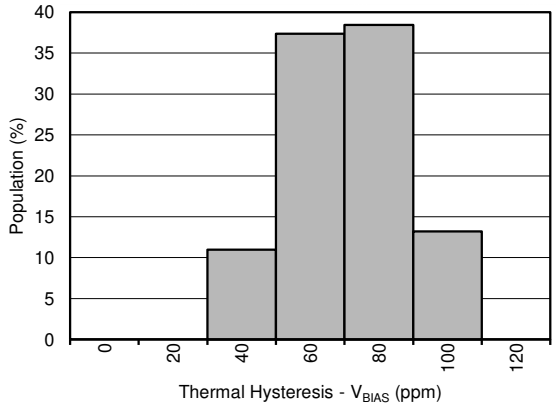


図 6-35. 熱ヒステリシスの分布 (V_{BIAS})

7 パラメータ測定情報

7.1 半田付けの熱による変動

REF19xx の製造に使用される材料は、異なる熱膨張係数を持っています。係数が異なるため、デバイスの加熱時にデバイスのダイに応力が生じます。デバイス ダイの機械的および熱的なストレスは、出力電圧のシフトを引き起こし、製品の初期精度仕様を低下させる可能性があります。この誤差が発生する一般的な原因は、リフローの半田付けです。

この影響を示すため、4 枚のプリント基板に合計 92 個のデバイス [各プリント基板 (PCB) に 23 デバイス] を半田付けし、鉛フリーの半田ペーストとペースト メーカーが推奨するリフロー プロファイルを使用します。リフロー プロファイルは、図 7-1 に示すものです。PCB は FR4 材料で構成されています。基板の厚さは 1.57mm、面積は 171.54mm × 165.1mm です。

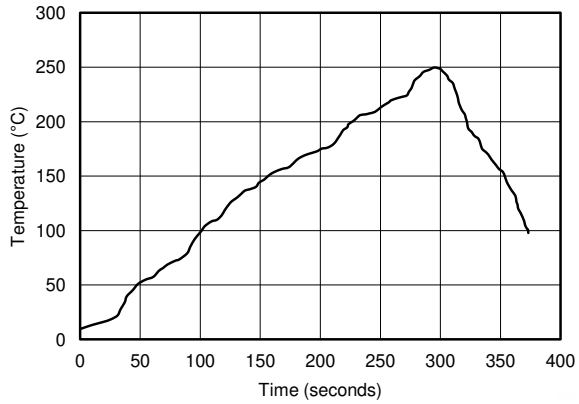


図 7-1. リフロー プロファイル

参照出力電圧およびバイアス出力電圧は、リフロー工程の前後で測定されます。図 7-2 および図 7-3 は典型的なシフトを示しています。テストされるユニットすべてで、わずかなシフト (< 0.01%) が発生していますが、PCB のサイズ、厚さ、材質によってはさらに大きなシフトが起きる可能性もあります。注意すべき重要な点は、これらのヒストグラムに示されているのは単一のリフロー プロファイルによる標準的なシフトだということです。PCB の両面に部品を表面実装する場合は、何回もリフローが行われるのが一般的で、このような場合は出力バイアス電圧がさらにシフトします。PCB にリフローが何回も行われる場合は、2 回目のパスでデバイスを半田付けすることにより、デバイスへの熱ストレスを最小限に抑えることができます。

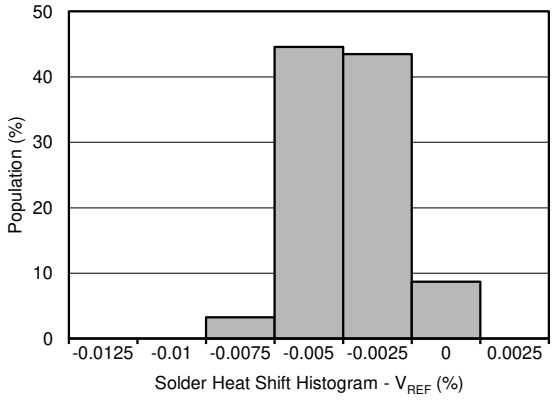


図 7-2. 半田付けの熱による変動、V_{REF} (%)

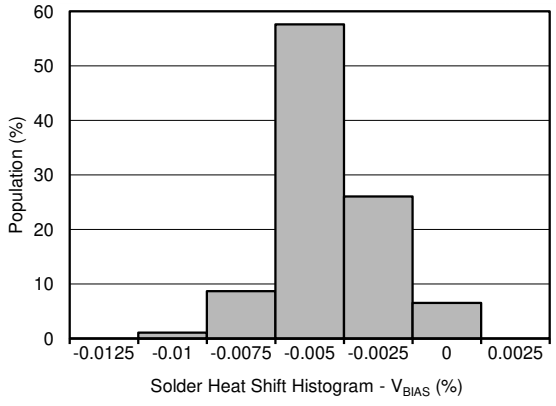


図 7-3. 半田付けの熱による変動、V_{BIAS} (%)

Copyright © 2026 Texas Instruments Incorporated

7.2 熱ヒステリシス

熱ヒステリシスの測定は、実際のアプリケーションと同様に REF19xx を PCB にはんだ付けして実施します。デバイスの熱ヒステリシスは、デバイスを 25°C で動作させ、規定温度範囲内でデバイスのサイクルを実行してから 25°C に戻るときの、出力電圧の変化量として定義されます。式 1 は熱ヒステリシスを表しています。

$$V_{HYST} = \left(\frac{|V_{PRE} - V_{POST}|}{V_{NOM}} \right) \times 10^6 (ppm) \quad (1)$$

ここで、

- V_{HYST} = 熱ヒステリシス (ppm 単位)、
- V_{NOM} = 指定された出力電圧、
- V_{PRE} = 25°C のプリ温度サイクルで測定された出力電圧、
- V_{POST} = デバイスを 25°C から -40°C ～ 125°C の規定温度範囲でサイクルし、25°C に戻した後に測定された出力電圧。

図 7-4 および図 7-5 に、代表的な熱ヒステリシスの分布を示します。

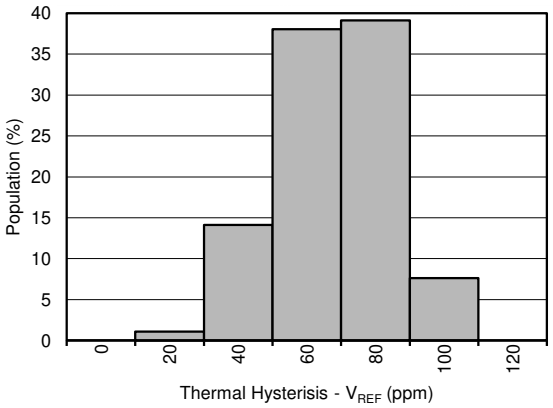


図 7-4. 熱ヒステリシスの分布 (V_{REF})

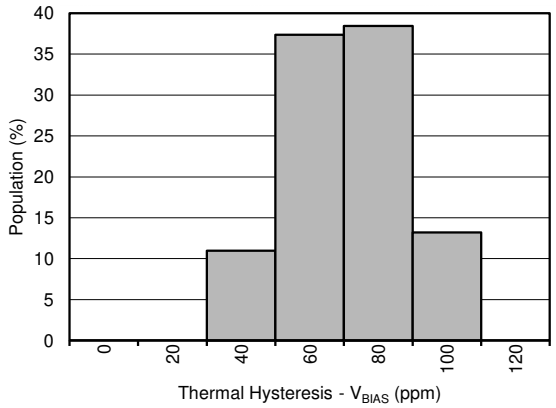


図 7-5. 熱ヒステリシスの分布 (V_{BIAS})

7.3 ノイズ性能

図 7-6 と図 7-7 に、標準的な 0.1Hz ～ 10Hz の電圧ノイズを示します。出力電圧と動作温度に応じて、デバイスのノイズが上昇します。追加のフィルタリングで出力ノイズ レベルを改善できますが、出力インピーダンスの設定によって AC 性能が低下しないよう注意してください。図 7-8 に、ピーク ツー ピークノイズ測定の設定を示します。

Copyright © 2026 Texas Instruments Incorporated

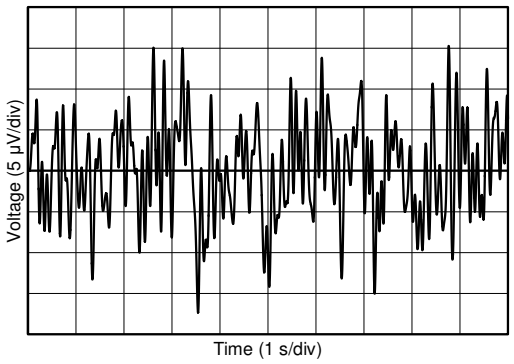


図 7-6. 0.1Hz ～ 10Hz のノイズ (V_{REF})

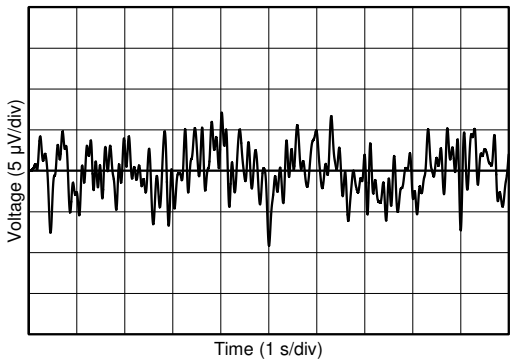


図 7-7. 0.1Hz ～ 10Hz のノイズ (V_{BIAS})

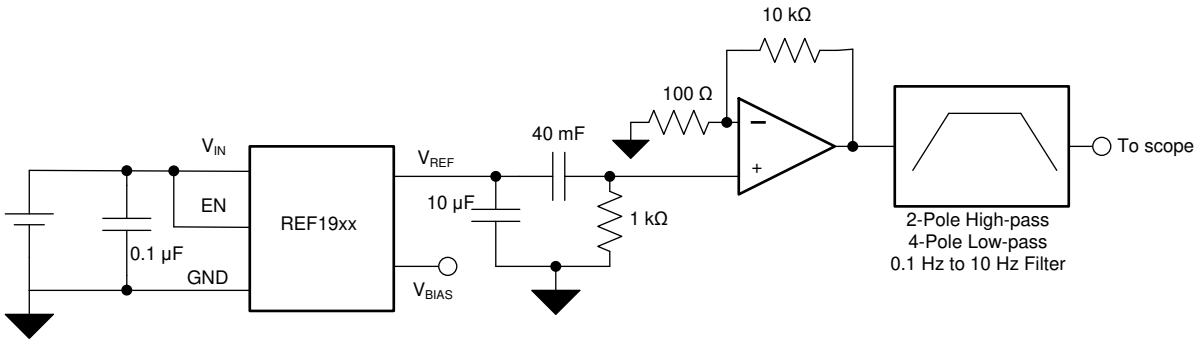


図 7-8. 0.1Hz ～ 10Hz のノイズ測定の設定

Copyright © 2026 Texas Instruments Incorporated

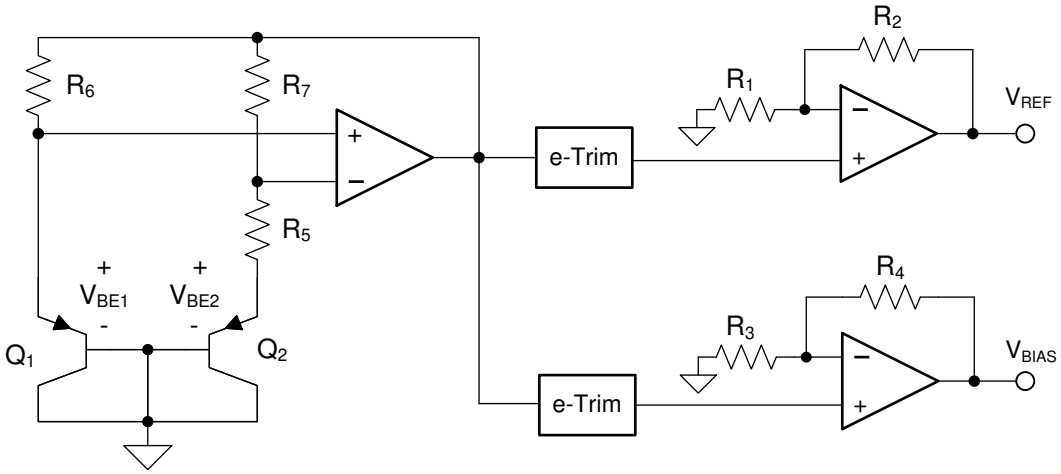
8 詳細説明

8.1 概要

REF19xx は、デュアル出力の V_{REF} および V_{BIAS} (V_{REF} / 2) バンドギャップ電圧リファレンスの製品ファミリです。「機能ブロック」図セクションでは、基本的なバンドギャップ トポロジと、V_{REF} および V_{BIAS} 出力の生成に使用される 2 つのバッファのブロック図を示します。トランジスタ Q_1 および Q_2 は、Q_1 の電流密度が Q_2 の電流密度より高くなるようにバイアスされます。2 つベース エミッタ電圧の差 ($V_{BE1} – V_{BE2}$) は、正の温度係数を持ち、抵抗 R_5 の両端に印加されます。この電圧が増幅され、負の温度係数を持つ Q_2 のベース エミッタ電圧に加算されます。その結果、バンドギャップ出力電圧は温度にほとんど依存しません。2 つの独立したバッファを使用して、バンドギャップ電圧から V_{REF} および V_{BIAS} を生成します。抵抗 R_1、R_2、R_3、R_4 のサイズは、$V_{BIAS} = V_{REF}/2$ になるように設定されます。

e-trim™ IC は、V_{REF} および V_{BIAS} の初期精度および温度係数に対するパッケージ レベルのトリム手法で、プラスチック成形プロセス後の製造の最終段階で実行されます。この方法により、トランジスタに内在する不一致の影響と、パッケージ造形時に発生する誤差が最小化されます。REF19xx には e-trim™ IC が実装されており、温度ドリフトを最小化し、V_{REF} と V_{BIAS} 出力の両方の初期精度を最大化します。

8.2 機能ブロック図



8.3 機能説明

8.3.1 V_{REF} と V_{BIAS} のトラッキング

ほとんどの単一電源システムでは、入力バイポーラ信号をバイアスするため、A/D コンバータ (ADC) 入力範囲の中間に、追加の安定した電圧が必要になります。REF19xx の V_{REF} および V_{BIAS} 出力は、「機能ブロック図」セクションに示すのと同じバンドギャップ電圧から生成されます。したがって、両方の出力は –40°C ～ 125°C の全動作温度範囲にわたって精度 7ppm/°C (最大値) で互いにトラッキングします。温度範囲制限が –40°C から 85°C までのとき、トラッキングの精度は 6ppm/°C (最大値) に向上します。式 2 に記載のように、ボックス方式を使用してトラッキング誤差を計算します:

$$\text{Tracking Error} = \left[\frac{V_{DIFF(MAX)} - V_{DIFF(MIN)}}{V_{REF} \times \text{Temperature Range}}\right] \times 10^6 (\text{ppm}) \quad (2)$$

ここで、

$$V_{DIFF} = V_{REF} - 2 \times V_{BIAS} \quad (3)$$

図 8-1 に、トラッキングの精度を示します。

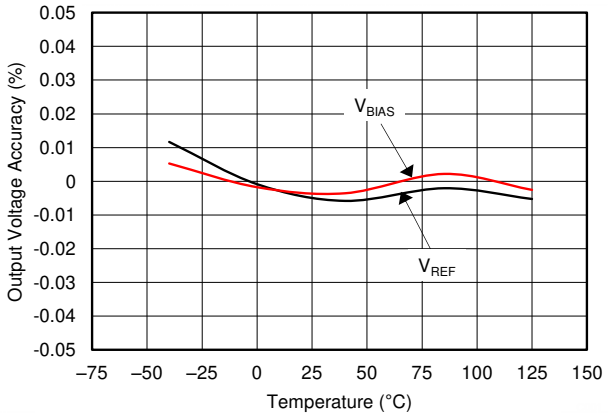


図 8-1. V_{REF} と V_{BIAS} のトラッキングと温度との関係

8.3.2 低温度ドリフト

REF19xx はドリフト誤差が最小限になるように設計されています。ドリフト誤差は、過熱時の出力電圧の変化量を指します。式 4 に記載されているボックス方式を使用して、ドリフトを計算します:

$$\text{Drift} = \left[\frac{V_{REF(MAX)} - V_{REF(MIN)}}{V_{REF} \times \text{Temperature Range}}\right] \times 10^6 (\text{ppm}) \quad (4)$$

8.3.3 負荷電流

REF19xx ファミリは、出力ごとに ±20mA の電流負荷を供給するように規定されています。デバイスの V_{REF} および V_{BIAS} 出力は、出力短絡電流を 50mA に制限することで短絡から保護されています。デバイスの温度は、式 5 に従って上昇します。

$$T_J = T_A + P_D \bullet R_{\theta JA} \quad (5)$$

ここで、

- T_J = 接合部温度 (°C)
- T_A = 周囲温度 (°C)
- P_D = 消費電力 (W)
- $R_{\theta JA}$ = 接合部から周囲への熱抵抗 (°C/W)

REF19xx の最大接合部温度は、絶対最大定格の 150°C を超えないようにしてください。

8.4 デバイスの機能モード

REF19xx の EN ピンが High になると、デバイスはアクティブ モードになります。通常の動作では、デバイスはアクティブ モードである必要があります。ENABLE ピンを Low にすることで、REF19xx を低消費電力モードにします。シャットダウン モードでは、デバイスの出力が高インピーダンスになり、デバイスの静止電流が 5µA に減少します。ロジック High およびロジック Low 電圧レベルについては、「電気的特性」を参照してください。

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 使用上の注意

このセクションで説明する低ドリフト、双方向、単一電源、ローサイドの電流検出設計は、–2.5A ～ 2.5A の負荷電流を正確に検出できます。出力のリニアな動作範囲は 250mV ～ 2.75V です。正の電流は 1.5V ～ 2.75V の出力電圧で表され、負の電流は 250mV ～ 1.5V の出力電圧で表されます。差動アンプは INA213 電流シャント モニタであり、電源電圧とリファレンス電圧は低ドリフトの REF1930 から供給されます。

9.2 代表的なアプリケーション

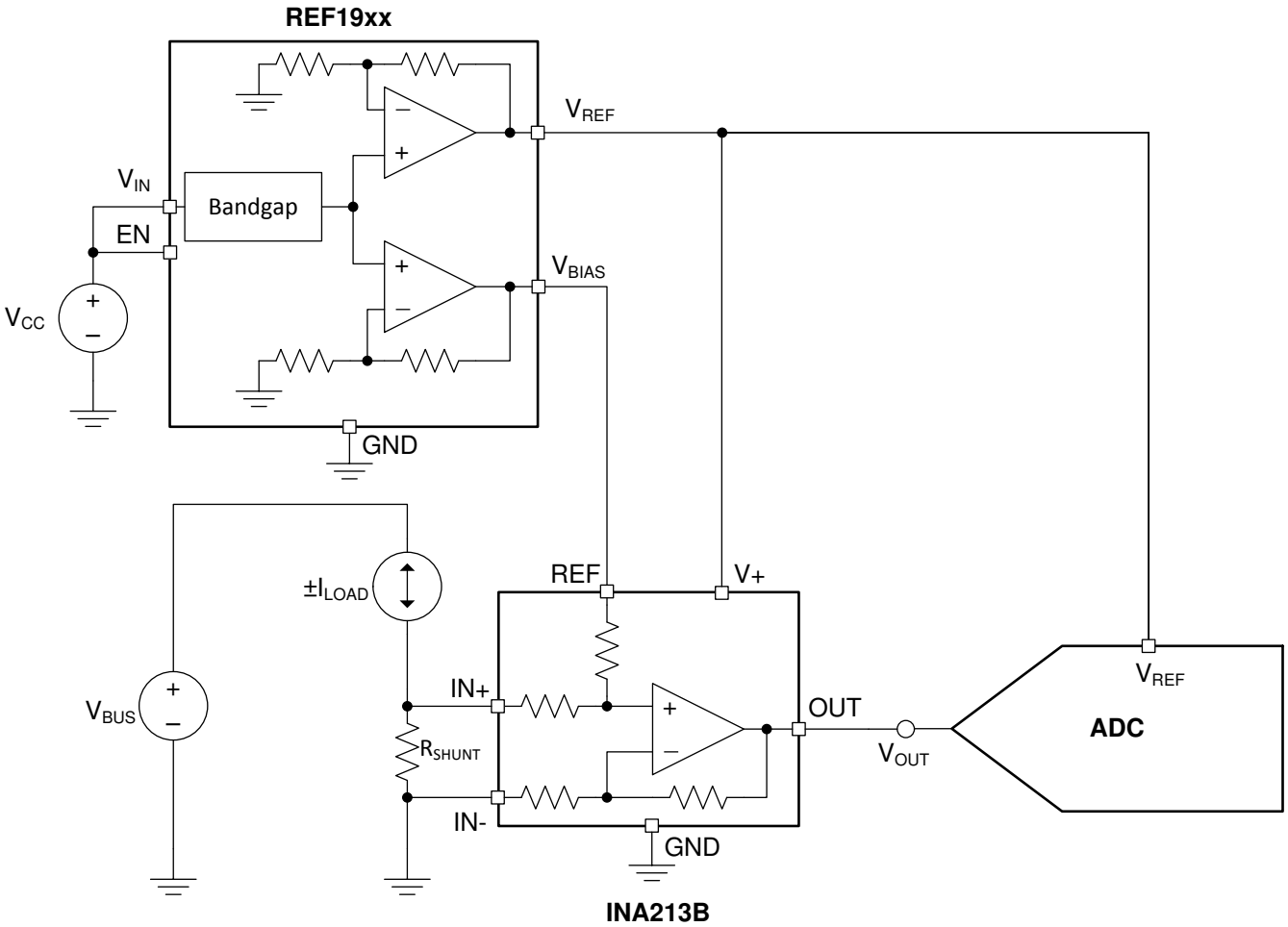


図 9-1. ローサイド電流センシング アプリケーション

9.2.1 設計要件

設計要件は次のとおりです。

1. 電源電圧:5.0V

2. 負荷電流:±2.5A
3. 出力:250mV ～ 2.75V
4. 最大シャント電圧:±25mV

9.2.2 詳細な設計手順

同相電圧がグランド付近にあるため、ローサイド電流センシングが推奨されます。そのため、電流検出設計は、バス電圧 V_{BUS} から独立しています。双方向電流をセンシングする場合は、基準ピン付きの差動アンプを使用します。この手順では、負の入力電圧に応答できるように出力段をバイアスすることで、正と負の電流が区別できるようになります。差動アンプに電源 (V+) と基準電圧 (V_{REF} または V_{BIAS}) を供給するには、さまざまな方法があります。低ドリフト設計では、電源と基準電圧の両方を供給するモノリシック基準を使用します。図 9-2 に、低ドリフト、ローサイド、双方向の電流検出設計の一般的な回路トポロジを示します。このトポロジは、ADC とのインターフェイスに特に有益です。図 9-1 を参照してください。V_{REF} と V_{BIAS} は温度範囲全体にわたってトラッキングするだけでなく、他のトポロジよりもはるかに良く一致したものになります。設計手順の詳細なバージョンについては、『低ドリフト、双方向、単一電源、ローサイドの電流検出設計ガイド』を参照してください。

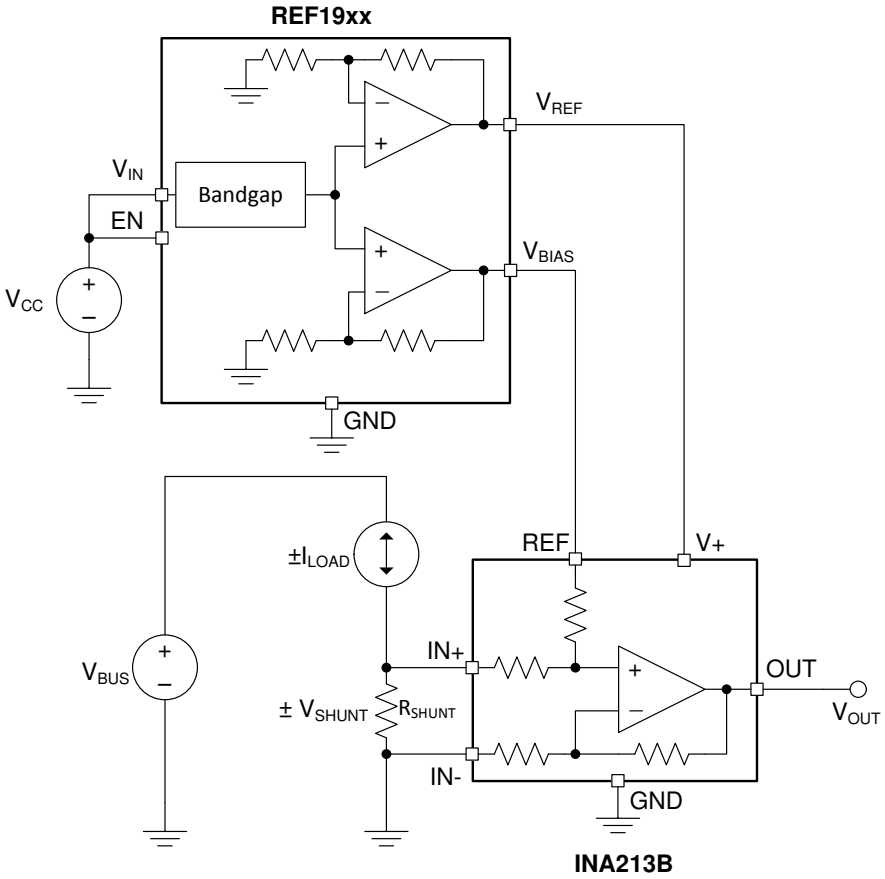


図 9-2. 低ドリフト、ローサイド、双方向、電流検出回路のトポロジ

図 9-2 に示す回路の伝達関数を式 6 に示します。

$$V_{OUT} = G \times (\pm V_{SHUNT}) + V_{BIAS}$$
$$= G \times (\pm I_{LOAD} \times R_{SHUNT}) + V_{BIAS} \quad (6)$$

Copyright © 2026 Texas Instruments Incorporated

9.2.2.1 シャント抵抗

図 9-2 に示すように、V_{SHUNT} の値はシステム負荷のグランド電位です。V_{SHUNT} の値が大きすぎると、接地電位が実際に 0V であるシステムと接続する際に問題が発生する可能性があります。また、V_{SHUNT} の値が負の方向に大きすぎると、接続で問題が発生する可能性に加えて、差動アンプの入力同相電圧の許容範囲を超える可能性があります。そのため、シャント抵抗の両端の電圧を制限することが重要です。R_{SHUNT} の最大値の計算には、式 7 を使用します。

$$R_{SHUNT(max)} = \frac{V_{SHUNT(max)}}{I_{LOAD(max)}} \quad (7)$$

最大シャント電圧が ±25mV、負荷電流範囲が ±2.5A であるとすると、式 8 に示すように最大シャント抵抗を計算します。

$$R_{SHUNT(max)} = \frac{V_{SHUNT(max)}}{I_{LOAD(max)}} = \frac{25mV}{2.5A} = 10m\Omega \quad (8)$$

過熱による誤差を最小限に抑えるため、低ドリフトのシャント抵抗を選択します。オフセット誤差を最小にするには、許容誤差が最小のシャント抵抗を選択します。この設計では、Y14870R01000B9W 抵抗を使用します。

9.2.2.2 差動アンプ

この設計で使用する差動アンプには、以下の機能が必要です。

1. 単一電源 (3V)
2. 基準電圧入力
3. 低初期入力オフセット電圧 (V_{OS})
4. 低ドリフト
5. 固定ゲイン
6. ローサイド センシング (入力同相範囲がグランド未満)

この設計では、電流シャント モニタ (INA213) を使用します。INA21x ファミリのトポロジを、図 9-3 に示します。INA213B の仕様は、『INA21x 電圧出力、ロー / ハイサイド測定、双方向、ゼロドリフト シリーズ、電流シャント モニタ』データシートで確認できます。

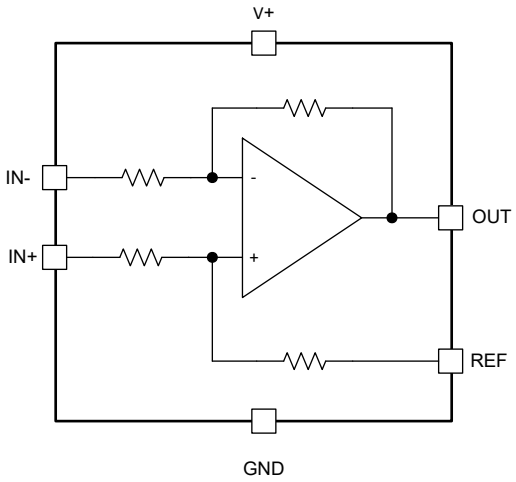


図 9-3. INA21x 電流シャント モニタ トポロジ

INA213B は、必要な機能がすべて含まれているため、このアプリケーションに最適です。一般的に、計測アンプ (INA) には、このアプリケーションに不可欠なグランドまでの入力同相スイングがありません。さらに、INA にはゲインを設定するために外付け抵抗が必要ですが、これは低ドリフト アプリケーションには望ましくありません。差動アンプは通常、入力バイアス電流が大きいため、負荷電流が小さい場合、設計精度が低下します。差動アンプのゲインは通常 1V/V です。ゲインが調整可能な場合、これらのアンプは低ドリフト アプリケーションには適さない外付け抵抗を使用します。

Copyright © 2026 Texas Instruments Incorporated

9.2.2.3 電圧リファレンス

このアプリケーションの基準電圧には、以下の特徴が必要です。

1. デュアル出力 (3.0V および 1.5V)、
2. 低ドリフト
3. 2 つの出力間のトラッキング誤差が小さい

この設計では、REF1930 を使用します。REF19xx トポロジは、「機能ブロック図」セクションに記載されています。

REF1930 はデュアル出力なので、このアプリケーションに最適です。温度ドリフトは 25ppm/°C、初期精度は 0.1% であるため、基準電圧からの誤差はこのアプリケーションでは最小限に抑えられます。さらに、図 9-4 および図 9-5 に示すように、2 つの出力間のミスマッチは最小限であり、両方の出力は温度範囲全体にわたって非常に良好にトラッキングします。

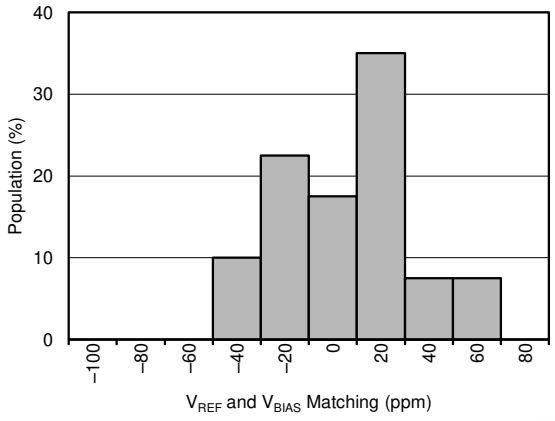


図 9-4. V_{REF} – 2 × V_{BIAS} の分布 (T_A = 25°C)

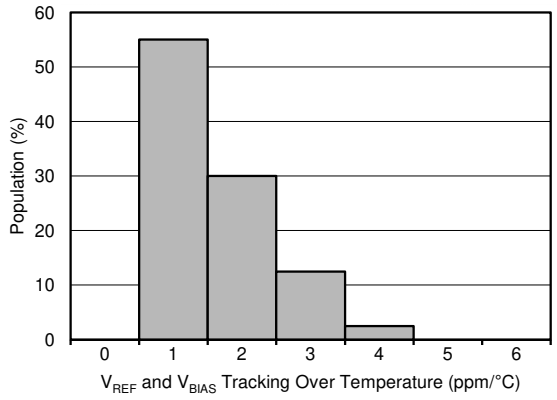


図 9-5. 温度範囲全体にわたる V_{REF} – 2 × V_{BIAS} ドリフト トラッキングの分布

9.2.2.4 結果

表 9-1 に測定結果をまとめます。

表 9-1. 測定結果

エラー	キャリブレーションなし (%)	キャリブレーションあり (%)
全負荷電流範囲 (25℃) での誤差	±0.0355	±0.004
全負荷電流範囲 (-40℃～125℃) での誤差	±0.0522	±0.0606

9.2.3 アプリケーション曲線

25℃で 2 点キャリブレーションを実行すると、オフセット電圧やゲイン誤差などに関連する誤差が除去されます。図 9-6～図 9-8 に、さまざまな条件で測定された誤差を示します。測定手順、キャリブレーション、および計算の詳細な説明については、『低ドリフト、双方向、単一電源、ローサイドの電流検出設計ガイド』も参照してください。

Copyright © 2026 Texas Instruments Incorporated

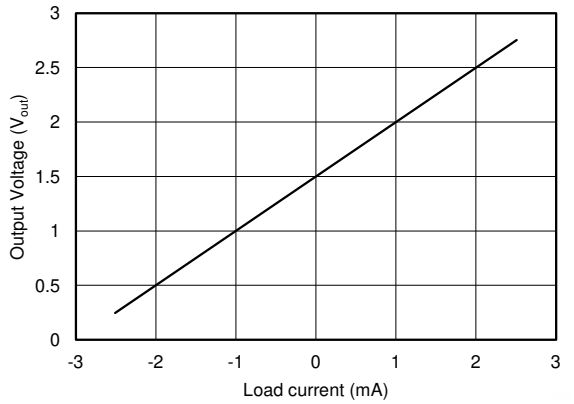


図 9-6. 測定された伝達関数

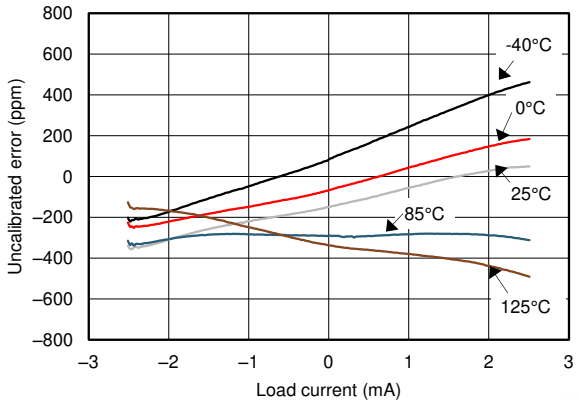


図 9-7. キャリブレーションなしの誤差と負荷電流との関係

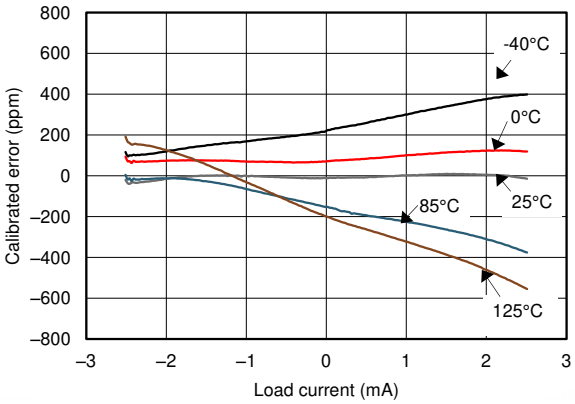


図 9-8. キャリブレーション済みの誤差と負荷電流との関係

9.3 電源に関する推奨事項

REF19xx ファミリのリファレンスは、非常に低いドロップアウト電圧を特長としています。これらのリファレンスは、出力電圧をわずか 20mV 上回る電源で動作できます。負荷ありのリファレンス条件については、標準的なドロップアウト電圧と負荷プロットを図 9-9 に示します。0.1µF～10µF の範囲の電源バイパス コンデンサを推奨します。

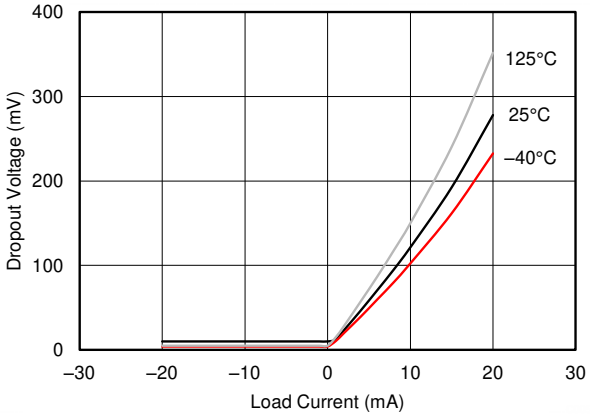


図 9-9. ドロップアウト電圧と負荷電流との関係

9.4 レイアウト

9.4.1 レイアウトのガイドライン

図 9-10 に、REF1930 を使用したデータ アクイジション システムの PCB レイアウトの例を示します。主な検討事項は次のとおりです。

- REF1930 の V_{IN}、V_{REF}、V_{BIAS} に、低 ESR、0.1µF のセラミック バイパス コンデンサを接続します。
- デバイスの仕様に従って、システム内の他のアクティブ デバイスをデカップリングします。
- グランド プレーンは熱の分散に役立ち、EMI (電磁干渉) ノイズを拾いにくくなります。
- 外付け部品は、可能な限りデバイスに近く配置します。この構成により、寄生誤差 (ゼーベック効果など) の発生を防止できます。
- INA および ADC へのバイアス接続とリファレンス電圧の間のパターン長を最小限に抑えて、ノイズのピックアップを低減します。
- デジタル パターンと並行して敏感なアナログ パターンを配線しないでください。デジタル パターンとアナログ パターンはできるだけ交差しないようにします。どうしても必要な場合には、直角に交差させてください。

9.4.2 レイアウト例

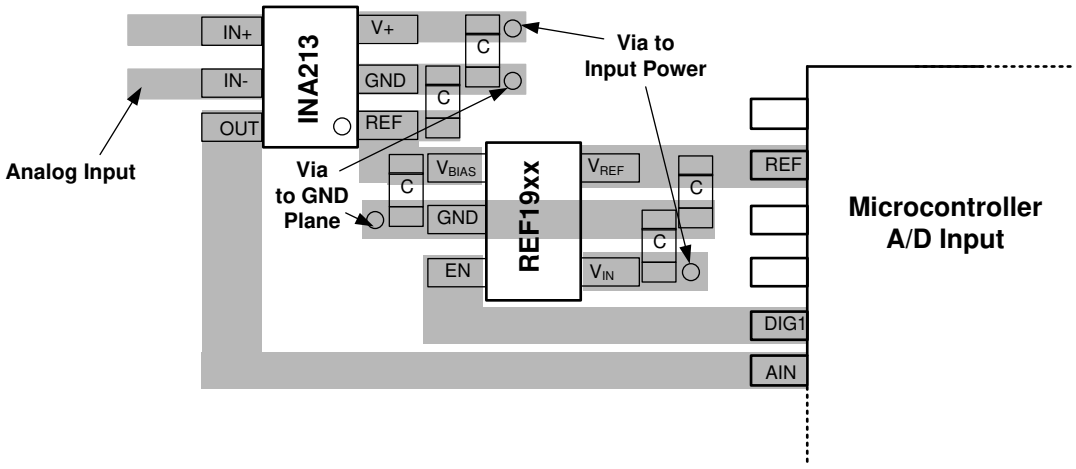


図 9-10. レイアウト例

Copyright © 2026 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『INA21x 電圧出力、ロー / ハイサイド測定、双方向、ゼロドリフト シリーズ、電流シャント モニタ』データシート
- テキサス インスツルメンツ、『低ドリフト双方向単一電源ローサイド電流検知のリファレンス デザイン』リファレンス ガイド

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

e-trim™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (January 2017) to Revision B (June 2026)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新	1
• REF1925、REF1930、REF1933、REF1941 の各デバイスを TI.com の REF19 製品フォルダに移動し、データシートのヘッダを更新	1

Changes from Revision * (September 2014) to Revision A (January 2017)	Page
• 「ピン機能」表のピン 1 行の I/O 列で「入力」を「出力」に変更	4
• 「絶対最大定格」表に「保存温度」パラメータを追加 (「ESD 定格」表から移動)	5

Copyright © 2026 Texas Instruments Incorporated

• 「ESD 定格」表を変更:タイトルを変更し、表の形式を更新 5

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
REF1925AIDDCR	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1925AIDDCR.B	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1925AIDDCT	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1925AIDDCT.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1925AIDDCTG4	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1925AIDDCTG4.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAGM
REF1930AIDDCR	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1930AIDDCR.B	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1930AIDDCT	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1930AIDDCT.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1930AIDDCTG4	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1930AIDDCTG4.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAHM
REF1933AIDDCR	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM
REF1933AIDDCR.B	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM
REF1933AIDDCT	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM
REF1933AIDDCT.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
REF1933AIDDCTG4	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM
REF1933AIDDCTG4.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAIM
REF1941AIDDCR	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAJM
REF1941AIDDCR.B	Active	Production	SOT-23-THIN (DDC) | 5	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAJM
REF1941AIDDCT	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAJM
REF1941AIDDCT.B	Active	Production	SOT-23-THIN (DDC) | 5	250 | SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	GAJM

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

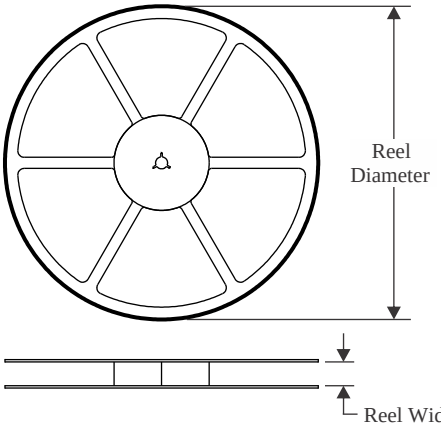
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

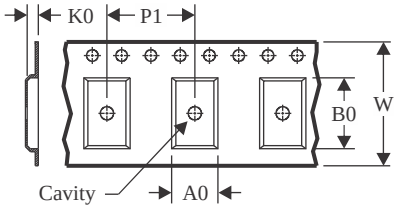
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

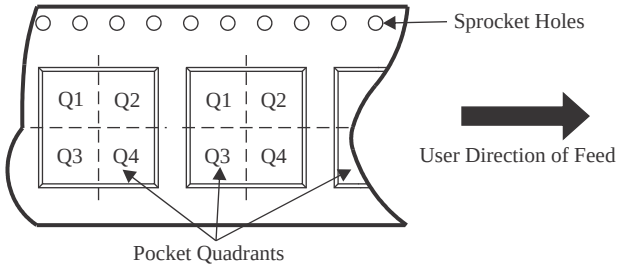


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

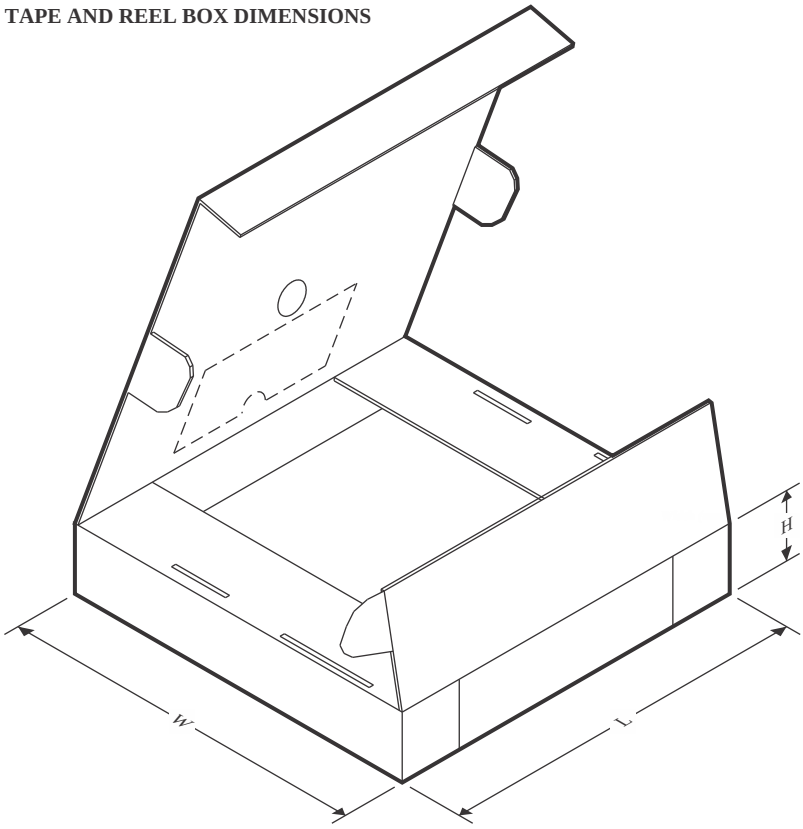


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
REF1925AIDDCR	SOT-23-THIN	DDC	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1925AIDDCT	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1925AIDDCTG4	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1930AIDDCR	SOT-23-THIN	DDC	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1930AIDDCT	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1930AIDDCTG4	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1933AIDDCR	SOT-23-THIN	DDC	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1933AIDDCT	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1933AIDDCTG4	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
REF1941AIDDCR	SOT-23-THIN	DDC	5	3000	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
REF1941AIDDCT	SOT-23-THIN	DDC	5	250	179.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

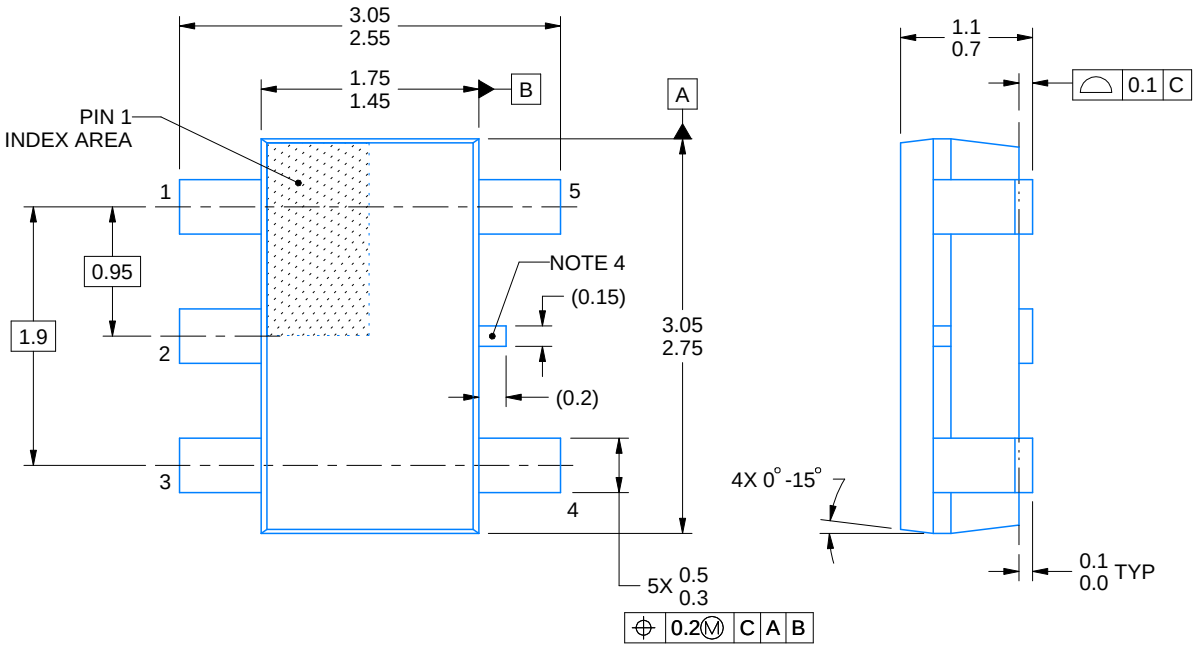
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
REF1925AIDDCR	SOT-23-THIN	DDC	5	3000	213.0	191.0	35.0
REF1925AIDDCT	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1925AIDDCTG4	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1930AIDDCR	SOT-23-THIN	DDC	5	3000	213.0	191.0	35.0
REF1930AIDDCT	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1930AIDDCTG4	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1933AIDDCR	SOT-23-THIN	DDC	5	3000	213.0	191.0	35.0
REF1933AIDDCT	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1933AIDDCTG4	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0
REF1941AIDDCR	SOT-23-THIN	DDC	5	3000	213.0	191.0	35.0
REF1941AIDDCT	SOT-23-THIN	DDC	5	250	213.0	191.0	35.0

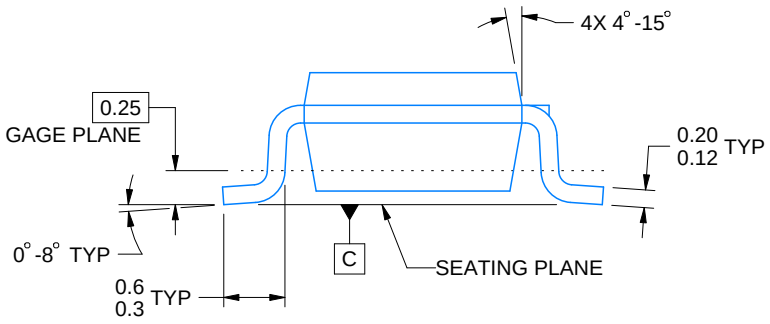
PACKAGE OUTLINE

DDC0005A

SOT-23 - 1.1 max height

SMALL OUTLINE TRANSISTOR

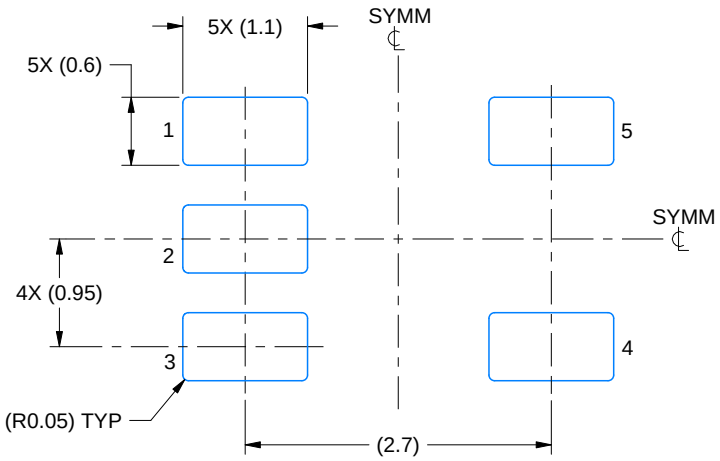




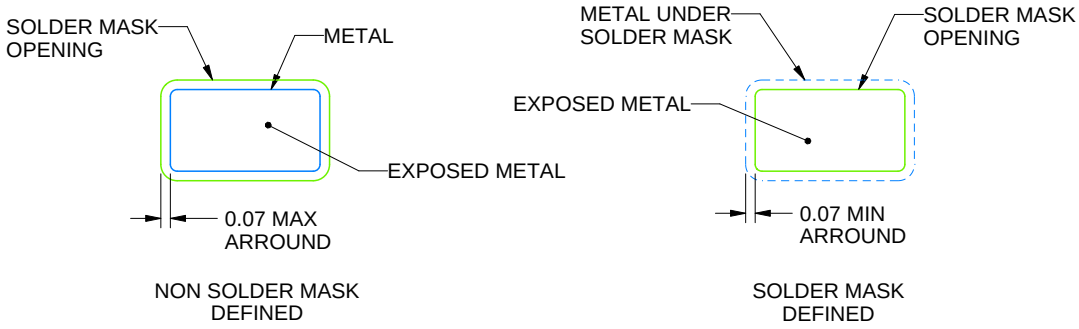
4220752/C 08/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-193.
4. Support pin may differ or may not be present.



LAND PATTERN EXAMPLE
EXPLOSED METAL SHOWN
SCALE:15X

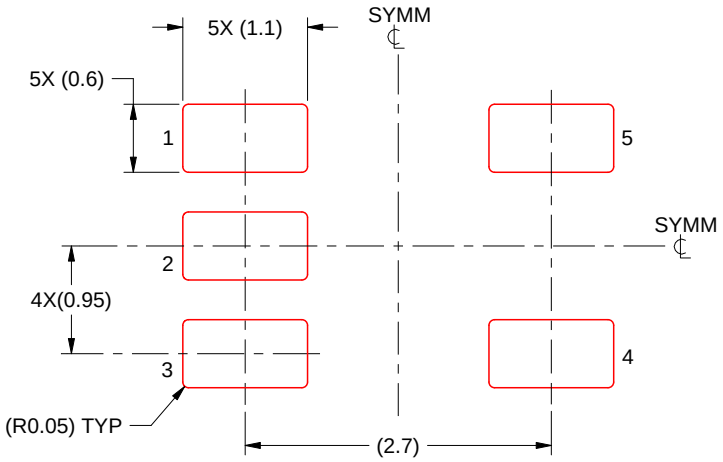


SOLDERMASK DETAILS

4220752/C 08/2024

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 THICK STENCIL
SCALE:15X

4220752/C 08/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月