REF54 0.8ppm/°C のドリフト (最大値)、0.11ppm$_{p-p}$ 1/f ノイズ、380µA 電流、高精度電圧リファレンス

1 特長

- 低温度ドリフト係数:
  - 0.8ppm/°C以下 (C グレード、0°C～70°C)
  - 1.5ppm/°C以下 (Q グレード、-40°C～125°C)
- 低ノイズ (0.1Hz～10Hz):
  - C_{NR} = 100µF のとき 0.11ppm$_{p-p}$
  - C_{NR} がオープンのとき 0.45ppm$_{p-p}$
- 高精度:±0.02% 以下
- 低い静止電流:最大 380µA
- 低長期安定性 (1khr):25ppm、SOIC
- 低長期安定性 (1khr):3ppm、セラミック
- 多様なアプリケーションに適した設計:
  - 最大入力電圧:18V
  - 出力電流:±10mA
  - 電圧オプション:2.5V、3V、4.096V、4.5V、5V
- すべての設計要件に適合:
  - 1µF～100µF の出力低 ESR コンデンサで安定
  - 高 PSRR:1kHz 時に 100dB
  - 動作温度範囲:-40°C ～ +125°C
  - TEMP ピンを使用しない場合、REF50xx ファミリとピン互換

2 アプリケーション

- 半導体試験用機器
- 高精度データ・アクイジション・システム
- 高精度重量計
- 超音波スキャナ
- X 線システム
- 産業用計測機器
- PLC アナログ I/O モジュール
- フィールド・トランスミッタ
- 電力監視
- バッテリ・マネージメント・システム

3 説明

REF54 は、高精度、低ドリフト、低消費電流のシリーズ電圧リファレンス デバイスのファミリです。REF54 ファミリは、380µA の消費電流で、低温度ドリフト係数 (0.8ppm/°C)、低ノイズ (0.11ppm$_{p-p}$)、高精度 (±0.02%) を実現します。REF54 は、低い長期ドリフト (LCCC 3ppm、SOIC 25ppm) と優れた負荷およびラインレギュレーションを備えており、高精度アプリケーションの厳しい性能要件を満たすのに役立ちます。このデバイス ファミリは、ADS8900B、ADS127L11、ADS1285、DAC11001B などの高分解能データ コンバータのコンパニオン デバイスとして設計されています。

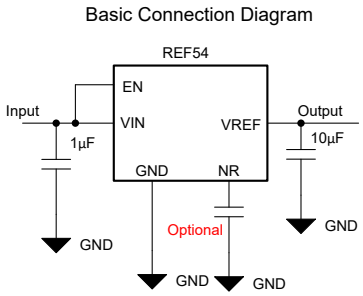
REF54 は、最大 18V の広い供給電圧範囲に対応しています。REF54 デバイスは、最大 10mA の負荷電流をサポートしています。

REF54 は 2 つの温度範囲について規定されており、C グレードは 0°C から 70°C まで、Q グレードは –40°C から 125°C までが規定されています。温度範囲が広いため、さまざまな産業用アプリケーションで動作できます。

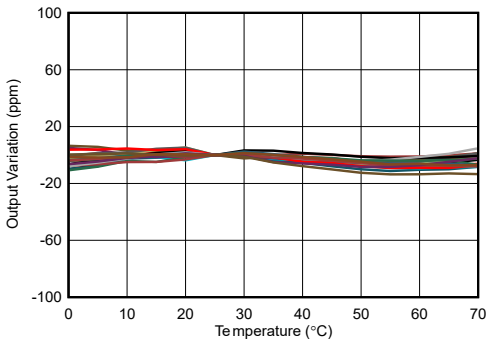
パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
REF54	D (SOIC、8)	4.9mm × 6mm
	VSSOP、8 (3)	3mm × 4.9mm
	LCCC、8	5.00mm × 5.00mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
(3) 開発中パッケージです。



基本的な接続図



出力電圧と自由気流温度との関係

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイス比較表.....3
5 ピン構成および機能.....4
6 仕様.....5
6.1 絶対最大定格.....5
6.2 ESD 定格.....5
6.3 推奨動作条件.....5
6.4 熱に関する情報.....5
6.5 電気的特性 REF54250.....6
6.6 電気的特性 REF54300.....8
6.7 電気的特性 REF54410.....10
6.8 電気的特性 REF54450.....12
6.9 電気的特性 REF54500.....13
6.10 代表的特性.....15
7 パラメータ測定情報.....19
7.1 温度ドリフト.....19
7.2 長期安定性.....19
7.3 ノイズ性能.....20
7.4 熱ヒステリシス.....23
7.5 半田付けの熱による変動.....23
7.6 消費電力.....24
8 詳細説明.....25
8.1 概要.....25
8.2 機能ブロック図.....25
8.3 機能説明.....25
9 アプリケーションと実装.....27
9.1 アプリケーション情報.....27
9.2 代表的なアプリケーション.....27
9.3 電源に関する推奨事項.....30
9.4 レイアウト.....30
10 デバイスおよびドキュメントのサポート.....32
10.1 ドキュメントのサポート.....32
10.2 ドキュメントの更新通知を受け取る方法.....32
10.3 サポート・リソース.....32
10.4 商標.....32
10.5 静電気放電に関する注意事項.....32
10.6 用語集.....32
11 改訂履歴.....32
12 メカニカル、パッケージ、および注文情報.....33

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

製品名			V_{REF}	仕様温度ドリフト範囲	動作温度範囲
SOIC (8)	VSSOP (8)(2)	LCCC (8)			
REF54250QDR (2)	REF54250QDGKR	該当なし	2.5V	-40℃～125℃	-40℃～125℃
REF54250CDR (1)	REF54250CDGKR	REF54250CFKHT(2)	2.5V	0ºC～70ºC	-40℃～125℃
REF54250IDR(2)	該当なし	該当なし	2.5V	-40℃ ～ 105℃	-40℃～125℃
REF54300QDR (2)	REF54300QDGKR	該当なし	3.0V	-40℃～125℃	-40℃～125℃
REF54300CDR (1)	REF54300CDGKR	該当なし	3.0V	0ºC～70ºC	-40℃～125℃
REF54410QDR (2)	REF54410QDGKR	該当なし	4.096V	-40℃～125℃	-40℃～125℃
REF54410CDR (1)	REF54410CDGKR	REF54410CFKHT(1)	4.096V	0ºC～70ºC	-40℃～125℃
REF54410IDR(2)	該当なし	該当なし	4.096V	-40℃ ～ 105℃	-40℃～125℃
REF54450QDR (2)	REF54450QDGKR	該当なし	4.5V	-40℃～125℃	-40℃～125℃
REF54500QDR (2)	REF54500QDGKR	該当なし	5.0V	-40℃～125℃	-40℃～125℃
REF54500CDR (1)	REF54500CDGKR	REF54500CFKHT(1)	5.0V	0ºC～70ºC	-40℃～125℃

(1) このご注文可能製品は市場にリリース済みです。
(2) 製品プレビュー。サンプルについては、お近くのテキサス・インスツルメンツのサポートにお問い合わせください。

Copyright © 2026 Texas Instruments Incorporated

5 ピン構成および機能

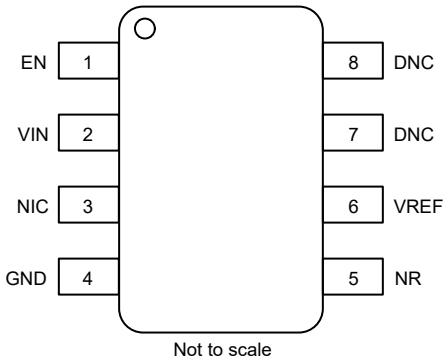


図 5-1. D パッケージ、8 ピン SOIC、VSSOP 上面図

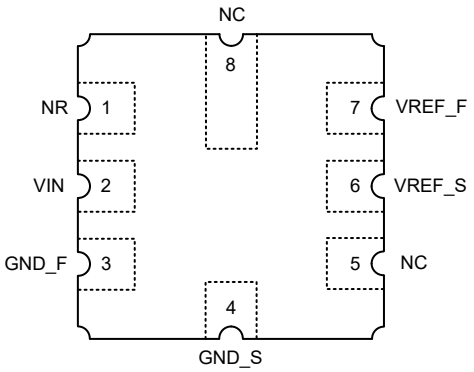


図 5-2. FKH パッケージ、8 ピン LCCC (上面図)

表 5-1. ピンの機能

ピン			タイプ	説明
名称	D	FKH		
EN	1		入力	デバイス イネーブル制御。Low レベル入力は、リファレンス出力をディスエーブルし、デバイスはシャットダウン モードに移行します。デバイスは、駆動電圧が 1.6V を超えるか、EN ピンをフローティングのままにすることでイネーブルにできます。詳細については、「セクション 8.3.1」セクション を参照してください。
VIN	2	2	電源	入力供給電圧の接続最良の性能を得るために、最小 0.1µF のデカップリングコンデンサをグラウンドに接続してください。詳細については、「セクション 9.3」セクション を参照してください。
NIC	3		接続なし	内部接続なし。ピンはフローティングのままにしても、既知の電位に接続してもかまいません。
GND_F		3	グランド	グランド接続
GND	4		グランド	グラウンド接続:
GND_S		4	グランド	グラウンドセンス接続。
NR	5	1	出力	ノイズ リダクション ピンノイズ性能を向上させるため、デカップリング・コンデンサをグラウンドに接続します。ピンはフローティングのままにしてもかまいません。詳細については、「セクション 8.3.2」セクション を参照してください。
NC		5.8	NC	グラウンドに接続するか、フローティングのままにします。
VREF	6		出力	リファレンス電圧出力最高の性能を得るため、1µF と 100µF の間にコンデンサをグラウンドとの間に接続します。
VREF_S		6	出力	基準電圧出力センス接続。
VREF_F		7	出力	基準電圧出力強制接続。最高の性能を得るため、1µF と 100µF の間に出力コンデンサを接続します。
DNC	7、8		接続禁止	このピンはフローティングのままにするか、グラウンドに接続します。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
入力電圧	VIN	-0.3	20	V
イネーブル電圧	EN	-0.3	VIN	V
出力電圧	V_{REF}	-0.3	VIN	V
出力短絡電流	I_{SC}		25	mA
動作温度範囲	T_A	-55	150	°C
保管温度範囲	T_{stg}	-65	170	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±1000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{IN}	入力電圧	$V_{REF} + V_{DO}$ (1)		18	V
EN	イネーブル電圧	0		V_{IN}	V
NR	ノイズ低減	0		6	V
I_L	出力電流	-10		10	mA
T_A	動作時周囲温度	-40	25	125	°C

(1) V_{DO} = ドロップアウト電圧

6.4 熱に関する情報

熱評価基準(1)		REF54		単位
		FKH (LCCC)	D (SOIC)	
		8 ピン	8 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	86.7	120.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	50.4	52	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	49	66	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	39.8	9.8	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	15.8	64.7	°C/W

Copyright © 2026 Texas Instruments Incorporated

6.4 熱に関する情報 (続き)

熱評価基準(1)		REF54		単位
		FKH (LCCC)	D (SOIC)	
		8 ピン	8 ピン	
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.5 電気的特性 REF54250

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
精度とドリフト						
	出力電圧精度	T_A = 25°C	-0.02		0.02	%
	出力電圧の温度係数	Q グレード:–40°C ≤ T_A ≤ 125°C(1)			1.5	ppm/°C
		I グレード:–40°C ≤ T_A ≤ 105°C (1)			2	
		セラミック (FKH) パッケージ:0°C ≤ T_A ≤ 70°C(1)			0.8	
		C グレード:0°C ≤ T_A ≤ 70°C			0.8	
ラインおよび負荷のレギュレーション						
$\Delta V_R / \Delta V_{IN}$	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V, 0°C ≤ T_A ≤ 70°C		1	3	ppm/V
		V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V, –40°C ≤ T_A ≤ 125°C (1)		1	3	
$\Delta V_R / \Delta I_L$	ロード レギュレーション	I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	20	ppm/mA
		I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	30	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	15	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	25	
ノイズ						
e_{np-p}	低周波ノイズ	f = 0.1Hz～10Hz		0.45		ppm_{p-p}
		f = 0.1Hz ~ 10Hz、C_{NR} = 10µF		0.24		
		f = 0.1Hz ~ 10Hz、C_{NR} = 100µF		0.11		
e_n	出力電圧ノイズ	f = 10Hz～1kHz		0.7		ppm_{rms}
e_n	出力電圧ノイズ	f = 10Hz ~ 1kHz、C_{NR} = 1µF		0.16		ppm_{rms}
R_{NR}	NR ピンの内部抵抗			14		kΩ
ヒステリシスと長期安定性						
ΔV_{REF_LTD}	長期安定性－SOIC (D) パッケージ	250 時間、T_A = 35°C		14		ppm
		1000 時間、T_A = 35°C		25		
		2000 時間、T_A = 35°C		32		
		4500 時間、T_A = 35°C		46		
ΔV_{REF_LTD}	長期安定性－セラミック (FKH) パッケージ(1)	250 時間、T_A = 35°C		2		ppm
		1000 時間、T_A = 35°C		3		
		2000 時間、T_A = 35°C		4		
		4500 時間、T_A = 35°C		4		

Copyright © 2026 Texas Instruments Incorporated

6.5 電気的特性 REF54250 (続き)

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
ΔV_{REF_HYS}	出力電圧ヒステリシス—SOIC (D) パッケージ	25°C、0°C、70°C、25°C (サイクル 1)			15		ppm
		25°C、0°C、70°C、25°C (サイクル 2)			0.8		
ΔV_{REF_HYS}	出力電圧ヒステリシス-セラミック (FKH) パッケージ(1)	25°C、0°C、70°C、25°C (サイクル 1)			5		ppm
		25°C、0°C、70°C、25°C (サイクル 2)			4		
ターンオン時間							
t_{ON}	ターンオン時間	0.1% 定常状態、C_{REF} = 1µF			0.4		ms
容量性負荷							
C_{IN}	安定した入力コンデンサ範囲	-40°C ≤ T_A ≤ 125°C		0.1			µF
C_{REF}	安定した出力コンデンサ範囲 (2)	-40°C ≤ T_A ≤ 125°C		1		100	µF
電源							
V_{IN}	入力電圧			V_{REF} + V_{DO}		18	V
I_Q	静止時電流	T_A = 25°C	アクティブ モード		260		µA
		–40°C ≤ T_A ≤ 125°C				380	µA
		T_A = 25°C	シャットダウン モード		0.5	1	uA
		–40°C ≤ T_A ≤ 125°C				2	uA
V_{EN}	イネーブル ピン電圧	アクティブ モード (EN = 1)		1.6			V
		シャットダウン モード (EN = 0)				0.5	V
I_{EN}	イネーブル ピンの電流	V_{IN} = V_{EN} = 18V			0.5		uA
		V_{IN} = V_{EN} = 18V、–40°C ≤ T_A ≤ 125°C				1.5	uA
V_{DO}	ドロップアウト電圧	I_L = 5mA、–40°C ≤ T_A ≤ 125°C				250	mV
		I_L = 10mA、–40°C ≤ T_A ≤ 125°C				400	mV
I_{SC}	短絡電流	V_{REF} = 0V			21		mA

(1) プレビュー版仕様。製品リリース時に変更される可能性があります。
(2) コンデンサの ESR は、10mΩ から 1Ω までの範囲となります。

Copyright © 2026 Texas Instruments Incorporated

6.6 電気的特性 REF54300

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り) (1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
精度とドリフト							
	出力電圧精度	T_A = 25°C		-0.02		0.02	%
	出力電圧の温度係数	Q グレード:–40°C ≤ T_A ≤ 125°C				1.5	ppm/°C
		C グレード:0°C ≤ T_A ≤ 70°C				0.8	
ラインおよび負荷のレギュレーション							
$\Delta V_R / \Delta V_{IN}$	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、0°C ≤ T_A ≤ 70°C			1	2	ppm/V
		V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、-40°C ≤ T_A ≤ 125°C			1	3	
$\Delta V_R / \Delta I_L$	ロード レギュレーション	I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、-40°C ≤ T_A ≤ 125°C			5	30	ppm/mA
		I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C			5	20	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、-40°C ≤ T_A ≤ 125°C			5	25	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C			5	15	
ノイズ							
e_{np-p}	低周波ノイズ	f = 0.1Hz～10Hz			0.45		ppm_{p-p}
e_{np-p}	低周波ノイズ	f = 0.1Hz ~ 10Hz、C_{NR} = 10µF			0.24		
		f = 0.1Hz ~ 10Hz、C_{NR} = 100µF			0.11		
e_n	出力電圧ノイズ	f = 10Hz～1kHz			0.7		ppm_{rms}
e_n		f = 10Hz ~ 1kHz、C_{NR} = 1µF			0.16		ppm_{rms}
ヒステリシスと長期安定性							
ΔV_{REF_LTD}	長期安定性	250 時間、T_A = 35°C			14		ppm
		1000 時間、T_A = 35°C			25		
ΔV_{REF_HYS}	出力電圧ヒステリシス	25°C、0°C、70°C、25°C (サイクル 1)			15		ppm
ΔV_{REF_HYS}	出力電圧ヒステリシス	25°C、0°C、70°C、25°C (サイクル 2)			0.8		ppm
ターンオン時間							
t_{ON}	ターンオン時間	0.1% 定常状態、C_{REF} = 1µF			0.44		ms
容量性負荷							
C_{IN}	安定した入力コンデンサ範囲	-40°C ≤ T_A ≤ 125°C		0.1			µF
C_{REF}	安定した出力コンデンサ範囲 (2)	-40°C ≤ T_A ≤ 125°C		1		100	µF
電源							
V_{IN}	入力電圧			V_{REF} + V_{DO}		18	V
I_Q	静止時電流	T_A = 25°C	アクティブ モード		260		µA
		–40°C ≤ T_A ≤ 125°C				380	µA
		T_A = 25°C	シャットダウン モード		0.5		uA
		–40°C ≤ T_A ≤ 125°C				1.5	uA
V_{EN}	イネーブル ピン電圧	アクティブ モード (EN = 1)		1.6			V
		シャットダウン モード (EN = 0)				0.5	V
I_{EN}	イネーブル ピンの電流	V_{IN} = V_{EN} = 18V			0.25	0.7	uA
		V_{IN} = V_{EN} = 18V、–40°C ≤ T_A ≤ 125°C				1.2	uA

Copyright © 2026 Texas Instruments Incorporated

6.6 電気的特性 REF54300 (続き)

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り) (1)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V_{DO}	ドロップアウト電圧	I_L = 5mA、–40°C ≤ T_A ≤ 125°C			250	mV
		I_L = 10mA、–40°C ≤ T_A ≤ 125°C			400	mV
I_{SC}	短絡電流	V_{REF} = 0V		21		mA

(1) REF54450 デバイスは現在、プレビュー状態にあります。すべての仕様は暫定的なもので、量産リリース前に変更される可能性があります。
(2) コンデンサの ESR は、10mΩ から 1Ω までの範囲となります。

6.7 電気的特性 REF54410

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
精度とドリフト						
	出力電圧精度	T_A = 25°C	-0.02		0.02	%
	出力電圧の温度係数	Q グレード:–40°C ≤ T_A ≤ 125°C(1)			1.5	ppm/°C
		I グレード:–40°C ≤ T_A ≤ 105°C (1)			2	
		セラミック (FKH) パッケージ:0°C ≤ T_A ≤ 70°C			0.8	
		C グレード:0°C ≤ T_A ≤ 70°C			1	
ラインおよび負荷のレギュレーション						
$\Delta V_R / \Delta V_{IN}$	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、0°C ≤ T_A ≤ 70°C		1	2	ppm/V
		V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、–40°C ≤ T_A ≤ 125°C(1)		1	3	
$\Delta V_R / \Delta I_L$	ロード レギュレーション	I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	20	ppm/mA
		I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	30	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	15	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	25	
ノイズ						
e_{np-p}	低周波ノイズ	f = 0.1Hz～10Hz		0.45		ppm_{p-p}
		f = 0.1Hz ~ 10Hz、C_{NR} = 10µF		0.24		
		f = 0.1Hz ~ 10Hz、C_{NR} = 100µF		0.11		
e_n	出力電圧ノイズ	f = 10Hz～1kHz		0.7		ppm_{rms}
		f = 10Hz ~ 1kHz、C_{NR} = 1µF		0.15		
R_{NR}	NR ピンの内部抵抗			14		kΩ
ヒステリシスと長期安定性						
ΔV_{REF_LTD}	長期安定性－SOIC (D) パッケージ	250 時間、T_A = 35°C		14		ppm
		1000 時間、T_A = 35°C		25		
		2000 時間、T_A = 35°C		32		
		4500 時間、T_A = 35°C		46		ppm
ΔV_{REF_LTD}	長期安定性－セラミック (FKH) パッケージ	250 時間、T_A = 35°C		2		ppm
		1000 時間、T_A = 35°C		3		
		2000 時間、T_A = 35°C		4		
		4500 時間、T_A = 35°C		4		
ΔV_{REF_HYS}	出力電圧ヒステリシス－SOIC (D) パッケージ	25°C、0°C、70°C、25°C (サイクル 1)		15		ppm
		25°C、0°C、70°C、25°C (サイクル 2)		0.8		ppm
ΔV_{REF_HYS}	出力電圧ヒステリシス —セラミック (FKH) パッケージ	25°C、0°C、70°C、25°C (サイクル 1)		5		ppm
		25°C、0°C、70°C、25°C (サイクル 2)		4		
ターンオン時間						
t_{ON}	ターンオン時間	0.1% 定常状態、C_{REF} = 1µF		0.6		ms
容量性負荷						
C_{IN}	安定した入力コンデンサ範囲	-40°C ≤ T_A ≤ 125°C	0.1			µF

Copyright © 2026 Texas Instruments Incorporated

6.7 電気的特性 REF54410 (続き)

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
C_{REF}	安定した出力コンデンサ範囲 (2)	-40℃ ≤ T_A ≤ 125℃		1		100	µF
電源							
V_{IN}	入力電圧			V_{REF} + V_{DO}		18	V
I_Q	静止時電流	T_A = 25℃	アクティブ モード		300		µA
		–40℃ ≤ T_A ≤ 125℃				450	µA
		T_A = 25℃	シャットダウン モード		0.5		uA
		–40℃ ≤ T_A ≤ 125℃				1	uA
V_{EN}	イネーブル ピン電圧	アクティブ モード (EN = 1)		1.6			V
		シャットダウン モード (EN = 0)				0.5	V
I_{EN}	イネーブル ピンの電流	V_{IN} = V_{EN} = 18V			0.25	0.7	uA
		V_{IN} = V_{EN} = 18V、–40°C ≤ T_A ≤ 125°C				1.2	uA
V_{DO}	ドロップアウト電圧	I_L = 5mA、–40°C ≤ T_A ≤ 125°C				250	mV
		I_L = 10mA、–40°C ≤ T_A ≤ 125°C				400	mV
I_{SC}	短絡電流	V_{REF} = 0V			21		mA

(1) プレビュー版仕様。製品リリース時に変更される可能性があります。
(2) コンデンサの ESR は、10mΩ から 1Ω までの範囲となります。

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性 REF54450

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り) (1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
精度とドリフト							
	出力電圧精度	T_A = 25°C		-0.02		0.02	%
	出力電圧の温度係数	Q グレード:–40°C ≤ T_A ≤ 125°C				1.5	ppm/°C
ラインおよび負荷のレギュレーション							
$\Delta V_R / \Delta V_{IN}$	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 10V			4	30	ppm/V
		V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、-40°C ≤ T_A ≤ 125°C			1	10	
$\Delta V_R / \Delta I_L$	ロード レギュレーション	I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、-40°C ≤ T_A ≤ 125°C			5	30	ppm/mA
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、-40°C ≤ T_A ≤ 125°C			5	40	
ノイズ							
e_{np-p}	低周波ノイズ	f = 0.1Hz～10Hz			0.45		ppm_{p-p}
e_{np-p}	低周波ノイズ	f = 0.1Hz ～ 10Hz、C_{NR} = 10µF			0.24		
		f = 0.1Hz ~ 10Hz、C_{NR} = 100µF			0.11		
e_n	出力電圧ノイズ	f = 10Hz～1kHz			0.7		ppm_{rms}
e_n		f = 10Hz ~ 1kHz、C_{NR} = 1µF			0.16		ppm_{rms}
ヒステリシスと長期安定性							
ΔV_{REF_LTD}	長期安定性	250 時間、T_A = 35°C			14		ppm
		1000 時間、T_A = 35°C			25		
ΔV_{REF_HYS}	出力電圧ヒステリシス	25°C、0°C、70°C、25°C (サイクル 1)			15		ppm
		25°C、0°C、70°C、25°C (サイクル 2)			0.8		
ターンオン時間							
t_{ON}	ターンオン時間	0.1% 定常状態、C_{REF} = 1µF			0.63		ms
容量性負荷							
C_{IN}	安定した入力コンデンサ範囲	-40°C ≤ T_A ≤ 125°C		0.1			µF
C_{REF}	安定した出力コンデンサ範囲 (2)	-40°C ≤ T_A ≤ 125°C		1		100	µF
電源							
V_{IN}	入力電圧			V_{REF} + V_{DO}		18	V
I_Q	静止時電流	T_A = 25°C	アクティブ モード		260	310	µA
		–40°C ≤ T_A ≤ 125°C				420	µA
		T_A = 25°C	シャットダウン モード		0.25	0.7	uA
		–40°C ≤ T_A ≤ 125°C				1	uA
V_{EN}	イネーブル ピン電圧	アクティブ モード (EN = 1)		1.6			V
		シャットダウン モード (EN = 0)				0.5	V
I_{EN}	イネーブル ピンの電流	V_{IN} = V_{EN} = 18V			0.25	0.7	uA
		V_{IN} = V_{EN} = 18V、–40°C ≤ T_A ≤ 125°C				1.2	uA
V_{DO}	ドロップアウト電圧	I_L = 5mA、–40°C ≤ T_A ≤ 125°C				250	mV
		I_L = 10mA、–40°C ≤ T_A ≤ 125°C				400	mV
I_{SC}	短絡電流	V_{REF} = 0V			21		mA

(1) REF54450 デバイスは現在、プレビュー状態にあります。すべての仕様は暫定的なもので、量産リリース前に変更される可能性があります。
(2) コンデンサの ESR は、10mΩ から 1Ω までの範囲となります。

Copyright © 2026 Texas Instruments Incorporated

6.9 電気的特性 REF54500

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
精度とドリフト						
	出力電圧精度	T_A = 25°C	-0.02		0.02	%
	出力電圧の温度係数	Q グレード:–40°C ≤ T_A ≤ 125°C(1)			1.5	ppm/°C
		セラミック (FKH) パッケージ:0°C ≤ T_A ≤ 70°C			0.8	
		C グレード:0°C ≤ T_A ≤ 70°C			1	
ラインおよび負荷のレギュレーション						
ΔVR/ ΔV_{IN}	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 10V		4	30	ppm/V
ΔV_R /ΔV_{IN}	ライン レギュレーション	V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、0°C ≤ T_A ≤ 70°C		1	5	ppm/V
		V_{REF} + V_{DO} ≤ V_{IN} ≤ 18V、–40°C ≤ T_A ≤ 125°C (1)		1	10	
ΔV_R / ΔI_L	ロード レギュレーション	I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	30	ppm/mA
		I_L = 0mA から 10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	20	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、–40°C ≤T_A ≤125°C(1)		5	40	
		I_L = 0mA から -10mA、V_{IN} = V_{REF} + V_{DO}、0°C ≤ T_A ≤ 70°C		5	25	
ノイズ						
e_{np-p}	低周波ノイズ	f = 0.1Hz～10Hz		0.45		ppm_{p-p}
e_{np-p}	低周波ノイズ	f = 0.1Hz ～ 10Hz、C_{NR} = 10µF		0.24		
		f = 0.1Hz ~ 10Hz、C_{NR} = 100µF		0.11		
e_n	出力電圧ノイズ	f = 10Hz～1kHz		0.7		ppm_{rms}
e_n		f = 10Hz ~ 1kHz、C_{NR} = 1µF		0.16		ppm_{rms}
ヒステリシスと長期安定性						
ΔV_{REF_LTD}	長期安定性－SOIC (D) パッケージ	250 時間、T_A = 35°C		14		ppm
		1000 時間、T_A = 35°C		25		
		2000 時間、T_A = 35°C		32		
		4500 時間、T_A = 35°C		46		
ΔV_{REF_LTD}	長期安定性 — セラミック (FKH) パッケージ	250 時間、T_A = 35°C		2		ppm
		1000 時間、T_A = 35°C		3		
		2000 時間、T_A = 35°C		4		
		4500 時間、T_A = 35°C		4		
ΔV_{REF_HYS}	出力電圧ヒステリシス－SOIC (D) パッケージ	25°C、0°C、70°C、25°C (サイクル 1)		18		ppm
		25°C、0°C、70°C、25°C (サイクル 2)		0.8		
ΔV_{REF_HYS}	出力電圧ヒステリシス — セラミック (FKH) パッケージ	25°C、0°C、70°C、25°C (サイクル 1) - FKH パッケージ		5		ppm
		25°C、0°C、70°C、25°C (サイクル 2) - FKH パッケージ		4		ppm
ターンオン時間						
t_{ON}	ターンオン時間	0.1% 定常状態、C_{REF} = 1µF		0.7		ms
容量性負荷						
C_{IN}	安定した入力コンデンサ範囲	-40°C ≤ T_A ≤ 125°C	0.1			µF

Copyright © 2026 Texas Instruments Incorporated

6.9 電気的特性 REF54500 (続き)

典型的な仕様は T_A = 25°C で、Min-max 仕様は、温度範囲全体にわたって検証済み、I_L = 0mA、C_{IN} = 0.1µF、C_{REF} = 10µF、C_{NR} = オープン、V_{IN} = V_{REF} + V_{DO} (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
C_{REF}	安定した出力コンデンサ範囲 (2)	-40℃ ≤ T_A ≤ 125℃		1		100	µF
電源							
V_{IN}	入力電圧			V_{REF} + V_{DO}		18	V
I_Q	静止時電流	T_A = 25℃	アクティブ モード		300	380	µA
		–40℃ ≤ T_A ≤ 125℃				430	µA
		T_A = 25℃	シャットダウン モード		0.25	0.7	uA
		–40℃ ≤ T_A ≤ 125℃				1	uA
V_{EN}	イネーブル ピン電圧	アクティブ モード (EN = 1)		1.6			V
		シャットダウン モード (EN = 0)				0.5	V
I_{EN}	イネーブル ピンの電流	V_{IN} = V_{EN} = 18V			0.25	0.7	uA
		V_{IN} = V_{EN} = 18V、–40°C ≤ T_A ≤ 125°C				1.2	uA
V_{DO}	ドロップアウト電圧	I_L = 5mA、–40°C ≤ T_A ≤ 125°C				250	mV
		I_L = 10mA、–40°C ≤ T_A ≤ 125°C				400	mV
I_{SC}	短絡電流	V_{REF} = 0V			21		mA

(1) プレビュー版仕様。製品リリース時に変更される可能性があります。
(2) コンデンサの ESR は、10mΩ から 1Ω までの範囲となります。

Copyright © 2026 Texas Instruments Incorporated

6.10 代表的特性

T_A = 25°C では、V_{IN} = V_{EN} = V_{REF} + 0.5V、I_L = 0mA、C_{OUT} = C_{REF} = 10µF、C_{NR} = オープン、C_{IN} = 0.1µF、V_{REF} = 2.5V (特に記述のない限り)

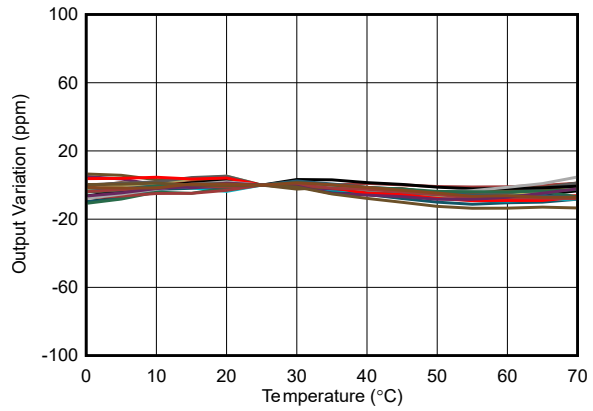


図 6-1. 出力電圧と自由気流温度との関係 SOIC パッケージ

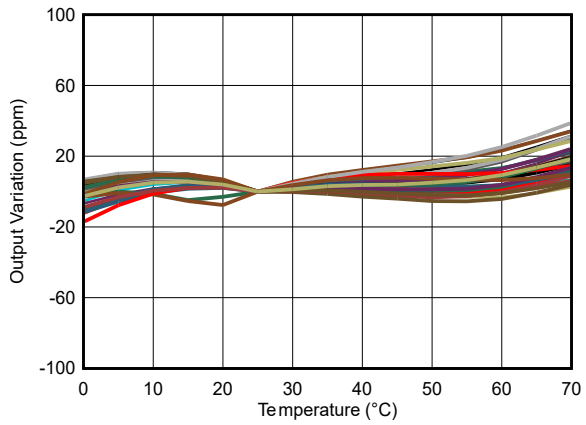


図 6-2. 出力電圧と自由気流温度との関係 FKH パッケージ

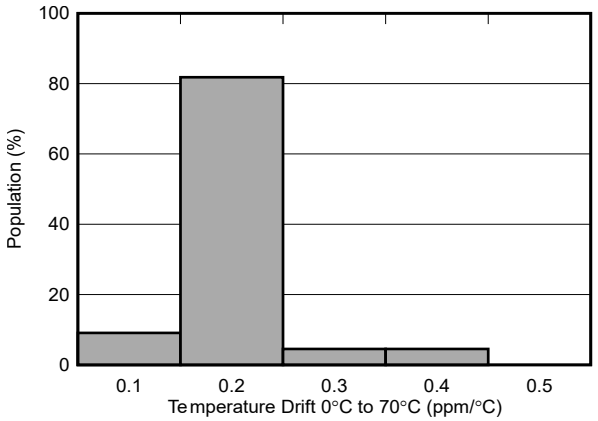


図 6-3. 温度ドリフトの分散 SOIC パッケージ

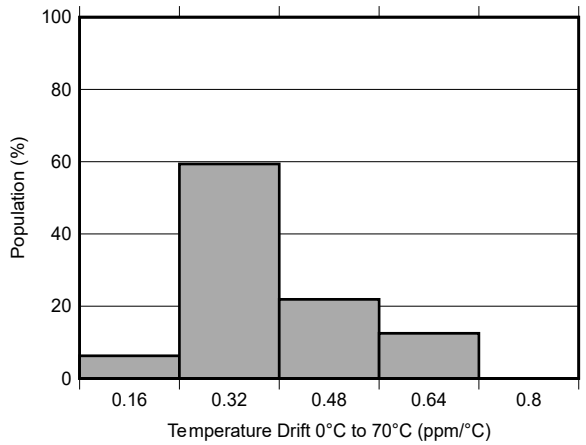


図 6-4. 温度ドリフトの分散 FKH パッケージ

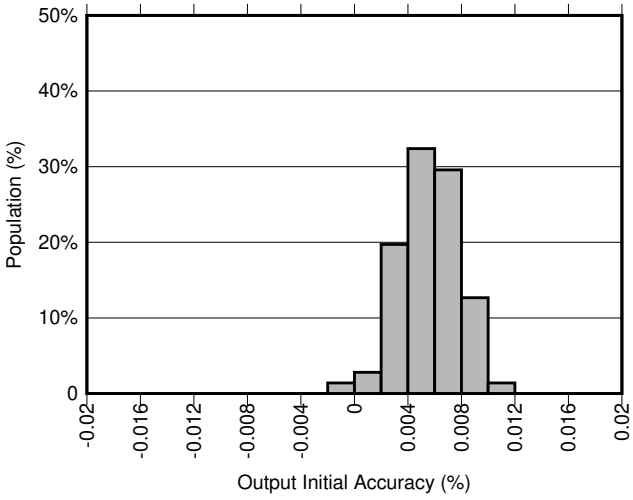


図 6-5. 精度の分散

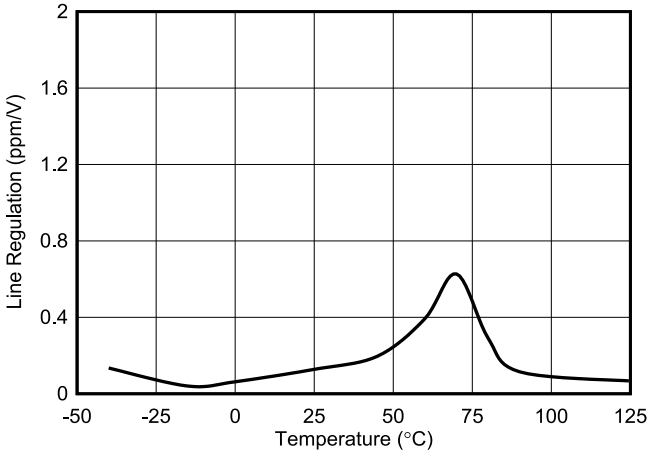


図 6-6. ライン レギュレーションと温度との関係

6.10 代表的特性 (続き)

T_A = 25°C では、V_{IN} = V_{EN} = V_{REF} + 0.5V、I_L = 0mA、C_{OUT} = C_{REF} = 10µF、C_{NR} = オープン、C_{IN} = 0.1µF、V_{REF} = 2.5V (特に記述のない限り)

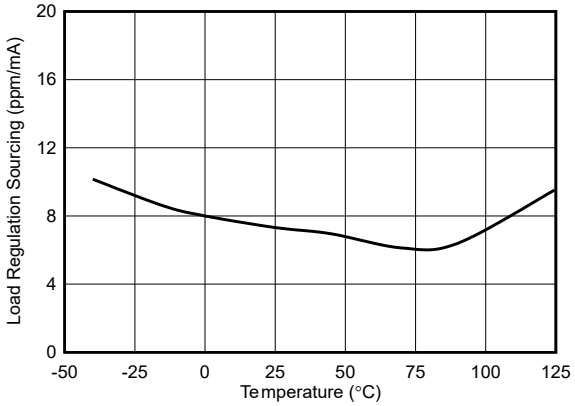


図 6-7. ロード レギュレーション (ソース) と温度との関係

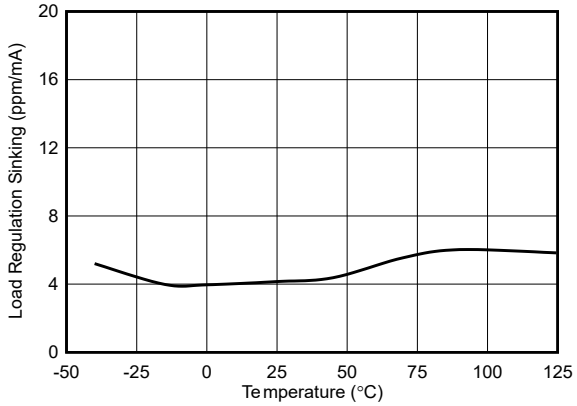


図 6-8. ロード レギュレーション (シンク) と温度との関係

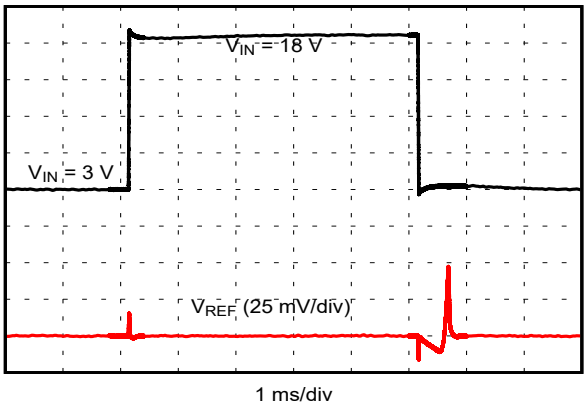


図 6-9. ライン過渡応答

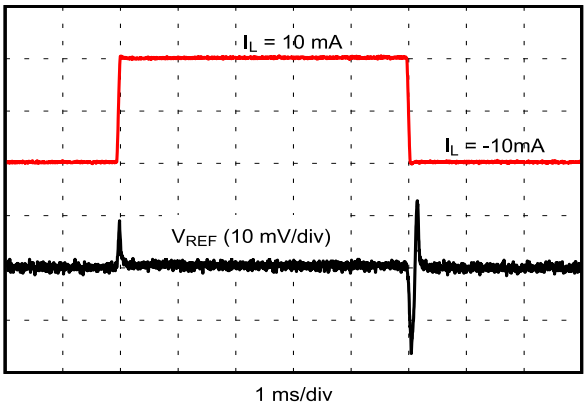


図 6-10. 負荷過渡応答 (C_{OUT} = 10µF)

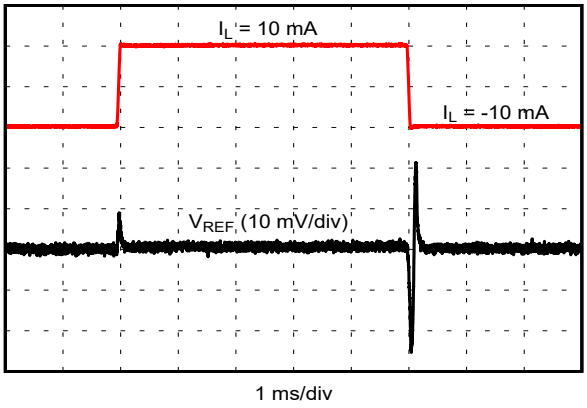


図 6-11. 負荷過渡応答 (C_{OUT} = 1µF)

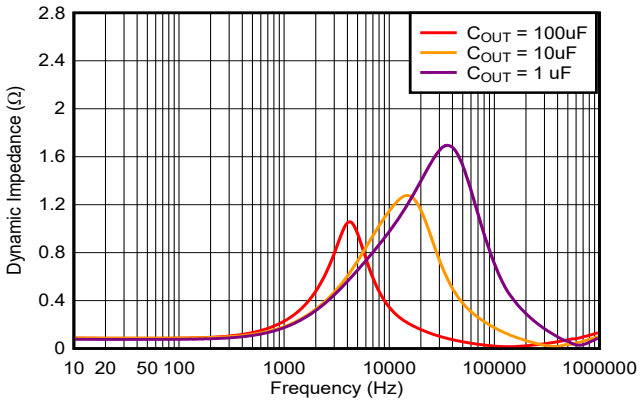


図 6-12. 出力インピーダンス

Copyright © 2026 Texas Instruments Incorporated

6.10 代表的特性 (続き)

T_A = 25°C では、V_{IN} = V_{EN} = V_{REF} + 0.5V、I_L = 0mA、C_{OUT} = C_{REF} = 10µF、C_{NR} = オープン、C_{IN} = 0.1µF、V_{REF} = 2.5V (特に記述のない限り)

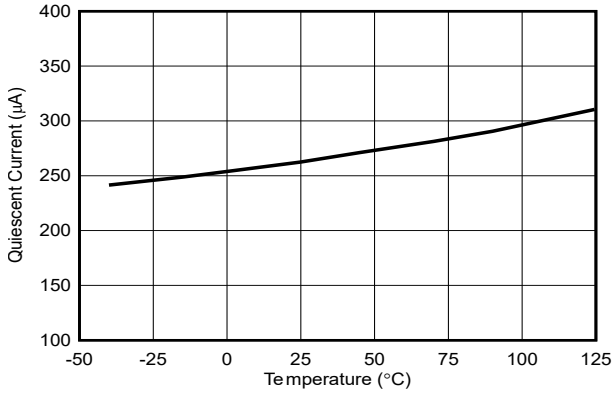


図 6-13. 静止電流と温度との関係

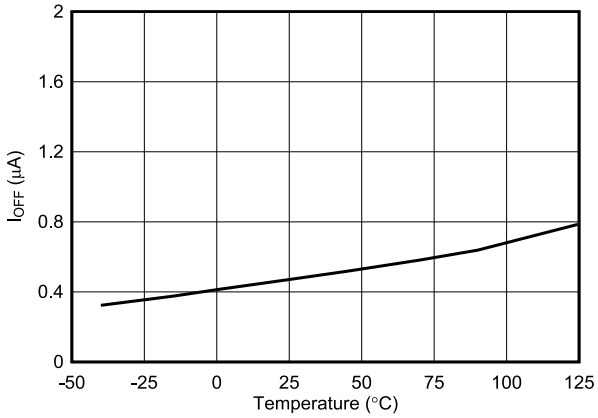


図 6-14. シャットダウン電流と温度との関係

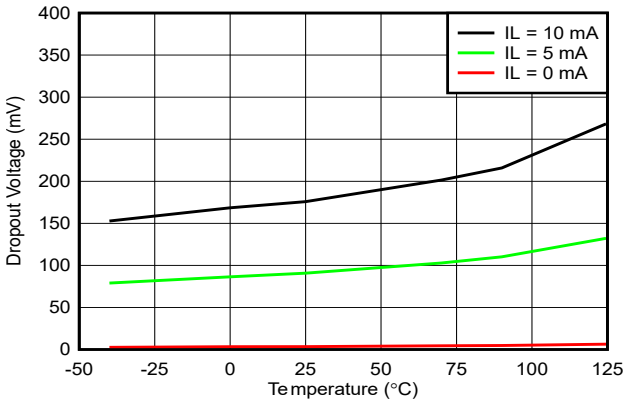


図 6-15. ドロップアウト電圧 vs 温度

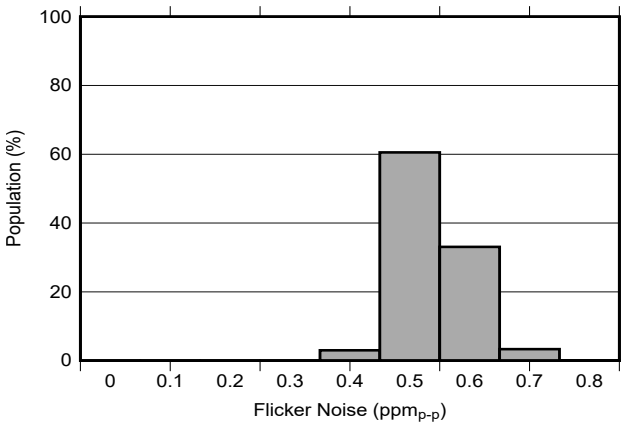


図 6-16. 0.1Hz～10Hz の電圧ノイズ分布
(C_{NR} =オープン)

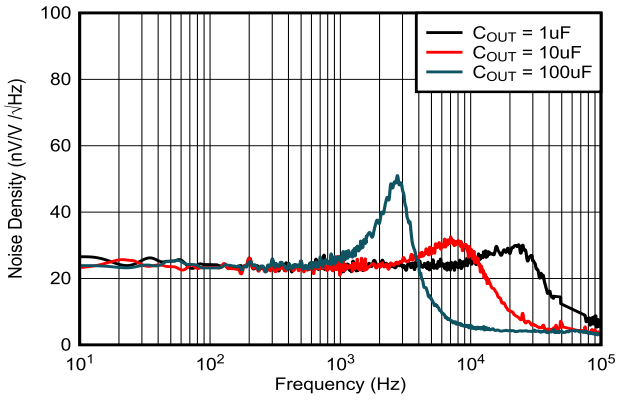


図 6-17. 10Hz～100kHz のノイズ性能
(C_{NR} =オープン)

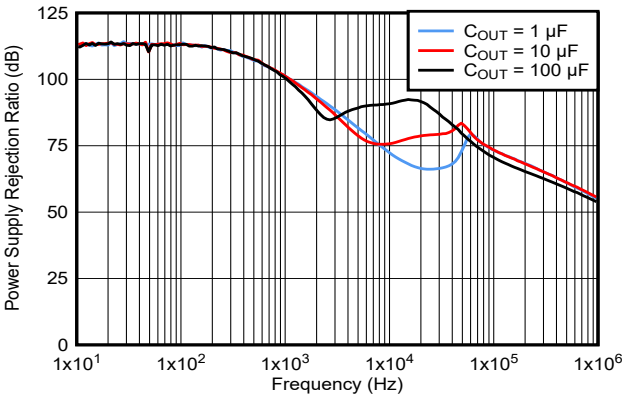


図 6-18. 電源除去比と周波数との関係

6.10 代表的特性 (続き)

T_A = 25°C では、V_{IN} = V_{EN} = V_{REF} + 0.5V、I_L = 0mA、C_{OUT} = C_{REF} = 10µF、C_{NR} = オープン、C_{IN} = 0.1µF、V_{REF} = 2.5V (特に記述のない限り)

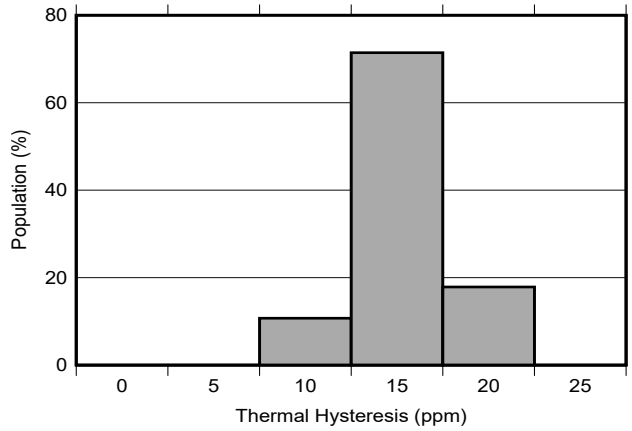


図 6-19. REF54250 熱ヒステリシスの分布 (0°C～70°C)

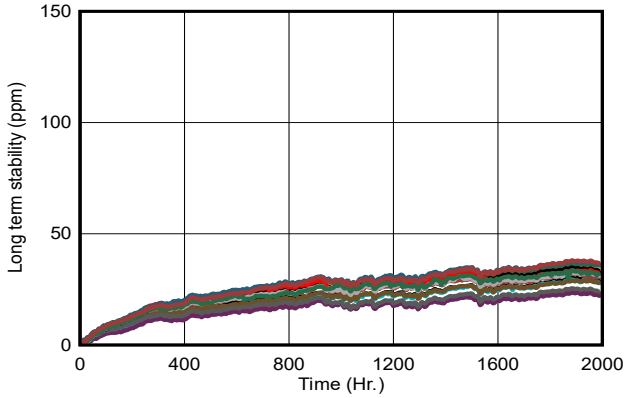


図 6-20. 長期安定性 SOIC パッケージ 2000 時間

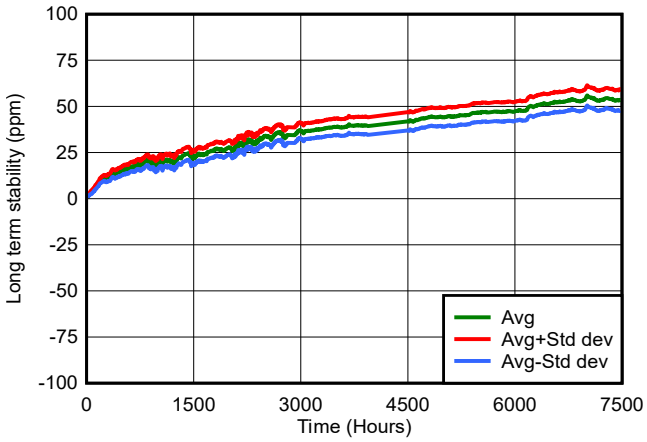


図 6-21. 長期安定性 SOIC パッケージ 7500 時間

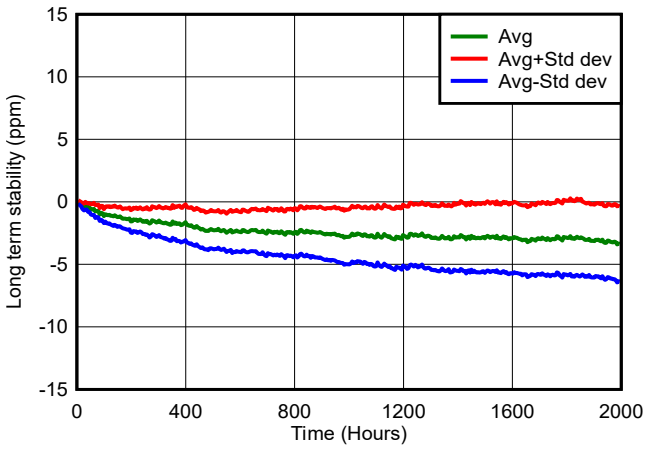


図 6-22. 長期安定性 FKH パッケージ 2000 時間

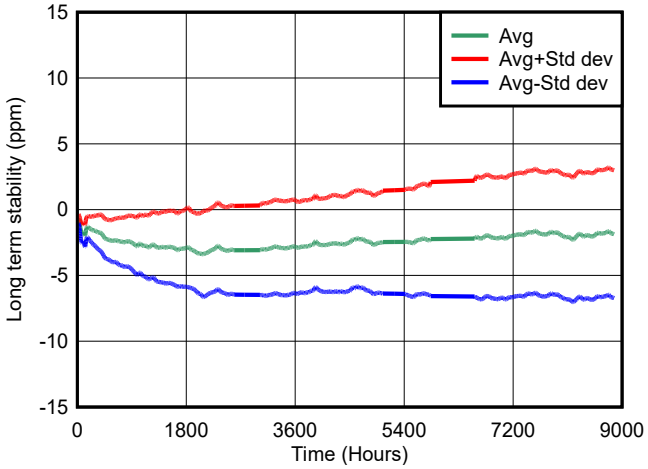


図 6-23. 長期安定性 FKH パッケージ 9000 時間

Copyright © 2026 Texas Instruments Incorporated

7 パラメータ測定情報

7.1 温度ドリフト

REF54 は、出力電圧の温度ドリフトを最小限に抑えるように設計され、テストされています。これは、温度に対する出力電圧の変化として定義されます。出荷されるすべてのユニットは複数の温度でテストされ、製品がデータシートの仕様を満たしていることを確認します。温度係数はボックス方式を使用して計算され、動作温度範囲全体にわたる公称出力電圧の最小/最大制限によってボックスが形成されます。REF54 デバイスの C バリアントの最大温度係数は 0°C から 70°C に 0.8ppm/°C で、REF54 デバイスの Q バリアントの最大温度係数は 40°C から 125°C まで 1.5ppm/°C です。ボックス方式では、温度誤差の制限値は規定されますが、テスト対象デバイスの正確な形状と勾配は規定されません。低い温度ドリフトを実現するための温度曲率補正により、温度ドリフトは非線形であると予想されます。アナログ デザイン ジャーナル ボックス方式の詳細については『高精度電圧リファレンス』を参照してください。ボックス法の方程式は 式 1 に示されています。

$$\text{Drift} = \left[\frac{V_{REF(MAX)} - V_{REF(MIN)}}{V_{REF(25°C)} \times \text{TemperatureRange}}\right] \times 10^6 \quad (1)$$

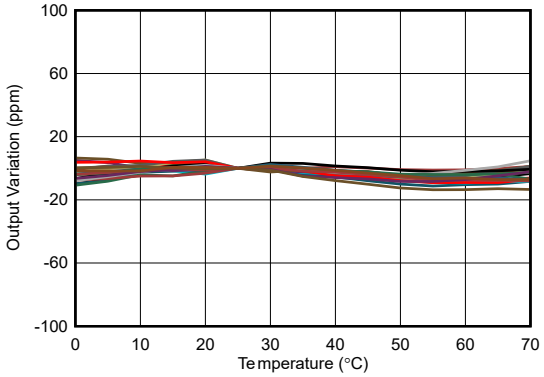


図 7-1. 出力電圧と周囲温度との関係

7.2 長期安定性

長期安定性は、あらゆる高精度アプリケーションにおけるシリーズ電圧リファレンスにとって重要な性能パラメータです。これは、参照電圧の時間に伴う変動として定義されます。長期安定性の値は、標準的な PCB 製造プロセスを反映した典型的なセットアップでテストされます。基板は標準的な FR4 材料で作成され、デバイス周辺には特別な切り込みや溝がなく、PCB の機械的ストレスを緩和するためのバーニングプロセスも行われません。これらの条件は、実際の使用シナリオおよび一般的な製造技術を反映しています。

長期安定性テストでは、長期安定性ドリフトのみが測定されるように十分に注意を払います。基板は、オイル・バス内で 35°C±0.02°C に維持されます。オイルバスは、時間の経過とともにデバイス全体で温度が一定であることを確認します。測定は、キャリブレーションされた 8.5 桁のマルチメーターを使用して 30 分ごとに行われます。

典型的な長期安定性の特性は、時間に対する参照電圧の偏差として表されます。図 7-2 は、SOIC パッケージの REF54 の標準的なドリフト値 V_{REF} は、0 ～ 1000 時間で 25ppm であることを示しています。図 7-4 は、FKH パッケージの REF54 の標準的なドリフト値 V_{REF} は、0 ～ 1000 時間で 3ppm であることを示しています。REF54 は最初の 1000 時間で最大のドリフトを経験し、その後からの偏差は通常、以前の 1000 時間より低くなります。

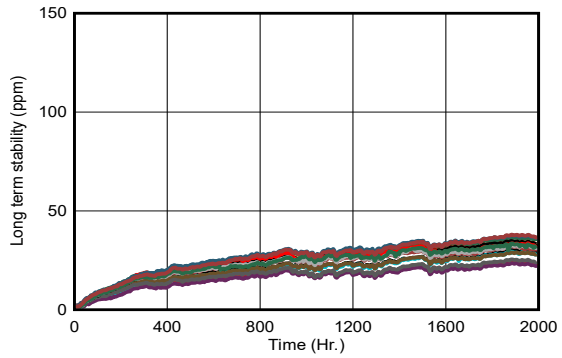


図 7-2. 長期安定性 – SOIC 2000 時間 (V_{REF})

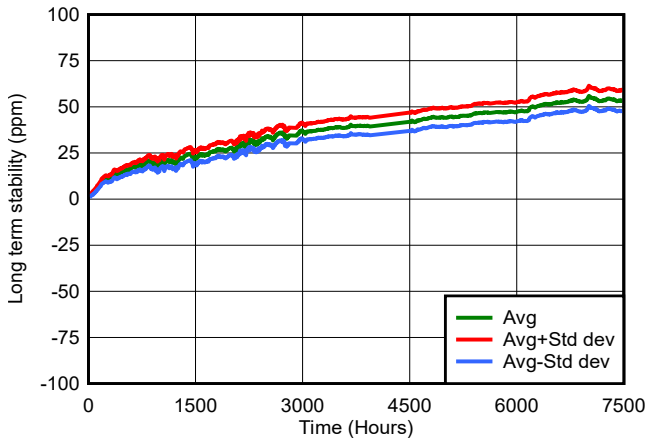


図 7-3. 長期安定性 – SOIC 7500 時間 (V_{REF})

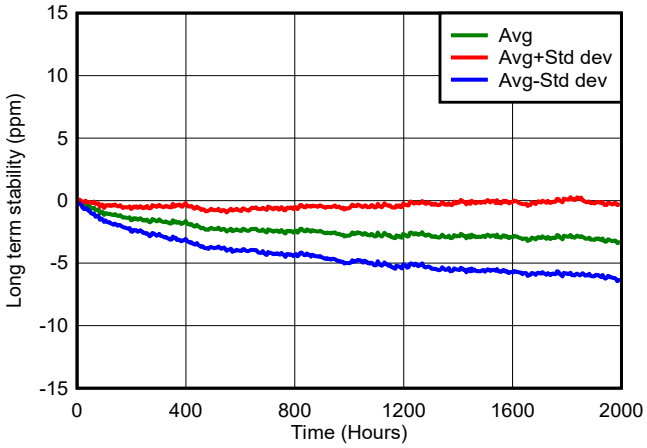


図 7-4. 長期安定性 – FKH 2000 時間 (V_{REF})

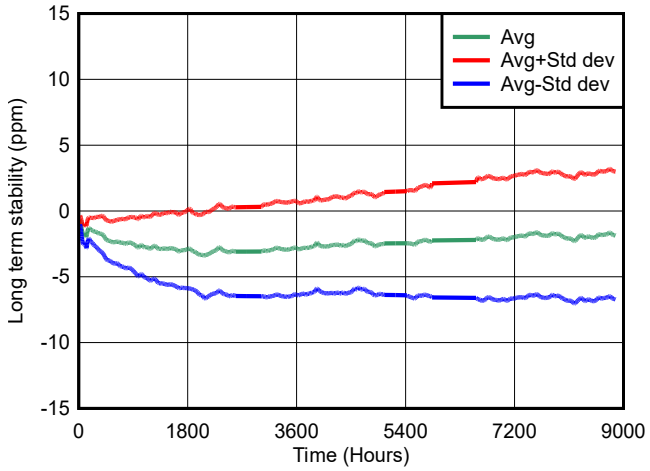


図 7-5. 長期安定性 – FKH 9000 時間 (V_{REF})

7.3 ノイズ性能

7.3.1 1/f ノイズ

1/f ノイズはフリッカーノイズとも呼ばれ、主に低周波数帯で支配的です。REF54 データシートは、1/f ノイズが最大電力である 0.1Hz~10Hz の周波数帯域に対応するフリッカーノイズを規定しています。1/F ノイズは非常に低い値であるため、関心のある周波数は、非常に低いノイズフロアを持つ精密なバンドフィルターを通じて増幅・フィルタリングされます (図 7-6 参照) 。

Copyright © 2026 Texas Instruments Incorporated

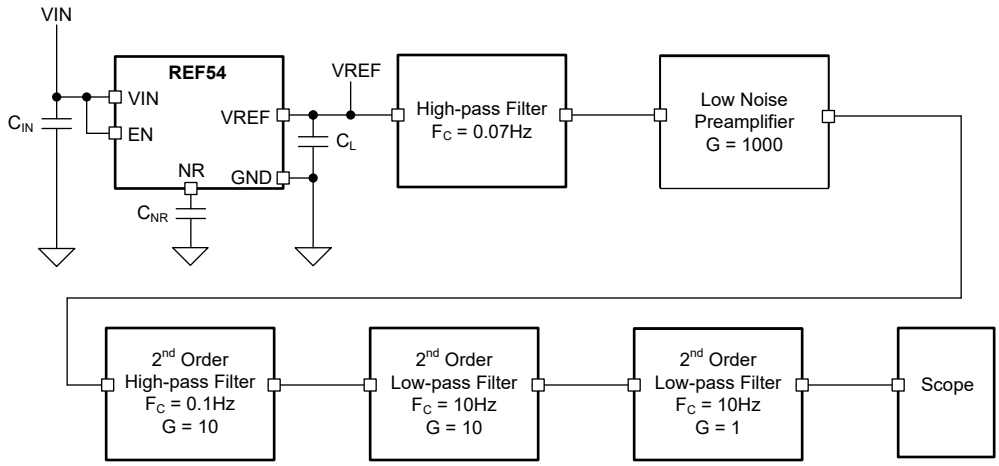


図 7-6. 1/f ノイズテストの設定

図 7-7 は、各デバイスについて 1000 以上のサンプルが取得された複数のデバイスのフリッカーノイズの典型的な分布を示しています。

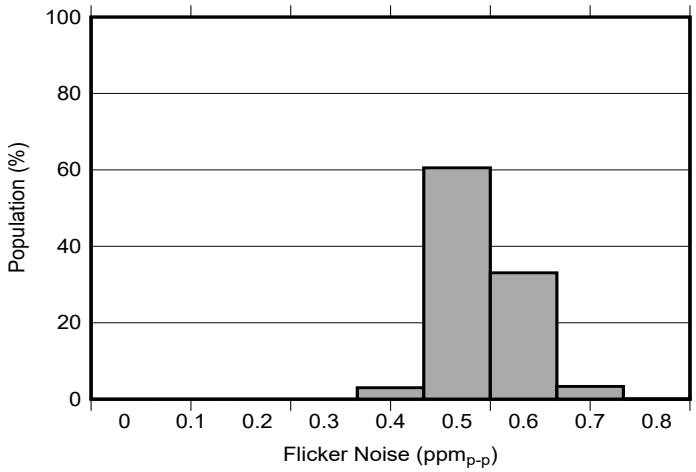


図 7-7. 0.1Hz～10Hz の電圧ノイズ分布 (C_{NR} = オープン)

ノイズに敏感な設計では、最高精度の測定を実現するために、最も低い 1/f ノイズが好まれます。REF54 は NR ピンを備えており、これにより 14kΩ の代表的な抵抗値でバンド・ギャップにローパス・フィルタを形成できます。NR ピンに接続された 100µF コンデンサは、バンドギャップリファレンスからフリッカーノイズの全帯域 (0.1Hz) を除去します (図 7-8 参照) 。NR ピンに 10µF コンデンサを接続すると、バンドギャップ用に 1Hz のローパス・フィルタが形成されます。

Copyright © 2026 Texas Instruments Incorporated

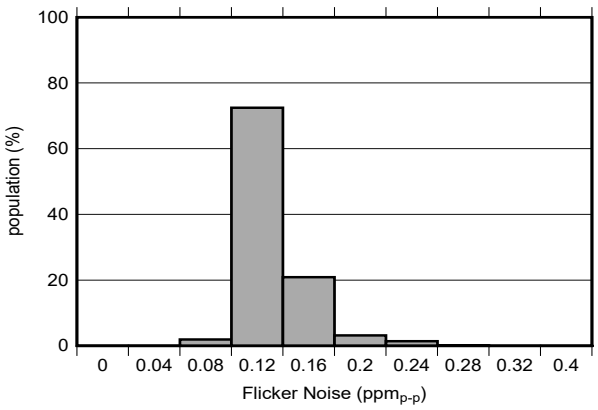


図 7-8. 0.1Hz～10Hz の電圧ノイズ (C_{NR} = 100µF)

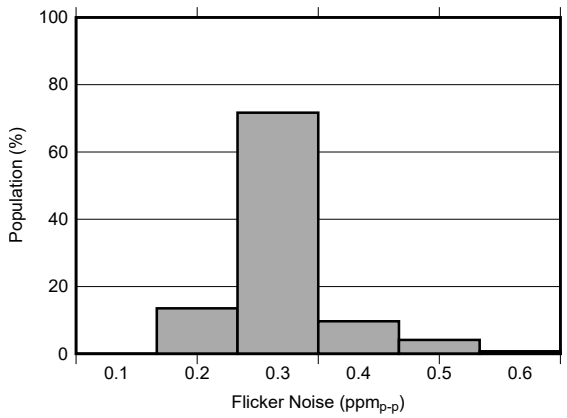


図 7-9. 0.1Hz～10Hz の電圧ノイズ (C_{NR} = 10µF)

7.3.2 広帯域ノイズ

広帯域ノイズまたはホワイト・ノイズはスペクトル全体で平坦であり、内部バンドギャップ・リファレンスの帯域幅によって制限されます。広帯域ノイズの測定は、REF54 の出力をハイパス・フィルタリングし、図 7-10 に示すようにスペクトラム・アナライザで結果を測定して行われます。ハイパス・フィルタを使用して REF54 の DC 成分を除去し、増幅します。ノイズ帯域幅分析を最大化するために、小さいゲインの 2 段を使用しています。

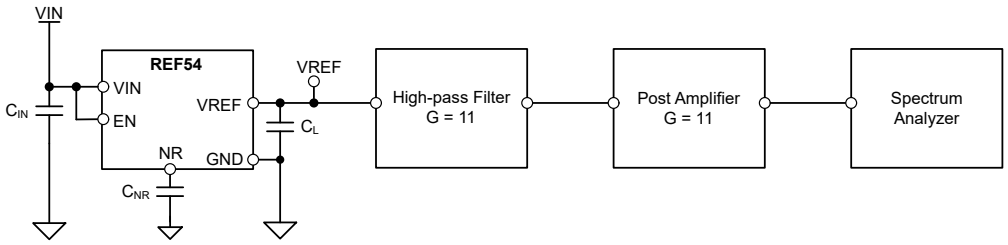


図 7-10. 広帯域ノイズテスト構成

図 7-11REF54 の代表的なホワイトノイズフロアを、に示します。設計者は NR ピンを使用して、ノイズ帯域幅を制限し、信号チェーンに必要な分解能を達成できます。1µF を NR ピンに接続すると、バンドギャップ・ノイズ用の 12Hz の標準的なローパス・フィルタが形成され、REF54 のホワイト・ノイズ・フロアが低減されます。コンデンサ> 1µF は、10Hz を超える帯域のすべてのノイズを除去します。

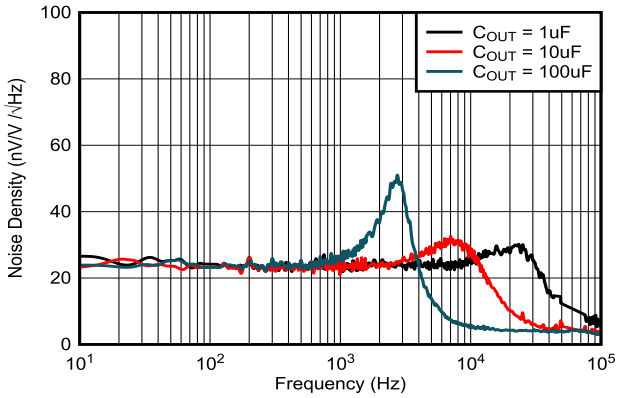


図 7-11. 10Hz～100kHz のノイズ性能 (C_{NR} =オープン)

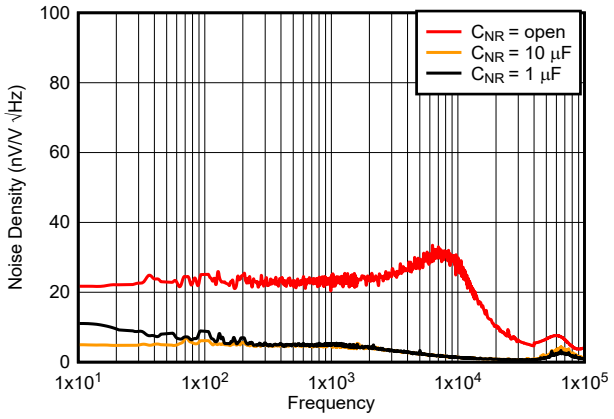


図 7-12. 10Hz～100kHz のノイズ性能 (C_{OUT}) = 10µF

Copyright © 2026 Texas Instruments Incorporated

7.4 熱ヒステリシス

熱ヒステリシスは、実際のアプリケーションと同様に REF54 を PCB にはんだ付けして測定します。デバイスの熱ヒステリシスは、デバイスを 25°C で動作させ、指定された温度範囲をサイクリングした後に 25°C に戻した際の出力電圧の変化として定義されます。C バリアントの最初の熱サイクルは 図 7-13 に示されており、2 回目のサイクルは 図 7-14 に示されています。最初のサイクル後に REF54250CDR がセトリングするための熱ヒステリシス。ヒステリシスは、式 2 で表すことができます。

$$V_{HYST} = \left(\frac{|V_{PRE} - V_{POST}|}{V_{NOM}} \right) \times 10^6 (ppm) \quad (2)$$

ここで、

- V_{HYST}=熱ヒステリシス (ppm 単位)
- V_{NOM}=指定された出力電圧
- V_{PRE}=25℃のプリ温度サイクルで測定された出力電圧
- V_{POST} = デバイスが 25°C から指定された温度範囲 (例えば、0°C から 70°C) をサイクリングし、再び 25°C に戻った後に測定された出力電圧を示します

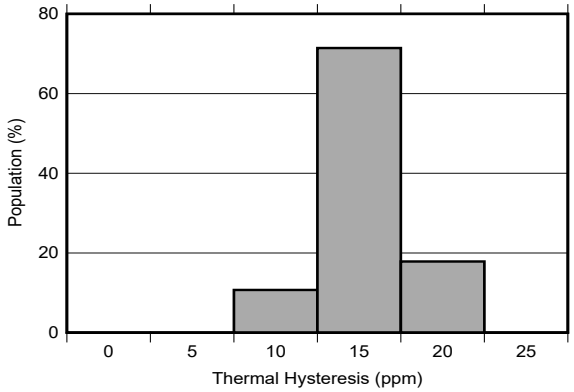


図 7-13. 熱ヒステリシスの分布 (0°C から 70°C) -サイクル 1 (REF54250CDR)

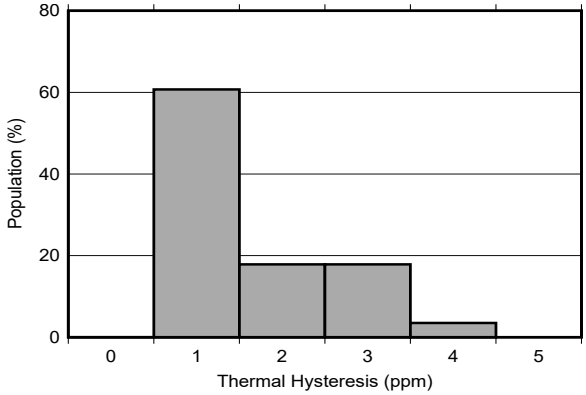


図 7-14. 熱ヒステリシスの分布 (0°C から 70°C) -サイクル 2 (REF54250CDR)

7.5 半田付けの熱による変動

REF54 のパッケージ材料は PCB 材料とは異なる熱膨張係数を持っているため、半田付けプロセス中に部品が加熱され、その後冷却される際にデバイスダイにストレスがかかります。リフローによる熱衝撃とデバイスダイのストレス変化は、出力電圧のシフトを引き起こし、製品の初期精度が低下します。この誤差が発生する一般的な原因は、リフローの半田付けです。影響を定量化するために、32 台のデバイスを鉛フリー半田ペーストを使用してプリント基板に半田付けし、ペーストメーカーが推奨するリフロー条件でこの効果を示しました。リフロー プロファイルは、図 7-15 に示すものです。プリント基板は FR4 素材で構成されています。基板の厚さは 1.65mm、面積は 137mm × 168mm です。

「Sn-Pb 共晶アセンブリ」または「Pb フリーアセンブリ」に関する推奨リフロー条件については、JEDEC J-STD-020 標準を参照してください。

Copyright © 2026 Texas Instruments Incorporated

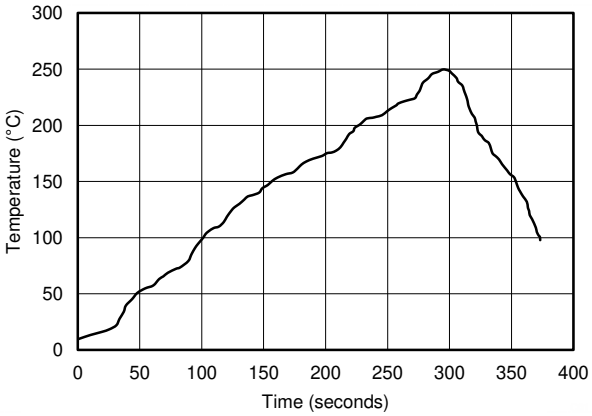


図 7-15. リフロー プロファイル

参照出力電圧はリフロー工程の前後で測定されます。半田のシフトは、プリント基板のサイズ、厚さ、材料によって異なります。注意すべき重要な点は、図 7-16 は単一のリフロー条件にさらされた際の典型的なシフトを示しています。両面に表面実装部品があるプリント基板では、複数回のリフローにさらされることが一般的であり、これが出力電圧にさらなるシフトを引き起こします。PCB が複数回のリフローにさらされる場合、デバイスは最後の工程で半田付けする必要があります。これにより、熱ストレスへの影響を最小限に抑えることができます。

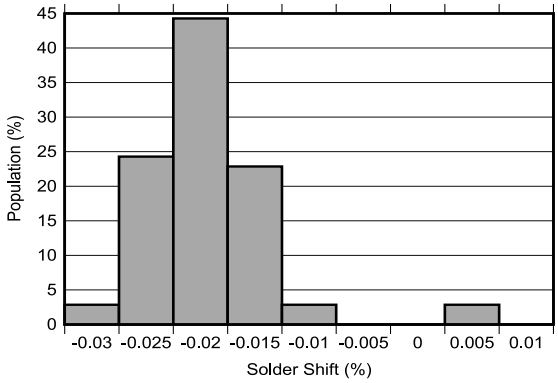


図 7-16. はんだシフト

7.6 消費電力

REF54 電圧リファレンスは、定格入力電圧範囲全体にわたって、最大 10mA の負荷電流のソースとシンクを行うことができます。ただし、周囲温度が高いアプリケーションで使用する場合、デバイスが最大消費電力定格を超えないように、入力電圧と負荷電流を注意深く監視する必要があります。デバイスの最大消費電力は、式 3 で計算できます。

$$T_J = T_A + P_D \times R_{\theta JA} \quad (3)$$

ここで、

- P_D はデバイスの電力損失を示します
- T_J はデバイスの接合温度を示します
- T_A は周囲温度
- $R_{\theta JA}$ はパッケージの接合から空気までの熱抵抗を示します

この関係が原因で、高温条件で許容される負荷電流は、デバイスの最大電流ソース能力よりも小さくなる可能性があります。最大電力定格の範囲外でデバイスを動作させないでください。この値を超えると、早期の障害や、デバイスに永続的な損傷が発生する可能性があります。

Copyright © 2026 Texas Instruments Incorporated

8 詳細説明

8.1 概要

REF54 は、高精度のシリーズ電圧リファレンスのファミリ-で、初期電圧精度と、時間と温度の変化に応じたドリフトが非常に優れた設計を採用しており、低消費電力で優れたノイズを実現します。*図 8-1* は、基本的なバンドギャップトポロジを示す REF54 の概略ブロック図です。

8.2 機能ブロック図

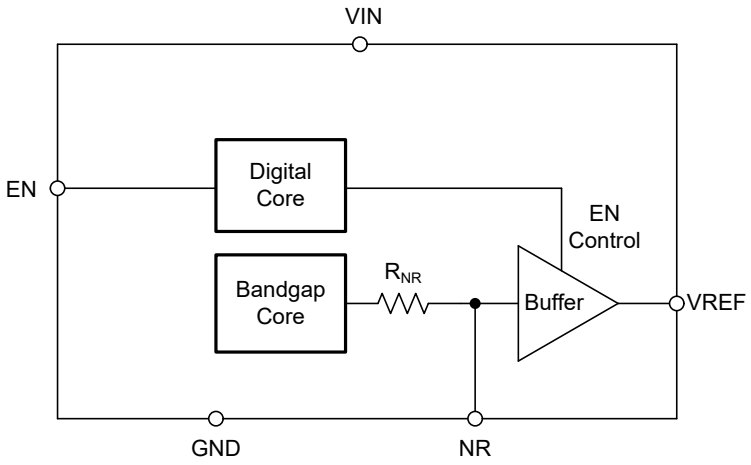


図 8-1. REF54 の機能ブロック図

8.3 機能説明

8.3.1 EN ピン

EN ピンの電圧が 1.6V を上回るか、EN ピンがフローティングのままになると、REF54 の出力はアクティブ状態になります。REF54 のイネーブル機能は、低静止電流 (I_Q) を実現するように設計されています。EN ピンの電圧が VIN ピンの電圧よりも低い場合、EN ピンから電流は流れません。通常の動作では、デバイスはアクティブ モードである必要があります。REF54 は、EN ピンを低く引くことでシャットダウンモードに移行できます。シャットダウンモードでは、デバイスの出力が無効になり、静止電流が 1.2µA に減少します。EN ピンは VIN 供給電圧よりも高く引かないでください。論理高および論理低の電圧レベルについては、電気特性表を参照してください。

8.3.2 NR ピン

REF54 の NR ピンをデカップリングすると、14kΩ の内部抵抗と組み合わせてローパス・フィルタを作成し、内部バンドギャップ・ノイズを除去できます。リファレンス出力にある通常のローパス フィルタとは異なり、NR ピンにコンデンサを接続しても出力インピーダンスに影響しないため、追加のバッファは不要です。コンデンサのリーケージは、精度と温度ドリフトに直接影響を及ぼします。NR 機能を使用する場合は、温度範囲全体にわたってリークが小さいコンデンサを選択します (フィルム コンデンサ、COG を推奨)。NR ピンのコンデンサを使用すると、スタートアップ時間も長くなることに注意してください。

Copyright © 2026 Texas Instruments Incorporated

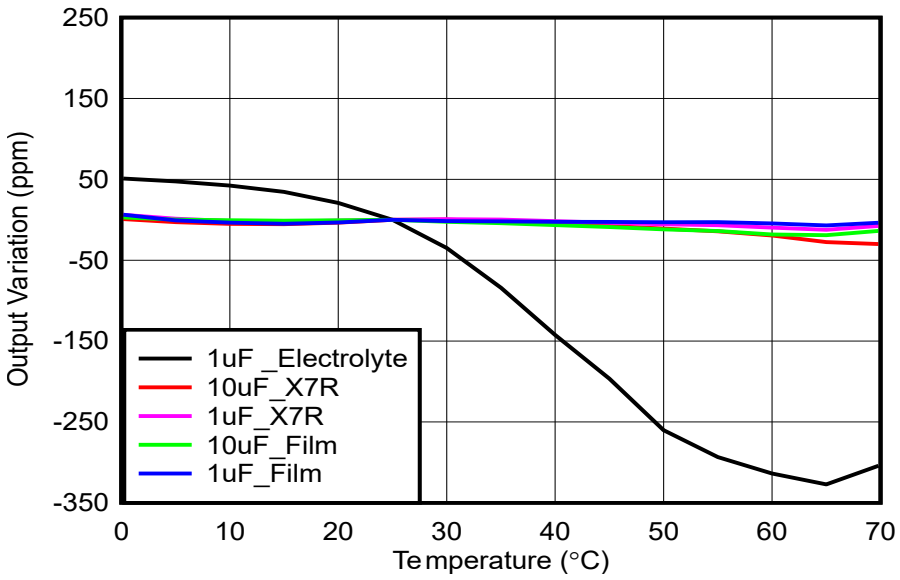


図 8-2. NR 上のフィルム、X7R、電解コンデンサとの温度ドリフトの比較

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

REF54 は、低消費電力で高精度が求められるアプリケーション向けに設計されています。REF54 は温度ドリフトとノイズが低いため、高精度データ・コンバータに最適で、最善のゲイン・ドリフトと分解能を実現します。

表 9-1. REF54 搭載コンパニオン・データ・コンバータのリスト

アプリケーション	データ コンバータ
精密データ取得	ADS8900B、ADS1278、ADS1262、DAC80501、DAC8562
受動的地震モニタリング	ADS1285
産業用計測	ADS127L11、ADS8699、ADS1256、ADS1251、DAC9881、DAC8811、DAC1220、DAC80508
試験および 測定	ADS1262、ADS8598H、ADS131M08、ADS8686S、ADS8881、DAC11001B、DAC91001A、DAC7744
電力モニタリングおよび PLC アナログ入出力	ADS131E04、ADS131A02
フィールド トランスミッタ	ADS1247、ADS1220

9.2 代表的なアプリケーション

9.2.1 基本的な電圧リファレンス接続

図 9-1 は、REF54 リファレンスの基本構成を示しています。バイパスコンデンサ C_{IN} と出力コンデンサ C_{OUT} は、セクション 9.2.1.2 のガイドラインに従って接続してください。

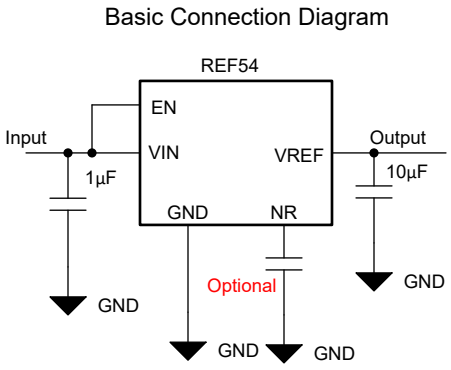


図 9-1. 基本的なリファレンス接続

9.2.1.1 設計要件

設計例に基づいて、詳細な設計手順を説明します。この設計例では、表 9-2 に記載されているパラメータを入力パラメータとして使用します。

表 9-2. 設計例のパラメータ

設計パラメータ	値
入力電圧 V_{IN}	3V
入力コンデンサ	0.1µF
出力コンデンサ	10µF

9.2.1.2 詳細な設計手順

バルクコンデンサ (0.1µF から 10µF) は、供給電圧が変動するアプリケーションにおいて過渡応答を改善するために電源に接続する必要があります。デバイスに近い VIN ピンには、追加の 0.1µF コンデンサを接続し、高周波の供給ノイズをバイパスします。

出力には、安定した出力を提供するために、低 ESR (最大 1Ω) の 1µF から 100µF のコンデンサを接続する必要があります。非常に低ノイズのアプリケーションでは、X7R やその他の MLCC コンデンサにおける圧電効果に特に注意が必要です。多層セラミックコンデンサ (MLCC) の圧電性特性は、機械的振動に起因して µ V 範囲ノイズを発生させ、REF54 のノイズを支配する可能性があります。システムで圧電効果がどのように探求できるかについての詳細は、応力誘起アウトバーストを参照してください。セラミックコンデンサのマイクロフォニックス (パート 1) および ストレス誘起アウトバースト: セラミックコンデンサにおけるマイクロフォニックス (パート 2) 。ノイズに敏感なアプリケーションでは、デザイナーはフィルムコンデンサを使用する必要があります。TI は、REF54 基準を負荷にできるだけ近くに配置し、トレース抵抗による IR ドロップを最小限に抑えることを推奨しています。

REF54 の過渡起動応答は 図 9-2 に示されています。REF54 ファミリの起動応答は、出力と NR ピンのコンデンサに依存します。出力コンデンサを大きくするとデバイスの負荷過渡性能が改善されますが、これにより起動時間も長くなります。図 9-3 は、C_{NR} = 10µF での起動時間が 3 秒に増加するときの起動時間を示しています。

9.2.1.3 アプリケーション曲線

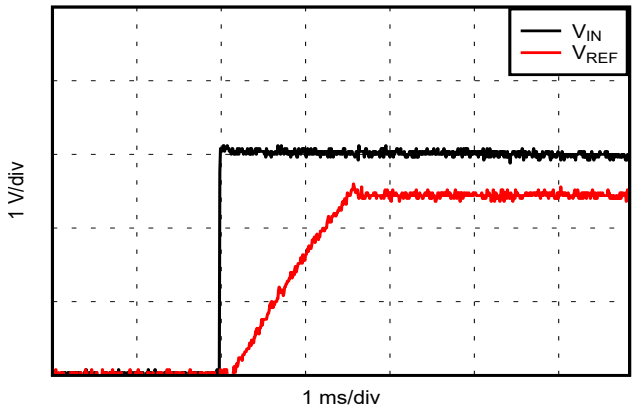


図 9-2. REF54250CDR の起動応答 (C_{Out}= 10uF、C_{NR}= オープン)

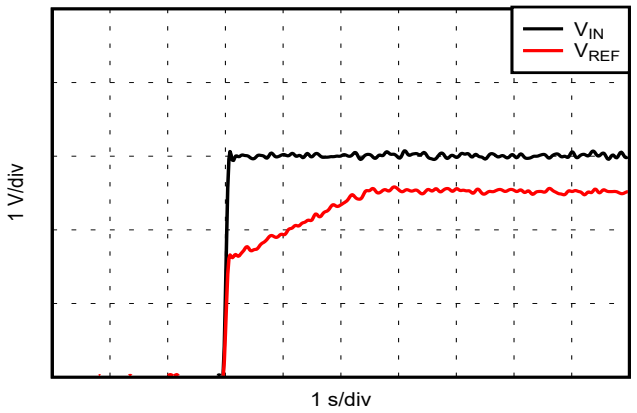


図 9-3. REF54250CDR の起動応答 (C_{Out} = 10uF、C_{NR} = 10uF)

9.2.2 高精度 ADC を搭載したリファレンス接続

高精度 ADC は、温度と時間による最善の SNR (信号雑音比) とゲイン・ドリフトを実現するために、外部高精度電圧リファレンスを必要とします。REF54 は、低い周波数でフラットなダイナミック・インピーダンスを備えています。ただし、サンプリング レートが高くなると、ダイナミック インピーダンスは増加します。帯域幅が良好な低ノイズ、低オフセット・バッファは、THD とドループ性能の向上に役立ち、より高いサンプリング・レートで 18 ビットを上回る ENOB (実効ビット数) を達成で

Copyright © 2026 Texas Instruments Incorporated

きます。図 9-4 は ADS1285 の評価回路を示します。図 9-5 と 図 9-6 は、それぞれ 0V および 2.0796V の一定 DC 入力に対するピークツーピークのコード変動を示しています。性能は、REF54 を使用した ADS1285 のデータシート仕様を満たしています。

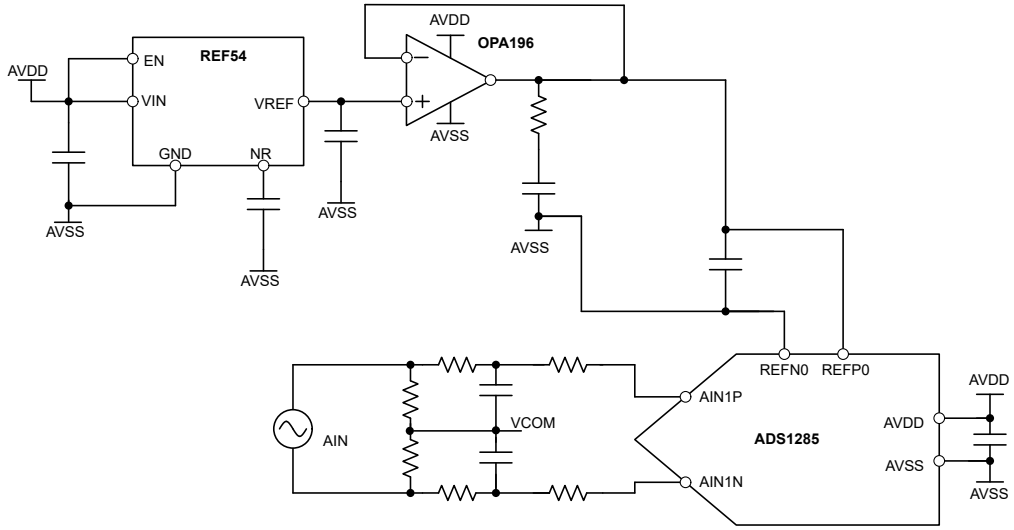


図 9-4. REF54 と ADS1285 の接続

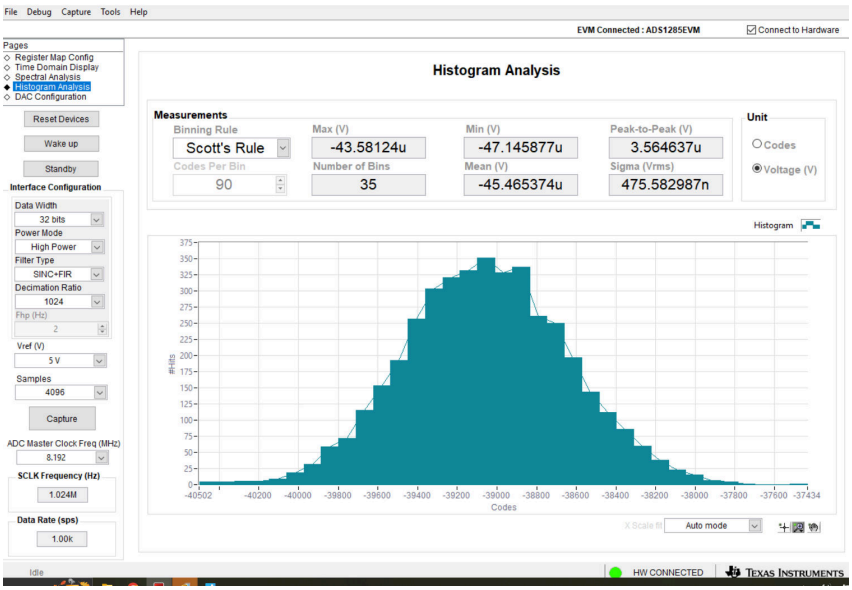


図 9-5. ADS1285 による DC 測定 (VIN = 0V)

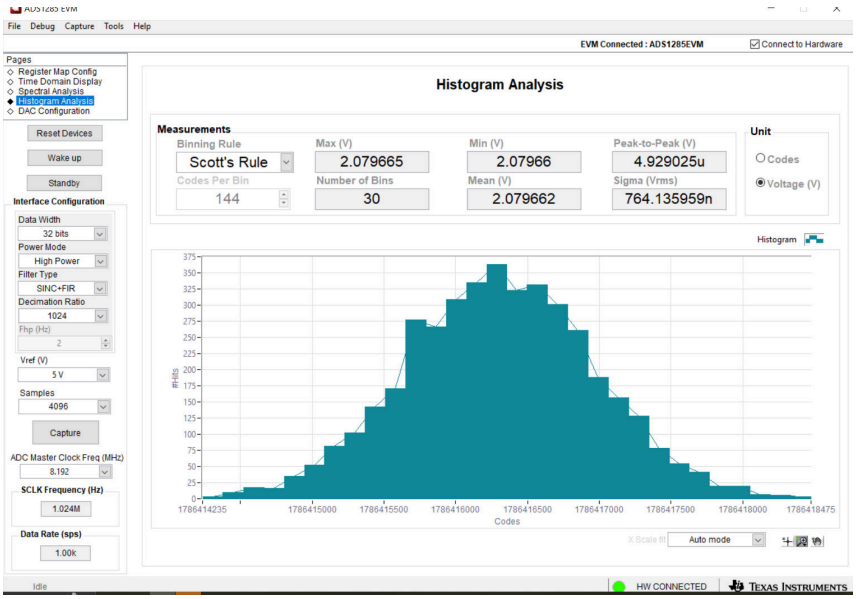


図 9-6. ADS1285 による DC 測定 (VIN = 2.0796V)

9.3 電源に関する推奨事項

REF54 ファミリーのリファレンスは、低ドロップアウト電圧を特徴としています。これらのリファレンスは、出力電圧からわずか 250mV 上の供給電圧で、5mA の出力電流条件下で動作します。TI は、0.1µF ～ 10µF の範囲の電源バイパス コンデンサをお勧めします。REF54 ファミリーは非常に優れた PSRR (1kHz で 100dB) を備えているため、設計者にとってクリーンな電源の要件を緩和できます。

起動中、出力コンデンサが原因で REF54 の入力電流が大きくなる瞬間が発生する可能性があります。入力電流は、一時的に短絡電流 (I_{SC}) まで上昇する可能性があります。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

- 電源バイパス コンデンサは、電源とグランドのピンにできるだけ近づけて配置します。このバイパス コンデンサの推奨値は 0.1µF ～ 10µF です。必要なら、ノイズの多いまたは高インピーダンスの電源を補償するため、デカップリング容量を追加できます。最小のコンデンサは、デバイスの最も近くに配置する必要があります
- 出力は、1µF～100µF の低 ESR (最大値 1Ω) コンデンサでデカップリングする必要があります。
- NR ピンとグラウンドの間に、1µF から 100µF の低リークノイズフィルタリングコンデンサを配置してください。

9.4.2 レイアウト例

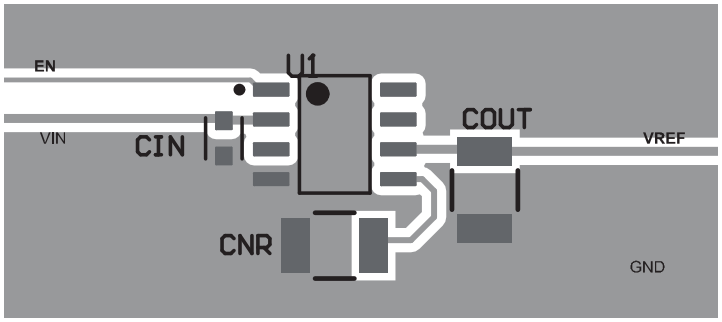


図 9-7. SOIC パッケージのレイアウト例

Copyright © 2026 Texas Instruments Incorporated

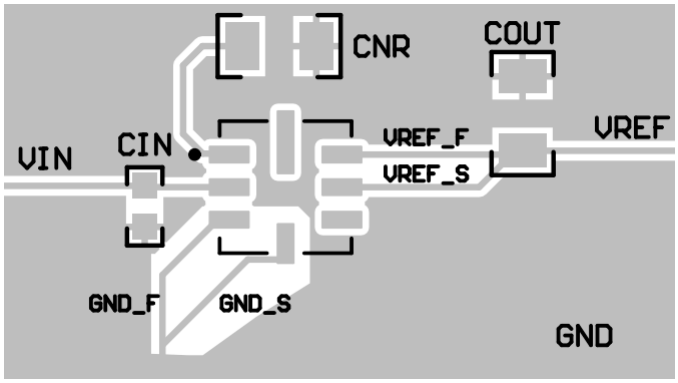


図 9-8. FKH パッケージのレイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『*データ・コンバータ用の電圧リファレンス設計ヒント*』
- テキサス・インスツルメンツ、『*Voltage Reference Selection Basics*』*(英語)*

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (May 2025) to Revision D (June 2026)	Page
• LCCC パッケージの「パッケージ情報」表から製品プレビューを削除	1
• ドキュメントのステータスを「量産データ」から「量産混合」に変更	1
• REF54500CFKHT、REF54410CFKHT、REF54250CFKHT、および REF54300CDR デバイスのバリアント ステータスをプレビューから量産データに変更	3
• 動作温度範囲と仕様温度範囲との関係を明確化するためにを更新	3
• 製品プレビュー デバイスとして REF54250IDR および REF54410IDR を追加	3
• I グレード デバイスの温度ドリフト プレビュー仕様を追加	6
• 3V バリアント、ノイズ低減コンデンサ = 100µF ノイズ仕様を 0.1ppm p-p から 0.11ppm p-p に更新	8
• 4.096V バリアント、ノイズ低減コンデンサ = 10µF ノイズ仕様を 0.2ppm p-p から 0.24ppm p-p に更新。	10
• 4.096V バリアント、ノイズ低減コンデンサ = 100µF ノイズ仕様を 0.09ppm p-p から 0.11ppm p-p に更新。	10
• 4.096V バリアントの熱ヒステリシスの数値を 2.5V バリアントに合わせて更新。	10

Copyright © 2026 Texas Instruments Incorporated

- 3V、4.5V、5V のバリエーションを追加ノイズ低減コンデンサ = 10µF 仕様..... 12
- 4.5V バリアント、ノイズ低減コンデンサ = 100µF の値を 0.08ppm p-p から 0.11ppm p-p に更新..... 12
- 2.5V、4.096V、5V バリアントのセラミック パッケージのプレビュー温度ドリフトのプレビュー値を 0.5ppm/°C から 0.8ppm/°C に更新。.....13
- 5V バリアント、ノイズ低減コンデンサ = 100µF の値を 0.08ppm p-p から 0.11ppm p-p に更新..... 13
- 3V、4.5V、5V バリアントで NR コンデンサは 1uF の広帯域ノイズ仕様を追加.....13
- FKH パッケージの長期安定性グラフに 9000 時間のデータを追加し、REF54xxxFKHT の温度ドリフトの分布を追加。REF54xxxFKHT と REF54xxxCDR を区別するためにプロットの名前を変更。図 6-18 および 図 6-20 15
- 図 7-4 に FKH パッケージについて 9000 時間の長期安定性データを追加..... 19
- FKH パッケージのレイアウト例を追加.....30

Changes from Revision B (June 2024) to Revision C (May 2025) **Page**

- REF54xxxCFKH に関する情報をデータシート全体に追加.....1
- REF54500CDR デバイスのバリアント ステータスもプレビューから量産データに変更 LCCC パッケージのバリアントをプレビュー状態で追加.....3
- REF54500CDR をプレビューからリリースに移動.....13
- 図 7-3 に SOIC パッケージについて 7500 時間の長期安定性データを追加.....19
- 図 7-4 に FKH パッケージについて 2000 時間の長期安定性データを追加..... 19

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
REF54250CDR	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5425C
REF54250CDR.A	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5425C
REF54300CDR	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5430C
REF54410CDR	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5441C
REF54410CDR.A	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5441C
REF54410CFKHT	Active	Production	LCCC (FKH) | 8	250 | SMALL T&R	ROHS Exempt	Call TI	N/A for Pkg Type	-40 to 125	R5441NRF
REF54500CDR	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5450C
REF54500CDR.A	Active	Production	SOIC (D) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	R5450C
REF54500CFKHT	Active	Production	LCCC (FKH) | 8	250 | SMALL T&R	ROHS Exempt	Call TI	N/A for Pkg Type	-40 to 125	R5450NRF

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

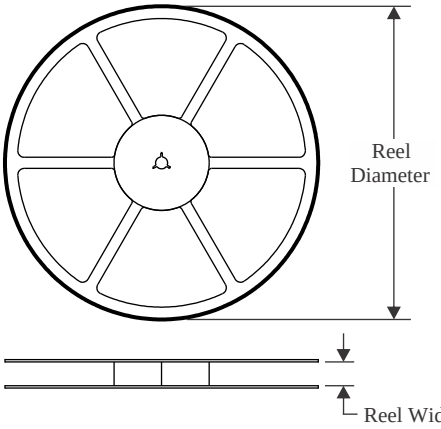
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

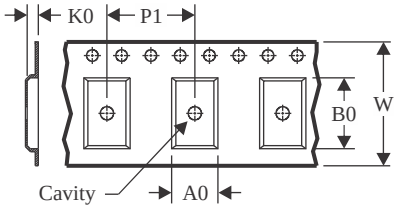
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

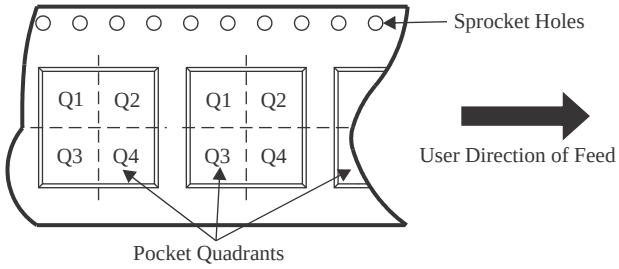


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

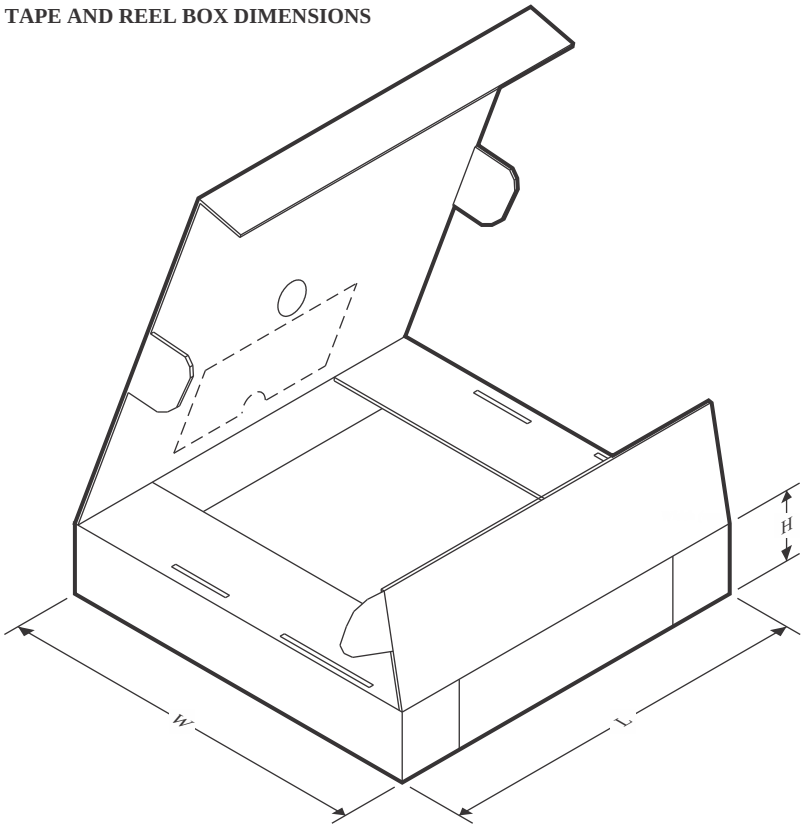
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

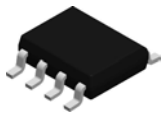
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
REF54250CDR	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
REF54300CDR	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
REF54410CDR	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
REF54410CFKHT	LCCC	FKH	8	250	180.0	12.4	5.35	5.35	1.57	8.0	12.0	Q2
REF54500CDR	SOIC	D	8	3000	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
REF54500CFKHT	LCCC	FKH	8	250	180.0	12.4	5.35	5.35	1.57	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
REF54250CDR	SOIC	D	8	3000	353.0	353.0	32.0
REF54300CDR	SOIC	D	8	3000	353.0	353.0	32.0
REF54410CDR	SOIC	D	8	3000	353.0	353.0	32.0
REF54410CFKHT	LCCC	FKH	8	250	213.0	191.0	35.0
REF54500CDR	SOIC	D	8	3000	353.0	353.0	32.0
REF54500CFKHT	LCCC	FKH	8	250	213.0	191.0	35.0

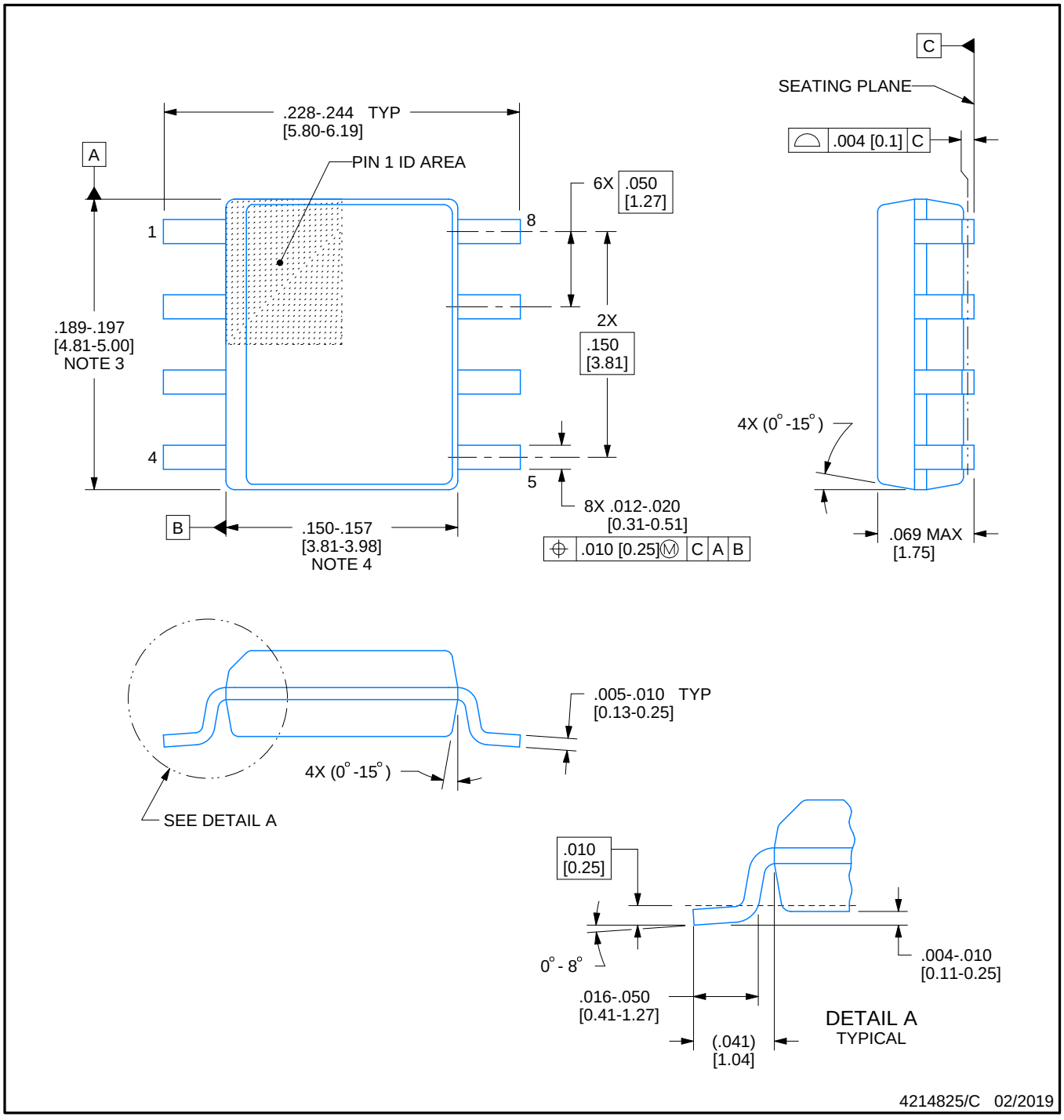


PACKAGE OUTLINE

D0008A

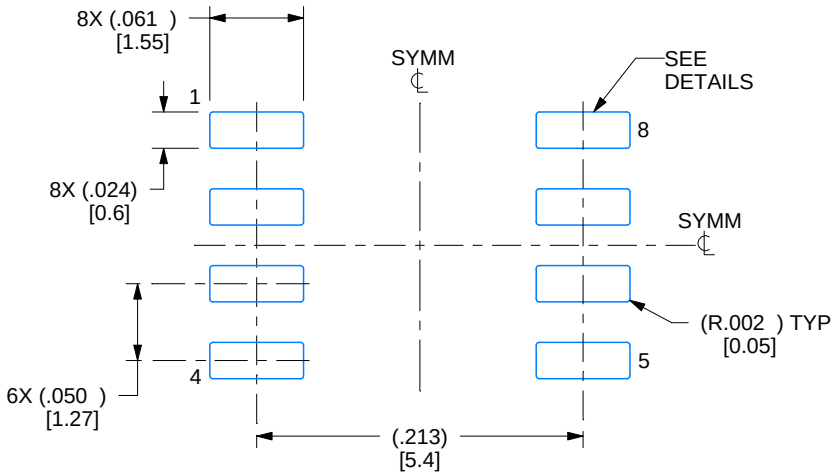
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

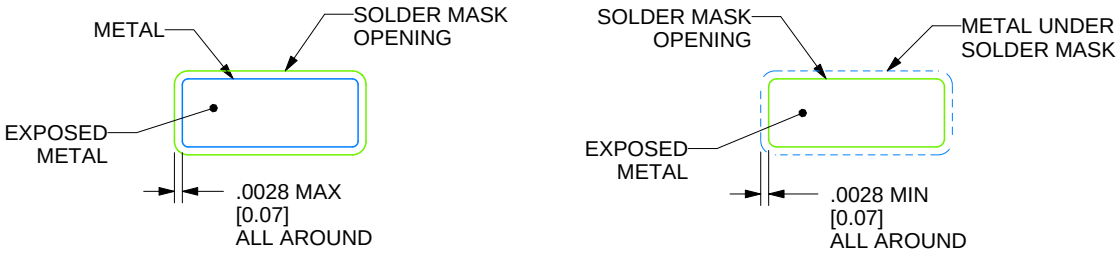


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

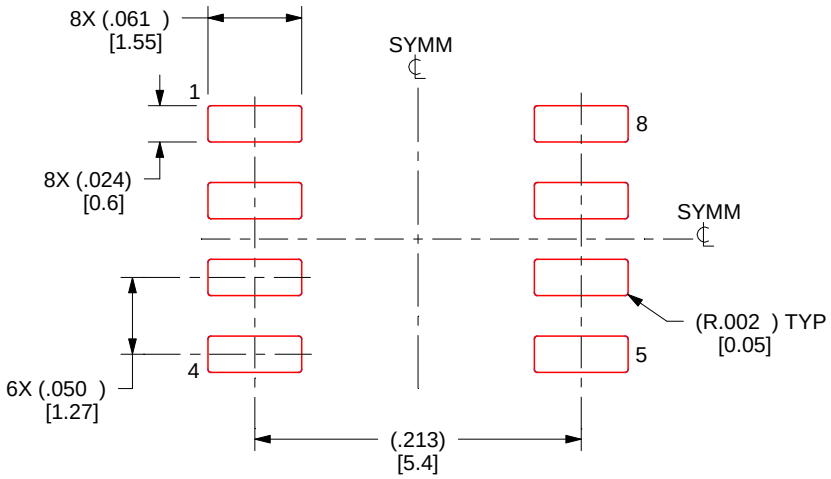
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



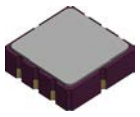
SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

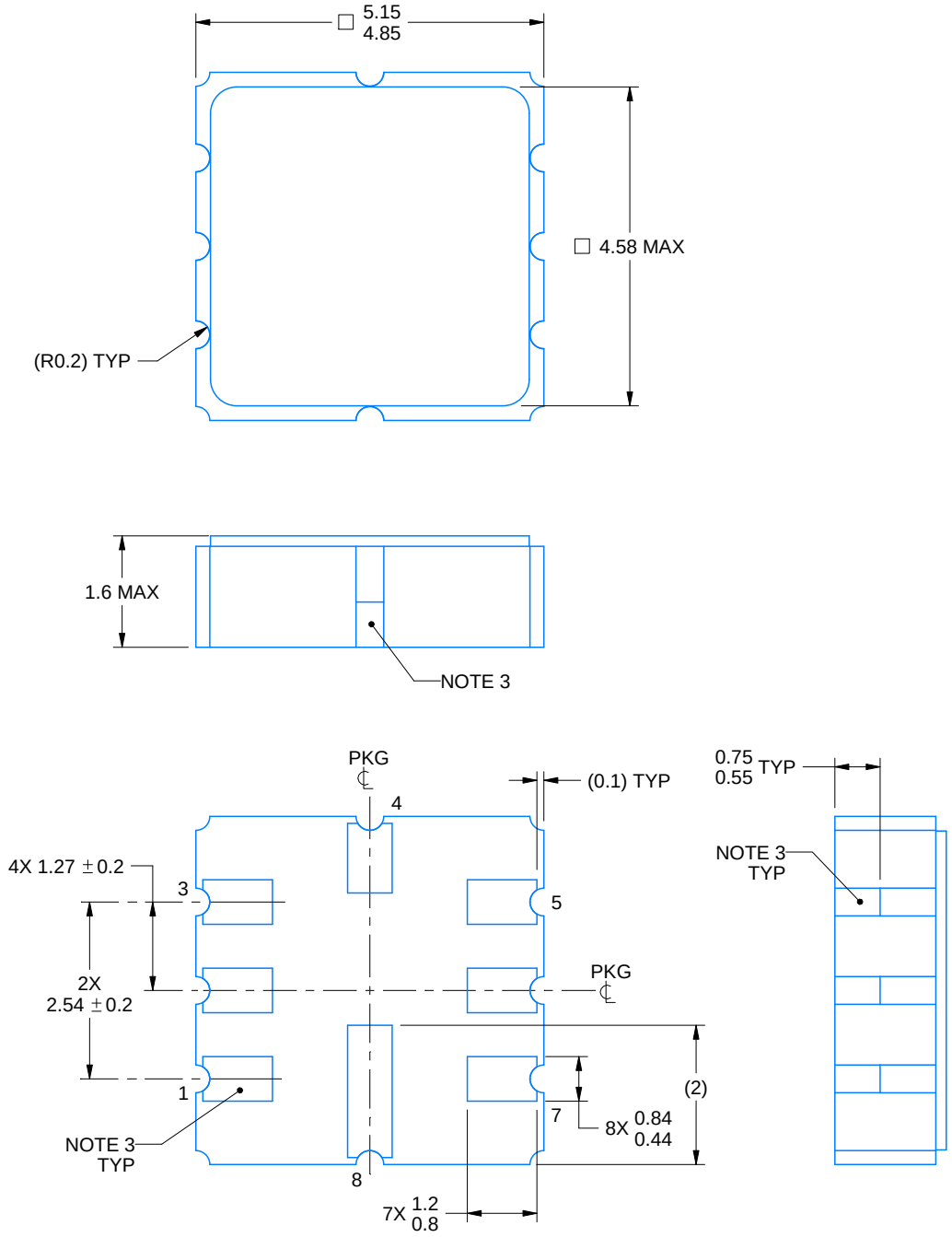
FKH0008A



PACKAGE OUTLINE

LCCC - 1.6 mm max height

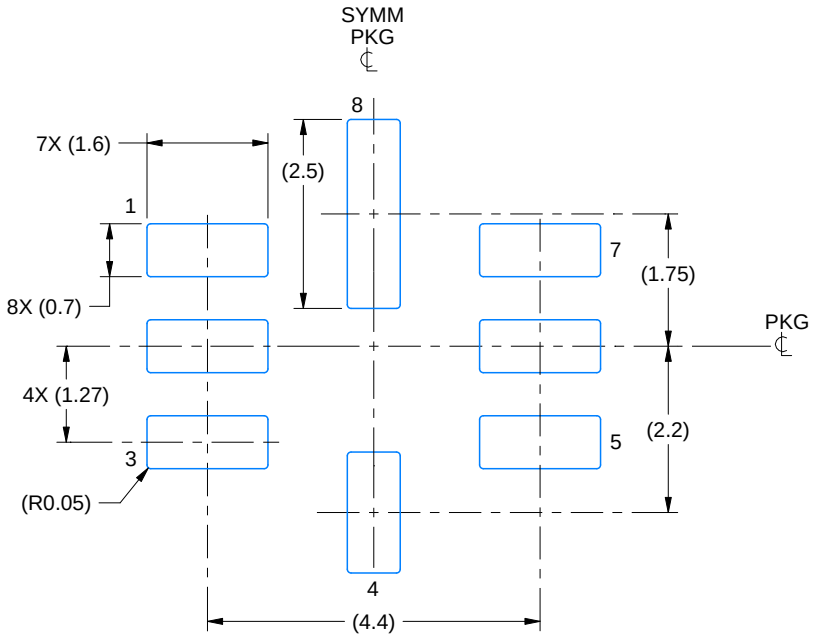
LEADLESS CERAMIC CHIP CARRIER



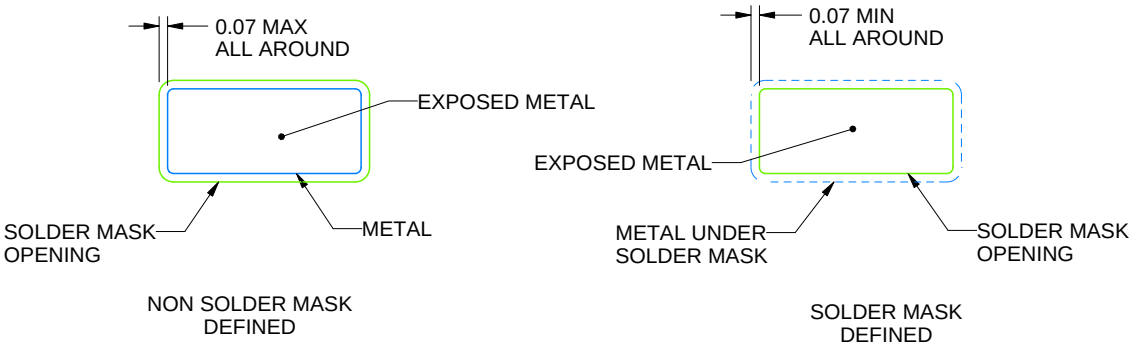
4222330/E 04/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M
2. This drawing is subject to change without notice.
3. Terminals are gold plated.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:10X



SOLDER MASK DETAILS

4222330/E 04/2023

NOTES: (continued)

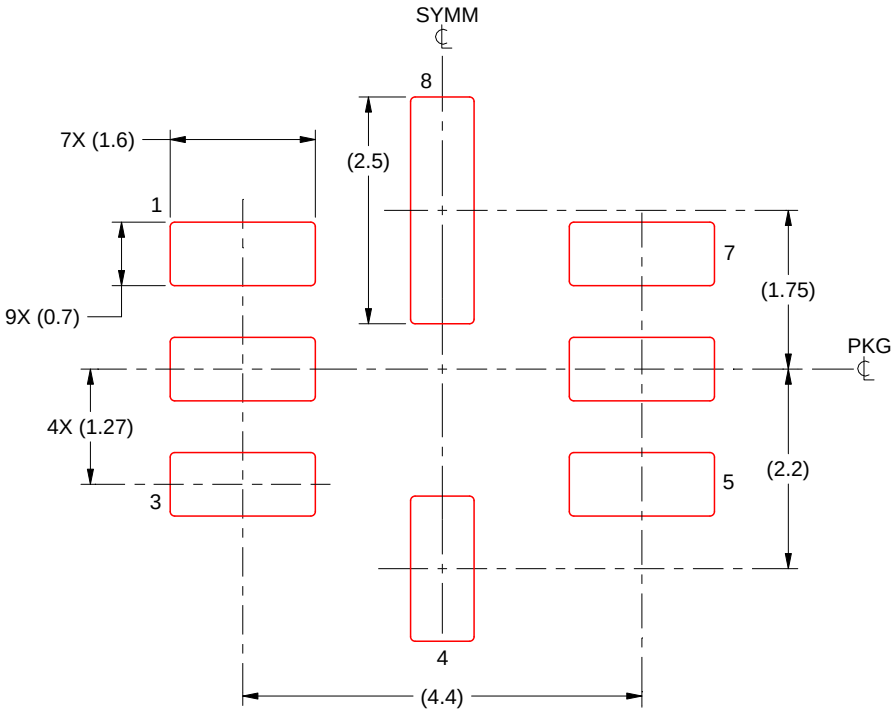
4. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).

EXAMPLE STENCIL DESIGN

FKH0008A

LCCC - 1.6 mm max height

LEADLESS CERAMIC CHIP CARRIER



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:12X

4222330/E 04/2023

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月