SN74AVC4T245-Q1 構成可能な電圧レベル変換および 3 ステート出力搭載、車載用、4 ビット、デュアル電源、バス トランシーバ

1 特長

- 車載アプリケーション認定済み
- 以下の結果で AEC-Q100 認定済み:
  - デバイス温度グレード 1:動作時周囲温度範囲 -40℃～125℃
  - デバイス HBM ESD 分類レベル H3B (JESD 22 A114-A)
  - デバイス CDM ESD 分類レベル C5 (JESD 22 C101)
- 機能安全対応
- V_{CCA} 電圧基準の制御入力 V_{IH}/V_{IL} レベル
- 完全に構成可能なデュアル レール設計により、1.2V～3.6V の電源電圧の全範囲にわたって各ポートが動作可能
- I/O は 4.6V 許容です
- I_{off} により部分的パワーダウン モードでの動作をサポート
- 最大データ レート:
  - 380Mbps (1.8V から 3.3V への変換)
  - 200Mbps (<1.8V から 3.3V への変換)
  - 200Mbps (2.5V または 1.8V への変換)
  - 150Mbps (1.5V への変換)
  - 100Mbps (1.2V への変換)
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能

2 アプリケーション

- テレマティクス
- クラスタ
- ヘッド ユニット
- ナビゲーション システム

3 説明

この 4 ビット非反転バストランシーバは、設定可能な 2 本の独立した電源レールを使用します。A ポートは V_{CCA} に追従するように設計されています。V_{CCA} ピンには、1.2V～3.6V の電源電圧を入力できます。B ポートは、V_{CCB} に追従する設計になっています。V_{CCB} には、1.2V～3.6V の電源電圧を入力できます。
SN74AVC4T245-Q1 は、V_{CCA}/V_{CCB} を 1.4V～3.6V に設定した場合の動作用に最適化されています。最低 1.2V の V_{CCA}/V_{CCB} で動作します。これにより、1.2V、1.5V、1.8V、2.5V、3.3V の任意の電圧ノード間での自在な低電圧双方向変換が可能です。

SN74AVC4T245-Q1 は、2 つのデータ バス間の非同期通信用に設計されています。方向制御 (DIR) 入力および出力イネーブル ($\overline{OE}$) 入力のロジック レベルに応じて、B ポート出力もしくは A ポート出力のいずれかがアクティブになるか、または、両方の出力ポートが高インピーダンス モードになります。本デバイスは、B ポート出力がアクティブになった場合、A バスから B バスへデータを転送し、A ポート出力がアクティブになった場合、B バスから A バスへデータを転送します。A ポートと B ポートの入力回路はどちらも常にアクティブであるため、これらのポートには論理 High または Low レベルを印加して、I_{CC} と I_{CCZ} が過剰に流れないようにする必要があります。

SN74AVC4T245-Q1 は、制御ピン (1DIR、2DIR、1$\overline{OE}$、2 $\overline{OE}$) が V_{CCA} から電源を供給されるように設計されています。

このデバイスは、I_{off} を使用する部分的パワーダウン アプリケーション用の動作が完全に規定されています。I_{off} 回路が出力をディセーブルにするため、電源切断時にデバイスに電流が逆流して損傷に至ることを回避できます。

この V_{CC} 絶縁機能の設計により、いずれかの V_{CC} 入力が GND の場合、両方のポートが高インピーダンス状態になります。

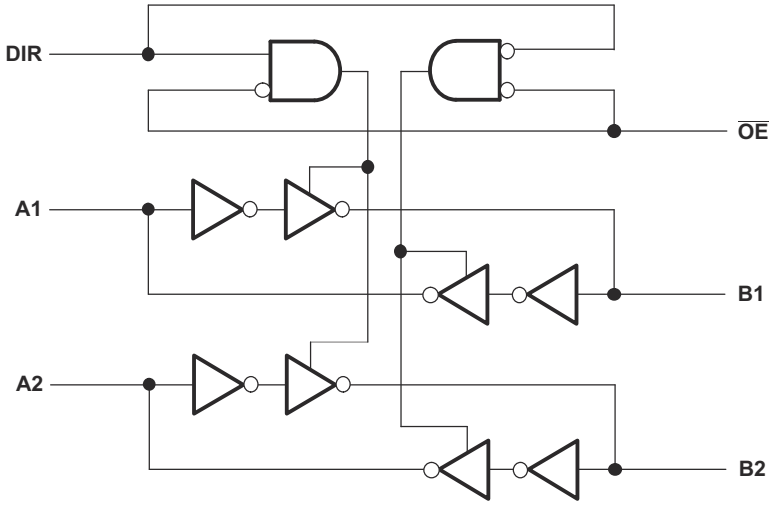
電源投入または電源オフの間にデバイスを高インピーダンス状態にするには、$\overline{OE}$ をプルアップ抵抗を介して V_{CC} に接続します。この抵抗の最小値は、ドライバの電流シンク能力によって決まります。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
SN74AVC4T245-Q1	RGY (VQFN、16)	4mm × 3.5mm
	PW (TSSOP、16)	5mm × 6.4mm
	BQB (WQFN、16)	3.5mm × 2.5mm
	DYY (SOT、16)	4.2mm × 2mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



SN74AVC4T245-Q1 の 1/2 の論理図 (正論理)

Copyright © 2026 Texas Instruments Incorporated

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 ピン構成および機能 ... 4
5 仕様 ... 6
5.1 絶対最大定格 ... 6
5.2 ESD 定格 ... 6
5.3 推奨動作条件 ... 6
5.4 熱に関する情報 ... 7
5.5 電気的特性 ... 8
5.6 スイッチング特性：V_{CCA} = 1.2V ... 9
5.7 スイッチング特性、V_{CCA} = 1.5V ± 0.1V ... 10
5.8 スイッチング特性：V_{CCA} = 1.8V ± 0.15V ... 11
5.9 スイッチング特性：V_{CCA} = 2.5 V ± 0.2 V ... 12
5.10 スイッチング特性：V_{CCA} = 3.3V ± 0.3V ... 12
5.11 動作特性 ... 14
5.12 代表的特性 ... 15
6 パラメータ測定情報 ... 17
7 詳細説明 ... 18
7.1 概要 ... 18
7.2 機能ブロック図 ... 18
7.3 機能説明 ... 19
7.4 デバイスの機能モード ... 19
8 アプリケーションと実装 ... 20
8.1 使用上の注意 ... 20
8.2 代表的なアプリケーション ... 20
8.3 電源に関する推奨事項 ... 21
8.4 レイアウト ... 22
9 デバイスおよびドキュメントのサポート ... 23
9.1 ドキュメントのサポート ... 23
9.2 ドキュメントの更新通知を受け取る方法 ... 23
9.3 サポート・リソース ... 23
9.4 商標 ... 23
9.5 静電気放電に関する注意事項 ... 23
9.6 用語集 ... 23
10 改訂履歴 ... 23
11 メカニカル、パッケージ、および注文情報 ... 24

Copyright © 2026 Texas Instruments Incorporated

4 ピン構成および機能

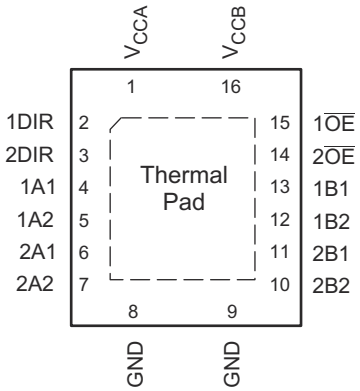


図 4-1. RGY パッケージ 16 ピン VQFN、露出サーマルパッド付き (上面図)

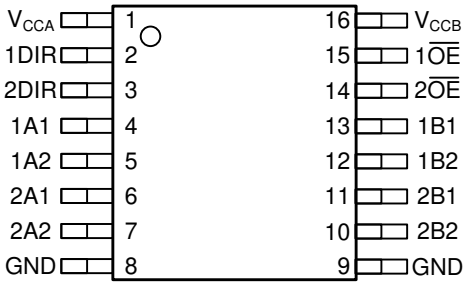


図 4-2. PW パッケージ、 16 ピン TSSOP (上面図)

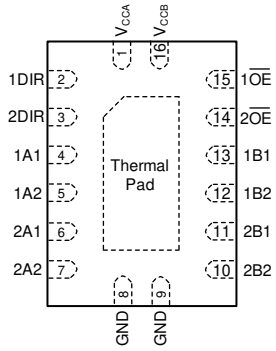


図 4-3. BQB/WBQB パッケージ、 16 ピン WQFN (透過上面図)

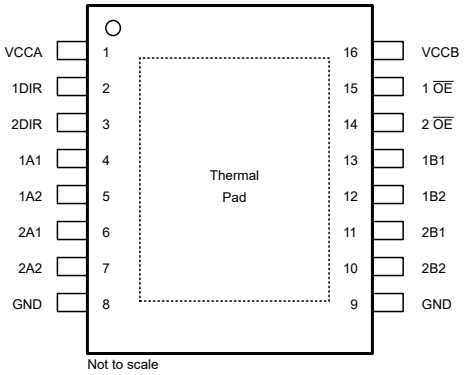


図 4-4. DYY パッケージ、 16 ピン SOT (上面図)

Copyright © 2026 Texas Instruments Incorporated

表 4-1. ピンの機能

ピン		タイプ(1)	説明
名称	番号		
1A1	4	I/O	入力 / 出力 1A1。V_{CCA} を基準とする。
1A2	5	I/O	入力 / 出力 1A2。V_{CCA} を基準とする。
1B1	13	I/O	入力 / 出力 1B1。V_{CCB} を基準とする。
1B2	12	I/O	入力 / 出力 1B2。V_{CCB} を基準とする。
1DIR	2	I	1 ポート用方向制御入力
1 $\overline{OE}$	15	I	3 ステート出力モード イネーブル。$\overline{OE}$ を High にすると、「1」出力が 3-state モードになります。V_{CCA} を基準とする。
2A1	6	I/O	入力 / 出力 2A1。V_{CCA} を基準とする。
2A2	7	I/O	入力 / 出力 2A2。V_{CCA} を基準とする。
2B1	11	I/O	入力 / 出力 2B1。V_{CCB} を基準とする。
2B2	10	I/O	入力 / 出力 2B2。V_{CCB} を基準とする。
2DIR	3	I	2 ポート用方向制御入力
2 $\overline{OE}$	14	I	3 ステート出力モード イネーブル。$\overline{OE}$ を High にすると、「2」出力が 3-state モードになります。V_{CCA} を基準とする。
GND	8、9	—	グランド
V_{CCA}	1	I	A ポートの電源電圧。1.2V ≤ V_{CCA} ≤ 3.6V
V_{CCB}	16	I	B ポートの電源電圧。1.2 V ≦ V_{CCB} ≦ 3.6 V
サーマル パッド		—	露出サーマル パッドは、2 次側 GND として接続するか、電気的に開放しておく必要があります。

(1) I = 入力、O = 出力

5 仕様

5.1 絶対最大定格

動作時周囲温度範囲内 (特に記述のない限り) (1)

			最小値	最大値	単位
V_{CCA} V_{CCB}	電源電圧		-0.5	4.6	V
V_I	入力電圧(2)	I/O ポート (A ポート)	-0.5	4.6	V
		I/O ポート (B ポート)	-0.5	4.6	
		制御入力	-0.5	4.6	
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧(2)	A ポート	-0.5	4.6	V
		B ポート	-0.5	4.6	
V_O	high または low 状態の任意の出力に印加される電圧(2) (3)	A ポート	-0.5	V_{CCA} + 0.5	V
		B ポート	-0.5	V_{CCB} + 0.5	
I_{IK}	入力クランプ電流	V_I < 0		-50	mA
I_{OK}	出力クランプ電流	V_O < 0		-50	mA
I_O	連続出力電流			±50	mA
	V_{CCA}、V_{CCB}、または GND を流れる連続電流			±100	mA
T_{stg}	保存温度		-65	150	°C

(1) 「絶対最大定格」で示す値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、「推奨動作条件」に示されている値を越える状態で本デバイスが正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
(2) 入力電流と出力電流の定格を順守しても、入力電圧と出力の負電圧の定格を超えることがあります。
(3) 出力電流の定格を順守しても、出力の正電圧の定格を最大 4.6V 超過することがあります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン (1)	±8000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン (2)	±1000	
		マシン モデル (C101)	±150	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

			V_{CCI}	V_{CCO}	最小値	最大値	単位
V_{CCA}	電源電圧				1.2	3.6	V
V_{CCB}	電源電圧				1.2	3.6	V
V_{IH}	High レベル入力電圧	データ入力 (1)	1.2V ～ 1.95V		V_{CCI} × 0.65		V
			1.95V ～ 2.7V		1.6		
			2.7V ～ 3.6V		2		
V_{IL}	Low レベル入力電圧	データ入力 (1)	1.2V ～ 1.95V			V_{CCI} × 0.35	V
			1.95V ～ 2.7V			0.7	
			2.7V ～ 3.6V			0.8	

Copyright © 2026 Texas Instruments Incorporated

5.3 推奨動作条件 (続き)

			V_{CCI}	V_{CCO}	最小値	最大値	単位
V_{IH}	High レベル入力電圧	DIR (V_{CCA} を基準とする)(2)	1.2V ～ 1.95V		V_{CCA} × 0.65		V
			1.95V ～ 2.7V		1.6		
			2.7V ～ 3.6V		2		
V_{IL}	Low レベル入力電圧	DIR (V_{CCA} を基準とする)(2)	1.2V ～ 1.95V			V_{CCA} × 0.35	V
			1.95V ～ 2.7V			0.7	
			2.7V ～ 3.6V			0.8	
V_I	入力電圧				0	3.6	V
V_O	出力電圧	アクティブ状態			0	V_{CCO}	V
		3 ステート			0	3.6	
I_{OH}	High レベル出力電流			1.2V		-3	mA
				1.4V ～ 1.6V		-6	
				1.65V ～ 1.95V		-8	
				2.3V ～ 2.7V		-9	
				3V ～ 3.6V		-12	
I_{OL}	Low レベル出力電流			1.1V ～ 1.2V		3	mA
				1.4V ～ 1.6V		6	
				1.65V ～ 1.95V		8	
				2.3V ～ 2.7V		9	
				3V ～ 3.6V		12	
$\Delta t/\Delta v$	入力遷移の立ち上がりまたは立ち下がりレート					5	ns/V
T_A	動作時周囲温度				-40	125	°C

(1) データシートに規定されていない V_{CCI} 値の場合、V_{IH} min = V_{CCI} × 0.7V、V_{IL} max = V_{CCI} × 0.3V となります
(2) データシートに規定されていない V_{CCI} 値の場合、V_{IH} min = V_{CCA} × 0.7V、V_{IL} max = V_{CCA} × 0.3V となります

5.4 熱に関する情報

熱評価基準(1)		SN74AVC4T245-Q1				単位
		RGY (VQFN)	PW (TSSOP)	BQB (WQFN)	DYY (SOT)	
		16 ピン	16 ピン	16 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	68.8	101.8	80.8	163.4	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	70.6	37.2	77.9	90.0	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	45	60.6	50.7	93.1	°C/W
ψ_{JT}	接合部から上面への特性パラメータ	11.9	1.6	7.4	10.9	°C/W
ψ_{JB}	接合部から基板への特性パラメータ	44.7	60.0	50.6	92.1	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	28.2	該当なし	28.4	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション ノートを参照してください。spra953

5.5 電気的特性

推奨動作環境温度範囲内 (特に記載がない限り)

パラメータ		テスト条件		V_{CCA}	V_{CCB}	T_A	最小値	標準値	最大値	単位
V_{OH}		I_{OH} = –100µA	V_I = V_{IH}	1.2V ～ 3.6V	1.2V ～ 3.6V	T_A = –40°C ～ 125°C	V_{CCO} - 0.2			V
		I_{OH} = -3mA		1.2V	1.2V	T_A = 25℃		0.95		
		I_{OH} = -6mA		1.4V	1.4V	T_A = –40°C ～ 125°C	1.05			
		I_{OH} = -8mA		1.65V	1.65V	T_A = –40°C ～ 125°C	1.2			
		I_{OH} = -9mA		2.3V	2.3V	T_A = –40°C ～ 125°C	1.75			
		I_{OH} = -12mA		3V	3V	T_A = –40°C ～ 125°C	2.3			
V_{OL}		I_{OL} = 100µA	V_I = V_{IL}	1.2 V～ 3.6 V	1.2 V～ 3.6 V	T_A = –40°C ～ 125°C			0.2	V
		I_{OL} = 3mA		1.2V	1.2V	T_A = 25℃		0.25		
		I_{OL} = 6mA		1.4V	1.4V	T_A = –40°C ～ 125°C			0.35	
		I_{OL} = 8mA		1.65V	1.65V	T_A = –40°C ～ 125°C			0.45	
		I_{OL} = 9mA		2.3V	2.3V	T_A = –40°C ～ 125°C			0.55	
		I_{OL} = 12mA		3V	3V	T_A = –40°C ～ 125°C			0.7	
I_I (1)	制御入力	V_I = V_{CCA} または GND		1.2V ～ 3.6V	1.2 V～ 3.6 V	T_A = 25℃		±0.025	±0.25	µA
						T_A = –40°C ～ 125°C			±1.5	
I_{off}	A または B ポート	V_I または V_O = 0～3.6V		0V	0 V～ 3.6 V	T_A = 25℃		±0.1	±1	µA
						T_A = –40°C ～ 125°C			±5	
				0 V～ 3.6 V	0V	T_A = 25℃		±0.1	±1	
						T_A = –40°C ～ 125°C			±5	
I_{OZ}	A または B ポート	V_O = V_{CCO} または GND、V_I = V_{CCI} または GND、$\overline{OE}$ = V_{IH}		3.6V	3.6V	T_A = 25℃		±0.5	±2.5	µA
						T_A = –40°C ～ 125°C			±5	
I_{CCA} (1)		V_I = V_{CCI} または GND、I_O = 0		1.2 V～ 3.6 V	1.2V ～ 3.6V	T_A = –40°C ～ 125°C			8	µA
				0V	0 V～ 3.6 V	T_A = 25℃			-2	
						T_A = –40°C ～ 125°C			-11	
				0 V～ 3.6 V	0V	T_A = –40°C ～ 125°C			8	
I_{CCB} (1)		V_I = V_{CCI} または GND、I_O = 0		1.2V ～ 3.6V	1.2 V～ 3.6 V	T_A = –40°C ～ 125°C			8	µA
				0V	0 V～ 3.6 V	T_A = –40°C ～ 125°C			8	
				0V ～ 3.6V	0V	T_A = 25℃			-2	
						T_A = –40°C ～ 125°C			-11	

Copyright © 2026 Texas Instruments Incorporated

5.5 電気的特性 (続き)

推奨動作環境温度範囲内 (特に記載がない限り)

パラメータ		テスト条件	V_{CCA}	V_{CCB}	T_A	最小値	標準値	最大値	単位
$I_{CCA} + I_{CCB}$		V_I = V_{CCI} または GND、I_O = 0	1.2V ～ 3.6V	1.2 V～ 3.6 V	T_A = –40°C ～ 125°C			16	µA
C_i	制御入力	V_I = 3.3V または GND	3.3V	3.3V	T_A = 25°C		3.5	4.5	pF
					T_A = –40°C ～ 125°C			7	
C_{io}	A または B ポート	V_O = 3.3V または GND	3.3V	3.3V	T_A = 25°C		6		pF
					T_A = –40°C ～ 125°C				

(1) デバイスが適切に動作するように、デバイスの未使用のデータ入力はすべて、V_{CC} または GND に固定する必要があります。TI のアプリケーション レポート『低速またはフローティング CMOS 入力の影響』、SCBA004。

5.6 スイッチング特性：V_{CCA} = 1.2V

推奨動作周囲温度範囲内、V_{CCA} = 1.2V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	標準値	単位
t_{PHL}、t_{PLH}	A	B	V_{CCB} = 1.2 V	3.4	ns
			V_{CCB} = 1.5 V ± 0.1 V	2.9	
			V_{CCB} = 1.8V ± 0.15V	2.7	
			V_{CCB} = 2.5 V ± 0.2 V	2.6	
			V_{CCB} = 3.3 V ± 0.3 V	2.8	
t_{PHL}、t_{PLH}	B	A	V_{CCB} = 1.2 V	3.6	ns
			V_{CCB} = 1.5 V ± 0.1 V	3.1	
			V_{CCB} = 1.8V ± 0.15V	2.8	
			V_{CCB} = 2.5 V ± 0.2 V	2.6	
			V_{CCB} = 3.3 V ± 0.3 V	2.6	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	A	V_{CCB} = 1.2 V	5.6	ns
			V_{CCB} = 1.5 V ± 0.1 V	4.7	
			V_{CCB} = 1.8V ± 0.15V	4.3	
			V_{CCB} = 2.5 V ± 0.2 V	3.9	
			V_{CCB} = 3.3 V ± 0.3 V	3.7	
t_{PZH}	$\overline{OE}$	B	V_{CCB} = 1.2 V	5	ns
			V_{CCB} = 1.5 V ± 0.1 V	4.3	
			V_{CCB} = 1.8V ± 0.15V	3.9	
			V_{CCB} = 2.5 V ± 0.2 V	3.6	
			V_{CCB} = 3.3 V ± 0.3 V	36.6	
t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V	5	
			V_{CCB} = 1.5 V ± 0.1 V	4.3	
			V_{CCB} = 1.8V ± 0.15V	3.9	
			V_{CCB} = 2.5 V ± 0.2 V	3.6	
			V_{CCB} = 3.3 V ± 0.3 V	3.6	

Copyright © 2026 Texas Instruments Incorporated

5.6 スイッチング特性：V_{CCA} = 1.2V (続き)

推奨動作周囲温度範囲内、V_{CCA} = 1.2V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	標準値	単位
t_{PHZ}、t_{PLZ}	$\overline{OE}$	A	V_{CCB} = 1.2 V	6.2	ns
			V_{CCB} = 1.5 V ± 0.1 V	5.2	
			V_{CCB} = 1.8V ± 0.15V	5.2	
			V_{CCB} = 2.5 V ± 0.2 V	4.3	
			V_{CCB} = 3.3 V ± 0.3 V	4.8	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	B	V_{CCB} = 1.2 V	5.9	ns
			V_{CCB} = 1.5 V ± 0.1 V	5.1	
			V_{CCB} = 1.8V ± 0.15V	5	
			V_{CCB} = 2.5 V ± 0.2 V	4.7	
			V_{CCB} = 3.3 V ± 0.3 V	5.5	

5.7 スイッチング特性、V_{CCA} = 1.5V ± 0.1V

推奨動作周囲温度範囲内、V_{CCA} = 1.5V ± 0.1V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PLH}、t_{PHL}	A	B	V_{CCB} = 1.2 V		3.2		ns
			V_{CCB} = 1.5 V ± 0.1 V			11.3	
			V_{CCB} = 1.8V ± 0.15V			10.2	
			V_{CCB} = 2.5 V ± 0.2 V			9.2	
			V_{CCB} = 3.3 V ± 0.3 V			9.2	
t_{PLH}、t_{PHL}	B	A	V_{CCB} = 1.2 V		3.3		ns
			V_{CCB} = 1.5 V ± 0.1 V			11.3	
			V_{CCB} = 1.8V ± 0.15V			11	
			V_{CCB} = 2.5 V ± 0.2 V			10.7	
			V_{CCB} = 3.3 V ± 0.3 V			10.6	
t_{PZH}、t_{PZL}	$\overline{OE}$	A	V_{CCB} = 1.2 V		4.9		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.6	
			V_{CCB} = 1.8V ± 0.15V			14.5	
			V_{CCB} = 2.5 V ± 0.2 V			14.4	
			V_{CCB} = 3.3 V ± 0.3 V			14.4	
t_{PZH}、t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V		4.5		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.6	
			V_{CCB} = 1.8V ± 0.15V			12.7	
			V_{CCB} = 2.5 V ± 0.2 V			10.8	
			V_{CCB} = 3.3 V ± 0.3 V			10.6	
t_{PZH}、t_{PZL}	$\overline{OE}$	A	V_{CCB} = 1.2 V		5.6		ns
			V_{CCB} = 1.5 V ± 0.1 V			15.2	
			V_{CCB} = 1.8V ± 0.15V			15.2	
			V_{CCB} = 2.5 V ± 0.2 V			15.2	
			V_{CCB} = 3.3 V ± 0.3 V			15.2	

Copyright © 2026 Texas Instruments Incorporated

5.7 スイッチング特性、V_{CCA} = 1.5V ± 0.1V (続き)

推奨動作周囲温度範囲内、V_{CCA} = 1.5V ± 0.1V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PZH}、t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V		5.2		ns
			V_{CCB} = 1.5 V ± 0.1 V			15.3	
			V_{CCB} = 1.8V ± 0.15V			14.1	
			V_{CCB} = 2.5 V ± 0.2 V			12.4	
			V_{CCB} = 3.3 V ± 0.3 V			12.6	

5.8 スイッチング特性：V_{CCA} = 1.8V ± 0.15V

推奨動作周囲温度範囲内、V_{CCA} = 1.8V ± 0.15V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PLH}、t_{PHL}	A	B	V_{CCB} = 1.2 V		2.9		ns
			V_{CCB} = 1.5 V ± 0.1 V			11	
			V_{CCB} = 1.8V ± 0.15V			9.9	
			V_{CCB} = 2.5 V ± 0.2 V			8.9	
			V_{CCB} = 3.3 V ± 0.3 V			8.9	
t_{PLH}、t_{PHL}	B	A	V_{CCB} = 1.2 V		3		ns
			V_{CCB} = 1.5 V ± 0.1 V			10.3	
			V_{CCB} = 1.8V ± 0.15V			9.9	
			V_{CCB} = 2.5 V ± 0.2 V			9.6	
			V_{CCB} = 3.3 V ± 0.3 V			9.5	
t_{PZH}、t_{PZL}	$\overline{OE}$	A	V_{CCB} = 1.2 V		4.4		ns
			V_{CCB} = 1.5 V ± 0.1 V			12.4	
			V_{CCB} = 1.8V ± 0.15V			12.3	
			V_{CCB} = 2.5 V ± 0.2 V			12.3	
			V_{CCB} = 3.3 V ± 0.3 V			12.2	
t_{PZH}、t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V		4.1		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.2	
			V_{CCB} = 1.8V ± 0.15V			12.4	
			V_{CCB} = 2.5 V ± 0.2 V			10.3	
			V_{CCB} = 3.3 V ± 0.3 V			9.6	
t_{PZH}、t_{PZL}	$\overline{OE}$	A	V_{CCB} = 1.2 V		5.4		ns
			V_{CCB} = 1.5 V ± 0.1 V			13.6	
			V_{CCB} = 1.8V ± 0.15V			13.7	
			V_{CCB} = 2.5 V ± 0.2 V			13.7	
			V_{CCB} = 3.3 V ± 0.3 V			13.7	
t_{PZH}、t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V		5		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.9	
			V_{CCB} = 1.8V ± 0.15V			13.7	
			V_{CCB} = 2.5 V ± 0.2 V			11.9	
			V_{CCB} = 3.3 V ± 0.3 V			11.9	

Copyright © 2026 Texas Instruments Incorporated

5.9 スイッチング特性：V_{CCA} = 2.5 V ± 0.2 V

推奨動作周囲温度範囲内、V_{CCA} = 2.5V ± 0.2V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PLH}、t_{PHL}	A	B	V_{CCB} = 1.2 V		2.8		ns
			V_{CCB} = 1.5 V ± 0.1 V			10.7	
			V_{CCB} = 1.8V ± 0.15V			9.6	
			V_{CCB} = 2.5 V ± 0.2 V			8.5	
			V_{CCB} = 3.3 V ± 0.3 V			8.6	
t_{PLH}、t_{PHL}	B	A	V_{CCB} = 1.2 V		2.7		ns
			V_{CCB} = 1.5 V ± 0.1 V			9.2	
			V_{CCB} = 1.8V ± 0.15V			8.9	
			V_{CCB} = 2.5 V ± 0.2 V			8.4	
			V_{CCB} = 3.3 V ± 0.3 V			8.3	
t_{PZH}、t_{PZL}	$\overline{OE}$	A	V_{CCB} = 1.2 V		4		ns
			V_{CCB} = 1.5 V ± 0.1 V			11.5	
			V_{CCB} = 1.8V ± 0.15V			10.2	
			V_{CCB} = 2.5 V ± 0.2 V			9.8	
			V_{CCB} = 3.3 V ± 0.3 V			9.8	
t_{PZH}、t_{PZL}	$\overline{OE}$	B	V_{CCB} = 1.2 V		3.8		ns
			V_{CCB} = 1.5 V ± 0.1 V			13.8	
			V_{CCB} = 1.8V ± 0.15V			12	
			V_{CCB} = 2.5 V ± 0.2 V			9.8	
			V_{CCB} = 3.3 V ± 0.3 V			9	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	A	V_{CCB} = 1.2 V		4.7		ns
			V_{CCB} = 1.5 V ± 0.1 V			13.4	
			V_{CCB} = 1.8V ± 0.15V			13.4	
			V_{CCB} = 2.5 V ± 0.2 V			11.2	
			V_{CCB} = 3.3 V ± 0.3 V			11.5	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	B	V_{CCB} = 1.2 V		4.5		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.4	
			V_{CCB} = 1.8V ± 0.15V			13.2	
			V_{CCB} = 2.5 V ± 0.2 V			11.2	
			V_{CCB} = 3.3 V ± 0.3 V			10.2	

5.10 スイッチング特性：V_{CCA} = 3.3V ± 0.3V

推奨動作周囲温度範囲内、V_{CCA} = 3.3V ± 0.3V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PLH}、t_{PHL}	A	B	V_{CCB} = 1.2 V		2.9		ns
			V_{CCB} = 1.5 V ± 0.1 V			10.6	
			V_{CCB} = 1.8V ± 0.15V			9.5	
			V_{CCB} = 2.5 V ± 0.2 V			8.3	
			V_{CCB} = 3.3 V ± 0.3 V			7.9	

Copyright © 2026 Texas Instruments Incorporated

5.10 スイッチング特性：V_{CCA} = 3.3V ± 0.3V (続き)

推奨動作周囲温度範囲内、V_{CCA} = 3.3V ± 0.3V (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	V_{CCB}	最小値	標準値	最大値	単位
t_{PLH}、t_{PHL}	B	A	V_{CCB} = 1.2 V		2.6		ns
			V_{CCB} = 1.5 V ± 0.1 V			9.2	
			V_{CCB} = 1.8V ± 0.15V			8.4	
			V_{CCB} = 2.5 V ± 0.2 V			8	
			V_{CCB} = 3.3 V ± 0.3 V			7.8	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	A	V_{CCB} = 1.2 V		3.8		ns
			V_{CCB} = 1.5 V ± 0.1 V			13.7	
			V_{CCB} = 1.8V ± 0.15V			10.2	
			V_{CCB} = 2.5 V ± 0.2 V			8.8	
			V_{CCB} = 3.3 V ± 0.3 V			8.8	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	B	V_{CCB} = 1.2 V		3.7		ns
			V_{CCB} = 1.5 V ± 0.1 V			13.7	
			V_{CCB} = 1.8V ± 0.15V			11.8	
			V_{CCB} = 2.5 V ± 0.2 V			9.7	
			V_{CCB} = 3.3 V ± 0.3 V			8.8	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	A	V_{CCB} = 1.2 V		4.8		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.3	
			V_{CCB} = 1.8V ± 0.15V			13.3	
			V_{CCB} = 2.5 V ± 0.2 V			10.6	
			V_{CCB} = 3.3 V ± 0.3 V			11.6	
t_{PHZ}、t_{PLZ}	$\overline{OE}$	B	V_{CCB} = 1.2 V		5.3		ns
			V_{CCB} = 1.5 V ± 0.1 V			14.3	
			V_{CCB} = 1.8V ± 0.15V			13.1	
			V_{CCB} = 2.5 V ± 0.2 V			11.4	
			V_{CCB} = 3.3 V ± 0.3 V			11.2	

Copyright © 2026 Texas Instruments Incorporated

5.11 動作特性

T_A = 25℃

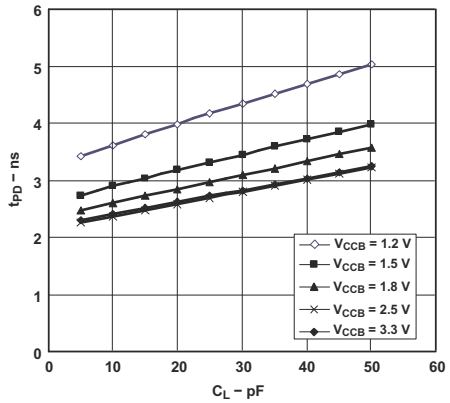
パラメータ			テスト条件	V_{CCA}	標準値	単位
C_{pdA} (1)	A から B	出力 (有効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	pF
				V_{CCA} = V_{CCB} = 1.5 V	1	
				V_{CCA} = V_{CCB} = 1.8 V	1	
				V_{CCA} = V_{CCB} = 2.5V	1.5	
				V_{CCA} = V_{CCB} = 3.3 V	2	
		出力 (無効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	
				V_{CCA} = V_{CCB} = 1.5 V		
				V_{CCA} = V_{CCB} = 1.8 V		
				V_{CCA} = V_{CCB} = 2.5V		
				V_{CCA} = V_{CCB} = 3.3 V		
	B から A	出力 (有効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	12	
				V_{CCA} = V_{CCB} = 1.5 V	12.5	
				V_{CCA} = V_{CCB} = 1.8 V	13	
				V_{CCA} = V_{CCB} = 2.5V	14	
				V_{CCA} = V_{CCB} = 3.3 V	15	
		出力 (無効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	
				V_{CCA} = V_{CCB} = 1.5 V		
				V_{CCA} = V_{CCB} = 1.8 V		
				V_{CCA} = V_{CCB} = 2.5V		
				V_{CCA} = V_{CCB} = 3.3 V		
C_{pdB} (1)	A から B	出力 (有効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	12	pF
				V_{CCA} = V_{CCB} = 1.5 V	12.5	
				V_{CCA} = V_{CCB} = 1.8 V	13	
				V_{CCA} = V_{CCB} = 2.5V	14	
				V_{CCA} = V_{CCB} = 3.3 V	15	
		出力 (無効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	
				V_{CCA} = V_{CCB} = 1.5 V		
				V_{CCA} = V_{CCB} = 1.8 V		
				V_{CCA} = V_{CCB} = 2.5V		
				V_{CCA} = V_{CCB} = 3.3 V		
	B から A	出力 (有効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	
				V_{CCA} = V_{CCB} = 1.5 V	1	
				V_{CCA} = V_{CCB} = 1.8 V	1	
				V_{CCA} = V_{CCB} = 2.5V	1	
				V_{CCA} = V_{CCB} = 3.3 V	2	
		出力 (無効化時)	C_L = 0、f = 10MHz、t_r = t_f = 1ns	V_{CCA} = V_{CCB} = 1.2 V	1	
				V_{CCA} = V_{CCB} = 1.5 V		
				V_{CCA} = V_{CCB} = 1.8 V		
				V_{CCA} = V_{CCB} = 2.5V		
				V_{CCA} = V_{CCB} = 3.3 V		

(1) トランシーバあたりの電力散逸容量

Copyright © 2026 Texas Instruments Incorporated

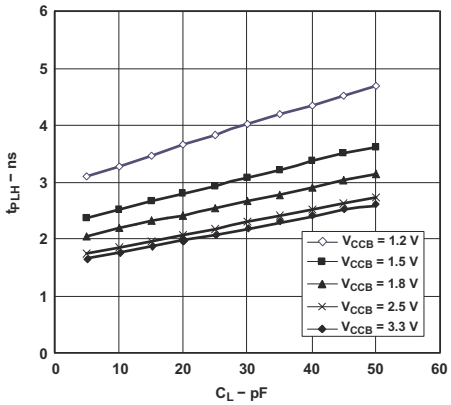
5.12 代表的特性

T_A = 25℃



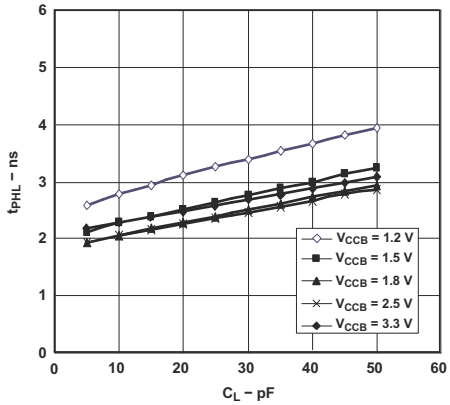
V_{CCA} = 1.2V

図 5-1. 標準的な伝搬遅延 (A から B) と負荷容量との関係



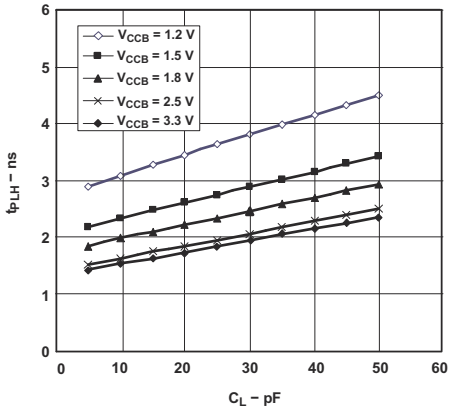
V_{CCA} = 1.5V

図 5-2. 標準的な伝搬遅延 (A から B) と負荷容量との関係



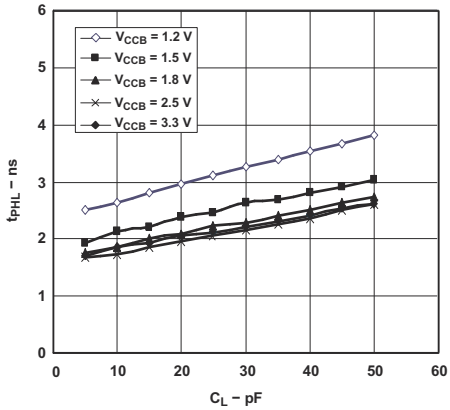
V_{CCA} = 1.5V

図 5-3. 標準的な伝搬遅延 (A から B) と負荷容量との関係



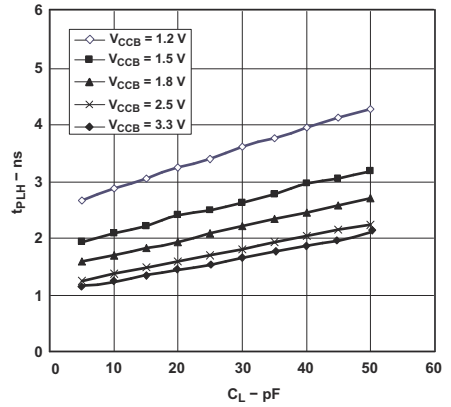
V_{CCA} = 1.8V

図 5-4. 標準的な伝搬遅延 (A から B) と負荷容量との関係



V_{CCA} = 1.8V

図 5-5. 標準的な伝搬遅延 (A から B) と負荷容量との関係



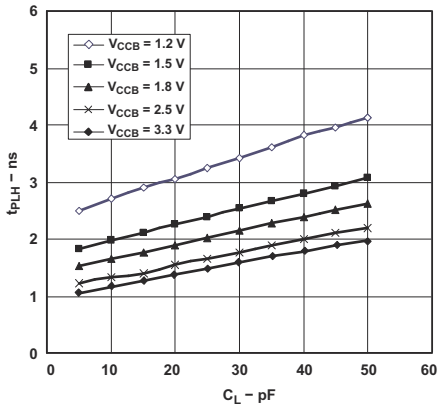
V_{CCA} = 2.5V

図 5-6. 標準的な伝搬遅延 (A から B) と負荷容量との関係

Copyright © 2026 Texas Instruments Incorporated

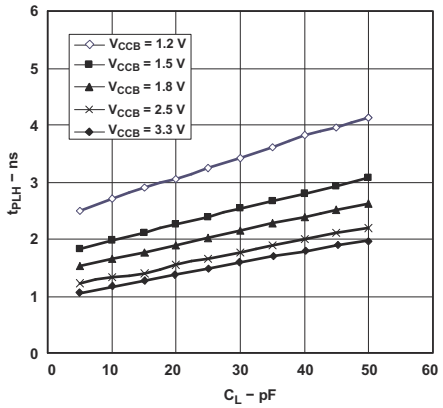
5.12 代表的特性 (続き)

T_A = 25℃



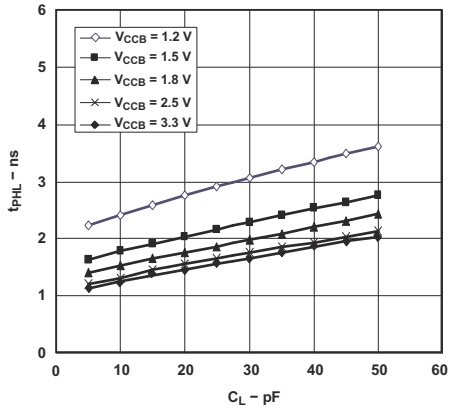
V_{CCA} = 2.5V

図 5-7. 標準的な伝搬遅延 (A から B) と負荷容量との関係



V_{CCA} = 3.3V

図 5-8. 標準的な伝搬遅延 (A から B) と負荷容量との関係



V_{CCA} = 3.3V

図 5-9. 標準的な伝搬遅延 (A から B) と負荷容量との関係

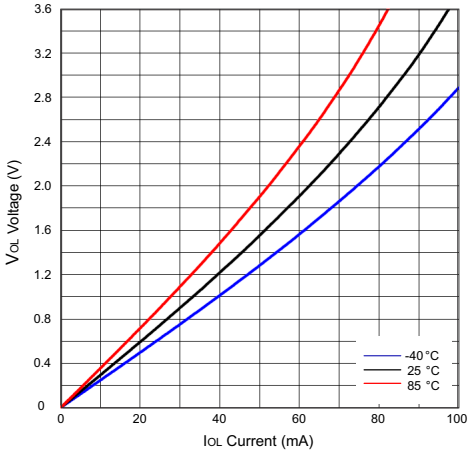


図 5-10. Low レベル出力電圧 (V_{OL}) 対 Low レベル電流 (I_{OL})

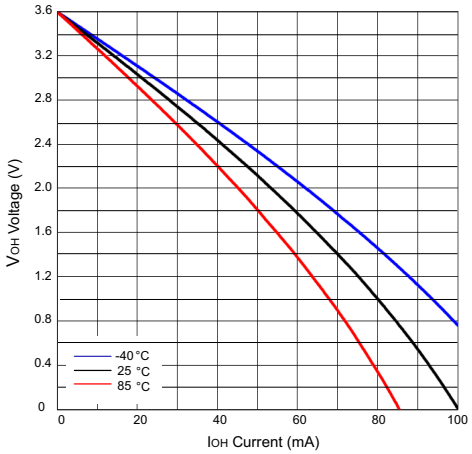
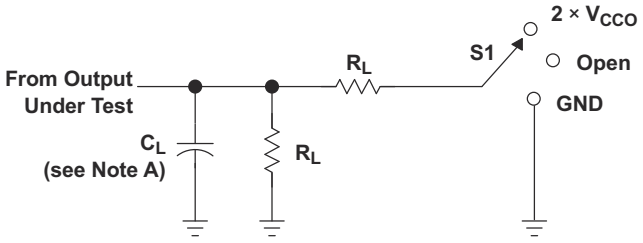


図 5-11. High レベル出力電圧 (V_{OH}) 対 High レベル電流 (I_{OH})

Copyright © 2026 Texas Instruments Incorporated

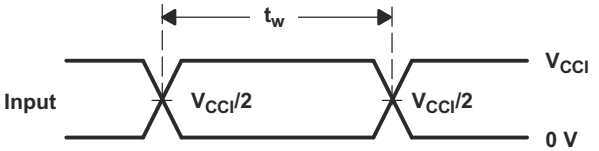
6 パラメータ測定情報



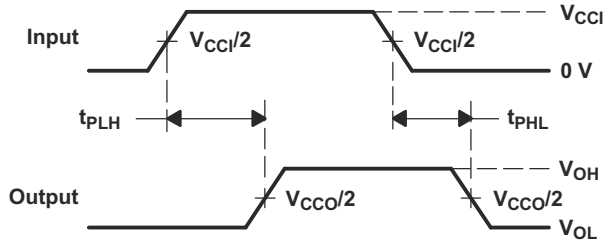
LOAD CIRCUIT

TEST	S1
t_{pd}	Open
t_{PLZ}/t_{PZL}	2 × V_{CCO}
t_{PHZ}/t_{PZH}	GND

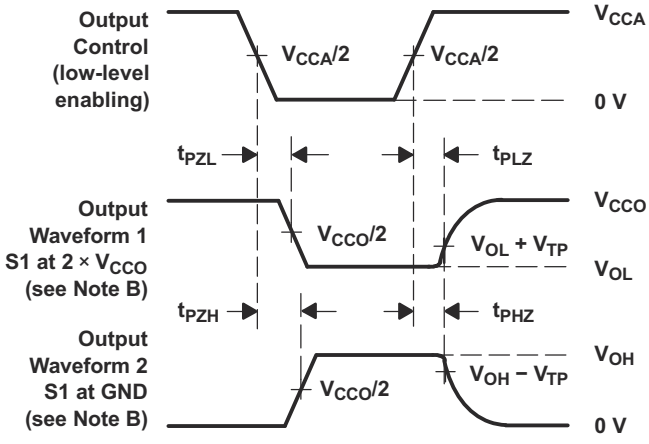
V_{CCO}	C_L	R_L	V_{TP}
1.2 V	15 pF	2 kΩ	0.1 V
1.5 V ± 0.1 V	15 pF	2 kΩ	0.1 V
1.8 V ± 0.15 V	15 pF	2 kΩ	0.15 V
2.5 V ± 0.2 V	15 pF	2 kΩ	0.15 V
3.3 V ± 0.3 V	15 pF	2 kΩ	0.3 V



VOLTAGE WAVEFORMS
PULSE DURATION



VOLTAGE WAVEFORMS
PROPAGATION DELAY TIMES



VOLTAGE WAVEFORMS
ENABLE AND DISABLE TIMES

NOTES: A. C_L includes probe and jig capacitance.
B. Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
C. All input pulses are supplied by generators having the following characteristics: PRR ≤ 10 MHz, Z_O = 50 Ω, dv/dt ≥ 1 V/ns.
D. The outputs are measured one at a time, with one transition per measurement.
E. t_{PLZ} and t_{PHZ} are the same as t_{dis}.
F. t_{PZL} and t_{PZH} are the same as t_{en}.
G. t_{PLH} and t_{PHL} are the same as t_{pd}.
H. V_{CCI} is the V_{CC} associated with the input port.
I. V_{CCO} is the V_{CC} associated with the output port.

図 6-1. 負荷、回路および電圧波形

7 詳細説明

7.1 概要

SN74AVC4T245-Q1 は、4 ビット、デュアル電源、非反転双方向電圧レベル変換デバイスです。Ax ピンおよび制御ピン (1DIR、2DIR、1 $\overline{OE}$、および 2 $\overline{OE}$) は V_{CCA} にサポートされており、Bx ピンは V_{CCB} にサポートされています。A ポートは 1.2V ～3.6V の範囲の I/O 電圧に対応しており、B ポートは
1.2V ～ 3.6V の範囲の I/O 電圧に対応しています。$\overline{OE}$ が Low に設定されている場合、DIR が High のときは Ax から Bx へデータが転送され、DIR が Low のときは Bx から Ax へデータが転送されます。$\overline{OE}$ を HIGH に設定すると、Ax ピンと Bx ピンの両方がハイ インピーダンス状態になります。

7.2 機能ブロック図

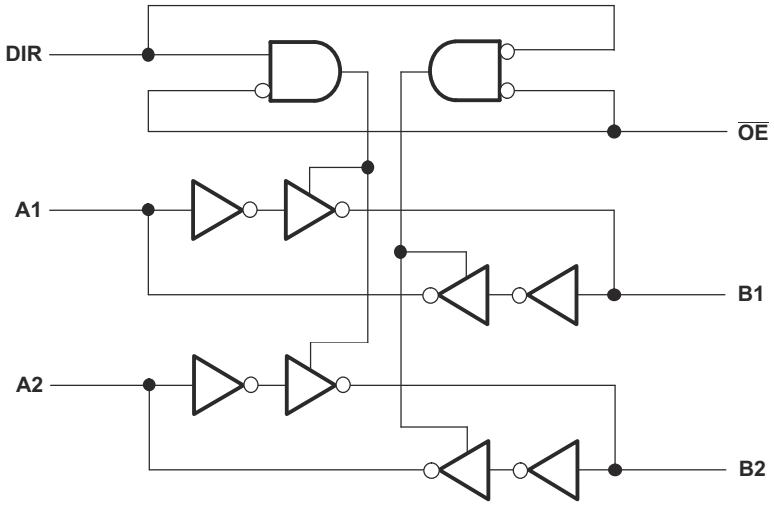


図 7-1. 1/2 SN74AVC4T245-Q1 の論理図 (正論理) :

Copyright © 2026 Texas Instruments Incorporated

7.3 機能説明

7.3.1 フル構成可能なデュアル レール設計

V_{CCA} と V_{CCB} はどちらも 1.2V ～ 3.6V の間の任意の電圧で供給できるため、このデバイスは任意の低電圧ノード間 (1.2V、1.8V、2.5V、3.3V) での変換に適しています。

7.3.2 高速変換をサポート

SN74AVC4T245-Q1 デバイスは、高データ レートのアプリケーションをサポートできます。信号が 1.8V から 3.3V に変換される場合、変換される信号のデータ レートは最大 380Mbps になります。

7.3.3 I_{off} により部分的パワーダウン モード動作をサポート

I_{off} は、本デバイスが部分的パワーダウン モードに入った際に I/O 出力回路を無効にすることにより、電流の逆流を防止します。

7.4 デバイスの機能モード

表 7-1 に、SN74AVC4T245-Q1 デバイスの機能モードを示します。

表 7-1. 機能表
(各 2 ビット セクション)

制御入力		出力回路		動作
$\overline{OE}$	DIR	A ポート	B ポート	
L	L	有効	ハイ インピーダンス	B データを A バスへ
L	H	ハイ インピーダンス	有効	A データを B バスへ
H	X	ハイ インピーダンス	ハイ インピーダンス	絶縁

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 使用上の注意

SN74AVC4T245-Q1 デバイスは、相互に異なるインターフェイス電圧で動作するデバイスまたはシステムのインターフェイスのレベル変換アプリケーションで使用できます。SN74AVC4T245-Q1 デバイスは、プッシュプル ドライバがデータ I/O に接続されているアプリケーションでの使用に最適です。このデバイスで信号を 1.8V から 3.3V に変換する場合、最大データ レートは
380Mbps となります。

8.2 代表的なアプリケーション

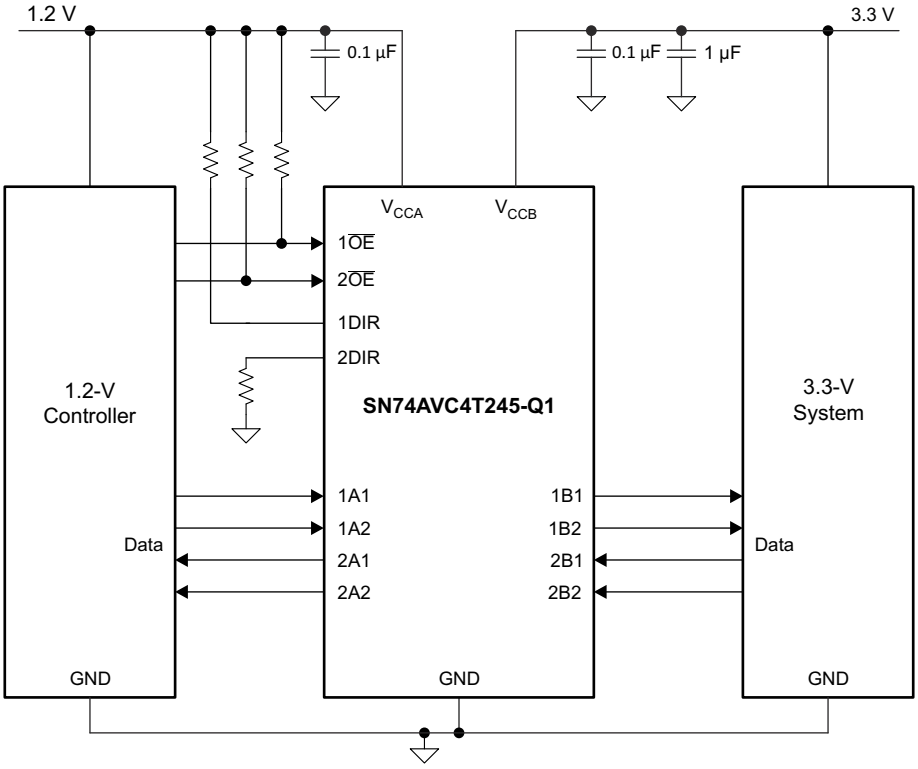


図 8-1. 代表的なアプリケーションの図

Copyright © 2026 Texas Instruments Incorporated

8.2.1 設計要件

表 8-1 には、この設計例のパラメータが示されています。

表 8-1. 設計パラメータ

設計パラメータ	数値の例
入力電圧範囲	1.2V
出力電圧範囲	3.3V

8.2.2 詳細な設計手順

設計プロセスを開始するには、以下を決定する必要があります。

- 入力電圧範囲
  - SN74AVC4T245-Q1 デバイスを駆動しているデバイスの電源電圧を使用して、入力電圧範囲を決定します。有効なロジック high の場合、値は入力ポートの V_{IH} を超えている必要があります。有効なロジック Low の場合、値は入力ポートの V_{IL} 未満である必要があります。この例では、入力電圧は 1.2V です。
- 出力電圧範囲
  - SN74AVC4T245-Q1 デバイスが駆動しているデバイスの電源電圧を使用して、出力電圧範囲を決定します。この例では、出力電圧は 3.3V です。

8.2.3 アプリケーション曲線

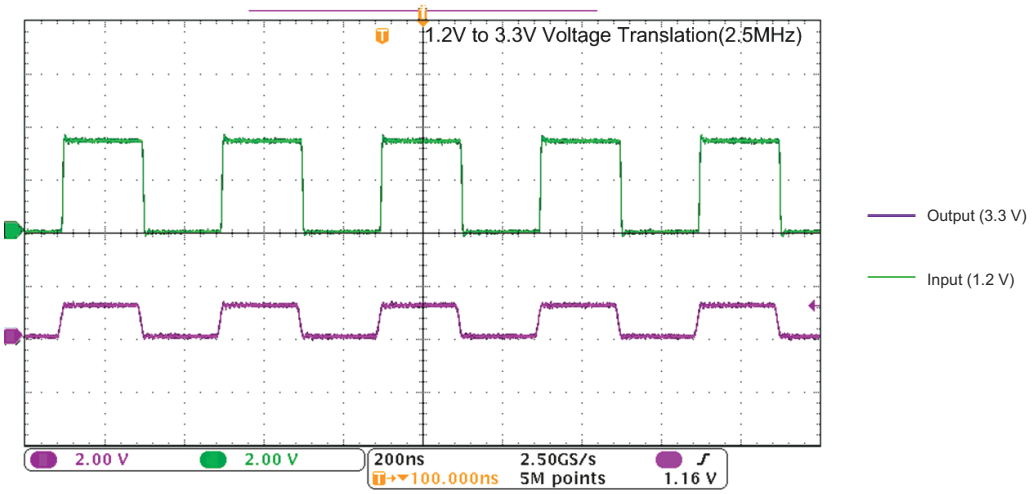


図 8-2. 2.5MHz での昇圧変換 (1.2V→3.3V)

8.3 電源に関する推奨事項

この SN74AVC4T245-Q1 デバイスは、設定可能な 2 つの独立した電源レールを使用しています。V_{CCA} と V_{CCB} です。V_{CCA} には 1.2V ～ 3.6V の電源電圧を入力でき、V_{CCB} には 1.2V ～ 3.6V の電源電圧を入力できます。A ポートと B ポートはそれぞれ V_{CCA} と V_{CCB} を追従するように設計されており、1.2V、1.5V、1.8V、2.5V、および 3.3V の電圧ノード間の低電圧の双方向変換を可能にします。

出力イネーブル ($\overline{OE}$) 入力回路は、V_{CCA} から電力が供給されるように設計されており、$\overline{OE}$ 入力が High のときはすべての出力が高インピーダンス状態になります。電源投入または電源切断時に出力を高インピーダンス状態にするには、$\overline{OE}$ 入力ピンをプルアップ抵抗経由で V_{CCA} に接続し、V_{CCA} と V_{CCB} が完全に立ち上がって安定するまでイネーブルにしないでください。V_{CCA} へのプルアップ抵抗の最小値は、ドライバの電流シンク能力によって決まります。

Copyright © 2026 Texas Instruments Incorporated

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デバイスの信頼性を確保するため、一般的なプリント基板レイアウトのガイドラインに従うことを推奨します。

- 電源にはバイパス コンデンサを使用します。
- 過度の負荷を避けるため、短いパターンを使用します。
- システム要件に応じて信号の立ち上がり時間と立ち下がり時間を調整するのに便利なように、負荷コンデンサまたはプルアップ抵抗の信号パスにパッドを配置します。

8.4.2 レイアウト例

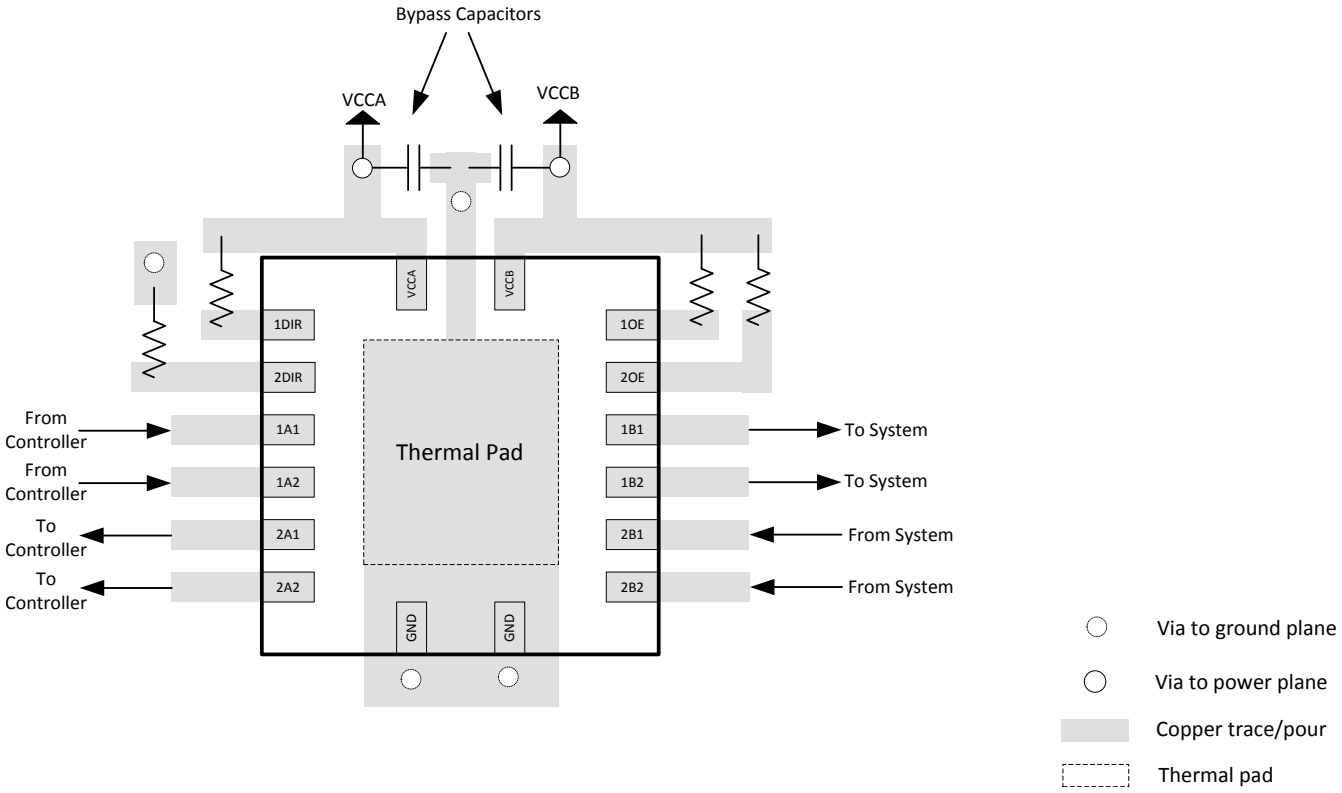


図 8-3. SN74AVC4T245-Q1 RGY パッケージのレイアウト図

Copyright © 2026 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、IC パッケージの熱的特性
- テキサス・インスツルメンツ、『低速またはフローティング CMOS 入力の影響』

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (February 2024) to Revision D (May 2026)	Page
• RGY パッケージの「熱に関する情報」を更新	7

Changes from Revision B (March 2016) to Revision C (February 2024)	Page
• 「特長」リストに機能安全のリンクを追加	1
• パッケージ リード サイズを含めるよう「パッケージ情報」表を更新	1
• PW、BQB、DYY パッケージを追加	1

Copyright © 2026 Texas Instruments Incorporated

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
74AVC4T245QDYYRQ1	Active	Production	SOT-23-THIN (DYY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245QDYYRQ1.A	Active	Production	SOT-23-THIN (DYY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245QPWRQ1	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245QPWRQ1.A	Active	Production	TSSOP (PW) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245QRGYRQ1	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q
74AVC4T245QRGYRQ1.A	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q
74AVC4T245QRGYRQ1.B	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q
74AVC4T245QWBQBRQ1	Active	Production	WQFN (BQB) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245QWBQBRQ1.A	Active	Production	WQFN (BQB) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	WT245Q
74AVC4T245RGYRQ1G4	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q
74AVC4T245RGYRQ1G4.A	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q
74AVC4T245RGYRQ1G4.B	Active	Production	VQFN (RGY) | 16	3000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	4T245Q

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AVC4T245-Q1 :

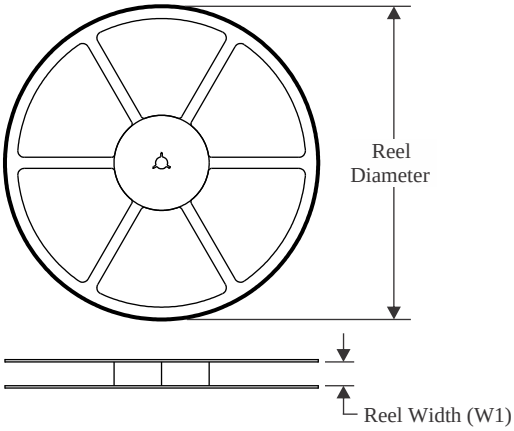
- Catalog : SN74AVC4T245

NOTE: Qualified Version Definitions:

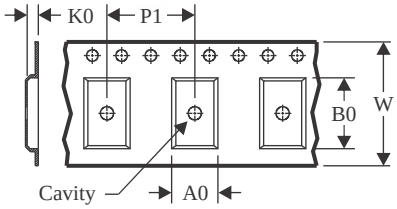
- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

REEL DIMENSIONS

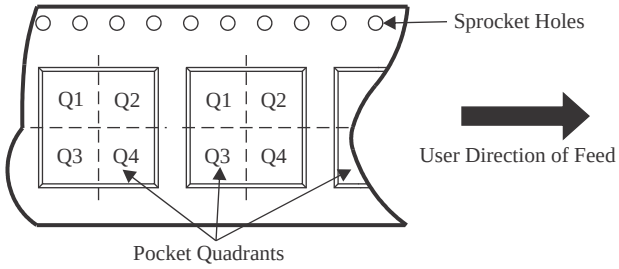


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

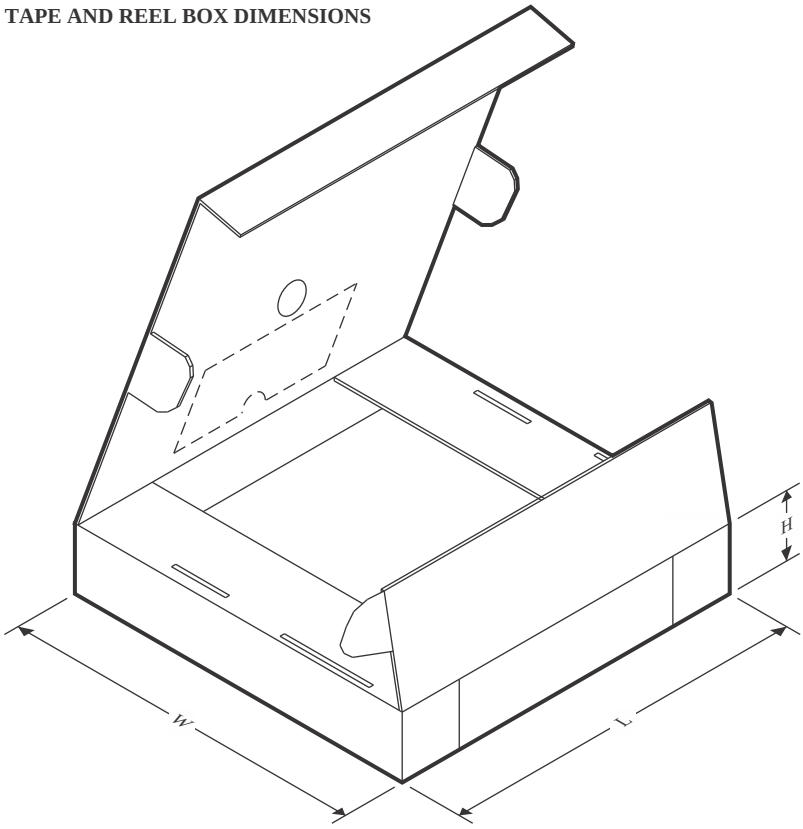
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
74AVC4T245QDYYRQ1	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
74AVC4T245QPWRQ1	TSSOP	PW	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
74AVC4T245QRGYRQ1	VQFN	RGY	16	3000	330.0	12.4	3.8	4.3	1.5	8.0	12.0	Q1
74AVC4T245QWBQBRQ1	WQFN	BQB	16	3000	180.0	12.4	2.8	3.8	1.2	4.0	12.0	Q1
74AVC4T245RGYRQ1G4	VQFN	RGY	16	3000	330.0	12.4	3.8	4.3	1.5	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

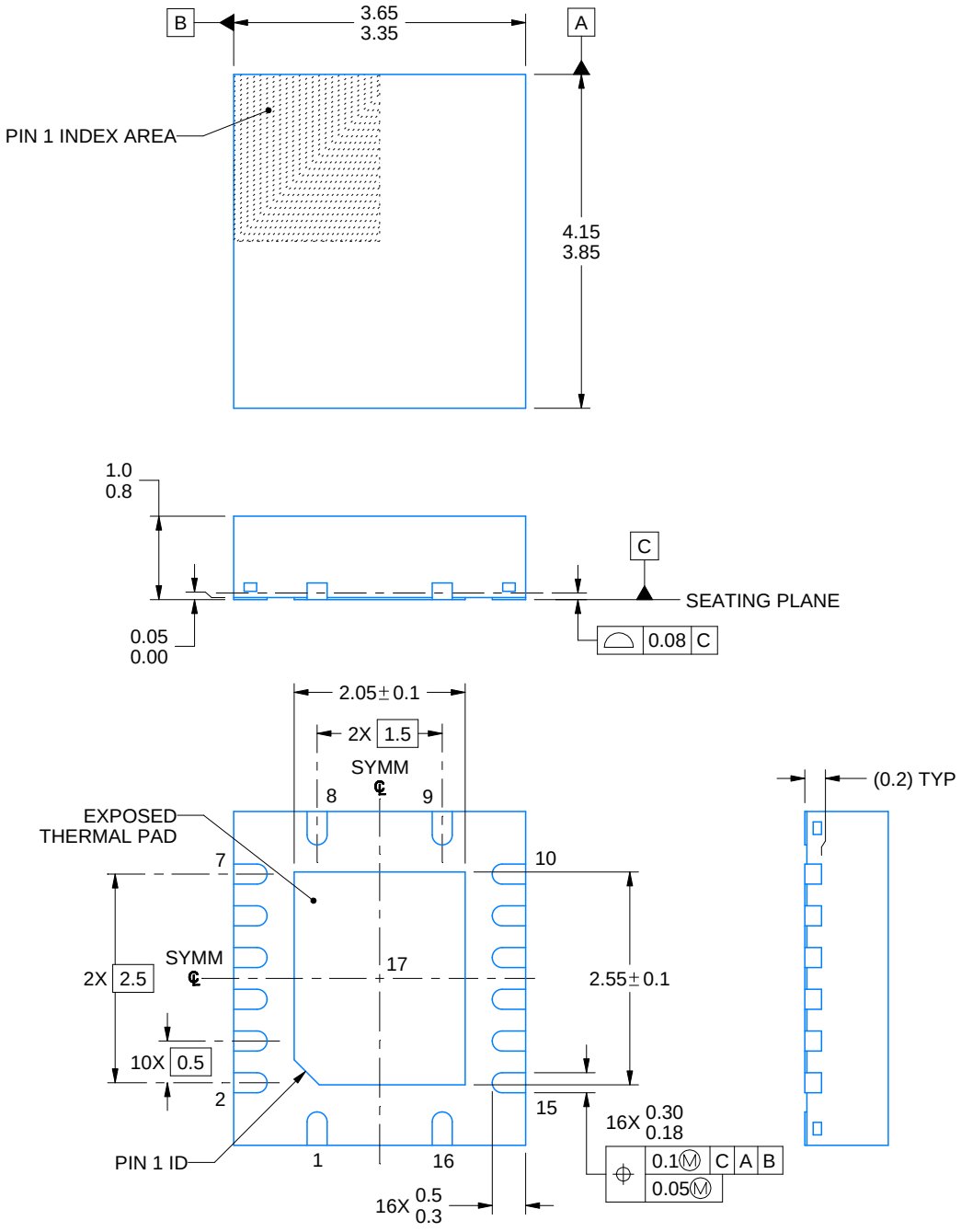
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
74AVC4T245QDYYRQ1	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
74AVC4T245QPWRQ1	TSSOP	PW	16	3000	353.0	353.0	32.0
74AVC4T245QRGYRQ1	VQFN	RGY	16	3000	353.0	353.0	32.0
74AVC4T245QWBQBRQ1	WQFN	BQB	16	3000	210.0	185.0	35.0
74AVC4T245RGYRQ1G4	VQFN	RGY	16	3000	353.0	353.0	32.0

RGY0016A

PACKAGE OUTLINE

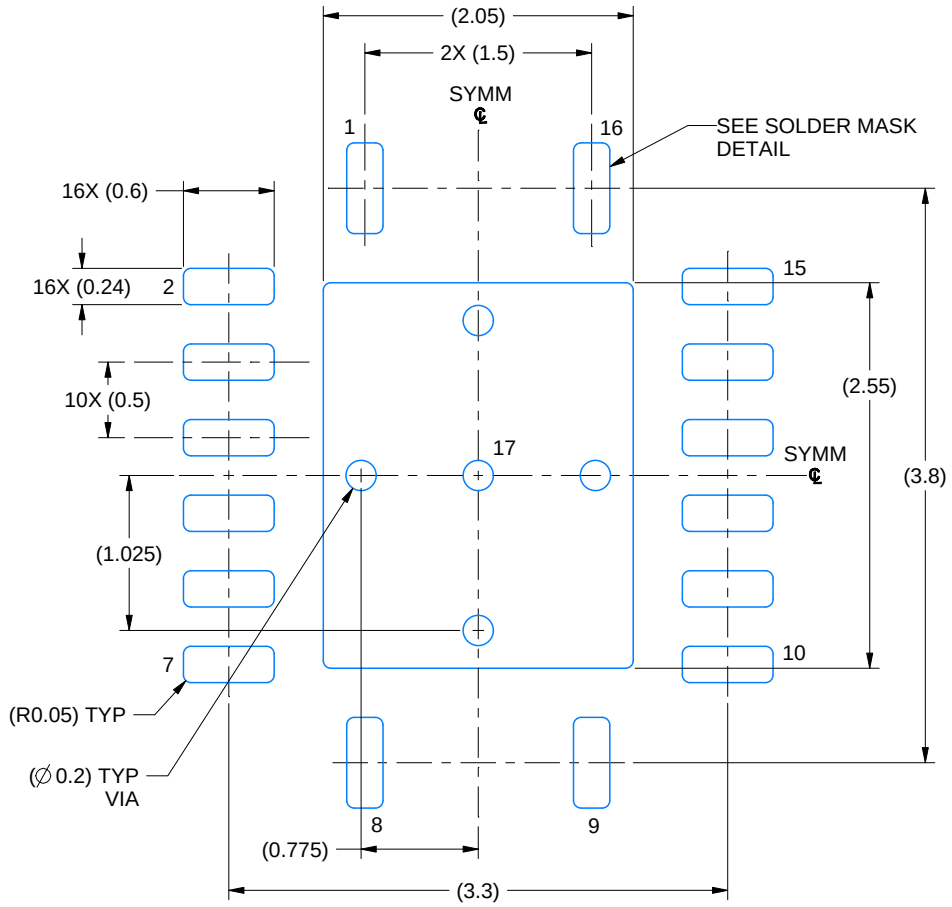
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

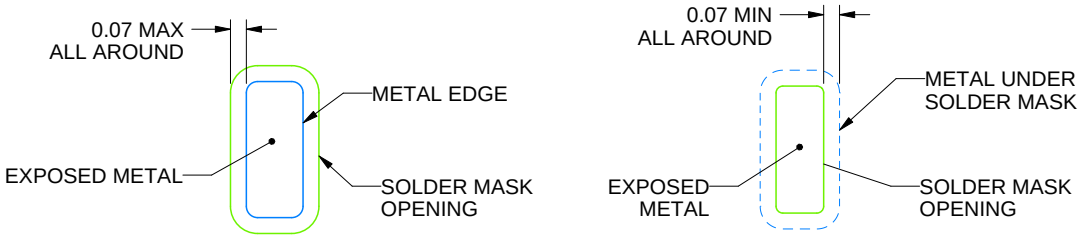


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

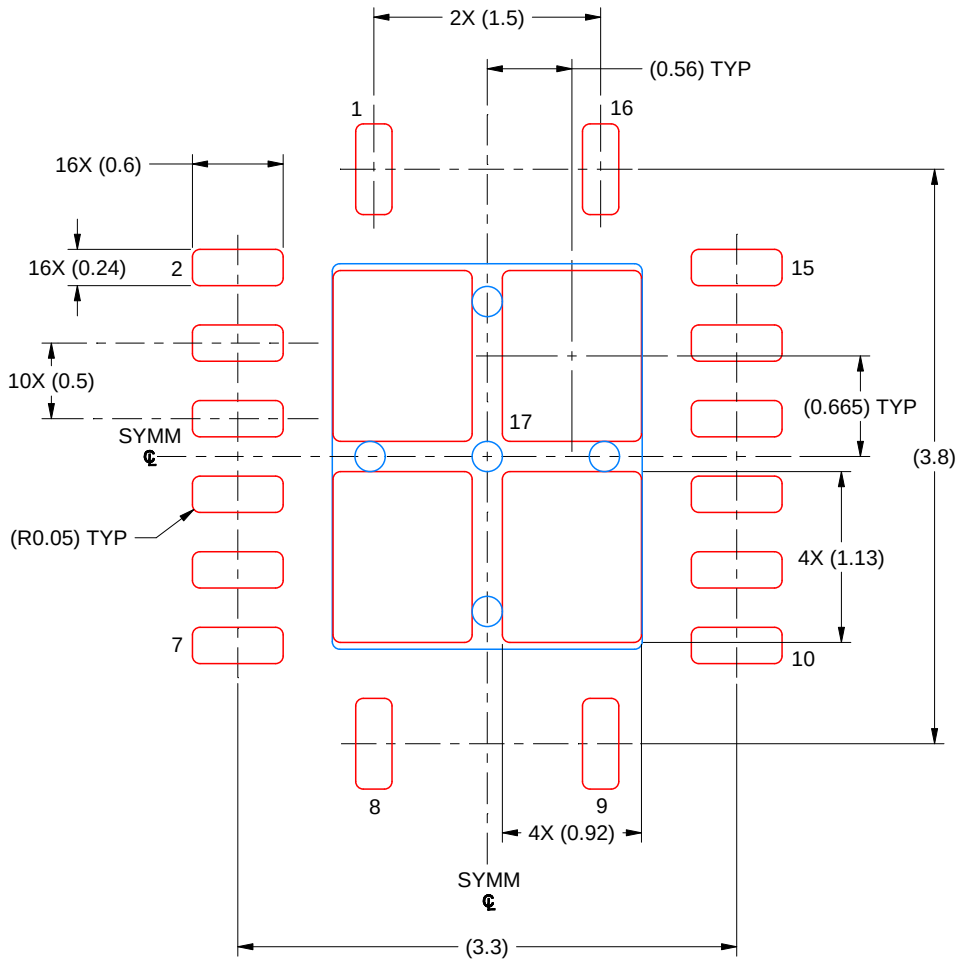


SOLDER MASK DETAILS

4225140/A 07/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 17
80% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4225140/A 07/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

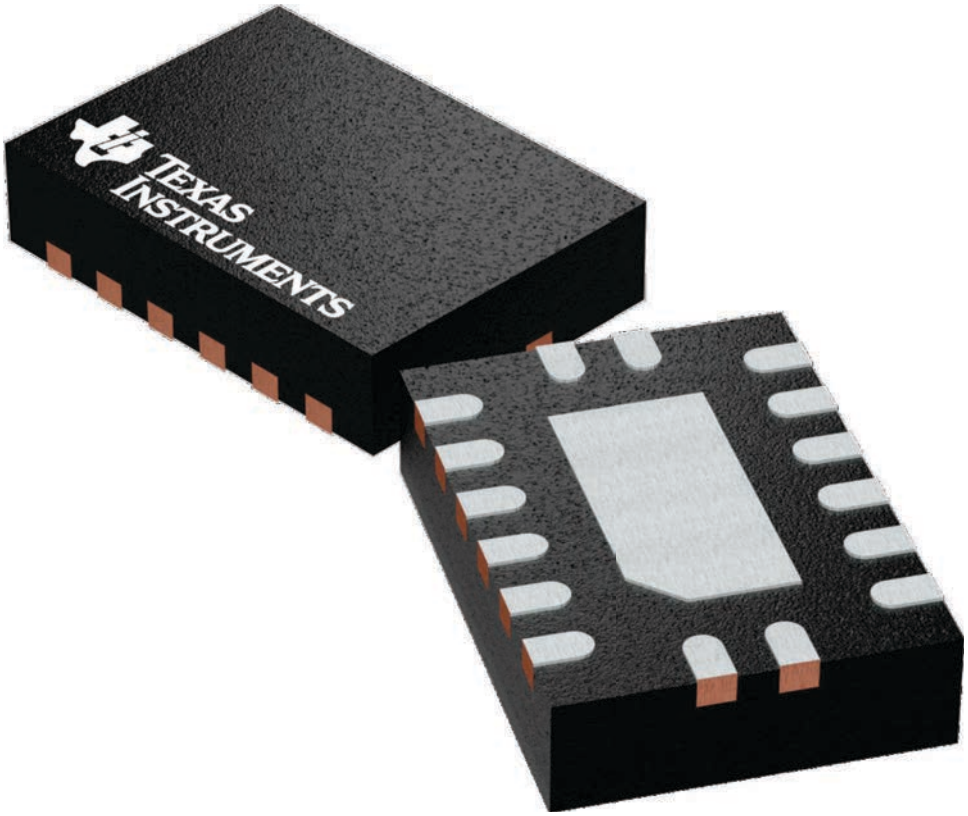
BQB 16

WQFN - 0.8 mm max height

2.5 x 3.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



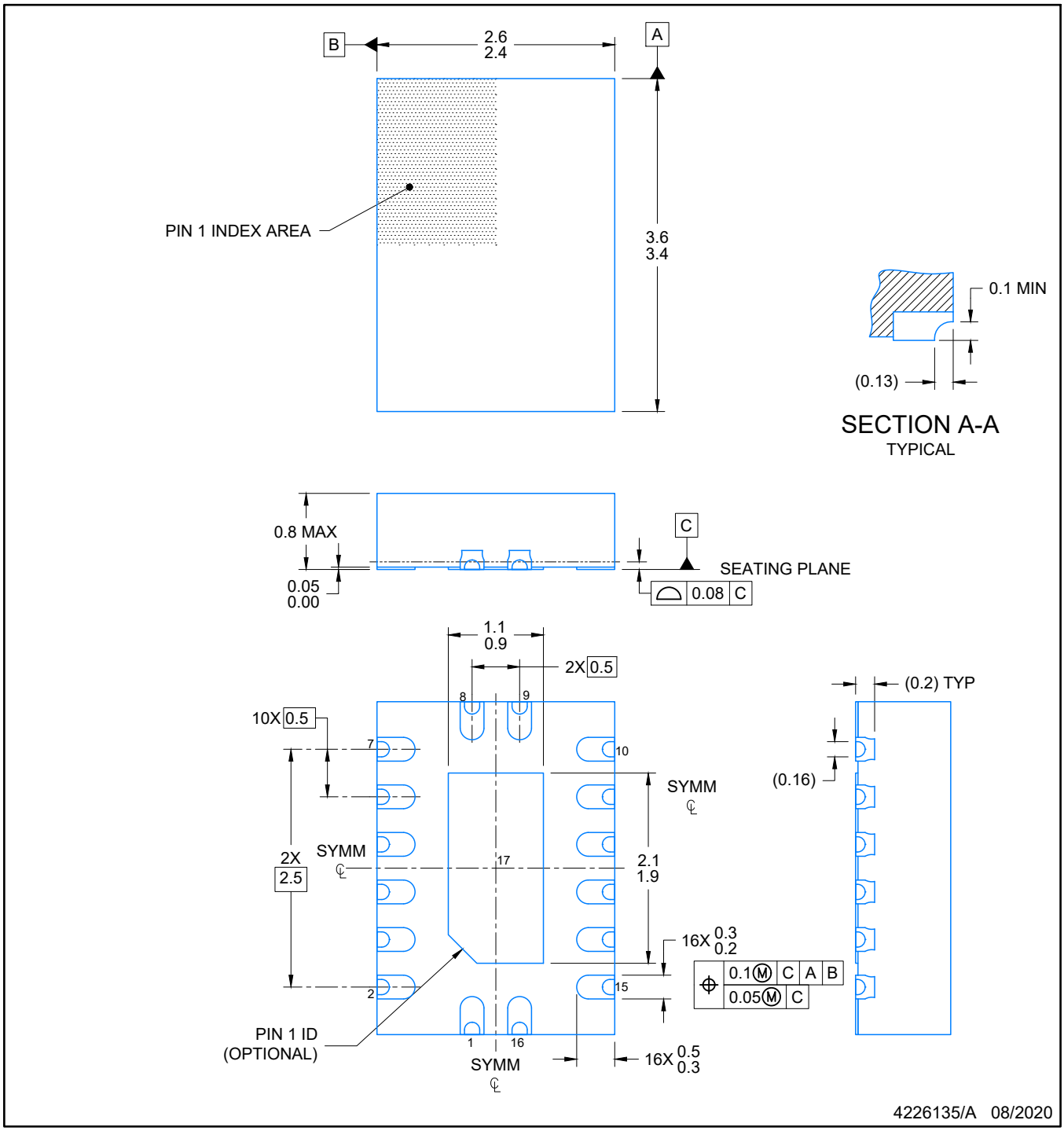
4226161/A

PACKAGE OUTLINE

BQB0016B

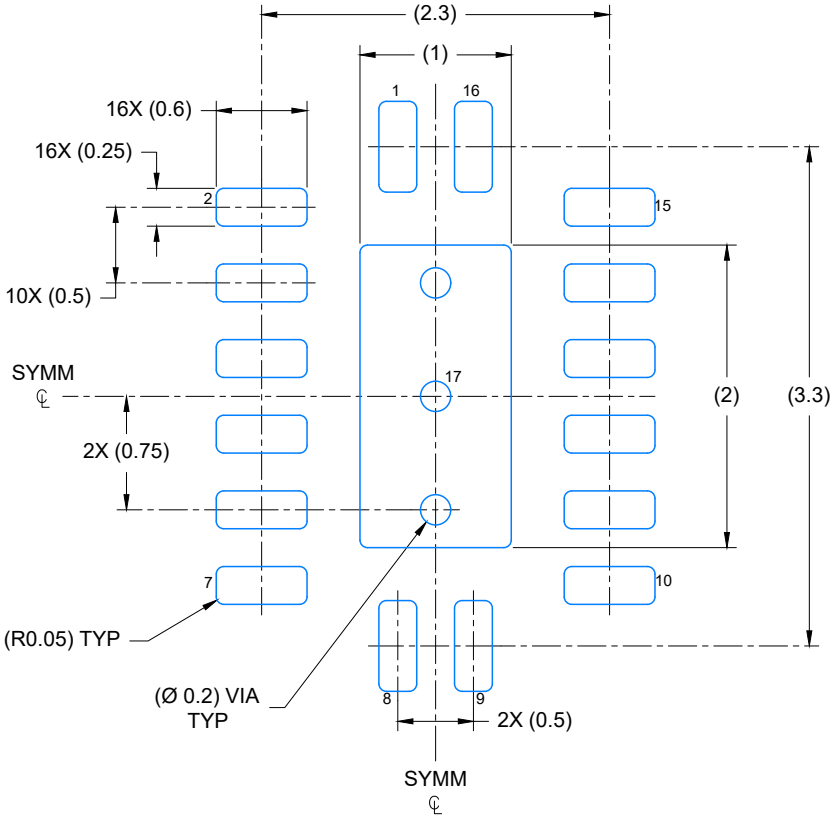
WQFN - 0.8 mm max height

INDSTNAME



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

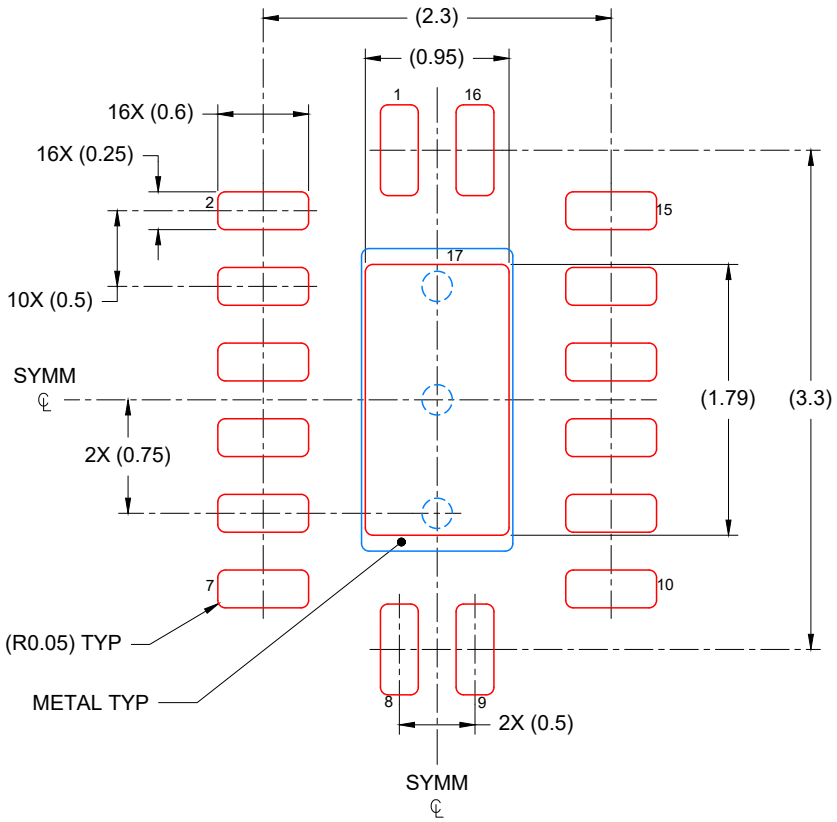


LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

4226135/A 08/2020

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
85% PRINTED COVERAGE BY AREA
SCALE: 20X

4226135/A 08/2020

NOTES: (continued)

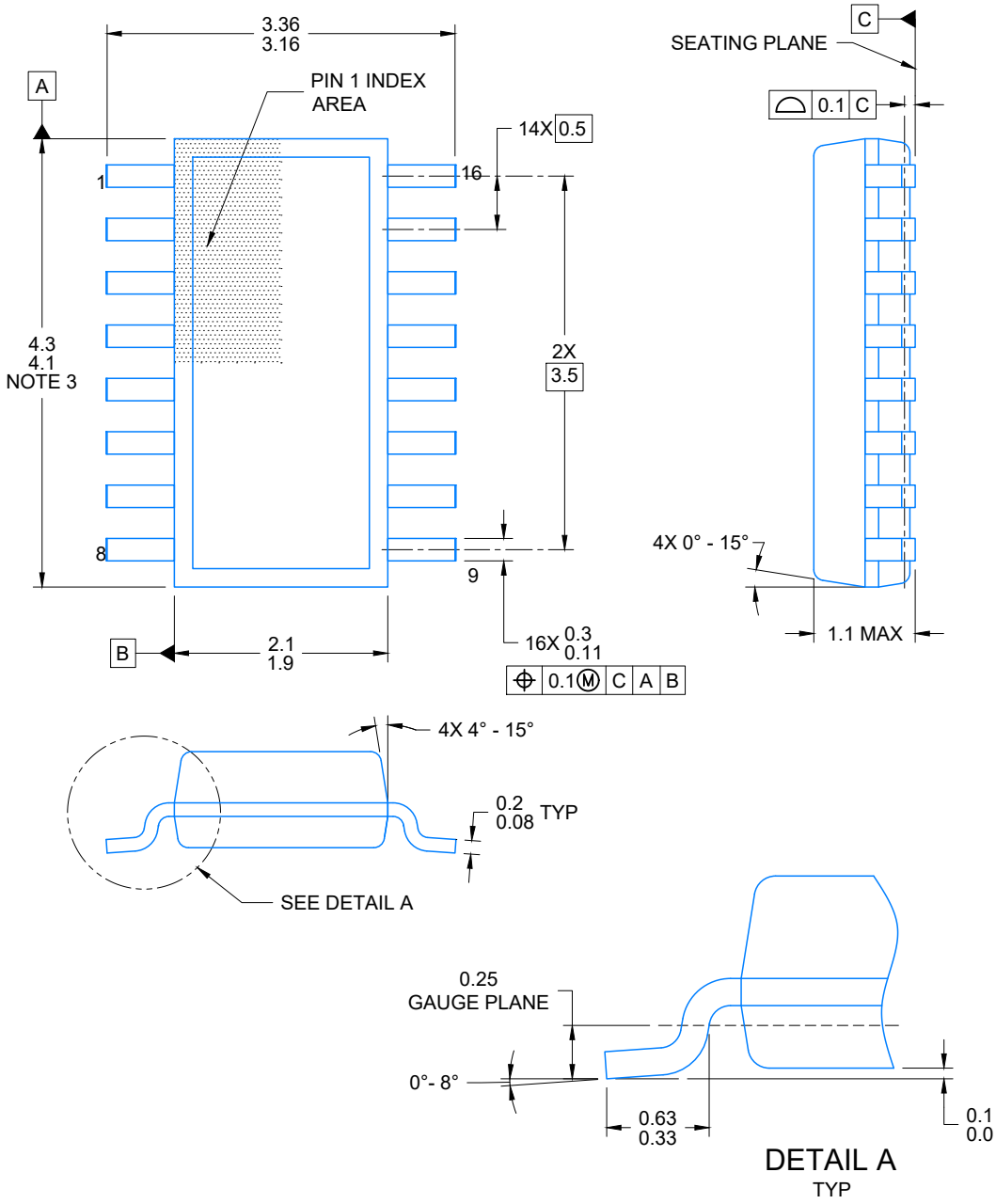
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DYY0016A

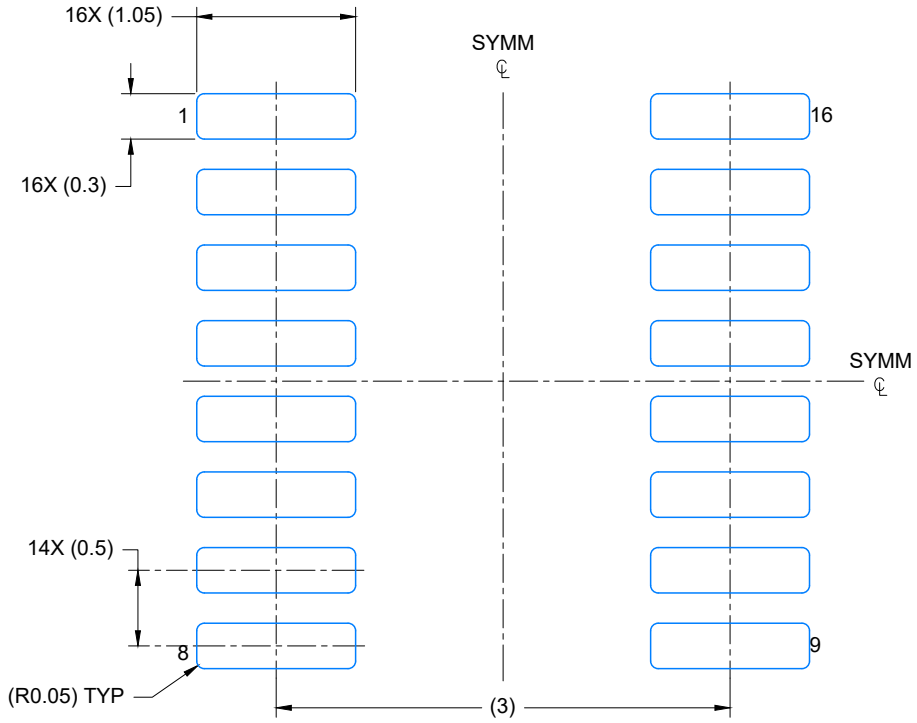
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

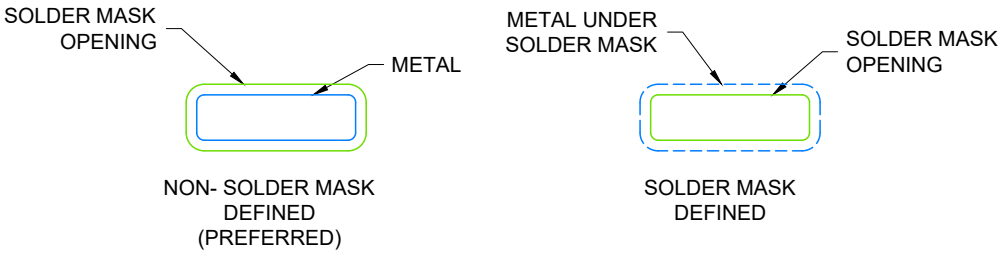


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224642/D 07/2024

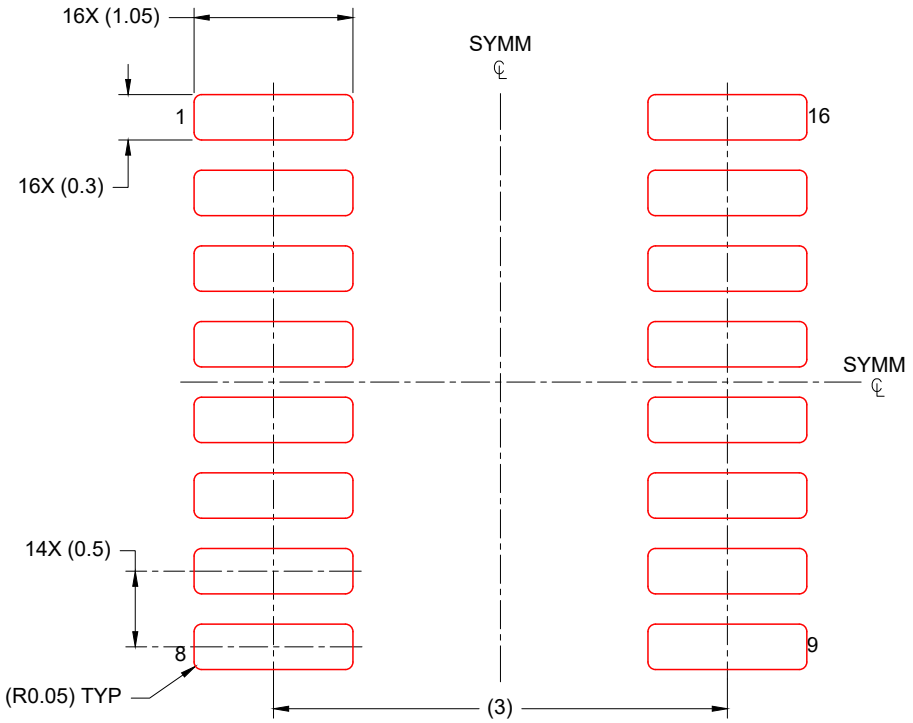
NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224642/D 07/2024

NOTES: (continued)

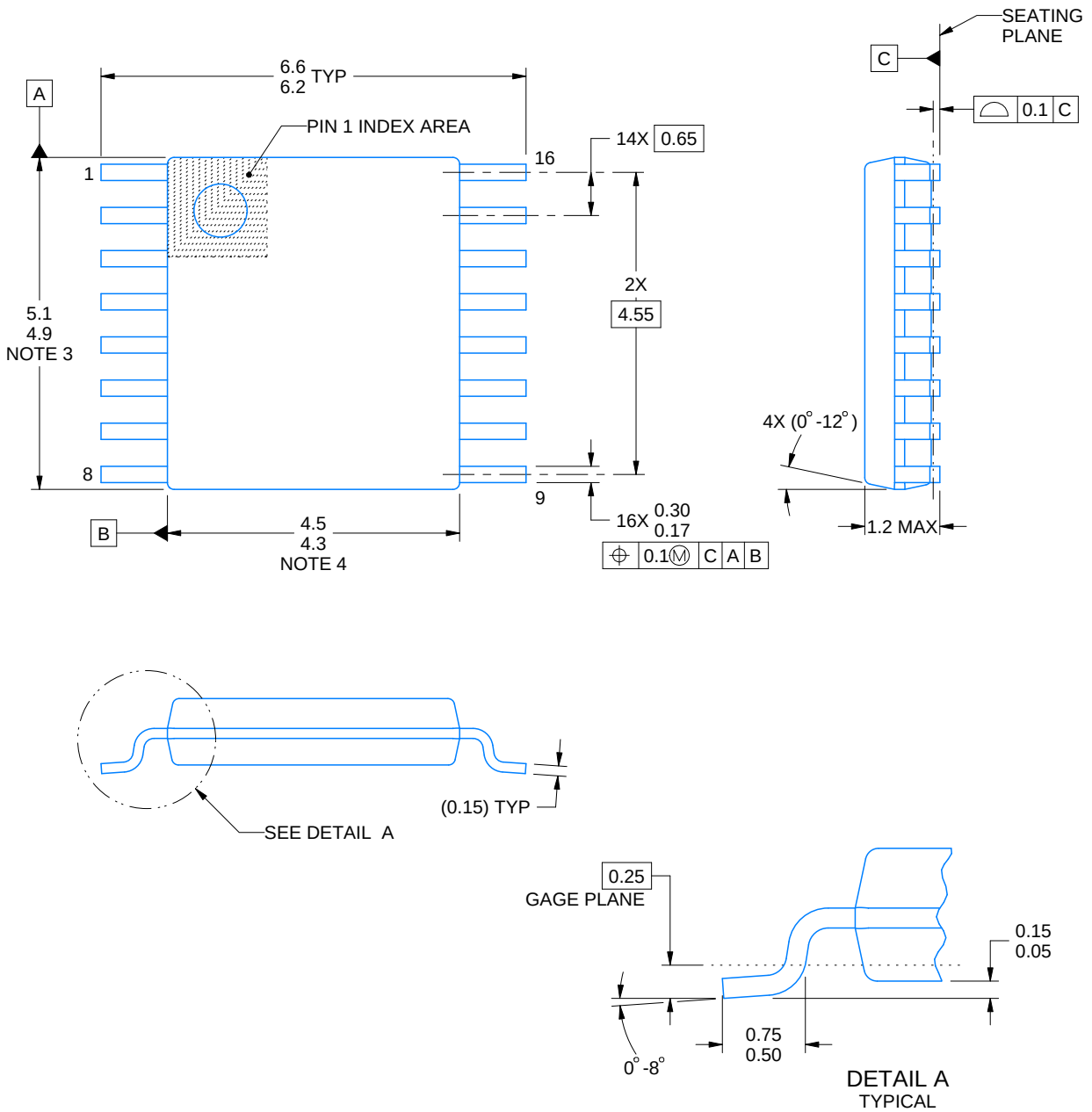
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PW0016A

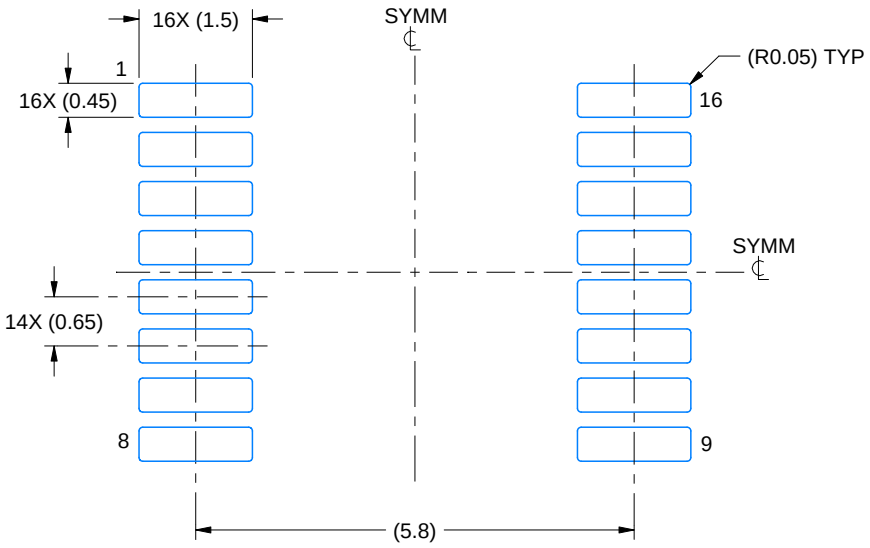
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

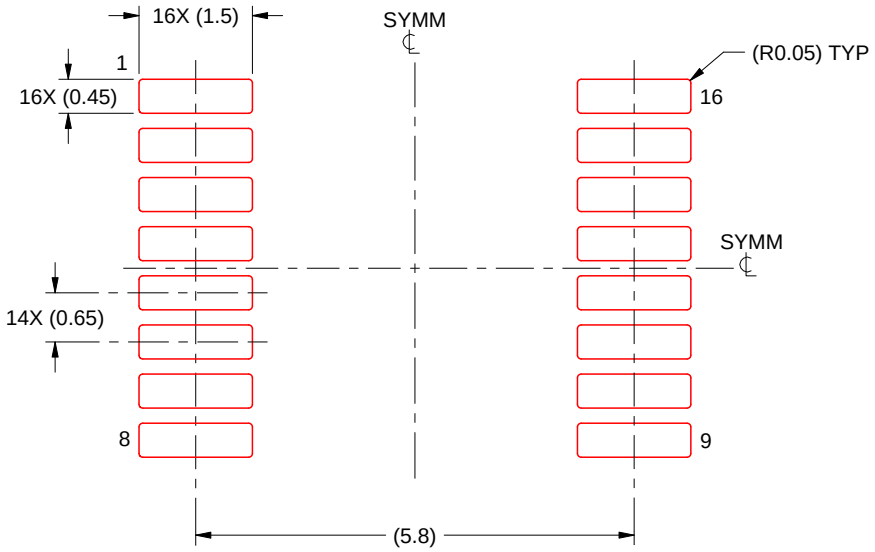


SOLDER MASK DETAILS

4220204/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月