

SN74LVC1G126-Q1 3 ステート出力搭載シングルバス バッファ ゲート

1 特長

- 車載アプリケーション認定済み
- 5V V_{CC} 動作をサポート
- 5.5V までの入力電圧に対応
- V_{CC} への降圧変換をサポート
- 低い消費電力、最大 I_{CC} : 10 μ A
- 3.3V で ± 24 mA の出力駆動能力
- I_{off} により活線挿抜、部分的パワーダウン モード、バックドライブ保護をサポート
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能

2 アプリケーション

- ケーブル モデム終端システム
- 高速データ アクイジションおよび生成
- モーター制御: 高電圧
- 電力線通信モデム
- SSD: 内蔵または外付け

- ビデオ放送およびインフラ: スケーラブル プラットフォーム
- ビデオ放送: IP ベース マルチ フォーマット トランスコーダ
- ビデオ通信システム

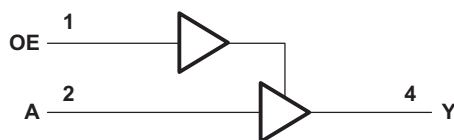
3 説明

SN74LVC1G126-Q1 は、3 ステート出力に対応したシングル ライン ドライバです。出力イネーブル入力が Low の場合、出力はディセーブルになります。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
1P1G126QDBVRQ1	SOT-23 (5)	2.90mm × 1.60mm
1P1G126QDRYRQ1	SON (6)	1.00mm × 1.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図



目次

1 特長	1	7.3 機能説明	9
2 アプリケーション	1	7.4 デバイスの機能モード	10
3 説明	1	8 アプリケーションと実装	11
4 ピン構成および機能	3	8.1 アプリケーション情報に関する免責事項	11
5 仕様	4	8.2 使用上の注意	11
5.1 絶対最大定格.....	4	8.3 代表的なアプリケーション	11
5.2 ESD 定格.....	4	8.4 電源に関する推奨事項	12
5.3 推奨動作条件.....	5	8.5 レイアウト	12
5.4 熱に関する情報.....	5	9 デバイスおよびドキュメントのサポート	13
5.5 電気的特性.....	6	9.1 ドキュメントの更新通知を受け取る方法.....	13
5.6 スイッチング特性.....	7	9.2 サポート・リソース.....	13
5.7 動作特性.....	7	9.3 商標.....	13
5.8 代表的特性.....	7	9.4 静電気放電に関する注意事項.....	13
6 パラメータ測定情報	8	9.5 用語集.....	13
7 詳細説明	9	10 改訂履歴	14
7.1 概要.....	9	11 メカニカル、パッケージ、および注文情報	14
7.2 機能ブロック図.....	9		

4 ピン構成および機能

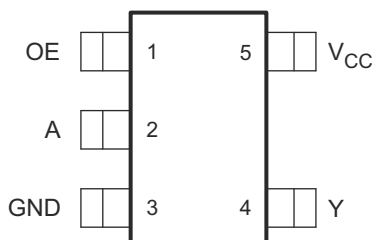
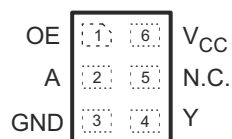


図 4-1. DBV パッケージ 5 ピン SOT-23 (上面図)



N.C. はノー コネクションです

すべての機械寸法については、本データシート巻末のパッケージ図をご覧ください。

図 4-2. DRY パッケージ、6 ピン SON (透過上面図)

ピンの機能

ピン			タイプ ⁽¹⁾	説明
名称	DBV (SOT-23)	DRY (SON)		
A	2	2	I	A 入力
GND	3	3	—	グラウンド ピン
NC	—	5	—	内部接続なし。
OE	1	1	I	OE イネーブル / 入力
V _{CC}	5	6	—	パワー ピン
Y	4	4	O	Y 出力

(1) I = 入力、O = 出力

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

	最小値	最大値	単位
V_{CC} 電源電圧範囲	-0.5	6.5	V
V_I 入力電圧範囲 ⁽²⁾	-0.5	6.5	V
V_O 高インピーダンスまたは電源オフ状態で出力に印加される電圧範囲 ⁽²⁾	-0.5	6.5	V
V_O High または Low 状態にある任意の出力に印加される電圧範囲 ^{(2) (3)}	-0.5	$V_{CC} + 0.5$	V
I_{IK} 入力クランプ電流	$V_I < 0$	-50	mA
I_{OK} 出力クランプ電流	$V_O < 0$	-50	mA
I_O 連続出力電流		± 50	mA
V_{CC} または GND を通過する連続電流		± 100	mA
T_{stg} 保管温度範囲	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 入力および出力の電流定格が遵守されているなら、入力の負電圧や出力電圧定格を超えてもかまいません。
- (3) V_{CC} の値は、[推奨動作条件](#)表に記載されています。

5.2 ESD 定格

パラメータ	定義	値	単位
$V_{(ESD)}$ 静電放電	人体モデル (HBM)、AEC Q100-002 に準拠 ⁽¹⁾	± 2000	V
	荷電デバイス モデル (CDM)、AEC Q100-011 準拠	± 1000	

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _{CC}	電源電圧	動作	1.65	5.5
		データ保持のみ	1.5	V
V _{IH}	High レベル入力電圧	V _{CC} = 1.65V~1.95V	0.65 × V _{CC}	V
		V _{CC} = 2.3V~2.7V	1.7	
		V _{CC} = 3V~3.6V	2	
		V _{CC} = 4.5V~5.5V	0.7 × V _{CC}	
V _{IL}	Low レベル入力電圧	V _{CC} = 1.65V~1.95V	0.35 × V _{CC}	V
		V _{CC} = 2.3V~2.7V	0.7	
		V _{CC} = 3V~3.6V	0.8	
		V _{CC} = 4.5V~5.5V	0.3 × V _{CC}	
V _I	入力電圧	0	5.5	V
V _O	出力電圧	0	V _{CC}	V
I _{OH}	High レベル出力電流	V _{CC} = 1.65V	-4	mA
		V _{CC} = 2.3V	-8	
		V _{CC} = 3V	-16	
			-24	
		V _{CC} = 4.5V	-24	
I _{OL}	Low レベル出力電流	V _{CC} = 1.65V	4	mA
		V _{CC} = 2.3V	8	
		V _{CC} = 3V	16	
			24	
		V _{CC} = 4.5V	24	
Δt/Δv	入力遷移の立ち上がりまたは立ち下がりレイト	V _{CC} = 1.8V ± 0.15V, 2.5V ± 0.2V	20	ns/V
		V _{CC} = 3.3V ± 0.3V	10	
		V _{CC} = 5V ± 0.5V	5	
T _A	自由空気での動作温度	-40	125	°C

(1) デバイスが適切に動作するように、デバイスの未使用の入力はすべて、V_{CC} または GND に固定します。TI のアプリケーション ノート『低速またはフローティング CMOS 入力の影響』を参照してください。SCBA004

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		SN74LVC1G126-Q1		単位
		DBV	DRY	
		5 ピン	6 ピン	
R _{θJA}	接合部から周囲への熱抵抗	357.1	279.0	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	263.7	182.7	°C/W
R _{θJB}	接合部から基板への熱抵抗	264.4	154.5	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	195.6	31.3	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	262.2	153.8	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	—	—	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.5 電気的特性

自由空気での推奨動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	V _{CC}	最小値	標準値 ⁽¹⁾	最大値	単位
V _{OH}		I _{OH} = -100μA	1.65V ~ 5.5V	V _{CC} - 0.1			V
		I _{OH} = -4mA	1.65V	1.2			
		I _{OH} = -8mA	2.3V	1.9			
		I _{OH} = -16mA	3V	2.4			
		I _{OH} = -24mA	3V	2.3			
			4.5V	3.8			
V _{OL}		I _{OL} = 100μA	1.65V ~ 5.5V			0.1	V
		I _{OL} = 4mA	1.65V			0.45	
		I _{OL} = 8mA	2.3V			0.3	
		I _{OL} = 16mA	3V			0.4	
		I _{OL} = 24mA	3V			0.55	
			4.5V			0.55	
I _I	A または OE 入力	V _I = 5.5V または GND	0 ~ 5.5V			±5	μA
I _{off}		V _I または V _O = 5.5V	0			±10	μA
I _{OZ}		V _O = 0 ~ 5.5V	3.6V			10	μA
I _{CC}		V _I = 5.5V または GND I _O = 0	1.65V ~ 5.5V			10	μA
ΔI _{CC}		1 つの入力は V _{CC} - 0.6V、 その他の入力は V _{CC} または GND	3V ~ 5.5V			500	μA
C _i		V _I = V _{CC} または GND	3.3V		4		pF

(1) 代表値はすべて、V_{CC} = 3.3V、T_A = 25°Cにおける値です。

5.6 スイッチング特性

自由気流での推奨動作温度範囲内、 $C_L = 50\text{pF}$ (特に記述のない限り) (図 6-1 を参照)

パラメータ	始点 (入力)	終点 (出力)	$V_{CC} = 3.3\text{V} \pm 0.3\text{V}$		$V_{CC} = 5\text{V} \pm 0.5\text{V}$		単位
			最小値	最大値	最小値	最大値	
t_{pd}	A	Y	1	5.8	1	4.5	ns
t_{en}	OE	Y	1.2	5.8	1	5	ns
t_{dis}	OE	Y	1	6	1	4.2	ns

5.7 動作特性

$T_A = 25^\circ\text{C}$

パラメータ		テスト 条件	$V_{CC} = 3.3\text{V}$	$V_{CC} = 5\text{V}$	単位
			標準値	標準値	
C_{pd} 電力散逸容量	出力イネーブル	$f = 10\text{MHz}$	19	21	pF
	出力ディセーブル		3	4	

5.8 代表的特性

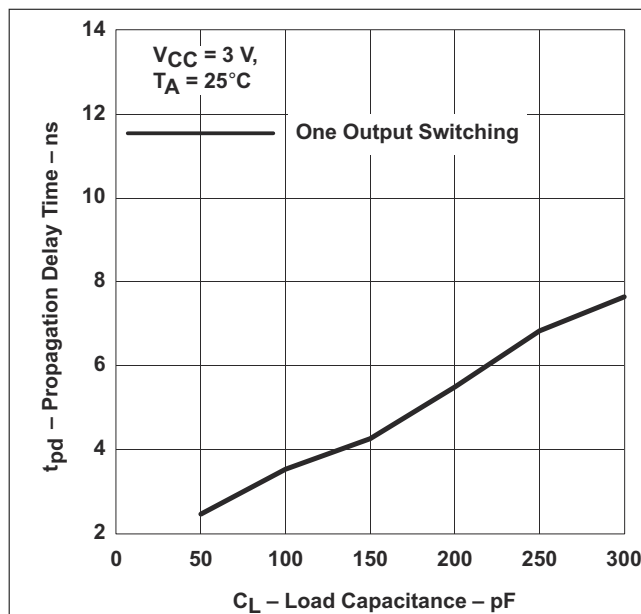


図 5-1. 伝搬遅延 (Low から High への遷移) と負荷容量

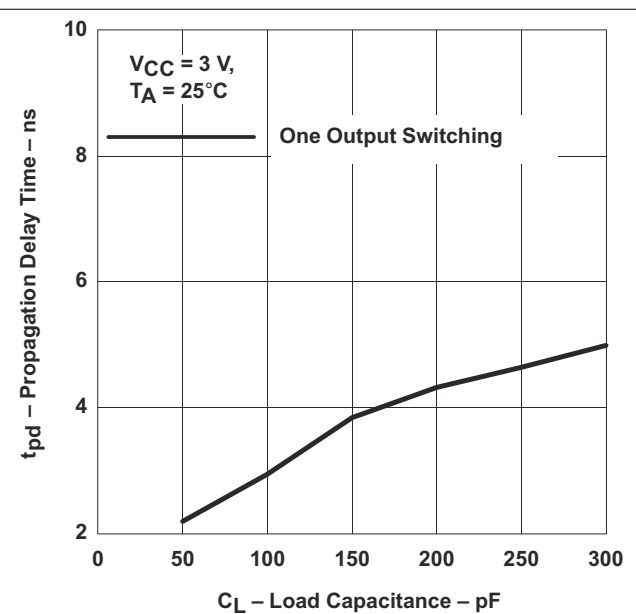
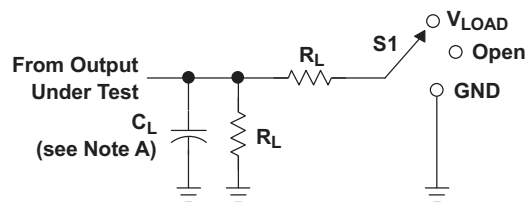


図 5-2. 伝搬遅延 (High から Low への遷移) と負荷容量

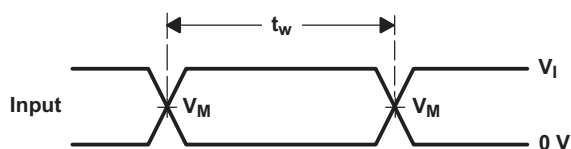
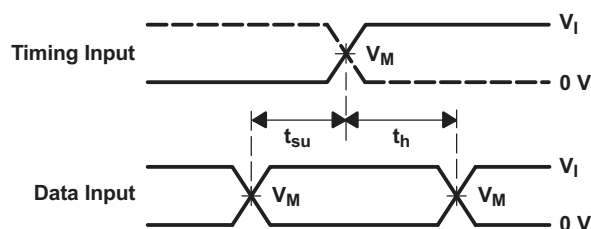
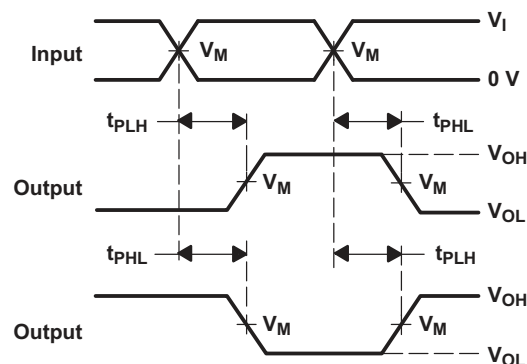
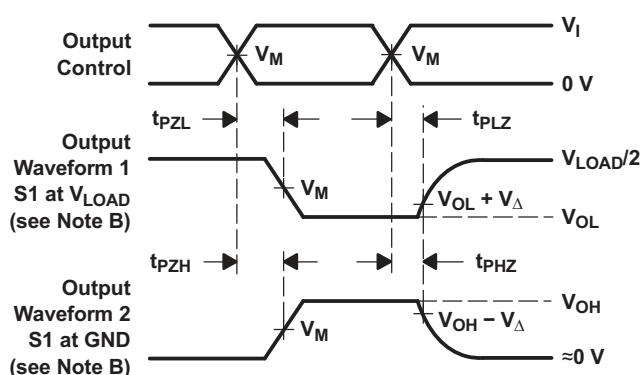
6 パラメータ測定情報



LOAD CIRCUIT

TEST	S1
t_{PLH}/t_{PHL}	Open
t_{PLZ}/t_{PZL}	V_{LOAD}
t_{PHZ}/t_{PZH}	GND

V_{CC}	INPUTS		V_M	V_{LOAD}	C_L	R_L	V_{Δ}
	V_I	t_r/t_f					
$3.3\text{ V} \pm 0.3\text{ V}$	3 V	$\leq 2.5\text{ ns}$	1.5 V	6 V	50 pF	500 Ω	0.3 V
$5\text{ V} \pm 0.5\text{ V}$	V_{CC}	$\leq 2.5\text{ ns}$	$V_{CC}/2$	$2 \times V_{CC}$	50 pF	500 Ω	0.3 V

VOLTAGE WAVEFORMS
PULSE DURATIONVOLTAGE WAVEFORMS
SETUP AND HOLD TIMESVOLTAGE WAVEFORMS
PROPAGATION DELAY TIMES
INVERTING AND NONINVERTING OUTPUTSVOLTAGE WAVEFORMS
ENABLE AND DISABLE TIMES
LOW- AND HIGH-LEVEL ENABLING

- NOTES:
- C_L includes probe and jig capacitance.
 - Waveform 1 is for an output with internal conditions such that the output is low, except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high, except when disabled by the output control.
 - All input pulses are supplied by generators having the following characteristics: $PRR \leq 10\text{ MHz}$, $Z_O = 50\ \Omega$.
 - The outputs are measured one at a time, with one transition per measurement.
 - t_{PLZ} and t_{PHZ} are the same as t_{dis} .
 - t_{PZL} and t_{PZH} are the same as t_{en} .
 - t_{PLH} and t_{PHL} are the same as t_{pd} .
 - All parameters and waveforms are not applicable to all devices.

図 6-1. 負荷回路および電圧波形

7 詳細説明

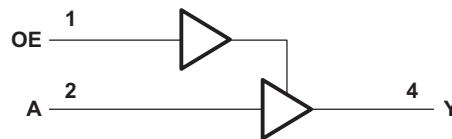
7.1 概要

SN74LVC1G126-Q1 デバイスには、出力イネーブル制御付きのデュアル バッファ ゲートが搭載されており、ブール関数 $Y = A$ を実行します。

このデバイスは、 I_{off} を使用する部分的パワーダウン アプリケーションでの動作が規定されています。 I_{off} 回路が出力をディセーブルにするため、パワーダウンしたデバイスに電流が逆流して損傷に至ることを回避できます。

電源投入または電源オフ時の高インピーダンス状態を確立するには、OE をプルダウン抵抗を介して GND に接続します。この抵抗の最小値は、ドライバの電流ソース能力によって決まります。

7.2 機能ブロック図



7.3 機能説明

7.3.1 平衡化された CMOS 3 ステート出力

このデバイスには、平衡化された CMOS 3-state 出力 (High 駆動、Low 駆動、ハイ インピーダンス) が内蔵されています。「平衡化」という用語は、デバイスが同様の電流をシンクおよびソースできることを示します。このデバイスの駆動能力により、軽負荷に高速エッジが生成される場合があるため、リングングを防ぐために配線と負荷の条件を考慮してください。さらに、このデバイスの出力は、デバイスを損傷することなく維持できるレベルよりも大きな電流を駆動できます。過電流による損傷を防止するため、デバイスの出力電力を制限します。「絶対最大定格」で定義されている電気的および熱的制限を常に順守してください。

ハイ インピーダンス状態に移行したとき、出力は電流のソースとシンクのどちらも行いません。ただし、「電気的特性」表に定義されている小さなリーク電流は例外です。ハイ インピーダンス状態では、デバイスは出力電圧を制御しません。出力電流は、外部要因に依存します。フローティング ノードは、他のドライバが接続されていないノードであり、電圧は不明です。出力にプルアップ抵抗またはプルダウン抵抗を接続することで、デバイスがハイ インピーダンス状態の出力に既知の電圧を供給できます。抵抗の値は、寄生容量や消費電力の制限など複数の要因に依存します。通常、10kΩ 抵抗を使用すると、これらの要件を満たすことができます。

未使用の 3-state CMOS 出力は未接続のままにします。

7.3.2 部分的パワー ダウン (I_{off})

このデバイスには、電源ピンが 0V に保持されているときにすべての出力をディセーブルにする回路が搭載されています。ディセーブルになっているときは、入力電圧に関係なく、出力は電流のソースとシンクのどちらも行いません。各出力のリーク電流の量は、「電気的特性」表の I_{off} 仕様によって定義されます。

7.3.3 標準 CMOS 入力

このデバイスには、標準 CMOS 入力 that 搭載されています。標準 CMOS 入力は高インピーダンスであり、通常は電気的特性に示されている入力容量と並列の抵抗としてモデル化されます。ワースト ケースの抵抗は、「絶対最大定格」に示されている最大入力電圧と、「電気的特性」に示されている最大入力リーク電流からオームの法則 ($R = V \div I$) を使用して計算されます。

標準 CMOS 入力では、「推奨動作条件」表の入力遷移時間またはレートで定義されるように、有効なロジック状態間で入力信号を迅速に遷移させる必要があります。この仕様を満たさなければ、消費電力が過剰になり、発振を引き起こす可能性があります。詳細については、『低速またはフローティング CMOS 入力の影響』を参照してください。

動作中は、標準 CMOS 入力をフローティングのままにしないでください。未使用の入力は V_{CC} または GND に終端させます。システムが常に入力を駆動していない場合は、有効な入力電圧を与えるために、プルアップ抵抗またはプルダウン

抵抗を追加することを検討してください。抵抗値は複数の要因によって異なりますが、推奨される値である $10\text{k}\Omega$ を使用すれば、通常はすべての要件を満たすことができます。

7.3.4 クランプダイオード構造

図 7-1 は、このデバイスの入力と出力には負のクランプ ダイオードのみがあることを示しています。

注意

絶対最大定格表に規定されている値を超える電圧は、デバイスに損傷を与える可能性があります。入力と出力のクランプ電流の定格を順守しても、入力と出力の電圧定格を超えることがあります。

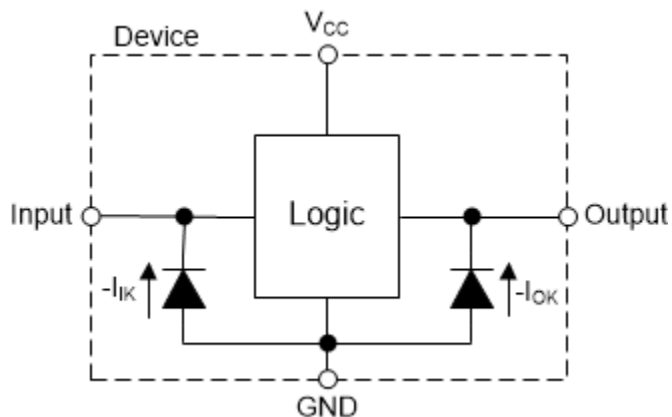


図 7-1. 各入力と出力に対するクランプ ダイオードの電気的配置

7.4 デバイスの機能モード

表 7-1. 機能表

入力		出力 Y
OE	A	
H	H	H
H	L	L
L	X	Z

8 アプリケーションと実装

8.1 アプリケーション情報に関する免責事項

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.2 使用上の注意

SN74LVC1G126-Q1 は、LED アプリケーションなどの高出力駆動による出力イネーブル バッファに使用できる、高駆動 CMOS デバイスです。このデバイスは、3.3V で 24mA の駆動電流を生成できるため、複数の出力の駆動用に設計されており、最大 100MHz の高速アプリケーションにも適しています。入力は 5.5V 耐圧であり、SN74LVC1G126-Q1 デバイスは V_{CC} に降圧変換できます。

8.3 代表的なアプリケーション

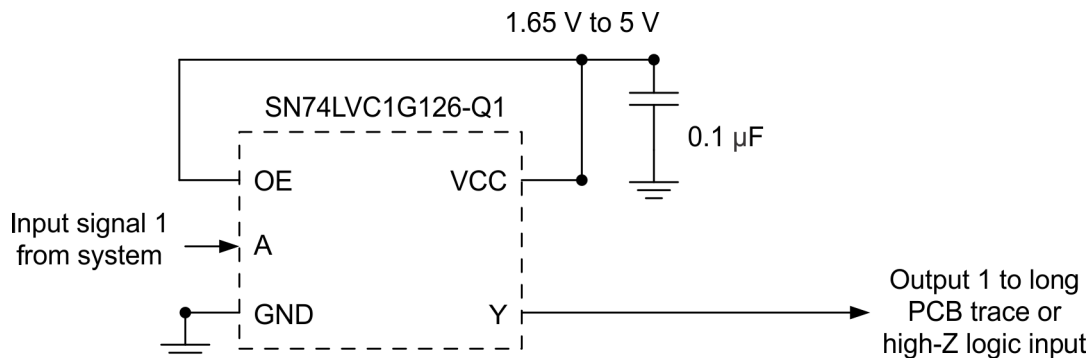


図 8-1. アプリケーション回路図

8.3.1 設計要件

このデバイスは CMOS 技術を採用しており、平衡型出力ドライバを備えています。最大許容値を超える電流が発生しないよう、バス コンテンションを回避します。出力を結合すると駆動能力が高まりますが、大きな駆動能力で軽負荷を駆動することでも高速なエッジが生じることに注意してください。リングングを防止するために、配線経路と負荷条件を考慮してください。

8.3.2 詳細な設計手順

- 推奨入力条件:
 - 立ち上がり時間と立ち下がり時間の仕様については、「[推奨動作条件](#)」表の $\Delta t/\Delta V$ を参照してください。
 - 規定された High および Low レベルについては、「[推奨動作条件](#)」表の V_{IH} および V_{IL} を参照してください。
 - 入力は過電圧許容で、任意の有効な V_{CC} において最大 5.5V に対応できます。
- 推奨出力条件:
 - 負荷電流は、1 出力あたり 50mA および部品の合計 100mA を超えないようにする必要があります。

8.3.3 アプリケーション曲線

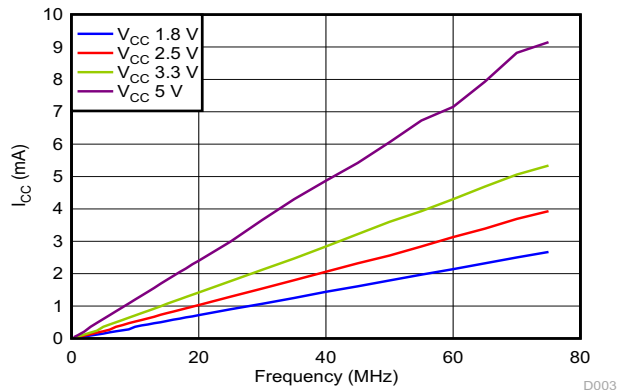


図 8-2. I_{CC} と周波数との関係

8.4 電源に関する推奨事項

電源には、「[推奨動作条件](#)」表に記載されている最小電源電圧定格と最大電源電圧定格の間の任意の電圧を使用できます。

電源の外乱を防止するため、各 V_{CC} 端子には適切なバイパス コンデンサが必要です。単一電源のデバイスには、 $0.1\mu\text{F}$ のコンデンサを推奨します。 V_{CC} 端子が複数ある場合、それぞれの電源端子に $0.01\mu\text{F}$ または $0.022\mu\text{F}$ のコンデンサを取り付けることが推奨されます。異なる周波数のノイズを除去するために、複数のバイパス コンデンサを並列に接続します。最良の結果を得るために、バイパス コンデンサは電源端子のできるだけ近くに取り付けます。

8.5 レイアウト

8.5.1 レイアウトのガイドライン

多ビット ロジック デバイスを使用する場合、入力がフローティングにならないことを確認してください。多くの場合、デジタル ロジック デバイスの機能または機能の一部は使用されません。いくつかの例では、トリプル入力 AND ゲートに接続されている 1 つの未使用入力または 4 バッファ ゲートに接続されている 1 つの未使用ゲートを示しています。入力端子を未接続のままにしないでください。外部接続の電圧が未確定の場合、動作状態が不定になるためです。

あらゆる状況で遵守する必要があるルールを読むには、「[推奨動作条件](#)」を参照してください。デジタル ロジック デバイスの未使用の入力はすべて、フローティングにならないように、High または Low バイアスに接続してください。デバイスの機能によって、どのロジックレベルをどの未使用の入力に適用するかが決まります。一般に、ロジックレベルは GND または V_{CC} のうち、より適切であるかより利便性の高い方に接続されます。本部品がトランシーバでない限り、フローティング出力は許容されます。トランシーバに出力イネーブル ピンがある場合、アサートされるとピンにより本部品の出力セクションがディスエーブルになります。トランシーバは I/O の入力セクションをディスエーブルにしないため、ディスエーブル時にもフローティングにできません。

8.5.2 レイアウト例

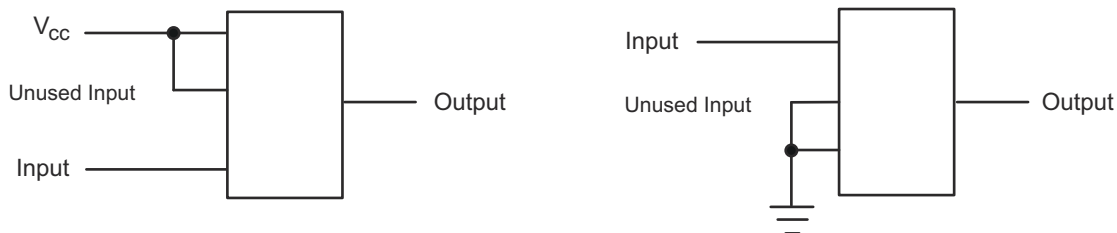


図 8-3. レイアウトの例

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.5 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from NOVEMBER 10, 2025 to AUGUST 14, 2026 (from Revision D (August 2020) to Revision E (August 2026))	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• DBV パッケージの接合部と周囲の間の熱抵抗値を次のように変更: 240.9°C/W >> 357.1°C/W.....	5
• DBV パッケージの接合部とケース (上面) の間の熱抵抗値を次のように変更: 165.8°C/W >> 263.7°C/W.....	5
• DBV パッケージの接合部と基板の間の特性値を次のように変更: 143.2°C/W >> 264.4°C/W.....	5
• DBV パッケージの接合部と上面の間の特性値を次のように変更: 84.4°C/W >> 195.6°C/W.....	5
• DBV パッケージの接合部と基板の間の特性値を次のように変更: 142.5°C/W >> 262.2°C/W.....	5

Changes from Revision C (April 2019) to Revision D (August 2020)	Page
• 「特長」一覧の値を訂正。.....	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 「概要」と「製品情報」表を更新	1
• 「ESD レーティング」表を車載から商用に変更.....	4
• 「推奨動作条件」表で I_{OH} と I_{OL} の最大値を修正	5
• 「電気的特性」表を修正	6
• 「スイッチング特性、CL = 15pF」および「スイッチング特性、-40°C ~ 85°C」の表を削除	7
• 「スイッチング特性」の最大値を修正	7
• 「動作特性」表で不要な列を削除	7
• 「パラメータ測定情報」セクションの表の最初の画像と未使用の行を削除	8
• 「機能説明」セクションを追加.....	9
• 「詳細な設計手順」セクションの相互参照を修正	11
• リビジョン C から誤った履歴タグを削除: 「推奨動作条件」表で 1.65V ~ 3.6V VCC の VCC を 1.65V から 5V に変更し、最大動作温度を 125°C に変更.....	0

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
1P1G126QDBVRQ1	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	(34Q5, C26O)
1P1G126QDBVRQ1.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	(34Q5, C26O)
1P1G126QDBVRQ1.B	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	(34Q5, C26O)
1P1G126QDRYRQ1	Active	Production	SON (DRY) 6	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	HN
1P1G126QDRYRQ1.B	Active	Production	SON (DRY) 6	5000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	HN

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74LVC1G126-Q1 :

- Catalog : [SN74LVC1G126](#)
- Enhanced Product : [SN74LVC1G126-EP](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
1P1G126QDBVRQ1	SOT-23	DBV	5	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
1P1G126QDRYRQ1	SON	DRY	6	5000	180.0	9.5	1.2	1.65	0.7	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

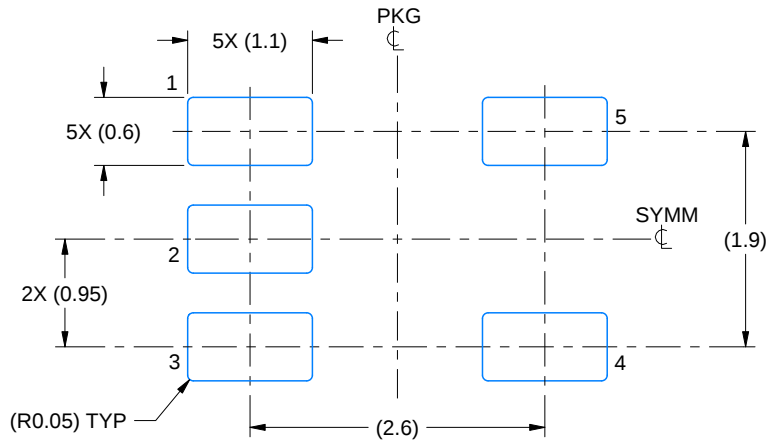
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
1P1G126QDBVRQ1	SOT-23	DBV	5	3000	190.0	190.0	30.0
1P1G126QDRYRQ1	SON	DRY	6	5000	189.0	185.0	36.0

EXAMPLE BOARD LAYOUT

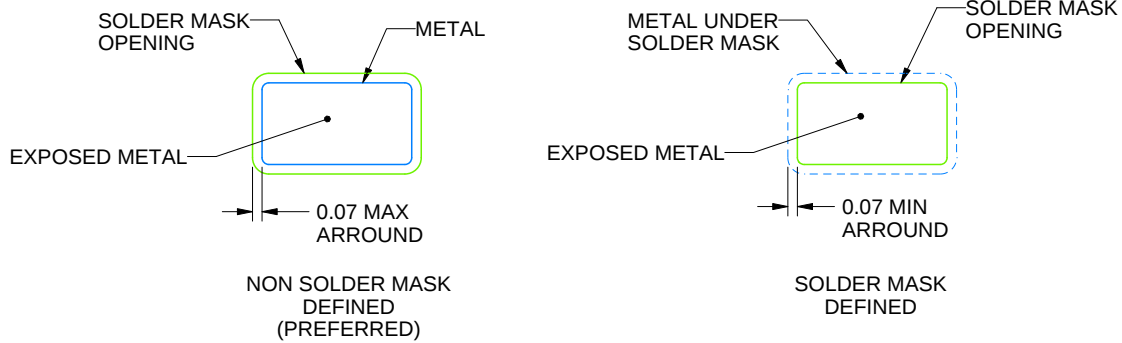
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

DRY 6

USON - 0.6 mm max height

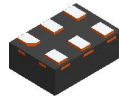
PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4207181/G

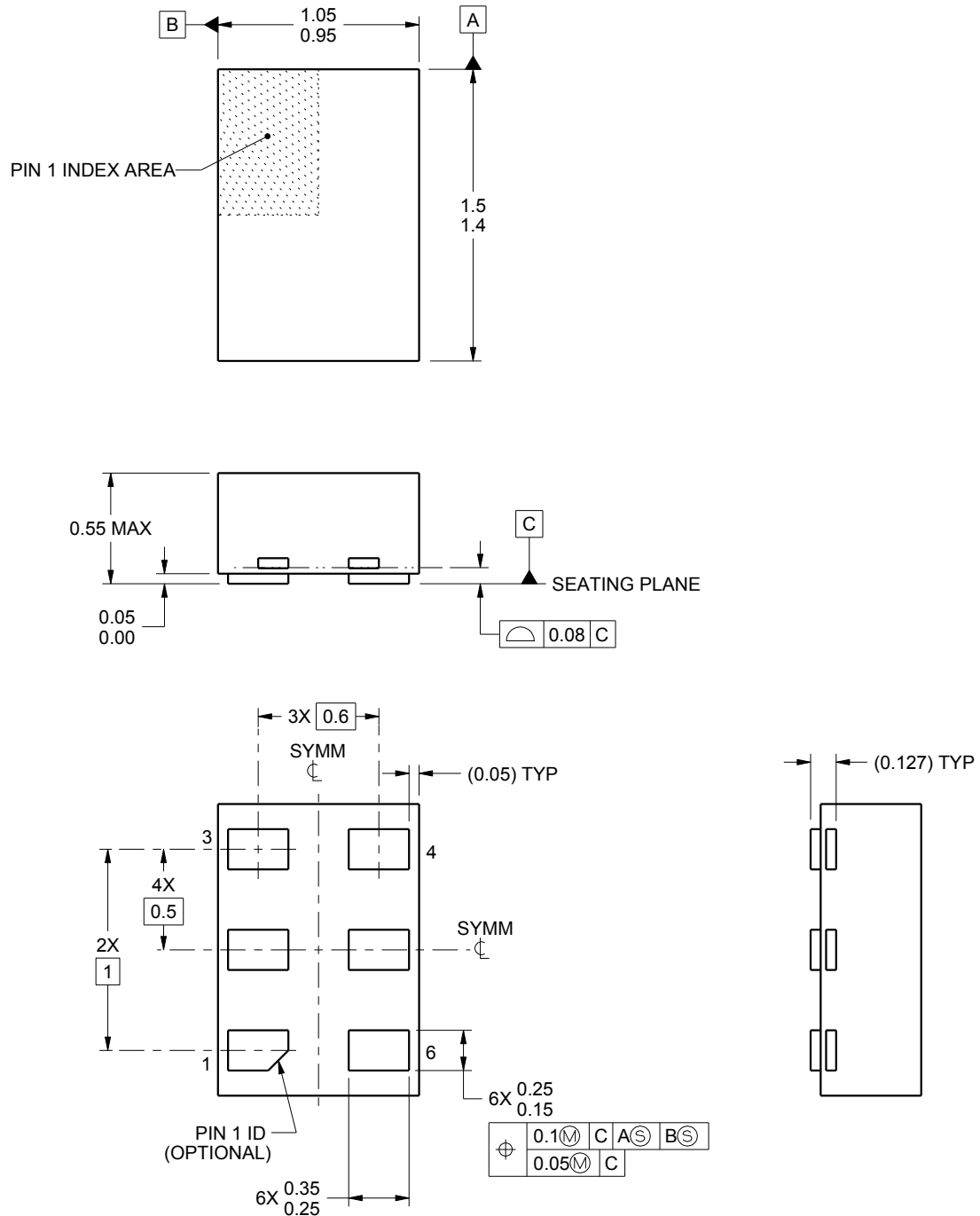
DRY0006B



PACKAGE OUTLINE

USON - 0.55 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4222207/B 02/2016

NOTES:

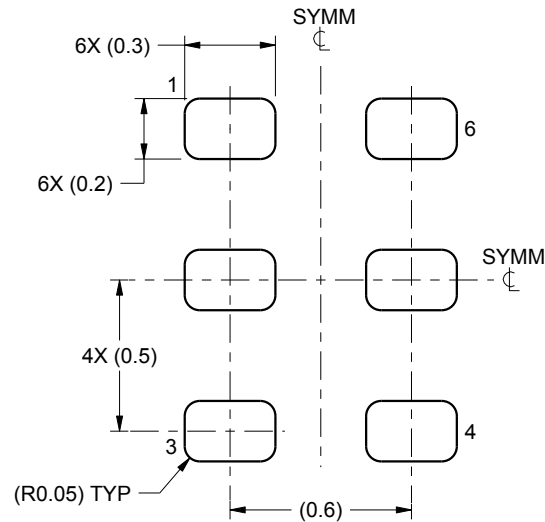
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

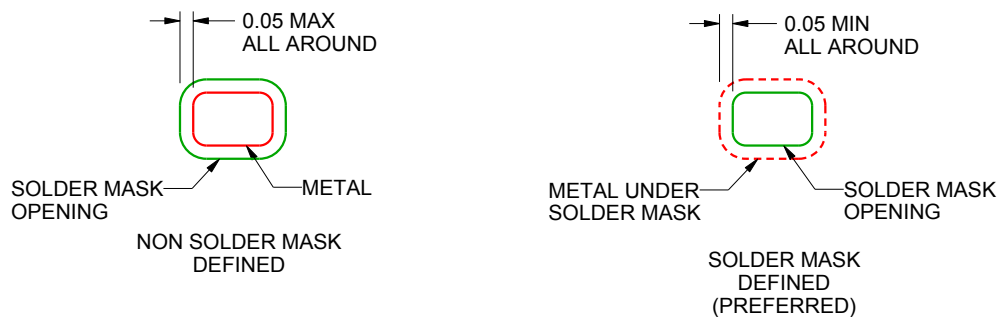
DRY0006B

USON - 0.55 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
1:1 RATIO WITH PKG SOLDER PADS
SCALE:40X



SOLDER MASK DETAILS

4222207/B 02/2016

NOTES: (continued)

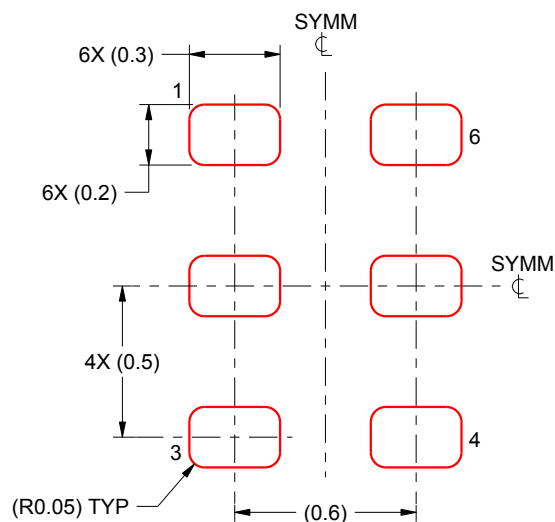
3. For more information, see QFN/SON PCB application report in literature No. SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

DRY0006B

USON - 0.55 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.075 - 0.1 mm THICK STENCIL
SCALE:40X

4222207/B 02/2016

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月