TCAN857-Q1 車載用、フォルト保護機能搭載、サイレント モード付きの CAN FD トランシーバ

1 特長

- 車載アプリケーション向けに AEC-Q100 認定済み
  - 人体モデル (HBM) ESD 保護:AEC Q100-002 準拠、CANH および CANL ピンで ±12kV
  - デバイス帯電モデル (CDM) ESD 保護:AEC Q100-011 準拠、±500V
  - IEC 62228-3 接触放電:±8kV (電源なし)
- ISO 11898-2:2024 の物理層規格に適合
- 機能安全対応
  - 機能安全システムの設計に役立つ資料を利用可能
- Classical CAN のサポートと最適化された CAN FD 性能 (2Mbps と 5Mbps)
  - 短く対称的な伝搬遅延時間によりタイミング マージンを強化
- TCAN857V-Q1 の I/O 電圧範囲: 2.9V～5.25V
- 12V バッテリ アプリケーションをサポート
- レシーバの同相入力電圧:±12V
- 保護機能:
  - バス フォルト保護:±40V
  - 低電圧保護
  - TXD ドミナント タイムアウト (DTO)
  - サーマル シャットダウン保護 (TSD)
- 動作モード:通常およびサイレント
- 電源非接続時の最適化された挙動
  - バスおよびロジック ピンは高インピーダンス (動作中のバス、アプリケーションに対して無負荷)
  - ホットプラグ対応:バスおよび RXD 出力での電源オン/オフ時のグリッチ フリー動作
- 8 ピン SOIC、向上された自動光学検査 (AOI) 機能を備えたリードレス VSON-8 パッケージ

2 アプリケーション

- 自動車および輸送システム
  - 車体制御モジュール
  - 車載ゲートウェイ
  - 先進運転支援システム (ADAS)
  - インフォテインメント

3 説明

TCAN857-Q1 は、ISO 11898-2:2024 高速 CAN (Controller Area Network) 仕様の物理層要件を満たす高速 CAN トランシーバです。本トランシーバは Classical CAN ネットワークと最高 5 メガビット/秒 (Mbps) の CAN FD ネットワークのために設計されています。

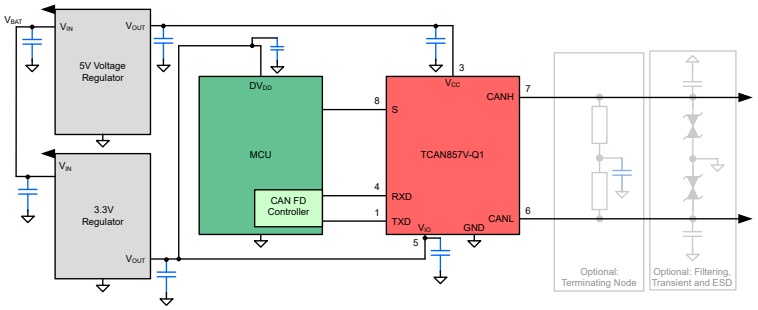
本トランシーバは、通常モードとサイレント モードという 2 つの動作モードをサポートしています。本トランシーバは、サーマル シャットダウン (TSD)、TXD ドミナント タイムアウト (DTO)、最高 ±40V のバス フォルト保護を含む多くの保護および診断機能も備えています。本デバイスには、電源電圧低下またはフローティング ピン発生時のフェイルセーフ動作が定義されています。

本トランシーバは V_{IO} ピンによるレベル シフト機能を内蔵しているため、トランシーバの I/O を 3.3V、5V のロジック レベルに直接接続できます。これらのトランシーバは業界標準の SOIC-8 および VSON-8 の両パッケージで供給されます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TCAN857-Q1	SOIC (D)	4.9mm × 6mm
	VSON (DRB) (8)	3mm × 3mm

(1) 詳細については、セクション 12 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 説明 ... 1
4 デバイス比較表 ... 3
5 ピン構成および機能 ... 4
6 仕様 ... 5
6.1 絶対最大定格 ... 5
6.2 ESD 定格 ... 5
6.3 ESD 定格、IEC 仕様 ... 5
6.4 推奨動作条件 ... 5
6.5 熱に関する情報 ... 6
6.6 電源特性 ... 6
6.7 損失定格 ... 6
6.8 電気的特性 ... 7
6.9 スイッチング特性 ... 8
6.10 代表的特性 ... 9
7 パラメータ測定情報 ... 11
8 詳細説明 ... 14
8.1 概要 ... 14
8.2 機能ブロック図 ... 15
8.3 機能説明 ... 15
8.4 デバイスの機能モード ... 19
9 アプリケーションと実装 ... 21
9.1 アプリケーション情報 ... 21
9.2 代表的なアプリケーション ... 21
9.3 電源に関する推奨事項 ... 24
9.4 レイアウト ... 25
10 デバイスおよびドキュメントのサポート ... 26
10.1 ドキュメントのサポート ... 26
10.2 ドキュメントの更新通知を受け取る方法 ... 26
10.3 サポート・リソース ... 26
10.4 商標 ... 26
10.5 静電気放電に関する注意事項 ... 26
10.6 用語集 ... 26
11 改訂履歴 ... 26
12 メカニカル、パッケージ、および注文情報 ... 27

Copyright © 2026 Texas Instruments Incorporated

4 デバイス比較表

表 4-1. デバイスの比較

デバイス番号	ピン 5 で低電圧 I/O ロジックをサポート	ピン 8 のモード選択
TCAN857-Q1	なし	サイレント モード
TCAN857V-Q1	あり	サイレント モード

5 ピン構成および機能

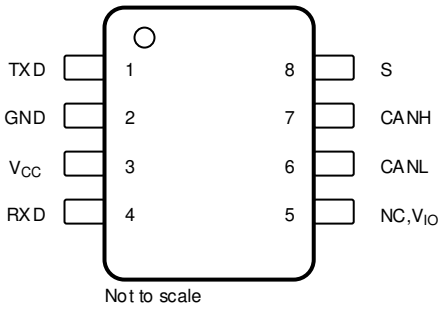


図 5-1. D パッケージ、8 ピン SOIC (上面図)

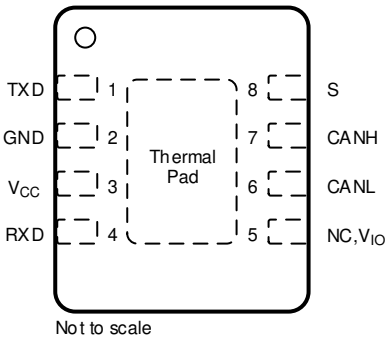


図 5-2. DRB パッケージ、8 ピン VSON (上面図)

表 5-1. ピンの機能

ピン		タイプ	説明
名称	番号		
TXD	1	デジタル入力	CAN 送信データ入力、内蔵プルアップ
GND	2	GND	グランド接続
V_{CC}	3	電源	5V の電源電圧
RXD	4	デジタル出力	電源オフ時はデータ出力、トライステートを受信できます
NC	5	—	未接続 (内部接続なし)。V_{IO} なしのデバイス
V_{IO}		電源	I/O 電源電圧
CANL	6	バス IO	Low レベル CAN バス入出力ライン
CANH	7	バス IO	High レベル CAN バス入出力ライン
S	8	デジタル入力	サイレントモード制御入力、内蔵プルアップ
サーマルパッド (VSON のみ)		—	このサーマル パッドは、複数のビアを使用して内部の任意の PCB グランド プレーンに接続し、最適の熱特性を実現できます。

Copyright © 2026 Texas Instruments Incorporated

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)(2)

		最小値	最大値	単位
V_{CC}	電源電圧	-0.3	6	V
V_{IO}	電源電圧 I/O レベル シフタ	-0.3	6	V
V_{BUS}	CAN バス I/O 電圧 (CANH、CANL)	-40	40	V
V_{DIFF}	CANH と CANL 間の最大差動電圧範囲	-40	40	V
V_{Logic_Input}	ロジック入力端子電圧	-0.3	6	V
V_{RXD}	RXD 出力端子の電圧範囲	-0.3	6	V
$I_{O(RXD)}$	RXD 出力電流	-8	8	mA
T_J	動作接合部温度範囲	-40	165	℃
T_{STG}	保存温度	-65	150	℃

(1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) 差動 I/O バス電圧を除くすべての電圧値は、グランド端子を基準にしています。

6.2 ESD 定格

				値	単位
V_{ESD}	静電放電	人体モデル (HBM)、AEC Q100-002 準拠 (1)	すべてのピンの HBM 分類レベル 3A	±2000	V
			グローバルピン CANH および CANL の HBM 分類レベル 3B	±12000	V
		荷電デバイス モデル (CDM)、AEC Q100-011 準拠 分類レベル C4B	角のピン	±750	V
			その他のすべてのピン	±500	V

(1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 ESD 定格、IEC 仕様

				値	単位
V_{ESD}	システムレベルの静電気放電 (ESD)(1)	CAN バス端子 (CANH、CANL) から GND への接続	IEC 62228-3：電源なしの接触放電	±8000	V

(1) IEC 62228-3 CAN トランシーバ (2018)、セクション 6.4、DIN EN 61000-4 に従ってテスト済み。

6.4 推奨動作条件

		最小値	公称値	最大値	単位
V_{CC}	電源電圧	4.75	5	5.25	V
V_{IO}	電源電圧 I/O レベル シフタ	2.9		5.25	V
$I_{OH(RXD)}$	RXD 端子の High レベル出力電流	-2			mA
$I_{OL(RXD)}$	RXD 端子の Low レベル出力電流			2	mA
T_J	自由気流での動作温度 (熱特性表を参照)	-40		150	℃
T_{SDR}	サーマル シャットダウン	160			℃
T_{SDF}	サーマルシャットダウンリリース			150	℃
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス		10		℃

Copyright © 2026 Texas Instruments Incorporated

6.5 熱に関する情報

熱評価基準(1)		TCAN857(V)-Q1		単位
		D (SOIC)	DRB (VSON)	
$R_{\theta JA}$	接合部から周囲への熱抵抗	130.1	67.7	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	72.3	77.2	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	79.5	40.3	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	21.1	6.8	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	78.5	40.1	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	–	23.7	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

6.6 電源特性

動作温度範囲全体、T_J = -40℃～150℃ (特に記述のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{CC}	消費電流、通常 モード	ドミナント	TXD = 0V、R_L = 60Ω、C_L = open			70	mA
			TXD = 0V、R_L = 50Ω、C_L = open			80	mA
		バス障害が発生した場合でもドミナントです	TXD = 0V、CANH = CANL = ±25V、R_L = open、C_L = open			130	mA
		リセッシブ、TCAN857V	TXD = V_{IO}、R_L = 50Ω、C_L = open、RCM = open			10	mA
		リセッシブ、TCAN857	TXD = V_{CC}、R_L = 50Ω、C_L = open、RCM = open			10	mA
	消費電流、サイレント モード		TXD = V_{CC}、R_L = 50Ω、C_L = open			3	mA
I_{IO}	I/O 電源電流通常モード (V_{IO} のデバイス)	ドミナント	RXD はフローティング、TXD = 0V			400	µA
		リセッシブ	RXD はフローティング、TXD = V_{IO}			150	µA
	I/O 電源電流サイレントモード (V_{IO} 付きのデバイス)		RXD はフローティング、TXD = V_{IO}			35	µA
UV_{VCC}	保護モードでの V_{CC} の立ち上がり低電圧検出				4.2	4.6	V
	保護モードの V_{CC} での立ち下がり低電圧検出			3.5	4	4.5	V
UV_{VIO}	V_{IO} の立ち上がり低電圧スレッショルド				2.5	2.9	V
	V_{IO} の立ち下がり低電圧スレッショルド			2.1	2.4		V
T_{SDR}	サーマル シャットダウン温度、上昇			160		190	
T_{SDF}	サーマル シャットダウン温度、下降 (放出時)			150		180	
$T_{SD(HYS)}$	サーマル シャットダウン ヒステリシス				10		

6.7 損失定格

パラメータ		テスト条件	最小値	標準値	最大値	単位
P_D	平均消費電力 通常モード	V_{CC} = 5V、V_{IO} = 3.3V、T_J = 27°C、R_L = 60Ω、C_{L_RXD} = 15pF TXD 入力 = 250kHz 50% デューティ サイクル方形波		90		mW
		V_{CC} = 5.25V、V_{IO} = 3.3V、T_J = 150°C、R_L = 60Ω、C_{L_RXD} = 15pF TXD 入力 = 2.5MHz 50% デューティ サイクル方形波		110		mW

Copyright © 2026 Texas Instruments Incorporated

6.8 電気的特性

動作温度範囲全体、T_J = -40℃～150℃ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
ドライバの電気的特性						
$V_{CANH(D)}$	バス出力電圧 (ドミナント) CANH	V_{TXD} = 0V、R_L =50Ω ～ 65Ω、C_L = 開放、R_{CM} = 開放	2.75		4.5	V
$V_{CANL(D)}$	バス出力電圧 (ドミナント) CANL	V_{TXD} = 0V、R_L =50Ω ～ 65Ω、C_L = 開放、R_{CM} = 開放	0.5		2.25	V
$V_{CANH(R)}$ $V_{CANL(R)}$	バス出力電圧 (リセッシブ)	V_{TXD} = V_{CC}、R_L = 開放 (無負荷)、R_{CM} = 開放	2		3	V
V_{SYM}	ドライバ対称性 ($V_{O(CANH)}$ + $V_{O(CANL)}$)/V_{CC}	STB = 0V、R_L = 60Ω、C_{SPLIT} = 4.7nF、C_L = 開放、R_{CM} = 開放、TXD = 250kHz、1MHz、2.5MHz	0.9		1.1	V/V
V_{SYM_DC}	DC 出力対称 (V_{CC} - $V_{O(CANH)}$ - $V_{O(CANL)}$)	R_L = 60 Ω、C_L = open	-400		400	mV
$V_{DIFF(D)}$	差動出力電圧通常モードドミナント	V_{TXD} = 0V、R_L =50Ω ～ 65Ω、C_L = 開放、R_{CM} = 開放	1.5		3	V
		V_{TXD} = 0V、45Ω ≤ R_L ≤ 70Ω、C_L = open	1.4		3.3	V
		V_{TXD} = 0V、R_L = 2240Ω、C_L = open	1.5		5	V
$V_{DIFF(R)}$	差動出力電圧通常モードリセッシブ	V_{TXD} = V_{CC}、R_L = 60Ω、C_L = open	-120		12	mV
		通常モード、TXD = V_{CC}、R_L = open、C_L = open	-50		50	mV
$I_{CANH(OS)}$	短絡時の定常状態出力電流、ドミナント	–3V ≤ V_{CANH} ≤ +18V、CANL = 開放、V_{TXD} = 0V	-115			mA
$I_{CANL(OS)}$		–3V ≤ V_{CANL} ≤ +18V、CANH = open、V_{TXD} = 0V			115	mA
I_{OS_REC}	短絡時の定常状態出力電流、リセッシブ	–40V ≤ V_{BUS} ≤ +40V、V_{BUS} = V_{CANH} = V_{CANL}	-5		5	mA
レシーバの電気的特性						
$V_{DIFF_RX(D)}$	レシーバがドミナント状態の差動入力電圧範囲、バスバイアスがアクティブ	–12V ≤ V_{CANL} ≤ +12V –12V ≤ V_{CANH} ≤ +12V	0.9		8	V
$V_{DIFF_RX(R)}$	レシーバリセッシブ状態の差動入力電圧範囲、バスバイアスがアクティブ	–12V ≤ V_{CANL} ≤ +12V –12V ≤ V_{CANH} ≤ +12V	-3		0.5	V
V_{HYS}	入力スレッショルド、通常モードのヒステリシス電圧	-12 V ≦ V_{CM} ≦ 12 V		80		mV
V_{CM}	同相範囲		-12		12	V
$I_{LKG(IOFF)}$	パワーオフ (電源オフ) バス入力リーク電流	CANH = CANL = 5V、V_{CC} = V_{IO} = GND			5	µA
C_I	グランドに対する入力容量 (CANH または CANL)	V_{TXD} = V_{CC}、V_{IO} = V_{CC}			20	pF
C_{ID}	差動入力容量	V_{TXD} = V_{CC}、V_{IO} = V_{CC}			10	pF
R_{DIFF}	リセッシブ状態中の差動入力抵抗	V_{TXD} = V_{IO}、通常モード –2V ≤ V_{CANH} ≤ +7V –2V ≤ V_{CANL} ≤ +7V	18		90	kΩ
R_{SE_CANH} R_{SE_CANL}	リセッシブ状態でのシングルエンド入力抵抗	–2V ≤ V_{CANH} ≤ +7V –2V ≤ V_{CANL} ≤ +7V	9		45	kΩ
m_R	入力抵抗マッチング:[1 – ($R_{IN(CANH)}$) / $R_{IN(CANL)}$))] × 100%	V_{CANH} = V_{CANL} = 5V	-2%		2%	
TXD 端子 (CAN 送信データ入力)						
V_{IH}	High レベル入力電圧	TCAN857-Q1	0.7 × V_{CC}			V
V_{IH}	High レベル入力電圧	TCAN857V-Q1	0.7 × V_{IO}			V
V_{IL}	Low レベル入力電圧	TCAN857-Q1			0.3 × V_{CC}	V
V_{IL}	Low レベル入力電圧	TCAN857V-Q1			0.3 × V_{IO}	V
I_{IH}	High レベル入力リーク電流	V_{TXD} = V_{CC} = V_{IO} = 5.25V	-2.5	0	1	µA

Copyright © 2026 Texas Instruments Incorporated

動作温度範囲全体、T_J = -40℃～150℃ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{IL}	Low レベル入力リーク電流	V_{TXD} = 0V、V_{CC} = V_{IO} = 5.25V	-200		-20	µA
$I_{LKG(OFF)}$	電源がない場合のリーク電流です	V_{TXD} = 5.25V、V_{CC} = V_{IO} = 0V	-1	0	1	µA
C_I	入力容量			2		pF
RXD 端子 (データ出力を受信可能)						
V_{OH}	High レベル入力電圧	TCAN857-Q、1 I_O = –2mA	0.8 × V_{CC}			V
V_{OH}	High レベル入力電圧	TCAN857V-Q1、I_O = –2mA	0.8 × V_{IO}			V
V_{OL}	Low レベル入力電圧	TCAN857-Q1、I_O = 2mA			0.2 × V_{CC}	V
V_{OL}	Low レベル入力電圧	TCAN857V-Q1、I_O = 2mA			0.2 × V_{IO}	V
$I_{LKG(OFF)}$	電源がない場合のリーク電流です	V_{RXD} = 5.25V、V_{CC} = V_{IO} = 0V	-1	0	1	µA
S 端子 (サイレントモード入力)						
V_{IH}	High レベル入力電圧	TCAN857-Q1	0.7 × V_{CC}			V
V_{IH}	High レベル入力電圧	TCAN857V-Q1	0.7 × V_{IO}			V
V_{IL}	Low レベル入力電圧	TCAN857-Q1			0.3 × V_{CC}	V
V_{IL}	Low レベル入力電圧	TCAN857V-Q1			0.3 × V_{IO}	V
I_{IH}	High レベル入力リーク電流 S	V_{CC} = V_{IO} = S = 5.25V	-2		2	µA
I_{IL}	Low レベル入力リーク電流 S	V_{CC}= V_{IO} = 5.25 V、S = 0V	-20		-2	µA
$I_{LKG(OFF)}$	電源がない場合のリーク電流です	S = 5.25V、V_{CC} = V_{IO} = 0V	-1	0	1	µA

6.9 スイッチング特性

動作温度範囲全体、T_J = -40℃～150℃ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
デバイスのスイッチング特性						
$t_{PROP(LOOP1)}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) まで、リセッシブからドミナントまで	通常モード、V_{IO} = 3V ～ 5V、R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF		90	220	ns
$t_{PROP(LOOP2)}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) まで、ドミナントからリセッシブまで	通常モード、V_{IO} = 3V ～ 5V、R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF		100	220	ns
t_{MODE}	モード変更時間 (標準からサイレント、またはサイレントから標準)				45	µs
ドライバのスイッチング特性						
t_{pHR}	伝搬遅延時間、High TXD からドライバリセッシブまで (ドミナントからリセッシブ)	R_L = 60Ω、C_L = 100pF、R_{CM} = open		43		ns
t_{pLD}	伝搬遅延時間、Low TXD からドライバドミナントまで (リセッシブからドミナントまで)			36		ns
$t_{sk(p)}$	パルススキュー (|tpHR-tpLD |)			4		ns
t_R	差動出力信号の立ち上がり時間			32		ns
t_F	差動出力信号の立ち下がり時間			27		ns
t_{TXD_DTO}	ドミナント タイムアウト	R_L = 60Ω、C_L = 100pF	0.8		6.5	ms
レシーバのスイッチング特性						

Copyright © 2026 Texas Instruments Incorporated

動作温度範囲全体、T_J = -40℃～150℃ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{pRH}	伝搬遅延時間、バスリセッシブ入力から High 出力 (ドミナントからリセッシブ)	C_{L_RXD} = 15pF		56		ns
t_{pDL}	伝搬遅延時間、バスドミナント入力から Low 出力 (リセッシブからドミナントまで)			33		ns
t_R	RXD 出力信号の立ち上がり時間			10		ns
t_F	RXD 出力信号の立ち下がり時間			10		ns
FD タイミング特性						
$t_{\Delta Bit(Bus)}$	送信されるリセッシブビット幅変化: $t_{BIT(TXD)}$ = 500 ns	R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF $t_{\Delta Bit(Bus)} = t_{BIT(Bus)} - t_{BIT(TXD)}$	-65		30	ns
$t_{\Delta Bit(Bus)}$	送信されるリセッシブビット幅変化: $t_{BIT(TXD)}$ = 200 ns	R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF $t_{\Delta Bit(Bus)} = t_{BIT(Bus)} - t_{BIT(TXD)}$	-45		10	ns
$t_{\Delta Bit(RXD)}$	受信されたリセッシブビット幅の変動: $t_{BIT(TXD)}$ = 500 ns	R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF $t_{\Delta Bit(Bus)} = t_{BIT(RXD)} - t_{BIT(TXD)}$	-100		50	ns
$t_{\Delta Bit(RXD)}$	受信されたリセッシブビット幅の変動: $t_{BIT(TXD)}$ = 200 ns	R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF $t_{\Delta Bit(Bus)} = t_{BIT(RXD)} - t_{BIT(TXD)}$	-80		20	ns
$t_{\Delta REC}$	レシーバのタイミングの対称性、$t_{BIT(TXD)}$ = 500 ns	R_L = 60Ω、C_L = 100pF、C_{L_RXD} = 15pF $\Delta t_{REC} = t_{BIT(RXD)} - t_{BIT(BUS)}$	-65		40	ns
$t_{\Delta REC}$	レシーバのタイミングの対称性、$t_{BIT(TXD)}$ = 200 ns		-45		15	ns

6.10 代表的特性

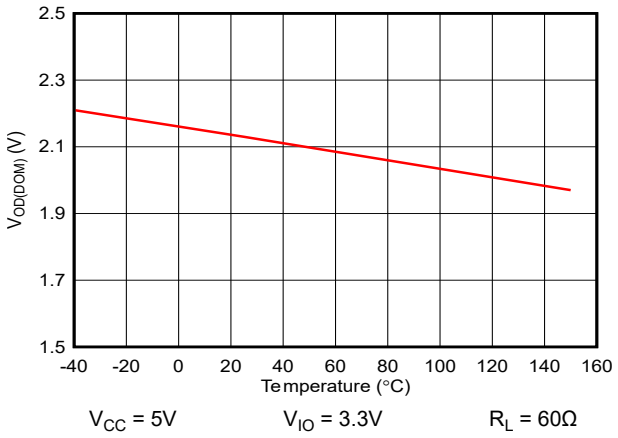


図 6-1. $V_{OD(DOM)}$ と温度との関係

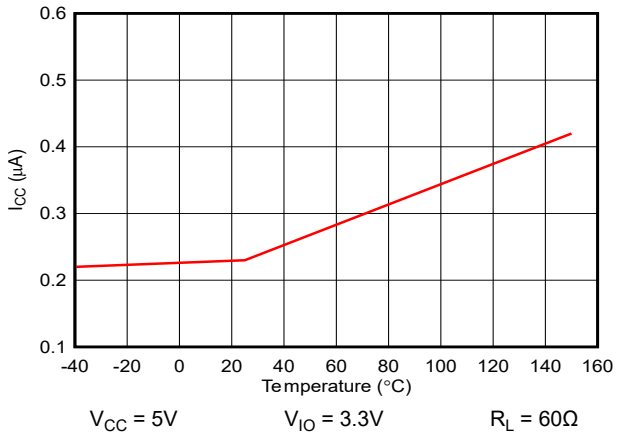


図 6-2. I_{CC} スタンバイ (STB) と温度との関係

6.10 代表的特性 (続き)

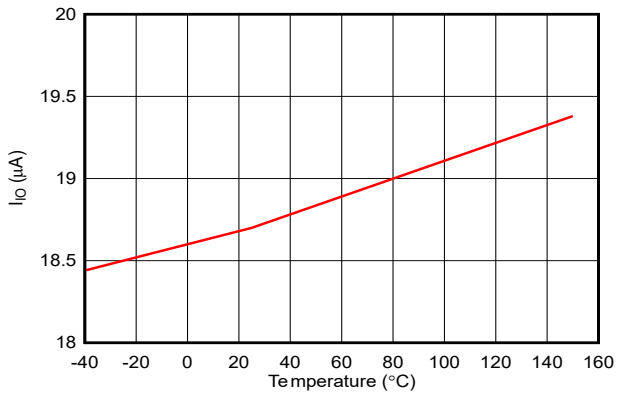


図 6-3. I_{IO} スタンバイ (STB) と温度との関係

Copyright © 2026 Texas Instruments Incorporated

7 パラメータ測定情報

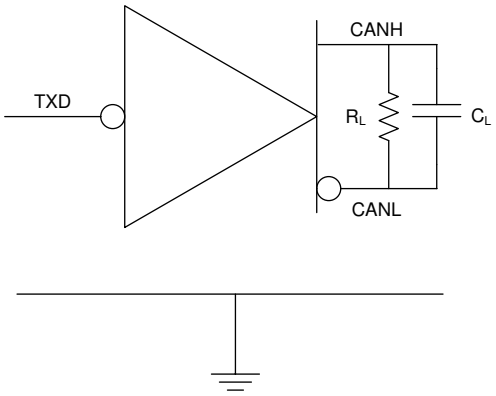


図 7-1. I_{CC} 測定回路

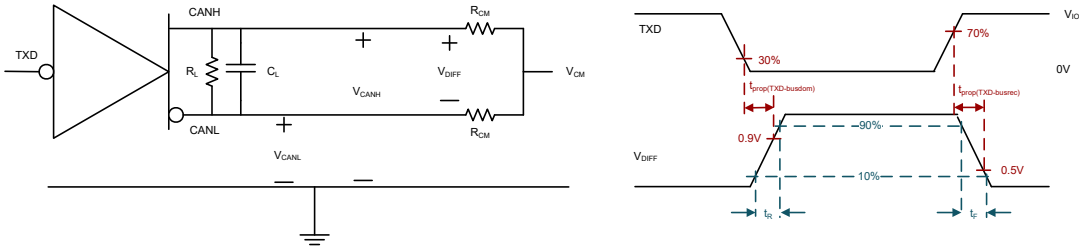


図 7-2. ドライバテスト回路と測定

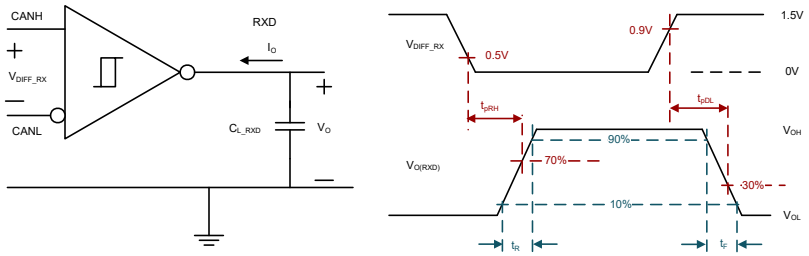


図 7-3. レシーバのテスト回路と測定

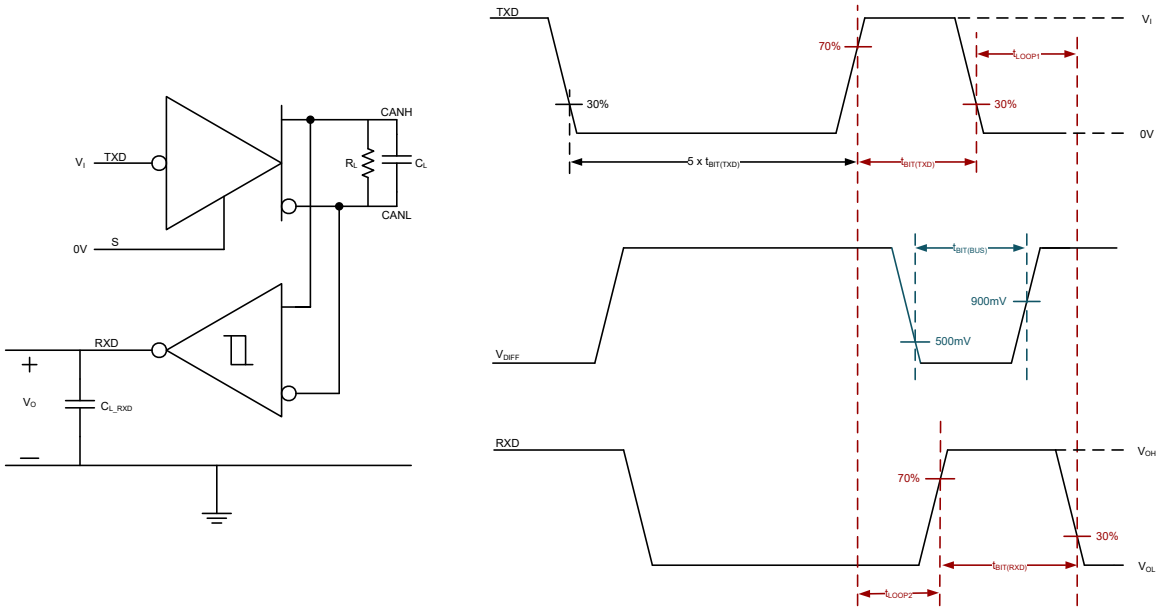


図 7-4. トランスミッタとレシーバのタイミング テスト回路と測定

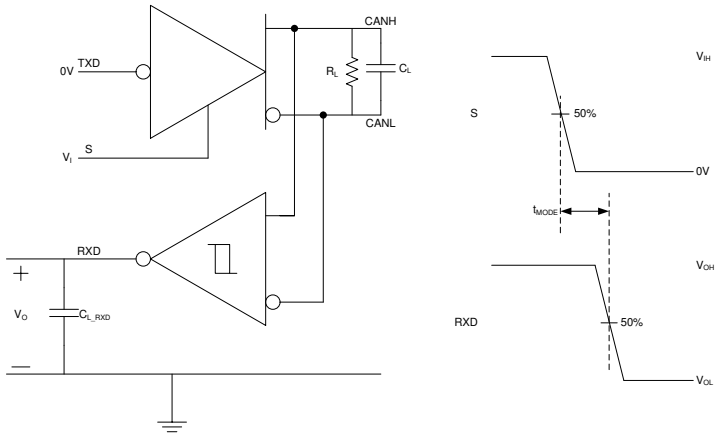


図 7-5. t_{MODE} テスト回路と測定

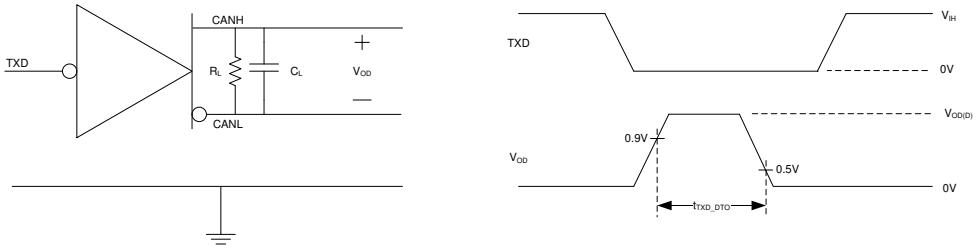


図 7-6. TXD ドミナントタイムアウトのテスト回路と測定

Copyright © 2026 Texas Instruments Incorporated

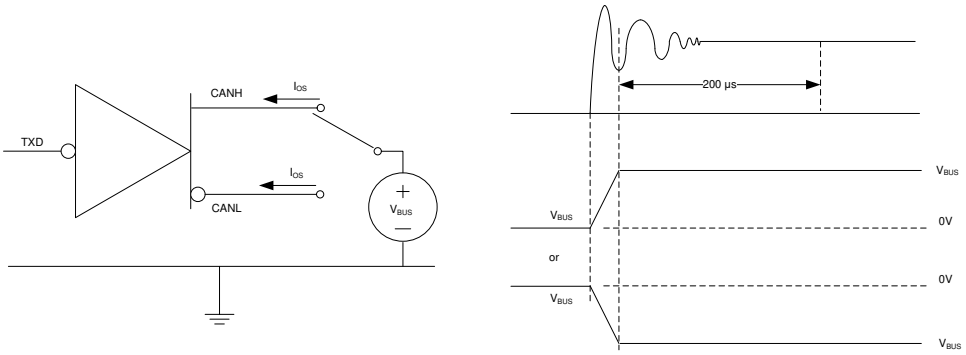


図 7-7. ドライバ短絡電流テスト回路と測定

8 詳細説明

8.1 概要

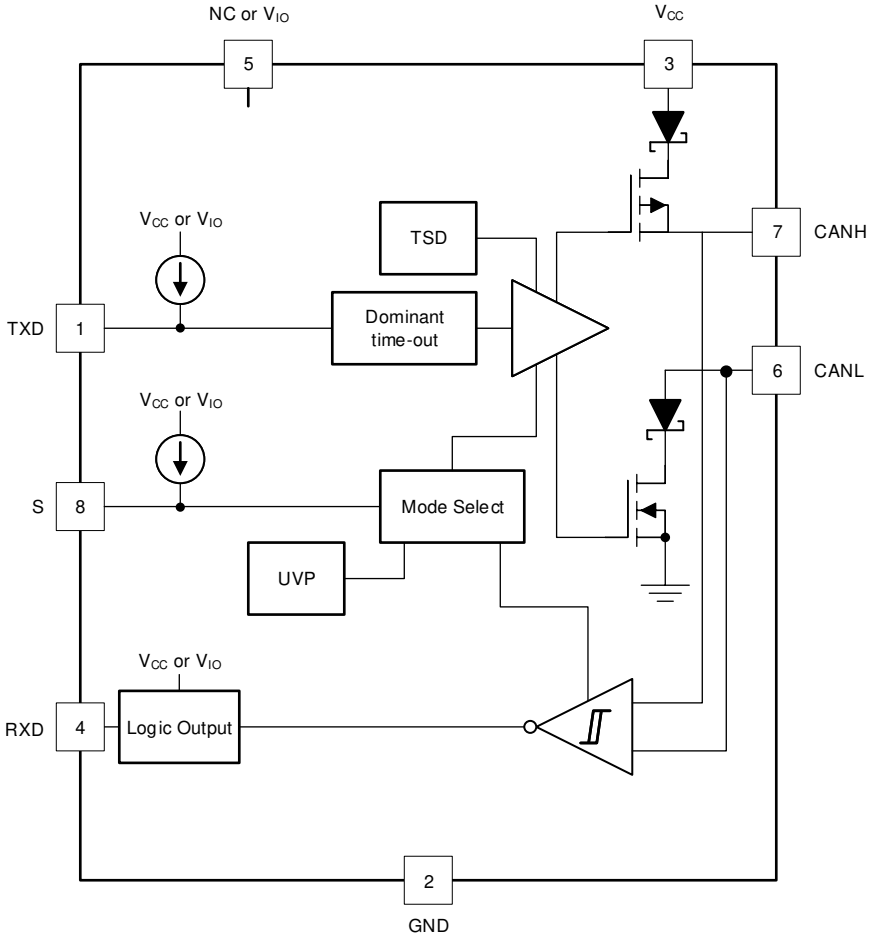
TCAN857(V)-Q1 デバイスは、ISO 11898-2:2024 高速 CAN (コントローラエリアネットワーク) 物理層規格の仕様を満たすか、それを上回っています。このデバイスは、ISO 11898-2:2024 物理層要件の要件を、GIFT/ICT 高速 CAN テスト仕様に準拠して認定済みです。このトランシーバは、厳しい車載システム要件を満たすための各種保護機能を備えており、最高 5Mbps の CAN FD データレートもサポートします。

このデバイスは、次の CAN 規格に準拠しています。

- CAN トランシーバの物理層の規格:
  - ISO 11898-2:2024 高速メディア アクセス ユニット
  - ISO 11898-5:2007 低消費電力モードを持つ高速媒体アクセス ユニット
  - SAE J2284-1:125kbps の車載用アプリケーション向けの高速 CAN (HSC)
  - SAE J2284-2:250kbps の車載用アプリケーション向けの高速 CAN (HSC)
  - SAE J2284-3:500kbps の車載用アプリケーション向けの高速 CAN (HSC)
  - SAE J2284-4:500kbps の車載用アプリケーション向けの高速 CAN (HSC) で 2Mbps の CAN FD データに対応
  - SAE J2284-5:500kbps の車載用アプリケーション向けの高速 CAN (HSC) で、5Mbps の CAN FD データに対応
- 準拠テストの要件
  - ISO 16845-2 道路車両–コントローラエリアネットワーク (CAN) 適合性テスト計画パート 2:高速メディアアクセスユニット適合性試験計画

Copyright © 2026 Texas Instruments Incorporated

8.2 機能ブロック図



8.3 機能説明

8.3.1 ピン説明

8.3.1.1 TXD

TXD 入力はロジックレベル信号であり、CAN コントローラからトランシーバへの V_{CC} または V_{IO} を基準とします。

8.3.1.2 GND

GND はトランシーバのグランドピンで、PCB のグランドに接続する必要があります。

8.3.1.3 V_{CC}

V_{CC} は CAN トランシーバに 5V 電源を供給します。

8.3.1.4 RXD

RXD 出力は、トランシーバから CAN コントローラへの、V_{CC} または V_{IO} を基準とするロジックレベル信号です。RXD は、V_{IO} が存在した後にのみ駆動されます。

8.3.1.5 V_{IO}

V_{IO} ピンは、トランシーバの I/O 電圧を供給する内蔵レベルシフタの入力ソースです。V_{IO} ピンをコントローラの I/O 電圧源に接続します。

Copyright © 2026 Texas Instruments Incorporated

8.3.1.6 CANH および CANL

これらは CAN High と CAN Low の差動バスピンです。これらのピンは、内部で CAN トランスミッタとレシーバに接続されています。

8.3.1.7 S (サイレント)

S ピンは、トランシーバのサイレントモード制御に使用される入力ピンです。S ピンには、コントローラから供給することも、静的なシステム電圧源から供給することもできます。通常モードが唯一の動作モードである場合は、プルダウン抵抗を使用して S ピンをシステムの GND に直接接続できます。サイレントモードが唯一の動作モードである場合、プルアップ抵抗を使用して S ピンを静的なシステム電圧源に直接接続できます。

8.3.2 CAN バスの状態

CAN バスの動作時には、リセッシブとドミナントの 2 つの論理状態があります。図 8-1 を参照してください。

ドミナント バス状態は、バスを差動で駆動する場合で、TXD ピンと RXD ピンは論理 LOW になります。リセッシブ バス状態は、バスがレシーバの高抵抗の内部入力抵抗 (R_{IN}) を介して V_{CC}/2 にバイアスされる場合で、TXD ピンと RXD ピンは論理 HIGH になります。

アービトレーションの期間は、ドミナント状態がリセッシブ状態を上書きします。調停の際には、複数の CAN ノードが同時にドミナントビットを送信している可能性があり、この場合、バスの差動電圧は単一ドライバの差動電圧よりも大きくなります。

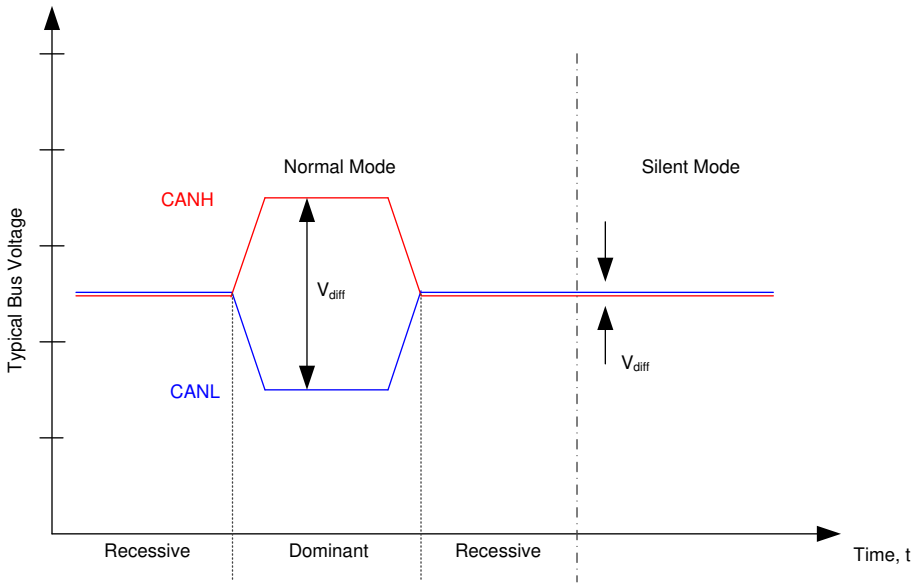


図 8-1. バスの状態

8.3.3 TXD ドミナント タイムアウト (DTO)

CAN ドライバーがアクティブな唯一のモードである通常モードでは、TXD DTO 回路は、TXD がタイムアウト期間 t_{TXD_DTO} よりも長くドミナントに保持されるハードウェアまたはソフトウェアの障害が発生した場合に、ローカル ノードがネットワーク通信をブロックすることを防ぎます。TXD DTO 回路は、TXD の立ち下がりエッジでトリガされます。回路のタイムアウト期間 t_{TXD_DTO} よりも前に立ち上がりエッジが確認されない場合、CAN ドライバはディセーブルになります。これにより、ネットワーク上の他のノード間の通信のためにバスが解放されます。TXD ピンにリセッシブ信号が検出されると、CAN ドライバが再度アクティブになり、ドミナント タイムアウトがクリアされます。レシーバはアクティブに維持され、V_{CC} /2 にバイアスされ、RXD 出力は TXD DTO フォルト中の CAN バスのアクティビティを反映します。

Copyright © 2026 Texas Instruments Incorporated

TXD DTO 回路で許容される最小ドミナント TXD タイムにより、デバイスの可能な最小送信データ レートが制限されます。CAN プロトコルでは、最悪の場合、(TXD 上で) 最大 11 個の連続したドミナント ビットを許容しています。この場合、5 個の連続したドミナント ビットの直後にエラー フレームが発生します。最小送信データレートは次のように計算できます式 1。

$$\text{Minimum Data Rate} = 11 \text{ bits} / t_{TXD_DTO} = 11 \text{ bits} / 0.8\text{ms} = 13.75\text{kbps} \quad (1)$$

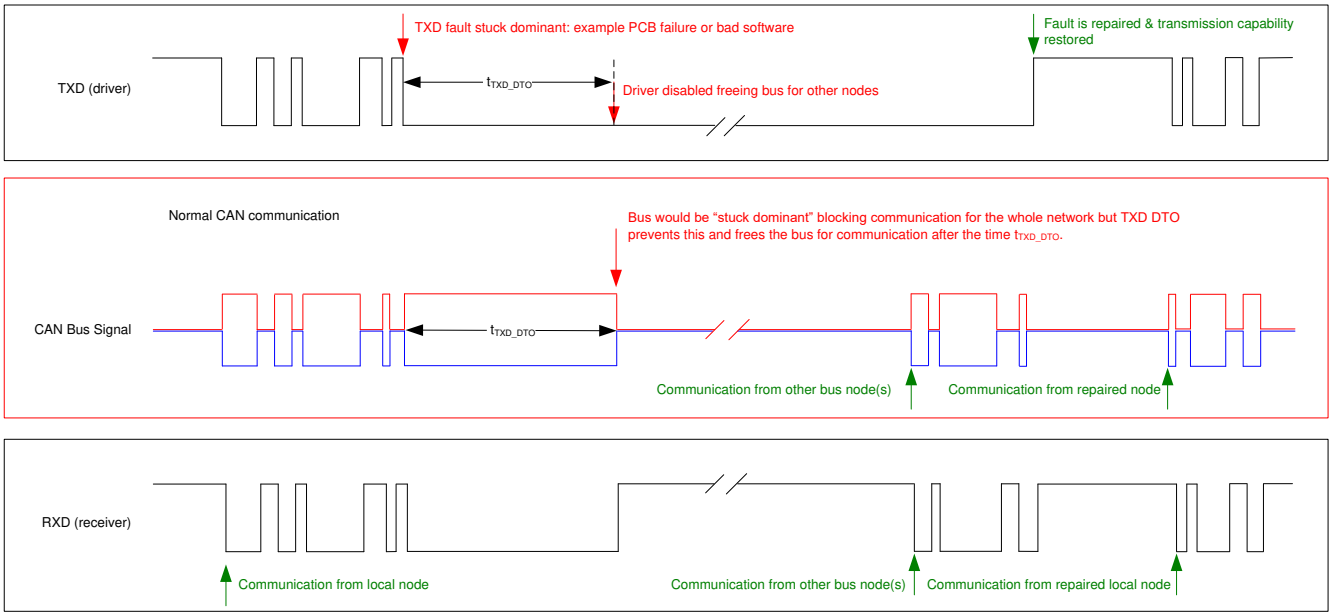


図 8-2. TXD ドミナント タイムアウトのタイミング図の例

8.3.4 CAN バスの短絡電流制限

このデバイスには、CAN バス ラインが短絡したときに短絡電流を制限するいくつかの保護機能があります。この機能は、ドミナントおよびリセッシブ状態での CAN ドライバ電流制限、TXD ドミナント状態タイムアウトなどです。このタイムアウトにより、システムフォルトによって常に大きな短絡電流がドミナント状態になるのを防ぎます。CAN 通信中、バスはドミナント状態とリセッシブ状態の間で切り替わります。したがって、短絡電流は、各バス状態における電流として、または DC 平均電流として見ることができます。CAN 設計で終端抵抗またはコモンモードチョークを選択するときは、平均電力定格 $I_{OS(AVG)}$を使用します。パーセンテージドミナントは、TXD DTO および CAN プロトコルによって制限されます。このプロトコルでは、ビットの詰め、制御フィールド、フレーム間空間により、強制的に状態が変化し、リセッシブビットが使用されています。データ フィールドにドミナント ビットが高割合で含まれている場合でも、バス上のリセッシブ時間が最小限になるようにします。

バスの平均短絡電流は、リセッシブビットとドミナント ビットの比率と、それぞれの短絡電流に依存します。平均短絡電流は、式 2 で計算できます。

$$I_{OS(AVG)} = \%\text{ Transmit x } [(\%\text{ REC_Bits x } I_{OS(SS)_REC}) + (\%\text{ DOM_Bits x } I_{OS(SS)_DOM})] + [\%\text{ Receive x } I_{OS(SS)_REC}] \quad (2)$$

ここで

- $I_{OS(AVG)}$ は平均短絡電流です。
- %Transmit は、ノードが CAN メッセージを送信している割合です。
- %Receive は、ノードが CAN メッセージを受信している割合です。
- %REC_Bits は、送信された CAN メッセージ内のリセッシブ ビットの割合です。
- %DOM_Bits は、送信された CAN メッセージ内のドミナントビットの割合です。

Copyright © 2026 Texas Instruments Incorporated

- $I_{OS(SS)_REC}$ は、リセッシブ定常状態の短絡電流です。
- $I_{OS(SS)_DOM}$ は、ドミナント定常状態の短絡電流です。

トランシーバ V_{CC} 電源の生成に使用される電源のサイズを決定するには、この短絡電流とネットワークで起こりうるフォルトケースを考慮する必要があります。

8.3.5 サーマル シャットダウン (TSD)

デバイスの接合部温度がサーマル シャットダウンしきい値 T_{TSD} を超えると、デバイスは CAN ドライバ回路をオフにし、TXD からバスへの伝送パスをブロックします。デバイスの接合部温度が T_{TSD} を下回ると、シャットダウン状態はクリアされます。TSD フォルト時、CAN バスピンは V_{CC}/ 2 にバイアスされ、レシーバから RXD へのパスは動作し続けます。デバイスの TSD 回路にはヒステリシスが含まれており、TSD フォルト時の CAN ドライバ出力が発振しないようにしています。

8.3.6 低電圧誤動作防止

電源ピン V_{CC} および V_{IO} には低電圧検出機能があり、デバイスは保護状態になります。これにより、どちらかの電源ピンの低電圧イベント時にバスが保護されます。

表 8-1. 低電圧誤動作防止 - TCAN857-Q1

V_{CC}	デバイスの状態	BUS	RXD ピン
> UV_{VCC}	通常	TXD ごと	ミラーバス
< UV_{VCC}	保護	高インピーダンス グランドへの弱いプルダウン(1)	高インピーダンス

(1) V_{CC} = GND、$I_{LKG(OFF)}$を参照

表 8-2. 低電圧誤動作防止 - TCAN857V-Q1

V_{CC}	V_{IO}	デバイスの状態	BUS	RXD ピン
> UV_{VCC}	> UV_{VIO}	通常	TXD ごと	ミラーバス
< UV_{VCC}	> UV_{VIO}	保護	S = High : グランドに弱いプルダウン (1)	リセッシブ
			S = Low : 高インピーダンス	
> UV_{VCC}	< UV_{VIO}	保護	高インピーダンス	高インピーダンス
< UV_{VCC}	< UV_{VIO}	保護	高インピーダンス	高インピーダンス

(1) V_{CC} = GND、$I_{LKG(OFF)}$を参照

低電圧状態が解消され、t_{MODEE} が経過すると、デバイスは通常モードに遷移します。ホストコントローラは再度 CAN トラフィックを送受信できます。

8.3.7 電源オフのデバイス

デバイスに電源が供給されていないとき、CAN バスへの無負荷となるように設計されています。バスのピンは、デバイスの電源がオフのときにリーク電流が小さいように設計されているため、デバイスはバスに負荷をかけません。これは、ネットワークの他の部分のノードが動作し続けている間に、ネットワークの一部のノードに電力が供給されていない場合に重要です。

また、ロジックピンには、デバイスに電力が供給されていないときのリーク電流が小さく、電力が供給されている他の回路には負荷をかけません。

8.3.8 フローティング ピン

デバイスには重要なピンに内部プルアップがあり、ピンが浮いた場合にデバイスを既知の状態にします。この内部バイアスは、設計上、特にノイズの多い環境では考慮する必要はありませんが、代わりにフェイルセーフ保護機能とみなされます。

Copyright © 2026 Texas Instruments Incorporated

オープンドレイン出力をサポートする CAN コントローラを使用する場合、適切な外部プルアップ抵抗を選択する必要があります。これにより、CAN コントローラの TXD 出力が、CAN トランシーバの入力に対して許容可能なビット時間を維持できるようになります。ピンバイアス条件の詳細については、表 8-3 を参照してください。

表 8-3. ピンバイアス

ピン	プルアップまたはプルダウン	コメント
TXD	プルアップ	バスの障害または TXD DTO トリガを防止するため、TXD をリセッシブに弱くバイアスします
S	プルアップ	システム電力の過剰を防止するため、S を低消費電力サイレントモードに弱くバイアスします

8.4 デバイスの機能モード

8.4.1 動作モード

本デバイスは、通常モードとサイレント モードという 2 つのメイン動作モードをサポートしています。動作モードの選択は、S ピンに High または Low レベルを印加することで行われます。

表 8-4. 動作モード

S	デバイス モード	ドライバ	レシーバ	RXD ピン
HIGH	サイレント モード	ディセーブル	イネーブル	バスの状態を反映します
LOW	通常モード	イネーブル	イネーブル	

8.4.2 通常モード

これは、本デバイスの通常の動作モードです。CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。このドライバは、TXD 入力のデジタル入力を、CANH および CANL バスピンの差動出力に変換します。レシーバは、CANH および CANL からの差動信号を RXD 出力のデジタル出力に変換します。

8.4.3 サイレント モード

サイレントモードでは、CAN ドライバが無効化され、高速 CAN レシーバがイネーブルになります。CAN 通信は、デバイスに単方向であり、レシーバは CANH および CANL からの差動信号を RXD のデジタル出力に変換します。TCAN857(V)-Q1 は、CAN ドライバがディスエーブルになっているため、サイレントモードでは消費電力が低減されます。

8.4.4 ドライバおよびレシーバ機能

デバイスのデジタル入出力レベルは、V_{CC} と V_{IO} のいずれかを基準とした CMOS レベルです。

表 8-5. ドライバ機能表

デバイス モード	TXD 入力 t(1)	バス出力		駆動されているバスの状態(2)
		CANH	CANL	
通常	Low	High	LOW	ドミナント
	High または open	高インピーダンス	高インピーダンス	バイアスリセッシブ
サイレント	X	高インピーダンス	高インピーダンス	バイアスリセッシブ

(1) X = 無関係です
(2) バス状態については、図 8-1 を参照してください

表 8-6. レシーバ機能表通常およびサイレントモード

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} - V_{CANL}$	バスの状態	RXD ピン
通常またはサイレント	$V_{ID} \geq 0.9V$	ドミナント	LOW
	$0.5V < V_{ID} < 0.9V$	未定義	未定義
	$V_{ID} \leq 0.5V$	リセッシブ	High

Copyright © 2026 Texas Instruments Incorporated

表 8-6. レシーバ機能表通常およびサイレントモード (続き)

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} – V_{CANL}$	バスの状態	RXD ピン
任意	オープン (V_{ID} ≈ 0V)	オープン	High

Copyright © 2026 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

9.2 代表的なアプリケーション

図 9-1 に、デバイスを使用する 5V システムの代表的な構成を示します。バス終端を、説明のために示します。

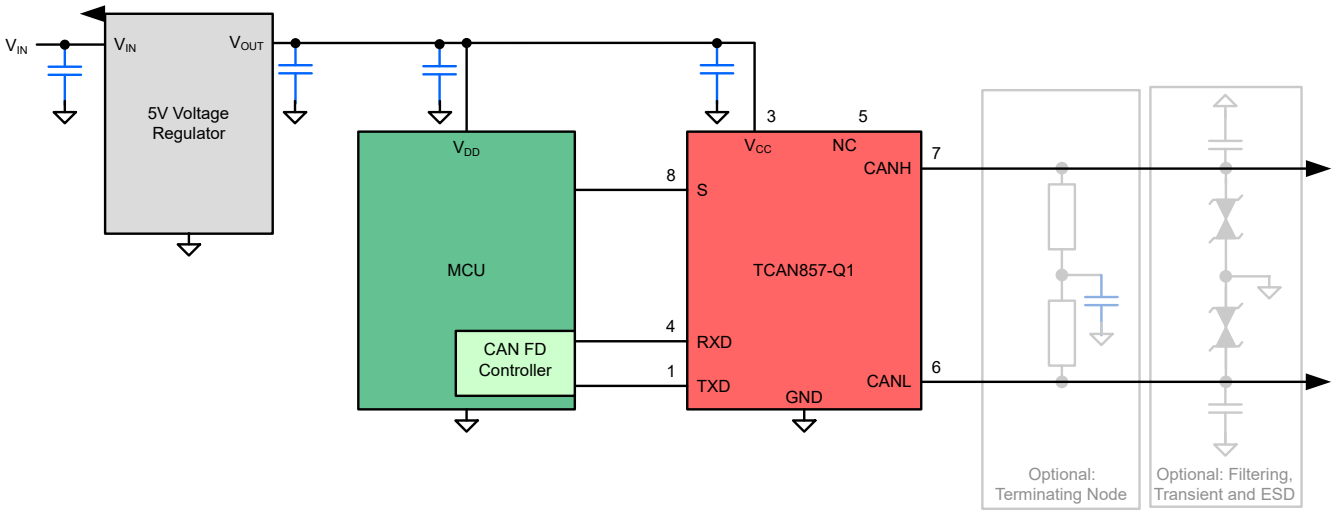


図 9-1. 5V の I/O 接続を使用したトランシーバアプリケーション

9.2.1 設計要件

9.2.1.1 CAN の終端

終端として、ケーブル上または終端ノード内のいずれかで、バスの端に単一の 120Ω 抵抗を配置することができます。バスの同相電圧のフィルタリングと安定化が必要な場合は、分割終端を使用することができます。図 9-2 を参照してください。分割終端は、差動信号ラインに存在する可能性があるより高い周波数の同相ノイズをフィルタリングすることで、ネットワークの電磁放射の挙動を改善します。

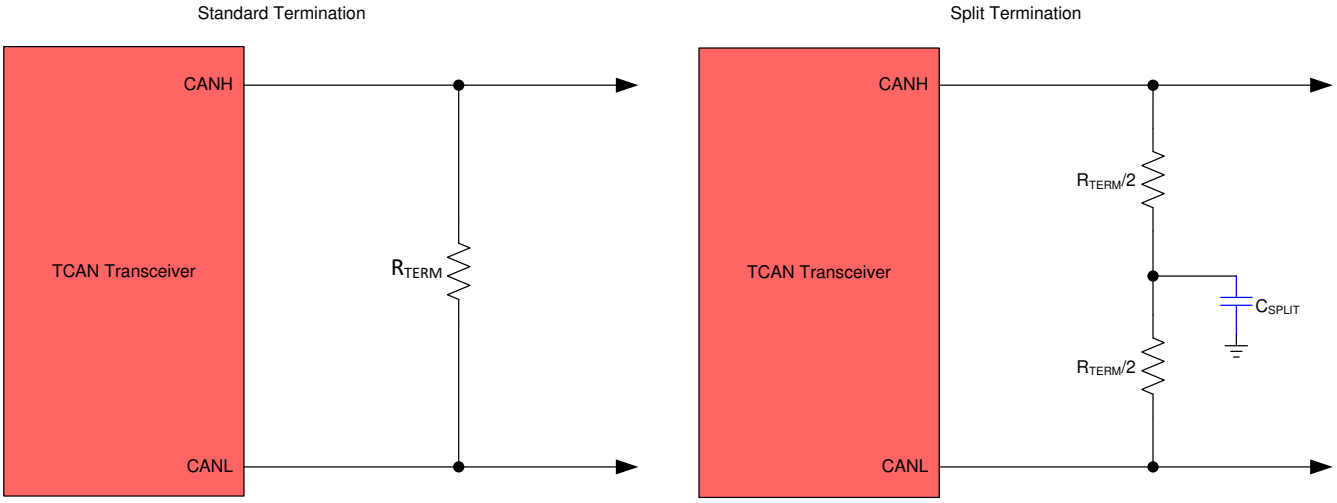


図 9-2. CAN バス終端の概念

9.2.2 設計手順の詳細

9.2.2.1 バスの負荷、長さ、ノード数

代表的な CAN アプリケーションでは、最大バス長は 40m、最大スタブ長は 0.3m です。ただし、注意深く設計すれば、より長いケーブル、より長いスタブ長、より多くのノードをバスに接続することができます。ノード数が多い場合は、TCAN857(V)-Q1 のような高入力インピーダンスのトランシーバが必要になります。

多くの CAN の組織および規格は、元の ISO 11898-2 規格外のアプリケーションへと CAN の使用を拡大してきました。この場合、データ レート、ケーブル長、バスの寄生負荷にシステム レベルのトレードオフの決定を下しました。これらの CAN システム レベル仕様の例としては、ARINC 825、CANopen、DeviceNet、SAE J2284、SAE J1939、NMEA 2000 などがあります。

CAN ネットワークのシステム設計は、一連のトレードオフです。ISO 11898-2:2024 仕様では、ドライバの差動出力は 50 Ω ～ 65 Ω の範囲のバス負荷により規定されており、この場合、差動出力は 1.5V を上回る必要があります。TCAN857(V)-Q1 ファミリは、最小 50 Ω の 1.5V の要件を満たすことが規定されており、45 Ω のバス負荷で 1.4V の差動出力を満たすように規定されています。トランシーバの差動入力抵抗は最小で 40kΩ です。100 個のトランシーバをバス上で並列に接続する場合は、公称 60 Ω のバス終端と並列に 400 Ω の差動負荷に相当し、合計バス負荷は約 52 Ω になります。したがって、TCAN857(V)-Q1 ファミリは理論的には単一のバスセグメントで 100 を超えるトランシーバをサポートします。ただし、CAN ネットワークの設計では、システムおよびケーブル配線全体での信号損失、寄生負荷、タイミング、ネットワークの不均衡、グランド オフセット、および信号の完全性に対してマージンを与える必要があるため、実際の最大ノード数は通常、少なくなります。また、バス長は、慎重なシステム設計およびデータ レートとのトレードオフにより、40m を超えて延長することもできます。たとえば、CANopen ネットワーク設計ガイドラインによると、終端抵抗やケーブル配線を変更し、64 ノード未満にし、データ レートを大幅に低下させてもいい場合、ネットワークを最大 1km にすることができます。

CAN ネットワーク設計におけるこの柔軟性は、元の ISO 11898-2 CAN 規格に基づいて構築されたさまざまな拡張規格および追加規格の重要な強みの 1 つです。ただし、この柔軟性を使用する場合は、堅牢なネットワーク動作のために適切なネットワーク設計を行う責任が CAN ネットワークシステムの設計者に課されます。

Copyright © 2026 Texas Instruments Incorporated

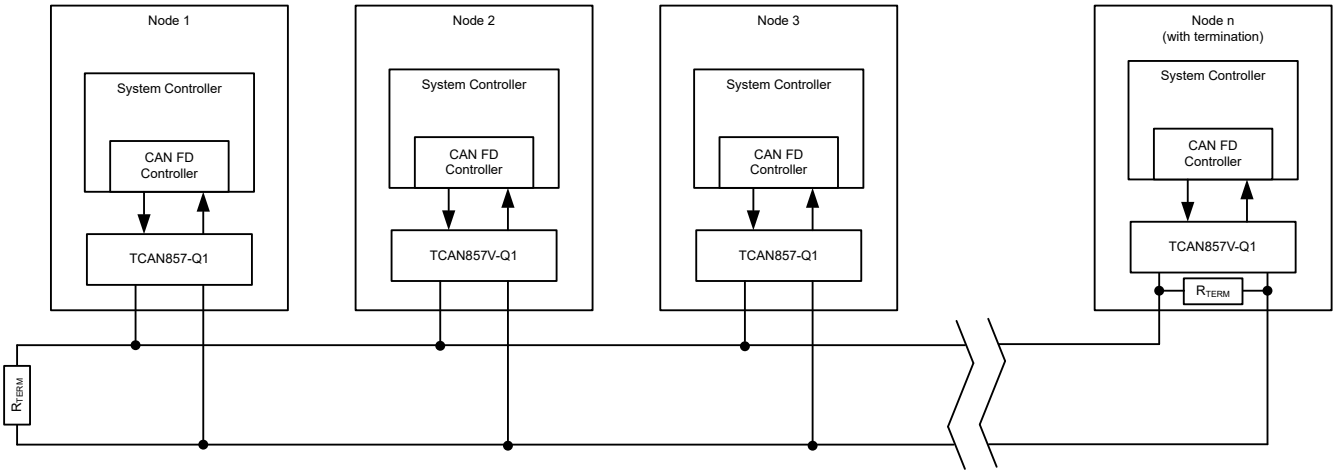


図 9-3. 代表的な CAN バス

9.2.3 システム例

図 9-4 に、TCAN857(V)-Q1 を使用した 3.3V または 5V システムの代表的な構成を示します。バス終端を、説明のために示します。

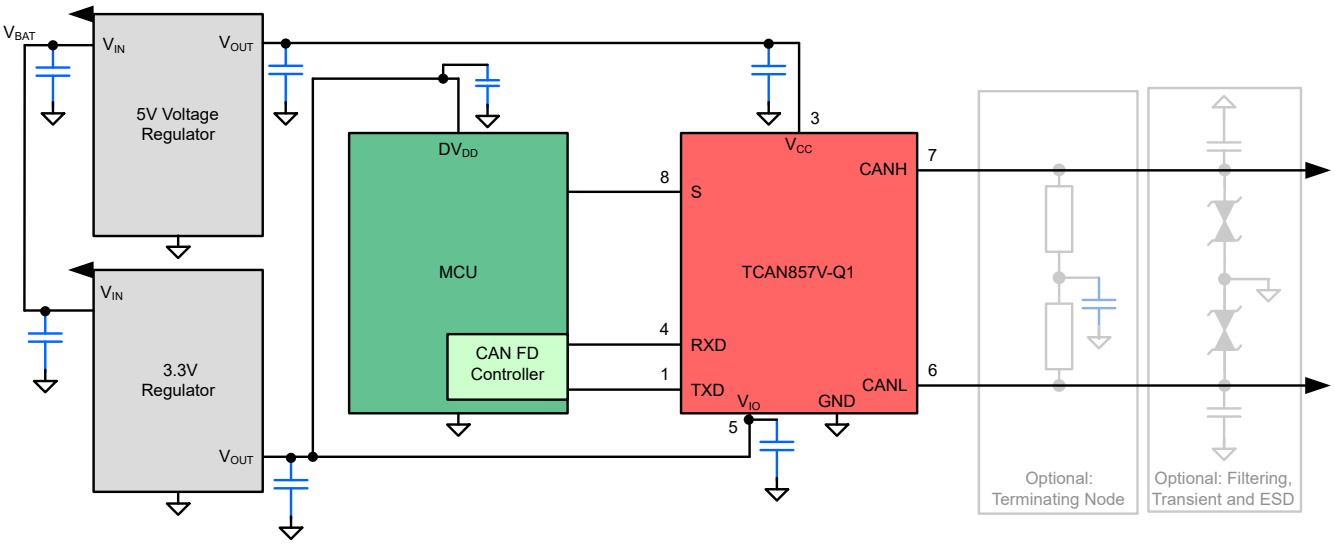


図 9-4. 3.3V の IO 接続を使用した標準的なトランシーバアプリケーション

9.2.4 アプリケーション曲線

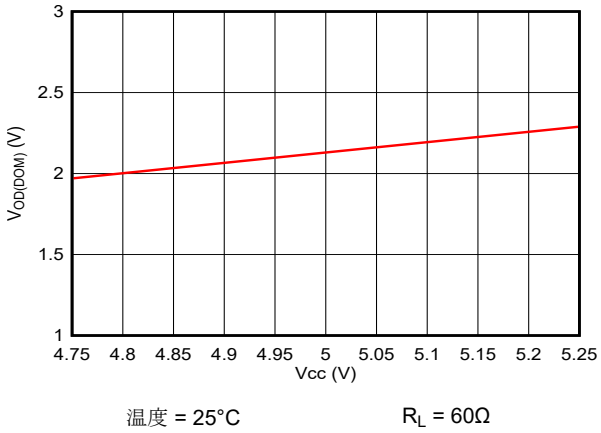


図 9-5. $V_{OD(DOM)}$ と V_{CC} との関係

9.3 電源に関する推奨事項

TCAN857(V)-Q1 トランシーバーは、4.75V ～ 5.25V のメイン VCC 入力電圧電源範囲で動作するように設計されています。TCAN857(V)-Q1 は、3V ～ 5.25V の範囲向けに設計された I / O レベルシフト電源入力 V_{IO} を実装しています。両方の電源入力を適切にレギュレートする必要があります。デカップリング容量 (通常 100nF) は、バイパスコンデンサに加えて、CAN トランシーバのメイン V_{CC} 電源ピンの近くに配置されます。デカップリングコンデンサ (通常 100nF) は、バイパスコンデンサに加えて、CAN トランシーバの V_{IO} 電源ピンの近くに配置します。

Copyright © 2026 Texas Instruments Incorporated

9.4 レイアウト

堅牢で信頼性の高い CAN ノードの設計には、アプリケーションや車載設計要件に応じて特別なレイアウト手法が必要となる場合があります。過渡外乱には高い周波数成分があり、帯域幅が広いため、PCB 設計時に高周波レイアウト手法を適用できます。

9.4.1 レイアウトのガイドライン

- 保護回路をバス コネクタの近くに配置し、ノイズ過渡が基板全体に伝播するのを防止します。このレイアウト例では、オプションの過渡電圧抑制（TVS）ダイオード D1 を示しています。システムレベルの要件がトランシーバの規定定格を超える場合に実装できます。この例では、オプションのバス・フィルタ 0.1µF コンデンサ C4 および C5 も示しています。
- 信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。
- デカップリング コンデンサは、V_{CC} および V_{IO} ピンにできるだけ近づけて配置してください。
- 実効ビア インダクタンスを最小化するため、バイパス コンデンサと保護デバイスの VCC およびグランド接続には少なくとも 2 つのビアを使用します。

注

高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。

- このレイアウト例は、CAN ノードに分割終端を実装する方法を示しています。終端は 2 個の 60 Ω 抵抗 R4 と R5 に分割され、1nF-100nF のコンデンサ C3 を経由して、終端のセンタータップまたは分割タップがグランドに接続されます。分割終端は、バスの同相フィルタリングを提供します。「CAN 終端」、「CAN バスの短絡電流制限」、および式 2 終端抵抗に必要な終端の概念と電力定格の詳細については、を参照してください。

9.4.2 レイアウト例

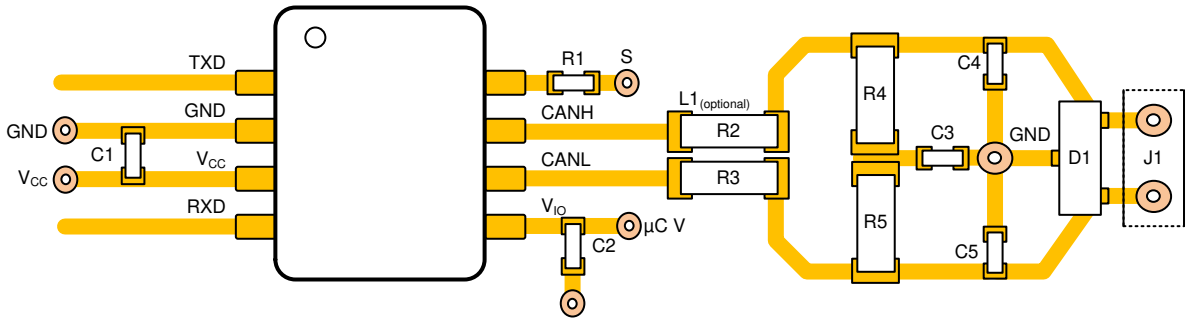


図 9-6. レイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (February 2025) to Revision B (October 2026)	Page
• ±40V に拡張された V_{DIFF} 絶対最大定格	5
• コーナー ピンの CDM 性能値を含むように「*ESD* 定格」を更新	5
• I_{IO} の説明を訂正	6
• 「電源特性」にサーマル シャットダウンの値を統合	6
• V_{SYM} のテスト条件に TXD = 250kHz、1MHz、2.5MHz を追加	7
• $I_{LKG\ (IOFF)}$ のテスト条件に V_{CC} = V_{IO} = GND を追加	7
• R_{DIFF}、R_{SE_CANH}、R_{SE_CANL} を追加	7
• t_{WK_FILTER} および $t_{WK_TIMEOUT}$ を削除	8
• 「代表的特性」のモード名を明確化	9
• UV_{VCC} の 表 8-2 を明確化	18

Changes from Revision * (February 2025) to Revision A (February 2025)	Page
• 最初の公開リリース	1
• 「代表的特性」のグラフを更新	9

Copyright © 2026 Texas Instruments Incorporated

• アプリケーション曲線のプロットを更新..... 24

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN857DDFRQ1	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857
TCAN857DDFRQ1.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857DDFRQ1	T857
TCAN857DRBRQ1	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857
TCAN857DRBRQ1.A	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857DRBRQ1	T857
TCAN857DRQ1	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857
TCAN857DRQ1.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857DRQ1	T857
TCAN857VDDFRQ1	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857V
TCAN857VDDFRQ1.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857VDDFRQ1	T857V
TCAN857VDRBRQ1	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857V
TCAN857VDRBRQ1.A	Active	Production	SON (DRB) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857VDRBRQ1	T857V
TCAN857VDRQ1	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	T857V
TCAN857VDRQ1.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	See TCAN857VDRQ1	T857V

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

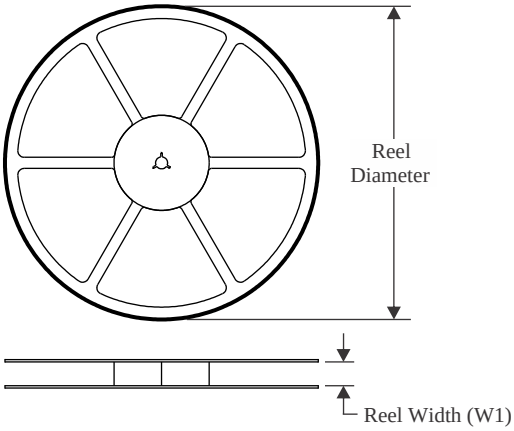
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

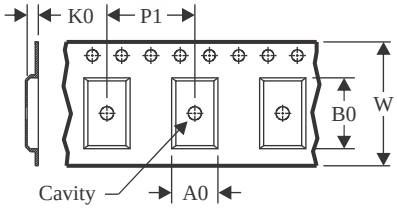
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

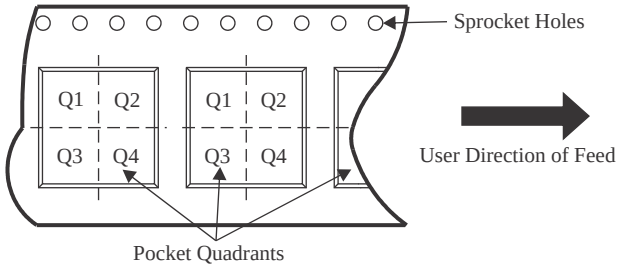


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

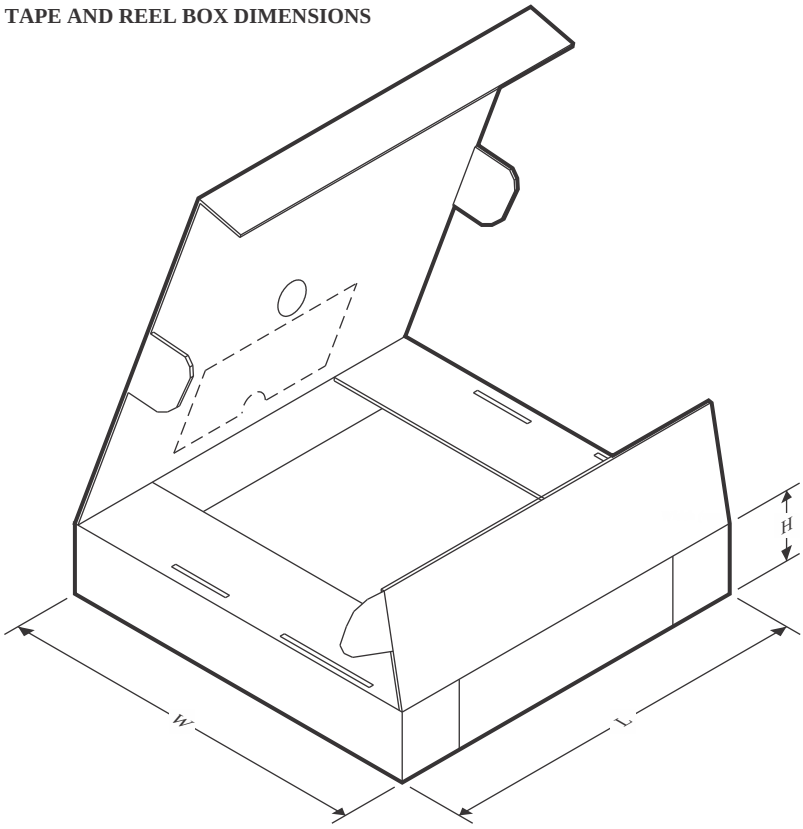
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TCAN857DDFRQ1	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TCAN857DRBRQ1	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q1
TCAN857DRQ1	SOIC	D	8	2500	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1
TCAN857VDDFRQ1	SOT-23-THIN	DDF	8	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
TCAN857VDRBRQ1	SON	DRB	8	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q1
TCAN857VDRQ1	SOIC	D	8	2500	330.0	12.5	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TCAN857DDFRQ1	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
TCAN857DRBRQ1	SON	DRB	8	3000	367.0	367.0	35.0
TCAN857DRQ1	SOIC	D	8	2500	340.5	338.1	20.6
TCAN857VDDFRQ1	SOT-23-THIN	DDF	8	3000	210.0	185.0	35.0
TCAN857VDRBRQ1	SON	DRB	8	3000	367.0	367.0	35.0
TCAN857VDRQ1	SOIC	D	8	2500	353.0	353.0	32.0

GENERIC PACKAGE VIEW

DRB 8

VSON - 1 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

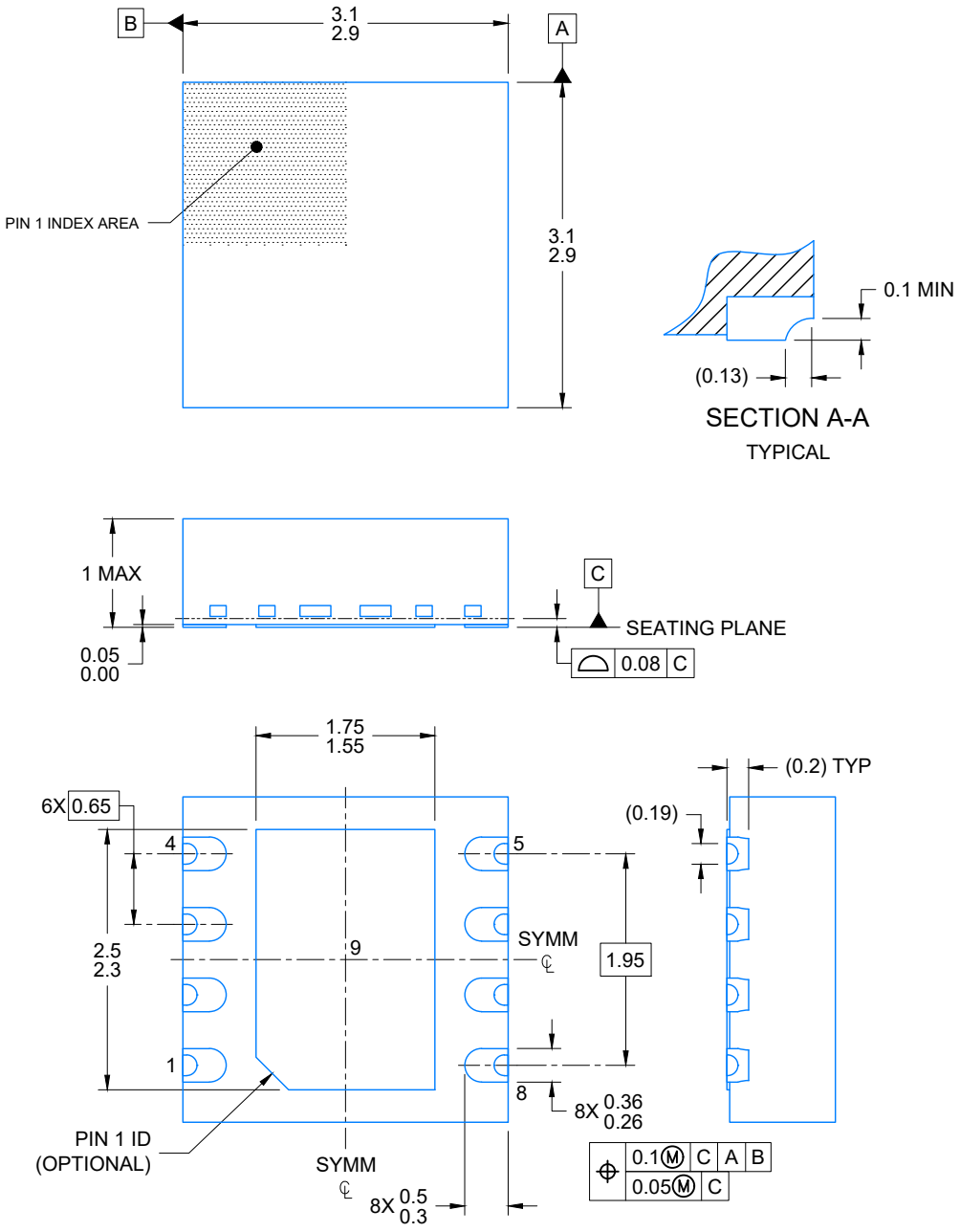
4203482/L

PACKAGE OUTLINE

DRB0008J

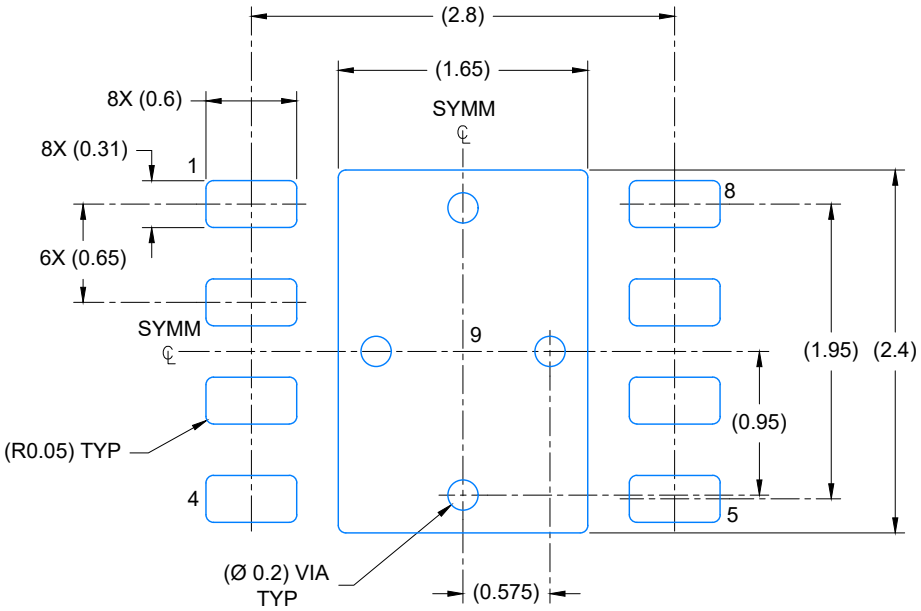
VSON - 1 mm max height

PLASTIC QUAD FLAT PACK- NO LEAD

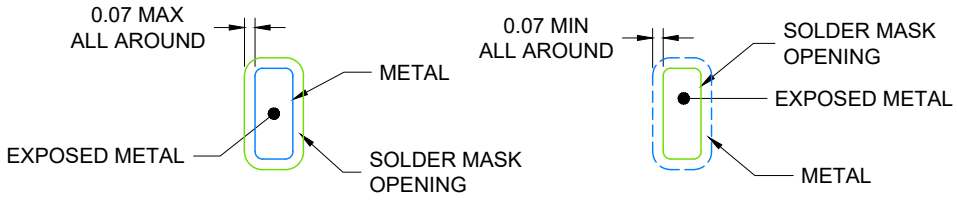


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



NON- SOLDER MASK
DEFINED
(PREFERRED)

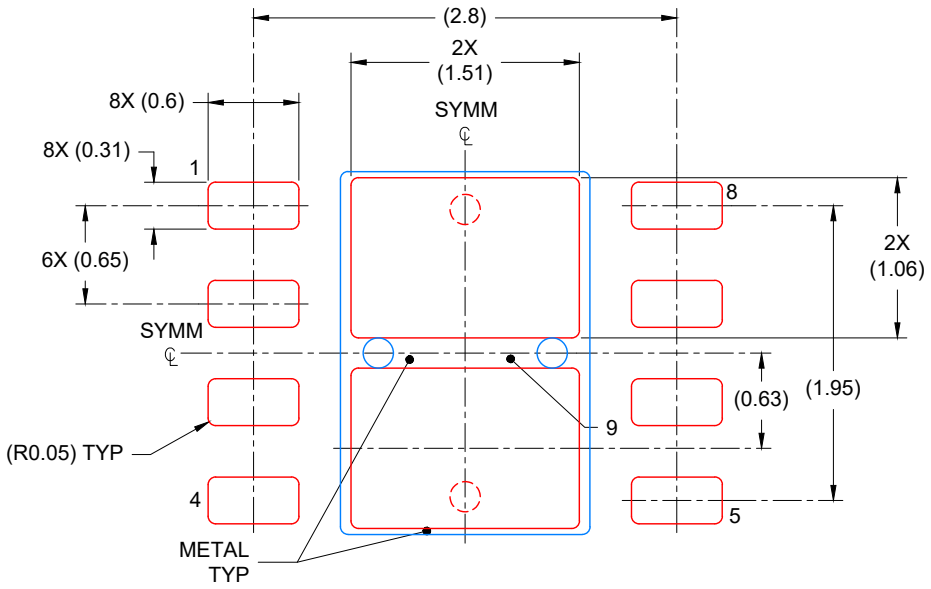
SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4225036/A 06/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
81% PRINTED COVERAGE BY AREA
SCALE: 20X

4225036/A 06/2019

NOTES: (continued)

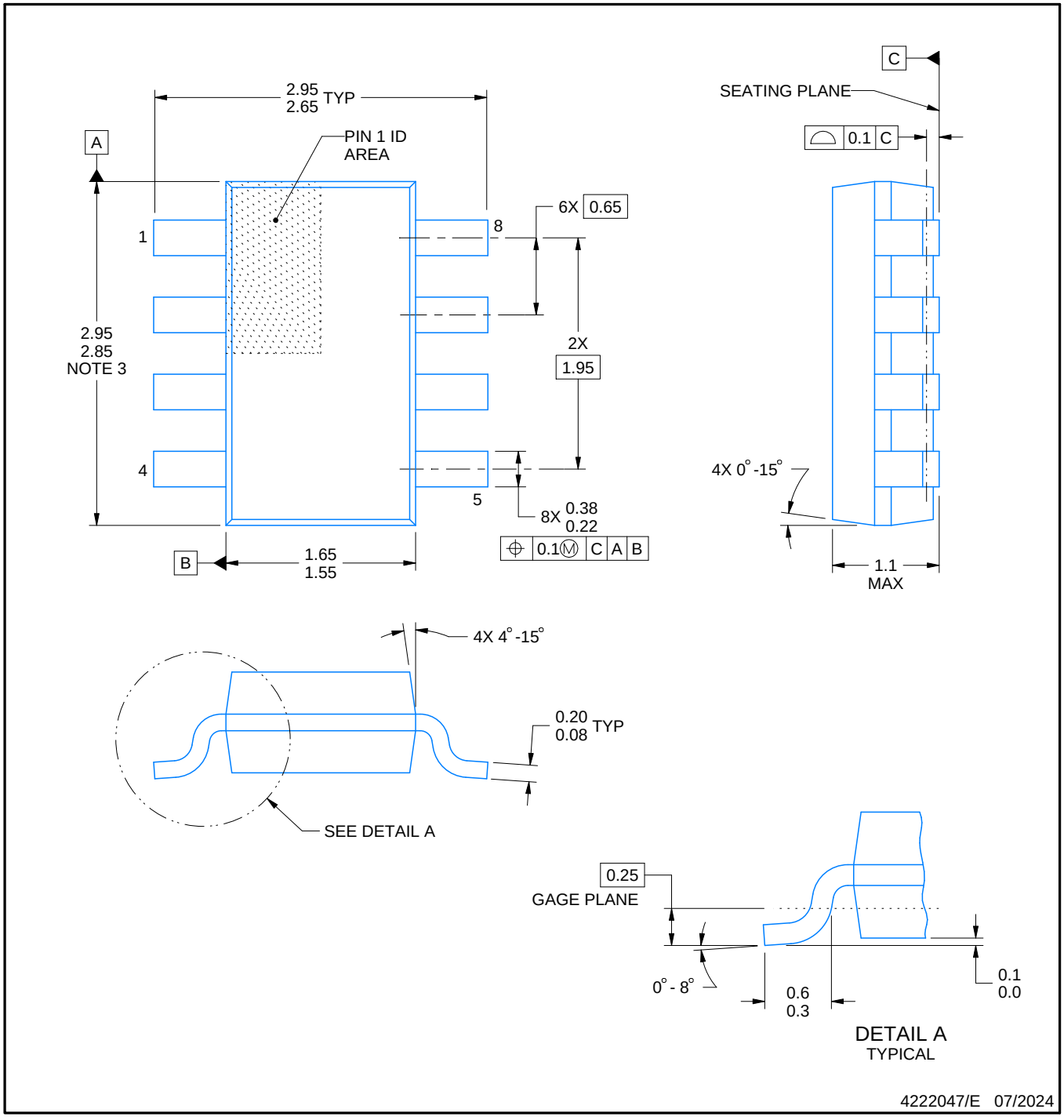
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DDF0008A

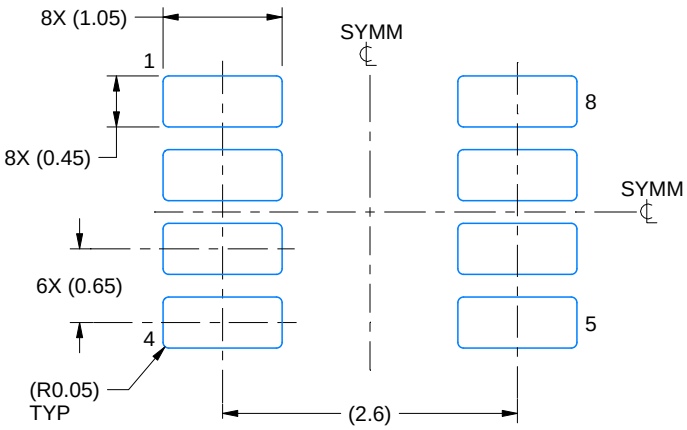
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

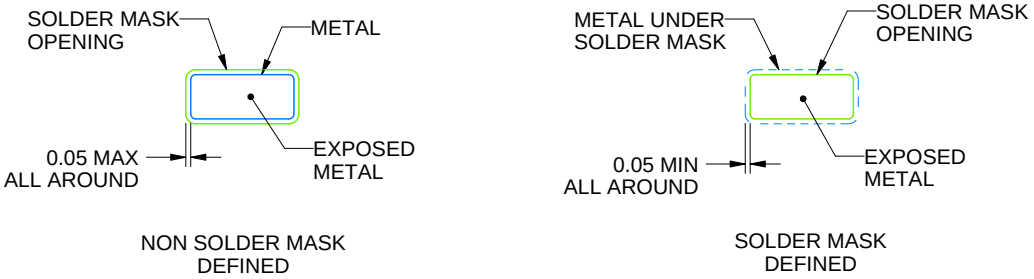


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

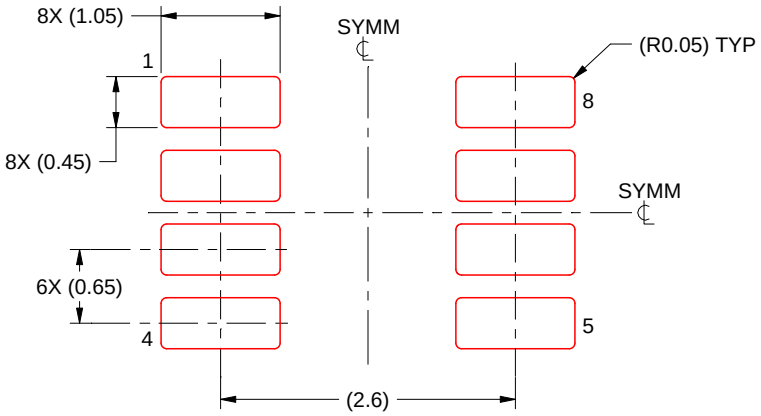
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

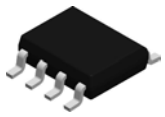


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

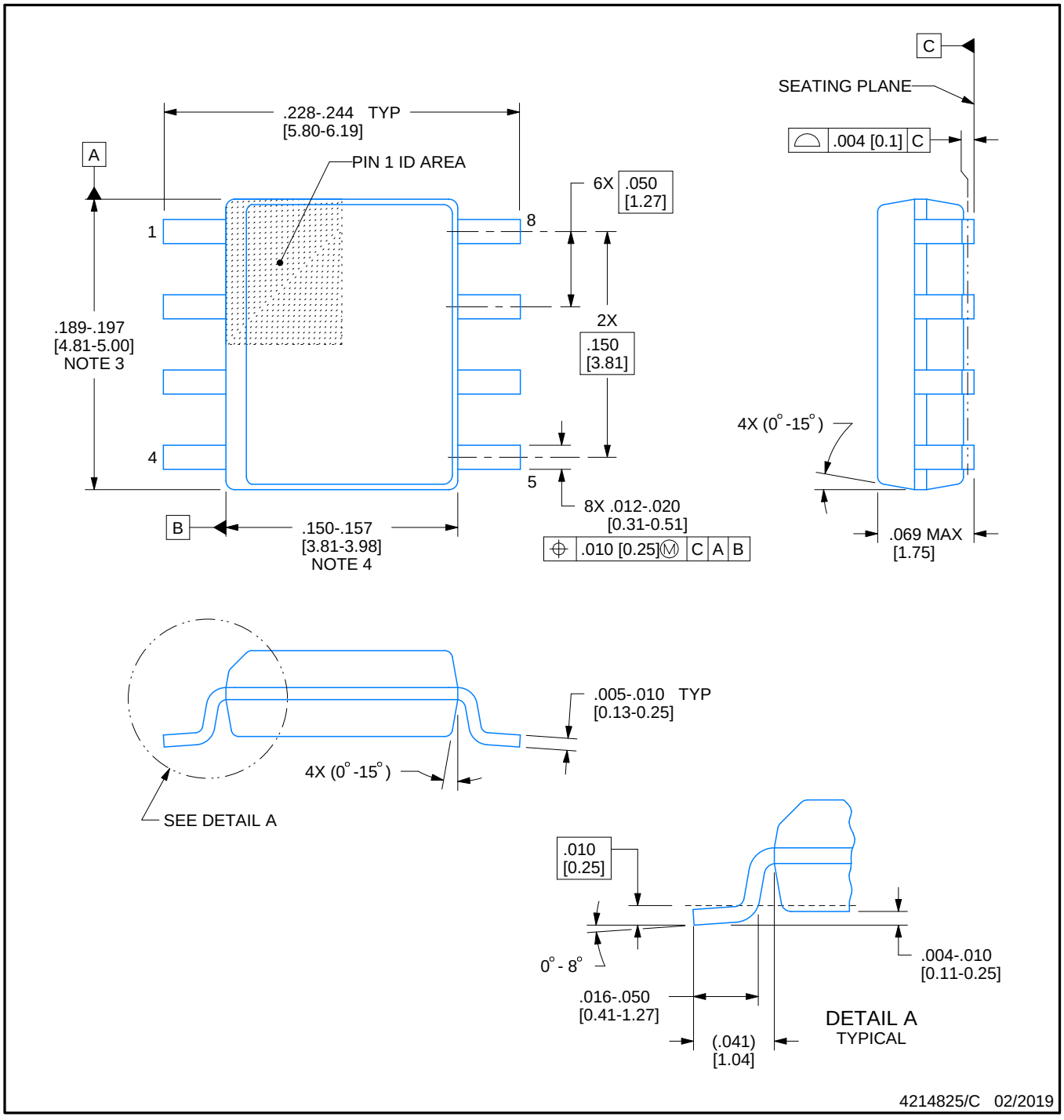


PACKAGE OUTLINE

D0008A

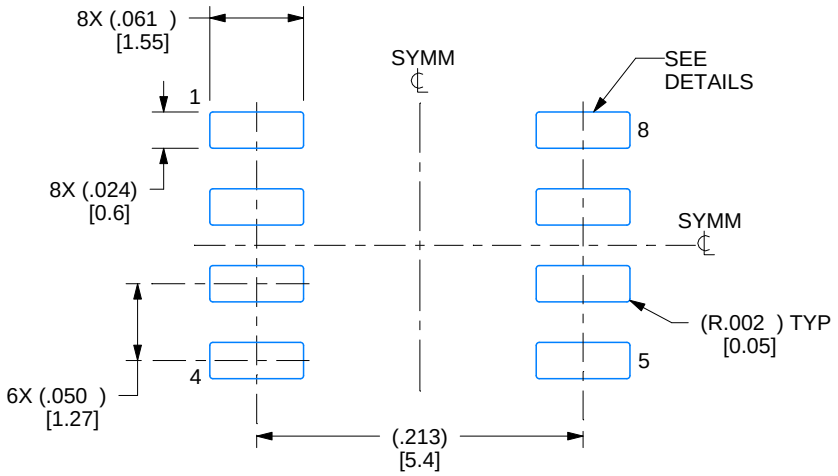
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

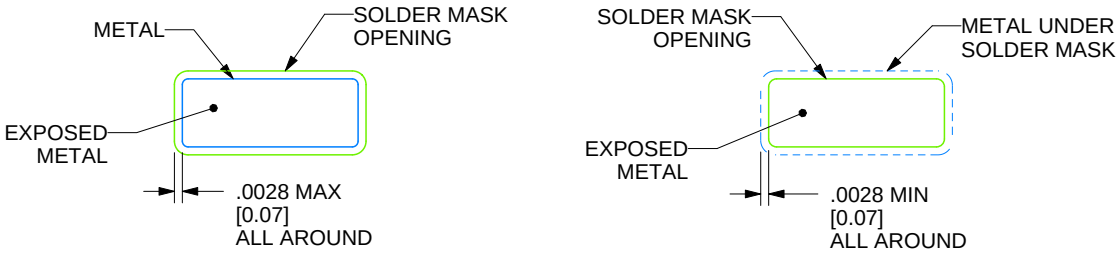


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

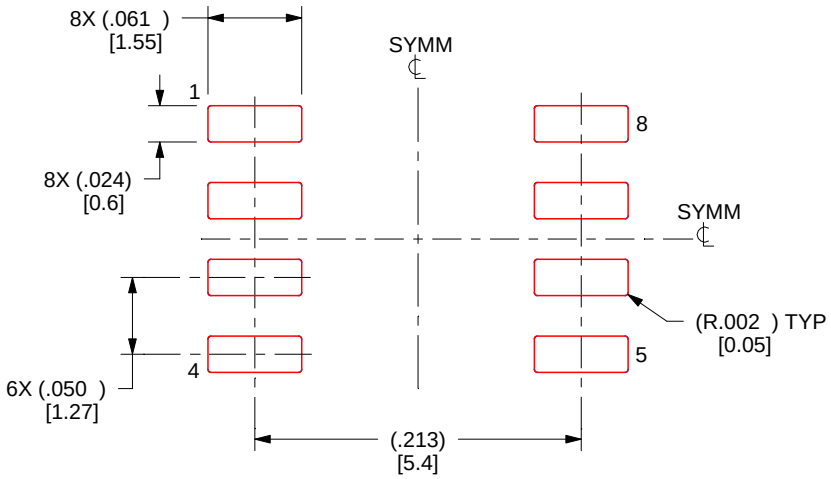
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月