THVD4421 120Ω の切り替え可能終端抵抗と IEC-ESD 保護機能を内蔵したマルチプロトコル (RS-232、RS-422、RS485) トランシーバ

1 特長

- TIA/EIA-485A および TIA/EIA-232F 規格の要件に適合またはそれを上回る性能
- RS-232 仕様のトランスミッタ 2 個とレシーバ 2 個
- RS-485 仕様のトランスミッタ 1 個とレシーバ 1 個
- RS-485 モード用のオンチップの切り替え可能な 120Ω 終端抵抗
- RS-232 信号伝送用チャージ ポンプを内蔵
- 電源電圧:3V～5.5V
- ロジック データおよび制御信号用の 1.65V～5.5V 電源
- 5V 電源で 2.1V を超える RS-485 差動出力により PROFIBUS に準拠
- RS-232 モードでの大きな出力スイング (代表値 ±9V)
- SLR ピンで選択可能なデータ レート:
  - RS-232 3T5R モード:250kbps、1Mbps
  - RS-485 の半二重および全二重モード:500kbps、20Mbps
- バス I/O 保護
  - ±16kV HBM ESD
  - ±8kV IEC 61000-4-2 接触および ±15kV 気中放電
  - ±4kV IEC 61000-4-4 高速過渡バースト
- RS-232 モードに対する診断ループバック
- ディセーブル状態でシャットダウン ピン使用により大幅に消費電流を低減 (標準値 10µA)
- グリッチのない電源投入 / 切断によるホット プラグイン機能
- RS-485 仕様の 1/8 単位負荷 (最大 256 個のバス ノード)
- RS-485 レシーバに対する開放、短絡、アイドル バスのフェイルセーフ
- バス短絡保護、サーマル シャットダウン
- 拡張周囲温度範囲:-40℃～125℃
- 省スペースで熱効率の高い 5mm × 5mm VQFN-32 パッケージ

2 アプリケーション

- 産業用 PC
- ファクトリ オートメーション / 制御
- HVAC システム
- ビル オートメーション
- POS 端末
- グリッド インフラ
- 産業用輸送

3 概要

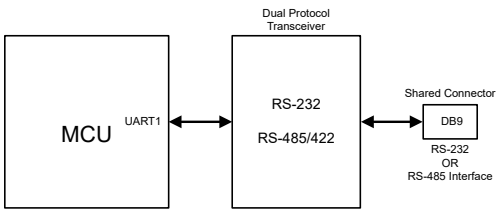
THVD4421 は、RS-232、RS-422、RS-485 の各物理層をサポートする、高集積で堅牢なマルチプロトコル トランシーバです。このデバイスは、2 つのトランスミッタと 2 つのレシーバを搭載しており、2T2R RS-232 ポートを実現します。また、このデバイスには 1 つのトランスミッタと 1 つのレシーバが内蔵されており、半二重と全二重の RS-485 ポートを実現できます。モード選択ピンにより、プロトコルの共有バスおよびロジック ピンが共通の単一のコネクタを共有できるようになります。RS-485 バス ピンと RS-232 レシーバ入力の終端が内蔵されているため、外付け部品なしで完全な機能を持つ通信ポートを実現できます。これらのデバイスはスルーレート選択機能を備えています。このスルーレート選択機能を使うと、SLR ピンの設定に基づいて 2 つの最大速度でこれらのデバイスを使うことができます。

レベル 4 IEC ESD 保護機能を内蔵しているため、システムレベルの外部保護部品は不要です。RS-232 には、ロジックからバスへ、およびバスからロジック パスへの機能の完全性をチェックし、また、ケーブルとコネクタの短絡をチェックする、診断ループバック モードが搭載されています。さらに、RS-485 レシーバのフェイルセーフ機能は、バス入力が開放または短絡しているとき、またはバスがアイドル状態のときに、受信したロジック出力をロジック High に駆動します。シャットダウン モードの消費電流は非常に小さく (代表値 10µA)、消費電力の制約が厳しいアプリケーションに最適です。このデバイスには、RS-232 用のチャージ ポンプ、および RS-232 と RS-485 の両方のドライバ / レシーバに電力を供給する 3V～5.5V の電源が必要です。独立したロジック電源 V_{IO} (1.65V～5.5V) により、低レベルのマイクロコントローラとのインターフェイスが可能です。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
THVD4421	VQFN (32)	5mm × 5mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



THVD4421 の概略回路図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 ピン構成および機能.....3
5 仕様.....5
5.1 絶対最大定格.....5
5.2 ESD 定格.....5
5.3 ESD 定格 [IEC].....5
5.4 推奨動作条件.....6
5.5 熱に関する情報.....6
5.6 電力散逸.....6
5.7 電気的特性.....7
5.8 スイッチング特性_RS-485_500kbps.....10
5.9 スイッチング特性_RS-485_20Mbps.....10
5.10 スイッチング特性、Driver_RS232.....11
5.11 スイッチング特性、Receiver_RS232.....11
5.12 スイッチング特性 (モード切り換え).....12
5.13 スイッチング特性_RS-485_終端抵抗.....13
5.14 スイッチング特性 (ループバック モード).....14
5.15 代表的特性.....14
6 パラメータ測定情報.....18
7 詳細説明.....24
7.1 概要.....24
7.2 機能ブロック図.....24
7.3 機能説明.....25
7.4 デバイスの機能モード.....28
8 アプリケーションと実装.....34
8.1 **アプリケーション情報**.....34
8.2 代表的なアプリケーション.....34
8.3 電源に関する推奨事項.....39
8.4 レイアウト.....40
9 デバイスおよびドキュメントのサポート.....42
9.1 デバイス サポート.....42
9.2 ドキュメントの更新通知を受け取る方法.....42
9.3 サポート・リソース.....42
9.4 商標.....42
9.5 静電気放電に関する注意事項.....42
9.6 用語集.....42
10 改訂履歴.....42
11 メカニカル、パッケージ、および注文情報.....42

Copyright © 2025 Texas Instruments Incorporated

4 ピン構成および機能

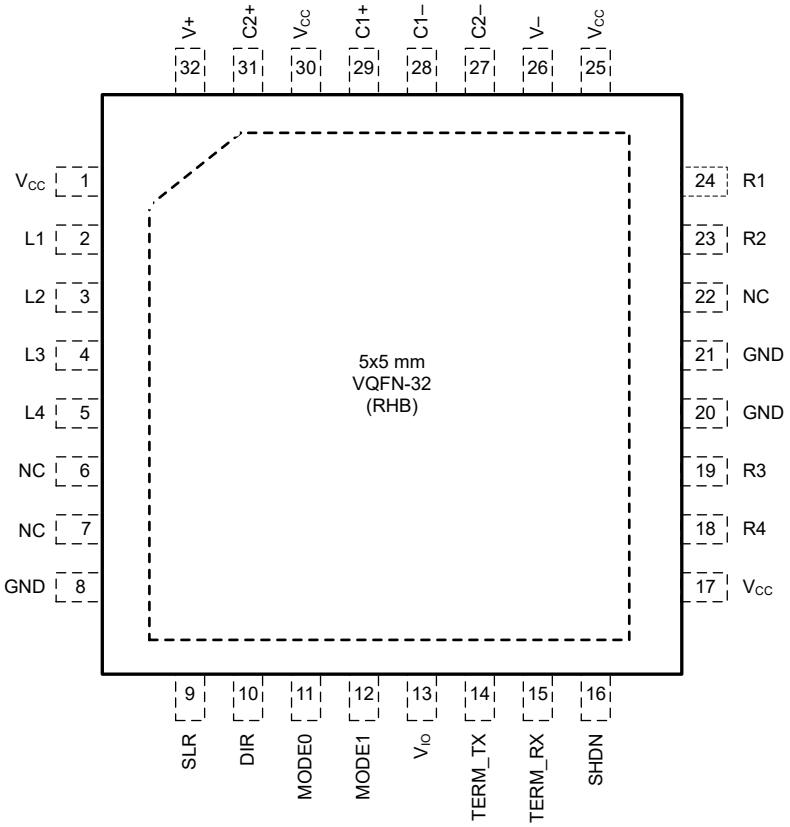


図 4-1. THVD4421
32 ピン VQFN パッケージ (RHB)
上面図

表 4-1. ピンの機能

名称	番号	タイプ	説明
V_{CC}	1	P	電源電圧:3V～5.5V
L1	2	O	ロジック出力
L2	3	O	ロジック出力 (RS-232/RS-485)。外部プルアップ抵抗を推奨します
L3	4	I	ロジック入力 (RS-232/RS-485)
L4	5	I	ロジック入力
NC	6		内部未接続。オープンのままにすることも、PCB にグランドに接続することもできます。
NC	7		
GND(1)	8	G	グランド
SLR	9	I	スルー レート制御、内部プルダウン。SLR = H は低速を実現 (RS-232 では 250kbps、RS-485 では 500kbps)
DIR	10	I	RS-485 TX/RX のイネーブル/ディセーブル。内部プルダウン
MODE0	11	I	モード制御ピン
MODE1	12	I	
V_{IO}	13	P	1.65V ～ 5.5V ロジック電源電圧
TERM_TX	14	I	R1/R2 端子間で 120Ω 終端のイネーブル/ディセーブル。内部プルダウン
TERM_RX	15	I	R3/R4 端子間で 120Ω 終端のイネーブル/ディセーブル。内部プルダウン

Copyright © 2025 Texas Instruments Incorporated

表 4-1. ピンの機能 (続き)

名称	番号	タイプ	説明
$\overline{SHDN}$	16	I	デバイスのイネーブル/ディセーブル。内部プルダウン
V_{CC}	17	P	電源電圧:3V～5.5V
R4	18	I/O	RS-232 ドライバ出力または RS-485 の反転レシーバ入力 (B)
R3	19	I/O	RS-232 ドライバ出力または RS-485 の非反転レシーバ入力 (A)
GND(1)	20、21	G	グランド
NC	22		内部未接続。オープンのままにすることも、PCB にグランドに接続することもできます。
R2	23	I/O	RS-232 レシーバ入力または RS-485 バス ピン (Y または A)
R1	24	I/O	RS-232 レシーバ入力または RS-485 バス ピン (Z または B)
V_{CC}	25	P	電源電圧:3V～5.5V
V-	26		チャージ ポンプの負電圧レール
C2-	27		チャージ ポンプ コンデンサの負端子
C1-	28		チャージ ポンプ コンデンサの負端子
C1+	29		チャージ ポンプ コンデンサの正端子
V_{CC}	30	P	電源電圧:3V～5.5V
C2+	31		チャージ ポンプ コンデンサの正端子
V+	32		チャージ ポンプの正電圧レール

(1) GND ピン 8、20、21 のすべてを PCB にグランドに接続する必要があります。

Copyright © 2025 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

		最小値	最大値	単位
バス電源電圧	V_{CC} から GND へ	-0.5	6	V
ロジック電源電圧	V_{IO} から GND へ	-0.5	V_{CC} + 0.2	V
チャージ ポンプ正の出力電源電圧	V+ から GND へ	-0.3	14	V
チャージ ポンプ負の出力電源電圧	V- から GND へ	0.3	-14	V
チャージ ポンプ コンデンサ 端子	C1+ から GND へ	V_{CC} - 0.3	V+	V
チャージ ポンプ コンデンサ 端子	C2+ から GND へ	-0.3	V+	V
チャージ ポンプ コンデンサ 端子	C1- から GND へ	-0.3	V_{CC}	V
チャージ ポンプ コンデンサ 端子	C2- から GND へ	V-	-0.3	V
バス電圧	GND を基準とする任意のバス ピン (R1、R2、R3、R4) の電圧	-16	16	V
差動バス電圧	(R1-R2) または (R2-R1)、(R3-R4) または (R4-R3)、終端がディセーブル	-22	22	V
差動バス電圧 RS485 モード	(R1-R2) または (R2-R1)、(R3-R4)、または (R4-R3)。終端がイネーブルになっています	-6	6	V
入力電圧	任意のロジック ピン (L3、L4、SLR、$\overline{SHDN}$、TERM_TX、TERM_RX、MODE0、MODE1、DIR) の範囲	-0.3	V_{IO} + 0.2	V
レシーバ出力電流	I_O (L1、L2)	-8	8	mA
保存温度	T_{stg}	-65	150	℃
接合部温度	T_J	-40	170	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、このような条件や、推奨動作条件に記載されている条件を超える条件でデバイスが機能するということを意味するわけではありません。絶対最大定格の範囲内であっても、推奨動作条件の範囲外で使用した場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

				値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	バス端子 (R1、R2、R3、R4) および GND	±16,000	V
			バス端子と GND を除くすべてのピン	±4,000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠(2)		±1,500	V

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 ESD 定格 [IEC]

				値	単位
$V_{(ESD)}$	静電放電、電源が供給されていない状態でのデバイス (シャットダウンまたは RS232 または RS485 モード、オンチップ終端のオン/オフ、ループバックのオン/オフ)	接触放電、IEC 61000-4-2 に準拠	バス端子 (R1、R2、R3、R4) および GND	±8,000	V
		エアギャップ放電、IEC 61000-4-2 に準拠		±15,000	
$V_{(EFT)}$	RS485 HD または FD モード	IEC 61000-4-4 に準拠	バス端子 (R1、R2、R3、R4)	±4,000	V

Copyright © 2025 Texas Instruments Incorporated

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V_{CC}	電源電圧		3		5.5	V
V_{IO}	I/O 電源電圧		1.65		V_{CC}	V
$V_{I\ (RS-485)}$	RS-485 モードでの任意のバス端子 (R1、R2、R3、R4) の入力電圧(1)		-7		12	V
V_{ID}	RS-485 モードでの差動入力電圧[(R1-R2) または (R2-R1)、(R3-R4) または (R4-R3)]		-12		12	V
$V_{I\ (RS-232)}$	RS-232 モードでのレシーバ入力電圧		-15		15	V
V_{IH}	高レベル入力電圧 (L3、L4、SLR、$\overline{SHDN}$、TERM_TX、TERM_RX、MODE0、MODE1、DIR 入力)		0.7*V_{IO}		V_{IO}	V
V_{IL}	低レベル入力電圧 (L3、L4、SLR、$\overline{SHDN}$、TERM_TX、TERM_RX、MODE0、MODE1、DIR 入力)		0		0.3*V_{IO}	V
I_O	出力電流、RS-485 モードのドライバ		-60		60	mA
I_{OR}	出力電流、レシーバ	V_{IO} = 1.8V または 2.5V	-2		2	mA
I_{OR}	出力電流、レシーバ	V_{IO} = 3.3V ～ 5V	-4		4	mA
R_L	RS-485 モードでの差動負荷抵抗		54	60		Ω
$1/t_{UI}$	RS-485 モードでの信号速度	SLR = V_{IO}			500	kbps
		SLR = GND またはフローティング			20	Mbps
	RS-232 モードでの信号速度	SLR = V_{IO}			250	kbps
		SLR = GND またはフローティング			1	Mbps
$1/t_{UI\ (loopback)}$	RS-232 ループバック モードでの信号速度				1	Mbps
T_A (2)	動作時周囲温度		-40		125	℃

(1) このデータシートでは、最も小さい正 (最も大きな負) の制限を最小として指定する代数的規約を使用します。
(2) 動作は、内部 (接合部) 温度が最大 150℃ で規定されています。各アプリケーションでは、内部消費電力による自己発熱を考慮する必要があります。最大接合部温度は、サーマル シャットダウン (TSD) 回路によって内部的に制限され、接合部温度が 170℃ に達すると、ドライバとレシーバはディセーブルされます。

5.5 熱に関する情報

熱評価基準(1)		THVD4421 RHB (QFN) 32 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	31.0	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	22.1	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	11.8	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	0.3	℃/W
Ψ_{JB}	接合部から基板への特性パラメータ	11.7	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	2.5	℃/W

(1) 従来および最新の熱評価基準の詳細については、yes アプリケーション レポートを参照してください。

5.6 電力散逸

パラメータ		テスト条件			標準値	最大値	単位
$P_{D\ (RS-485)}$	ドライバ出力がレシーバ入力に外部短絡、MODE1、MODE0 = 11、DIR = V_{IO}、V_{IO} = V_{CC} = 5.5V、T_A = 125°C、L3 = 方形波 50% デューティ	未終端、TERM_TX = L、TERM_RX = L	SLR = H	500kbps	160	200	mW
			SLR = L	20Mbps	390	450	
		TERM_RX = TERM_TX = V_{IO}	SLR = H	500kbps	430	500	mW
			SLR = L	20Mbps	500	575	

Copyright © 2025 Texas Instruments Incorporated

5.6 電力散逸 (続き)

パラメータ		テスト条件			標準値	最大値	単位
$P_{D\ (RS-232)}$	MODE1、MODE0 = 01 の RS-232 モード	V_{CC} = V_{IO} = 5.5V、R3、R4 バス ラインに 3kΩ を負荷、R3 負荷容量 = 1000pF、L3 トグル	SLR = L	1Mbps	310	490	mW
		V_{CC} = V_{IO} = 5.5V、R3、R4 バス ラインに 3kΩ を負荷、R3 負荷容量 = 2500pF、L3 トグル	SLR = H	250kbps	180	200	mW

5.7 電気的特性

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
ドライバ_RS-485							
$\|V_{OD}\|$	ドライバの差動出力電圧の大きさ	R_L = 60Ω、–7V ≤ V_{test} ≤ 12V (図 6-1)		1.5	2		V
		R_L = 60Ω、–7V ≤ V_{test} ≤ 12V, 4.5V ≤ V_{CC} ≤ 5.5V (図 6-1)		2.1	3		V
		R_L = 100Ω (図 6-2)		2	2.5		V
		R_L = 54Ω、4.5V ≤ V_{CC} ≤ 5.5V (図 6-2)		2.1	3.3		V
		R_L = 54Ω (図 6-2)		1.5	3.3		V
$\Delta\|V_{OD}\|$	差動出力電圧の大きさの変化	R_L = 54Ω または 100Ω (図 6-2)		-50		50	mV
V_{OC}	同相出力電圧	R_L = 54Ω または 100Ω (図 6-2)			V_{CC}/2	3	V
$\Delta V_{OC(SS)}$	定常同相出力電圧の変化	R_L = 54Ω または 100Ω (図 6-2)		-50		50	mV
I_{OS}	短絡出力電流 (バス端子)	DIR = V_{IO}、-7V ≤ (V_{R2} または V_{R1}) ≤ 12V、または R1 が R2 に短絡		-250		250	mA
I_{OZD}	ドライバ全二重モードでの R1 と R2 の高インピーダンス出力リーク電流	MODE1、MODE0 = 11、TERM_TX = GND、DIR = GND、V_{CC} = GND または 5.5V、V_O = -7V、+12V		-125		125	µA
		MODE1、MODE0 = 11、TERM_TX = V_{IO}、DIR = GND、V_{CC} = 5.5V、V_O = -7V、+12V		- 325		350	µA
レシーバ_RS-485							
I_I	バス入力電流 (終端無効)	半二重および全二重モード、DIR = 0V、V_{CC}、V_{IO} = 0V または 5.5V	V_I = 12 V		75	125	µA
			V_I = -7 V	-125	-70		µA
I_{RXT}	終端がイネーブルのときのレシーバ バスの入力リーク電流	全二重モード、V_{CC}、V_{IO} = 5.5V、TERM_RX = V_{IO}	VI = -7～12V	-325		325	µA
V_{TH+}	正方向の入力スレッショルド電圧(1)	-7V～12V の同相モード範囲内			- 70	- 40	mV
V_{TH-}	負方向の入力スレッショルド電圧(1)			-200	-150		mV
V_{HYS}	入力ヒステリシス			25	80		mV
$C_{A,\ B}$	入力差動容量	R3 と R4 の間で測定、f = 1MHz			45		pF
V_{OH}	出力 high 電圧、L2 ピン	I_{OH} = -4mA、V_{IO} = 3～3.6V または 4.5V～5.5V		V_{IO} - 0.4	V_{IO} - 0.2		V
V_{OL}	出力 low 電圧、L2 ピン	I_{OL} = 4mA、V_{IO} = 3～3.6V または 4.5V～5.5V			0.2	0.4	V
V_{OH}	出力 high 電圧、L2 ピン	I_{OH} = -2mA、V_{IO} = 1.65～1.95V または 2.25V～2.75V		V_{IO} - 0.4	V_{IO} - 0.2		V
V_{OL}	出力 low 電圧、L2 ピン	I_{OL} = 2mA、V_{IO} = 1.65～1.95V または 2.25V～2.75V			0.2	0.4	V
I_{OZ}	出力高インピーダンス電流、L2 ピン	V_O = 0V または V_{IO}、DIR = VIO、MODE1、MODE0 = 10 (半二重モード)		-2		2	µA
ドライバ_RS-232							
V_{OH}	High レベル出力電圧	すべての DOUT (R3、R4)、R_L = 3kΩ から GND、DIN (L3、L4)= GND、V_{CC} = 3V ～ 3.6V		5	5.5	7	V
V_{OL}	Low レベル出力電圧	すべての DOUT (R3、R4)、R_L = 3kΩ から GND へ、DIN (L3、L4) = V_{IO} 、V_{CC} = 3V ～ 3.6V		-7	-5.5	-5	V
V_{OH}	High レベル出力電圧	すべての DOUT (R3、R4)、R_L = 3kΩ から GND、DIN (L3、L4)= GND、V_{CC} = 4.5V ～ 5.5V		7.8	9	11	V

Copyright © 2025 Texas Instruments Incorporated

5.7 電気的特性 (続き)

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件			最小値	標準値	最大値	単位
V_{OL}	Low レベル出力電圧	すべての DOUT (R3、R4)、R_L = 3kΩ から GND へ、DIN (L3、L4) = V_{IO} 、V_{CC} = 4.5V ～ 5.5V			-11	-9	-7.7	V
I_{OS}	短絡出力電流(2)	V_{CC} = 3.6 V	V_O = 0V			±35	±60	mA
		V_{CC} = 5.5 V	V_O = 0V					
r_o	R3、R4 の出力抵抗	V_{CC} = 0V、V_+ = 0V、および V_- = 0V	V_O = ±2V		300	10M		Ω
I_{off}	R3、R4 での出力リーク電流	$\overline{SHDN}$ = GND	V_O = ±12V	V_{CC} = 3～3.6V			±125	µA
			V_O = ±10V	V_{CC} = 4.5～5.5V			±125	µA
レシーバ_RS-232								
V_{OH}	High レベル出力電圧 L1/L2	I_{OH} = -4mA、V_{IO} = 3～3.6V または 4.5V～5.5V			V_{IO} - 0.5	V_{IO} - 0.2		V
		I_{OH} = -2mA、V_{IO} = 1.65～1.95V または 2.25V～2.75V			V_{IO} - 0.46	V_{IO} - 0.2		V
V_{OL}	Low レベル出力電圧 L1/L2	I_{OL} = 4mA、V_{IO} = 3～3.6V または 4.5V～5.5V					0.4	V
		I_{OL} = 2mA、V_{IO} = 1.65～1.95V または 2.25V～2.75V					0.4	V
V_{IT+}	RS-232 レシーバ入力 (R1、R2) の正方向入力スレッショルド電圧	V_{CC} = 3.3V				1.6	2.4	V
		V_{CC} = 5 V				1.9	2.4	V
V_{IT-}	RS-232 レシーバ入力 (R1、R2) の負方向入力スレッショルド電圧	V_{CC} = 3.3V			0.6	1.1		V
		V_{CC} = 5 V			0.8	1.4		V
V_{hys}	レシーバ入力の入力ヒステリシス (V_{IT+} – V_{IT-})				0.4	0.5		V
I_{off}	レシーバ出力ピン L1/L2 の出力リーク電流	$\overline{SHDN}$ = 0V				±0.05	±10	µA
r_I	レシーバ入力ピンの入力抵抗	-15V ≤ V_I ≤ 15V			3	5	7	kΩ
過熱保護								
T_{SHDN}	サーマル シャットダウンのスレッショルド	温度上昇			150	170		℃
T_{HYS}	サーマル シャットダウン ヒステリシス					15		℃
電源								
UV_{VCC} (立ち上がり)	V_{CC} の立ち上がり低電圧スレッショルド					2.5	2.7	V
UV_{VCC} (立ち下がり)	V_{CC} の立ち下がり低電圧スレッショルド				1.9	2.1		V
UV_{VCC} (hys)	V_{CC} の低電圧時のヒステリシス				100	400		mV
UV_{VIO} (立ち上がり)	V_{IO} の立ち上がり低電圧スレッショルド					1.5	1.6	V
UV_{VIO} (立ち下がり)	V_{IO} の立ち下がり低電圧スレッショルド				1.2	1.4		V
UV_{VIO} (hys)	V_{IO} の低電圧時のヒステリシス				85	100		mV
I_{CC_SHDN}	シャットダウン モードの電源電流	V_{CC} = 4.5V ～ 5.5V、$\overline{SHDN}$ = GND、その他のすべてのロジック入力ピンがフローティング、バスに無負荷、T_A ≤ 125°C				5	20	µA
		V_{CC} = 3V ～ 3.6V、$\overline{SHDN}$ = GND、その他のすべてのロジック入力ピンがフローティング、バスに無負荷、T_A ≤ 125°C				3	15	µA
		V_{CC} = 4.5V ～ 5.5V、$\overline{SHDN}$ = GND、その他のすべてのロジック入力ピンがフローティング、バスに無負荷、T_A ≤ 105°C				5	15	µA
		V_{CC} = 3V ～ 3.6V、$\overline{SHDN}$ = GND、その他のすべてのロジック入力ピンがフローティング、バスに無負荷、T_A ≤ 105°C				3	10	µA

Copyright © 2025 Texas Instruments Incorporated

5.7 電気的特性 (続き)

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{IO_SHDN}	シャットダウン モードでのロジック電源電流	V_{IO} = 1.65V ～ 5.5V、$\overline{SHDN}$ = GND、その他のすべてのロジック入力ピンがフローティング				2	µA
I_{CC_485}	消費電流 (静止時)、V_{CC} = 4.5V～5.5V TERM_RX、TERM_TX = フローティングまたはロー、SLR = X	ドライバおよびレシーバがイネーブル、DIR = V_{IO}、MODE1、MODE0 = 11 (全二重)	無負荷		1.7	3.4	mA
		ドライバがイネーブル、レシーバがディセーブル、 DIR = V_{IO}、MODE1、MODE0 = 10 (半二重)	無負荷		1.3	2.8	mA
		ドライバがディセーブル、レシーバがイネーブル、DIR = GND、MODE1、MODE0 = 10 (半二重)	無負荷		0.8	1.5	mA
I_{CC_485}	消費電流 (静止時)、V_{CC} = 3V～3.6V TERM_RX、TERM_TX = フローティングまたはロー、SLR = X	ドライバおよびレシーバがイネーブル、DIR = V_{IO}、MODE1、MODE0 = 11 (全二重)	無負荷		1.5	2.8	mA
		ドライバがイネーブル、レシーバがディセーブル、 DIR = V_{IO}、MODE1、MODE0 = 10 (半二重)	無負荷		1	2.3	mA
		ドライバがディセーブル、レシーバがイネーブル、DIR = GND、MODE1、MODE0 = 10 (半二重)	無負荷		0.7	1.3	mA
I_{IO_485}	ロジック電源電流 (静止時)、V_{IO} = 3 ～ 3.6V TERM_RX、TERM_TX = フローティング	ドライバがディセーブル、レシーバがイネーブル、SLR = GND、DIR = GND、MODE1、MODE0 = 10 (半二重)	無負荷		7	17	µA
		ドライバがディセーブル、レシーバがイネーブル、SLR=V_{IO}、DIR = GND、MODE1、MODE0 = 10 (半二重)	無負荷		8	21	µA
I_{CCDT_485}	RS-485 ドライバ終端モードでの電源電流	ドライバは終端がオンの状態でイネーブル、MODE1、MODE0 = 11 (全二重)	DIR= V_{IO}、TERM_TX = V_{IO}		38	50	mA
I_{CCRT_485}	RS-485 レシーバ終端モードでの電源電流	レシーバは終端がオンの状態でイネーブル、MODE1、MODE0 = 11 (全二重)	DIR = GND、TERM_RX = V_{IO}		1	1.5	mA
I_{CC_RS232}	RS-232 モードの電源電流	MODE1、MODE0 = 01、$\overline{SHDN}$ = V_{IO}、その他のロジック入力はフローティング	無負荷		3.2	4	mA
$I_{CC_RS232_LB}$	RS-232 ループバック モードでの電源電流	MODE1 = 0、MODE0 = 0、L3 = L4 = 静的ロジックハイ、-40℃ ≤T_a ≤85℃	RS-232 ドライバまたはロジック出力に負荷が追加されません		12	14	mA
オンチップ終端抵抗_RS-485							
R_{TERM_TX}	ドライバ出力の R1/R2 端子間で 120Ω の終端	MODE1、MODE0 = 11 (全二重) または 10 (半二重)、DIR = GND、TERM_TX = V_{IO}、V_{R2R1} = 2V、V_{R1} = -7V、0V、10V。図 6-9		102	120	138	Ω
R_{TERM_RX}	レシーバ出力の R3/R4 端子間で 120Ω の終端	MODE1、MODE0 = 11 (全二重)、TERM_RX = V_{IO}、V_{R3R4} = 2V、V_{R4} = -7V、0V、10V。図 6-9		102	120	138	Ω
ロジック							
I_{IN}	入力電流 (L3、L4、DIR、$\overline{SHDN}$、SLR、TERM_TX、TERM_RX、MODE1、MODE0)	1.65V ≤ V_{IO} ≤ 5.5V、0V ≤ V_{IN} ≤ V_{IO}		-20		5	µA
$V_{IT+(IN)}$	立ち上がりスレッショルド:ロジック入力	1.65V ≤ V_{IO} ≤ 5.5V			0.6*V_{IO}	0.7*V_{IO}	V
$V_{IT-(IN)}$	立ち下がりスレッショルド:ロジック入力			0.3*V_{IO}	0.4*V_{IO}		V
$V_{IN(HYS)}$	入力スレッショルド:ロジック入力			0.1*V_{IO}	0.2*V_{IO}		V

(1) 特定の条件では、V_{TH+} は V_{TH-} よりも V_{HYS} 以上高いことが保証されます。
(2) 短絡時間は、デバイスの絶対消費電力定格を超えないように制御する必要があります。また、一度に複数の出力を短絡させないでください。

Copyright © 2025 Texas Instruments Incorporated

5.8 スイッチング特性_RS-485_500kbps

推奨動作条件全体で 500kbps (SLR = V_{IO})。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。(1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
ドライバ							
t_r、t_f	差動出力立ち上がり / 立ち下がり時間	R_L = 54Ω、C_L = 50pF 図 6-3	V_{CC} = 3～3.6V、標準値 3.3V	210	300	600	ns
			V_{CC} = 4.5～5.5V、標準値 5V	250	300	600	ns
t_{PHL}、t_{PLH}	伝搬遅延		V_{CC} = 3～3.6V、標準値 3.3V		250	450	ns
			V_{CC} = 4.5～5.5V、標準値 5V		250	450	ns
$t_{SK (P)}$	パルス スキュー、$\|t_{PHL} - t_{PLH}\|$		V_{CC} = 3～3.6V、標準値 3.3V		2	15	ns
			V_{CC} = 4.5～5.5V、標準値 5V		2	15	ns
t_{PHZ}、t_{PLZ}	ディセーブル時間	MODE1、MODE0 = 10 (半二重) または 11 (全二重)	図 6-4 および 図 6-5 を参照してください。		80	150	ns
t_{PZH}、t_{PZL}	イネーブル時間	MODE1、MODE0 = 11 (全二重):レシーバがイネーブル			200	650	ns
レシーバ							
t_r、t_f	出力立ち上がり / 立ち下がり時間	C_L = 15pF	図 6-6		13	20	ns
t_{PHL}、t_{PLH}	伝搬遅延				700	1200	ns
$t_{SK (P)}$	パルス スキュー、$\|t_{PHL} - t_{PLH}\|$				10	45	ns
t_{PHZ}、t_{PLZ}	半二重モードでのディセーブル時間	MODE1、MODE0 = 10、TERM_TX = V_{IO}	図 6-7		30	80	ns
$t_{PZH (1)}$	半二重モードでのイネーブル時間				60	155	ns
$t_{PZL (1)}$					450	1250	ns
$t_{PZH (2)}$、$t_{PZL (2)}$	全二重モードで TX がディセーブルされたときのシャットダウンからのイネーブル時間	DIR = 0V、MODE1、MODE0 = 11	図 6-8		7	16	µs

(1) A、B は RX 入力、Y/Z は全二重モードのドライバ出力端子です

5.9 スイッチング特性_RS-485_20Mbps

推奨動作条件全体で 20Mbps (SLR = GND)。すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。(1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
ドライバ							
t_r、t_f	差動出力立ち上がり / 立ち下がり時間	R_L = 54Ω、C_L = 50pF 図 6-3	V_{CC} = 3～3.6V、標準値 3.3V	5	10	15	ns
			V_{CC} = 4.5～5.5V、標準値 5V	5	10	15	ns
t_{PHL}、t_{PLH}	伝搬遅延		V_{IO} = 1.65V～1.95V	14	25	58	ns
			V_{IO} = 3V～3.6V	9	20	46	ns
$t_{SK (P)}$	パルス スキュー、$\|t_{PHL} - t_{PLH}\|$		V_{CC} = 3～3.6V、標準値 3.3V		1	3.5	ns
			V_{CC} = 4.5～5.5V、標準値 5V		1	3.5	ns
t_{PHZ}、t_{PLZ}	ディセーブル時間	MODE1、MODE0 = 10 (半二重) または 11 (全二重)	図 6-4 と 図 6-5		11	65	ns
t_{PZH}、t_{PZL}	イネーブル時間	MODE1、MODE0 = 11 (全二重):レシーバがイネーブル			8	80	ns
レシーバ							

Copyright © 2025 Texas Instruments Incorporated

5.9 スイッチング特性_RS-485_20Mbps (続き)

推奨動作条件全体で 20Mbps (SLR = GND)。すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。(1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
t_r、t_f	出力立ち上がり / 立ち下がり時間	C_L = 15pF	図 6-6		5	10	ns
t_{PHL}、t_{PLH}	伝搬遅延				40	70	ns
$t_{SK\ (P)}$	パルス スキュー、$\|t_{PHL} - t_{PLH}\|$					10	ns
t_{PHZ}、t_{PLZ}	半二重モードでのディセーブル時間	MODE1、MODE0 = 10、TERM_TX = V_{IO}	See 図 6-7		20	80	ns
$t_{PZH\ (1)}$、$t_{PZL\ (1)}$	半二重モードでのイネーブル時間				50	160	ns
$t_{PZH\ (2)}$、$t_{PZL\ (2)}$	全二重モードで TX がディセーブルされたときのシャットダウンからのイネーブル時間	DIR = 0V、MODE1、MODE0 = 11	図 6-8		4	15	µs

(1) A、B は RX 入力、Y/Z は全二重モードのドライバ出力端子です。

5.10 スイッチング特性、Driver_RS232

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)(1)

パラメータ		テスト条件		最小値	標準値 (2)	最大値	単位
250kbps							
	最大データ レート	R_L = 3kΩ 1 つの DOUT スイッチング	C_L = 2500pF 図 6-15	250	500		kbps
t_{PHL}、t_{PHL}	トランスミッタの伝搬遅延	R_L = 3kΩ ～ 7kΩ	C_L = 150pF ～ 2500pF 図 6-15		0.8	2	µs
$t_{sk(p)}$	トランスミッタのパルス スキュー(3)				220	600	ns
SR(tr)	スルー レート、遷移領域	V_{CC} = 3.3V ± 10%、5V ± 10%、R_L = 3kΩ ～ 7kΩ、図 6-16	C_L = 150pF ～ 1000pF	6		30	V/µs
			C_L = 150pF ～ 2500pF	4		30	
1Mbps							
	最大データ レート	R_L = 3kΩ 1 つの DOUT すいチング、図 6-15	C_L = 250pF、V_{CC} = 3 ～ 3.6V	1000			kbps
			C_L = 1000pF、V_{CC} = 4.5 ～ 5.5V	1000			kbps
t_{PLH}、t_{PHL}	トランスミッタの伝搬遅延	R_L = 3k ～ 7kΩ、図 6-15	C_L = 150pF ～ 1000pF		300	800	ns
$t_{sk(p)}$	パルス スキュー(3)				25	150	ns
SR(tr)	スルー レート、遷移領域	R_L = 3k ～ 7kΩ、VCC = 4.5V ～ 5.5V	C_L = 150pF ～ 1000pF、図 6-16 を参照してください	18		150	V/µs
		R_L = 3k ～ 7kΩ、VCC = 3V ～ 3.6V		15		150	V/µs

(1) テスト条件は、V_{CC} = 3.3V + 0.3V、V_{CC} = 5V ± 0.5V では C1 ～ C4 = 0.1µF です。
(2) すべての標準値は、V_{CC} = 3.3V または V_{CC} = 5V、T_A = 25℃での値です。
(3) パルス スキューは、同じデバイスの各チャネルの $|t_{PLH} - t_{PHL}|$ と定義されます。

5.11 スイッチング特性、Receiver_RS232

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)(1)

パラメータ		テスト条件	最小値	標準値 (2)	最大値	単位
250kbps						
t_{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C_L = 150pF、図 6-17		150	550	ns
t_{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで			150	550	ns
t_{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C_L = 15pF、図 6-17		130	520	ns
t_{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで			130	520	ns

Copyright © 2025 Texas Instruments Incorporated

5.11 スイッチング特性、Receiver_RS232 (続き)

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)(1)

パラメータ		テスト条件	最小値	標準値 (2)	最大値	単位
t_{R_232}、t_{F_232}	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、V_{IO} = 3 ～ 5.5V	C_L = 150pF、図 6-17		20	50	ns
		C_L = 15pF、図 6-17		5	10	ns
	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、V_{IO} = 1.65 ～ 2.75V	C_L = 150pF、図 6-17		40	90	ns
		C_L = 15pF、図 6-17		10	20	ns
t_{en}	出力イネーブル時間	C_L = 150pF、R_L = 3kΩ、図 6-18		6	14	us
t_{dis}	出力ディスエーブル時間			100	200	ns
$t_{sk(p)}$	パルス スキュー(3)	C_L = 150pF、図 6-17		50	135	ns
		C_L = 15pF、図 6-17		50	135	ns
1Mbps						
t_{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C_L = 150 pF、図 6-17		150	550	ns
t_{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで			150	550	ns
t_{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C_L = 15pF、図 6-17		130	520	ns
t_{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで			130	520	ns
t_{R_232}、t_{F_232}	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、V_{IO} = 3 ～ 5.5V	C_L = 150 pF、図 6-17		20	50	ns
		C_L = 15pF、図 6-17		5	10	ns
	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、V_{IO} = 1.65 ～ 2.75V	C_L = 150pF、図 6-17		40	90	ns
		C_L = 15pF、図 6-17		10	20	ns
t_{en}	出力イネーブル時間	C_L = 150pF、R_L = 3kΩ、図 6-18		6	14	us
t_{dis}	出力ディスエーブル時間			100	200	ns
$t_{sk(p)}$	パルス スキュー(3)	C_L = 150pF、図 6-17		50	125	ns
		C_L = 15pF、図 6-17		50	125	ns

(1) テスト条件は、V_{CC} = 3.3V ± 0.3V では C1 ～ C4 = 0.1μF、V_{CC} = 5V ± 0.5V では C1 = 0.047μF、C2 ～ C4 = 0.33μF です。
(2) すべての標準値は、V_{CC} = 3.3V または V_{CC} = 5V、T_A = 25℃での値です。
(3) パルス スキューは、同じデバイスの各チャネルの $|t_{PLH} - t_{PHL}|$ と定義されます。

5.12 スイッチング特性 (モード切り換え)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{RDY}	シャットダウンから RS-232 レディまでの時間	MODE1、MODE0 = 00 またはフローティング、$\overline{SHDN}$ = GND から V_{IO} へ、ロジック入力ピンの他の部分はフローティング、V_{CC} = 4.5V ～ 5.5V 立ち上がり SHDN の 50% からチャージ ポンプの V- supply が -8V に達するまでの時間。図 6-11 を参照してください		0.05	0.11	ms
		MODE1、MODE0 = 00 またはフローティング、SHDN = GND から V_{IO} へ、ロジック入力ピンの他の部分はフローティング、V_{CC} = 3V ～ 3.6V 立ち上がり SHDN の 50% からチャージ ポンプの V-supply が -5V に達するまでの時間。図 6-11		0.1	0.4	ms
t_{R2_R4}	RS-232 2T2R モードから RS-485 全二重モードに切り替える時間	L3 = Vio、MODE1 を GND から Vio に、MODE0 = Vio、$\overline{SHDN}$ = DIR = V_{IO} SLR、TERM_TX、TERM_RX = フローティング、MODE1 の立ち上がりエッジの 50% から R2 が 2V に達するまでの時間。図 6-12 を参照してください		0.04	0.1	μs

Copyright © 2025 Texas Instruments Incorporated

5.12 スイッチング特性 (モード切り換え) (続き)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{R4_R2}	RS-485 全二重モードから RS-232 3T5R モードに切り替える時間	L3 = Vio、MODE1 を Vio から GND に、MODE0 = Vio、$\overline{SHDN}$ = DIR = V_{IO} SLR、TERM_TX、TERM_RX = フローティング、MODE1 の立ち下がりエッジの 50% から R2 が 300mV に達するまでの時間。図 6-12 を参照してください		2	2.1	µs
t_{LP_RS232}	RS-232 ループバック モードから通常の RS-232 モードに切り替える時間	MODE1 = GND、MODE0 は GND から V_{IO} へ。$\overline{SHDN}$ = V_{IO}、L3 = GND、MODE0 立ち上がりエッジの 50% から L2 50% 立ち上がりエッジまでの時間、-40℃ ≤ T_A ≤ 85℃、図 6-13 を参照してください		2	2.4	µs
t_{RS232_LP}	通常の RS-232 モードから RS-232 ループバック モードに切り替える時間	MODE1 = GND、MODE0 は V_{IO} から GND へ。$\overline{SHDN}$ = V_{IO}、L3 = GND、MODE0 立ち下がりエッジの 50% から L2 50% 立ち下がりエッジまでの時間、-40℃ ≤ T_A ≤ 85℃、図 6-13 を参照してください		2	15	µs
t_{FHD_RS485}	RS-485 全二重モードから半二重モードに切り替える時間	DIR = V_{IO}、MODE1 = V_{IO}、MODE0 を V_{IO} から GND に接続、$\overline{SHDN}$ = V_{IO}、SLR、TERM_TX、TERM_RX = フローティング、L3 = GND、L2 の 10k プルダウン抵抗、MODE0 立ち下がりエッジの 50% から L2 の 50% までの時間。図 6-14 を参照してください		0.5	1	µs
t_{HFD_RS485}	RS-485 半二重モードから全二重モードに切り替える時間	DIR = V_{IO}、MODE1 = V_{IO}、MODE0 は V_{IO} から GND へ、$\overline{SHDN}$ = V_{IO}、SLR、TERM_TX、TERM_RX = フローティング、L3 = GND、L2 の 10k プルダウン抵抗、MODE0 立ち下がりエッジの 50% から L2 の 50% までの時間。図 6-14 を参照してください		0.5	1	µs

5.13 スイッチング特性_RS-485_終端抵抗

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{DTEN}	ドライバ端子終端抵抗のターンオン時間	MODE1、MODE0 = 11、V_{IO} = 3 ～ 3.6V、DIR = GND、V_{R2R1} = 2V、V_{R1} = 0V。図 6-10		1000	2200	ns
t_{DTZ}	ドライバ端子終端抵抗のターンオフ時間	MODE1、MODE0 = 11、V_{IO} = 3 ～ 3.6V、DIR = GND、V_{R2R1} = 2V、V_{R1} = 0V。図 6-10		2000	7200	ns
t_{RTEN}	レシーバ端子終端抵抗のターンオン時間	MODE1、MODE0 = 11、V_{IO} = 3 ～ 3.6V、V_{R3R4} = 2V、V_{R4} = 0V。図 6-10		1000	2200	ns
t_{RTZ}	レシーバ端子終端抵抗のターンオフ時間	MODE1、MODE0 = 11、V_{IO} = 3 ～ 3.6V、V_{R3R4} = 2V、V_{R4} = 0V。図 6-10		2000	7200	ns

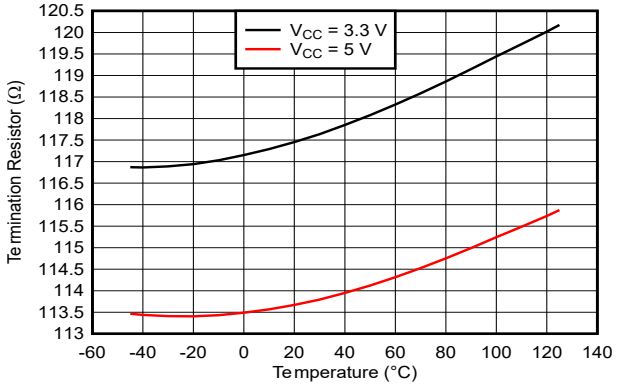
Copyright © 2025 Texas Instruments Incorporated

5.14 スイッチング特性 (ループバック モード)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25℃、電源電圧 V_{CC} = 5V、V_{IO} = 3.3V における値です。

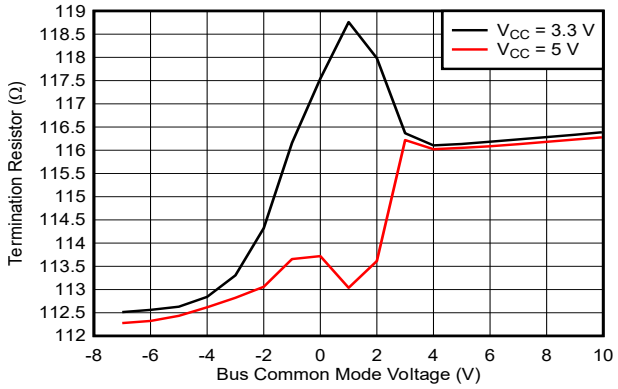
パラメータ		テスト条件	最小値	標準値	最大値	単位
$t_{LB_RS232_rising}$	RS-232 ループバック モードでのロジック入力の立ち上がりエッジからロジック出力の立ち上がりエッジまでの遅延	MODE1、MODE0 = GND、SLR = GND、L3/L4 立ち上がりエッジの 50% から L2/L1 立ち上がりエッジの 50% までの遅延、$\overline{SHDN}$ = Vio、TERM_TX、TERM_RX はフローティング、出力バッファの負荷キャパシタンス = 15pF、2 つのドライバ出力すべての R_L = 3kΩ、-40℃ ≤ T_A ≤ 85℃		410	920	ns
		MODE1、MODE0 = GND、SLR = Vio、L3/L4 立ち上がりエッジの 50% から L2/L1 立ち上がりエッジの 50% までの遅延、$\overline{SHDN}$ = Vio、TERM_TX、TERM_RX はフローティング、出力バッファの負荷キャパシタンス = 15pF、2 つのドライバ出力すべての R_L = 3kΩ、-40℃ ≤ T_A ≤ 85℃		640	1100	ns
$t_{LB_RS232_falling}$	RS-232 ループバック モードでのロジック入力の立ち下がりエッジからロジック出力の立ち下がりエッジまでの遅延	MODE1、MODE0 = GND、SLR = GND、L3/L4 立ち下がりエッジの 50% から L2/L1 立ち下がりエッジの 50% までの遅延、$\overline{SHDN}$ = Vio、TERM_TX、TERM_RX はフローティング、出力バッファの負荷キャパシタンス = 15pF、2 つのドライバ出力すべての R_L = 3kΩ、-40℃ ≤ T_A ≤ 85℃		570	760	ns
		MODE1、MODE0 = GND、SLR = Vio、L3/L4 立ち下がりエッジの 50% から L2/L1 立ち下がりエッジの 50% までの遅延、$\overline{SHDN}$ = Vio、TERM_TX、TERM_RX はフローティング、出力バッファの負荷キャパシタンス = 15pF、2 つのドライバ出力すべての R_L = 3kΩ、-40℃ ≤ T_A ≤ 85℃		600	1460	ns
$t_{SKEW_RS232_LB}$	RS232 ループバック モードでのロジック入力からロジック出力へのパルス スキュー	$\lvert t_{LB_RS232_rising} - t_{LB_RS232_falling} \rvert$、SLR = Vio、-40 ℃ ≤ T_A ≤ 85 ℃		100	860	ns
		$\lvert t_{LB_RS232_rising} - t_{LB_RS232_falling} \rvert$、SLR = GND、-40 ℃ ≤ T_A ≤ 85 ℃		70	250	ns

5.15 代表的特性



RS-485 全二重モード　　V(R3-R4) = 2V

図 5-1. RS-485 終端抵抗と温度との関係

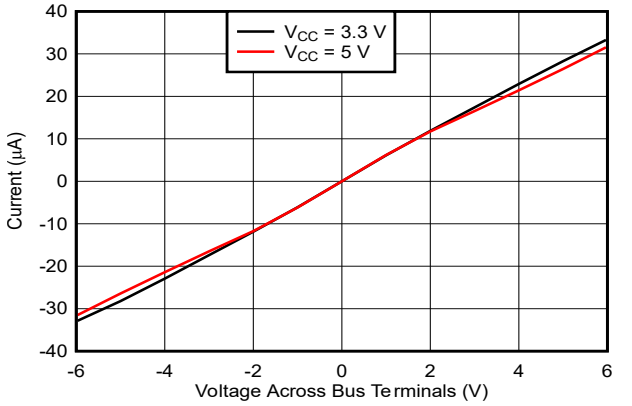


RS-485 全二重モード　　V(R3-R4) = 2V

図 5-2. 終端抵抗とバスの同相モード電圧との関係

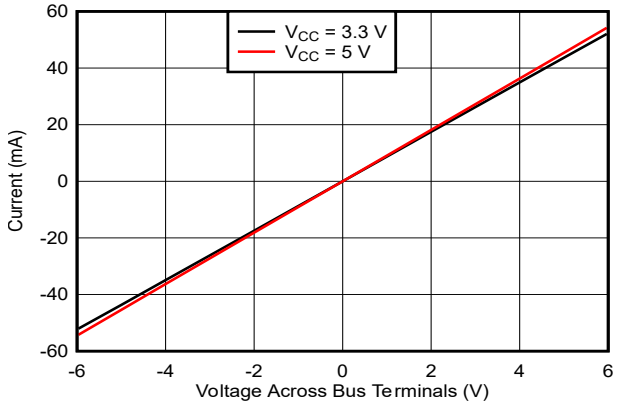
Copyright © 2025 Texas Instruments Incorporated

5.15 代表的特性 (続き)



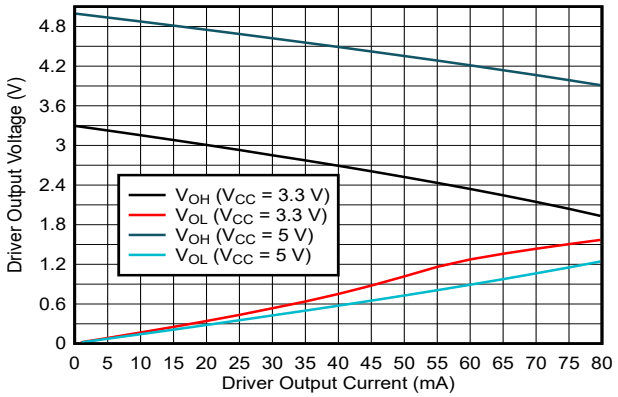
TERM_TX = GND　　DIR = GND　　T_A = 25℃

図 5-3. 終端がオフの状態で、R2-R1 バス ピンの電圧と電流との関係



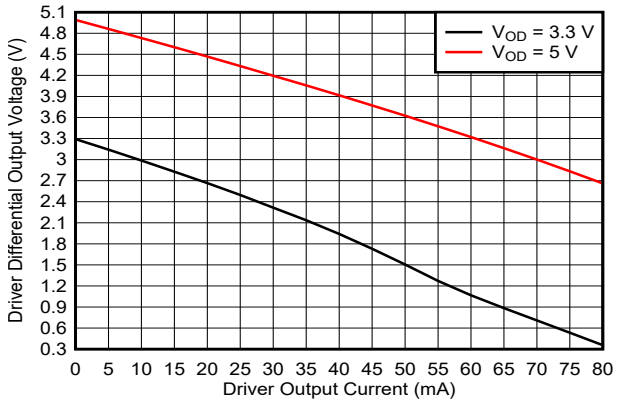
TERM_TX = V_{IO}　　DIR = GND　　T_A = 25℃

図 5-4. 終端がオンの状態で、R2-R1 バス ピンの電圧と電流との関係



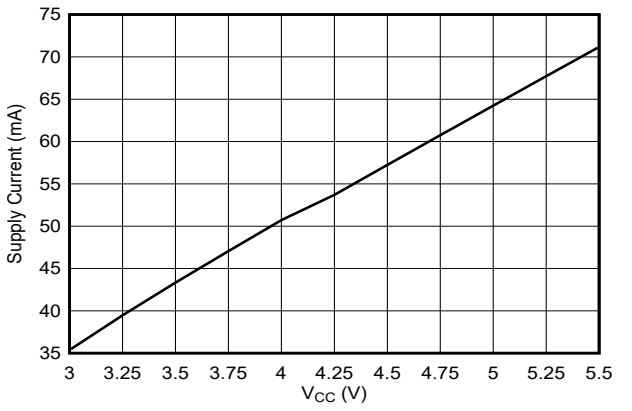
DIR = V_{IO}　　T_A = 25℃

図 5-5. RS-485 ドライバ出力電圧とドライバ出力電流との関係



DIR = V_{IO}　　T_A = 25℃

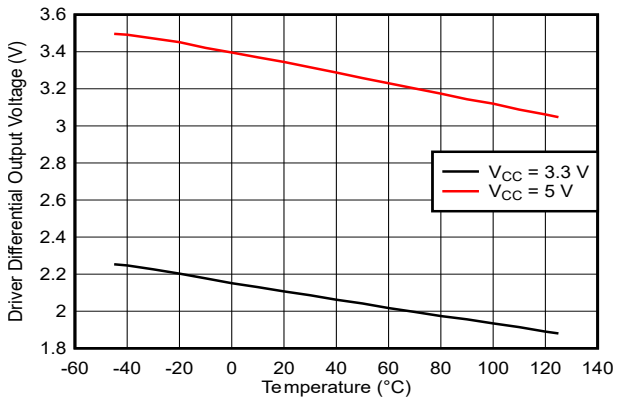
図 5-6. RS-485 ドライバ差動出力電圧とドライバ出力電流との関係



T_A = 25℃　　R_L = 54Ω　　DIR = L3 = V_{IO}

RS-485 全二重モード

図 5-7. RS-485 電源電流と電源電圧との関係

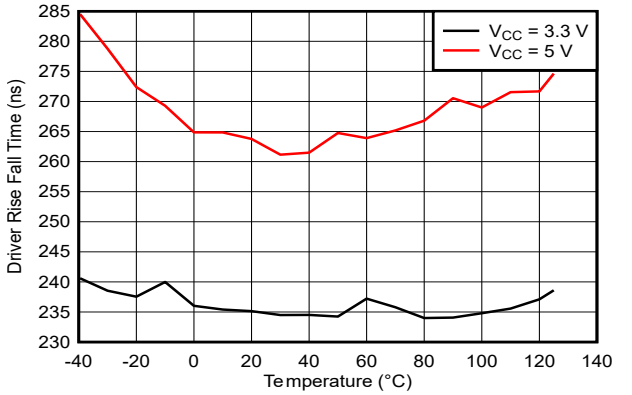


DIR = L3 = V_{IO}　　R_L = 54Ω

RS-485 全二重モード

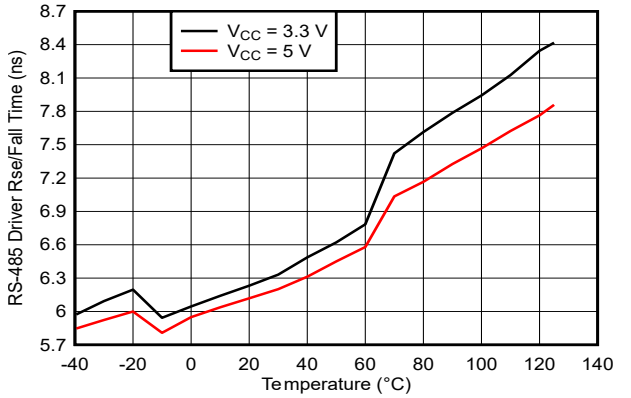
図 5-8. RS-485 ドライバ差動出力電圧と温度との関係

5.15 代表的特性 (続き)



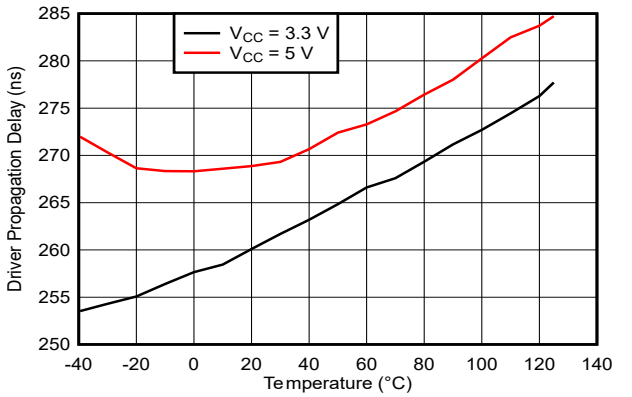
バス 負荷 = 54Ω || 50pF　　SLR = V_{IO}　　DIR = V_{IO}

図 5-9. RS-485 500kbps ドライバ立ち上がり / 立ち下がり時間と温度との関係



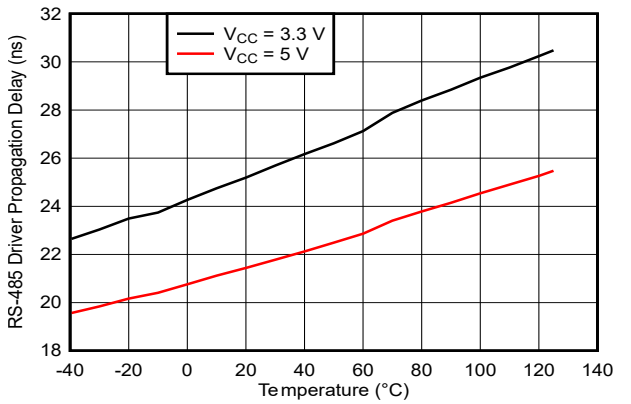
バス負荷 = 54Ω || 50pF　　SLR = GND　　DIR = V_{IO}

図 5-10. RS-485 20Mbps ドライバ立ち上がり / 立ち下がり時間と温度との関係



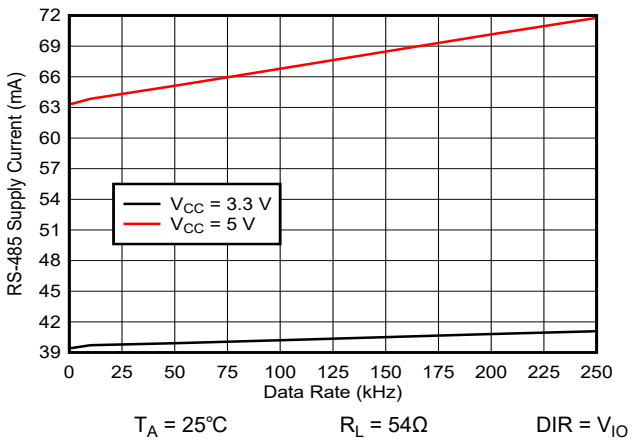
バス 負荷 = 54Ω || 50pF　　SLR = V_{IO}　　DIR = V_{IO}

図 5-11. RS-485　500kbps ドライバ伝搬遅延と温度との関係



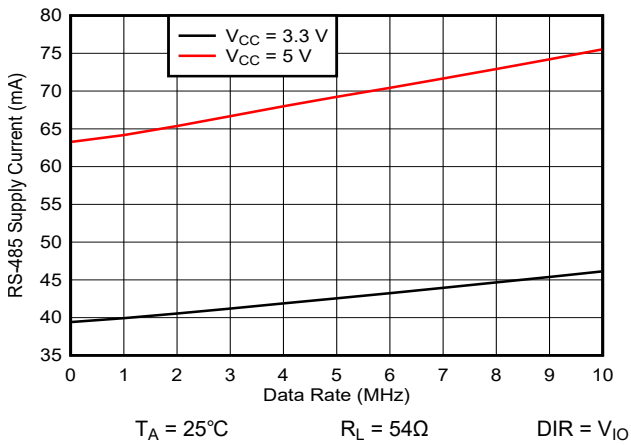
バス負荷 = 54Ω || 50pF　　SLR = GND　　DIR = V_{IO}

図 5-12. RS-485　20Mbps ドライバ伝搬遅延と温度との関係



T_A = 25℃　　R_L = 54Ω　　DIR = V_{IO}

図 5-13. RS-485　500kbps 電源電流と信号速度との関係

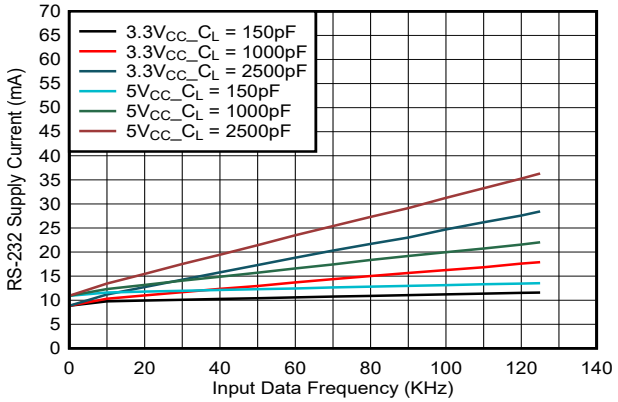


T_A = 25℃　　R_L = 54Ω　　DIR = V_{IO}

図 5-14. RS-485　20Mbps 電源電流と信号速度との関係

Copyright © 2025 Texas Instruments Incorporated

5.15 代表的特性 (続き)

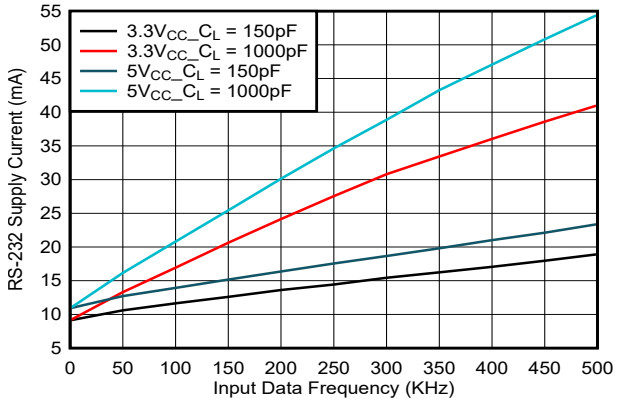


T_A = 25℃ SLR = V_{IO}

両方のドライバに 5kΩ が搭載されています。このデバイスは RS-232 2T2R モードです

L4 = 静止 L3 トグル

図 5-15. RS-232　電源電流と 250kbps モードの信号速度との関係



T_A = 25℃ SLR = GND

両方のドライバに 5kΩ が搭載されています。このデバイスは RS-232 2T2R モードです

L4 = 静止 L3 トグル

図 5-16. RS-232 電源電流と 1Mbps モードの信号速度との関係

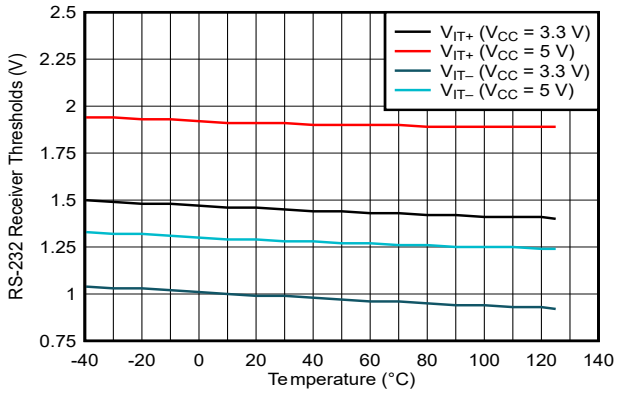


図 5-17. RS-232 レシーバのスレッショルドと温度との関係

6 パラメータ測定情報

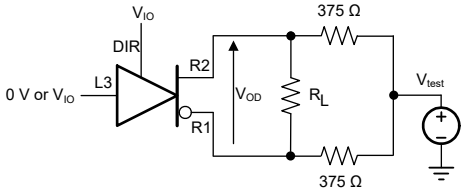


図 6-1. 同相モード負荷での RS-485 ドライバ差動出力電圧の測定

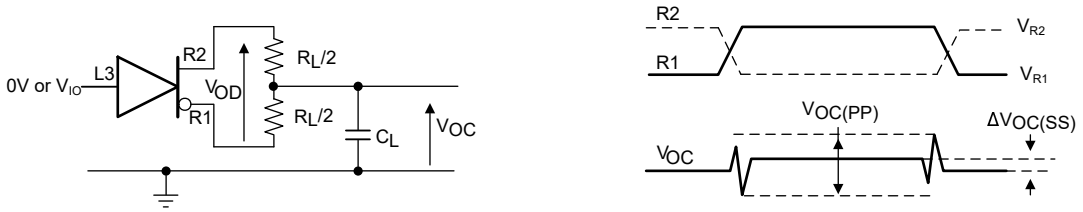


図 6-2. RS-485 負荷を使用した RS-485 ドライバ差動および同相モード出力の測定

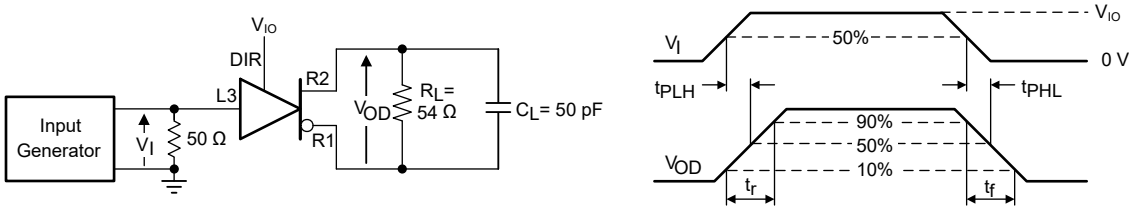


図 6-3. RS-485 ドライバの差動出力の立ち上がり / 立ち下がり時間と伝搬遅延の測定

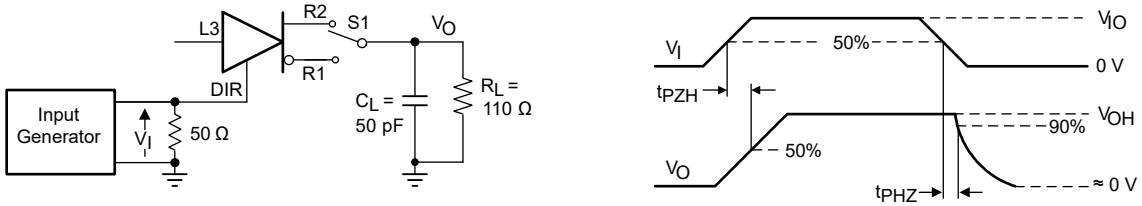


図 6-4. アクティブ ハイ出力およびプルダウン負荷での RS-485 ドライバのイネーブルおよびディセーブル時間の測定

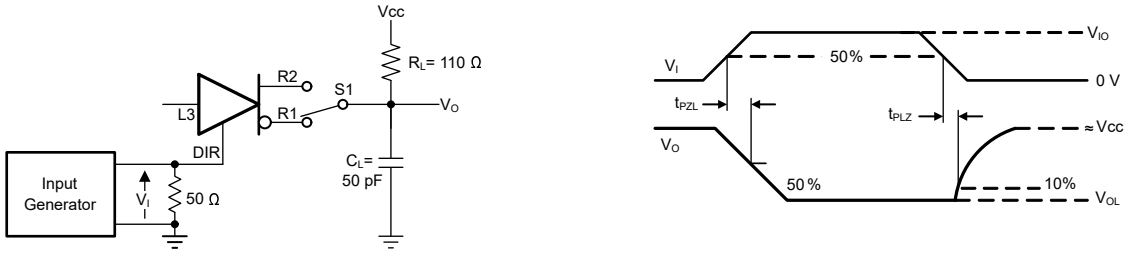


図 6-5. アクティブ Low 出力およびプルアップ負荷での RS-485 ドライバのイネーブルおよびディセーブル時間の測定

Copyright © 2025 Texas Instruments Incorporated

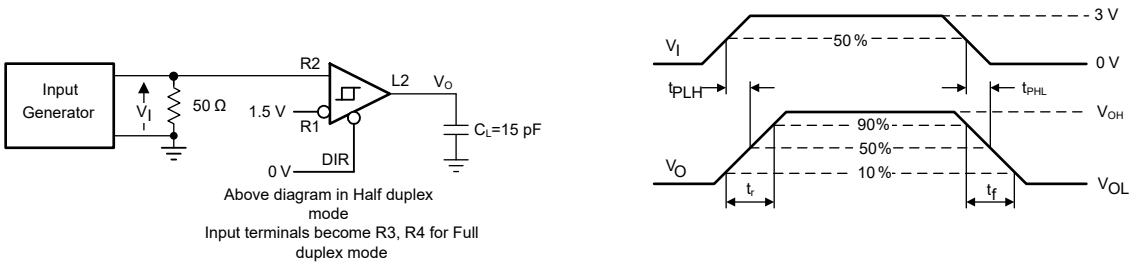


図 6-6. RS-485 レシーバ出力の立ち上がり / 立ち下がり時間と伝搬遅延の測定

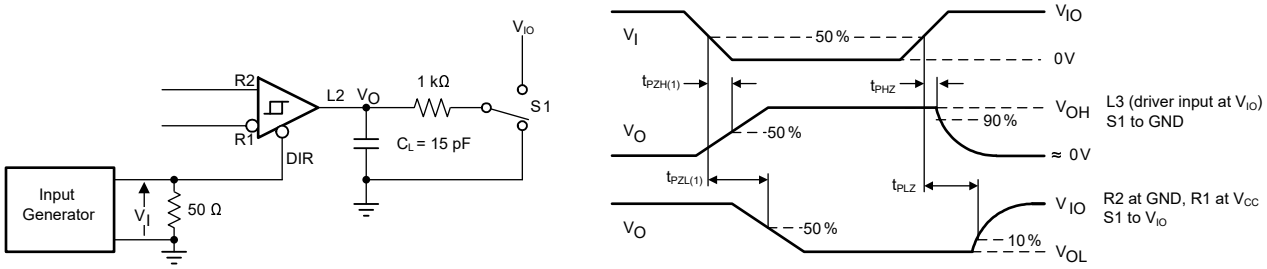


図 6-7. 半二重モードでの RS-485 レシーバのイネーブル/ディセーブル時間の測定

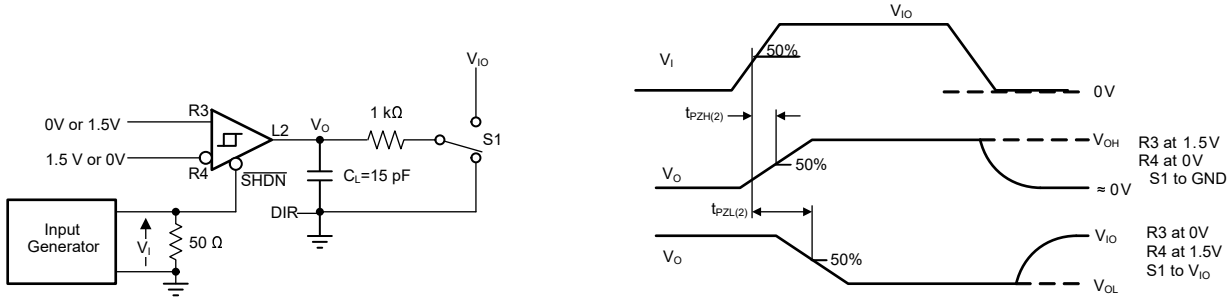


図 6-8. TX ディセーブルのあるシャットダウンからの RS-485 レシーバのイネーブル時間の測定：全二重モード

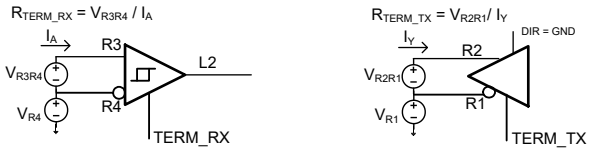


図 6-9. 終端抵抗の測定

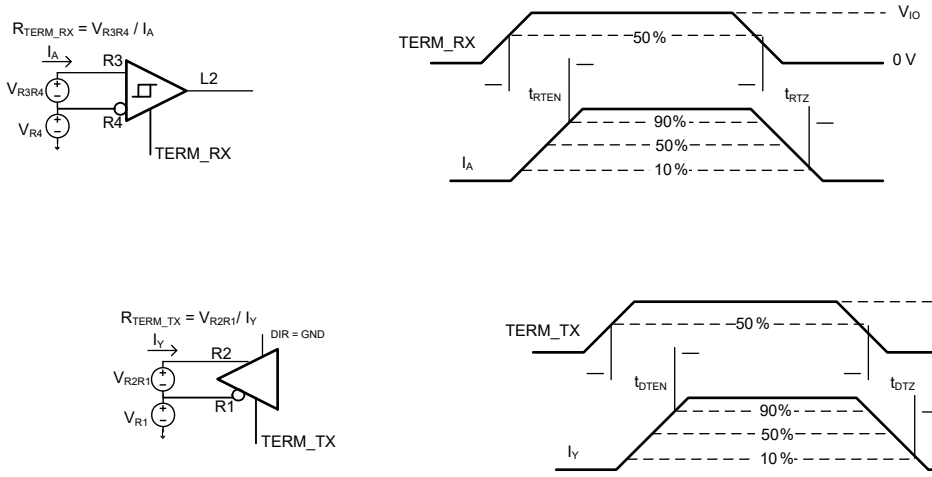


図 6-10. 終端抵抗のスイッチング測定

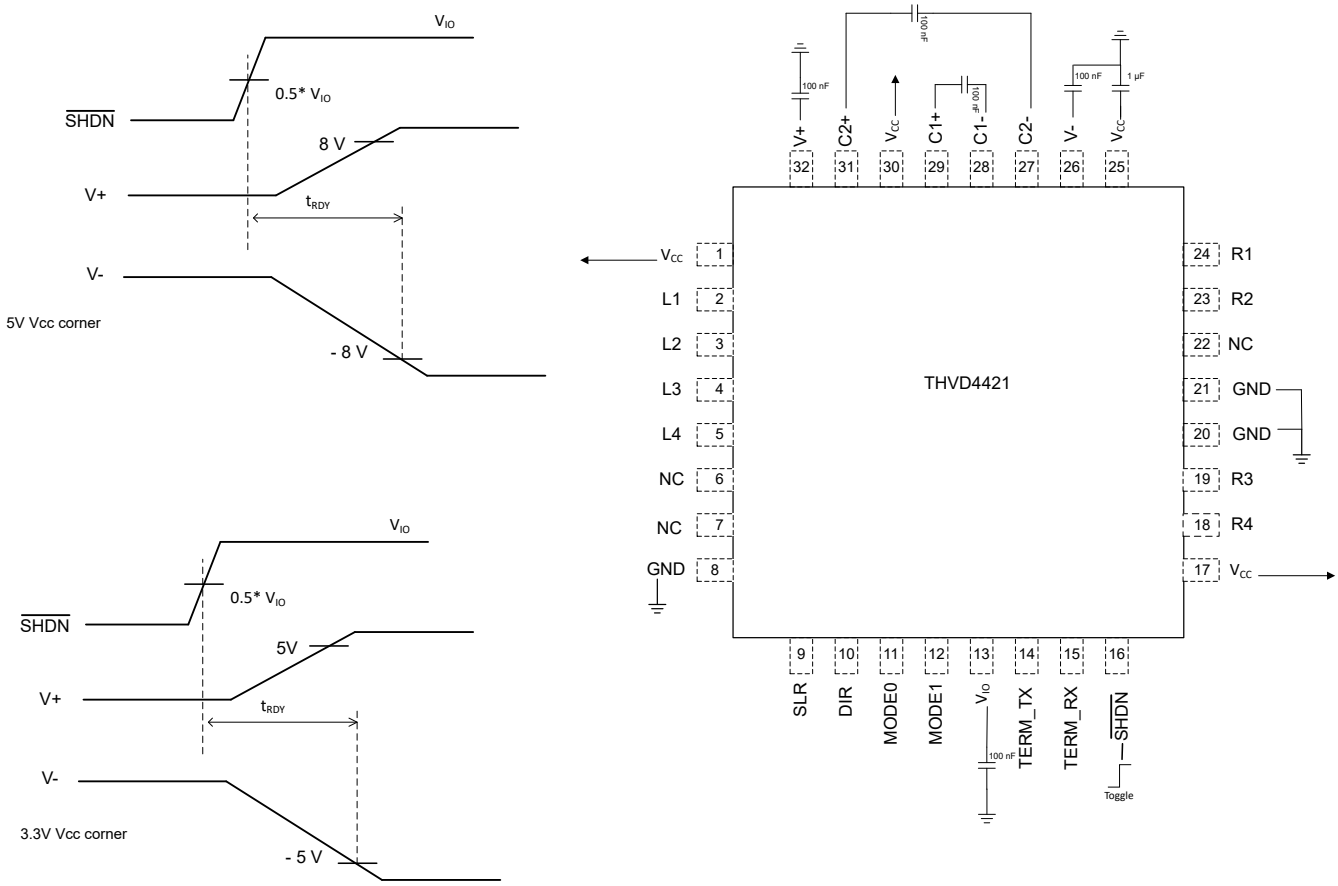


図 6-11. シャットダウンから RS-232 レディまでの時間

Copyright © 2025 Texas Instruments Incorporated

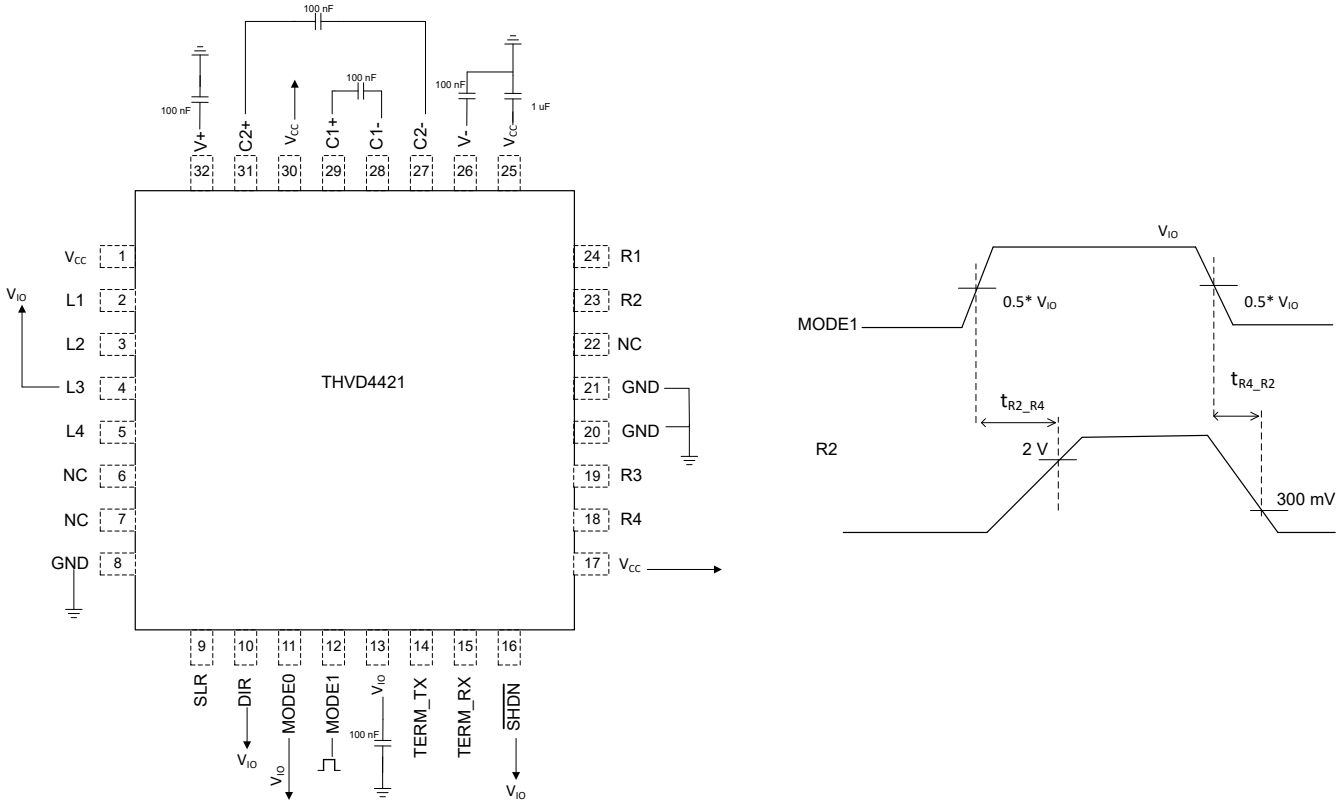


図 6-12. RS-232 2T2R モードから RS-485 全二重モードおよび戻るに切り替える時間

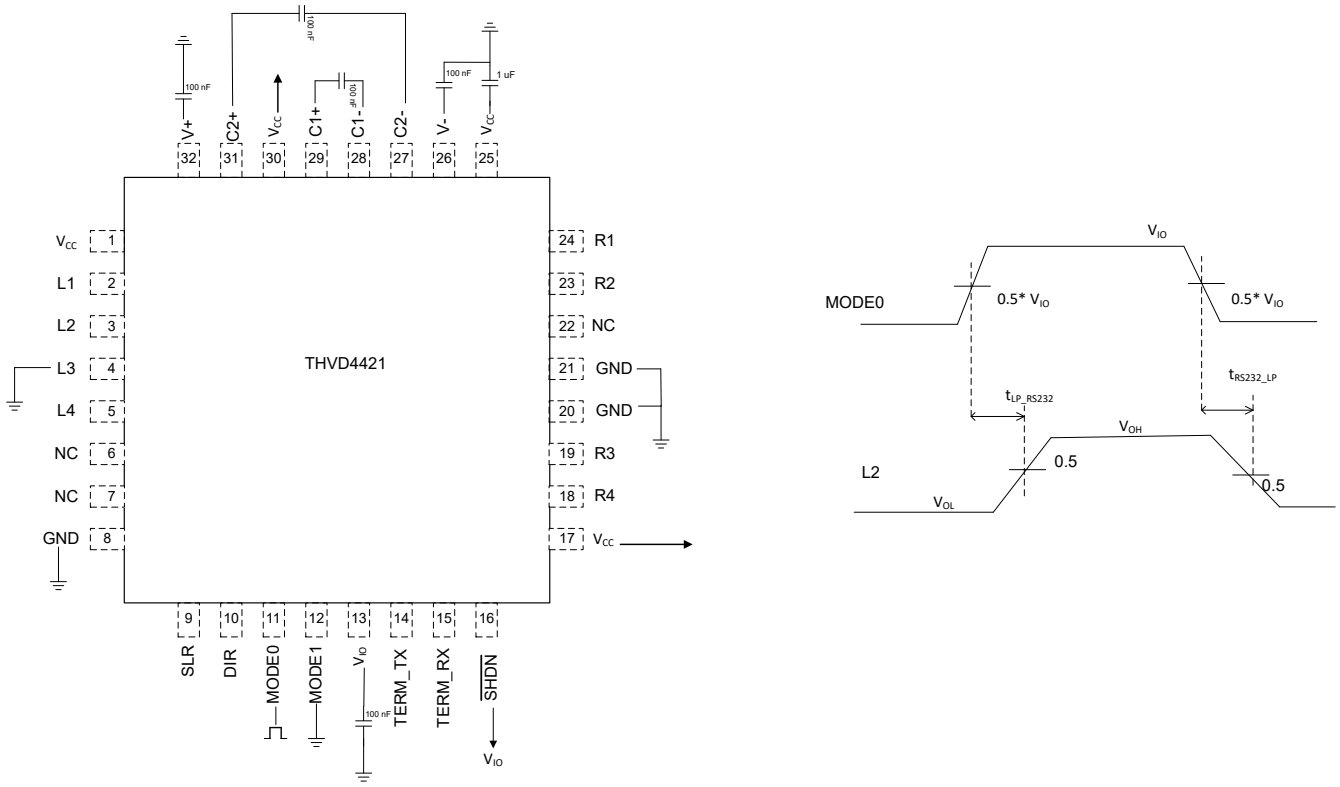


図 6-13. RS-232 ループバックから通常の RS-232 2T2R モードへの切り替え時間

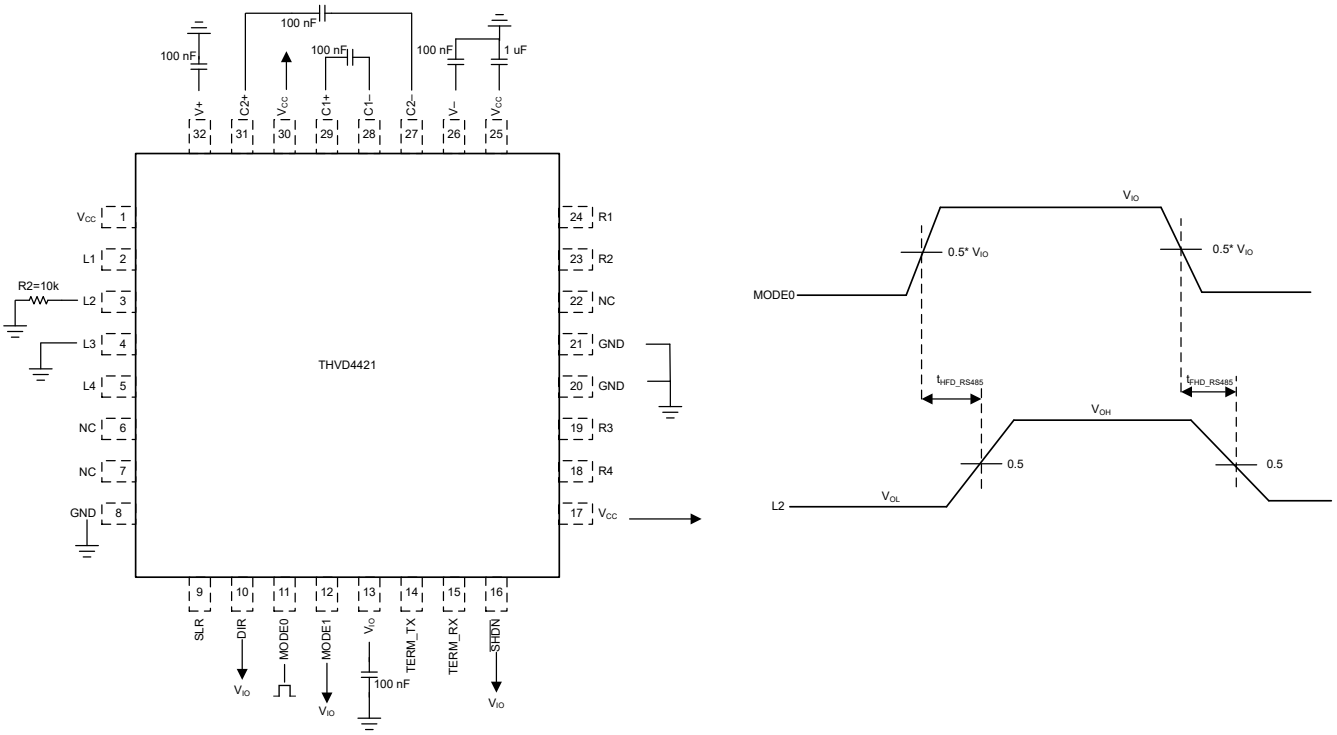
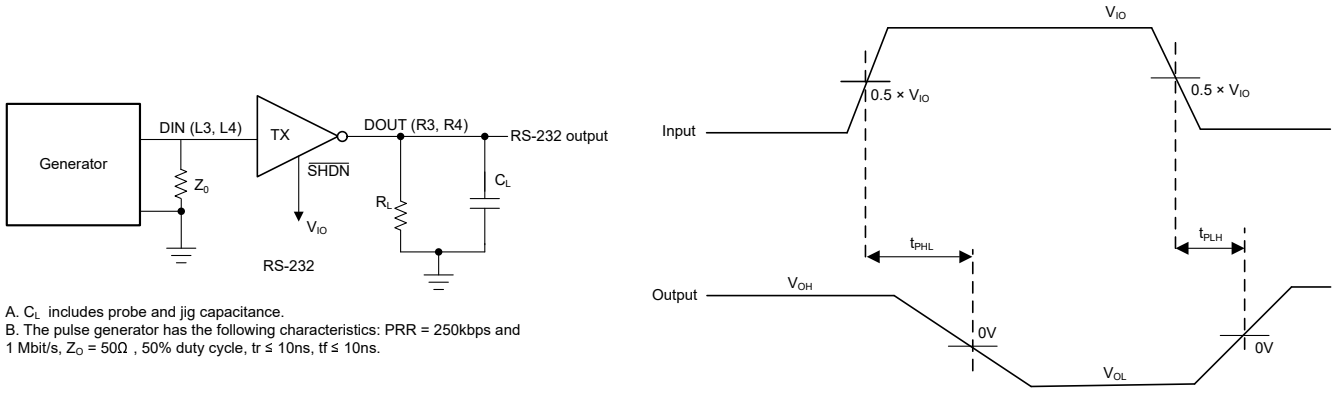
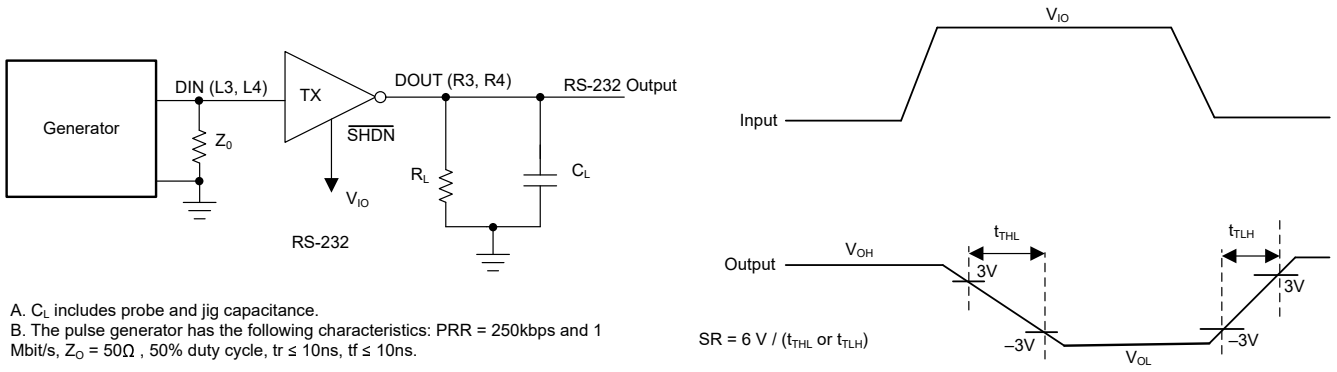


図 6-14. RS-485 の全二重から半二重および逆への切り替え時間



A. C_L includes probe and jig capacitance.
B. The pulse generator has the following characteristics: PRR = 250kbps and 1 Mbit/s, Z_O = 50Ω , 50% duty cycle, tr ≤ 10ns, tf ≤ 10ns.

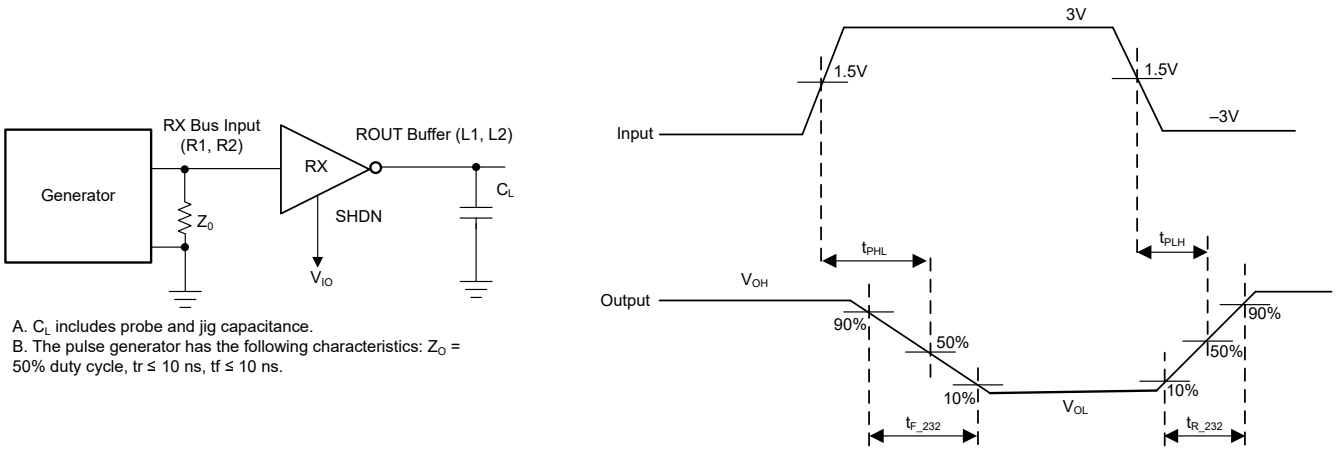
図 6-15. RS-232 ドライバ伝搬遅延、パルス スキュー



A. C_L includes probe and jig capacitance.
B. The pulse generator has the following characteristics: PRR = 250kbps and 1 Mbit/s, Z_O = 50Ω , 50% duty cycle, tr ≤ 10ns, tf ≤ 10ns.

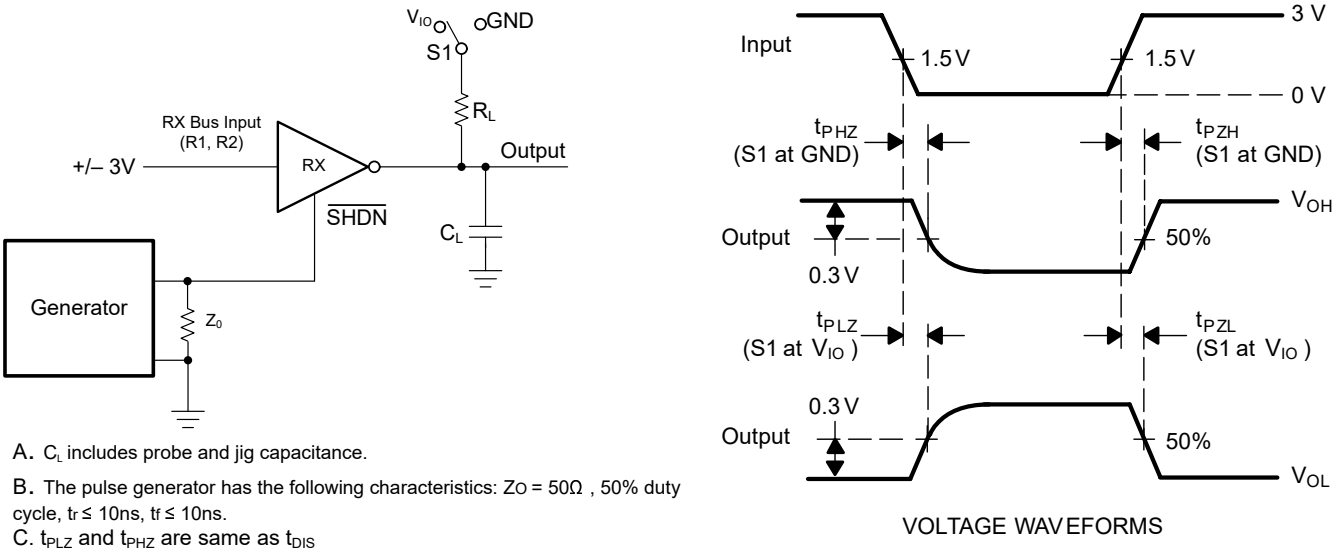
図 6-16. RS-232 ドライバ スルー レート

Copyright © 2025 Texas Instruments Incorporated



A. C_L includes probe and jig capacitance.
B. The pulse generator has the following characteristics: Z_O = 50% duty cycle, tr ≤ 10 ns, tf ≤ 10 ns.

図 6-17. RS-232 レシーバ伝搬遅延、パルス スキュー



A. C_L includes probe and jig capacitance.
B. The pulse generator has the following characteristics: Z_O = 50Ω , 50% duty cycle, tr ≤ 10ns, tf ≤ 10ns.
C. t_{PLZ} and t_{PHZ} are same as t_{DIS}
D. t_{PZL} and t_{PZH} are same as t_{EN}

図 6-18. RS-232 レシーバ イネーブルおよびディスエーブル時間

Copyright © 2025 Texas Instruments Incorporated

7 詳細説明

7.1 概要

THVD4421 は、RS-232、RS-422、RS-485 の各物理層をサポートする、高集積で堅牢なマルチプロトコル トランシーバです。このデバイスは、2 つのトランスミッタと 2 つのレシーバを搭載しており、2T2R RS-232 ポートを実現します。また、このデバイスには 1 つのトランスミッタと 1 つのレシーバが内蔵されており、半二重と全二重の RS-485 ポートをイネーブルにします。MODE 選択ピンにより、プロトコルの共有バスおよびロジック ピンが共通の単一のコネクタを共有できるようになります。

このデバイスには SLR ピンがあり、RS-232 と RS-485 に 2 種類の最大速度設定に使用できます。これは、お客様が 1 個のデバイスを認定済みとして、2 種類の独立した最終アプリケーションで使用できるため、有益です。また、これらのデバイスは柔軟な I/O 電源ピン V_{IO} を備えており、3V ～ 5.5V のバス電圧電源とは異なる、1.65V ～ 5.5V のデジタル インターフェイス電圧範囲を実現できます。

7.2 機能ブロック図

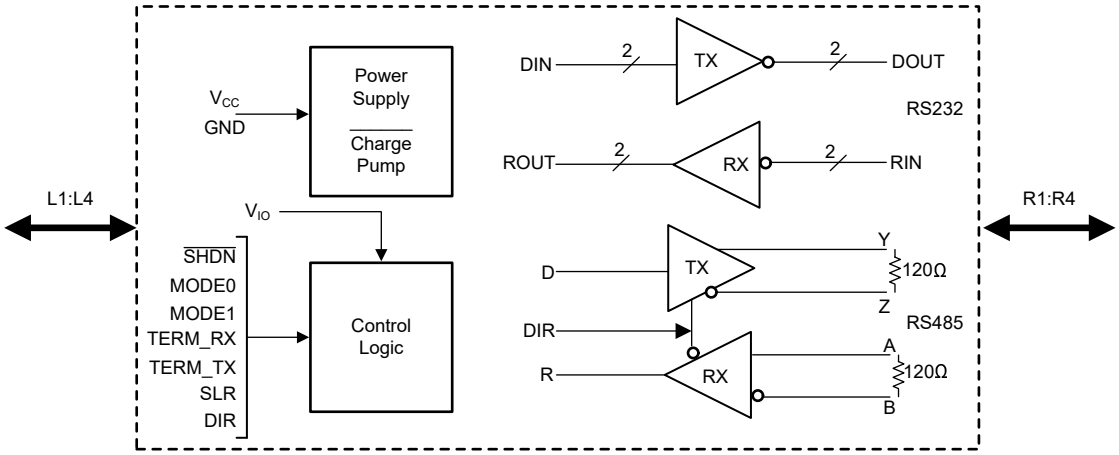


図 7-1. THVD4421 のブロック図

Copyright © 2025 Texas Instruments Incorporated

7.3 機能説明

7.3.1 IEC ESD および EFT 保護機能を内蔵

内部 ESD 保護回路は、すべてのトランシーバ バス ピン (ドライバおよびレシーバ) を、IEC 61000-4-2 に準拠した静電気放電 (ESD) から接触放電で ±8kV まで、すべての動作モードで ±15kV (空中放電) まで保護します。RS-485 モードのバス ラインは、IEC 61000-4-4 に従い、最大 ±4kV の電気的高速過渡 (EFT) にも耐えられます。

7.3.2 保護機能

THVD4421 のバス ピンは、-16V ～ +16V の範囲でのあらゆる DC 電源短絡から保護されています。RS-485 モードでは、TIA/EIA-485A 規格に準拠するため、短絡電流は ±250mA に制限されます。RS-232 モードでは、バスのピンがグランドに短絡する可能性があるシナリオには、±60mA の電流制限が適用されます。

デバイスにはサーマル シャットダウン保護機能も搭載されており、過剰な消費電力が原因で接合部温度が T_{SHDN} スレッショルドを超えると、オンチップのドライバとレシーバがディセーブルされます。

V_{CC} 電源と V_{IO} 電源の両方に電源低電圧保護があります。これにより、両方の電源が立ち上がり低電圧スレッショルドを上回ったときに、バス出力とレシーバ ロジック出力が既知の駆動状態に維持されます。表 7-1 に、電源レベルのさまざまなシナリオにおけるデバイスの動作を示します。

表 7-1. 電源機能表

V_{CC}	V_{IO}	ドライバ出力	レシーバ出力
> UV_{VCC} (立ち上がり)	> UV_{VIO} (立ち上がり)	RS-485 モードの場合、DIR および L3 入力により決定されます。RS-232 モードの場合は、L3、L4 入力により決定されます。シャットダウン モードの場合は Hi-Z	RS-485 モードの場合、DIR および (R1-R2) 入力または (R3-R4) 入力により決定されます。RS-232 モードの場合、R1、R2 入力によって決定されます。シャットダウン モードの場合、Hi-Z
< UV_{VCC} (立ち下がり)	> UV_{VIO} (立ち上がり)	高インピーダンス	不定
> UV_{VCC} (立ち上がり)	< UV_{VIO} (立ち下がり)	高インピーダンス	高インピーダンス
< UV_{VCC} (立ち下がり)	< UV_{VIO} (立ち下がり)	高インピーダンス	高インピーダンス

Copyright © 2025 Texas Instruments Incorporated

7.3.3 レシーバのフェイルセーフ動作

THVD4421 の RS-485 差動レシーバは、以下の原因で発生する無効なバス状態に対する*フェイルセーフ*です。

- コネクタの接続解除などの、オープン バス状態
- ケーブルが損傷し、ツイストペアが互いに短絡した場合などの、短絡したバス状態
- バス上のドライバがアクティブに駆動していないときに発生するアイドル バス状態

いずれの場合も、差動レシーバはフェイルセーフ ロジック HIGH 状態を出力し、レシーバの出力が不定にならないようにします。

レシーバのフェイルセーフは、入力の不定範囲に 0V の差動が含まれないように、レシーバのスレッショルドをオフセットすることで実現されます。RS-422 および RS-485 規格に準拠するには、差動入力 V_{ID} が 200mV を上回るときはレシーバ出力が high になり、V_{ID} が –200mV を下回るときは low に出力する必要があります。フェイルセーフ性能を決定するレシーバ パラメータは、V_{TH+}、$V_{TH–}$、V_{HYS} (V_{TH+} と $V_{TH–}$ の間の分離) です。レシーバ機能表に示すように、差動信号が –200mV を下回ると常にレシーバ出力が低くなり、差動信号が 200mV を上回ると常にレシーバ出力が高くなります。

差動入力信号がゼロに近いとき、依然として V_{TH+} スレッショルドを上回り、レシーバ出力が HIGH になります。差動入力が V_{HYS} よりも高く V_{TH+} よりも低い場合のみ、レシーバ出力は LOW 状態に遷移します。したがって、バス障害状態時のレシーバ入力のノイズ耐性には、レシーバのヒステリシス値 V_{HYS} と V_{TH+} の値が含まれます。

7.3.4 低電力シャットダウン モード

この $\overline{\text{SHDN}}$ ピンを low にすると、デバイスはシャットダウンモードに移行します。これはデバイスの最小消費電力モードであり、消費電流は標準で 10µA です。このモードでは、すべてのブロックがディセーブルされます。

7.3.5 オンチップの切り替え可能終端抵抗

THVD4421 には公称 120Ω の 2 つの終端抵抗があり、1 つは R1/R2 の両端に、もう 1 つは RS-485 モードの R3/R4 の両端にあります。表 7-2 に示すように、両方の終端抵抗はピンを使用してイネーブルまたはディセーブルにします。ドライバまたはレシーバの状態に関係なく、両方の終端抵抗をイネーブルまたはディセーブルできます。RS-232 ループバック、RS-232 2T2R、RS-485 ループバック、電源なしおよびサーマル シャットダウン モードでは、終端がオフになります。

表 7-2. オンチップ終端機能の表

信号状態	デバイス モード	機能	備考
TERM_TX = V_{IO}	全二重モード	R1 と R2 の間で 120Ω がイネーブル	R1/R2 間の終端はデフォルトで無効になっています
TERM_TX = GND またはフローティング	全二重モード	R1 と R2 の間で 120Ω がディセーブル	
TERM_RX = V_{IO}	全二重モード	R3 と R4 の間で 120Ω がイネーブル	R3/R4 間の終端はデフォルトで無効になっています
TERM_RX = GND またはフローティング	全二重モード	R3 と R4 の間で 120Ω がディセーブル	
TERM_RX = X、TERM_TX = V_{IO}	半二重モード	R1 と R2 の間で 120Ω がイネーブル	半二重モードでは、TERM_RX は Don't care であり、TERM_TX はより高い優先度を持っています
TERM_RX = X、TERM_TX = GND	半二重モード	R1 と R2 の間で 120Ω がディセーブル	

オンチップ 120Ω 終端抵抗は、バス ピンの同相電圧間および温度による変動が最小限になるように設計されています。終端ブロックがバスに抵抗性負荷を供給し、DC 信号から 20Mbps 信号までのバス信号の振幅や位相に影響を与えません。

Copyright © 2025 Texas Instruments Incorporated

7.3.6 動作データ レート

THVD4421 は、スルー レート制御 (SLR) ピンを構成することで、低速または高速の RS-485 および RS-232 アプリケーションで使用できます。表 7-3 に、スルー レート制御機能を示します。

表 7-3. スルー レート制御機能の表

信号状態	ドライバ	レシーバ	コメント
SLR = V_{IO}	RS-485 の最大動作速度 = 500kbpsRS-232 モードでの最大動作速度は 250kbps です	RS-485 の最大動作速度 = 500kbpsRS-232 モードでの最大動作速度は 250kbps です	ドライバ出力に適用されるアクティブな高スルー レート制限。この構成では、RS-485 のレシーバパスのグリッチ フィルタがイネーブルされます
SLR = GND またはフローティング	RS-485 の最大動作速度 = 20MbpsRS-232 モードでの最大動作速度は 1Mbps です	RS-485 の最大動作速度 = 20MbpsRS-232 モードでの最大動作速度は 1Mbps です	ドライバ出力のスルー レート制限がディセーブル。

RS-485 の半二重および全二重モードでは、低速モード (500kbps) のレシーバ パスを使用すると、追加のノイズ フィルタリングが可能になります。有効なデータとして誤って解釈される可能性がある、バスからの高周波ノイズ パルスを減衰するため、SLR を V_{IO} に設定してローパス フィルタが標準的な 800kHz より高い周波数のパルスを除外できるようにします。

7.3.7 診断ループバック

THVD4421 には、RS-232 用の完全な診断ループバック モードがあります。このモードは、バス出力を内部でバス入力に短絡します。そのため、データがロジック入力からトグルされるとバスに達し、ロジック バッファ出力に反映されます。これにより、MCU はロジック入力とロジック出力を比較して、(コネクタとケーブルによる) バス側の短絡を検出できます。

RS-232 ループバック モードでは、L3 は L2/R2/R3 に反映され、L4 は L1/R4/R1 に反映され、R1 から R4 までのすべてのバス ピンでグランドへの短絡を検出できるようになります。RS-232 ループバック モードは、40°C から 85°C への周囲温度用に最適化されています。RS-232 診断ループバックは、ケーブルで接続された別のノードであっても、ノードで実行できますが、ループバックが実行されている間は、リッスンノードが RS232 ライン上で何も送信することはできません。

7.3.8 RS-232 用チャージ ポンプを内蔵

THVD4421 には高効率で低ノイズのチャージ ポンプが内蔵されており、RS-232 信号用の大出力電圧を生成できます。チャージ ポンプは、電圧増倍機能と、3.3V または 5V の V_{CC} 動作ではそれぞれ電圧を公称 ±5.5V または ±9.5V に調整するインバータで構成されます。チャージ ポンプには 4 個の外部セラミック コンデンサ (2 個のフライング コンデンサと 2 個のストレージ コンデンサ) が必要であり、RS-232 を単一電源で動作させることができます。RS-232 チャージ ポンプの動作に関する一般的な説明については、ブログを参照してください。RS-232 トランシーバの安定化チャージ ポンプ回路の動作方法。

Copyright © 2025 Texas Instruments Incorporated

7.4 デバイスの機能モード

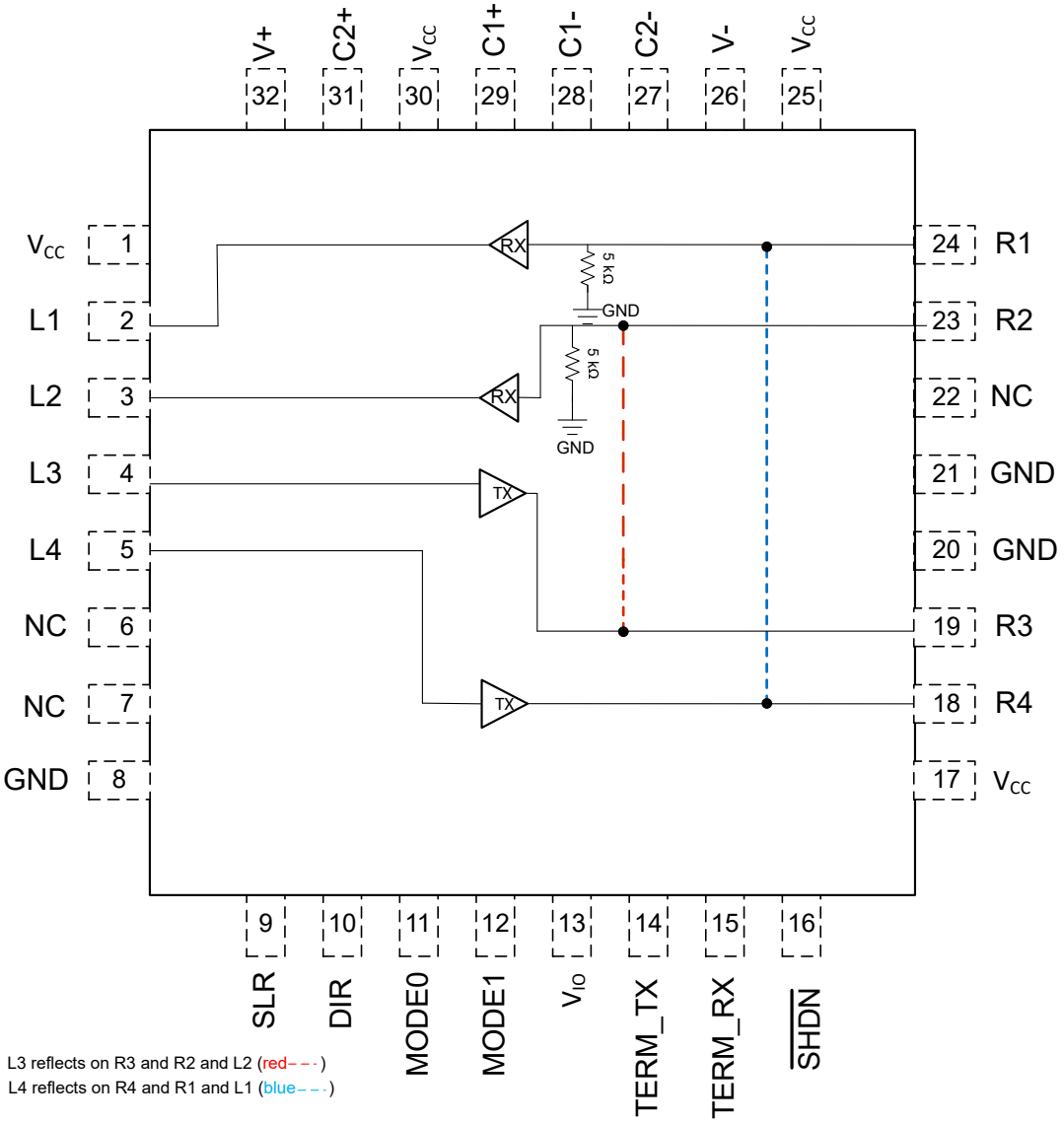


図 7-2. RS-232 ループバック モード

Copyright © 2025 Texas Instruments Incorporated

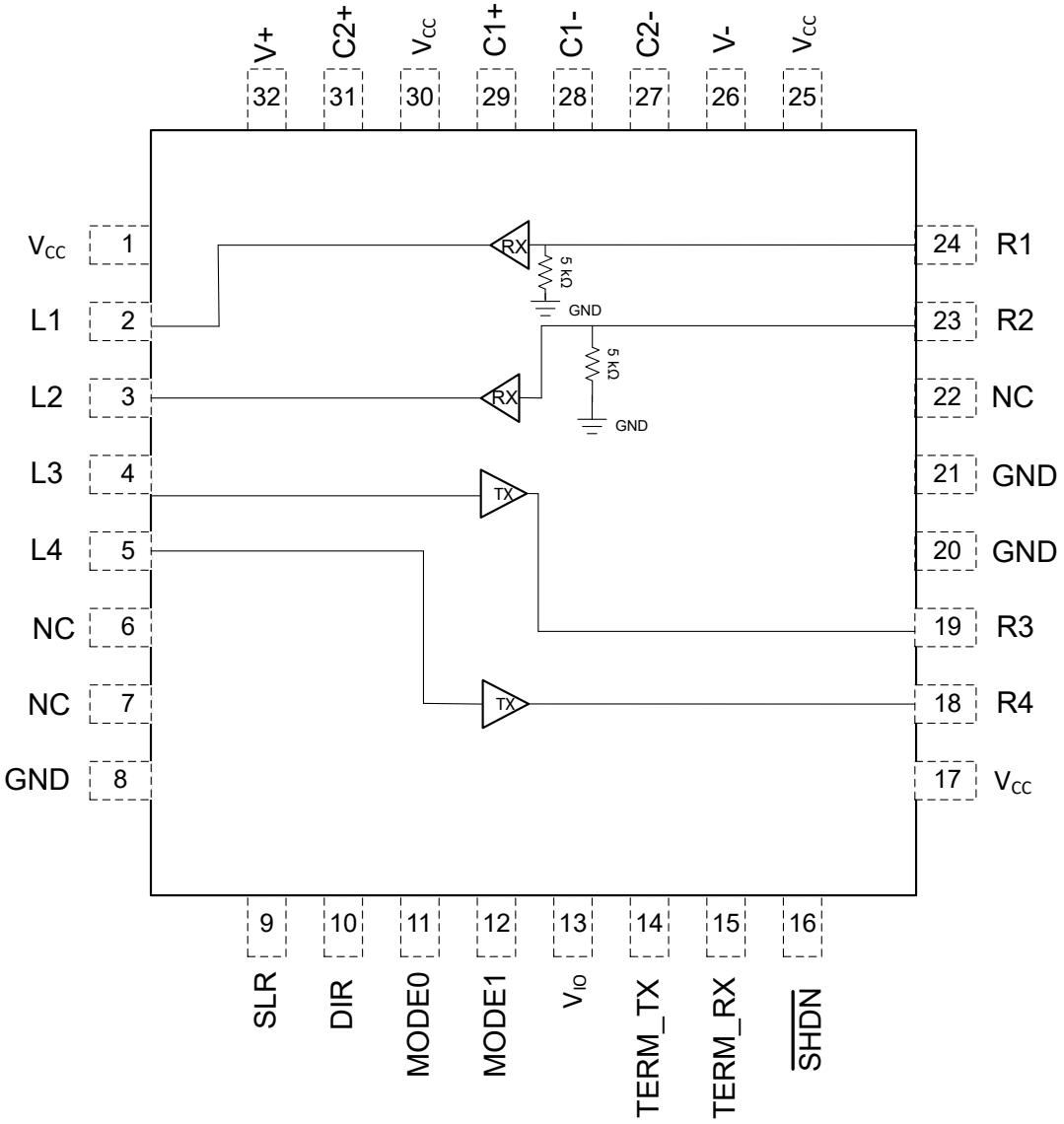


図 7-3. RS-232 2T2R モード

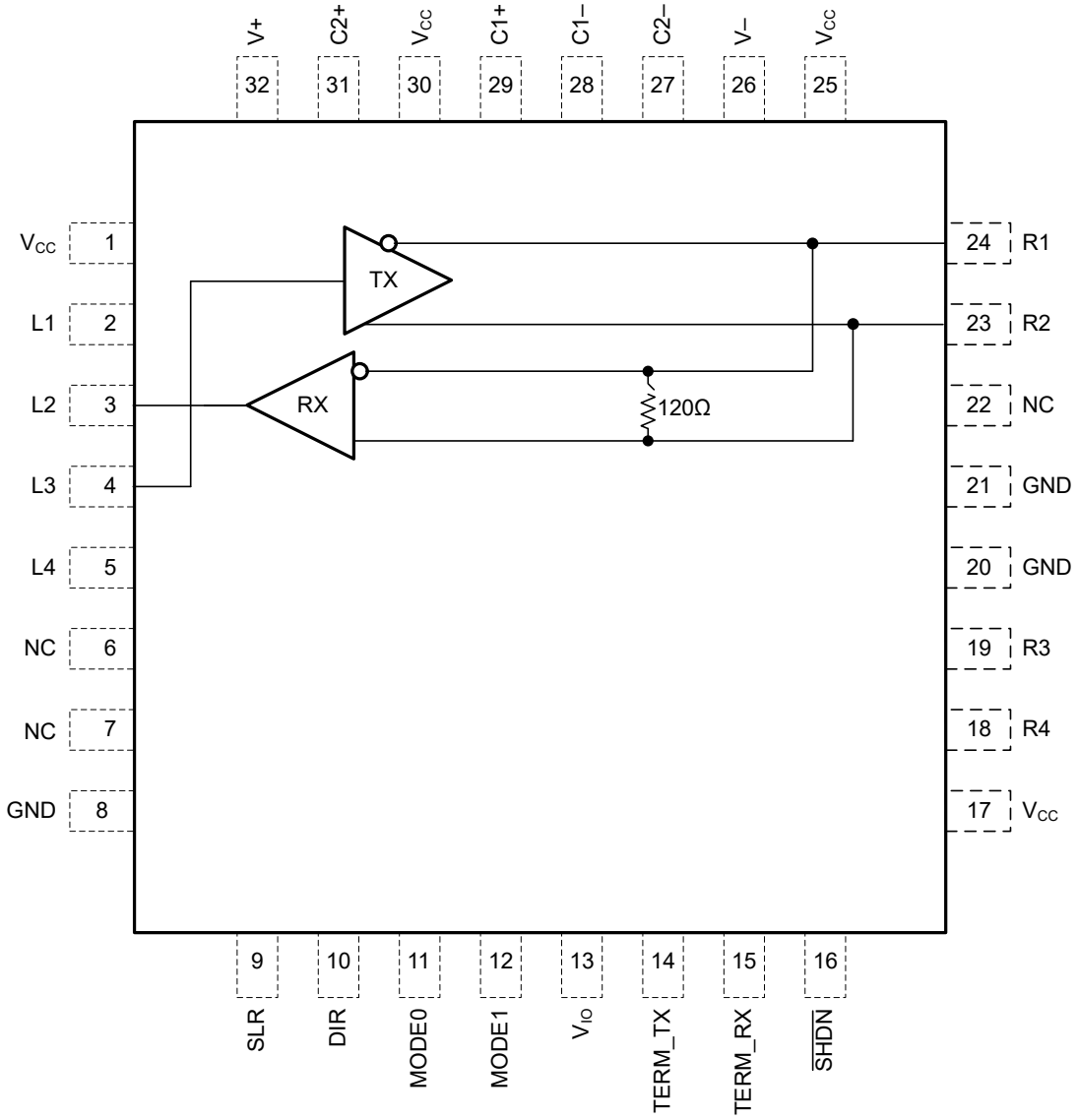


図 7-4. RS-485 半二重モード

Copyright © 2025 Texas Instruments Incorporated

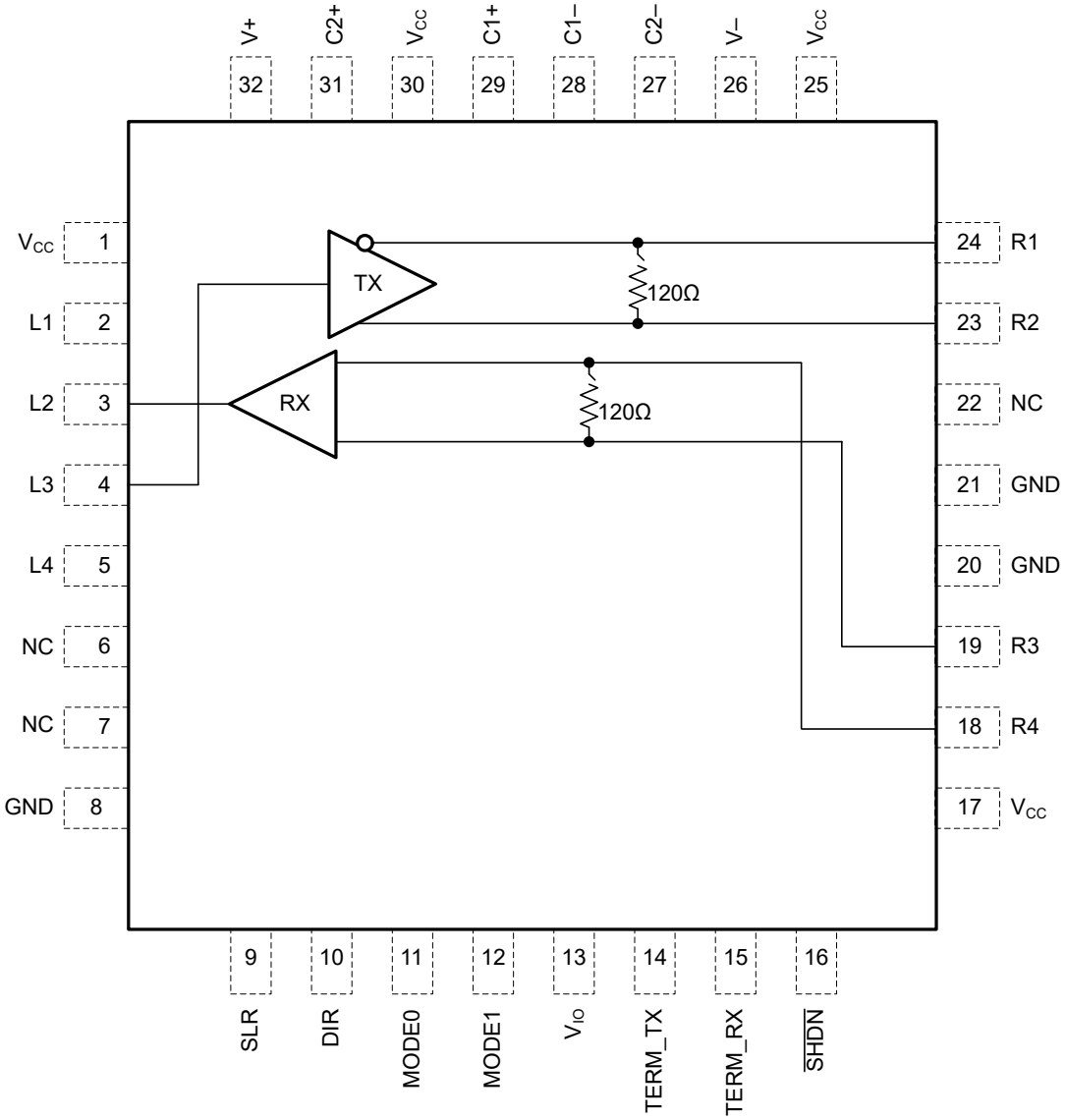


図 7-5. RS-485 全二重モード

7.4.1 RS-485 機能

ドライバ イネーブル ピン DIR がロジック high のとき、差動出力 R2 および R1 はデータ入力 L3 のロジック状態に従います。L3 でロジック high にすると、R2 は high になり、R1 は low になります。$V_{OD} = V_{R2} – V_{R1}$ として定義される差動出力電圧は正です。L3 が low のとき、出力状態は逆になります。R1 が high、R2 は low、V_{OD} は負になります。

DIR が LOW のとき、両方の出力は高インピーダンスになります。この条件では、L3 のロジック状態は無関係です。DIR ピンにはグランドへの内部プルダウン抵抗があるため、オープンのままにすると、ドライバはデフォルトでディセーブル (高インピーダンス) になります。L3 ピンには V_{IO} への内部プルアップ抵抗があるため、ドライバがイネーブルのときにオープンのままにすると、出力 R2 は high になり、R1 は low になります。

表 7-4. ドライバ機能表

入力	イネーブル	出力		機能
L3	DIR	R2	R1	
H	H	H	L	バスをアクティブに HIGH に駆動します
L	H	L	H	バスをアクティブに LOW に駆動します
X	L	高インピーダンス	高インピーダンス	ドライバが無効
X	オープン	高インピーダンス	高インピーダンス	ドライバはデフォルトで無効になっています
オープン	H	H	L	デフォルトではバスをアクティブに HIGH に駆動します

表 7-4 は、半二重モードと全二重モードの両方で有効であり、TERM_TX、TERM_RX、SLR ピンの状態には依存しません。

全二重モードでは、$\overline{SHDN}$ が high なら、レシーバは常にイネーブルです。半二重モードでは、レシーバは DIR = Low / フローティングになり、DIR = V_{IO} ならディセーブルになります。$V_{ID} = V_{R2} - V_{R1}$ または $V_{R3} – V_{R4}$ として定義される差動入力電圧が正の入力スレッショルド V_{TH+} を上回ると、レシーバの出力 L2 は high になります。V_{ID} が負の入力スレッショルド V_{TH-} を下回ると、レシーバの出力 L2 は low になります。V_{ID} が V_{TH+} と V_{TH-} の間にある場合、出力は不定です。

半二重モードで、DIR が high の場合、レシーバ出力は高インピーダンスで、V_{ID} の大きさと極性は無関係です。レシーバ入力の内部バイアスにより、トランシーバがバスから切断されたとき (開路)、バス ラインが相互に短絡したとき (短絡)、またはバスがアクティブに駆動されていないとき (アイドル バス)、出力はフェイルセーフ High になります。

表 7-5 は、TERM_TX、TERM_RX、SLR ピンの状態に関係なく有効です。RS-485 モードでは、その他のロジック出力 L1 は high のままです。

表 7-5. レシーバ機能表

差動入力	出力	機能
$V_{ID} = V_{R2} – V_{R1}$ (半二重モード) または $V_{R3} – V_{R4}$ (全二重モード)	L2	
$V_{TH+} < V_{ID}$	H	有効なバスを HIGH で受信します
$V_{TH-} < V_{ID} < V_{TH+}$	?	不定のバス状態
$V_{ID} < V_{TH-}$	L	有効なバスを LOW で受信します
X	半二重モードでの DIR = V_{IO} で高インピーダンス	DIR = V_{IO} の場合、レシーバは半二重モードでディセーブル
オープン回路バス	H	フェイルセーフ ハイ出力
短絡バス	H	フェイルセーフ ハイ出力
アイドル (終端) バス	H	フェイルセーフ ハイ出力

Copyright © 2025 Texas Instruments Incorporated

7.4.2 RS-232 機能

RS-232 モードでは、ドライバをディセーブルする方法は、$\overline{SHDN}$ ピンを low にしてシャットダウン モードに移行することです。ドライバ L3、L4 の入力をロジック high にすると、ドライバ出力 R3、R4 が low から負のチャージ ポンプ出力 V- まで駆動されます。ドライバ L3、L4 の入力をロジック low にすると、ドライバ出力 R3、R4 が high から正のチャージ ポンプ出力 V+ まで駆動されます。ドライバ ロジック入力のプルアップ抵抗によりロジック入力がフローティングのままになっている場合、ドライバ出力は V- に向かって low に駆動されます。

表 7-6. ドライバ機能表

入力	イネーブル	出力	機能
L3、L4	$\overline{SHDN}$	R3、R4	
H	H	Low (V- に駆動)	反転ロジックでの通常動作
L	H	H (V+ に駆動)	反転ロジックでの通常動作
X	L	高インピーダンス	シャットダウン モードでは、TX と RX がディセーブルになります
オープン	H	Low (V- に駆動)	ロジック入力ピンにプルアップされるため、デフォルトでは出力は low に駆動されます

表 7-6 は、SLR ピンの状態に関係なく有効です。

RS-232 レシーバの場合、レシーバのバス入力が立ち上がりスレッショルド V_{IT+} を上回っていると、対応する受信したロジック出力が low になります。また、レシーバ バス入力が立ち下がりスレッショルド V_{IT-} を下回ると、対応する受信済みロジック出力が high になります。

表 7-7. レシーバ機能表

RS-232 バス入力	ロジック出力	機能
V_{IRx} (R1、R2 の電圧)	L1、L2	
$V_{IT+} < V_{IRx}$	L	反転ロジックでの通常動作
$V_{IT-} < V_{IRx} < V_{IT+}$	?	不定のバス状態
$V_{IRx} < V_{IT-}$	H	反転ロジックでの通常動作
X	$\overline{SHDN}$ = GND の場合は高インピーダンス	シャットダウン モードではレシーバがディスエーブルです。
オープン回路バス	H	フェイルセーフ ハイ出力

表 7-7 は、SLR ピンの状態に関係なく有効です。

7.4.3 モード制御

表 7-8. モード制御機能表

MODE1	MODE0	動作モード	機能
L	L	RS-232 ループバック、チャージ ポンプがオン、V±/V- が安定化されています	L3 は L2/R2/R3 に、L4 は L1/R4/R1 に反映されます
L	H	RS-232 2T2R モード、チャージ ポンプがオン、V+/V- がレギュレートされます	2T2R モード、L3、L4 は RS232 ドライバのロジック入力、L1、L2 はロジック出力です
H	L	RS-485 半二重モード (チャージ ポンプはオフ)	L2 は RX ロジック出力です。L3 はドライバ ロジック入力、R1 R2 はそれぞれバス反転および非反転端子です
H	H	RS-485 全二重モード (チャージ ポンプはオフ)	R1R2 は反転および非反転のドライバ端子、R3R4 は非反転および反転のレシーバ端子です。

Copyright © 2025 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

THVD4421 は、RS-232、RS-422、RS-485 の各物理層をサポートする高集積マルチプロトコル トランシーバであり、非同期データ転送に使用できます。モード ピンにより、さまざまな動作モードを構成できます。このデバイスでは、共通コネクタを使用してポイント ツー ポイントの RS-232 通信ポートとマルチポイント RS-485 通信ポートに対応できます。このデバイスは、RS-485 バス ラインに 120Ω の切り替え可能終端抵抗を内蔵しているため、RS-485 ネットワークの中間ノードまたはエンド ノードで同じデバイスを使用できます。デバイスが RS-232 モードに構成されているとき、RS-485 回路と 120Ω 終端はディセーブルされ、RS-232 通信に干渉しません。RS-232 通信の場合、チャージ ポンプとレシーバ バスのピン上のグランドへの 5kΩ 抵抗がデバイスに内蔵されています。この 5kΩ 抵抗とチャージ ポンプは、RS-485 モードでは自動的にディセーブルになります。スルー レート制限ピンが搭載されているため、低速または高速の RS-485 および RS-232 アプリケーションで同じデバイスを使用できます。超低消費電力が必要な場合、本デバイスは $\overline{SHDN}$ ピンを使用してシャットダウン モードに移行できます。これらすべての機能により、このデバイスは非常に柔軟で、さまざまなアプリケーションの要求に適しています。終端抵抗の内蔵により、ディスクリート実装に比べて PCB の面積を大幅に削減できます。

8.2 代表的なアプリケーション

RS-485 バスは、バス ケーブルと並列に接続する複数のトランシーバで構成されています。ラインの反射を除去するために、各ケーブルの端は終端抵抗 R_T で終端します。この抵抗の値は、ケーブルの特性インピーダンス Z_0 と一致します。この方式は並列終端と呼ばれ、一般に長いケーブル長にわたって高いデータ レートを実現できます。

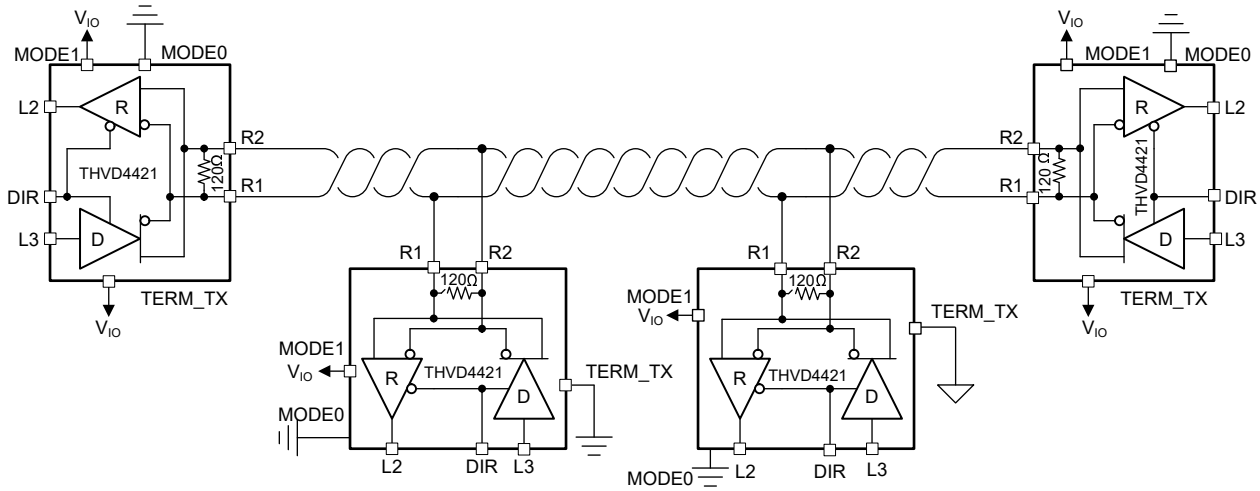


図 8-1. 半二重トランシーバを使用した標準的な RS-485 ネットワーク

Copyright © 2025 Texas Instruments Incorporated

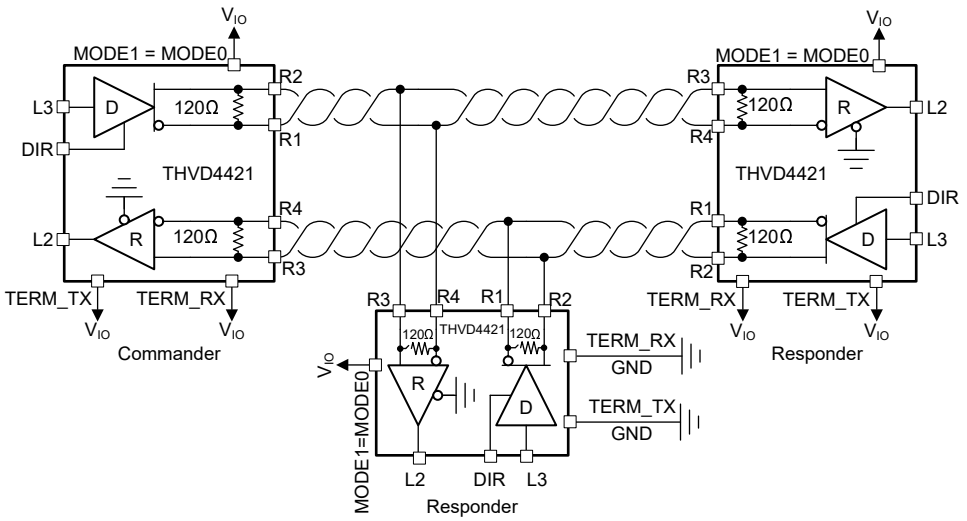


図 8-2. 全二重トランシーバを使用した標準的な RS-485 ネットワーク

THVD4421 は、ネットワーク (半二重と全二重) とすべてのノード (エンド ノードまたは中間ノード) の両方で使用できます。これは、デバイスは MODE1、MODE0 ピン、TERM_TX、TERM_RX ピンに基づいて構成できるためです。

また、THVD4421 は、2 つのライン ドライバ、2 つのライン レシーバ、RS-232 シリアル通信ポートをイネーブルするデュアル チャージ ポンプ回路も搭載しています。このデバイスは、非同期通信コントローラとシリアルポート コネクタの間の電気的インターフェイスとして機能します。

8.2.1 設計要件

RS-485 は、長距離ネットワークに適した堅牢な電気規格であり、距離、データ レート、ノード数などさまざまな要件を持つ幅広いアプリケーションで使用できます。RS-232 は、ポイント ツー ポイント アプリケーションのデバッグや構成に適しています。

8.2.1.1 データ レートとバス長

データ レートとケーブル長の間には逆関係があります。つまり、データ レートが高くなると、ケーブル長が短くなります。逆に、データ レートが低くなると、ケーブル長が長くなります。ほとんどの RS-485 システムでは、データレートは 10kbps から 100kbps の範囲で使用されますが、一部のアプリケーションでは、4000 フィート以上の距離でも最大 250kbps のデータレートが求められる場合があります。最大 5 または 10% の小信号ジッタを許容することで、より長い距離を実現できます。

データを劣化させない程度に接続距離が十分に短い場合や、信号周波数に対する減衰が十分に小さい場合には、さらに高いデータレート (つまり、THVD24xxV の場合は 50 Mbps) も実現可能です。

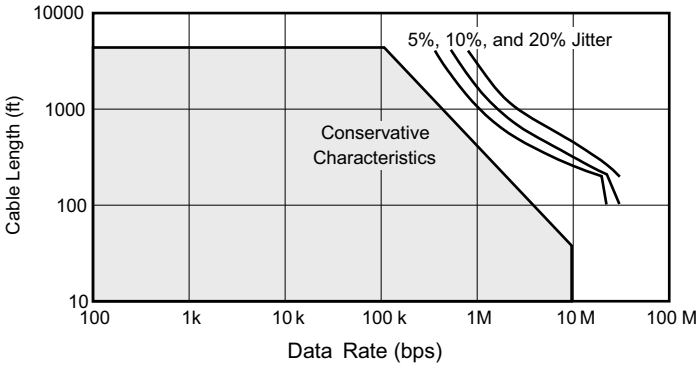


図 8-3. ケーブル長とデータ レート特性との関係

8.2.1.2 スタブ長

ノードをバスに接続するときは、トランシーバ入力とケーブル トランクの間の距離 (スタブと呼ばれます) をできるだけ短くする必要があります。スタブは、終端されていないバス ラインを示します。スタブの長さが長くなると、反射が発生する可能性があります。一般的なガイドラインとして、スタブの電気的長さ、つまり往復遅延は、ドライバの立ち上がり時間の 1/10 未満にする必要があります。これにより、式 1 に示すように、物理的なスタブの最大長が得られます。

$$L_{(STUB)} \leq 0.1 \times t_r \times v \times c \quad (1)$$

ここで、

- t_r は、ドライバの 10/90 の立ち上がり時間です
- c は光の速度 (3×10^8m/s) です
- v は、ケーブルまたはトレースの信号速度を、c の係数で表したものです

8.2.1.3 バスの負荷

RS-485 規格は、準拠ドライバが 32 個のユニット負荷 (UL) を駆動できる必要があることを規定しています。ここで、1 個のユニット負荷は約 12kΩ の負荷インピーダンスを表します。RS-485 半二重および全二重モードの THVD4421 デバイスは、1/8 UL トランシーバで構成されているため、-7V ～ 12V の同相範囲が限定されている場合、最大 256 のレシーバをバスに接続できます。

Copyright © 2025 Texas Instruments Incorporated

8.2.2 詳細な設計手順

図 8-4 に THVD4421 のアプリケーション回路図を示します。デバイスの一方の側には、すべてのロジック ピンがあり、もう一方の側にはバス側のピンがあり、最終アプリケーションでのフロースルー レイアウトが可能です。

すべての V_{CC} 電源ピンには、対応するデバイス ピンの近くに 1µF デカップリング コンデンサを配置する必要があります。RS-232 チャージ ポンプは、100nF のチャージ ポンプ コンデンサが 3.3V および 5V の V_{CC} で動作するよう設計されています。

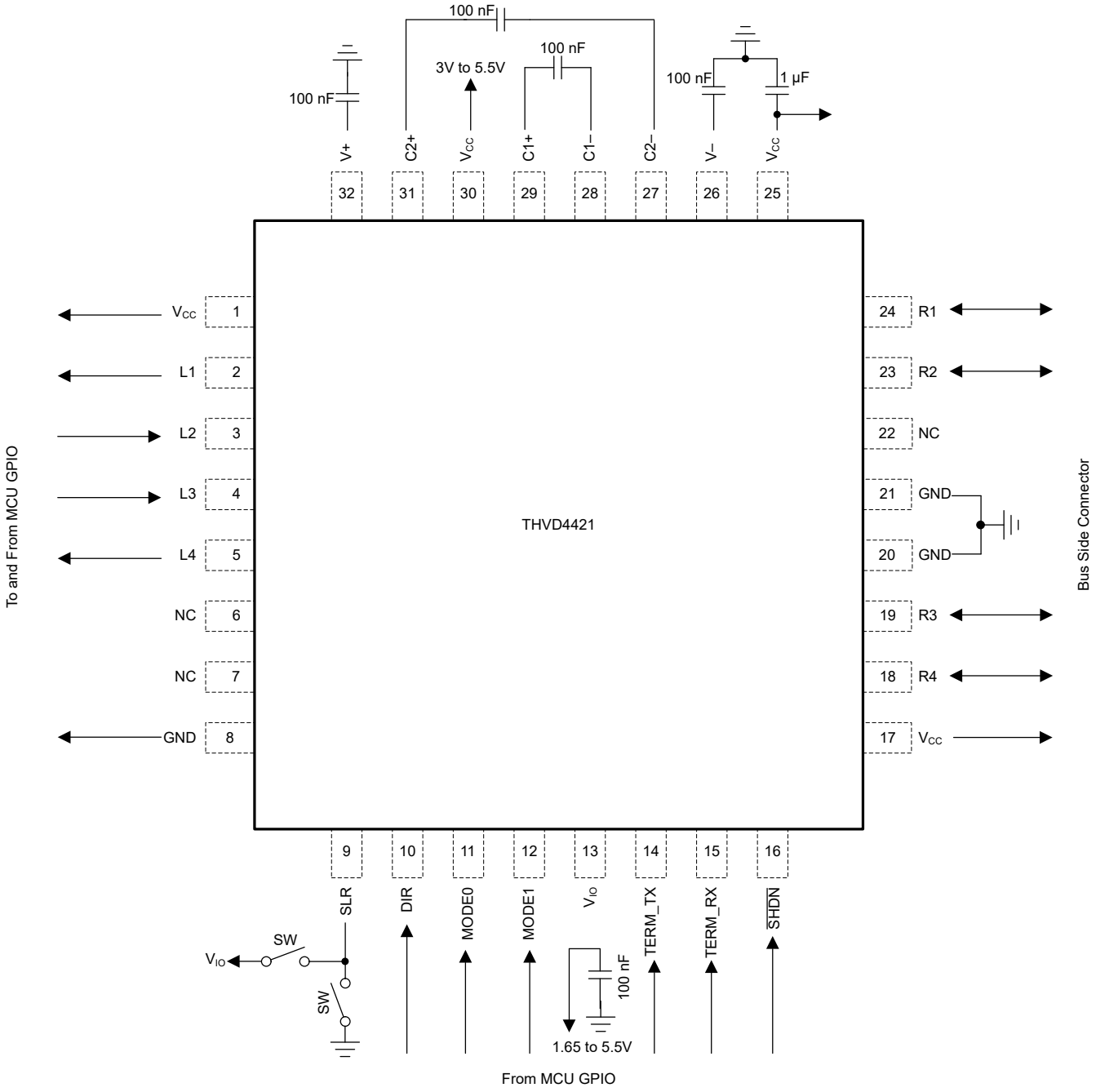
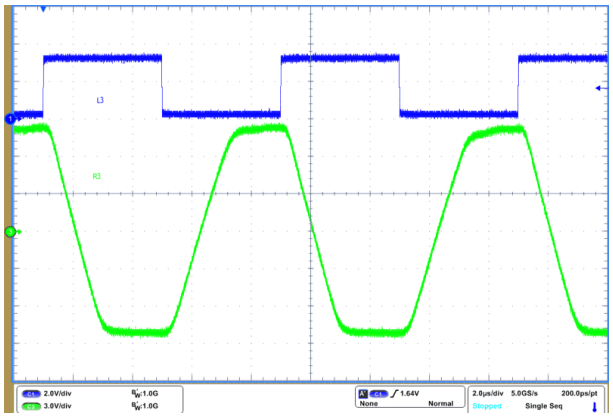


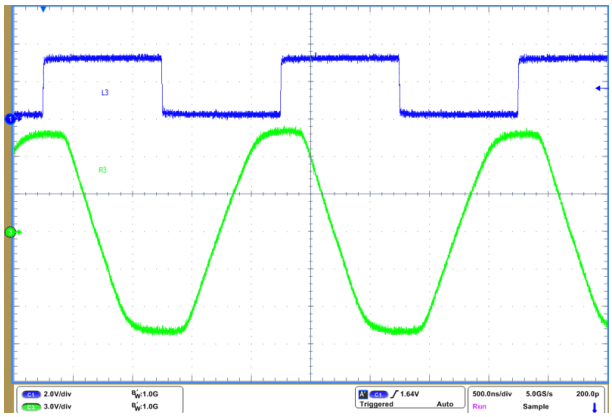
図 8-4. THVD4421 の代表的なアプリケーション回路図

8.2.3 アプリケーション曲線



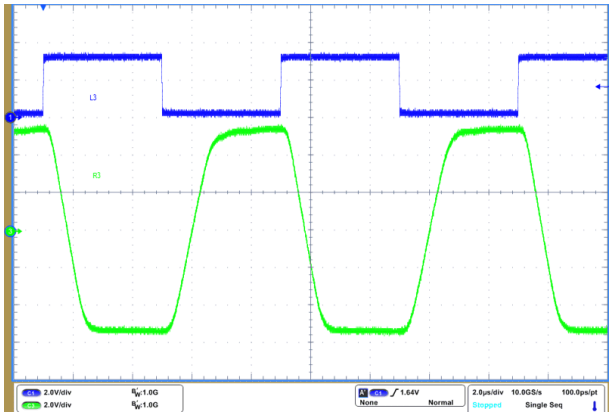
V_{CC} = 5 V　　バス負荷 = 5kΩ||2.5nF
250kbps　　SLR = V_{IO}

図 8-5. 250kbps、V_{CC} = 5V での RS-232 ドライバの波形



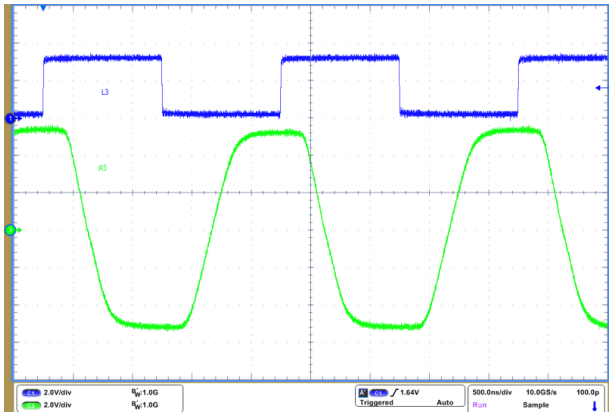
V_{CC} = 5 V　　バス負荷 = 5kΩ || 1nF
1Mbps　　SLR = GND

図 8-6. 1Mbps、V_{CC} = 5V での RS-232 ドライバの波形



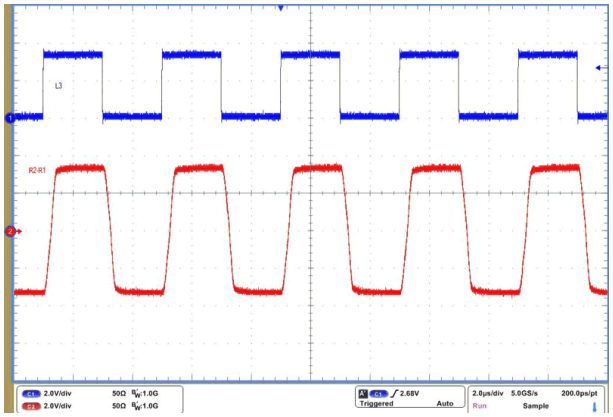
V_{CC} = 3.3 V　　バス負荷 = 5kΩ||2.5nF
250kbps　　SLR = V_{IO}

図 8-7. 250kbps、V_{CC} = 3.3V での RS-232 ドライバの波形



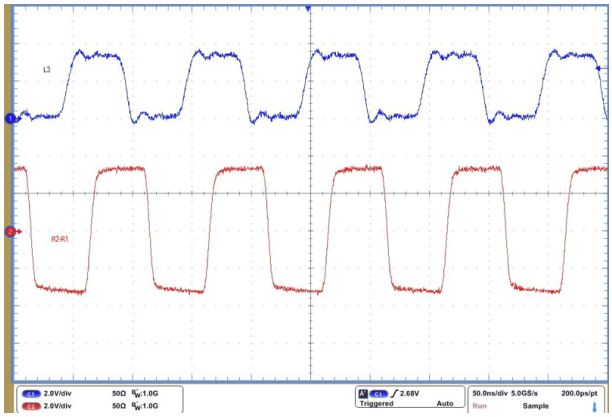
V_{CC} = 3.3 V　　R_L = 5kΩ||1nF
1kbps　　SLR = GND

図 8-8. 1Mbps、V_{CC} = 3.3V での RS-232 ドライバの波形



V_{CC} = 5 V　　ドライバ負荷 = 54Ω||50pF
SLR = V_{IO}　　500Kbps での方形波

図 8-9. 500kbps、V_{CC} = 5V での RS-485 ドライバの波形

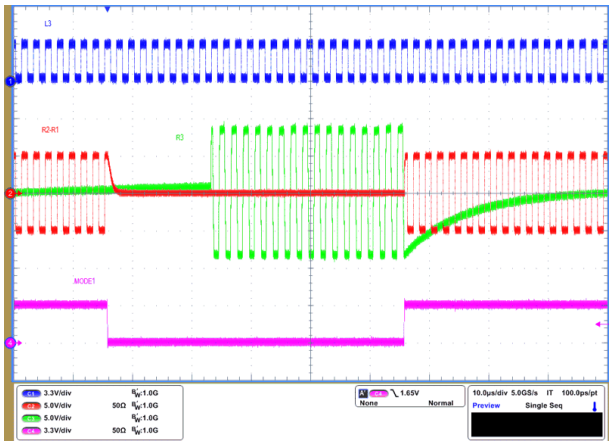


V_{CC} = 5 V　　ドライバ負荷 = 54Ω||50pF
SLR = GND　　20Kbps での方形波

図 8-10. 20kbps、V_{CC} = 5V での RS-485 ドライバの波形

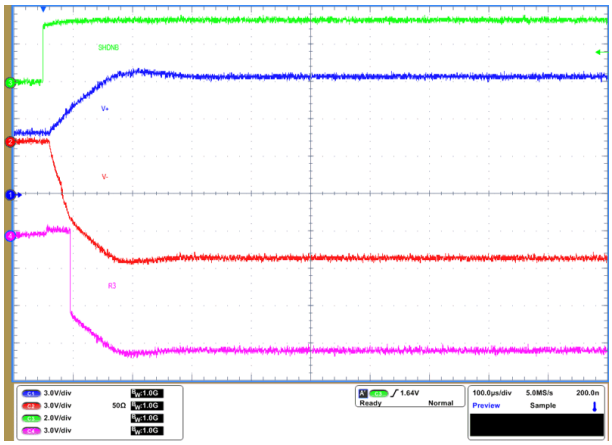
Copyright © 2025 Texas Instruments Incorporated

8.2.3 アプリケーション曲線 (続き)



V_{CC} = 5 V
SLR = GND
L3 = 1Mbps の方形波
MODE1 は 10khz でトグルされます

図 8-11. RS-232 から RS-485 モードへのスイッチング波形



V_{CC} = 5 V
SHDN をトグルしました
L3 = GND

図 8-12. シャットダウンから RS-232 モードへのモード スイッチング波形

8.3 電源に関する推奨事項

すべてのデータ レートと電源電圧で信頼性の高い動作を確保するため、電源ピンのできるだけ近くにセラミック コンデンサを配置して、各電源をデカップリングする必要があります。V_{CC} の推奨バイパス コンデンサは 1µF、V_{IO} は 100nF、V+ の場合は V チャージ ポンプ電源は 100nF です。これに加えて、C1+、C1- 端子間、および C2+、C2- 端子間にそれぞれ 100nF のチャージ ポンプ フライング コンデンサが 2 つ必要です。V_{CC} = 3.3V±10% の場合、V+ と V- の電圧は、代表値で +5.5V と -5.5V の電圧にレギュレートされます。アプリケーションでこれより大きな RS-232 出力電圧が必要な場合は、V+ と V- が ±9.5V にレギュレーションされているため、V_{CC} = 5V±10% を推奨します。

Copyright © 2025 Texas Instruments Incorporated

8.4 レイアウト

8.4.1 レイアウトのガイドライン

堅牢で信頼性の高いバス ノード設計では、産業用環境で発生する可能性のあるサージ過渡から保護するために、多くの場合、外部の過渡保護デバイスを使用する必要があります。THVD4421 は、IEC ESD および EFT 保護機能を内蔵そのため、アプリケーションが IEC サージ保護を必要としない場合は、外部過渡保護が必要ない可能性があります。これらの過渡は広い周波数帯域幅 (約 3MHz～300MHz) を持つため、PCB 設計時に高周波レイアウト手法を適用する必要があります。

1. 外部保護回路をバス コネクタの近くに配置し、ノイズ過渡が基板全体に伝播するのを防止します。
2. V_{CC} およびグランド プレーンを使用して、低インダクタンスを実現します。高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。
3. 信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。
4. トランシーバの V_{CC}、V_{IO}、V+、V- ピンにできるだけ近いデカップリング コンデンサを適用します。
5. 実効ビア インダクタンスを最小化するため、デカップリング コンデンサと保護デバイスの V_{CC} およびグランド接続には少なくとも 2 つのビアを使用します。
6. オプションとして、過渡イベント時にこれらのラインのノイズ電流を制限するには、制御ラインに 1kΩ～10kΩ のプルアップおよびプルダウン抵抗を使用します。

Copyright © 2025 Texas Instruments Incorporated

8.4.2 レイアウト例

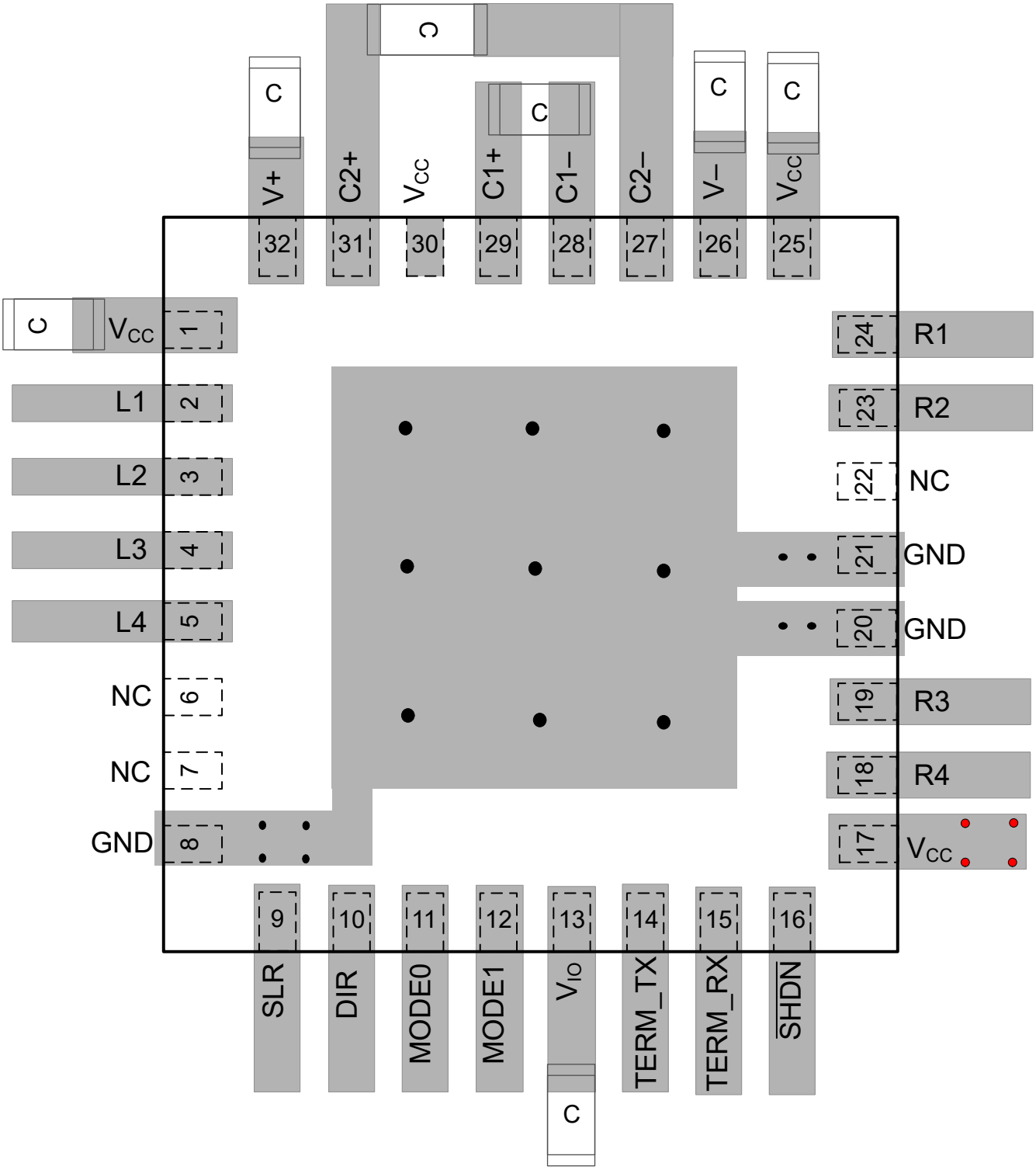


図 8-13. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

Changes from Revision * (April 2024) to Revision A (May 2025)	Page
• *「ピンの機能」*表のピン 3 (L2) とピン 7 (NC) の説明を変更	3
• 図 8-4 のピン 6 および 8 を更新	37

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2025 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THVD4421RHBR	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	THVD 4421
THVD4421RHBR.A	Active	Production	VQFN (RHB) | 32	5000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	THVD 4421

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

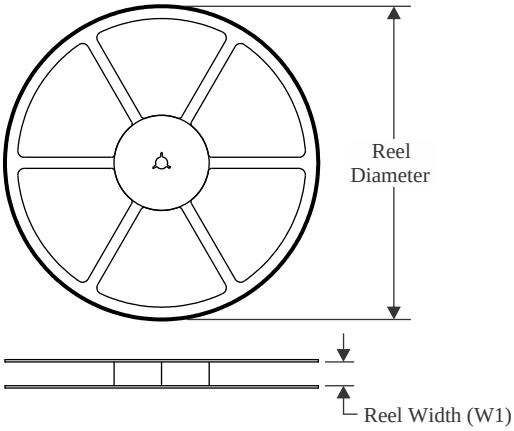
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

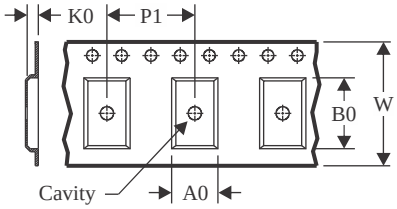
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

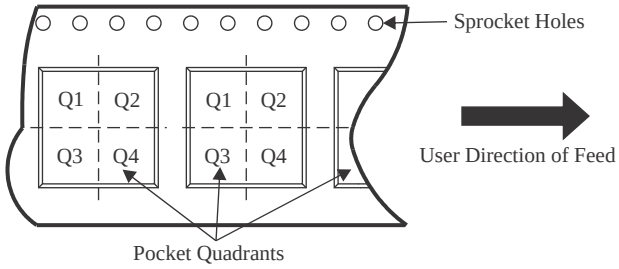


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

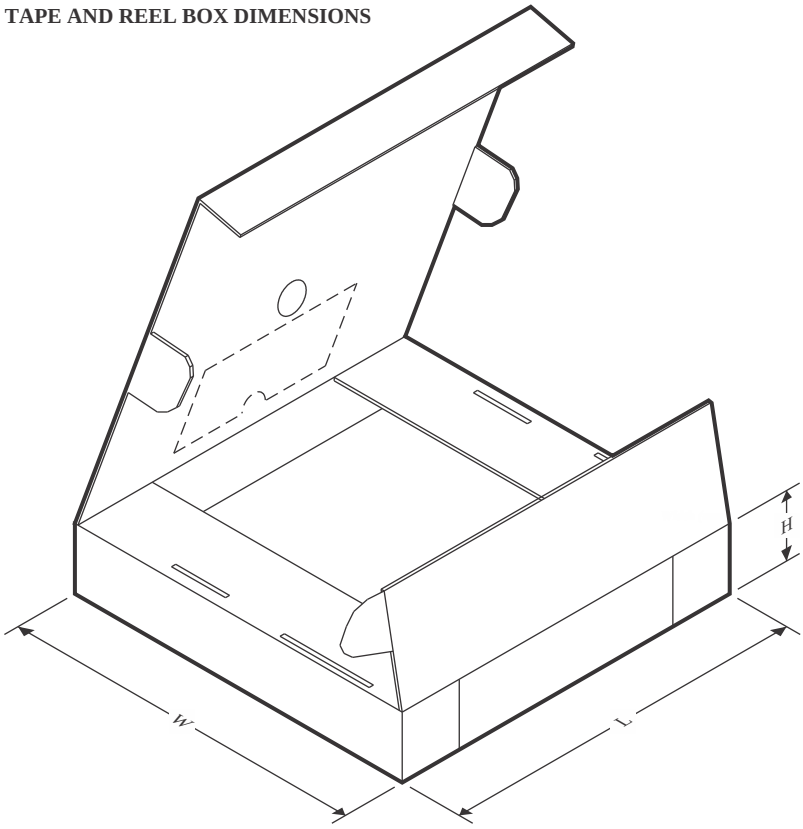
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD4421RHBR	VQFN	RHB	32	5000	330.0	12.4	5.3	5.3	1.1	8.0	12.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD4421RHBR	VQFN	RHB	32	5000	360.0	360.0	36.0

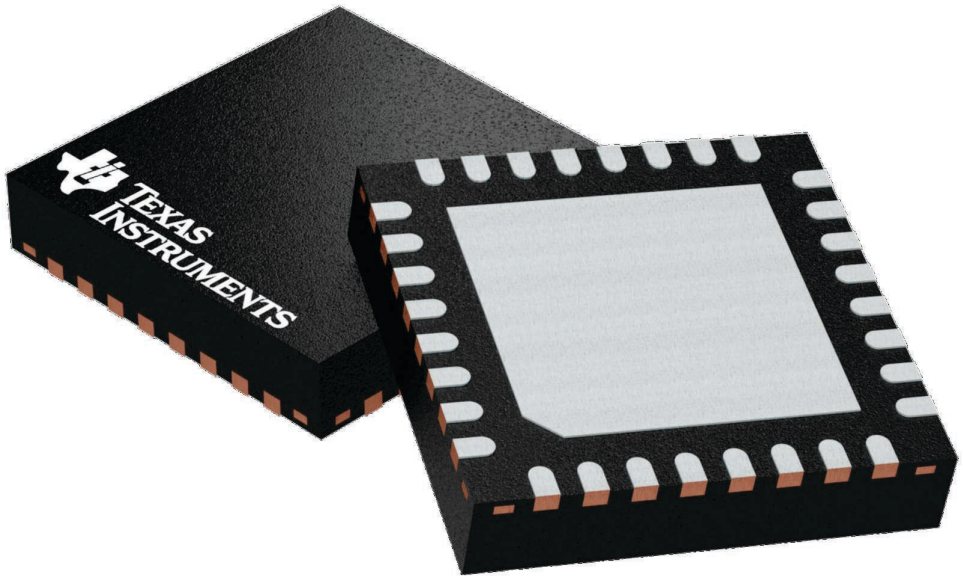
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

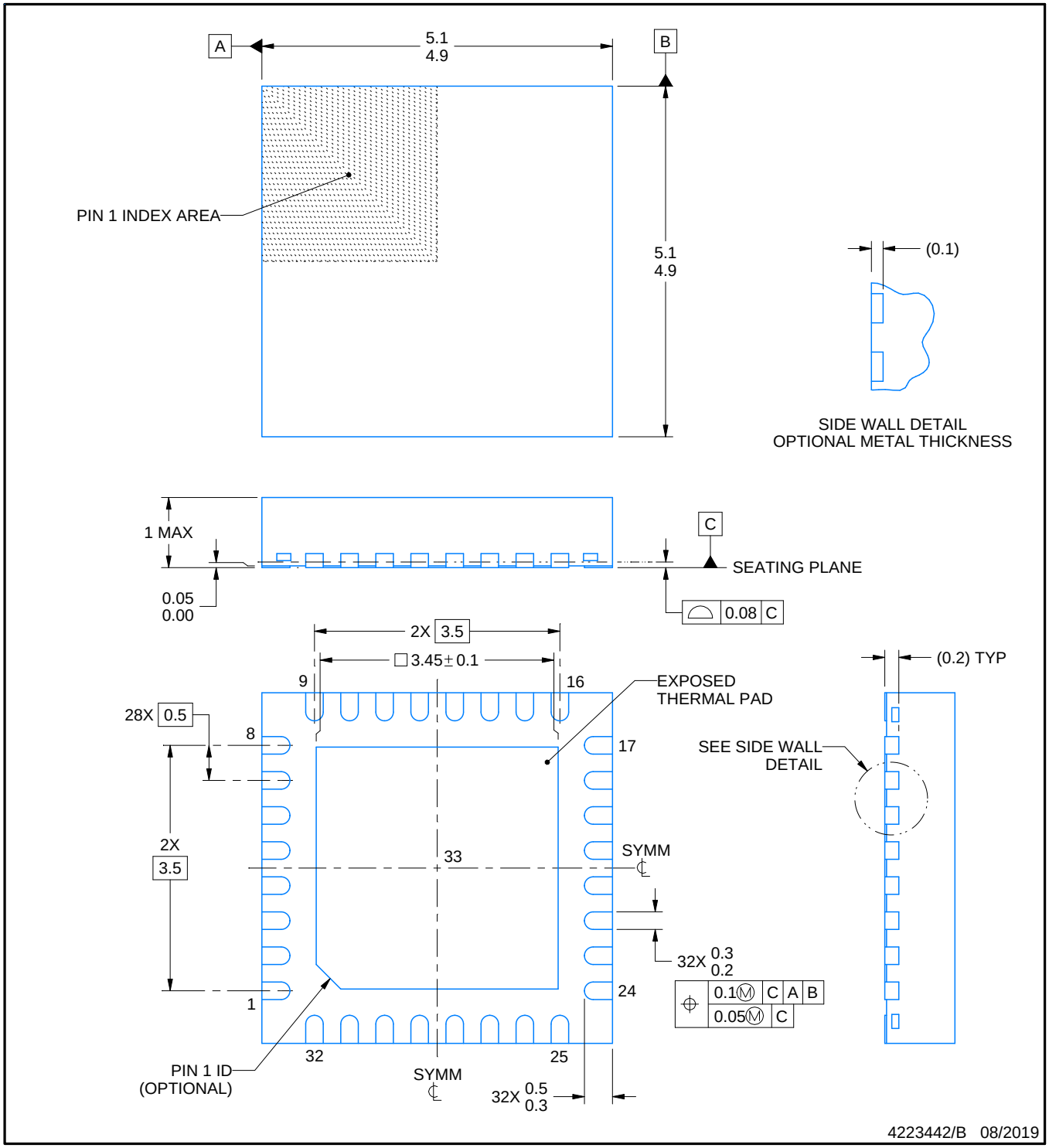
4224745/A

RHB0032E

PACKAGE OUTLINE

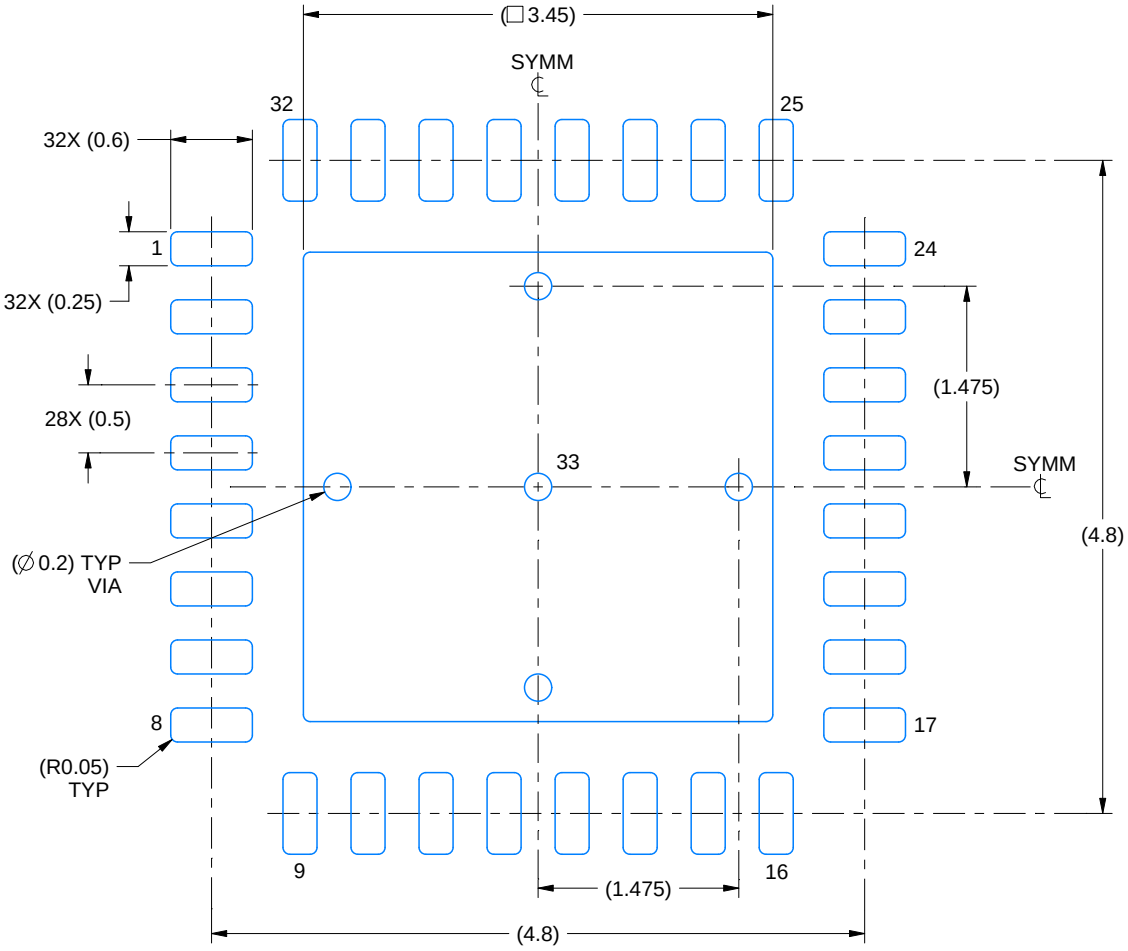
VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

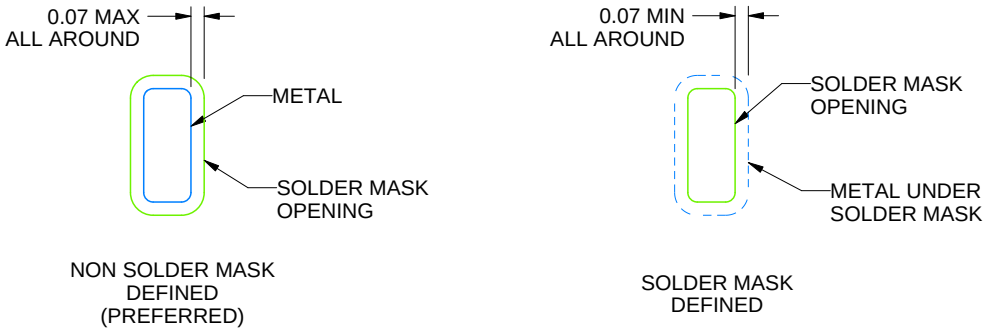


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
SCALE:18X

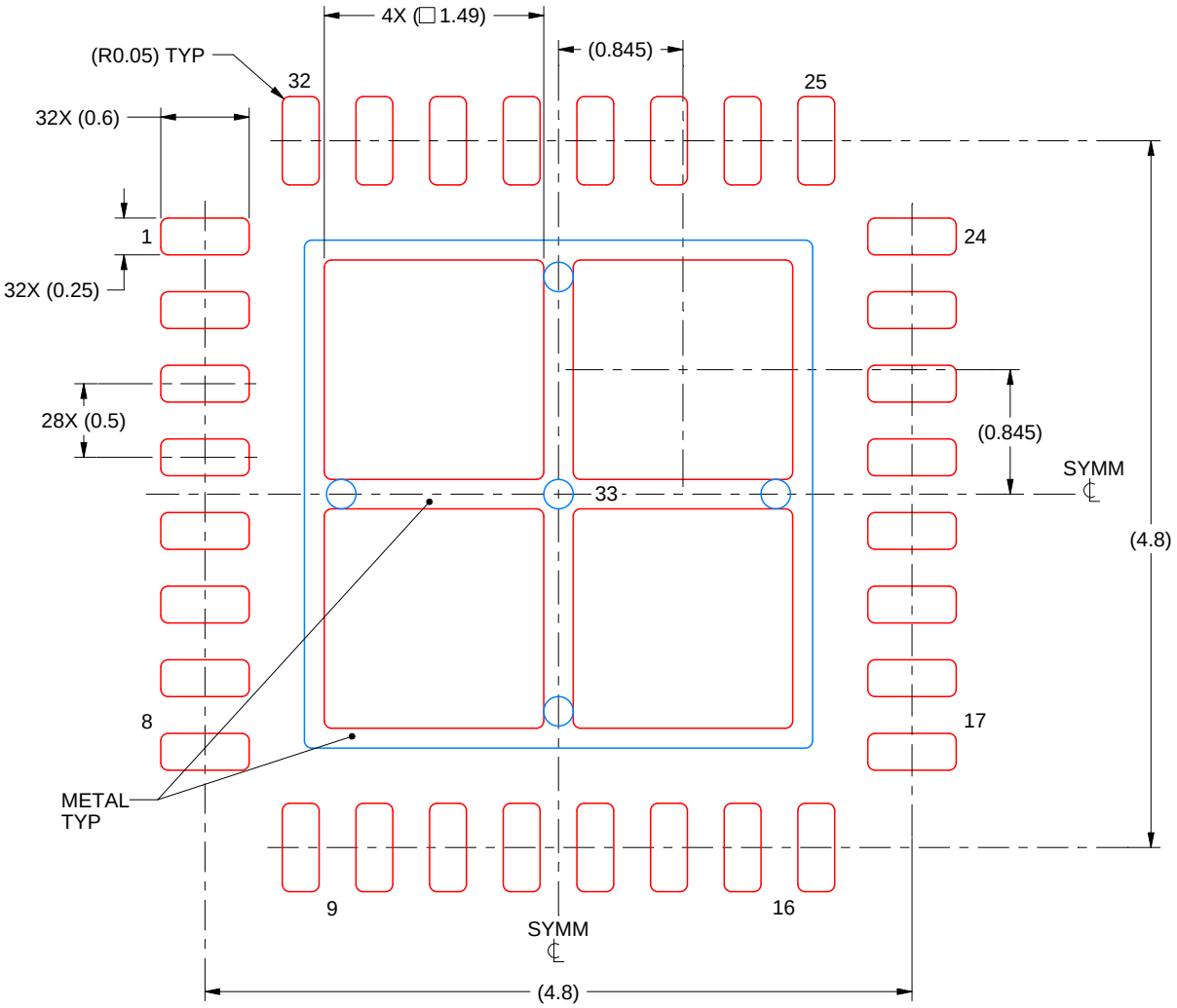


SOLDER MASK DETAILS

4223442/B 08/2019

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 33:
75% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:20X

4223442/B 08/2019

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月