

120Ω 切り替え可能終端、ピン選択可能診断ループバック、および IEC-ESD 搭載 THVD4431A マルチプロトコル (RS-232、RS-422、RS-485) トランシーバ

1 特長

- TIA/EIA-485A および TIA/EIA-232F 規格の要件に適合またはそれを上回る性能
- RS-232 仕様のトランスミッタ 3 個とレシーバ 5 個
- RS-485 仕様のトランスミッタ 1 個とレシーバ 1 個
- RS-485 モード用のオンチップの切り替え可能な 120Ω 終端抵抗
- RS-232 信号伝送用チャージポンプを内蔵
- 電源電圧: 3V~5.5V
- ロジック データおよび制御信号用の 1.65V~5.5V 電源
- 5V 電源で 2.1V を超える RS-485 差動出力により PROFIBUS に準拠
- RS-232 モードでの大きな出力スイング (代表値 ±9V)
- SLR ピンで選択可能なデータレート:
 - RS-232 3T5R モード: 250kbps、1Mbps
 - RS-485 の半二重および全二重モード: 500kbps、20Mbps
- バス I/O 保護
 - ±16kV HBM ESD
 - ±8kV IEC 61000-4-2 接触および ±15kV 気中放電
 - ±4kV IEC 61000-4-4 高速過渡バースト
- RS-232 と RS-485 の両方のモードに対応する診断ループバック
- ピン選択可能な診断ループバック
- ディスエーブル状態でシャットダウンピンを使用して消費電流を低減 (代表値 10μA)
- グリッチなしの電源オン / オフによるホット プラグイン機能
- RS-485 仕様の 1/8 単位負荷 (最大 256 個のバスノード)
- RS-485 レシーバに対する開放、短絡、アイドル バスのフェイルセーフ
- バス短絡保護、サーマル シャットダウン
- 拡張周囲温度範囲: -40°C ~ 125°C
- 省スペースで熱効率の高い 6mm × 6mm VQFN-40 パッケージ
- 業界標準のピン互換

2 アプリケーション

- 産業用 PC
- ファクトリ オートメーション / 制御

- HVAC システム
- ビル オートメーション
- POS 端末
- グリッド インフラ
- 産業用輸送

3 説明

THVD4431A は、RS-232、RS-422、RS-485 の各物理層をサポートする、高集積で堅牢なマルチプロトコル トランシーバです。このデバイスは、3 つのトランスミッタと 5 つのレシーバを搭載しており、3T5R RS-232 ポートを有効にできます。また、このデバイスには 1 つのトランスミッタと 1 つのレシーバが内蔵されており、半二重と全二重の RS-485 ポートを実現できます。モード選択ピンにより、プロトコルの共有バスおよびロジック ピンが共通の単一のコネクタを共有できるようになります。RS-485 バス ピンと RS-232 レシーバ入力の終端が統合されているため、外付け部品なしで完全な機能を持つ通信ポートを実現できます。このデバイスはスルーレート選択機能を備えており、これを使うと、SLR ピンの設定に基づいて 2 つの最大速度でこのデバイスを使うことができます。

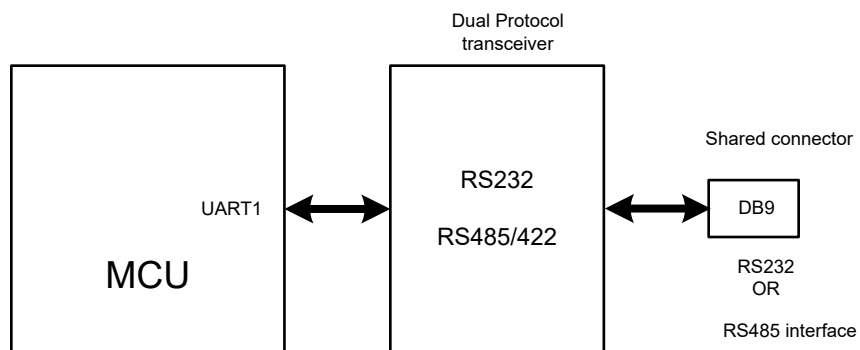
このデバイスは、レベル 4 の IEC ESD 保護機能を内蔵しているため、システムレベルの外付け保護部品は不要です。RS-232 と RS-485 の両方に、ロジックからバスおよびバスからロジック バスに向う機能安全性をチェックし、ケーブルとコネクタの短絡をチェックする、診断ループバック モードが搭載されています。さらに、RS-485 レシーバのフェイルセーフ機能は、バス入力が開放または短絡しているとき、またはバスがアイドル状態のときに、受信したロジック出力をロジック High に駆動します。シャットダウンモードの消費電流は非常に小さく (代表値 10μA)、消費電力の制約が厳しいアプリケーションに適しています。このデバイスには、RS-232 用のチャージポンプ、および RS-232 と RS-485 の両方のドライバまたはレシーバに電力を供給する 3~5.5V の電源が必要です。独立したロジック電源 V_{IO} (1.65V~5.5V) により、低レベルのマイクロコントローラとのインターフェイスが可能です。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
THVD4431A	RHA (VQFN, 40)	6mm × 6mm

- (1) 詳細については、[セクション 11](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。





概略回路図

目次

1 特長	1	6 パラメータ測定情報	19
2 アプリケーション	1	7 詳細説明	27
3 説明	1	7.1 概要.....	27
4 ピン構成および機能	4	7.2 機能ブロック図.....	27
5 仕様	6	7.3 機能説明.....	27
5.1 絶対最大定格.....	6	7.4 デバイスの機能モード.....	30
5.2 ESD 定格.....	6	8 アプリケーションと実装	37
5.3 ESD 定格 [IEC].....	6	8.1 アプリケーション情報.....	37
5.4 推奨動作条件.....	7	8.2 代表的なアプリケーション.....	37
5.5 熱に関する情報.....	7	8.3 電源に関する推奨事項.....	43
5.6 消費電力.....	8	8.4 レイアウト.....	44
5.7 電気的特性.....	8	9 デバイスおよびドキュメントのサポート	46
5.8 スイッチング特性_RS-485_500kbps.....	11	9.1 デバイス サポート.....	46
5.9 スイッチング特性_RS-485_20Mbps.....	11	9.2 ドキュメントの更新通知を受け取る方法.....	46
5.10 スイッチング特性、Driver_RS232.....	12	9.3 サポート・リソース.....	46
5.11 スイッチング特性、Receiver_RS232.....	12	9.4 商標.....	46
5.12 スイッチング特性 (モード切り換え).....	13	9.5 静電気放電に関する注意事項.....	46
5.13 スイッチング特性_RS-485_終端抵抗.....	14	9.6 用語集.....	46
5.14 スイッチング特性 (ループバック モード).....	14	10 改訂履歴	46
5.15 代表的特性.....	16	11 メカニカル、パッケージ、および注文情報	47

4 ピン構成および機能

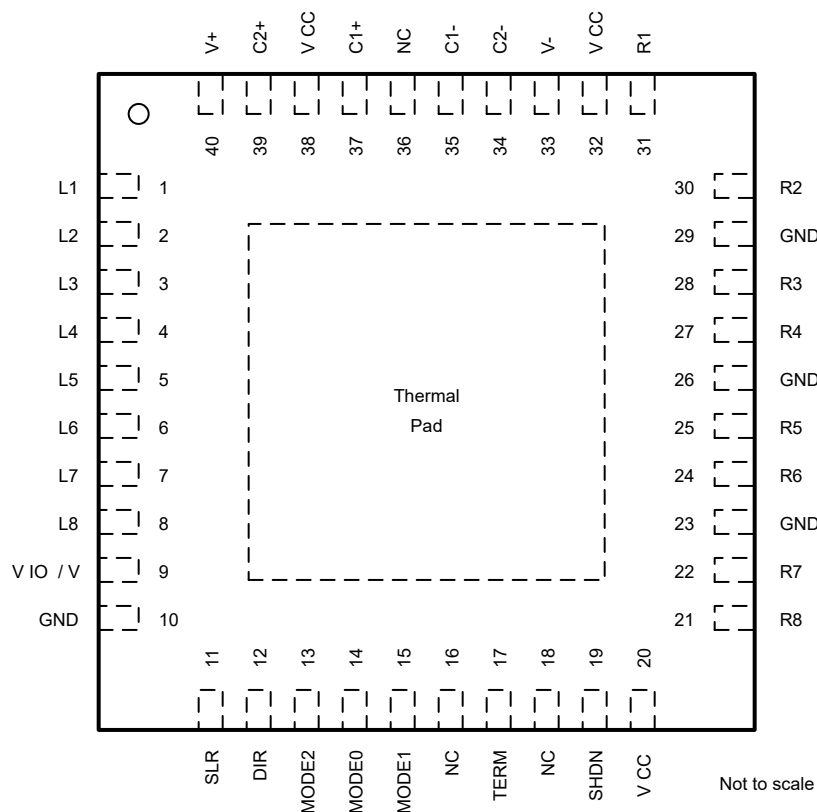


図 4-1. 40 ピン VQFN パッケージ (RHA)
(上面図)

表 4-1. ピンの機能

名称	番号	タイプ	説明
L1	1	O	ロジック出力 (RS-232)。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。
L2	2	O	ロジック出力 (RS-232/RS-485)。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。
L3	3	I	ロジック入力 (RS-232/RS-485)。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。
L4	4	I	ロジック入力。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。
L5	5	O	ロジック出力。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部クロック同期 を参照してください。
L6	6	I	ロジック入力、弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部クロック同期 を参照してください。
L7	7	O	ロジック出力。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。

表 4-1. ピンの機能 (続き)

名称	番号	タイプ	説明
L8	8	O	ロジック出力。弱いプルアップ抵抗を内蔵。このノードにリークまたはその他の外部電流シンクが予想される場合、外部プルアップ抵抗を推奨します。詳細については、 外部プルアップ抵抗 を参照してください。
V _{IO} /V _{CC}	9	P	1.65V ~ 5.5V ロジック電源電圧。下側のロジック IO が不要な場合は、V _{CC} に短絡できます。
GND	10	G	GND
SLR	11	I	スルーレート制御、内部プルダウン抵抗。SLR = H の場合は低速が有効になります
DIR	12	I	RS-485 TX/RX のイネーブル/ディセーブル。内部プルダウン抵抗。
MODE2	13	I	MODE 制御ピン、弱いプルダウン抵抗を内蔵
MODE0	14	I	
MODE1	15	I	
NC	16	NC	内部未接続。電源に接続、または PCB 上で開放にできます。
用語	17	I	RS485-HD モードでは R1/R2 間、RS485-FD モードでは R3/R4 間の 120Ω 終端を有効/無効にします。内蔵プルダウン抵抗
NC	18	NC	内部未接続。オープンのままにすることも、PCB にグラウンドに接続することもできます。
SHDN	19	I	デバイスのイネーブル/ディセーブル。内部プルダウン抵抗
V _{CC}	20	P	3~5.5V の電源電圧
R8	21	I	RS-232 レシーバ入力
R7	22	I	RS-232 レシーバ入力
GND	23	G	グラウンド
R6	24	O	RS-232 ドライバ出力
R5	25	I	RS-232 レシーバ入力
GND	26	G	グラウンド
R4	27	I/O	RS-232 ドライバ出力または RS-485 の反転レシーバ入力 (B)
R3	28	I/O	RS-232 ドライバ出力または RS-485 の非反転レシーバ入力 (A)
GND	29	G	グラウンド
R2	30	I/O	RS-232 レシーバ入力または RS-485 バス ピン (Y または A)
R1	31	I/O	RS-232 レシーバ入力または RS-485 バス ピン (Z または B)
V _{CC}	32	P	電源電圧: 3V~5.5V
V-	33		チャージ ポンプの負電圧レール
C2-	34		チャージ ポンプ コンデンサの負端子
C1-	35		チャージ ポンプ コンデンサの負端子
NC	36	NC	内部未接続。オープンのままにすることも、PCB にグラウンドに接続することもできます。
C1+	37		チャージ ポンプ コンデンサの正端子
V _{CC}	38	P	電源電圧: 3V~5.5V
C2+	39		チャージ ポンプ コンデンサの正端子
V+	40		チャージ ポンプの正電圧レール

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
バス電源電圧	V _{CC} から GND へ	-0.5	6	V
ロジック電源電圧	V _{IO} から GND へ	-0.5	V _{CC} + 0.2	V
チャージポンプ正の出力電源電圧	V+ から GND へ	-0.3	14	V
チャージポンプ負の出力電源電圧	V- から GND へ	-14	0.3	V
バス電圧	GND を基準とする任意のバスピン (R1、R2、R3、R4、R5、R6、R7、R8) の電圧	-16	16	V
差動バス電圧	(R1-R2) または (R2-R1)、(R3-R4) または (R4-R3)、終端がディセーブル	-22	22	V
差動バス電圧 RS485 モード	(R1-R2) または (R2-R1)、(R3-R4)、または (R4-R3)。終端がイネーブルになっています	-6	6	V
入力電圧	任意のロジックピン (L3、L4、L6、SLR、SHDN、TERM、MODE0、MODE1、MODE2、DIR) の範囲	-0.3	V _{IO} + 0.2	V
レシーバ出力電流	I _O (L1、L2、L5、L7、L8)	-8	8	mA
保存温度	T _{stg}	-65	150	°C
接合部温度	T _J	-40	170	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、このような条件や、推奨動作条件に記載されている条件を超える条件でデバイスが機能するということを意味するわけではありません。絶対最大定格の範囲内であっても、推奨動作条件の範囲外で使用了場合、デバイスは完全に機能するとは限らず、このことがデバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±16,000	V
		バス端子 (R1、R2、R3、R4、R5、R6、R7、R8) および GND	±4,000	V
		バス端子と GND を除くすべてのピン	±1,500	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1,500	V

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 ESD 定格 [IEC]

			値	単位
V _(ESD)		接触放電、IEC 61000-4-2 に準拠	±8,000	V
		エアギャップ放電、IEC 61000-4-2 に準拠	±15,000	
V _(EFT)	RS485 HD または FD モード	IEC 61000-4-4 に準拠	±4,000	V

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V _{CC}	電源電圧		3		5.5	V
V _{IO}	I/O 電源電圧		1.65		V _{CC}	V
V _I (RS-485)	RS-485 モードでの任意のバス端子 (R1、R2、R3、R4) の入力電圧 ⁽¹⁾		-7		12	V
V _{ID}	オンチップ終端抵抗を無効にした RS-485 受信モード [(R1-R2) または (R2-R1)、(R3-R4)、または (R4-R3)] の差動入力電圧		-12		12	V
V _{ID}	オンチップ終端抵抗を有効にした RS-485 受信モード [(R1-R2) または (R2-R1)、(R3-R4)、または (R4-R3)] の差動入力電圧		- 5.5		5.5	V
V _I (RS-232)	RS-232 モードでのレシーバ入力電圧		-15		15	V
V _{IH}	高レベル入力電圧 (L3、L4、L6、SLR、 $\overline{\text{SHDN}}$ 、TERM、MODE0、MODE1、MODE2、DIR 入力)		0.7xV _{IO}		V _{IO}	V
V _{IL}	低レベル入力電圧 (L3、L4、L6、SLR、 $\overline{\text{SHDN}}$ 、TERM、MODE0、MODE1、MODE2、DIR 入力)		0		0.3xV _{IO}	V
I _O	出力電流、RS-485 モードのドライバ		-60		60	mA
I _{OR}	出力電流、レシーバ	V _{IO} = 1.8V ~ 2.5V	-2		2	mA
I _{OR}	出力電流、レシーバ	V _{IO} = 3.3V ~ 5V	-4		4	mA
R _L	RS-485 モードでの差動負荷抵抗		54	60		Ω
1/t _{UI}	RS-485 モードでの信号速度	SLR = V _{IO}			500	kbps
		SLR = GND またはフローティング			20	Mbps
	RS-232 モードでの信号速度	SLR = V _{IO}			250	kbps
		SLR = GND またはフローティング			1	Mbps
1/t _{UI} (loopback)	RS-485 ループバック モードでの信号速度				0.5	Mbps
	RS-232 ループバック モードでの信号速度				1	Mbps
T _A ⁽²⁾	動作時周囲温度		-40		125	°C

- (1) このデータシートでは、最も小さい正 (最も大きな負) の制限を最小として指定する代数的規約を使用します。
- (2) 動作は内部 (接合部) 温度が最大 150°C と規定されています。各アプリケーションでは、内部消費電力による自己発熱を考慮する必要があります。最大接合部温度は、サーマル シャットダウン (TSD) 回路によって内部的に制限され、接合部温度が 170°C に達すると、ドライバとレシーバはディセーブルされます。

5.5 熱に関する情報

熱評価基準 ⁽¹⁾		THVD4431A	単位
		RHA (QFN)	
		40 ピン	
R _{θJA}	接合部から周囲への熱抵抗	27.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	16.8	°C/W
R _{θJB}	接合部から基板への熱抵抗	9.8	°C/W
ψ _{JT}	接合部から上面への特性パラメータ	0.2	°C/W
ψ _{JB}	接合部から基板への特性パラメータ	9.8	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	2.7	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。
[SPRA953](#)

5.6 消費電力

パラメータ		テスト条件			標準値	最大値	単位
P _D (RS-485)	DIR = V _{IO} 、MODE2、MODE1、MODE0 = 011 で全二重モード、R2/R1 はループバック方式で R3/R4 に外部接続、 V _{IO} = V _{CC} = 5.5 V、T _A = 125°C、 L3 = 方形波 50% デューティ	未終端処理、TERM = L	SLR = H	500kbps	160	200	mW
			SLR = L	20Mbps	390	450	
		TERM = V _{IO}	SLR = H	500kbps	430	500	mW
			SLR = L	20Mbps	500	575	
P _D (RS-232)	MODE2、MODE1、MODE0 = 001 の RS-232 モード	V _{CC} = V _{IO} = 5.5V、R3、R4、R6 バスラインに 3kΩ 負荷、R3 負荷容量 = 1000pF、L3 トグル	SLR = L	1Mbps	320	500	mW
		V _{CC} = V _{IO} = 5.5V、R3、R4、R6 バスラインに 3kΩ 負荷、R3 負荷容量 = 2500pF、L3 トグル	SLR = H	250kbps	185	200	mW

5.7 電気的特性

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25°C 、電源電圧 $V_{CC} = 5\text{ V}$ 、 $V_{IO} = 3.3\text{ V}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位	
ドライバ_RS-485							
V _{OD}	ドライバの差動出力電圧の大きさ	R _L = 60Ω、-7V ≤ V _{test} ≤ 12V (図 6-1)	1.5	2		V	
		R _L = 60Ω、-7V ≤ V _{test} ≤ 12V, 4.5V ≤ V _{CC} ≤ 5.5V (図 6-1)	2.1	3		V	
		R _L = 100Ω (図 6-2)	2	2.5		V	
		R _L = 54Ω、4.5V ≤ V _{CC} ≤ 5.5V (図 6-2)	2.1	3.3		V	
		R _L = 54Ω (図 6-2)	1.5	3.3		V	
Δ V _{OD}	差動出力電圧の大きさの変化	R _L = 54Ω または 100Ω (図 6-2)	-50		50	mV	
V _{OC}	同相出力電圧	R _L = 54Ω または 100Ω (図 6-2)		V _{CC} /2	3	V	
ΔV _{OC(SS)}	定常同相出力電圧の変化	R _L = 54Ω または 100Ω (図 6-2)	-50		50	mV	
I _{OS}	短絡出力電流 (バス端子)	DIR = V _{IO} 、-7V ≤ (V _{R2} または V _{R1}) ≤ 12V、または R1 が R2 に短絡	-250		250	mA	
I _{OZD}	ドライバ全二重モードでの R1 と R2 の高インピーダンス出力リーク電流	MODE2、MODE1、MODE0 = 011、DIR = GND、V _{CC} = GND または 5.5V、V _O = -7V、+12V	-125		125	μA	
		MODE2、MODE1、MODE0 = 011、DIR = GND、V _{CC} = 5.5V、V _O = -7V、+12V	-325		350	μA	
レシーバ_RS-485							
I _I	バス入力電流 (終端無効)	半二重および全二重モード、DIR = 0V、V _{CC} 、V _{IO} = 0V または 5.5V	V _I = 12V		75	125	μA
			V _I = -7V	-125	-70		μA
I _{RXT}	終端がイネーブルのときのレシーババスの入力リーク電流	全二重モード、V _{CC} および V _{IO} = 5.5V、TERM = V _{IO}	V _I = -7～12V	-325		325	μA
V _{TH+}	正方向の入力スレッショルド電圧 ⁽¹⁾	-7V～12V の同相モード範囲内			-70	-40	mV
V _{TH-}	負方向の入力スレッショルド電圧 ⁽¹⁾			-200	-150		mV
V _{HYS}	入力ヒステリシス			25	80		mV
C _{A、B}	入力差動容量	R3 と R4 の間で測定、f = 1MHz		45			pF
V _{OH}	出力 high 電圧、L2 ピン	I _{OH} = -4mA、V _{IO} = 3～3.6V または 4.5V～5.5V	V _{IO} - 0.4	V _{IO} - 0.2			V
V _{OL}	出力 low 電圧、L2 ピン	I _{OL} = 4mA、V _{IO} = 3～3.6V または 4.5V～5.5V		0.2	0.4		V
V _{OH}	出力 high 電圧、L2 ピン	I _{OH} = -2mA、V _{IO} = 1.65～1.95V または 2.25V～2.75V	V _{IO} - 0.4	V _{IO} - 0.2			V
V _{OL}	出力 low 電圧、L2 ピン	I _{OL} = 2mA、V _{IO} = 1.65～1.95V または 2.25V～2.75V		0.2	0.4		V
I _{OZ}	出力高インピーダンス電流、L2 ピン	V _O = 0V または V _{IO} 、DIR = V _{IO} 、MODE2、MODE1、MODE0 = 010 (半二重モード)	-8		2		μA
ドライバ_RS-232							
V _{OH}	High レベル出力電圧	R _L = 3kΩ から GND、DIN (L3、L4、L6) = GND、V _{CC} = 3V～3.6V におけるすべての DOUT (R3、R4、R6)	5	5.5	7.2		V

5.7 電気的特性 (続き)

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

パラメータ		テスト条件		最小値	標準値	最大値	単位
V _{OL}	Low レベル出力電圧	R _L = 3kΩ から GND、DIN (L3、L4、L6) = V _{IO} 、V _{CC} = 3V ~ 3.6V におけるすべての DOUT (R3、R4、R6)		-7.2	-5.5	-5	V
V _{OH}	High レベル出力電圧	R _L = 3kΩ から GND、DIN (L3、L4、L6) = GND、V _{CC} = 4.5V ~ 5.5V におけるすべての DOUT (R3、R4、R6)		7.8	9	11	V
V _{OL}	Low レベル出力電圧	R _L = 3kΩ から GND、DIN (L3、L4、L6) = V _{IO} 、V _{CC} = 4.5V ~ 5.5V におけるすべての DOUT (R3、R4、R6)		-11	-9	-7.8	V
I _{OS}	短絡出力電流 ⁽²⁾	V _{CC} = 3.6V	V _O = 0V		±35	±60	mA
		V _{CC} = 5.5V	V _O = 0V				
r _o	R3、R4、R6 の出力抵抗	V _{CC} = 0V、V ₊ = 0V、および V ₋ = 0V	V _O = ±2V	300	10M		Ω
I _{off}	R3、R4、R6 での出力リーク電流	SHDN = GND	V _O = ±12V	V _{CC} = 3~3.6V		±125	μA
			V _O = ±10V	V _{CC} = 4.5~5.5V		±125	μA
レシーバ_RS-232							
V _{OH}	High レベル出力電圧 L1/L2/L5/L7/L8	I _{OH} = -4mA、V _{IO} = 3~3.6V または 4.5V~5.5V		V _{IO} - 0.5	V _{IO} - 0.2		V
		I _{OH} = -2mA、V _{IO} = 1.65~1.95V または 2.25V~2.75V		V _{IO} - 0.48	V _{IO} - 0.2		V
V _{OL}	Low レベル出力電圧 L1/L2/L5/L7/L8	I _{OL} = 4mA、V _{IO} = 3~3.6V または 4.5V~5.5V				0.4	V
		I _{OL} = 2mA、V _{IO} = 1.65~1.95V または 2.25V~2.75V				0.4	V
V _{IT+}	RS-232 レシーバ入力 (R1、R2、R5、R7、R8) の正方向入力スレッシュホールド電圧	V _{CC} = 3.3V			1.6	2.4	V
		V _{CC} = 5V			1.9	2.4	V
V _{IT-}	RS-232 レシーバ入力 (R1、R2、R5、R7、R8) の負方向入力スレッシュホールド電圧	V _{CC} = 3.3V		0.6	1.1		V
		V _{CC} = 5V		0.8	1.4		V
V _{hys}	レシーバ入力の入力ヒステリシス (V _{IT+} - V _{IT-})			0.4	0.5		V
I _{off}	レシーバ出力ピン L1/L2/L5/L7/L8 の出力リーク電流	SHDN = 0V			±0.05	±10	μA
r _I	レシーバ入力ピンの入力抵抗	-15V ≤ V _I ≤ 15V		3	5	7	kΩ
過熱保護							
T _{SHDN}	サーマル シャットダウンのスレッシュホールド	温度上昇		150	170		°C
T _{HYS}	サーマル シャットダウン ヒステリシス				15		°C
電源							
UV _{VCC} (立ち上がり)	V _{CC} の立ち上がり低電圧スレッシュホールド				2.5	2.8	V
UV _{VCC} (立ち下がり)	V _{CC} の立ち下がり低電圧スレッシュホールド			1.9	2.1		V
UV _{VCC} (hys)	V _{CC} の低電圧時のヒステリシス			100	400		mV
UV _{VIO} (立ち上がり)	V _{IO} の立ち上がり低電圧スレッシュホールド				1.5	1.6	V
UV _{VIO} (立ち下がり)	V _{IO} の立ち下がり低電圧スレッシュホールド			1.2	1.4		V
UV _{VIO} (hys)	V _{IO} の低電圧時のヒステリシス			85	100		mV

5.7 電気的特性 (続き)

自由空気での動作温度範囲内 (特に記述のない限り)。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{CC_SHDN}	シャットダウン モードの電源電流	$V_{CC} = 4.5V \sim 5.5V$, $\overline{SHDN} = GND$, その他のすべてのロジック入力ピンがフローティング、バスに無負荷, $T_A \leq 125^\circ C$		5	20	μA
		$V_{CC} = 3V \sim 3.6V$, $\overline{SHDN} = GND$, その他のすべてのロジック入力ピンがフローティング、バスに無負荷, $T_A \leq 125^\circ C$		3	15	μA
		$V_{CC} = 4.5V \sim 5.5V$, $\overline{SHDN} = GND$, その他のすべてのロジック入力ピンがフローティング、バスに無負荷, $T_A \leq 105^\circ C$		5	15	μA
		$V_{CC} = 3V \sim 3.6V$, $\overline{SHDN} = GND$, その他のすべてのロジック入力ピンがフローティング、バスに無負荷, $T_A \leq 105^\circ C$		3	10	μA
I_{IO_SHDN}	シャットダウン モードでのロジック電源電流	$V_{IO} = 1.65V \sim 5.5V$, $\overline{SHDN} = GND$, その他のすべてのロジック入力ピンがフローティング			3	μA
I_{CC_485}	電源電流 (静止時), $V_{CC} = 4.5V \sim 5.5V$ TERM = フローティングまたは Low, SLR = X	ドライバおよびレシーバがイネーブル, DIR = V_{IO} , MODE2, MODE1, MODE0 = 011 (全二重)	無負荷	1.7	3.5	mA
		ドライバがイネーブル, レシーバがディセーブル, DIR = V_{IO} , MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	1.3	2.8	mA
		ドライバがディセーブル, レシーバがイネーブル, DIR = GND, MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	0.8	1.5	mA
I_{CC_485}	電源電流 (静止時), $V_{CC} = 3V \sim 3.6V$ TERM = フローティングまたは Low, SLR = X	ドライバおよびレシーバがイネーブル, DIR = V_{IO} , MODE2, MODE1, MODE0 = 011 (全二重)	無負荷	1.5	2.9	mA
		ドライバがイネーブル, レシーバがディセーブル, DIR = V_{IO} , MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	1	2.4	mA
		ドライバがディセーブル, レシーバがイネーブル, DIR = GND, MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	0.7	1.3	mA
I_{IO_485}	ロジック電源電流 (静止時), $V_{IO} = 3 \sim 3.6V$ TERM = フローティング	ドライバがディセーブル, レシーバがイネーブル, SLR = GND, DIR = GND, MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	7	17	μA
		ドライバがディセーブル, レシーバがイネーブル, SLR = V_{IO} , DIR = GND, MODE2, MODE1, MODE0 = 010 (半二重)	無負荷	8	21	μA
I_{CCDT_485}	RS-485 ドライバ終端モードでの電源電流	ドライバは終端がオンの状態でイネーブル, MODE2, MODE1, MODE0 = 011 (全二重)	DIR = V_{IO}	38	50	mA
I_{CCRT_485}	RS-485 レシーバ終端モードでの電源電流	レシーバは終端がオンの状態でイネーブル, MODE2, MODE1, MODE0 = 011 (全二重)	DIR = GND, TERM = V_{IO}	1	1.5	mA
I_{CC_RS232}	RS-232 モードの電源電流	MODE2, MODE1, MODE0 = 001, $\overline{SHDN} = V_{IO}$, その他のロジック入力フローティング	無負荷	4	6	mA
$I_{CC_RS232_LB}$	RS-232 ループバック モードでの電源電流	MODE2 = 1, MODE1 = 0, MODE0 = 0, L3 = L4 = L6 = 静的ロジック High, $-40^\circ C \leq T_A \leq 85^\circ C$	RS-232 ドライバまたはロジック出力に負荷が追加されません	25	31	mA
$I_{CC_RS485_LB}$	RS-485 ループバック モードでの電源電流	MODE2 = MODE1 = MODE0 = V_{IO} , L3 = 静的ロジック High	バスまたはロジック出力に負荷がありません	3	4	mA
オンチップ終端抵抗 RS-485						
R_{TERM_FD}	レシーバ出力の R3/R4 端子間で 120 Ω の終端	MODE2, MODE1, MODE0 = 011 (全二重), TERM = V_{IO} , $V_{R3R4} = 2V$, $V_{R4} = -7V, 0V, 10V$ 。図 6-9 を参照	102	120	138	Ω
ロジック						
I_{IN}	入力電流 (L3, L4, L6, DIR, $\overline{SHDN}$, SLR, TERM, MODE2, MODE1, MODE0)	$1.65V \leq V_{IO} \leq 5.5V, 0V \leq V_{IN} \leq V_{IO}$	-20		5	μA
$V_{IT+(IN)}$	立ち上がりスレッショルド: ロジック入力	$1.65V \leq V_{IO} \leq 5.5V$	$0.6 \times V_{IO} \quad 0.7 \times V_{IO}$			V
$V_{IT-(IN)}$	立ち下がりスレッショルド: ロジック入力		$0.3 \times V_{IO} \quad 0.4 \times V_{IO}$			V
$V_{IN(HYS)}$	入力スレッショルド: ロジック入力		$0.1 \times V_{IO} \quad 0.2 \times V_{IO}$			V

(1) 特定の条件では、 V_{TH+} は V_{TH-} よりも V_{HYS} 以上高いことが検証されます。

- (2) 短絡時間は、デバイスの絶対消費電力定格を超えないように制御する必要があります。また、一度に複数の出力を短絡させないでください。

5.8 スイッチング特性_RS-485_500kbps

推奨動作条件下では 500kbps (SLR = V_{IO})。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。(1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
ドライバ							
t_r, t_f	差動出力立ち上がり / 立ち下がり時間	$R_L = 54\Omega, C_L = 50pF$ 図 6-3 を参照	$V_{CC} = 3 \sim 3.6V$ 、標準値 3.3V	210	300	600	ns
			$V_{CC} = 4.5 \sim 5.5V$ 、標準値 5V	250	300	600	ns
t_{PHL}, t_{PLH}	伝搬遅延		$V_{CC} = 3 \sim 3.6V$ 、標準値 3.3V		250	450	ns
			$V_{CC} = 4.5 \sim 5.5V$ 、標準値 5V		250	450	ns
$t_{SK(P)}$	パルス スキュー、 $ t_{PHL} - t_{PLH} $		$V_{CC} = 3 \sim 3.6V$ 、標準値 3.3V		2	15	ns
			$V_{CC} = 4.5 \sim 5.5V$ 、標準値 5V		2	15	ns
t_{PHZ}, t_{PLZ}	ディセーブル時間	MODE2、MODE1、MODE0 = 010 (半二重) または 011 (全二重)	図 6-4 を参照		80	150	ns
t_{PZH}, t_{PZL}	イネーブル時間	MODE2、MODE1、MODE0 = 011 (全二重): レシーバがイネーブル			200	650	ns
レシーバ							
t_r, t_f	出力立ち上がり / 立ち下がり時間	$C_L = 15pF$	図 6-4 を参照		5	10	ns
t_{PHL}, t_{PLH}	伝搬遅延				700	1200	ns
$t_{SK(P)}$	パルス スキュー、 $ t_{PHL} - t_{PLH} $				10	45	ns
t_{PHZ}, t_{PLZ}	半二重モードでのディセーブル時間	MODE2、MODE1、MODE0 = 010	図 6-7 を参照		30	80	ns
$t_{PZH} (1)$	半二重モードでのイネーブル時間				60	155	ns
$t_{PZL} (1)$					450	1250	ns
$t_{PZH} (2)、t_{PZL} (2)$	全二重モードで TX がディセーブルされたときのシャットダウンからのイネーブル時間	DIR = 0V、MODE2、MODE1、MODE0 = 011	図 6-8 を参照		7	16	μs

- (1) R3、R4 は RX 入力、R2/R1 は全二重モードのドライバ出力端子です

5.9 スイッチング特性_RS-485_20Mbps

推奨動作条件下では 20Mbps (SLR = GND)。すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。(1)

パラメータ		テスト条件	最小値	標準値	最大値	単位	
ドライバ							
t _r 、t _f	差動出力立ち上がり / 立ち下がり時間	R _L = 54Ω、C _L = 50pF 図 6-3 を参照	V _{CC} = 3 ~ 3.6V、標準値 3.3V	5	10	15	ns
			V _{CC} = 4.5 ~ 5.5V、標準値 5V	5	10	15	ns
t _{PHL} 、t _{PLH}	伝搬遅延		V _{IO} = 1.65V ~ 1.95V	14	25	58	ns
			V _{IO} = 3V ~ 3.6V	9	20	46	ns
t _{SK(P)}	パルス スキュー、 t _{PHL} - t _{PLH}		V _{CC} = 3 ~ 3.6V、標準値 3.3V		1	3.5	ns
			V _{CC} = 4.5 ~ 5.5V、標準値 5V		1	3.5	ns

5.9 スイッチング特性_RS-485_20Mbps (続き)

推奨動作条件下では 20Mbps (SLR = GND)。すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。(1)

パラメータ		テスト条件		最小値	標準値	最大値	単位
t _{PHZ} 、t _{PLZ}	ディセーブル時間	MODE2、MODE1、MODE0 = 010 (半二重) または 011 (全二重)	図 6-4 を参照		11	65	ns
t _{PZH} 、t _{PZL}	イネーブル時間	MODE2、MODE1、MODE0 = 011 (全二重): レシーバがイネーブル			8	80	ns
レシーバ							
t _r 、t _f	出力立ち上がり / 立ち下がり時間	C _L = 15pF	図 6-6 を参照		5	10	ns
t _{PHL} 、t _{PLH}	伝搬遅延				40	70	ns
t _{SK(P)}	パルス スキュー、 t _{PHL} - t _{PLH}					10	ns
t _{PHZ} 、t _{PLZ}	半二重モードでのディセーブル時間	MODE2、MODE1、MODE0= 010	図 6-7 を参照		20	80	ns
t _{PZH} (1)、 t _{PZL} (1)	半二重モードのイネーブル時間 (セットアップによるドライバのディセーブル時間を含む)				50	160	ns
t _{PZH} (2)、 t _{PZL} (2)	全二重モードで TX がディセーブルされたときのシャットダウンからのイネーブル時間	DIR = 0V、MODE2、MODE1、MODE0 = 011	図 6-8 を参照		4	15	μs

(1) R3, R4 は RX 入力、R2/R1 は全二重モードのドライバ出力端子です。

5.10 スイッチング特性、Driver_RS232

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)(1)

パラメータ		テスト条件		最小値	標準値 (2)	最大値	単位
250kbps							
	最大データ レート	R _L = 3kΩ 一つの DOUT スイッチング	C _L = 2500pF 図 6-16	250	500		kbps
t _{PHL} 、 t _{PHL}	トランスミッタの伝搬遅延	R _L = 3kΩ ~ 7kΩ	C _L = 150pF ~ 2500pF 図 6-16	0.8		2	μs
t _{sk(p)}	トランスミッタのパルス スキュー(3)			220		600	ns
SR(tr)	スルー レート、遷移領域	V _{CC} = 3.3V ± 10%、5V ± 10%、R _L = 3kΩ ~ 7kΩ、図 6-17 を参照	C _L = 150pF ~ 1000pF	6		30	V/μs
			C _L = 150pF ~ 2500pF	4		30	
1Mbps							
	最大データ レート	R _L = 3kΩ 一つの DOUT スイッチング、図 6-16 を参照	C _L = 250pF、V _{CC} = 3 ~ 3.6V	1000			kbps
			C _L = 1000pF、V _{CC} = 4.5 ~ 5.5V	1000			kbps
t _{PLH} 、 t _{PHL}	トランスミッタの伝搬遅延	R _L = 3k ~ 7kΩ、図 6-16 を参照	C _L = 150pF ~ 1000pF	300		800	ns
t _{sk(p)}	パルス スキュー(3)			25		150	ns
SR(tr)	スルー レート、遷移領域	R _L = 3k ~ 7kΩ、V _{CC} = 4.5V ~ 5.5V	C _L = 150pF ~ 1000pF 図 6-17 を参照	18		150	V/μs
		R _L = 3k ~ 7kΩ、V _{CC} = 3V ~ 3.6V		15		150	V/μs

(1) テスト条件は、 $V_{CC} = 3.3V + 0.3V$ 、 $V_{CC} = 5V \pm 0.5V$ で $C_1 \sim C_4 = 0.1\mu F$ です。

(2) すべての標準値は、 $V_{CC} = 3.3V$ または $V_{CC} = 5V$ 、 $T_A = 25^\circ C$ での値です。

(3) パルス スキューは、同じデバイスの各チャネルの $|t_{PLH} - t_{PHL}|$ と定義されます。

5.11 スイッチング特性、Receiver_RS232

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)(1)

パラメータ		テスト条件	最小値	標準値 (2)	最大値	単位
250kbps						

5.11 スイッチング特性、Receiver_RS232 (続き)

電源電圧が推奨範囲内で、自由気流の動作温度範囲内のとき (特に記述のない限り)⁽¹⁾

パラメータ		テスト条件	最小値	標準値 (2)	最大値	単位
t _{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C _L = 150pF、 図 6-18 を参照	150	550	ns	
t _{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで		150	550	ns	
t _{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C _L = 15pF、 図 6-18 を参照	130	520	ns	
t _{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで		130	520	ns	
t _{R_232} 、 t _{F_232}	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、 V _{IO} = 3 ~ 5.5V	C _L = 150pF、 図 6-18 を参照	20	50	ns	
		C _L = 15pF、 図 6-18 を参照	5	10	ns	
	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、 V _{IO} = 1.65 ~ 2.75V	C _L = 150pF、 図 6-18 を参照	40	90	ns	
		C _L = 15pF、 図 6-18 を参照	10	20	ns	
t _{en}	出力イネーブル時間	C _L = 150pF、R _L = 3kΩ、 図 6-19 を参照	6	14	μs	
t _{dis}	出力ディスエーブル時間		100	200	ns	
t _{sk(p)}	パルス スキュー(3)	C _L = 150pF、 図 6-18 を参照	50	135	ns	
		C _L = 15pF、 図 6-18 を参照	50	135	ns	
1Mbps						
t _{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C _L = 150pF、 図 6-18 を参照	150	550	ns	
t _{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで		150	550	ns	
t _{PLH}	伝搬遅延時間、Low レベルから High レベル出力まで	C _L = 15pF、 図 6-18 を参照	130	520	ns	
t _{PHL}	伝搬遅延時間、High レベルから Low レベル出力まで		130	520	ns	
t _{R_232} 、 t _{F_232}	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、 V _{IO} = 3 ~ 5.5V	C _L = 150pF、 図 6-18 を参照	20	50	ns	
		C _L = 15pF、 図 6-18 を参照	5	10	ns	
	立ち上がり / 立ち下がり時間 (レシーバ バッファ出力)、 V _{IO} = 1.65 ~ 2.75V	C _L = 150pF、 図 6-18 を参照	40	90	ns	
		C _L = 15pF、 図 6-18 を参照	10	20	ns	
t _{en}	出力イネーブル時間	C _L = 150pF、R _L = 3kΩ、 図 6-19 を参照	6	14	μs	
t _{dis}	出力ディスエーブル時間		100	200	ns	
t _{sk(p)}	パルス スキュー(3)	C _L = 150pF、 図 6-18 を参照	50	125	ns	
		C _L = 15pF、 図 6-18 を参照	50	125	ns	

(1) テスト条件は、 $V_{CC} = 3.3\text{V} \pm 0.3\text{V}$ では $C_1 \sim C_4 = 0.1\mu\text{F}$ 、 $V_{CC} = 5\text{V} \pm 0.5\text{V}$ では $C_1 = 0.047\mu\text{F}$ 、 $C_2 \sim C_4 = 0.33\mu\text{F}$ です。

(2) すべての標準値は、 $V_{CC} = 3.3\text{V}$ または $V_{CC} = 5\text{V}$ 、 $T_A = 25^\circ\text{C}$ での値です。

(3) パルス スキューは、同じデバイスの各チャネルの $|t_{PLH} - t_{PHL}|$ と定義されます。

5.12 スイッチング特性 (モード切り換え)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25°C 、電源電圧 $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{RDY}	シャットダウンから RS-232 レディまでの時間	MODE2、MODE1、MODE0 = 000 またはフローティング、SHDN = GND から V_{IO} へ、ロジック入力ピンの他の部分はフローティング、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 立ち上がり SHDN の 50% からチャージポンプの V- 電源が -8V に達するまでの時間。 図 6-11 を参照	0.05		0.6	ms
		MODE2、MODE1、MODE0 = 000 またはフローティング、SHDN = GND から V_{IO} へ、ロジック入力ピンの他の部分はフローティング、 $V_{CC} = 3\text{V} \sim 3.6\text{V}$ 立ち上がり SHDN の 50% からチャージポンプの V- 電源が -5V に達するまでの時間。 図 6-11 を参照	0.1		0.6	ms
t_{R2_R4}	RS-232 3T5R モードから RS-485 全二重モードに切り替える時間	$L_3 = V_{IO}$ 、MODE2 = GND、MODE1 を GND から V_{IO} に、MODE0 = V_{IO} 、SHDN = DIR = V_{IO} SLR、TERM = フローティング、MODE1 の立ち上がりエッジの 50% から R2 が 2V に達するまでの時間。 図 6-12 を参照	0.04		0.1	μs

5.12 スイッチング特性 (モード切り換え) (続き)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

パラメータ	テスト条件	最小値	標準値	最大値	単位
t_{R4_R2}	RS-485 全二重モードから RS-232 3T5R モードに切り替える時間 L3 = V_{IO} 、MODE2 = GND、MODE1 を V_{IO} から GND に、MODE0 = V_{IO} 、SHDN = DIR = V_{IO} SLR、TERM = フローティング、MODE1 の立ち下がりエッジの 50% から R2 が 300mV に達するまでの時間。図 6-12 を参照		2	2.1	μs
t_{LP_RS232}	RS-232 ループバック モードから通常の RS-232 モードに切り替える時間 MODE2 = MODE1 = V_{IO} 、MODE0 は GND から V_{IO} へ、SHDN = V_{IO} 、L3 = GND、MODE0 立ち上がりエッジの 50% から L2 の 50% 立ち上がりエッジまでの時間、 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$ 、図 6-13 を参照		2	2.4	μs
t_{RS232_LP}	通常の RS-232 モードから RS-232 ループバック モードに切り替える時間 MODE2 = MODE1 = V_{IO} 、MODE0 は V_{IO} から GND へ、SHDN = V_{IO} 、L3 = GND、MODE0 立ち下がりエッジの 50% から L2 の 50% 立ち下がりエッジまでの時間、 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$ 、図 6-13 を参照		2	15	μs
t_{LP_RS485}	RS-485 ループバックモードから RS-485 全二重モードに切り替える時間 MODE1 = MODE0 = V_{IO} 、MODE2 を V_{IO} から GND へ、SHDN = V_{IO} 、SLR、TERM_RX = フローティング、L3 = GND、MODE2 立ち下がりエッジの 50% から立ち上がり L2 の 50% までの時間、図 6-14 を参照		40	50	μs
t_{RS485_LP}	RS-485 全二重モードから RS-485 ループバックモードに切り替える時間 MODE1 = MODE0 = V_{IO} 、MODE2 は GND から V_{IO} へ、SHDN = V_{IO} 、SLR、TERM = フローティング、L3 = GND、MODE2 立ち上がりエッジの 50% から立ち下がり L2 の 50% までの時間、図 6-14 を参照		1	2	μs
t_{FHD_RS485}	RS-485 全二重モードから半二重モードに切り替える時間 DIR = V_{IO} 、MODE2 = GND、MODE1 = V_{IO} 、MODE0 は V_{IO} から GND へ、SHDN = V_{IO} 、SLR、TERM = フローティング、L3 = GND、L2 に 10k プルダウン抵抗、MODE0 立ち下がりエッジの 50% から L2 の立ち下がりエッジの 50% までの時間、図 6-15 を参照		0.5	1	μs
t_{HFD_RS485}	RS-485 半二重モードから全二重モードに切り替える時間 DIR = V_{IO} 、MODE2 = GND、MODE1 = V_{IO} 、MODE0 は GND から V_{IO} へ、SHDN = V_{IO} 、SLR、TERM = フローティング、L3 = GND、L2 の 10k プルダウン抵抗、MODE0 立ち上がりエッジの 50% から L2 の立ち上がりエッジの 50% までの時間、図 6-15 を参照		0.5	1	μs

5.13 スイッチング特性_RS-485_終端抵抗

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

パラメータ	テスト条件	最小値	標準値	最大値	単位
t_{DTEN}	ドライバ端子終端抵抗のターンオン時間 MODE2、MODE1、MODE0 = 011、 $V_{IO} = 3 \sim 3.6V$ 、DIR = GND、 $V_{R2R1} = 2V$ 、 $V_{R1} = 0V$ 。図 6-10 を参照		1000	2200	ns
t_{DTZ}	ドライバ端子終端抵抗のターンオフ時間 MODE2、MODE1、MODE0 = 011、 $V_{IO} = 3 \sim 3.6V$ 、DIR = GND、 $V_{R2R1} = 2V$ 、 $V_{R1} = 0V$ 。図 6-10 を参照		2000	7200	ns

5.14 スイッチング特性 (ループバック モード)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

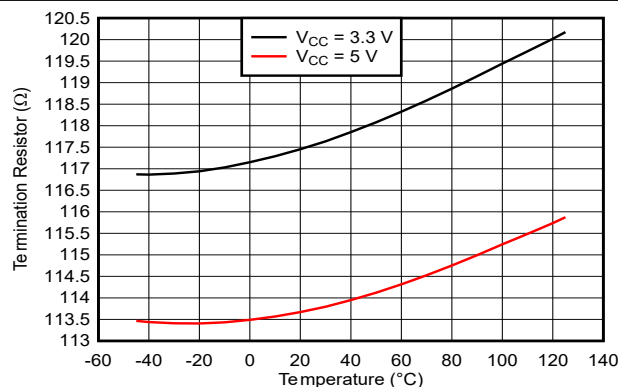
パラメータ	テスト条件	最小値	標準値	最大値	単位
$t_{LB_RS232_rising}$	RS-232 ループバック モードでのロジック入力の立ち上がりエッジからロジック出力の立ち上がりエッジまでの遅延 MODE2 = V_{IO} 、MODE1、MODE0 = GND。SLR = GND、L3/L4/L6rising 立ち下がりエッジの 50% から L2/L1/L5、L7、L8rising の立ち下がりエッジの 50% までの遅延、SHDN = V_{IO} 、TERM フロート、出力バッファの負荷容量 = 15pF、3 つのドライバ出力すべての $R_L = 3k\Omega$ 、 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$		410	920	ns
	MODE2 = V_{IO} 、MODE1、MODE0 = GND。SLR = V_{IO} 、L3/L4/L6rising 立ち下がりエッジの 50% から L2/L1/L5、L7、L8rising の立ち下がりエッジの 50% までの遅延、SHDN = V_{IO} 、TERM フロート、出力バッファの負荷容量 = 15pF、3 つのドライバ出力すべての $R_L = 3k\Omega$ 、 $-40^{\circ}C \leq T_A \leq 85^{\circ}C$		640	1100	ns

5.14 スイッチング特性 (ループバック モード) (続き)

パラメータを推奨動作条件全体に適用します。特に記述のない限り、すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ 、 $V_{IO} = 3.3V$ における値です。

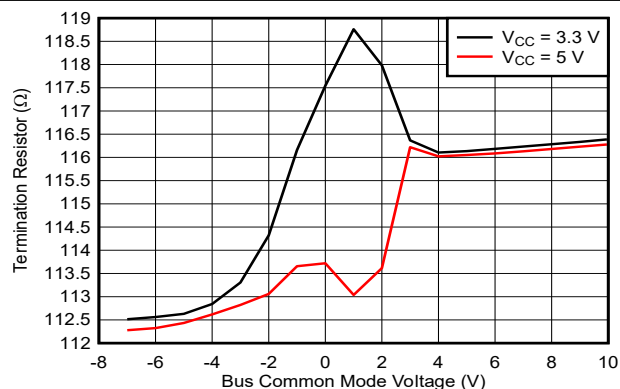
パラメータ	テスト条件	最小値	標準値	最大値	単位
$t_{LB_RS232_falling}$	MODE2 = VIO, MODE1, MODE0 = GND. SLR = GND, L3/L4/L6falling 立ち下がりエッジの 50% から L2/L1/L5, L7, L8falling の立ち下がりエッジの 50% までの遅延, SHDN = Vio, TERM フロート, 出力バッファの負荷容量 = 15pF, 3 つのドライバ出力すべての $R_L = 3k\Omega$, $-40^\circ C \leq T_A \leq 85^\circ C$		570	760	ns
	MODE2 = VIO, MODE1, MODE0 = GND. SLR = Vio, L3/L4/L6falling 立ち下がりエッジの 50% から L2/L1/L5, L7, L8falling の立ち下がりエッジの 50% までの遅延, SHDN = Vio, TERM フロート, 出力バッファの負荷容量 = 15pF, 3 つのドライバ出力すべての $R_L = 3k\Omega$, $-40^\circ C \leq T_A \leq 85^\circ C$		600	1500	ns
$t_{SKEW_RS232_LB}$	RS232 ループバック モードでのロジック入力からロジック出力へのパルス スキュー	$ t_{LB_RS232_rising} - t_{LB_RS232_falling} $, SLR = Vio, $-40^\circ C \leq T_A \leq 85^\circ C$	100	860	ns
		$ t_{LB_RS232_rising} - t_{LB_RS232_falling} $, SLR = GND, $-40^\circ C \leq T_A \leq 85^\circ C$	70	250	ns
$t_{LB_RS485_rising}$	RS-485 ループバック モードでのロジック入力の立ち上がりエッジからロジック出力の立ち上がりエッジまでの遅延	MODE2 = MODE1 = MODE0 = Vio, SLR = Vio, L3 の立ち上がりエッジの 50% から L2 の立ち上がりエッジの 50% までの遅延, SHDN = Vio, TERM フロート, L2 の負荷容量 = 15pF, ドライバ出力端子の負荷 (R_{2R1}) = 54 Ω	1060	1800	ns
$t_{LB_RS485_falling}$	RS-485 ループバック モードでのロジック入力の立ち下がりエッジからロジック出力の立ち下がりエッジまでの遅延	MODE2 = MODE1 = MODE0 = Vio, SLR = Vio, L3 の立ち上がりエッジの 50% から L2 の立ち上がりエッジの 50% までの遅延, SHDN = Vio, TERM フロート, L2 の負荷容量 = 15pF, ドライバ出力端子の負荷 (R_{2R1}) = 54 Ω	1060	1800	ns
$t_{SKEW_RS485_LB}$	RS485 ループバック モードでのロジック入力からロジック出力へのパルス スキュー	$ t_{LB_RS485_rising} - t_{LB_RS485_falling} $, SLR = Vio	5	50	ns

5.15 代表的特性



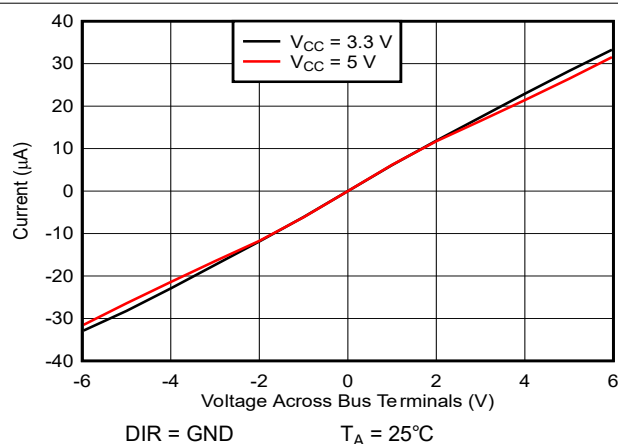
RS-485 全二重モード $V(R3R4) = 2V$

図 5-1. RS-485 終端抵抗と温度との関係



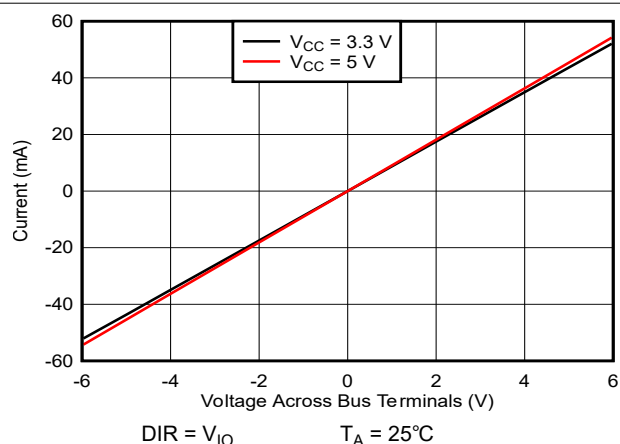
RS-485 全二重モード $V(R3R4) = 2V$

図 5-2. 終端抵抗とバスの同相モード電圧との関係



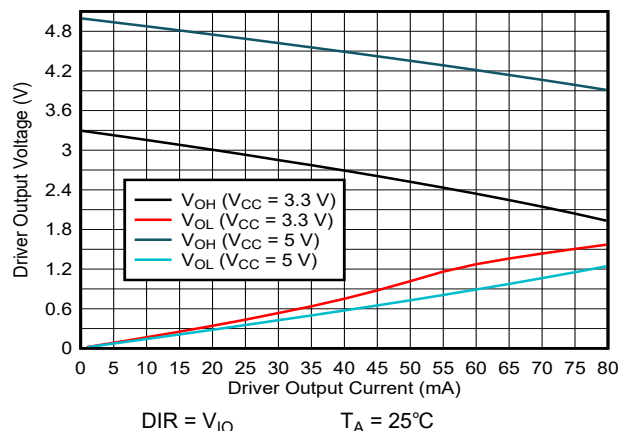
DIR = GND $T_A = 25^\circ C$

図 5-3. 終端がオフの状態で、R2R1 バス ピンの電圧と電流との関係



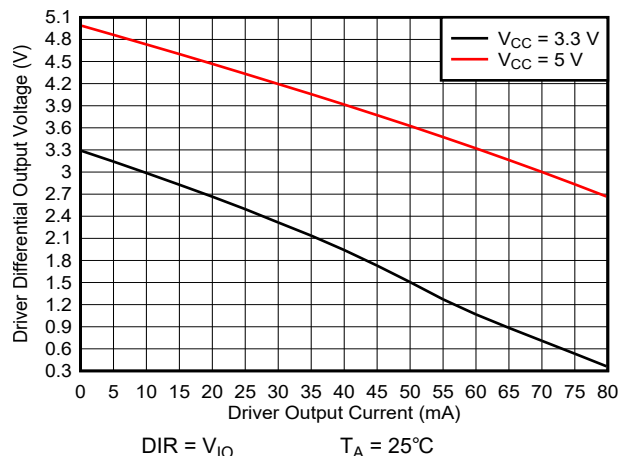
DIR = V_{IO} $T_A = 25^\circ C$

図 5-4. 終端がオンの状態で、R2R1 バス ピンの電圧と電流との関係



DIR = V_{IO} $T_A = 25^\circ C$

図 5-5. RS-485 ドライバ出力電圧とドライバ出力電流との関係



DIR = V_{IO} $T_A = 25^\circ C$

図 5-6. RS-485 ドライバ差動出力電圧とドライバ出力電流との関係

5.15 代表的特性 (続き)

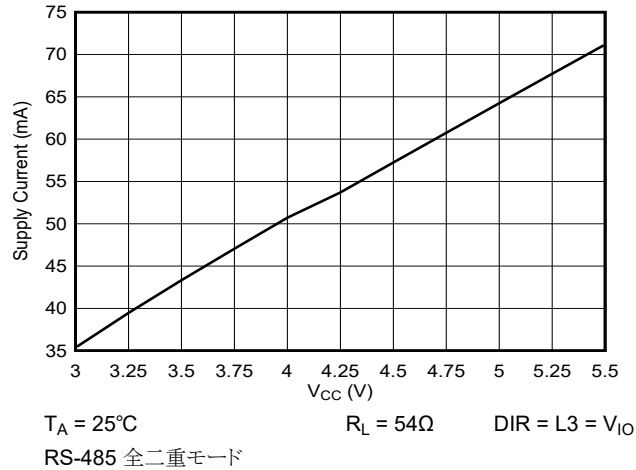


図 5-7. RS-485 電源電流と電源電圧との関係

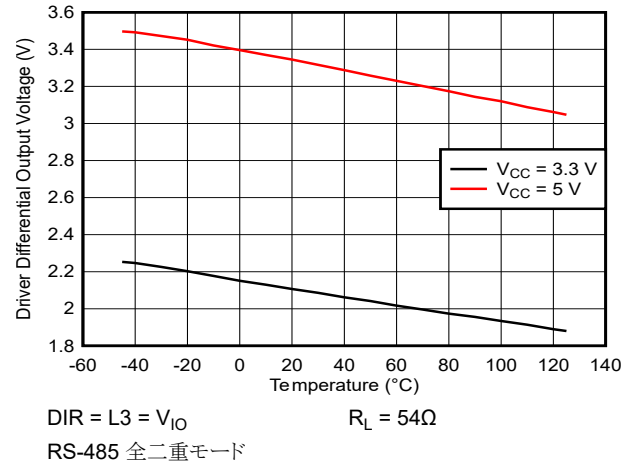


図 5-8. RS-485 ドライバ差動出力電圧と温度との関係

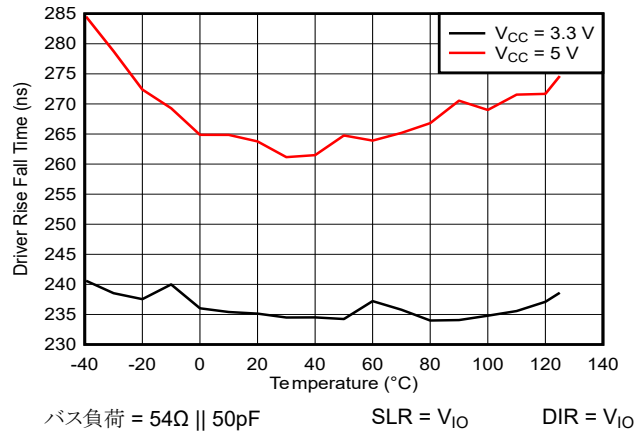


図 5-9. RS-485 500kbps ドライバ立ち上がり / 立ち下がり時間と温度との関係

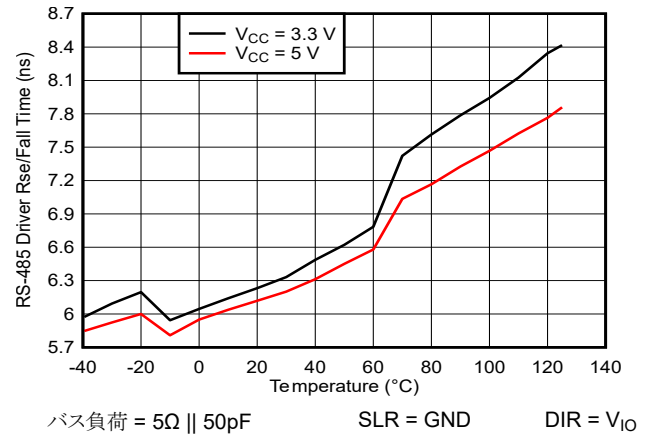


図 5-10. RS-485 20Mbps ドライバ立ち上がり / 立ち下がり時間と温度との関係

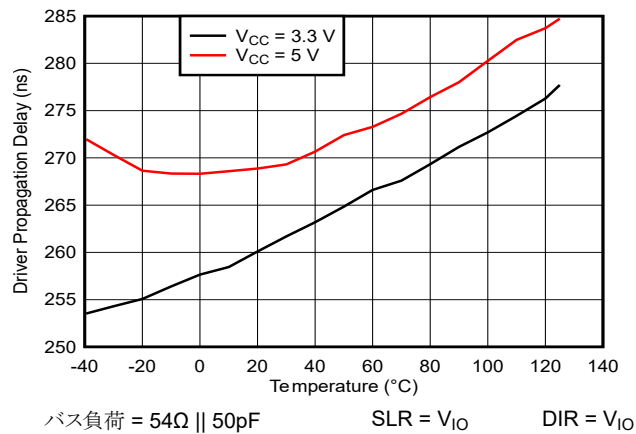


図 5-11. RS-485 500kbps ドライバ伝搬遅延と温度との関係

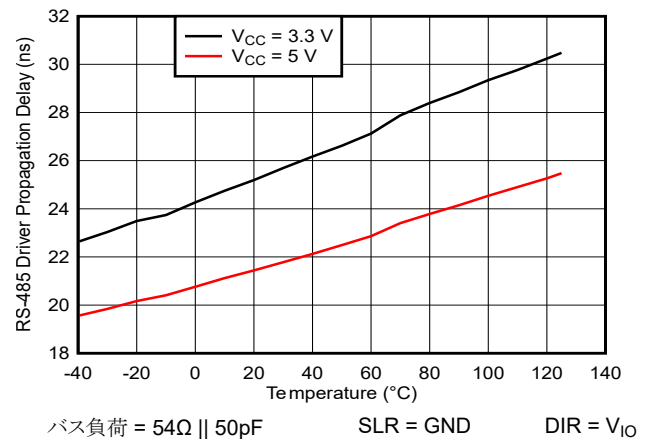


図 5-12. RS-485 20Mbps ドライバ伝搬遅延と温度との関係

5.15 代表的特性 (続き)

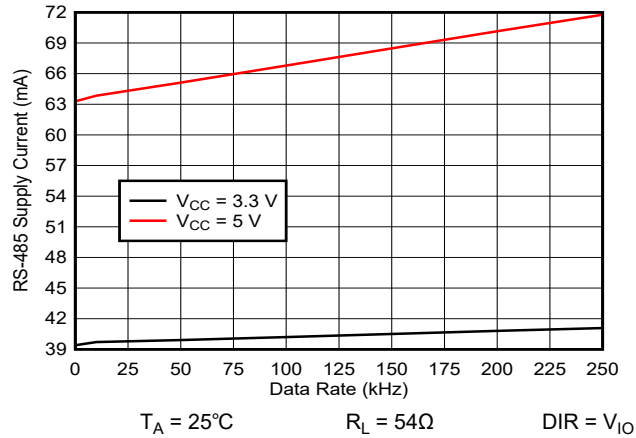


図 5-13. RS-485 500kbps 電源電流と信号速度との関係

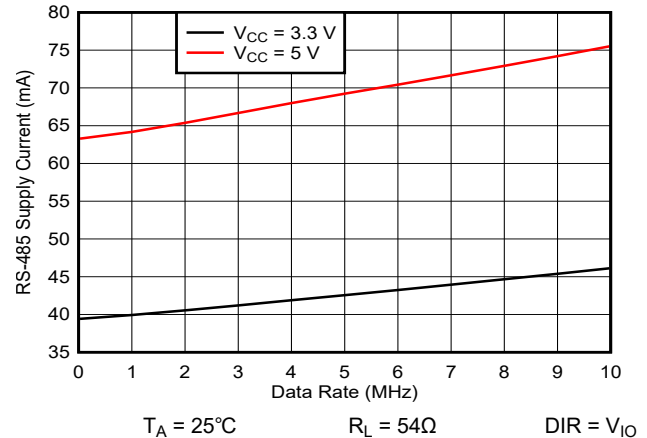
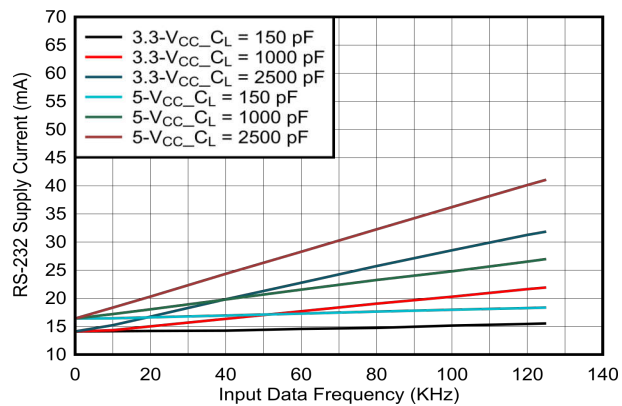
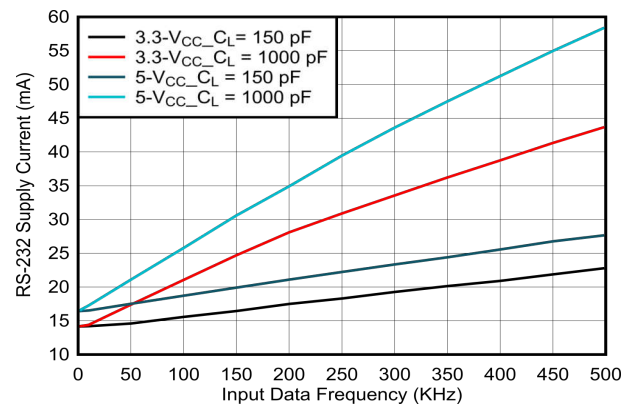


図 5-14. RS-485 20Mbps 電源電流と信号速度との関係



TA = 25°C SLR = VIO
3 250kΩ のすべてのドライバに 5kΩ が搭載されています。このデバイスは RS-232 3T5R モードです
L4、L6 = 静的 L3 トグル

図 5-15. RS-232 電源電流と 250kbps モードの信号速度との関係



TA = 25°C SLR = GND
3 250kΩ のすべてのドライバに 5kΩ が搭載されています。このデバイスは RS-232 3T5R モードです
L4、L6 = 静的 L3 トグル

図 5-16. RS-232 電源電流と 1Mbps モードの信号速度との関係

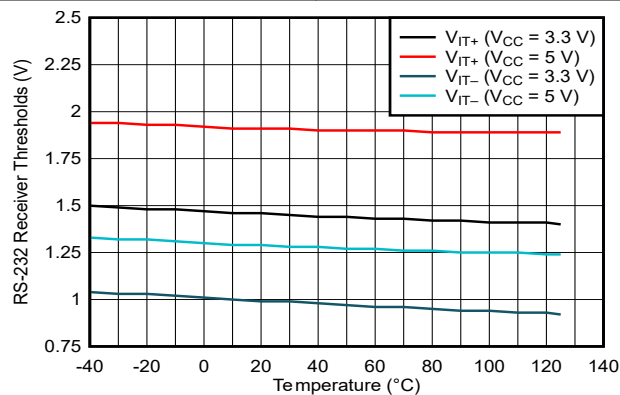


図 5-17. RS-232 レシーバのスレッシュホールドと温度との関係

6 パラメータ測定情報

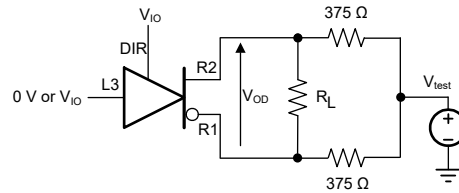


図 6-1. 同相モード負荷での RS-485 ドライバ差動出力電圧の測定

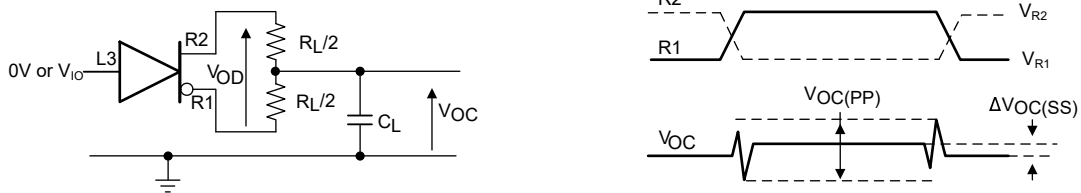


図 6-2. RS-485 負荷を使用した RS-485 ドライバ差動および同相モード出力の測定

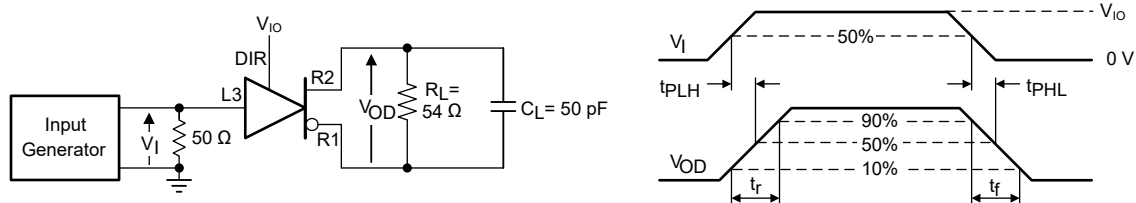


図 6-3. RS-485 ドライバの差動出力の立ち上がり / 立ち下がり時間と伝搬遅延の測定

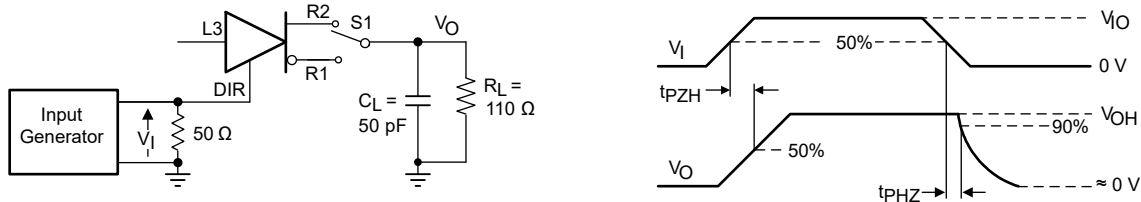


図 6-4. アクティブ ハイ出力およびプルダウン負荷での RS-485 ドライバのイネーブルおよびディセーブル時間の測定

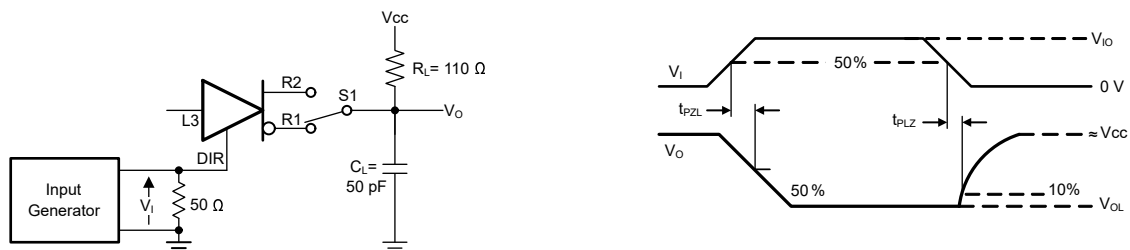


図 6-5. アクティブ Low 出力およびプルアップ負荷での RS-485 ドライバのイネーブルおよびディセーブル時間の測定

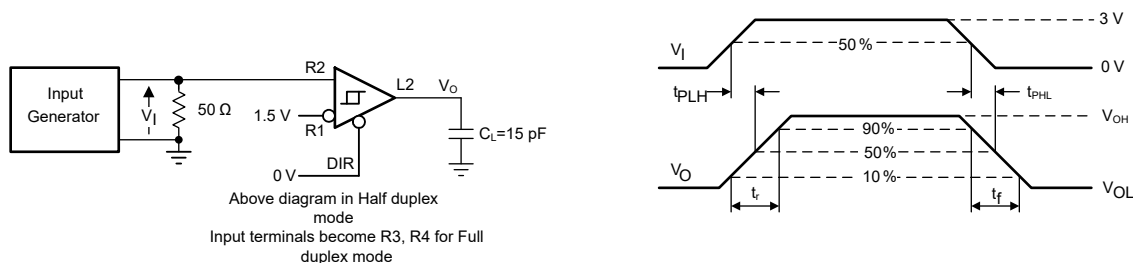


図 6-6. RS-485 レシーバ出力の立ち上がり / 立ち下がり時間と伝搬遅延の測定

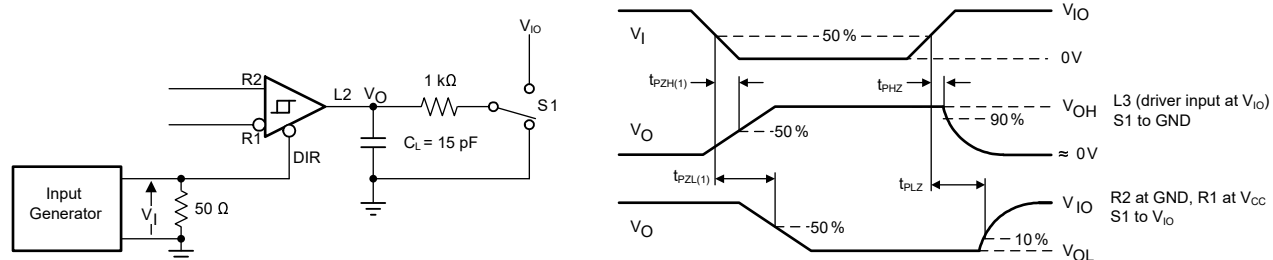


図 6-7. 半二重モードでの RS-485 レシーバのイネーブルおよびディスエーブル時間の測定

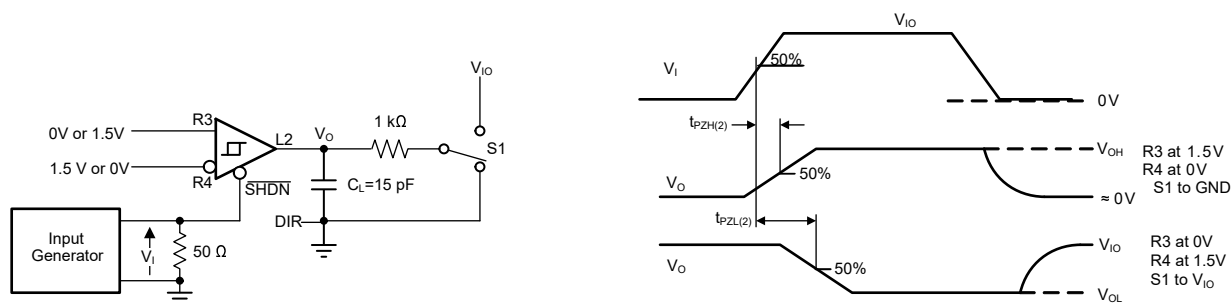


図 6-8. TX ディセーブルのあるシャットダウンからの RS-485 レシーバのイネーブル時間の測定：全二重モード

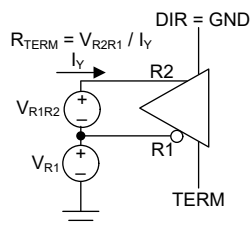


図 6-9. 終端抵抗の測定

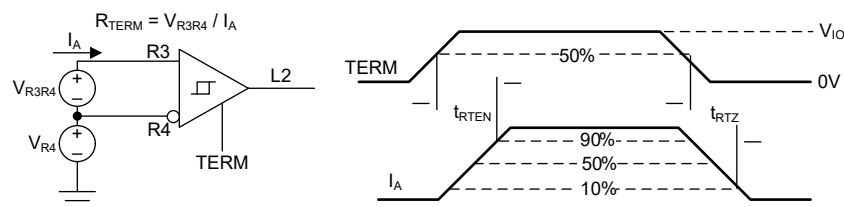


図 6-10. 終端抵抗のスイッチング測定

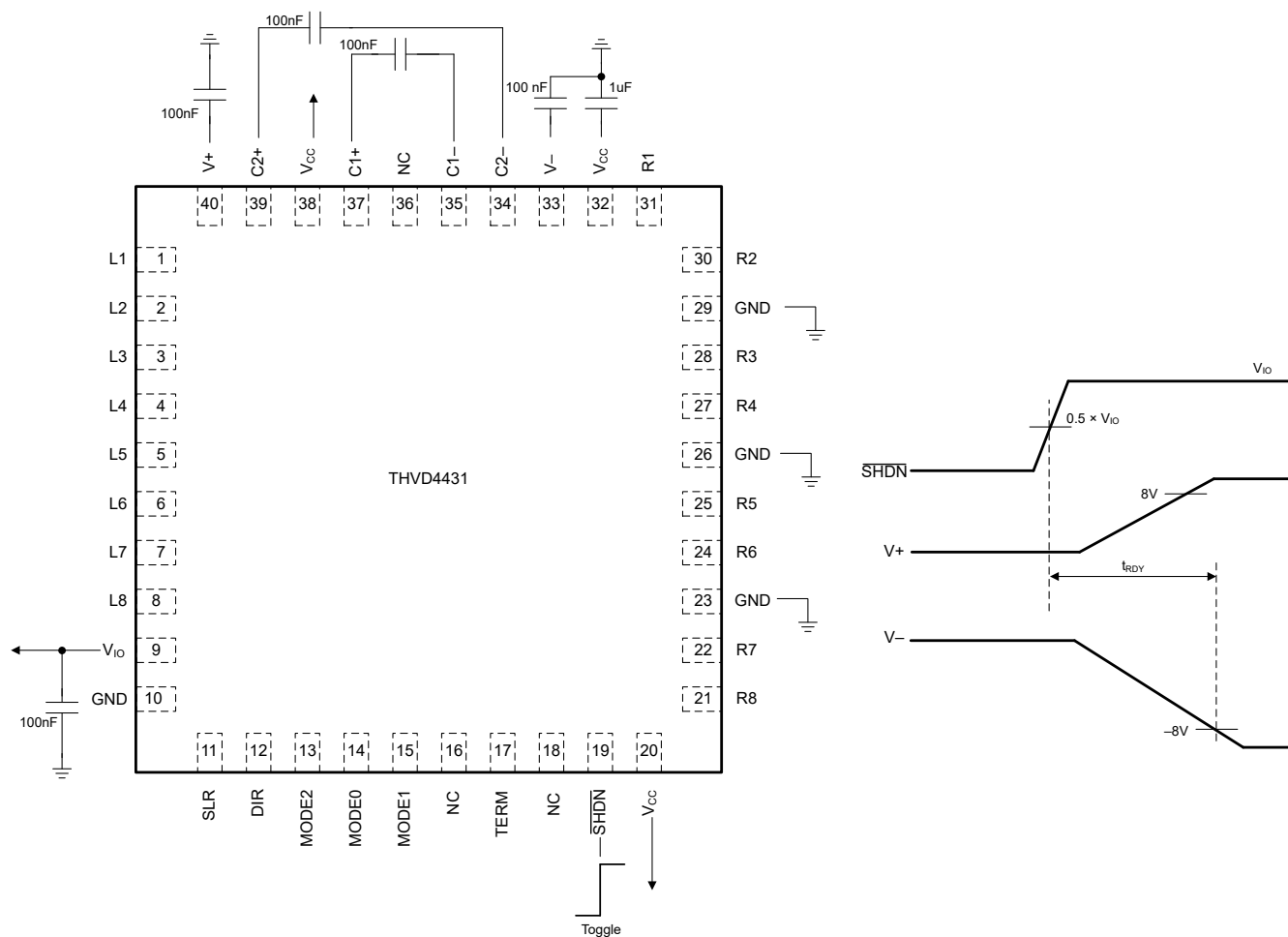


図 6-11. シャットダウンから RS-232 レディまでの時間

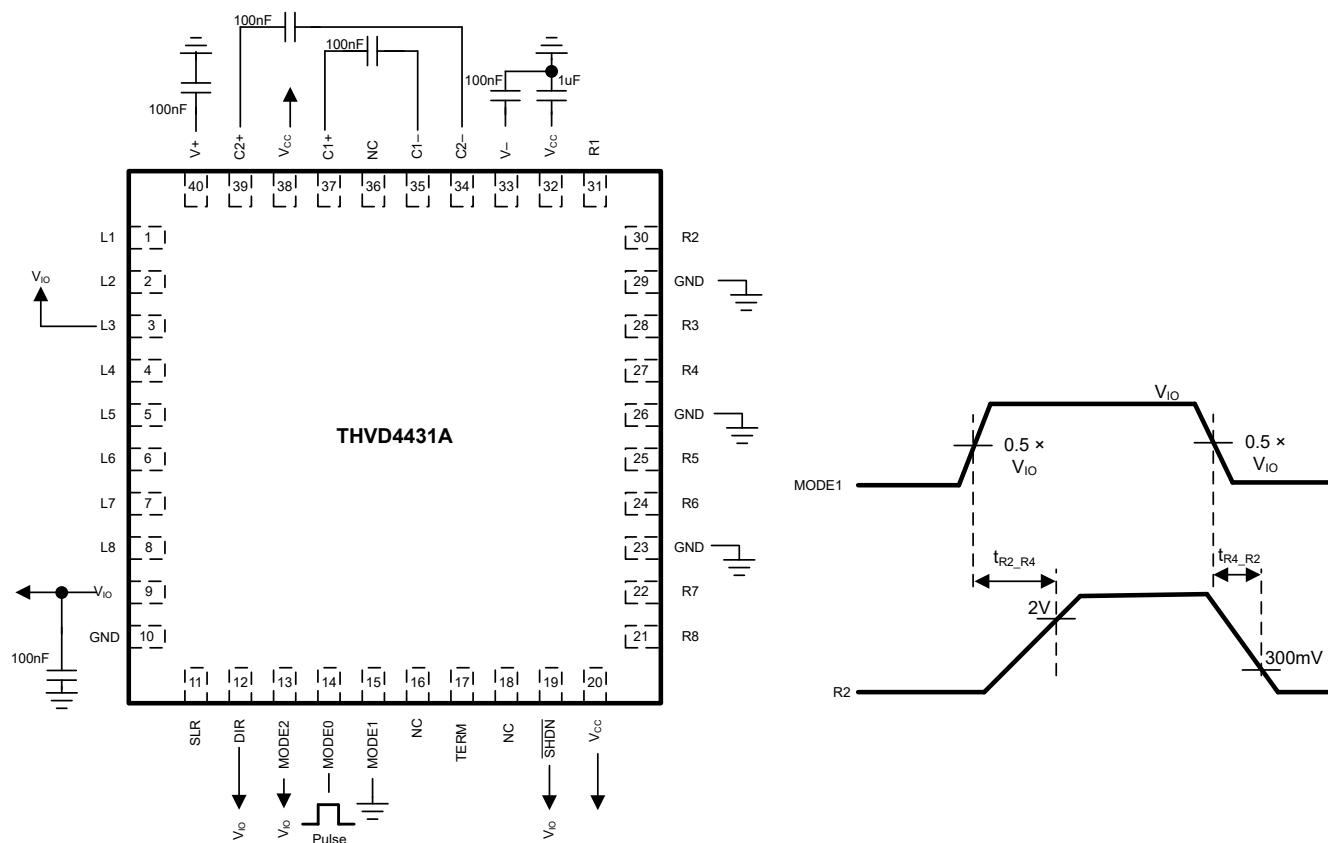


図 6-12. RS-232 3T5R モードから RS-485 全二重モードおよび戻るに切り替える時間

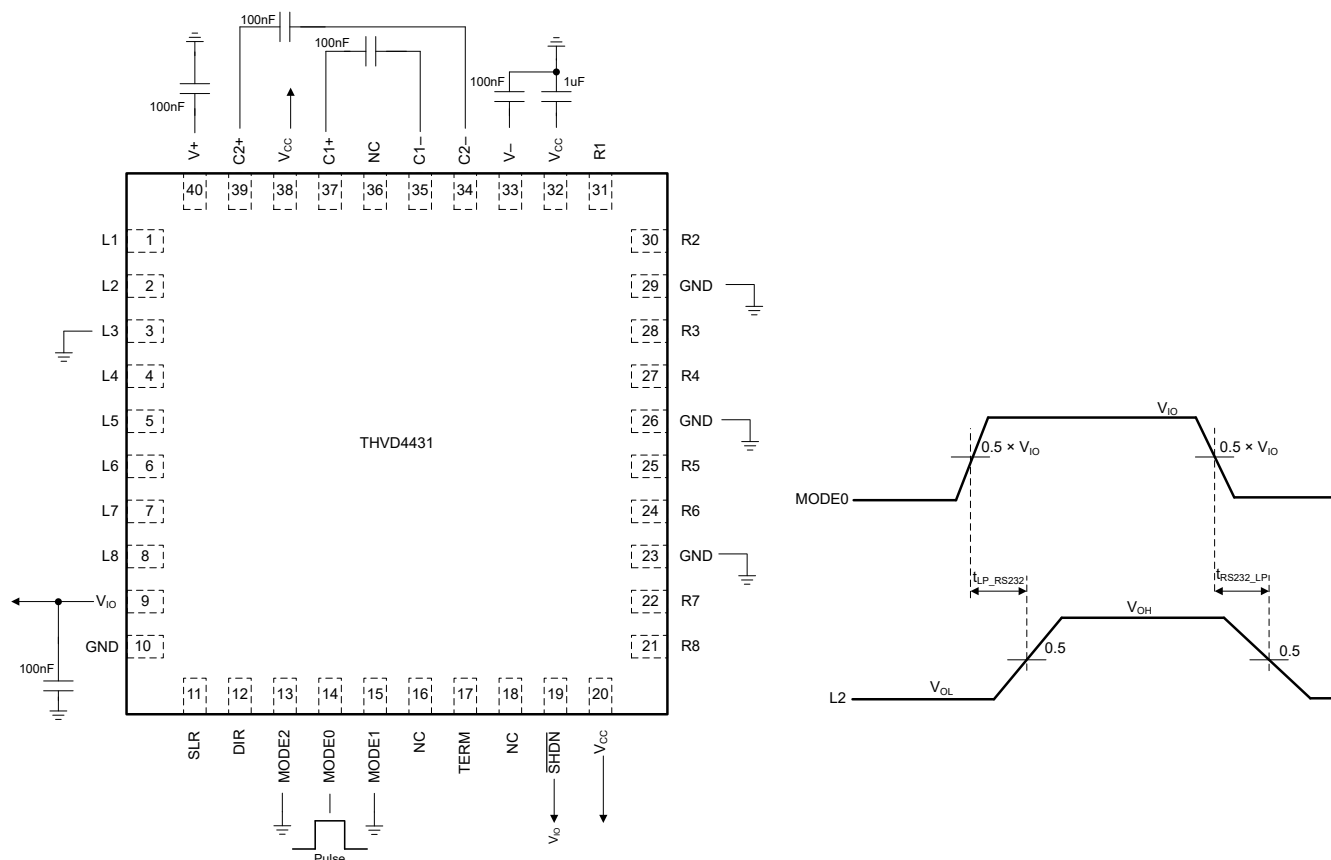


図 6-13. RS-232 ループバックから通常の RS-232 3T5R モードへの切り替え時間

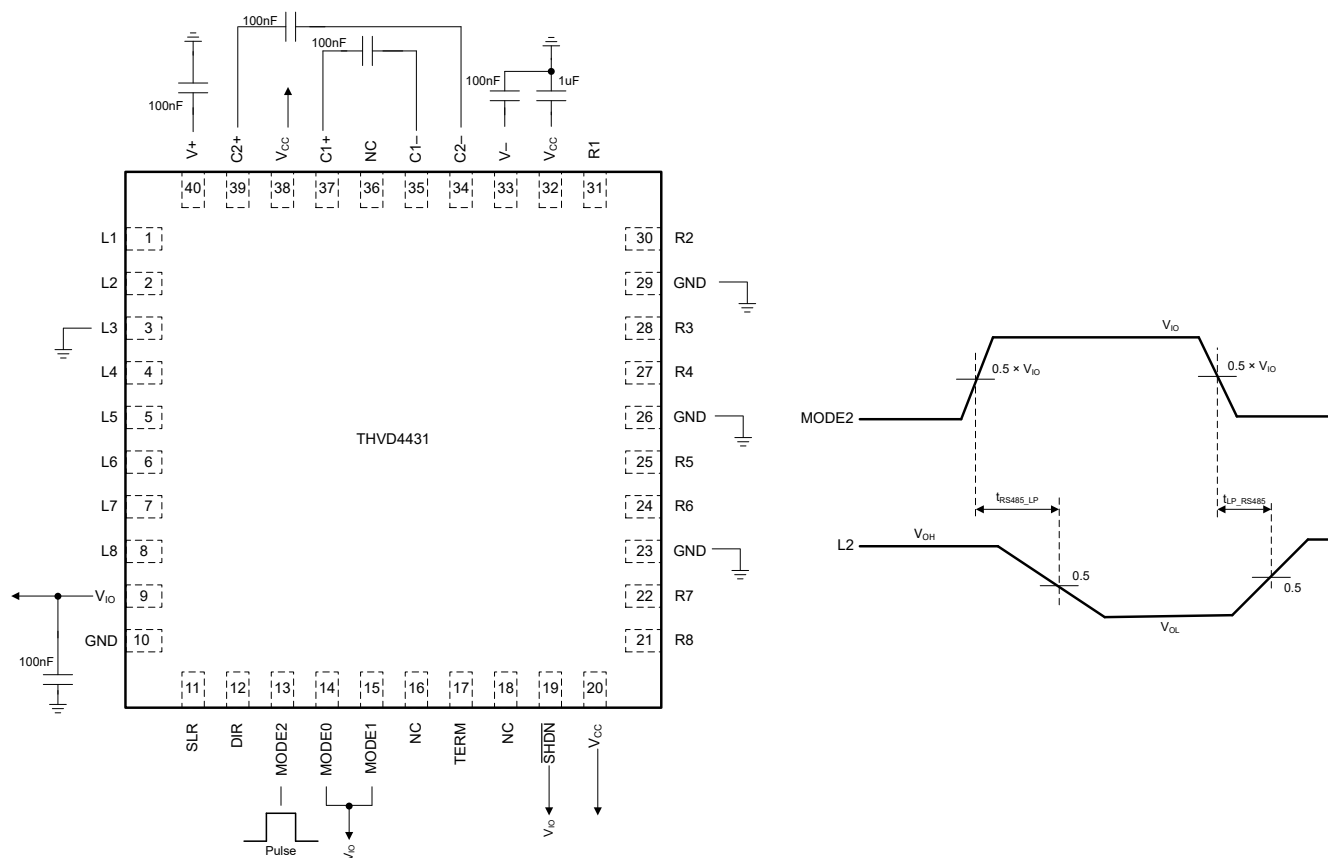


図 6-14. RS-485 ループバックモードから RS-485 全二重モードへ、および逆への切り替え時間

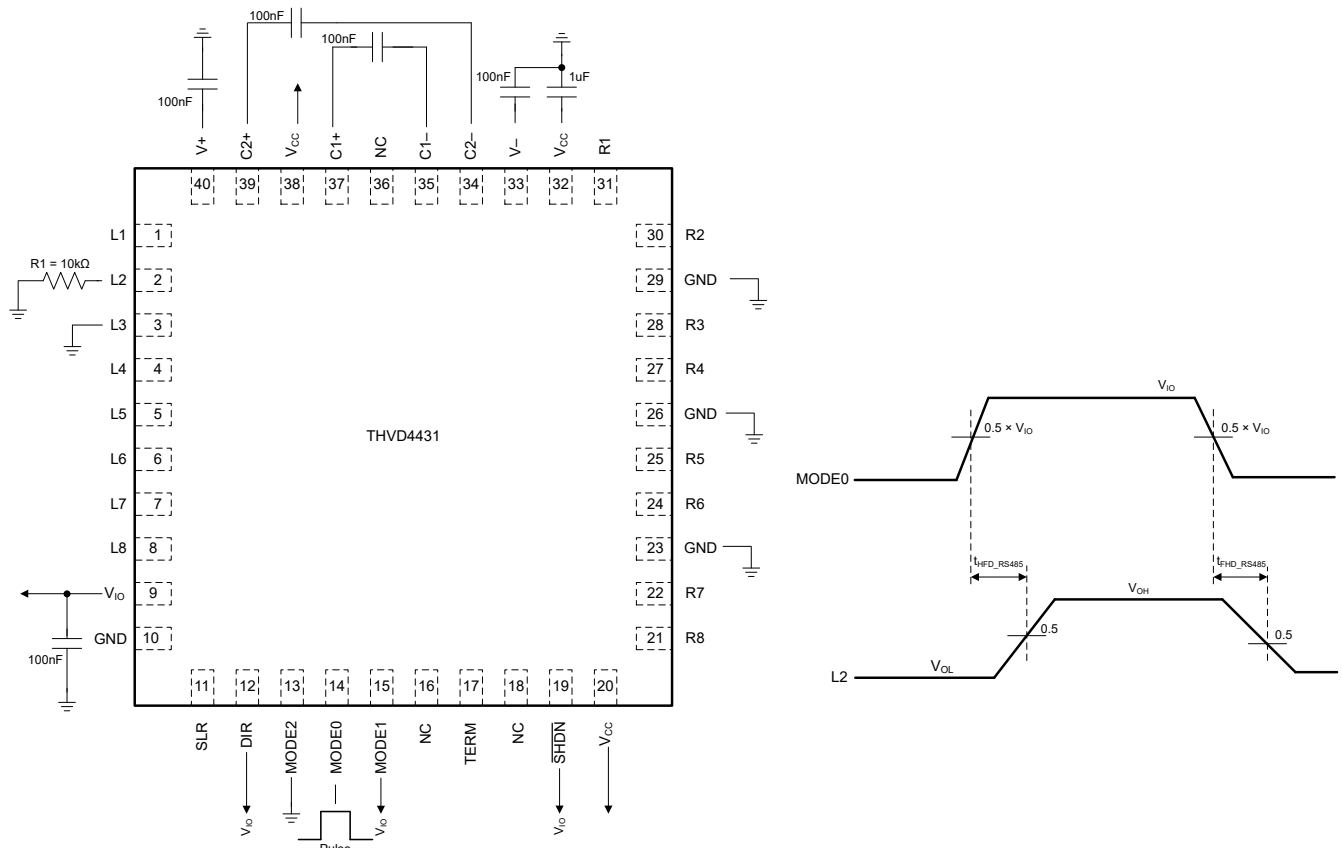


図 6-15. RS-485 の全二重から半二重および逆への切り替え時間

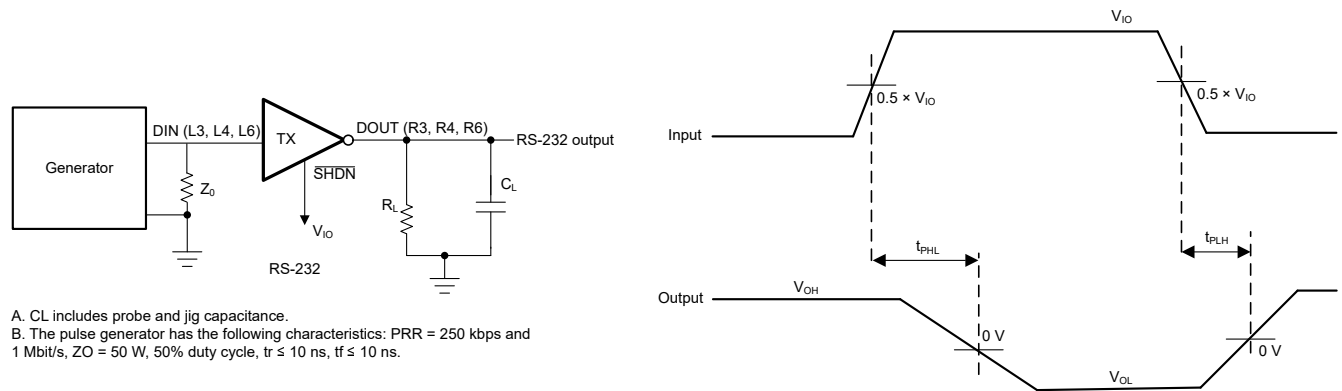


図 6-16. RS-232 ドライバ伝搬遅延、パルス スキュー

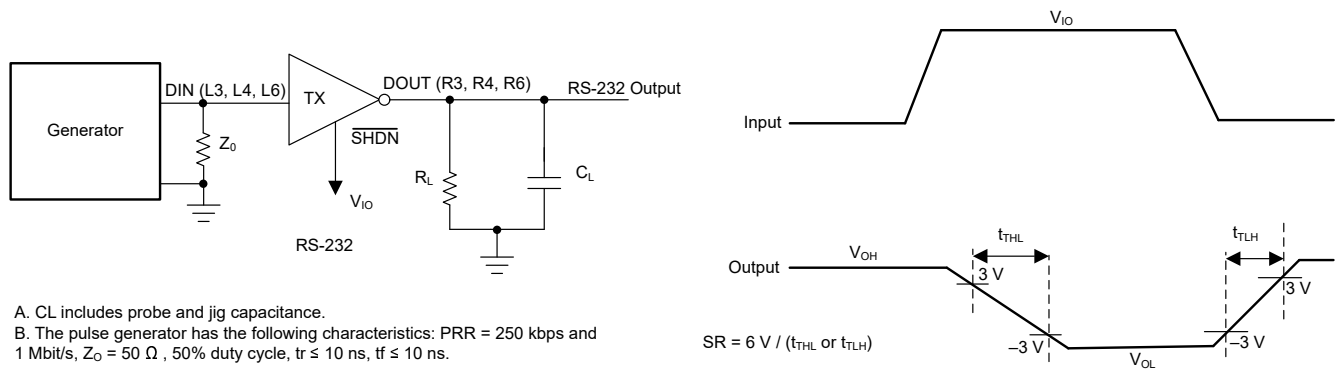


図 6-17. RS-232 ドライバスルー レート

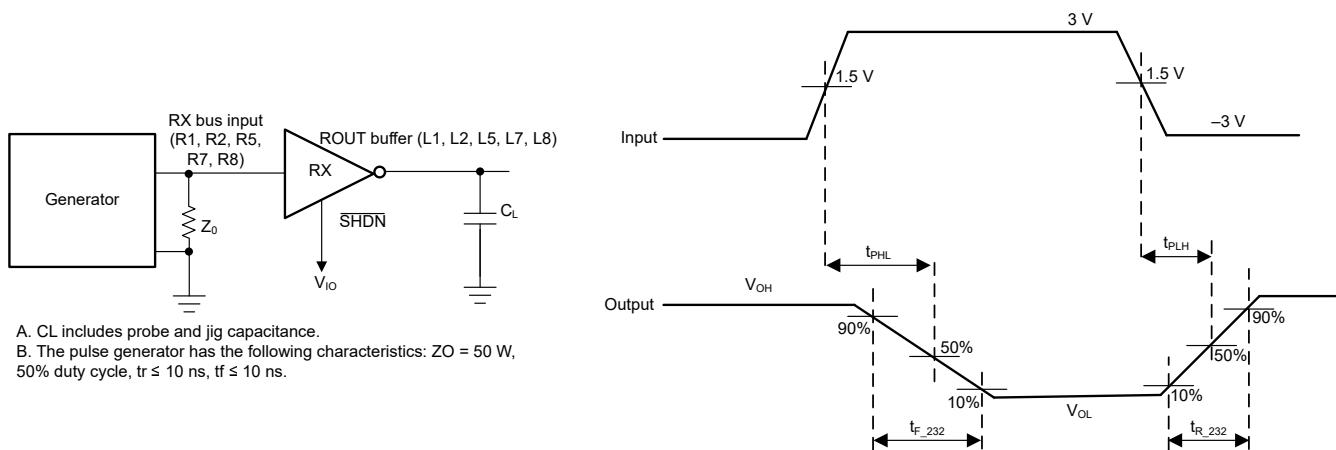


図 6-18. RS-232 レシーバ伝搬遅延、パルス スキュー

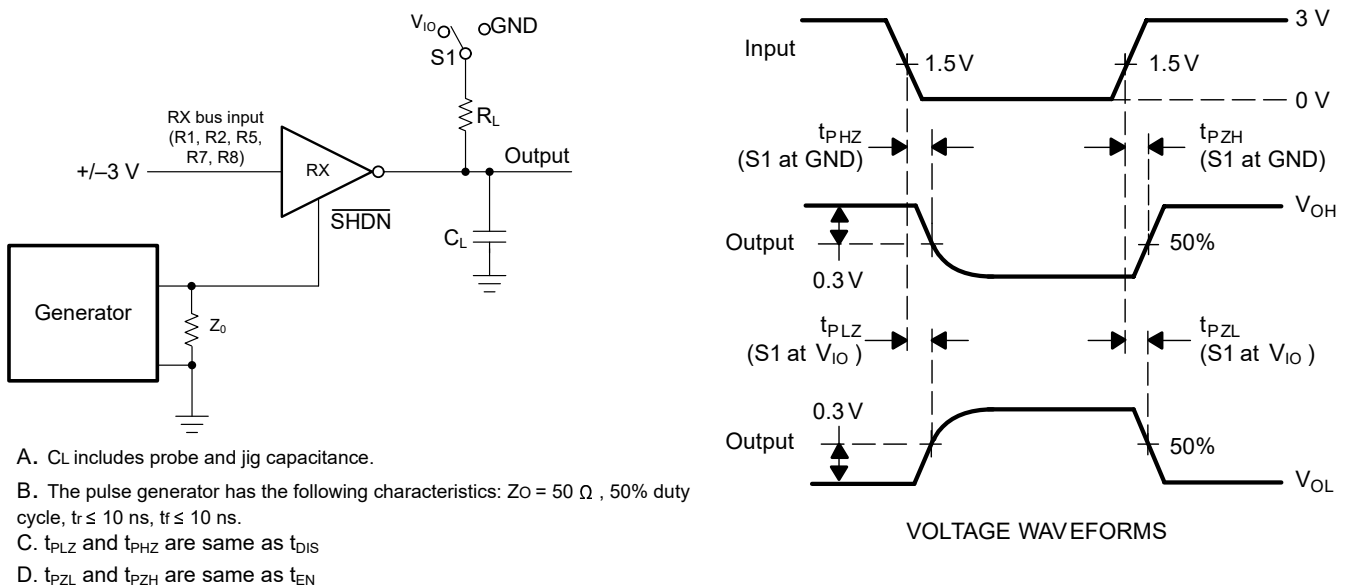


図 6-19. RS-232 レシーバ イネーブルおよびディスエーブル時間

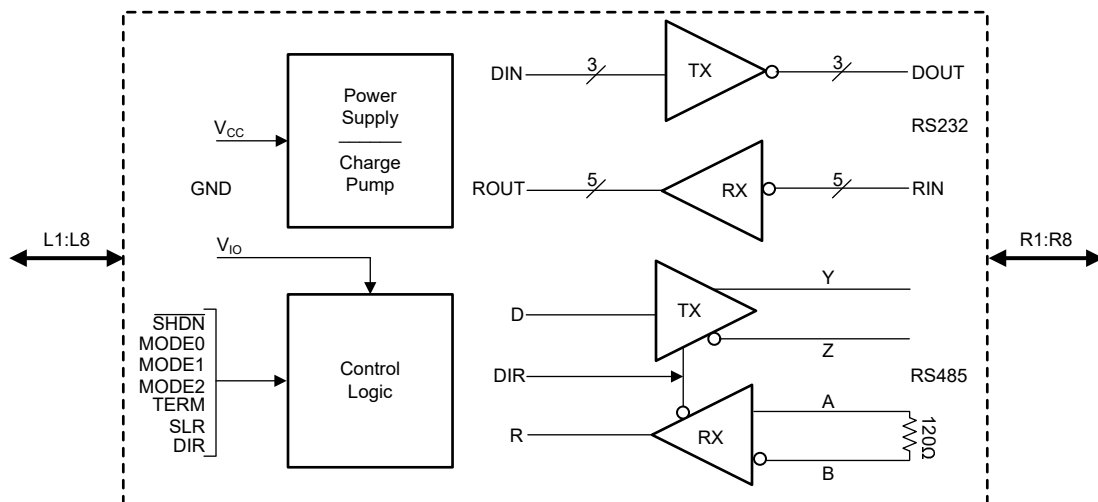
7 詳細説明

7.1 概要

THVD4431A は、RS-232、RS-422、RS-485 の各物理層をサポートする、高集積で堅牢なマルチプロトコルトランシーバです。このデバイスは、3 つのトランスミッタと 5 つのレシーバを搭載しており、3T5R RS-232 ポートを有効にできます。また、このデバイスには 1 つのトランスミッタと 1 つのレシーバが内蔵されており、半二重と全二重の RS-485 ポートをイネーブルにします。モード選択ピンにより、プロトコルの共有バスおよびロジックピンが共通の単一のコネクタを共有できるようになります。

デバイスには SLR ピンがあり、RS-232 と RS-485 に 2 種類の最大速度を設定するために使用できます。これは、お客様が 1 個のデバイスを認定済みとし、2 種類の独立した最終アプリケーションで使えるため、有益です。また、これらのデバイスは柔軟な I/O 電源ピン V_{IO} を備えており、3V ~ 5.5V のバス電圧電源とは異なる、1.65V ~ 5.5V のデジタルインターフェイス電圧範囲を実現できます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 IEC ESD および EFT 保護機能を内蔵

内部 ESD 保護回路は、すべてのトランシーババスピン (ドライバおよびレシーバ) を、IEC 61000-4-2 に準拠した静電気放電 (ESD) から接触放電で $\pm 8\text{kV}$ まで、すべての動作モードで $\pm 15\text{kV}$ の空中放電まで保護します。RS-485 モードのバスラインは、IEC 61000-4-4 に従い、最大 $\pm 4\text{kV}$ の電気的高速過渡 (EFT) にも耐えられます。

7.3.2 保護機能

THVD4431A のバスピンは、 $-16\text{V} \sim +16\text{V}$ の範囲でのあらゆる DC 電源短絡から保護されています。RS-485 モードでは、TIA/EIA-485A 規格に準拠するため、短絡電流が $\pm 250\text{mA}$ に制限されます。RS-232 モードでは、バスのピンがグラウンドに短絡する可能性があるシナリオには、 $\pm 60\text{mA}$ の電流制限が適用されます。

デバイスにはサーマル シャットダウン保護機能も搭載されており、過剰な消費電力が原因で接合部温度が T_{SHDN} スレッショルドを超えると、オンチップのドライバとレシーバがディセーブルされます。

V_{CC} 電源と V_{IO} 電源の両方に電源低電圧保護があります。これにより、両方の電源が立ち上がり低電圧スレッショルドを上回ったときに、バス出力とレシーバロジック出力が既知の駆動状態に維持されます。次の表に、電源レベルのさまざまなシナリオにおけるデバイスの動作を示します。

表 7-1. 電源機能表

V _{CC}	V _{IO}	ドライバ出力	レシーバ出力
> UV _{VCC} (立ち上がり)	> UV _{VIO} (立ち上がり)	RS-485 モードの場合、DIR および L3 入力により決定されます。 RS-232 モードの場合、L3、L4、L6 入力によって決定されます。シャットダウン モードの場合、Hi-Z	RS-485 モードの場合、DIR および (R1R2) 入力または (R3R4) 入力により決定されます。RS-232 モードの場合、R1、R2、R5、R7、R8 入力によって決定されます。シャットダウン モードの場合、Hi-Z
< UV _{VCC} (立ち下がり)	> UV _{VIO} (立ち上がり)	ハイインピーダンス	不定
> UV _{VCC} (立ち上がり)	< UV _{VIO} (立ち下がり)	ハイインピーダンス	ハイインピーダンス
< UV _{VCC} (立ち下がり)	< UV _{VIO} (立ち下がり)	ハイインピーダンス	ハイインピーダンス

7.3.3 RS-485 レシーバのフェイルセーフ動作

THVD4431A の RS-485 差動レシーバは、以下の原因で発生する無効なバス状態に対するフェイルセーフです：

- コネクタの接続解除などの、オープン バス状態
- ケーブルが損傷し、ツイストペアが互いに短絡した場合などの、短絡したバス状態
- バス上のドライバがアクティブに駆動していないときに発生するアイドル バス状態

いずれの場合も、差動レシーバはフェイルセーフ ロジック HIGH 状態を出力し、レシーバの出力が不定にならないようにします。

レシーバのフェイルセーフは、入力の不定範囲に 0V の差動が含まれないように、レシーバのスレッシュホールドをオフセットすることで実現されます。RS-422 および RS-485 規格に準拠するには、差動入力 V_{ID} が 200mV を上回るときはレシーバ出力が high になり、V_{ID} が -200mV を下回るときは low に出力する必要があります。フェイルセーフ性能を決定するレシーバパラメータは、V_{TH+}、V_{TH-}、V_{HYS} (V_{TH+} と V_{TH-} の間の分離) です。レシーバ機能表に示すように、差動信号が -200mV を下回ると常にレシーバ出力が低くなり、差動信号が 200mV を上回ると常にレシーバ出力が高くなります。

差動入力信号がゼロに近いとき、信号は依然として V_{TH+} スレッシュホールドを上回り、レシーバ出力が High になります。差動入力が V_{HYS} よりも高く V_{TH+} よりも低い場合のみ、レシーバ出力は LOW 状態に遷移します。したがって、バス障害状態時のレシーバ入力のノイズ耐性には、レシーバのヒステリシス値 V_{HYS} と V_{TH+} の値が含まれます。

7.3.4 低電力シャットダウン モード

この $\overline{\text{SHDN}}$ ピンを low にすると、デバイスはシャットダウンモードに移行します。これはデバイスの最小消費電力モードであり、消費電流は標準で 10μA です。このモードでは、すべてのブロックが無効化されます。

7.3.5 オンチップの切り替え可能終端抵抗

THVD4431A には公称 120Ω の終端抵抗があり、RS-485 モードの R3/R4 の両端にあります。表 7-2 に示すように、両方の終端抵抗はピンを使用してイネーブルまたはディセーブルにします。ドライバまたはレシーバの状態に関係なく、この終端抵抗を有効化または無効化できます。RS-232 ループバック、RS-232 3T5R、RS-485 ループバック、電源なしおよびサーマル シャットダウン モードでは、終端がオフになります。

表 7-2. オンチップ終端機能

信号状態	デバイス モード	機能
TERM = V_{IO}	半二重および全二重モード	R3 と R4 の間で 120Ω がイネーブル
TERM = GND またはフローティング	半二重および全二重モード	R3 と R4 の間で 120Ω がディセーブル

オンチップ 120Ω 終端抵抗は、バスピンの同相電圧間および温度による変動が最小限になるように設計されています。終端ブロックがバスに抵抗性負荷を供給し、DC 信号から 20Mbps 信号までのバス信号の振幅や位相には影響を与えません。電圧と温度による終端抵抗の変動については、代表的特性曲線を参照してください。

7.3.6 動作データ レート

THVD4431A は、スルーレート制御 (SLR) ピンを構成することで、低速または高速の RS-485 および RS-232 アプリケーションで使用できます。表 7-3 に、スルー レート制御機能を示します。

表 7-3. スルーレート制御機能

信号状態	ドライバ	レシーバ	コメント
SLR = V_{IO}	RS-485 の最大動作速度 = 500kbps RS-232 モードでの最大動作速度は 250kbps です	RS-485 の最大動作速度 = 500kbps RS-232 モードでの最大動作速度は 250kbps です	ドライバ出力に適用されるアクティブな高スルー レート制限。この構成では、RS-485 のレシーバパスのグリッチ フィルタがイネーブルされます
SLR = GND またはフローティング	RS-485 の最大動作速度 = 20Mbps RS-232 モードでの最大動作速度は 1Mbps です	RS-485 の最大動作速度 = 20Mbps RS-232 モードでの最大動作速度は 1Mbps です	ドライバ出力のスルー レート制限がディセーブル。

RS-485 の半二重および全二重モードでは、低速モード (500kbps) のレシーバ パスを使用すると、追加のノイズ フィルタリングが可能になります。有効なデータとして誤って解釈される可能性がある、バスからの高周波ノイズ パルスを減衰するため、SLR を V_{IO} に設定してローパス フィルタが標準的な 700kHz より高い周波数のパルスを除外できるようにします。

7.3.7 診断ループバック

THVD4431A は、RS-232 および RS-485 の両方に対する完全なバス診断ループバックモードを備えています。これらのモードは、バス出力を内部でバス入力に短絡します。そのため、データがロジック入力からトグルされるとバスに達し、ロジック バッファ出力に反映されます。これにより、マイコンはロジック入力とロジック出力を比較して、(コネクタ/ケーブルによる) バス側の短絡を検出できます。

RS-232 ハードウェアループバックモードでは、L3 は R3/R2/L2 に反映され、L4 は R4/R5/R8/R1/L5/L8/L1 に反映され、L6 は R6/R7/L7 に反映され、R1 から R8 までのすべてのバスピンでグラウンドへの短絡を検出できるようになります。RS-232 ループバック モードは、40°C から 85°C への周囲温度用に最適化されています。RS-232 診断ループバックは、ケーブルで接続された別のノード (DUT2) であっても、ノード (DUT1) で実行できますが、DUT1 によるループバックチェックが実行されている間は、リッスンノード (DUT2) が RS232 ライン上で何も送信することはできません。

RS-485 ループバックモードでは、内部的に R2 が R3 に接続され、R1 が R4 に接続されます。L3 入力データはドライバ出力端子とレシーバ入力端子にルーティングされ、L2 に反映されます。このモードでは DIR と TERM はサポートされません。このモードでは R3/R4 の外部終端はサポートされていませんが、R1/R2 は内部終端または外部終端される場合があります。これは R1/R2 と R3/R4 バス端子間の短絡を検出できます。ケーブルまたはコネクタの短絡を検出する RS-485 診断ループバックの推奨最大データレートは、SLR = V_{IO} で 500kbps です。

7.3.8 RS-232 用チャージポンプを内蔵

THVD4431A には高効率で低ノイズのチャージポンプが内蔵されており、RS-232 信号用の大出力電圧を生成できます。チャージポンプは、電圧増倍機能と、3.3V または 5V の V_{CC} 動作ではそれぞれ電圧を公称 $\pm 5.5V$ または $\pm 9.5V$ に調整するインバータで構成されます。これには UV 保護メカニズムも搭載されています。チャージポンプには 4 個の外部セラミックコンデンサ (2 個のフライングコンデンサと 2 個のストレージコンデンサ) が必要であり、RS-232 を単一電源で動作させることができます。RS-232 チャージポンプの動作に関する一般的な説明については、ブログを参照してください。[RS-232 トランシーバの安定化チャージポンプ回路の動作方法](#)。

7.4 デバイスの機能モード

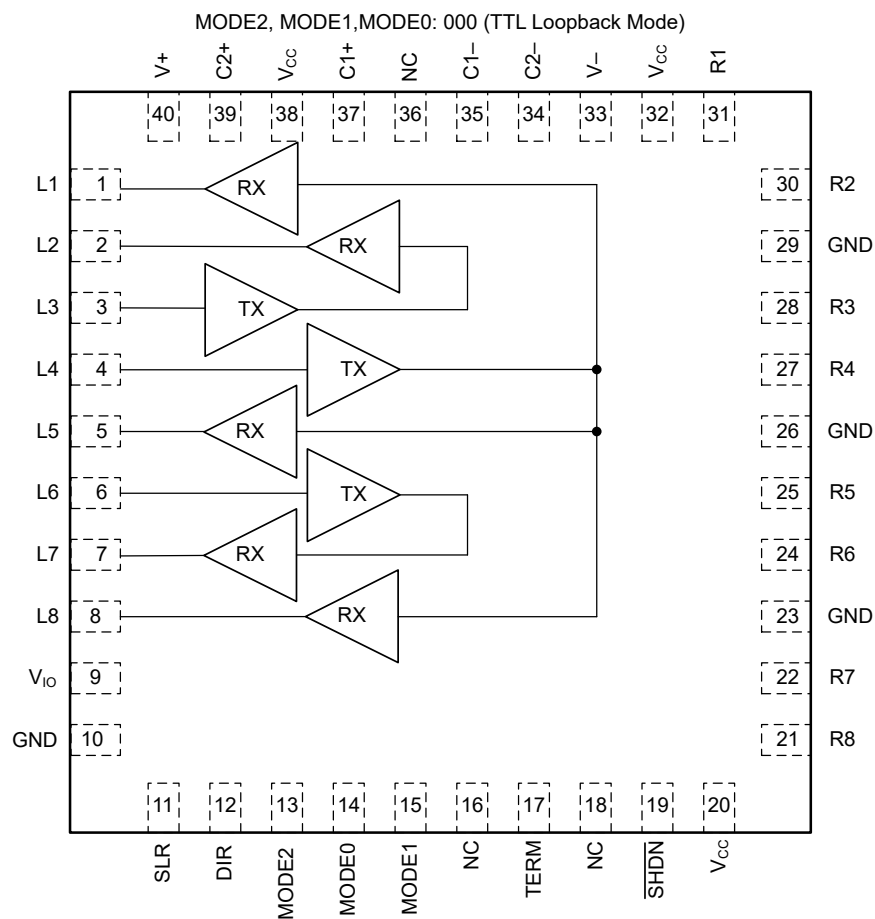


図 7-1. TTL ループバックモード

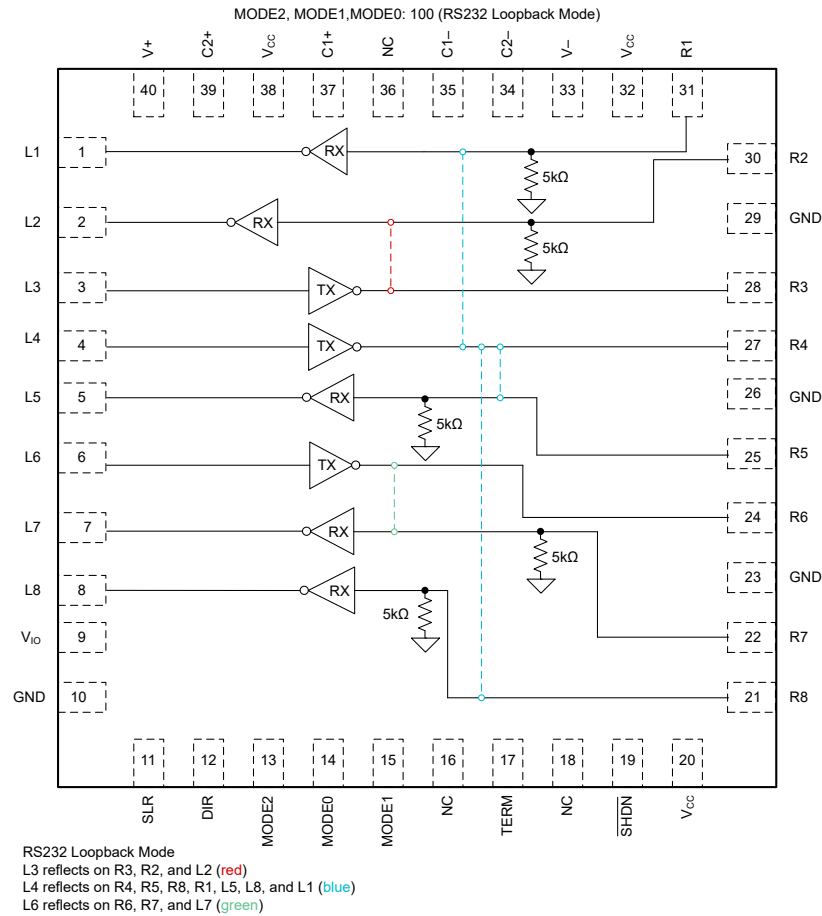


図 7-2. RS-232 ループバックモード

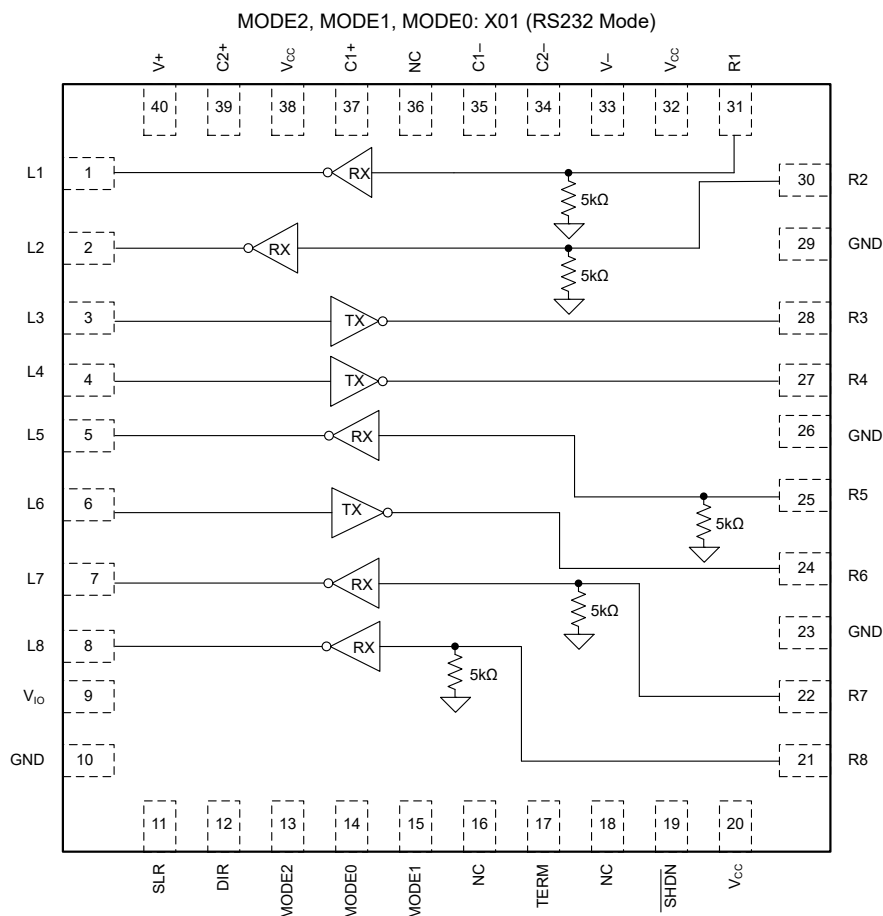


図 7-3. RS-232 3T5R モード

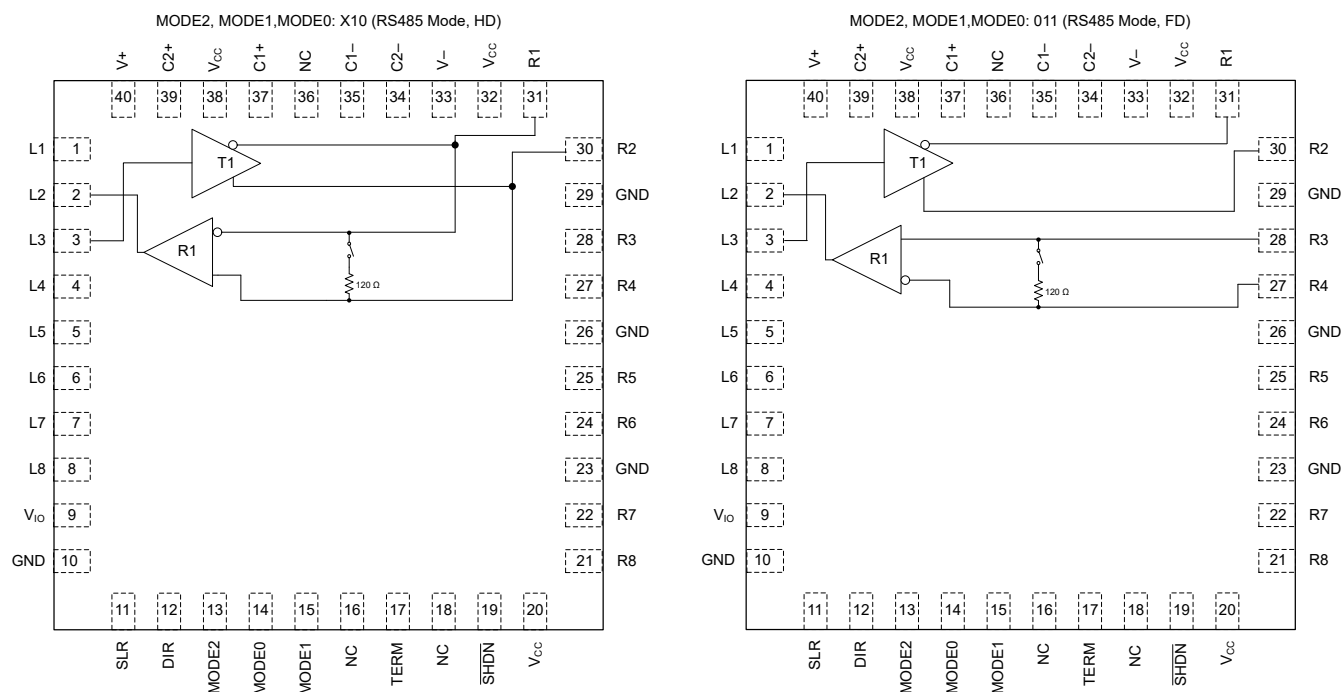


図 7-4. RS485 の半二重および全二重モード

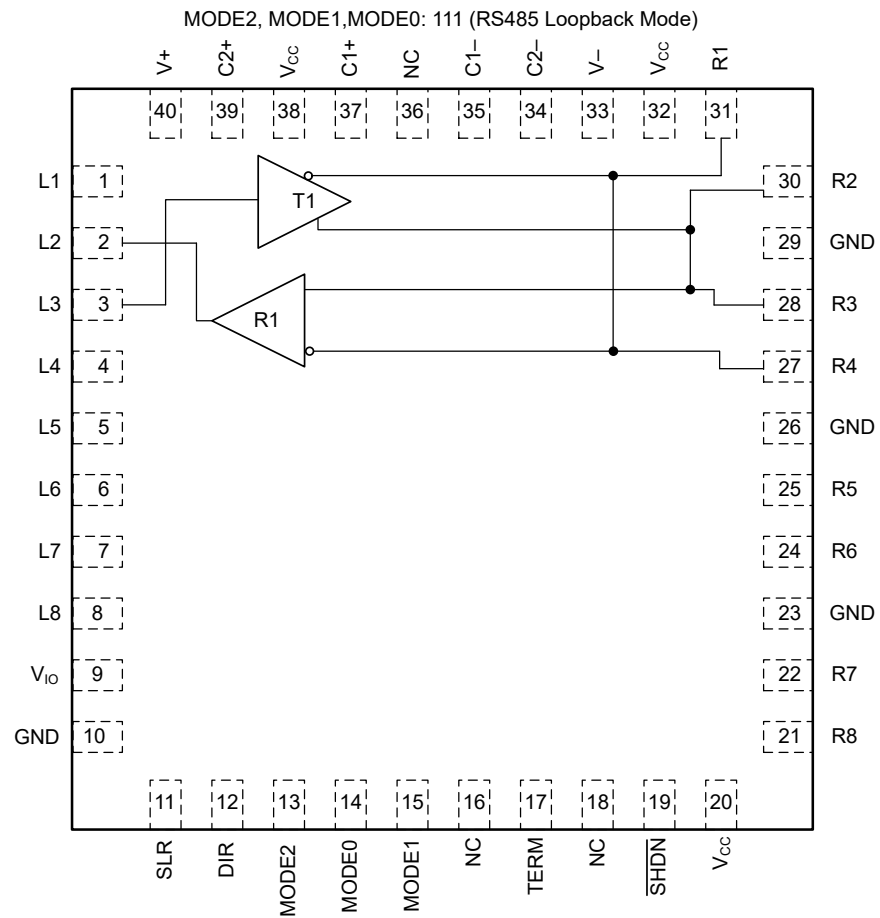


図 7-5. RS-485 ループバックモード

7.4.1 RS-485 機能

ドライバ イネーブル ピン DIR がロジック high のとき、差動出力 R2 および R1 はデータ入力 L3 のロジック状態に従います。L3 でロジック high にすると、R2 は high になり、R1 は low になります。この場合、 $V_{OD} = V_{R2} - V_{R1}$ として定義される差動出力電圧は正です。L3 が low のとき、出力状態は逆になります。R1 が high、R2 は low、 V_{OD} は負になります。

DIR が LOW のとき、両方の出力は高インピーダンスになります。この条件では、L3 のロジック状態は無関係です。DIR ピンにはグラウンドへの内部プルダウン抵抗があるため、オープンのままにすると、ドライバはデフォルトでディセーブル (高インピーダンス) になります。L3 ピンには V_{IO} への内部プルアップ抵抗があるため、ドライバがイネーブルのときにオープンのままにすると、出力 R2 は High になり、R1 は Low になります。

表 7-4 は、半二重モードと全二重モードの両方で有効であり、TERM および SLR ピンの状態には依存しません。

表 7-4. ドライバ機能表

入力	イネーブル	出力		FUNCTION
L3	DIR	R2	R1	
H	H	H	L	バスをアクティブに HIGH に駆動します
L	H	L	H	バスをアクティブに LOW に駆動します
X	L	高インピーダンス	高インピーダンス	ドライバが無効
X	オープン	高インピーダンス	高インピーダンス	ドライバはデフォルトで無効になっています
オープン	H	H	L	デフォルトではバスをアクティブに HIGH に駆動します

全二重モードでは、 $\overline{\text{SHDN}}$ が high なら、レシーバは常にイネーブルです。半二重モードでは、レシーバは DIR = Low/フローティングの場合は有効になり、DIR = V_{IO} の場合は無効になります。 $V_{ID} = V_{R2} - V_{R1}$ または $V_{R3} - V_{R4}$ として定義される差動入力電圧が正の入力スレッショルド V_{TH+} を上回ると、レシーバの出力 L2 は high になります。 V_{ID} が負の入力スレッショルド V_{TH-} を下回ると、レシーバの出力 L2 は low になります。 V_{ID} が V_{TH+} と V_{TH-} の間にある場合、出力は不定です。

レシーバ入力の内部バイアスにより、トランシーバがバスから切断されたとき (開路)、バスラインが相互に短絡したとき (短絡)、またはバスがアクティブに駆動されていないとき (アイドル バス)、出力はフェイルセーフ High になります。

半二重モードで、DIR が high の場合、レシーバ出力は高インピーダンスで、 V_{ID} の大きさと極性は無関係です。レシーバ出力には公称値 1.2M Ω のプルアップ抵抗が内蔵されており、ピンを論理 High にバイアスします。レシーバの出力ノードにリークまたは他の電流シンクが存在する場合、この電流によってノードの電圧降下が発生し、論理 Low に誤って解決する可能性があります。また、接続されているマイコンまたはプロセッサがこのロジック Low をスタートビットと誤って解釈する可能性があります。外部電流シンクが発生した場合でも正しいロジック状態を確保するため、このノードに外部プルアップを接続できます。この抵抗の値は電流シンク値に依存しますが、1k Ω と 10k Ω の間の値を推奨します。

表 7-5 は、TERM および SLR ピンの状態に関係なく有効です。RS-485 モードでは、その他のロジック出力 L1、L5、L7、L8 が High のままになります。

表 7-5. レシーバ機能表

差動入力	出力	FUNCTION
$V_{ID} = V_{R2} - V_{R1}$ (半二重モード) または $V_{R3} - V_{R4}$ (全二重モード)	L2	
$V_{TH+} < V_{ID}$	H	有効なバスを HIGH で受信します
$V_{TH-} < V_{ID} < V_{TH+}$	?	不定のバス状態
$V_{ID} < V_{TH-}$	L	有効なバスを LOW で受信します
X	半二重モードでの DIR = V_{IO} で高イン ピーダンス	DIR = V_{IO} の場合、レシーバは半二重モードでディセーブル

表 7-5. レシーバ機能表 (続き)

差動入力	出力	FUNCTION
$V_{ID} = V_{R2} - V_{R1}$ (半二重モード) または $V_{R3} - V_{R4}$ (全二重モード)	L2	
オープン回路バス	H	フェイルセーフ ハイ出力
短絡バス	H	フェイルセーフ ハイ出力
アイドル (終端) バス	H	フェイルセーフ ハイ出力

7.4.2 RS-232 機能

RS-232 モードでは、ドライバをディセーブルする方法は、 $\overline{\text{SHDN}}$ ピンを **low** にしてシャットダウン モードに移行することです。ドライバ L3、L4、L6 の入力をロジック **High** にすると、ドライバ出力 R3、R4、R6 が **Low** から負のチャージポンプ出力 V- まで駆動されます。ドライバ L3、L4、L6 の入力をロジック **Low** にすると、ドライバ出力 R3、R4、R6 が **High** から正のチャージポンプ出力 V+ まで駆動されます。ドライバロジック入力のプルアップ抵抗によりロジック入力フローティングのままになっている場合、ドライバ出力は V- に向かって **Low** に駆動されます。

表 7-6 は、SLR ピンの状態に関係なく有効です。

表 7-6. ドライバ機能表

入力	イネーブル	出力	機能
L3、L4、L6	$\overline{\text{SHDN}}$	R3、R4、R6	
H	H	Low (V- に駆動)	反転ロジックでの通常動作
L	H	H (V+ に駆動)	反転ロジックでの通常動作
X	L	ハイインピーダンス	シャットダウン モードでは、TX と RX がディセーブルになります
オープン	H	Low (V- に駆動)	ロジック入力ピンにプルアップされるため、デフォルトでは出力は low に駆動されます

RS-232 レシーバの場合、レシーバのバス入力が立ち上がりスレッショルド V_{IT+} を上回っていると、対応する受信したロジック出力が **low** になります。また、レシーババス入力が立ち下がりスレッショルド V_{IT-} を下回ると、対応する受信済みロジック出力が **High** になります。

表 7-7 は、SLR ピンの状態に関係なく有効です。

表 7-7. レシーバ機能表

RS-232 バス入力	ロジック出力	機能
V_{IRx} (R1、R2、R5、R7、または R8 の電圧)	L1、L2、L5、L7、L8	
$V_{IT+} < V_{IRx}$	L	反転ロジックでの通常動作
$V_{IT-} < V_{IRx} < V_{IT+}$	?	不定のバス状態
$V_{IRx} < V_{IT-}$	H	反転ロジックでの通常動作
X	$\overline{\text{SHDN}} = \text{GND}$ の場合は高インピーダンス	シャットダウン モードではレシーバがディセーブルです。
オープン回路バス	H	フェイルセーフ ハイ出力

7.4.3 モード制御

表 7-8. モード制御機能表

MODE2	MODE1	MODE0	動作モード	機能
ロジック Low またはフローティング	ロジック Low	ロジック Low	TTL ループバック	L4 は L1/L5/L8 に、L3 は L2 に、L6 は L7 に反映されます
X	ロジック Low	ロジック High	RS-232 3T5R モード、チャージポンプがオン、V+/V- がレギュレートされます	3T5R モード、L3、L4、L6 は RS232 ドライバのロジック入力、L1、L2、L5、L7、L8 はロジック出力です
X	ロジック High	ロジック Low	RS-485 半二重モード (チャージポンプはオフ)	L2 は RX ロジック出力、L3 はドライバロジック入力、R1R2 はそれぞれバス反転および非反転端子です
ロジック Low またはフローティング	ロジック High	ロジック High	RS-485 全二重モード (チャージポンプはオフ)	R1R2 は反転および非反転のドライバ端子、R3R4 は非反転および反転のレシーバ端子です。
ロジック High	ロジック High	ロジック High	RS-485 ループバックモード (チャージポンプはオフ)	R1、R2、R3、R4 は引き続きバス端子であり L3 上のデータを反映します。DIR はこのモードでは関係なく、TERM はサポートされません。R3/R4 の外部終端はサポートされません。R1/R2 は内部または外部の終端を持つことができます。
ロジック High	ロジック Low	ロジック Low	RS-232 ループバック、チャージポンプがオン、V±/V- が安定化されています	L3 は R3/R2/L2 を反映します L4 は R4/R5/R8/R1/L5/L8/L1 を反映します L6 は R6/R7/L7 を反映します

8 アプリケーションと実装

注

以下のアプリケーションセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

THVD4431A は、RS-232、RS-422、RS-485 の各物理層をサポートする高集積マルチプロトコルトランシーバであり、非同期データ転送に使用できます。モード ピンにより、さまざまな動作モードを構成できます。このデバイスでは、共通コネクタを使用してポイントツーポイントの RS-232 通信ポートとマルチポイント RS-485 通信ポートに対応できます。このデバイスは、RS-485 バスラインに 120Ω の切り替え可能終端抵抗を内蔵しているため、RS-485 ネットワークの中間ノードまたはエンド ノードで同じデバイスを使用できます。デバイスが RS-232 モードに構成されているとき、RS-485 回路と 120Ω 終端はディセーブルされ、RS-232 通信に干渉しません。RS-232 通信の場合、チャージポンプとレシーババスのピン上のグラウンドへの $5k\Omega$ 抵抗がデバイスに内蔵されています。この $5k\Omega$ 抵抗とチャージポンプは、RS-485 モードでは自動的にディセーブルになります。スルーレート制限ピンが搭載されているため、低速または高速の RS-485 および RS-232 アプリケーションで同じデバイスを使用できます。超低消費電力が必要な場合、本デバイスは $\overline{\text{SHDN}}$ ピンを使用してシャットダウンモードに移行できます。これらすべての機能により、このデバイスは非常に柔軟で、さまざまなアプリケーションの要求を満たすように設計されています。終端抵抗の内蔵により、ディスクリート実装に比べて PCB の面積を大幅に削減できます。

8.2 代表的なアプリケーション

RS-485 バスは、バスケーブルと並列に接続する複数のトランシーバで構成されています。ラインの反射を除去するために、各ケーブルの端は終端抵抗 R_T で終端します。この抵抗の値は、ケーブルの特性インピーダンス Z_0 と一致します。この方式は並列終端と呼ばれ、一般に長いケーブル長にわたって高いデータレートを実現できます。

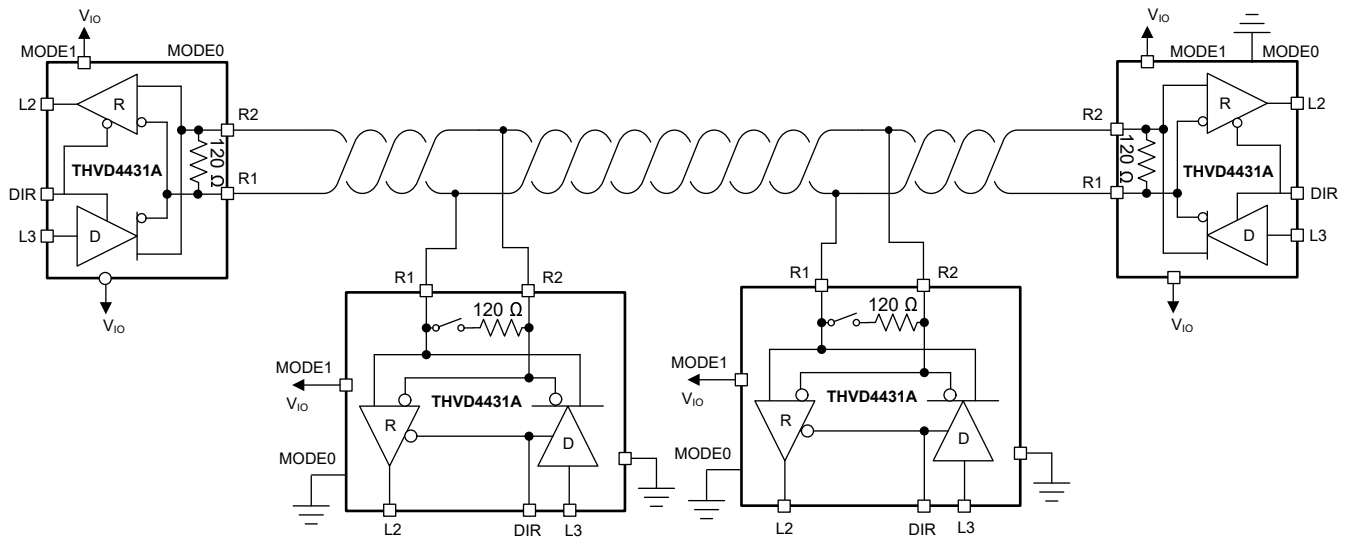


図 8-1. 半二重トランシーバを使用した標準的な RS-485 ネットワーク

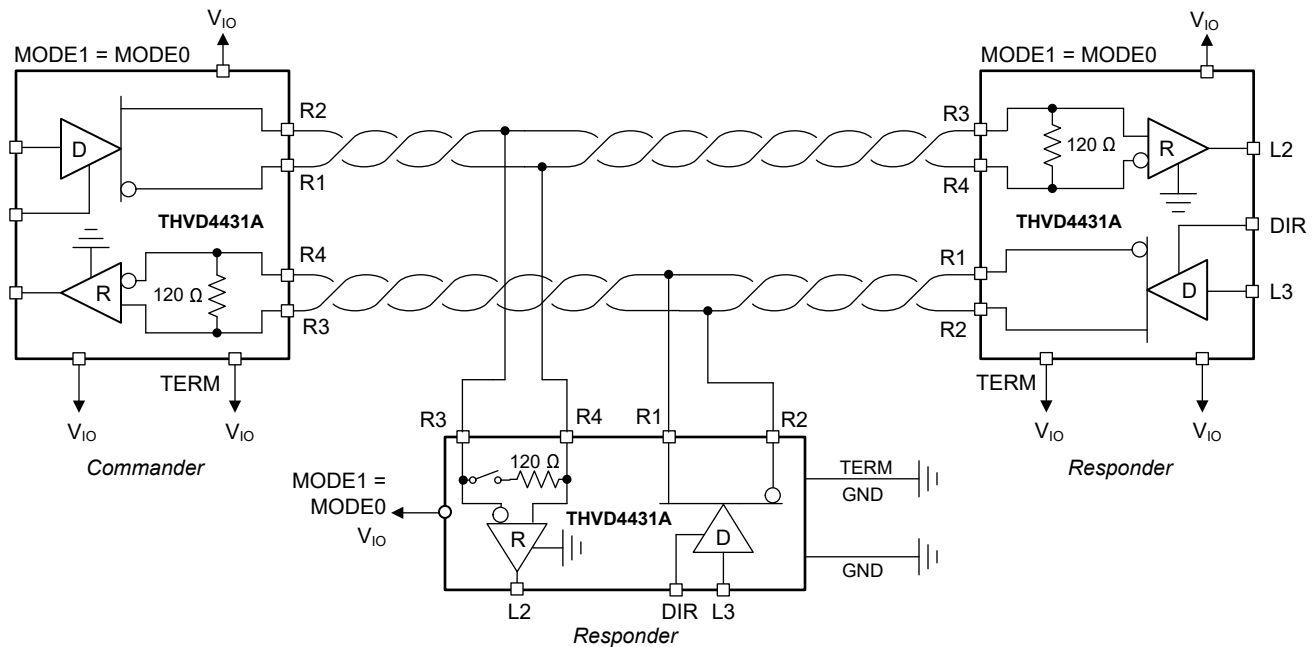


図 8-2. 全二重トランシーバを使用した標準的な RS-485 ネットワーク

THVD4431A は、ネットワーク (半二重と全二重) とすべてのノード (エンドノードまたは中間ノード) の両方で使用できます。これは、デバイスを MODE2、MODE1、MODE0、TERM ピンに基づいて構成できるためです。

また、THVD4431A は、3 つのラインドライバ、5 つのラインレシーバ、RS-232 ポイントツーポイントシリアル通信を有効にするデュアルチャージポンプ回路も搭載しています。このデバイスでは、ハードウェアフロー制御による全二重転送を実現できます。このデバイスは、非同期通信コントローラとシリアルポート コネクタの間の電氣的インターフェイスとして機能します。

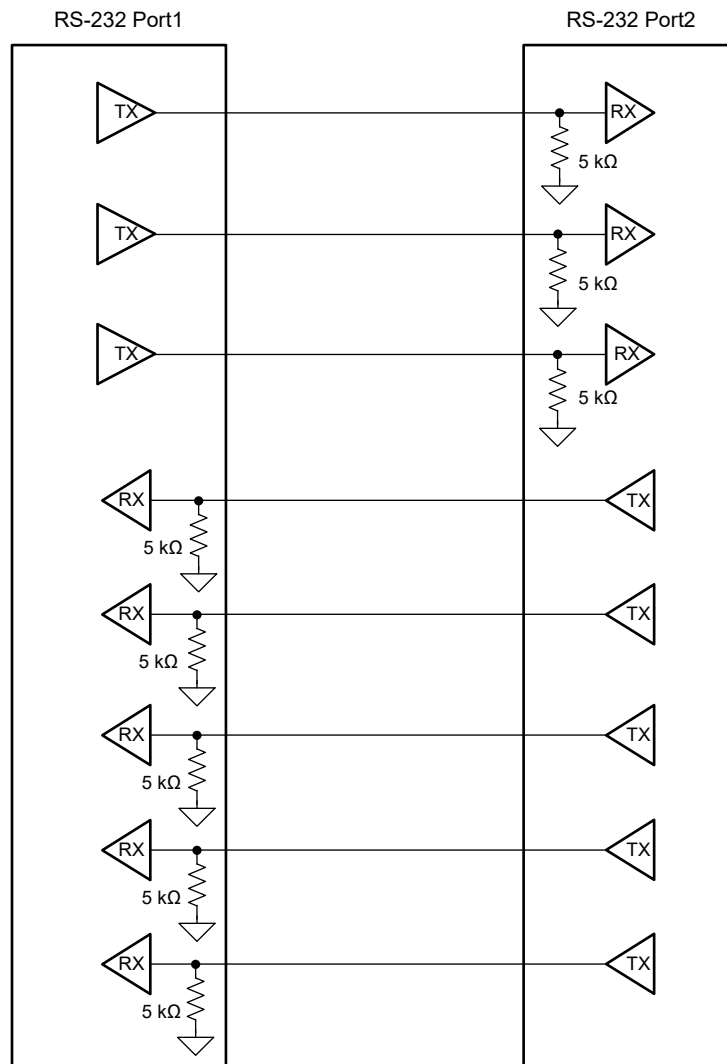


図 8-3. RS-232 シリアル通信

8.2.1 設計要件

RS-485 は、長距離ネットワークに適用できる堅牢な電気規格であり、距離、データレート、ノード数などのさまざまな要件を持つ幅広いアプリケーションで使用できます。RS-232 は、ポイントツーポイントアプリケーションのデバッグまたは構成に適用できます。

8.2.1.1 RS-485 のデータ レートとバス長

データレートとケーブル長は半比例の関係です。データレートが高くなるほど、ケーブル長が短くなります。逆に、データレートが低いほど、ケーブル長が長くなります。ほとんどの RS-485 システムでは、データレートは 10kbps から 100kbps の範囲で使用されますが、一部のアプリケーションでは、4000 フィート以上の距離でも最大 250kbps のデータレートが求められる場合があります。最大 5 または 10% の小信号ジッタを許容することで、より長い距離を実現できます。

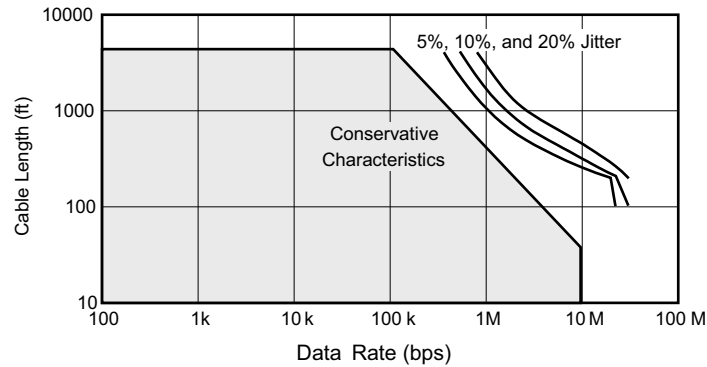


図 8-4. ケーブル長とデータ レート特性との関係

8.2.1.2 RS-485 ネットワークのスタブ長

ノードをバスに接続するときは、トランシーバ入力とケーブルトランクの間の距離 (スタブと呼ばれます) をできるだけ短くする必要があります。スタブは、終端されていないバス ラインを示します。スタブの長さが長くなると、反射が発生する可能性があります。一般的なガイドラインとして、スタブの電氣的長さ、つまり往復遅延は、ドライバの立ち上がり時間の 1/10 未満にする必要があります。これにより、式 1 に示すように、物理的なスタブの最大長が得られます。

$$L_{(\text{STUB})} \leq 0.1 \times t_r \times v \times c \quad (1)$$

ここで、

- t_r は、ドライバの 10/90 の立ち上がり時間です
- c は光の速度 ($3 \times 10^8 \text{m/s}$) です
- v は、ケーブルまたはトレースの信号速度を、 c の係数で表したものです

8.2.1.3 RS-485 ネットワークのバス負荷

RS-485 規格は、準拠ドライバが 32 個のユニット負荷 (UL) を駆動できる必要があることを規定しています。ここで、1 個のユニット負荷は約 $12 \text{k}\Omega$ の負荷インピーダンスを表します。RS-485 半二重および全二重モードの THVD4431A は、1/8 UL トランシーバ (約 $96 \text{k}\Omega$ の負荷抵抗に相当) で構成されているため、 $-7 \text{V} \sim 12 \text{V}$ の同相範囲が限定されている場合、最大 256 のレシーバをバスに接続できます。

8.2.2 詳細な設計手順

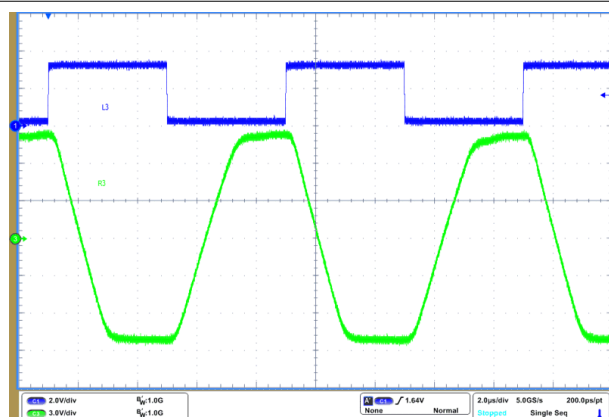
図 8-5 に THVD4431A のアプリケーション回路図を示します。デバイス的一方の側にはすべてのロジックピンがあり、もう一方の側にはバス側のピンがあり、最終アプリケーションでのフロースルーレイアウトが可能です。

すべての V_{CC} 電源ピンには、対応するデバイスピンの近くに $1 \mu\text{F}$ デカップリングコンデンサを配置する必要があります。RS-232 チャージ ポンプは、 100nF のチャージ ポンプ コンデンサが 3.3V および 5V の V_{CC} で動作するように設計されています。



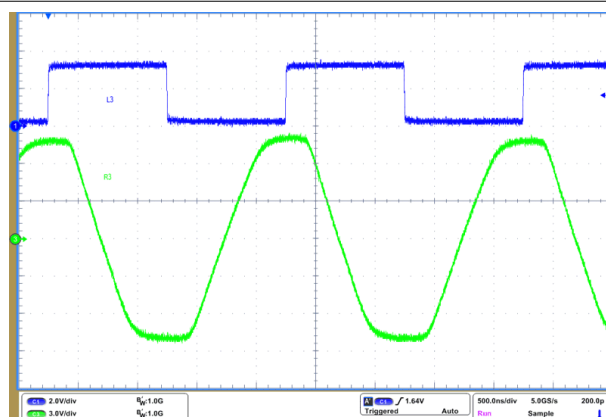
ピン L1 ~ L8 には、駆動していないときにピンをロジック High にバイアスするための 1.2MΩ の公称プルアップ抵抗が内蔵されています。これらのピンにリーケージパス、伝導ノイズ、またはその他の電流シンク経路などの外部要因が存在すると、その電流によってプルアップ抵抗に十分大きな電圧降下が生じ、ノードが論理 Low に引き下げられる可能性があります。外付けプルアップ抵抗を使用すると、ノードを論理 High に維持しながら、このシンク電流を供給するのに十分な電流を確保できるため、この問題を軽減できます。この抵抗の値は電流源に依存しますが、一般的に 1kΩ ~ 10kΩ の範囲の抵抗値によって十分なマージンが得られます。必要になった場合に備えて、これらのピンには未実装の抵抗用フットプリントを設けることを推奨します。抵抗が不要な場合は、未実装のままにできます。

8.2.3 アプリケーション曲線



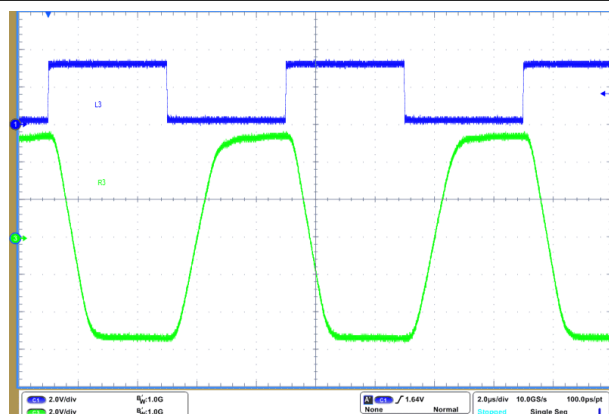
$V_{CC} = 5V$ バス負荷 = $5k\Omega || 2.5nF$
250kbps $SLR = V_{IO}$

図 8-6. 250kbps、 $V_{CC} = 5V$ での RS-232 ドライバの波形



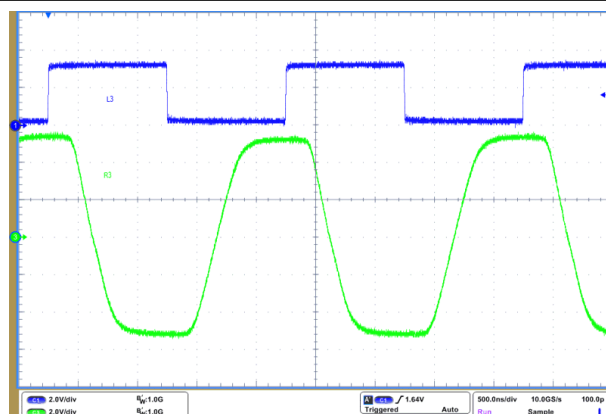
$V_{CC} = 5V$ バス負荷 = $5k\Omega || 1nF$
1Mbps $SLR = GND$

図 8-7. 1Mbps、 $V_{CC} = 5V$ での RS-232 ドライバの波形



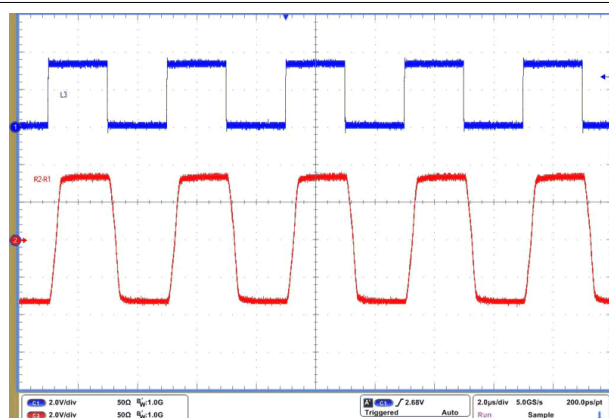
$V_{CC} = 3.3V$ バス負荷 = $5k\Omega || 2.5nF$
250kbps $SLR = V_{IO}$

図 8-8. 250kbps、 $V_{CC} = 3.3V$ での RS-232 ドライバの波形



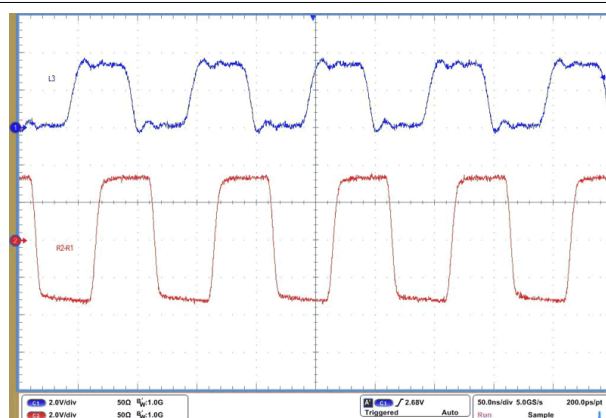
$V_{CC} = 3.3V$ $R_L = 5k\Omega || 1nF$
1kbps $SLR = GND$

図 8-9. 1Mbps、 $V_{CC} = 3.3V$ での RS-232 ドライバの波形



$V_{CC} = 5V$ ドライバ負荷 = $54\Omega || 50pF$
 $SLR = V_{IO}$ 500Kbps での方形波

図 8-10. 500kbps、 $V_{CC} = 5V$ での RS-485 ドライバの波形



$V_{CC} = 5V$ ドライバ負荷 = $54\Omega || 50pF$
 $SLR = GND$ 20Kbps での方形波

図 8-11. 20Mbps、 $V_{CC} = 5V$ での RS-485 ドライバの波形

8.2.3 アプリケーション曲線 (続き)

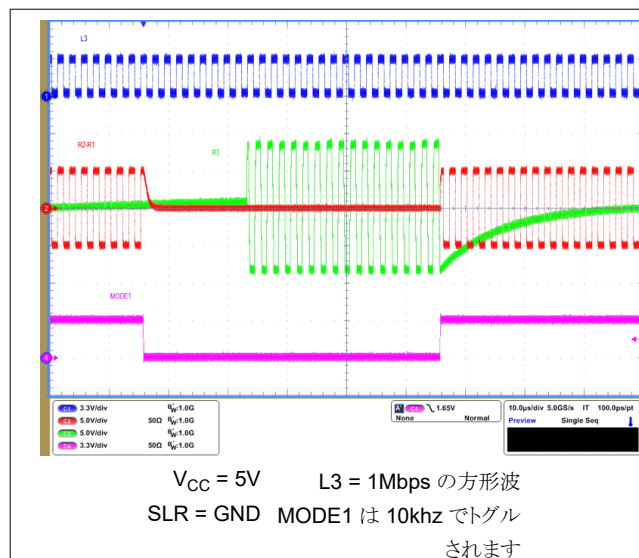


図 8-12. RS-232 から RS-485 モードへのスイッチング波形

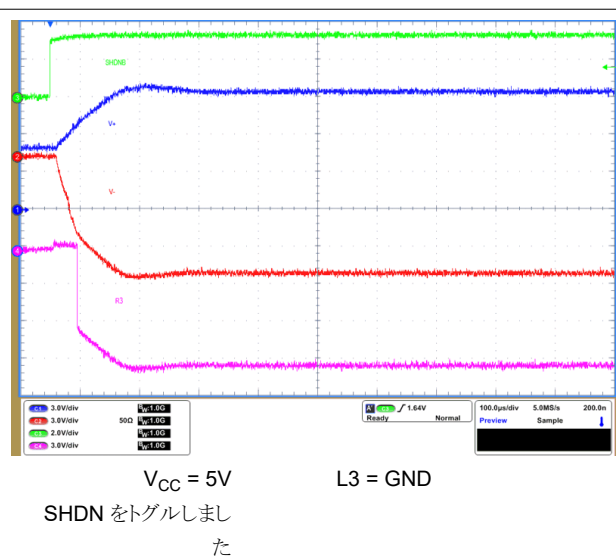


図 8-13. シャットダウンから RS-232 モードへのモード スイッチング波形

8.3 電源に関する推奨事項

すべてのデータレートと電源電圧で信頼性の高い動作を確保するため、電源ピンのできるだけ近くにセラミックコンデンサを配置して、各電源をデカップリングする必要があります。V_{CC} の推奨バイパス コンデンサは 1μF、V_{IO} は 100nF、V+ の場合は V チャージ ポンプ電源は 100nF です。これに加えて、C1+、C1- 端子間、および C2+、C2- 端子間にそれぞれ 100nF のチャージポンプフライングコンデンサが 2 つ必要です。V_{CC} = 3.3V±10% の場合、V+ と V- の電圧は、代表値で +5.5V と -5.5V の電圧にレギュレートされます。アプリケーションでこれより大きな RS-232 出力電圧が必要な場合は、V+ と V- が ±9.5V にレギュレーションされているため、V_{CC} = 5V±10% を推奨します。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

堅牢で信頼性の高いバスノード設計では、産業用環境で発生する可能性のあるサージ過渡から保護するために、多くの場合、外部の過渡保護デバイスを使用する必要があります。THVD4431A は、IEC ESD および EFT 保護機能を内蔵するため、アプリケーションが IEC サージ保護を必要としない場合は、外部過渡保護が常に必要ではありません。これらの過渡は広い周波数帯域幅 (約 3MHz ~ 300MHz) を持つため、PCB 設計時に高周波レイアウト手法を適用する必要があります。

1. 外部保護回路をバスコネクタの近くに配置し、ノイズ過渡が基板全体に伝播するのを防止します。
2. V_{CC} およびグランドプレーンを使用して、低インダクタンスを実現します。高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。
3. 信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。
4. デカップリングコンデンサとチャージポンプコンデンサは、トランシーバの V_{CC} 、 V_{IO} 、 $V+$ 、 $V-$ 、 $C1+$ から $C1-$ 、 $C2+$ から $C2-$ ピンなど、各デバイスのピンにできるだけ近づけて配置します。
5. 実効ビアインダクタンスを最小化するため、デカップリングコンデンサと保護デバイスの V_{CC} およびグランド接続には少なくとも 2 つのビアを使用します。
6. オプションとして、過渡イベント時にこれらのラインのノイズ電流を制限するには、制御ラインに $1k\Omega \sim 10k\Omega$ のプルアップまたはプルダウン抵抗を使用します。

放熱性を高めるためには少なくとも 9 つのビアを使用しますが、システムでダイの温度が推奨範囲 (150°C) を下回るようにできれば、0 ビアにすることもできます。さまざまな消費電力レベルと、21、9、0 のビアでのダイ温度への影響について、熱解析が実行されます。この例については、表 8-1 を参照してください。

表 8-1. ビア数が放熱性能に及ぼす影響

	575mV			200mV		
ビア数	21	9	0	21	9	0
最大ダイ温度	100.2°C	102.4°C	109.4°C	90.3°C	91.1°C	93.6°C
効果的	26.2°C/W	30.1°C/W	42.3°C/W	26.5°C/W	30.4°C/W	42.7°C/W

8.4.2 レイアウト例

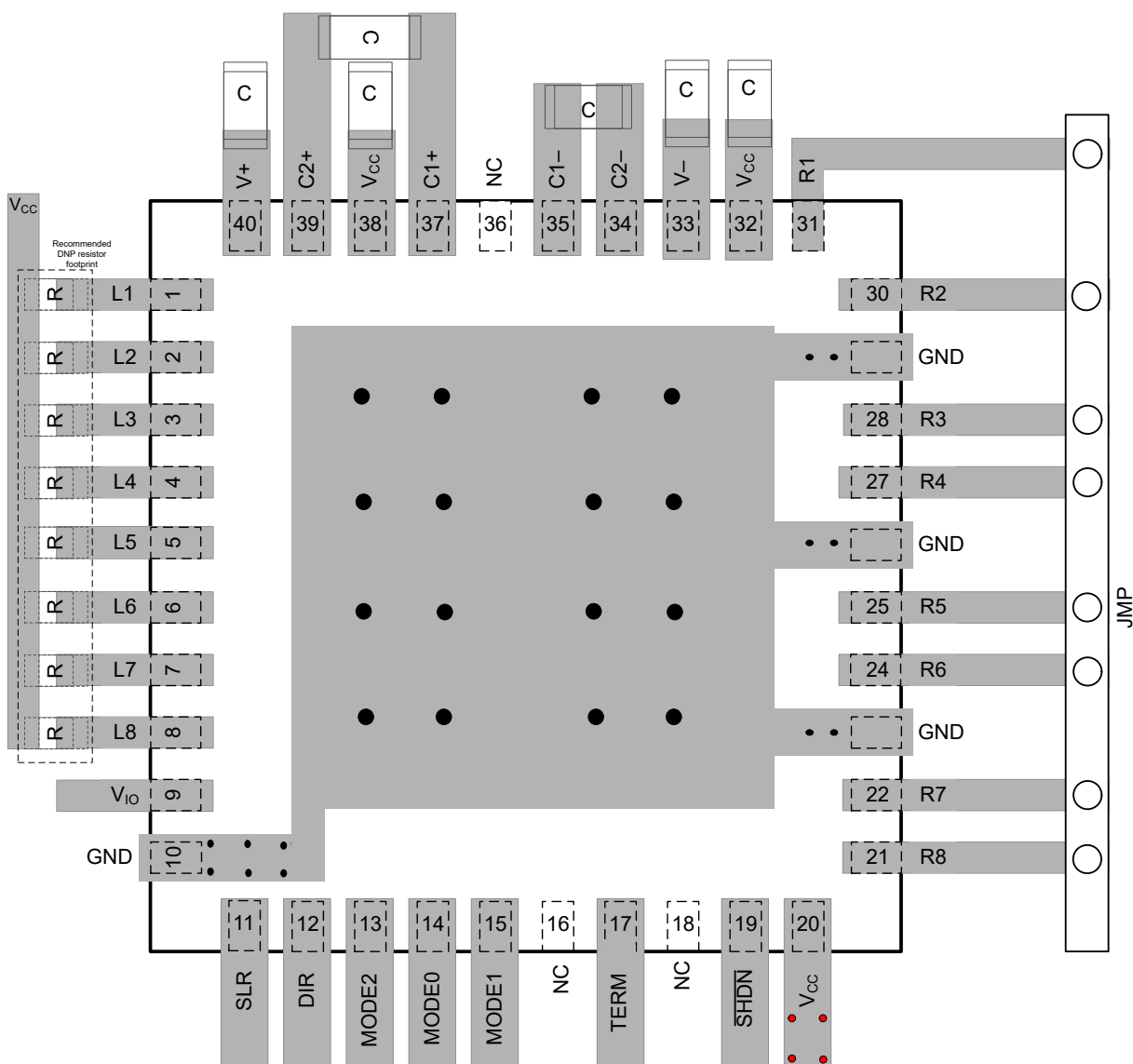


図 8-14. レイアウト例

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (November 2025) to Revision A (July 2026)	Page
• ピン 10 の説明を GND/NC から GND に訂正.....	4
• RS-232 ループバック モードの図を訂正.....	34
• 推奨レイアウト図を更新.....	34

日付	改訂	注
November 2025	*	初版リリース

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THVD4431ARHAR	Active	Production	VQFN (RHA) 40	4000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	THVD 4431A

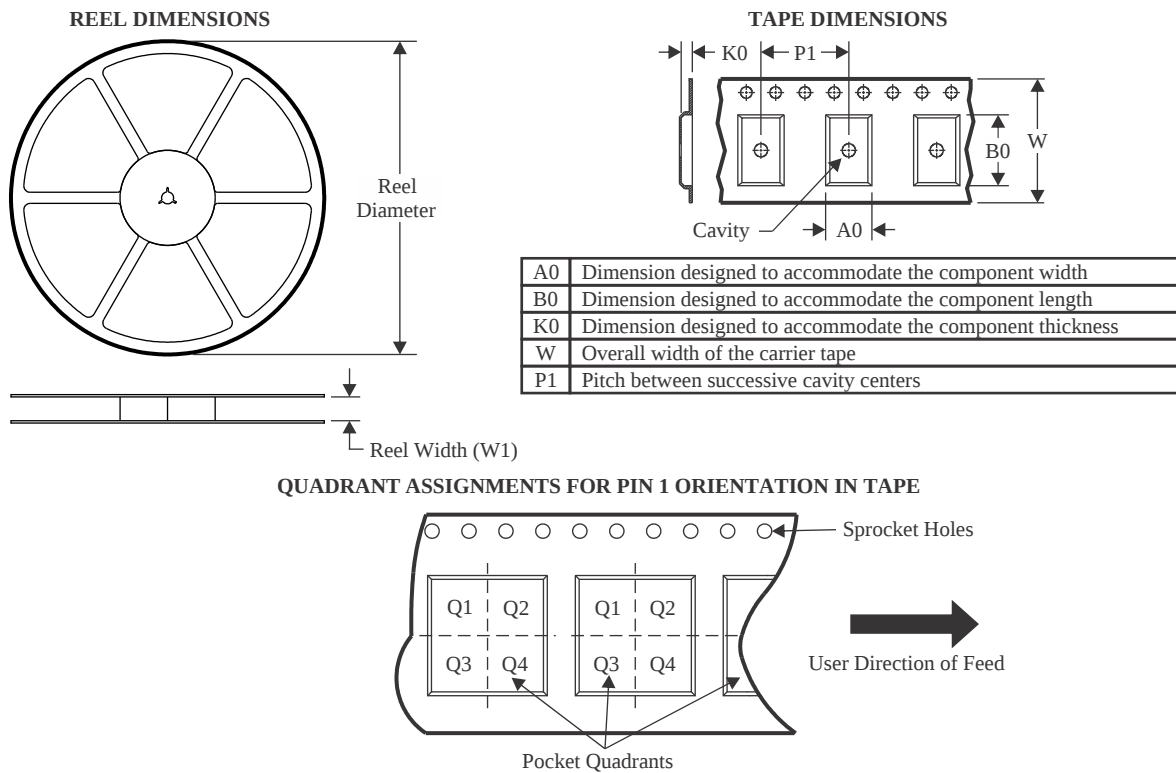
- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

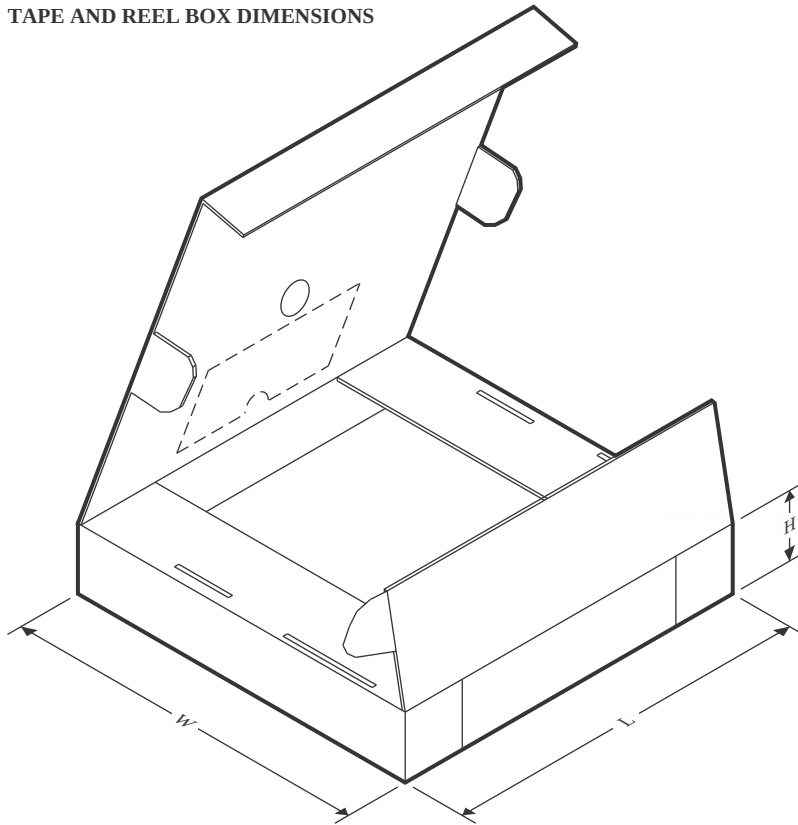
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD4431ARHAR	VQFN	RHA	40	4000	330.0	16.4	6.3	6.3	1.1	12.0	16.0	Q2

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD4431ARHAR	VQFN	RHA	40	4000	360.0	360.0	36.0

GENERIC PACKAGE VIEW

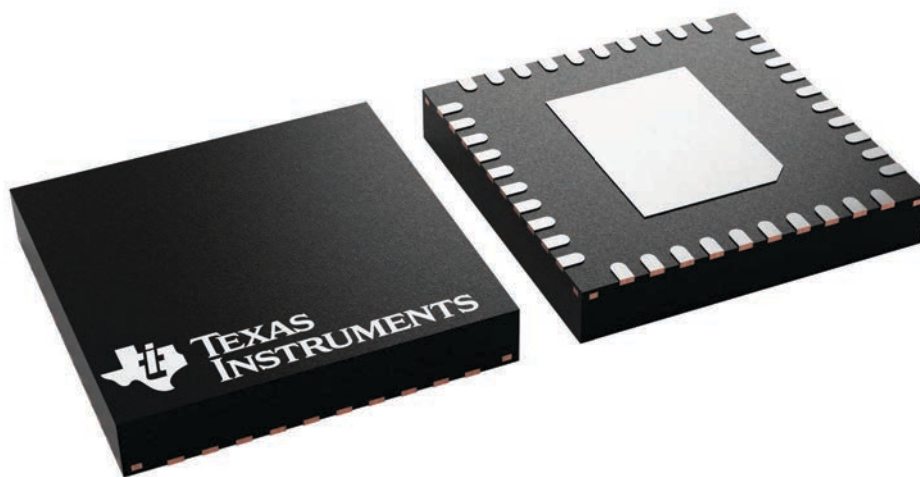
RHA 40

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



DATA BOOK
PACKAGE OUTLINE

DRAFTER:	K. SINCERBOX	DATE:	09/01/2022	DIMENSIONS IN MILLIMETERS	
DESIGNER:		DATE:		 TEXAS INSTRUMENTS SEMICONDUCTOR OPERATIONS CODE IDENTITY NUMBER 01295 ePOD, RHA0040R / VQFN, 40 PIN, 0.5 MM PITCH	
CHECKER:	K. SINCERBOX	DATE:	09/01/2022		
ENGINEER:	S. KUMMERL	DATE:	09/01/2022		
APPROVED:	D. CHIN & D. KAN	DATE:	09/01/2022		
RELEASED:	K. SINCERBOX	DATE:	09/01/2022		
TEMPLATE INFO:	EDGE# 4218519	DATE:	04/07/2016	SCALE NTS	SIZE A
				4229001	REV A
					PAGE 1 OF 5

VQFN - 1 mm max height

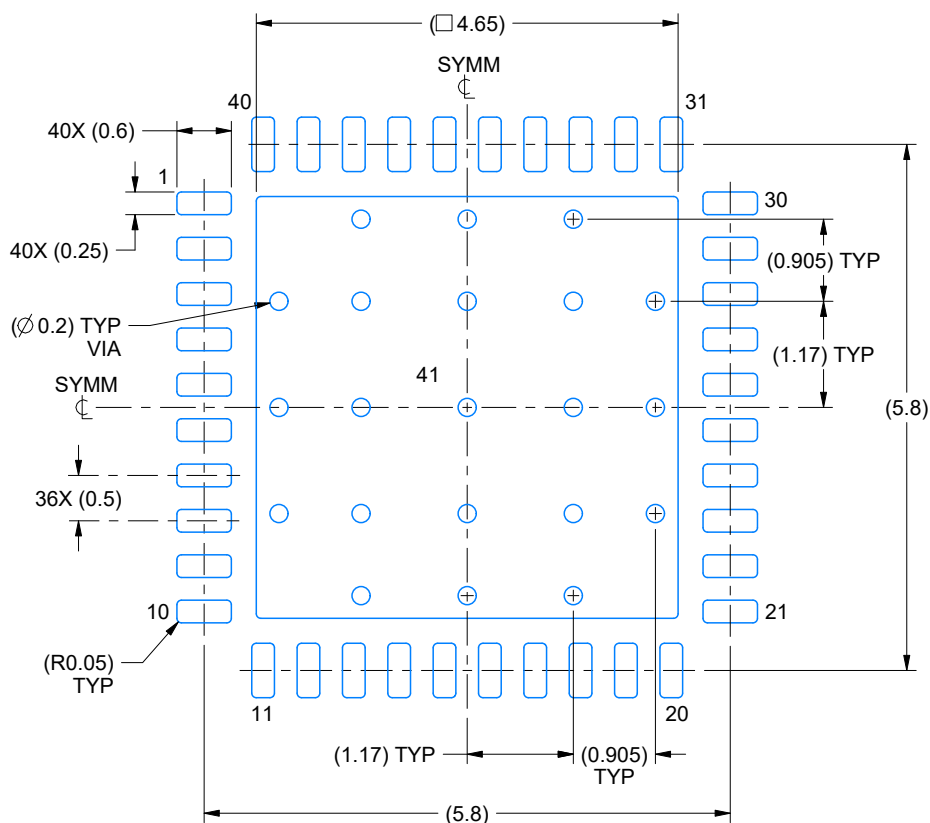
[illegible]

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

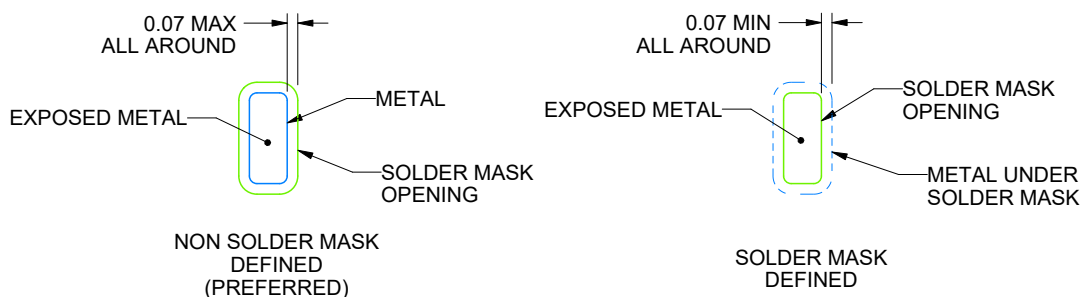
RHA0040R

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:12X



SOLDER MASK DETAILS

4229001/A 09/2022

NOTES: (continued)

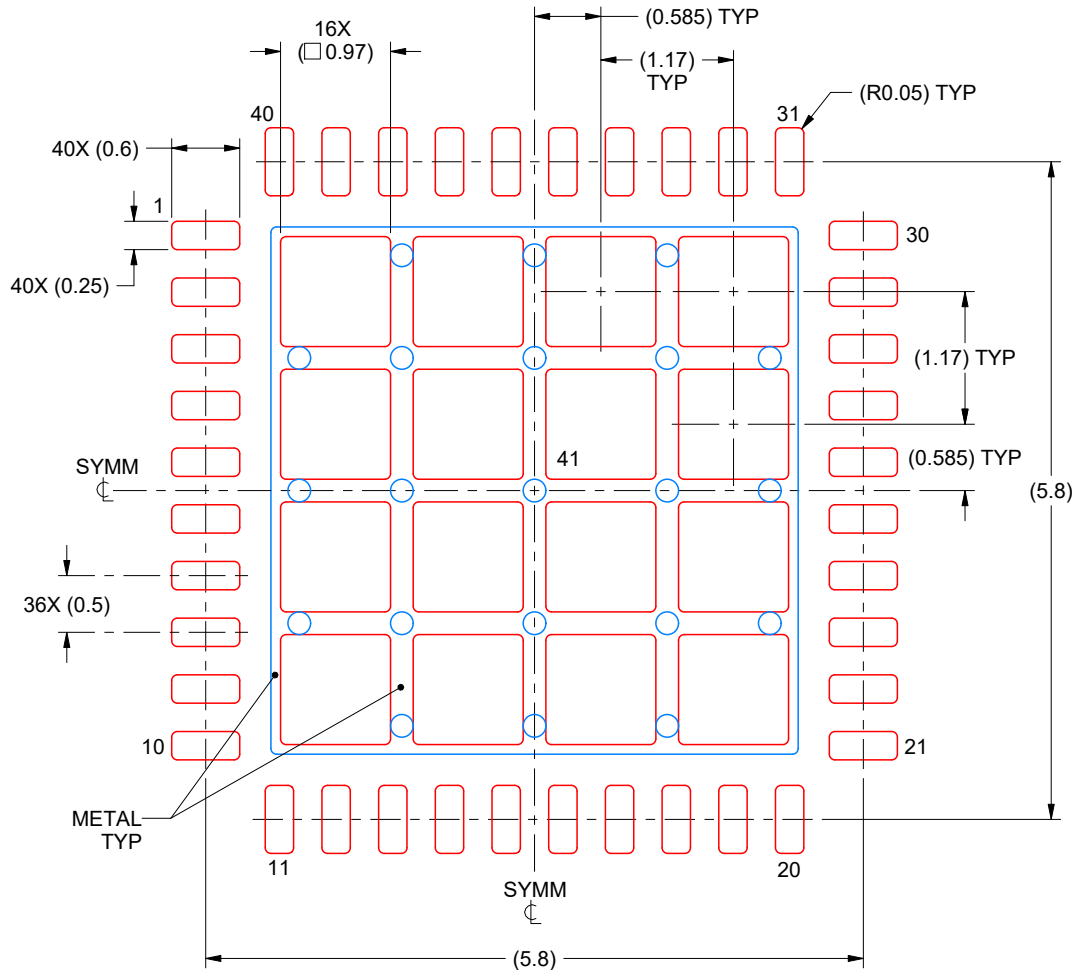
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHA0040R

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 41:
 69% PRINTED SOLDER COVERAGE BY AREA
 SCALE:15X

4229001/A 09/2022

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

REVISIONS

REV	DESCRIPTION	ECR	DATE	ENGINEER / DRAFTSMAN
A	RELEASE NEW DRAWING	2201054	09/01/2022	S. KUMMERL / K. SINCERBOX

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月