

## TLC27xx 高精度デュアルオペアンプ

### 1 特長

- 仕様温度範囲全体にわたって広い電源電圧範囲:
  - 0°C ~ 70°C: 3V ~ 16V
  - -40°C ~ 125°C: 4V ~ 16V
  - -55°C ~ 125°C: 4V ~ 16V
- 単電源動作
- 同相入力電圧範囲は負のレールを下回るまで拡張(接尾辞 C、接尾辞 I のタイプ)
- 低ノイズ:f = 1kHz で標準値 10.8nV/√Hz
- 出力電圧範囲に負のレールを含む
- 高い入力インピーダンス:>10<sup>12</sup>Ω (標準値)
- ESD 保護回路
- 小型形状パッケージオプションはテープアンドリールでも供給しています
- ラッチアップ耐性で設計

### 2 説明

TLC272 および TLC277 高精度デュアルオペアンプは、幅広い入力オフセット電圧グレードと、低オフセット電圧ドリフト、高入力インピーダンス、低ノイズ、汎用 BiFET に近い速度を兼ね備えています。

極めて高い入力インピーダンス、低バイアス電流、そしてブーストされたスルーレートにより、これらのコスト効率の高いデバイスは、これまで BiFET および NFET 製品でしか対応できなかったアプリケーションに最適な選択肢です。オフセット電圧グレードは 4 種類 (C の接尾辞および I の接尾辞が付いたタイプ) 用意されており、低価格の TLC272 (10mV) から高精度の TLC277 (500μV) まで幅広く対応しています。こうした利点により、優れた同相信号除去および電源電圧除去と組み合わせることで、これらのデバイスは最先端の新しい設計だけでなく、既存の設計のアップグレードにも最適な選択肢となります。

### 製品情報

部品番号	パッケージ <sup>(1)</sup>	パッケージ サイズ <sup>(2)</sup>
TLC272	P (PDIP、8)	9.81mm × 9.43mm
	D (SOIC、8)	4.9mm × 6mm
	PS (SOP、8)	6.2mm × 7.8mm
	PW (TSSOP、8)	3mm × 6.4mm
TLC272A	P (PDIP、8)	9.81mm × 9.43mm
	D (SOIC、8)	4.9mm × 6mm
TLC272B	P (PDIP、8)	9.81mm × 9.43mm
	D (SOIC、8)	4.9mm × 6mm
	PS (SOP、8)	6.2mm × 7.8mm
TLC277	P (PDIP、8)	9.81mm × 9.43mm
	D (SOIC、8)	4.9mm × 6mm
	PS (SOP、8)	6.2mm × 7.8mm

(1) 詳細については、[セクション 9](#) を参照してください。

(2) パッケージ サイズ(長さ × 幅)は公称値であり、該当する場合はピンも含まれます。



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール(機械翻訳)を使用していることがあり、TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

## 目次

<b>1 特長</b>	<b>1</b>	5.2 入力バイアス電流.....	15
<b>2 説明</b>	<b>1</b>	5.3 Low レベル出力電圧.....	15
<b>3 ピン構成および機能</b>	<b>3</b>	5.4 入力オフセット電圧の温度係数.....	15
<b>4 仕様</b>	<b>4</b>	<b>6 アプリケーションと実装</b> .....	16
4.1 絶対最大定格.....	4	6.1 アプリケーション情報.....	16
4.2 推奨動作条件.....	4	<b>7 デバイスおよびドキュメントのサポート</b> .....	19
4.3 電気的特性.....	5	7.1 ドキュメントの更新通知を受け取る方法.....	19
4.4 電気的特性.....	6	7.2 サポート・リソース.....	19
4.5 電気的特性.....	7	7.3 商標.....	19
4.6 電気的特性.....	8	7.4 静電気放電に関する注意事項.....	19
4.7 動作特性.....	9	7.5 用語集.....	19
4.8 代表的特性.....	10	<b>8 改訂履歴</b> .....	19
<b>5 パラメータ測定情報</b>	<b>14</b>	<b>9 メカニカル、パッケージ、および注文情報</b> .....	20
5.1 単一電源のテスト回路と分割電源のテスト回路との 関係 .....	14		

### 3 ピン構成および機能

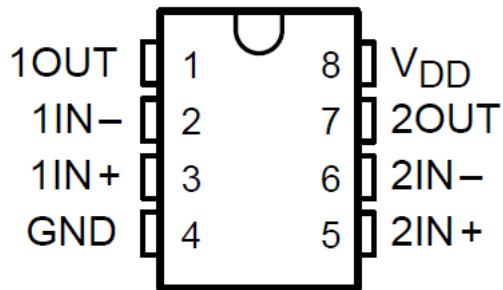


図 3-1. D、JG、P または PW パッケージ (上面図)

## 4 仕様

### 4.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

			最小値	最大値	単位
$V_{DD}$	電源電圧 <sup>(2)</sup>			18	V
$V_{ID}$	差動入力電圧 <sup>(3)</sup>		$-V_{DD}$	$+V_{DD}$	
$V_I$	入力電圧範囲	任意の入力	-0.3	$V_{DD}$	V
$I_I$	入力電流		-5	5	mA
$I_O$	出力電流	各出力	-30	30	mA
	$V_{DD}$ への総電流			45	mA
	GND からの合計電流			45	mA
	25°C 以下の短絡電流の時間 <sup>(4)</sup>			制限なし	
$T_A$	外気温度での動作時	接尾辞 C	0	70	°C
		接尾辞 I	-40	85	
$T_{stg}$	保存温度		-65	150	°C
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間	D パッケージ			°C
		P パッケージ		260	
		PW パッケージ			
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 60 秒間	JG パッケージ		300	°C

- (1) セクション 4.1 の一覧に記載された値を超えるストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、このデータシートのセクション 4.2 に示された値と等しい、またはそれを超える条件で本デバイスが正常に動作することを暗示するものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を及ぼす場合があります。
- (2) 差動電圧を除くすべての電圧値は、ネットワーク グランドを基準にしています。
- (3) 差動電圧は、IN- を基準とする IN- です。
- (4) 出力はいずれかの電源に短絡することができます。最大消費電力定格を超えないように、温度および/または電源電圧を制限する必要があります (「アプリケーション」セクションを参照)。

### 4.2 推奨動作条件

		接尾辞 C		接尾辞 I		単位
		最小値	最大値	最小値	最大値	
$V_{DD}$	電源電圧	3	16	4	16	V
$V_{IC}$	同相入力電圧	$V_{DD} = 5V$	-0.2	3.5	-0.2	V
		$V_{DD} = 10V$	-0.2	8.5	-0.2	
$T_A$	外気温度での動作時	0	70	-40	85	°C

### 4.3 電気的特性

指定された自由空気温度で、 $V_{DD} = 5V$  (特に記述のない限り)

パラメータ			テスト条件		$T_A$	TLC272C、TLC272AC、 TLC272BC、TLC277C			単位
						最小値	標準値	最大値	
$V_{IO}$	入力オフセット電圧	TLC272C	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	12	mV
					フルレンジ				
		TLC272AC	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5	6.5	$\mu V$
					フルレンジ				
$I_{IO}$	入力オフセット電流 <sup>(1)</sup>	TLC272BC	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	2000	3000	$\mu A$
					フルレンジ				
		TLC277C	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	500	1500	$\mu A$
					フルレンジ				
$a_{VIO}$	入力オフセット電圧の温度係数				25°C ~ 70°C		0.3		$\mu V/^{\circ}C$
$I_{IB}$	入力バイアス電流 <sup>(1)</sup>	$V_O = 2.5V$	$V_{IC} = 2.5V$		25°C		10	60	$pA$
					70°C		7	300	
					25°C		10	60	
					70°C		40	600	
$V_{ICR}$	同相入力電圧範囲 <sup>(2)</sup>				25°C	-0.1 から 4	-0.3 から 4.2		V
					フルレンジ	-0.1 から 3.5			
					25°C	3.2	4.95		V
					0°C	3	4.95		
$V_{OL}$	Low レベル出力電圧	$V_{ID} = -100mV$	$I_{OL} = 0$		70°C	3	4.95		
				25°C		0	50	mV	
				0°C		0	50		
				70°C		0	50		
$A_{VD}$	大信号差動電圧増幅	$V_O = 0.25V \sim 2V$	$R_L = 10k\Omega$		25°C	5	1000		$V/mV$
					0°C		4		
					70°C		4		
					25°C	65	80		dB
$CMRR$	同相除去比	$V_{IC} = -0.1V < V_{IC} < 3V$			0°C	60			
					70°C	60			
					25°C	65	120		dB
					0°C	60			
$k_{SVR}$	電源除去比 ( $\Delta V_{DD}/\Delta V_{IO}$ )	$V_{DD} = 5V \sim 10V$	$V_O = 1.4V$		70°C	60			dB
					25°C	65	120		
					0°C	60			
					70°C	60			
$I_{DD}$	電源電流 (2 つのアンプ)	$V_O = 2.5V$ 無負荷	$V_{IC} = 2.5V$		25°C		1.12	3.2	$mA$
					0°C		3.6		
					70°C		2.6		

(1) 入力バイアス電流と  $5pA$  未満の入力オフセット電流の標準的な値は数学的に決定されました。

(2) この範囲は各入力にも個別に適用されます。

#### 4.4 電気的特性

指定された自由空気温度で、 $V_{DD} = 10V$  (特に記述のない限り)

パラメータ			テスト条件		$T_A$	TLC272C、TLC272AC、 TLC272BC、TLC277C			単位
						最小値	標準値	最大値	
$V_{IO}$	入力オフセット電圧	TLC272C	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	mV	
					フルレンジ				
		TLC272AC	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5	$\mu V$	
					フルレンジ				
$I_{IO}$	入力オフセット電流 <sup>(1)</sup>	TLC272BC	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	2000	$\mu A$	
					フルレンジ				
		TLC277C	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	800	$pA$	
					フルレンジ				
$a_{VIO}$	入力オフセット電圧の温度係数				25°C ~ 70°C		0.3		$\mu V/\text{°C}$
$I_{IB}$	入力バイアス電流 <sup>(1)</sup>	$V_O = 5V$	$V_{IC} = 5V$		25°C		10	60	$pA$
					70°C		7	300	
					25°C		10	60	
					70°C		50	600	
$V_{ICR}$	同相入力電圧範囲 <sup>(2)</sup>				25°C	-0.1 から 9	-0.3 から 9.2		V
					フルレンジ	-0.1 から 8.5			
					25°C	8	9.95		V
					0°C	7.8			
$V_{OL}$	Low レベル出力電圧	$V_{ID} = -100mV$	$I_{OL} = 0$		70°C	7.8			
				25°C	0	50		$mV$	
				0°C	0	50			
				70°C	0	50			
$A_{VD}$	大信号差動電圧増幅	$V_O = 1V \sim 6V$	$R_L = 10k\Omega$		25°C	10	1000		$V/mV$
					0°C	7.5			
					70°C	7.5			
					25°C	65	85		
$CMRR$	同相除去比	$V_{IC} = -0.1V < V_{IC} < 8V$			0°C	60			dB
					70°C	60			
					25°C	65	120		
					0°C	60			
$k_{SVR}$	電源除去比 ( $\Delta V_{DD}/\Delta V_{IO}$ )	$V_{DD} = 5V \sim 10V$	$V_O = 1.4V$		70°C	60			dB
					25°C	65	120		
					0°C	60			
					70°C	60			
$I_{DD}$	電源電流 (2 つのアンプ)	$V_O = 5V$ 無負荷	$V_{IC} = 5V$		25°C		1.12	4	$mA$
					0°C			4.4	
					70°C			3.4	

(1) 入力バイアス電流と  $5pA$  未満の入力オフセット電流の標準的な値は数学的に決定されました。

(2) この範囲は各入力にも個別に適用されます。

## 4.5 電気的特性

指定された自由空気温度で、 $V_{DD} = 5V$  (特に記述のない限り)

パラメータ			テスト条件		$T_A$	TLC272I、TLC272AI、 TLC272BI、TLC277I			単位
						最小値	標準値	最大値	
$V_{IO}$	入力オフセット電圧	TLC272I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	mV	
					フルレンジ				
		TLC272AI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5	mV	
					フルレンジ				
		TLC272BI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	2000	$\mu V$	
					フルレンジ				
		TLC277I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	500	$\mu V$	
					フルレンジ				
$a_{VIO}$	入力オフセット電圧の温度係数				25°C ~ 85°C		0.3	$\mu V/^{\circ}C$	
$I_{IO}$	入力オフセット電流 <sup>(1)</sup>		$V_O = 2.5V$ 、 $V_{IC} = 2.5V$	25°C		10	60	$pA$	
						24	15		
				85°C		10	60	$pA$	
				25°C		200	35		
$V_{ICR}$	同相入力電圧範囲 <sup>(2)</sup>			25°C	-0.1 から 4	-0.3 から 4.2		V	
					フルレンジ	-0.1 から 3.5			
$V_{OH}$	High レベル出力電圧	$V_{ID} = 100mV$	$R_L = 10k\Omega$	25°C	3.2	4.95	V		
				-40°C	3	4.95			
				85°C	3	4.95			
$V_{OL}$	Low レベル出力電圧	$V_{ID} = -100mV$	$I_{OL} = 0$	25°C	0	50	$mV$		
				-40°C	0	50			
				85°C	0	50			
$A_{VD}$	大信号差動電圧増幅	$V_O = 1V \sim 6V$	$R_L = 10k\Omega$	25°C	5	1000	$V/mV$		
				-40°C	3.5				
				85°C	3.5				
$CMRR$	同相除去比	$V_{IC} = -0.1V < V_{IC} < 3V$		25°C	65	80	dB		
				-40°C	60				
				85°C	60				
$k_{SVR}$	電源除去比 ( $\Delta V_{DD} / \Delta V_{IO}$ )	$V_{DD} = 5V \sim 10V$	$V_O = 1.4V$	25°C	65	120	dB		
				-40°C	60				
				85°C	60				
$I_{DD}$	電源電流 (2つのアンプ)	$V_O = 2.5V$ 、 無負荷	$V_{IC} = 2.5V$	25°C		1.12	3.2	mA	
				-40°C			4.4		
				85°C			2.4		

(1) 入力バイアス電流と 5pA 未満の入力オフセット電流の標準的な値は数学的に決定されました。

(2) この範囲は各入力にも個別に適用されます。

## 4.6 電気的特性

指定された自由空気温度で、 $V_{DD} = 10V$  (特に記述のない限り)

パラメータ			テスト条件		$T_A$	TLC272I, TLC272AI, TLC272BI, TLC277I			単位
						最小値	標準値	最大値	
$V_{IO}$	入力オフセット電圧	TLC272I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	10	mV	
					フルレンジ				
		TLC272AI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	5		
					フルレンジ				
		TLC272BI	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	2000	$\mu V$	
					フルレンジ				
		TLC277I	$V_O = 1.4V$ $R_S = 50\Omega$	$V_{IC} = 0$ $R_L = 10k\Omega$	25°C	0.12	800		
					フルレンジ				
$a_{VIO}$	入力オフセット電圧の温度係数				25°C ~ 85°C		0.3	$\mu V/^{\circ}C$	
$I_{IO}$	入力オフセット電流 <sup>(1)</sup>	$V_O = 5V$	$V_{IC} = 5V$		25°C	10	60	$pA$	
					85°C	26	1000		
					25°C	10	60	$pA$	
					85°C	220	2000		
$V_{ICR}$	同相入力電圧範囲 <sup>(2)</sup>				25°C	-0.1 から 9	-0.3 から 9.2	$V$	
					フルレンジ	-0.1 から 8.5		$V$	
$V_{OH}$	High レベル出力電圧	$V_{ID} = 100mV$	$R_L = 10k\Omega$	25°C	8	9.95		$V$	
				-40°C	7.8				
				85°C	7.8				
$V_{OL}$	Low レベル出力電圧	$V_{ID} = -100mV$	$I_{OL} = 0$	25°C	0	50		$mV$	
				-40°C	0	50			
				85°C	0	50			
$A_{VD}$	大信号差動電圧増幅	$V_O = 1V \sim 6V$	$R_L = 10k\Omega$	25°C	10	1000		$V/mV$	
				-40°C	7				
				85°C	7				
$CMRR$	同相除去比	$V_{IC} = -0.1V < V_{IC} < 8V$		25°C	65	85		$dB$	
				-40°C	60				
				85°C	60	88			
$kS_{SVR}$	電源除去比 ( $\Delta V_{DD} / \Delta V_{IO}$ )	$V_{DD} = 5V \sim 10V$	$V_O = 1.4V$	25°C	65	120		$dB$	
				-40°C	60				
				85°C	60				
$I_{DD}$	電源電流 (2つのアンプ)	$V_O = 5V$ 、 無負荷	$V_{IC} = 5V$ 、 無負荷	25°C	1.12	4		$mA$	
				-40°C		5			
				85°C		3.2			

(1) 入力バイアス電流と  $5pA$  未満の入力オフセット電流の標準的な値は数学的に決定されました。

(2) この範囲は各入力にも個別に適用されます。

## 4.7 動作特性

指定された自由空気温度で、 $V_{DD} = 5V$

パラメータ		テスト条件		$T_A$	TLC272I、TLC272AI、 TLC272BI、TLC277I TLC272C、TLC272AC、 TLC272BC、TLC277C			単位
					最小値	標準値	最大値	
SR	ユニティ ゲインでのスルーレート	$R_L = 10k\Omega$	$V_{IPP} = 100mV$	25°C	0.5		$V/\mu s$	
		$C_L = 20pF$	$V_{IPP} = 1V$	25°C	21			
$V_n$	等価入力ノイズ電圧	$f = 1kHz$	$R_S = 20\Omega$	25°C	10.8		$nV/\sqrt{Hz}$	
$B_{OM}$	最大出力 — スイング帯域幅	$V_O = V_{OH}$ $R_L = 10k\Omega$	$C_L = 20pF$	25°C	10		kHz	
$B_1$	ユニティ ゲイン帯域幅	$V_I = 10mV$	$C_L = 20pF$ 、	25°C	4.5		MHz	
$\Phi_m$	位相マージン	$V_I = 10mV$ 、 $C_L = 20pF$ 、	$f = B_1$	25°C	60°			

## 4.8 代表的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 20\text{V}$ 、 $V_{CM} = V_S / 2$ 、 $R_{LOAD} = 10\text{k}\Omega$  を  $V_S / 2$  に接続、 $C_L = 10\text{pF}$  の場合 (特に記述のない限り)

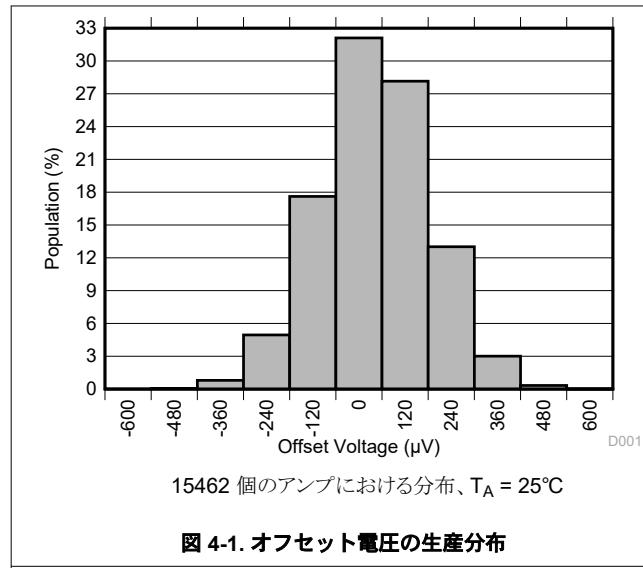


図 4-1. オフセット電圧の生産分布

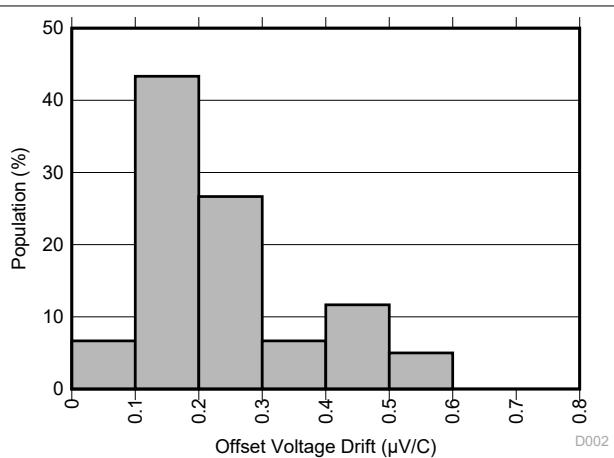


図 4-2. オフセット電圧ドリフトの分布

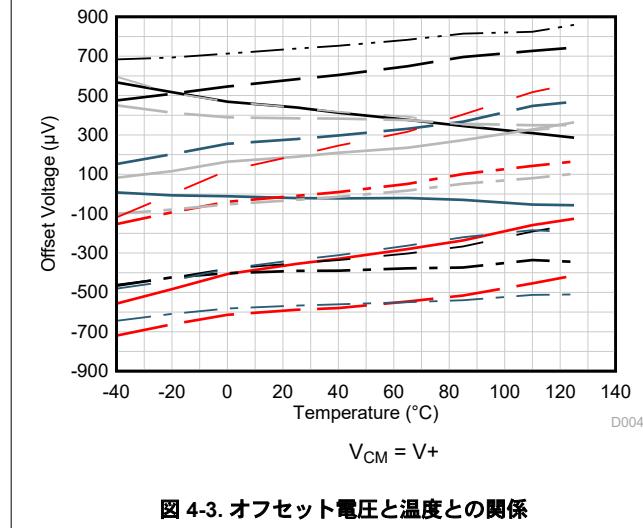


図 4-3. オフセット電圧と温度との関係

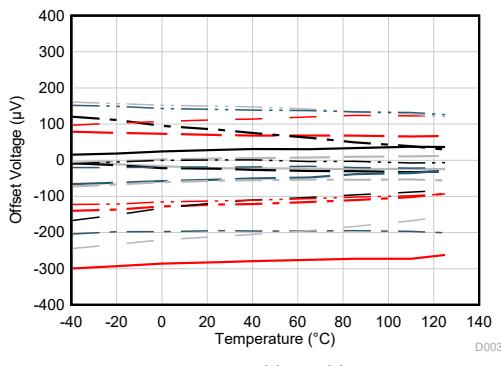


図 4-4. オフセット電圧と温度との関係

#### 4.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ ,  $V_S = \pm 20\text{V}$ ,  $V_{CM} = V_S / 2$ ,  $R_{LOAD} = 10\text{k}\Omega$  を  $V_S / 2$  に接続、 $C_L = 10\text{pF}$  の場合 (特に記述のない限り)

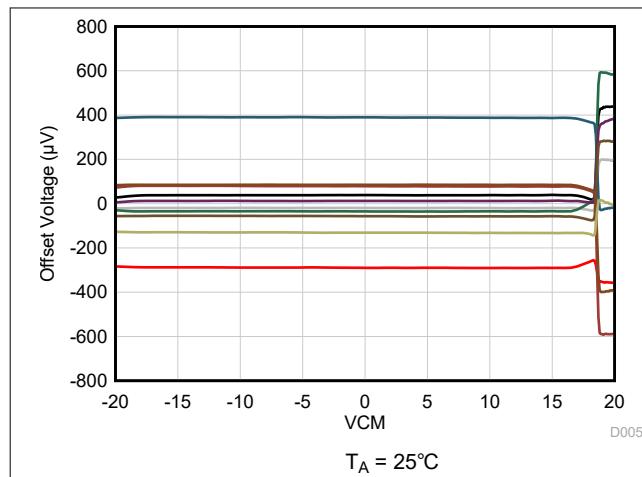


図 4-5. オフセット電圧と同相電圧との関係

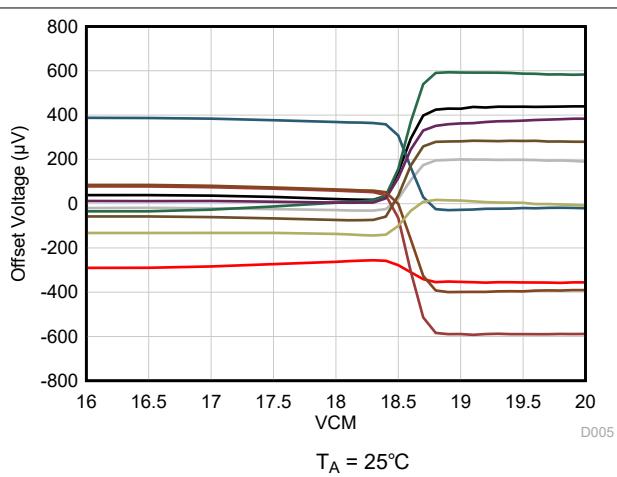


図 4-6. オフセット電圧と同相電圧との関係 (遷移領域)

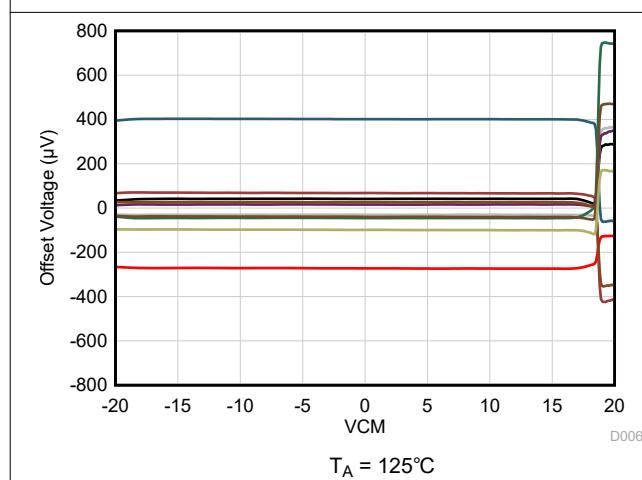


図 4-7. オフセット電圧と同相電圧との関係

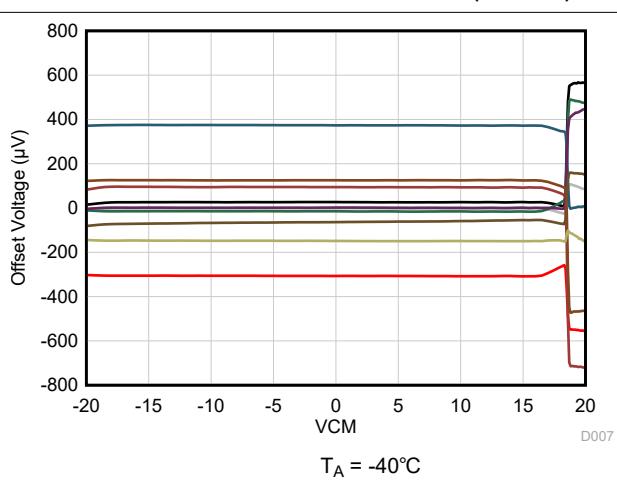


図 4-8. オフセット電圧と同相電圧との関係

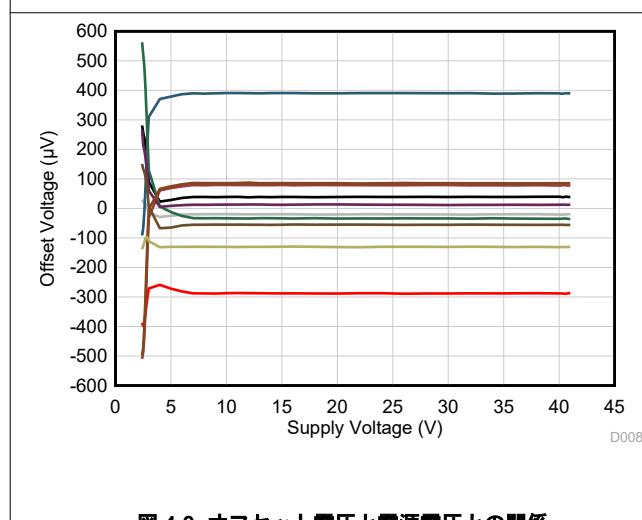


図 4-9. オフセット電圧と電源電圧との関係

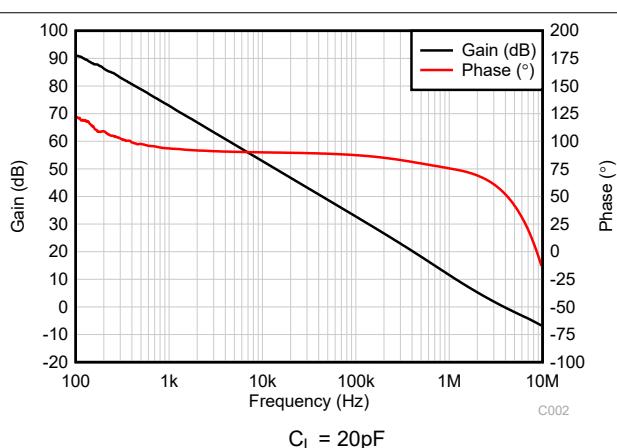


図 4-10. 開ループ ゲインおよび位相と周波数との関係

## 4.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 20\text{V}$ 、 $V_{CM} = V_S / 2$ 、 $R_{LOAD} = 10\text{k}\Omega$  を  $V_S / 2$  に接続、 $C_L = 10\text{pF}$  の場合 (特に記述のない限り)

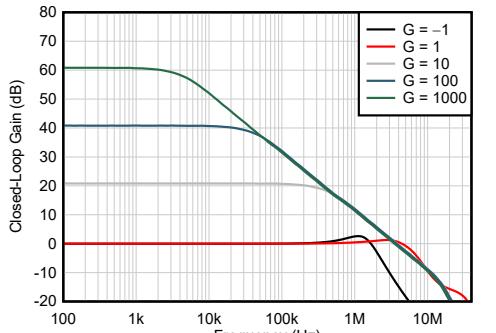


図 4-11. 閉ループゲインと周波数との関係

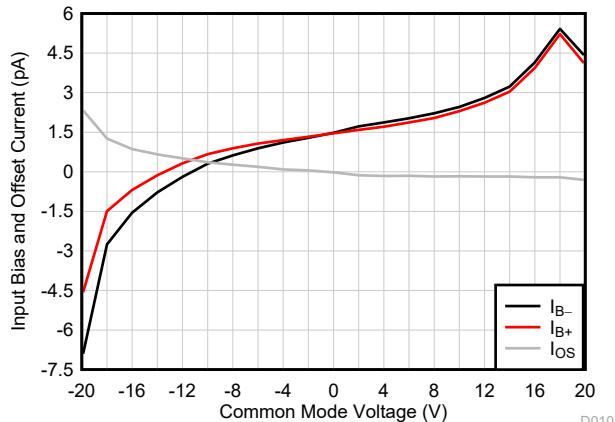


図 4-12. 入力バイアス電流と同相電圧との関係

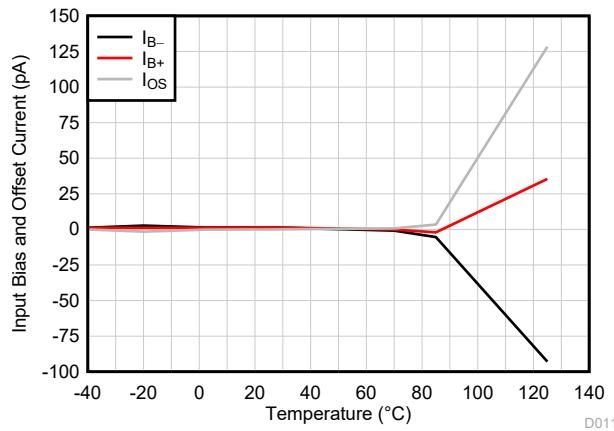


図 4-13. 入力バイアス電流と温度との関係

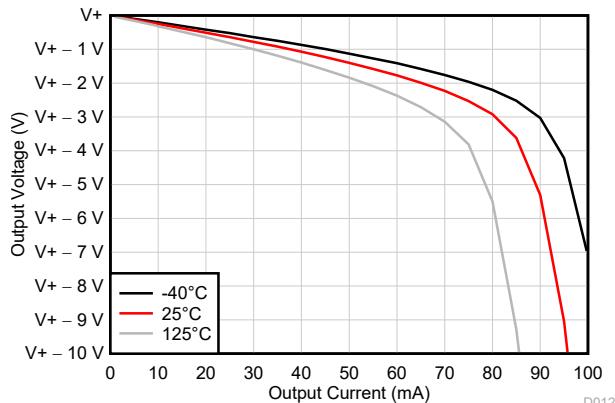


図 4-14. 出力電圧スイングと出力電流との関係 (ソース)

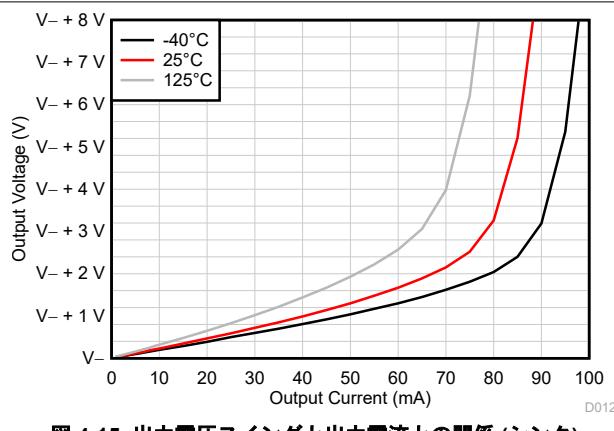


図 4-15. 出力電圧スイングと出力電流との関係 (シンク)

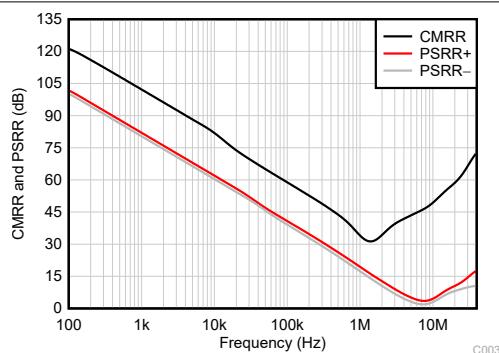


図 4-16. CMRR および PSRR と周波数との関係

#### 4.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ ,  $V_S = \pm 20\text{V}$ ,  $V_{CM} = V_S / 2$ ,  $R_{LOAD} = 10\text{k}\Omega$  を  $V_S / 2$  に接続、 $C_L = 10\text{pF}$  の場合 (特に記述のない限り)

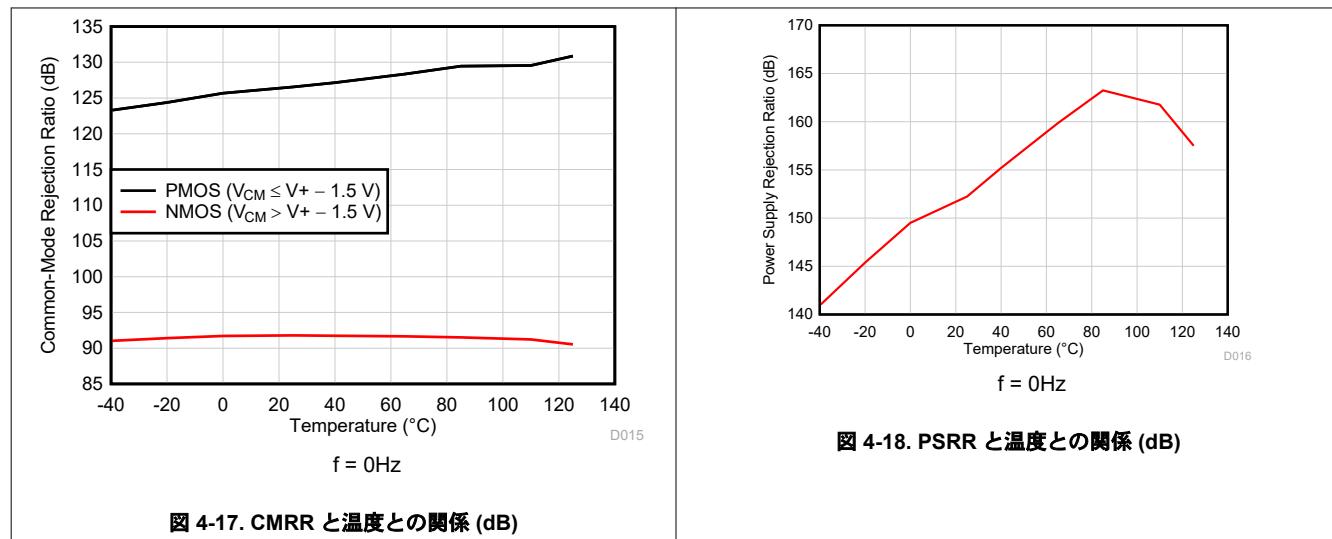


図 4-17. CMRR と温度との関係 (dB)

図 4-18. PSRR と温度との関係 (dB)

## 5 パラメータ測定情報

### 5.1 単一電源のテスト回路と分割電源のテスト回路との関係

TLC272 および TLC277 は単一電源動作に最適化されているため、各種テストに使用する回路構成では、多くの場合入力信号をグランドからオフセットする必要があります。多少の不便が生じます。この不便さは、負のレールに接続した出力負荷と分割電源を使用してデバイスをテストすることで回避できます。単一電源と分割電源のテスト回路の比較を以下に示します。いずれの回路を使用しても同じ結果が得られます。

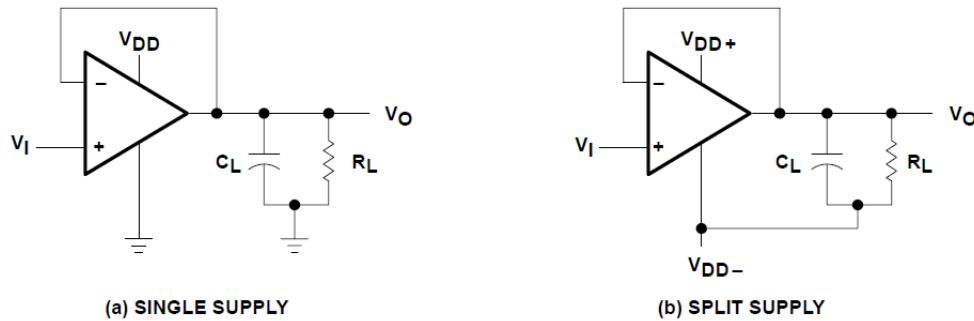


図 5-1. ユニティ ゲイン アンプ

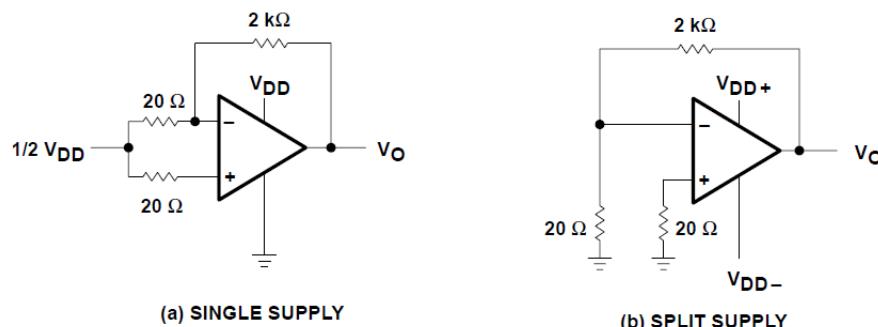


図 5-2. ノイズ テスト回路

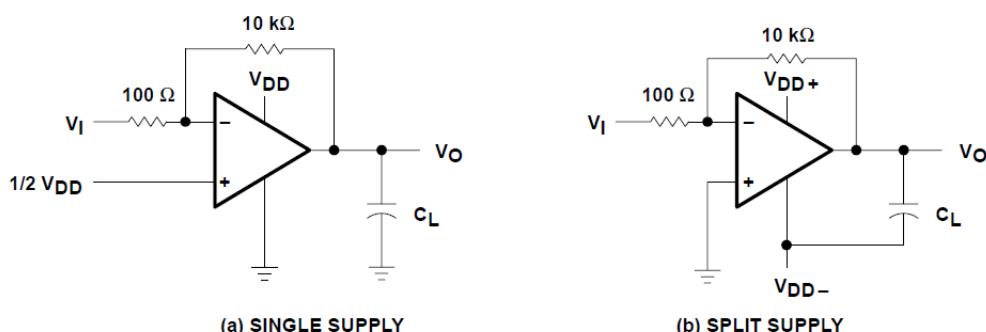


図 5-3. ゲイン 100 の反転アンプ

## 5.2 入力バイアス電流

TLC272 および TLC277 オペアンプは入力インピーダンスが高いため、入力バイアス電流を測定しようとすると、読み取り値が不正確である可能性があります。普通の室温でのバイアス電流は通常  $1\text{pA}$  未満であり、テストソケットのリーケージによって簡単に超過します。不正確な測定を行わないようするために、次の 2 つの方法を推奨します：

1. デバイスを他の潜在的なリーク源から絶縁します。デバイス入力の周囲と間に、接地されたシールドを使用します (図 5-4 を参照)。そうしなければ入力に流れ込む可能性のあるリーケージがシャントされます。
2. テストソケットにデバイスを接続せずに、実際に入力バイアス電流テストを実行して (ピコアンメーターを使用)、テストソケットのリーケージを補償します。実際の入力バイアス電流は、テストソケットのデバイスで得られた読み取り値からオープンソケットのリーケージ読み取り値を差し引くことにより計算できます。

注意点として、多くの自動テスタや一部のベンチトップ型オペアンプテスタは、入力バイアス電流を測定するために、デバイス入力と直列に抵抗を接続したサーボループ手法を使用します (直列抵抗の両端の電圧降下を測定してバイアス電流を計算します)。この方法では、正しい読み取り値を取得するためにテストソケットにデバイスを挿入する必要があります。そのため、この方法ではオープンソケットの読み取りはできません。

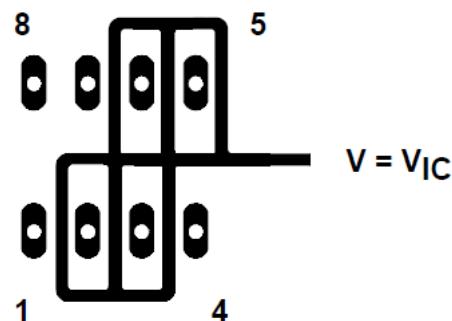


図 5-4. デバイス入力周辺の絶縁金属 (JG および P パッケージ)

## 5.3 Low レベル出力電圧

低電源電圧での動作を実現するには、入力段である程度の妥協が必要です。この妥協により、デバイスの Low レベル出力は、同相入力電圧レベルと差動入力電圧レベルに依存することになります。Low レベル出力の読み取り値と電気的仕様に記載されている値を関連付ける場合は、次の 2 つの条件を遵守する必要があります。

## 5.4 入力オフセット電圧の温度係数

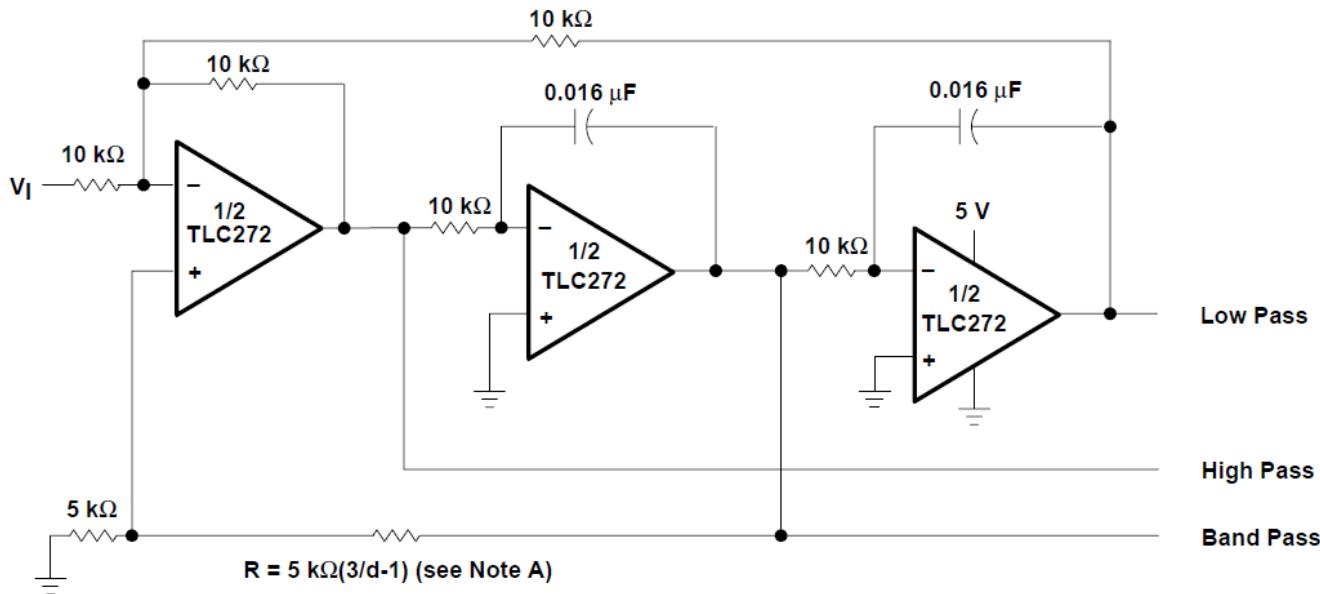
多くの場合、入力オフセット電圧の温度係数を測定しようとすると、読み取り値が不正確な場合があります。このパラメータは実際には、2 つの異なる温度で取得される入力オフセット電圧の測定値を使用して計算されます。温度の一方 (または両方) が氷点下を下回る場合、デバイスとテストソケットの両方に水分が溜まる可能性があります。この水分によりリーケージと接触抵抗が発生し、入力オフセット電圧の読み取り値が不正確になる可能性があります。水分が絶縁メタルも覆ってしまうとその手法が役に立たないため、前述の絶縁手法はリーケージに効果がありません。また、TI は誤差を最小限に抑えるために、氷点下を上回る温度でこれらの測定を実施することをお勧めします。

## 6 アプリケーションと実装

### 注

以下のアプリケーション セクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 6.1 アプリケーション情報



A.  $d = \text{ダンピング係数}, 1/Q$

図 6-1. 状態変数フィルタ

#### 6.1.1 単電源動作

TLC272 および TLC277 はデュアル電源（平衡電源または分割電源とも呼ばれます）を使用しても適切に動作しますが、設計は単一電源での動作に最適化されています。この設計には、グランド周囲の入力同相電圧範囲と、グランドまでプルダウンする出力電圧範囲が含まれています。電源電圧範囲は最小 3V（接尾辞 C タイプ）まで拡張されているため、TTL および HCMOS で一般的に利用可能な電源レベルでの動作が可能です。ただし、最大ダイナミックレンジについては 16V 単一電源での動作を推奨します。

多くの単一電源アプリケーションでは、グランドを上回るリファレンスレベルを確立するために、1 つの入力に電圧を印加する必要があります。通常、この基準レベルを確立するには抵抗分圧器で十分です（図 6-2 を参照）。TLC272 および TLC277 は入力バイアス電流が低いため、非常に大きな抵抗値を使用して分圧器を実装でき、消費電力を最小限に抑えることができます。

TLC272 および TLC277 はデジタル ロジックと連動して正常に動作しますが、リニア デバイスとデジタル ロジックの両方に同じ電源から電力を供給する場合は、次の推奨予防措置を講じてください。

- 個別のバイパスされた電源ラインからリニア デバイスに電力を供給します（図 6-3 を参照）。そうしないと、デジタル ロジックの高いスイッチング電流により発生する電圧降下の結果、線形デバイス電源レールが変動する可能性があります。

2. ノイズに起因して誤差が発生する可能性を減らすため、適切なバイパス手法を使用してください。単一の容量性デカップリングで十分ですが、高周波アプリケーションでは RC デカップリングが必要な場合があります。

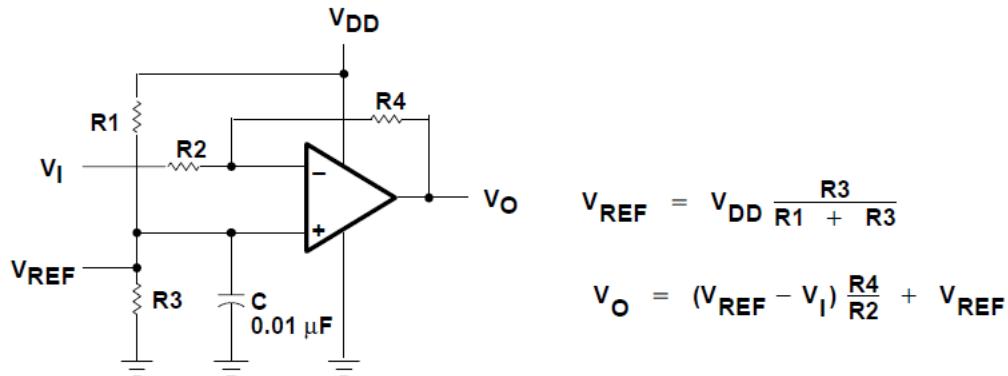


図 6-2. 電圧リファレンス付き反転アンプ

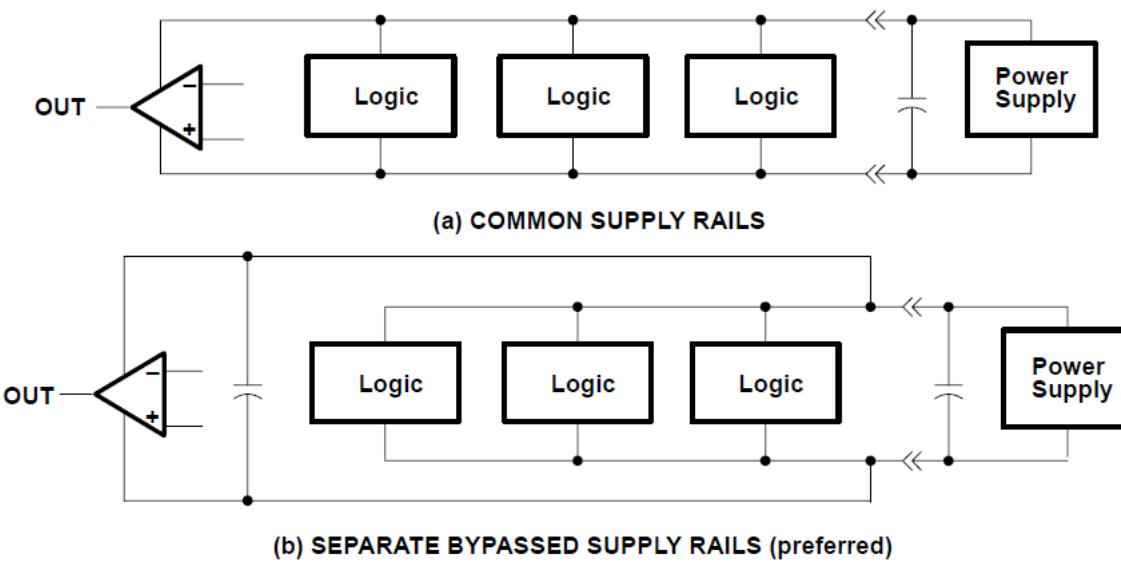


図 6-3. 同相電源レールと分離電源レールとの関係

### 6.1.2 入力特性

TLC272 および TLC277 は、いずれかの入力で超えた場合、デバイスの誤動作を引き起こす可能性がある最小および最大入力電圧で規定されています。この仕様範囲を超えることは、特に単一電源動作の場合によく発生する一般的な問題です。下限範囲には負のレールが含まれますが、上限範囲は  $T_A = 25^\circ\text{C}$  では  $V_{DD} - 1\text{V}$ 、その他のすべての温度では  $V_{DD} - 1.5\text{V}$  で指定されます。

ポリシリコンゲートプロセスの使用と慎重な入力回路設計により、従来のメタルゲートプロセスに比べて、TLC272 および TLC277 の入力オフセット電圧ドリフト特性が非常に優れています。CMOS デバイスのオフセット電圧ドリフトは、酸化膜に埋め込まれたリンドーパントの極性によって生じるスレッショルド電圧シフトに大きく影響されます。リンドーパントを導体をポリシリコンゲートなどに配置すると極性の問題が軽減され、スレッショルド電圧のシフトが 1 枝以上振幅します。時間の経過に伴うオフセット電圧ドリフトは、動作開始の最初の 1 か月を含めて、通常  $0.1\mu\text{V}/\text{月}$  と計算されています。

TLC272 および TLC277 は入力インピーダンスが非常に高く、バイアス電流が低いため、低レベルの信号処理に適していますが、プリント基板やソケットに流れるリーク電流がバイアス電流要件を簡単に超え、デバイス性能が低下する可能性があります。入力の周囲にガード リング (セクション 5 セクションの 図 5-4 のものと同様) を配置することをお勧めします。

これらのガードは、同相モード入力と同じ電圧レベルの低インピーダンスソースから駆動する必要があります(図 6-4 を参照)。

発振の可能性を避けるため、未使用のアンプはグランドのユニティゲイン フォロワーとして接続します。

### 6.1.3 ノイズ性能

オペアンプ回路のノイズ仕様は、1段目の差動アンプの電流により大きく異なります。TLC272 および TLC277 の入力バイアス電流要件は低いため、ノイズ電流が非常に低くなり、ほとんどのアプリケーションにとって取るに足りないほど小さな値です。バイポーラ デバイスではノイズ電流が大きいため、回路で使用するインピーダンスの値が  $50\text{k}\Omega$  よりも大きい場合、この機能によりバイポーラ デバイスと比べて特に有利になります。

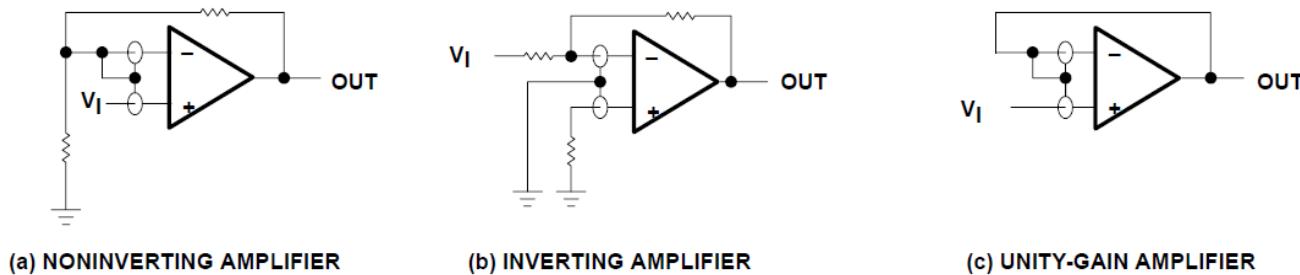


図 6-4. ガードリング方式

## 7 デバイスおよびドキュメントのサポート

### 7.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 7.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 7.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 7.4 静電気放電に関する注意事項

 この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

## 7.5 用語集

### テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

## 8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (February 2002) to Revision F (January 2026)	Page
ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
ドキュメント全体にわたって TLC272Y を削除.....	1
「特長」から入力オフセット電圧ドリフトの箇条書き項目を削除 .....	1
「特長」から調整済みオフセット電圧の箇条書き項目を削除 .....	1
「特長」の低ノイズ標準値を $25\text{nV}/\sqrt{\text{Hz}}$ から $10.8\text{nV}/\sqrt{\text{Hz}}$ に変更 .....	1
ドキュメント全体から LincMOS への参照を削除.....	1
「説明」から「利用可能なオプション」の表を削除 .....	1
ドキュメント全体から等価回路図の図を削除.....	1
「ピン構成および機能」セクションを更新 .....	3
ドキュメントから FK パッケージのピン配置の詳細を削除.....	3
TLC272M および TLC272Y に関する「仕様」のすべての表を削除 .....	4
「絶対最大定格」表の M 接尾辞および FK パッケージ関連の情報を削除 .....	4
「消費電力定格」表を削除 .....	4
「推奨動作条件」表から、M 接尾辞表の列を削除 .....	4
すべての「電気的特性」表において、272C の入力オフセット電圧の標準値を $1.1\text{mV}$ から $0.12\text{mV}$ に変更 .....	5
すべての「電気的特性」表において、272AC の入力オフセット電圧の標準値を $0.9\text{mV}$ から $0.12\text{mV}$ に変更 .....	5
すべての「電気的特性」表において、272BC の入力オフセット電圧の標準値を $230\mu\text{V}$ から $0.12\text{mV}$ に変更 .....	5

• すべての「電気的特性」表において、277C の入力オフセット電圧の標準値を 200 $\mu$ V から 0.12mV に変更 .....	5
• すべての「電気的特性」表において、入力オフセット電圧の温度係数を 1.8 $\mu$ V/ $^{\circ}$ C から 0.3 $\mu$ V/ $^{\circ}$ C に変更 .....	5
• すべての「電気的特性」表において入力オフセット電流を 0.1pA から 10pA に変更 .....	5
• 「電気的特性」表の入力バイアス電流を 0.6pA から 10pA に変更 .....	5
• すべての「電気的特性」表で、25 $^{\circ}$ C での同相入力電圧範囲を -0.2V から -0.1V に変更 .....	5
• すべての「電気的特性」表で、5V, 25 $^{\circ}$ C, 0 $^{\circ}$ C, 70 $^{\circ}$ C の高出力電圧を 3.8V から 4.95V に変更 .....	5
• すべての「電気的特性」表で、25 $^{\circ}$ C での大信号差動電圧增幅を 23V/mV から 1000V/mV に変更 .....	5
• すべての「電気的特性」表で、0 $^{\circ}$ C および 70 $^{\circ}$ C での大信号差動電圧增幅を削除 .....	5
• すべての「電気的特性」表から、0 $^{\circ}$ C および 70 $^{\circ}$ C での同相信号除去比を削除 .....	5
• すべての「電気的特性」表において、25 $^{\circ}$ C での電源電圧除去比を 95dB から 120dB に変更 .....	5
• すべての「電気的特性」表から 0 $^{\circ}$ C および 70 $^{\circ}$ C での電源電圧除去比を削除 .....	5
• すべての「電気的特性」表において、25 $^{\circ}$ C での 1.4mA から 1.12mA の電源電流 (2 つのアンプ) を削除 .....	5
• すべての「電気的特性」表において、0 $^{\circ}$ C および 70 $^{\circ}$ C での電源電流 (2 つのアンプ) を削除 .....	5
• 10V の「電気的特性」表において、10V, 25 $^{\circ}$ C での高出力電圧を 8.5V から 9.95V に変更 .....	6
• 「電気的特性」表の 10V, 0 $^{\circ}$ C, 70 $^{\circ}$ C での高出力電圧を削除 .....	6
• 「動作特性」表の等価入力ノイズ電圧を 25nV/ $\sqrt{Hz}$ から 10.8nV/ $\sqrt{Hz}$ に変更 .....	9
• 「動作特性」表の V <sub>IPP</sub> を 1V から 100mV に、2.5V から 1V に変更 .....	9
• 「動作特性」表の最大出力スイング帯域幅を 320kHz から 10kHz に変更 .....	9
• 「動作特性」表の V <sub>IPP</sub> 100mV でのユニティゲイン時の標準スルーレートを 3.6V/ $\mu$ s から 0.5V/ $\mu$ s へ、1V での標準スルーレートを 2.9V/ $\mu$ s から 21V/ $\mu$ s へ変更 .....	9
• 「動作特性」表で、ユニティゲイン帯域幅の標準値を 1.7MHz から 4.5MHz に変更 .....	9
• 「動作特性」表の位相マージンの標準値を 46 $^{\circ}$ から 60 $^{\circ}$ に変更 .....	9
• 「動作特性」表の -40 $^{\circ}$ C と 85 $^{\circ}$ C のすべての値を削除 .....	9
• 「動作特性」表に TLC272C, TLC272AC, TLC272BC, TLC277C を追加 .....	9
• 最新のデータに合わせて「代表的特性」を更新 .....	10
• 「最大出力応答」および「テスト時間」セクションを削除 .....	15
• 「出力特性」、「帰還」、「静電放電」、「ラッチアップ」の各セクションを削除 .....	18

## 9 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC272ACD	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	0 to 70	272AC
TLC272ACDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272AC
TLC272ACDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272AC
TLC272ACP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272ACP
TLC272ACP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272ACP
TLC272ACPE4	Active	Production	PDIP (P)   8	50   TUBE	-	Call TI	Call TI	0 to 70	
TLC272AID	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	-40 to 85	272AI
TLC272AIDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272AI
TLC272AIDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272AI
TLC272AIDRG4	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272AI
TLC272AIDRG4.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272AI
TLC272AIP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272AIP
TLC272AIP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272AIP
TLC272BCD	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	0 to 70	272BC
TLC272BCDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272BC
TLC272BCDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272BC
TLC272BCP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272BCP
TLC272BCP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272BCP
TLC272BCPE4	Active	Production	PDIP (P)   8	50   TUBE	-	Call TI	Call TI	0 to 70	
TLC272BCPS	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272B
TLC272BCPS.A	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272B
TLC272BID	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	-40 to 85	272BI
TLC272BIDR	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272BI
TLC272BIDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272BI
TLC272BIDRG4	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272BI
TLC272BIDRG4.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272BI
TLC272BIP	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272BIP
TLC272BIP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272BIP
TLC272CD	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	0 to 70	272C

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TLC272CDR</a>	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272C
TLC272CDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	272C
TLC272CDR1G4	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272C
TLC272CDR1G4.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272C
TLC272CDRG4	Active	Production	SOIC (D)   8	2500   LARGE T&R	-	Call TI	Call TI	0 to 70	
<a href="#">TLC272CP</a>	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272CP
TLC272CP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC272CP
TLC272CPE4	Active	Production	PDIP (P)   8	50   TUBE	-	Call TI	Call TI	0 to 70	
<a href="#">TLC272CPS</a>	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272
TLC272CPS.A	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272
<a href="#">TLC272CPSR</a>	Active	Production	SO (PS)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272
TLC272CPSR.A	Active	Production	SO (PS)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272
<a href="#">TLC272CPWR</a>	Active	Production	TSSOP (PW)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272C
TLC272CPWR.A	Active	Production	TSSOP (PW)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P272C
<a href="#">TLC272ID</a>	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	-40 to 85	272I
<a href="#">TLC272IDR</a>	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272I
TLC272IDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272I
TLC272IDR1G4	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272I
TLC272IDR1G4.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	272I
TLC272IDRG4	Active	Production	SOIC (D)   8	2500   LARGE T&R	-	Call TI	Call TI	-40 to 85	
<a href="#">TLC272IP</a>	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272IP
TLC272IP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC272IP
TLC272IPE4	Active	Production	PDIP (P)   8	50   TUBE	-	Call TI	Call TI	-40 to 85	
<a href="#">TLC277CD</a>	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	0 to 70	277C
<a href="#">TLC277CDR</a>	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	277C
TLC277CDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	277C
<a href="#">TLC277CP</a>	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC277CP
TLC277CP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC277CP
<a href="#">TLC277CPS</a>	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P277
TLC277CPS.A	Active	Production	SO (PS)   8	80   TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P277
<a href="#">TLC277CPSR</a>	Active	Production	SO (PS)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P277

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC277CPSR.A	Active	Production	SO (PS)   8	2000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P277
<a href="#">TLC277ID</a>	Obsolete	Production	SOIC (D)   8	-	-	Call TI	Call TI	-40 to 85	277I
<a href="#">TLC277IDR</a>	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	277I
TLC277IDR.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	277I
TLC277IDRG4	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	277I
TLC277IDRG4.A	Active	Production	SOIC (D)   8	2500   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	277I
<a href="#">TLC277IP</a>	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC277IP
TLC277IP.A	Active	Production	PDIP (P)   8	50   TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC277IP

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

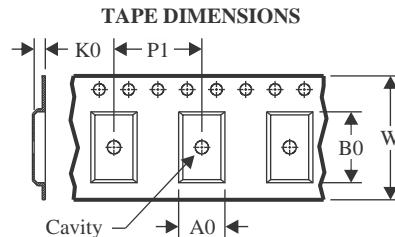
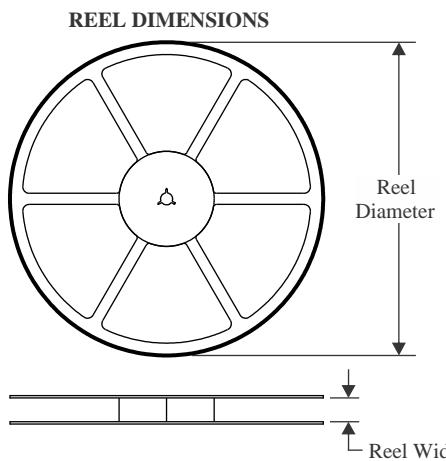
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

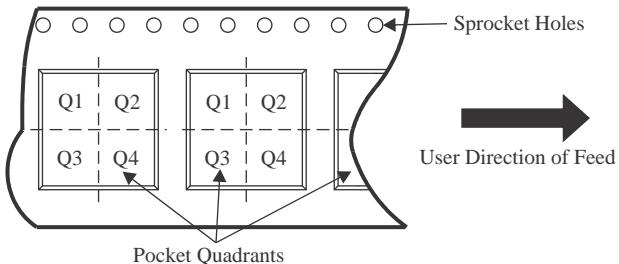


## TAPE AND REEL INFORMATION



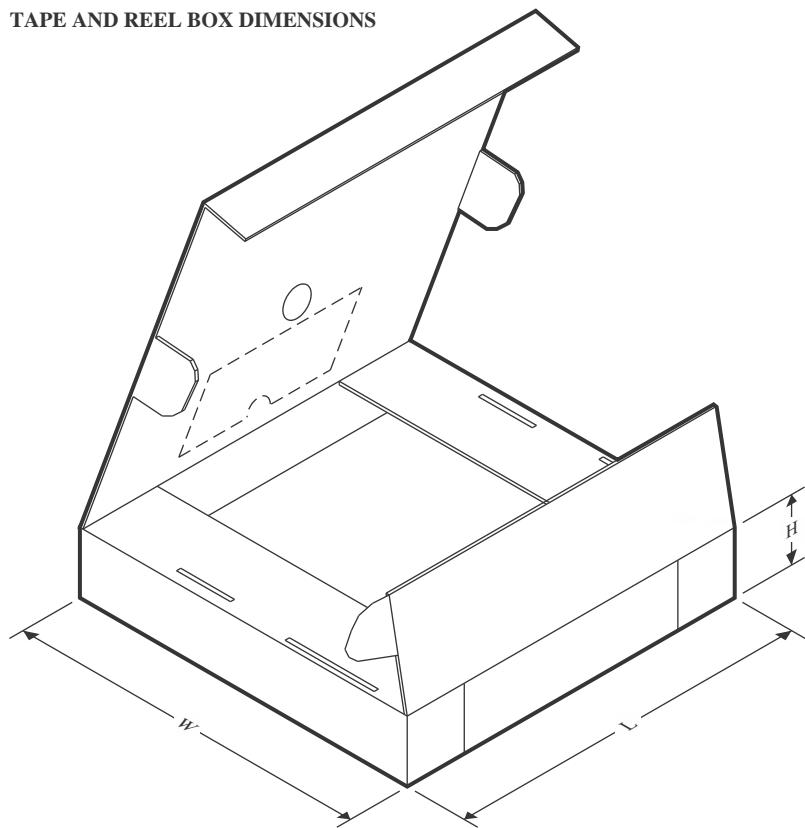
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

### QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal

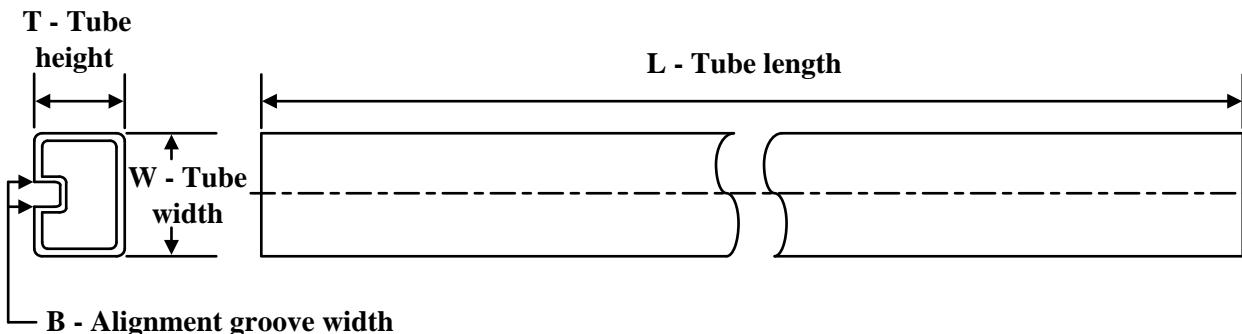
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC272ACDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272AIDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272BCDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272BIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272BIDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272CDR1G4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272CPSR	SO	PS	8	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC272CPWR	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1
TLC272IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC272IDR1G4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC277CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC277CPSR	SO	PS	8	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC277IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC277IDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC272ACDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC272AIDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC272AIDRG4	SOIC	D	8	2500	353.0	353.0	32.0
TLC272BCDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC272BIDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC272BIDRG4	SOIC	D	8	2500	353.0	353.0	32.0
TLC272CDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC272CDR1G4	SOIC	D	8	2500	353.0	353.0	32.0
TLC272CPSR	SO	PS	8	2000	353.0	353.0	32.0
TLC272CPWR	TSSOP	PW	8	2000	353.0	353.0	32.0
TLC272IDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC272IDR1G4	SOIC	D	8	2500	353.0	353.0	32.0
TLC277CDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC277CPSR	SO	PS	8	2000	353.0	353.0	32.0
TLC277IDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC277IDRG4	SOIC	D	8	2500	353.0	353.0	32.0

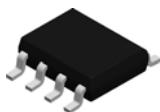
## TUBE



\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T ( $\mu$ m)	B (mm)
TLC272ACP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272ACP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC272AIP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272AIP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC272BCP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272BCP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC272BCPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC272BCPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC272BIP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272BIP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC272CP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272CP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC272CPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC272CPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC272IP	P	PDIP	8	50	506	13.97	11230	4.32
TLC272IP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC277CP	P	PDIP	8	50	506	13.97	11230	4.32
TLC277CP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC277CPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC277CPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC277IP	P	PDIP	8	50	506	13.97	11230	4.32
TLC277IP.A	P	PDIP	8	50	506	13.97	11230	4.32

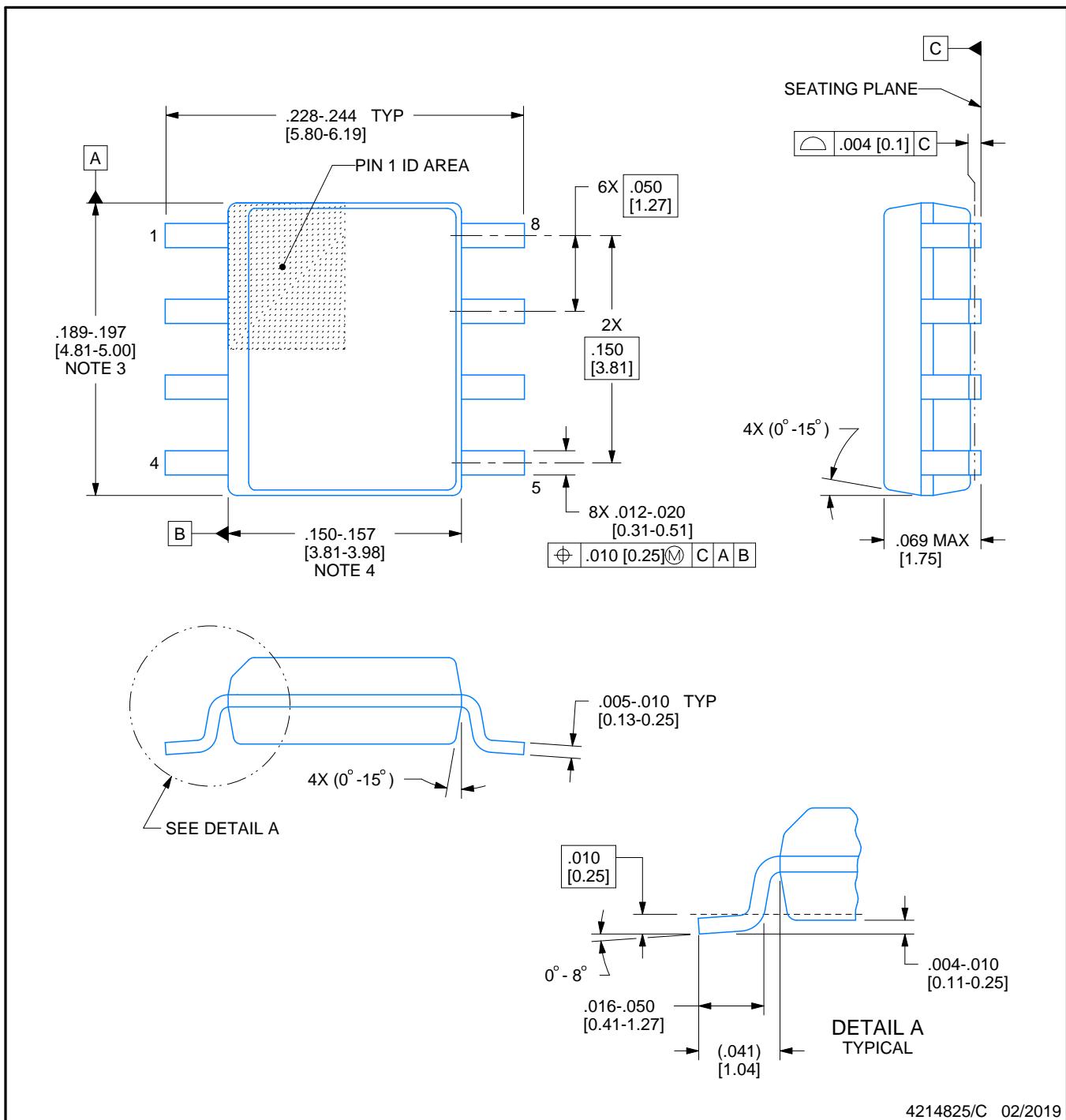
D0008A



# PACKAGE OUTLINE

## SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

### NOTES:

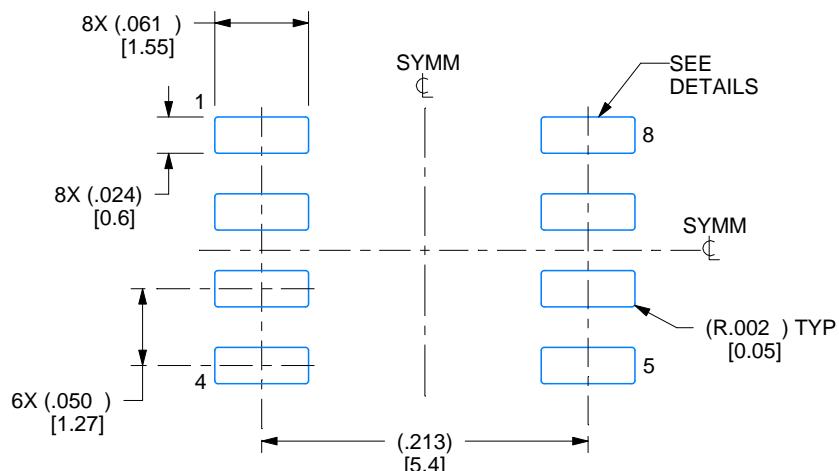
- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches.
- Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

# EXAMPLE BOARD LAYOUT

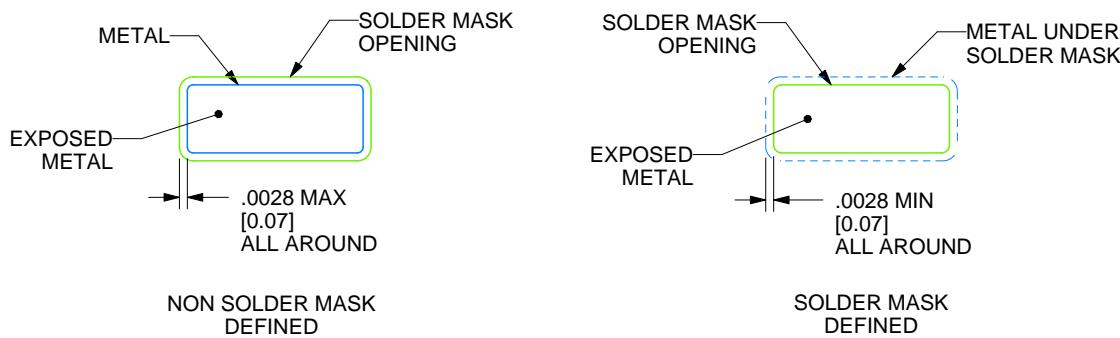
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

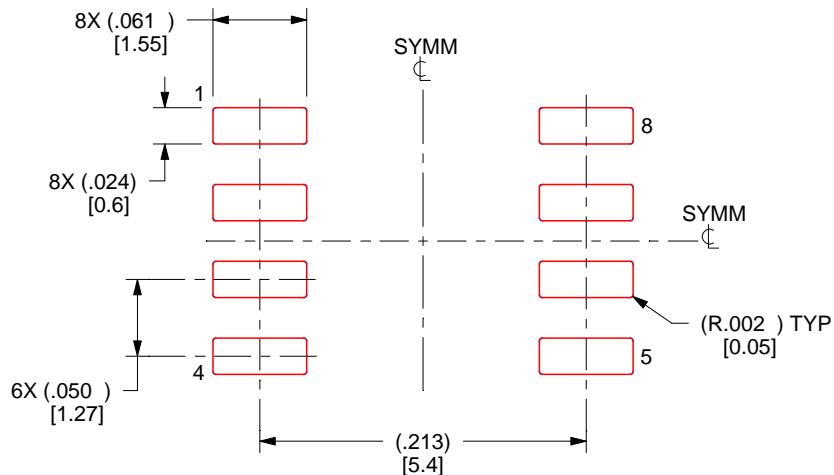
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE  
BASED ON .005 INCH [0.125 MM] THICK STENCIL  
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

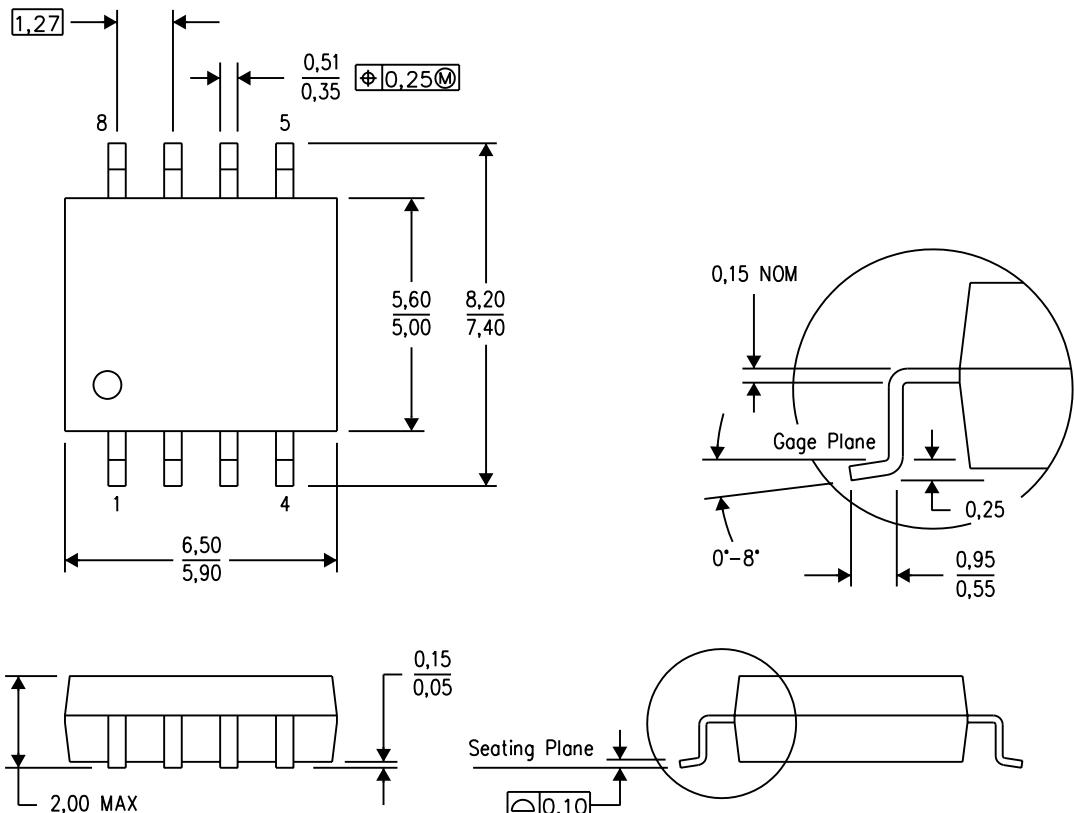
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

---

## MECHANICAL DATA

PS (R-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE

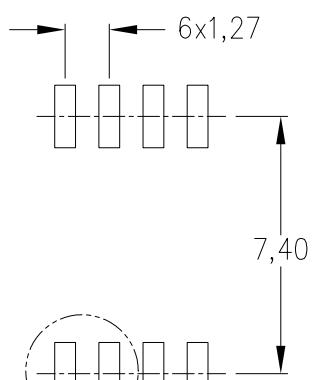
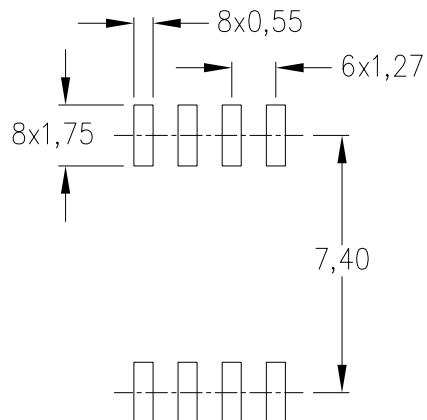
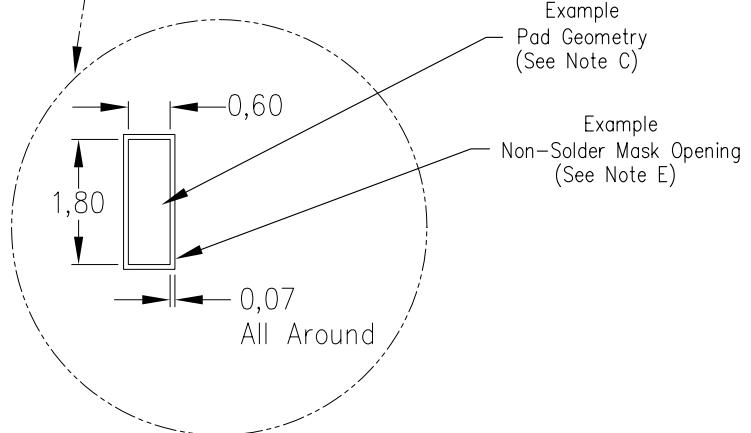


4040063/C 03/03

- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

PS (R-PDSO-G8)

PLASTIC SMALL OUTLINE

Example Board Layout  
(Note C)Stencil Openings  
(Note D)Example  
Non Soldermask Defined PadExample  
Pad Geometry  
(See Note C)Example  
Non-Solder Mask Opening  
(See Note E)

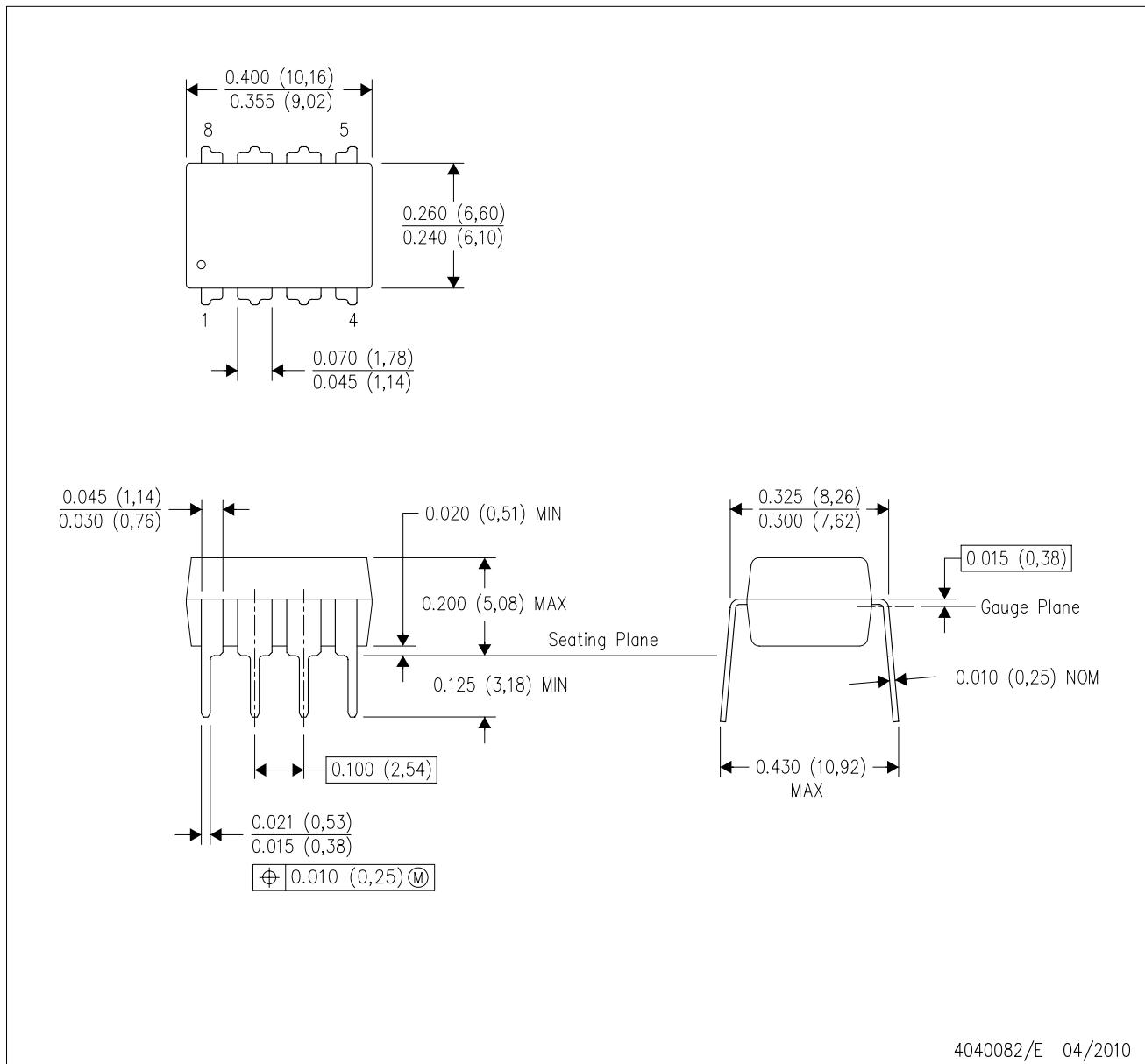
4212188/A 09/11

- NOTES:
- All linear dimensions are in millimeters.
  - This drawing is subject to change without notice.
  - Publication IPC-7351 is recommended for alternate designs.
  - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
  - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

## MECHANICAL DATA

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



4040082/E 04/2010

- NOTES:
- All linear dimensions are in inches (millimeters).
  - This drawing is subject to change without notice.
  - Falls within JEDEC MS-001 variation BA.

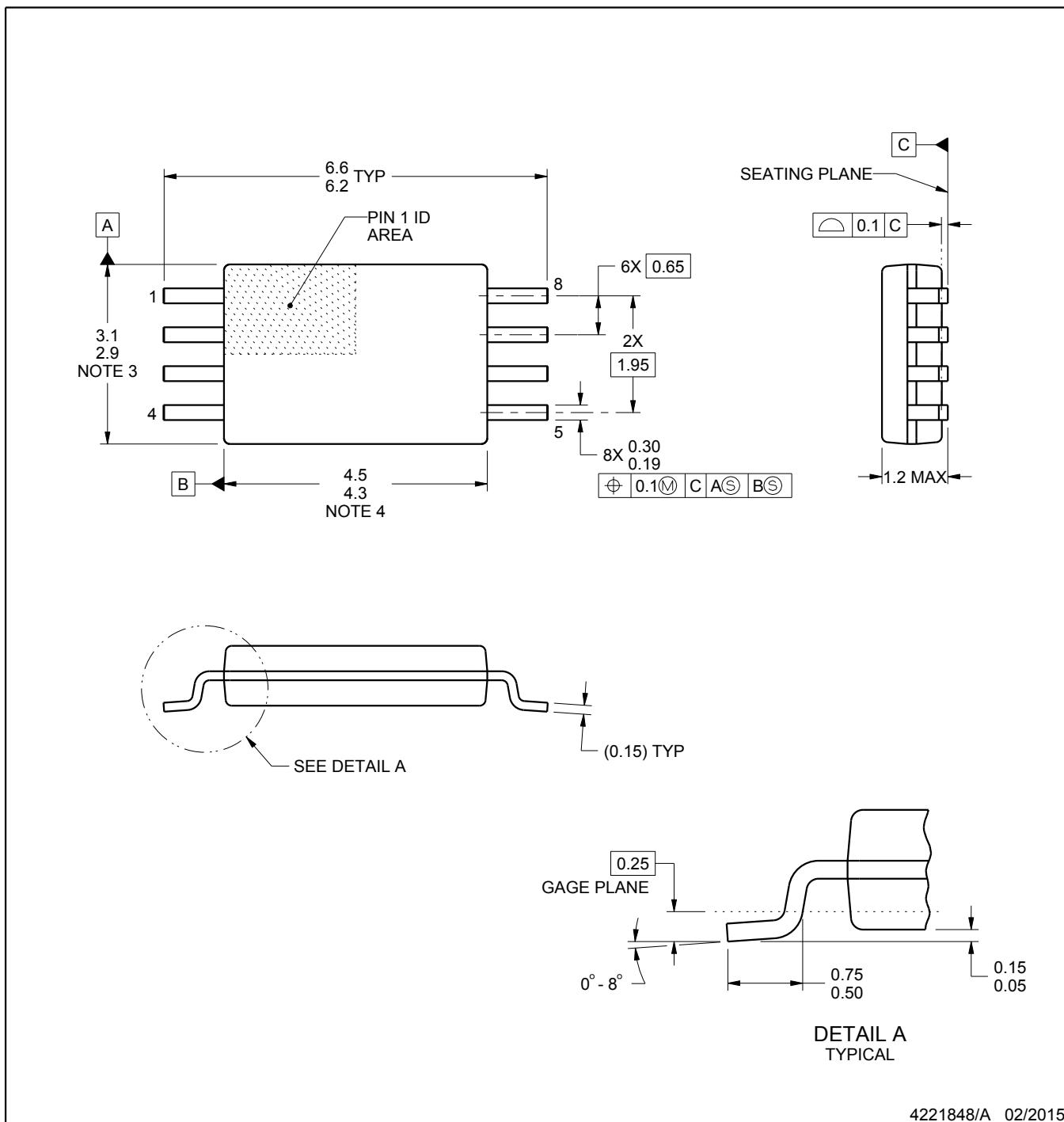
# PACKAGE OUTLINE

PW0008A



TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



## NOTES:

- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
- This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
- Reference JEDEC registration MO-153, variation AA.

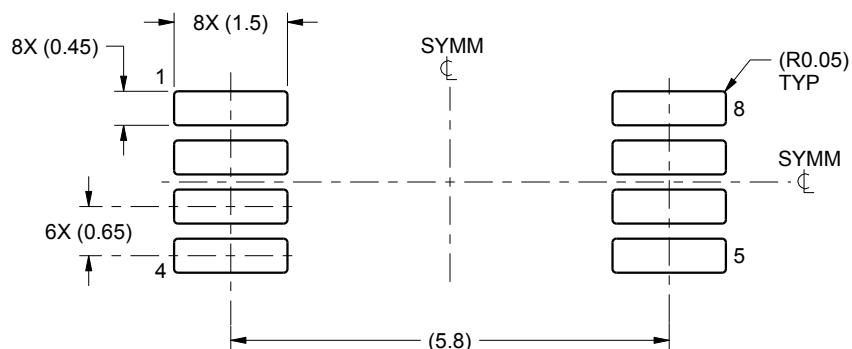
4221848/A 02/2015

# EXAMPLE BOARD LAYOUT

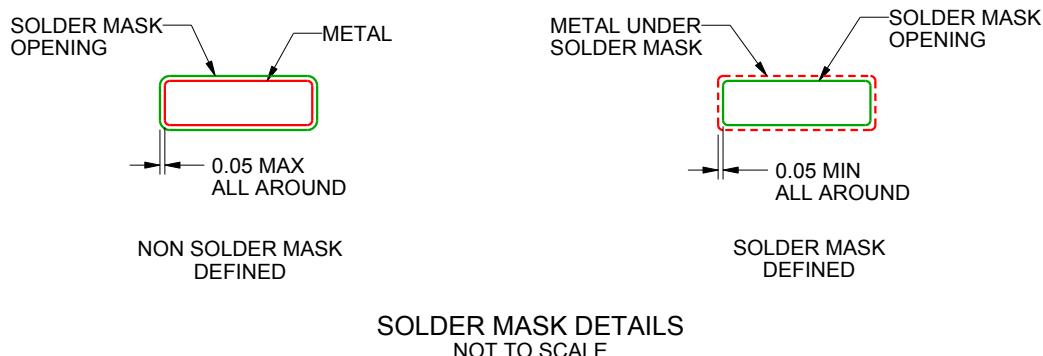
PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE  
SCALE:10X



4221848/A 02/2015

NOTES: (continued)

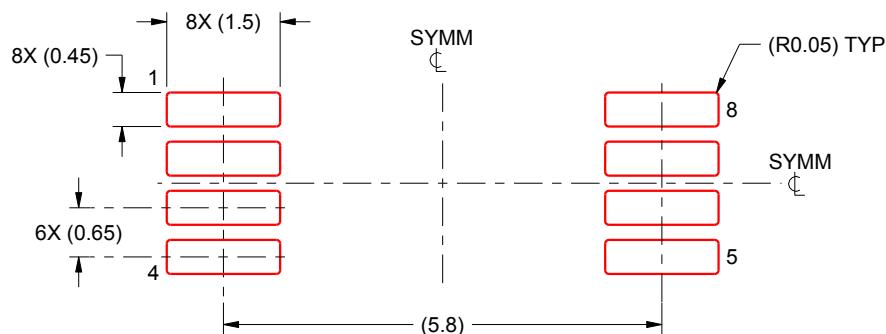
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

# EXAMPLE STENCIL DESIGN

PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE  
BASED ON 0.125 mm THICK STENCIL  
SCALE:10X

4221848/A 02/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、[TIの総合的な品質ガイドライン](#)、[ti.com](#)またはTI製品などに関連して提供される他の適用条件に従い提供されます。TIがこれらのリソースを提供することは、適用されるTIの保証または他の保証の放棄の拡大や変更を意味するものではありません。TIがカスタム、またはカスタマー仕様として明示的に指定していない限り、TIの製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TIはそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025年10月