

TLC27xx 高精度クワッド オペアンプ

1 特長

- 仕様温度範囲全体にわたって広い電源電圧範囲:
 - 0°C ~ 70°C: 3V ~ 16V
 - 40°C ~ 125°C: 4V ~ 16V
 - 55°C ~ 125°C: 4V ~ 16V
- 単電源動作
- 同相入力電圧範囲は負のレールを下回るまで拡張 (接尾辞 C、接尾辞 I のタイプ)
- 低ノイズ: $f = 1\text{kHz}$ で標準値 $10.8\text{nV}/\sqrt{\text{Hz}}$
- 出力電圧範囲に負のレールを含む
- 高い入力インピーダンス: $>10^{12}\Omega$ (標準値)
- ESD 保護回路
- 小型形状パッケージオプションはテープアンドリールでも供給しています
- ラッチアップ耐性で設計

2 説明

TLC274 および TLC279 高精度クワッド オペアンプは、幅広い入力オフセット電圧グレードと、低オフセット電圧ドリフト、高入力インピーダンス、低ノイズ、汎用 BiFET に近い速度を兼ね備えています。

これらのデバイスは、入力インピーダンスが非常に高く、バイアス電流が小さく、スルーレートの昇圧が大きいので、従来 BiFET および NFET 製品用に予約されていたアプリケーションに最適です。低コストの TLC274 (10mV) から高精度の TLC279 (900 μV) まで、4 つのオフセット電圧グレード (接尾辞 C および I タイプ) が利用可能です。こうした利点により、優れた同相信号除去および電源電圧除去と組み合わせることで、これらのデバイスは最先端の新しい設計だけでなく、既存の設計のアップグレードにも最適な選択肢となります。

製品情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TLC274	N (PDIP, 14)	19.3mm × 9.4mm
	D (SOIC, 14)	8.65mm × 6mm
	NS (SOP, 14)	10.2mm × 7.8mm
	DB (SSOP, 14)	6.2mm × 7.8mm
	PW (TSSOP, 14)	5mm × 6.4mm
TLC274A	N (PDIP, 14)	19.3mm × 9.4mm
	D (SOIC, 14)	8.65mm × 6mm
TLC274B	N (PDIP, 14)	19.3mm × 9.4mm
	D (SOIC, 14)	8.65mm × 6mm
	NS (SOP, 14)	10.2mm × 7.8mm
TLC279	N (PDIP, 14)	19.3mm × 9.4mm
	D (SOIC, 14)	8.65mm × 6mm

- (1) 詳細については、[セクション 9](#) を参照してください。
 (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



目次

1 特長.....	1	5.2 入力バイアス電流.....	14
2 説明.....	1	5.3 Low レベル出力電圧.....	14
3 ピン構成および機能.....	3	5.4 入力オフセット電圧の温度係数.....	14
4 仕様.....	4	6 アプリケーションと実装.....	15
4.1 絶対最大定格.....	4	6.1 使用上の注意.....	15
4.2 推奨動作条件.....	4	7 デバイスおよびドキュメントのサポート.....	18
4.3 電気的特性.....	5	7.1 ドキュメントの更新通知を受け取る方法.....	18
4.4 電気的特性.....	6	7.2 サポート・リソース.....	18
4.5 電気的特性.....	7	7.3 商標.....	18
4.6 電気的特性.....	8	7.4 静電気放電に関する注意事項.....	18
4.7 動作特性.....	9	7.5 用語集.....	18
4.8 代表的特性.....	10	8 改訂履歴.....	18
5 パラメータ測定情報.....	13	9 メカニカル、パッケージ、および注文情報.....	19
5.1 単一電源のテスト回路と分割電源のテスト回路との 関係	13		

3 ピン構成および機能

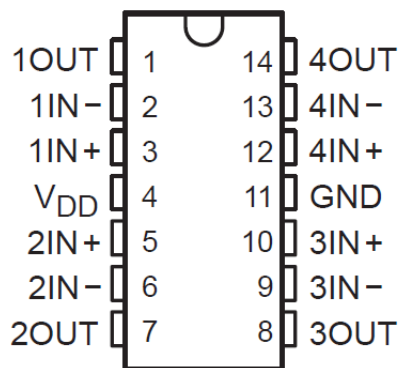


図 3-1. D、J、N、PW パッケージ、14 ピン SOIC、SOP、PDIP、SSOP、TSSOP
(上面図)

表 3-1. ピンの機能

ピン名	ピン番号	タイプ	説明
1OUT	1	出力	出力、チャンネル 1
1IN-	2	入力	反転入力、チャンネル 1
1IN+	3	入力	非反転入力、チャンネル 1
VDD	4	—	正 (最高) 電源
2IN+	5	入力	非反転入力、チャンネル 2
2IN-	6	入力	反転入力、チャンネル 2
2OUT	7	出力	出力、チャンネル 2
3OUT	8	出力	出力、チャンネル 3
3IN-	9	入力	反転入力、チャンネル 3
3IN+	10	入力	非反転入力、チャンネル 3
GND	11	—	負 (最低) 電源またはグラウンド
4IN+	12	入力	非反転入力、チャンネル 4
4IN-	13	入力	反転入力、チャンネル 4
4OUT	14	出力	出力、チャンネル 4

4 仕様

4.1 絶対最大定格

自由空気での動作温度範囲内 (特に記述のない限り)⁽¹⁾

			最小値	最大値	単位
V_{DD}	電源電圧 ⁽²⁾			18	V
V_{ID}	差動入力電圧 ⁽³⁾		$-V_{DD}$	$+V_{DD}$	
V_I	入力電圧範囲	任意の入力	-0.3	V_{DD}	V
I_I	入力電流		-5	5	mA
I_O	出力電流	各出力	-30	30	mA
	V_{DD} への総電流			45	mA
	GND からの合計電流			45	mA
	25°C 以下での短絡電流の時間 ⁽⁴⁾			制限なし	
T_A	外気温度での動作時	接尾辞 C	0	70	°C
		接尾辞 I	-40	85	
T_{stg}	保存温度		-65	150	°C
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間	D パッケージ		260	°C
		P パッケージ			
		PW パッケージ			
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 60 秒間	JG パッケージ		300	°C

- (1) セクション 4.1 の一覧に記載された値を超えるストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、このデータシートのセクション 4.2 に示された値と等しい、またはそれを超える条件で本デバイスが正常に動作することを暗に示すものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を及ぼす場合があります。
- (2) 差動電圧を除くすべての電圧値は、ネットワーク グランドを基準にしています。
- (3) 差動電圧は、IN- を基準とする IN- です。
- (4) 出力はいずれかの電源に短絡することが可能です。最大消費電力定格を超えないように、温度および/または電源電圧を制限する必要があります (「アプリケーション」セクションを参照)。

4.2 推奨動作条件

			接尾辞 C		接尾辞 I		単位
			最小値	最大値	最小値	最大値	
V_{DD}	電源電圧		3	16	4	16	V
V_{IC}	同相入力電圧	$V_{DD} = 5V$	-0.2	3.5	-0.2	3.5	V
		$V_{DD} = 10V$	-0.2	8.5	-0.2	8.5	
T_A	外気温度での動作時		0	70	-40	85	°C

4.3 電気的特性

指定された自由空気温度で、 $V_{DD} = 5V$ (特に記述のない限り)

パラメータ			テスト条件		T _A ⁽¹⁾	TLC274C、TLC274AC、 TLC274BC、TLC279C			単位
						最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC274C	V _O = 1.4V R _S = 50Ω	V _{IC} = 0、 R _L = 10kΩ	25°C	0.12		10	mV
					フルレンジ	12			
		TLC274AC	V _O = 1.4V、 R _S = 50Ω	V _{IC} = 0、 R _L = 10kΩ	25°C	0.12		5	
					フルレンジ	6.5			
		TLC274BC	V _O = 1.4V、 R _S = 50Ω	V _{IC} = 0、 R _L = 10kΩ	25°C	120		2000	μV
					フルレンジ	3000			
		TLC279C	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120		900	
					フルレンジ	1500			
a _{VIO}	入力オフセット電圧の温度係数				25°C ~ 70°C	0.3		μV/°C	
I _{IO}	入力オフセット電流 ⁽²⁾		V _O = 2.5V	V _{IC} = 2.5V	25°C	10		60	pA
		70°C			7		300		
I _{IB}	入力バイアス電流 ⁽²⁾				25°C	10		60	pA
		70°C			40		600		
V _{ICR}	同相入力電圧範囲 ⁽³⁾				25°C	-0.1 から 4	-0.3 から 4.2	V	
					フルレンジ	-0.1 から 3.5	V		
V _{OH}	High レベル出力電圧		V _{ID} = 100mV	R _L = 10kΩ	25°C	3.2	4.95	V	
					0°C	3	4.95		
					70°C	3	4.95		
V _{OL}	Low レベル出力電圧		V _{ID} = -100mV	I _{OL} = 0	25°C	0	50	mV	
					0°C	0	50		
					70°C	0	50		
A _{VD}	大信号差動電圧増幅		V _O = 0.25V~2V	R _L = 10kΩ	25°C	5	1000	V/mV	
					0°C	4			
					70°C	4			
CMRR	同相除去比		V _{IC} = -0.1V < V _{IC} < 3V		25°C	65	80	dB	
					0°C	60			
					70°C	60			
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})		V _{DD} = 5V ~ 10V	V _O = 1.4V	25°C	65	120	dB	
					0°C	60			
					70°C	60			
I _{DD}	消費電流 (4 つのアンプ)		V _O = 2.5V、 無負荷	V _{IC} = 2.5V、	25°C	2.24	6.4	mA	
					0°C		7.2		
					70°C		5.2		

(1) フルレンジは 0°C ~ 70°C です。

(2) 入力バイアス電流と 5pA 未満の入力オフセット電流の標準的な値は数学的に決定されました。

(3) この範囲は各入力にも個別に適用されます。

4.4 電気的特性

指定された自由空気温度で、 $V_{DD} = 10V$ (特に記述のない限り)

パラメータ			テスト条件		T _A ⁽¹⁾	TLC274C、TLC274AC、 TLC274BC、TLC279C			単位
						最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC274C	V _O = 1.4V R _S = 50Ω、	V _{IC} = 0、 R _L = 10kΩ	25°C	0.12		10	mV
					フルレンジ	12			
		TLC274AC	V _O = 1.4V R _S = 50Ω	V _{IC} = 0、 R _L = 10kΩ	25°C	0.12		5	
					フルレンジ	6.5			
		TLC274BC	V _O = 1.4V、 R _S = 50Ω	V _{IC} = 0、 R _L = 10kΩ	25°C	120	2000	μV	
					フルレンジ	3000			
		TLC279C	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120	1200		
					フルレンジ	1900			
a _{VIO}	入力オフセット電圧の温度係数				25°C ~ 70°C	0.3		μV/°C	
I _{IO}	入力オフセット電流 ⁽²⁾		V _O = 5V	V _{IC} = 5V	25°C	10	60	pA	
I _{IB}	入力バイアス電流 ⁽²⁾	70°C			7	300			
		25°C			10	60	pA		
		70°C			50	600			
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	-0.1 から 9	-0.3 から 9.2	V		
				フルレンジ	-0.1 から 8.5		V		
V _{OH}	High レベル出力電圧	V _{ID} = 100mV	R _L = 10kΩ	25°C	8	9.95	V		
				0°C	7.8				
				70°C	7.8				
V _{OL}	Low レベル出力電圧	V _{ID} = -100mV	I _{OL} = 0	25°C	0	50	mV		
				0°C	0	50			
				70°C	0	50			
A _{VD}	大信号差動電圧増幅	V _O = 1V～6V	R _L = 10kΩ	25°C	10	1000	V/mV		
				0°C	7.5				
				70°C	7.5				
CMRR	同相除去比	V _{IC} = -0.1V < V _{IC} < 8V		25°C	65	85	dB		
				0°C	60				
				70°C	60				
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})	V _{DD} = 5V ~ 10V	V _O = 1.4V	25°C	65	120	dB		
				0°C	60				
				70°C	60				
I _{DD}	消費電流 (4 つのアンプ)	V _O = 5V、 無負荷	V _{IC} = 5V	25°C	2.24	8	mA		
				0°C		8.8			
				70°C		6.8			

(1) フルレンジは 0°C ~ 70°C です。

(2) 入力バイアス電流と 5pA 未満の入力オフセット電流の標準的な値は数学的に決定されました。

(3) この範囲は各入力にも個別に適用されます。

4.5 電気的特性

指定された自由空気温度で、 $V_{DD} = 5V$ (特に記述のない限り)

パラメータ			テスト条件		T _A ⁽¹⁾	TLC274I、TLC274AI、 TLC274BI、TLC279I			単位
						最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC274I	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	0.12		10	mV
					フルレンジ	13			
		TLC274AI	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	0.12		5	
					フルレンジ	7			
		TLC274BI	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120	2000	μV	
					フルレンジ	3500			
		TLC279I	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120	500		
					フルレンジ	2000			
a _{VIO}	入力オフセット電圧の温度係数				25°C ~ 85°C	0.3		μV/°C	
I _{IO}	入力オフセット電流 ⁽²⁾		V _O = 2.5V、	V _{IC} = 2.5V	25°C	10	60	pA	
		85°C			24	15			
I _{IB}	入力バイアス電流 ⁽²⁾				25°C	10	60	pA	
		85°C			200	35			
V _{ICR}	同相入力電圧範囲 ⁽³⁾				25°C	-0.1 から 4	-0.3 から 4.2	V	
					フルレンジ	-0.1 から 3.5	V		
V _{OH}	High レベル出力電圧		V _{ID} = 100mV	R _L = 10kΩ	25°C	3.2	4.95	V	
					-40°C	3	4.95		
					85°C	3	4.95		
V _{OL}	Low レベル出力電圧		V _{ID} = -100mV	I _{OL} = 0	25°C	0	50	mV	
					-40°C	0	50		
					85°C	0	50		
A _{VD}	大信号差動電圧増幅		V _O = 1V~6V	R _L = 10kΩ	25°C	5	1000	V/mV	
					-40°C	3.5			
					85°C	3.5			
CMRR	同相除去比		V _{IC} = -0.1V < V _{IC} < 3V		25°C	65	80	dB	
					-40°C	60			
					85°C	60			
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})		V _{DD} = 5V ~ 10V	V _O = 1.4V	25°C	65	120	dB	
					-40°C	60			
					85°C	60			
I _{DD}	消費電流 (4 つのアンプ)		V _O = 2.5V、 無負荷	V _{IC} = 2.5V	25°C	2.24	6.4	mA	
					-40°C		8.8		
					85°C		4.8		

(1) フルレンジは -40°C ~ 85°C です。

(2) 入力バイアス電流と 5pA 未満の入力オフセット電流の標準的な値は数学的に決定されました。

(3) この範囲は各入力にも個別に適用されます。

4.6 電気的特性

指定された自由空気温度で、 $V_{DD} = 10V$ (特に記述のない限り)

パラメータ			テスト条件		T _A ⁽¹⁾	TLC274I、TLC274AI、 TLC274BI、TLC279I			単位
						最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC274I	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	0.12	10	mV	
					フルレンジ		13		
		TLC274AI	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	0.12	5		
					フルレンジ		7		
		TLC274BI	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120	2000	μV	
					フルレンジ		3500		
		TLC279I	V _O = 1.4V R _S = 50Ω	V _{IC} = 0 R _L = 10kΩ	25°C	120	900		
					フルレンジ		2000		
a _{VIO}	入力オフセット電圧の温度係数				25°C ～ 85°C	0.3		μV/°C	
I _{IO}	入力オフセット電流 ⁽²⁾	V _O = 5V	V _{IC} = 5V	25°C	10	60	pA		
				85°C	26	1000			
I _{IB}	入力バイアス電流 ⁽²⁾			25°C	10	60	pA		
				85°C	220	2000			
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	-0.1 から 9	-0.3 から 9.2	V		
				フルレンジ	-0.1 から 8.5		V		
V _{OH}	High レベル出力電圧	V _{ID} = 100mV	R _L = 10kΩ	25°C	8	9.95	V		
				-40°C	7.8				
				85°C	7.8				
V _{OL}	Low レベル出力電圧	V _{ID} = -100mV、	I _{OL} = 0	25°C	0	50	mV		
				-40°C	0	50			
				85°C	0	50			
A _{VD}	大信号差動電圧増幅	V _O = 1V～6V	R _L = 10kΩ	25°C	5	1000	V/mV		
				-40°C	3.5				
				85°C	3.5				
CMRR	同相除去比	V _{IC} = -0.1V < V _{IC} < 8V		25°C	65	85	dB		
				-40°C	60				
				85°C	60	88			
kS _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})	V _{DD} = 5V ～ 10V	V _O = 1.4V	25°C	65	120	dB		
				-40°C	60				
				85°C	60				
I _{DD}	電源電流 (クワッド アンプ)	V _O = 5V、 無負荷	V _{IC} = 5V、	25°C	2.24	8	mA		
				-40°C		10			
				85°C		6.4			

(1) フルレンジは -40°C ~ 85°C です。

(2) 入力バイアス電流と 5pA 未満の入力オフセット電流の標準的な値は数学的に決定されました。

(3) この範囲は各入力にも個別に適用されます。

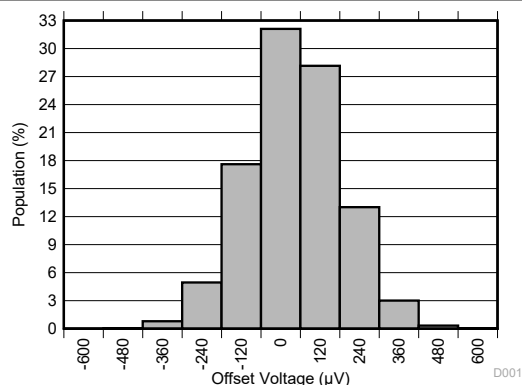
4.7 動作特性

指定された自由空気温度で、 $V_{DD} = 5V$

パラメータ		テスト条件		T_A	TLC274I、TLC274AI、 TLC274BI、TLC279I TLC274C、TLC274AC、 TLC274BC、TLC279C	単位
					最小値 標準値 最大値	
SR	ユニティ ゲインでのスルーレート	$R_L = 10k\Omega$ $C_L = 20pF$	$V_{Ipp} = 100mV$	25°C	0.5	V/ μs
			$V_{Ipp} = 1V$	25°C	21	
V_n	等価入力ノイズ電圧	$f = 1kHz$	$R_S = 20\Omega$	25°C	10.8	nV/ $\sqrt{Hz}$
B_{OM}	最大出力 — スイング帯域幅	$V_O = V_{OH}$ $R_L = 10k\Omega$	$C_L = 20pF$	25°C	10	kHz
B_1	ユニティ ゲイン帯域幅	$V_I = 10mV$	$C_L = 20pF$	25°C	4.5	MHz
ϕ_m	位相マージン	$V_I = 10mV$ 、 $C_L = 20pF$	$f = B_1$	25°C	60°	

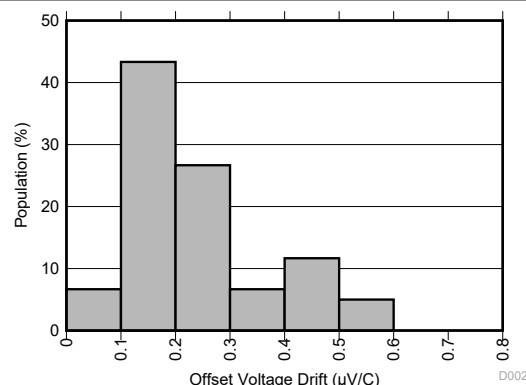
4.8 代表的特性

$T_A = 25^\circ\text{C}$, $V_S = \pm 20\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ を $V_S / 2$ に接続、 $C_L = 10\text{pF}$ の場合 (特に記述のない限り)



15462 個のアンプにおける分布、 $T_A = 25^\circ\text{C}$

図 4-1. オフセット電圧の生産分布



60 個のアンプにおける分布

図 4-2. オフセット電圧ドリフトの分布

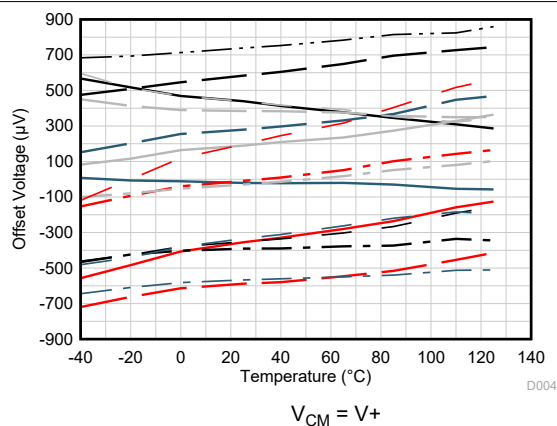


図 4-3. オフセット電圧と温度との関係

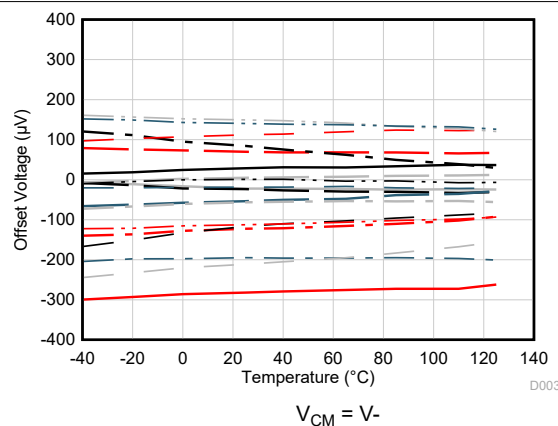


図 4-4. オフセット電圧と温度との関係

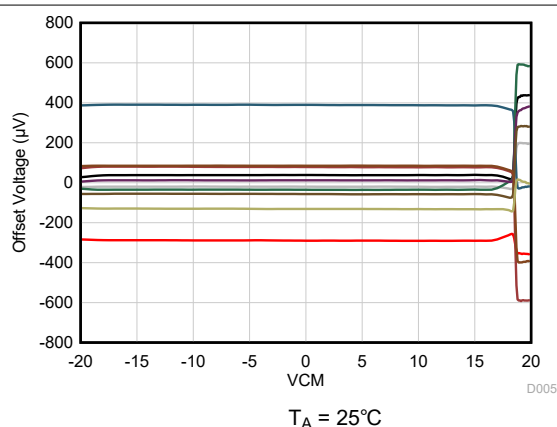


図 4-5. オフセット電圧と同相電圧との関係

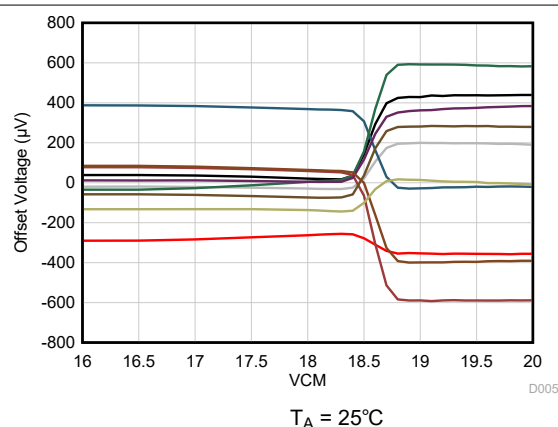


図 4-6. オフセット電圧と同相電圧との関係 (遷移領域)

4.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_S = \pm 20\text{V}$ 、 $V_{CM} = V_S / 2$ 、 $R_{LOAD} = 10\text{k}\Omega$ を $V_S / 2$ に接続、 $C_L = 10\text{pF}$ の場合 (特に記述のない限り)

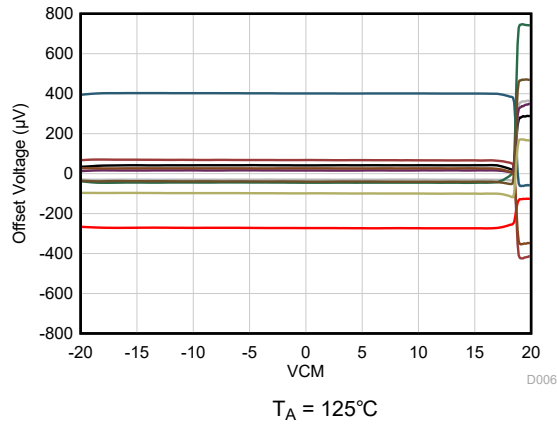


図 4-7. オフセット電圧と同相電圧との関係

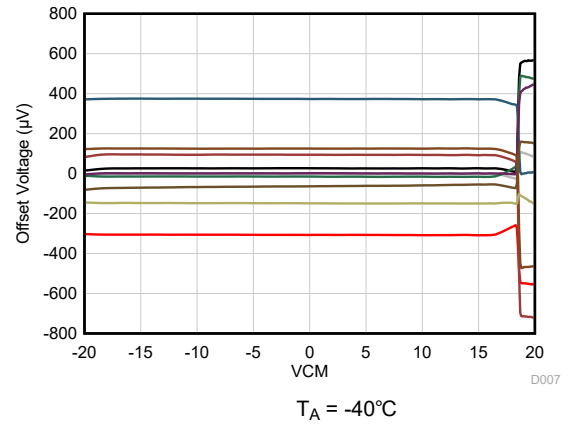


図 4-8. オフセット電圧と同相電圧との関係

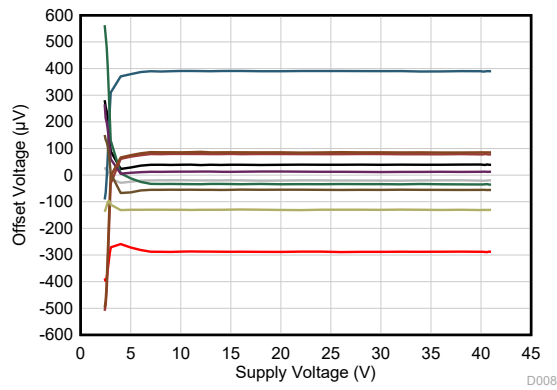


図 4-9. オフセット電圧と電源電圧との関係

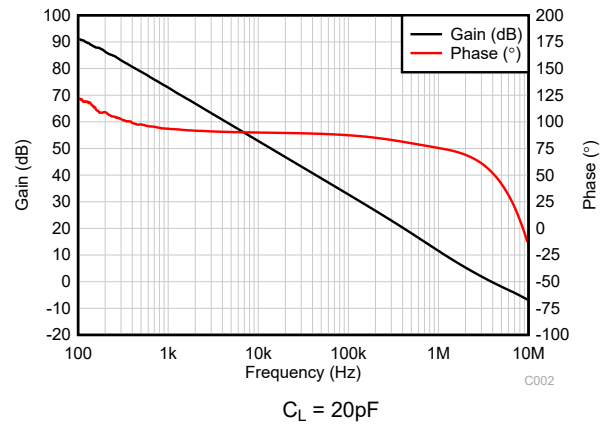


図 4-10. 開ループゲインおよび位相と周波数との関係

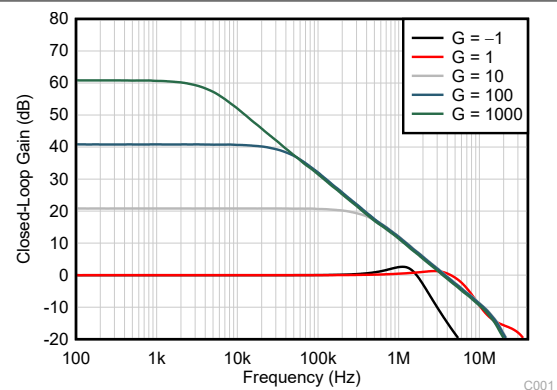


図 4-11. 閉ループゲインと周波数との関係

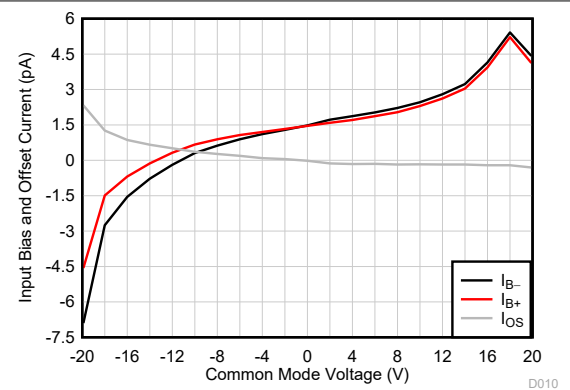


図 4-12. 入力バイアス電流と同相電圧との関係

4.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_S = \pm 20\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ を $V_S / 2$ に接続、 $C_L = 10\text{pF}$ の場合 (特に記述のない限り)

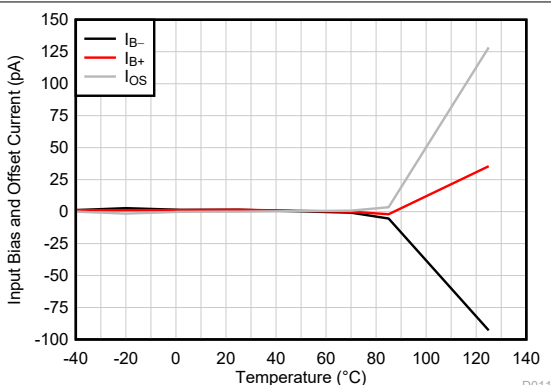


図 4-13. 入力バイアス電流と温度との関係

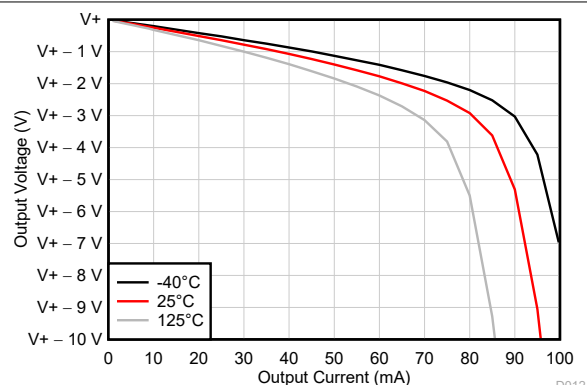


図 4-14. 出力電圧スイングと出力電流との関係 (ソース)

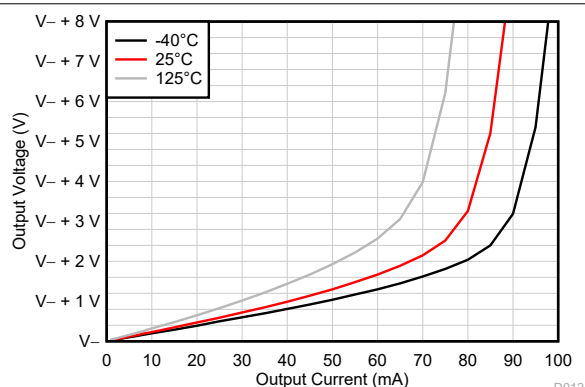


図 4-15. 出力電圧スイングと出力電流との関係 (シンク)

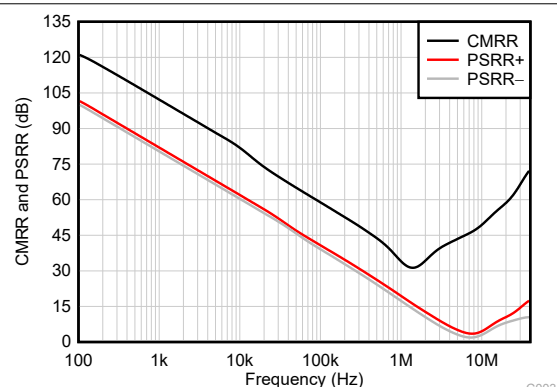


図 4-16. CMRR および PSRR と周波数との関係

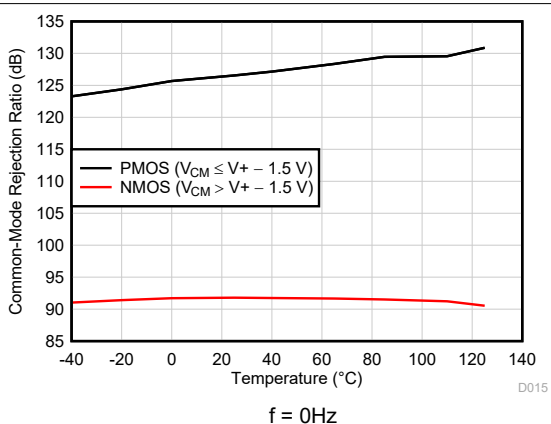


図 4-17. CMRR と温度との関係 (dB)

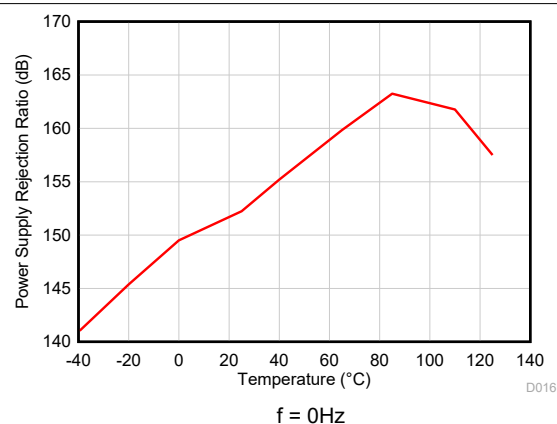


図 4-18. PSRR と温度との関係 (dB)

5 パラメータ測定情報

5.1 単一電源のテスト回路と分割電源のテスト回路との関係

TLC274 および TLC279 は単一電源動作に最適化されているため、各種テストに使用する回路構成では、多くの場合入力信号をグランドからオフセットする必要があり、多少の不便が生じます。この不便さは、負のレールに接続した出力負荷と分割電源を使用してデバイスをテストすることで回避できます。単一電源と分割電源のテスト回路の比較を以下に示します。いずれの回路を使用しても同じ結果が得られます。

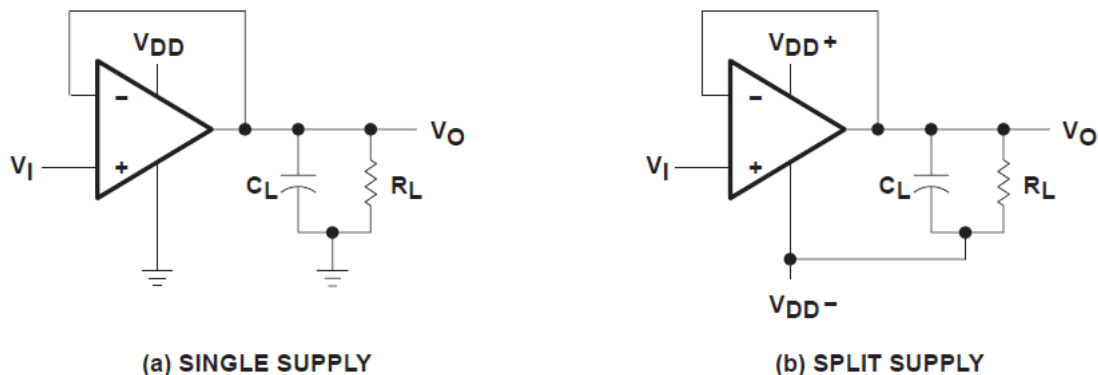


図 5-1. ユニティ ゲイン アンプ

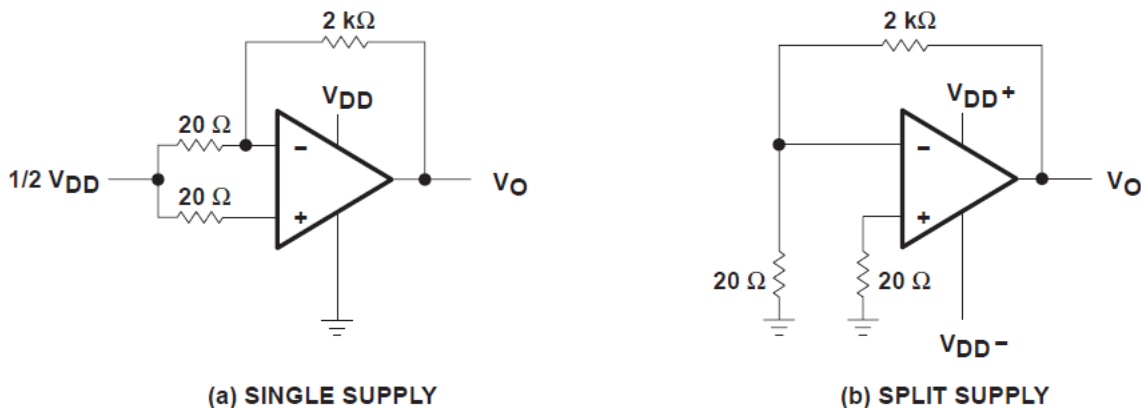


図 5-2. ノイズ テスト回路

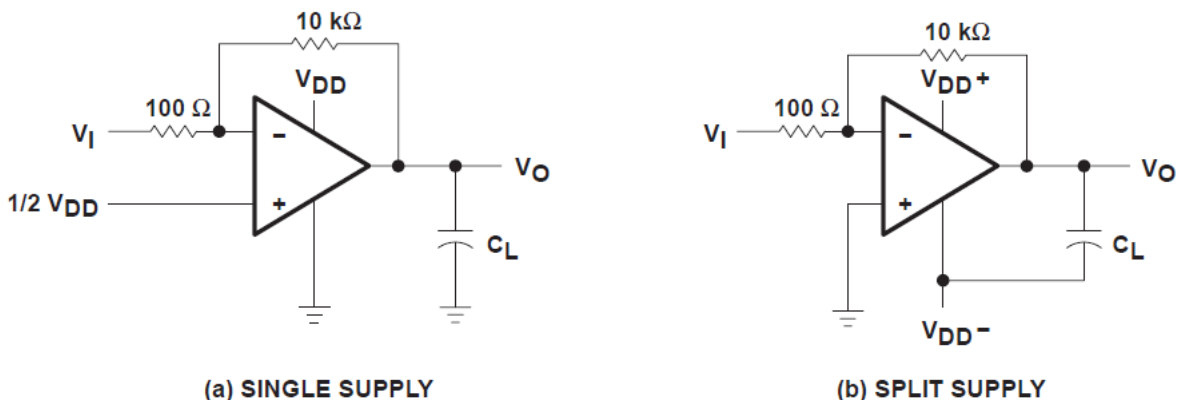


図 5-3. ゲイン 100 の反転アンプ

5.2 入力バイアス電流

TLC274 および TLC279 オペアンプは入力インピーダンスが高いため、入力バイアス電流を測定しようとする、読み取り値が不正確である可能性があります。普通の室温でのバイアス電流は通常 **1pA** 未満であり、テストソケットのリーケージによって簡単に超過します。不正確な測定を行わないようにするため、次の 2 つの方法を推奨します：

1. デバイスを他の潜在的なリーク源から絶縁します。デバイス入力周囲と間に、接地されたシールドを使用します (図 5-4 を参照)。そうしなければ入力に流れ込む可能性のあるリーケージがシャントされます。
2. テストソケットにデバイスを接続せずに、実際に入力バイアス電流テストを実行して (ピコアンメーターを使用)、テストソケットのリーケージを補償します。実際の入力バイアス電流は、テストソケットのデバイスで得られた読み取り値からオープンソケットのリーケージ読み取り値を差し引くことにより計算できます。

注意点として、多くの自動テストや一部のベンチトップ型オペアンプテストは、入力バイアス電流を測定するために、デバイス入力と直列に抵抗を接続したサーボループ手法を使用します (直列抵抗の両端の電圧降下を測定してバイアス電流を計算します)。この方法では、正しい読み取り値を取得するためにテストソケットにデバイスを挿入する必要があります。そのため、この方法ではオープンソケットの読み取りはできません。

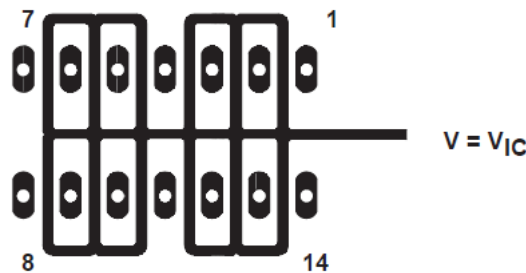


図 5-4. デバイス入力周辺の絶縁金属 (J および N パッケージ)

5.3 Low レベル出力電圧

低電源電圧での動作を実現するには、入力段である程度の妥協が必要です。この妥協により、デバイスの **Low** レベル出力は、同相入力電圧レベルと差動入力電圧レベルの両方に依存することになります。**Low** レベル出力の読み取り値と電氣的仕様に記載されている値を関連付ける場合は、次の 2 つの条件を遵守する必要があります。

5.4 入力オフセット電圧の温度係数

多くの場合、入力オフセット電圧の温度係数を測定しようとする、読み取り値が不正確な場合があります。このパラメータは実際には、2 つの異なる温度で取得される入力オフセット電圧の測定値を使用して計算されます。温度の一方 (または両方) が氷点下を下回る場合、デバイスとテストソケットの両方に水分が溜まる可能性があります。この水分によりリーケージと接触抵抗が発生し、入力オフセット電圧の読み取り値が不正確になる可能性があります。水分が絶縁メタルも覆ってしまうとその手法が役に立たないため、前述の絶縁手法はリーケージに効果がありません。また、TI は誤差を最小限に抑えるために、氷点下を上回る温度でこれらの測定を実施することをお勧めします。

6 アプリケーションと実装

注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

6.1 使用上の注意

6.1.1 単電源動作

TLC274 および TLC279 はデュアル電源 (平衡電源または分割電源とも呼ばれます) を使用しても適切に動作しますが、設計は単一電源での動作に最適化されています。この設計には、グランド周囲の入力同相電圧範囲と、グランドまでプルダウンする出力電圧範囲が含まれています。電源電圧範囲は最小 3V (接尾辞 C タイプ) まで拡張されているため、TTL および HCMOS で一般的に利用可能な電源レベルでの動作が可能です。ただし、最大ダイナミックレンジについては 16V 単一電源での動作を推奨します。

多くの単一電源アプリケーションでは、グランドを上回るリファレンスレベルを確立するために、1 つの入力に電圧を印加する必要があります。通常、この基準レベルを確立するには抵抗分圧器で十分です (図 6-1 を参照)。TLC274 および TLC279 は入力バイアス電流が低いため、非常に大きな抵抗値を使用して分圧器を実装でき、消費電力を最小限に抑えることができます。

TLC274 および TLC279 はデジタル ロジックと連動して正常に動作しますが、リニア デバイスとデジタル ロジックの両方に同じ電源から電力を供給する場合は、次の推奨予防措置を講じてください。

1. 個別のバイパスされた電源ラインからリニア デバイスに電力を供給します (図 6-2 を参照)。そうしないと、デジタル ロジックの高いスイッチング電流により発生する電圧降下の結果、リニア デバイス電源レールが変動する可能性があります。
2. ノイズに起因して誤差が発生する可能性を減らすため、適切なバイパス手法を使用してください。単一の容量性デカップリングで十分ですが、高周波アプリケーションでは R_C デカップリングが必要な場合があります。

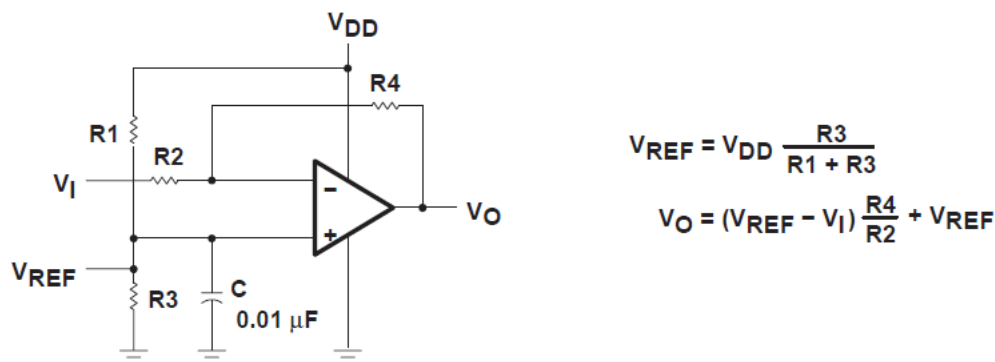


図 6-1. 電圧リファレンス付き反転アンプ

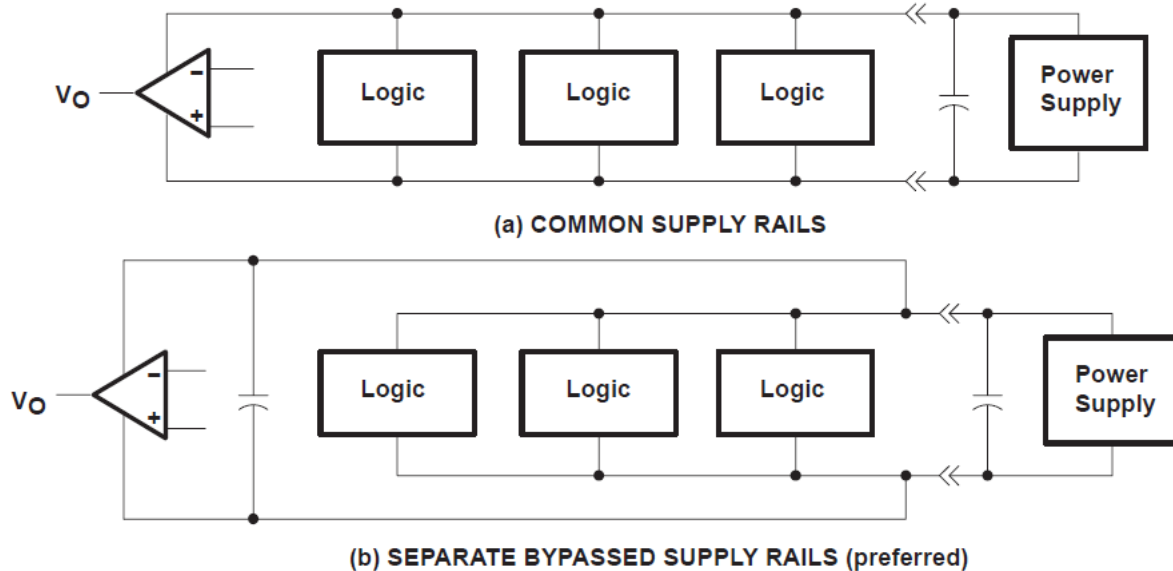


図 6-2. 同相電源レールと分離電源レールとの関係

6.1.2 入力特性

TLC274 および TLC279 は、いずれかの入力で超えた場合、デバイスの誤動作を引き起こす可能性がある最小および最大入力電圧で規定されています。この仕様範囲を超えることは、特に単一電源動作の場合によく発生する一般的な問題です。下限範囲には負のレールが含まれますが、上限範囲は $T_A = 25^\circ\text{C}$ では $V_{DD} - 1\text{V}$ 、その他のすべての温度では $V_{DD} - 1.5\text{V}$ で指定されます。

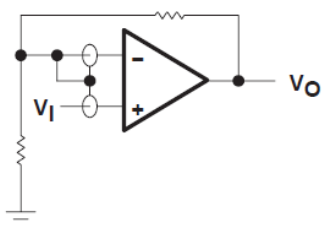
ポリシリコンゲートプロセスの使用と慎重な入力回路設計により、従来のメタルゲートプロセスに比べて、TLC274 および TLC279 の入力オフセット電圧ドリフト特性が非常に優れています。CMOS デバイスのオフセット電圧ドリフトは、酸化膜に埋め込まれたリンドーパントの極性によって生じるスレッショルド電圧シフトに大きく影響されます。リンドーパントを導体をポリシリコンゲートなどに配置すると極性の問題が軽減され、スレッショルド電圧のシフトが 1 桁以上振幅します。時間の経過に伴うオフセット電圧ドリフトは、動作開始の最初の 1 か月を含めて、通常 $0.1\mu\text{V}/\text{月}$ と計算されています。

TLC274 および TLC279 は入力インピーダンスが非常に高く、バイアス電流が低いので、低レベルの信号処理に適していますが、プリント基板やソケットに流れるリーク電流がバイアス電流要件を簡単に超え、デバイス性能が低下する可能性があります。入力の周囲にガードリング (セクション 5 の 図 5-4 のものと同様) を配置することをお勧めします。これらのガードは、同相モード入力と同じ電圧レベルの低インピーダンスソースから駆動する必要があります (図 6-3 を参照)。

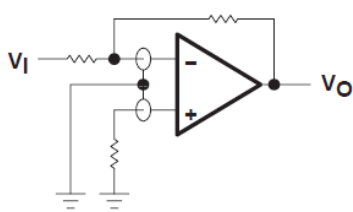
発振の可能性を避けるため、未使用のアンプはグラウンドのユニティゲイン フォロワーとして接続する必要があります。

6.1.3 ノイズ性能

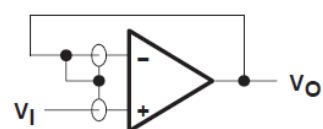
オペアンプ回路のノイズ仕様は、1 段目の差動アンプの電流により大きく異なります。TLC274 および TLC279 の入力バイアス電流要件は低いので、ノイズ電流が非常に低くなり、ほとんどのアプリケーションにとって取るに足りないほど小さな値です。バイポーラ デバイスではノイズ電流が大きいので、回路で使用するインピーダンスの値が $50\text{k}\Omega$ よりも大きい場合、この機能によりバイポーラ デバイスと比べて特に有利になります。



(a) NONINVERTING AMPLIFIER



(b) INVERTING AMPLIFIER



(c) UNITY-GAIN AMPLIFIER

図 6-3. ガードリング方式

7 デバイスおよびドキュメントのサポート

7.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

7.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

7.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

7.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

7.5 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (March 2001) to Revision E (January 2026)	Page
ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
ドキュメント全体にわたって TLC274Y を削除.....	1
「特長」から入力オフセット電圧ドリフトの箇条書き項目を削除	1
「特長」から調整済みオフセット電圧の箇条書き項目を削除	1
「特長」の低ノイズ標準値を 25nV/√Hz から 10.8nV/√Hz に変更	1
ドキュメント全体から LinCMOS への参照を削除.....	1
「説明」から「利用可能なオプション」表を削除	1
ドキュメント全体から等価回路図の図を削除.....	1
「ピン構成および機能」セクションを更新	3
ドキュメントから FK パッケージのピン配置の詳細を削除.....	3
TLC274Y のチップの情報を削除.....	3
TLC274M、TLC279M、TLC274Y に関連する「仕様」のすべての表を削除	4
「絶対最大定格」表の M 接尾辞および FK パッケージ関連の情報を削除	4
「消費電力定格」表を削除	4
「推奨動作条件」表から、M 接尾辞表の列を削除	4
すべての「電気的特性」表において、274C の入力オフセット電圧の標準値を 1.1mV から 0.12mV に変更	5
すべての「電気的特性」表において、274AC の入力オフセット電圧の標準値を 0.9mV から 0.12mV に変更	5

• すべての「電気的特性」表において、274BC の入力オフセット電圧の標準値を 230μV から 0.12mV に変更	5
• すべての「電気的特性」表において、279C の入力オフセット電圧の標準値を 200μV から 0.12mV に変更	5
• すべての「電気的特性」表において、25°C での 279C の最大入力オフセット電圧を 500mV から 900mV に変更 ...	5
• すべての「電気的特性」表において、入力オフセット電圧の温度係数を 1.8μV/°C から 0.3μV/°C に変更	5
• すべての「電気的特性」表において入力オフセット電流を 0.1pA から 10pA に変更	5
• 「電気的特性」表の入力バイアス電流を 0.6pA から 10pA に変更	5
• すべての「電気的特性」表で、25°C での同相入力電圧範囲を -0.2V から -0.1V に変更	5
• すべての「電気的特性」表で、5V、25°C、0°C、70°C の高出力電圧を 3.8V から 4.95V に変更	5
• すべての「電気的特性」表で、25°C での大信号差動電圧増幅を 23V/mV から 1000V/mV に変更	5
• すべての「電気的特性」表で、0°C および 70°C での大信号差動電圧増幅を削除	5
• すべての「電気的特性」表から、0°C および 70°C での同相信号除去比を削除	5
• すべての「電気的特性」表において、25°C での電源電圧除去比を 95dB から 120dB に変更	5
• すべての「電気的特性」表から 0°C および 70°C での電源電圧除去比を削除	5
• すべての「電気的特性」表において、25°C での 2.7mA から 2.24mA の電源電流 (4 つのアンプ) を変更	5
• すべての「電気的特性」表において、0°C および 70°C での電源電流 (4 つのアンプ) 標準値を削除	5
• 10V の「電気的特性」表において、10V、25°C での高出力電圧を 8.5V から 9.95V に変更	6
• 10V の「電気的特性」表において、10V、0°C、70°C での高出力電圧を削除	6
• 10V の「電気的特性」表において、25°C での供給電流 (4 つのアンプ) を 3.8mA から 2.24mA に変更	6
• 10V の「電気的特性」表において、TLC279I の入力オフセット電圧をフルレンジで 2900μV から 2000μV に変更 ..	8
• 10V の「電気的特性」表において、25°C (標準値) での大信号差動電圧増幅を 10V/mV から 5V/mV に変更	8
• 10V の「電気的特性」表において、-40°C および 85°C (標準値) での大信号差動電圧増幅を 7V/mV から 3.5V/mV に変更	8
• 「動作特性」表の等価入力ノイズ電圧を 25nV/√Hz から 10.8nV/√Hz に変更	9
• 「動作特性」表の V _{IPP} を 1V から 100mV に、2.5V から 1V に変更	9
• 「動作特性」表の最大出力スイング帯域幅を 320kHz から 10kHz に変更	9
• 「動作特性」表の V _{IPP} 100mV でのユニティゲイン時の標準スルーレートを 3.6V/μs から 0.5V/μs へ、1V での標準 スルーレートを 2.9V/μs から 21V/μs へ変更	9
• 「動作特性」表で、ユニティゲイン帯域幅の標準値を 1.7MHz から 4.5MHz に変更	9
• 「動作特性」表の位相マージンの標準値を 46° から 60° に変更	9
• 「動作特性」表の -40°C と 85°C のすべての値を削除	9
• 「動作特性」表に TLC274C、TLC274AC、TLC274BC、TLC279C を追加	9
• 最新のデータに合わせて「代表的特性」線図を更新	10
• 「最大出力応答」および「テスト時間」セクションを削除。	14
• 「出力特性」、「帰還」、「静電放電保護」、「ラッチアップ」セクションを削除。	16

9 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC274ACD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC274AC
TLC274ACDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274AC
TLC274ACDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274AC
TLC274ACN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274ACN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274ACNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274ACN
TLC274AID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274AI
TLC274AIDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274AI
TLC274AIDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274AI
TLC274AIN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274AIN
TLC274AIN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274AIN
TLC274BCD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC274BC
TLC274BCDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274BC
TLC274BCDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274BC
TLC274BCN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274BCN
TLC274BCNS	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274B
TLC274BCNS.A	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274B
TLC274BID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274BI
TLC274BIDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274BI
TLC274BIDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274BI
TLC274BIDRG4	Active	Production	SOIC (D) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 85	
TLC274BIN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274BIN
TLC274BIN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274BIN
TLC274CD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC274C
TLC274CDB	Active	Production	SSOP (DB) 14	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDB.A	Active	Production	SSOP (DB) 14	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDBR	Active	Production	SSOP (DB) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC274CDBR.A	Active	Production	SSOP (DB) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274C
TLC274CDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274C
TLC274CN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CNE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC274CN
TLC274CNS	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNS.A	Active	Production	SOP (NS) 14	50 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNSR	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CNSR.A	Active	Production	SOP (NS) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC274
TLC274CPW	Obsolete	Production	TSSOP (PW) 14	-	-	Call TI	Call TI	0 to 70	P274
TLC274CPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274CPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P274
TLC274ID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC274I
TLC274IDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274I
TLC274IDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC274I
TLC274IN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274IN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274INE4	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC274IN
TLC274IPWR	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274IPWR.A	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274IPWRG4	Active	Production	TSSOP (PW) 14	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y274
TLC274MD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-55 to 125	
TLC274MDG4	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-55 to 125	
TLC274MDRG4	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	TLC274M
TLC274MDRG4.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	TLC274M
TLC279CD	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	0 to 70	TLC279C
TLC279CDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC279C
TLC279CDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	TLC279C
TLC279CN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC279CN
TLC279CN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC279CN

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC279ID	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	TLC279I
TLC279IDR	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC279I
TLC279IDR.A	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	TLC279I
TLC279IN	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC279IN
TLC279IN.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC279IN

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

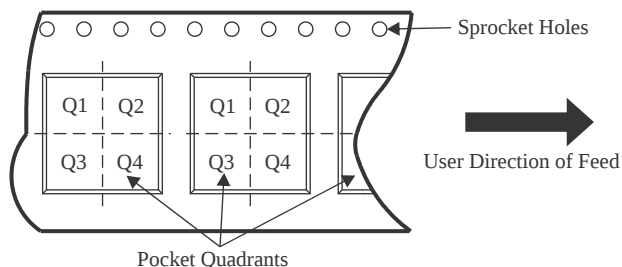
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

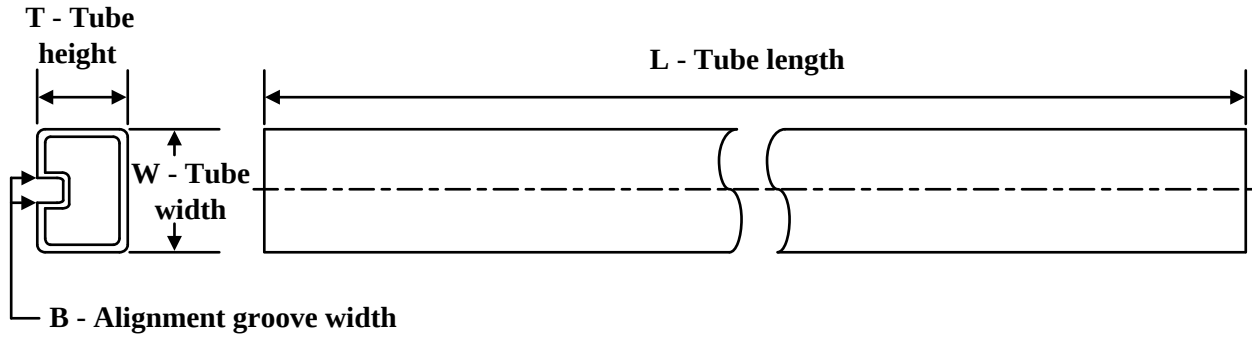
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC274ACDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274AIDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274BCDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274BIDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274CDBR	SSOP	DB	14	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC274CDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274CNSR	SOP	NS	14	2000	330.0	16.4	8.1	10.4	2.5	12.0	16.0	Q1
TLC274CPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274CPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC274IPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IPWRG4	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274IPWRG4	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TLC274MDRG4	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC279CDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
TLC279IDR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC274ACDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274AIDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274BCDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274BIDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274CDBR	SSOP	DB	14	2000	353.0	353.0	32.0
TLC274CDR	SOIC	D	14	2500	333.2	345.9	28.6
TLC274CNSR	SOP	NS	14	2000	353.0	353.0	32.0
TLC274CPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274CPWR	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274IDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC274IPWR	TSSOP	PW	14	2000	356.0	356.0	35.0
TLC274IPWRG4	TSSOP	PW	14	2000	356.0	356.0	35.0
TLC274IPWRG4	TSSOP	PW	14	2000	353.0	353.0	32.0
TLC274MDRG4	SOIC	D	14	2500	353.0	353.0	32.0
TLC279CDR	SOIC	D	14	2500	353.0	353.0	32.0
TLC279IDR	SOIC	D	14	2500	353.0	353.0	32.0

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TLC274ACN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274ACN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274ACNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274AIN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274AIN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BCNS	NS	SOP	14	50	530	10.5	4000	4.1
TLC274BCNS.A	NS	SOP	14	50	530	10.5	4000	4.1
TLC274BIN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274BIN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CDB	DB	SSOP	14	80	530	10.5	4000	4.1
TLC274CDB.A	DB	SSOP	14	80	530	10.5	4000	4.1
TLC274CN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CNE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC274CNS	NS	SOP	14	50	530	10.5	4000	4.1
TLC274CNS.A	NS	SOP	14	50	530	10.5	4000	4.1
TLC274IN	N	PDIP	14	25	506	13.97	11230	4.32
TLC274IN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC274INE4	N	PDIP	14	25	506	13.97	11230	4.32
TLC279CN	N	PDIP	14	25	506	13.97	11230	4.32
TLC279CN.A	N	PDIP	14	25	506	13.97	11230	4.32
TLC279IN	N	PDIP	14	25	506	13.97	11230	4.32
TLC279IN.A	N	PDIP	14	25	506	13.97	11230	4.32

N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS ** DIM	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



4040049/E 12/2002

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 -  Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 -  The 20 pin end lead shoulder width is a vendor option, either half or full width.

PW0014A

PACKAGE OUTLINE

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



4220202/B 12/2023

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

EXAMPLE BOARD LAYOUT

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

D0014A**PACKAGE OUTLINE****SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



4220718/A 09/2016

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

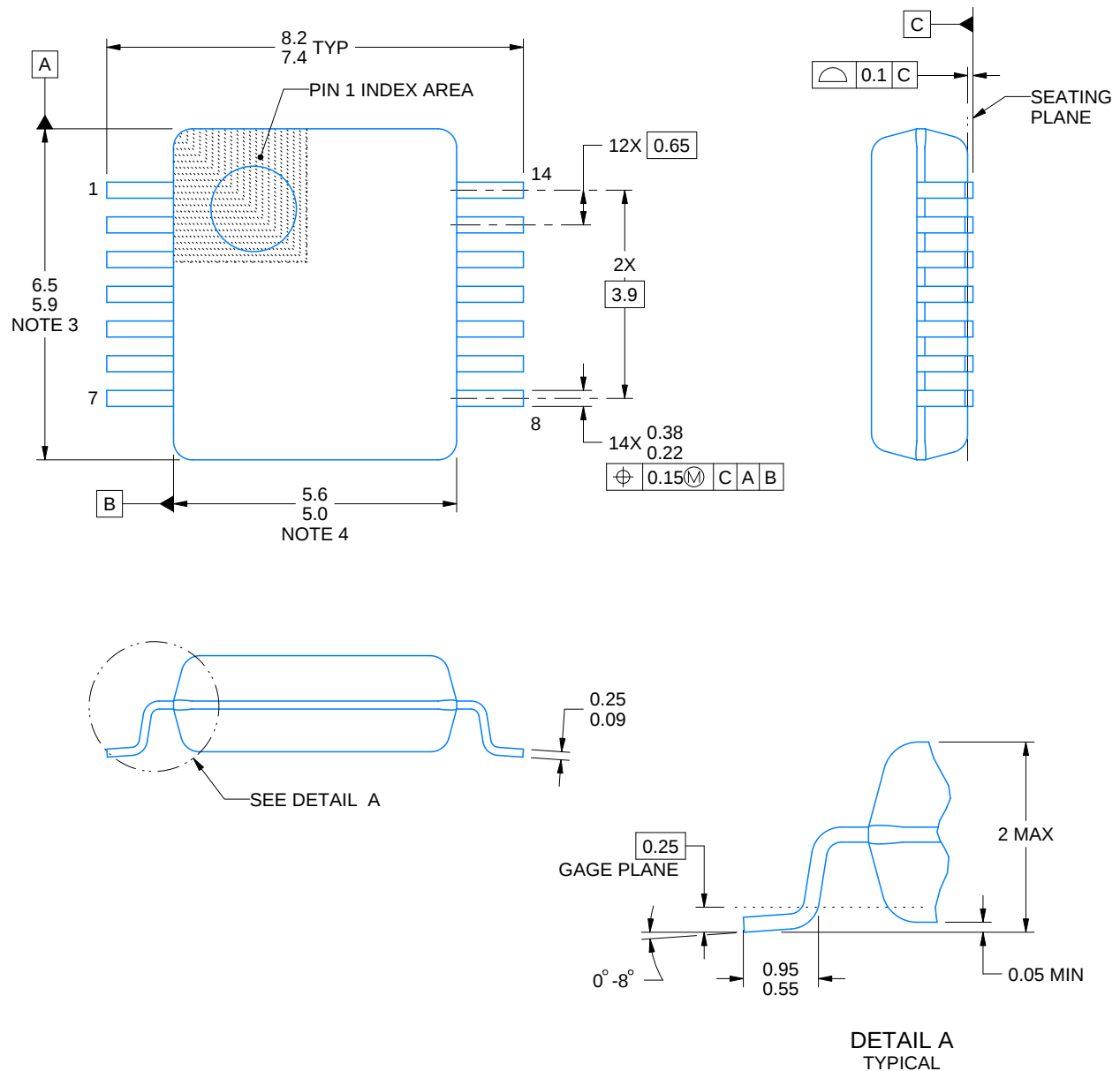
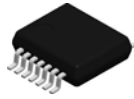
14-PINS SHOWN



DIM \ PINS **	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

4040062/C 03/03

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.



4220762/A 05/2024

NOTES:

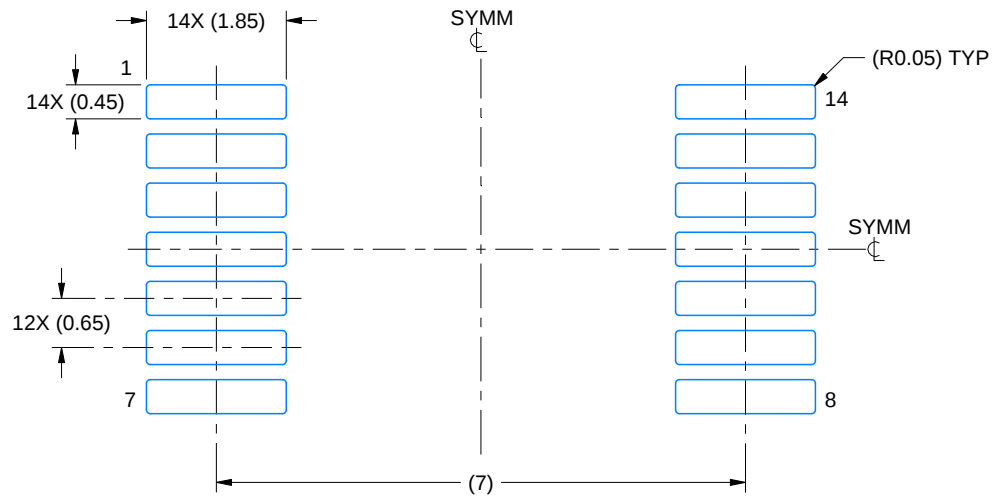
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-150.

EXAMPLE BOARD LAYOUT

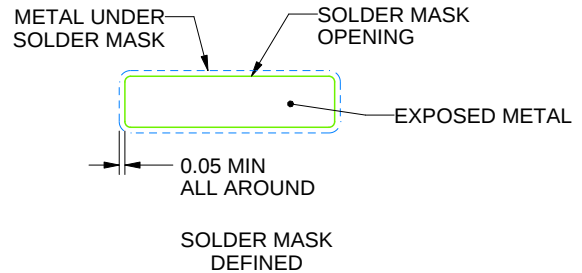
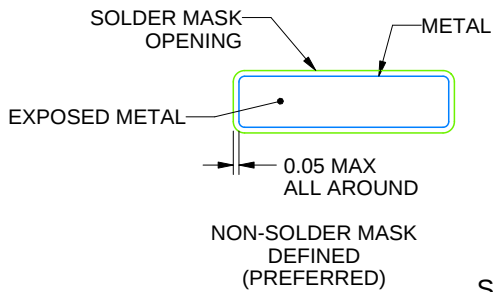
DB0014A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220762/A 05/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.

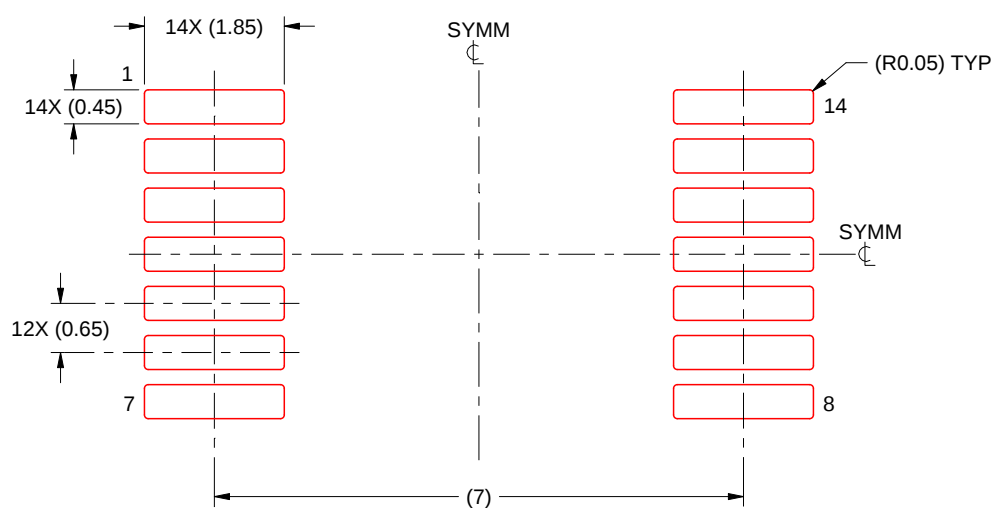
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DB0014A

SSOP - 2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220762/A 05/2024

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月