

TLC27Lx 高精度、デュアル オペアンプ

1 特長

- 入力オフセット電圧ドリフト: 最初の 30 日を含め、標準で 0.1 μ V/月
- 規定温度範囲全体にわたって広い電源電圧範囲:
 - 0°C ~ 70°C 3V ~ 16V
 - 40°C ~ +85°C 4V ~ 16V
 - 55°C ~ +125°C 4V ~ 16V
- 単一電源動作
- 負のレールを下回る同相入力電圧範囲(接尾辞 C、接尾辞 I のタイプ)
- 超低消費電力: 25°C (代表値)、 $V_{DD} = 5V$ で 95 μ W
- 出力電圧範囲に負のレールを含む
- 高い入力インピーダンス: 10¹² Ω (代表値)
- ESD 保護回路
- 小型外形パッケージのオプションもテープ アンド リール形式で利用可能
- 設計段階で組み込まれたラッチアップ耐性

2 アプリケーション

- 煙探知器と熱探知器
- フィールド トランスミッタとセンサ
 - 流量トランスミッタ
 - 圧力トランスミッタ
 - 温度トランスミッタ
 - レベルトランスミッタ
- モーション検出器

3 説明

TLC27L2x および TLC27L7 デュアル オペ アンプは、幅広い入力オフセット電圧グレードと、低オフセット電圧ドリフト、高入力インピーダンス、超低消費電力、高いゲインを兼ね備えています。これらのデバイスは、テキサス・インスツルメンツのシリコンゲート LinCMOS™ 技術を採用しており、従来の金属ゲートプロセスでの安定性をはるかに上回るオフセット電圧安定性を実現しています。

低コストの TLC27L2 (10mV) から高精度の TLC27L7 (1000 μ V) まで、4 つのオフセット電圧グレード(接尾辞 C および I タイプ)が利用可能です。これらのデバイスは、入力インピーダンスが非常に高く、バイアス電流も小さく、同相除去比と電源電圧除去比が優れており、消費電力も低いため、最新の設計や既存の設計のアップグレードに最適です。

一般に、バイポーラ テクノロジーに関連する多くの機能を LinCMOS オペ アンプで利用でき、バイポーラ テクノロジーに伴う電力による悪影響はありません。TLC27Lx を使用すると、トランスデューサ インターフェイス、アナログ計

算、アンプ ブロック、アクティブ フィルタ、信号バッファなどの一般的なアプリケーションはすべて簡単に設計できます。また、これらのデバイスは低電圧および単一電源で動作するため、リモートおよびアクセス不可能なバッテリー駆動アプリケーションに最適です。共通モード入力電圧範囲には負の電源電圧が含まれます。

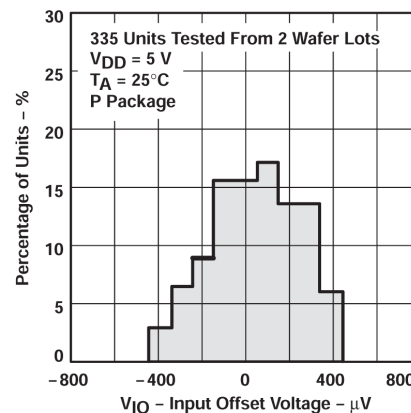
TLC27Lx には、MIL-STD-883C、手法 3015.2 でテストされたように、最大 2000V の電圧で機能的障害を防止する内部 ESD 保護回路が組み込まれています。これらのデバイスを取り扱う際には注意が必要です。ESD にさらされると、デバイスのパラメータ性能が低下する可能性があります。

接尾辞 C デバイスは 0°C ~ 70°C の動作温度範囲で特性評価されており、接尾辞 I デバイスは -40°C ~ +85°C、接尾辞 M デバイスは軍事用温度範囲の -55°C ~ +125°C の全範囲で動作可能です。

製品情報

部品番号	25°C での V_{IOmax}	パッケージ ⁽¹⁾
TLC27L2	10mV	D (SOIC, 8)
		P (PDIP, 8)
		PS (SOP, 8)
		PW (TSSOP, 8)
TLC27L2M	10mV	D (SOIC, 8)
TLC27L2A	5mV	D (SOIC, 8)
		P (PDIP, 8)
		PS (SOP, 8)
TLC27L2B	2mV	D (SOIC, 8)
		P (PDIP, 8)
TLC27L7	1mV	D (SOIC, 8)
		P (PDIP, 8)
		PS (SOP, 8)

- (1) 供給されているすべてのパッケージについては、[セクション 10](#) を参照してください。



TLC27L7 入力オフセット電圧の分布



目次

1 特長.....	1	5.15 動作特性、 $V_{DD} = 10V$ 、接尾辞 M.....	16
2 アプリケーション.....	1	5.16 代表的特性.....	17
3 説明.....	1	6 パラメータ測定情報.....	23
4 ピン構成および機能.....	2	6.1 単一電源と分割電源のテスト回路の比較.....	23
5 仕様.....	3	6.2 入力バイアス電流.....	24
5.1 絶対最大定格.....	3	6.3 Low レベル出力電圧.....	24
5.2 損失定格.....	3	6.4 入力オフセット電圧の温度係数.....	24
5.3 推奨動作条件.....	3	6.5 フルパワー応答.....	25
5.4 電気的特性、 $V_{DD} = 5V$ 、接尾辞 C.....	4	6.6 テスト時間.....	25
5.5 動作特性、 $V_{DD} = 5V$ 、接尾辞 C.....	5	7 アプリケーションと実装.....	26
5.6 電気的特性、 $V_{DD} = 10V$ 、接尾辞 C.....	6	7.1 アプリケーション情報.....	26
5.7 動作特性、 $V_{DD} = 10V$ 、接尾辞 C.....	7	8 デバイスおよびドキュメントのサポート.....	33
5.8 電気的特性、 $V_{DD} = 5V$ 、接尾辞 I.....	8	8.1 ドキュメントの更新通知を受け取る方法.....	33
5.9 動作特性、 $V_{DD} = 5V$ 、接尾辞 I.....	10	8.2 サポート・リソース.....	33
5.10 電気的特性、 $V_{DD} = 10V$ 、接尾辞 I.....	11	8.3 商標.....	33
5.11 動作特性、 $V_{DD} = 10V$ 、接尾辞 I.....	12	8.4 静電気放電に関する注意事項.....	33
5.12 電気的特性、 $V_{DD} = 5V$ 、接尾辞 M.....	13	8.5 用語集.....	33
5.13 動作特性、 $V_{DD} = 5V$ 、接尾辞 M.....	14	9 改訂履歴.....	33
5.14 電気的特性、 $V_{DD} = 10V$ 、接尾辞 M.....	15	10 メカニカル、パッケージ、および注文情報.....	35

4 ピン構成および機能

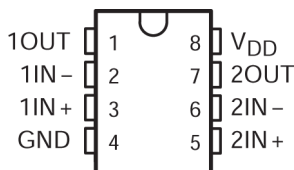


図 4-1. D (8 ピン SOIC)、P (8 ピン PDIP)、PS (8 ピン SOP)、または PW (8 ピン TSSOP) パッケージ (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
1IN+	3	入力	非反転入力、チャンネル 1
1IN-	2	入力	反転入力、チャンネル 1
1OUT	1	出力	出力、チャンネル 1
2IN+	5	入力	非反転入力、チャンネル 2
2IN-	6	入力	反転入力、チャンネル 2
GND	4	グランド	グランドまたは負(最低)電源
V_{DD}	8	電源	正(最高)電源

5 仕様

5.1 絶対最大定格

動作 (自由通気) 温度範囲内にて (特に記述のない限り)⁽¹⁾

			最小値	最大値	単位
V _{DD} ⁽²⁾	電源電圧			18	V
V _{ID} ⁽³⁾	差動入力電圧			±V _{DD}	V
V _I	入力電圧 (任意の入力)		-0.3	V _{DD}	V
I _I	入力電流			±5	mA
I _O	出力電流 (各出力)			±30	mA
	V _{DD} への総電流			45	mA
	GND からの総電流			45	mA
	短絡電流の時間 (T _A = 25°C 以下の場合) ⁽⁴⁾		制限なし		
	連続総許容損失		損失定格を参照してください		
T _A	自由空気での動作温度	接尾辞 C	0	70	°C
		接尾辞 I	-40	85	°C
		接尾辞 M	-55	125	°C
T _{stg}	保存温度		-65	150	°C
	リード温度: ケースから 1.6mm (1/16 インチ) 離れた点で 10 秒間	D および P パッケージ ジ		260	°C

- (1) 「絶対最大定格」に示された値を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらは、ストレス定格のみを示すものであり、これらの条件や「推奨動作条件」に示された値を超える条件で、本製品が機能することを意味するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 差動電圧を除くすべての電圧値は、ネットワークグラウンドを基準にしています。
- (3) 差動電圧は、同じチャネルの IN^- を基準として、特定のチャネルの IN^+ にあります。
- (4) 出力は、どちらの電源にも短絡できます。温度、電源電圧、またはその両方が最大消費電力定格を超えないように制限します (セクション 7.1.6 を参照)。

5.2 損失定格

パッケージ	$T_A \leq 25^\circ\text{C}$ 電力定格	$T_A > 25^\circ\text{C}$ ディレーティング係数	$T_A = 70^\circ\text{C}$ の 電力定格	$T_A = 85^\circ\text{C}$ の 電力定格
D	725mW	5.8 mW/ $^\circ\text{C}$	464mW	377mW
P	1000mW	8 mW/ $^\circ\text{C}$	640mW	520mW

5.3 推奨動作条件

			最小値	最大値	単位
V_{DD}	電源電圧	接尾辞 C	3	16	V
		接尾辞 I と接尾辞 M	4	16	
V_{IC}	同相入力電圧	$V_{DD} = 5\text{V}$ 、接尾辞 C と接尾辞 I	-0.2	3.5	V
		$V_{DD} = 5\text{V}$ 、接尾辞 M	0	3.5	
		$V_{DD} = 10\text{V}$ 、接尾辞 C と接尾辞 I	-0.2	8.5	
		$V_{DD} = 10\text{V}$ 、接尾辞 M	0	8.5	
T_A	自由空気での動作温度	接尾辞 C	0	70	$^\circ\text{C}$
		接尾辞 I	-40	85	
		接尾辞 M	-55	125	

5.4 電気的特性、 $V_{DD} = 5V$ 、接尾辞 C

規定の自由気流温度時 (特に記述のない限り)

パラメータ			テスト条件	T _A	TLC27L2C、TLC27L2AC、 TLC27L2BC、TLC27L7C			単位
					最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC27L2C	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	1.1		10	mV
				0°C ~ 70°C	12			
		TLC27L2AC	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	0.9		5	
				0°C ~ 70°C	6.5			
		TLC27L2BC	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	240	2000	μV	
				0°C ~ 70°C	3000			
		TLC27L7C	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	210	1000		
				0°C ~ 70°C	1500			
α _{VIO}	入力オフセット電圧の平均温度係数			25°C ~ 70°C	1.1		μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}		V _O = 2.5V、V _{IC} = 2.5V	25°C	0.5	60	pA	
				70°C	7	300		
I _{IB}	入力バイアス電流 ^{(1) (2)}		V _O = 2.5V、V _{IC} = 2.5V	25°C	0.6	60	pA	
				70°C	50	600		
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	-0.2 ~ 4	-0.2 ~ 4.2	V	
				0°C ~ 70°C	-0.2 ~ 3.5		V	
V _{OH}	High レベル出力電圧		V _{ID} = 100mV、R _L = 1MΩ	25°C	3.2	4.1	V	
				0°C	3	4.1		
				70°C	3	4.2		
V _{OL}	Low レベル出力電圧		V _{ID} = -100mV、I _{OL} = 0mA	25°C	1	50	mV	
				0°C	1	50		
				70°C	1	50		
A _{VD}	大信号差動電圧増幅		V _O = 0.25V ~ 2V、R _L = 1MΩ	25°C	50	700	V/mV	
				0°C	50	700		
				70°C	50	380		
CMRR	同相除去比		V _{IC} = V _{ICRmin}	25°C	65	87	dB	
				0°C	60	85		
				70°C	60	85		
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})		V _{DD} = 5V ~ 10V、V _O = 1.4V	25°C	70	97	dB	
				0°C	60	97		
				70°C	60	98		
I _{DD}	電源電流 (2 つのアンプ)		V _O = 2.5V、V _{IC} = 2.5V、無負荷	25°C	20	34	μA	
				0°C	24	42		
				70°C	16	28		

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.5 動作特性、 $V_{DD} = 5V$ 、接尾辞 C

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2C、TLC27L2AC、 TLC27L2BC、TLC27L7C	単位
					最小値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.03	V/μs
				0°C	0.04	
				70°C	0.03	
			V _{I(PP)} = 2.5V	25°C	0.03	
				0°C	0.03	
				70°C	0.02	
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照	25°C	68	nV/√Hz	
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照	25°C	5	kHz	
			0°C	6		
			70°C	4.5		
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照	25°C	85	kHz	
			0°C	100		
			70°C	65		
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照	25°C	34°	°	
			0°C	36°		
			70°C	30°		

5.6 電気的特性、 $V_{DD} = 10V$ 、接尾辞 C

規定の自由気流温度時 (特に記述のない限り)

パラメータ			テスト条件	T _A	TLC27L2C、TLC27L2AC、 TLC27L2BC、TLC27L7C			単位
					最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC27L2C	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	1.1		10	mV
				0°C ~ 70°C	12			
		TLC27L2AC	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	0.9		5	
				0°C ~ 70°C	6.5			
		TLC27L2BC	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	235	2000	μV	
				0°C ~ 70°C	3000			
		TLC27L7C	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	210	1000		
				0°C ~ 70°C	1900			
αV _{IO}	入力オフセット電圧の平均温度係数			25°C ~ 70°C	1		μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}		V _O = 5V、V _{IC} = 5V	25°C	0.5	60	pA	
				70°C	8	300		
I _{IB}	入力バイアス電流 ^{(1) (2)}		V _O = 5V、V _{IC} = 5V	25°C	0.7	60	pA	
				70°C	50	600		
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	-0.2 ~ 9	-0.2 ~ 9.2	V	
				0°C ~ 70°C	-0.2 ~ 8.5		V	
V _{OH}	High レベル出力電圧		V _{ID} = 100mV、R _L = 1MΩ	25°C	8	8.9	V	
				0°C	7.8	8.9		
				70°C	7.8	8.9		
V _{OL}	Low レベル出力電圧		V _{ID} = -100mV、I _{OL} = 0mA	25°C	5	50	mV	
				0°C	5	50		
				70°C	5	50		
A _{VD}	大信号差動電圧増幅		V _O = 1V ~ 6V、R _L = 1MΩ	25°C	50	860	V/mV	
				0°C	50	1025		
				70°C	50	660		
CMRR	同相除去比		V _{IC} = V _{ICRmin}	25°C	65	94	dB	
				0°C	60	93		
				70°C	60	93		
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})		V _{DD} = 5V ~ 10V、V _O = 1.4V	25°C	70	97	dB	
				0°C	60	97		
				70°C	60	98		
I _{DD}	電源電流 (2 つのアンプ)		V _O = 5V、V _{IC} = 5V、無負荷	25°C	29	46	μA	
				0°C	36	66		
				70°C	22	40		

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.7 動作特性、 $V_{DD} = 10V$ 、接尾辞 C

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2C、TLC27L2AC、 TLC27L2BC、TLC27L7C	単位
					最小値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.05	V/μs
				0°C	0.05	
				70°C	0.04	
			V _{I(PP)} = 5.5V	25°C	0.04	
				0°C	0.05	
				70°C	0.04	
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照	25°C	68	nV/√Hz	
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照	25°C	1	kHz	
			0°C	1.3		
			70°C	0.9		
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照	25°C	110	kHz	
			0°C	110		
			70°C	90		
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照	25°C	38°	°	
			0°C	40°		
			70°C	34°		

5.8 電気的特性、 $V_{DD} = 5V$ 、接尾辞 I

規定の自由気流温度時 (特に記述のない限り)

パラメータ			テスト条件	T _A	TLC27L2I、 TLC27L2AI、 TLC27L2BI、TLC27L7I			単位
					最小 値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC27L2I	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	1.1	10	mV	
				−40°C ~ +85°C		13		
		TLC27L2AI	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	0.9	5		
				−40°C ~ +85°C		7		
		TLC27L2BI	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	240	2000	μV	
				−40°C ~ +85°C		3500		
		TLC27L7I	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	210	1000		
				−40°C ~ +85°C		2000		
α _{VIO}	入力オフセット電圧の平均温度係数			25°C ~ 85°C		1.1	μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}		V _O = 2.5V、V _{IC} = 2.5V	25°C	0.5	60	pA	
				85°C	24	1000		
I _{IB}	入力バイアス電流 ^{(1) (2)}		V _O = 2.5V、V _{IC} = 2.5V	25°C	0.6	60	pA	
				85°C	200	2000		
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	−0.2 ~ 4	−0.2 ~ 4.2	V	
				−40°C ~ +85°C	−0.2 ~ 3.5		V	
V _{OH}	High レベル出力電圧		V _{ID} = 100mV、R _L = 1MΩ	25°C	3.2	4.1	V	
				−40°C	3	4.1		
				85°C	3	4.2		
V _{OL}	Low レベル出力電圧		V _{ID} = −100mV、I _{OL} = 0mA	25°C	1	50	mV	
				−40°C	1	50		
				85°C	1	50		
A _{VD}	大信号差動電圧増幅		V _O = 0.25V ~ 2V、R _L = 1MΩ	25°C	50	480	V/mV	
				−40°C	50	900		
				85°C	50	330		
CMRR	同相除去比		V _{IC} = V _{ICRmin}	25°C	65	87	dB	
				−40°C	60	85		
				85°C	60	85		
k _{SVR}	電源除去比 (ΔV _{DD} /ΔV _{IO})		V _{DD} = 5V ~ 10V、V _O = 1.4V	25°C	70	97	dB	
				−40°C	60	97		
				85°C	60	98		
I _{DD}	電源電流 (2 つのアンプ)		V _O = 2.5V、V _{IC} = 2.5V、無負荷	25°C	20	34	μA	
				−40°C	31	54		
				85°C	15	26		

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.9 動作特性、 $V_{DD} = 5V$ 、接尾辞 I

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2I、TLC27L2AI、 TLC27L2BI、TLC27L7I	単位
					最小値 標準値 最大値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.03	V/μs
				-40°C	0.04	
				85°C	0.03	
		V _{I(PP)} = 2.5V	25°C	0.03		
			-40°C	0.04		
			85°C	0.02		
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照		25°C	68	nV/√Hz
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照		25°C	5	kHz
				-40°C	7	
				85°C	4	
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照		25°C	85	kHz
				-40°C	110	
				85°C	55	
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照		25°C	34°	°
				-40°C	38°	
				85°C	29°	

5.10 電気的特性、 $V_{DD} = 10V$ 、接尾辞 I

規定の自由気流温度時 (特に記述のない限り)

パラメータ			テスト条件	T _A	TLC27L2I、TLC27L2AI、 TLC27L2BI、TLC27L7I			単位
					最小値	標準値	最大値	
V _{IO}	入力オフセット電圧	TLC27L2I	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	1.1		10	mV
				-40°C ~ +85°C	13			
		TLC27L2AI	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	0.9		5	
				-40°C ~ +85°C	7			
		TLC27L2BI	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	235	2000	μV	
				-40°C ~ +85°C	3500			
		TLC27L7I	V _O = 1.4V、R _S = 50Ω、V _{IC} = 0V、 R _L = 1MΩ	25°C	210	1000		
				-40°C ~ +85°C	2900			
α _{VIO}	入力オフセット電圧の平均温度係数			25°C ~ 85°C	1		μV/°C	
I _{IO}	入力オフセット電流 ^{(1) (2)}		V _O = 5V、V _{IC} = 5V	25°C	0.5	60	pA	
				85°C	26	1000		
I _{IB}	入力バイアス電流 ^{(1) (2)}		V _O = 5V、V _{IC} = 5V	25°C	0.7	60	pA	
				85°C	220	2000		
V _{ICR}	同相入力電圧範囲 ⁽³⁾			25°C	-0.2~9	-0.2~ 9.2	V	
				-40°C ~ +85°C	-0.2~ 8.5	V		
V _{OH}	High レベル出力電圧		V _{ID} = 100mV、R _L = 1MΩ	25°C	8	8.9	V	
				-40°C	7.8	8.9		
				85°C	7.8	8.9		
V _{OL}	Low レベル出力電圧		V _{ID} = -100mV、I _{OL} = 0mA	25°C	5	50	mV	
				-40°C	5	50		
				85°C	5	50		
A _{VD}	大信号差動電圧増幅		V _O = 1V ~ 6V、R _L = 1MΩ	25°C	50	860	V/mV	
				-40°C	50	1550		
				85°C	50	585		
CMRR	同相除去比		V _{IC} = V _{ICRmin}	25°C	65	94	dB	
				-40°C	60	93		
				85°C	60	93		
k _{SVR}	電源除去比 (ΔVDD/ΔVIO)		V _{DD} = 5V ~ 10V、V _O = 1.4V	25°C	70	97	dB	
				-40°C	60	97		
				85°C	60	98		
I _{DD}	電源電流 (2つのアンプ)		V _O = 5V、V _{IC} = 5V、無負荷	25°C	29	46	μA	
				-40°C	49	86		
				85°C	20	36		

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.11 動作特性、 $V_{DD} = 10V$ 、接尾辞 I

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2I、TLC27L2AI、 TLC27L2BI、TLC27L7I	単位
					最小値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.05	V/μs
				-40°C	0.06	
				85°C	0.03	
		V _{I(PP)} = 5.5V	25°C	0.04		
			-40°C	0.05		
			85°C	0.03		
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照		25°C	68	nV/√Hz
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照		25°C	1	kHz
				-40°C	1.4	
				85°C	0.8	
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照		25°C	110	kHz
				-40°C	110	
				85°C	80	
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照		25°C	38°	°
				-40°C	42°	
				85°C	32°	

5.12 電気的特性、 $V_{DD} = 5V$ 、接尾辞 M

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件	T_A	TLC27L2M			単位
				最小値	標準値	最大値	
V_{IO}	入力オフセット電圧	$V_O = 1.4V, R_S = 50\Omega, V_{IC} = 0V, R_L = 1M\Omega$	25°C		1.1	10	mV
			-55°C ~ +125°C			12	
αV_{IO}	入力オフセット電圧の平均温度係数		25°C ~ 125°C		1.4		$\mu V/^\circ C$
I_{IO}	入力オフセット電流 ^{(1) (2)}	$V_O = 2.5V, V_{IC} = 2.5V$	25°C		0.5	60	pA
			125°C		1.4	15	nA
I_{IB}	入力バイアス電流 ^{(1) (2)}	$V_O = 2.5V, V_{IC} = 2.5V$	25°C		0.6	60	pA
			125°C		9	35	nA
V_{ICR}	同相入力電圧範囲 ⁽³⁾		25°C	0~4	-0.2~4.2		V
			-55°C ~ +125°C	0~3.5			V
V_{OH}	High レベル出力電圧	$V_{ID} = 100mV, R_L = 1M\Omega$	25°C		3.2	4.1	V
			-55°C		3	4.1	
			125°C		3	4.2	
V_{OL}	Low レベル出力電圧	$V_{ID} = -100mV, I_{OL} = 0mA$	25°C		1	50	mV
			-55°C		1	50	
			125°C		1	50	
A_{VD}	大信号差動電圧増幅	$V_O = 0.25V \sim 2V, R_L = 1M\Omega$	25°C		50	500	V/mV
			-55°C		25	1000	
			125°C		25	200	
CMRR	同相除去比	$V_{IC} = V_{ICRmin}$	25°C		65	87	dB
			-55°C		60	85	
			125°C		60	85	
k_{SVR}	電源除去比 ($\Delta V_{DD}/\Delta V_{IO}$)	$V_{DD} = 5V \sim 10V, V_O = 1.4V$	25°C		70	97	dB
			-55°C		60	97	
			125°C		60	98	
I_{DD}	電源電流 (2 つのアンプ)	$V_O = 2.5V, V_{IC} = 2.5V$ 、無負荷	25°C		20	34	μA
			-55°C		35	60	
			125°C		14	24	

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.13 動作特性、 $V_{DD} = 5V$ 、接尾辞 M

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2M			単位
					最小値	標準値	最大値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.03			V/μs
				-55°C	0.04			
				125°C	0.02			
		V _{I(PP)} = 2.5V	25°C	0.03				
			-55°C	0.04				
			125°C	0.02				
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照		25°C	68			nV/√Hz
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照		25°C	5			kHz
				-55°C	8			
				125°C	3			
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照		25°C	85			kHz
				-55°C	110			
				125°C	45			
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照		25°C	34°			°
				-55°C	39°			
				125°C	25°			

5.14 電気的特性、 $V_{DD} = 10V$ 、接尾辞 M

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件	T_A	TLC27L2M			単位
				最小値	標準値	最大値	
V_{IO}	入力オフセット電圧	$V_O = 1.4V$, $R_S = 50\Omega$, $V_{IC} = 0V$, $R_L = 1M\Omega$	25°C		1.1	10	mV
			-55°C ~ +125°C			12	
α_{VIO}	入力オフセット電圧の平均温度係数		25°C ~ 125°C		1.4		$\mu V/^\circ C$
I_{IO}	入力オフセット電流 ^{(1) (2)}	$V_O = 5V$, $V_{IC} = 5V$	25°C		0.5	60	pA
			125°C		1.8	15	nA
I_{IB}	入力バイアス電流 ^{(1) (2)}	$V_O = 5V$, $V_{IC} = 5V$	25°C		0.7	60	pA
			125°C		10	35	nA
V_{ICR}	同相入力電圧範囲 ⁽³⁾		25°C	0~9	-0.2~9.2		V
			-55°C ~ +125°C	0~8.5			V
V_{OH}	High レベル出力電圧	$V_{ID} = 100mV$, $R_L = 1M\Omega$	25°C		8	8.9	V
			-55°C		7.8	8.8	
			125°C		7.8	9	
V_{OL}	Low レベル出力電圧	$V_{ID} = -100mV$, $I_{OL} = 0mA$	25°C		5	50	mV
			-55°C		5	50	
			125°C		5	50	
A_{VD}	大信号差動電圧増幅	$V_O = 1V \sim 6V$, $R_L = 1M\Omega$	25°C		50	860	V/mV
			-55°C		25	1750	
			125°C		25	380	
CMRR	同相除去比	$V_{IC} = V_{ICRmin}$	25°C		65	94	dB
			-55°C		60	93	
			125°C		60	91	
k_{SVR}	電源除去比 ($\Delta V_{DD}/\Delta V_{IO}$)	$V_{DD} = 5V \sim 10V$, $V_O = 1.4V$	25°C		70	97	dB
			-55°C		60	97	
			125°C		60	98	
I_{DD}	電源電流 (2つのアンプ)	$V_O = 5V$, $V_{IC} = 5V$, 無負荷	25°C		29	46	μA
			-55°C		56	96	
			125°C		18	30	

(1) 入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

(2) 値は特性により規定されています。

(3) この範囲は各入力に個別にも適用されます。

5.15 動作特性、 $V_{DD} = 10V$ 、接尾辞 M

規定の自由気流温度時 (特に記述のない限り)

パラメータ		テスト条件		T _A	TLC27L2M			単位
					最小値	標準値	最大値	
SR	ユニティ ゲインでのスルーレート	R _L = 1MΩ、 C _L = 20pF、 図 6-1 を参照	V _{I(PP)} = 1V	25°C	0.05			V/μs
				-55°C	0.06			
				125°C	0.03			
		V _{I(PP)} = 5.5V	25°C	0.04				
			-55°C	0.06				
			125°C	0.03				
V _n	等価入力ノイズ電圧	f = 1kHz、R _S = 20Ω、 図 6-2 を参照		25°C	68			nV/√Hz
B _{OM}	最大出力 — スイング帯域幅	V _O = V _{OH} 、R _L = 1MΩ、C _L = 20pF、 図 6-1 を参照		25°C	1			kHz
				-55°C	1.5			
				125°C	0.7			
B ₁	ユニティ ゲイン帯域幅	V _I = 10mV、C _L = 20pF、 図 6-3 を参照		25°C	110			kHz
				-55°C	110			
				125°C	70			
φ _m	位相マージン	V _I = 10mV、C _L = 20pF、f = B ₁ 、 図 6-3 を参照		25°C	38°			°
				-55°C	43°			
				125°C	29°			

5.16 代表的特性

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

表 5-1. グラフ一覧

			図
V_{IO}	入力オフセット電圧	ディストリビューション	図 5-1、図 5-2
α_{VIO}	入力オフセット電圧の温度係数	ディストリビューション	図 5-3、図 5-4
V_{OH}	High レベル出力電圧	High レベル出力電流との関係	図 5-5、図 5-6
		と電源電圧との関係	図 5-7
		自由気流での周囲温度との関係	図 5-8
V_{OL}	Low レベル出力電圧	と差動入力電圧の関係	図 5-9、図 5-11
		自由気流での周囲温度との関係	図 5-10、図 5-12
		Low レベル出力電流との関係	図 5-13、図 5-14
A_{VD}	大信号差動電圧増幅	と電源電圧との関係	図 5-15
		自由気流での周囲温度との関係	図 5-16
		周波数との関係	図 5-25、図 5-26
I_{IB}	入力バイアス電流	自由気流での周囲温度との関係	図 5-17
I_{IO}	入力オフセット電流	自由気流での周囲温度との関係	図 5-17
V_{IC}	同相入力電圧	と電源電圧との関係	図 5-18
I_{DD}	電源電流	と電源電圧との関係	図 5-19
		自由気流での周囲温度との関係	図 5-20
SR	スルー レート	と電源電圧との関係	図 5-21
		自由気流での周囲温度との関係	図 5-22
	正規化スルーレート	自由気流での周囲温度との関係	図 5-23
$V_{O(PP)}$	最大ピークツーピーク出力電圧	周波数との関係	図 5-24
ϕ_m	位相マージン	と電源電圧との関係	図 5-27
		自由気流での周囲温度との関係	図 5-28
		容量性負荷との関係	図 5-29
V_n	等価入力ノイズ電圧	周波数との関係	図 5-30
	位相シフト	周波数との関係	図 5-25、図 5-26

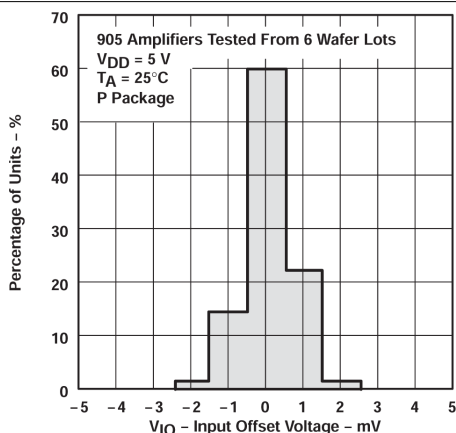


図 5-1. TLC27L2 入力オフセット電圧の分布

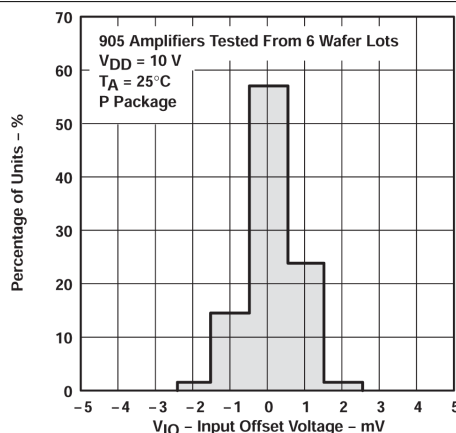


図 5-2. TLC27L2 入力オフセット電圧の分布

5.16 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

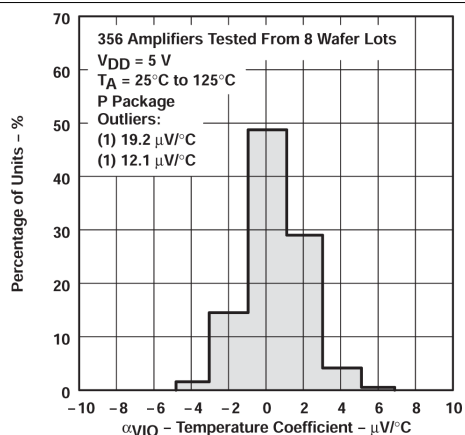


図 5-3. TLC27L2C と TLC27L7 入力オフセット電圧温度係数の分布

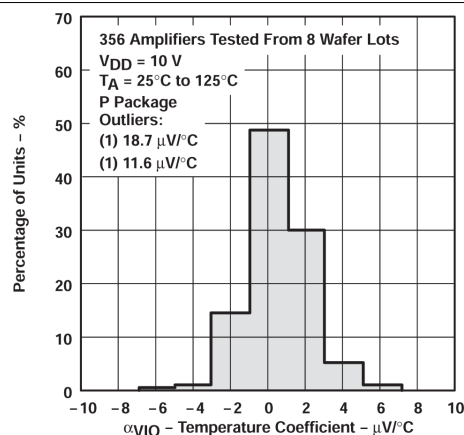


図 5-4. TLC27L2C と TLC27L7 入力オフセット電圧温度係数の分布

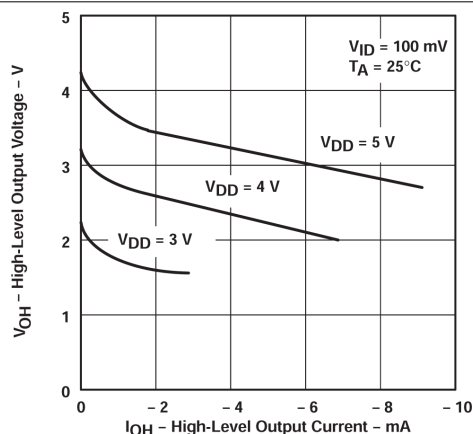


図 5-5. High レベル出力電圧と High レベル出力電流との関係

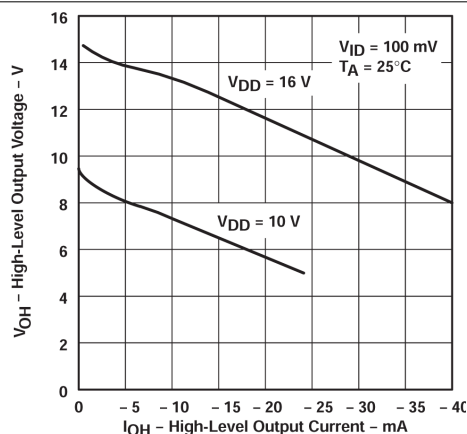


図 5-6. High レベル出力電圧と High レベル出力電流との関係

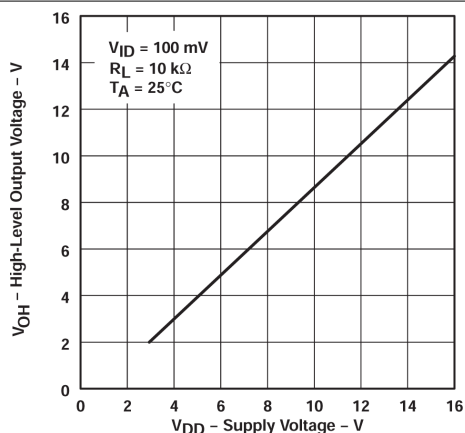


図 5-7. High レベル出力電圧と供給電圧との関係

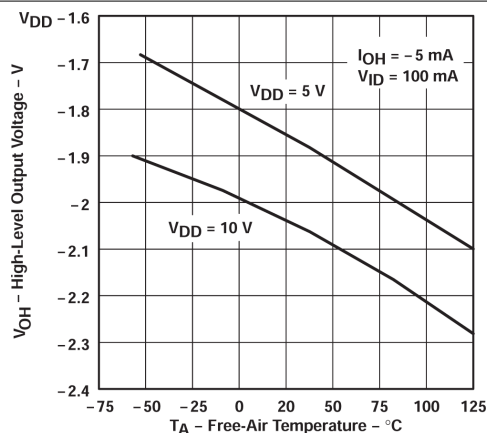


図 5-8. High レベル出力電圧と自由気流温度との関係

5.16 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

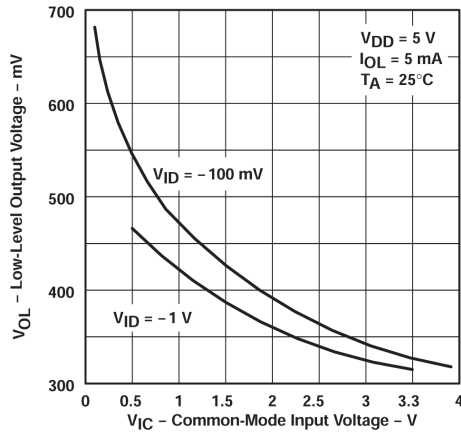


図 5-9. Low レベル出力電圧と差動入力電圧との関係

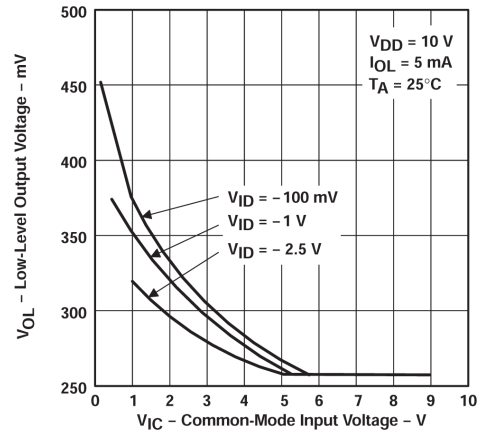


図 5-10. Low レベル出力電圧と自由気流温度との関係

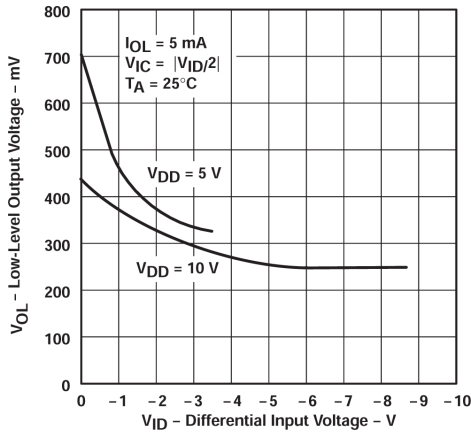


図 5-11. Low レベル出力電圧と差動入力電圧との関係

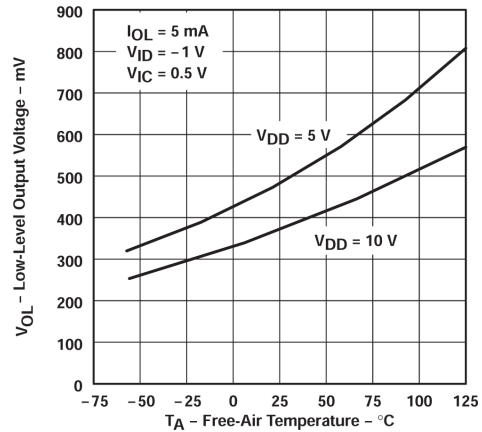


図 5-12. Low レベル出力電圧と自由気流温度との関係

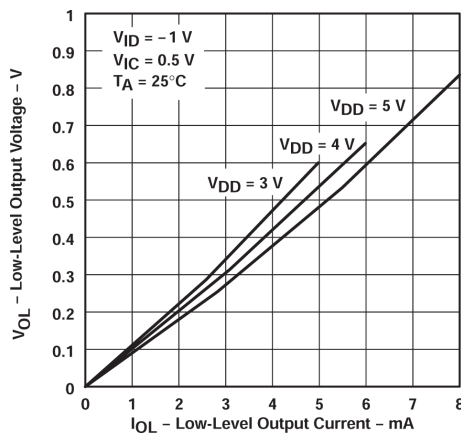


図 5-13. Low レベル出力電圧と Low レベル出力電流との関係

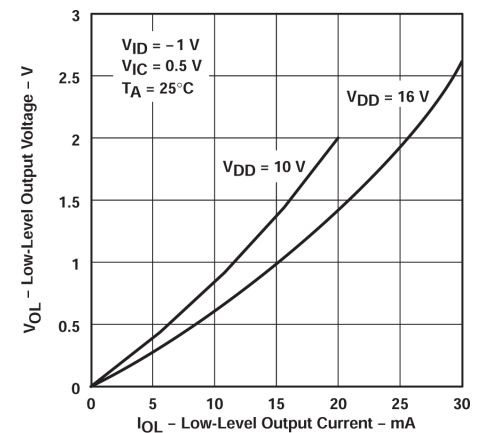


図 5-14. Low レベル出力電圧と Low レベル出力電流との関係

5.16 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

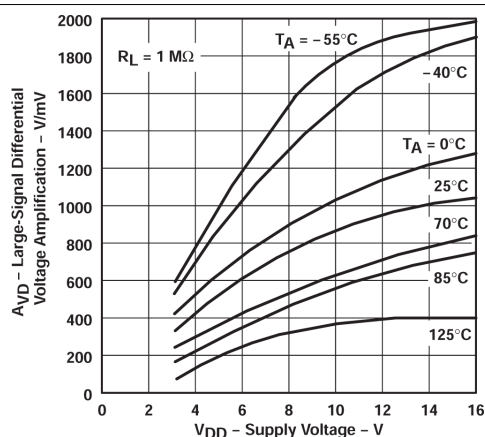


図 5-15. 大信号の差動電圧増幅と供給電圧との関係

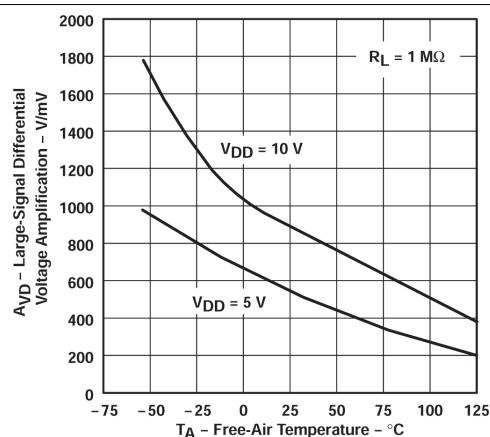
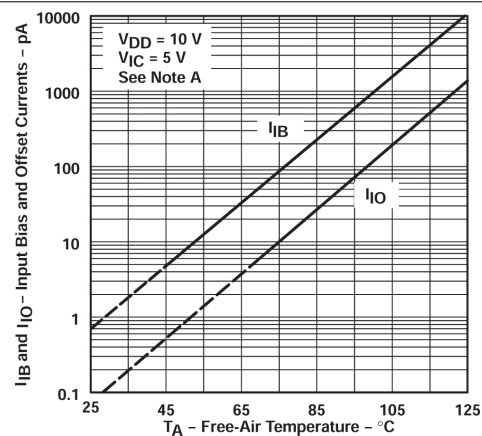


図 5-16. 大信号の差動電圧増幅と自由気流温度との関係



入力バイアス電流および入力オフセット電流の代表値は、数学的に計算された結果、5pA 未満であることが確認されています。

図 5-17. 入力バイアス電流および入力オフセット電流と自由気流温度との関係

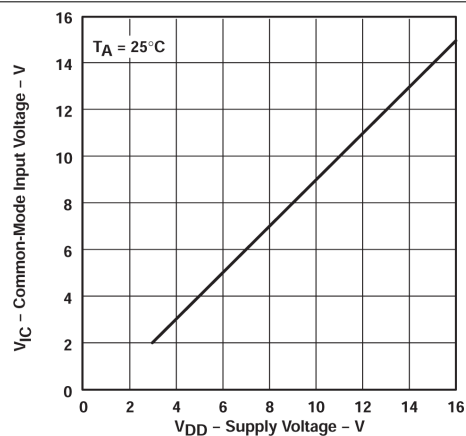


図 5-18. 同相モードの入力および正の電圧制限と電源電圧との関係

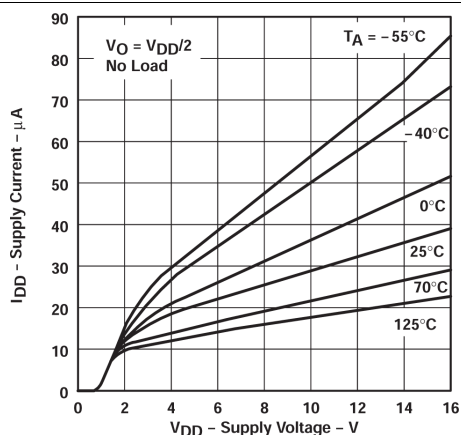


図 5-19. 電源電流と電源電圧との関係

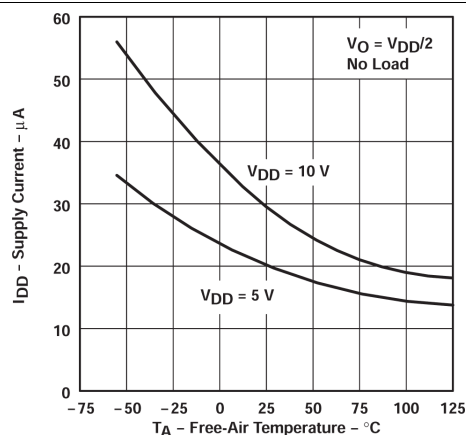


図 5-20. 電源電流と自由気流温度との関係

5.16 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

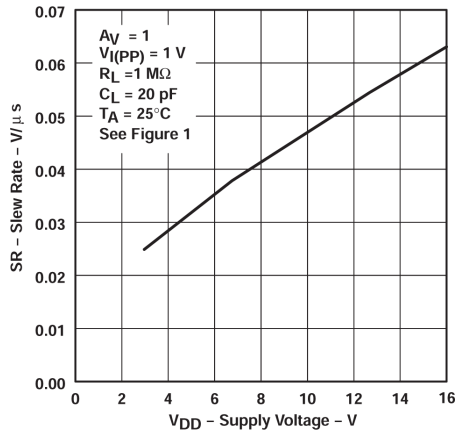


図 5-21. スルーレートと電源電圧との関係

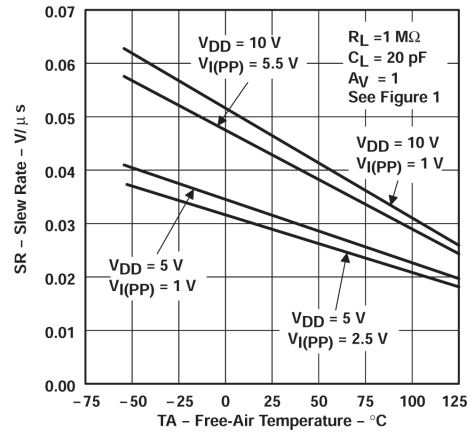


図 5-22. スルーレートと自由気流温度との関係

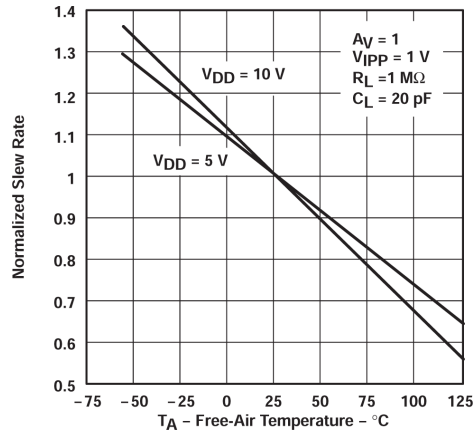


図 5-23. 正規化されたスルーレートと自由気流温度との関係

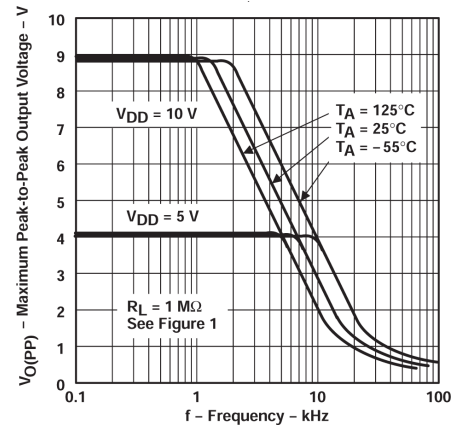


図 5-24. 最大ピークツーピーク出力電圧と周波数との関係

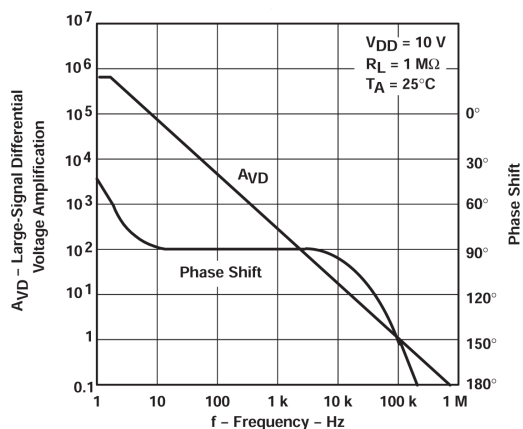


図 5-25. 大信号の差動電圧増幅および位相シフトと周波数との関係

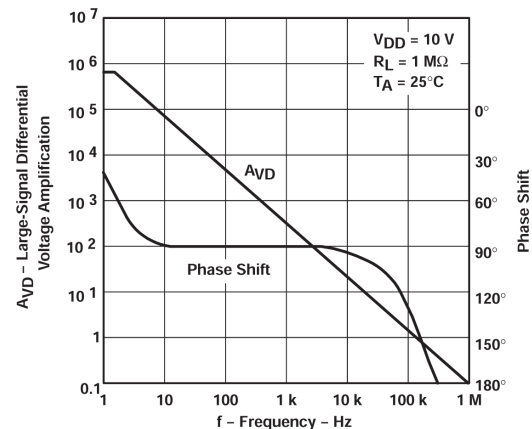


図 5-26. 大信号の差動電圧増幅および位相シフトと周波数との関係

5.16 代表的特性 (続き)

高温時および低温時のデータは、各種デバイスの定格自由気流の動作時温度範囲内でのみ適用されます。

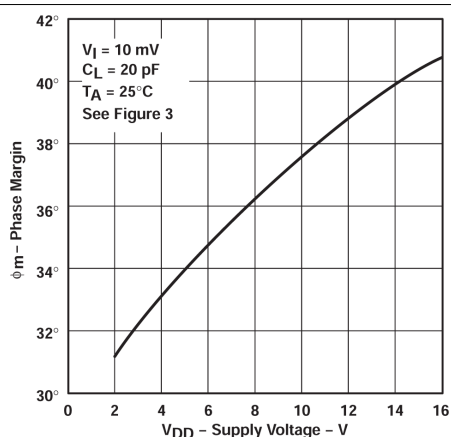


図 5-27. 位相マージンと電源電圧との関係

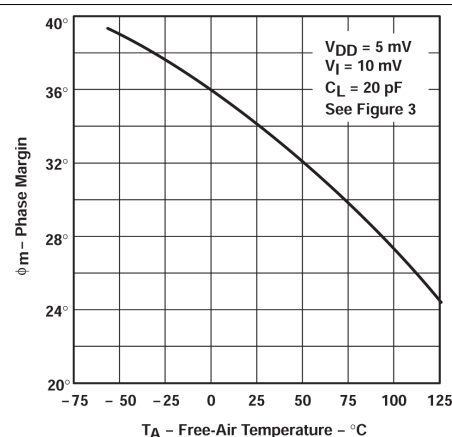


図 5-28. 位相マージンと自由気流温度との関係

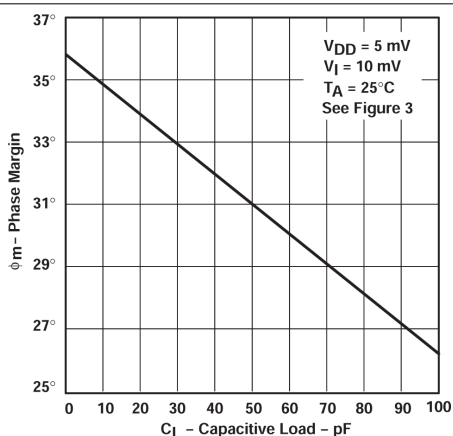


図 5-29. 位相マージンと容量性負荷との関係

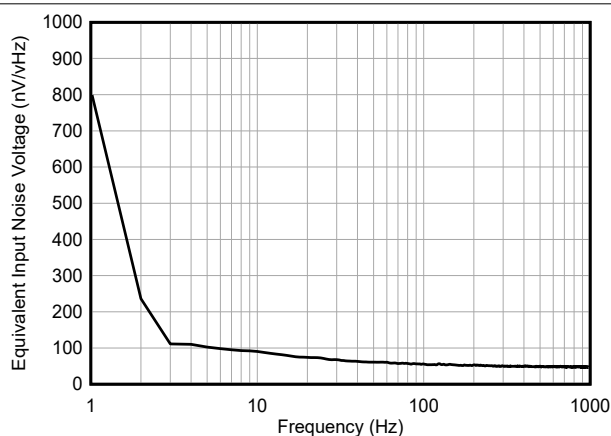


図 5-30. 等価入力ノイズ電圧と周波数との関係

6 パラメータ測定情報

6.1 単一電源と分割電源のテスト回路の比較

TLC27Lx は単一電源で動作するよう最適化されています。各種テストで使用する回路構成には、多くの場合、入力信号がグランドからオフセットされるため、不便が生じることがあります。分割電源と出力負荷を負のレールに接続しているデバイスをテストすることで、この不便を避けられます。以下の図は、単一電源と分割電源のテスト回路の比較を示しています。どちらの回路も使用しても同じ結果が得られます。

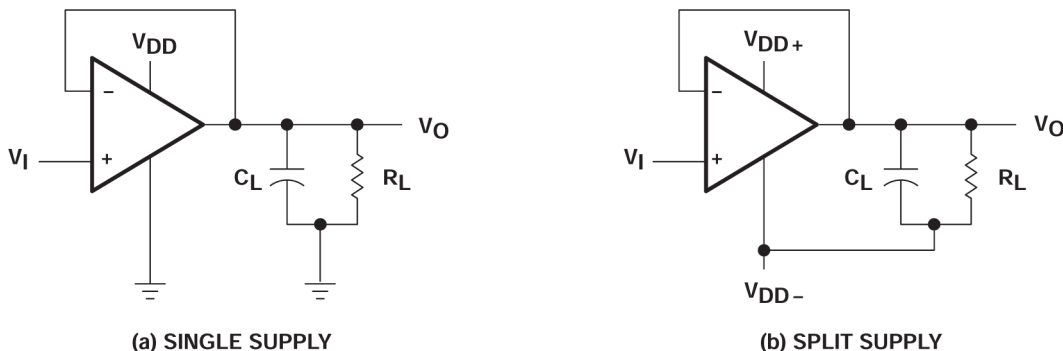


図 6-1. ユニティ ゲイン アンプ

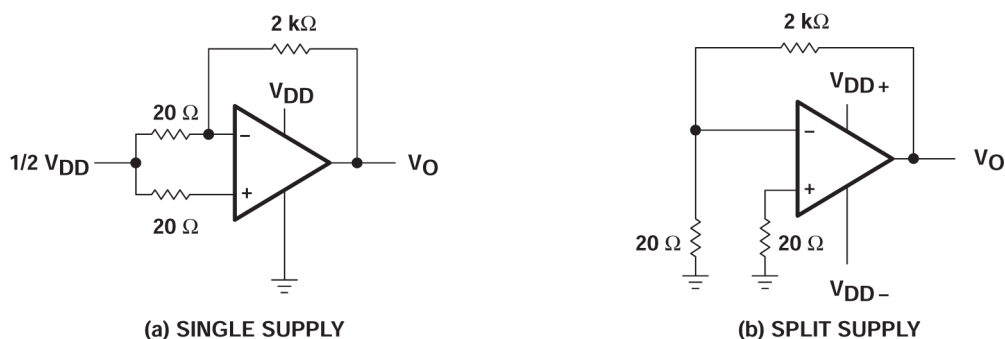


図 6-2. ノイズ テスト回路

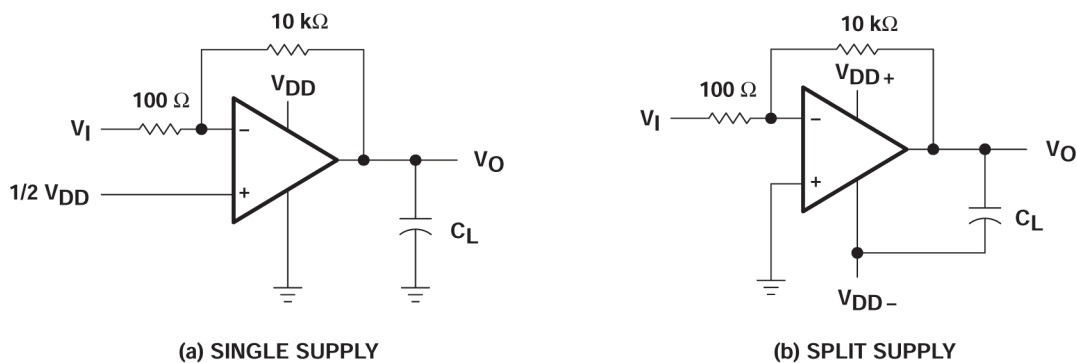


図 6-3. ゲイン 100 の反転アンプ

6.2 入力バイアス電流

TLC27Lx オペ アンプは入力インピーダンスが高いため、入力バイアス電流の測定を試みた場合、読み取り値が誤ったものになる可能性があります。通常の周囲温度でのバイアス電流は通常 **1pA** 未満であり、テストソケットのリーク電流によって簡単に超過します。誤った測定を行わないようにするため、次の 2 つの方法を提案します。

1. 他の潜在的なリーク源からデバイスを絶縁します。デバイス入力周囲および間には、接地されたシールドを使用します(図 6-4 を参照)。入力に流れる可能性のあるリーク電流はシャントされます。
2. テストソケットにデバイスを接続せずに、実際に入力バイアス電流テスト(ピコアンメーターを使用)を実行して、テストソケットのリーク電流を補償します。次に、テストソケットのデバイスで得られた読み取り値から、オープンソケットのリーク読み取り値を減算して、実際の入力バイアス電流を計算できます。

多くの自動テストとベンチトップ型オペ アンプ テスタは、デバイスの入力と直列に抵抗を接続したサーボ ループ手法を使用して、入力バイアス電流を測定します(直列抵抗の両端での電圧降下を測定し、バイアス電流を計算します)。この方法では、正しい読み取り値を得るためにテストソケットにデバイスを挿入する必要があります。したがって、この方法ではオープンソケットの読み取りはできません。

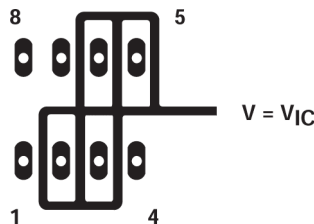


図 6-4. デバイス入力周辺絶縁金属 (P パッケージ)

6.3 Low レベル出力電圧

Low レベル電源電圧動作を実現するには、入力段である程度の妥協が必要です。この妥協により、デバイスの Low レベル出力電圧は、同相入力電圧レベルと差動入力電圧レベルの両方に依存することになります。Low レベル出力の読み取り値と電氣的仕様に記載されている値を関連付ける場合は、次の 2 つの条件を遵守してください。これら以外の条件を使用する場合は、[セクション 5.16](#) の「代表的特性」を参照してください。

6.4 入力オフセット電圧の温度係数

多くの場合、入力オフセット電圧の温度係数の測定を試みたことが原因で読み取り値の誤りが生じることがあります。このパラメータは実際には、2 つの異なる温度で得られる入力オフセット電圧の測定値を使用して計算されます。温度の一方(または両方)が凍結点よりも低い場合、デバイスとテストソケットの両方に水分が溜まります。この湿気が原因で、漏れ抵抗と接触抵抗が発生し、入力オフセット電圧の読み取り値が誤ったものになる可能性があります。上記で述べた絶縁技術は、湿気が絶縁金属を覆っているため、漏洩に対して効果を発揮しません。これにより、これらの技術は無効となります。凍結点より高い温度でこれらの測定を行い、誤差を最小限に抑えます。

6.5 フルパワー応答

フルパワー応答(その周波数を上回ると、オペアンプのスルー レートによって出力電圧スイングが制限される)は多くの場合、フル線形応答とフルピーク応答の 2 つの方法で規定されます。フル線形応答は通常、出力の歪みレベルを監視しながら、正弦波入力信号の周波数を上げて測定されます。出力に大きな歪みが見られる場合、入力周波数は全線形帯域幅として記録されます。フルピーク応答は、歪みを考慮せずに最大出力周波数として定義され、このときの全ピーク ツーピーク出力スイングが維持されます。出力周波数がフルピーク応答帯域幅または最大出力スイング帯域幅よりも大きい場合、完全なピーク ツーピーク出力スイングを維持できません。

業界全体で受け入れられている著しい歪みの基準値が存在しないため、本データシートでは全ピーク応答が指定されており、図 6-1 の回路を使用して測定されています。初期設定では、正弦波入力を使用して、デバイスの最大ピーク ツーピーク出力を決定します(正弦波の振幅はクリッピングが発生するまで増加)。その後、正弦波を同じ振幅の方形波に置き換えます。その後、最大ピーク ツーピーク出力が維持されなくなるまで、周波数を上昇させます(図 6-5)。方形波を使用すると、最大ピーク ツーピーク出力に達した点をより正確に判定できます。

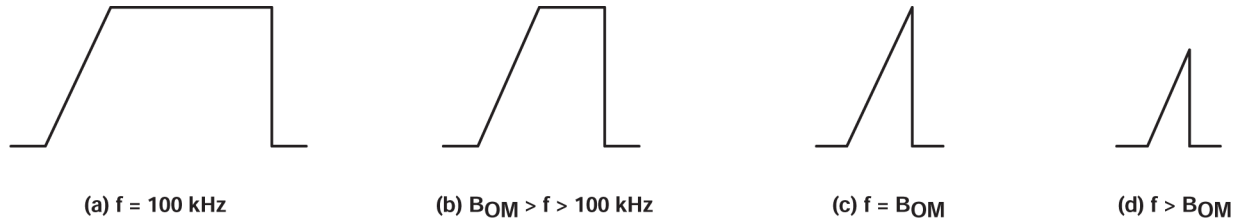


図 6-5. フルパワー応答の出力信号

6.6 テスト時間

テスト時間の不足は、特に高ボリュームかつ短時間テスト環境で CMOS デバイスをテストする際によく発生する問題です。CMOS の内部容量は、バイポーラおよび BiFET デバイスよりも本質的に高く、バイポーラおよび BiFET デバイスよりも長いテスト時間が必要です。供給レベルが低下し、温度が低下すると、問題がより顕著になります。

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証テストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

7.1.1 単電源動作

TLC27Lx はデュアル電源 (平衡型電源または分割電源とも呼ばれる) を使用しても適切に動作しますが、設計は単一電源で動作するよう最適化されています。この最適化では、グランドを網羅する入力同相電圧範囲と、グランドまでプルダウンされる出力電圧範囲が含まれています。電源電圧範囲は最小 3V (接尾辞 C タイプ) まで拡張されているため、TTL および HCMOS で一般的に利用可能な電源レベルで動作できます。最大のダイナミックレンジを得るには、16V 単一電源動作を推奨します。

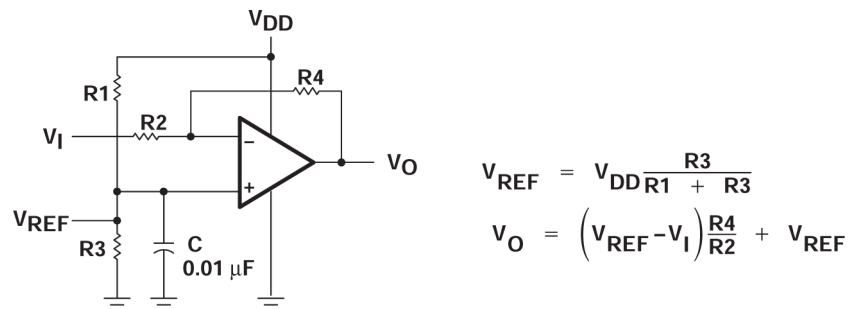


図 7-1. 反転アンプ、電圧リファレンス付

多くの単一電源アプリケーションでは、グランドを上回る基準レベルを確立するために、1 つの入力に電圧を印加する必要があります。通常、抵抗分圧器でこの基準レベルを確立するのに十分です (図 7-1 を参照)。TLC27Lx は入力バイアス電流が低いため、非常に大きな抵抗値を使用して分圧器を実装できるため、消費電力を最小限に抑えることができます。

TLC27Lx はデジタル ロジックと組み合わせて正常に動作しますが、リニア デバイスとデジタル ロジックの両方に同じ電源から電力を供給する場合、以下の推奨予防措置を講じてください。

1. 独立したバイパスされた電源ラインからの電源リニア デバイス (図 7-2 を参照)。それ以外の場合は、デジタル ロジックの大きなスイッチング電流により電圧降下が発生するため、リニア デバイス電源レールが変動する可能性があります。
2. ノイズに起因する誤差の可能性を減らすため、適切なバイパス手法を使用してください。単一の容量性デカップリングで十分ですが、高周波アプリケーションでは RC デカップリングが必要になるでしょう。

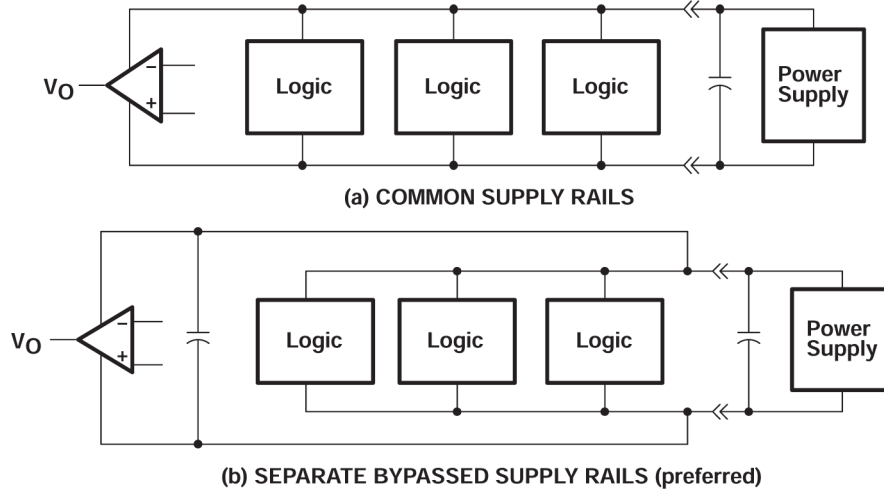


図 7-2. 一般的な電源レールと個別の電源レール

7.1.2 入力特性

TLC27Lx は、いずれかの入力で超えた場合、デバイスの誤動作を引き起こす可能性がある最小および最大入力電圧で規定されています。この指定範囲を超えることは、特に単一電源動作時によく見られる問題です。下限範囲の制限には負レールが含まれますが、上限値は $T_A = 25^\circ\text{C}$ で $V_{DD} - 1\text{V}$ 、その他のすべての温度で $V_{DD} - 1.5\text{V}$ と規定されています。

ポリシリコンゲートプロセスを採用し、慎重な入力回路設計により、従来の TLC27Lx は、従来の金属ゲートプロセスと比べて非常に優れた入力オフセット電圧ドリフト特性を実現しています。CMOS デバイスのオフセット電圧ドリフトは、酸化膜に埋め込まれたリンドーパントの偏光によって生じるスレッショルド電圧変化に大きく影響されます。ポリシリコンゲートなどの導体にリンドーパントを配置すると、分極の問題が軽減され、スレッショルド電圧のシフトが 1 桁以上減少します。時間によるオフセット電圧ドリフトは、動作の最初の月を含めて標準 $0.1\mu\text{V}/\text{月}$ になるよう計算されます。

従来の 150mm LinCMOS プロセスから直径 300mm のウエハ プロセスへ移行することで、入力オフセット電圧の精度が向上してきました。また、新しいシリコン製品にはスルーレート、電源電圧除去比、電圧ノイズが向上しています。ただし、この変化が原因で、新しいクロスオーバー領域が生じます。この領域では、入力同相電圧が V_{DD} レールに近づくと、入力オフセット(通常は $300\mu\text{V} \sim 400\mu\text{V}$)がシフトします。10V 電源でのさまざまな温度におけるこの特性の平均偏差と標準偏差を、図 7-3 と 図 7-4 に示します。

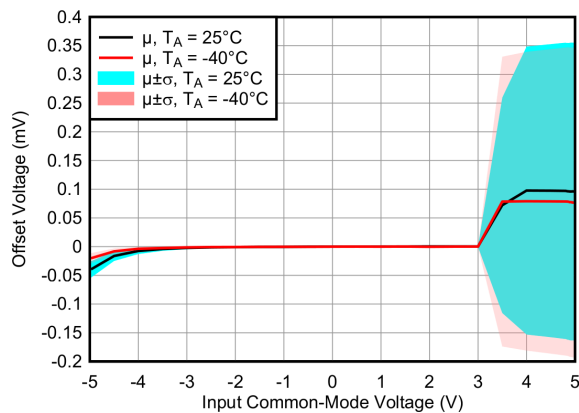


図 7-3. オフセット電圧 対 入力同相電圧

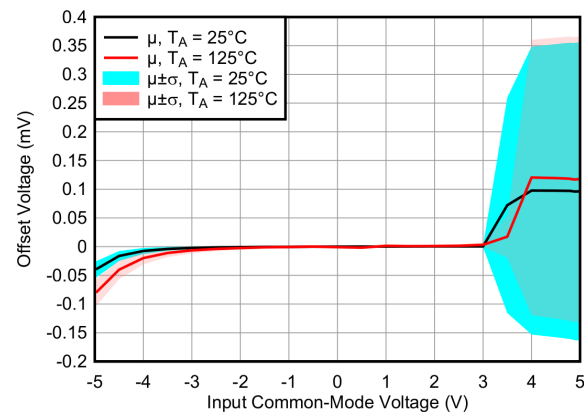


図 7-4. オフセット電圧 対 入力同相電圧

入力インピーダンスが非常に高く、バイアス電流要件も低いいため、TLC27Lx は低レベルの信号処理用に最適です。ただし、プリント基板とソケットでのリーク電流がバイアス電流要件を容易に上回ることがあり、デバイス性能の低下を招く可能性があります。ベストプラクティスとして、入力の周囲にガードリングを配置します(「パラメータ測定情報」セクションの [図 6-4](#) のものと同様)。これらの保護は、同相入力と同じ電圧レベルで低インピーダンスのソースから駆動します([図 7-5](#) を参照)。

発振を避けるため、未使用のアンプの入力はグラウンドに接続してください。

7.1.3 ノイズ性能

オペアンプ回路のノイズ仕様は、1 段目の差動アンプの電流に大きく依存します。TLC27Lx は入力バイアス電流が低いいため、ノイズ電流が非常に低くなり、ほとんどのアプリケーションにおいて無視できるレベルです。この機能により、バイポーラ デバイスではノイズ電流が大きいいため、50kΩ よりも回路インピーダンスの値を使用する場合には、バイポーラ デバイスよりも特に優れたデバイスとなります。

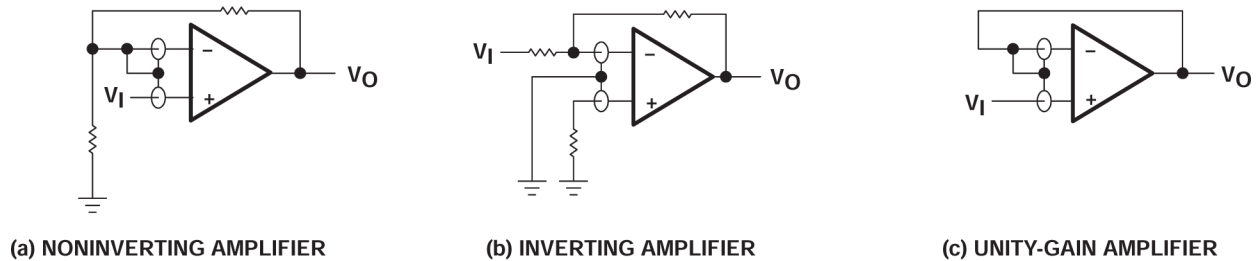


図 7-5. ガードリング方式

7.1.4 帰還

オペアンプ回路はほぼ必ず帰還を採用しており、帰還が振動の最初の必要条件であるため、注意が必要です。発振の問題のほとんどは、容量性負荷の駆動と、浮遊入力容量の無視に起因します。帰還抵抗と並列に値の小さいコンデンサを接続することは効果的な対策です([図 7-6](#) を参照)。このコンデンサの値は、経験的に最適化されています。

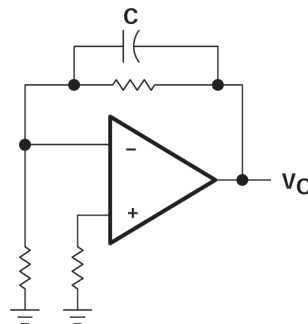


図 7-6. 入力容量の補償

7.1.5 静電気放電保護

TLC27Lx には、MIL-STD-883C、手法 3015.2 でテストされたように、最大 2000V の電圧で機能障害を防止する静電気放電(ESD)保護回路を内蔵しています。ただし、これらのデバイスを扱う際は注意が必要です。静電気放電(ESD)にさらされると、デバイスのパラメータ性能が低下する可能性があります。また、この保護回路は入力バイアス電流を温度によって変化させるもので、逆バイアス ダイオードの特性を持っています。

7.1.6 ラッチアップ

CMOS デバイスは、固有の寄生サイリスタによりラッチアップの影響を受けやすくなっています。これを考慮して、TLC27Lx の入出力は、ラッチアップを持続させずに、 -100mA のサージ電流に耐えるよう設計されています。ただし、可能な限りラッチアップの可能性を低減するために、ベストプラクティスを使用してください。内部保護ダイオードに順バイアスを印加しないでください。印加される入力電圧と出力電圧に対して、電源電圧が 300mV を超えないようにしてください。パルス発生器に容量性結合を使用するときは注意が必要です。デバイスのできるだけ近くの電源ライン間に、デカップリングコンデンサ ($0.1\mu\text{F}$ 代表値) を配置することで、電源過渡をシャントします。

ラッチアップが発生した場合に確立される電流経路は通常、正の電源レールとグランドの間であり、電源ラインのサージ、電源電圧を超える出力電圧または入力の電圧、またはその両方によってトリガされます。ラッチアップが発生すると、電流の流れは電源のインピーダンスと寄生サイリスタの順方向抵抗のみによって制限され、通常、デバイスの破壊につながります。温度および電源電圧が高くなると、ラッチアップが発生する可能性が高くなります。

7.1.7 出力特性

TLC27Lx の出力段は、比較的大きな電流をシンクおよびソースするように設計されています(代表的特性も参照)。出力が短絡状態になった場合、特定の条件で、大電流能力によってデバイスが損傷します。電源電圧に応じて、出力電流能力が向上します。

TLC27Lx のすべての動作特性は、 20pF の負荷を使用して測定しました。これらのデバイスは、より高い容量性負荷を駆動します。ただし、出力負荷容量が大きくなると、結果として低い周波数で応答極が発生し、リングング、ピーク、さらには発振が生じます(図 7-7 を参照)。多くの場合、帰還ループに直列抵抗の形で補償を追加すると、この問題が軽減されます。

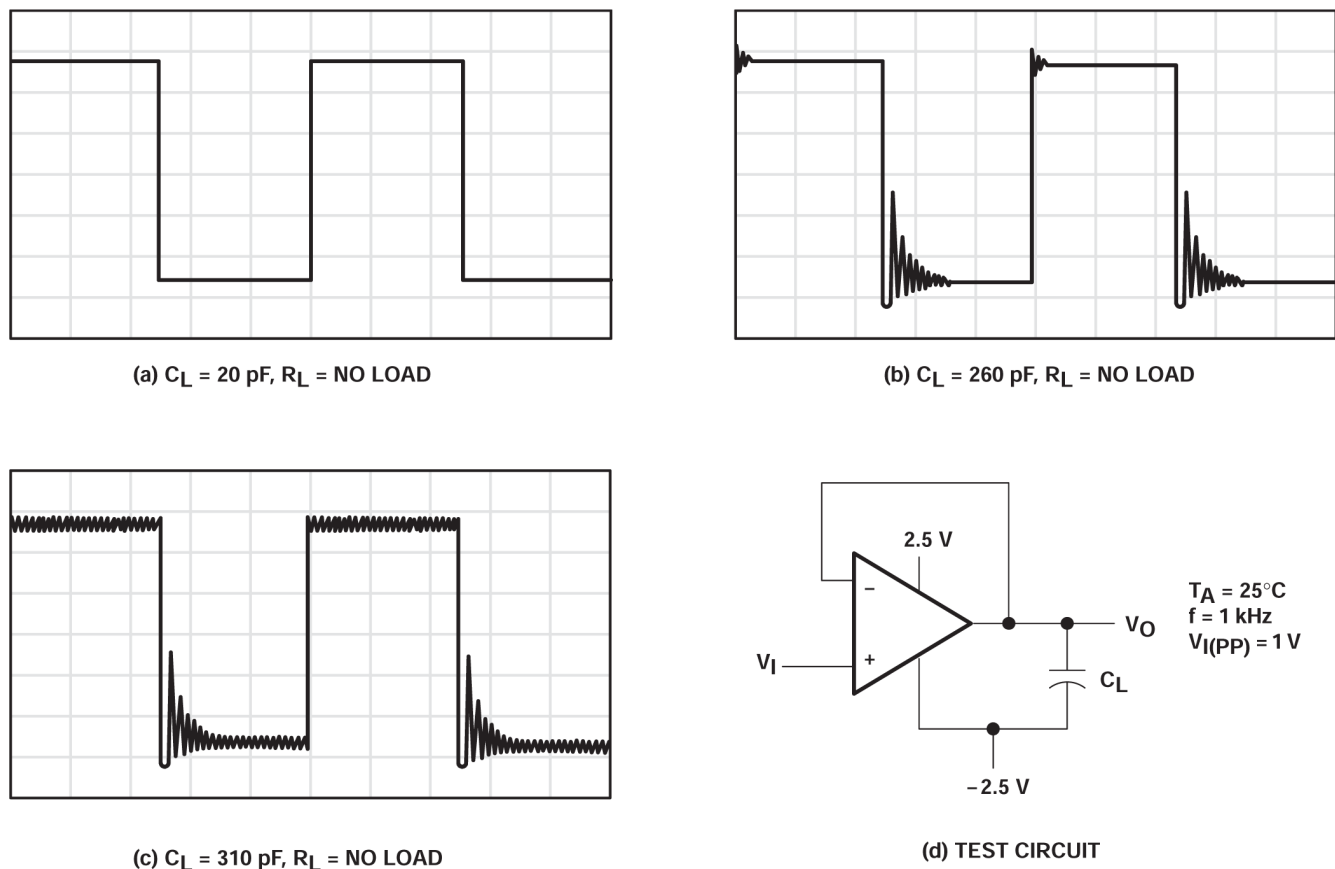
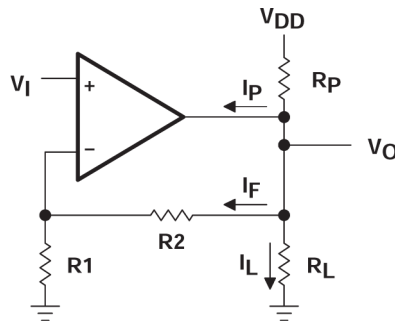


図 7-7. 容量性負荷とテスト回路の影響

TLC27Lx は非常に優れた高レベル出力電圧および電流能力を備えていますが、必要に応じてこの能力を向上させる方法を利用できます。最も簡単な方法は、出力から正の電源レールに接続されたプルアップ抵抗 (R_P) を使用することです (図 7-8 を参照)。この回路を使用するには 2 つの欠点があります。まず、NMOS プルダウントランジスタは比較的大きな電流をシンクする必要があります。この回路では、プルダウントランジスタは、オペ アンプの入力をどれだけ強く駆動するかに応じて、オン抵抗が約 $60\ \Omega \sim 180\ \Omega$ のリニア抵抗のように動作します。 R_P の値が非常に小さいと、出力で $0V$ からの電圧オフセットが発生します。また、プルアップ抵抗 R_P はプルダウン抵抗へのドレイン負荷として機能し、対応するプルアップ抵抗が出力電流を供給できない出力電圧レベルでは、オペ アンプのゲインが低下します。



$$R_P = \frac{V_{DD} - V_O}{I_F + I_L + I_P}$$

I_P = Pullup current required
by the operational amplifier
(typically $500\ \mu A$)

図 7-8. 抵抗性プルアップにより V_{OH} を増加

7.1.8 代表的なアプリケーション

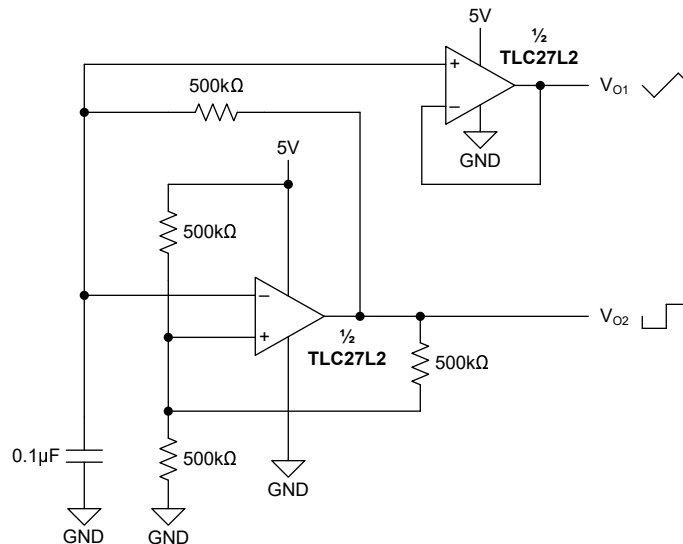


図 7-9. マルチバイブレータ

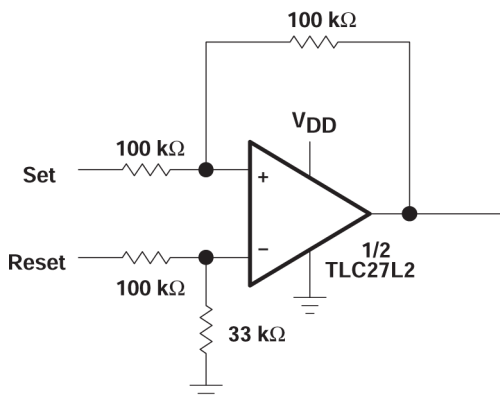


図 7-10. フリップフロップのセット/リセット、 $V_{DD} = 5V \sim 12V$

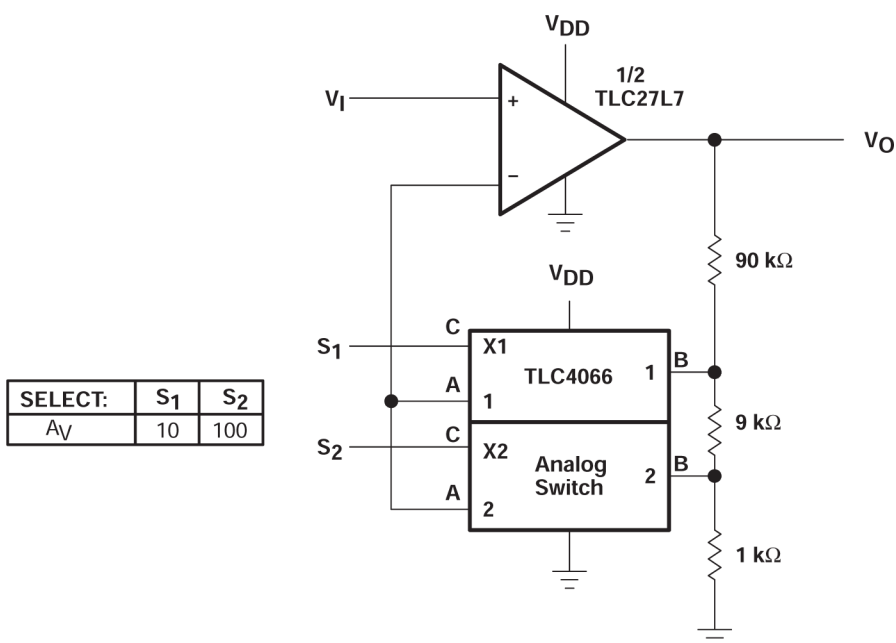


図 7-11. デジタルゲイン選択付きアンプ、 $V_{DD} = 5V \sim 16V$

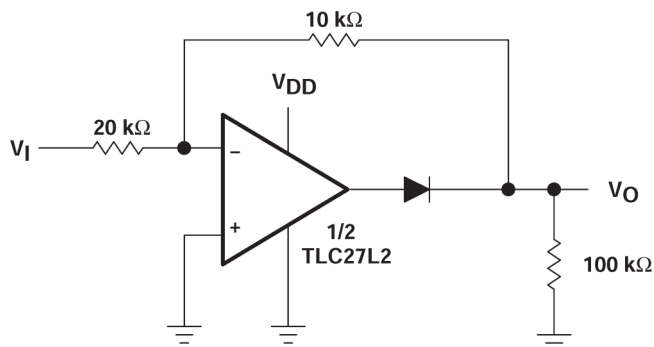
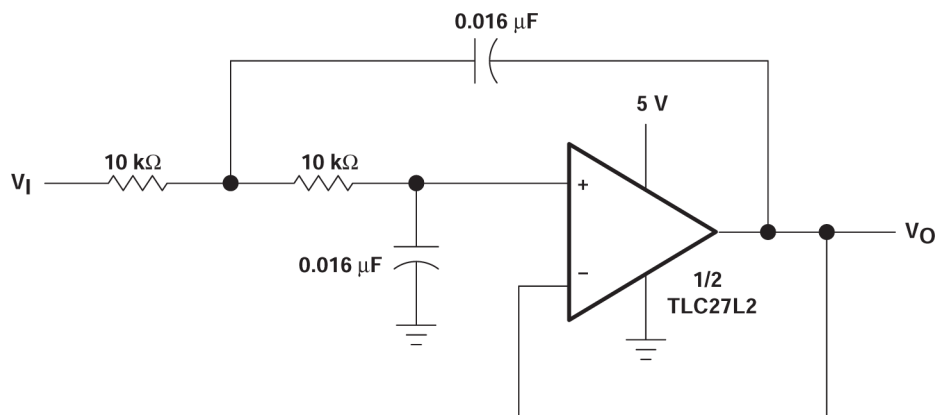
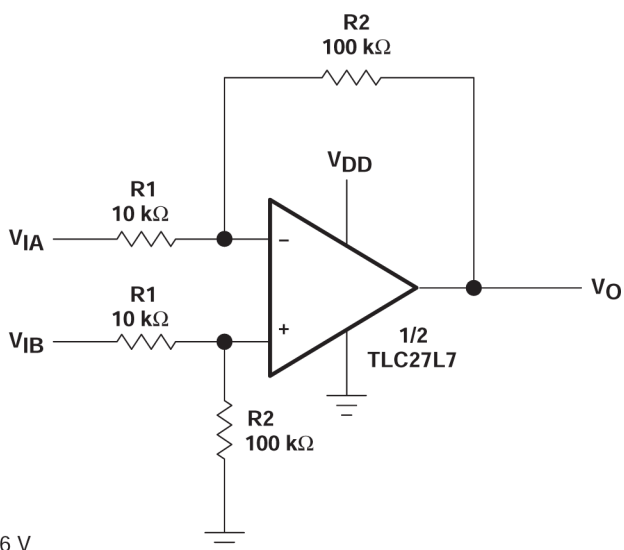


図 7-12. 全波整流器、 $f_c = 1kHz$ および $R_L = 10k\Omega$ に正規化

図 7-13. 2 極ローパス バターワース フィルタ、 $V_{DD} = 5V \sim 16V$ 

NOTE: $V_{DD} = 5\text{ V to }16\text{ V}$

$$V_O = \frac{R_2}{R_1}(V_{IB} - V_{IA})$$

図 7-14. 差動アンプ

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介합니다。

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ **E2E™ サポート・フォーラム** は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの [使用条件](#) を参照してください。

8.3 商標

LinCMOS™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (October 2005) to Revision E (July 2025)	Page
・ 生産中止品 TLC27L2M FK (LCCC) および JG (CDIP) パッケージと関連する内容をドキュメントから削除.....	1
・ 生産中止品 TLC27L7M デバイスおよび関連する内容をドキュメントから削除.....	1
・ ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
・ 「アプリケーション」表、「ピン構成および機能」、「アプリケーションと実装」、「デバイスおよびドキュメントのサポート」、および「メカニカル、パッケージ、および注文情報」セクションを追加.....	1
・ 「等価回路図」セクションを削除.....	2
・ 「ピン構成および機能」セクションと、ピンの説明を追加.....	2
・ TLC27L7C の標準オフセット電圧を 170μV から 210μV に変更。最大オフセット電圧は 500μV から 1000μV に変更 (T _A = 25°C 時)	4
・ T _A = 25°C で TLC27L2BC のオフセット電圧の標準値を 204μV から 240μV に変更.....	4
・ 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	4
・ 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	4
・ T _A = 25°C の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	4
・ Low レベル出力電圧の標準値を 0mV から 1mV に変更.....	4
・ T _A = 25°C での CMRR の代表値を 94dB から 87dB に変更.....	4

TLC27L2, TLC27L2A, TLC27L2B, TLC27L7

JAJXS18E – OCTOBER 1987 – REVISED JULY 2025

• $T_A = 0^\circ\text{C}$ および $T_A = 70^\circ\text{C}$ での CMRR の代表値を 95dB から 85dB に変更.....	4
• TLC27L7C の標準オフセット電圧を 190 μV から 210 μV に変更。最大オフセット電圧は 800 μV から 1000 μV に変更 ($T_A = 25^\circ\text{C}$ 時).....	6
• 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	6
• 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	6
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	6
• Low レベル出力電圧の標準値を 0mV から 5mV に変更.....	6
• $T_A = 25^\circ\text{C}$ での CMRR の代表値を 97dB から 94dB に変更.....	6
• $T_A = 0^\circ\text{C}$ および $T_A = 70^\circ\text{C}$ での CMRR の代表値を 97dB から 93dB に変更.....	6
• $T_A = 0^\circ\text{C}$ におけるユニティ ゲイン帯域幅の標準値を 125kHz から 110kHz に変更.....	7
• TLC27L7I の標準オフセット電圧を 170 μV から 210 μV に変更。最大オフセット電圧は 500 μV から 1000 μV に変更 ($T_A = 25^\circ\text{C}$ 時).....	8
• 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	8
• 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	8
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	8
• Low レベル出力電圧の標準値を 0mV から 1mV に変更.....	8
• $T_A = 25^\circ\text{C}$ での CMRR の代表値を 94dB から 87dB に変更.....	8
• $T_A = -40^\circ\text{C}$ および $T_A = 85^\circ\text{C}$ での CMRR の代表値を 95dB から 85dB に変更.....	8
• $T_A = -40^\circ\text{C}$ におけるユニティ ゲイン帯域幅の標準値を 130kHz から 110kHz に変更.....	10
• TLC27L7I の標準オフセット電圧を 190 μV から 210 μV に変更。最大オフセット電圧は 800 μV から 1000 μV に変更 ($T_A = 25^\circ\text{C}$ 時).....	11
• 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	11
• 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	11
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	11
• Low レベル出力電圧の標準値を 0mV から 5mV に変更.....	11
• $T_A = 25^\circ\text{C}$ での CMRR の代表値を 97dB から 94dB に変更.....	11
• $T_A = 85^\circ\text{C}$ での CMRR の代表値を 97dB から 93dB に変更.....	11
• $T_A = -40^\circ\text{C}$ での CMRR の代表値を 98dB から 93dB に変更.....	11
• $T_A = -40^\circ\text{C}$ におけるユニティ ゲイン帯域幅の標準値を 155kHz から 110kHz に変更.....	12
• 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	13
• 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	13
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	13
• Low レベル出力電圧の標準値を 0mV から 1mV に変更.....	13
• $T_A = 25^\circ\text{C}$ での CMRR の代表値を 94dB から 87dB に変更.....	13
• $T_A = -55^\circ\text{C}$ での CMRR の代表値を 95dB から 85dB に変更.....	13
• $T_A = -55^\circ\text{C}$ におけるユニティ ゲイン帯域幅の標準値を 140kHz から 110kHz に変更.....	14
• 入力バイアス電流と入力オフセット電流は特性評価により指定されていることを表注に追加.....	15
• 入力オフセット電流の代表値を 0.1pA から 0.5pA に変更.....	15
• $T_A = 25^\circ\text{C}$ の最小入力同相電圧の標準値を -0.3V から -0.2V に変更.....	15
• Low レベル出力電圧の標準値を 0mV から 5mV に変更.....	15
• $T_A = 25^\circ\text{C}$ での CMRR の代表値を 97dB から 94dB に変更.....	15
• $T_A = -55^\circ\text{C}$ での CMRR の代表値を 97dB から 93dB に変更.....	15
• $T_A = -55^\circ\text{C}$ におけるユニティ ゲイン帯域幅の標準値を 165kHz から 110kHz に変更.....	16
• 図 30 と 31 を削除.....	17
• 図 5-30 を更新.....	17
• 「フルパワー応答」のフル線形応答およびフルピーク応答の説明を更新.....	25
• 「入力特性」に入力クロスオーバー領域の変更に関するガイダンスを追加.....	27
• 「代表的なアプリケーション」の図 7-9 更新し、アンプのフィードバック接続を訂正.....	30

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC27L2ACD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	27L2AC
TLC27L2ACDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2AC
TLC27L2ACDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2AC
TLC27L2ACP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2AC
TLC27L2ACP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2AC
TLC27L2ACPS	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2A
TLC27L2ACPS.A	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2A
TLC27L2ACPSG4	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2A
TLC27L2AID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L2AI
TLC27L2AIDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2AI
TLC27L2AIDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2AI
TLC27L2AIDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Call TI	-40 to 85	
TLC27L2AIP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2AI
TLC27L2AIP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2AI
TLC27L2BCD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	27L2BC
TLC27L2BCDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2BC
TLC27L2BCDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2BC
TLC27L2BCDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Call TI	0 to 70	
TLC27L2BCP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2BC
TLC27L2BCP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2BC
TLC27L2BID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L2BI
TLC27L2BIDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2BI
TLC27L2BIDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2BI
TLC27L2BIP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2BI
TLC27L2BIP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2BI
TLC27L2CD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	27L2C
TLC27L2CDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2C
TLC27L2CDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L2C
TLC27L2CP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2CP

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC27L2CP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L2CP
TLC27L2CPE4	Active	Production	PDIP (P) 8	50 TUBE	-	Call TI	Call TI	0 to 70	
TLC27L2CPS	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2CPS.A	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2CPSR	Active	Production	SO (PS) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2CPSR.A	Active	Production	SO (PS) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2CPWR	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2CPWR.A	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L2
TLC27L2ID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L2I
TLC27L2IDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2I
TLC27L2IDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L2I
TLC27L2IP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2IP
TLC27L2IP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L2IP
TLC27L2IPW	Obsolete	Production	TSSOP (PW) 8	-	-	Call TI	Call TI	-40 to 85	Y27L2
TLC27L2IPWR	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y27L2I
TLC27L2IPWR.A	Active	Production	TSSOP (PW) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	Y27L2I
TLC27L2MD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-55 to 125	
TLC27L2MDG4	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-	
TLC27L2MDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	27L2M
TLC27L2MDRG4.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-55 to 125	27L2M
TLC27L7CD	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	27L7C
TLC27L7CDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L7C
TLC27L7CDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	27L7C
TLC27L7CP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L7CP
TLC27L7CP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	TLC27L7CP
TLC27L7CPS	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L7
TLC27L7CPS.A	Active	Production	SO (PS) 8	80 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L7
TLC27L7CPSR	Active	Production	SO (PS) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L7
TLC27L7CPSR.A	Active	Production	SO (PS) 8	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	P27L7
TLC27L7ID	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	27L7I
TLC27L7IDR	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L7I

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC27L7IDR.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	27L7I
TLC27L7IDRG4	Active	Production	SOIC (D) 8	2500 LARGE T&R	-	Call TI	Call TI	-40 to 85	
TLC27L7IP	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L7IP
TLC27L7IP.A	Active	Production	PDIP (P) 8	50 TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	TLC27L7IP

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TLC27L2, TLC27L2M :

- Catalog : [TLC27L2](#)

- Military : [TLC27L2M](#)

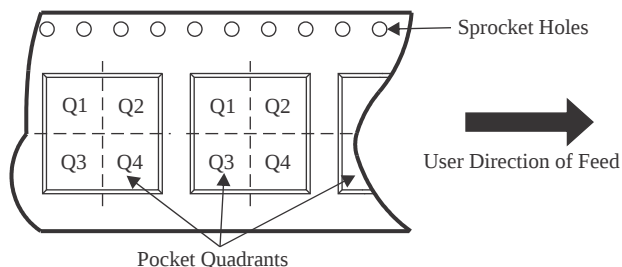
NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC27L2ACDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2ACDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2AIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2BCDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2BCDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2BIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2BIDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2CPSR	SO	PS	8	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC27L2CPWR	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1
TLC27L2IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L2IPWR	TSSOP	PW	8	2000	330.0	12.4	7.0	3.6	1.6	8.0	12.0	Q1
TLC27L2MDRG4	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L7CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L7CDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TLC27L7CPSR	SO	PS	8	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
TLC27L7IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
TLC27L7IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

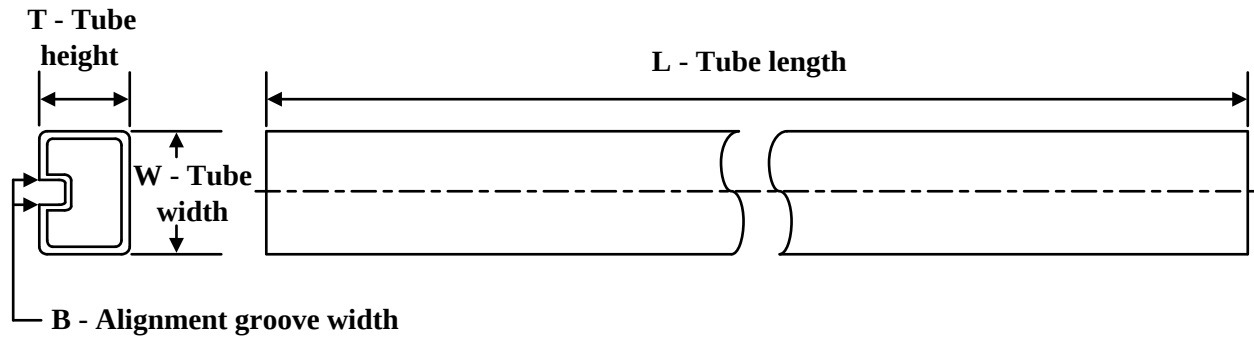
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC27L2ACDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L2ACDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L2AIDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2BCDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2BCDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L2BIDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2BIDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2CDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2CPSR	SO	PS	8	2000	353.0	353.0	32.0
TLC27L2CPWR	TSSOP	PW	8	2000	353.0	353.0	32.0
TLC27L2IDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L2IDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L2IPWR	TSSOP	PW	8	2000	353.0	353.0	32.0
TLC27L2MDRG4	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L7CDR	SOIC	D	8	2500	353.0	353.0	32.0
TLC27L7CDR	SOIC	D	8	2500	340.5	338.1	20.6
TLC27L7CPSR	SO	PS	8	2000	353.0	353.0	32.0
TLC27L7IDR	SOIC	D	8	2500	353.0	353.0	32.0

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TLC27L7IDR	SOIC	D	8	2500	340.5	338.1	20.6

TUBE


*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TLC27L2ACP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2ACP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2ACPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L2ACPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L2ACPSG4	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L2AIP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2AIP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2BCP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2BCP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2BIP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2BIP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2CP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2CP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2CPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L2CPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L2IP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L2IP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L7CP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L7CP.A	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L7CPS	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L7CPS.A	PS	SOP	8	80	530	10.5	4000	4.1
TLC27L7IP	P	PDIP	8	50	506	13.97	11230	4.32
TLC27L7IP.A	P	PDIP	8	50	506	13.97	11230	4.32

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE

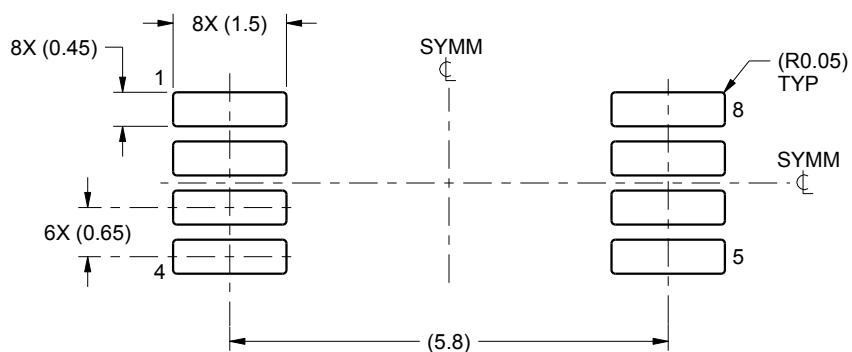


- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

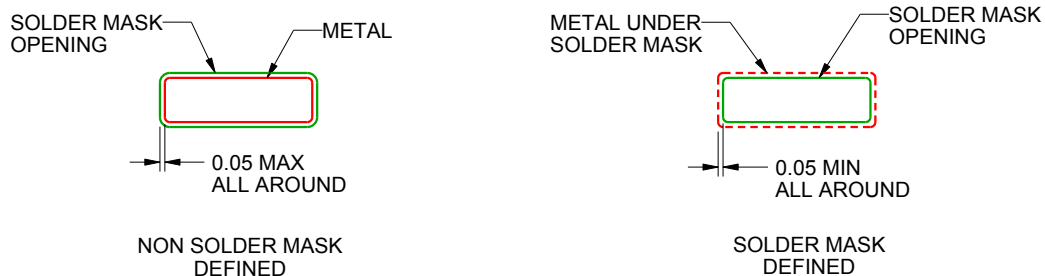
PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221848/A 02/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

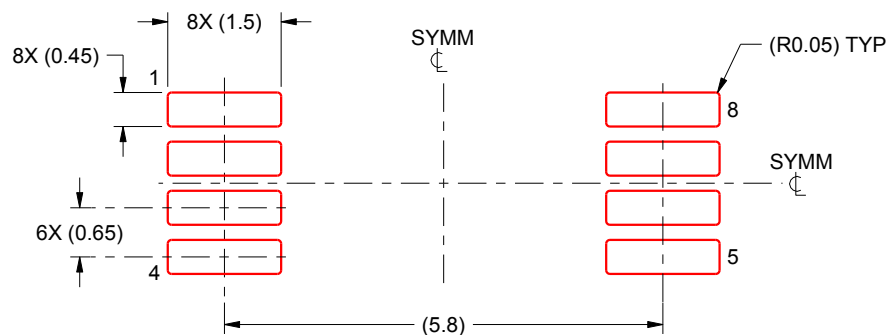
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0008A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221848/A 02/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.



PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

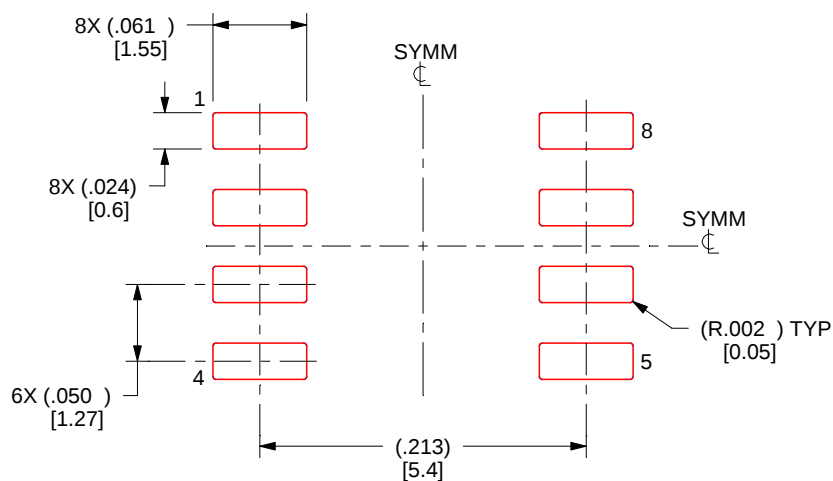
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

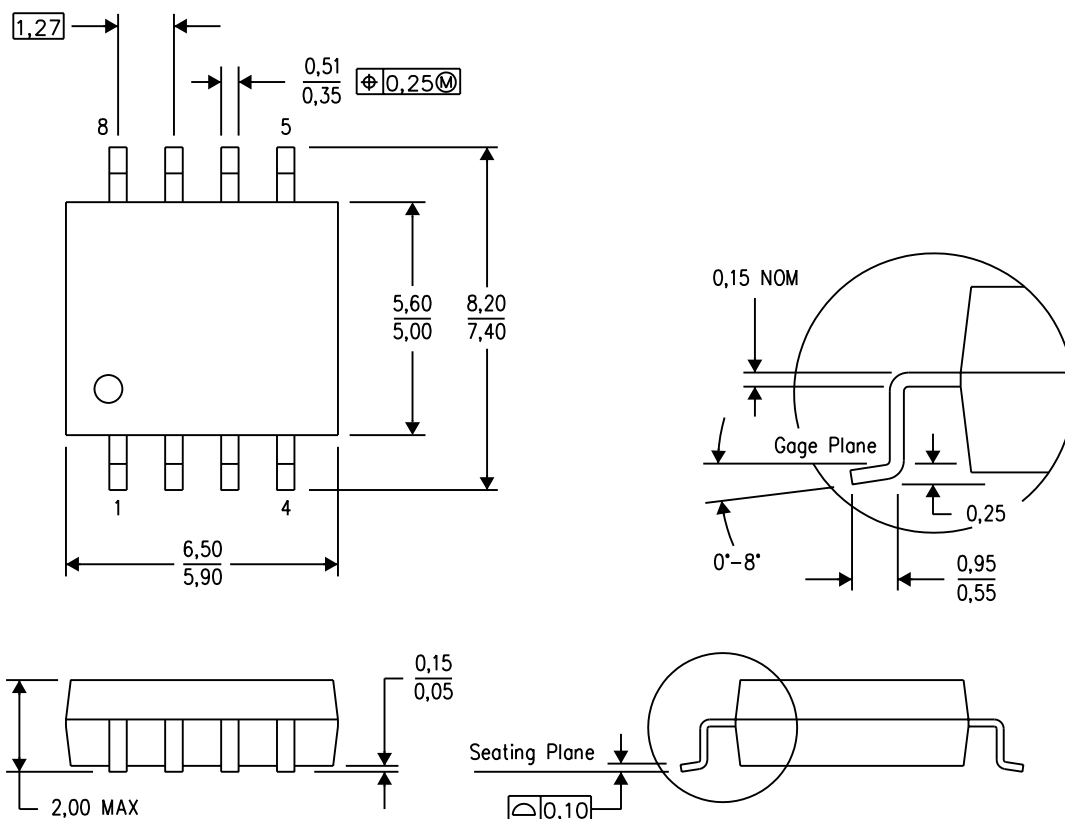
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

PS (R-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE

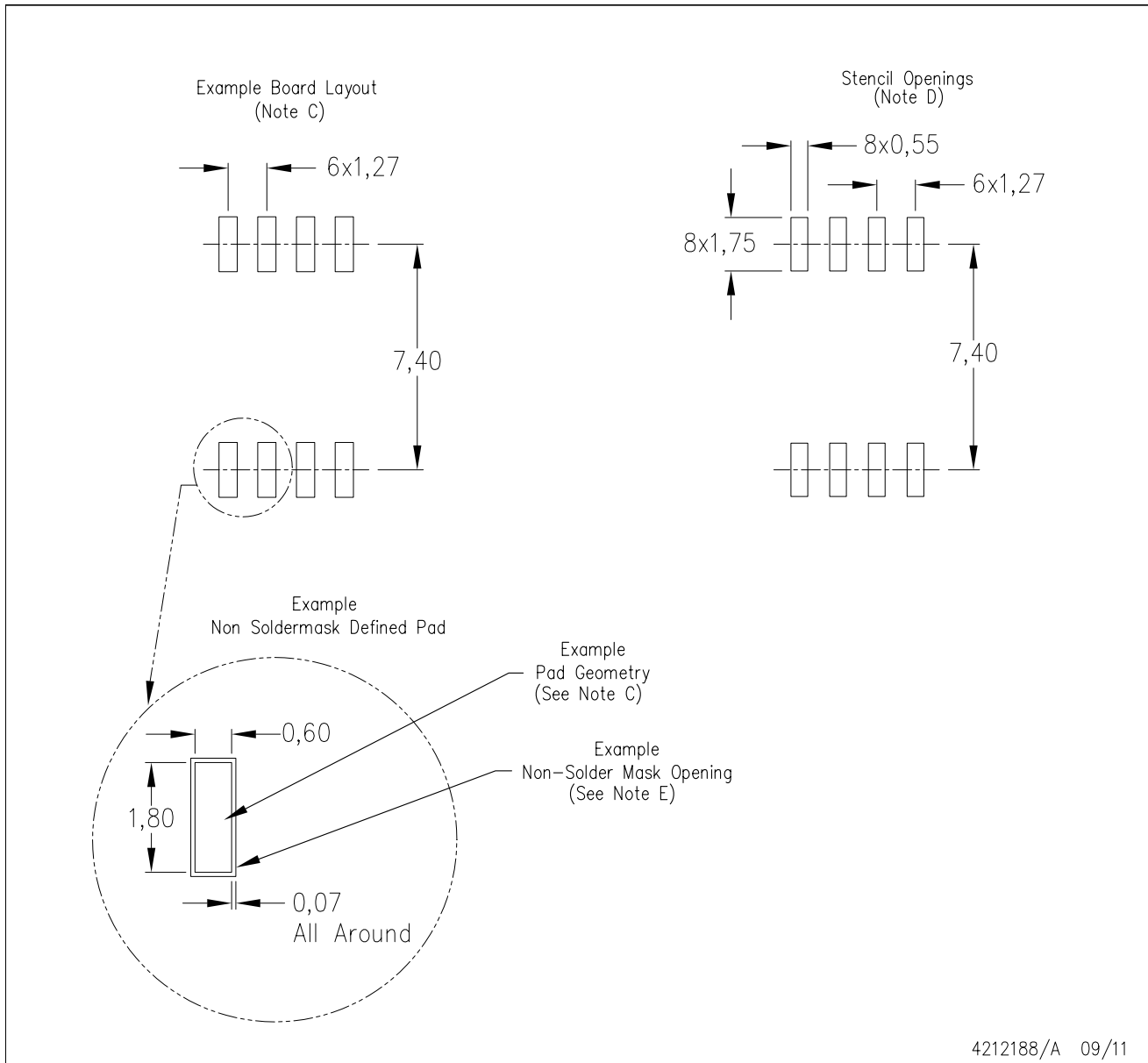


4040063/C 03/03

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

PS (R-PDSO-G8)

PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月