TLC69626-Q1 車載用 60mA、24 チャネル LED ドライバ 統合された発振器、高度な診断機能とカスケード シリアル インターフェースを搭載

1 特長

- 車載アプリケーション向けに AEC-Q100 認証済み
  - グレード 1:–40°C ～ 125°C の動作時周囲温度
  - デバイス HBM 分類レベル H1C
  - デバイス CDM 分類レベル C4B
- 機能安全準拠向け
  - 機能安全アプリケーション向けに開発
  - ASIL B までの ISO 26262 システム設計を支援するドキュメントを提供
- 24 個の電流シンクを内蔵
  - プログラマブルな 16 ビット PWM/ハイブリッド調光
  - プログラマブルな 7 ビット アナログ ドット補正 (DC)
  - 最大出力電流 / 電圧:60mA/16V
- 33MHz 発振器を内蔵
  - 500Hz での 16 ビット PWM 出力
  - 20KHz を上回るリフレッシュ レートと、拡張スペクトラム (ES) PWM
- 高速通信
  - カスケード シリアル インターフェース (CSI)
  - 最大 17Mbps のデータ レート
- 電力効率の最適化
  - アダプティブ ヘッドルーム電圧制御 (AHVC)
  - デバイスのパワー セーブ モード (PSM)
- EMI 低減
  - インターフェース:プログラマブル バッファ駆動能力
  - 電流シンク:位相シフト/スペクトラム拡散
- 保護機能と診断機能
  - LED:開路/短絡検出/ヘルスチェック
  - 電流シンク:隣接ピンの短絡/状態のチェック
  - インターフェイス:CRC/コマンド エラー/タイムアウト エラー/通信ウォッチドッグ
  - デバイス:低電圧/ISET が範囲外/サーマル シャットダウン/メモリ CRC/OTP CRC/OSC ウォッチドッグ

2 アプリケーション

- 車載用集中情報ディスプレイ
- 車載用クラスタ ディスプレイ
- 車載用ヘッド アップ ディスプレイ

3 説明

TLC69626-Q1 は、24 の定電流シンク チャネルを備えた LED ドライバで、最大 16 ビットの個別ピクセル レベル LED PWM 制御を行えます。各チャネルには、ピーク電流を制御するために、追加の 7 ビット ドット補正 (DC) も実装されています。各デバイスは、カスケード シリアル インターフェース (CSI) によってデータ ストリームを共有し、最大 511 デバイスの接続をサポートします。インターフェースは、同じグループの LED ドライバとソフトウェア互換性があり、LED 電流や LED の合計数に基づいて、さまざまなアプリケーション シナリオに適用できます。

総合的な決定論的な電力効率を最適化するため、このデバイスには適応型ヘッドルーム電圧制御 (AHVC) 方式が搭載されており、各チャネルおよびデバイスの間でヘッドルーム電圧を最適化できます。FB ピンとしてプログラムする必要があるのは、DC/DC からの LED 電源電圧を最適化するために、デイジー チェーンの最後のデバイスから供給されている OUT23 ピンのみです。

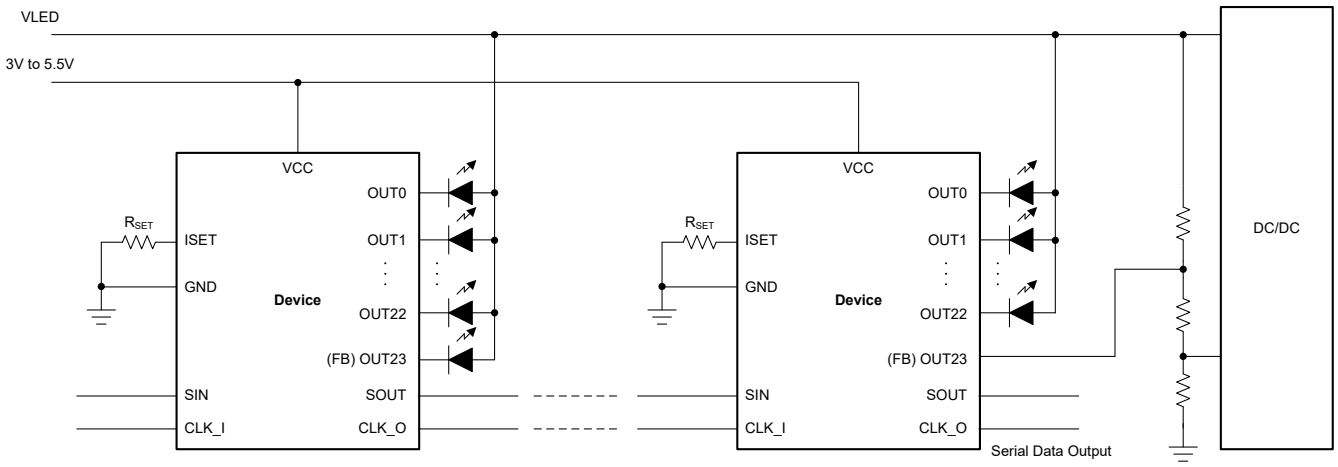
TLC69626-Q1 は、LED、電流シンク、通信、デバイスの診断機能を備えています。

製品情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TLC69626-Q1	WQFN (32) ウェッタブル フランク	4mm × 4mm
	HTSSOP (32)	11mm × 6.1mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。



概略回路図

Copyright © 2026 Texas Instruments Incorporated

目次

1 特長.....1
2 アプリケーション.....1
3 説明.....1
4 デバイスの比較.....4
5 デバイスおよびドキュメントのサポート.....5
5.1 ドキュメントの更新通知を受け取る方法.....5
5.2 サポート・リソース.....5
5.3 商標.....5
5.4 静電気放電に関する注意事項.....5
5.5 用語集.....5
6 改訂履歴.....5
7 メカニカル、パッケージ、および注文情報.....6
7.1 テープおよびリール情報.....8

Copyright © 2026 Texas Instruments Incorporated

4 デバイスの比較

部品番号	チャネル数	最大値チャネル電流	機能安全の分類	インターフェイス	ソフトウェア互換
TLC69621-Q1	8	60mA	機能安全対応	SPI	グループ 1
TLC69624-Q1	24				
TLC69627-Q1	48				
TLC69631-Q1	8	100mA			
TLC69634-Q1	24				
TLC69637-Q1	48				
TLC69622-Q1	8	60mA	機能安全準拠	SPI	グループ 2
TLC69625-Q1	24				
TLC69628-Q1	48				
TLC69632-Q1	8	100mA			
TLC69635-Q1	24				
TLC69638-Q1	48				
TLC69623-Q1	8	60mA	機能安全準拠	CSI	グループ 3
TLC69626-Q1	24				
TLC69629-Q1	48				
TLC69633-Q1	8	100mA			
TLC69636-Q1	24				
TLC69639-Q1	48				

Copyright © 2026 Texas Instruments Incorporated

5 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

5.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

5.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

5.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

5.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

5.5 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
2026 年 7 月	*	初版リリース

Copyright © 2026 Texas Instruments Incorporated

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2026 Texas Instruments Incorporated

付録：パッケージ·オプション

パッケージ情報

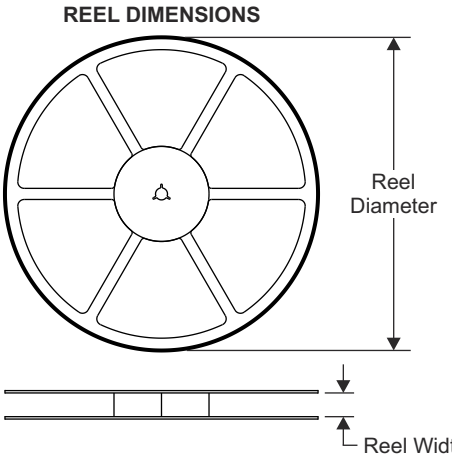
注文可能な型番	ステータス (1)	資料のタイプ (2)	パッケージ | ピン数	パッケージ数量 | キャリア	RoHS (3)	リード端子の仕上げ/ボールの原材料 (4)	MSL 定格/ピークリフロー (5)	動作温度 (℃)	部品マーキング (6)
TLC69626QDAPRQ1	アクティブ	量産出荷中	HTSSOP (DAP) | 32	2500 | 大口径のテープ リール	あり	NiPdAu	Level-2-260C-168 HR	-40～125	TLC69626Q1
TLC69626QRSNRQ1	アクティブ	量産出荷中	WQFN (RSN) | 32	5000 | 大口径のテープ リール	あり	SN	レベル-1-260C-UNLIM	-40～125	69626Q1

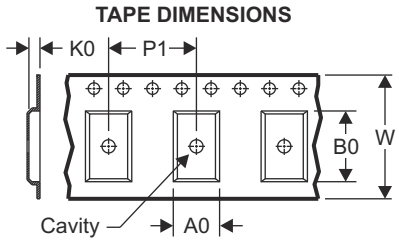
(1) **ステータス:** ステータスの詳細については、TI の 製品ライフ サイクル をご覧ください。
(2) **資料のタイプ:** 指定された量産開始前部品はプロトタイプ/検証用デバイスであり、実生産向けに承認またはリリースされたものではありません。テストおよび最終プロセス (品質保証、信頼性性能テスト、プロセス認証が含まれますが、これに限定されるものではありません) がまだ完了していない可能性があるほか、さらなる変更が加えられたり、中止される可能性もあります。注文可能になっている場合、その購入はチェックアウト時に新たな免責条項の対象となるものとします。また、これは早期内部評価のみを目的としたものです。これらの商品は、いかなる保証もなしで販売されています。
(3) **RoHS 値:** はい、いいえ、RoHS 免除。詳細情報および値の定義については、TI RoHS に関する声明 を参照してください。
(4) **リード端子の仕上げ/ボールの原材料:** 部品には複数の材料仕上げオプションがある場合があります。複数の仕上げオプションは、縦罫線で区切られています。リード端子の仕上げ / ボールの原材料の値が最大列幅に収まらない場合は、2 行にまたがります。
(5) **MSL 定格/ピークリフロー:** 湿度感度レベルの定格、および半田付けのピーク (リフロー) 温度です。部品が複数の耐湿性定格を持つ場合、JEDEC 規格で最低レベルのみを示しています。プリント基板に部品を取り付けるために使用する実際のリフロー温度については、出荷ラベルをご確認ください。
(6) **部品マーキング:** ロゴ、ロットトレースコード情報、または環境カテゴリに関する追加マークが部品に記載されることがあります。
複数の部品マーキングが括弧の中に記載されています。括弧内で「～」で区切られた 1 つの部品マーキングのみが部品に表示されます。行がインデントされている場合は、前行の続きということです。2 行合わせたものが、そのデバイスの部品マーキング全体となります。

重要なお知らせと免責事項: このページに掲載されている情報は、発行日現在のテキサス・インスツルメンツの知識および見解を示すものです。テキサス・インスツルメンツの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。テキサス・インスツルメンツでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。テキサス・インスツルメンツおよび テキサス・インスツルメンツのサプライヤは、特定の情報を機密情報として扱っているため、CAS 番号やその他の制限された情報が公開されない場合があります。

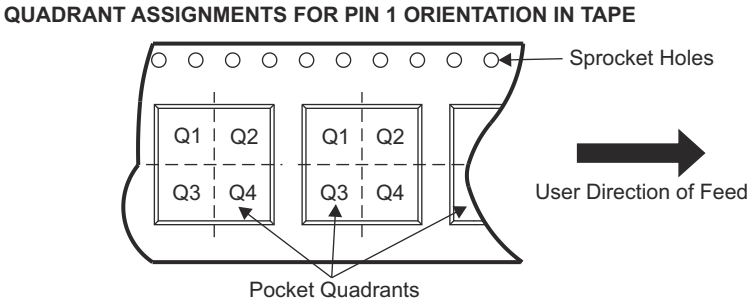
いかなる場合においても、そのような情報から生じた TI の責任は、このドキュメント発行時点での TI 製品の価格に基づく TI からお客様への合計購入価格 (年次ベース) を超えることはありません。

7.1 テープおよびリール情報





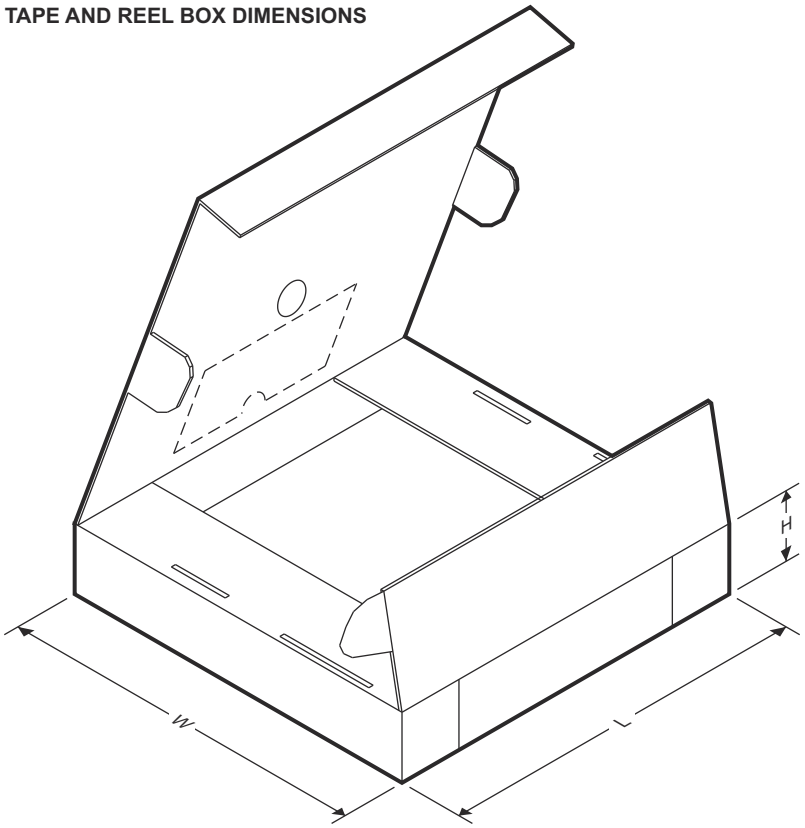
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers



デバイス	パッケージ タイプ	パッケージ 図	ピン	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン 1 の 象限
TLC69626QDAPRQ1	HTSSOP	DAP	32	2500	330	24.4	8.8	11.8	1.8	12	24	Q1
TLC69626QRSNRQ1	WQFN	RSN	32	5000	330	12.4	4.25	4.25	1.15	8	12	Q2

Copyright © 2026 Texas Instruments Incorporated

TAPE AND REEL BOX DIMENSIONS

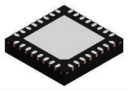


デバイス	パッケージ タイプ	パッケージ図	ピン	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
TLC69626QDAPRQ1	HTSSOP	DAP	32	2500	356	356	45
TLC69626QRSNRQ1	WQFN	RSN	32	5000	367	367	35

Copyright © 2026 Texas Instruments Incorporated

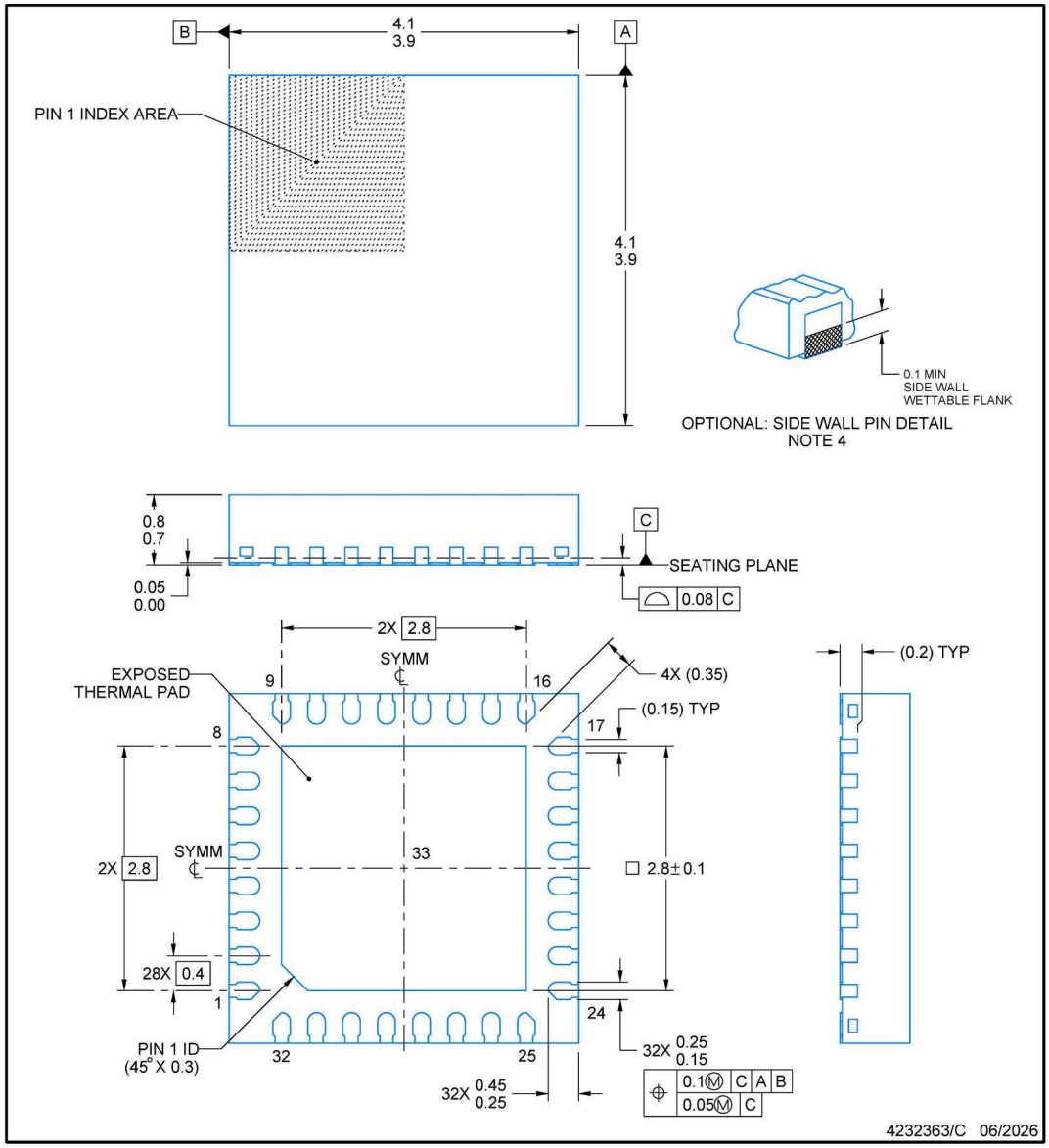
PACKAGE OUTLINE

RSN0032D



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.

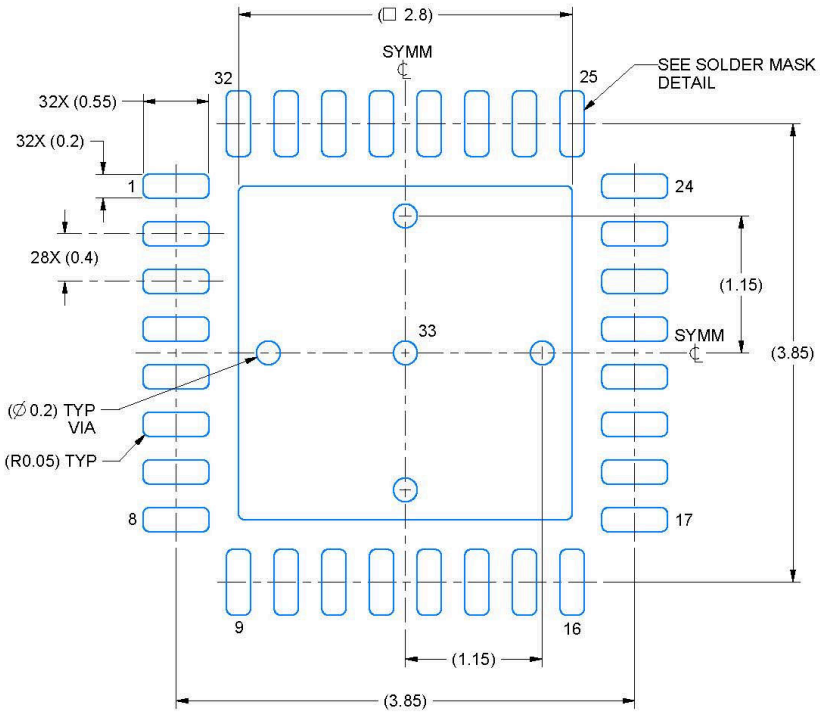
TEXAS INSTRUMENTS
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

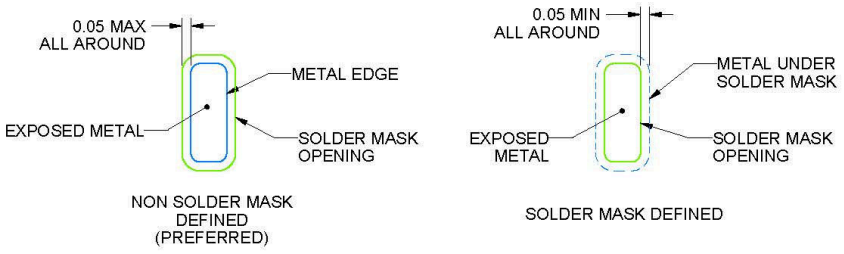
EXAMPLE BOARD LAYOUT

RSN0032D — **WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4232363/C 06/2026

NOTES: (continued)

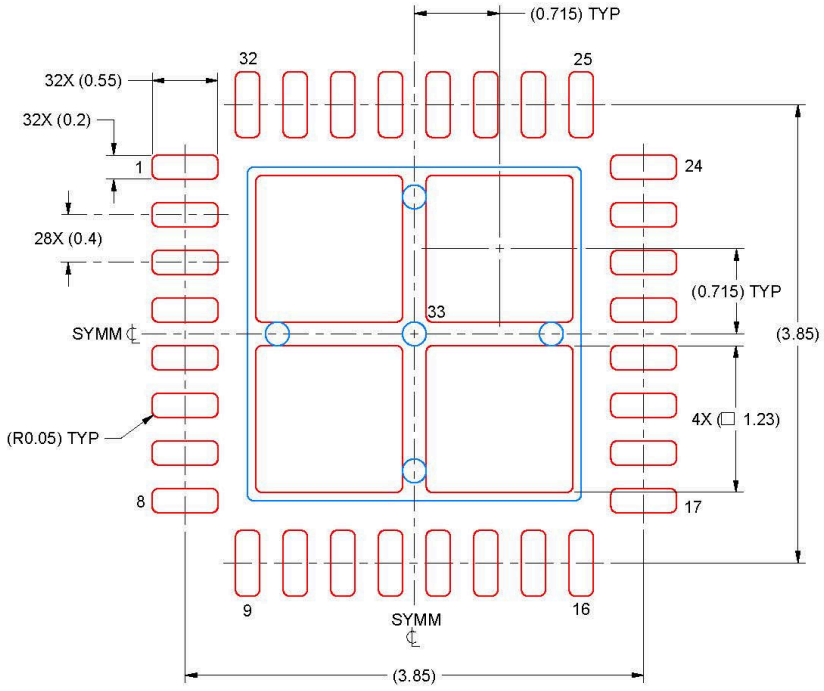
5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

RSN0032D — **WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 33
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4232363/C 06/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2026 Texas Instruments Incorporated

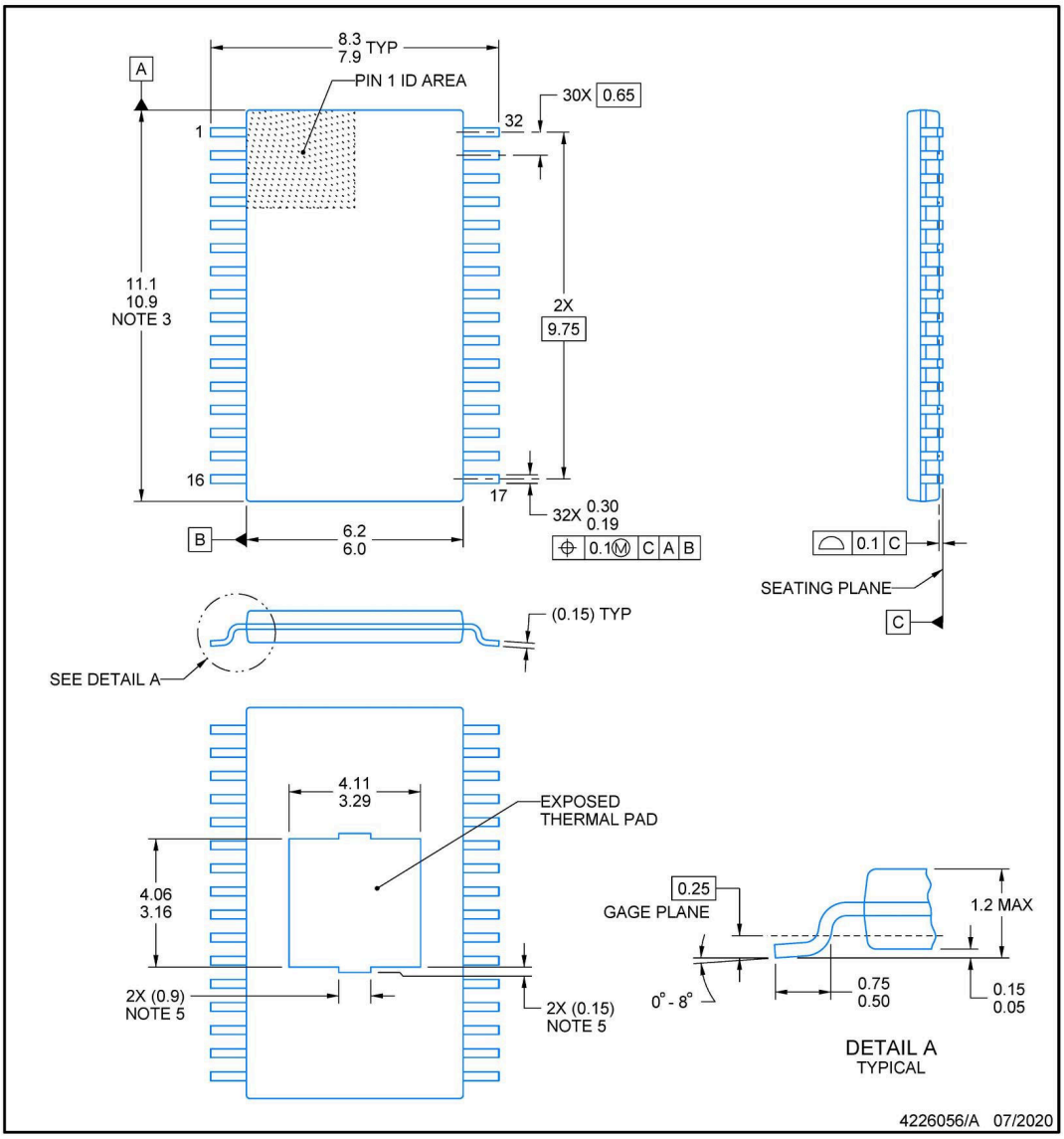
PACKAGE OUTLINE

DAP0032F



PowerPAD™ TSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ and may not be present.

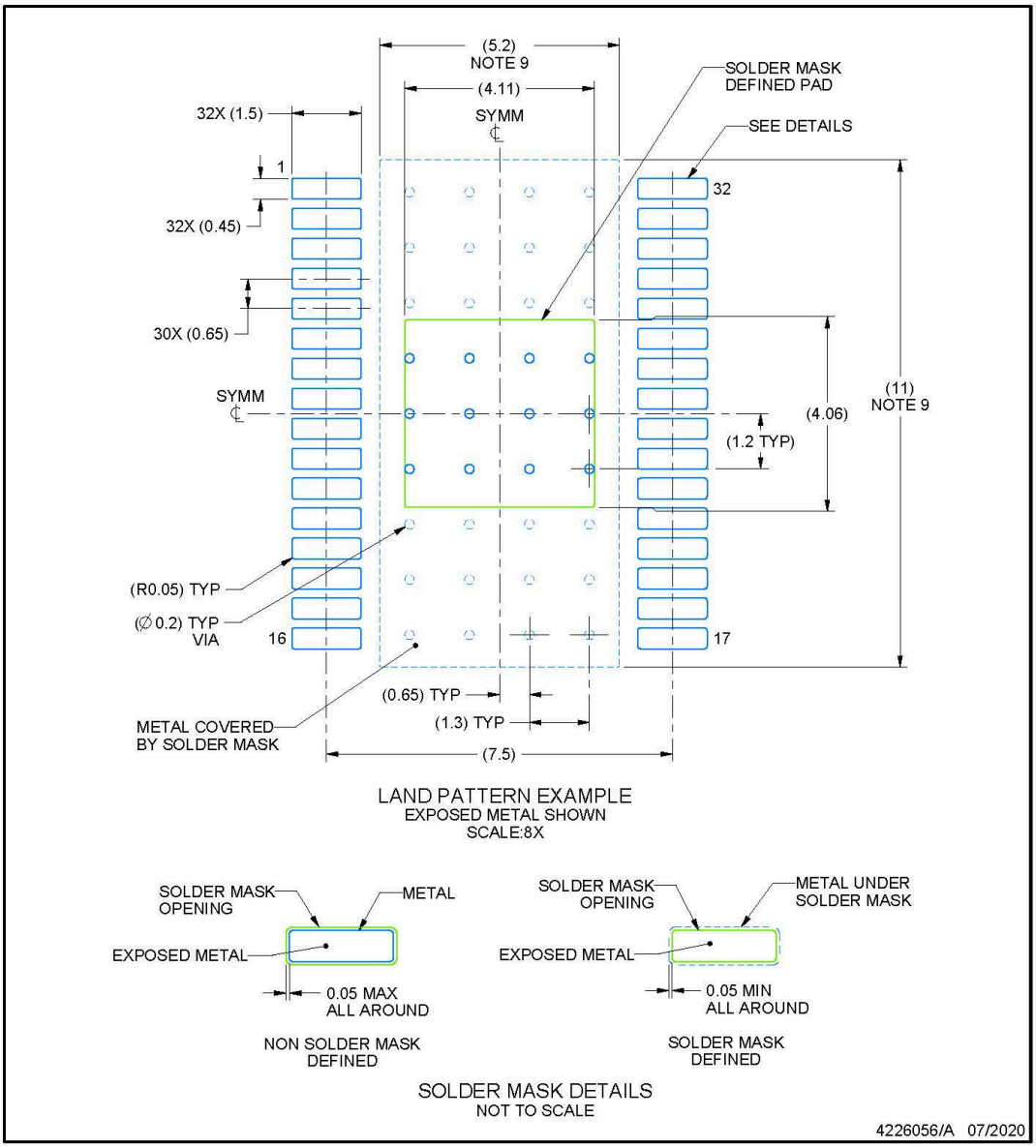
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

DAP0032F — **PowerPAD™ TSSOP - 1.2 mm max height**

PLASTIC SMALL OUTLINE



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.

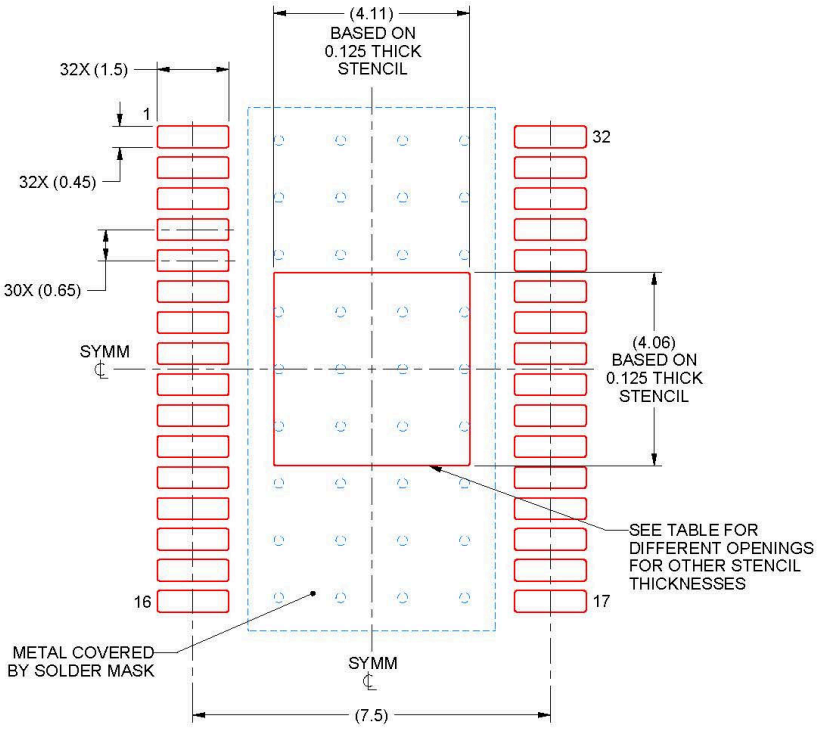
Texas Instruments
www.ti.com

Copyright © 2026 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

DAP0032F — **PowerPAD™ TSSOP - 1.2 mm max height**

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	4.60 X 4.54
0.125	4.11 X 4.06 (SHOWN)
0.15	3.75 X 3.71
0.175	3.47 X 3.43

4226056/A 07/2020

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

Copyright © 2026 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TLC69626QDAPRQ1	Active	Production	HTSSOP (DAP) | 32	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	TLC69626Q1
TLC69626QRSNRQ1	Active	Production	QFN (RSN) | 32	5000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-	69626Q1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

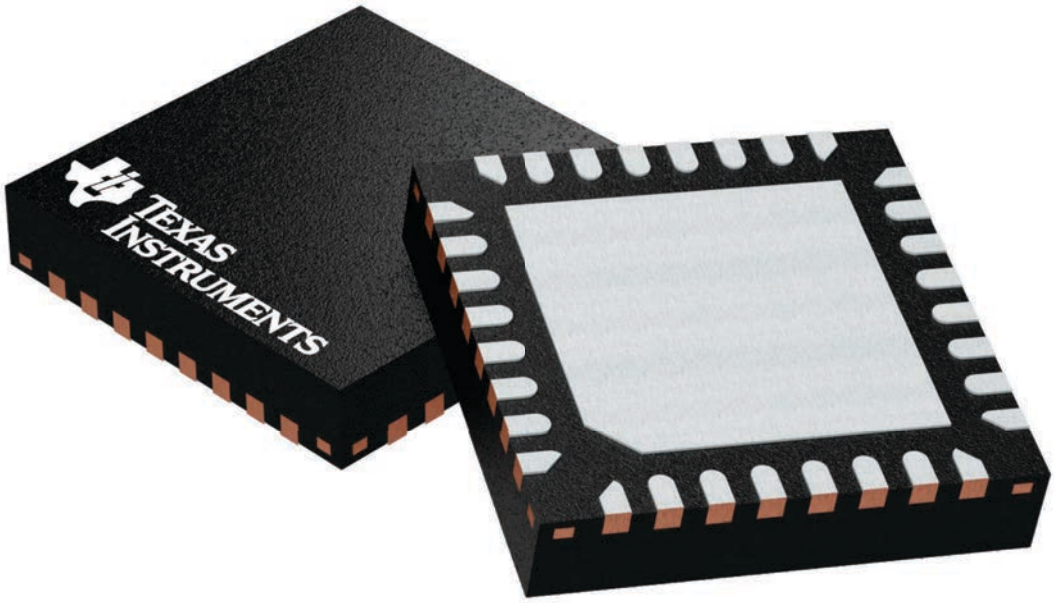
RSN 32

WQFN - 0.8 mm max height

4 x 4, 0.4 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



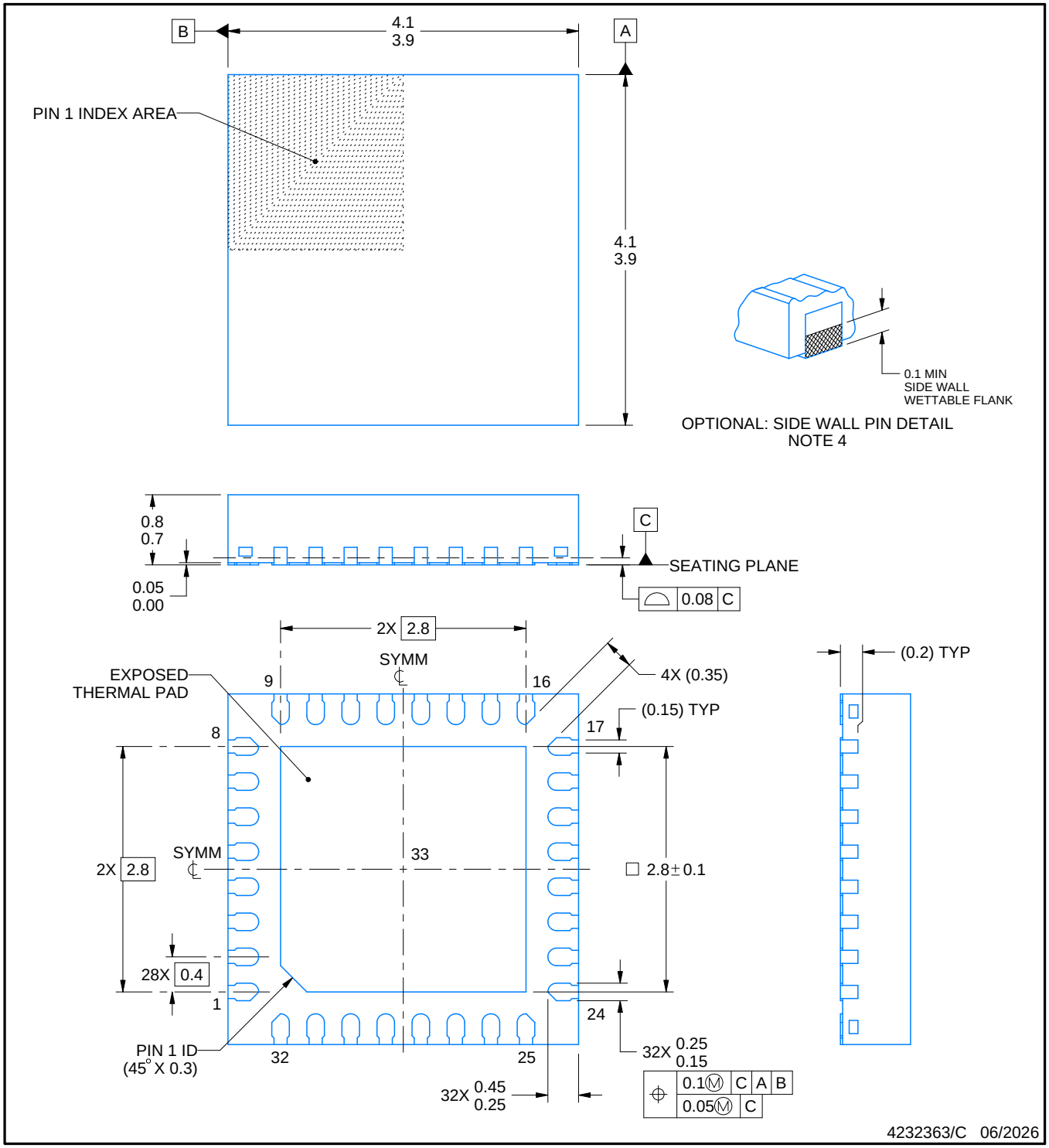
4225265/A

PACKAGE OUTLINE

RSN0032D

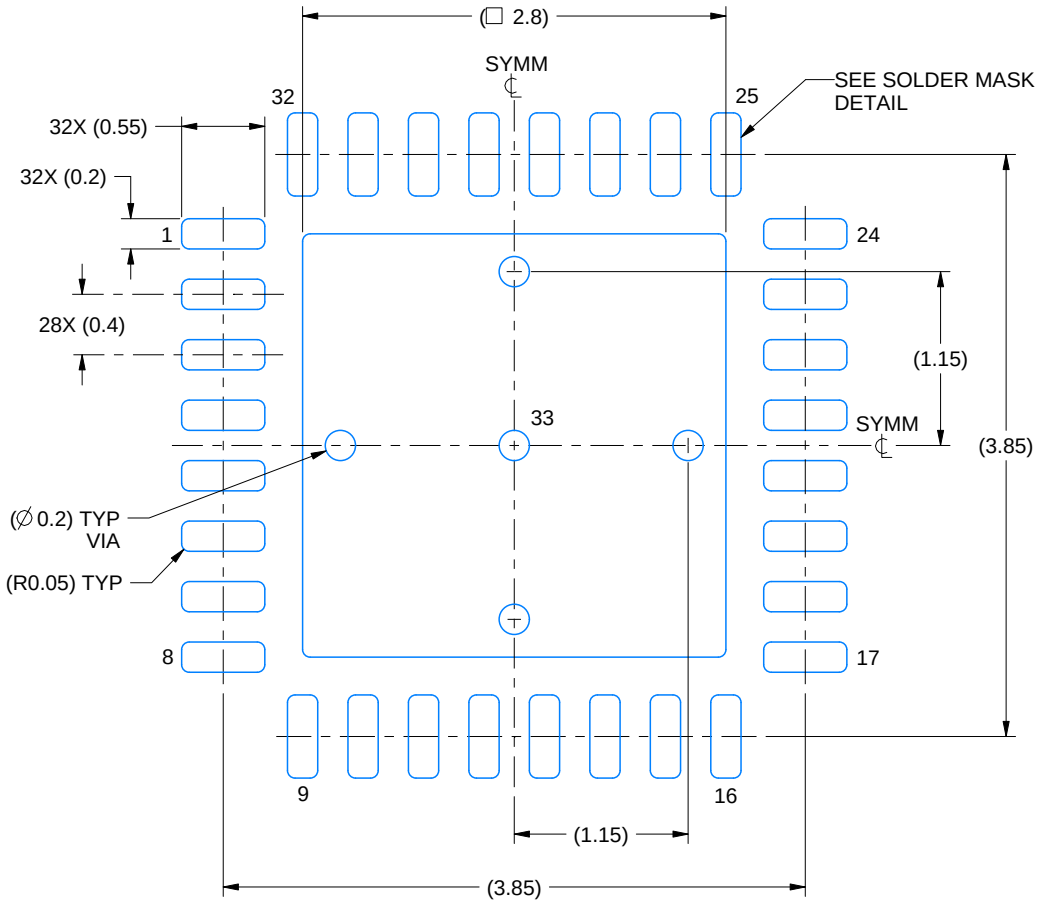
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

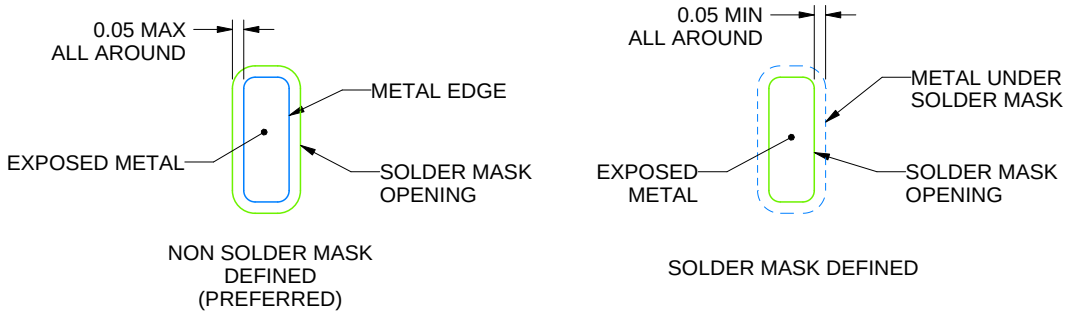


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.
4. Minimum 0.1 mm solder wetting on pin side wall. Available for wettable flank version only.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4232363/C 06/2026

NOTES: (continued)

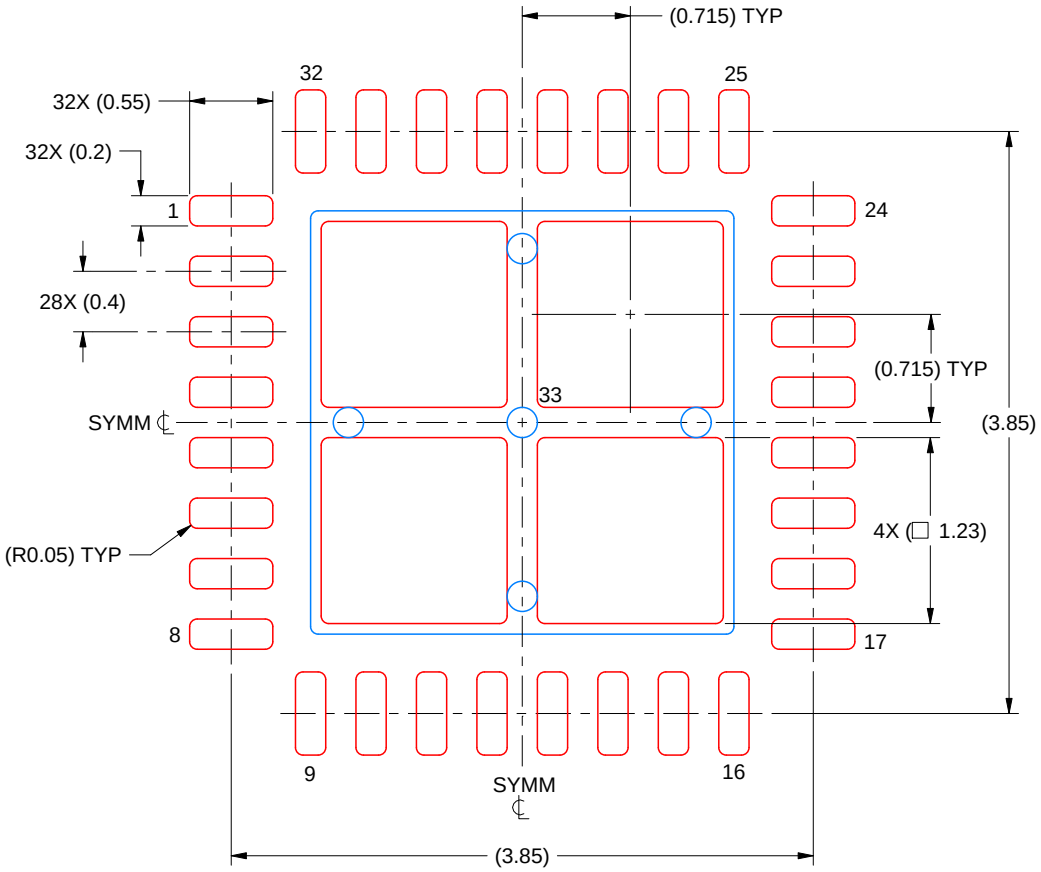
5. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
6. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RSN0032D

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 MM THICK STENCIL
SCALE: 20X

EXPOSED PAD 33
77% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4232363/C 06/2026

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

GENERIC PACKAGE VIEW

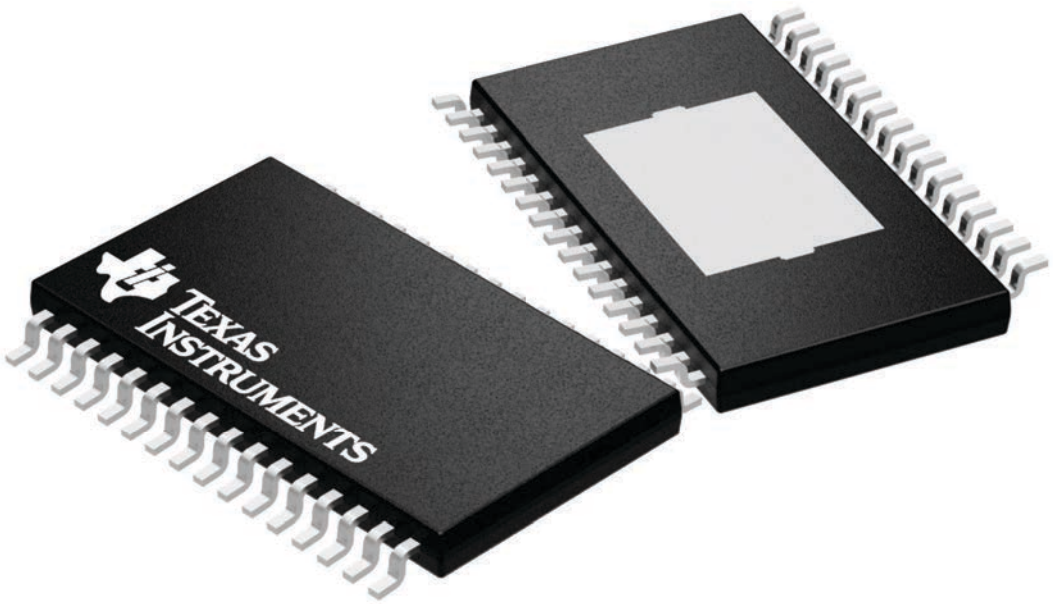
DAP 32

PowerPAD™ TSSOP - 1.2 mm max height

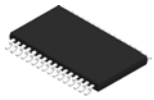
8.1 x 11, 0.65 mm pitch

PLASTIC SMALL OUTLINE

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225303/A

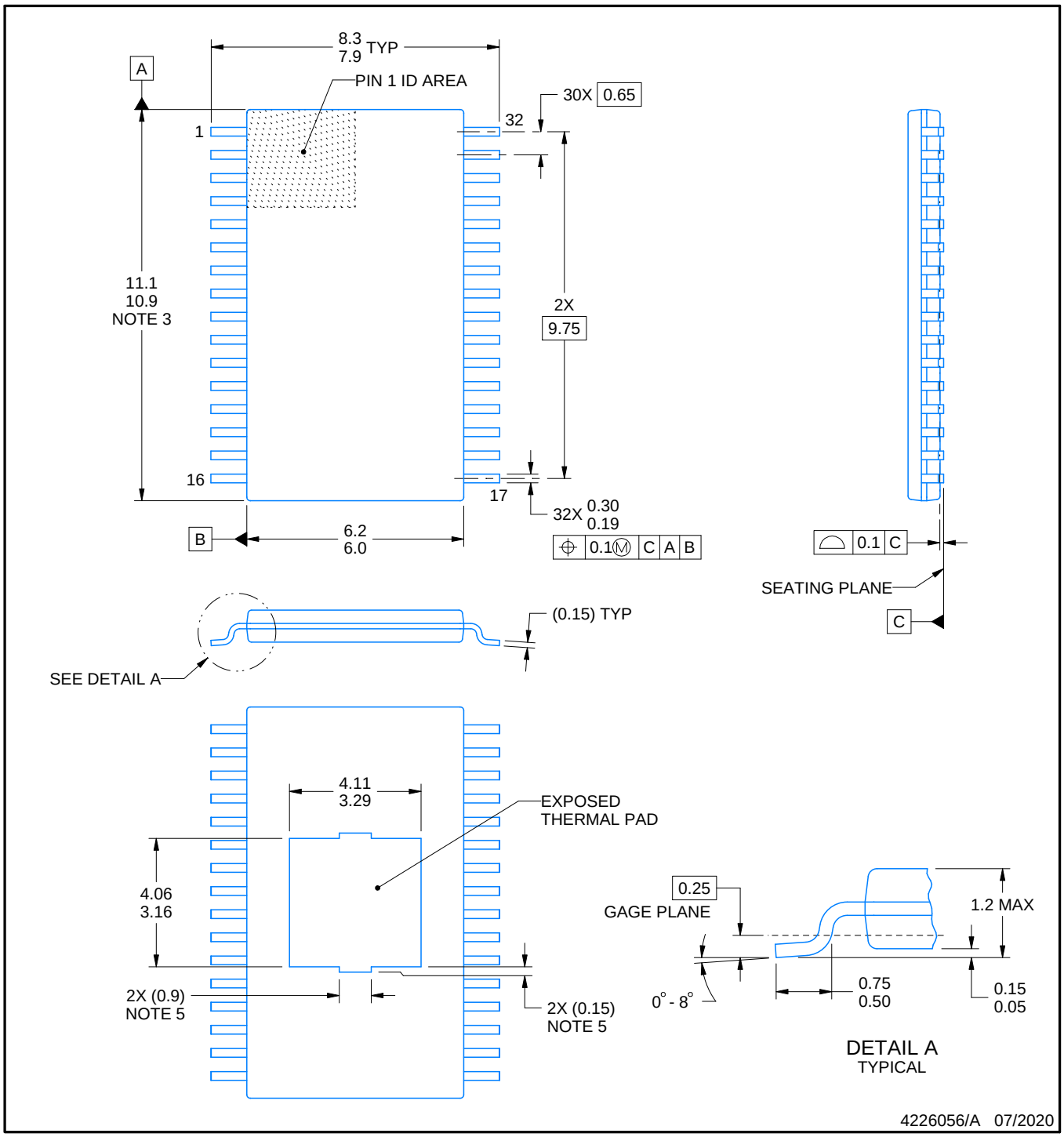


PACKAGE OUTLINE

DAP0032F

PowerPAD™ TSSOP - 1.2 mm max height

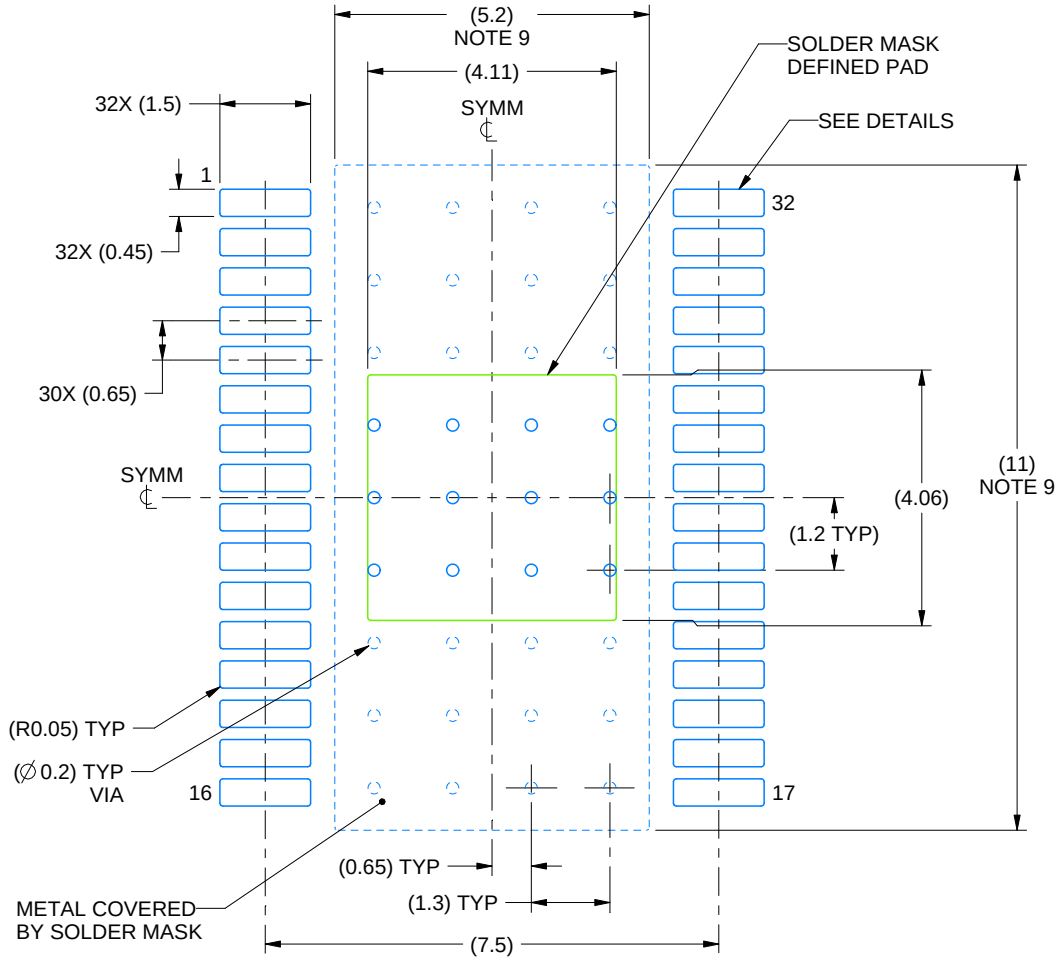
PLASTIC SMALL OUTLINE



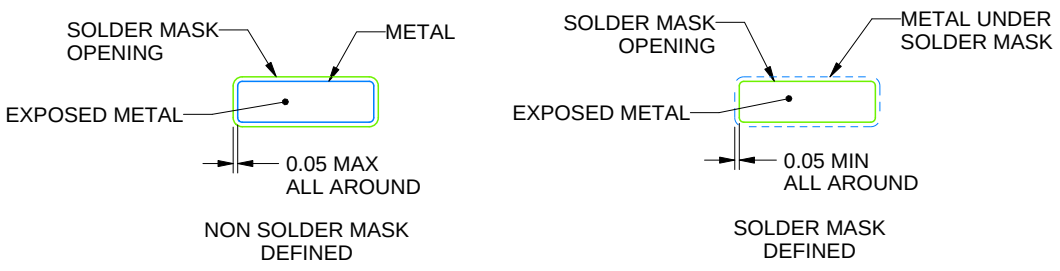
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ and may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

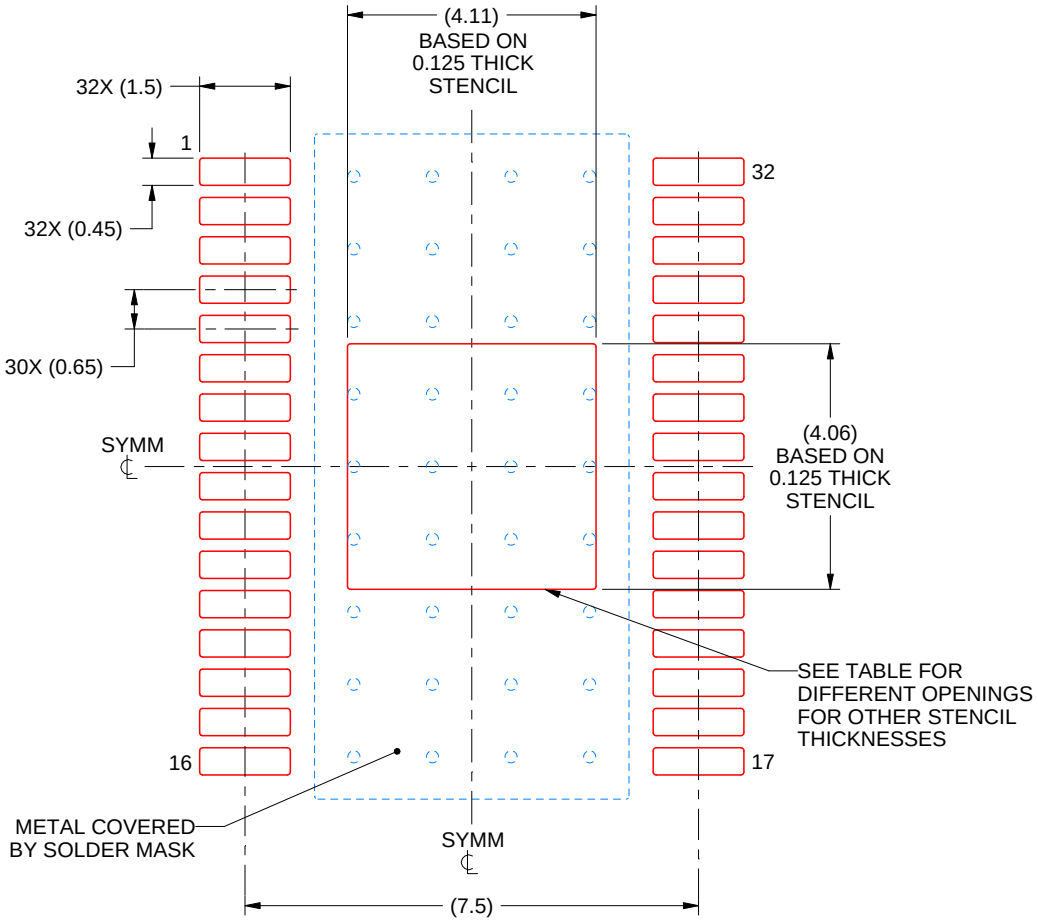


SOLDER MASK DETAILS
NOT TO SCALE

4226056/A 07/2020

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	4.60 X 4.54
0.125	4.11 X 4.06 (SHOWN)
0.15	3.75 X 3.71
0.175	3.47 X 3.43

4226056/A 07/2020

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月